

**RETIFICADORES MULTINÍVEIS PWM
UNIDIRECIONAIS
DE ALTO FATOR DE POTÊNCIA COM
CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS
ESTADOS**

Márcio Silveira Ortmann

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

Márcio Silveira Ortmann

**RETIFICADORES MULTINÍVEIS PWM
UNIDIRECIONAIS DE ALTO FATOR DE POTÊNCIA
COM CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS
ESTADOS**

Florianópolis

2012

Márcio Silveira Ortmann

**RETIFICADORES MULTINÍVEIS PWM
UNIDIRECIONAIS DE ALTO FATOR DE POTÊNCIA
COM CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS
ESTADOS**

Tese submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do Grau de Doutor em Engenharia Elétrica.

Orientador: Prof. Samir Ahmad Mussa,
Dr.

Coorientador: Prof. Marcelo Lobo Heldwein,
Dr. sc. ETH Zurich

Florianópolis

2012

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Ortmann, Márcio Silveira

Retificadores Multiníveis PWM Unidirecionais de Alto Fator de Potência com Célula de Comutação de Múltiplos Estados [tese] / Márcio Silveira Ortmann ; orientador, Samir Ahmad Mussa ; co-orientador, Marcelo Lobo Heldwein. - Florianópolis, SC, 2012.
288 p. ; 21cm

Tese (doutorado) - Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica.

Inclui referências

1. Engenharia Elétrica. 2. Retificadores Unidirecionais com Alto Fator de Potência. 3. Célula de Comutação de Múltiplos Estados. 4. Alto Rendimento. 5. Elevada Densidade de Potência. I. Mussa, Samir Ahmad. II. Heldwein, Marcelo Lobo. III. Universidade Federal de Santa Catarina. Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

Márcio Silveira Ortmann

**RETIFICADORES MULTINÍVEIS PWM
UNIDIRECIONAIS DE ALTO FATOR DE POTÊNCIA
COM CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS
ESTADOS**

Esta Tese foi julgada aprovada para a obtenção do Título de “Doutor em Engenharia Elétrica”, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica.

Florianópolis, 25 de outubro 2012.

Prof. Patrick Kuo-Peng, Dr.
Coordenador do Curso

Banca Examinadora:

Prof. Samir Ahmad Mussa, Dr.
Orientador

Prof. Marcelo Lobo Heldwein, Dr. sc. ETH Zurich
Coorientador

Prof. José Antenor Pomilio, Dr.

Prof. Carlos Henrique Illa Font, Dr.

Prof. Telles Brunelli Lazzarin, Dr.

Prof. Ivo Barbi, Dr. Ing.

Para meu pai.

AGRADECIMENTOS

Ao fim deste trabalho, agradeço ao professor Samir Ahmad Mussa, pelos ensinamentos, amizade e apoio, pela confiança depositada em meu trabalho desde a graduação, quando iniciei como bolsista de iniciação científica, passando pelo mestrado e agora no doutorado.

Gostaria de expressar minha gratidão ao professor Marcelo Lobo Heldwein, pelas inúmeras contribuições neste trabalho. Agradeço também pela amizade e compreensão, pelo respeito e espaço às minhas ideias. Muito obrigado.

Aos professores José Antenor Pomilio, Carlos Henrique Illa Font, Telles Brunelli Lazzarin e Ivo Barbi, por todo empenho e dedicação na revisão da tese, sugestões e questionamentos que muito contribuíram para melhorar este trabalho. Agradeço também ao professor Ivo Barbi pelas diversas sugestões ao longo deste trabalho. Da mesma forma, agradeço aos professores membros da banca do exame de qualificação, Humberto Pinheiro e Denizar Cruz Martins, bem como ao engenheiro Deivis Borgonovo.

Por todos os ensinamentos, convivência e disponibilidade nos momentos de dúvidas, agradeço igualmente aos demais professores do INEP, Arnaldo José Perin, Ênio Valmor Kassick, Hari Bruno Mohr e João Carlos dos Santos Fagundes.

Ao professor Maurício de Campos, professor da Unijuí durante a graduação, pelo incentivo e “empurrão” inicial para a área de pesquisa. Citando os professores Afonso Luft e Jesus Moura, estendo meus agradecimentos a todos os professores que tive, suas lições foram fundamentais.

Aos técnicos Luiz Marcellius Coelho e Antônio Luiz Schalata Pacheco, pelas sugestões e apoio técnico. Aos funcionários da PGEEL, Wilson Silva Costa e Marcelo Siqueira, e do INEP, Diogo Duarte, por todo apoio e empenho nas demais questões.

Aos vários colegas de sala, Telles Lazzarin, Daniel Korbes, Daniel Flores e André Lange, bem como aos colegas de doutorado, Joselito Herdt, Alessandro Batschauer, Altamir Borges e Moises Tanca, pela amizade e convívio. Aos membros da banda anônima e do editorial do JC, pelos agradáveis e divertidos momentos de descontração. Ao colega

Mateus Felzke Schonardie, pela amizade no INEP e por toda a força na Unijuí.

Aos colegas Daniel Collier, Marcos Jacoboski, Wagner Hoffmann e todos que direta ou indiretamente contribuíram para a execução deste trabalho.

Ao CNPq pelo apoio financeiro e ao INEP/UFSC por toda estrutura disponibilizada para a realização deste trabalho.

Aos meus pais, Tânia Mara e José Frederico (*in memoriam*), por tudo que me proporcionaram. Aos meus irmãos Marcelo e Etiene, pela dedicação nos momentos difíceis, em que muitas vezes não pude estar presente para ajudá-los na solução dos problemas.

À Luciana, por todo amor, carinho, amizade, companheirismo. Teu apoio foi fundamental para execução e conclusão deste trabalho. Obrigado por tudo! Estendo minha gratidão à tua família, por todo respeito e compreensão.

À Deus, pela vida.

A tarefa não é tanto ver o que ninguém viu ainda, mas pensar o que ninguém pensou sobre algo que todos vêem?

Arthur Schopenhauer

RESUMO

Este trabalho apresenta o estudo de retificadores unidirecionais com alto fator de potência, monofásicos e trifásicos, multiníveis com célula de comutação de múltiplos estados. A utilização de um transformador de multi-interfase conectado a diversas pernas de semicondutores permite a divisão dos esforços de corrente, multiplicação da frequência e geração de múltiplos níveis de tensão na entrada e corrente de saída do conversor. As perdas nos semicondutores e os elementos passivos podem ser então reduzidos, permitindo a obtenção de alto rendimento, elevada densidade de potência, sendo também indicados para aplicações de alta potência. A complexidade do sistema de modulação, número de componentes e confecção dos elementos magnéticos são as principais desvantagens da topologia proposta. O estudo é conduzido de forma generalizada, com o objetivo de avaliar o impacto do número de pernas de semicondutores em diversos aspectos operacionais do conversor. Questões de modelagem, controle, modulação e implementação prática são abordadas, onde uma arquitetura modular baseada em blocos de construção é proposta como alternativa para a complexidade própria da estrutura. O trabalho é suportado por diversas simulações numéricas e por três protótipos construídos em laboratório, a saber: um conversor monofásico de 1,5 kW com duas pernas de semicondutores; um conversor monofásico de 2,5 kW com quatro pernas de semicondutores; e um conversor trifásico de 7,5 kW com quatro pernas de semicondutores.

Palavras-chave: Retificadores, alto fator de potência, célula de comutação de múltiplos estados, alto rendimento.

ABSTRACT

This work analyzes single and three-phase unidirectional high power factor multistate switching cells-based multilevel rectifiers (MLMSR). The use of a multi-interphase transformer, with its windings connected to several semiconductor legs produces relatively well balanced current distribution among the semiconductors, frequency multiplication and generation of multiple levels at the input voltage and output current of the converter. The semiconductor and passive component losses are reduced, and thus high efficiency and high power density are obtained. From the current sharing among the devices, such converters are appropriate for high power applications. A generalized analysis is presented, in order to evaluate the impact of the number of semiconductor legs in various operational aspects of the converter. The main issues related to static and dynamic modeling, control, modulation and practical implementation are considered for both, single- and three-phase, structures. Special attention is given to carrier-based modulation strategies to improve the performance of the three-phase rectifiers. Finally, a modular approach according to the power electronics building blocks concept is proposed as a viable solution to overcome the practical implementation complexity of such rectifiers. The work is supported by several numerical simulations and by the analysis of three lab prototypes, namely: a 1.5 kW two legs single-phase MLMSR; a 2.5 kW four legs single-phase MLMSR; and a 7.5 kW four legs three-phase MLMSR.

Keywords: Rectifiers, high power factor, multi-state switching cells, high efficiency.

LISTA DE FIGURAS

| | | |
|-----------|---|----|
| Figura 1 | Retificador PFC trifásico de três níveis: <i>Force Commutated Three level Boost Type Rectifier</i> | 49 |
| Figura 2 | Retificadores PFC trifásicos de três níveis:(a) <i>Vienna Rectifier</i> ; (b) variação do <i>Vienna Rectifier</i> | 50 |
| Figura 3 | Estrutura genérica dos retificador PFC trifásicos de três níveis..... | 51 |
| Figura 4 | Conversores CC-CC com:(a) célula de comutação de três estados e; (b) célula de comutação de quatro estados..... | 52 |
| Figura 5 | Conversor CC-CC célula de comutação de múltiplos estados..... | 53 |
| Figura 6 | Retificador PFC monofásico com célula de comutação de três estados..... | 53 |
| Figura 7 | Retificador PFC trifásico multinível com células de comutação de múltiplos estados..... | 54 |
| Figura 8 | Conversor monofásico genérico multinível empregando célula de comutação de múltiplos estados..... | 60 |
| Figura 9 | Sinais de comando para as chaves S_j , ($j=1,2,\dots,N$). ... | 60 |
| Figura 10 | Estrutura geral e conexão dos enrolamentos do transformador de multi-interfase. Os pontos de conexão S_{ji} ($j = 1..N$) são os pólos das chaves SPTT genéricas S_j | 62 |
| Figura 11 | Circuitos elétricos equivalentes para as etapas de operação: (a) Todos os interruptores abertos; (b) Todos os interruptores fechados; (c) N_c interruptores fechados e N_o interruptores abertos. | 66 |
| Figura 12 | Tensão na entrada e corrente de saída do conversor para uma dada faixa de operação γ | 66 |
| Figura 13 | Circuito elétrico para análise do conversor operando como retificador PFC..... | 68 |
| Figura 14 | Diagrama fasorial para análise do conversor operando como retificador PFC..... | 70 |
| Figura 15 | Formas de onda teóricas da tensão de entrada v_{in} e da tensão sobre o indutor <i>boost</i> para $N = 10$ e $M = 1$. Relação de frequências: $f_s/f_g = 10$; Base de tensão: 1 p.u. = $V_o/2$ | 72 |
| Figura 16 | Formas de onda teóricas da tensão de entrada v_{in} e da tensão sobre o indutor <i>boost</i> para $N = 10$ e $M = 0, 1$. Relação de frequências: $f_s/f_g = 10$; Base de tensão: 1 p.u. = $V_o/2$ | 73 |

| | |
|---|----|
| Figura 17 Restrição do menor índice de modulação para a maximização do número de níveis, como função do número de pernas do conversor. | 74 |
| Figura 18 Ondulação parametrizada da corrente de entrada do conversor ($M = 0, 8$). | 76 |
| Figura 19 Ondulação parametrizada da corrente de entrada do conversor ($M = 0, 1$). | 77 |
| Figura 20 Ondulação parametrizada da corrente em função do índice de modulação para:(a) $N = 2$, (b) $N = 3$, (c) $N = 4$, (d) $N = 5$ | 78 |
| Figura 21 Ondulação máxima da corrente de entrada $\overline{\Delta i_{in,max}}$ e ondulação máxima com respeito à ondulação de $N = 1$ ($G_{\Delta I}$). Operação dentro dos limites de (2.56). | 79 |
| Figura 22 Ondulação máxima da corrente de entrada $\overline{\Delta i_{in,max}}$, e ondulação máxima com respeito à ondulação de $N = 1$ ($G_{\Delta I}$) para o a condição de operação onde $M < 0, 5/N$ ($M = 0, 007$). | 80 |
| Figura 23 Taxa de redução incremental da ondulação de corrente $G_{\Delta i,inc}$ quando $M > 0, 5/N$ | 81 |
| Figura 24 Taxa de redução incremental da ondulação de corrente $G_{\Delta i,inc}$ quando $M < 0, 5/N$ ($M = 0, 007$). | 81 |
| Figura 25 Formas de onda teóricas da tensão de entrada v_{in} , tensão $v_{W,j}$ sobre um enrolamento do transformador e sinais de comando para conversores com: (a) $N=2$; (b) $N=3$; (c) $N=4$ | 83 |
| Figura 26 Circuito elétrico para análise da corrente eficaz nos capacitores do filtro de saída. | 85 |
| Figura 27 Corrente eficaz normalizada dos capacitores de saída... .. | 87 |
| Figura 28 Influência do índice de modulação na corrente de saída i_{op} para $N = 10$:(a) $M = 1$; (b) $M = 0, 1$ | 88 |
| Figura 29 Composição teórica da tensão de entrada: (a) Tensão de entrada v_{in} para $0 < \theta_g < \pi/2$; (b) Funções de comutação dos interruptores S_j ; (c) Portadoras c_j e sinal de controle d , com $j = 1..N$ | 90 |
| Figura 30 Estrutura básica de controle aplicada ao retificador monofásico multinível com célula de comutação de múltiplos estados. | 93 |
| Figura 31 Retificador PFC representado pelo resistor equivalente r_{eq} | 94 |
| Figura 32 Diagrama de grandes sinais do retificador PFC. | 98 |
| Figura 33 Diagrama de grandes sinais para análise do retificador | |

| | |
|---|-----|
| PFC com retroalimentação da tensão de alimentação. | 99 |
| Figura 34 Simulações numéricas em malha fechada, relação $f_s/f_g \approx 833$ e $M = 0,82$ de um conversor de:(a) duas pernas; (b) três pernas e (c) quatro pernas. | 101 |
| Figura 35 Ondulação da corrente de entrada e tensão sobre o indutor <i>boost</i> L_b , relação $f_s/f_g \approx 833$ com $M = 0,82$ para :(a) $N = 2$; (b) $N = 3$ e (c) $N = 4$ | 102 |
| Figura 36 Detalhe da tensão de entrada v_{in} no instante $\theta = \pi/2$, relação $f_s/f_g \approx 833$ e $M = 0,82$ para:(a) $N = 2$; (b) $N = 3$ e (c) $N = 4$ | 102 |
| Figura 37 Simulações numéricas em malha fechada, relação $f_s/f_g \approx 833$ e $M = 0,41$ de um conversor de:(a) duas pernas; (b) três pernas e (c) quatro pernas. | 104 |
| Figura 38 Ondulação da corrente de entrada e tensão sobre o indutor <i>boost</i> L_b , relação $f_s/f_g \approx 833$ e $M = 0,41$ para :(a) $N = 2$; (b) $N = 3$ e (c) $N = 4$ | 105 |
| Figura 39 Detalhe da tensão de entrada v_{in} no instante $\theta = \pi/2$, relação $f_s/f_g \approx 833$ e $M = 0,41$ para:(a) $N = 2$; (b) $N = 3$ e (c) $N = 4$ | 105 |
| Figura 40 Simulações em malha fechada apresentando as tensões de entrada e seus respectivos espectros harmônicos: (a) $N=2$; (b) $N=3$ e (c) $N=4$. Os resultados na coluna da esquerda são para índices de modulação de $M = 0,82$ e na coluna da direita para $M = 0,41$ | 107 |
| Figura 41 Envoltória dos harmônicos em torno das frequências harmônicas da portadora ($m = kN$ e $k = [1, 2, 3, 6]$) para conversores hipotéticos com diferente número de pernas N : (a) Conversores operando com índice de modulação $M = 0,82$ e; (b) Conversores operando com índice de modulação $M = 0,41$. Os resultados estão normalizados com respeito a componente fundamental $v_{in,f_g} = MV_o/2$, com $f_g = 60\text{Hz}$ | 108 |
| Figura 42 Realizações para o interruptor bidirecional de quatro terminais: a) Interruptor genérico; b) interruptor do tipo I; c) interruptor do tipo II; d) interruptor do tipo III. | 112 |
| Figura 43 Corrente através dos dispositivos do interruptor I: (a) corrente de entrada positiva e interruptores comandados;(b) corrente de entrada positiva e interruptores sem comando; (c) corrente de entrada negativa e interruptores comandados e (d) corrente de entrada negativa e interruptores sem comando. | 113 |

| | | |
|-----------|---|-----|
| Figura 44 | Corrente através dos dispositivos do interruptor II: (a) corrente de entrada positiva e interruptores comandados;(b) corrente de entrada positiva e interruptores sem comando; (c) corrente de entrada negativa e interruptores comandados;(d) corrente de entrada negativa e interruptores sem comando..... | 114 |
| Figura 45 | Corrente através dos dispositivos do interruptor III: (a) corrente de entrada positiva e interruptor S_{jT} comandado;(b) corrente de entrada positiva e interruptor sem comando; (c) corrente de entrada negativa e interruptor S_{jT} comandado e (d) corrente de entrada negativa e interruptor sem comando..... | 115 |
| Figura 46 | Correntes normalizadas nos diodos D_{jtp} : (a) média; (b) eficaz. | 121 |
| Figura 47 | Correntes normalizadas médias e eficazes, respectivamente, nos dispositivos do interruptor I: (a) e (b) em D_{jTpn} ; (c) e (d) em S_{jTpn} | 121 |
| Figura 48 | Correntes normalizadas médias e eficazes, respectivamente, nos dispositivos do interruptor II: (a) e (b) em D_{jTpn} ; (c) e (d) em S_{jTpn} e D_{jCpn} | 122 |
| Figura 49 | Correntes normalizadas médias e eficazes, respectivamente, nos dispositivos do interruptor III: (a) e (b) em D_{jTpn} ; (c) e (d) em D_{jCpn} ; (e) e (f) em S_{jT} | 123 |
| Figura 50 | Implementações alternativas para o interruptor SPTT:(a) interruptor genérico; (b) estrutura base para as modulações alternativas..... | 124 |
| Figura 51 | Sinais de comando para os diferentes esquemas de modulação:(a) $SCap$; (b) $SGrid$; (c) $SSync$ e (d) $SPar$ | 125 |
| Figura 52 | Circuito para avaliação das perdas por comutação. | 128 |
| Figura 53 | Características de saída dos semicondutores SPP20N60 e SDT08S60..... | 130 |
| Figura 54 | Perdas em condução do conversor com $N = 2, 3, 4$ em função da potência de saída para:(a) tensão de alimentação de 110 V ($M = 0, 41$); (b) tensão de alimentação de 220 V ($M = 0, 82$). | 130 |
| Figura 55 | Energia de comutação dos dispositivos SPP20N60 e SDT08S60, conforme eq. (3.34). | 131 |
| Figura 56 | Perdas por comutação do conversor com $N = 2, 3, 4$, operando com a mesma frequência de comutação $f_s = 50\text{kHz}$:(a) $M = 0, 41$; (b) $M = 0, 82$ | 132 |
| Figura 57 | Rendimento do conversor com $N = 2, 3, 4$, operando | |

| | |
|---|-----|
| com a mesma frequência de comutação $f_s = 50\text{kHz}$:(a) para $M = 0,41$;(b) detalhe para $M = 0,41$;(c) para $M = 0,82$;(d) detalhe para $M = 0,82$ | 133 |
| Figura 58 Perdas por comutação do conversor com $N = 2,3,4$, operando com frequência de comutação $f_s = 2 \cdot 50\text{kHz}/N$:(a) $M = 0,41$; (b) $M = 0,82$ | 134 |
| Figura 59 Rendimento do conversor com $N = 2,3,4$ operando com frequência de comutação $f_s = 2 \cdot 50\text{kHz}/N$:(a) rendimento para $M = 0,41$; (b) detalhe do rendimento para $M = 0,41$; (c) rendimento para $M = 0,82$; (d)detalhe do rendimento para $M = 0,82$. | 135 |
| Figura 60 Diagrama esquemático básico do protótipo implementado..... | 137 |
| Figura 61 Fotografia do protótipo monofásico de 1,5 kW..... | 139 |
| Figura 62 Formas de onda obtidas experimentalmente da tensão da rede elétrica v_g (100 V/div), corrente drenada da fonte i_g (10 A/div), tensão total de saída V_o (100 V/div) e tensões parciais de saída V_{op} (50 V/div) and V_{on} (50 V/div)..... | 139 |
| Figura 63 Formas de onda experimentais da tensão da rede elétrica v_g (100 V/div), corrente de entrada i_{in} (10 A/div), tensão sobre o indutor boost v_{Lb} (100 V/div) e tensão de entrada v_{in} (250 V/div). | 140 |
| Figura 64 Formas de onda experimentais da corrente de entrada i_{in} (10 A/div), tensão de entrada v_{in} (200 V/div) e tensão sobre um MOSFET V_{S1p} (100 V/div) para: (a) $V_{g,rms} = 110$ V e $P_o = 750$ W (4 ms/div); (b) $V_{g,rms} = 220$ V e $P_o = 1520$ W (4 ms/div); (c) $V_{g,rms} = 110$ V e $P_o = 750$ W (4 μ s/div), e; (d) $V_{g,rms} = 220$ V e $P_o = 1520$ W (4 μ s/div)..... | 141 |
| Figura 65 Corrente através de ambos os enrolamentos do transformador de multi-interfase para $V_{g,rms} = 220$ V e $P_o \cong 1520$ W durante: (a) um período completo da rede elétrica (8 ms/div), and; (b) um período de comutação(8 μ s/div)..... | 141 |
| Figura 66 (a) Tensão sobre o enrolamento W_1 do transformador de multi-interfase (100 V/div) e tensão da rede elétrica v_{in} (200 V/div), e;(b) detalhe da tensão sobre um enrolamento do transformador de multi-interfase..... | 142 |
| Figura 67 Espectro harmônico medido da tensão de entrada v_{in} , como porcentagem da fundamental ($V_{g,rms} = 220$ V). | 142 |
| Figura 68 Tensão de entrada v_{in} e seu espectro harmônico obtido com: (a) Análise teórica (cf. eq. (2.85)); (b) simulações numéricas; (c) resultados experimentais. Todos os resultados estão normaliza- | |

| | |
|---|-----|
| dos com respeito a componente fundamental $v_{in,fg} = MV_o/2$, com $f_g = 60\text{Hz}$ | 144 |
| Figura 69 Detalhe do espectro harmônico em torno dos primeiros grupos de harmônicos ($m=2$, $m=4$, $M=6$ and $M=8$) para: (a) análise teórica (cf. eq. (2.85)); (b) simulações numéricas; (c) resultados experimentais. Todos os resultados estão normalizados com respeito a componente fundamental $v_{in,fg} = MV_o/2$, com $f_g = 60\text{Hz}$. | 145 |
| Figura 70 Rendimento medido do protótipo construído com as estratégias de modulação <i>SCap</i> , <i>SGrid</i> , <i>SPar</i> and <i>SSync</i> | 147 |
| Figura 71 Medição da THD da tensão de suprimento e da corrente drenada da fonte para diferentes níveis de potência. | 147 |
| Figura 72 Espectro harmônico da corrente de entrada i_{in} como porcentagem da fundamental (60 Hz). | 148 |
| Figura 73 Fator de potência do conversor para diferentes níveis de potência. | 148 |
| Figura 74 Retificador trifásico MLMSR: estrutura genérica de potência e sistema de controle. | 152 |
| Figura 75 Espaço unidimensional das tensões de entrada de fase do conversor MLMSR. Os $2N + 1$ vetores estacionários possíveis são representados pelos círculos ao longo da reta $v_{in,k}$ que define o espaço unidimensional. | 154 |
| Figura 76 Mapa dos vetores estacionários de um conversor trifásico hipotético de três níveis: (a) visualização geral no espaço abc ; (b) projeção no plano $\alpha\beta$ | 156 |
| Figura 77 Mapa dos vetores estacionários de um conversor trifásico MLMSR com $N = 2$ | 157 |
| Figura 78 Mapa dos vetores estacionários de um conversor trifásico MLMSR com $N = 3$ | 158 |
| Figura 79 Mapa dos vetores estacionários de um conversor trifásico MLMSR com $N = 4$ | 159 |
| Figura 80 Influência do sentido da corrente de fase na escolha dos vetores estacionários de um conversor de três níveis: (a) Espaço vetorial e (b) Projeção do espaço no plano $\alpha\beta$. O cubo unitário indica a região do espaço onde \vec{i}_{abc} tem $i_a > 0$, $i_b < 0$ e $i_c < 0$. . . | 160 |
| Figura 81 Estratégia de controle para o retificador PFC trifásico MLMSR. | 165 |
| Figura 82 Circuito de sincronismo PLL. | 166 |
| Figura 83 Exemplo da disposição das portadoras no esquema básico de modulação com (a) $N = 2$ e (b) $N = 3$ | 174 |

| | | |
|-----------|---|-----|
| Figura 84 | Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação SPWM. | 175 |
| Figura 85 | Sinais modulantes, componentes fundamentais e de eixo zero para a modulação SPWM. | 175 |
| Figura 86 | Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação SV2L. | 177 |
| Figura 87 | Sinais modulantes, componentes fundamentais e de eixo zero para a modulação SV2L. | 177 |
| Figura 88 | Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação DPWM. | 179 |
| Figura 89 | Sinais modulantes, componentes fundamentais e de eixo zero para a modulação DPWM. | 180 |
| Figura 90 | Regiões com operação descontínua na modulação DPWM, com base nos sinais m'_a , m'_b e m'_c | 181 |
| Figura 91 | Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação STHI. | 183 |
| Figura 92 | Sinais modulantes, componentes fundamentais e de eixo zero para a modulação STHI. | 184 |
| Figura 93 | Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação SPWM. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ e $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} e $\langle i_{mp} \rangle$ | 190 |
| Figura 94 | Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação SV2L. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ and $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} and $\langle i_{mp} \rangle$ | 191 |
| Figura 95 | Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação DPWM. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ and $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} and $\langle i_{mp} \rangle$ | 192 |
| Figura 96 | Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação STHI. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ and $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} and $\langle i_{mp} \rangle$ | 193 |
| Figura 97 | Corrente média local no ponto médio, normalizada com respeito à corrente de pico de entrada para as modulações: (a) SPWM, (b) SV2L, (c) DPWM e (d) STHI. | 194 |

| | | |
|------------|---|-----|
| Figura 98 | Correntes de entrada com $N = 2$ (coluna da esquerda) e $N = 3$ (coluna da direita) para as seguintes estratégias de modulação: (a) SPWM; (b) SV2L; (c) DPWM; e (d) STHI..... | 195 |
| Figura 99 | Gráficos aranha mostrando a comparação relativa entre as estratégias de modulação: (a) $N = 2$ e; (b) $N = 3$ | 196 |
| Figura 100 | Resultados normalizados mostrando o desempenho de cada estratégia de modulação quando $N = 2$ e 3, para todos os parâmetros operacionais analisados..... | 197 |
| Figura 101 | Exemplo de diferentes implementações para um transformador de multi-interfase de quatro enrolamentos: (a) MIPT de quatro enrolamentos com indutâncias mútuas $Lm_{ji} = -K_c L_s / 3$, onde $j = 1..4$, $i = 1..4$ e $j \neq i$, K_c é o fator de acoplamento e L_s é a indutância própria de cada enrolamento; (b) implementação em “árvore”, onde as indutâncias mútuas são dadas por $Lm_{12} = -K_c L_s$ | 204 |
| Figura 102 | Circuito genérico de uma fase para um conversor MLMSR: (a) concepção com um MIPT de quatro enrolamentos; (b) concepção modular com três MIPTs de dois enrolamentos, onde a área destacada indica o bloco elementar composto por um MIPT de dois enrolamentos e respectivos semicondutores..... | 205 |
| Figura 103 | Projeção 3D de um retificador trifásico MLMSR hipotético a partir do conceito de blocos de construção..... | 209 |
| Figura 104 | Diagrama funcional do PEBB proposto..... | 210 |
| Figura 105 | Diagrama geral do retificador trifásico multinível com célula de comutação de múltiplos estados concebido a partir de blocos de construção de eletrônica de potência..... | 211 |
| Figura 106 | Modelo para estudo das capacitâncias em um elemento magnético planar..... | 213 |
| Figura 107 | Representação hipotética de um MIPT planar de duas camadas e enrolamentos empilhados. Cada enrolamento possui quatro espiras com indutância própria L_s , indutância mútua $Lm_{12} = -K_c L_s$ onde K_c é o fator de acoplamento..... | 214 |
| Figura 108 | Representação de um MIPT planar de duas camadas com enrolamentos alternados. Cada enrolamento possui quatro espiras com indutância própria L_s , indutância mútua $Lm_{12} = -K_c L_s$ onde K_c é o fator de acoplamento..... | 215 |
| Figura 109 | PEBB implementado: (a) vista anterior e (b) vista posterior..... | 220 |

| | |
|--|-----|
| Figura 110 Estrutura básica do filtro de entrada..... | 223 |
| Figura 111 Diagrama geral dos principais sinais e conexões dos elementos de instrumentação, controle e modulação..... | 225 |
| Figura 112 Projeção 3D do protótipo trifásico: (a) vista superior; (b) vista em perspectiva..... | 228 |
| Figura 113 Fotografia do protótipo trifásico com $N = 4$ construído a partir de seis placas elementares..... | 229 |
| Figura 114 Projeção 3D do protótipo monofásico com $N = 4$ construído a partir de duas placas elementares: (a) vista em perspectiva; (b) vista superior..... | 230 |
| Figura 115 Fotografia do protótipo monofásico com $N = 4$ construído a partir de duas placas elementares. Dimensões: 130 x 215 x 43 mm..... | 230 |
| Figura 116 Resultados experimentais do retificador MLMSR monofásico operando com $f_g = 60$ Hz. Tensão v_g (200 V/div) e corrente i_g (20 A/div) na fonte de alimentação; tensões de saída total v_o (200 V/div), do grupo positivo v_{op} (100 V/div) e do grupo negativo v_{on} (100 V/div)..... | 232 |
| Figura 117 Resultados experimentais do retificador MLMSR monofásico operando com $f_g = 60$ Hz. Tensão v_{in} (200 V/div) e corrente i_{in} (20 A/div) de entrada, tensão da fonte de alimentação v_g (200 V/div)..... | 232 |
| Figura 118 Tensões geradas pelas PEBBs 1 e 2, v_{in1} e v_{in2} , tensão total v_{in} e tensão v_{s1} sobre o MOSFET $S1$ do PEBB1: (a) escala de tempo de 5 ms/div e (b) 2 μ s/div. Em todos os casos a escala é de (400 V/div)..... | 233 |
| Figura 119 Detalhe da tensão v_{S1p} (100 V/div, 10 ns) sobre um dos interruptores durante as comutações: (a) entrada em condução; (b) bloqueio..... | 234 |
| Figura 120 Esquema de medição para análise da distribuição de correntes nos transformadores de multi-interfase. As correntes indicadas por $C1$, $C2$, $C3$ e $C4$ foram fisicamente medidas no conversor, ao passo que $F1$, $F2$, $F3$ e $C4$ foram obtidas através do processamento matemático do osciloscópio..... | 235 |
| Figura 121 Correntes nos enrolamentos dos três transformadores de multi-interfase: (a) correntes nos enrolamentos do MIPT da placa base (5 A/div, 5 ms); (b) correntes nos enrolamentos do MIPT do PEBB1 (2 A/div, 5 ms) e; (c) correntes nos enrolamentos do MIPT | |

| | |
|--|-----|
| do PEBB2 (2 A/div, 5 ms)..... | 236 |
| Figura 122 Formas de onda do conversor monofásico operando em uma rede elétrica de 115 V / 400 Hz: Tensão da fonte v_g (100 V/div), corrente na fonte i_g (20 A/div), tensões parciais de saída v_{op} e v_{on} (50 V/div) e tensão total de saída v_o (100 V/div). | 238 |
| Figura 123 Formas de onda do conversor monofásico em de 115 V / 400 Hz: Tensão total de saída v_o (100 V/div), tensão gerada pelo conversor v_{in} (100 V/div), na fonte v_g (200 V/div), corrente na fonte i_g (50 A/div), tensão sobre o indutor $boost$ (100 V/div).... | 238 |
| Figura 124 Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação para as modulações: (a) SPWM; (b) SV2L; (c) DPWM; (d) STHI..... | 242 |
| Figura 125 Formas de onda do conversor trifásico operando com a modulação SPWM: correntes i_k ($k = a, b, c$) drenadas da rede (20 A/div) e tensões de saída v_{on} (100 V/div), v_{op} (100 V/div) e v_o (200 V/div)..... | 243 |
| Figura 126 Formas de onda do conversor trifásico operando com a modulação SV2L: correntes i_k ($k = a, b, c$) drenadas da rede (20 A/div) e tensões de saída v_{on} (100 V/div), v_{op} (100 V/div) e v_o (200 V/div)..... | 243 |
| Figura 127 Formas de onda do conversor trifásico operando com a modulação DPWM: correntes i_k ($k = a, b, c$) drenadas da rede (20 A/div) e tensões de saída v_{on} (100 V/div), v_{op} (100 V/div) e v_o (200 V/div)..... | 244 |
| Figura 128 Formas de onda do conversor trifásico operando com a modulação STHI: correntes i_k ($k = a, b, c$) drenadas da rede (20 A/div) e tensões de saída v_{on} (100 V/div), v_{op} (100 V/div) e v_o (200 V/div)..... | 244 |
| Figura 129 Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da fase “a” e o ponto médio do barramento de saída: Modulação SPWM. | 245 |
| Figura 130 Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da fase “a” e o ponto médio do barramento de saída: Modulação SV2L. | 246 |
| Figura 131 Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da fase “a” e o ponto médio do barramento de saída: Modulação DPWM. | 246 |
| Figura 132 Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da | |

| | |
|---|-----|
| fase “a” e o ponto médio do barramento de saída: Modulação STHI. | 247 |
| Figura 133 Formas de onda do conversor trifásico operando com a modulação SPWM: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div) e; (d) corrente de modo comum (100 mA/div). | 248 |
| Figura 134 Formas de onda do conversor trifásico operando com a modulação SV2L: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div) e; (d) corrente de modo comum (100 mA/div). | 249 |
| Figura 135 Formas de onda do conversor trifásico operando com a modulação DPWM: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div) e; (d) corrente de modo comum (100 mA/div). | 250 |
| Figura 136 Formas de onda do conversor trifásico operando com a modulação STHI: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div) e; (d) corrente de modo comum (100 mA/div). | 251 |
| Figura 137 Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor <i>boost</i> : SPWM. | 252 |
| Figura 138 Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor <i>boost</i> : SV2L. | 253 |
| Figura 139 Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor <i>boost</i> : DPWM. | 253 |
| Figura 140 Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor <i>boost</i> : STHI. | 254 |
| Figura 141 Tensões parciais v_{op} e v_{on} (50 V/div) e tensão total de saída v_o (100 V/div), correntes i_k (5 A/div) drenadas da fonte durante transitórios de carga: (a) degrau positivo (40% para 80%) e; (b) degrau negativo (80% para 40%): Em ambos os casos a modulação empregada é a SV2L. | 255 |
| Figura 142 Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total | |

| | |
|--|-----|
| de saída v_o (20 V/div), correntes i_k (5 A/div) drenadas da fonte durante degrau positivo de carga (26% para 106%). Modulação STHI. | 256 |
| Figura 143 Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação SPWM. | 258 |
| Figura 144 Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação SV2L. | 259 |
| Figura 145 Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação DPWM. | 260 |
| Figura 146 Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação STHI. | 261 |
| Figura 147 Rendimento medido em função da potência de saída para as modulações SPWM, SV2L e DPWM. | 262 |
| Figura 148 Distorção harmônica total da corrente drenada da rede (fase “a”) em função da potência de saída para as modulações SPWM, SV2L e DPWM. | 263 |
| Figura 149 Espectro harmônico da corrente drenada da rede (fase “a”), comparado aos limites impostos pela norma IEC 61000-3-2 classe A para as modulações: (a) SPWM; (b) SV2L e (c) DPWM). Em todos os casos a potência de saída é $P_o \approx 7500$ W. | 265 |
| Figura 150 Comparação das estratégias SPWM, SV2L e DPWM: (a) gráfico de barras mostrando os valores normalizados em cada quesito; (b) gráfico aranha, com resultados normalizados ao item de pior desempenho em cada quesito. Em todos os casos a potência de saída é $P_o \approx 7500$ W. | 266 |

LISTA DE TABELAS

| | | |
|-----------|---|-----|
| Tabela 1 | Especificações para as simulações numéricas do retificador monofásico. | 99 |
| Tabela 2 | Esforços de corrente nos semicondutores das realizações I, II e III. $j = 1, 2$ e $y = p, n$ | 120 |
| Tabela 3 | Dispositivos empregados na análise teórica de perdas do conversor. | 129 |
| Tabela 4 | Especificações do protótipo monofásico construído. | 136 |
| Tabela 5 | Descrição dos principais componentes utilizados no protótipo. | 138 |
| Tabela 6 | Potência consumida pelos circuitos de comando em cada técnica de modulação. | 146 |
| Tabela 7 | Ângulos de fase para operação com modulação descontínua. | 182 |
| Tabela 8 | Parâmetros de simulação para a comparação das estratégias de modulação. | 189 |
| Tabela 9 | Distorção harmônica da tensão de entrada de linha. | 198 |
| Tabela 10 | Principais especificações do protótipo trifásico. | 206 |
| Tabela 11 | Principais características do transformador de multi-interfase do PEBB. | 216 |
| Tabela 12 | Resumo dos semicondutores de potência empregados no PEBB. | 217 |
| Tabela 13 | Principais características do transformador de multi-interfase da placa base. | 222 |
| Tabela 14 | Principais características do indutor <i>boost</i> e filtro de entrada. | 223 |
| Tabela 15 | Análise das correntes nos enrolamentos dos transformadores de multi-interfase. | 235 |

LISTA DE ABREVIATURAS E SIGLAS

| | |
|--------|---|
| BJT | <i>Bipolar Junction Transistor</i> |
| CA | Corrente Alternada |
| CBM | <i>Carrier Based Modulation</i> |
| CC | Corrente Contínua |
| CM | <i>Commom Mode</i> |
| CMV | <i>Commom Mode Voltage</i> |
| DM | <i>Diferential Mode</i> |
| DPWM | <i>Discontinuous Pulse Width Modulation</i> |
| DSC | <i>Digital Signal Controller</i> |
| EMC | <i>Electromagnetic Compatibility</i> |
| FPGA | <i>Field Programmable Gate Array</i> |
| IEC | <i>Institute of Electrical and Electronic Engineers</i> |
| IEEE | <i>International Electrotechnical Commission</i> |
| IGBT | <i>Insulated Gate Bipolar Transistor</i> |
| iGSE | <i>Improved Generalized Steimetz Equation</i> |
| IPD | <i>In Phase Disposition</i> |
| IPEM | <i>Integrated Power Electronics Module</i> |
| MIPT | <i>Multi-interphase Transformer</i> |
| MLMSR | <i>Multilevel Multistate Rectifier</i> |
| MOSFET | <i>Metal Oxide Semiconductor Field Effect</i> |
| PCB | <i>Printed Circuit Board</i> |
| PEBB | <i>Power Electronics Building Blocks</i> |
| PFC | <i>Power Factor Correction</i> |

| | |
|------|--|
| PWM | <i>Pulse Width Modulation</i> |
| SiC | <i>Silicon Carbide</i> |
| SMD | <i>Surface Mount Device</i> |
| SPI | <i>Serial Peripheral Interface</i> |
| SPTT | <i>Single Pole Triple Throw</i> |
| SPWM | <i>Sinusoidal Pulse Width Modulation</i> |
| STHI | <i>Sinusoidal Third Harmonic Injection</i> |
| SV2L | <i>Space Vector 2 Level based</i> |
| SVM | <i>Space Vector Modulation</i> |
| THD | <i>Total Harmonic Distortion</i> |
| WTHD | <i>Weighted Total Harmonic Distortion</i> |

LISTA DE SÍMBOLOS

| | |
|----------------|---|
| C_o | Capacitância equivalente de saída |
| C_{on} | Capacitor/capacitância do grupo negativo de saída |
| C_{op} | Capacitor/capacitância do grupo positivo de saída |
| $C_{rr_{j,p}}$ | Portadoras do grupo positivo |
| $C_{rr_{j,n}}$ | Portadoras do grupo negativo |
| C_s | Auto capacitância |
| D | Razão cíclica em um dado ponto de operação |
| d | Razão cíclica variante no tempo |
| d_a | Razão cíclica variante no tempo da fase a |
| d_b | Razão cíclica variante no tempo da fase b |
| d_c | Razão cíclica variante no tempo da fase c |
| D' | Razão cíclica complementar em um dado ponto de operação |
| d' | Razão cíclica complementar variante no tempo |
| \tilde{d}' | Perturbação de pequena magnitude na razão cíclica complementar |
| D_{jCn} | Diodos do grupo negativo do lado dos capacitores de saída ($j=1,2,\dots,N$) |
| D_{jCp} | Diodos do grupo positivo do lado dos capacitores de saída ($j=1,2,\dots,N$) |
| D_{jn} | Diodos do grupo negativo ($j=1,2,\dots,N$) |
| D_{jp} | Diodos do grupo positivo ($j=1,2,\dots,N$) |
| D_{jTn} | Diodos do grupo negativo do lado do transformador ($j=1,2,\dots,N$) |
| D_{jTp} | Diodos do grupo positivo do lado do transformador ($j=1,2,\dots,N$) |

| | |
|-------------------|--|
| E_T | Energia total |
| f_a | Frequência aparente na entrada do conversor |
| f_g | Frequência da rede elétrica de alimentação |
| f_s | Frequência de comutação |
| G_{eq} | Valor nominal da condutância equivalente apresentada pelo conversor |
| g_{eq} | Condutância equivalente apresentada pelo conversor |
| \tilde{g}_{eq} | Perturbação de pequena magnitude sobre o seu valor nominal |
| $Gi(s)$ | Modelo de pequenos sinais que relaciona a corrente no indutor com a razão cíclica complementar |
| $Gv(s)$ | Modelo de pequenos sinais que relaciona a tensão de saída com a condutância equivalente do conversor |
| $Gvo(s)$ | Modelo de pequenos sinais que relaciona a tensão de saída com a corrente de eixo direto |
| $G_{\Delta I}$ | Ondulação parametrizada de corrente com respeito a ondulação para $N = 1$ |
| i_a | Corrente da fase a |
| i_b | Corrente da fase b |
| i_c | Corrente da fase c |
| $I_{Co,lf,rms}$ | Componente eficaz de baixa frequência nos capacitores de saída |
| i_{Con} | Corrente no capacitor do grupo negativo |
| i_{COp} | Corrente no capacitor do grupo positivo |
| $I_{Co,rms}$ | Corrente eficaz em um dos capacitores de saída |
| $ID_{jCpn,2,avg}$ | Corrente média nos diodos D_{jCp} e D_{jCn} da realização SPTT II |
| $ID_{jCpn,2,rms}$ | Corrente eficaz nos diodos D_{jCp} e D_{jCn} da realização SPTT II |

| | |
|-------------------|---|
| $ID_{jCpn,3,avg}$ | Corrente média nos diodos D_{jCp} e D_{jCn} da realização SPTT III |
| $ID_{jCpn,3,rms}$ | Corrente eficaz nos diodos D_{jCp} e D_{jCn} da realização SPTT III |
| $ID_{jpn,avg}$ | Corrente média nos diodos D_{jp} e D_{jn} em todas as realizações |
| $ID_{jpn,rms}$ | Corrente eficaz nos diodos D_{jp} e D_{jn} em todas as realizações |
| $ID_{jTpn,1,avg}$ | Corrente média nos diodos D_{jTp} e D_{jTn} da realização SPTT I |
| $ID_{jTpn,1,rms}$ | Corrente eficaz nos diodos D_{jTp} e D_{jTn} da realização SPTT I |
| $ID_{jTpn,2,avg}$ | Corrente média nos diodos D_{jTp} e D_{jTn} da realização SPTT II |
| $ID_{jTpn,2,rms}$ | Corrente eficaz nos diodos D_{jTp} e D_{jTn} da realização SPTT II |
| $ID_{jTpn,3,avg}$ | Corrente média nos diodos D_{jTp} e D_{jTn} da realização SPTT III |
| $ID_{jTpn,3,rms}$ | Corrente eficaz nos diodos D_{jTp} e D_{jTn} da realização SPTT III |
| i_d | Corrente de eixo direto |
| i_g | Corrente drenada da rede elétrica |
| i_{in} | Corrente de entrada do conversor |
| i_{mp} | Corrente no ponto médio do conversor |
| \hat{I}_{in} | Corrente de pico de entrada |
| \tilde{i}_{in} | Perturbação de pequena magnitude na corrente de entrada |
| $i_{in,ref}$ | Corrente de referência |
| i_{op} | Corrente de saída do conversor no grupo positivo |
| $I_{op,rms}$ | Corrente eficaz de saída do grupo positivo |

| | |
|----------------------|---|
| \hat{i}_{on} | Corrente de saída do conversor no grupo negativo |
| \hat{I}_o | Corrente média da carga |
| i_q | Corrente de eixo em quadratura |
| $IS_{jCpn,1,avg}$ | Corrente média nos interruptores S_{jCp} e S_{jCn} da realização SPTT I |
| $IS_{jCpn,1,rms}$ | Corrente eficaz nos interruptores S_{jCp} e S_{jCn} da realização SPTT I |
| $IS_{jTpn,2,avg}$ | Corrente média nos interruptores S_{jTp} e S_{jTn} da realização SPTT II |
| $IS_{jTpn,2,rms}$ | Corrente eficaz nos interruptores S_{jTp} e S_{jTn} da realização SPTT II |
| $IS_{jT,3,avg}$ | Corrente média nos interruptores S_{jT} da realização SPTT III |
| $IS_{jT,3,rms}$ | Corrente eficaz nos interruptores S_{jT} da realização SPTT III |
| i_{W_j} | Corrente em cada enrolamento W_j ($j = 1, 2, \dots, N$) |
| j | indexador genérico |
| j_i | Pólo do interruptor SPTT |
| j_n | Terminal do interruptor SPTT, relacionado ao grupo negativo |
| j_p | Terminal do interruptor SPTT, relacionado ao grupo positivo |
| K_0, K_1, K_2 | Coefficientes da função de energia de comutação |
| \mathbf{L}_w | Matriz de indutâncias |
| $\mathbf{L}_{dm,cm}$ | Matriz de indutâncias do sistema transformado |
| L_b | Indutor <i>boost</i> |
| L_{bA} | Indutor <i>boost</i> da fase <i>a</i> |
| L_{bB} | Indutor <i>boost</i> da fase <i>b</i> |

| | |
|------------------|---|
| L_{bC} | Indutor <i>boost</i> da fase c |
| L_{cm} | Indutância de modo comum no transformador |
| L_{dm} | Indutância de modo diferencial no transformador |
| $L_{dm,PB}$ | Indutância de modo diferencial no transformador da placa base |
| $L_{dm,PEBB}$ | Indutância de modo diferencial no transformador do PEBB |
| L_g | Indutância da rede |
| L_{jj} | Indutância própria do enrolamento W_j |
| L_{jk} | Indutância mútua entre os enrolamentos W_j e W_k ($k \neq j$) |
| L_s | Indutância própria de cada enrolamento |
| $L_{s,PEBB}$ | Indutância própria de cada enrolamento do transformador do PEBB |
| $L_{s,PB}$ | Indutância própria de cada enrolamento do transformador da placa base |
| M | Índice de modulação |
| m_0 | Componente de eixo zero do sinal modulante |
| $m_{0,DPWM}$ | Componente de eixo zero da modulação DPWM |
| $m_{0,SPWM}$ | Componente de eixo zero da modulação SPWM |
| $m_{0,STHI}$ | Componente de eixo zero da modulação STHI |
| $m_{0,SV2L}$ | Componente de eixo zero da modulação SV2L |
| $m_{0,\delta v}$ | Componente de eixo zero para controle da corrente no ponto central |
| m_d | Componente de eixo direto do sinal modulante |
| m_k | Sinal modulante fundamental da fase $k = a, b, c$ |
| $m_{k,DPWM}$ | Sinal modulante da fase $k = a, b, c$ na estratégia DPWM |
| $m_{k,SPWM}$ | Sinal modulante da fase $k = a, b, c$ na estratégia SPWM |
| $m_{k,STHI}$ | Sinal modulante da fase $k = a, b, c$ na estratégia STHI |

| | |
|--------------------|---|
| $m_{k,SV2L}$ | Sinal modulante da fase $k = a, b, c$ na estratégia SV2L |
| m_q | Componente de eixo em quadratura do sinal modulante |
| M_{min} | Menor índice de modulação para o máximo número de níveis |
| n | Terminal negativo de saída |
| N | Número de pernas por fase do conversor |
| N_c | Número de interruptores fechados em um dado instante de tempo |
| N_e | Ponto neutro da fonte trifásica |
| N_l | Número efetivo de níveis |
| N_{max} | Número máximo de níveis da tensão v_{in} |
| N_o | Número de interruptores abertos em um dado instante de tempo |
| N_s | Número de faixas de operação |
| p | Terminal positivo de saída |
| P_{con} | Perdas em condução |
| $P_{con, fac}$ | Perdas em condução para exemplo com frequência aparente constante |
| $P_{D_{jy}, con}$ | Perdas em condução dos diodos D_{jp} e D_{jn} |
| $P_{D_{jTy}, con}$ | Perdas em condução dos diodos D_{jTp} e D_{jTn} |
| p_i | Potência instantânea drenada da fonte de alimentação |
| p_o | Potência consumida pela carga |
| $P_{S_{jCy}, con}$ | Perdas em condução dos interruptores S_{jCp} e S_{jCn} |
| P_{sw} | Perdas por comutação |
| $P_{sw, fsc}$ | Perdas por comutação para exemplo com frequência de comutação constante |
| \bar{P}_v | Perda magnética por unidade de volume |

| | |
|-----------------------|--|
| $r_{D,1}$ | Coefficiente da equação de perdas em condução dos diodos |
| r_{eq} | Resistência equivalente ao sistema, gerado pelo conversor |
| R_o | Resistência equivalente de carga nominal |
| r_o | Resistência equivalente da carga |
| $r_{S,1}$ | Coefficiente da equação de perdas em condução dos interruptores controlados |
| S_j | Interruptores de polo único e três posições ($j=1,2,\dots,N$) |
| S_{kj} | Interruptores de polo único e três posições ($k=a,b,c$) ($j=1,2,\dots,N$) |
| S_{ji} | Polos das chaves SPTT ($j=1,2,\dots,N$) |
| s_{kj} | Função de comutação dos interruptores S_{kj} ($j=1,2,\dots,N$) e ($k = a, b, c$) |
| S_{jCn} | Interruptores do grupo negativo do lado dos capacitores de saída ($j=1,2,\dots,N$) |
| S_{jCp} | Interruptores do grupo positivo do lado dos capacitores de saída ($j=1,2,\dots,N$) |
| S_{jT} | Interruptores controlado da realização III ($j=1,2,\dots,N$) |
| S_{jTn} | Interruptores do grupo negativo do lado do transformador ($j=1,2,\dots,N$) |
| S_{jTp} | Interruptores do grupo positivo do lado do transformador ($j=1,2,\dots,N$) |
| T_L | Transformada de Lunze |
| T_{αβ} | Transformada $\alpha\beta - abc$ |
| B | Transformada $dq0 - abc$ |
| T_g | Período da tensão da rede elétrica |
| T_s | Período de comutação |
| t | Variável tempo |
| v_0 | Tensão de eixo zero |
| v_a | Tensão de alimentação fase a |

| | |
|-------------------|--|
| v_{ak} | Tensão entre anodo e catodo |
| $v_{ak,SPP20N60}$ | Tensão em condução do diodo do MOSFET SPP20N60 |
| $v_{ak,SDT08S60}$ | Tensão em condução do diodo SDT08S60 |
| v_{ab} | Tensão entre as fases a e b |
| v_b | Tensão de alimentação fase b |
| v_{bc} | Tensão entre as fases b e c |
| v_c | Tensão de alimentação fase c |
| v_{cm} | Tensão de modo comum |
| v_d | Tensão de eixo direto |
| V_{cr} | Valor de pico da portadora |
| $V_{D,0}$ | Coefficiente da equação de perdas em condução dos diodos |
| v_{ds} | Tensão entre dreno e source |
| $v_{ds,SPP20N60}$ | Tensão em condução do MOSFET SPP20N60 |
| V_g | Tensão da fonte de alimentação em um dado ponto de operação |
| v_g | Tensão de alimentação |
| $V_{g,rms}$ | Tensão eficaz da fonte de alimentação |
| $v_{g,rms'}$ | Tensão eficaz da fonte de alimentação medida pelo conversor |
| v_{in} | Tensão de entrada do conversor |
| $v_{in,k}$ | Tensão de entrada do conversor da fase $k = a, b, c$ com respeito ao ponto 0 |
| \hat{V}_{in} | Tensão de pico da componente fundamental gerada pelo conversor |
| v_{j0} | Tensão entre os pontos j e 0 |
| v_{Lb} | Tensão sobre o indutor <i>boost</i> |

| | |
|-----------------|--|
| $v_{Lb,a}^{hf}$ | Conteúdo de alta frequência da tensão sobre o indutor <i>boost</i> |
| $v_{Ne,0}$ | Tensão entre o neutro e o ponto central |
| V_o | Tensão de saída |
| v_o | Tensão de saída variante no tempo |
| \tilde{v}_o | Perturbação de pequena magnitude na tensão de saída |
| V_{on} | Tensão de saída do grupo negativo |
| v_{0Ne} | Tensão entre os pontos 0 e <i>Ne</i> |
| V_{op} | Tensão de saída do grupo positivo |
| v_q | Tensão de eixo em quadratura |
| \hat{V}_g | Tensão de pico da rede elétrica de alimentação |
| $V_{S,0}$ | Coefficiente da equação de perdas em condução dos interruptores |
| $v_{sa,j}$ | Tensão entre o polo da chave <i>j</i> e ponto 0 (fase a) |
| $v_{sb,j}$ | Tensão entre o polo da chave <i>j</i> e ponto 0 (fase b) |
| $v_{sc,j}$ | Tensão entre o polo da chave <i>j</i> e ponto 0 (fase c) |
| v_α | Tensão α de alimentação (coordenadas $\alpha\beta$) |
| v_β | Tensão β de alimentação (coordenadas $\alpha\beta$) |
| $v_{W,j}$ | Tensão em cada enrolamento W_j |
| w_i | Energia na entrada do conversor |
| W_j | Enrolamentos do transformador ($j=1,2,\dots,N$) |
| w_0 | Energia na saída do conversor |
| w_{sw} | Energia de comutação |
| x_{dm} | Variável de modo diferencial |
| x_{cm} | Variável de modo comum |
| γ | Faixa de operação conversor |

| | |
|---------------------------------|--|
| γ_{\min} | Menor faixa de operação do conversor |
| Δi_{in} | Ondulação da corrente de entrada |
| Δt_x | Espaço de tempo utilizado para a determinação da ondulação de corrente |
| $\overline{\Delta i}_{in}$ | Ondulação parametrizada da corrente de entrada |
| $\overline{\Delta i}_{in,\max}$ | Máxima ondulação parametrizada da corrente de entrada |
| δ_{vmp} | Ondulação da tensão de saída no ponto médio |
| δ_{vop} | Ondulação da tensão de saída no grupo positivo |
| δ_{von} | Ondulação da tensão de saída no grupo negativo |
| η | Rendimento |
| θ | Fase instantânea ($\theta = \omega_g t$) |
| θ_j | Ângulo de fase da mudança das faixas de operação |
| ω_g | Frequência angular da rede elétrica de alimentação |
| ϕ | Ângulo de fase entre \hat{V}_g e \hat{V}_{in} |

MODIFICADORES

| | |
|---------------------|---|
| \hat{x} | Valor de pico da grandeza x |
| \bar{X} | Valor médio da grandeza X |
| $\langle x \rangle$ | Valor médio quase instantâneo da variável x |

SUMÁRIO

| | |
|---|-----|
| 1 INTRODUÇÃO | 45 |
| 1.1 OBJETIVOS, CONTRIBUIÇÕES E METODOLOGIA | 55 |
| 1.2 ESTRUTURA DA TESE | 56 |
| 1.3 PUBLICAÇÕES | 57 |
| 2 ESTUDO GENERALIZADO DO RETIFICADOR PFC MONOFÁSICO MLMSR | 59 |
| 2.1 INTRODUÇÃO | 59 |
| 2.2 MODULAÇÃO | 60 |
| 2.3 ANÁLISE DA TENSÃO DE ENTRADA E CORRENTE DE SAÍDA | 61 |
| 2.3.1 Análise do Transformador | 61 |
| 2.3.2 Princípio de operação generalizado | 64 |
| 2.4 CARACTERÍSTICA ESTÁTICA | 67 |
| 2.5 OPERAÇÃO COMO RETIFICADOR PFC | 68 |
| 2.6 DETERMINAÇÃO DO NÚMERO EFETIVO DE NÍVEIS DO CONVERSOR | 71 |
| 2.7 ONDULAÇÃO DA CORRENTE DE ENTRADA | 74 |
| 2.8 CORRENTE DIFERENCIAIS NO TRANSFORMADOR DE MULTI-INTERFASE | 82 |
| 2.9 ANÁLISE DO ESTÁGIO DE SAÍDA DO CONVERSOR ... | 84 |
| 2.9.1 Corrente Eficaz nos Capacitores de Saída | 84 |
| 2.9.2 Ondulação da Tensão de Saída | 87 |
| 2.10 ANÁLISE DO CONTEÚDO DE ALTA FREQUÊNCIA DO CONVERSOR MLMSR MONOFÁSICO | 88 |
| 2.10.1 Análise da Tensão de Entrada | 88 |
| 2.11 MODELO E CONTROLE DO CONVERSOR | 92 |
| 2.11.1 Modelo de Pequenos Sinais para o Controle da Corrente de Entrada | 92 |
| 2.11.2 Modelo de Pequenos Sinais para o Controle da Tensão de Saída | 94 |
| 2.11.3 Alimentação Direta da Tensão da Rede Elétrica | 97 |
| 2.12 SIMULAÇÕES NÚMERICAS | 99 |
| 2.12.1 Resultados para $M = 0,82$ | 100 |
| 2.12.2 Resultados para $M = 0,41$ | 103 |
| 2.12.3 Componentes de Alta Frequência da Tensão de Entrada .. | 106 |
| 2.13 CONCLUSÕES | 109 |

| | |
|--|-----|
| 3 IMPLEMENTAÇÃO DO RETIFICADOR PFC MONOFÁSICO MLMSR | 111 |
| 3.1 INTRODUÇÃO | 111 |
| 3.2 REALIZAÇÃO DOS INTERRUPTORES GENÉRICOS S_J .. | 111 |
| 3.2.1 Interruptor SPTT I | 112 |
| 3.2.2 Interruptor SPTT II | 114 |
| 3.2.3 Interruptor SPTT III | 115 |
| 3.3 ESFORÇOS ELÉTRICOS NOS SEMICONDUTORES | 116 |
| 3.4 IMPLEMENTAÇÕES E ESQUEMAS DE MODULAÇÃO ALTERNATIVOS | 124 |
| 3.4.1 Operação com Comando Síncrono ($SSync$) | 125 |
| 3.4.2 Operação Paralela ($SPar$) | 126 |
| 3.5 ANÁLISE DAS PERDAS NOS SEMICONDUTORES | 126 |
| 3.5.1 Perdas em Condução | 126 |
| 3.5.2 Perdas por Comutação | 127 |
| 3.5.3 Verificação Teórica do Rendimento do Conversor | 128 |
| 3.5.3.1 Análise de Rendimento e Perdas com Frequência de Comutação Constante | 131 |
| 3.5.3.2 Análise de Rendimento e Perdas com Frequência Aparente Constante | 132 |
| 3.6 IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS .. | 136 |
| 3.6.1 Conteúdo de Alta Frequência da Tensão de Entrada | 142 |
| 3.6.2 Análise Quantitativa do Desempenho do Conversor | 146 |
| 3.7 CONCLUSÕES | 149 |
| 4 ESTUDO DO RETIFICADOR TRIFÁSICO MLMSR .. | 151 |
| 4.1 INTRODUÇÃO | 151 |
| 4.2 RETIFICADOR PFC TRIFÁSICO MLMSR | 151 |
| 4.3 ANÁLISE VETORIAL DO RETIFICADOR TRIFÁSICO MLMSR | 154 |
| 4.4 OPERAÇÃO COM ALTO FATOR DE POTÊNCIA | 161 |
| 4.5 CONTROLE DO RETIFICADOR TRIFÁSICO | 164 |
| 4.5.1 Controle das Correntes de Entrada | 165 |
| 4.5.2 Controle da Tensão de Saída | 169 |
| 4.5.2.1 Modelo de pequenos sinais para o controle da tensão de saída | 169 |
| 4.5.3 Equilíbrio das Tensões de Saída | 170 |
| 4.6 MODULAÇÃO | 172 |
| 4.6.1 Estratégias de Modulação | 173 |
| 4.6.1.1 Esquema Básico de Modulação Baseada em Portadoras .. | 173 |
| 4.6.1.2 Modulação SPWM | 174 |
| 4.6.1.3 Modulação SV2L | 176 |

| | | |
|----------|--|------------|
| 4.6.1.4 | Modulação DPWM | 178 |
| 4.6.1.5 | Modulação STHI | 183 |
| 4.6.2 | Influência na Operação do Conversor | 185 |
| 4.6.2.1 | Ondulação nas Correntes de Entrada | 185 |
| 4.6.2.2 | Tensão de Modo Comum | 186 |
| 4.6.2.3 | Corrente Magnetizante dos Transformadores de Multi- Interfase | 187 |
| 4.6.2.4 | Corrente do Ponto Médio do Barramento CC | 188 |
| 4.6.3 | Comparação das Estratégias de Modulação | 188 |
| 4.7 | CONCLUSÕES | 198 |
| 5 | CONCEPÇÃO E PROJETO DE CONVERSORES A PARTIR DE BLOCOS DE CONSTRUÇÃO | 201 |
| 5.1 | INTRODUÇÃO | 201 |
| 5.1.1 | Conceito de Blocos de Construção Aplicados à Eletrônica de Potência | 201 |
| 5.1.2 | Realização do transformador de multi-interfase | 203 |
| 5.2 | CONCEPÇÃO GERAL DO PROTÓTIPO | 206 |
| 5.2.1 | Especificações Gerais | 206 |
| 5.2.1.1 | Determinação da Frequência de Comutação | 206 |
| 5.2.2 | Forma Geral do Retificador MLMSR a partir de PEBBs .. | 208 |
| 5.3 | DESENVOLVIMENTO DO PEBB | 209 |
| 5.3.1 | Transformador de multi-interfase embarcado no PEBB ... | 212 |
| 5.3.2 | Semicondutores de Potência | 217 |
| 5.3.3 | Circuitos de Acionamento e Circuitos Auxiliares | 218 |
| 5.3.4 | Controle de elementos parasitas | 219 |
| 5.4 | DESENVOLVIMENTO DO PROTÓTIPO TRIFÁSICO ... | 221 |
| 5.4.1 | Projeto do Transformador de Multi-Interfase da Placa Base | 221 |
| 5.4.2 | Indutor <i>Boost</i> e Filtro de Entrada | 222 |
| 5.4.3 | Sistema de Instrumentação, Controle e Modulação | 224 |
| 5.4.4 | Capacitores do Barramento CC | 226 |
| 5.4.5 | Sistema de Gerenciamento Térmico | 226 |
| 5.4.6 | Protótipo MLMSR Trifásico | 227 |
| 5.5 | DESENVOLVIMENTO DO PROTÓTIPO MONOFÁSICO . | 229 |
| 5.5.1 | Concepção da Placa Base | 229 |
| 5.5.2 | Resultados Experimentais do Conversor Monofásico (220 V) | 231 |
| 5.5.3 | Resultados Experimentais do Conversor Monofásico (115 V) | 237 |
| 5.6 | CONCLUSÕES | 239 |
| 6 | RESULTADOS EXPERIMENTAIS DO RETIFICA- DOR TRIFÁSICO MLMSR | 241 |
| 6.1 | INTRODUÇÃO | 241 |
| 6.2 | OPERAÇÃO EM REGIME PERMANENTE | 241 |

| | | |
|-------|---|------------|
| 6.3 | OPERAÇÃO EM REGIME TRANSITÓRIO | 254 |
| 6.3.1 | Tensão total de saída | 254 |
| 6.3.2 | Equilíbrio das tensão parciais de saída | 256 |
| 6.4 | ANÁLISE DOS RESULTADOS | 262 |
| 6.5 | CONCLUSÕES | 267 |
| | Conclusões Finais | 269 |
| | Referências | 275 |
| | Apêndice A - Diagramas esquemáticos do conversor MLMSR | |
| | trifásico | 283 |

1 INTRODUÇÃO

O século XX foi cenário de diversos eventos, sendo as inovações tecnológicas uma das principais marcas de tal período. Particularmente, a Eletrônica de Potência surgiu e passou a ser empregada, entre outros fins, como um meio eficiente para o processamento da energia elétrica. Tornou-se um importante elo do desenvolvimento dos processos industriais automatizados, da flexibilidade na geração e transmissão de energia elétrica, e entre tantos outros lugares e nichos de aplicação, em âmbito residencial. A evolução contínua e crescente foi naturalmente acompanhada e amparada pelo rápido desenvolvimento e aprimoramento dos dispositivos semicondutores, proposição de novas topologias e técnicas de controle, desenvolvimento de circuitos integrados, componentes passivos, sensores entre outros.

Da solução aos efeitos colaterais. Concomitantemente a tal evolução, um enorme esforço acadêmico e tecnológico teve de ser despendido para solucionar problemas advindos da própria eletrônica de potência. Os inconvenientes da geração e circulação de correntes harmônicas no sistema elétrico, bem como de compatibilidade eletromagnética, culminaram na elaboração de normas e recomendações (IEEE, 1992; IEC, 1995) que passaram a nortear o desenvolvimento de diversos equipamentos eletrônicos. Anos de pesquisa trouxeram à tona uma grande quantidade de topologias e estratégias de controle, ao mesmo tempo que consagraram poucas destas. Com notável latência, as escolhidas foram e são aplicadas em produtos comerciais e soluções específicas.

Neste cenário, a questão que surge é, o que mais pode ser feito frente às décadas de pesquisa e desenvolvimento tecnológico?

O mundo atual vem experimentando constantemente situações naturais catastróficas, consequências óbvias do descaso com o meio ambiente. Organizações governamentais e não governamentais trabalham há muitos anos para uma maior conscientização mundial, buscando políticas e soluções para os, entre outros, bem conhecidos problemas do aquecimento global. Em outra mão, os riscos da escassez energética, perfeitamente previsíveis quando uma considerável parcela da energia consumida provém de fonte não renovável (IEA, 2007), ameaçam o desenvolvimento econômico mundial. Felizmente, as preocupações com o meio ambiente e com a escassez das fontes de energia vêm impulsionando um crescimento considerável do estudo e utilização de energias renováveis. Entretanto, a busca pelo desenvolvimento sustentável não pode se calcar somente na produção de energia limpa e renovável, mas

também na maximização da eficiência energética dos processos. De nada adianta produzir energia limpa quando uma considerável parcela desta é simplesmente desperdiçada na forma de calor. Não obstante, o custo da energia despendida de forma direta ou indireta é fator de mérito em um mundo capitalista.

Os conversores CA-CC, mais comumente conhecidos como retificadores, constituem o estágio de entrada de diversos equipamentos presentes em diferentes ambientes (industrial, comercial, aeroespacial, residencial, etc.). Ainda que existam diversas topologias que perfeçam a conversão CA-CC, observa-se cada vez mais o emprego daquelas que possibilitam que a estrutura opere com elevado fator de potência, principalmente em função das restrições impostas pelas normas regulamentadoras de qualidade de energia elétrica. Naturalmente, a escolha de uma ou outra topologia está diretamente relacionada à aplicação, e neste contexto se destacam as topologias elevadoras (*boost*) unidirecionais, largamente empregadas em substituição aos retificadores à diodos, por propiciar alto fator de potência, regulação da tensão de saída e baixo conteúdo harmônico das correntes drenadas da rede elétrica (SINGH et al., 2003, 2004). Assim, o presente estudo será restringido, a partir de então, aos retificadores elevadores com correção do fator de potência (retificadores PFC) monofásicos e trifásicos unidirecionais. Os retificadores PFC são realidade absoluta atualmente, com topologias, técnicas de controle e circuitos dedicados integrados e consagrados para a realização de tal função em sua forma e aplicações elementares. Entretanto, para algumas aplicações específicas, observa-se que ainda existem lacunas que precisam ser preenchidas.

As novas gerações de semicondutores vêm apresentando melhoras sensíveis quanto às suas características estáticas e dinâmicas, o que têm possibilitado o aumento do rendimento dos conversores estáticos. Ainda assim, observa-se que atualmente existem diversos produtos comerciais cujo rendimento fica muito aquém do que poderia ser considerado ideal. Observa-se que o desperdício de energia na forma de calor é muitas vezes acompanhado da necessidade extra de energia elétrica, utilizada para a refrigeração do ambiente onde o equipamento está instalado, o que, ao limite, pode ser traduzido como uma redução da eficiência do mesmo. Igualmente, equipamentos menos eficientes normalmente dependem maior espaço de instalação, em função do tamanho dos dissipadores, o que da mesma forma influi nos custos operacionais. Em (ELTEK, 2007) é apresentado um estudo do impacto do rendimento dos retificadores empregados na indústria de telecomunicações, grande consumidora de energia elétrica. Neste trabalho, retificadores com 90% e

92% de rendimento são comparados basicamente quanto ao desperdício de energia e custos com refrigeração, resultando em expressivos números em economia de energia. Tal economia é traduzida igualmente como redução de emissões de dióxido de carbono na atmosfera, bem como em tempo de retorno do investimento. Os benefícios advindos da melhora em apenas 2% do rendimento são notórios, o que claramente reforça a necessidade de conversores comerciais mais eficientes.

Outro exemplo são as aplicações em sistemas de aviação, que vêm ganhando cada vez mais a atenção da comunidade acadêmica na área de eletrônica de potência. A reformulação dos sistemas hidráulico-pneumáticos, que atualmente equipam as aeronaves, abre espaço para a aplicação de sistemas elétricos. Os novos sistemas introduzidos necessitam de tensão contínua de alimentação, logo retificadores com reduzidos efeitos ao sistema de geração são necessários, de forma a não interferir nos equipamentos da aeronave. Embora a complexidade ainda esteja associada aos retificadores ativos, em (GUANGHAI et al., 2005) é demonstrada a viabilidade do retificador trifásico de três níveis em sistemas de aviação. Observa-se a necessidade do aumento da densidade de potência e redução de peso do conversor para esta aplicação, uma vez que se reflete no consumo de combustível e, portanto, sobre o custo e impacto ambiental.

Em outra mão, retificadores para aplicações em altas potências geralmente empregam topologias específicas, de forma a reduzir os esforços de tensão e/ou corrente nos dispositivos. Em aplicações que envolvam altas tensões, a solução natural é empregar topologias que dispõem os semicondutores em série, ao passo que aplicações de alta corrente normalmente requerem associação de dispositivos em paralelo. Mesmo nos casos em que a aplicação em questão não seja de elevada potência, a redução da tensão e corrente nos semicondutores pode ser benéfica, uma vez que as perdas nos dispositivos estão diretamente relacionadas a tais grandezas.

Deve-se observar ainda que há um crescente interesse por equipamentos que apresentem elevado rendimento não somente sob potência nominal. A operação com alto rendimento em ampla faixa de carga é uma forte tendência em fontes de alimentação, uma vez que estas operam tipicamente em diferentes cenários de carga. Um exemplo para esta questão é o programa 80 PLUS (SOLUTIONS, 2012), o qual fornece certificações para fontes de alimentação de computadores e servidores, com respeito ao rendimento e fator de potência destas. O programa exige rendimento maior ou igual a 80% a partir de 20% de carga e fator de potência maior que 0,9. Na certificação de nível máximo (80 PLUS

Titanium), a qual se aplica unicamente à redes de 230 V, a exigência é de 90% de rendimento a partir de apenas 10% de carga.

Os problemas supracitados podem ser mitigados, de forma individual ou coletiva, através de uma topologia de potência e estratégia de controle adequadas.

Entre os retificadores PFC trifásicos unidirecionais, observa-se que as topologias de três níveis apresentam diversas vantagens com respeito às de dois níveis, em aplicações que necessitam de baixos peso e volume, alto rendimento e baixa distorção nas correntes de entrada (HELDWEIN et al., 2010; GUANGHAI et al., 2005). Nos retificadores PFC trifásicos unidirecionais de três níveis, os semicondutores ficam sujeitos a uma menor tensão de bloqueio, que corresponde a somente metade da tensão de saída. Dispositivos com menor tensão de bloqueio podem ser empregados e assim menores perdas em condução e comutação podem ser obtidas (HELDWEIN et al., 2010; GUANGHAI et al., 2005). Os benefícios da redução dos degraus de tensão se estendem igualmente aos indutores e filtros de entrada. Uma das principais desvantagens atribuídas às estruturas de três níveis reside na complexidade da estratégia de controle, uma vez que é necessário medir e manter equilibrados os barramentos de saída com respeito ao ponto central. Entretanto, estudos recentes (BURGOS et al., 2008; RIXIN et al., 2009) têm apresentado alternativas viáveis e eficazes para o equilíbrio das tensões de saída do conversor. Diversas topologias de três níveis têm sido propostas na literatura (ZHAO et al., 1993; KOLAR; ZACH, 1997; SINGH et al., 2004; GULES et al., 1999), como as mostradas nas Figuras 1, 2(a) e 2(b). Verifica-se, entretanto, que o princípio de operação de muitas destas é semelhante, e pode ser explicado através da estrutura genérica mostrada na Figura 3. Este circuito apresenta um retificador não controlado a diodos com um circuito de alta frequência, o qual liga os pontos A, B e C ao ponto central do barramento de saída. Assim, com respeito ao ponto central, a tensão nos pontos ABC apresentam três níveis distintos de tensão, $V_o/2$, 0 e $-V_o/2$, de acordo com o comando dos interruptores e do sentido da corrente em cada fase.

Considerando as dificuldades para a operação paralela de semicondutores, os conversores ditos multifásicos (GARTH et al., 1971) ou intercalados (*interleaved*) têm sido empregados com sucesso em aplicações de alta potência. Igualmente, a possibilidade da divisão da corrente processada propicia a obtenção de alto rendimento, bem como redução dos elementos passivos (indutores e capacitores) do conversor. As topologias ditas intercaladas são normalmente assim denominadas por possuírem múltiplos estágios de potência independentes,

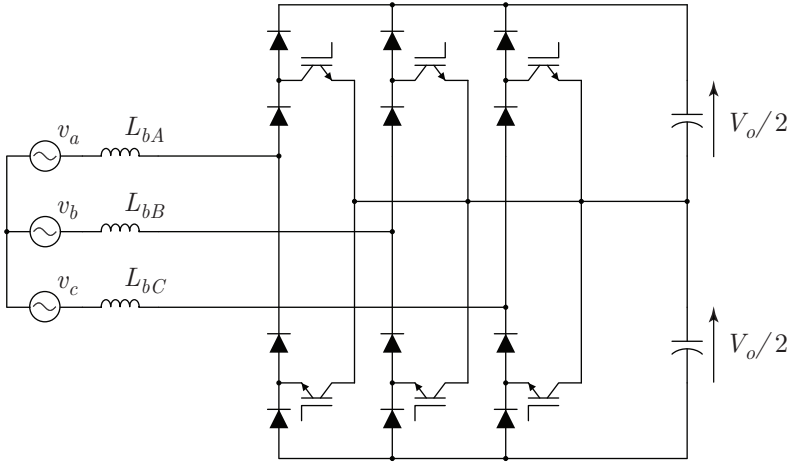
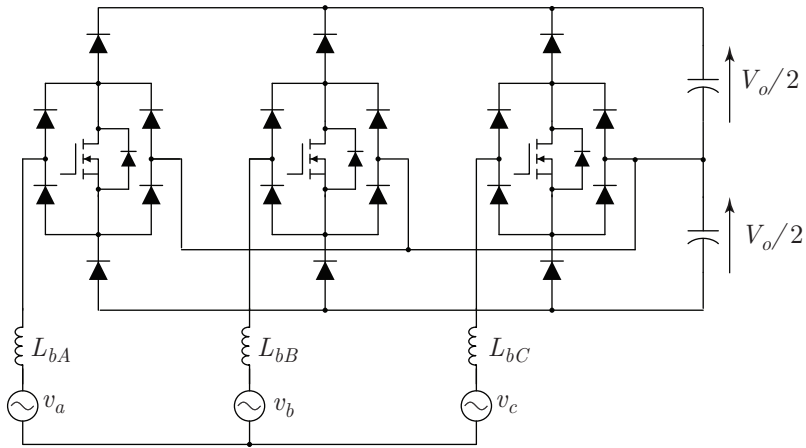
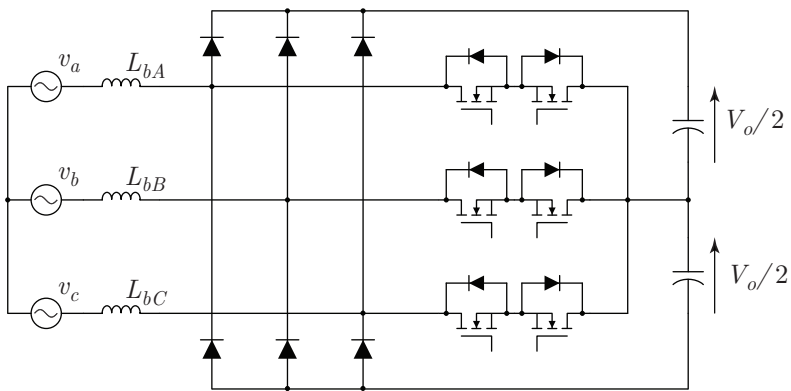


Figura 1 – Retificador PFC trifásico de três níveis: *Force Commutated Three level Boost Type Rectifier*.

que operam com mesma frequência de comutação, mas com comandos defasados entre si (SHIN et al., 2005; MIWA et al., 1992). Por outro lado, topologias empregando células de comutação de múltiplos estados têm sido propostas para aplicações semelhantes, em conversores CC-CC (BASCOPE; BARBI, 2000; PERACA; BARBI, 2005), CA-CC (TORRICO-BASCOPE; BARBI, 2004; ORTMANN et al., 2009a, 2009b) e CC-CA (HAUSMANN; BARBI, 2009), apresentando excelentes resultados em termos de divisão de correntes, rendimento e redução dos elementos passivos. Diferentemente das arquiteturas intercaladas convencionais, a célula de comutação de múltiplos estados utiliza um transformador de multi-interfase (MIPT) central para divisão das correntes entre os semicondutores, bem como reduz substancialmente o número de elementos magnéticos. Observa-se que diferentes denominações têm sido empregadas na literatura para designar tal elemento magnético. Aqui, o termo transformador de multi-interfase será empregado conforme a terminologia padrão estabelecida pelo IEEE (*Institute of Electrical and Electronics Engineers*) e IEC (*International Electrotechnical Commission*), igualmente utilizada em trabalhos como (GYU; IK, 1997). Foge ao escopo deste trabalho uma discussão sobre este assunto, mas com o intuito de sustentar a escolha são apresentadas a seguir as referidas denominações:



(a)



(b)

Figura 2 – Retificadores PFC trifásicos de três níveis:(a) *Vienna Rectifier*; (b) variação do *Vienna Rectifier*.

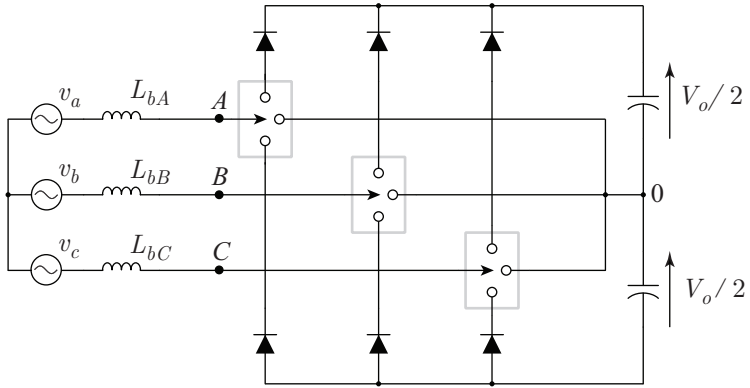


Figura 3 – Estrutura genérica dos retificador PFC trifásicos de três níveis.

- Definição de transformador de interfase de acordo com o IEEE:

“Interphase transformer: An autotransformer, or a set of mutually coupled reactors, used to obtain parallel operation between two or more simple rectifiers that have ripple voltages that are out of phase.” (IEEE, 2002)

Ou seja, um transformador de interfase é um autotransformador, ou conjunto de indutores mutuamente acoplados, usados para obter operação paralela entre dois ou mais retificadores com oscilações de tensão que estão fora de fase.

- Definição de transformador de interfase de acordo com o IEC:

“Interphase transformer: an electromagnetic device enabling the operation in parallel of two or more phase displaced commutating groups through inductive coupling between the windings placed on the same core.” (IEC, 1998)

Assim, conforme o IEC, um transformador de interfase é um dispositivo eletromagnético que possibilita a operação paralela de dois ou mais grupos de comutação deslocados em fase através de acoplamento indutivo entre os enrolamentos colocados no mesmo núcleo.

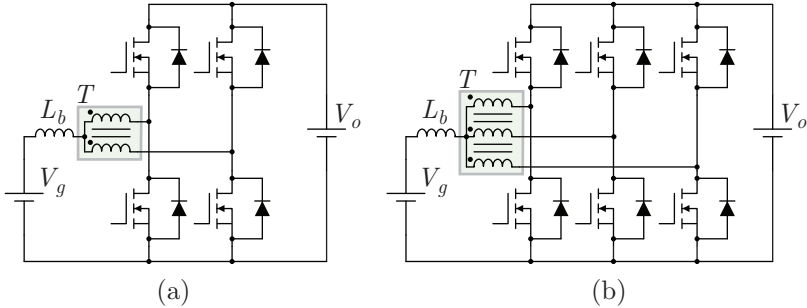


Figura 4 – Conversores CC-CC com:(a) célula de comutação de três estados e; (b) célula de comutação de quatro estados.

Diversos trabalhos (SHIN et al., 2005; HIRAKAWA et al., 2009; FEI et al., 2009) têm apresentado conversores intercalados empregando indutores acoplados, com o intuito de reduzir o número de elementos magnéticos, sendo que tal prática pode levar a uma operação semelhante à de conversores com célula de comutação de múltiplos estados. Entretanto, cabe observar que a utilização separada de transformadores de multi-interfase e indutores propicia maior liberdade para a otimização destes componentes, uma vez que, normalmente, o primeiro opera em alta frequência, enquanto que o segundo em baixa frequência. Ainda, dada a inexistência, na literatura analisada, de uma definição formal e única para os conversores intercalados, considera-se neste trabalho que conversores intercalados e aqueles que empregam células de comutação de múltiplos estados constituem topologias distintas.

As Figuras 4(a) e 4(b) apresentam conversores CC-CC com células de comutação de três e quatro estados, respectivamente. Observa-se que em ambos os casos foram empregados interruptores bidirecionais em corrente, o que atribui tal característica à estas células. Generalizando o conceito apresentado obtém-se o conversor com célula de comutação de múltiplos estados mostrado na Figura 5.

A Figura 6 ilustra a célula de comutação de três estados aplicada à conversores CA-CC. Trata-se do retificador PFC monofásico proposto em (TORRICO-BASCOPE; BARBI, 2004), a qual são atribuídas as características de elevado rendimento, alto fator de potência e baixa distorção harmônica da corrente drenada da rede elétrica.

Com base no exposto, propõe-se neste trabalho uma nova topologia de retificador trifásico unidirecional, a qual alia as características dos conversores trifásicos unidirecionais de três níveis com os bene-

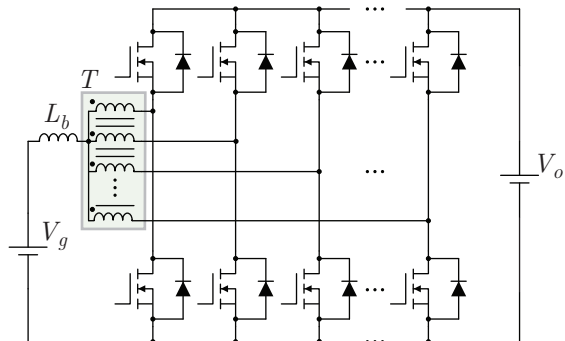


Figura 5 – Conversor CC-CC célula de comutação de múltiplos estados.

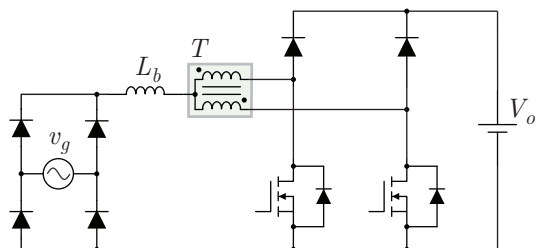


Figura 6 – Retificador PFC monofásico com célula de comutação de três estados.

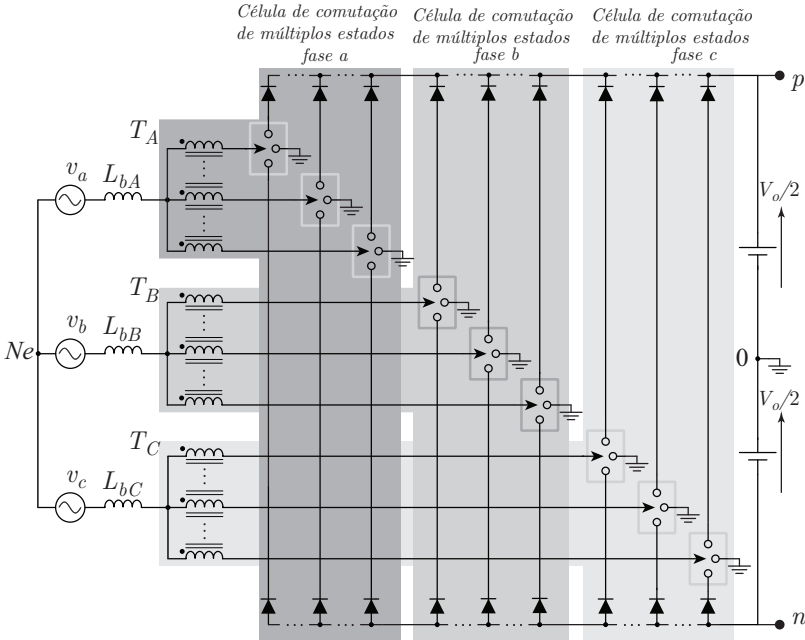


Figura 7 – Retificador PFC trifásico multinível com células de comutação de múltiplos estados.

fícios propiciados pelo emprego da célula de comutação de múltiplos estados. A Figura 7 apresenta a estrutura genérica do conversor trifásico proposto, que será denominado neste trabalho como conversor trifásico unidirecional multinível com célula de comutação de múltiplos estados, ou, de forma concisa, de retificador trifásico unidirecional MLMSR (*Multilevel Multi State Rectifier*).

O conversor consta, basicamente, de um indutor *boost* e um transformador de multi-interfase de N enrolamentos por fase, os quais estão ligados às suas respectivas “pernas” de semicondutores. O estágio de saída apresenta três níveis de tensão, denominados V_{op} , V_{on} e 0, os quais estão conectados às referidas pernas de semicondutores. Por sua vez, cada perna de semicondutores possui dois diodos e uma chave bidirecional de quatro terminais, sendo esta última composta por um único pólo e três posições e, portanto, será denominada aqui como SPTT (do inglês *single pole, triple throw*).

A estrutura proposta apresenta-se viável para aplicações de alta potência, alto rendimento, bem como onde sejam desejáveis reduzidos

peso e volume. Tais benefícios podem ser obtidos graças às características conjuntas da estrutura base de três níveis com o emprego da célula de comutação de múltiplos estados, anteriormente citadas. As principais desvantagens aparentes resumem-se à complexidade do sistema de modulação, *drivers* e confecção dos elementos magnéticos. É importante observar que, embora a seja empregada uma estrutura base de três níveis, a operação do conversor proposto possibilita a obtenção de um número elevado de níveis em ambas, tensão de entrada e corrente de saída.

Uma versão monofásica MLMSR é diretamente obtida considerando apenas uma das fases do conversor mostrado na Figura 7, sendo igualmente objeto de estudo desta tese. Neste caso, porém, o neutro da rede de alimentação é conectado ao ponto central do barramento de saída. Este conversor também é indicado para aplicações de alta potência, alto rendimento e elevada densidade de potência. Entretanto, no conversor monofásico a tensão total de saída deve ser maior que o dobro do pico da tensão da rede elétrica, o que limita tal topologia à aplicações que se beneficiam desta característica, ou ainda que dependam de alimentação bipolar.

1.1 OBJETIVOS, CONTRIBUIÇÕES E METODOLOGIA

O presente trabalho tem por objetivo estudar os retificadores monofásicos e trifásicos multiníveis com célula de comutação de múltiplos estados. O estudo será conduzido de forma generalizada, com respeito ao número de pernas de semicondutores por fase do conversor, com o intuito de avaliar a influência deste parâmetro na operação do conversor. Também são objetivos deste trabalho apresentar soluções tecnológicas para a implementação das estruturas propostas, posto que a complexidade de implementação é uma questão preponderante quando o número de pernas de semicondutores é elevado.

Assim, entende-se que, em suma, as principais contribuições desta tese de doutorado são:

- Estudo generalizado de uma nova topologia de retificadores PFC multiníveis, monofásicos e trifásicos, com célula de comutação de múltiplos estados;
- Metodologia de análise e comparação para estes retificadores;
- Análise da influência do número de pernas de semicondutores em diferentes aspectos operacionais destes conversores;

- Proposição de técnicas de modulação para estruturas trifásicas e comparação do desempenho destas;
- Proposição de uma arquitetura modular de implementação que viabiliza a construção de retificadores MLMSR com elevado número de pernas de semicondutores;
- Metodologia de projeto.

Tendo em vista que os diversos elementos e possibilidades de operação, inerentes à topologia proposta, guardam consigo considerável complexidade de análise, optou-se por conduzir o estudo inicialmente a partir da estrutura monofásica. Tal medida restringe o estudo a um conversor que emprega apenas um transformador de multi-interfase, um indutor *boost* e um número arbitrário de pernas de semicondutores N , mas que mantém as principais características da estrutura original. Os resultados obtidos nesta etapa inicial possibilitarão analisar a influência de N quanto a diferentes aspectos operacionais do conversor, bem como questões de implementação prática. O conversor trifásico é estudado então em um segundo momento, tendo por base os resultados obtidos com a topologia monofásica. De forma geral, o estudo é conduzido a partir de estudos analíticos, simulações numéricas e implementação prática.

1.2 ESTRUTURA DA TESE

O segundo capítulo deste trabalho apresenta um estudo analítico generalizado do conversor monofásico multinível com célula de comutação de múltiplos estados. Uma grande ênfase é dada à influência do número de pernas do conversor na tensão de entrada e corrente de saída, aspectos os quais guardam relação com o projeto do indutor *boost*, filtros de entrada e capacitores de saída. O modelo de pequenos sinais e uma estratégia de controle para operação PFC são desenvolvidos. Ao fim do capítulo são exibidos resultados obtidos através de simulações numéricas, para a comprovação dos estudos desenvolvidos.

O capítulo 3 aborda, de forma geral, aspectos tecnológicos para a implementação do conversor. Diversas configurações de semicondutores são apresentadas para a realização física dos interruptores genéricos apresentados na Figuras 7. Um estudo comparativo da influência do número de pernas no rendimento do conversor é desenvolvido. Ao fim do capítulo são apresentados os resultados experimentais obtidos com um protótipo de 1,5 kW implementado em laboratório.

No capítulo 4 são introduzidos os aspectos fundamentais da operação, modulação e controle do conversor trifásico unidirecional MLMSR. Quatro diferentes estratégias de modulação são apresentadas e comparadas quanto à diferentes aspectos operacionais do conversor. As comparações são realizadas através de simulações numéricas em conversores com duas e três pernas de semicondutores por fase.

O quinto capítulo apresenta conceitos para projeto e implementação de retificadores MLMSR em uma arquitetura modular através de blocos de construção de eletrônica de potência. Dois novos retificadores MLMSR com quatro pernas de semicondutores, um trifásico de 7,5 kW e outro monofásico de 2,5 kW são idealizados, projetados e implementados seguindo tal conceito. Ainda neste capítulo são apresentados os resultados experimentais do retificador monofásico.

Os resultados experimentais do retificador MLMSR trifásico são apresentados no capítulo 6. Todas as quatro estratégias de modulação introduzidas no capítulo 4 são testadas e avaliadas. Uma comparação de desempenho das estratégias é igualmente exibida.

Ao fim são apresentadas as conclusões gerais da tese, bem como são apontadas sugestões para trabalhos futuros.

1.3 PUBLICAÇÕES

Dos estudos realizados durante a presente tese de doutorado resultaram as seguintes publicações, diretamente relacionadas com o tema do trabalho. Os trabalhos são listados em ordem cronológica:

1. M. L. Heldwein, M. S. Ortmann, e S. A. Mussa, *Single-phase PWM Boost-type unidirectional rectifier doubling the switching frequency*, em Power Electronics and Applications, 2009. EPE '09. 13th European Conference on, 2009, pp. 1-10.
2. M. S. Ortmann, S. A. Mussa, e M. L. Heldwein, *Concepts for high efficiency single-phase three-level PWM rectifiers*, em Energy Conversion Congress and Exposition, ECCE 2009. IEEE, 2009, pp. 3768-3775.
3. M. S. Ortmann, S. A. Mussa, e M. L. Heldwein, *Theoretical analysis of a single-phase three-level PFC converter employing multi-state switching cells*, em COBEP '09. Brazilian Power Electronics Conference, 2009, pp. 1185-1192.
4. M. S. Ortmann, S. A. Mussa, e M. L. Heldwein, *HF voltage gene-*

ration in a multi-state switching cells-based single-phase multilevel PFC rectifier, em Energy Conversion Congress and Exposition (ECCE), 2011 IEEE, pp. 3773-3777.

5. M. S. Ortmann, S. A. Mussa, e M. L. Heldwein, *Evaluation of carrier-based PWM strategies for multi-state switching cells-based multilevel three-phase rectifiers*, em 2011 Brazilian Power Electronics Conference (COBEP), pp. 903-910.
6. A. D. Callegaro, M. S. Ortmann, S. A. Mussa, e M. L. Heldwein, *Power semiconductor switching losses experimental characterization system*, em 2011 Brazilian Power Electronics Conference (COBEP), pp. 1062-1068.
7. M. S. Ortmann, S. A. Mussa, e M. L. Heldwein, *Generalized Analysis of a Multistate Switching Cells-Based Single-Phase Multilevel PFC Rectifier*, IEEE Transactions on Power Electronics, vol. 27, pp. 46-56, 2012.
8. D. A. F. Collier, M. S. Ortmann e M.L. Heldwein, *Current Self-Control Applied to Sensorless Permanent Magnet Synchronous Generators*, Proc. XX Int. Conf. Elect. Machines (ICEM), Marseille, France, 2012.
9. M. S. Ortmann, W. Hoffmann, S. A. Mussa, e M. L. Heldwein, *Multilevel Multistate Switching Cells PEBBs as the Basis for the Implementation of Advanced Rectifiers*, Applied Power Electronics Conference and Exposition (APEC), 2013 Twenty-Eighth Annual IEEE, Mar. 2013.

Os seguintes trabalhos foram igualmente desenvolvidos durante a tese e estão indiretamente relacionados com o presente trabalho.

1. A. Alcalde, M. S. Ortmann, and S. A. Mussa, *NIOS II processor implemented in FPGA: An application on control of a PFC converter*, in Power Electronics Specialists Conference, 2008. PESC 2008. IEEE, 2008, pp. 4446-4451.
2. R. R. Astudillo, D. Ruiz-Caballero, M. S. Ortmann, e S. A. Mussa, *New symmetrical hybrid multilevel DC-AC converters*, em Power Electronics Specialists Conference, 2008. PESC 2008. IEEE, 2008, pp. 1916-1922.

2 ESTUDO GENERALIZADO DO RETIFICADOR MONOFÁSICO MULTINÍVEL COM CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS ESTADOS

2.1 INTRODUÇÃO

Neste capítulo será apresentado o retificador unidirecional monofásico multinível, empregando célula de comutação de múltiplos estados. O estudo será conduzido com vistas à obtenção de relações qualitativas e quantitativas da operação de um conversor genérico com um número arbitrário de pernas. Serão abordados aspectos da modulação, análise da ondulação da corrente de entrada e saída, operação como retificador PFC, modelo do conversor e estratégia de controle. Ao fim do capítulo serão apresentados resultados de simulação para a validação do estudo desenvolvido.

O conversor genérico sob estudo é mostrado na Figura 8. Estão presentes neste circuito a fonte de alimentação senoidal v_g , o indutor *boost* L_b , o transformador de multi-interfase T e as fontes de tensão contínua V_{op} e V_{on} , que representam o estágio de saída do conversor, conforme eq. (2.1).

$$V_{op} = V_{on} = \frac{V_o}{2} \quad (2.1)$$

O conversor possui N pernas, identificadas pelo sub-índice j ($j=1,2,\dots,N$). Cada perna do conversor é composta por um interruptor bidirecional S_j genérico de quatro terminais, onde um único pólo é comutado entre três possíveis posições (SPTT). Os diodos D_{jp} e D_{jn} conectam os interruptores S_j aos terminais p e n , respectivamente, assim como os enrolamentos W_j conectam os interruptores ao indutor *boost* L_b .

Os interruptores SPTT S_j podem ser realizados fisicamente através de diferentes arranjos de semicondutores, entretanto as análises deste capítulo serão conduzidas na forma genérica apresentada. Os aspectos relativos à realização física de tais interruptores serão abordados em detalhes no próximo capítulo.

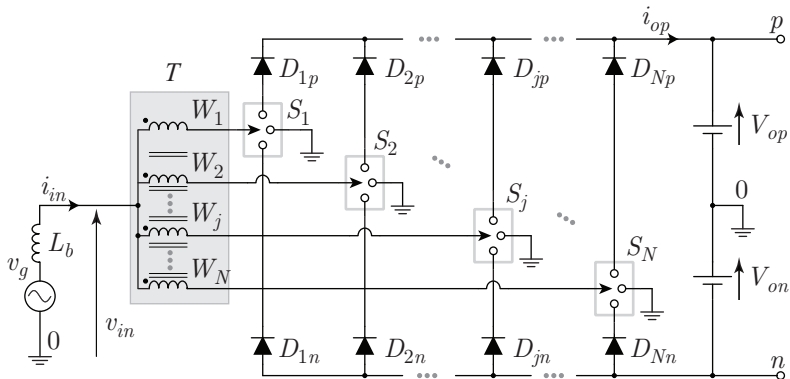


Figura 8 – Conversor monofásico genérico multinível empregando célula de comutação de múltiplos estados.

2.2 MODULAÇÃO

Um esquema especial de modulação por largura de pulso (PWM) é necessário para o funcionamento adequado da estrutura. Para tal, N portadoras defasadas entre si de T_s/N são empregadas. O sinal modulante é comparado com cada uma das portadoras, gerando os sinais de comando para os interruptores S_j , como ilustrado genericamente na Figura 9.

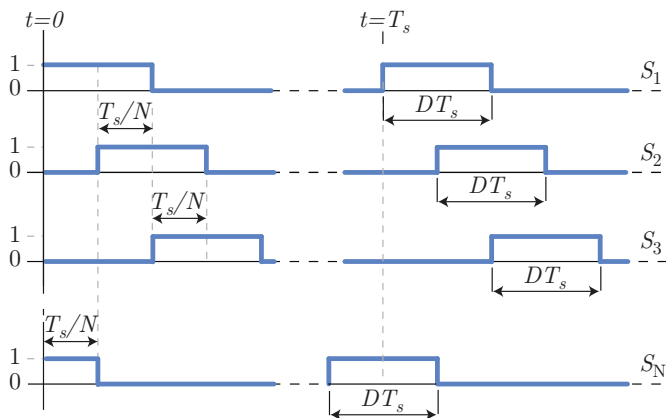


Figura 9 – Sinais de comando para as chaves S_j , ($j=1,2,\dots,N$).

Por definição, o interruptor comandado conecta o respectivo enrolamento do transformador de multi-interfase T ao ponto 0. Quando um interruptor está sem comando, seu respectivo enrolamento é conectado a um dos outros terminais, de acordo com o sentido da corrente de entrada. Assim, se a corrente é positiva e o interruptor está sem comando, então o enrolamento é conectado ao ponto p através do respectivo diodo D_{jp} . Para uma corrente negativa, cada enrolamento é conectado ao ponto n , através do respectivo diodo D_{jn} .

2.3 ANÁLISE DA TENSÃO DE ENTRADA E CORRENTE DE SAÍDA

Para analisar o comportamento da tensão de entrada e corrente de saída é necessário conhecer primeiramente o comportamento do transformador de multi-interfase.

2.3.1 Análise do Transformador

Nas análises subsequentes são feitas as seguintes considerações:

- O núcleo do transformador de multi-interfase é simétrico para qualquer número de enrolamentos;
- Todo o fluxo é concatenado no núcleo;
- As indutâncias próprias são iguais em todos os enrolamentos;
- As resistências dos enrolamentos são nulas.

A Figura 10 mostra a estrutura geral e as conexões das espiras do transformador. A tensão em qualquer enrolamento do transformador de multi-interfase pode ser escrita então de acordo com a eq. (2.2), ou alternativamente na forma matricial mostrada na eq. (2.3).

$$v_{W,j} = L_{jj} \frac{di_{W,j}}{dt} + \sum_{\substack{k=1 \\ (k \neq j)}}^N \left(L_{jk} \frac{di_{W,k}}{dt} \right) \quad (2.2)$$

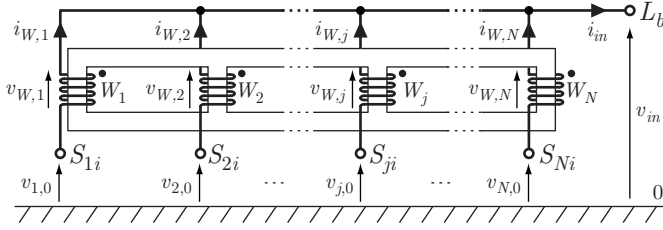


Figura 10 – Estrutura geral e conexão dos enrolamentos do transformador de multi-interfase. Os pontos de conexão S_{ji} ($j = 1..N$) são os pólos das chaves SPTT genéricas S_j .

$$\underbrace{\begin{bmatrix} v_{W,1} \\ \vdots \\ v_{W,j} \\ \vdots \\ v_{W,N} \end{bmatrix}}_{=\vec{v}_W} = \underbrace{\begin{bmatrix} L_{11} & \cdots & L_{1j} & \cdots & L_{1N} \\ \vdots & \ddots & \vdots & \ddots & \vdots \\ L_{j1} & \cdots & L_{jj} & \cdots & L_{jN} \\ \vdots & \ddots & \ddots & \ddots & \vdots \\ L_{N1} & \cdots & L_{Nj} & \cdots & L_{NN} \end{bmatrix}}_{=\mathbf{L}_W} \cdot \underbrace{\begin{bmatrix} \frac{di_{W,1}}{dt} \\ \vdots \\ \frac{di_{W,j}}{dt} \\ \vdots \\ \frac{di_{W,N}}{dt} \end{bmatrix}}_{=\frac{d}{dt}\vec{i}_W}, \quad (2.3)$$

Os termos L_{jj} ($j = 1, 2..N$) das equações (2.2) e (2.3) correspondem às indutâncias próprias de cada enrolamento, ao passo que os termos L_{jk} ($k = 1, 2, ..N$, com $k \neq j$) correspondem às indutâncias mútuas entre os enrolamentos W_j e W_k . Com base nas considerações feitas, o valor das indutâncias mútuas L_{jk} ($k \neq j$) é expresso pela eq. (2.4).

$$L_{jk} = -\frac{L_{jj}}{(N-1)}, \quad k \neq j \quad (2.4)$$

Entretanto, a eq. (2.3) não fornece argumentos simples sobre a operação do circuito, em função dos termos acoplados da matriz \mathbf{L}_W . De forma a facilitar a análise, propõe-se dividir as tensões $v_{W,j}$ (com $j = 1..N$) e as correntes $i_{W,j}$ em suas respectivas componentes de modo comum e diferencial, como apresentado a seguir.

A transformação de similaridade de Lunze \mathbf{T}_L (LUNZE, 1992; GARG et al., 1999) para sistemas lineares simetricamente acoplados de dimen-

são N é definida por

$$\mathbf{T}_L = \frac{1}{N} \cdot \begin{bmatrix} N-1 & -1 & \cdots & -1 & -1 \\ -1 & N-1 & \cdots & -1 & -1 \\ \vdots & \vdots & \ddots & \vdots & \vdots \\ -1 & -1 & \cdots & N-1 & -1 \\ 1 & 1 & \cdots & 1 & 1 \end{bmatrix}_{N \times N}. \quad (2.5)$$

Através de \mathbf{T}_L é possível realizar uma transformação das variáveis originais $x_{W,j}$ (com $x = v, i$ e $j = 1..N$) em $(N-1)$ variáveis de modo diferencial $x_{dm,i}$ e uma de modo comum $x_{cm,i}$ conforme

$$\vec{x}_{dm,cm} = \mathbf{T}_L \cdot \vec{x}_W, \quad (2.6)$$

onde

$$\vec{x}_{dm,cm} = [x_{dm,1} \quad \cdots \quad x_{dm,N-1} \quad x_{cm}]^T. \quad (2.7)$$

Utilizando esta transformação no sistema descrito em (2.3) resulta em:

$$\underbrace{\mathbf{T}_L \cdot \vec{v}_W}_{\equiv \vec{v}_{dm,cm}} = \mathbf{T}_L \cdot \mathbf{L}_W \cdot \frac{d}{dt} \vec{i}_W. \quad (2.8)$$

Aplicando a transformação de Lunze no vetor de corrente \vec{i}_W e substituindo na eq. (2.8) vem

$$\vec{v}_{dm,cm} = \mathbf{T}_L \cdot \mathbf{L}_W \cdot \mathbf{T}_L^{-1} \cdot \frac{d}{dt} \vec{i}_{dm,cm} = \mathbf{L}_{dm,cm} \cdot \frac{d}{dt} \vec{i}_{dm,cm}, \quad (2.9)$$

onde

$$\mathbf{L}_{dm,cm} = \mathbf{T}_L \cdot \mathbf{L}_W \cdot \mathbf{T}_L^{-1} \quad (2.10)$$

representa a matriz de indutância do sistema transformado.

Substituindo a matriz original \mathbf{L}_W e a eq. (2.4) na eq. (2.9) vem:

$$\mathbf{L}_{dm,cm} = \frac{N}{N-1} \cdot \underbrace{\left[\begin{array}{cccc|c} L_s & 0 & \cdots & 0 & 0 \\ 0 & L_s & \cdots & 0 & 0 \\ \vdots & \vdots & \ddots & \vdots & \vdots \\ 0 & 0 & \cdots & L_s & 0 \\ \hline 0 & 0 & \cdots & 0 & 0 \end{array} \right]}_{= \left[\begin{array}{c|c} \mathbf{L}_{dm_{(N-1) \times (N-1)}} & \mathbf{0}_{(N-1) \times 1} \\ \hline \mathbf{0}_{1 \times (N-1)} & L_{cm_{1 \times 1}} \end{array} \right]}. \quad (2.11)$$

Da eq. (2.11) segue que a indutância de modo comum é $L_{cm} = 0$, ou seja, o transformador da Figura 10 não apresenta impedância para sinais de modo comum aplicados em seus terminais. Além disso, as indutâncias de modo diferencial L_{dm} , as quais limitam as correntes que circulam entre os enrolamentos, são definidas como

$$L_{dm} = \frac{N}{N-1} \cdot L_s. \quad (2.12)$$

A tensão no terminal L_b é obtida aplicando a lei das tensões de Kirchhoff, de acordo com

$$v_{in} = v_{1,0} + v_{W,1} = v_{2,0} + v_{W,2} = \dots = v_{N,0} + v_{W,N}. \quad (2.13)$$

Somando todas as expressões em (2.13) e substituindo as tensões pelas componentes de modo diferencial e comum do sistema transformado obtém-se:

$$N \cdot v_{in} = \sum_{j=1}^N (v_{j,0} + v_{W,j}) = \sum_{j=1}^N v_{j,0} + \underbrace{\sum_{j=1}^{N-1} v_{dm,j}}_{\equiv 0} + \underbrace{v_{cm}}_{=0}. \quad (2.14)$$

Assim, a tensão v_{in} é dada por

$$v_{in} = \frac{1}{N} \sum_{j=1}^N v_{j,0}. \quad (2.15)$$

2.3.2 Princípio de operação generalizado

Considerando que idealmente o conversor opera de forma simétrica, logo é possível analisar a composição da tensão de entrada v_{in} gerada pelo conversor com base nas equações (2.2) e (2.4) somente para corrente positiva, sem perda de generalidade. Da mesma forma, analisa-se a corrente na saída do conversor para corrente positiva de entrada. Conforme o sinal de controle (sinal modulante) o conversor pode ter de zero até N interruptores comandados simultaneamente. O número de interruptores comandados define a tensão de entrada v_{in} instantânea. Para elucidar o estudo, a Figura 11 apresenta os circuitos elétricos equivalentes para o semiciclo positivo da tensão da rede em três diferentes situações:

- Situação 1: Todos os interruptores estão sem comando (Figura 11-a). A corrente de entrada se divide igualmente em todos os enrolamentos, sendo $i_{op} = i_{in}$. Neste caso os enrolamentos estão curto-circuitados, o fluxo se cancela e, por conseguinte, a tensão nos enrolamentos é nula. Assim, $v_{in} = V_o/2$.
- Situação 2: Todos os interruptores estão comandados (Figura 11-b). A corrente de entrada se divide igualmente em todos os enrolamentos, sendo $i_{op} = 0$. Novamente aqui os enrolamentos estão curto-circuitados e o fluxo é mutuamente cancelado, logo a tensão nos enrolamentos é nula. Neste caso, tem-se $v_{in} = 0$;
- Situação 3: Trata-se de um caso genérico, onde N_c interruptores estão comandados, enquanto que N_o interruptores estão sem comando ($N = N_c + N_o$). Para estas situações, mostradas genericamente na Figura 11-c, a tensão de entrada v_{in} e a corrente de saída i_{op} são determinadas respectivamente pelas equações (2.16) e (2.17).

$$v_{in} = \frac{V_o N_o}{2N} \quad (2.16)$$

$$i_{op} = \frac{i_{in} N_o}{N} \quad (2.17)$$

O número de interruptores conduzindo simultaneamente depende do número de pernas N do conversor, assim como da razão cíclica D dos interruptores. Como a frequência da portadora é normalmente muito maior que do sinal modulante, logo o conversor apresenta faixas de operação onde ambas, tensão de entrada v_{in} e corrente saída i_{op} , oscilam apenas entre dois valores bem definidos, como ilustrado na Figura 12.

As faixas de operação são determinadas pelo parâmetro γ da eq. (2.18), onde a função $\text{floor}(x)$ retorna o menor número inteiro da variável “ x ”.

$$\gamma = \text{floor}(N \cdot D) \quad (2.18)$$

Da eq. (2.18) verifica-se que o número de possíveis faixas de operação é dependente do número de pernas e da razão cíclica dos interruptores. A magnitude e duração de cada um dos níveis de tensão de entrada e corrente saída estão indicados na Figura 12, sendo facilmente obtidas através do parâmetro γ . Estas informações são muito importantes e serão utilizadas nas análises quantitativas subsequentes.

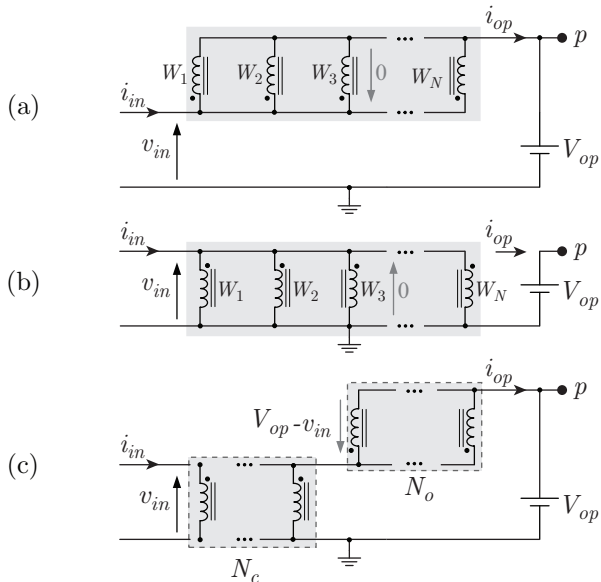


Figura 11 – Circuitos elétricos equivalentes para as etapas de operação: (a) Todos os interruptores abertos; (b) Todos os interruptores fechados; (c) N_c interruptores fechados e N_o interruptores abertos.

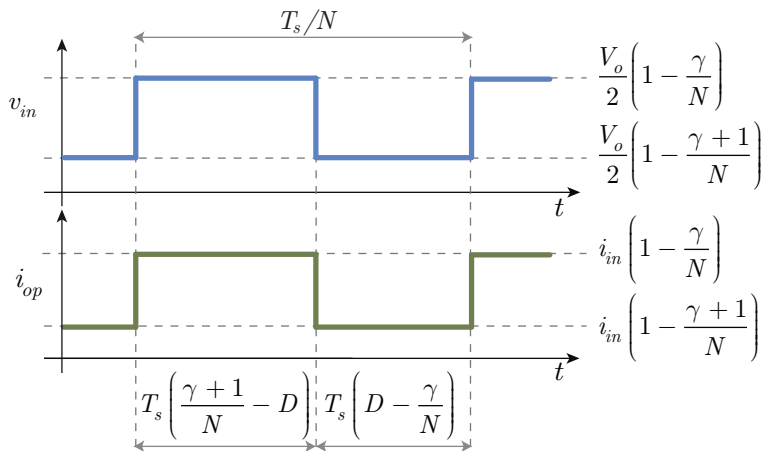


Figura 12 – Tensão na entrada e corrente de saída do conversor para uma dada faixa de operação γ .

2.4 CARACTERÍSTICA ESTÁTICA

O conversor apresentado na Figura 8 pode ser visto como a associação simétrica de dois conversores *boost*, um para cada semiciclo da tensão de entrada. Assim, o ganho estático será determinado para o conversor ativo no semiciclo positivo, sendo válida a mesma análise para o semiciclo negativo.

A estratégia de modulação empregada faz com que a frequência de comutação aparente na tensão v_{in} e na corrente i_{op} seja N vezes maior que a frequência de comutação. Tal fato é ilustrado na Figura 12, onde é possível analisar qualitativa e quantitativamente a evolução da tensão v_{in} e da corrente i_{op} durante um subperíodo de duração T_s/N . Dessa forma, o ganho estático em função da razão cíclica pode ser obtido através do balanço de energia durante tal intervalo.

Sejam w_i e w_o as energias na entrada e saída do conversor para o subperíodo mencionado, dadas respectivamente por :

$$w_i = v_g i_{in} \frac{T_s}{N} \quad (2.19)$$

$$w_o = V_{op} \langle i_{op} \rangle \frac{T_s}{N} \quad (2.20)$$

Considera-se que as tensões e corrente de entrada permanecem constantes dentro do subperíodo, ou seja, $v_g = V_g$ e $i_{in} = I_{in}$. Baseado nos valores expressos na Figura 12, a corrente média de saída $\langle i_{op} \rangle$ durante o intervalo de tempo T_s/N é determinada por:

$$\langle i_{op} \rangle = \frac{N}{T_s} \left[\int_0^{T_s(\frac{\gamma+1}{N}-D)} I_{in} \left(1 - \frac{\gamma}{N}\right) dt + \int_{T_s(\frac{\gamma+1}{N}-D)}^{\frac{T_s}{N}} I_{in} \left(1 - \frac{\gamma+1}{N}\right) dt \right] \quad (2.21)$$

Resolvendo (2.21) e substituindo em (2.20) vem:

$$w_o = V_{op} I_{in} (1 - D) \frac{T_s}{N} \quad (2.22)$$

Desprezando as perdas do conversor tem-se que $w_i = w_o$, logo o ganho estático do conversor é determinado igualando as equações (2.19) e (2.22). Assim:

$$\frac{V_{op}}{V_g} = \frac{1}{(1-D)} \quad (2.23)$$

Como $V_{op} = V_{on}$ e $V_o = V_{op} + V_{on}$, logo vem:

$$\frac{V_o}{V_g} = \frac{2}{(1-D)} \quad (2.24)$$

2.5 OPERAÇÃO COMO RETIFICADOR PFC

Para a análise do conversor operando como retificador PFC apresenta-se o circuito elétrico equivalente da Figura 13. Neste circuito, a tensão

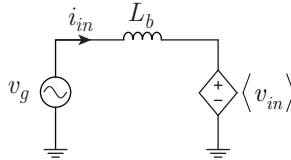


Figura 13 – Circuito elétrico para análise do conversor operando como retificador PFC.

da rede elétrica v_g é considerada senoidal, conforme eq. (2.25), onde ω_g é a frequência angular da rede, ou seja, $\omega_g = 2\pi f_g$.

$$v_g = \hat{V}_g \text{sen}(\omega_g t) \quad (2.25)$$

A fonte de tensão controlada $\langle v_{in} \rangle$ representa a tensão média instantânea (tensão média durante um subperíodo de comutação T_s/N) gerada pelo conversor. O valor médio instantâneo da tensão v_{in} é determinado com base nas formas de onda teóricas da Figura 12, onde D é a razão cíclica:

$$\langle v_{in} \rangle = \frac{N}{T_s} \left[\int_0^{T_s(\frac{\gamma+1}{N}-D)} \frac{V_o}{2} \left(1 - \frac{\gamma}{N}\right) dt + \int_{T_s(\frac{\gamma+1}{N}-D)}^{\frac{T_s}{N}} \frac{V_o}{2} \left(1 - \frac{\gamma+1}{N}\right) dt \right] \quad (2.26)$$

Resolvendo a eq. (2.26) obtém-se a eq. (2.27). É importante lembrar que a polaridade da tensão gerada pelo conversor depende do

sentido da corrente na entrada, o que justifica a inclusão deste dado na eq. (2.27).

$$\langle v_{in} \rangle = \frac{V_o}{2} (1 - D) \cdot \text{sign}(i_{in}) \quad (2.27)$$

Como será visto a seguir, na operação como retificador PFC a razão cíclica varia de acordo com o sinal de controle d , e assim a eq. (2.27) é reescrita de acordo com a eq. (2.28):

$$\langle v_{in} \rangle = \frac{V_o}{2} (1 - d) \cdot \text{sign}(i_{in}) \quad (2.28)$$

Considerando constante a tensão de saída do conversor, logo a tensão $\langle v_{in} \rangle$ depende diretamente da razão cíclica, imposta pelo sistema de controle. Para obter o comportamento da razão cíclica no tempo, é necessário, portanto, determinar qual a tensão média instantânea que o conversor deve produzir para a operação como retificador PFC.

A eq. (2.29) expressa a lei das tensões do circuito mostrado na Figura 13.

$$\langle v_{in} \rangle = v_g - v_{Lb} \quad (2.29)$$

Quando o conversor opera com fator de potência unitário, a corrente drenada da fonte é, neste caso, igualmente senoidal, de acordo com a eq. (2.30).

$$i_{in} = \hat{I}_{in} \text{sen}(\omega_g t) \quad (2.30)$$

Seja a tensão sobre o indutor L_b :

$$v_{Lb} = L_b \frac{di_{in}}{dt} \quad (2.31)$$

Substituindo a eq. (2.30) na eq. (2.31) obtém-se a tensão sobre o indutor do circuito da Figura 13, conforme eq. (2.32).

$$v_{Lb} = \hat{I}_{in} \omega_g L_b \cos(\omega_g t) \quad (2.32)$$

Substituindo as equações (2.25) e (2.32) na equação (2.29) obtém-se a equação (2.33). Conclui-se então que, para que a corrente drenada da rede seja senoidal e em fase com a tensão de alimentação, o conversor deverá produzir em sua entrada uma tensão comutada v_{in} , cujo valor médio instantâneo $\langle v_{in} \rangle$ seja aquele definido na eq. (2.33), igualmente representado no diagrama fasorial da Figura 14.

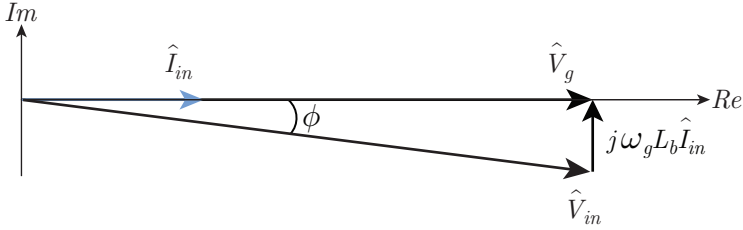


Figura 14 – Diagrama fasorial para análise do conversor operando como retificador PFC.

$$\langle v_{in} \rangle = \hat{V}_g \text{sen}(\omega_g t) - \hat{I}_{in} \omega_g L_b \cos(\omega_g t) \quad (2.33)$$

A eq. (2.33) pode ser escrita alternativamente de acordo com a eq. (2.35), com base na relação trigonométrica (2.34):

$$\begin{aligned} A \cos(x) + B \text{sen}(x) &= \sqrt{A^2 + B^2} \text{sen}(x + \alpha) \\ \tan(\alpha) &= \frac{A}{B} \end{aligned} \quad (2.34)$$

$$\langle v_{in} \rangle = \hat{V}_{in} \text{sen}(\omega_g t + \phi) \quad (2.35)$$

onde

$$\phi = \arctan\left(\frac{-\omega_g L_b \hat{I}_{in}}{\hat{V}_g}\right) \quad (2.36)$$

O comportamento da razão cíclica no tempo é obtido igualando-se as equações (2.28) e (2.35). Como a tensão e a corrente de entrada estão em fase, logo vem:

$$d = 1 - M |\text{sen}(\omega_g t + \phi)| \quad (2.37)$$

Ou ainda:

$$d = 1 - M |\text{sen}(\theta + \phi)| \quad (2.38)$$

Onde M é o índice de modulação, dado por:

$$M = \frac{2\hat{V}_g}{V_o} \quad (2.39)$$

e

$$\theta = \omega_g t \quad (2.40)$$

É importante observar que o ângulo ϕ da eq. (2.38) é, em geral, muito pequeno, podendo ser desprezado em algumas análises matemáticas, caso conveniente.

2.6 DETERMINAÇÃO DO NÚMERO EFETIVO DE NÍVEIS DO CONVERSOR

Ainda que o conversor em questão seja baseado em uma estrutura de três níveis, o número máximo de níveis possíveis da tensão v_{in} depende basicamente do número de pernas do conversor, conforme a eq. (2.41):

$$N_{max} = 2N + 1 \quad (2.41)$$

Entretanto, o número de níveis da tensão de entrada do conversor não é função única do número de pernas do conversor. Conforme a eq. (2.38), para operação como retificador PFC o sinal de controle (e consequentemente a razão cíclica dos interruptores) é variável. Negligenciando o ângulo ϕ e substituindo a eq. (2.38) na eq. (2.18) percebe-se que o número de faixas de operação N_s está diretamente relacionado com o índice de modulação. Assim:

$$N_s = N - \gamma_{min} \quad (2.42)$$

onde

$$\gamma_{min} = \text{floor} [N(1 - M)] \quad (2.43)$$

Consequentemente, o número efetivo de níveis N_l da tensão de entrada do conversor fica determinado por (2.44).

$$N_l = 2(N - \gamma_{min}) + 1 \quad (2.44)$$

As Figuras 15 e 16 ilustram, a título de exemplo, formas de onda teóricas da operação de um retificador PFC com $N = 10$ e índices de modulação $M = 1$ e $M = 0,1$, respectivamente. Em ambos os casos considerou-se uma relação de frequências de $f_s/f_g = 10$, com o intuito de apresentar peculiaridades nas formas de onda da tensão de entrada e tensão sobre o indutor *boost*.

No exemplo com $M = 1$ ficam evidentes cada uma das dez faixas de operação ($\gamma = 0, 1, \dots, 9$), onde a tensão de entrada v_{in} oscila entre

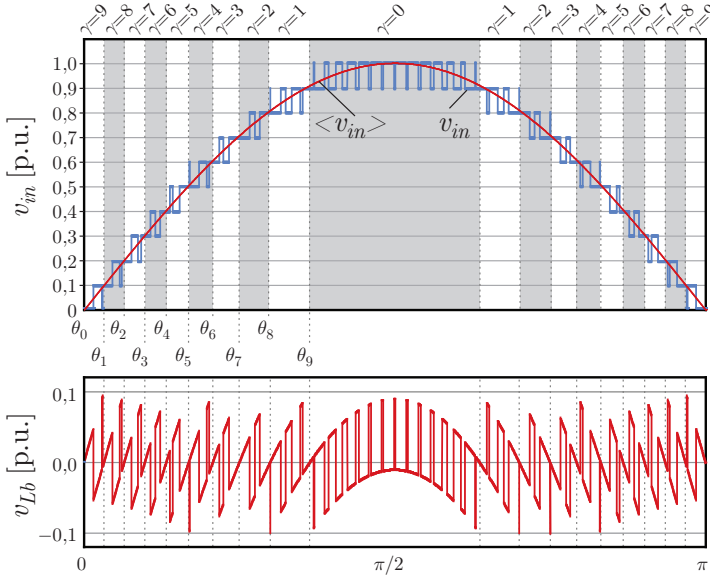


Figura 15 – Formas de onda teóricas da tensão de entrada v_{in} e da tensão sobre o indutor *boost* para $N = 10$ e $M = 1$. Relação de frequências: $f_s/f_g = 10$; Base de tensão: 1 p.u. = $V_o/2$.

dois níveis impostos pelo transformador de multi-interfase. Com base nas equações (2.44) e (2.43), o conversor apresenta o máximo número de níveis para um ciclo completo da tensão de entrada $0 < \theta < 2\pi$ ($N_l = 21$ níveis e $\gamma_{\min} = 0$). Tal fato fica também evidente na tensão sobre o indutor *boost*, que apresenta degraus de tensão de reduzidos valores (aproximadamente 10% da tensão de base 1 p.u. = $V_o/2$).

Por outro lado, no caso onde $M = 0,1$ o conversor apresenta apenas três níveis na tensão v_{in} ($0 < \theta < 2\pi$), ainda que os degraus de tensão sobre L_b permaneçam reduzidos. Obviamente esta não é uma situação típica de operação, porém exemplifica bem a influência do índice de modulação na operação da estrutura.

Para que o conversor opere sempre com o máximo número de níveis, o índice de modulação deve respeitar a restrição dada em (2.45).

$$M_{min} > \frac{N-1}{N} \quad (2.45)$$

A Figura 17 ilustra graficamente a restrição do mínimo índice de

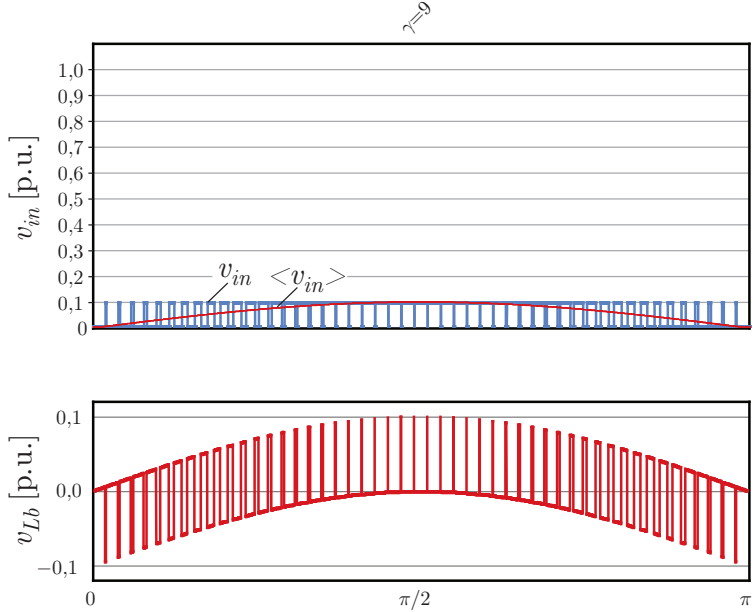


Figura 16 – Formas de onda teóricas da tensão de entrada v_{in} e da tensão sobre o indutor *boost* para $N = 10$ e $M = 0, 1$. Relação de frequências: $f_s/f_g = 10$; Base de tensão: $1 \text{ p.u.} = V_o/2$.

modulação como função do número de pernas do conversor. Percebe-se facilmente que para um grande número de pernas, a obtenção do máximo número de níveis restringe a faixa de operação do conversor.

Considerando o sinal modulante estabelecido em (2.38), as mudanças das faixas de operação ocorrerão nos ângulos definidos por (2.46), para $0 < \theta < \pi/2$, com simetria de 1/4 de onda. Estes ângulos são evidenciados no exemplo apresentado na Figura 15.

$$\theta_j = \arcsin\left(\frac{j}{MN}\right), \quad j = 0, 1, \dots, (N - \gamma_{\min} - 1) \quad (2.46)$$

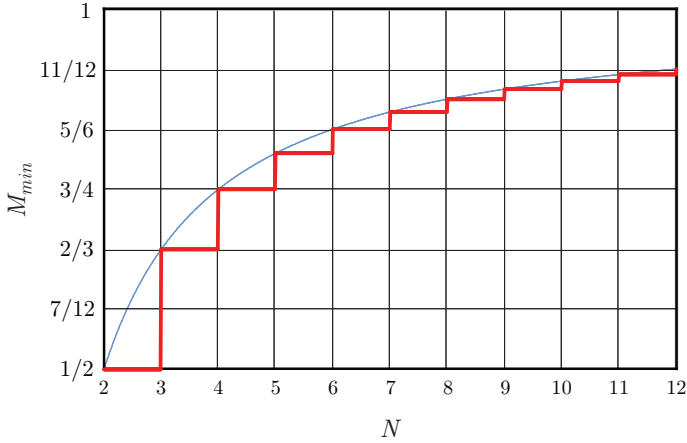


Figura 17 – Restrição do menor índice de modulação para a maximização do número de níveis, como função do número de pernas do conversor.

2.7 ONDULAÇÃO DA CORRENTE DE ENTRADA

Seja a eq. (2.47), que define a tensão sobre o indutor boost.

$$v_{Lb} = L_b \frac{di_{in}}{dt} \quad (2.47)$$

Na operação como retificador PFC tem-se:

$$v_{Lb} = v_g - v_{in} \quad (2.48)$$

Como já apresentado, dentro de uma faixa de operação γ a tensão v_{in} oscila sempre entre dois valores definidos, onde o menor absoluto destes corresponde à etapa de armazenamento de energia do indutor. Assim é possível reescrever a eq. (2.47) conforme a seguir:

$$\Delta i_{in} = \frac{V_{Lb} \Delta t_x}{L_b} \quad (2.49)$$

Os valores da tensão v_{in} e a duração da etapa de armazenamento Δt_x são mostrados na Figura 12 e repetidos aqui por conveniência:

$$v_{in} = \frac{V_o}{2} \left[1 - \frac{\gamma(\theta) + 1}{N} \right] \quad (2.50)$$

$$\Delta t_x = T_s \left[d(\theta) - \frac{\gamma(\theta)}{N} \right] \quad (2.51)$$

Substituindo (2.50) em (2.48) e aplicando este resultado com (2.51) na eq. (2.49) vem:

$$\Delta i_{in} = \left[v_g - \frac{V_o}{2} \left(1 - \frac{\gamma + 1}{N} \right) \right] \left(d - \frac{\gamma}{N} \right) \frac{T_s}{L_b} \quad (2.52)$$

Verifica-se assim que a ondulação da corrente de entrada está diretamente relacionada com as faixas de operação do conversor. Para generalizar o estudo, considera-se a parametrização dada na eq. (2.53), onde $f_s = 1/T_s$.

$$\overline{\Delta i}_{in} = \Delta i_{in} \frac{f_s L_b}{V_o} \quad (2.53)$$

Com base em (2.53) e a relação (2.39), logo a ondulação de corrente parametrizada é determinada por (2.54).

$$\overline{\Delta i}_{in} = \frac{-1}{2N^2} [[MN \text{sen}(\theta)] - N + \gamma + 1] \cdot [MN \text{sen}(\theta) - N + \gamma] \quad (2.54)$$

Derivando e igualando a zero a eq. (2.54), obtém-se a máxima ondulação de corrente, em função do número de pernas N :

$$\overline{\Delta i}_{in, \max} = \frac{1}{8N^2} \quad (2.55)$$

Cabe ressaltar que a eq. (2.55) é válida dentro dos limites estipulados pela eq. (2.56), o que inclui a maioria das aplicações práticas. Abaixo deste limiar, a ondulação parametrizada de corrente é definida pela eq. (2.57).

$$\frac{1}{2N} < M < 1 \quad (2.56)$$

$$\overline{\Delta i}_{in, \max} = \frac{M}{2N} (1 - MN) \quad (2.57)$$

Para exemplificar, a Figura 18 apresenta a ondulação parametrizada de corrente, como função do ângulo de fase e do números de pernas, para um índice de modulação $M = 0,8$. A redução da ondulação com o aumento de pernas do conversor é notável. Um fato

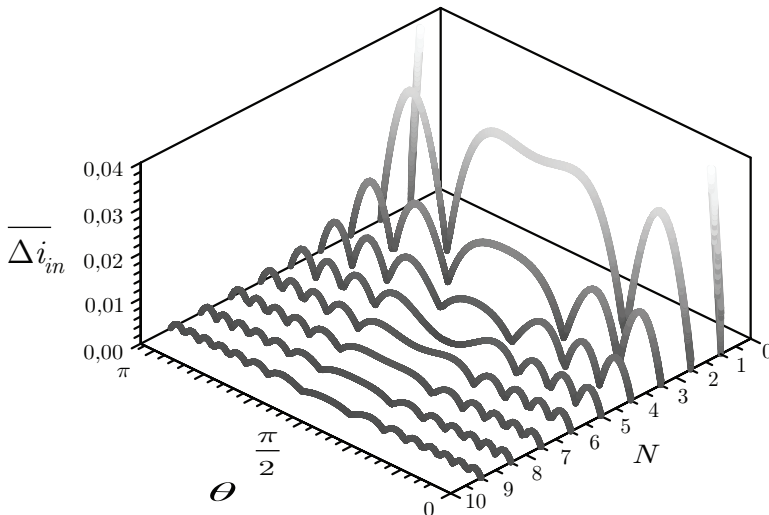


Figura 18 – Ondulação parametrizada da corrente de entrada do conversor ($M = 0,8$).

particularmente interessante é de que a ondulação é sempre nula em todos os ângulo onde há mudanças das faixas de operação.

Em contraste, observa-se na Figura 19 a ondulação parametrizada de corrente para $M = 0,1$, como função do ângulo de fase e do números de pernas. A redução da ondulação continua proporcional à N , entretanto neste caso as ondulações para $N < 6$ são regidas pela eq. (2.57), onde existe uma única faixa de operação.

Generalizadamente, na Figura 20 pode-se observar a influência do índice de modulação na ondulação de corrente i_{in} . São apresentados resultados para $N = 2$, $N = 3$, $N = 4$ e $N = 5$, onde percebe-se que a redução do índice de modulação afeta o perfil da ondulação de corrente da mesma forma que altera o número efetivo de níveis, expresso pela eq. (2.44).

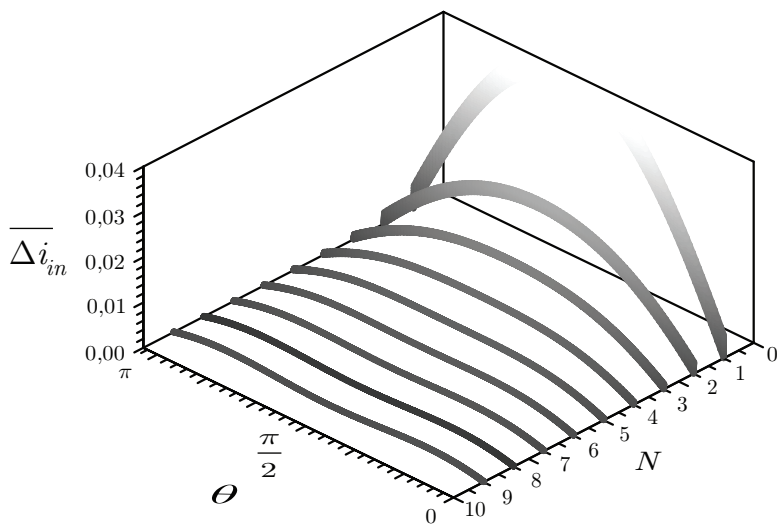


Figura 19 – Ondulação parametrizada da corrente de entrada do conversor ($M = 0,1$).

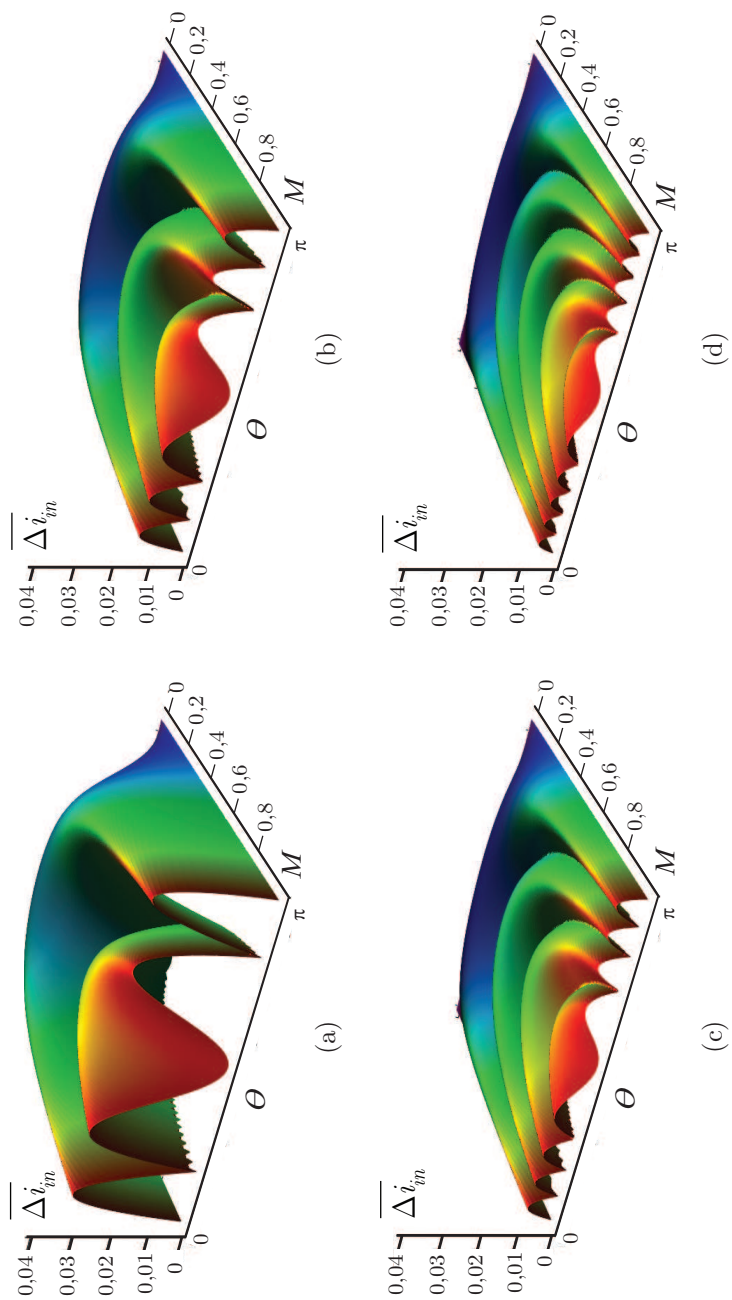


Figura 20 – Ondulação parametrizada da corrente em função do índice de modulação para: (a) $N = 2$, (b) $N = 3$, (c) $N = 4$, (d) $N = 5$.

Com o intuito de quantificar a redução da ondulação com o aumento do número de pernas, define-se a variável $G_{\Delta I}$ conforme (2.58), a qual demonstra como a ondulação de corrente é reduzida com respeito a um conversor de uma única perna.

$$G_{\Delta I} = 1 - \frac{\overline{\Delta i_{in,max}} [N]}{\overline{\Delta i_{in,max}} [1]} \quad (2.58)$$

Na Figura 21 estão ilustradas as máximas correntes parametrizadas como função do número de pernas, para índices de modulação compreendidos nos limites estipulados em (2.56). Adicionalmente é exibida a variável $G_{\Delta I}$, onde se percebe que, para $N > 4$, a redução relativa de ondulação é muito pequena, menor que 10%. As mesmas variáveis são apresentadas na Figura 22, para os casos onde o índice de modulação é menor que o limiar definido em (2.56), sendo que as conclusões podem ser estendidas para este caso também.

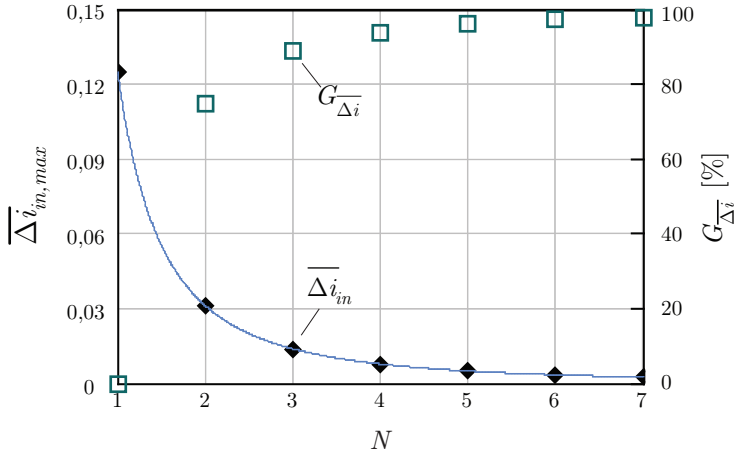


Figura 21 – Ondulação máxima da corrente de entrada $\overline{\Delta i_{in,max}}$ e ondulação máxima com respeito à ondulação de $N = 1$ ($G_{\Delta I}$). Operação dentro dos limites de (2.56).

Alternativamente, o parâmetro $G_{\Delta i_{nc}}$ é introduzido em (2.59) com o intuito de avaliar a redução incremental da ondulação de corrente de um conversor com $N - 1$ pernas de semicondutores com respeito a um conversor com N pernas.

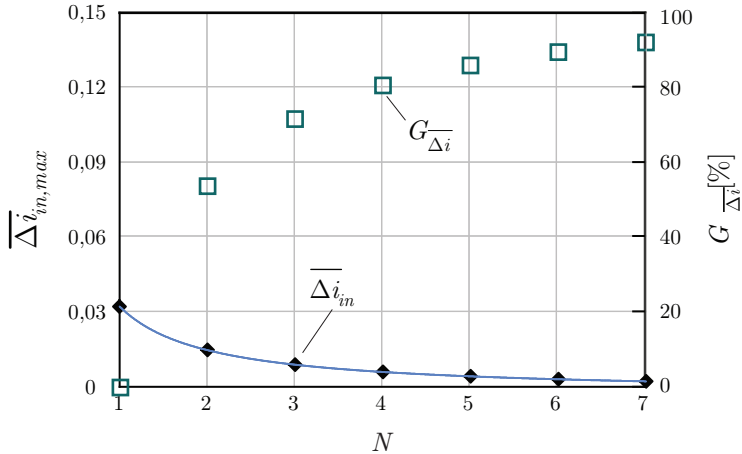


Figura 22 – Ondulação máxima da corrente de entrada $\overline{\Delta i_{in,max}}$, e ondulação máxima com respeito à ondulação de $N = 1$ ($G_{\overline{\Delta i}}$) para o a condição de operação onde $M < 0,5/N$ ($M = 0,007$).

$$G_{\Delta i,inc} = \frac{\overline{\Delta i_{in,max}} [N - 1]}{\overline{\Delta i_{in,max}} [N]} \quad (2.59)$$

A Figura 23 ilustra a taxa de redução incremental de ondulação de corrente nos casos onde a restrição (2.56) é respeitada. Para as situações onde $M < 0,5/N$, a Figura 24 apresenta o mesmo indicador quando $M = 0,007$.

Mais uma vez observa-se que, em ambos os casos, a redução incremental é mais significativa para pequenos valores de N , particularmente expressiva para $N \leq 4$.

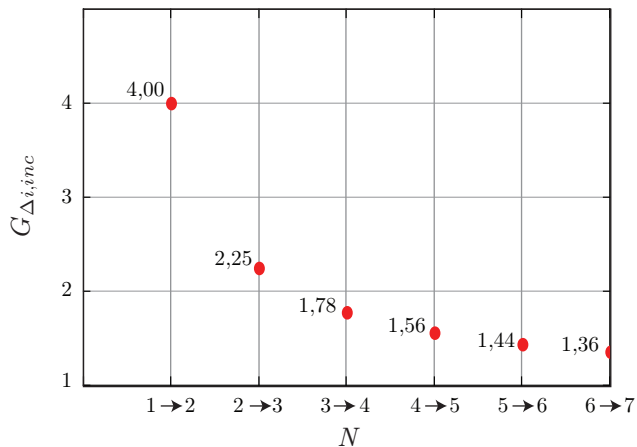


Figura 23 – Taxa de redução incremental da ondulação de corrente $G_{\Delta i, inc}$ quando $M > 0,5/N$.

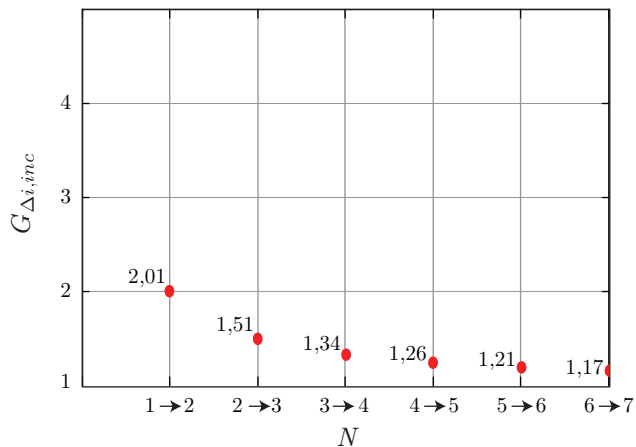


Figura 24 – Taxa de redução incremental da ondulação de corrente $G_{\Delta i, inc}$ quando $M < 0,5/N$ ($M = 0,007$).

2.8 CORRENTE DIFERENCIAIS NO TRANSFORMADOR DE MULTI-INTERFASE

A operação do conversor produz tensões diferenciais sobre os enrolamentos do transformador de multi-interfase, originando correntes diferenciais (correntes de circulação ou ainda correntes de magnetização) em tais enrolamentos. Essas correntes são limitadas fundamentalmente pelas indutâncias de modo diferencial, definidas na eq. (2.12). É desejável que as correntes diferenciais $i_{W,dm}$ sejam mantidas com baixas amplitudes, com respeito às correntes de modo comum $i_{W,cm}$, de forma a garantir que o conversor opere sem descontinuidade nas correntes dos enrolamentos. Vale lembrar que as correntes dos enrolamentos são compostas por componentes de modo diferencial e comum (cf. eq. (2.6)), sendo que o cancelamento destas leva os diodos D_{jP} ou D_{jN} (Figura 8) ao bloqueio, modificando totalmente a operação do conversor. Neste sentido, o conhecimento das correntes diferenciais é de fundamental importância no projeto do transformador de multi-interfase. As tensões e correntes de modo diferencial dos enrolamentos W estão relacionadas conforme

$$v_{Wj,dm} = L_{W,dm} \frac{d}{dt} i_{Wj,dm}, \quad (2.60)$$

donde verifica-se que a amplitude da corrente diferencial é influenciada pelas tensões aplicadas em cada enrolamento, tempo de aplicação e pelas indutância diferenciais. A Figura 25 apresenta formas de onda teóricas da tensão de entrada v_{in} , tensão nos enrolamentos $v_{W,j}$ com respeito aos sinais de comando dos interruptores S_j ($j = 1, 2, \dots, N$), para conversores hipotéticos com $N = 2$, $N = 3$ e $N = 4$. Observa-se que a frequência fundamental $v_{Wj,dm}$ é a própria frequência de comutação, e que o valor médio da tensão diferencial, dentro de um período de comutação, é sempre nulo. O valor de pico da corrente diferencial pode ser calculado com base na integração no tempo de um dos semiciclos da tensão diferencial. Assim, uma função que descreve a envoltória do pico da corrente de magnetização é obtida genericamente com

$$\delta i_{W,dm} = \frac{1}{L_{W,dm}} \frac{V_o}{4N^2 f_s} \cdot \left[(N - \gamma)\gamma(\gamma + 1 - Nd) + (N - \gamma - 1)(Nd - \gamma)(\gamma + 1) \right], \quad (2.61)$$

que pode ser simplificada conforme

$$\delta i_{W,dm} = \frac{1}{L_{W,dm}} \frac{V_o}{4N f_s} \left[d(-2\gamma - 1 + N) + \frac{\gamma(\gamma + 1)}{N} \right]. \quad (2.62)$$

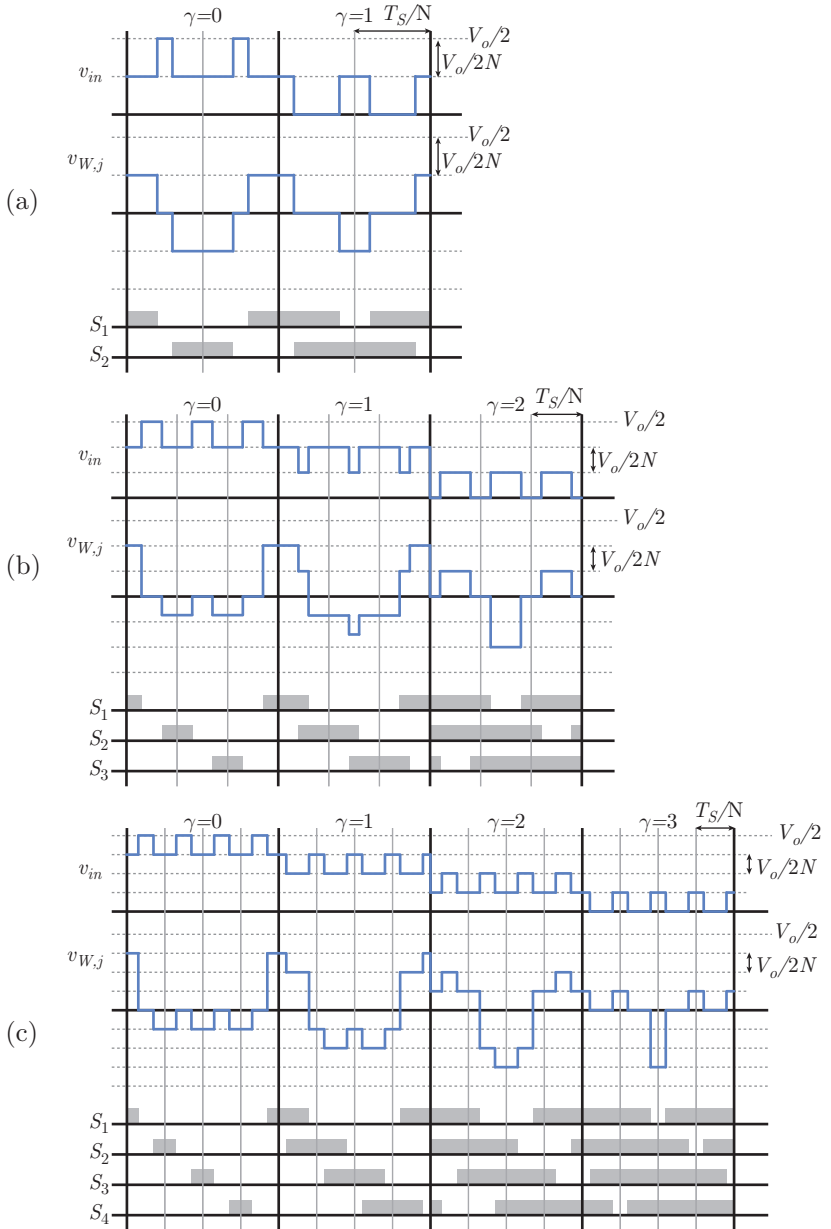


Figura 25 – Formas de onda teóricas da tensão de entrada v_{in} , tensão $v_{W,j}$ sobre um enrolamento do transformador e sinais de comando para conversores com: (a) $N=2$; (b) $N=3$; (c) $N=4$.

2.9 ANÁLISE DO ESTÁGIO DE SAÍDA DO CONVERSOR

Nesta seção serão apresentados os equacionamentos para a corrente eficaz nos capacitores de saída e para a ondulação de tensão na carga. Para as análises subsequentes, considera-se que a corrente drenada da fonte seja senoidal e em fase com a tensão, conforme a eq. (2.30), bem como o sinal de controle seja aquele determinado na eq. (2.38).

2.9.1 Corrente Eficaz nos Capacitores de Saída

Devido à operação do conversor, a corrente na saída i_{op} só existe durante o semiciclo positivo da tensão de entrada ($0 < \theta < \pi$). Para um instante qualquer durante este período, a corrente de saída irá oscilar entre dois valores, como já apresentado na Figura 12. Tais valores dependem da corrente de entrada e da faixa de operação, sendo que a duração destes é função da faixa de operação, da razão cíclica e da frequência de comutação. Ressalta-se novamente a dependência do comportamento do conversor com as faixas de operação.

A corrente eficaz de saída é determinada como segue:

$$I_{op,rms}^2 = \frac{N \hat{I}_{in}^2}{\pi} \cdot \begin{cases} \sum_{j=0}^{N-\gamma_{min}-2} \int_{\theta_j}^{\theta_{j+1}} f_{1,j}(\theta) + f_{2,j}(\theta) d\theta + \\ \quad + \int_{N-\gamma_{min}-1}^{\pi/2} f_{1,\gamma_{min}}(\theta) + f_{2,\gamma_{min}}(\theta) d\theta & ; \text{se } \Lambda \geq 2 \\ \int_{N-\gamma_{min}-1}^{\pi/2} f_{1,\gamma_{min}}(\theta) + f_{2,\gamma_{min}}(\theta) d\theta & ; \text{se } \Lambda < 2 \end{cases} \quad (2.63)$$

onde $\Lambda = N - \gamma_{min}$ e:

$$f_{1,k}(\theta) = \left[\text{sen}(\theta) \left(1 - \frac{k}{N} \right) \right]^2 \cdot \left(\frac{k+1}{N} - d \right) \quad (2.64)$$

$$f_{2,k}(\theta) = \left[\text{sen}(\theta) \left(1 - \frac{k+1}{N} \right) \right]^2 \cdot \left(d - \frac{k}{N} \right) \quad (2.65)$$

Seja a relação (2.66) para as correntes na saída do conversor, onde $i_{C_{op}}$ é a corrente no capacitor do grupo positivo do banco e $I_{o,avg}$ a corrente drenada pela carga R_o , conforme eq. (2.67) e Figura 26.

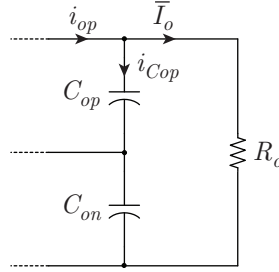


Figura 26 – Circuito elétrico para análise da corrente eficaz nos capacitores do filtro de saída.

$$i_{Cop} = i_{op} - \bar{I}_o \quad (2.66)$$

$$\bar{I}_o = \frac{V_o}{R_o} \quad (2.67)$$

Logo a corrente eficaz no capacitor C_{op} é dada por:

$$I_{Cop,rms} = \sqrt{I_{op,rms}^2 - \bar{I}_o^2} \quad (2.68)$$

Realizando a mesma análise para o semiciclo negativo obtém-se:

$$I_{Con,rms} = I_{Cop,rms} \quad (2.69)$$

As equações anteriores não permitem uma análise qualitativa clara da influência do número de pernas na corrente eficaz nos capacitores de saída. Todavia, sabe-se que a corrente nos capacitores é composta de componentes de alta e baixa frequência, e que as componentes de baixa frequência não são alteradas com o aumento do número de pernas. Para o caso extremo onde $N \rightarrow \infty$ a ondulação de corrente de alta frequência é nula, logo a corrente eficaz nos capacitores é igual à componente de baixa frequência $I_{Co,lf,rms}$, determinada como segue.

A corrente de saída i_{op} é a soma das correntes que fluem através dos diodos D_{jp} , os quais operam em tempo complementar. Assim, a corrente média quase instantânea do grupo positivo $\langle i_{op} \rangle$ para o retificador PFC é determinada por:

$$\langle i_{op} \rangle = i_{in} d' \quad (2.70)$$

Desenvolvendo a eq. (2.70) obtém-se:

$$\langle i_{op} \rangle = \frac{\hat{I}_{in} M}{2} [1 - \cos(2\theta)] \quad (2.71)$$

Sabe-se que, com base no equilíbrio de potências, a corrente média da carga pode ser expressa por:

$$\bar{I}_o = \frac{\hat{V}_g \hat{I}_{in}}{2V_o} \quad (2.72)$$

Substituindo a eq. (2.72) na eq. (2.71) e desenvolvendo chega-se a:

$$\langle i_{op} \rangle = 2\bar{I}_o [1 - \cos(2\theta)] \quad (2.73)$$

Analisando a operação do conversor, verifica-se que durante o semiciclo positivo a corrente de baixa frequência no capacitor C_{op} corresponde à corrente média quase instantânea de saída menos a corrente de carga I_o , a qual será considerada constante nesta análise. Durante o semiciclo negativo, a corrente no capacitor C_{op} é igual a $-I_o$. Assim, a corrente eficaz de baixa frequência neste capacitor é determinada por:

$$I_{C_{op},lf,rms} = \sqrt{\frac{1}{2\pi} \left(\int_0^\pi \left\{ 2\bar{I}_o \left[\frac{1}{2} - \cos(2\theta) \right] \right\}^2 d\theta + \int_\pi^{2\pi} (-\bar{I}_o)^2 d\theta \right)} \quad (2.74)$$

Para operação equilibrada e em regime permanente as correntes eficazes nos capacitores de saída (C_{op} e C_{on}) são idênticas, logo resolvendo a eq. (2.74) obtém-se:

$$I_{C_{op},lf,rms} = I_{C_{on},lf,rms} = \sqrt{2} \bar{I}_o \quad (2.75)$$

Assim, apresenta-se na Figura 27 a corrente eficaz normalizada nos capacitores em função do índice de modulação, para diferentes número de pernas. Percebe-se facilmente a redução da corrente eficaz com o aumento de N . Para valores elevados de M a diferença é pequena, porém é evidentemente acentuada para pequenos índices de modulação. Observa-se que este fato é particularmente importante em conversores que operam com alimentação universal, onde M varia largamente.

A influência do índice de modulação na corrente de saída i_{op} é ilustrada igualmente no exemplo da Figura 28, onde são considerados dois casos extremos de índice de modulação, $M = 1$ e $M = 0,1$, ambos para $N = 10$. Para uma mesma componente de baixa frequência, é

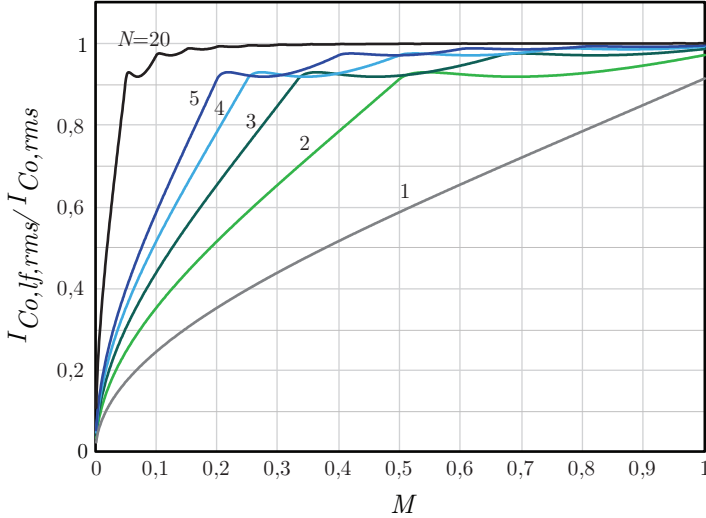


Figura 27 – Corrente eficaz normalizada dos capacitores de saída.

nítido o aumento daquelas de alta frequência, e conseqüentemente o valor eficaz da corrente nos capacitores de saída, no caso onde $M = 0, 1$.

2.9.2 Ondulação da Tensão de Saída

Embora a componente de alta frequência e a ondulação da corrente de saída dependam do número de pernas do conversor, as componentes de baixa frequência permanecem inalteradas. Assim, o projeto do filtro de saída deve considerar este fato também.

Os capacitores são carregados somente em um dos semiciclos, logo as tensões nestes são idênticas, porém defasadas de 180° . Assim, a tensão total aplicada à carga, correspondente à soma das tensões nos capacitores, contém uma componente contínua e uma componente alternada de $2\omega_g$. Dessa forma, pelo critério de ondulação de tensão, os capacitores C_{op} e C_{on} e são projetados de acordo com a eq. (2.76), onde ΔV_o representa a ondulação da tensão do barramento CC (CRUZ, 2002).

$$C_{op,n} = \frac{\hat{V}_g \hat{I}_{in}}{2\omega_g V_o \Delta V_o} \quad (2.76)$$

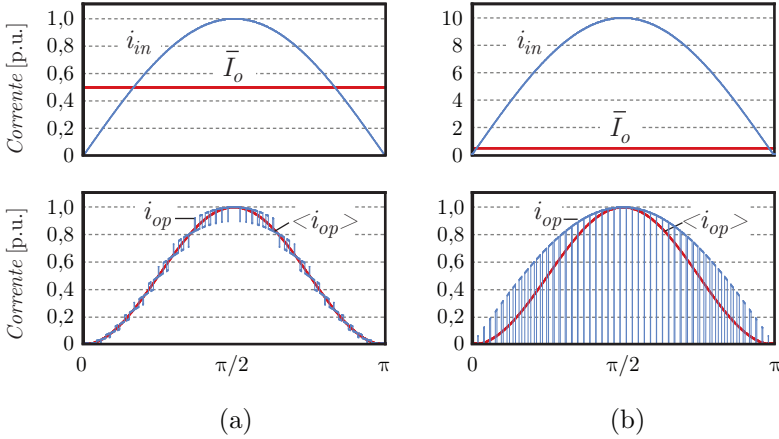


Figura 28 – Influência do índice de modulação na corrente de saída i_{op} para $N = 10$:(a) $M = 1$; (b) $M = 0,1$.

2.10 ANÁLISE DO CONTEÚDO DE ALTA FREQUÊNCIA DO CONVERSOR MLMSR MONOFÁSICO

Os retificadores PFC multiníveis empregando células de comutação de múltiplos estados são potenciais candidatos em aplicações de alto rendimento e elevada densidade de potência. Desde que os filtros de compatibilidade eletromagnética bem como os demais componentes passivos são responsáveis por significativa parcela de peso e volume dos conversores (HELDWEIN, 2008), logo o conhecimento detalhado do espectro harmônico gerado por tais conversores é de fundamental importância no projeto destes componentes. Esta seção apresenta um método generalizado para análise dos harmônicos de tensão gerados por retificadores MLMSR (ORTMANN et al., 2011).

2.10.1 Análise da Tensão de Entrada

O método de análise através da integral dupla de Fourier constitui uma importante ferramenta para a determinação teórica dos harmônicos gerados em estratégias de modulação PWM baseadas em portadora. De acordo com o esquema de modulação empregado (seno-dente de serra, seno-triângulo, natural ou regularmente amostrada, etc.) diferentes soluções em forma fechada têm sido apresentadas na literatura

(HOLMES; LIPO, 2003).

Particularmente, o retificador MLMSR emprega um esquema de modulação PWM com portadoras deslocadas em fase (*phase-shift*), como mostrado na Figura 29. As soluções mostradas em (HOLMES; LIPO, 2003) serão utilizadas como base para as análises subsequentes.

Para facilitar o desenvolvimento matemático, considera-se que a tensão da rede elétrica e a corrente na entrada do retificador são dadas respectivamente por

$$v_g = \hat{V}_g \cos(\omega_g t) \quad (2.77)$$

e

$$i_{in} = \hat{I}_{in} \cos(\omega_g t). \quad (2.78)$$

Como já apresentado nos capítulos anteriores, a tensão instantânea v_{in} gerada pelo conversor é função da razão cíclica, do sentido da corrente de entrada e do padrão de modulação. Reescreve-se aqui a expressão da tensão de entrada

$$v_{in} = \text{sign}(i_{in}) \cdot \frac{V_o(N - N_c)}{2N}, \quad (2.79)$$

onde é observado que para cada interruptor comandado (lembrando que N_c representa o número total de interruptores comandados) a tensão de entrada é diminuída de um fator de $V_o/(2N)$ (vide Figura 29). Assim, a contribuição individual $v_{in,j}$ dada por cada interruptor S_j é expressa por

$$v_{in,j} = \text{sign}(i_{in}) \cdot \frac{V_o}{2N} \bar{s}_j, \quad (2.80)$$

onde \bar{s}_j é a função lógica binária complementar da função de comutação s_j . Cada função de comutação é definida como

$$s_j = \begin{cases} 1 & , \text{ if } d(\theta_g) > c_j(\theta_{c_j}) \\ 0 & , \text{ if } d(\theta_g) < c_j(\theta_{c_j}) \end{cases}, \quad (2.81)$$

onde c_j é o sinal de portadora para o interruptor S_j e θ_{c_j} é sua respectiva fase instantânea.

Neste sentido, a tensão instantânea de entrada v_{in} pode ser determinada, de forma alternativa, através da soma das contribuições individuais de cada interruptor:

$$v_{in} = \text{sign}(i_{in}) \cdot \frac{V_o}{2N} \sum_{j=1}^N \bar{s}_j(\theta_g, \theta_{c_j}). \quad (2.82)$$

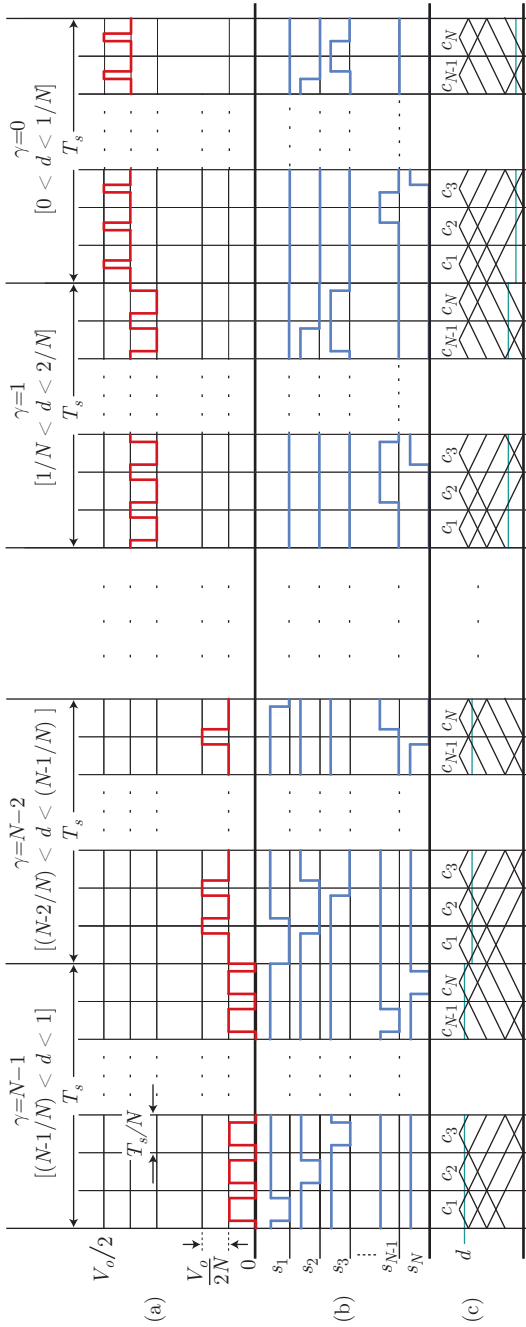


Figura 29 – Composição teórica da tensão de entrada: (a) Tensão de entrada v_{in} para $0 < \theta_g < \pi/2$; (b) Funções de comutação dos interruptores S_j ; (c) Portadoras c_j e sinal de controle d , com $j = 1..N$.

A Figura 29 mostra a geração teórica da tensão de entrada, com respeito às portadoras c_j , sinal de controle d e funções de comutação s_j .

O retificador opera com fator de potência idealmente unitário, onde a corrente de entrada i_{in} e a tensão da rede de alimentação estão em fase. Baseado nisso, a contribuição individual de cada tensão definida na eq. (2.80) apresenta, na entrada, o comportamento temporal de um inversor de três níveis (HOLMES; LIPO, 2003). Assim, as tensões $v_{in,j}$ são dadas pela eq. (2.83)

$$v_{in,j} = \frac{MV_o}{2N} \cos(\theta_g) + \frac{2V_o}{\pi N} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_n(m\pi M) \sin\left[\frac{\pi}{2}(2m+n)\right] \cdot \{\cos(m\theta_{c_j} + n\theta_g) - \cos[m\theta_{c_j} + n(\theta_g - \pi)]\}, \quad (2.83)$$

onde

$$\theta_{c_j} = \omega_c t + \phi_j = \omega_c t + 2\pi(j-1)/N \quad (2.84)$$

e $J_n(\cdot)$ é a função de Bessel de primeira espécie e ordem n .

A tensão de entrada v_{in} é prontamente determinada através da soma das contribuições através da soma das tensões individuais $v_{in,j}$, lembrando que estas estão defasadas entre si de $2\pi/N$ rad. Assim:

$$v_{in} = M \frac{V_o}{2} \cos(\theta_g) + \frac{2V_o}{\pi N} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_n(m\pi M) \sin\left[(2m+n)\frac{\pi}{2}\right] \cdot \sum_{j=1}^N \left\{ \cos\left[m\left(\omega_c t + \frac{2\pi(j-1)}{N}\right) + n\theta_g\right] - \cos\left[m\left(\omega_c t + \frac{2\pi(j-1)}{N}\right) + n(\theta_g - \pi)\right] \right\} \quad (2.85)$$

O primeiro termo do segundo membro da eq. (2.85) refere-se a componente fundamental, sendo que o segundo termo está relacionado com os harmônicos da frequência de comutação gerados pelo conversor. Os componentes com $m \neq 0$ e $n = 0$ são os harmônicos da portadora, e aqueles para $m \neq 0$ e $n \neq 0$ referem-se aos harmônicos de banda lateral. A equação eq. (2.85) mostra que existem harmônicos apenas em torno das frequências harmônicas da portadora, dadas por $m = kN$, com $k = 1.. + \infty$. Além disso, percebe-se que os harmônicos de banda lateral ocorrem somente para valores ímpares de n , ou seja, $n = 2x - 1$, com $x \in \mathbb{Z}$.

De acordo com a eq. (2.85), a amplitude de cada componente

harmônico $A(m, n)$ é dado por

$$|A(m, n)| = \left| \frac{V_o}{\pi m} J_n(m\pi M) \right|, \quad (2.86)$$

a qual é influenciada pelo índice de modulação M e pelo número de pernas de semicondutores.

2.11 MODELO E CONTROLE DO CONVERSOR

Os retificadores PFC são normalmente empregados no estágio de entrada de fontes de alimentação, com intuito de fornecer uma tensão contínua regulada e idealmente sem efeitos para a rede de alimentação. Independentemente da topologia de potência adotada, cabe à estratégia de controle do conversor garantir tais características operacionais. Diversas estratégias de controle foram e ainda são propostas para esta finalidade, sendo que a mais difundida baseia-se no controle do valor médio instantâneo da corrente do indutor *boost* (TODD, 1999).

O controle por valores médios instantâneos será empregado neste trabalho, com pequenas alterações com relação à metodologia clássica. A estratégia é composta, basicamente, de três malhas de controle, uma que controla a corrente do indutor *boost*, a que regula a tensão de saída do conversor e uma terceira malha para compensação *feedforward* da tensão de entrada. A Figura 30 ilustra a estrutura de controle básica aplicada ao retificador monofásico multinível com célula de comutação de múltiplos estados.

2.11.1 Modelo de Pequenos Sinais para o Controle da Corrente de Entrada

A malha de controle de corrente tem por objetivo controlar a corrente que flui através do indutor *boost*, cabendo a esta, portanto, a tarefa de garantir o seguimento da corrente de referência com o menor erro admissível. Por sua vez, a corrente de referência é determinada pela forma de onda da tensão de alimentação, com amplitude ajustada pela malha de controle da tensão de saída.

Como já apresentado, a corrente no indutor *boost* é controlada através da imposição de tensão sobre este. Idealmente, a tensão da fonte de alimentação não é afetada pela operação do conversor, logo o controle da tensão sobre o indutor é realizado diretamente pelo conversor. Tendo

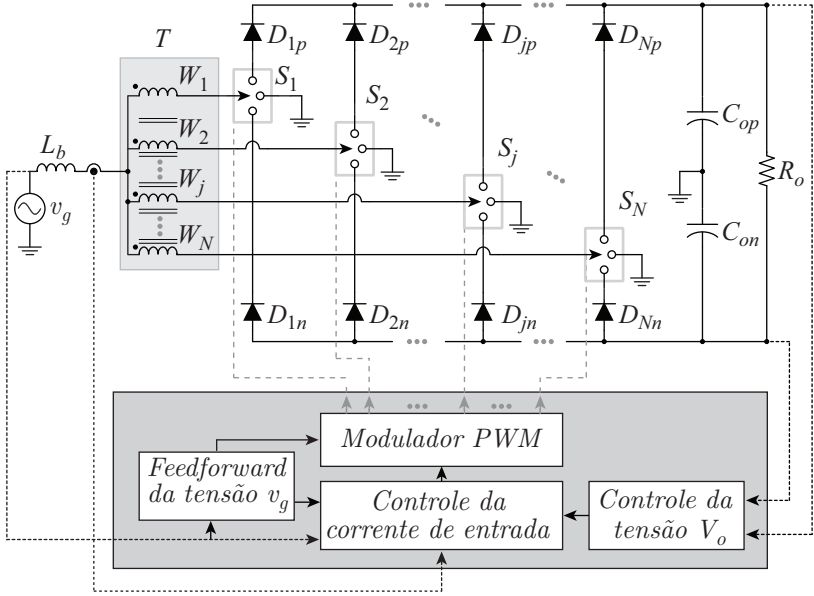


Figura 30 – Estrutura básica de controle aplicada ao retificador mono-fásico multinível com célula de comutação de múltiplos estados.

em vista que na operação como retificador PFC a corrente e a tensão estão em fase, bem como a tensão de saída é considerada constante, logo a tensão gerada pelo conversor depende unicamente do sinal de controle que determina a razão cíclica, como mostrado na eq. (2.28). Assim, conclui-se que o controle da corrente no indutor *boost* é feito através do ajuste da razão cíclica do conversor, por conseguinte, um modelo elétrico que relaciona essas variáveis deve ser obtido.

Seja a razão cíclica complementar, dada por $D' = (1 - D)$. Com base nas considerações apresentadas, reescreve-se a eq. (2.28) de acordo com:

$$\langle v_{in} \rangle = \frac{V_o}{2} d' \quad (2.87)$$

Substituindo as equações (2.87) e (2.31) na equação (2.29) vem:

$$L_b \frac{di_{in}}{dt} = v_g - \frac{V_o}{2} d' \quad (2.88)$$

Perturbando as variáveis de interesse, ou seja, corrente de en-

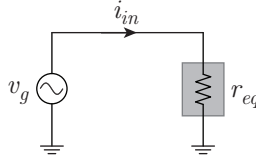


Figura 31 – Retificador PFC representado pelo resistor equivalente r_{eq}

trada e razão cíclica complementar, obtêm-se:

$$i_{in} = I_{in} + \tilde{i}_{in} \quad (2.89)$$

$$d' = D' + \tilde{d}' \quad (2.90)$$

Como a frequência de comutação é muito maior que a frequência da rede elétrica, logo esta última pode ser considerada constante dentro de um subperíodo de comutação T_s/N . Assim, substituindo as equações (2.89) e (2.90) na equação (2.88) vem:

$$L_b \frac{d(I_{in} + \tilde{i}_{in})}{dt} = V_g - \frac{V_o}{2} (D' + \tilde{d}') \quad (2.91)$$

Resolvendo a equação (2.91) e aplicando a transformada de Laplace sobre o resultado chega-se à equação (2.92):

$$L_b s \tilde{i}_{in}(s) = V_g - \frac{V_o}{2} D' - \frac{V_o}{2} \tilde{d}'(s) \quad (2.92)$$

Por fim, o modelo de pequenos sinais que relaciona a corrente no indutor *boost* e a razão cíclica complementar quando $V_g = D'V_o/2$ é dado por:

$$G_i(s) = \frac{\tilde{i}_{in}(s)}{\tilde{d}'(s)} = -\frac{V_o}{2sL_b} \quad (2.93)$$

2.11.2 Modelo de Pequenos Sinais para o Controle da Tensão de Saída

Considerando que a malha de controle da corrente garante o seguimento da referência imposta pela tensão v_g , logo o conversor opera idealmente com fator de potência unitário, ou seja, é visto pela rede como um resistor equivalente r_{eq} , como mostra a Figura 31

A potência drenada da fonte neste caso é dada por:

$$p_i = \frac{v_g^2}{r_{eq}} \quad (2.94)$$

Seja r_o a resistência equivalente da carga conectada à saída do conversor. Assim:

$$p_o = \frac{v_o^2}{r_o} \quad (2.95)$$

Se as perdas do conversor não são consideradas, então $p_i = p_o$, logo em regime permanente tem-se:

$$\frac{v_g^2}{r_{eq}} = \frac{v_o^2}{r_o} \quad (2.96)$$

Da eq. (2.96) verifica-se que se a tensão eficaz de alimentação é constante, para que a tensão de saída v_o se mantenha regulada durante uma variação de carga (variação de r_o) é necessário alterar o valor de r_{eq} . Por outro lado, se a carga é constante e a tensão de alimentação varia (considerando ainda que nenhuma técnica de compensação *feed-forward* da tensão de alimentação seja empregada) logo r_{eq} deve ser alterado para garantir a regulação da tensão v_o .

Observa-se que o valor de r_{eq} é imposto pela malha de controle da tensão de saída, definindo a referência para malha de corrente e, conseqüentemente, a corrente drenada da fonte de alimentação. Assim:

$$\tilde{i}_{in,ref} = \frac{v_g}{r_{eq}} \quad (2.97)$$

Seja g_{eq} a condutância equivalente do conversor mostrado na Figura 31, dada por:

$$g_{eq} = \frac{1}{r_{eq}} \quad (2.98)$$

Como a tensão v_g é utilizada para impor o formato da corrente de referência, logo a condutância g_{eq} constitui variável de saída da malha de controle da tensão v_o , e então:

$$\tilde{i}_{in,ref} = g_{eq}v_g \quad (2.99)$$

Como as malhas de corrente e tensão estão acopladas, é importante verificar os limites operacionais de g_{eq} , de forma a não comprometer o desempenho da operação da malha de corrente.

Seja a eq. (2.100), que define a potência instantânea em um sistema monofásico com tensão e correntes senoidais. É notória a presença de uma parcela constante (potência média) e uma parcela oscilante, com o dobro da frequência da rede de alimentação.

$$p_i = \frac{\hat{V}_g \hat{I}_{in}}{2} (1 - \cos(2\omega_g t)) \quad (2.100)$$

Para que a corrente de entrada seja uma imagem da tensão de alimentação, é necessário que, em regime permanente, o sinal g_{eq} não varie dentro de um período da rede de alimentação. Uma forma de alcançar este objetivo é simplesmente limitar a banda passante da malha de controle da tensão de saída, evitando que a parcela oscilante da potência instantânea, presente na tensão de saída do conversor, tenha magnitude significativa em g_{eq} .

Ainda que existam outras fontes de distorção para a corrente de entrada, o projeto adequado da malha de tensão é de suma importância para a minimização da distorção da corrente de entrada.

Para o projeto da malha de controle da tensão de saída é necessário, primeiramente, obter a função de transferência que relaciona a tensão v_o com a condutância g_{eq} . Desconsiderando as perdas da estrutura, o balanço de potência do circuito fica determinado pela eq. (2.101) (MAHABIR et al., 1990), onde C_o é a capacitância equivalente de saída do conversor.

$$g_{eq} v_g^2 - \frac{1}{2} L_b \frac{d(g_{eq}^2 v_g^2)}{dt} = \frac{1}{2} C_o \frac{dv_o^2}{dt} + \frac{v_o^2}{R_o} \quad (2.101)$$

Para um período da rede obtém-se a eq. (2.102), onde a parcela referente ao indutor L_b foi desconsiderada em função de sua baixa magnitude.

$$\frac{dv_o^2}{dt} = -\frac{2}{R_o C_o} v_o^2 + \frac{1}{C_o} g_{eq} V_{g,rms}^2 \quad (2.102)$$

É importante observar que se a tensão quadrática de saída é definida como variável de estado, logo a eq. (2.102) é linear, sendo válida para análise de pequenos e grandes sinais (MAHABIR et al., 1990; BUSO; MATTAVELLI, 2006). Entretanto, como a tensão de saída é praticamente constante, é possível linearizar a eq. (2.102) de forma a controlar diretamente a tensão de saída, sendo que para tal considera-se $V_{g,rms}$ constante.

Empregando a série de Taylor, lineariza-se a tensão quadrática

de saída no ponto $v_o^2 = V_o^2$, conforme a eq. (2.103).

$$v_o^2 \approx 2V_o v_o - V_o^2 \quad (2.103)$$

Substituindo a eq. (2.103) na eq. (2.102) e aplicando pequenas perturbações nas variáveis de interesse, conforme (2.104) e (2.104), obtém-se o modelo linearizado de pequenos sinais da tensão de saída como função da condutância, mostrado na eq. (2.106).

$$v_o = V_o + \tilde{v}_o \quad (2.104)$$

$$g_{eq} = G_{eq} + \tilde{g}_{eq} \quad (2.105)$$

$$G_v(s) = \frac{v_o(s)}{g_{eq}(s)} = \frac{V_{g,\text{rms}}^2}{2V_o} \frac{R_o}{\frac{sR_o C_o}{2} + 1} \quad (2.106)$$

2.11.3 Alimentação Direta da Tensão da Rede Elétrica

Como já comentado, a malha de controle da tensão de saída é normalmente projetada para ter uma banda passante reduzida, em função da parcela oscilante presente em v_o . Por conseguinte, o sistema será lento não somente para variações de carga mas também para variações no valor eficaz da tensão da rede elétrica.

Uma forma de amenizar a influência das variações do valor eficaz de v_g consiste em utilizar tal grandeza durante a determinação da corrente de referência. Assim, com base no equilíbrio de potências definido na eq. (2.96), reformula-se a a corrente de referência (eq. (2.99)) de acordo com a eq. (2.107), onde a variável $v_{g,\text{rms}}'$ corresponde a tensão eficaz medida.

$$i_{in,\text{ref}} = g_{eq} v_g \frac{V_{g,\text{rms}}}{v_{g,\text{rms}}'} \quad (2.107)$$

Como a metodologia empregada para a determinação do valor eficaz (filtros analógicos, algoritmos digitais, etc) introduz uma dinâmica no sinal $v_{g,\text{rms}}'$, logo pequenas alterações na tensão de saída podem ocorrer durante este período transitório.

A medição da tensão da rede de alimentação pode ser igualmente empregada para minimizar o esforço do controle de corrente. Com base na eq. (2.33), verifica-se que a tensão $\langle v_{in} \rangle$ gerada pelo conversor é composta de duas parcelas, uma senoidal e outra cossenoidal. Como

a fonte de alimentação é senoidal e o conversor opera com fator de potência e rendimento unitários, logo a potência média drenada da fonte é igual à potência consumida pelo conversor, definida pela eq. (2.108):

$$\bar{p}_i = \frac{\hat{V}_g \hat{I}_{in}}{2} \quad (2.108)$$

Assim, isolando a corrente \hat{I}_{in} da eq. (2.108) e substituindo na eq. (2.33) obtém-se a eq. (2.109), onde fica evidente que a parcela senoidal de v_{in} não contribui para a transferência de energia do sistema (BORGONOVO, 2005).

$$\langle v_{in} \rangle = \hat{V}_g \text{sen}(\omega_g t) - \frac{P_o}{2\hat{V}_g} \omega_g L_b \cos(\omega_g t) \quad (2.109)$$

Sob o ponto de vista de controle da corrente do indutor, o qual é feito através da imposição da tensão sobre este, a tensão de alimentação é vista como uma perturbação no sistema. Este fato é apresentado no diagrama de grandes sinais da Figura 32.

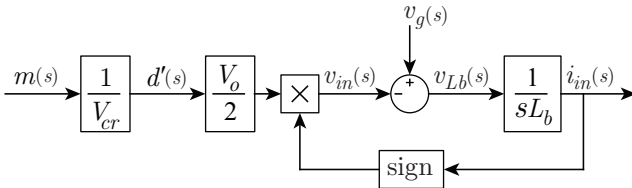


Figura 32 – Diagrama de grandes sinais do retificador PFC.

Entretanto, como a tensão da rede de alimentação é mensurada, logo é possível cancelar esta perturbação através da retroalimentação da tensão v_g , como apresentado no digrama da Figura 33.

É importante observar que a tensão v_g constitui uma perturbação de valor considerável para o controle de corrente. Assim, ao empregar a metodologia de retroalimentação, o controle de corrente passa a ter a função única de seguir sua referência.

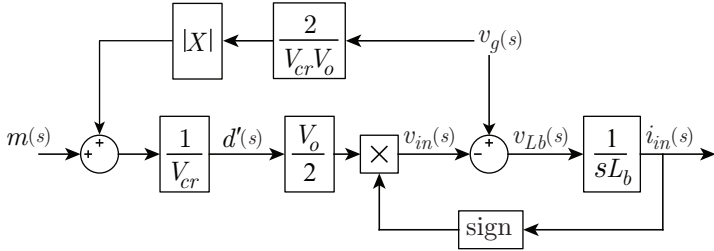


Figura 33 – Diagrama de grandes sinais para análise do retificador PFC com retroalimentação da tensão de alimentação.

Tabela 1 – Especificações para as simulações numéricas do retificador monofásico.

| <i>Parâmetro</i> | <i>Valor</i> |
|------------------------------|------------------------|
| Ondulação de corrente | 25% @ $N = 2$ |
| Ondulação da tensão de saída | 1% |
| Base de corrente | 1p.u. = \hat{I}_{in} |
| Base de tensão | 1p.u. = V_o |
| Relação de frequências | $f_s/f_g \approx 833$ |

2.12 SIMULAÇÕES NÚMERICAS

Esta seção apresenta os resultados obtidos através de simulações numéricas, com o intuito de enfatizar, de forma mais qualitativa, a influência do número de pernas na operação do conversor. Neste sentido, todos os resultados obtidos serão normalizados às bases indicadas, sendo que maiores detalhes de projeto e implementação não serão apresentados neste momento. Em todos os casos foi empregado o software PSIM versão 9.0. A Tabela 1 resume os principais parâmetros utilizados nas simulações. Ressalta-se que o indutor L_b foi projetado considerando um conversor de duas pernas, e este valor foi mantido constante para todas as simulações, enfatizando assim o efeito do número de pernas na operação do conversor. Os resultados foram reunidos em dois grupos, de acordo com o índice de modulação empregado.

2.12.1 Resultados para $M = 0,82$

A Figura 34 ilustra as formas de onda da corrente no indutor boost, tensão gerada pelo conversor e corrente nos capacitores de saída, para conversores de duas, três e quatro pernas. Com um índice de modulação $M = 0,82$, a restrição da eq. (2.45) foi respeitada, logo o conversor operou com o número máximo de níveis na tensão de entrada, em todos os três conversores. Percebe-se também a mudança no perfil da corrente através dos capacitores de saída, onde as componentes de alta frequência (e consequentemente o valor eficaz) são reduzidas com o aumento do número de pernas.

A Figura 35 apresenta a ondulação na corrente de entrada e a tensão sobre o indutor *boost* para $M = 0,82$ e $N = 2, 3, 4$. Em todos os casos, como já mencionado, a indutância do indutor *boost* foi mantida constante, sendo notável a diminuição da ondulação na corrente que flui através deste com o aumento de N . Ficam também evidentes as trocas das faixas de operação, instantes os quais a ondulação de corrente é nula.

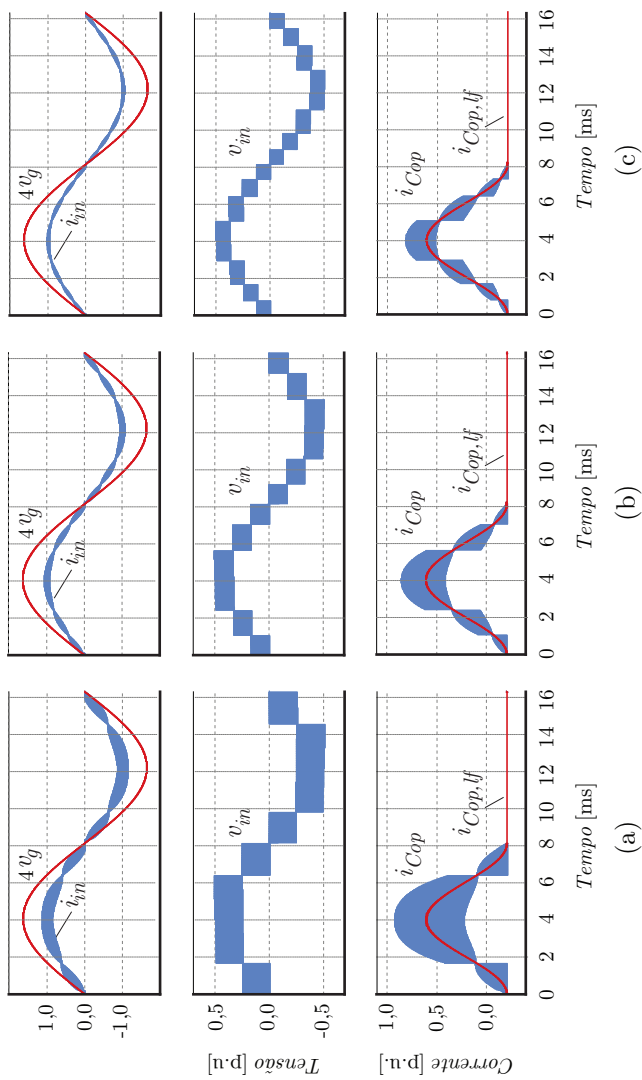


Figura 34 – Simulações numéricas em malha fechada, relação $f_s/f_g \approx 833$ e $M = 0,82$ de um conversor de: (a) duas pernas; (b) três pernas e (c) quatro pernas.

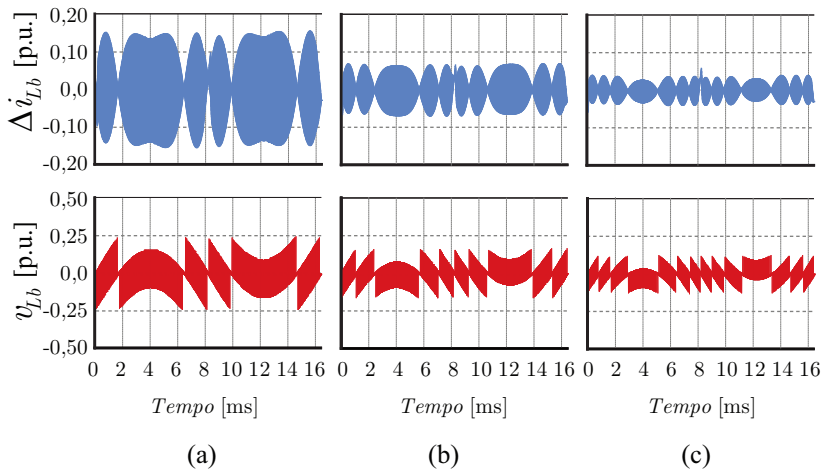


Figura 35 – Ondulação da corrente de entrada e tensão sobre o indutor *boost* L_b , relação $f_s/f_g \approx 833$ com $M = 0,82$ para : (a) $N = 2$; (b) $N = 3$ e (c) $N = 4$.

Na Figura 36 verifica-se o detalhe da tensão v_{in} no instante $\theta = \pi/2$ para $N = 2, 3, 4$. Fica evidente o efeito da multiplicação da componente de alta frequência na entrada do conversor, para o aumento de N .

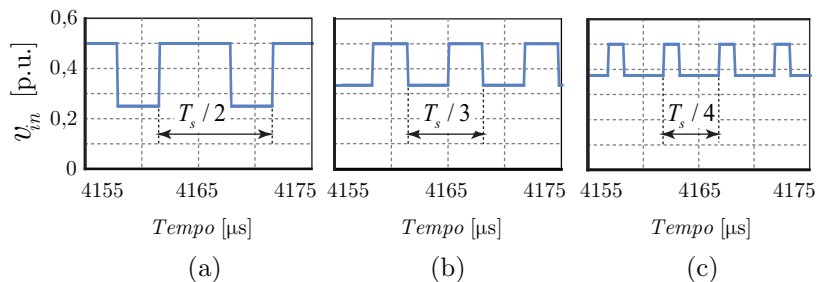


Figura 36 – Detalhe da tensão de entrada v_{in} no instante $\theta = \pi/2$, relação $f_s/f_g \approx 833$ e $M = 0,82$ para: (a) $N = 2$; (b) $N = 3$ e (c) $N = 4$.

2.12.2 Resultados para $M = 0,41$

Considera-se agora uma segunda situação, onde o índice de modulação é $M = 0,41$. As formas de onda da corrente no indutor *boost*, tensão gerada pelo conversor e corrente nos capacitores de saída são mostradas na Figura 37, para $N = 2, 3, 4$. Neste caso, a restrição da eq. (2.45) não foi respeitada, logo o conversor com $N = 2$ apresentou três níveis na tensão de entrada e formas de onda que guardam semelhança com a das topologias convencionais de três níveis. O conversor com $N = 3$ exibiu cinco níveis, da mesma forma que o conversor com $N = 4$. Observa-se também a mudança na forma de onda da corrente de saída, diferente da mostrada quando $M = 0,82$.

Na Figura 38 são apresentados os resultados obtidos para a ondulação na corrente de entrada e a tensão sobre o indutor *boost* para $M = 0,41$ e $N = 2, 3, 4$. É importante ressaltar que embora apresentem o mesmo número de níveis, os conversores com $N = 3$ e $N = 4$ operam de forma distinta, com etapas de operação e formas de onda diferentes.

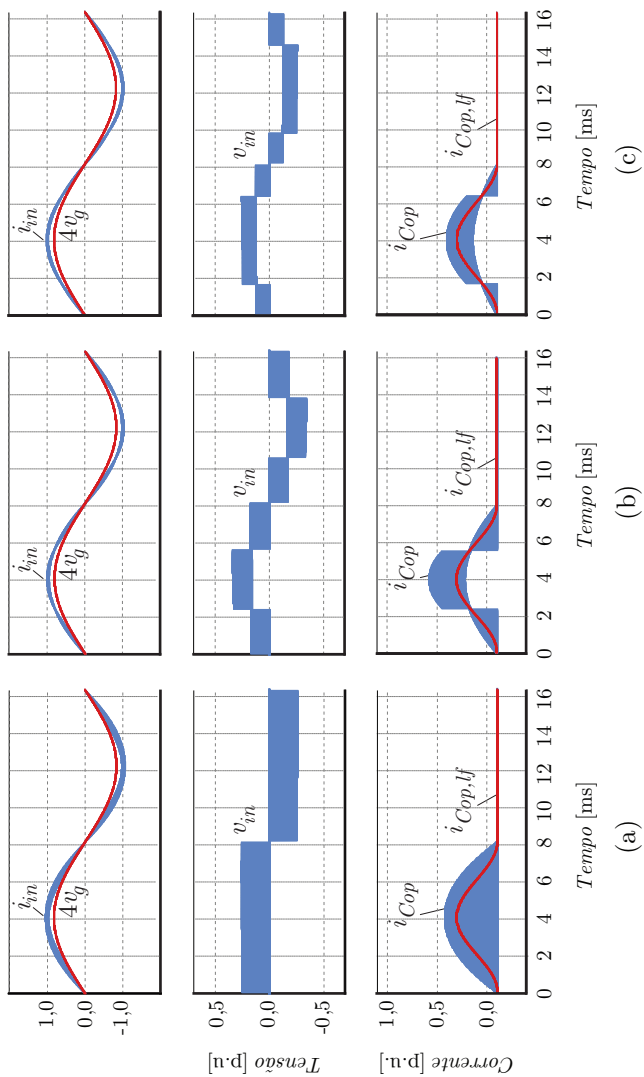


Figura 37 – Simulações numéricas em malha fechada, relação $f_s/f_g \approx 833$ e $M = 0,41$ de um conversor de: (a) duas pernas; (b) três pernas e (c) quatro pernas.

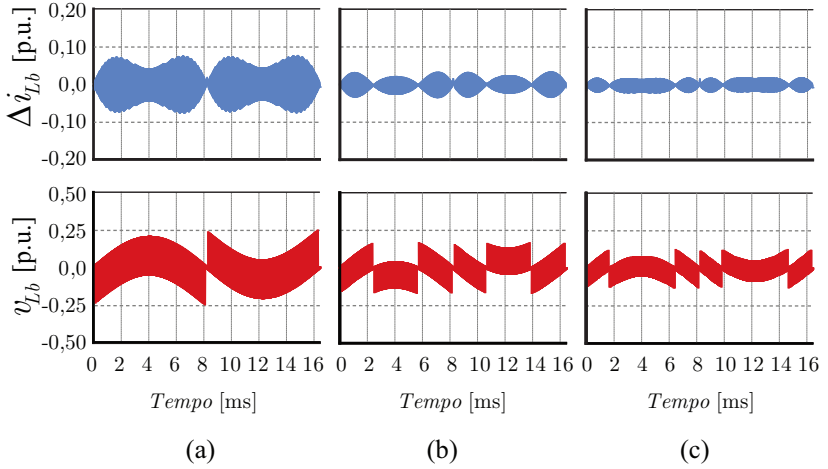


Figura 38 – Ondulação da corrente de entrada e tensão sobre o indutor *boost* L_b , relação $f_s/f_g \approx 833$ e $M = 0,41$ para :(a) $N = 2$; (b) $N = 3$ e (c) $N = 4$.

O detalhe da tensão v_{in} no instante $\theta = \pi/2$ para $N = 2, 3, 4$ e $M = 0,41$ é mostrado na Figura 39. Mesmo com a redução do número de níveis, a primeira componente significativa de alta frequência da tensão v_{in} permanece sendo igual a $N \cdot f_s$.

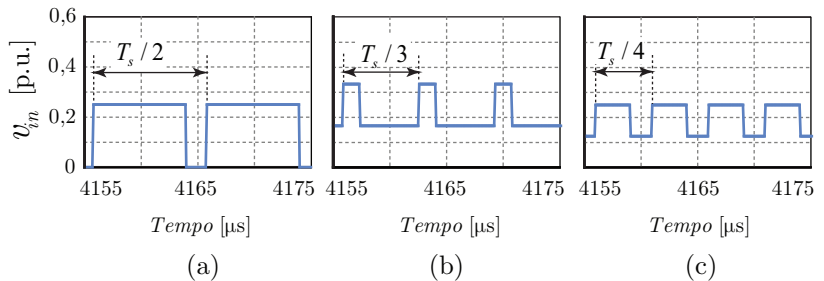


Figura 39 – Detalhe da tensão de entrada v_{in} no instante $\theta = \pi/2$, relação $f_s/f_g \approx 833$ e $M = 0,41$ para:(a) $N = 2$; (b) $N = 3$ e (c) $N = 4$.

2.12.3 Componentes de Alta Frequência da Tensão de Entrada

Para a análise da tensão de entrada gerada pelo conversor são apresentadas na Figura 40 simulações em malha fechada de conversores com $N = 2$, $N = 3$ e $N = 4$. A tensão de entrada v_{in} , sua respectiva média local $\langle v_{in} \rangle$ e espectro harmônico para todos os casos são mostrados para dois diferentes índices de modulação, $M = 0,82$ e $M = 0,41$. Para $M = 0,82$ todos os conversores operam com o máximo número de níveis. Por outro lado, é visto que quando $M = 0,41$ o conversor com $N = 2$ apresenta apenas três níveis e os conversores com $N = 3$ e $N = 4$ exibem somente cinco níveis em v_{in} .

Uma primeira observação visual do espectro harmônico indica que os espectros em cada caso não aparentam considerável alteração em função da redução do número de níveis. Fica claro que os grupos de componentes de alta frequência ocorrem, em qualquer caso, para $m = kN$, com $k = 1.. + \infty$.

Com o intuito de avaliar mais detalhadamente a distribuição harmônica para diferentes valores de N e dois índices de modulação, a Figura 41 mostra o perfil dos harmônicos em torno dos grupos harmônicos da portadora dados por $m = kN$ com $k = 1, 2, 3, 6$. As amplitudes dos harmônicos mostrados na Figura 41 são calculadas com a eq. (2.86) e os resultados são interpolados para mostrar as envoltórias de cada grupo relacionado com m . Cabe ressaltar, entretanto, que de acordo eq. (2.85) não há harmônicos para valores pares de n . Todos os resultados estão normalizados com respeito à componente fundamental $v_{in,fg}$ e mostram que, em ambos os casos ($M = 0,82$ e $M = 0,41$), o conteúdo harmônico é reduzido com o aumento de N . Além disso, para um dado valor de M , o espectro harmônico se torna mais espalhado quando N aumenta. Esta análise mais detalhada indica que, para cada valor de N , há diferenças consideráveis entre os espectros harmônicos entre a Figura 41(a) e (b), onde os índices de modulação são $M = 0,82$ e $M = 0,41$ respectivamente. Isto ocorre porque o índice de modulação afeta o número de níveis da tensão de entrada.

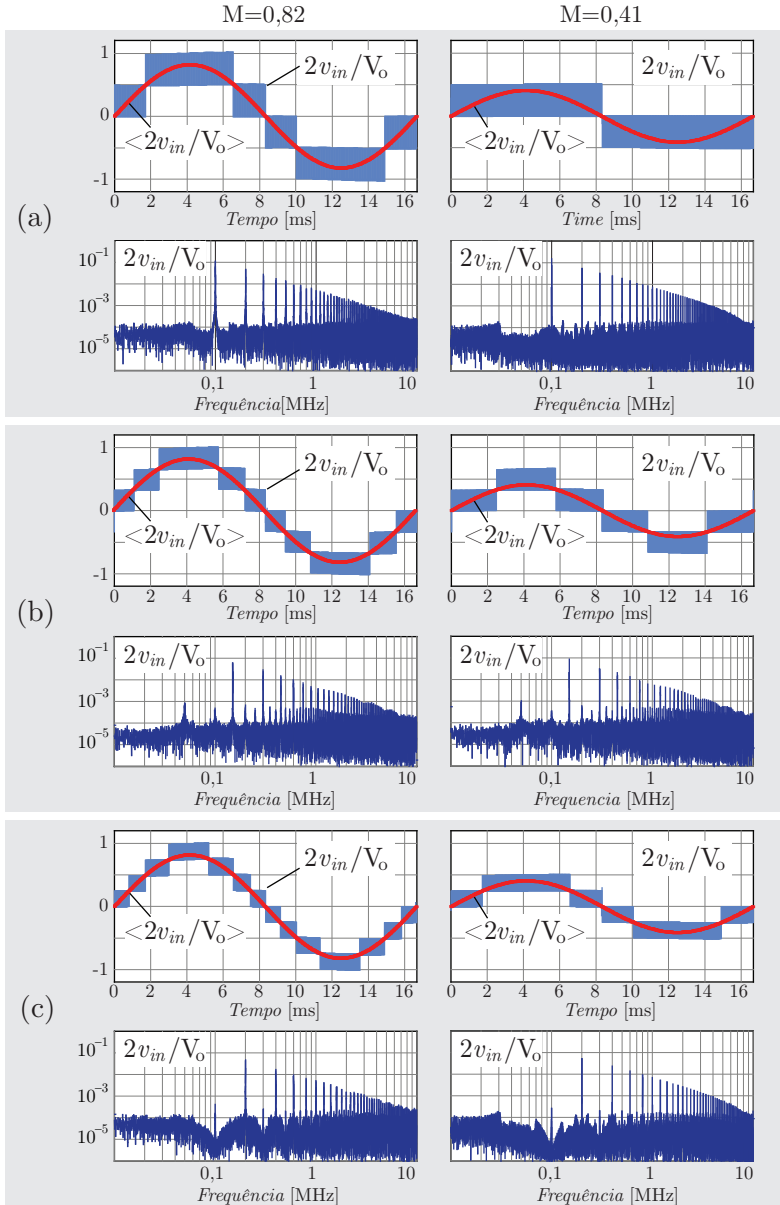


Figura 40 – Simulações em malha fechada apresentando as tensões de entrada e seus respectivos espectros harmônicos: (a) $N=2$; (b) $N=3$ e (c) $N=4$. Os resultados na coluna da esquerda são para índices de modulação de $M = 0,82$ e na coluna da direita para $M = 0,41$.

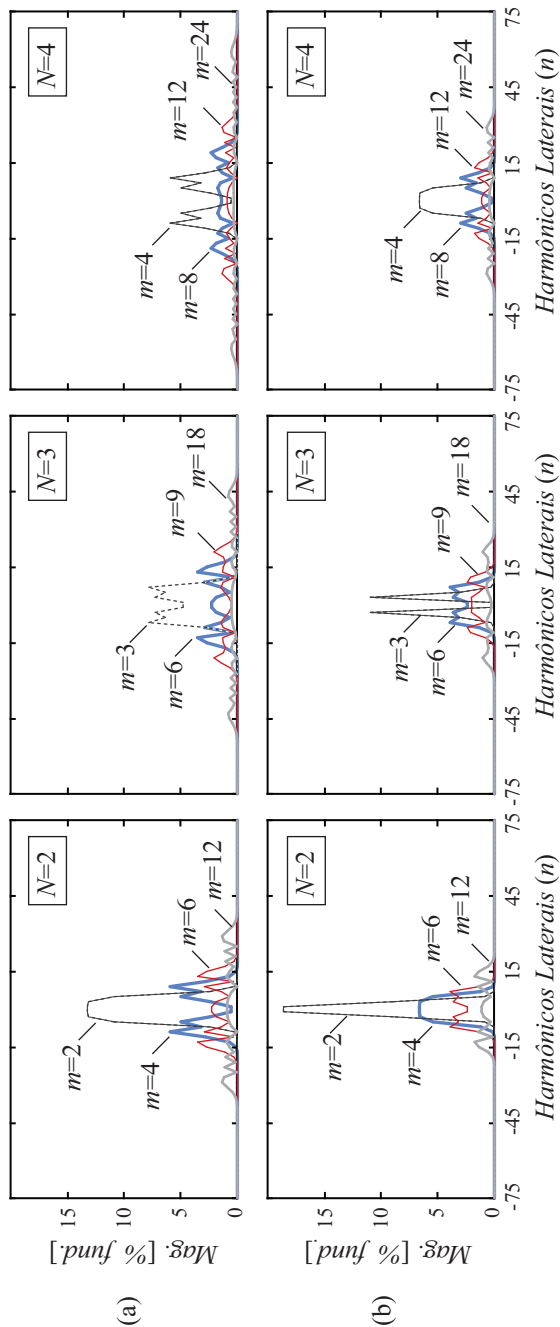


Figura 41 – Envoltória dos harmônicos em torno das frequências harmônicas da portadora ($m = kN$ e $k = [1, 2, 3, 6]$) para conversores hipotéticos com diferente número de pernas N : (a) Conversores operando com índice de modulação $M = 0, 82$ e; (b) Conversores operando com índice de modulação $M = 0, 41$. Os resultados estão normalizados com respeito a componente fundamental $v_{in,fg} = MV_o/2$, com $f_g = 60\text{Hz}$.

2.13 CONCLUSÕES

Este capítulo apresentou o estudo generalizado do retificador monofásico multinível empregando célula de comutação de múltiplos estados. A influência do número de pernas N do conversor quanto à tensão e corrente de entrada, bem como da corrente de saída foram avaliadas.

Observou-se que o aumento de N reduz progressivamente a ondulação da corrente de entrada, ao mesmo tempo que incrementa o número de níveis da tensão de entrada do conversor. Entretanto, ficou evidente na análise exposta na Figura 21 que a redução da ondulação de corrente para $N > 4$ não é tão expressiva, menor que 10% com o incremento de N para índices de modulação típicos.

A corrente de saída do conversor foi igualmente avaliada com respeito à variação de N . Verificou-se que, quando $N \rightarrow \infty$, as componentes de alta frequência são reduzidas e a corrente de saída se aproxima assintoticamente de suas componentes média e de baixa frequência - responsáveis pela transferência de energia para o estágio de saída do conversor.

Foi também constatado que todos os aspectos avaliados sofrem forte influência do índice de modulação M . O número efetivo de níveis é afetado por M , com maior expressão em conversores com elevado número de pernas, sendo que este fato também se reflete na ondulação da corrente de entrada. As componentes de alta frequência na corrente de saída são relativamente maiores, com respeito às componente de baixa frequência, para valores reduzidos de M . Todos estes fatos devem ser levados em consideração na escolha do número de pernas N , dos filtros de entrada e saída, do cálculo dos esforços elétricos nos componentes ativos e passivos, principalmente se o conversor operar com alimentação universal.

Uma solução analítica para o conteúdo harmônico do retificador PFC monofásico multinível com célula de comutação de múltiplos estados foi apresentada. Os resultados demonstram que tal análise pode ser empregada no projeto de elementos passivos bem como em filtros de compatibilidade eletromagnética.

De forma geral, em todas as análise realizadas, o aumento de N se mostrou favorável ao desempenho do conversor. Entretanto, é necessário mencionar que esse fato é naturalmente acompanhado da complexidade em outros circuitos do conversor. Um exemplo são os circuitos de modulação, onde mesmo dispositivos digitais de última geração (INSTRUMENTS, 2007) podem ter recursos periféricos insuficientes, sendo potencialmente necessária a utilização de dispositivos de

lógica programável (FPGAs) para a elaboração dos circuitos de modulação. A quantidade de circuitos de acionamento (*drivers*) e suas respectivas fontes de alimentação também caracterizam uma desvantagem ao acréscimo de N . Outro fato relevante é a complexidade para a confecção do transformador de multi-interfase, também influenciada pelo aumento de N . Ainda assim, os resultados obtidos mostram-se favoráveis e fundamentam o emprego desta topologia para aplicações de alta potência, alto rendimento e elevada densidade de potência.

3 IMPLEMENTAÇÃO DO RETIFICADOR PFC MONOFÁSICO MULTINÍVEL COM CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS ESTADOS

3.1 INTRODUÇÃO

O conceito e a operação generalizada do retificador monofásico multinível empregando célula de comutação de múltiplos estados foram introduzidos no capítulo anterior. O interruptor bidirecional de quatro terminais foi considerado ideal e detalhes de sua realização física foram desconsiderados naquele momento.

Este capítulo tem por objetivo apresentar aspectos construtivos e tecnológicos para a realização física do conversor monofásico. Inicialmente são apresentadas alternativas para a implementação dos interruptores SPTT, seguidas da análise de esforços elétricos nos semicondutores empregados. Uma metodologia para estimação das perdas na estrutura é introduzida para a avaliação do rendimento do conversor. No fim do capítulo são apresentados resultados experimentais de um protótipo de 1,5 kW construído em laboratório.

3.2 REALIZAÇÃO DOS INTERRUPTORES GENÉRICOS S_j

Os interruptores bidirecionais de quatro terminais (SPTT), ilustrados no conversor genérico da Figura 8, podem ser implementados através de diferentes realizações. O termo realização é empregado aqui para designar um arranjo de semicondutores com características próprias, tendo, portanto, influência direta sobre vários aspectos práticos, dos quais se ressalta:

- Necessidade de circuitos de comando e fontes auxiliares;
- Versatilidade e possibilidades na modulação;
- Perdas em condução e na comutação - logo sobre o rendimento do conversor;
- Custo.

Inicialmente serão consideradas três diferentes realizações, mostradas na Figura 42 juntamente com o interruptor genérico de quatro terminais. Em todos os casos o pólo do arranjo é o terminal j_i

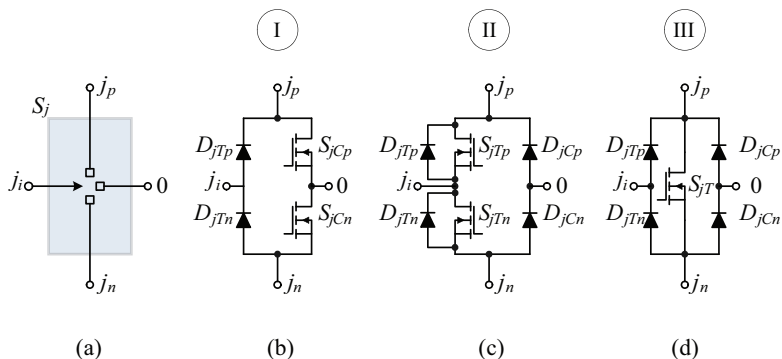


Figura 42 – Realizações para o interruptor bidirecional de quatro terminais: a) Interruptor genérico; b) interruptor do tipo I; c) interruptor do tipo II; d) interruptor do tipo III.

($j = 1, 2, 3..N$), sendo que os terminais j_p e j_n são conectados aos respectivos diodos D_{j_p} e D_{j_n} , bem como o terminal 0 está ligado ao ponto central do barramento CC de saída. É importante salientar que a operação do conversor, do ponto de vista externo (corrente de entrada, tensão gerada pelo conversor e corrente de saída), não é afetada pela realização dos semicondutores, desde que um esquema adequado de comando seja empregado. Deve-se ressaltar também que, embora os interruptores controlados nos arranjos da Figura 42 sejam MOSFETs, dispositivos de outras tecnologias como IGBTs e BJTs podem ser empregados.

Para as análises subsequentes são feitas as seguintes considerações:

- Fonte de alimentação senoidal;
- Transformador de multi-interfase simétrico com indutância magnetizante infinita, com todo o fluxo concatenado no núcleo;
- Corrente de entrada livre de ondulações.

3.2.1 Interruptor SPTT I

De forma geral, verifica-se que esta configuração emprega dois diodos e dois interruptores controlados, sendo necessários assim dois circuitos de acionamento e respectivas fontes de alimentação isoladas.

As etapas de operação básicas de uma perna de semicondutores, para correntes de entrada positiva e negativa, são ilustradas na Figura 43.

Na forma básica de operação, os dois interruptores controlados S_{jCp} e S_{jCn} recebem o mesmo sinal de gatilho, conduzindo apenas o que está apto para tal. Este esquema de modulação será referenciado aqui como *SCap*. Os diodos D_{jTp} , D_{jp} e os transistores S_{jCp} operam

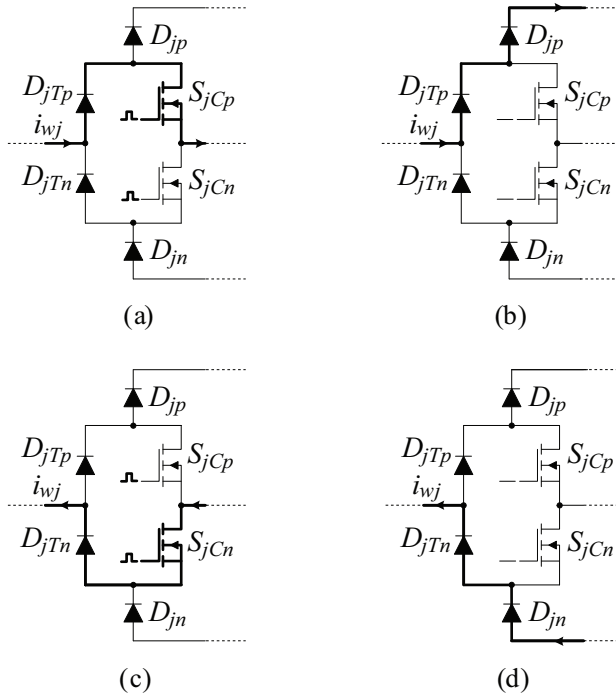


Figura 43 – Corrente através dos dispositivos do interruptor I: (a) corrente de entrada positiva e interruptores comandados; (b) corrente de entrada positiva e interruptores sem comando; (c) corrente de entrada negativa e interruptores comandados e (d) corrente de entrada negativa e interruptores sem comando.

no semiciclo positivo da corrente de entrada, ao passo que os diodos D_{jTn} , D_{jn} e os transistores S_{jCn} operam no semiciclo negativo. Cabe observar que os diodos D_{jTp} e D_{jTn} operam em baixa frequência, o que possibilita a utilização de dispositivos mais lentos e de menor custo. Outro fato importante nesta realização é que, quando são empregados MOSFETs, não há circulação de corrente nos diodos intrínsecos destes.

3.2.2 Interruptor SPTT II

Este arranjo utiliza dois diodos e dois interruptores controlados, logo dois circuitos de acionamento são necessários, juntamente com suas respectivas fontes de alimentação isoladas. Neste caso também é possível comandar de forma simples os dois interruptores S_{jTp} e S_{jTn} com o mesmo sinal de gatilho.

O fluxo de corrente nos semicondutores em cada etapa de operação é mostrado na Figura 44. Este esquema de modulação será referenciado como *SGrid*.

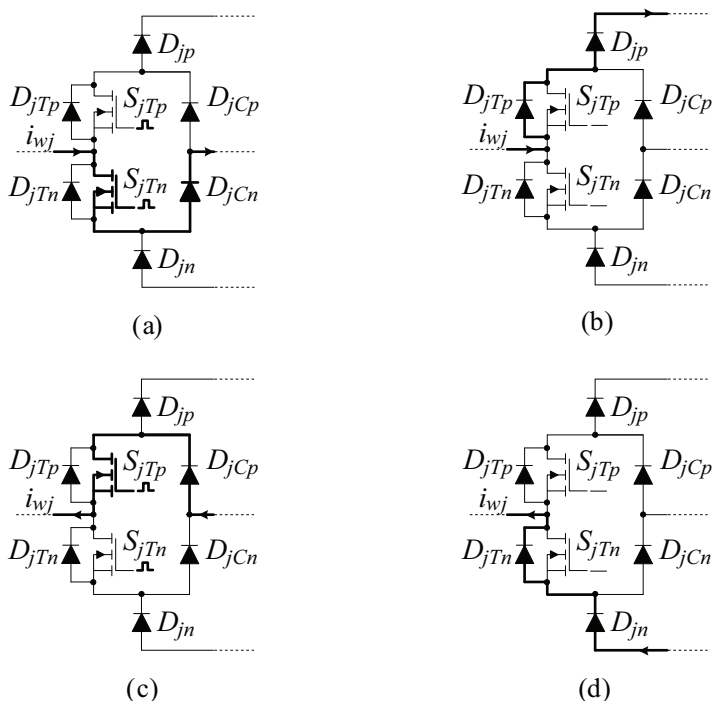


Figura 44 – Corrente através dos dispositivos do interruptor II: (a) corrente de entrada positiva e interruptores comandados; (b) corrente de entrada positiva e interruptores sem comando; (c) corrente de entrada negativa e interruptores comandados; (d) corrente de entrada negativa e interruptores sem comando.

Durante o semiciclo positivo da corrente de entrada operam os

dispositivos S_{jTn} , D_{jCn} , D_{jTp} e D_{jp} . No semiciclo negativo da corrente de entrada corrente circula através dos dispositivos S_{jTp} , D_{jCp} , D_{jTn} e D_{jn} . Neste caso observa-se que existe circulação de corrente nos diodos intrínsecos dos MOSFETs.

3.2.3 Interruptor SPTT III

Nesta realização são empregados quatro diodos e apenas um interruptor controlado. Logo, somente um circuito de acionamento é utilizado, e assim o número de fontes auxiliares de alimentação também é reduzido.

O fluxo de corrente nos dispositivos desta realização é mostrado na Figura 45.

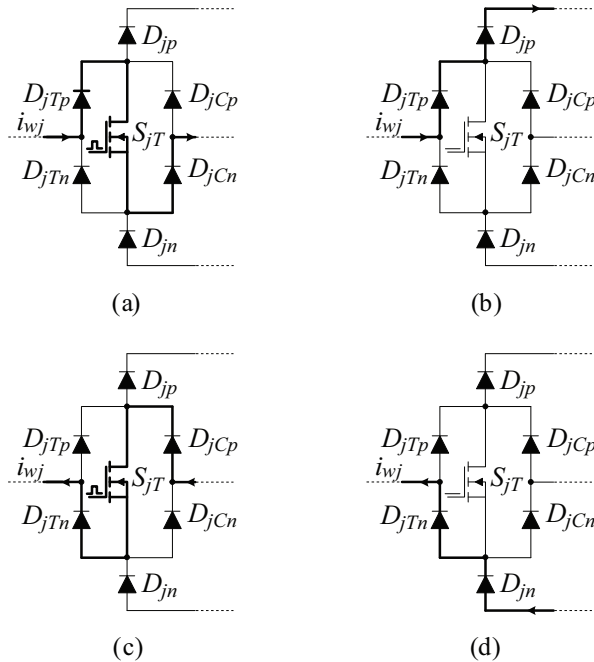


Figura 45 – Corrente através dos dispositivos do interruptor III: (a) corrente de entrada positiva e interruptor S_{jT} comandado; (b) corrente de entrada positiva e interruptor sem comando; (c) corrente de entrada negativa e interruptor S_{jT} comandado e (d) corrente de entrada negativa e interruptor sem comando.

Esta realização difere substancialmente, com relação às anteriores, em um importante aspecto: durante a etapa em que o transistor S_{jT} está comandado existem três semicondutores no percurso da corrente. Tal fato caracteriza uma grande desvantagem para este arranjo, uma vez que eleva as perdas em condução da estrutura.

3.3 ESFORÇOS ELÉTRICOS NOS SEMICONDUCTORES

Nas três realizações apresentadas os dispositivos ficam sujeitos a uma tensão reversa máxima de $V_o/2$, acrescentada das ondulações e possíveis sobretensões. Os esforços de corrente média (*avg*) e eficaz (*rms*) de cada dispositivo são apresentados nesta seção. Em todos os casos a corrente de entrada foi considerada livre de ondulações, conforme eq. (2.30), ou seja, considera-se apenas o valor médio quase instantâneo desta variável. Assim, para um dispositivo qualquer $X1$ que conduz uma corrente hipotética i durante o tempo dT_s , as correntes médias e eficazes para um período de comutação T_s são determinadas pelas equações (3.1) e (3.2), respectivamente. Seguindo o mesmo raciocínio, as correntes médias e eficazes dentro de um período de comutação para um outro dispositivo $X2$, que opera em tempo complementar $(1 - d) T_s$, são expressas respectivamente por (3.3) e (3.4).

$$\begin{cases} \langle I_{X1,avg} \rangle = \frac{1}{T_s} \int_{t_k}^{t_k+dT_s} i(t) dt \\ \langle I_{X1,avg} \rangle = d \cdot i(t) \end{cases} \quad (3.1)$$

$$\begin{cases} \langle I_{X1,rms} \rangle^2 = \frac{1}{T_s} \int_{t_k}^{t_k+dT_s} [i(t)]^2 dt \\ \langle I_{X1,rms} \rangle = \sqrt{d} \cdot i(t) \end{cases} \quad (3.2)$$

$$\begin{cases} \langle I_{X2,avg} \rangle = \frac{1}{T_s} \int_{t_k+dT_s}^{t_k+T_s} i(t) dt \\ \langle I_{X2,avg} \rangle = (1 - d) \cdot i(t) \end{cases} \quad (3.3)$$

$$\begin{cases} \langle I_{X2,rms} \rangle^2 = \frac{1}{T_s} \int_{t_k+dT_s}^{t_k+T_s} [i(t)]^2 dt \\ \langle I_{X2,rms} \rangle = \sqrt{(1 - d)} \cdot i(t) \end{cases} \quad (3.4)$$

Com base no exposto, as correntes médias e eficazes nos diodos D_{jpn} são determinadas pelas equações (3.5) e (3.6).

$$\left\{ \begin{array}{l} ID_{jpn,avg} = \frac{1}{2\pi} \int_0^{\pi} \frac{i_{in}(\theta)}{N} [1 - d(\theta)] d\theta \\ ID_{jpn,avg} = \frac{\hat{i}_{in}M}{4N} \end{array} \right. \quad (3.5)$$

$$\left\{ \begin{array}{l} ID_{jpn,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left\{ \left(\frac{i_{in}(\theta)}{N} \right)^2 [1 - d(\theta)] \right\} d\theta} \\ ID_{jpn,rms} = \frac{\hat{i}_{in}}{N} \sqrt{\frac{2M}{3\pi}} \end{array} \right. \quad (3.6)$$

As equações (3.7), (3.8), (3.9) e (3.10) definem os esforços de corrente nos dispositivos do interruptor do tipo I.

$$\left\{ \begin{array}{l} ID_{jTpn,1,avg} = \frac{1}{2\pi} \int_0^{\pi} \frac{i_{in}(\theta)}{N} d\theta \\ ID_{jTpn,1,avg} = \frac{\hat{i}_{in}}{\pi N} \end{array} \right. \quad (3.7)$$

$$\left\{ \begin{array}{l} ID_{jTpn,1,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left[\frac{i_{in}(\theta)}{N} \right]^2 d\theta} \\ ID_{jTpn,1,rms} = \frac{\hat{i}_{in}}{2N} \end{array} \right. \quad (3.8)$$

$$\left\{ \begin{array}{l} IS_{jCpn,1,avg} = \frac{1}{2\pi} \int_0^{\pi} \frac{i_{in}(\theta)}{N} [d(\theta)] d\theta \\ IS_{jCpn,1,avg} = \frac{\hat{i}_{in}}{4\pi N} (4 - M\pi) \end{array} \right. \quad (3.9)$$

$$\left\{ \begin{array}{l} IS_{jCpn,1,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left\{ \left[\frac{i_{in}(\theta)}{N} \right]^2 d(\theta) \right\} d\theta} \\ IS_{jCpn,1,rms} = \frac{\hat{i}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \end{array} \right. \quad (3.10)$$

As correntes médias e eficazes nos dispositivos do interruptor do tipo II são obtidas através das equações (3.11), (3.12), (3.13), (3.14) (3.15) e (3.16).

$$\begin{cases} ID_{jTpn,2,avg} = \frac{1}{2\pi} \int_0^{\pi} \frac{i_{in}(\theta)}{N} [1 - d(\theta)] d\theta \\ ID_{jTpn,2,avg} = \frac{\hat{i}_{in}M}{4N} \end{cases} \quad (3.11)$$

$$\begin{cases} ID_{jTpn,2,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left\{ \left[\frac{i_{in}(\theta)}{N} \right]^2 [1 - d(\theta)] \right\} d\theta} \\ ID_{jTpn,2,rms} = \frac{\hat{i}_{in}}{N} \sqrt{\frac{2M}{3\pi}} \end{cases} \quad (3.12)$$

$$\begin{cases} ID_{jCpn,2,avg} = \frac{1}{2\pi} \int_0^{\pi} \left[\frac{i_{in}(\theta)}{N} d(\theta) \right] d\theta \\ ID_{jCpn,2,avg} = \frac{\hat{i}_{in}}{4\pi N} (4 - M\pi) \end{cases} \quad (3.13)$$

$$\begin{cases} ID_{jCpn,2,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left\{ \left[\frac{i_{in}(\theta)}{N} \right]^2 d(\theta) \right\} d\theta} \\ ID_{jCpn,2,rms} = \frac{\hat{i}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \end{cases} \quad (3.14)$$

$$\begin{cases} IS_{jTpn,2,avg} = \frac{1}{2\pi} \int_0^{\pi} \left[\frac{i_{in}(\theta)}{N} d(\theta) \right] d\theta \\ IS_{jTpn,2,avg} = \frac{\hat{i}_{in}}{4\pi N} (4 - M\pi) \end{cases} \quad (3.15)$$

$$\begin{cases} IS_{jTpn,2,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left\{ \left[\frac{i_{in}(\theta)}{N} \right]^2 d(\theta) \right\} d\theta} \\ IS_{jTpn,2,rms} = \frac{\hat{i}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \end{cases} \quad (3.16)$$

Nos dispositivos do interruptor III, os esforços de corrente são determinados pelas equações (3.17), (3.18), (3.19), (3.20), (3.21) e (3.22).

$$\begin{cases} ID_{jTpn,3,avg} = \frac{1}{2\pi} \int_0^{\pi} \frac{i_{in}(\theta)}{N} d\theta \\ ID_{jTpn,3,avg} = \frac{\hat{I}_{in}}{\pi N} \end{cases} \quad (3.17)$$

$$\begin{cases} ID_{jTpn,3,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left[\frac{i_{in}(\theta)}{N} \right]^2 d\theta} \\ ID_{jTpn,3,rms} = \frac{\hat{I}_{in}}{2N} \end{cases} \quad (3.18)$$

$$\begin{cases} ID_{jCpn,3,avg} = \frac{1}{2\pi} \int_0^{\pi} \left[\frac{i_{in}(\theta)}{N} d(\theta) \right] d\theta \\ ID_{jCpn,3,avg} = \frac{\hat{I}_{in}}{4\pi N} (4 - M\pi) \end{cases} \quad (3.19)$$

$$\begin{cases} ID_{jCpn,3,rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left\{ \left[\frac{i_{in}(\theta)}{N} \right]^2 d(\theta) \right\} d\theta} \\ ID_{jCpn,3,rms} = \frac{\hat{I}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \end{cases} \quad (3.20)$$

$$\begin{cases} IS_{jT,3,avg} = \frac{1}{\pi} \int_0^{\pi} \left[\frac{i_{in}(\theta)}{N} d(\theta) \right] d\theta \\ IS_{jT,3,avg} = \frac{\hat{I}_{in}}{2\pi N} (4 - M\pi) \end{cases} \quad (3.21)$$

$$\begin{cases} IS_{jT,3,rms} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \left\{ \left[\frac{i_{in}(\theta)}{N} \right]^2 d(\theta) \right\} d\theta} \\ IS_{jT,3,rms} = \frac{\hat{I}_{in}}{N} \sqrt{\frac{1}{2} - \frac{4M}{3\pi}} \end{cases} \quad (3.22)$$

As correntes médias e eficazes nos dispositivos são resumidas na Tabela 2, como função da corrente de pico de entrada \hat{I}_{in} , do índice de modulação M e do número de pernas N do conversor.

Os esforços de corrente da Tabela 2 são apresentados de forma gráfica nas Figuras 46, 47, 48 e 49, como função do índice de modulação M para $N = 2, 3, 4$.

Observa-se que as correntes nos diodos D_{jTpn} independem do índice de modulação nas realizações I e III, uma vez que operam em baixa

Tabela 2 – Esforços de corrente nos semicondutores das realizações I, II e III. $j = 1, 2$ e $y = p, n$.

| <i>Realização</i> | <i>Dispositivo</i> | <i>Corrente Média</i> | <i>Corrente eficaz</i> |
|-------------------|--------------------|--|---|
| I, II, III | D_{jy} | $\frac{\hat{I}_{in}M}{4N}$ | $\frac{\hat{I}_{in}}{N} \sqrt{\frac{2M}{3\pi}}$ |
| I | D_jT_y | $\frac{\hat{I}_{in}}{\pi N}$ | $\frac{\hat{I}_{in}}{2N}$ |
| I | S_jT_y | $\frac{\hat{I}_{in}}{4\pi N} (4 - M\pi)$ | $\frac{\hat{I}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}}$ |
| II | D_jC_y | $\frac{\hat{I}_{in}}{4N\pi} (4 - M\pi)$ | $\frac{\hat{I}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}}$ |
| II | D_jT_y | $\frac{\hat{I}_{in}M}{4N}$ | $\frac{\hat{I}_{in}}{N} \sqrt{\frac{2M}{3\pi}}$ |
| II | S_jT_y | $\frac{\hat{I}_{in}}{4N\pi} (4 - M\pi)$ | $\frac{\hat{I}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}}$ |
| III | D_jT_y | $\frac{\hat{I}_{in}}{N\pi}$ | $\frac{\hat{I}_{in}}{2N}$ |
| III | D_jC_y | $\frac{\hat{I}_{in}}{4N\pi} (4 - M\pi)$ | $\frac{\hat{I}_{in}}{N} \sqrt{\frac{1}{4} - \frac{2M}{3\pi}}$ |
| III | S_jT | $\frac{\hat{I}_{in}}{2\pi N} (4 - M\pi)$ | $\frac{\hat{I}_{in}}{N} \sqrt{\frac{1}{2} - \frac{4M}{3\pi}}$ |

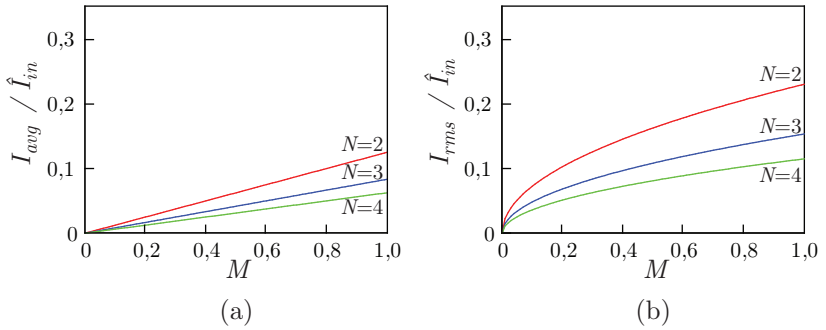


Figura 46 – Correntes normalizadas nos diodos D_{jtp} : (a) média; (b) eficaz.

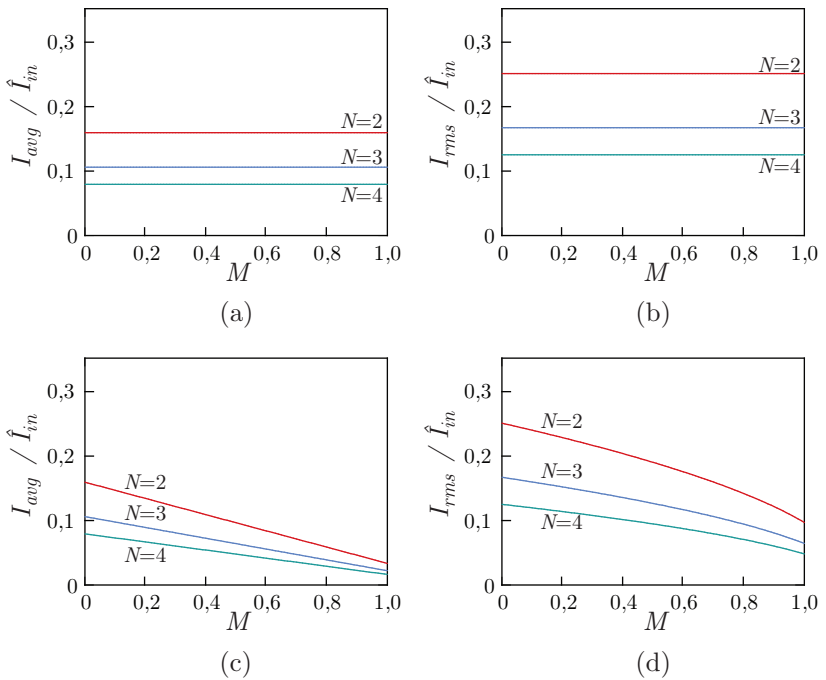


Figura 47 – Correntes normalizadas médias e eficazes, respectivamente, nos dispositivos do interruptor I: (a) e (b) em D_{jTpn} ; (c) e (d) em S_{jTpn} .

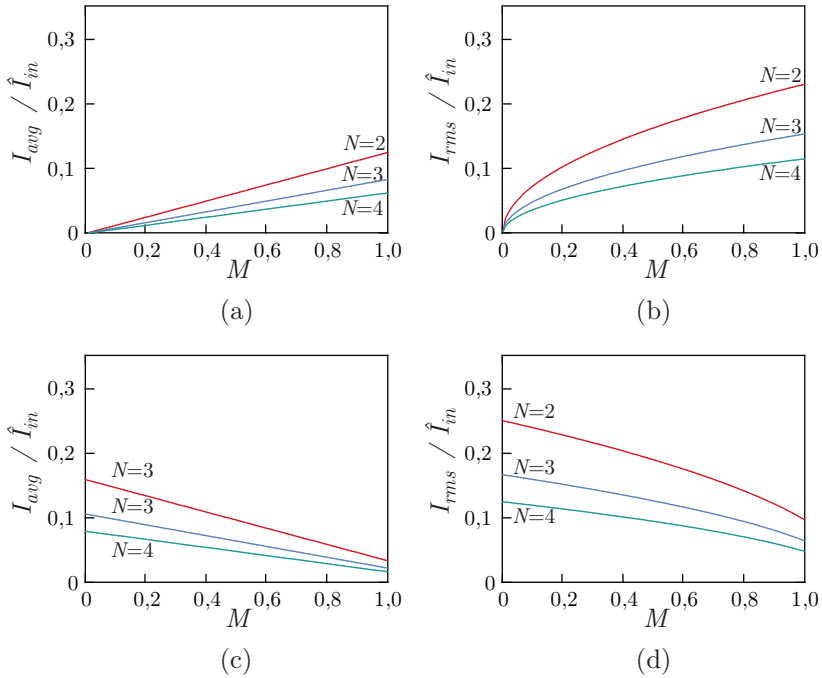


Figura 48 – Correntes normalizadas médias e eficazes, respectivamente, nos dispositivos do interruptor II: (a) e (b) em D_{jTpn} ; (c) e (d) em S_{jTpn} e D_{jCpn} .

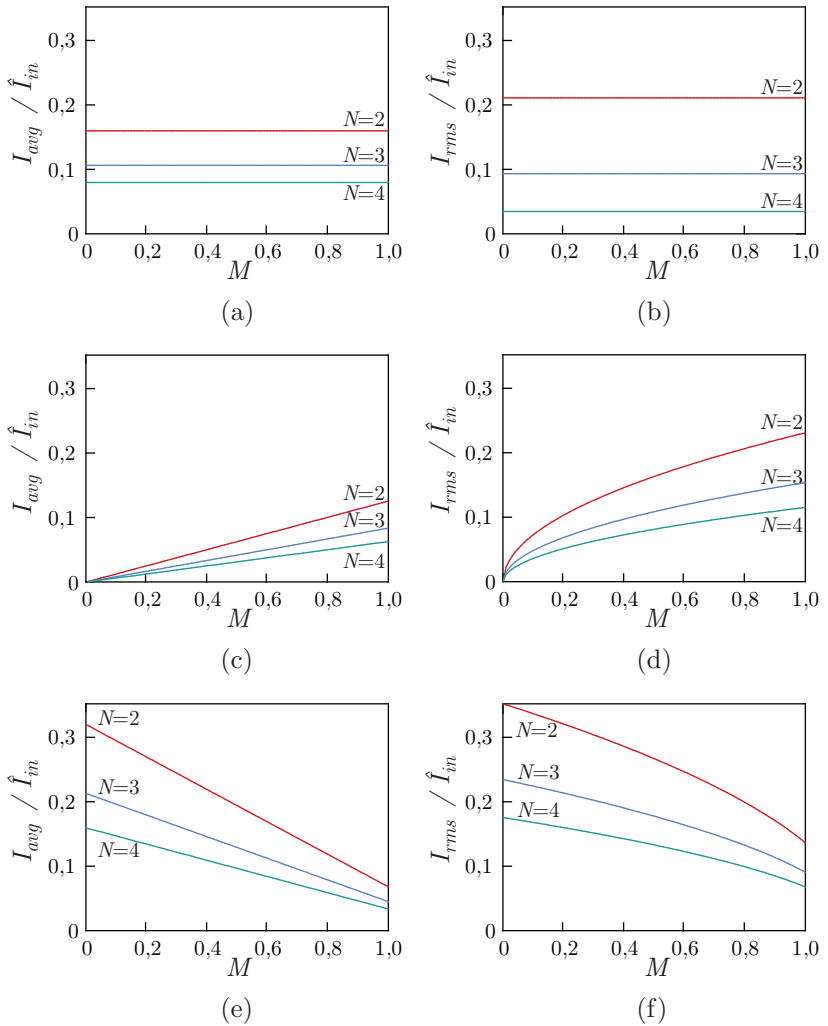


Figura 49 – Correntes normalizadas médias e eficazes, respectivamente, nos dispositivos do interruptor III: (a) e (b) em D_{jTpn} ; (c) e (d) em D_{jCpn} ; (e) e (f) em S_{jT} .

frequência. Verifica-se também que é nítido o aumento dos esforços nos semicondutores controlados com o incremento do índice de modulação, ao mesmo tempo que os esforços são reduzidos nos interruptores que operam em tempo complementar.

3.4 IMPLEMENTAÇÕES E ESQUEMAS DE MODULAÇÃO ALTERNATIVOS

As três realizações apresentadas anteriormente apresentam características próprias em termos de número de componentes, esforços de corrente e necessidade de *drivers*. Como um dos objetivos deste trabalho é a obtenção de elevado rendimento, o interruptor do tipo III será desconsiderado nas análises subsequentes, uma vez que apresenta maiores perdas em condução que os demais.

Com o intuito de maximizar ainda mais o rendimento do conversor, novas realizações com esquemas de modulação diferenciados serão apresentadas nesta seção, com vistas à redução das perdas em condução dos semicondutores. Para tal, considera-se o arranjo de semicondutores mostrado na Figura 50(b). Esta estrutura base, composta por quatro MOSFETs com sinais de comando independentes, será utilizada para os esquemas de modulação mostrados a seguir. Cabe observar que as perdas por comutação não são, a princípio, alteradas pelas técnicas empregadas.

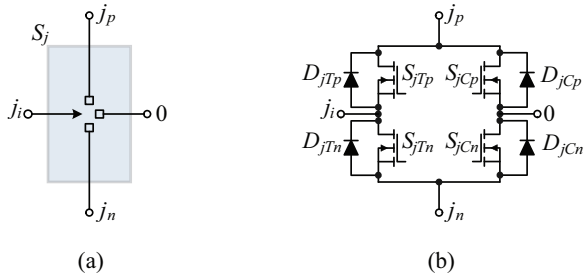


Figura 50 – Implementações alternativas para o interruptor SPTT:(a) interruptor genérico; (b) estrutura base para as modulações alternativas.

A Figura 51 ilustra os sinais de comando para os esquemas de modulação apresentados (*SCap* e *SGrid*), bem como para os que serão introduzidos a seguir (*SSync* e *SPar*). Em todos os casos considera-se

o interruptor SPTT mostrado na Figura 50(b).

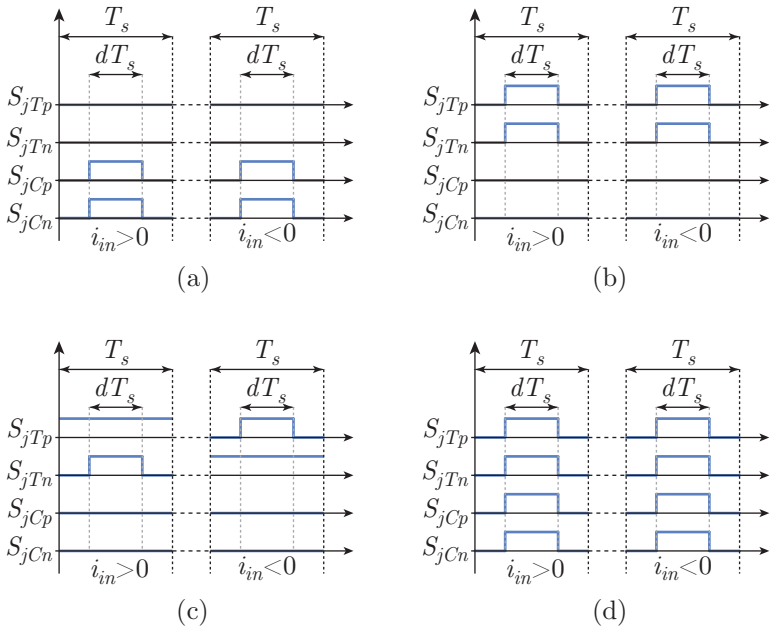


Figura 51 – Sinais de comando para os diferentes esquemas de modulação: (a) *SCap*; (b) *SGrid*; (c) *SSync* e (d) *SPar*.

3.4.1 Operação com Comando Síncrono (*SSync*)

Este esquema de modulação faz com que os semicondutores de S_j operem de forma análoga à estratégia de retificação síncrona, comumente empregada em conversores CC-CC de alto rendimento. Os diodos são substituídos por MOSFETs, reduzindo a queda de tensão sobre o dispositivo até determinados níveis de corrente. Na presente estratégia, os MOSFETs S_{jC_y} ($y = p, n$) não recebem comando. Durante o semiciclo positivo da corrente de entrada, os MOSFETs S_{jT_p} são continuamente comandados, enquanto que S_{jT_n} recebem os sinais de comando PWM. Para o semiciclo negativo, S_{jT_n} são continuamente comandados, ao passo que os MOSFETs S_{jT_p} recebem os sinais de comando.

3.4.2 Operação Paralela (*SPar*)

Nesta estratégia, todos os semicondutores de uma mesma perna recebem sinais de comando idênticos. Assim, quando os interruptores estão comandados, a corrente tende a ser dividida equitativamente em dois ramos para o ponto 0. Como os dispositivos empregados são MOSFETs, a resistência equivalente em condução é dividida, logo as perdas em condução são reduzidas.

3.5 ANÁLISE DAS PERDAS NOS SEMICONDUCTORES

O conhecimento preciso das perdas nos semicondutores é de fundamental importância na etapa de projeto, pois influencia diretamente o rendimento, o cálculo dos dissipadores e conseqüentemente a densidade de potência do equipamento. No caso do presente estudo, o conhecimento prévio das perdas nos semicondutores possibilita a avaliação e escolha da melhor realização e estratégia de modulação.

As metodologias para o cálculo das perdas de comutação nos semicondutores normalmente empregam aproximações geométricas, para a avaliação da energia envolvida na comutações. Por outro lado, é comum a utilização dos dados de catálogo para a determinação das perdas em condução. Estes procedimentos são, em geral, precisos quando as características dos dispositivos são lineares nas proximidades do ponto de operação do conversor. Entretanto, essa consideração perde sua validade no caso de conversores PFC, por exemplo, onde a corrente processada pelos semicondutores varia de zero à valores finitos. A temperatura dos semicondutores e o *layout* são outros fatores que têm influência direta sobre as perdas do conversor, logo não podem ser negligenciados.

Com o intuito de se obter resultados mais precisos, a metodologia proposta em (DROFENIK; KOLAR, 2005) será empregada aqui para a estimação das perdas no conversor. Para ilustrar o método, considere-se um conversor de N pernas formadas pelo interruptor do tipo I da Figura 42(b).

3.5.1 Perdas em Condução

As perdas em condução podem ser obtidas experimentalmente ou diretamente dos gráficos disponibilizados nos catálogos dos compo-

mentes. Equações de primeira ou segunda ordem são empregadas para obter a tensão em condução como função da temperatura e corrente através do dispositivo. Assim, a tensão v_{ds} sobre os MOSFETs e a tensão v_{ak} sobre os diodos são dadas respectivamente por:

$$v_{ds}(i) = V_{S,0} + r_{S,1} i, \quad (3.23)$$

$$v_{ak}(i) = V_{D,0} + r_{D,1} i \quad (3.24)$$

As perdas em condução nos MOSFETs S_{jCy} , diodos D_{jTy} e diodos D_{jy} ($y = p, n$) são calculadas respectivamente conforme as equações (3.25), (3.26) e (3.27).

$$P_{S_{jCy},con} = \frac{1}{2\pi} \int_0^\pi \frac{i_{in}(\theta)}{N} \cdot d(\theta) \cdot v_{ds} \left[\frac{i_{in}(\theta)}{N} \right] d\theta, \quad (3.25)$$

$$P_{D_{jTy},con} = \frac{1}{2\pi} \int_0^\pi \frac{i_{in}(\theta)}{N} \cdot v_{ak} \left[\frac{i_{in}(\theta)}{N} \right] d\theta, \quad (3.26)$$

$$P_{D_{jy},con} = \frac{1}{2\pi} \int_0^\pi \frac{i_{in}(\theta)}{N} \cdot [1 - d(\theta)] \cdot v_{ak} \left[\frac{i_{in}(\theta)}{N} \right] d\theta, \quad (3.27)$$

As perdas totais por condução na estrutura são dada por:

$$P_{con} = 2N P_{S_{jCy},con} + 2N P_{D_{jTy},con} + 2N P_{D_{jy},con}. \quad (3.28)$$

3.5.2 Perdas por Comutação

O método é fundamentado na medição da energia envolvida nas comutações, diretamente dos semicondutores em um *layout* próximo ao do protótipo final e à temperatura nominal de operação (DROFENIK; KOLAR, 2005; CALLEGARO et al., 2011). Para obter as equações de perdas no interruptor do tipo I, é suficiente analisar somente as comutações entre S_{jCp} e D_{jp} ou S_{jCn} e D_{jn} , uma vez que os diodos D_{jTy} operam em baixa frequência. Assim, o circuito elétrico da Figura 52 pode ser utilizado nos testes em laboratório para avaliação da energia perdida nas comutações.

Realiza-se o teste com a tensão nominal de bloqueio do circuito

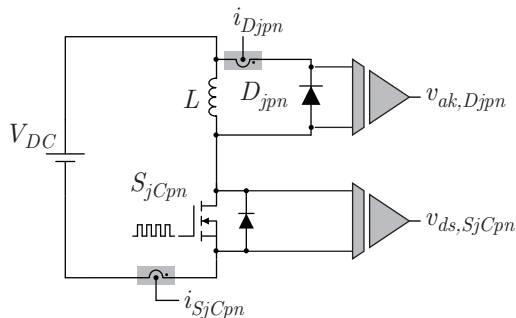


Figura 52 – Circuito para avaliação das perdas por comutação.

$(V_o/2)$, para alguns valores de corrente dentro da faixa de operação dos semicondutores sob teste. Os resultados obtidos da energia envolvida em cada comutação (entrada em condução, bloqueio e recuperação reversa) são processados, produzindo aproximações de segunda ordem que relacionam a corrente instantânea com a energia envolvida nas comutações. Assim, para uma tensão de saída constante, a função da energia de comutação é dada por:

$$w_{sw}(i_{in}) = K_0 + K_1 i_{in} + K_2 i_{in}^2 \quad (3.29)$$

onde K_0 , K_1 e K_2 são os coeficientes obtidos pela regressão de mínimos quadrados. As perdas totais por comutação são dadas pela eq. (3.30).

$$P_{sw} = \frac{2Nf_s}{\pi} \int_0^\pi w_{sw}(\theta) d\theta = 2Nf_s \left(\frac{K_2 \hat{I}_{in}^2}{2} + \frac{2K_1 \hat{I}_{in}}{\pi} + K_0 \right) \quad (3.30)$$

3.5.3 Verificação Teórica do Rendimento do Conversor

Com base na metodologia introduzida, apresenta-se agora um exemplo de análise de perdas e rendimento de um conversor de 2 kW com $N = 2, 3, 4$. Como o conversor pode ser projetado e otimizado com base em diversos critérios, duas situações básicas serão analisadas. Na primeira, a frequência de comutação nos interruptores é mantida constante, independentemente de N . Na segunda situação, mantém-se a frequência aparente na entrada do conversor constante, logo a frequência de comutação é reduzida proporcionalmente ao aumento de

N .

Para a realização do conversor considerou-se a implementação do interruptor I (esquema de modulação *SCap*), com os dispositivos semicondutores mostrados na Tabela 3.

Tabela 3 – Dispositivos empregados na análise teórica de perdas do conversor.

| <i>Dispositivo</i> | <i>Modelo</i> |
|-------------------------|---|
| S_{jTpn} e S_{jCpn} | MOSFET CoolMOS SPP20N60C3 Infineon ($V_{DS} = 650$ V, $I_D = 20,7$ A) |
| D_{jpn} | Diodo Schottky SiC SDT08S60 Infineon $V_{RRM} = 600$ V, $I_F = 8$ A |

As características de saída dos dispositivos foram obtidas diretamente dos respectivos catálogo (INFINEON, 2004)(INFINEON, 2009). Assim, as equações (3.31), (3.32) e (3.33) foram geradas para o MOSFET, diodo do MOSFET e diodo de SiC, respectivamente, sendo igualmente apresentadas de forma gráfica na Figura 53.

$$v_{ds,SPP20N60}(i) = 0,788 + 0,167i + 0,00982i^2 \quad (3.31)$$

$$v_{ak,SPP20N60}(i) = 0,5306 + 0,0157i \quad (3.32)$$

$$v_{ak,SDT08S60}(i) = 0,866 + 0,0854i \quad (3.33)$$

As perdas em condução de cada dispositivo são determinadas substituindo, respectivamente, as equações (3.31), (3.32) e (3.33) em (3.25), (3.26) e (3.27). A Figura 54 apresenta as perdas do conversor operando com tensão de alimentação de 110 V e 220 V, em função da potência de saída.

Os dados de energia de comutação dos dispositivos foram obtidos da referência (FUCHS; MEILI, 2005), onde os ensaios foram realizados com tensão de bloqueio de 410 V, à uma temperatura de junção de 100°C. A energia envolvida na comutação para os referidos semicondutores é descrita pela eq. (3.34), também mostrada graficamente na Figura 55.

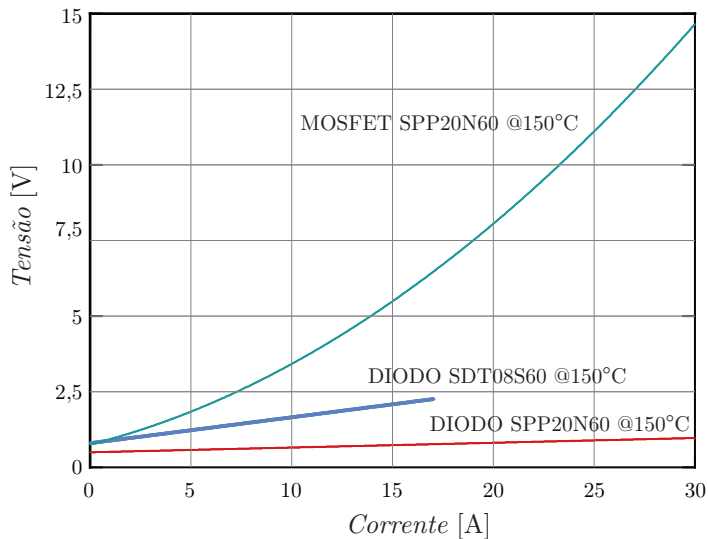


Figura 53 – Características de saída dos semicondutores SPP20N60 e SDT08S60.

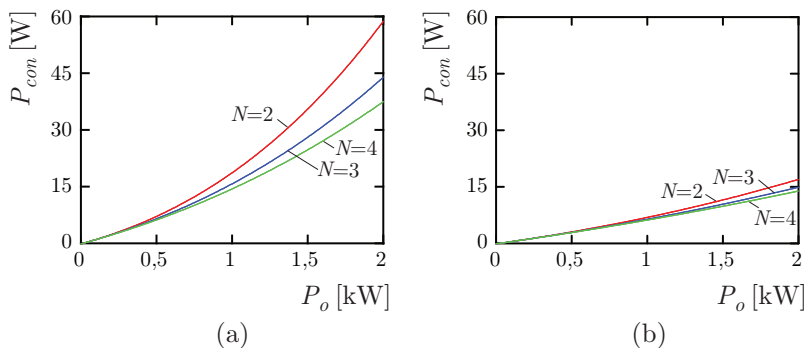


Figura 54 – Perdas em condução do conversor com $N = 2, 3, 4$ em função da potência de saída para: (a) tensão de alimentação de 110 V ($M = 0,41$); (b) tensão de alimentação de 220 V ($M = 0,82$).

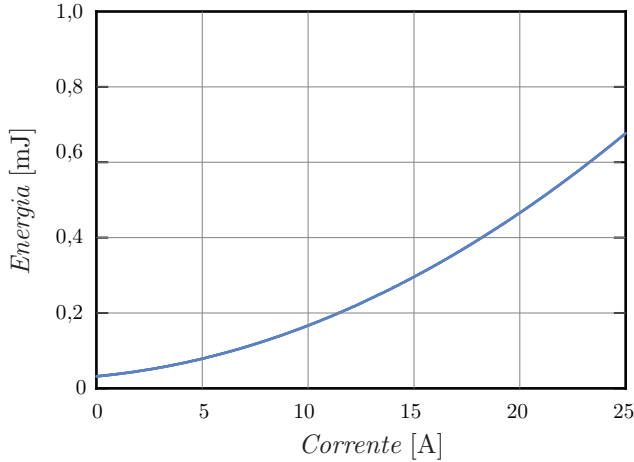


Figura 55 – Energia de comutação dos dispositivos SPP20N60 e SDT08S60, conforme eq. (3.34).

$$w_{sw}(i) = \frac{0,2311i^2 + 0,9638i + 7,5073}{260000} \quad (3.34)$$

3.5.3.1 Análise de Rendimento e Perdas com Frequência de Comutação Constante

Para uma frequência de comutação fixa, no presente exemplo $f_s = 50$ kHz, o aumento de N multiplica a frequência aparente (f_a) na entrada do conversor, ou seja ($f_a = N \cdot f_s$). Logo, é possível reduzir o tamanho dos elementos magnéticos e filtros, aumentando a densidade de potência do conversor. As perdas por comutação neste caso são dadas por:

$$P_{sw, fsc} = \frac{2Nf_s}{\pi} \int_0^{\pi} w_{sw} \left[\frac{i_{in}(\theta)}{N} \right] d\theta \quad (3.35)$$

As perdas por comutação para este caso são ilustradas na Figura 56 para $N = 2, 3, 4$ com $M = 0,41$ e $M = 0,82$.

O rendimento do conversor pode ser aproximado segundo a eq. (3.36):

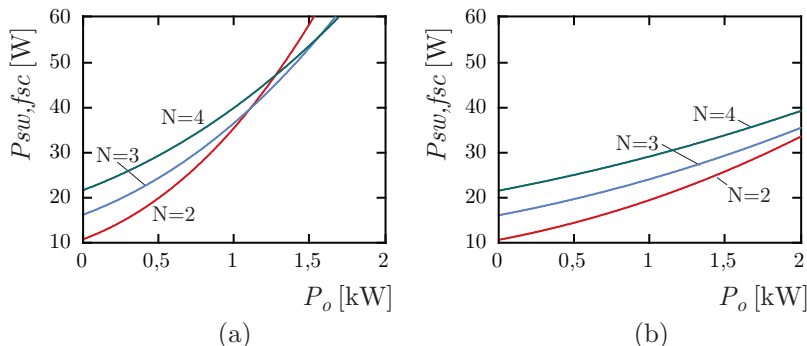


Figura 56 – Perdas por comutação do conversor com $N = 2, 3, 4$, operando com a mesma frequência de comutação $f_s = 50\text{kHz}$:(a) $M = 0,41$; (b) $M = 0,82$.

$$\eta = \frac{P_o}{P_o + P_{con} + P_{sw, f_{sc}}} 100\% \quad (3.36)$$

A Figura 57 ilustra o rendimento teórico do conversor com $N = 2, 3, 4$, $f_a = N \cdot f_s$ para uma tensão de alimentação de 220 V ($M = 0,82$) e 110 V ($M = 0,41$).

Com alimentação de 110 V, verifica-se que para baixas cargas o conversor com $N = 2$ apresenta melhor rendimento, entretanto para média carga e carga nominal os conversores com $N = 3$ e $N = 4$, respectivamente, foram mais eficientes. No caso da alimentação em 220 V, o rendimento do conversor foi inversamente proporcional à N , com predominância das perdas por comutação.

3.5.3.2 Análise de Rendimento e Perdas com Frequência Aparente Constante

Neste caso, a frequência de comutação do conversor é alterada de forma a manter a frequência de entrada constante, parametrizada com respeito a um conversor com $N = 2$. Assim, tem-se $f_s = 2 \cdot 50\text{kHz}/N$, com perdas de comutação expressas por:

$$P_{sw, fac} = \frac{4f_s}{\pi} \int_0^{\pi} w_{sw} \left[\frac{i_{in}(\theta)}{N} \right] d\theta \quad (3.37)$$

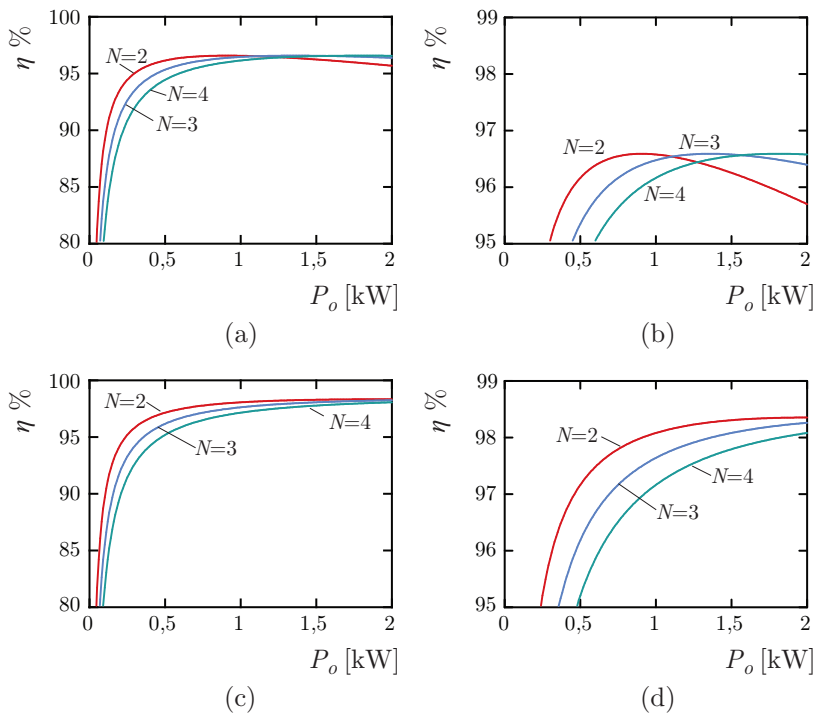


Figura 57 – Rendimento do conversor com $N = 2, 3, 4$, operando com a mesma frequência de comutação $f_s = 50$ kHz: (a) para $M = 0,41$; (b) detalhe para $M = 0,41$; (c) para $M = 0,82$; (d) detalhe para $M = 0,82$.

A Figura 58 ilustra as perdas por comutação de conversores operando com frequência aparente constante, quando $M = 0,41$ e $M = 0,82$, para $N = 2, 3, 4$.

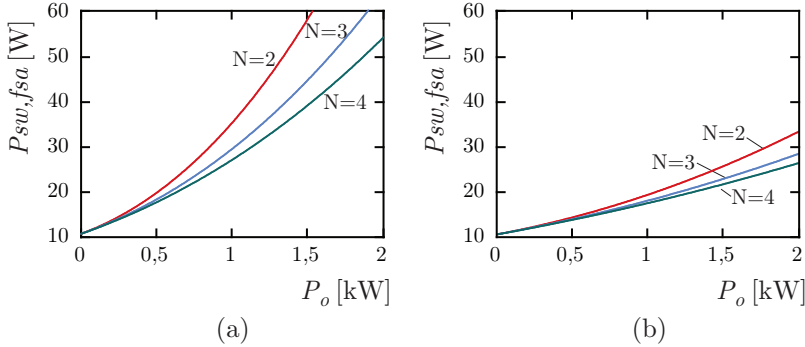


Figura 58 – Perdas por comutação do conversor com $N = 2, 3, 4$, operando com frequência de comutação $f_s = 2 \cdot 50\text{kHz}/N$: (a) $M = 0,41$; (b) $M = 0,82$.

A eq. (3.38) define o rendimento aproximado do conversor:

$$\eta = \frac{P_o}{P_o + P_{con} + P_{sw,fsa}} 100\% \quad (3.38)$$

Os rendimentos teóricos do conversor com $N = 2, 3, 4$, para tensão de alimentação de 220 V ($M = 0,82$) e 110 V ($M = 0,41$), são apresentados na Figura 59. O conversor apresenta elevado rendimento em quase toda faixa de operação, sendo que em ambos os índices de modulação o rendimento foi proporcional a N .

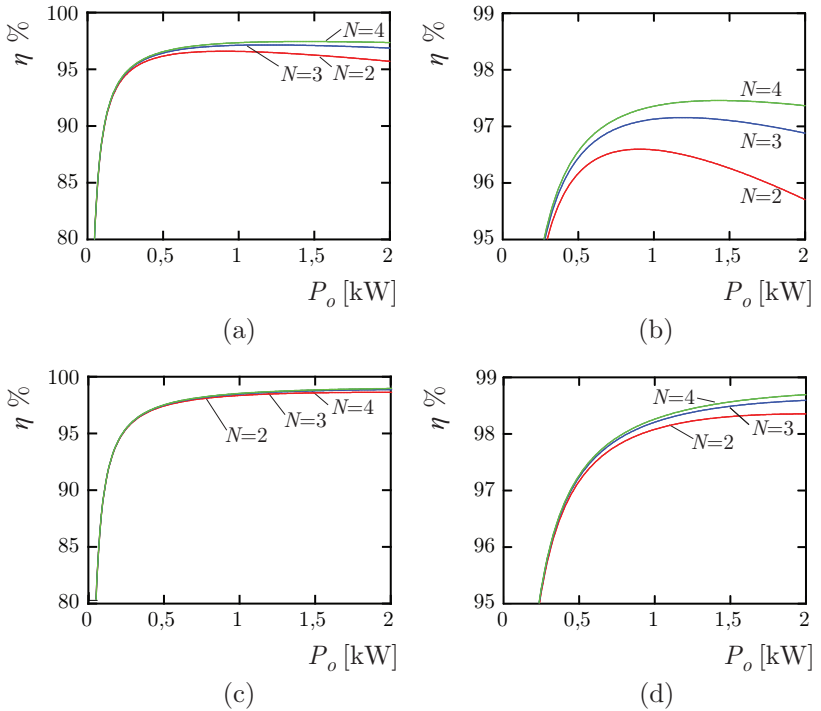


Figura 59 – Rendimento do conversor com $N = 2, 3, 4$ operando com frequência de comutação $f_s = 2 \cdot 50\text{kHz}/N$; (a) rendimento para $M = 0,41$; (b) detalhe do rendimento para $M = 0,41$; (c) rendimento para $M = 0,82$; (d) detalhe do rendimento para $M = 0,82$.

3.6 IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS

Um protótipo de 1,5 kW foi construído em laboratório para a validação prática dos estudos apresentados. O conversor foi implementado com duas pernas de semicondutores, sendo que para a realização dos interruptores SPTT optou-se por empregar apenas MOSFETs, o que possibilitou maior liberdade e versatilidade nos testes de diferentes técnicas de modulação e análise de perdas da estrutura. Todas as quatro técnicas de modulação anteriormente apresentadas (*SCap*, *SGrid*, *SPar* e *SSync*) foram testadas e avaliadas, cujos resultados são mostrados ao fim desta seção. As formas de onda apresentadas a seguir foram obtidas com a técnica *SCap*.

A Figura 61 exibe uma fotografia do protótipo implementado, com as principais especificações e componentes resumidos nas Tabelas 4 e 5, respectivamente. O diagrama esquemático básico do sistema de potência é apresentado na Figura 60, onde verifica-se que cada interruptor possui seu próprio circuito de gatilho.

O controle e a modulação do conversor foram realizados através do controlador digital de sinal (DSC) de 32-bit TMS320F2812 (*Texas Instruments*). O conversor foi controlado através da técnica convencional de controle da corrente média instantânea, onde a referência para a corrente é obtida diretamente da tensão medida da rede elétrica. No DSC dois contadores/temporizadores de 16-bit são empregados como portadoras simétricas (formas de onda triangulares) na frequência de comutação $f_s = 50$ kHz. As portadoras estão em oposição de fase e dois eventos de interrupção são gerados por período de comutação. Assim a rotina de processamento (ISR) é executada a 100 kHz, minimizando os atrasos inerentes ao processamento e moduladores digitais, os quais apresentam efeitos indesejáveis no controle da estrutura.

Tabela 4 – Especificações do protótipo monofásico construído.

| <i>Parâmetro</i> | <i>Valor</i> |
|-------------------------|--|
| Tensão de entrada | $V_{g,rms} = 220 \text{ V} \pm 15\% / 60 \text{ Hz}$ |
| Tensão de saída | $V_o/2 = 380 \text{ V}$ |
| Potência de saída | $P_o = 1,5 \text{ kW}$ |
| Frequência de comutação | $f_s \cong 50 \text{ kHz}$ |

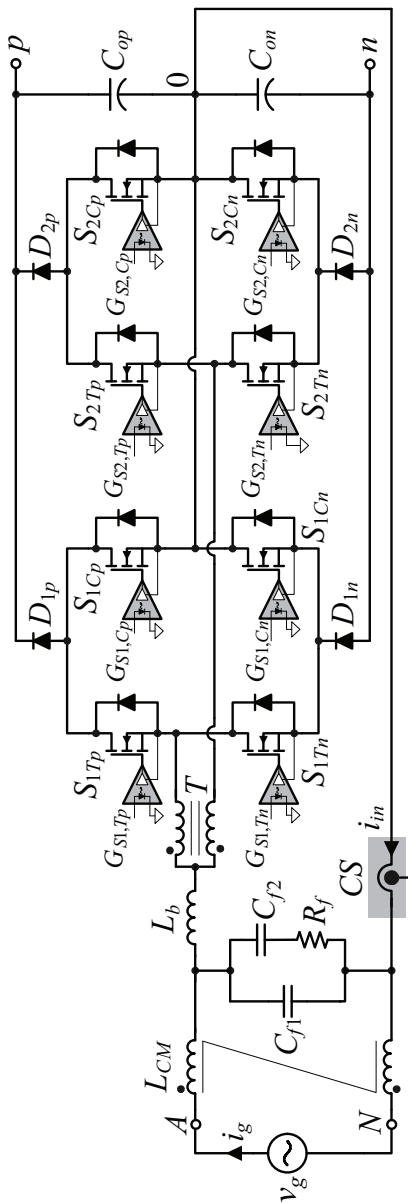


Figura 60 – Diagrama esquemático básico do protótipo implementado.

Tabela 5 – Descrição dos principais componentes utilizados no protótipo.

| <i>Componente</i> | <i>Valor / Especificação</i> |
|----------------------------------|---|
| Indutor <i>boost</i> | $L_b \cong 65 \mu\text{H} @ 100 \text{ kHz}$ Magnetics XFlux 78071A7 31 espiras 21 AWG |
| Transformador de multi-interfase | $T = 2 \times$ Ferroxcube ELPI38 10 espiras 4×21 AWG Air gap $\cong 0,7 \text{ mm}$ |
| Capacitores de saída | $C_{op} = C_{on} \cong 2 \times 470 \mu\text{F}$ 450 V eletrolíticos |
| MOSFETs | SPP20N60S5, $V_{DS} = 600 \text{ V}$, $R_{DS(on)} = 0,19 \Omega$ $I_D = 20,7 \text{ A} @ 25^\circ\text{C}$ |
| Diodos | C2D05120 (SiC) $V_{RRM} = 1200\text{V}$ $I_F = 5 \text{ A} @ 160^\circ\text{C}$ |
| Gate Drivers | Fairchild FOD 3180 |
| Sensor de corrente | LEM LTSP 25-NP |
| Controlador digital de sinais | TI TMS320F2812 |

As formas de onda da tensão (v_g) e corrente (i_g) da rede elétrica, juntamente com as tensões de saída total (V_o) e parciais (V_{op} e V_{on}) são ilustradas na Figura 62. Verifica-se que o conversor opera com elevado fator de potência bem como as tensões de saída encontram-se reguladas e equilibradas.

A tensão e corrente sobre o indutor *boost*, a tensão de entrada v_{in} e a tensão da rede de alimentação são ilustradas na Figura 63. Observa-se a grande semelhança dos resultados obtidos com aqueles apresentados nas simulações do capítulo anterior.

Na Figura 64 são apresentadas as formas de onda da corrente no indutor *boost* i_{in} , tensão de entrada v_{in} , tensão sobre o MOSFET v_{S1p} para duas diferentes situações. Nas Figuras 64(a) e 64(c) o conversor opera com índice de modulação $M = 0,82$, apresentando cinco níveis na tensão de entrada. Por outro lado, nas Figuras 64(b) e 64(d) o conversor é alimentado com $V_{g,rms} = 110 \text{ V}$ ($M = 0,41$), e assim apresenta apenas três níveis na tensão de entrada. Observa-se que em ambos os casos a tensão sobre o MOSFET foi, como esperado, igual a $V_o/2$.

As correntes através dos enrolamentos W_1 e W_2 são mostradas

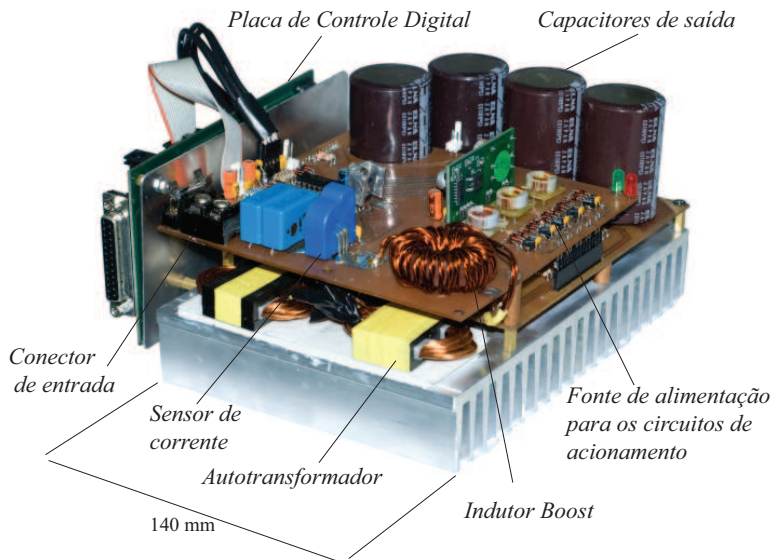


Figura 61 – Fotografia do protótipo monofásico de 1,5 kW.

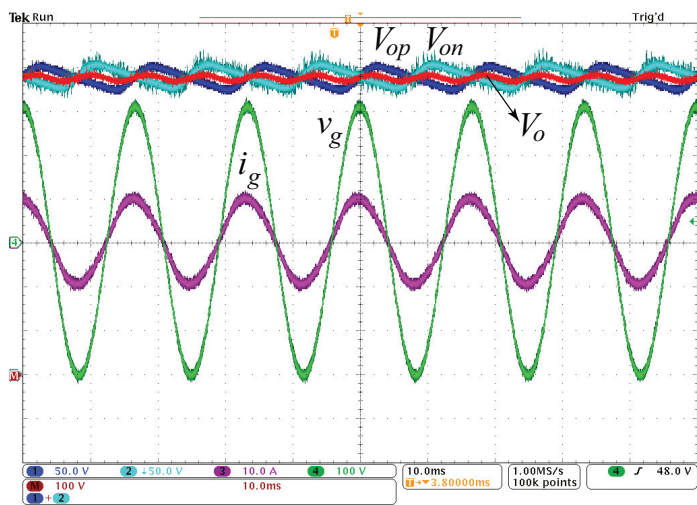


Figura 62 – Formas de onda obtidas experimentalmente da tensão da rede elétrica v_g (100 V/div), corrente drenada da fonte i_g (10 A/div), tensão total de saída V_o (100 V/div) e tensões parciais de saída V_{op} (50 V/div) and V_{on} (50 V/div).

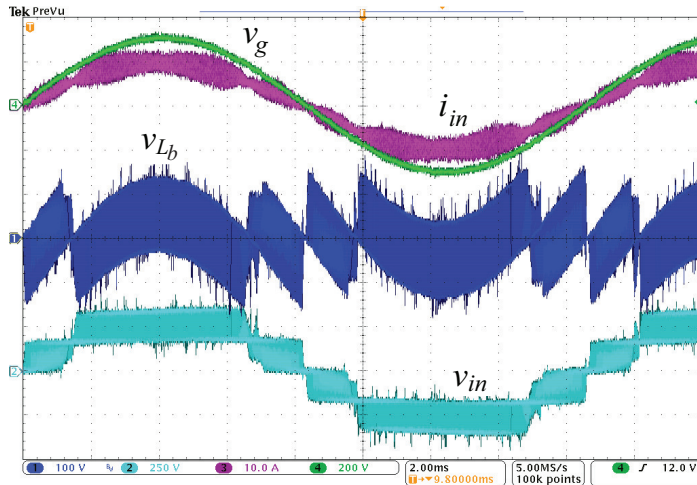


Figura 63 – Formas de onda experimentais da tensão da rede elétrica v_g (100 V/div), corrente de entrada i_{in} (10 A/div), tensão sobre o indutor boost v_{Lb} (100 V/div) e tensão de entrada v_{in} (250 V/div).

na Figura 65(a). O detalhe para alguns períodos de comutação, mostrado na Figura 65(a), evidencia a divisão equitativa das correntes nos enrolamentos do transformador de multi-interfase.

Na Figura 66(a) são apresentadas a tensão da rede v_g e a tensão v_{W1} sobre o enrolamento do transformador de multi-interfase. A Figura 66(b) exhibe o detalhe da tensão sobre o enrolamento para quatro períodos de comutação, comprovando a operação em alta frequência do elemento magnético.

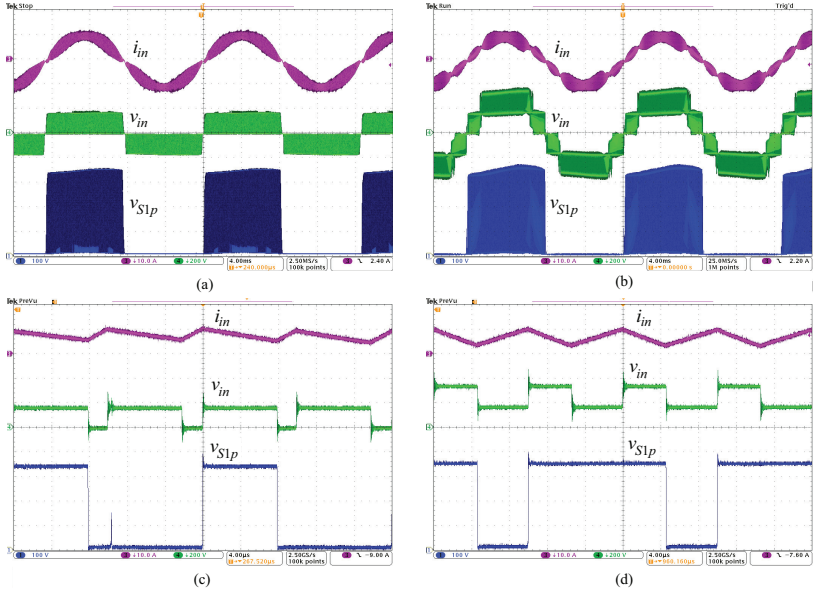


Figura 64 – Formas de onda experimentais da corrente de entrada i_{in} (10 A/div), tensão de entrada v_{in} (200 V/div) e tensão sobre um MOSFET V_{S1p} (100 V/div) para: (a) $V_{g,rms} = 110$ V e $P_o = 750$ W (4 ms/div); (b) $V_{g,rms} = 220$ V e $P_o = 1520$ W (4 ms/div); (c) $V_{g,rms} = 110$ V e $P_o = 750$ W (4 μ s/div), e; (d) $V_{g,rms} = 220$ V e $P_o = 1520$ W (4 μ s/div).

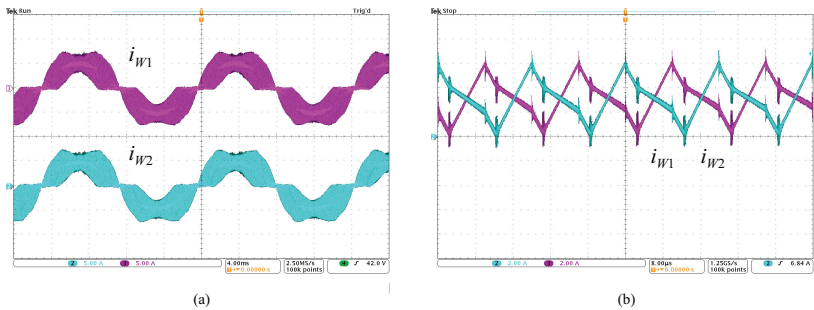


Figura 65 – Corrente através de ambos os enrolamentos do transformador de multi-interfase para $V_{g,rms} = 220$ V e $P_o \cong 1520$ W durante: (a) um período completo da rede elétrica (8 ms/div), and; (b) um período de comutação(8 μ s/div).

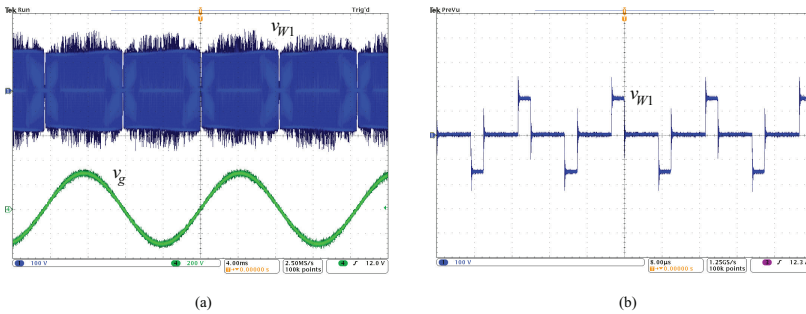


Figura 66 – (a) Tensão sobre o enrolamento W_1 do transformador de multi-interfase (100 V/div) e tensão da rede elétrica v_{in} (200 V/div), e;(b) detalhe da tensão sobre um enrolamento do transformador de multi-interfase.

3.6.1 Conteúdo de Alta Frequência da Tensão de Entrada

O espectro harmônico da tensão v_{in} , obtido para tensão de alimentação nominal $V_{g,rms} = 220 \text{ V}$ ($M = 0,82$), é ilustrado na Figura 67. O efeito da célula de comutação de múltiplos estados também fica evidente aqui, onde a primeira componente significativa de alta frequência na tensão v_{in} é o dobro da frequência de comutação dos interruptores.

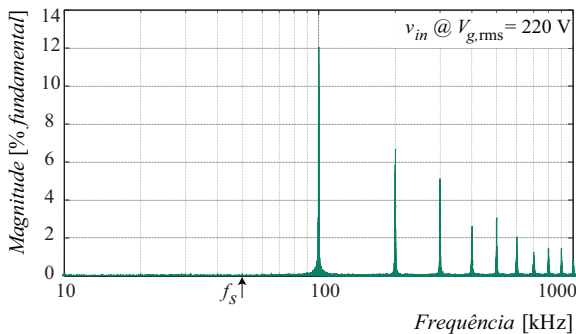


Figura 67 – Espectro harmônico medido da tensão de entrada v_{in} , como porcentagem da fundamental ($V_{g,rms} = 220 \text{ V}$).

Com base no estudo introduzido na seção 2.10, os resultados teóricos, de simulação e experimentais da tensão de entrada e respectivos espectros harmônicos são comparados na Figura 68. O conversor opera

com frequência de comutação de $f_s = 50\text{kHz}$ e índice de modulação de $M = 0,82$. As formas de onda no domínio do tempo são muito similares e, como esperado, os harmônicos ocorrem em torno dos harmônicos da portadora. Percebe-se que tanto os resultados de simulação como os experimentais são condizentes com a análise teórica, apresentando pequenos desvios em função de fatores como a oscilação no barramento CC, amostragem, atrasos nos circuitos de acionamento, desempenho da malha de controle em malha fechada, bem como possíveis erros de medição.

Estas questões também se refletem no detalhe dos harmônicos mostrados na Figura 69, onde os resultados teóricos, de simulação e experimentais são comparados nos grupos de frequência com $m = 2, 4, 6, 8$.

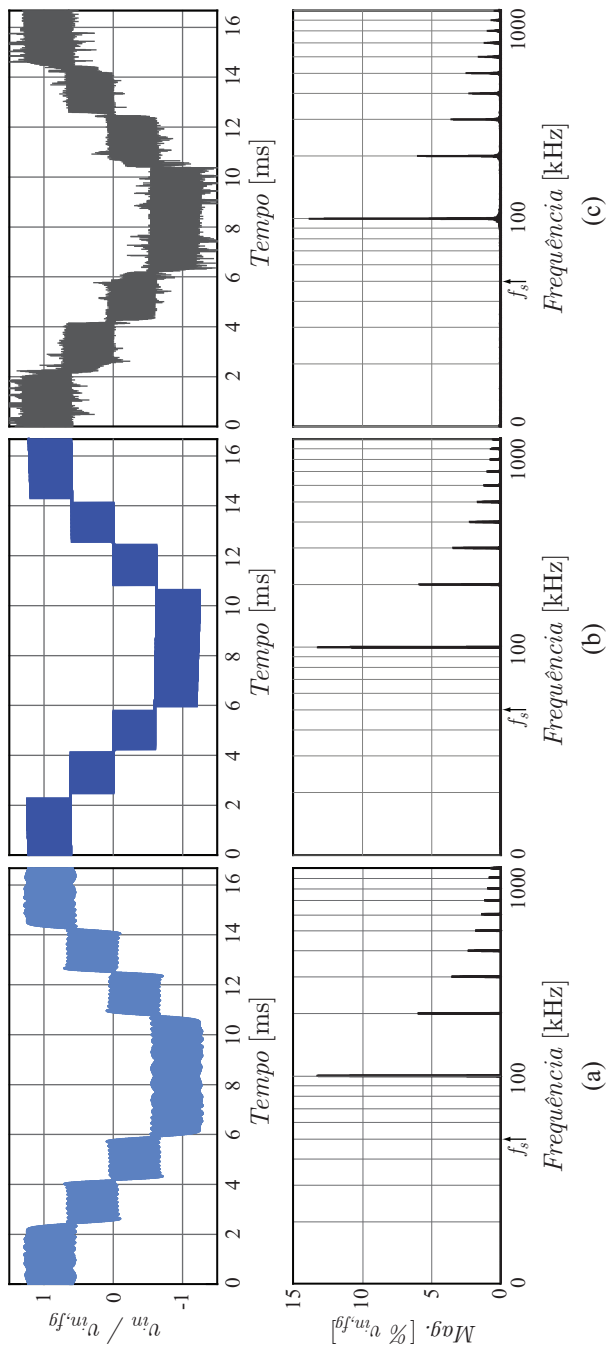


Figura 68 – Tensão de entrada v_{in} e seu espectro harmônico obtido com: (a) Análise teórica (cf. eq. (2.85)); (b) simulações numéricas; (c) resultados experimentais. Todos os resultados estão normalizados com respeito a componente fundamental $v_{in,fg} = MV_o/2$, com $f_g = 60\text{Hz}$.

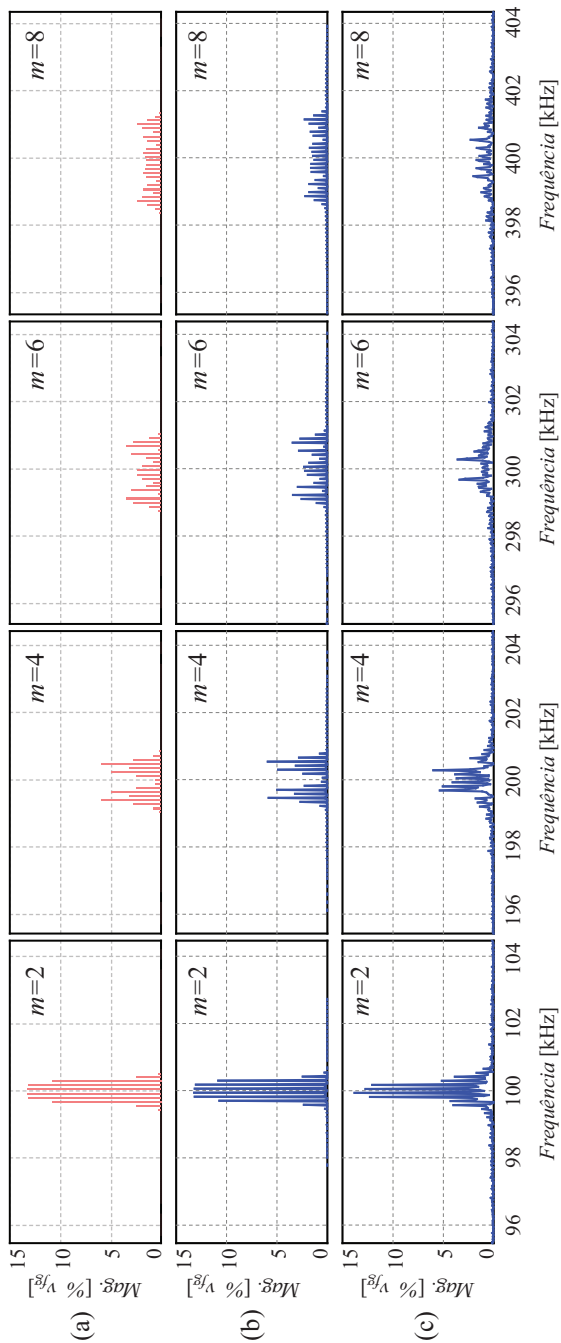


Figura 69 – Detalhe do espectro harmônico em torno dos primeiros grupos de harmônicos ($m=2$, $m=4$, $M=6$ and $M=8$) para: (a) análise teórica (cf. eq. (2.85)); (b) simulações numéricas; (c) resultados experimentais. Todos os resultados estão normalizados com respeito a componente fundamental $v_{in,fg} = MV_o/2$, com $f_g = 60$ Hz.

3.6.2 Análise Quantitativa do Desempenho do Conversor

O conversor foi analisado quantitativamente através de um analisador de potência PZ4000 (Yokogawa). Os rendimentos medidos do protótipo operando com as técnicas de modulação *SCap*, *SGrid*, *SPar* e *SSync* são mostrados na Figura 70. Em todos os casos o conversor apresentou alto rendimento, maior que 96,6% para menos de 30% de carga, alcançando valores superiores a 98% para *SPar* e *SSync*. Os resultados foram semelhantes para *SCap*, *SGrid*, sendo que a primeira apresentou ligeira superioridade, em função da comutação em baixa frequência dos diodos D_{jTy} ($y = p, n$). Os melhores resultados foram obtidos com *SPar* e *SSync*, entretanto as mesmas implicam em modulação e circuitos mais complexos, além de demandar maior energia para alimentação dos *drivers*. Cabe informar que os dados apresentados incluem as perdas do filtro de entrada, entretanto não incluem a potência da fonte de alimentação auxiliar para os circuitos de comando, as quais são resumidas na Tabela 6.

Tabela 6 – Potência consumida pelos circuitos de comando em cada técnica de modulação.

| <i>Técnica de modulação</i> | <i>Potência consumida</i> |
|-----------------------------|---------------------------|
| <i>SCap</i> | 2,3 W |
| <i>SGrid</i> | 2,3 W |
| <i>SPar</i> | 2,8 W |
| <i>SSync</i> | 2,3 W |

A distorção harmônica total (THD) de ambas, corrente e tensão da fonte, são apresentadas na Figura 71 para diferentes níveis de potência, enquanto que a Figura 72 ilustra o espectro harmônico da corrente. O conversor apresentou uma distorção de corrente menor que 4% a plena carga, e menor que 10% com baixa carga.

Na Figura 73 apresenta-se o fator de potência do conversor para diferentes condições de carga. Observa-se que o índice foi elevado em ampla faixa de operação.

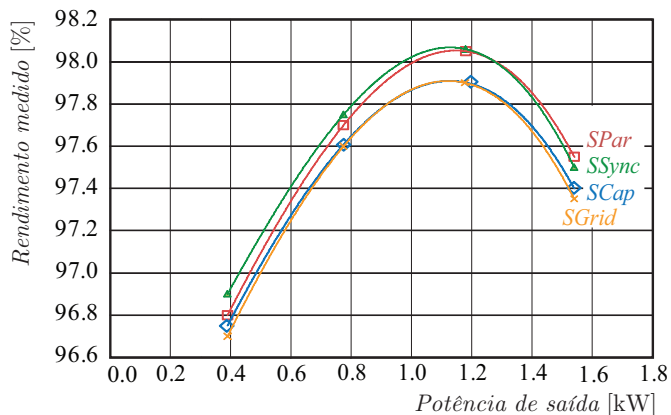


Figura 70 – Rendimento medido do protótipo construído com as estratégias de modulação *SCap*, *SGrid*, *SPar* and *SSync*.

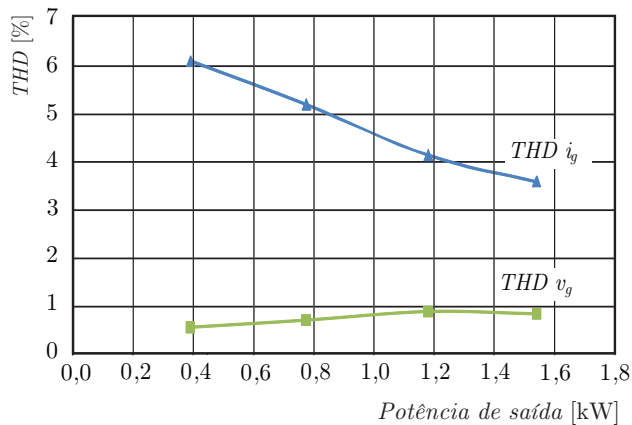


Figura 71 – Medição da THD da tensão de suprimento e da corrente drenada da fonte para diferentes níveis de potência.

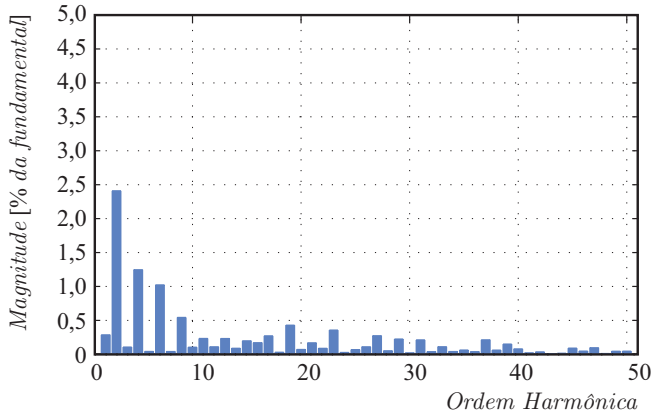


Figura 72 – Espectro harmônico da corrente de entrada i_{in} como porcentagem da fundamental (60 Hz).

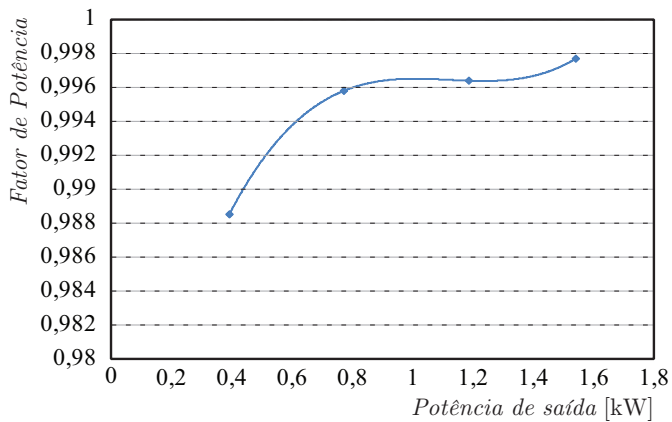


Figura 73 – Fator de potência do conversor para diferentes níveis de potência.

3.7 CONCLUSÕES

Aspectos fundamentais para a realização física do conversor multinível empregando célula de comutação de múltiplos estados foram apresentados neste capítulo.

Diferentes realizações de semicondutores e técnicas de modulação foram abordadas, com suas principais características elucidadas e comparadas. Verificou-se que embora seja possível comandar o conversor com técnicas de modulação de menor complexidade, as técnicas *SSync* e *SPar* podem reduzir ainda mais as perdas em condução do conversor, quando MOSFETs são empregados. Cabe ressaltar ainda que outras técnicas podem ser concebidas a partir da estrutura genérica mostrada na Figura 50, o que demonstra espaço para pesquisa, inclusive com outras tecnologias de semicondutores.

A metodologia introduzida para análise das perdas nos semicondutores permitiu analisar o rendimento do conversor com base em diferentes parâmetros (índice de modulação, número de pernas, potência de operação). É importante ressaltar que os resultados teóricos apresentados apenas consideram as perdas nos semicondutores, uma vez que somente estes estão sobre análise. Logo, para a determinação final do rendimento é necessário incluir as perdas no indutor, transformador, capacitor, filtros de entrada, potência de drivers (proporcionais a estes) e circuitos de controle. Ainda assim, tais análises demonstraram possibilidades para o estudo e emprego de estratégias híbridas de modulação, com vistas ao aumento do rendimento da estrutura.

Os resultados experimentais obtidos com o protótipo de 1,5 kW comprovaram os estudos realizados. O conversor operou com elevado fator de potência e elevado rendimento em uma ampla faixa de carga, sendo esta última característica também observada nos estudos teóricos realizados. As diferentes realizações e técnicas de modulação apresentaram bons resultados, mostrando-se aptas para o conversor proposto. Melhores resultados experimentais podem ser obtidos com o emprego de semicondutores mais adequados às especificações do projeto. Os diodos de 1200 V e 5 A devem ser substituídos por dispositivos de menor tensão (600 V) e maior capacidade de corrente, 10 A por exemplo. A substituição dos atuais interruptores por MOSFETs CoolMos de tecnologias mais recentes devem igualmente conduzir a melhores níveis de rendimento. Os estudos introduzidos neste capítulo são de fundamental importância para a análise e implementação do conversor trifásico multinível com célula de comutação de múltiplos estados, objeto de estudo preponderante deste trabalho.

4 ESTUDO DO RETIFICADOR TRIFÁSICO MULTINÍVEL COM CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS ESTADOS

4.1 INTRODUÇÃO

Os capítulos anteriores apresentaram a análise generalizada do retificador monofásico multinível empregando célula de comutação de múltiplos estados. Os estudos desenvolvidos e os resultados obtidos com conversor monofásico constituem a base dos estudos da estrutura trifásica.

Este capítulo tem por objetivo apresentar o estudo do retificador trifásico multinível com célula de comutação de múltiplos estados. A operação básica, análise vetorial, modelagem e o funcionamento com alto fator de potência são introduzidos. Estratégias de modulação e controle são apresentadas, onde quatro diferentes esquemas de modulação são testados e avaliadas quanto a diferentes aspectos operacionais para conversores com $N = 2$ e $N = 3$.

4.2 RETIFICADOR PFC TRIFÁSICO MLMSR

A Figura 74 apresenta o retificador PFC trifásico empregando célula de comutação de múltiplos estados. É nítida a semelhança da estrutura trifásica com aquela monofásica introduzida no Capítulo 2. Observa-se, porém, que neste caso não existe a conexão entre o neutro da rede de alimentação e o ponto central do barramento de saída (ponto 0), uma vez que o sistema de alimentação é trifásico à três condutores. O estágio de saída do conversor apresenta, como esperado, três distintos níveis de tensão, v_{op} , 0 e v_{on} , sendo que a relação das tensões de saída permanece inalterada, ou seja, $v_{op} = v_{on} = v_o/2$.

As tensões da rede de alimentação são expressas pela eq. (4.1).

$$\begin{cases} v_a = \hat{V}_g \text{sen}(\omega_g t) \\ v_b = \hat{V}_g \text{sen}(\omega_g t - \frac{2\pi}{3}) \\ v_c = \hat{V}_g \text{sen}(\omega_g t + \frac{2\pi}{3}) \end{cases} \quad (4.1)$$

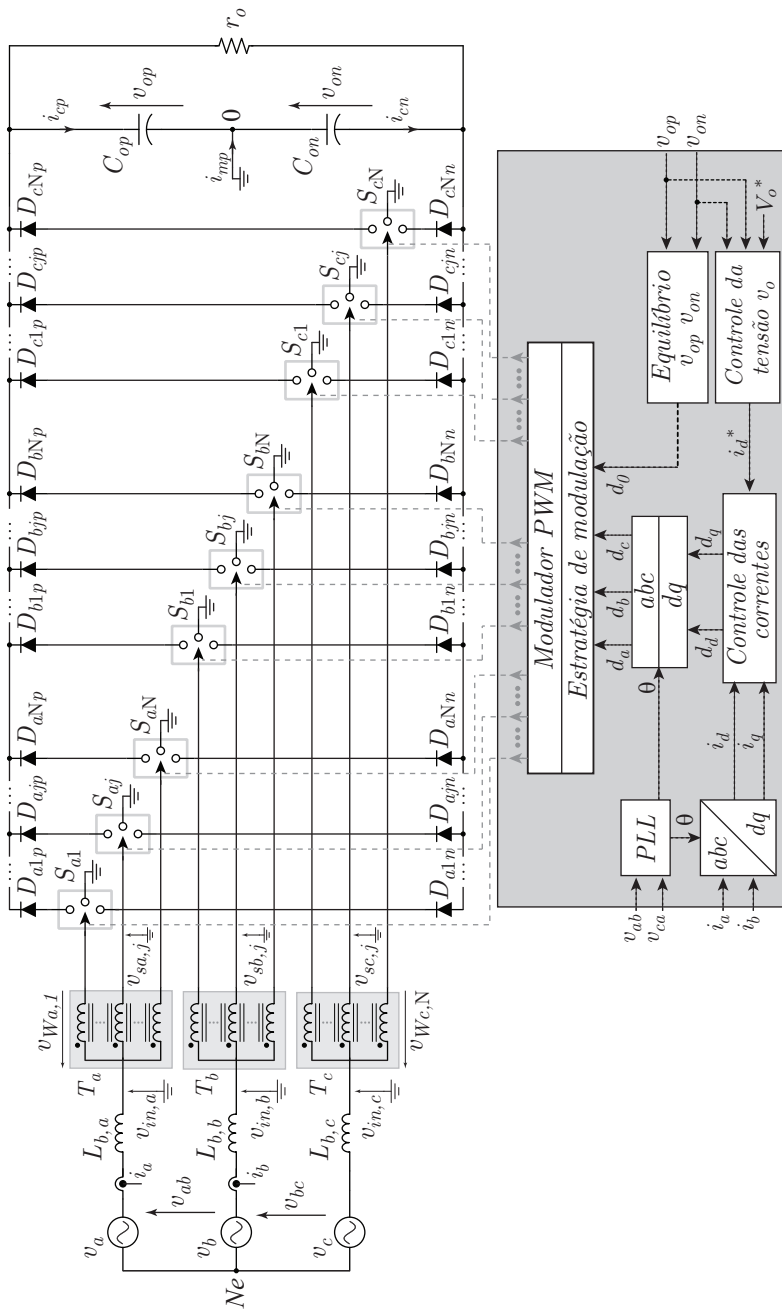


Figura 74 – Retificador trifásico MLMSR: estrutura genérica de potência e sistema de controle.

A conexão do conversor com a rede elétrica é feita através de três indutores *boost* $L_{b,k}$. Para cada fase, um transformador de multi-interfase T_k com N enrolamentos conecta o respectivo indutor *boost* $L_{b,k}$ à N pernas de semicondutores. Cada perna é composta por um diodo do grupo positivo D_{kjp} , um diodo do grupo negativo D_{kjn} e uma chave S_{kj} de único polo e três posições (SPTT). Para todos os casos os sub-índices k e j representam $k = a, b, c$ e $j = 1, 2, \dots, N$.

Qualquer uma das realizações de semicondutores e técnicas de modulação, apresentadas no capítulo anterior para a estrutura monofásica, podem ser aqui empregadas, sendo mantidas, em princípio, todas as suas características. Naturalmente a estrutura trifásica vai requerer três vezes mais componentes que a monofásica, para um dado número de pernas. Por outro lado, benefícios adicionais são obtidos com a estrutura trifásica, como será demonstrado neste capítulo.

Por definição, o interruptor comandado conecta o polo (terminal ligado ao respectivo enrolamento do transformador) ao terminal conectado no ponto central do barramento de saída. Quando está sem comando, o sentido da corrente da respectiva fase determina a posição e consequentemente a tensão no polo. Desta forma, desconsiderando as ondulações na corrente de entrada e tensão de saída, pode-se expressar a tensão em cada polo com respeito ao ponto central do barramento (ponto 0), como

$$\begin{cases} v_{sa,j} = \frac{V_o}{2} \cdot \text{sign}(i_a) (1 - s_{aj}) \\ v_{sb,j} = \frac{V_o}{2} \cdot \text{sign}(i_b) (1 - s_{bj}) \\ v_{sc,j} = \frac{V_o}{2} \cdot \text{sign}(i_c) (1 - s_{cj}) \end{cases} \quad , \quad (4.2)$$

onde:

$$s_{kj} = \begin{cases} 1, & \text{se interruptor comandado} \\ 0, & \text{se interruptor sem comando} \end{cases} \quad . \quad (4.3)$$

As equações (4.2) e (4.3) determinam a tensão no terminal de cada enrolamento do transformador de multi-interfase, com respeito ao ponto 0. A tensão entre o ponto comum dos enrolamentos de cada transformador, com relação ao ponto central do barramento, é obtida da mesma forma que no conversor monofásico:

$$v_{in,k} = \frac{1}{N} \sum_{j=1}^N v_{sk,j} = \text{sign}(i_k) \frac{V_o N_{o,k}}{2N}. \quad (4.4)$$

Com base em (4.3) e (4.4), as tensões de fase nos pontos de conexão comum de cada transformador são reescritas como

$$v_{in,k} = \text{sign}(i_k) \frac{V_o}{2} \left(1 - \frac{1}{N} \sum_{j=1}^N s_{kj} \right). \quad (4.5)$$

4.3 ANÁLISE VETORIAL DO RETIFICADOR TRIFÁSICO MLMSR

Conforme apresentado na eq. (4.5), para tensões de saída constantes e equilibradas ($v_{op} = v_{on} = V_o/2$) a tensão gerada pelo conversor em cada uma das fases depende do sentido da corrente e do número de interruptores comandados, o que possibilita a geração de até $2N + 1$ níveis. Entretanto, da mesma forma que no conversor monofásico, o número máximo de níveis em uma fase depende do índice de modulação M com o qual o conversor opera. Não obstante, sendo uma estrutura trifásica a três condutores, as funções de modulação passam a interferir também no número de níveis de tensão gerados pelo conversor. No decorrer deste capítulo será demonstrado que diferentes sinais modulantes podem garantir correntes senoidais em uma fonte de alimentação também senoidal.

Na formulação da análise vetorial do conversor considera-se inicialmente uma representação gráfica da eq. (4.5), conforme ilustrado na Figura 75.

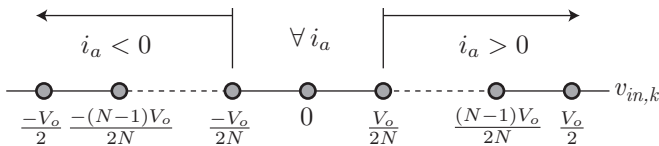


Figura 75 – Espaço unidimensional das tensões de entrada de fase do conversor MLMSR. Os $2N + 1$ vetores estacionários possíveis são representados pelos círculos ao longo da reta $v_{in,k}$ que define o espaço unidimensional.

A tensão $v_{in,k}$ de uma fase do conversor pode ser representada em um espaço unidimensional, ou seja, ao longo de uma reta (PINHEIRO et al., 2005). Este espaço contém $2N + 1$ vetores estacionários, onde o ponto 0 (ponto central do barramento) é considerado a referência. Deve-se observar que diferentes estados de comutação dos interruptores s_{kj} podem produzir um mesmo vetor estacionário, uma vez que,

efetivamente, a tensão gerada pelo conversor depende somente do número de interruptores acionados simultaneamente em cada fase, bem como do sentido da corrente. A escolha de quais interruptores vão ser acionados em um dado momento tem reflexo apenas na operação interna do transformador de multi-interfase, como já demonstrado no Capítulo 2. A tensão $v_{in,k}$ pode ser gerada a partir de qualquer um dos vetores estacionários indicados, desde que tenha a mesma polaridade da respectiva corrente de fase.

Para facilitar a análise, desconsidera-se momentaneamente a restrição que os sentidos das correntes impõe às respectivas tensões. Assim pode-se dizer que cada fase é independente e pode gerar, a qualquer instante, qualquer um dos vetores estacionários mostrados na Figura 75. Dessa forma, dispondo de forma perpendicular as retas que representam os espaços unidimensionais de cada uma das fases, obtém-se um espaço tridimensional que contém todas as possíveis combinações de vetores estacionários da tensão de entrada do conversor, com referência ao ponto central do barramento CC.

A Figura 76-a exemplifica a obtenção do espaço das tensões de entrada $v_{in,k}$ para um conversor hipotético de três níveis. Observa-se que o espaço tridimensional mostrado na Figura 76-b é convenientemente apresentado através de uma projeção do espaço das tensões em um plano perpendicular ao vetor [111].

Esta projeção é interessante, pois permite um desacoplamento das componentes comuns a todas as fases, denominadas componentes de eixo zero ou ainda de modo comum. Observa-se que a componente de eixo zero é perpendicular ao plano formado pela transformação (plano $\alpha\beta$). Com o intuito de facilitar o reconhecimento de cada um dos vetores estacionários $\vec{v}_{in} = [a, b, c]$, optou-se por uma representação gráfica através de esferas com diferentes cores e tamanhos, de acordo com o valor da componente no eixo b . Assim percebe-se facilmente que diferentes vetores estacionários aparecem sobrepostos no plano perpendicular escolhido. Ressalta-se ainda que esta transformação de $\mathbb{R}^3 \rightarrow \mathbb{R}^2$ é a mesma transformação

$$T_{\alpha\beta} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix}, \quad (4.6)$$

tipicamente empregada na modulação e controle de conversores estáticos a três condutores.

É importante observar que não havendo conexão física do ponto central (ponto 0) com o ponto Ne da rede de alimentação, a represen-

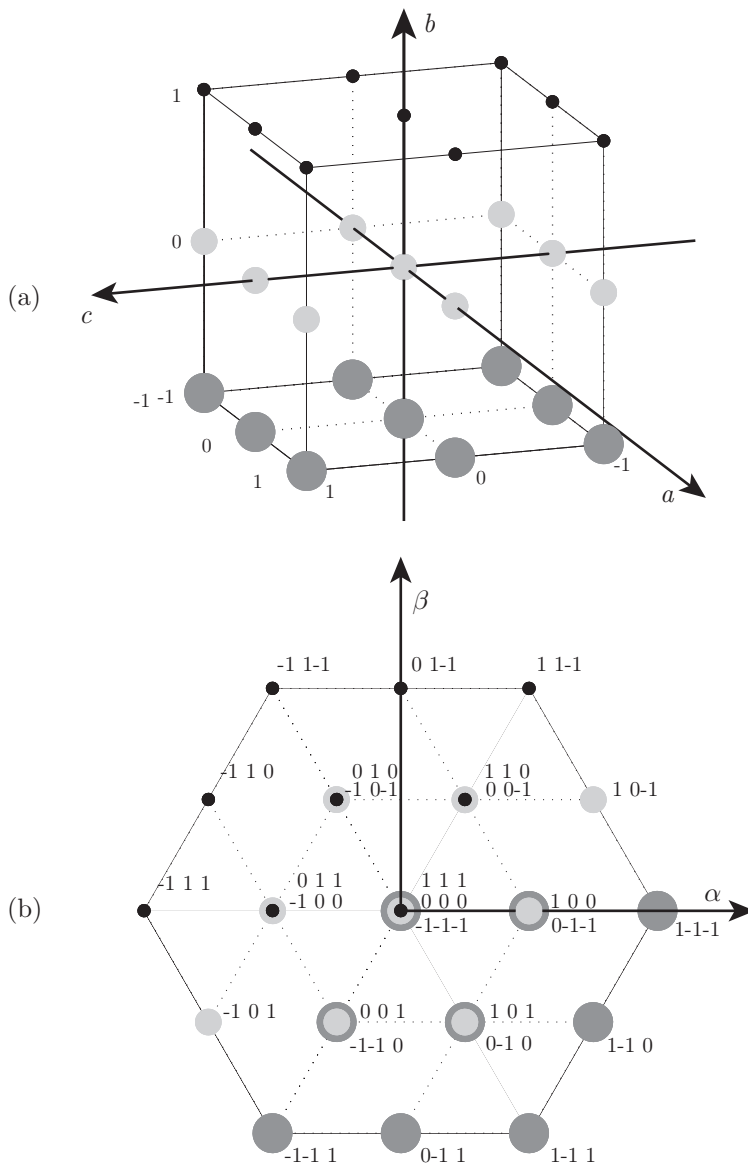


Figura 76 – Mapa dos vetores estacionários de um conversor trifásico hipotético de três níveis: (a) visualização geral no espaço abc ; (b) projeção no plano $\alpha\beta$.

tação deste sistema em um espaço \mathbb{R}^3 não seria necessária em princípio, uma vez que as componentes de eixo zero não afetam o controle das correntes na entrada do conversor. Por outro lado, a representação do espaço das tensões de fase geradas pelo conversor (referenciadas ao ponto zero) em um espaço tridimensional permite compreender justamente como as componentes de eixo zero influenciam na operação do conversor, tanto do ponto de vista externo como interno. Será mostrado neste capítulo que a tensão de modo comum gerada pelo conversor tem relação direta com as componentes de eixo zero, da mesma forma que afeta aspectos internos, como o equilíbrio das tensões do barramento de saída, ondulação da corrente de entrada e corrente de magnetização dos transformadores de multi-interfase. Todavia, a componente de eixo zero possibilita considerável liberdade para escolha da forma de operação do conversor, sempre mantendo o objetivo principal de controlar as correntes de entrada e tensão de saída.

A Figura 77 mostra o espaço das tensões de entrada de retificadores trifásicos com célula de comutação de múltiplos estados com $N = 2$, projetados sobre o plano $\alpha\beta$. Elipses com diferentes tamanhos são empregadas aqui para facilitar o reconhecimento dos diversos vetores estacionários que são redundantes no plano $\alpha\beta$.

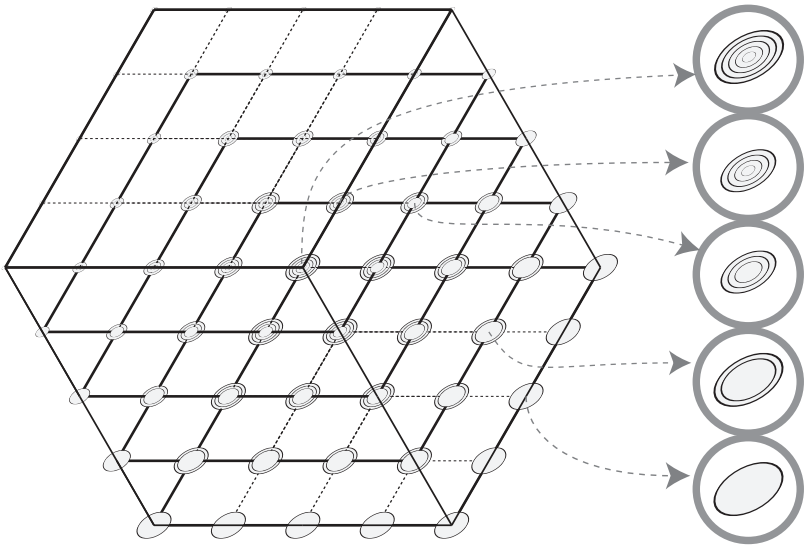


Figura 77 – Mapa dos vetores estacionários de um conversor trifásico MLMSR com $N = 2$.

Seguindo o mesmo procedimento, as Figuras 78 e 79 mostram a projeção no plano $\alpha\beta$ do espaço das tensões de entrada de retificadores trifásicos com célula de comutação de múltiplos estados com $N = 3$ e $N = 4$, respectivamente.

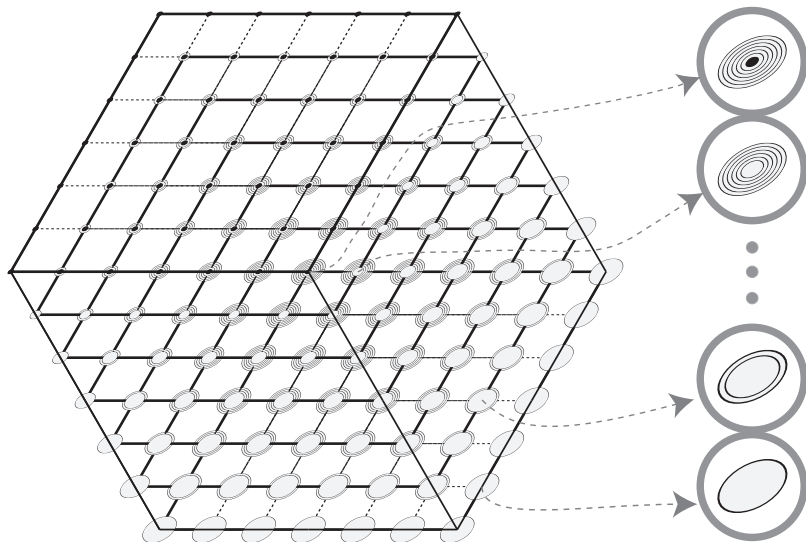


Figura 78 – Mapa dos vetores estacionários de um conversor trifásico MLMSR com $N = 3$.

Em todos os casos observa-se a existência de diversos vetores estacionários redundantes no plano $\alpha\beta$. É interessante observar que a imagem no plano $\alpha\beta$ revela sempre $2N$ hexágonos regulares concêntricos, onde o mais externo não apresenta nenhuma redundância, sendo que o número de redundâncias vai crescendo progressivamente na medida que os hexágonos convergem para o centro do plano.

Vale lembrar que, dada a condição de que a tensão de fase gerada pelo conversor tenha sempre a mesma polaridade da corrente que flui nesta, nem todos os vetores estão sempre disponíveis, o que limita em parte as possibilidades da estrutura. Observa-se que esta característica ocorre igualmente em conversores unidirecionais de três níveis (ZHAO et al., 1993), por exemplo.

A Figura 80 ilustra como esta restrição se reflete na operação do conversor. O espaço pode ser visto como a composição de oito sub-cubos de lado unitário que representam cada uma das oito possibilidades de combinação da polaridade (positiva ou negativa) das correntes

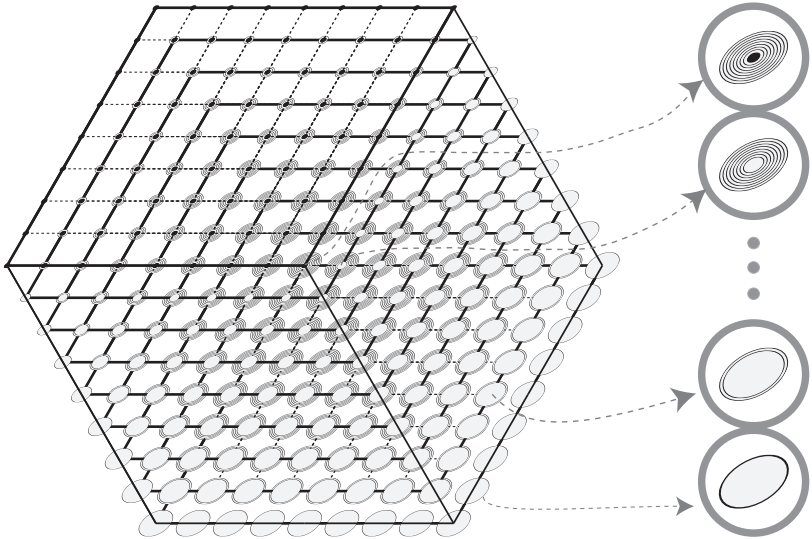


Figura 79 – Mapa dos vetores estacionários de um conversor trifásico MLMSR com $N = 4$.

de entrada.

A Figura 80-a exemplifica através da área escura o sub-cubo que representa a situação onde $\vec{i}_{abc} = [i_a \ i_b \ i_c]^T$ tem $i_a > 0$, $i_b < 0$ e $i_c < 0$. Neste caso somente os vetores estacionários que se encontram sob as arestas do cubo podem ser utilizados para gerar a tensão de entrada v_{in} do conversor. Ainda, diversos destes vetores tem a mesma projeção sobre o plano $\alpha\beta$, como mostra a Figura 80-b, e assim, do ponto de vista do controle das correntes de entrada, qualquer um pode ser utilizado.

Entretanto, deve-se observar que, sob condições normais de operação senoidal com alto fator de potência, há sempre uma corrente positiva e duas negativas, ou duas correntes positivas e uma negativa (exceto quando alguma for instantaneamente nula). Dessa forma percebe-se que o vetor de corrente \vec{i}_{abc} nunca percorre o interior de dois sub-cubos: aquele que contém o vértice $[111]$ e o outro que contém o vértice $[-1 -1 -1]$. Ainda, estes vértices encontram-se ao longo do eixo 0, que é perpendicular ao plano $\alpha\beta$.

Ressalta-se que embora a representação da Figura 80 seja para um conversor de três níveis, o raciocínio se estende aos conversores MLMSR com um valor N qualquer.

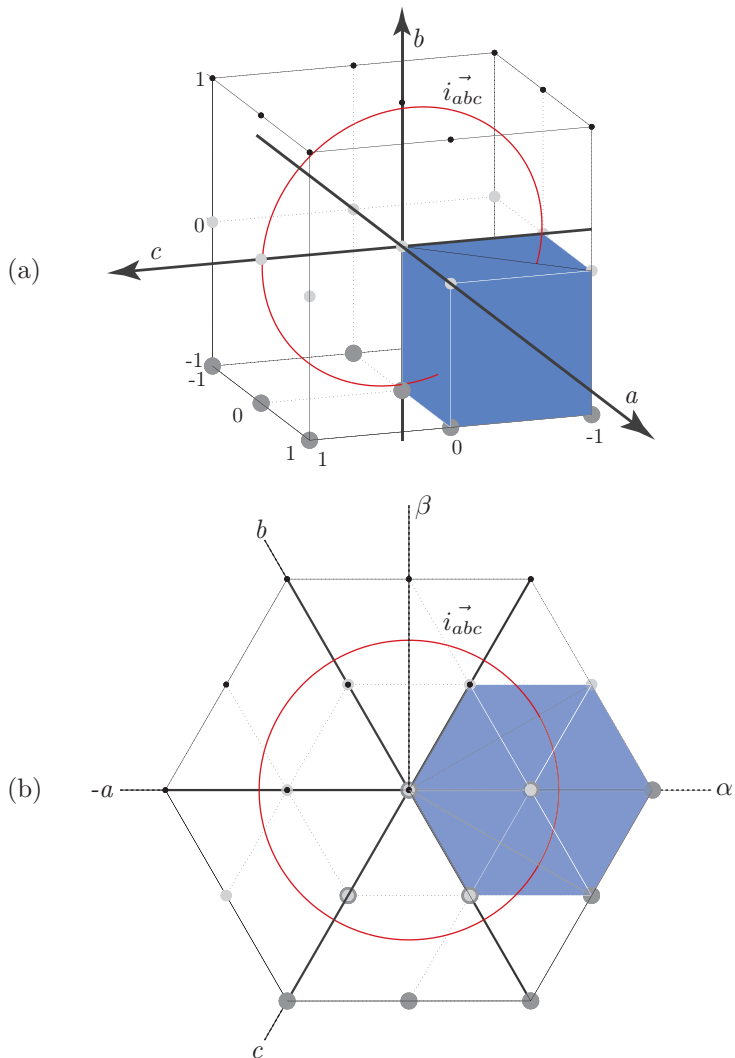


Figura 80 – Influência do sentido da corrente de fase na escolha dos vetores estacionários de um conversor de três níveis: (a) Espaço vetorial e (b) Projeção do espaço no plano $\alpha\beta$. O cubo unitário indica a região do espaço onde \vec{i}_{abc} tem $i_a > 0$, $i_b < 0$ e $i_c < 0$.

Por fim, de forma generalizada, pode-se então fazer as seguintes afirmações para um retificador MLMSR:

- O número total de vetores estacionários no espaço é de $(2N + 1)^3$;
- Na projeção $\alpha\beta$ observa-se a formação de $2N$ hexágonos regulares concêntricos;
- Identificando os hexágonos por um índice x , onde $x = 1$ representa o mais externo e $x = 2N$ o mais interno, cada um dos $2N$ hexágonos possui $6(2N + 1 - x)$ posições únicas no plano $\alpha\beta$, com x vetores redundantes em cada posição;
- No centro do plano existem $2N + 1$ vetores redundantes, sendo que somente um é válido ($v_{in}^{\vec{}} = [000]$);
- O número de combinações únicas no plano $\alpha\beta$ é de $6N(2N + 1) + 1$.

4.4 OPERAÇÃO COM ALTO FATOR DE POTÊNCIA

As análises apresentadas nesta seção consideram componentes ideais, correntes livres de ondulação e tensões de saída constantes e balanceadas.

A operação do retificador trifásico é definida modelando o lado CA como:

$$\vec{v}_{abc} = \mathbf{L} \cdot \frac{d}{dt} \vec{i}_{abc} + \vec{v}_{in,abc} - \vec{v}_{Ne,0}, \quad (4.7)$$

onde:

$$\begin{aligned} \vec{v}_{abc} &= [v_a \ v_b \ v_c]^T \\ \vec{i}_{abc} &= [i_a \ i_b \ i_c]^T \\ \vec{v}_{in,abc} &= [v_{in,a} \ v_{in,b} \ v_{in,c}]^T \\ \mathbf{L} &= L_b \cdot \mathbf{I}_{3 \times 3}, \end{aligned}$$

sendo $L_b = L_{b,a} = L_{b,b} = L_{b,c}$ e $\vec{v}_{Ne,0}$ é o vetor coluna com as tensões entre os pontos Ne e 0 (ou seja, a tensão de modo comum v_{cm}) em seus três componentes.

Os valores médios locais (ou valores médios quase instantâneos) das componentes fundamentais das tensões $v_{in,k}$, para operação com

fator de potência unitário, devem ser

$$\langle v_{in,k} \rangle = \sqrt{\hat{V}_g^2 - |V_{Lb}|^2} \cdot \sin(\omega_g t + \phi_k - \theta_{Lb}), \quad (4.8)$$

onde

$$\begin{aligned} |V_{Lb}| &= \omega_g L_b \hat{I}, \\ \theta_{Lb} &= \arctan(|V_{Lb}|/\hat{V}_g), \end{aligned}$$

e \hat{I} é o valor de pico da corrente senoidal de entrada. Vale lembrar que os termos indicados na forma $\langle x \rangle$ denotam o valor médio local da variável hipotética x , definida por

$$\langle x \rangle = \frac{1}{T_s} \int_{t-T_s}^{T_s} x \, dt. \quad (4.9)$$

Os valores de $|V_{Lb}|$ e θ_{Lb} são tipicamente muito próximos de zero e serão desprezados nas análises subsequentes. Assim

$$\langle v_{in,k} \rangle \cong \hat{V}_g \cdot \sin(\omega_g t + \phi_k), \quad (4.10)$$

ou seja, as tensões médias locais em cada fase do conversor são:

$$\left\{ \begin{array}{l} \langle v_{in,a} \rangle = M \frac{V_o}{2} \sin(\omega_g t) \\ \langle v_{in,b} \rangle = M \frac{V_o}{2} \sin(\omega_g t - \frac{2\pi}{3}) \\ \langle v_{in,c} \rangle = M \frac{V_o}{2} \sin(\omega_g t + \frac{2\pi}{3}) \end{array} \right. , \quad (4.11)$$

onde M é o índice de modulação dado por

$$M = \frac{2\hat{V}_g}{V_o}. \quad (4.12)$$

Tendo em vista que o conversor opera com modulação por largura de pulso, as tensões médias locais definidas em (4.11) são na realidade impostas pelo sistema de controle e modulação do conversor, mais especificamente pelas funções de modulação m_k , dadas por

$$\begin{cases} m_a = M \operatorname{sen}(\omega_g t) \\ m_b = M \operatorname{sen}(\omega_g t - \frac{2\pi}{3}) \\ m_c = M \operatorname{sen}(\omega_g t + \frac{2\pi}{3}) \end{cases} . \quad (4.13)$$

De (4.11) e (4.13) tem-se que

$$\begin{cases} \langle v_{in,a} \rangle = \frac{V_o}{2} m_a \\ \langle v_{in,b} \rangle = \frac{V_o}{2} m_b \\ \langle v_{in,c} \rangle = \frac{V_o}{2} m_c \end{cases} , \quad (4.14)$$

É importante observar, porém, a restrição que a estrutura naturalmente impõe ao controle, ou seja, que a polaridade da tensão gerada pelo conversor em uma dada fase depende do sentido da corrente nesta. Assim, aplicando o conceito de valor médio local à eq. (4.5) e igualando o resultado à eq. (4.14) obtém-se

$$\begin{cases} m_a = \operatorname{sign}(i_a) \langle 1 - s_a \rangle \\ m_b = \operatorname{sign}(i_b) \langle 1 - s_b \rangle \\ m_c = \operatorname{sign}(i_c) \langle 1 - s_c \rangle \end{cases} , \quad (4.15)$$

onde as funções s_k representam todas as respectivas funções s_{kj} . A eq. (4.15) indica que os sinais modulantes m_k devem ter o mesmo sinal da respectiva tensão média local $\langle v_{in,k} \rangle$ desejada, tendo como exceção a possibilidade de impor tensão nula se o caminho para o ponto central for bidirecional em corrente¹. Observa-se que, se esta condição não é garantida, podem ocorrer distorções nas correntes drenadas da rede. Entretanto, é possível contornar este problema adicionando uma componente modulante de eixo zero m_0 a cada um dos sinais modulantes m_k . A componente m_0 deve ser calculada para garantir as condições da eq. (4.15) e manter as componentes fundamentais dos sinais modulantes inalteradas.

Ainda com respeito à eq. (4.15), ressalta-se que cada função de comutação s_{kj} está associada a um interruptor SPTT genérico. As funções de comutação são impostas pelo sistema de modulação do con-

¹A título de exemplo, considere as realizações de semicondutoras mostradas no Capítulo 3. Observe que o percurso do polo do interruptor SPTT para o terminal conectado ao ponto 0 é bidirecional em corrente.

versor, sendo que, da mesma forma que no conversor monofásico, a modulação de cada fase do conversor trifásico emprega N portadoras defasadas entre si de $2\pi/N$, onde o sinal modulante é o mesmo para cada fase. Isso implica que os interruptores SPTT de cada perna de uma mesma fase tenham a mesma razão cíclica ($d_k = d_{kj}$), definidas por

$$\langle s_{kj} \rangle = \frac{1}{T_s} \int_t^{t+T_s} s_{kj} dt \equiv d_{kj}, \quad (4.16)$$

e os sinais de comandos estão deslocados no tempo de T_s/N , onde T_s é o período de comutação dos interruptores. A eq. (4.15) indica ainda que a forma mais natural de obter os sinais de comando para os interruptores S_{kj} é através de modulação por sinal complementar.

4.5 CONTROLE DO RETIFICADOR TRIFÁSICO

Diversas estratégias de modulação e controle têm sido propostas para retificadores trifásicos. Resposta dinâmica, compatibilidade eletromagnética, perdas, complexidade tecnológica e custos são alguns dos quesitos que normalmente afetam a escolha da estratégia de modulação e controle para uma dada aplicação. Entretanto, verifica-se que a estratégia de controle no sistema de referência síncrona é comumente utilizada em retificadores trifásicos de dois e três níveis, da mesma forma que em outras estruturas, como conversores de frequência e filtros ativos.

O controle de retificadores de dois níveis em referência síncrona emprega basicamente uma malha externa para a regulação da tensão de saída e uma malha interna para as correntes. Por outro lado, retificadores trifásicos de três níveis necessitam uma malha adicional para o balanço das tensões de saída, o que impõe restrições para a utilização direta das estratégias de controle em referência síncrona de retificadores de dois níveis. Estudos recentes, como os apresentados em (BURGOS et al., 2008; RIXIN et al., 2009), têm introduzido modelos e estratégias vetoriais de modulação que consideram o equilíbrio dos grupos positivo e negativo do barramento de saída.

Neste trabalho, o controle de um retificador de três níveis é realizado em coordenadas dq , sendo que o equilíbrio do barramento é obtido igualmente através da componente de eixo zero. A Figura 74 introduz o princípio básico do referido sistema de controle, enquanto que a Figura 81 apresenta o digrama de blocos detalhado desta.

Observa-se que a presente estratégia necessita de um algoritmo

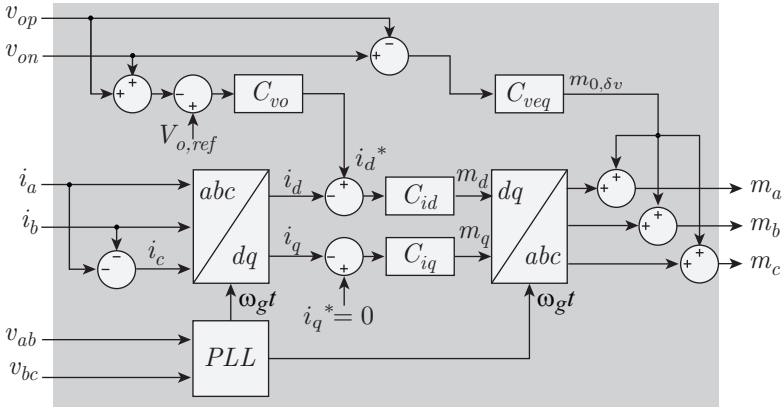


Figura 81 – Estratégia de controle para o retificador PFC trifásico MLMSR.

de sincronismo para realizar a transformação do sistema de referências. Neste trabalho será empregado o algoritmo de sincronismo PLL (*Phase Locked Loop*) proposto em (ROLIM et al., 2006), com a metodologia de projeto apresentada em (ORTMANN, 2008).

O algoritmo básico do referido PLL é mostrado na Figura 82. Este circuito utiliza as informações das tensões de linha v_{ab} e v_{bc} para sintetizar um sinal de fase instantânea $\omega_g t$, o qual corresponde à fase instantânea da componente fundamental de eixo positiva da tensão da rede de alimentação. Este circuito apresenta grande imunidade à ruídos e distorções das tensões de entrada, e por isso será empregado neste trabalho.

4.5.1 Controle das Correntes de Entrada

Para o desenvolvimento do modelo médio local do conversor considera-se que as tensões dos barramentos parciais de saída são constantes e equilibradas. Foi demonstrado em (4.14) que as tensões médias locais geradas pelo conversor $\langle \vec{v}_{in,abc} \rangle$ dependem diretamente dos sinais modulantes fundamentais m_k . Entretanto, os sinais modulantes podem conter outras componentes que não apenas as fundamentais, desde que os limites e condições de operação do conversor sejam respeitados. Neste sentido, a equação 4.7 pode ser reescrita como

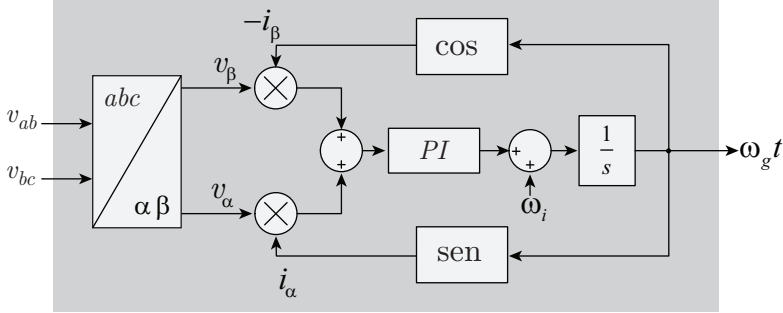


Figura 82 – Circuito de sincronismo PLL.

$$\vec{v}_{abc} = \mathbf{L} \cdot \frac{d}{dt} \vec{i}_{abc} + \vec{m}_{abc,x} \frac{Vo}{2} - \vec{v}_{Ne,0}, \quad (4.17)$$

onde

$$\vec{m}_{abc,x} = [m_{a,x} \ m_{b,x} \ m_{c,x}]^T \quad (4.18)$$

e $m_{k,x}$ ($k = a, b, c$) são sinais modulantes genéricos.

Sejam as seguintes matrizes de transformação

$$\mathbf{B}^{-1} = \sqrt{\frac{2}{3}} \begin{bmatrix} \cos(\theta) & \cos(\theta - 2\pi/3) & \cos(\theta + 2\pi/3) \\ -\text{sen}(\theta) & -\text{sen}(\theta - 2\pi/3) & -\text{sen}(\theta + 2\pi/3) \\ 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \end{bmatrix} \quad (4.19)$$

e

$$\mathbf{B} = \sqrt{\frac{2}{3}} \begin{bmatrix} \cos(\theta) & -\text{sen}(\theta) & 1/\sqrt{2} \\ \cos(\theta - 2\pi/3) & -\text{sen}(\theta - 2\pi/3) & 1/\sqrt{2} \\ \cos(\theta + 2\pi/3) & -\text{sen}(\theta + 2\pi/3) & 1/\sqrt{2} \end{bmatrix}. \quad (4.20)$$

Através de \mathbf{B}^{-1} , as variáveis de (4.17), então descritas no sistema de coordenadas abc , são representadas no sistema de coordenadas $dq0$ com

$$\vec{x}_{dq0} = \mathbf{B}^{-1} \vec{x}_{abc}, \quad (4.21)$$

onde

$$\vec{x}_{abc} = [x_a \ x_b \ x_c]^T, \quad (4.22)$$

$$\vec{x}_{dq0} = [x_d \ x_q \ x_0]^T \quad (4.23)$$

A variável hipotética x pode ser as tensões, correntes ou sinais modulantes do sistema. Da mesma forma, as variáveis no sistema de referência síncrono $dq0$ são representadas no sistema abc fazendo

$$\vec{x}_{abc} = \mathbf{B} \vec{x}_{dq0}. \quad (4.24)$$

Aplicando a eq. (4.24) ao sistema (4.17) vem:

$$\mathbf{B} \vec{v}_{dq0} = \mathbf{L} \cdot \frac{d\mathbf{B} \vec{i}_{dq0}}{dt} + \frac{V_o}{2} \mathbf{B} \vec{m}_{dq0,x} - \vec{v}_{Ne,0}. \quad (4.25)$$

Pré-multiplicando os termos da eq. (4.25) por \mathbf{B}^{-1} e resolvendo chega-se à

$$\begin{bmatrix} v_d \\ v_q \\ v_0 \end{bmatrix} = L_b \frac{d}{dt} \begin{bmatrix} i_d \\ i_q \\ 0 \end{bmatrix} + L_b \omega_g \begin{bmatrix} -i_q \\ i_d \\ 0 \end{bmatrix} + \frac{V_o}{2} \begin{bmatrix} m_{d,x} \\ m_{q,x} \\ m_{0,x} \end{bmatrix} + \sqrt{3} \begin{bmatrix} 0 \\ 0 \\ v_{Ne,0} \end{bmatrix} \quad (4.26)$$

uma vez que $\mathbf{B}^{-1} \cdot \mathbf{B} = \mathbf{I}$, $\omega_g = d\theta/dt$ e a corrente de eixo zero é nula pois o sistema elétrico em questão é trifásico a três condutores, o que torna as correntes linearmente dependentes ($i_a + i_b + i_c = 0$).

Adotando uma referência deslocada de $-\pi/2$ radianos com respeito à fase das tensões de sequência positiva da rede, obtém-se um alinhamento do vetor de tensão com o eixo d . Assim, aplicando eq. (4.21) sobre as tensões senoidais da rede elétrica chega-se a

$$\begin{cases} L_b \frac{d}{dt} i_d = \sqrt{\frac{2}{3}} \hat{V}_g - \frac{V_o}{2} m_{d,x} + L_b \omega_g i_q \\ L_b \frac{d}{dt} i_q = \frac{V_o}{2} m_{q,x} - L_b \omega_g i_d \\ \frac{V_o}{2} m_{0,x} = -\sqrt{3} v_{Ne,0} \end{cases} \quad (4.27)$$

Da eq. (4.27) percebe-se um acoplamento entre as variáveis de eixo direto e quadratura. A magnitude destes termos é diretamente proporcional ao valor de L_b , o que tipicamente minimiza sua influência no modelo. É interessante notar também que o valor médio local da tensão de modo comum $v_{Ne,0}$ é uma imagem da componente de sequência zero dos sinais modulantes, bem como tais parcelas não tem influência direta no controle das correntes i_d e i_q .

A partir de (4.27) são obtidos os modelos de pequenos sinais para o controle das correntes de eixo direto e quadratura. Pequenas perturbações são adicionadas sobre os respectivos pontos de operação

às correntes e aos sinais modulantes, ou seja, $i_d = I_d + \tilde{i}_d$, $i_q = I_q + \tilde{i}_q$, $m_{d,x} = M_{d,x} + \tilde{m}_{d,x}$ e $m_{q,x} = M_{q,x} + \tilde{m}_{q,x}$. Desenvolvendo sobre o ponto de operação de conversor, aplicando a transformada de Laplace e desprezando o acoplamento entre d e q vem:

$$\frac{\tilde{i}_d}{\tilde{m}_{d,k}} = \frac{-V_o}{2sL_b} \quad (4.28)$$

$$\frac{\tilde{i}_q}{\tilde{m}_{q,k}} = \frac{-V_o}{2sL_b} \quad (4.29)$$

Com o circuito de sincronismo e referência adotados, observa-se que as componentes fundamentais de sequência positiva das correntes aparecem sobre os eixos d e q como valores constantes. Isso permite a utilização de apenas dois controladores simples do tipo proporcional mais integral (PI), garantindo erro nulo ao seguimento da corrente de referência na frequência síncrona². Para que o conversor opere, idealmente, com fator de potência unitário, a referência da corrente de eixo em quadratura deve ser nula, enquanto que a referência da corrente de eixo direto é determinada pelo controle da tensão total de saída (tensão V_o).

Por outro lado, se as tensões da rede estão distorcidas, controladores mais elaborados devem ser empregados para garantir o seguimento de referência e rejeição à perturbações para o controle das correntes. Observa-se que tanto a componente fundamental como os possíveis harmônicos das tensões da rede elétrica constituem uma perturbação para o controle das correntes. Ainda, a magnitude desta perturbação é inversamente proporcional à indutância dos indutores *boost*, o que pode ser particularmente crítico no presente conversor onde a redução de L_b é justamente uma vantagem da topologia. Diversas soluções podem ser empregadas para minimizar os efeitos da perturbação da rede, com destaque àquelas baseadas no princípio do modelo interno. Deve-se observar, entretanto, que componentes harmônicas no sistema de coordenadas abc aparecem em frequências distintas no sistema $dq0$, de acordo com a composição destas (componentes simétricas) e da frequência do sinal de sincronismo (ORTMANN, 2008).

²No desenvolvimento do modelo de pequenos sinais das correntes (4.28 e 4.29) desprezou-se a influência das resistências dos diversos elementos do circuito. Isso significa que na realidade não há, de fato, um polo na origem em tais funções de transferência, o que justifica a inclusão de integradores nos respectivos controladores.

4.5.2 Controle da Tensão de Saída

Tem por objetivo manter regulada a tensão total do barramento (v_o), atuando diretamente na referência de corrente. O valor total da tensão do barramento, correspondente à soma das tensões do grupo positivo v_{op} e negativo v_{on} é subtraído da referência. O erro gerado é injetado em um controlador, cuja saída constitui a referência da corrente de eixo direto (i_d^*).

As características próprias de operação do retificador PFC trifásico diferem substancialmente da estrutura monofásica, logo os critérios de projeto de controle da malha de saída devem ser reavaliados.

Seja a potência instantânea na entrada do conversor:

$$p_i = v_a i_a + v_b i_b + v_c i_c \quad (4.30)$$

Se a rede de alimentação é senoidal e equilibrada, como mostrado na eq. (4.1), logo a potência instantânea de um conversor que opera com fator de potência unitário é dada por:

$$p_i = \frac{3}{2} \hat{V}_g \hat{I}_{in} \quad (4.31)$$

Da eq. (4.31) verifica-se que a potência ativa drenada da fonte é constante, o que diretamente implica em potência ativa de saída constante. Vale lembrar que a parcela oscilante da potência instantânea, no caso do monofásico, é um fator tipicamente preponderante no projeto da malha de tensão de saída. Observa-se que no caso trifásico, para as considerações supracitadas, não existe componente oscilante, o que permite ajustar a malha de controle da tensão de saída com maior banda passante e logo com melhor resposta dinâmica. Ainda que possam ocorrer desequilíbrios e distorções na tensão da rede elétrica, para casos típicos de operação a malha de controle da tensão de saída do conversor trifásico pode ainda ser projetada para ter melhores respostas dinâmicas que a do conversor monofásico.

4.5.2.1 Modelo de pequenos sinais para o controle da tensão de saída

Para o sistema de referência adotado, com correntes e tensões senoidais e em fase na fonte de alimentação, tem-se $i_q = 0$ em regime permanente. Ainda, como as tensões estão em fase com as respectivas correntes, a potência drenada da fonte de alimentação é dada por

$$p_i = v_d i_d. \quad (4.32)$$

A função de transferência que relaciona a tensão total de saída com a corrente de eixo direto é obtida através do balanço de potência. A parcela referente aos indutores L_{bk} foi desconsiderada em função da reduzida magnitude que apresenta na faixa de frequência de interesse. Assim:

$$v_d i_d = \frac{1}{2} C_o \frac{dv_o^2}{dt} + \frac{v_o^2}{R_o}. \quad (4.33)$$

A tensão quadrática de saída é linearizada no ponto de operação nominal $v_o^2 = V_o^2$ considerando que $v_o^2 \approx 2V_o v_o - V_o^2$ (série de Taylor). Aplicando pequenas perturbações na corrente de eixo direto e na tensão de saída obtém-se a função de transferência $G_{vo}(s)$, mostrada em (4.36).

$$i_d = I_d + \tilde{i}_d \quad (4.34)$$

$$v_o = V_o + \tilde{v}_o \quad (4.35)$$

$$G_{vo}(s) = \frac{\tilde{v}_o}{\tilde{i}_d} = \frac{V_d}{2V_o s} \frac{R_o}{\frac{R_o C_o}{2} + 1} \quad (4.36)$$

4.5.3 Equilíbrio das Tensões de Saída

O equilíbrio das tensões de saída v_{op} e v_{on} é garantido se a corrente média injetada no ponto 0 for nula dentro de um período T_g da rede elétrica de alimentação, ou seja

$$\bar{I}_{mp} = \frac{1}{T_g} \int_{t-T_g}^t i_{mp} dt = 0. \quad (4.37)$$

Essa condição pode ser alcançada em um sistema ideal através de estratégias adequadas de modulação. Entretanto, devido às assimetrias e não idealidades dos sistemas reais, uma malha de realimentação deve ser empregada para garantir o equilíbrio do barramento de saída.

Ainda que a tensão total do barramento v_o esteja regulada, a corrente injetada no ponto médio pode provocar ondulações nos barramentos parciais v_{op} e v_{on} , em função de sua componente média local $\langle i_{mp} \rangle$. Sejam δ_{vop} e δ_{von} as respectivas ondulações dos barramentos positivo e negativo, então em regime permanente tem-se:

$$V_o = \left(\frac{V_o}{2} + \delta_{vop} \right) + \left(\frac{V_o}{2} + \delta_{von} \right). \quad (4.38)$$

Como $v_o = v_{op} + v_{on}$, logo $\delta_{vop} = -\delta_{von}$, ou seja, as ondulações de tensão são opostas nos capacitores de saída. Define-se então a ondulação de tensão no ponto médio conforme

$$\delta_{vmp} = \frac{1}{2} (v_{on} - v_{op}). \quad (4.39)$$

Considerando que $C_{op} = C_{on} = C_{opn}$, sabe-se que as correntes nos capacitores C_{op} e C_{on} são respectivamente dadas por

$$i_{cp} = C_{opn} \frac{dv_{op}}{dt} \quad (4.40)$$

e

$$i_{cn} = C_{opn} \frac{dv_{on}}{dt}, \quad (4.41)$$

sendo que a corrente no ponto médio é expressa por

$$i_{mp} = i_{cn} - i_{cp}. \quad (4.42)$$

A partir de eq. (4.39), (4.40), (4.41) e (4.42) obtém-se a relação entre a ondulação do ponto médio $d\delta_{vmp}$ e a corrente i_{mp} :

$$\frac{d\delta_{vmp}}{dt} = \frac{i_{mp}}{2C_{opn}}. \quad (4.43)$$

Resta então determinar como a corrente i_{mp} está relacionada com a operação do conversor. De acordo com a eq. (4.3), a corrente no ponto médio i_{mp} é determinada por

$$i_{mp} = \frac{1}{N} \sum_{j=1}^N (s_{aj}i_a + s_{bj}i_b + s_{cj}i_c). \quad (4.44)$$

Assumindo que as correntes de entrada são senoidais, i_{mp} depende somente das funções de comutação. Assim, a partir da eq. (4.16) pode-se escrever a corrente média local conforme

$$\langle i_{mp} \rangle = d_a i_a + d_b i_b + d_c i_c. \quad (4.45)$$

Por outro lado, sabe-se que as funções de modulação estão relacionadas com as funções de comutação e conseqüentemente com as

razões cíclicas conforme mostrado em (4.15). Assim:

$$\langle i_{mp} \rangle = i_a [1 - m_a \text{sign}(i_a)] + i_b [1 - m_b \text{sign}(i_b)] + i_c [1 - m_c \text{sign}(i_c)]. \quad (4.46)$$

A forma da corrente definida na eq. (4.46) depende dos sinais modulantes m_k , e em condições típicas de operação em regime permanente tem valor médio nulo dentro de um período da tensão da rede elétrica. Entretanto, se um sinal de eixo zero constante $m_{0,\delta v}$ é somado a cada uma das funções modulantes m_k , a corrente no ponto central do barramento de saída passa a ter uma componente definida por

$$\langle i_{mp} \rangle = -m_{0,\delta v} [|i_a| + |i_b| + |i_c|]. \quad (4.47)$$

Verifica-se que, neste caso, um acréscimo em $m_{0,\delta v}$ causa um decréscimo na corrente i_{mp} , e um decréscimo em $m_{0,\delta v}$ aumenta i_{mp} . Observa-se também que o impacto desta componente na corrente no ponto médio depende da amplitude das correntes drenadas da fonte. Como o modelo descrito em eq. (4.47) é periódico e variante no tempo, determina-se o valor médio do somatório dos valores absolutos das correntes. Por fim, a corrente média local para um período de $\pi/3$ que flui no ponto médio é dada por

$$\langle i_{mp} \rangle_{\pi/3} = -\frac{6\hat{I}_{in}m_{0,\delta v}}{\pi}. \quad (4.48)$$

Da eq. (4.42) e eq. (4.43) obtém-se a relação entre a ondulação no barramento δ_{vmp} e a componente de sequência zero $m_{0,\delta v}$:

$$\frac{\delta_{vmp}}{m_{0,\delta v}} = -\frac{3\hat{I}_{in}}{sC_{opn}\pi}. \quad (4.49)$$

4.6 MODULAÇÃO

Os princípios básicos de modulação introduzidos para a estrutura monofásica podem ser diretamente utilizados na estrutura trifásica. Não obstante, ainda que a estrutura trifásica apresente maior complexidade de operação e implementação, suas características permitem maior liberdade e flexibilidade, com conseqüente influência no funcionamento do conversor.

4.6.1 Estratégias de Modulação

Várias estratégias de modulação para conversores multiníveis têm sido propostas na literatura (HOLMES; LIPO, 2003). Em geral, tanto a modulação vetorial (SVM - *space vector modulation*) como esquemas baseados em portadora (CBM - *carrier-based modulation*) são utilizadas. A modulação vetorial apresenta grande versatilidade e flexibilidade, porém o esforço computacional é considerável quando o número de níveis aumenta. Por outro lado, estratégias baseadas em portadora são simples de implementar. Além disso, referências como (HOLMES; LIPO, 2003; BURGOS et al., 2008; MCGRATH et al., 2003) relatam equivalências diretas entre a modulação vetorial e àquelas baseadas em portadora. Na modulação vetorial, o grau de liberdade está na escolha e o tempo de cada vetor nulo. No caso das estratégias com portadoras, a injeção de um sinal adequado de sequência zero (sinal comum a todas as fases) promove liberdade para imposição das tensões do conversor.

Considerando que a aplicação em questão pode ter um número elevado de pernas de semicondutores, logo a modulação baseada em portadoras mostra-se mais atrativa, desde que reduz o esforço computacional.

4.6.1.1 Esquema Básico de Modulação Baseada em Portadoras

O esquema básico de modulação emprega um grupo híbrido de portadoras, como mostrado na Figura 83. Consiste de dois subgrupos, dispostos em fase (IPD - *in phase disposition*), de portadoras, sendo que cada subconjunto é composto de N portadoras deslocadas em fase de $2\pi/N$. Como existem duas portadoras em fase para cada interruptor SPTT, o sinal de comando para acionar um dado interruptor S_{kj} ocorre em duas situações, lembrando que a modulação é por sinal complementar:

- A função de modulação m_k é menor que a respectiva portadora crr_{jp} E m_k é positiva;
- A função de modulação m_k é maior que a respectiva portadora crr_{jn} E m_k é negativa.

As funções de modulação do retificador são geradas pelo sistema de controle do conversor e são então comparadas com as portadoras para gerar os sinais de comando dos interruptores. Cada par de portadoras está em fase, sendo aquela do subgrupo positivo é empregada

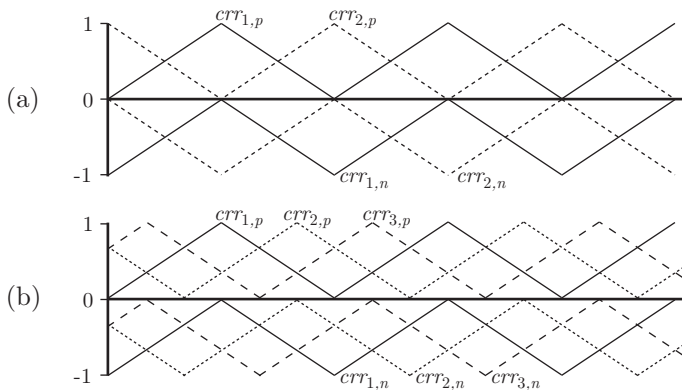


Figura 83 – Exemplo da disposição das portadoras no esquema básico de modulação com (a) $N = 2$ e (b) $N = 3$.

para correntes positivas e a do negativo para correntes negativas. Conforme 4.11, para gerar tensões senoidais as componentes fundamentais das funções de modulação de fase devem ser aquelas definidas em eq. (4.13). Estes sinais serão a base para todos os algoritmos CBM que serão analisados a seguir.

4.6.1.2 Modulação SPWM

A forma mais simples de modular o retificador MLMSR é aplicar os sinais definidos em 4.13 como funções de modulação, ou seja, $m_{k,SPWM} = m_k$. Esta modulação é referida como senoidal PWM (SPWM). A Figura 84 mostra as funções de modulação $m_{a,SPWM}$ da fase “a”, sua componente fundamental e a componente de eixo zero. Claramente, neste caso a componente de eixo zero é nula e a função de modulação é puramente senoidal. O máximo índice de modulação neste caso é limitado a $M = 1$.

As funções de modulações para cada uma das fases são apresentadas na Figura 85-a, enquanto que as representações espaciais dos vetores dos sinais modulantes $\vec{m}_{abc,SPWM}$, das componentes de eixo zero $\vec{m}_{0,SPWM}$ e das componentes fundamentais \vec{m}_{abc} são mostrados nas Figuras 85-b, 85-c e 85-d.

Os vetores espaciais são definidos como:

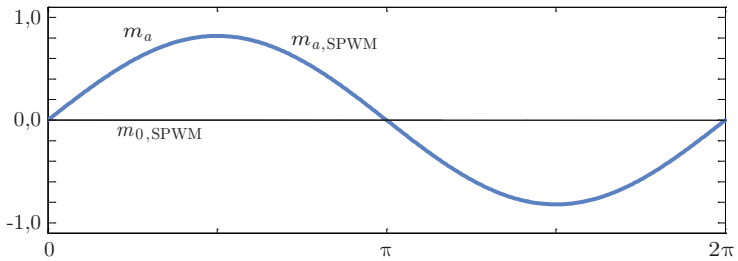


Figura 84 – Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação SPWM.

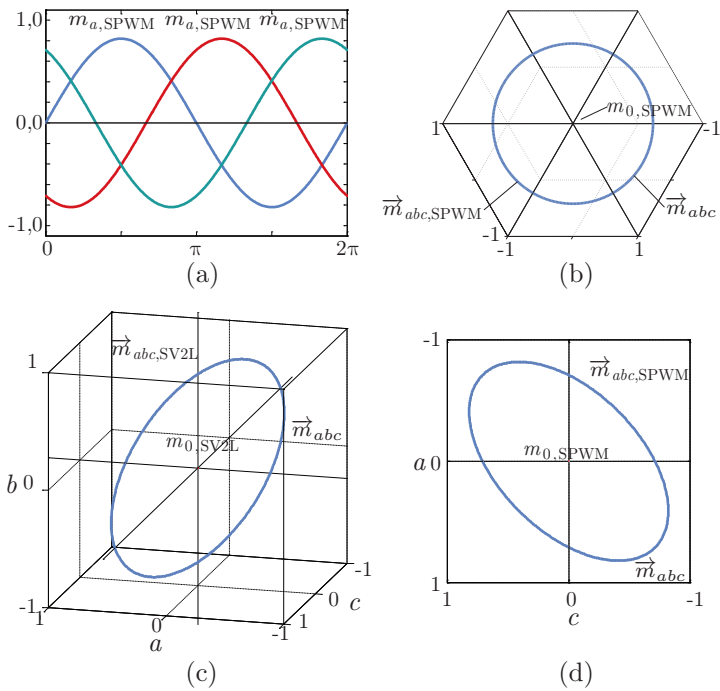


Figura 85 – Sinais modulantes, componentes fundamentais e de eixo zero para a modulação SPWM.

$$\vec{m}_{abc} = \begin{bmatrix} m_a \\ m_b \\ m_c \end{bmatrix} \quad (4.50)$$

$$\vec{m}_{abc,SPWM} = \begin{bmatrix} m_{a,SPWM} \\ m_{b,SPWM} \\ m_{c,SPWM} \end{bmatrix} \quad (4.51)$$

$$\vec{m}_{0,SPWM} = \begin{bmatrix} m_{0,SPWM} \\ m_{0,SPWM} \\ m_{0,SPWM} \end{bmatrix}. \quad (4.52)$$

É fácil perceber que, sendo nula a componente de eixo zero, as trajetórias de $\vec{m}_{abc,SPWM}$ e \vec{m}_{abc} são naturalmente coincidentes.

4.6.1.3 Modulação SV2L

Da mesma forma que nos conversores de dois níveis, é teoricamente possível estender o índice de modulação até $M = 2/\sqrt{3} \cong 1,155$, o que permite maior margem para regulação estática e dinâmica da tensão de saída, quando da variação da tensão de alimentação. Por outro lado, mantendo as margens de operação de uma modulação senoidal, e supondo aceitável uma redução na tensão de saída, logo é possível reduzir as perdas por comutação do conversor.

O máximo índice de modulação é estendido através da injeção de uma componente de eixo zero adequada, dada por

$$m_{0,SV2L} = -\frac{1}{2} [\max(m_a, m_b, m_c) - \min(m_a, m_b, m_c)]. \quad (4.53)$$

Por fim, as funções de modulação $m_{k,SV2L}$ são obtidas com

$$m_{k,SV2L} = m_k + m_{0,SV2L}. \quad (4.54)$$

Assim, funções de modulação convencionais de dois níveis SV2L são obtidas. Em conversores dois níveis, este esquema tipicamente reduz a ondulação de corrente e é equivalente à modulação SVM de três níveis para elevados índices de modulação.

Observa-se que neste caso a componente de eixo zero $m_{0,SV2L}$ não é nula (Figura 86), e assim as trajetórias espaciais dos vetores $\vec{m}_{abc,SV2L}$ e \vec{m}_{abc} não coincidem no espaço, ainda que tenham a mesma projeção no plano $\alpha\beta$, como mostra a Figura 87-b. Tais trajetórias, juntamente com

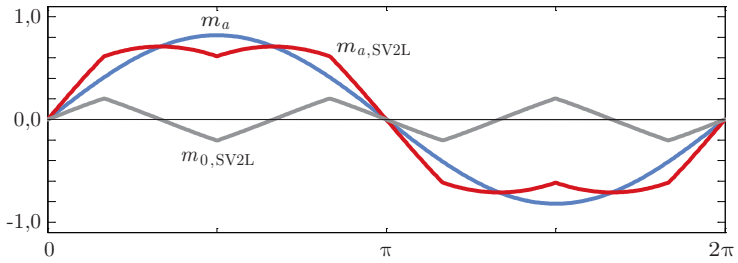


Figura 86 – Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação SV2L.

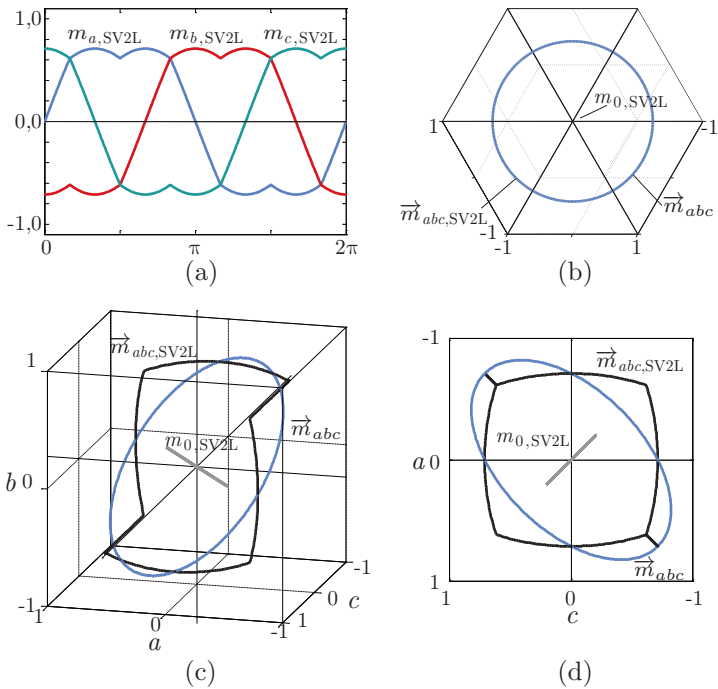


Figura 87 – Sinais modulantes, componentes fundamentais e de eixo zero para a modulação SV2L.

a do vetor $\vec{m}_{0,SV2L}$ são mostrados em projeções distintas nas Figuras 87-c e 87-d, onde:

$$\vec{m}_{abc,SV2L} = \begin{bmatrix} m_{a,SV2L} \\ m_{b,SV2L} \\ m_{c,SV2L} \end{bmatrix} \quad (4.55)$$

e

$$\vec{m}_{0,SV2L} = \begin{bmatrix} m_{0,SV2L} \\ m_{0,SV2L} \\ m_{0,SV2L} \end{bmatrix}. \quad (4.56)$$

4.6.1.4 Modulação DPWM

Modulações PWM descontínuas (DPWM) têm sido empregadas em conversores trifásicos, tanto de dois níveis como em estruturas multiníveis, com o principal objetivo de reduzir as perdas por comutação. Muitas estratégias DPWM grampeiam uma das três fases para o barramento positivo ou negativo, ou ainda para o ponto central (quando disponível) por certos instantes. A ausência de comutação durante tais instantes possibilita um aumento do rendimento total. Este procedimento é cíclico sobre um período da componente fundamental, de forma a garantir equilíbrio entre as fases e balanço no ponto central do barramento. Tipicamente, este tipo de modulação reduz o número de comutações e aumenta a ondulação da corrente de entrada. Existem vários algoritmos DPWM, como os apresentados em (HOLMES; LIPO, 2003) e (DALESSANDRO et al., 2008). Aqui, assim como para as outras estratégias, as funções de modulação da DPWM são obtidas através da injeção de um sinal de eixo zero. O sinal de eixo zero é definido como mostrado em (BRUCKNER; HOLMES, 2005). Assim,

$$m_{0,DPWM} = \frac{\text{sign}(m'_{\max})}{2} - m'_{\max}, \quad (4.57)$$

com

$$m'_{\max} = \begin{cases} m'_a & \text{se } |m'_a| = \max(|m'_a|, |m'_b|, |m'_c|) \\ m'_b & \text{se } |m'_b| = \max(|m'_a|, |m'_b|, |m'_c|) \\ m'_c & \text{se } |m'_c| = \max(|m'_a|, |m'_b|, |m'_c|) \end{cases}, \quad (4.58)$$

e

$$\begin{aligned} m'_a &= (m_a + 1) \bmod (1) - 1/2 \\ m'_b &= (m_b + 1) \bmod (1) - 1/2 \\ m'_c &= (m_c + 1) \bmod (1) - 1/2 \end{aligned} \quad (4.59)$$

onde a função $(x)\text{mod}(y)$ retorna o resto da divisão x/y .

As funções de modulação e demais componentes desta estratégia são apresentadas na Figura 88.

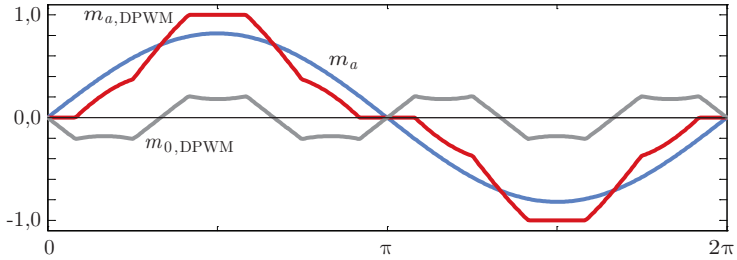


Figura 88 – Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação DPWM.

Novamente fica clara a presença da componente de eixo zero $m_{0,DPWM}$. Os instantes de grameamento são evidenciados na Figura 89-a, como também em 89-d, onde:

$$\vec{m}_{abc,DPWM} = \begin{bmatrix} m_{a,DPWM} \\ m_{b,DPWM} \\ m_{c,DPWM} \end{bmatrix} \quad (4.60)$$

e

$$\vec{m}_{0,DPWM} = \begin{bmatrix} m_{0,DPWM} \\ m_{0,DPWM} \\ m_{0,DPWM} \end{bmatrix}. \quad (4.61)$$

Observa-se que a presente estratégia possibilita a redução do número de comutações em um período da rede elétrica, uma vez que o sinal modulante grameia os polos de cada célula aos barramentos positivo, negativo e ponto central. É importante ressaltar, entretanto, que os instantes de operação onde não há comutação são dependentes fundamentalmente do índice de modulação M , e neste sentido é interessante determinar os limites de operação onde há e não há comutação.

Para a análise e determinação dos ângulos θ_{di} (com $i = 1, 2, \dots, 8$) é suficiente analisar, por exemplo, os períodos de descontinuidade para o o sinal $m_{a,DPWM}$, como mostrado na Figura 90. Mais precisamente, com base no período $\pi/3 < \theta < 2\pi/3$ é possível definir θ_{d2} e θ_{d3} , bem como todos os demais ângulos. Inicialmente, reescreve-se (4.59) de

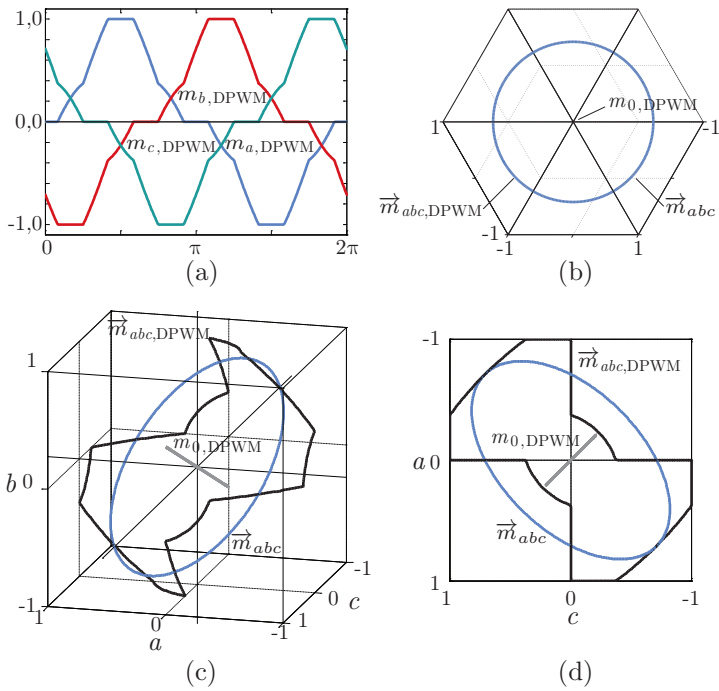


Figura 89 – Sinais modulantes, componentes fundamentais e de eixo zero para a modulação DPWM.

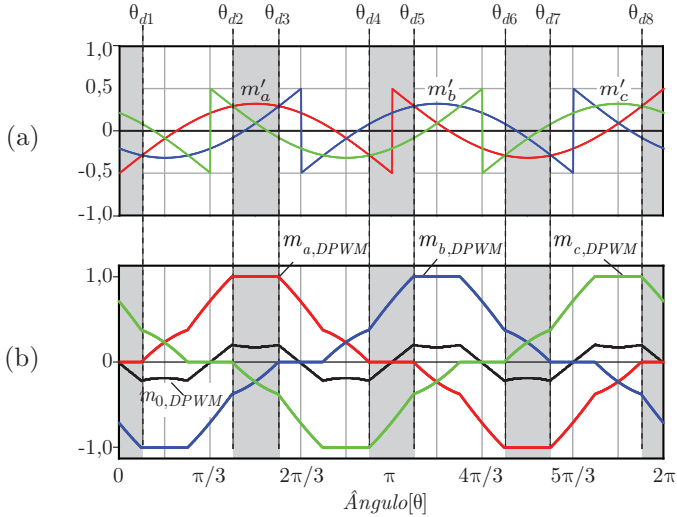


Figura 90 – Regiões com operação descontínua na modulação DPWM, com base nos sinais m'_a , m'_b e m'_c .

acordo com

$$\begin{aligned}
 m'_a &= m_a - \frac{1}{2} \text{sign}(m_a) \\
 m'_b &= m_b - \frac{1}{2} \text{sign}(m_b) \\
 m'_c &= m_c - \frac{1}{2} \text{sign}(m_c).
 \end{aligned} \tag{4.62}$$

O ângulo θ_{d2} é obtido igualando os sinais m'_a e m'_c , o que, com base em eq. (4.13) resulta em

$$M \text{sen}(\theta) - \frac{1}{2} = M \text{sen}\left(\theta + \frac{2\pi}{3}\right) + \frac{1}{2}. \tag{4.63}$$

A partir da relação trigonométrica

$$\text{sen}(x) - \text{sen}(y) = 2 \text{sen}\left(\frac{x-y}{2}\right) \cos\left(\frac{x+y}{2}\right) \tag{4.64}$$

isola-se o índice de modulação M e o ângulo θ_{d2} é determinado com

$$\theta_{d2} = \arccos\left(-\frac{1}{M\sqrt{3}}\right) - \frac{\pi}{3}. \tag{4.65}$$

Tendo em vista que a referida região de descontinuidade é simétrica com respeito a $\pi/2$, logo $\theta_{d3} = \pi - \theta_{d2}$, assim como $\theta_{d6} = \pi + \theta_{d2}$ e $\theta_{d7} = \pi + \theta_{d3}$.

Nesta modulação é possível operar com um máximo índice de $M = 2/\sqrt{3}$, situação a qual os barramentos positivo e negativo ficam grampeados cada um por $\theta_{d3} - \theta_{d2} = \theta_{d7} - \theta_{d6} = \pi/3$, sendo que neste caso não há grampeamento no ponto central.

É importante observar, entretanto, que o valor mínimo do índice de modulação M para que ocorra grampeamento nos barramentos positivo e negativo ocorre para $\theta = \pi/2$, quando $m'_a = m'_c$.

$$M \operatorname{sen} \left(\frac{\pi}{2} \right) - \frac{1}{2} = M \operatorname{sen} \left(\frac{\pi}{2} + \frac{2\pi}{3} \right) + \frac{1}{2} \quad , \quad (4.66)$$

o que resulta em $M = 2/3$. Para $M < 2/3$ ocorre grampeamento apenas no ponto médio, em intervalos regulares de $\pi/6$. Observa-se que, como mostrado na Figura 90, os ângulos que determinam o grampeamento no ponto médio são obtidos através de relações simples com as outras fases, uma vez que os instantes de grampeamento positivo ou negativo de uma fase coincidem com os de grampeamento no ponto médio para as outras (exceto quando $M = 2/\sqrt{3}$, quando não há grampeamento no ponto zero). A Tabela 7 resume todos os ângulos indicados na Figura 90.

Tabela 7 – Ângulos de fase para operação com modulação descontínua.

| Ângulo | $M < 2/3$ | $2/3 < M < 2/\sqrt{3}$ |
|---------------|-----------|--|
| θ_{d1} | $\pi/6$ | $\arccos \left(-\frac{1}{M\sqrt{3}} \right) - \frac{2\pi}{3}$ |
| θ_{d2} | - | $\arccos \left(-\frac{1}{M\sqrt{3}} \right) - \frac{\pi}{3}$ |
| θ_{d3} | - | $\frac{4\pi}{3} - \arccos \left(-\frac{1}{M\sqrt{3}} \right)$ |
| θ_{d4} | $5\pi/6$ | $\frac{5\pi}{3} + \arccos \left(-\frac{1}{M\sqrt{3}} \right)$ |
| θ_{d5} | $7\pi/6$ | $\arccos \left(-\frac{1}{M\sqrt{3}} \right) + \frac{\pi}{3}$ |
| θ_{d6} | - | $\arccos \left(-\frac{1}{M\sqrt{3}} \right) + \frac{2\pi}{3}$ |
| θ_{d7} | - | $\frac{7\pi}{3} - \arccos \left(-\frac{1}{M\sqrt{3}} \right)$ |
| θ_{d8} | $11\pi/6$ | $\frac{2\pi}{3} - \arccos \left(-\frac{1}{M\sqrt{3}} \right)$ |

4.6.1.5 Modulação STHI

Como já comentado, a modulação utilizada influencia diversos aspectos de operação do conversor. O objetivo da estratégia aqui denominada de STHI é determinar uma componente de eixo zero que minimize a corrente injetada no ponto médio, de forma a reduzir a corrente total que flui através dos capacitores do barramento. Deve-se estabelecer, portanto, uma relação entre a corrente média instantânea no ponto médio, definida na eq. (4.42), com a componente de eixo zero do sinal modulante.

Do esquema básico de modulação introduzido na seção 4.6.1.1, os sinais de comando gerados a partir das moduladoras m_k com as respectivas portadoras estão diretamente relacionados com às razões cíclicas. Da eq. (4.45) sabe-se que a corrente injetada no ponto médio do barramento de saída depende das razões cíclicas e das correntes drenadas pelo conversor. A partir da eq. (4.46) determina-se uma componente de eixo zero

$$m_{0,STHI} = \frac{M}{4} \sin(3\omega_g t), \quad (4.67)$$

a qual minimiza a corrente injetada no ponto médio do conversor (RIXIN et al., 2009).

A Figura 91 apresenta a função modulante e as demais componentes para a fase “a” na modulação STHI. O sinal de eixo zero $m_{0,STHI}$ é, como esperado, uma componente senoidal pura, com uma frequência três vezes maior que a da rede elétrica. Observa-se que há grande semelhança com os sinais gerados na modulação SV2L.

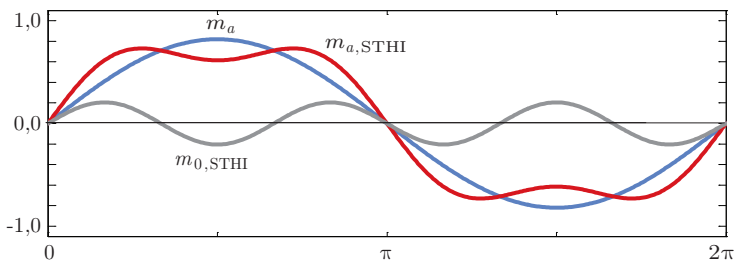


Figura 91 – Sinal modulante, componente fundamental e de eixo zero para a fase “a” na modulação STHI.

Da mesma forma que nas modulações anteriores, apresenta-se

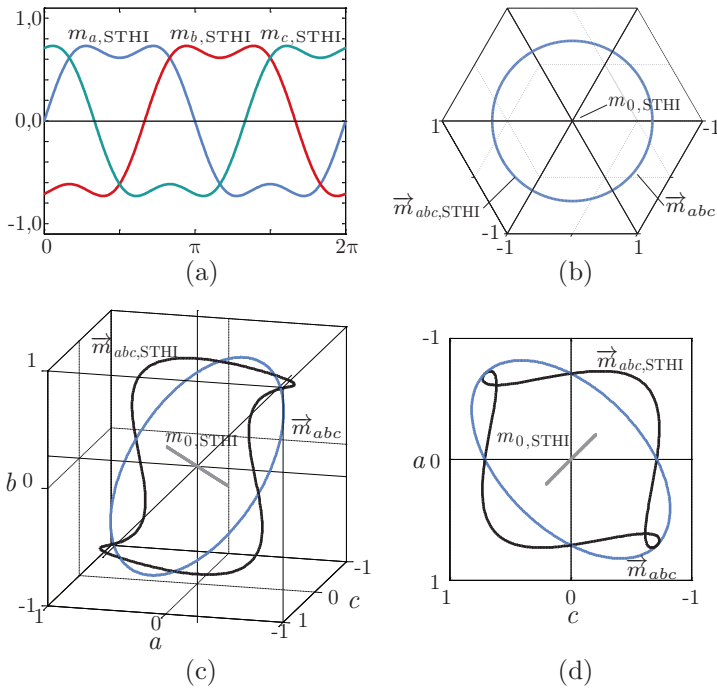


Figura 92 – Sinais modulantes, componentes fundamentais e de eixo zero para a modulação STHI.

nas Figuras 92-b, 92-c e 92-d as trajetórias espaciais dos vetores de modulação, e de eixo zero, definidos por:

$$\vec{m}_{abc,STHI} = \begin{bmatrix} m_{a,STHI} \\ m_{b,STHI} \\ m_{c,STHI} \end{bmatrix} \quad (4.68)$$

e

$$\vec{m}_{0,STHI} = \begin{bmatrix} m_{0,STHI} \\ m_{0,STHI} \\ m_{0,STHI} \end{bmatrix}. \quad (4.69)$$

4.6.2 Influência na Operação do Conversor

A modulação deve primordialmente assegurar operação adequada da estrutura. Entretanto, de acordo com a estratégia de modulação utilizada, um ou mais aspectos da operação do conversor pode ser melhorado, como perdas por comutação, espectro harmônico, regulação do ponto central do barramento e tensão de modo comum (tensão entre os pontos 0 e neutro). Neste sentido, quatro aspectos relevantes da operação do retificador MLMSR são estabelecidos: ondulação das correntes de entrada, tensão de modo comum (CMV), corrente magnetizante dos transformadores de multi-interfase e corrente do ponto médio do barramento CC.

4.6.2.1 Ondulação nas Correntes de Entrada

A corrente i_k ($k = a, b, c$) em cada indutor *boost* é obtida da seguinte equação diferencial

$$L_{b,k} \frac{d}{dt} i_k = v_{Lb,k} = v_k - (v_{Wk,j} + v_{sk,j}) + v_{cm}, \quad (4.70)$$

onde $v_{Wk,j}$ é a tensão sobre o enrolamento W_{kj} . Como já apresentado anteriormente, sabe-se que as tensões de entrada são dadas por

$$v_{in,k} = v_{Wk,j} + v_{sk,j}. \quad (4.71)$$

Considerando que as indutâncias são lineares e constantes, a ondulação de corrente é definida pelas componentes harmônicas de alta

frequência da tensão sobre os indutores *boost*. Assim,

$$\vec{v}_{Lb,abc} = \langle \vec{v}_{Lb,abc} \rangle + \vec{v}_{Lb,abc}^{hf}, \quad (4.72)$$

onde

$$\vec{v}_{Lb,abc} = [v_{Lb,a} \ v_{Lb,b} \ v_{Lb,c}]^T \quad (4.73)$$

e o sobrescrito x^{hf} modela o conteúdo de alta frequência de x . As componentes de alta frequência da tensão sobre os indutor *boost* são obtidas com

$$\begin{cases} v_{Lb,a}^{hf} = -(v_{in,a} - \langle v_{in,a} \rangle) + (v_{cm} - \langle v_{cm} \rangle) \\ v_{Lb,b}^{hf} = -(v_{in,b} - \langle v_{in,b} \rangle) + (v_{cm} - \langle v_{cm} \rangle) \\ v_{Lb,c}^{hf} = -(v_{in,c} - \langle v_{in,c} \rangle) + (v_{cm} - \langle v_{cm} \rangle) \end{cases} . \quad (4.74)$$

Observa-se que as tensões sobre os indutores v_{Lbk} , com $k = a, b, c$, não são unicamente determinadas por suas respectivas tensões de entrada de fase $v_{in,k}$, como ocorria para o retificador monofásico. Neste caso, a ondulação de corrente depende das tensões de entrada $v_{in,k}$ e da tensão de modo comum v_{cm} , sendo que ambas são definidas pela estratégia de modulação empregada.

4.6.2.2 Tensão de Modo Comum

Observando o circuito mostrado na Figura 74, verifica-se que os pontos Ne e 0 não estão fisicamente conectados. Assim, de acordo com a tensão instantânea gerada por cada fase, uma tensão de modo comum v_{cm} aparece entre os pontos Ne e 0 . Considerando que as fases estão balanceadas e não há impedâncias parasitas no circuito, logo a geração da tensão de modo comum ocorre em função dos estados de comutação aplicados. A tensão de modo comum é definida aqui como

$$v_{cm} = \frac{1}{3} (v_{in,a} + v_{in,b} + v_{in,c}), \quad (4.75)$$

e que novamente depende dos sinais de comutação definidos pela estratégia de modulação empregada. Além de influenciar a formação das correntes instantâneas de entrada, a tensão de modo comum v_{cm} influencia as emissões de modo comum, geradas quando elementos parasitas estão presentes. Estas emissões devem ser tratadas adequadamente, de forma a cumprir as normas de EMC, que por fim definem os requisitos

dos filtros de EMC. Tendo em vista que tais filtros tipicamente representam um considerável parcela do volume e peso totais do conversor PWM (HELDWEIN; KOLAR, 2009), a investigação das fontes de emissões de modo comum é uma questão importante se o projeto visa alta densidade de potência.

4.6.2.3 Corrente Magnetizante dos Transformadores de Multi-Interfase

De acordo com a eq. (4.5), a geração de uma dada tensão de entrada está relacionada com a operação do transformador e com os estados de comutação. Como demonstrado no Capítulo 2, uma forma simples de modelar a operação do transformador de multi-interfase é decompor as tensões e correntes dos enrolamentos em termos de suas componentes de modo diferencial (DM) e modo comum (CM). Desse modelo decorre que o transformador é representado através das indutâncias de modo diferencial e comum. A indutância de modo comum de cada transformador é nula, enquanto que as de modo diferencial são dadas por

$$L_{Wk,dm} = \frac{N}{N-1}L_s, \quad (4.76)$$

onde L_s é a indutância própria de cada enrolamento. As tensões e correntes DM sobre cada enrolamento W_{kj} (com $j = 1, 2, \dots, N$) estão relacionadas conforme

$$v_{Wkj,dm} = L_{Wk,dm} \frac{d}{dt} i_{Wkj,dm}, \quad (4.77)$$

onde

$$v_{Wkj,dm} = \text{sign}(i_k) \frac{V_o(N-1)}{2N} \left(s_{kj} - \frac{1}{N} \sum_{k=1}^N s_{kj} \right). \quad (4.78)$$

As indutâncias DM são responsáveis por limitar as correntes de circulação entre as fases, ou seja, as correntes de modo diferencial ou correntes magnetizantes do transformador de multi-interfase. Ainda, a corrente magnetizante está diretamente relacionada com o fluxo magnético nos transformadores. Neste sentido, seu comportamento deve ser avaliado, desde que as perdas totais e o volume do transformador dependem de sua densidade de fluxo magnético.

As envoltórias das correntes diferenciais são determinadas a partir da eq. (2.62), porém deve-se observar que o comportamento das

razões cíclicas d_{kj} depende dos sinais modulantes utilizados. Isso significa que há influência da componentes de sequência zero na forma das correntes diferenciais.

A estratégia de modulação deve garantir ainda que o valor local de todas as correntes magnetizantes do transformador, e implicitamente o fluxo magnético no núcleo, sejam nulos em um período de comutação. Fica definido, portanto, mais um objetivo que a estratégia de modulação deve garantir: correntes diferenciais nulas em cada período de comutação, ou seja

$$\langle i_{Wkj, dm} \rangle = 0. \quad (4.79)$$

4.6.2.4 Corrente do Ponto Médio do Barramento CC

A corrente que flui dos interruptores SPTT para o ponto médio 0 do barramento CC afeta a ondulação e o balanço das tensões parciais de saída. Além disso, esta componente tem influência direta no projeto dos capacitores do barramento CC. A corrente média local no ponto é definida pela eq. (4.45), e assim, conforme eq. (4.46), os sinais modulantes- e portanto a modulação- passam a influenciar na forma da corrente do ponto central do barramento CC.

4.6.3 Comparação das Estratégias de Modulação

De forma a realizar uma breve comparação das estratégias apresentadas, duas versões de retificadores trifásicos MLMSR são consideradas, uma com $N = 2$ e outra com $N = 3$. As condições de operação para o estudo são dadas na Tabela 8. Todas as tensões apresentadas são normalizados com respeito a tensão total de saída V_o , sendo que para as correntes a base é o valor de pico das correntes de entrada \hat{I} . As indutâncias dos indutores *boost* e dos transformadores de multi-interfase são independentemente escolhidos para $N = 2$ e $N = 3$, de forma a concordar com as especificações dadas na Tabela 8. A modulação com o pior desempenho com respeito à ondulação da corrente de entrada $\Delta i_{Lbk, \max}$ e $i_{W, dm, \max}$ define as indutâncias em cada valor de N . Isso significa que as indutâncias são iguais para todas as estratégias de modulação com $N = 2$. As simulações com $N = 3$ apresentam valores menores, mas novamente iguais em todas as estratégias. A comparação será conduzida com respeito aos parâmetros relevantes introduzidos anteriormente.

As principais formas de onda para as modulações SPWM, SV2L, DPWM e STHI são mostradas respectivamente nas Figuras 93, 94, 95 e 96. A tensão de entrada $v_{in,ab}$, a tensão de modo comum v_{cm} , a ondulação da corrente de entrada Δi_{Lba} , as correntes magnetizantes dos transformadores $i_{W,dm}$ e a corrente no ponto médio do barramento i_{mp} são mostradas na coluna da esquerda para $N = 2$ e na coluna da direita para $N = 3$.

Como pode ser visto na Figura 93-b, o valor médio local de v_{cm} é nulo, conforme o sinal de sequência zero na modulação SPWM. As outras estratégias apresentam valores locais diferentes de zero, porém em um período da tensão da rede elétrica de alimentação todas estratégias apresentam uma tensão de modo comum média é nula. Cabe observar que a componente de baixa frequência em v_{cm} não é tão preocupante como seus harmônicos. Neste sentido, o conversor com $N = 2$ utilizando a modulação SV2L e aquele com $N = 3$ na modulação DPWM são favoráveis.

O retificador com $N = 2$ apresenta a maior ondulação de corrente nas estratégias SV2L, enquanto que com $N = 3$ esta estratégia apresenta os melhores resultados neste quesito. De forma oposta, as estratégias SPWM e DPWM se mostram melhores com $N = 2$.

Todas as estratégias apresentam valores de pico muito parecidos para a corrente magnetizante, ainda que as formas de onda sejam diferentes. A estratégia DPWM apresenta um resultado interessante, onde a corrente magnetizante é nula durante os instantes em que a respectiva fase está grampeada.

O valor médio local da corrente no ponto médio é praticamente nulo na modulação STHI, muito baixo na modulação SV2L e um pouco

Tabela 8 – Parâmetros de simulação para a comparação das estratégias de modulação.

| Parâmetro | Valor |
|--|--------------------------------------|
| Índice de modulação | $M = 0,82$ |
| Máxima ondulação relativa da corrente de entrada | $\Delta i_{Lbk,max} / \hat{I} = 0,3$ |
| Máxima corrente magnetizante relativa | $i_{W,dm,max} / \hat{I} = 0,05$ |
| Taxa de frequências (frequência de comutação f_s e frequência da rede elétrica f_g) | $f_s / f_g = 833$ |

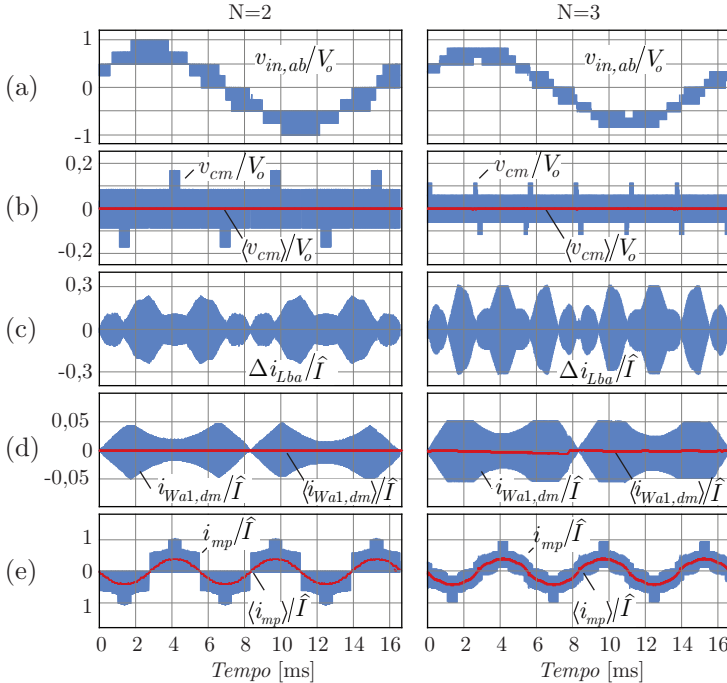


Figura 93 – Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação SPWM. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ e $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} e $\langle i_{mp} \rangle$.

maior na estratégia SPWM. Por outro lado, apresenta alto valor rms na estratégia DPWM. Deve-se observar que o aumento de i_{mp} na estratégia DPWM conduz a elevados esforços de corrente e ondulação de tensão para a mesma capacitância, comparativamente às modulações SV2L, STHI e SPWM. Estendendo a análise, apresenta-se na Figura 97 a corrente média local no ponto médio para cada uma das estratégias de modulação introduzidas. Os resultados são normalizados ($\langle i_{mp} \rangle / \hat{I}_{pk}$) e estão em função do índice de modulação para $0 < \theta < 2\pi$.

Como esperado, a estratégia STHI apresenta os menores valores de corrente no ponto médio, em contraste com a modulação DPWM, que apresenta elevados valores para diferentes índices de modulação. Para todas as estratégias é nítida a influência do índice de modulação.

Todas as formas de onda da corrente de entrada (cf. Figura 98)

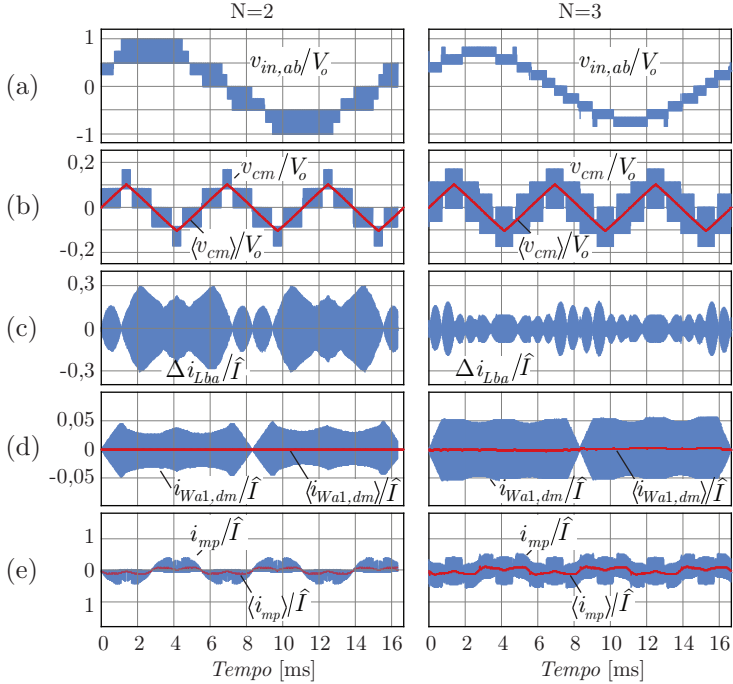


Figura 94 – Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação SV2L. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ and $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} and $\langle i_{mp} \rangle$.

apresentam baixa distorção harmônica, com diferentes comportamentos no que tange a ondulação de alta frequência. A estratégia DPWM possibilita cruzamento por zero suave nas correntes de entrada, uma vez que suas tensões de fase estão grampeadas no ponto central do barramento durante estes instantes.

De forma a apresentar uma comparação de resultados com caráter mais quantitativo, dois parâmetros são definidos aqui. O primeiro é o valor rms do conteúdo harmônico de um dado sinal x com período T_g , definido como

$$\langle X \rangle_{\text{rms}}^2 = \frac{1}{T_g} \int_{t-T_g}^t \langle x \rangle^2 dt. \quad (4.80)$$

ao passo que o segundo parâmetro define o valor rms do conteúdo de

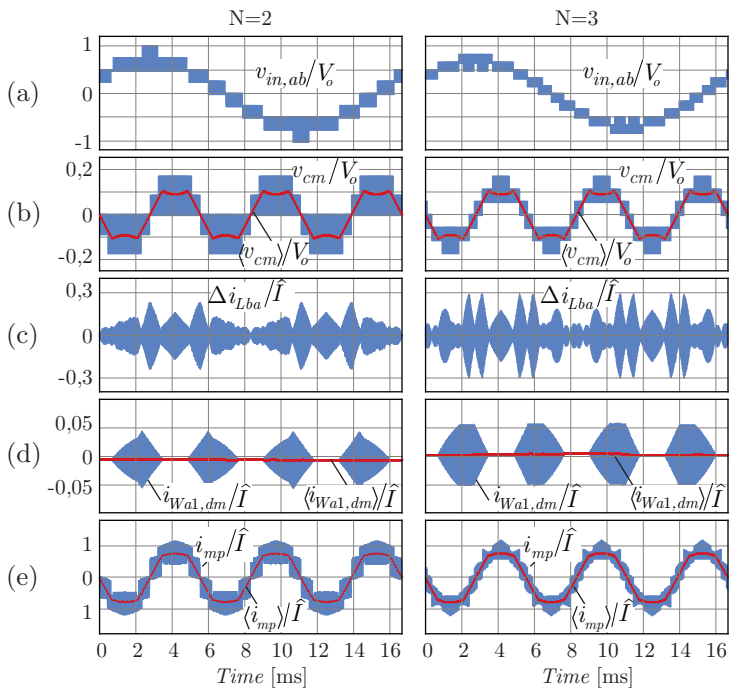


Figura 95 – Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação DPWM. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ and $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} and $\langle i_{mp} \rangle$.

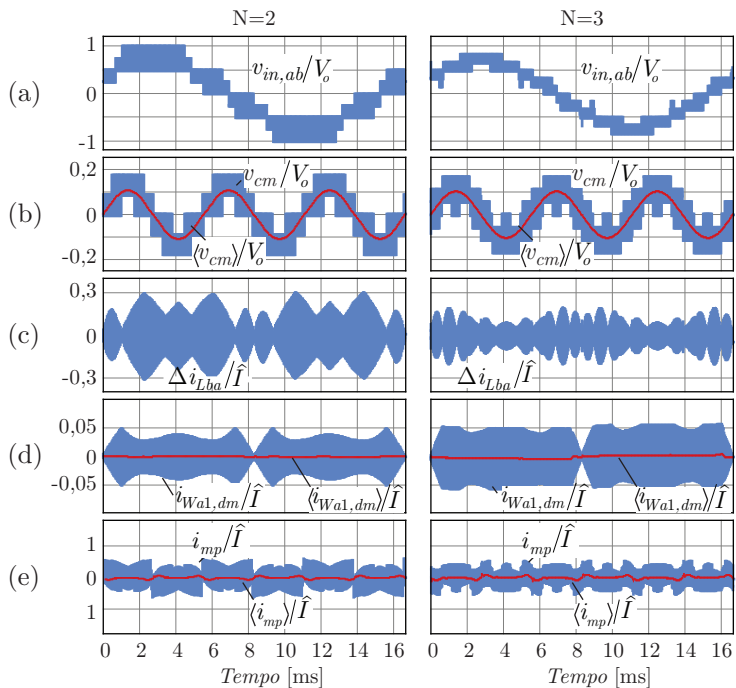


Figura 96 – Resultados normalizados de simulação para um retificador MLMSR com $N = 2$ (esquerda) e $N = 3$ (direita), empregando a modulação STHL. Formas de onda mostradas: (a) $v_{in,ab}$; (b) v_{cm} and $\langle v_{cm} \rangle$; (c) Δi_{Lba} ; (d) $i_{Wa1,dm}$ and $\langle i_{Wa1,dm} \rangle$; (e) i_{mp} and $\langle i_{mp} \rangle$.

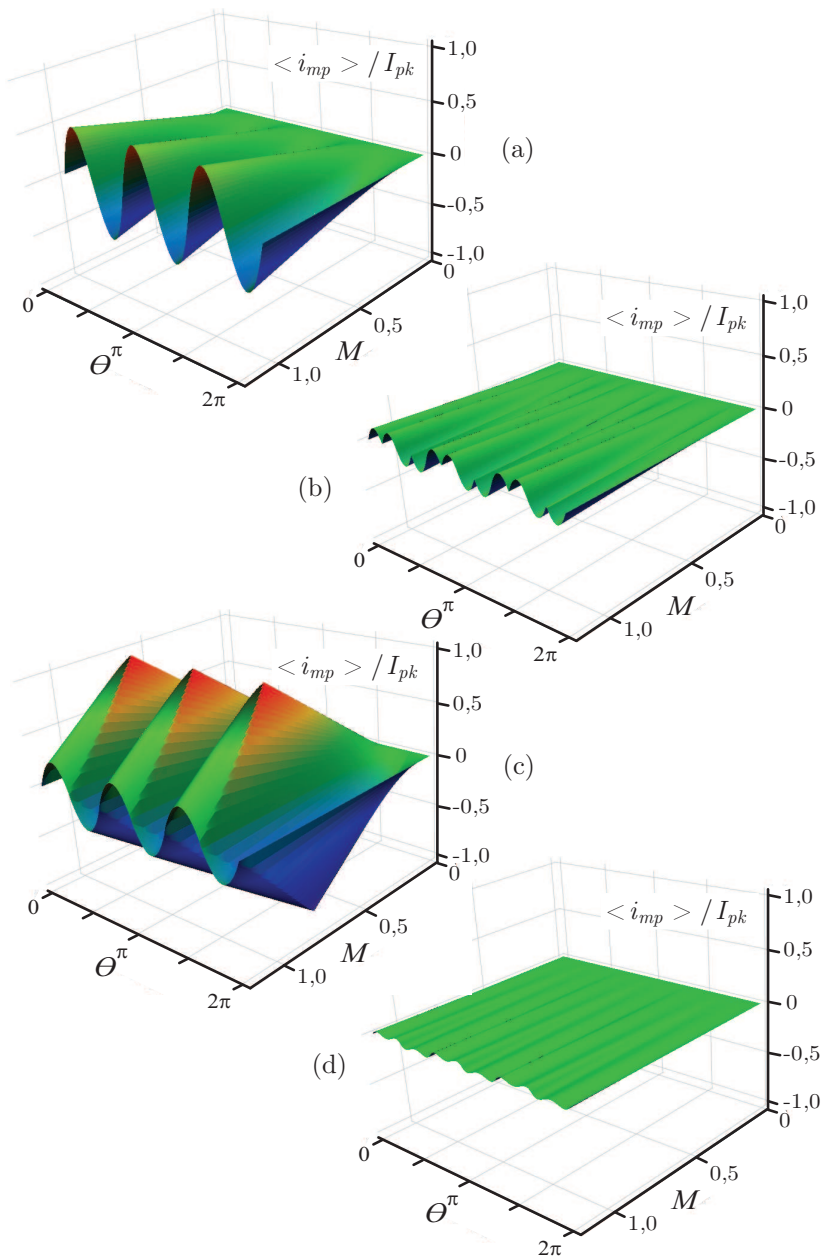


Figura 97 – Corrente média local no ponto médio, normalizada com respeito à corrente de pico de entrada para as modulações: (a) SPWM, (b) SV2L, (c) DPWM e (d) STHI.

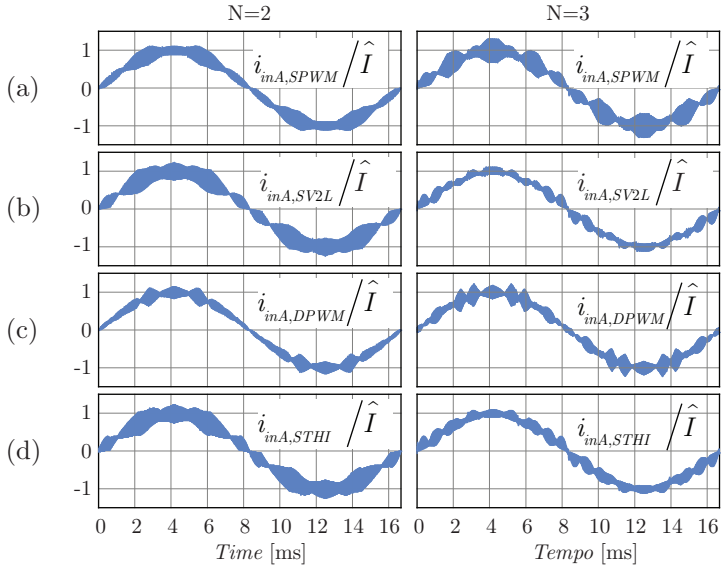


Figura 98 – Correntes de entrada com $N = 2$ (coluna da esquerda) e $N = 3$ (coluna da direita) para as seguintes estratégias de modulação: (a) SPWM; (b) SV2L; (c) DPWM; e (d) STHI.

alta frequência de uma sinal x , conforme

$$X_{\text{rms}}^{hf\ 2} = \frac{1}{T_g} \int_0^{T_g} (x - \langle x \rangle)^2 dt. \quad (4.81)$$

A Tabela 9 apresenta a comparação da distorção da tensão de entrada de linha ($v_{in,ab}$), para cada estratégia de modulação e com $N = 2$ e 3. A distorção harmônica total (THD), dada por

$$\text{THD} = \frac{\sqrt{\sum_{h=2}^{\infty} |V_{in,h}|^2}}{|V_{in,1}|} \quad (4.82)$$

e a distorção harmônica total ponderada

$$\text{WTHD} = \frac{\sqrt{\sum_{h=2}^{\infty} \left(\frac{|V_{in,h}|}{h}\right)^2}}{|V_{in,1}|}, \quad (4.83)$$

foram empregadas para avaliar as estratégias de modulação apresentadas. Em todos os casos, o harmônico de maior ordem computado é $h_{max} = 100000$, resultando uma largura de banda de aproximadamente 6 MHz. A modulação DPWM apresenta a menor THD e WTHD para $N = 2$. Este resultado não era esperado a princípio, desde que as modulações descontínuas tipicamente produzem piores resultados que outras neste quesito. A estratégia SV2L apresenta o melhor comportamento de distorção para $N = 3$. Percebe-se ainda a semelhança dos resultados para SV2L e STHI, bem como fica claro o comportamento balanceado ($N = 2$ e $N = 3$) na modulação DPWM.

A Figura 99 apresenta os gráficos aranha para $N = 2$ e 3, mostrando a comparação relativa usando os parâmetros analisados e as definições $\langle X \rangle_{rms}$ e X_{rms}^{hf} . A modulação com o comportamento mais balanceado é a DPWM. Entretanto, dependendo das especificações, resultados diferentes podem ser obtidos.

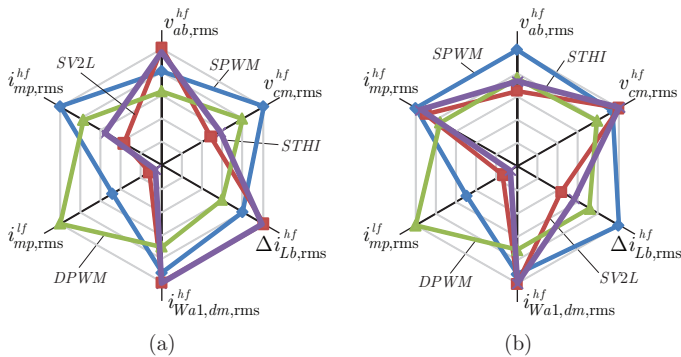


Figura 99 – Gráficos aranha mostrando a comparação relativa entre as estratégias de modulação: (a) $N = 2$ e; (b) $N = 3$.

O desempenho de cada índice numérico para as estratégias de modulação são comparadas na Figura 100. Com exceção do conteúdo harmônico de baixa frequência na corrente do ponto médio, mostrado na Figura 100(e), o qual permanece praticamente constante em todas as estratégias, todos os outros parâmetros variam drasticamente para $N = 2$ e $N = 3$. Não obstante, muitos destes parâmetros não apresentam uma tendência clara entre uma modulação e outra, nem entre $N = 2$ e $N = 3$. Ainda que todas as estratégias testadas tenham apresentado bons resultados, a ausência de um comportamento definido realça a importância da análise cuidadosa da modulação no projeto de um retificador MLMSR trifásico, a fim de se explorar da melhor forma

suas características.

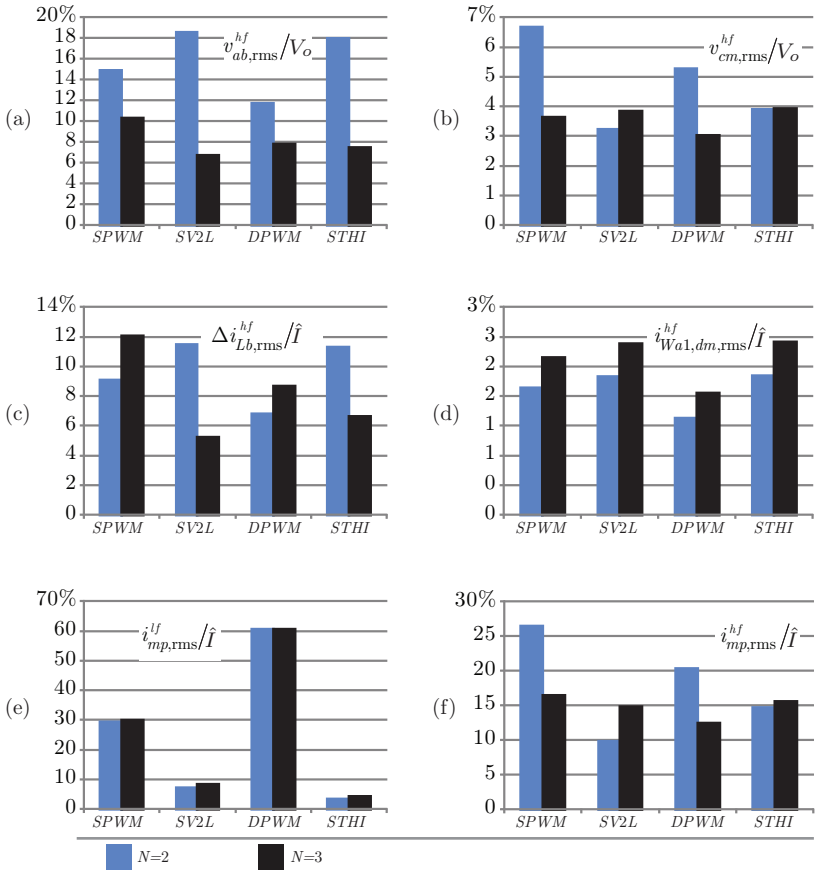


Figura 100 – Resultados normalizados mostrando o desempenho de cada estratégia de modulação quando $N = 2$ e 3 , para todos os parâmetros operacionais analisados.

Tabela 9 – Distorção harmônica da tensão de entrada de linha.

| Estratégia de Modulação | N=2 | | N=3 | |
|-------------------------|-------|--------|-------|--------|
| | THD% | WTHD% | THD% | WTHD% |
| SPWM | 29,56 | 0,0152 | 20,49 | 0,0078 |
| SV2L | 36,92 | 0,0194 | 13,17 | 0,0037 |
| DPWM | 23,25 | 0,0121 | 15,45 | 0,0056 |
| STHI | 37,73 | 0,0190 | 14,72 | 0,0046 |

4.7 CONCLUSÕES

Este capítulo introduziu os princípios básicos da operação do retificador PFC trifásico MLMSR. Essencialmente, a operação do retificador trifásico é semelhante ao do monofásico, porém a ausência da conexão do ponto central com o neutro da rede de alimentação torna a análise mais complexa, bem como permite maior liberdade na modulação da estrutura trifásica.

A análise vetorial foi introduzida, e mais uma vez ficou evidente que o aumento de N garante maior flexibilidade de operação do conversor. Na presente estrutura o número de vetores estacionários no espaço das tensões geradas pelo conversor é de $(2N + 1)^3$, sendo que o número de combinações únicas no plano $\alpha\beta$ é de $6N(2N + 1) + 1$.

A estratégia de controle foi apresentada e suas principais características e potencialidades foram descritas. Ainda que seja uma estratégia relativamente complexa, dependente de um circuito de sincronismo adequado, os benefícios obtidos com o controle em eixos síncronos justificam a escolha deste algoritmo. Uma possível alternativa à esta estratégia seria controlar o retificador em coordenadas $\alpha\beta$, entretanto controladores mais complexos seriam necessários para a obtenção de uma resposta dinâmica equivalente. Nesses casos normalmente são considerados controladores ressonantes, os quais guardam consigo relativa dificuldade de implementação, em função da sensibilidade à precisão numérica finita bem como às variações da frequência da rede de alimentação. Também foram apresentados os modelos para controle da tensão total de saída e para o equilíbrio dos barramentos positivo e negativo.

Considerando a complexidade de implementação de estratégias vetoriais para a modulação do conversor MLMSR, optou-se pela utilização de estratégias de modulação baseadas em portadoras. Diferente-

mente da modulação *space vector*, estratégias baseadas em portadoras têm como grau de liberdade a injeção de uma componente de eixo zero nos sinais modulantes. Quatro estratégias foram apresentadas e testadas através de simulações numéricas para conversores MLMSR de $N = 2$ e $N = 3$, onde diferentes aspectos foram avaliados (tensão de modo comum, ondulação da corrente de entrada, correntes diferenciais dos transformadores de multi-interfase e corrente no ponto médio). Com exceção da estratégia STHI, nenhuma das outras é ótima para qualquer dos aspectos avaliados, entretanto todas apresentaram bons resultados e simplicidade de implementação. A modulação SPWM é a mais simples, porém não permite operação com índice de modulação maiores que a unidade. A modulação SV2L é baseada na equivalência da modulação *space vector* com a implementação baseada em portadoras, ambas para conversores de dois níveis, sendo que neste trabalho tal estratégia tem como principal característica a possibilidade de elevar o índice de modulação até $2/\sqrt{3}$. A modulação DPWM apresentada possibilita reduzir as perdas por comutação, assim como permite estender o índice de modulação da mesma forma que a estratégia SV2L. Além disso, por realizar o grampeamento para o ponto central durante o cruzamento por zero das correntes de entrada, tal estratégia garante bom desempenho com respeito à qualidade das correntes. Também foi apresentada a estratégia STHI, a qual minimiza a corrente no ponto central do barramento de saída. Observou-se a efetividade desta estratégia para este quesito, bem como a semelhança de resultados com a estratégia SV2L para os outros aspectos avaliados. Exceto por pequenos erros nas simulações numéricas, em todos os esquemas de modulação apresentados a corrente diferencial nos transformadores não apresentou qualquer comportamento inesperado, uma vez que a base de todas as estratégias é um esquema de portadoras deslocadas em fase (tal qual o empregado no conversor monofásico). Assim, no caso de uma implementação do tipo *space vector* a questão das correntes diferenciais e consequentemente do fluxo nos transformadores deve ter a devida atenção, como já reportado em trabalhos como (COUGO et al., 2011).

Por fim, os estudos apresentados neste capítulo demonstram a grande semelhança de controle desta estrutura com aquelas convencionais de três níveis. Essencialmente, tanto o controle das correntes de entrada, tensão total de saída e balanço das tensões de saída são idênticos. Por outro lado, as características próprias da estrutura, assim como as diversas possibilidades de modulação realçam as potencialidades dos retificadores multiníveis com célula de comutação de múltiplos estados frente às topologias convencionais de três níveis.

5 CONCEPÇÃO E PROJETO DE CONVERSORES MLMSR A PARTIR DE BLOCOS DE CONSTRUÇÃO

5.1 INTRODUÇÃO

Nos estudos desenvolvidos nos capítulos anteriores foi comprovado que o aumento de pernas de semicondutores permite melhorar diversos aspectos operacionais dos retificadores multiníveis com célula de comutação de múltiplos estados. Sabe-se, no entanto, que a complexidade de projeto e implementação quando N aumenta é um fator preponderante para a definição do número de pernas de semicondutores. Ainda que a implementação do circuito de modulação através de dispositivos comerciais seja consideravelmente complicada com o aumento de N , é a complexidade na construção do transformador de multi-interfase que tipicamente limita N .

A escolha entre o número de pernas de semicondutores (ou número de enrolamentos do MIPT) é um compromisso entre os benefícios dos conversores em questão e de sua inerente complexidade de implementação. Neste sentido, este capítulo tem por objetivo apresentar uma solução de concepção e implementação, com vistas à melhor utilização dos recursos e potencialidades dos retificadores multiníveis com célula de comutação de múltiplos estados. O conceito de blocos de construção de eletrônica de potência é inicialmente introduzido. A concepção modular de implementação do MLMSR é então proposta com base em uma estrutura diferenciada para a realização dos transformadores de multi-interfase. Aspectos de projeto da unidade modular são apresentados e dois novos protótipos de retificadores multiníveis com célula de comutação de múltiplos estados são construídos a partir de tal conceito: um retificador monofásico de 2,5 kW e um trifásico de 7,5 kW.

5.1.1 Conceito de Blocos de Construção Aplicados à Eletrônica de Potência

O conceito de blocos de construção aplicado à eletrônica de potência surgiu no início da década de oitenta, sob grande influência do sucesso então experimentado pela indústria de circuitos integrados. O objetivo fundamental era viabilizar a construção de conversores estáticos a partir de blocos integrados, ao invés de diversos elementos discretos. Todavia, neste primeiro momento o movimento não obteve a

mesma expressão que a obtida pela indústria de circuitos integrados, dado o baixo nível de integração então empregado.

No início dos anos noventa um novo e mais abrangente conceito de blocos de construção de eletrônica de potência (PEBB - *Power Electronics Building Blocks*) é proposto pelo escritório de pesquisa naval (ONR - *Office of Naval Research*) dos Estados Unidos. O foco principal calcava-se no desenvolvimento de módulos de potência inteligentes, dotados de interfaces padronizadas de potência, controle e gerenciamento térmico, com vistas ao desenvolvimento de sistemas eficientes e confiáveis para processamento de energia elétrica. Esta nova proposta era nitidamente mais audaciosa e culminou em um programa completo de desenvolvimento, que contou com a parceria de diversas universidades, fabricantes e laboratórios de pesquisa do governo dos Estados Unidos. Ainda neste contexto surgiu a denominação “módulos integrados de eletrônica de potência” (IPEM - *Integrated Power Electronics Module*), de forma a distinguir os projetos de alta potência com foco militar das aplicações de baixa potência com foco comercial (menores que 100 kW)(BOROYEVICH, 2000).

Fundamentalmente, os PEBBs são processadores de potência, onde a premissa básica é de que diversos PEBBs juntos podem compor a maioria dos trabalhos de eletrônica de potência. Neste sentido, um PEBB não se refere a um material semicondutor específico, ou a um determinado dispositivo ou topologia, e sim à uma solução integrada para questões elétricas, mecânicas e térmicas (ERICSEN; TUCKER, 1998).

No conceito de PEBB cada bloco tem uma funcionalidade definida, com interfaces padronizadas de hardware e controle. Um mesmo bloco pode ser usado em diferentes aplicações, o que permite grande volume de produção, com conseqüente redução de custos e esforço de engenharia (ERICSEN et al., 2006).

Pode-se dizer que PEBB é um conceito genérico, que incorpora diversos aspectos tecnológicos, norteado por objetivos como redução de custos, tamanho, peso e perdas.

Os retificadores multiníveis com célula de comutação de múltiplos estados têm sido apresentados neste trabalho de forma generalizada, com respeito ao número de pernas de semicondutores N . Uma simples avaliação de tais conversores, monofásicos ou trifásicos, permite concluir que há diversos elementos ou conjunto de elementos que apresentam-se repetidamente na estrutura. Por exemplo, a realização física de qualquer um dos interruptor SPTT mostrados no Capítulo 3, juntamente com os diodos D_{jp} e D_{jp} poderia compor um bloco elementar para o conversor. Outras funcionalidades como dissipadores

de calor e circuitos de acionamento também poderiam ser igualmente incorporadas em tal bloco. Ainda que interessante, o nível de integração obtido estaria aquém das possibilidades dos MLMSR. É justamente neste ponto que a ideia de concepção modular através de blocos de construção vem de encontro com a solução para a complexidade inerente dos transformadores de multi-interfase.

5.1.2 Realização do transformador de multi-interfase

Fundamentalmente, é a operação do MIPT que permite os maiores benefícios dos retificadores aqui estudados, e assim a correta operação do conversor está diretamente relacionada ao funcionamento adequado do MIPT. Um transformador de multi-interfase ideal é uma estrutura simétrica, sendo que esta característica dificilmente é alcançada para $N > 2$ com núcleos magnéticos comerciais, uma vez que as relutâncias nos caminhos dos núcleo magnéticos comerciais são diferentes. Não obstante, núcleos comerciais de ferrite para $N > 3$ são raros ou inexistentes.

Em (GYU; IK, 1997) sete diferentes tipos de transformadores de multi-interfase são analisados com respeito a aspectos como volume, peso e complexidade. Particularmente, a estrutura em “árvore” apresenta grande simplicidade de implementação. O transformador global requerido com N enrolamentos é formado a partir de $N - 1$ MIPTs de dois enrolamentos. Entretanto, nesta estrutura as combinações são limitadas a $N = 2^y$, com $y = 1, 2, 3, 4, \dots$. Cabe observar que MIPTs de dois enrolamentos são facilmente construídos com núcleos tradicionais do tipo EE, toroidais ou assemelhados. Isso faz com que a estrutura em “árvore” seja particularmente adequada para a construção de retificadores do tipo MLMSR. Uma desvantagem desta forma de construção reside na diversidade dos projetos dos $N - 1$ MIPTs empregados na construção de um MIPT global de N enrolamentos, sendo que neste caso genérico o número de MIPTs (projetos) diferentes é justamente o parâmetro y .

A arquitetura distribuída de elementos magnéticos tem ainda a vantagem de facilitar o gerenciamento térmico, desde que as perdas são distribuídas entre os múltiplos transformadores de multi-interfase. É importante observar também que a limitação na escolha do número de pernas de semicondutores na estrutura em “árvore” pode ser minimizada quando transformadores com dois e três enrolamentos são combinados, ainda que a construção de MIPTs com três enrolamentos

seja ligeiramente mais complexa.

A Figura 101 apresenta duas diferentes realizações para um transformador de multi-interfase de quatro enrolamentos.

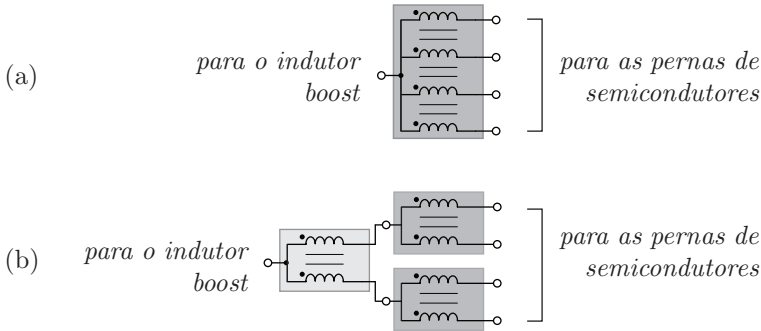


Figura 101 – Exemplo de diferentes implementações para um transformador de multi-interfase de quatro enrolamentos: (a) MIPT de quatro enrolamentos com indutâncias mútuas $Lm_{ji} = -K_c L_s / 3$, onde $j = 1..4$, $i = 1..4$ e $j \neq i$, K_c é o fator de acoplamento e L_s é a indutância própria de cada enrolamento; (b) implementação em “árvore”, onde as indutâncias mútuas são dadas por $Lm_{12} = -K_c L_s$.

Do ponto de vista externo, ambas as estruturas são equivalentes. Entretanto, a estrutura em árvore ilustrada na Figura 101-b é preferível, em função da simplicidade de implementação e disponibilidade de materiais comerciais. Não obstante, tal estrutura permite que o MIPT que está diretamente conectado aos semicondutores seja integrado, e assim um bloco de construção para retificadores multiníveis com célula de comutação de múltiplos estados é obtido.

A Figura 102-a ilustra o circuito genérico equivalente de uma fase para uma concepção com um MIPT de quatro enrolamentos, em contraste à Figura 102-b, que ilustra a aplicação da estrutura em árvore de MIPTs para o conceito modular proposto. O bloco elementar de construção é evidenciado neste último caso.

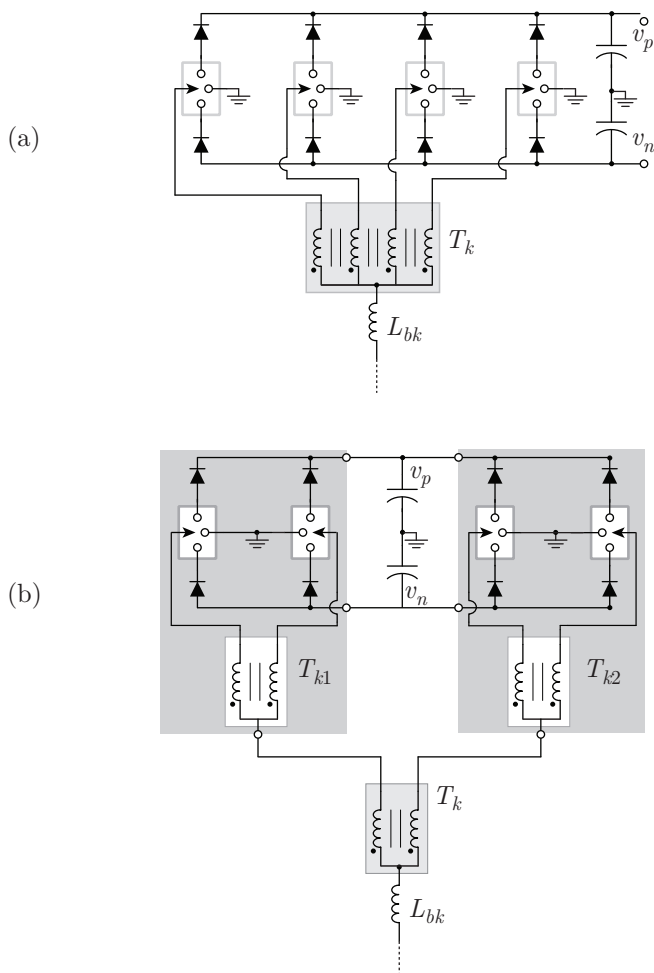


Figura 102 – Circuito genérico de uma fase para um conversor MLMSR: (a) concepção com um MIPT de quatro enrolamentos; (b) concepção modular com três MIPTs de dois enrolamentos, onde a área destacada indica o bloco elementar composto por um MIPT de dois enrolamentos e respectivos semicondutores.

5.2 CONCEPÇÃO GERAL DO PROTÓTIPO

A partir das características e restrições expostas para a realização dos MIPTs, conclui-se que a alternativa de construção em árvore constitui, de fato, a forma mais viável para a implementação do MLMSR.

5.2.1 Especificações Gerais

De todas as possibilidades enunciadas para o MLMSR define-se que o foco do novo protótipo deverá ser em aplicações de baixo peso e elevado rendimento. As principais especificações elétricas e mecânicas são resumidas na Tabela 10.

Tabela 10 – Principais especificações do protótipo trifásico.

| <i>Especificação</i> | <i>Valor</i> |
|-----------------------|---------------------------------|
| Tensão de entrada | $V_{g,rms} = 230/400 \text{ V}$ |
| Frequência da rede CA | $f_g = 60 \text{ Hz}$ |
| Tensão de saída | $V_o = 760 \text{ V}$ |
| Potência de saída | $P_o = 7500 \text{ W}$ |
| Altura | 1 U - 44,45 mm |
| Densidade de potência | $\approx 3 \text{ kW/l}$ |

O foco do projeto foi também determinado para que as características de modularidade também pudessem ser exploradas. Um parâmetro chave que precisa ser definido é o número de pernas de semicondutores N que será empregado em cada fase do conversor. Para este novo protótipo optou-se por $N = 4$, uma vez que os benefícios da topologia MLMSR são mais expressivos quando N aumenta a partir de valores menores (dois para três, ou três para quatro, por exemplo), bem como tal escolha permite explorar o conversor na forma modular introduzida.

5.2.1.1 Determinação da Frequência de Comutação

O outro parâmetro que deve ser definido é a frequência de comutação dos interruptores. Considerando a influência deste parâmetro em praticamente todos os elementos do conversor, observa-se que a escolha

da frequência de comutação será guiada pelo equilíbrio dos requisitos de elevado rendimento e baixo peso. O critério para a escolha da frequência de comutação é introduzido aqui, porém deriva de diversos aspectos de implementação (escolha de componentes, forma de construção, etc) que serão apresentados ao logo deste capítulo.

O protótipo trifásico deve operar com as estratégias de modulação introduzidas no Capítulo 4, logo as perdas devem ser avaliadas para todas as referidas estratégias. As perdas nos semicondutores são estimadas de acordo com a metodologia apresentada no Capítulo 2.13, considerando as funções de modulação de cada estratégia.

No caso dos elementos magnéticos (indutor *boost*, MIPT da placa base e MIPT do PEBB), as perdas também são estimadas para todas as estratégias. Observa-se que, na arquitetura definida para a realização do transformador de multi-interfase, o MIPT do PEBB opera na frequência de comutação, ao passo que o MIPT da placa base opera com o dobro da frequência de comutação. Já para o indutor *boost*, a componente predominante de alta frequência é de $4f_s$.

Para todos os elementos magnéticos, a metodologia adotada para a determinação das perdas no núcleo é baseada no método iGSE (*Improved Generalized Steimetz Equation*) (VENKATACHALAM et al., 2002). Observa-se que a equação tipicamente empregada para avaliação as perdas magnéticas por unidade de volume é dada por

$$\overline{P_v}(t) = k f^\alpha \hat{B}^\beta \quad (5.1)$$

onde \hat{B} é o valor de pico da densidade de fluxo de uma onda senoidal com frequência f , sendo que os coeficientes k , α e β são normalmente fornecidos pelo fabricante do material ou podem ser obtidos através das curvas de perdas apresentadas nos catálogos. Entretanto, as formas de onda do fluxo magnético dos elementos do presente projeto dependem de diversos fatores, principalmente da modulação, sendo que em nenhum caso é senoidal. No método iGSE os laços de fluxo maiores e menores são separados, e a perda magnética por unidade de volume é calculada com base na variação instantânea da densidade de fluxo e no valor pico a pico desta, conforme

$$\overline{P_v} = \frac{1}{T} \int_0^T k_i \left| \frac{dB}{dt} \right|^\alpha (\Delta B)^{\beta-\alpha} dt, \quad (5.2)$$

onde

$$k_i = \frac{k}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos \theta|^\alpha 2^{\beta-\alpha} d\theta}. \quad (5.3)$$

Este método é assim indicado para formas de onda senoidais e não senoidais. Os dados de entrada para a determinação das perdas magnéticas são um período da forma de onda fluxo e os coeficientes de perdas para o material escolhido. A forma de onda de fluxo pode ser obtida diretamente de um simulador numérico, porém neste trabalho optou-se por desenvolver um programa em linguagem C que gera tal forma de onda. Com o programa desenvolvido garante-se precisão, reduzido tempo de processamento e facilidade de integração com outros ambientes.

De forma a contemplar os requisitos de projeto, estipulou-se que a mínima frequência de comutação deveria ser de $f_s = 50$ kHz. A análise dos elementos magnéticos indica que as perdas são predominantemente no cobre. Por outro lado, o estudo de perdas nos semicondutores revelou que o conversor pode operar com rendimento adequado (em torno de 98%) até aproximadamente $f_s = 75$ kHz. Como o aumento da frequência de comutação é benéfico para o desempenho do conversor, principalmente com respeito à operação dos transformadores de multi-interfase, define-se então que a frequência de comutação será de $f_s = 75$ kHz.

5.2.2 Forma Geral do Retificador MLMSR a partir de PEBBs

A Figura 103 ilustra uma projeção em três dimensões para um retificador MLMSR trifásico hipotético. Nesta projeção, o protótipo é construído sobre uma placa base a partir dos seguintes sub-sistemas:

- Blocos de construção de eletrônica de potência (PEBBs);
- Sistema de instrumentação, controle e modulação;
- Sistema de gerenciamento térmico;
- Banco de capacitores do barramento CC;
- Transformadores de multi-interfase (MIPTs) para a interligação dos PEBBs;
- Filtro de entrada;
- Fonte auxiliar.

A concepção do protótipo a partir de blocos de construção é evidenciada na Figura 103. Observa-se que esta projeção não se refere ao *layout* final do protótipo, e sim ao ponto de partida para a elaboração do mesmo.

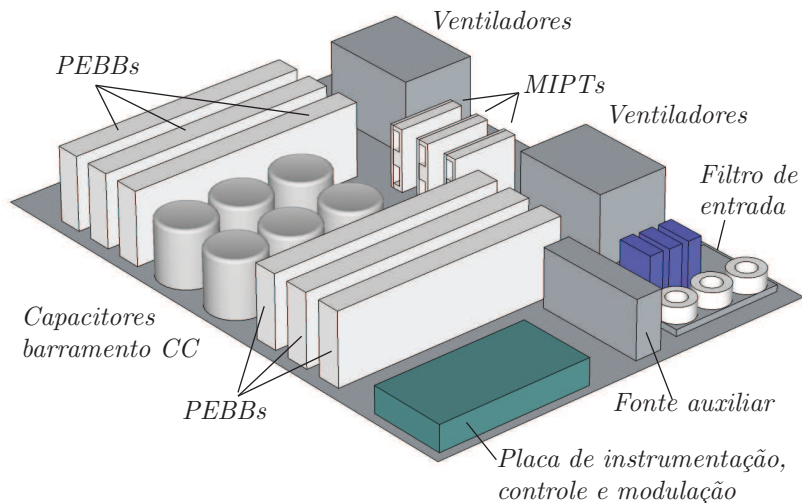


Figura 103 – Projeção 3D de um retificador trifásico MLMSR hipotético a partir do conceito de blocos de construção.

5.3 DESENVOLVIMENTO DO PEBB

Fundamentalmente um PEBB deve ter funcionalidades bem definidas, assim como interfaces de controle e potência padronizadas. Fica definido, portanto, que o PEBB aplicado ao retificador MLMSR deve integrar os seguintes elementos e funcionalidades:

- Transformador de multi-interfase de dois enrolamentos;
- Semicondutores de potência;
- Circuito de acionamento para os interruptores controlados;
- Fonte de alimentação auxiliar isolada para cada circuito de acionamento;
- Circuito para adequação de níveis e qualificação dos sinais de comando originados pelo circuito de modulação;
- Porta de conexão CA (entrada);
- Porta de conexão CC (saída);
- Controle de elementos parasitas.

Adotando a realização de semicondutores SPTT I, abordada no Capítulo 3, chega-se ao diagrama funcional da Figura 104. Nesta ilustração ficam evidentes cada um dos itens supracitados, bem como as interfaces de controle, alimentação auxiliar e potência do PEBB proposto.

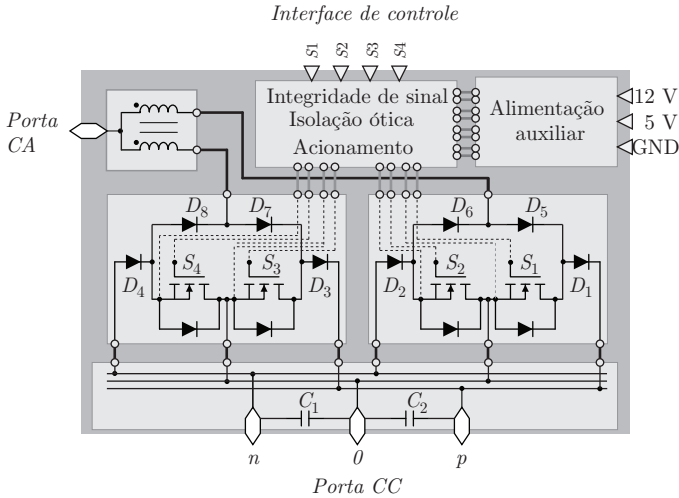


Figura 104 – Diagrama funcional do PEBB proposto.

Neste momento pode-se perguntar por que não agregar mais inteligência ao PEBB, como circuito de modulação e controle, por exemplo. A resposta desta questão fundamenta-se no fato de que o sistema se tornaria extremamente complexo, bem como elevaria substancialmente o tamanho e custo total do conversor. Ressalta-se que, do ponto de vista de controle, somente as correntes de entrada e a tensão de saída precisam ser rigorosamente controladas. Ainda que a existência de um controle individual para as correntes dos enrolamentos de cada MIPT fosse interessante, entende-se que tal medida pode ser suprimida se o *layout* do conversor for adequado. Além disso, deve-se observar que o sincronismo dos sinais de comando é um ponto crítico nesta estrutura, o que é mais facilmente obtido através de um sistema centralizado de modulação.

Com base nas funcionalidades e interfaces definidas para o PEBB apresenta-se na Figura 105 o diagrama geral do retificador MLMSR trifásico baseado em PEBB.

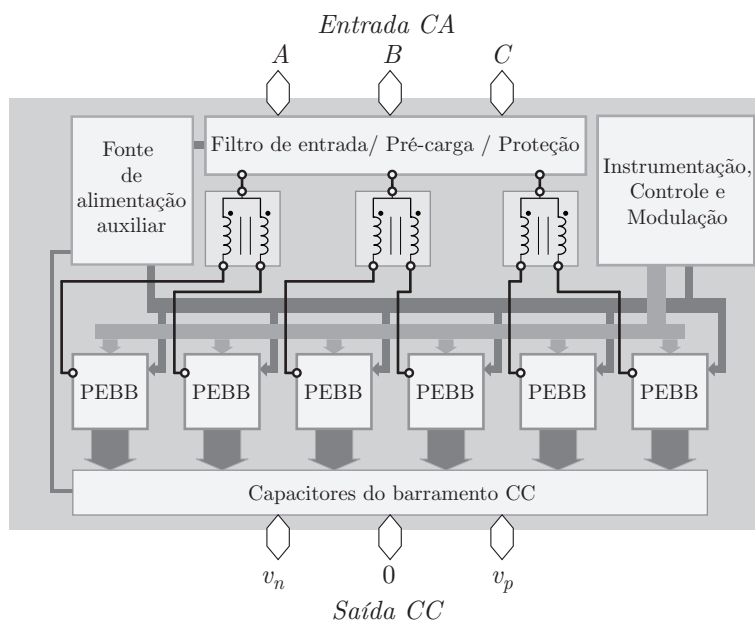


Figura 105 – Diagrama geral do retificador trifásico multinível com célula de comutação de múltiplos estados concebido a partir de blocos de construção de eletrônica de potência.

Como o conceito de PEBB prevê padronização e que uma das restrições de projeto é o peso, optou-se por construir todo o PEBB sobre uma placa de circuito impresso (PCB). Assim o MIPT embarcado no PEBB será um elemento magnético planar, onde os enrolamentos estão na própria PCB. Igualmente, todos os semicondutores serão do tipo SMD (*surface-mount devices*), ou seja, serão montados diretamente sobre a PCB, a qual servirá de dissipador de calor, devidamente assistida por ventiladores externos ao PEBB. Observa-se que esta escolha permite suprimir dissipadores metálicos, reduzindo assim o peso total do equipamento. Além disso garante ótima reprodutibilidade das placas, característica esta desejada no que tange à distribuição de correntes no conversor. Embora o custo das placas de múltiplas camadas seja uma aparente desvantagem, deve-se observar que os custos de montagem dos elementos magnéticos é minimizado na abordagem adotada.

5.3.1 Transformador de multi-interfase embarcado no PEBB

A utilização de uma estrutura planar na execução do MIPT possibilita uma montagem de baixo perfil, baixa indutância de dispersão e excelente reprodutibilidade (FERROXCUBE, 1997). Com favorável relação de área por volume, tais estruturas tipicamente apresentam baixa resistência térmica quando comparadas às construções tradicionais de núcleos E com enrolamentos de fio, por exemplo. Isso faz com que transformadores planares sejam particularmente indicados em aplicações de alta densidade de potência. Como desvantagens ressalta-se o aumento da área da placa de circuito impresso, o aumento das capacitâncias parasitas e o baixo fator de utilização da janela do núcleo magnético (EBERT, 2008).

Com respeito às capacitâncias parasitas, apresenta-se na Figura 106 um modelo simplificado que ilustra quatro trilhas de um elemento magnético planar.

Conforme apresentado em (KWAN et al., 2011), se a distribuição de potencial é assumida proporcional com respeito ao tamanho l de cada trilha, então as energias E_{ij} envolvidas em cada caminho indicado podem ser estimadas por

$$E_{ij} = \frac{1}{6} C_{ij} l_{ij} (V_{X,ij}^2 + V_{X,ij} V_{Y,ij} + V_{Y,ij}^2), \quad (5.4)$$

onde C_{ij} é a capacitância por unidade de comprimento, V_X é a diferença de potencial no início das trilhas e V_Y é a diferença de potencial no

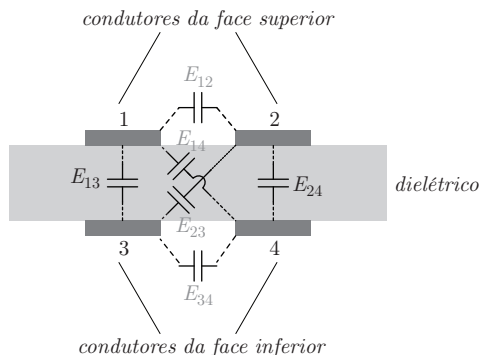


Figura 106 – Modelo para estudo das capacitâncias em um elemento magnético planar.

fim destas trilhas de comprimento l_{ij} . A energia total associada neste sistema é dada por

$$E_T = \frac{1}{2} \sum_{i=1}^{N_w} \sum_{j=1}^{N_w} E_{ij}, \quad (5.5)$$

onde N_w é o numero de espiras. Assim, a auto capacitância equivalente pode ser determinada a partir de

$$C_s = \frac{2E_T}{V_L^2}. \quad (5.6)$$

Observa-se que as capacitâncias por unidade de comprimento dependem de fatores como a permissividade do material dielétrico, sendo que de acordo com a geometria e disposição das placas diferentes equações são originadas. Dadas as dimensões típicas de elementos planares, tipicamente os termos E_{13} e E_{24} são os mais significativos, e assim uma equação para placas paralelas é utilizada.

Ainda que seja possível alterar moderadamente parâmetros como material e distâncias entre trilhas, tipicamente o maior grau de liberdade de projeto de um transformador planar é justamente o *layout* dos enrolamentos. Neste sentido um arranjo adequado para os enrolamentos do MIPT é de fundamental importância para minimizar as capacitâncias.

Com vistas à redução da capacitância equivalente em transformadores e indutores planares, diferentes técnicas de *layout* têm sido

apresentadas em trabalhos como (LINDE et al., 1991) e (KWAN et al., 2011), por exemplo. Particularmente, a técnica de enrolamentos alternados em placas de duas camadas permite considerável redução da capacitância equivalente, sendo que a referência (KWAN et al., 2011) reporta uma redução de vinte vezes com respeito à técnica tradicional de enrolamentos empilhados. Em (EBERT, 2008) foi indicada a possibilidade de redução nas capacitâncias equivalentes através do deslocamento entre as trilhas da face superior e inferior. Entretanto, este método necessita que o espaço entre as trilhas seja da mesma ordem de grandeza da própria largura das trilhas, o que pode ser proibitivo em muitas aplicações.

A Figura 107 ilustra um exemplo de transformador de multi-interfase com enrolamentos empilhados. Para facilitar a análise o transformador foi desenhado com apenas quatro espiras por enrolamento, sendo que neste caso cada enrolamento está em uma camada (superior e inferior). Durante a operação do conversor há estados onde, por exemplo, o terminal S_{1i} está conectado ao terminal p e S_{2i} ao ponto central 0. Neste caso a diferença de potencial entre os enrolamentos nas espiras mais externas é muito grande, e assim, de acordo com eq. (5.4), eq. (5.5) e eq. (5.6), a capacitância equivalente tende a ser elevada.

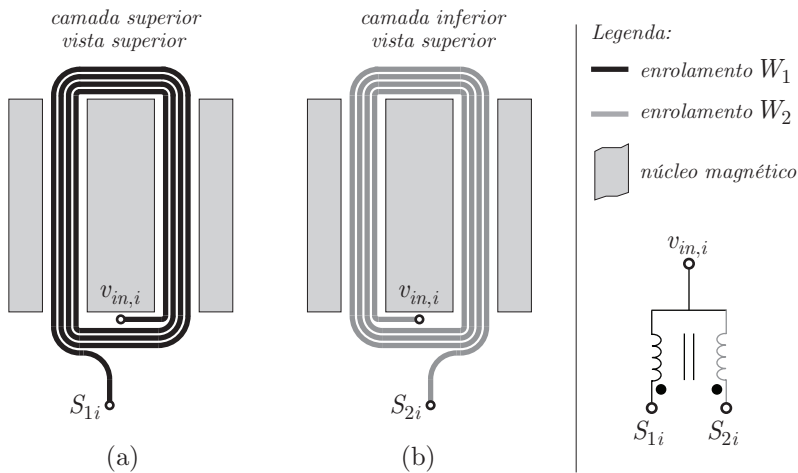


Figura 107 – Representação hipotética de um MIPT planar de duas camadas e enrolamentos empilhados. Cada enrolamento possui quatro espiras com indutância própria L_s , indutância mútua $Lm_{12} = -K_c L_s$ onde K_c é o fator de acoplamento.

Neste sentido, optou-se neste trabalho por utilizar a técnica de enrolamentos alternados na construção do transformador embarcado no PEBB. Entretanto, a técnica alternada apresentada em (LINDE et al., 1991), ou mesmo a parcialmente alternada proposta em (KWAN et al., 2011) não são simétricas, com respeito aos dois enrolamentos do MIPT. Assim, uma estrutura alternada simétrica é introduzida neste trabalho, conforme ilustrada no exemplo da Figura 108.

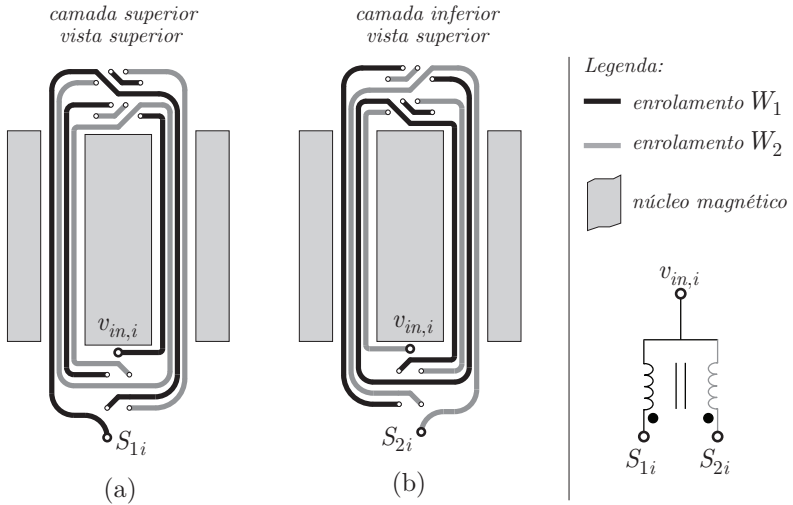


Figura 108 – Representação de um MIPT planar de duas camadas com enrolamentos alternados. Cada enrolamento possui quatro espiras com indutância própria L_s , indutância mútua $Lm_{12} = -K_c L_s$ onde K_c é o fator de acoplamento.

Na concepção desta estrutura foi considerado que as capacitâncias predominantes são aquelas relacionadas com as trilhas paralelas em faces opostas. A técnica de enrolamentos alternados é utilizada, porém a simetria dos enrolamentos é garantida através do *layout* proposto. Aqui, a diferença de potencial entre duas trilhas paralelas é sempre menor, o que permite idealmente uma redução da capacitância equivalente.

O principal parâmetro de projeto do MIPT é a indutância própria de cada enrolamento, uma vez que a indutância de modo diferencial está diretamente relacionada a esta (cf. eq. (2.12)). Ressalta-se que a indutância de modo diferencial L_{dm} limita as correntes de modo diferencial do transformador, sendo desejável manter tais correntes com baixa

amplitude para reduzir as perdas bem como evitar a operação descontínua. Entretanto, o aumento da indutância própria tem implicações no tamanho do transformador e/ou nas perdas dos enrolamentos. Neste sentido o MIPT foi projetado para que o pico da corrente de modo diferencial fosse no máximo 20% do pico da corrente de modo comum do enrolamento, ou seja $i_{W_{dm,PEBB}} \leq 0,2i_{W_{cm,PEBB}}$. A indutância diferencial do transformador do PEBB é então determinada a partir da equação eq. (2.62), a qual define a envoltória das correntes diferenciais. Assim:

$$L_{dm,PEBB} = \frac{V_o}{32f_s \hat{i}_{W_{dm,PEBB}}}. \quad (5.7)$$

A indutância própria de cada enrolamento está relacionada com a de modo diferencial conforme $L_{s,PEBB} = L_{dm,PEBB}/2$. Observa-se que a componente de modo comum de cada enrolamento do PEBB corresponde à 1/4 da corrente de cada fase. Para os dados de projeto tem-se então

$$L_{s,PEBB} \approx 412 \mu\text{H}. \quad (5.8)$$

A partir do valor da indutância própria e da disponibilidade de núcleos magnéticos projetou-se o transformador do PEBB, onde os principais parâmetros são resumidos na Tabela 11.

Tabela 11 – Principais características do transformador de multi-interfase do PEBB.

| <i>Parâmetro</i> | <i>Valor</i> |
|-----------------------|--|
| Núcleo | 2× Epcos ELPI32 , material N87 |
| Enrolamento | 12 espiras, 3 × (0,457 × 0,105mm) |
| Indutância própria | $L_s \approx 400 \mu\text{H}$, @ 75 kHz |
| Entreferro | 0,1 mm |
| Resistência | $R_{W,PEBB} = 260 \text{ m}\Omega$, @ 60 Hz |
| Densidade de corrente | 1880 A/cm ² |

Os enrolamentos foram dispostos em uma placa de seis camadas, na forma alternada simétrica apresentada anteriormente. Cada enrolamento foi concebido com três camadas subsequentes, as quais são ligadas em paralelo através das próprias vias de interconexão.

5.3.2 Semicondutores de Potência

A estrutura SPTT I foi definida para a realização do interruptor bidirecional de um polo três posições. Todos os semicondutores ficam sujeitos à uma tensão máxima de $V_o/2$ acrescida de possíveis desbalanços e sobretensões. Neste esquema é possível empregar diodos lentos para os dispositivos D_5 a D_8 mostrados na Figura 104, o que permite a utilização de dispositivos de menor custo e com menor queda de tensão, se comparados aos diodos de carbeto de silício (SiC). A escolha dos componentes foi feita sob as seguintes restrições:

- Tipo de encapsulamento. Todos devem ser necessariamente de montagem em superfície;
- Tensão de bloqueio compatível com a aplicação. Neste caso a escolha é por dispositivos comerciais de 600V;
- Baixa queda de tensão e/ou resistência em condução;
- Baixas perdas por comutação (exceto D_5 a D_8).

Neste sentido foram escolhidos MOSFETs CoolMOS para os interruptores controlados (S_1 a S_4), diodos de carbeto de silício para D_1 a D_4 e diodos retificadores para D_5 a D_8 . Os dispositivos são resumidos na Tabela 12 juntamente com suas principais especificações.

Tabela 12 – Resumo dos semicondutores de potência empregados no PEBB.

| <i>Dispositivo</i> | <i>Valor / Especificação</i> |
|-----------------------|--|
| MOSFETs S_1 - S_4 | IPB60R190C6, 650 V / 20,2 A $R_{DS(on)} = 0,19 \Omega$, @ 25°C Encapsulamento D2Pack (TO-263) |
| Diodos D_1 - D_4 | C3D10060G SiC $V_{RRM} = 600$ V $I_F = 10$ A @ 150°C Encapsulamento D2Pack (TO-263) |
| Diodos D_5 - D_8 | 2× S8KC $V_{RRM} = 800$ V $I_F = 8$ A, $V_F = 0,985$ V @ 25°C Encapsulamento SMC |

Os semicondutores operam com níveis de corrente abaixo de seus limites operacionais, sendo que tal conduta é tipicamente empregada

em conversores com alto rendimento. Além disso, deve-se observar que a capacidade de dissipação de calor nos PEBBs é limitada, e assim é desejável limitar as perdas nos semicondutores.

O dimensionamento térmico é um ponto particular do projeto, uma vez que a resistência térmica de um dispositivo em uma PCB depende de diversos fatores, como tipo de material, área e espessura de cobre, área total, velocidade do ar, entre outros. Em (INFINEON, 2010) é apresentada a resistência térmica de junção-ambiente para o MOSFET empregado neste trabalho (encapsulamento TO-263). Valores de $R_{thJA} = 62^{\circ}\text{C}/\text{W}$ são informados para uma área mínima de base (*footprint*) e de $R_{thJA} = 35^{\circ}\text{C}/\text{W}$ para uma área de dissipação de 6cm^2 . Entretanto, as restrições do tamanho do PEBB não permitem a utilização de grandes áreas de dissipação, bem como há preocupações com o *layout*. Por outro lado, observa-se haverá assistência externa (ventiladores) para refrigeração do PEBB.

Os dados para o projeto foram obtidos a partir de ensaios em laboratório, sendo posteriormente refeitos e comprovados por simulação.

5.3.3 Circuitos de Acionamento e Circuitos Auxiliares

Para o acionamento dos MOSFETS foi empregado o dispositivo FOD3180, que incorpora função de opto-isolador e *gate driver*. Este dispositivo garante uma corrente mínima de acionamento de 2 A, com velocidade e isolamento adequadas à presente aplicação.

Os sinais lógicos que entram na interface de controle podem ser de 3,3 V ou 5 V. O circuito *Schmitt trigger* não inversor NC7WZ17 é utilizado para garantir maior imunidade à ruído bem como acionar o opto-isolador FOD3180. Este circuito é alimentado com a tensão de 5 V que chega na porta de alimentação do PEBB.

Ainda que os interruptores S_1 e S_3 compartilhem o mesmo referencial, optou-se por gerar quatro fontes auxiliares isoladas, uma para cada interruptor, de forma a evitar possíveis problemas de ruído entre os mesmos. Um circuito oscilador ICM755 operando no modo astável gera um sinal de gatilho de aproximadamente 400 kHz, o qual comanda quatro pequenos conversores meia ponte. Tais conversores operam em malha aberta e disponibilizam uma tensão contínua de saída de aproximadamente 12 V. Tanto o oscilador com os conversores cc-cc são alimentados com a tensão contínua de 12 V, oriunda da porta de alimentação do PEBB.

5.3.4 Controle de elementos parasitas

A arquitetura modular proposta neste trabalho requer atenção quanto aos elementos parasitas do circuito. Duas questões em particular devem ser observadas, além das recomendações típicas para *layout* de circuitos de potência, instrumentação e sinais digitais de alta frequência.

A primeira delas está relacionada à forma de conexão dos PEBBs com a placa base, sendo um problema típico de montagem modular. A conexão será realizada a partir de pinos metálicos, os quais adicionam indutâncias parasitas que devem ser controladas para evitar problemas de ruído e sobretensões nos interruptores. Observa-se que os capacitores do barramento CC encontram-se na placa base, e são do tipo eletrolítico. É comum a utilização de capacitores de polipropileno nestas situações, onde tais componentes são alocados junto aos semicondutores para minimizar a influência dos parasitas da placa e mesmo dos capacitores eletrolíticos. Entretanto, o acréscimo de volume nos PEBBs seria significativo, e assim optou-se pelo emprego de capacitores cerâmicos de alta tensão e montagem SMD. O componente escolhido foi o C4532X7T2W474M/SOFT, fabricado pela TDK. Trata-se de um componente SMD tamanho 1812, material X7T, capacitância de 470 nF e máxima tensão de 450 V. A capacitância equivalente de cada metade do barramento, indicada por C_1 e C_2 na Figura 104 foi de 470 nF.

A segunda questão que deve ser observada diz respeito à disposição dos semicondutores de potência no PEBB. Aqui a escolha da posição de cada componente deve ser um compromisso entre questões elétricas, térmicas e mecânicas. Observa-se que existem semicondutores que comutam em alta frequência, em ambos os lados de uma placa com dimensões restritas. Não obstante, tais semicondutores geram perdas e que, idealmente, deveriam ser dispostos para que os dois submódulos de semicondutores (conforme ilustrado na Figura 104) da PEBB fossem simétricos. É nítida a complexidade de projeto, e assim optou-se por priorizar o funcionamento adequado do circuito com respeito à problemas de ruídos e as possíveis interferências entre as comutações dos semicondutores, sendo que as outras restrições foram atendidas com menor prioridade. A ideia geral foi manter em lados opostos da PCB os elementos que não comutam simultaneamente. O submódulo formado por S_1 , S_2 , D_1 , D_2 , D_5 e D_6 foi montado na metade superior da placa, enquanto que o outro submódulo foi alocado na metade inferior. Observa-se que no semiciclo positivo há comutação em S_1 e D_1 , assim como em S_3 e D_3 . Já no semiciclo negativo comutam S_2 e D_2 , bem

como em S_4 e D_4 . Assim os dispositivos de um mesmo módulo que comutam em diferentes semiciclos foram dispostos em faces opostas na placa, como por exemplo S_1 e S_2 , D_1 e D_2 . Outras ações consideradas no *layout* incluem: utilização do cobre das camadas internas para reduzir a resistência das conexões; utilização das camadas internas para gerar capacitâncias propositas entre os pontos p , 0 e n ; alocação dos circuitos de acionamento próximo dos semicondutores; minimização das trilhas de conexão e minimização de outras capacitâncias que não as propositas supracitadas.

Por fim, o PEBB implementado é mostrada na Figura 109. As

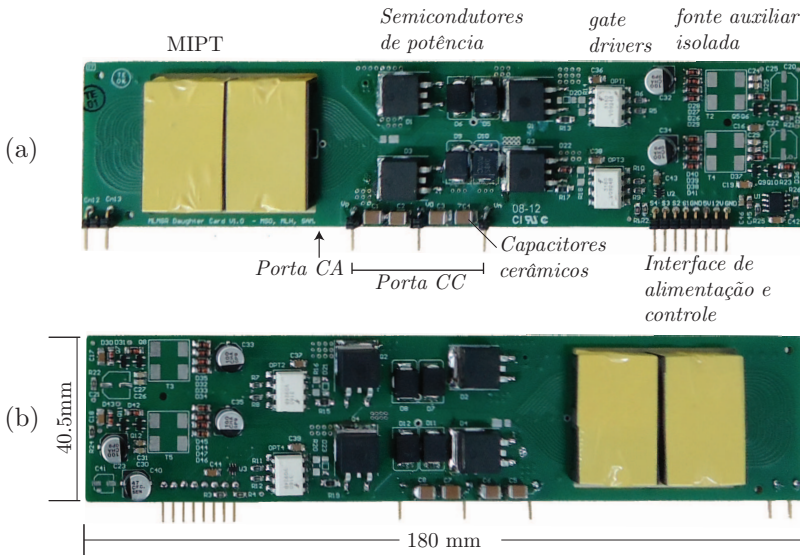


Figura 109 – PEBB implementado: (a) vista anterior e (b) vista posterior.

portas de potência e controle foram convenientemente separadas para facilitar o *layout* da placa base, assim como para minimizar problemas de isolamento e ruído. Observa-se que o *layout* do submódulo alocado na parte superior da placa é em parte prejudicado pela distância aos conectores da porta de saída. Ainda assim, a disposição geral dos componentes é adequada e a placa apresenta dimensões reduzidas, atendendo as especificações iniciais do projeto.

5.4 DESENVOLVIMENTO DO PROTÓTIPO TRIFÁSICO

Esta seção descreve aspectos de concepção e implementação do protótipo trifásico. Seguindo o conceito de montagem através de blocos de construção, apresenta-se nesta seção o desenvolvimento da placa base do conversor trifásico, bem como dos demais blocos necessários para a construção do conversor.

Conforme a representação genérica da Figura 103, a placa base é a plataforma de montagem do conversor. Nesta placa serão montados os PEBBs, os transformadores de multi-interfase que interconectam os PEBBs de cada fase, filtro de entrada, banco de capacitores do barramento CC, sistema de instrumentação e controle/modulação, sistema de gerenciamento térmico e fonte auxiliar.

Observa-se que a placa base foi igualmente concebida para proporcionar flexibilidade de operação, bem como possibilitar a montagem de outras estruturas de potência. Diferentes conversores podem ser construídos a partir de novos PEBBs de potência, com poucas alterações dos demais blocos.

5.4.1 Projeto do Transformador de Multi-Interfase da Placa Base

Em cada fase do conversor há um transformador que interconecta os dois PEBBs ao indutor *boost*. Diferentemente dos MIPTs das PEBBs, o transformador da placa base opera com o dobro da frequência de comutação, porém a corrente em cada enrolamento corresponde à corrente total de um PEBB.

Para facilitar a construção, o MIPT da placa base poderia ser concebido de forma planar, como aquele do PEBB. Entretanto, como os níveis de corrente são maiores aqui, tal concepção não será empregada, uma vez que a área da janela do núcleo não é bem aproveitada. O elemento será construído com um núcleo de baixo perfil, que garante boa área para dissipação de calor, porém com enrolamentos de condutores convencionais com seção circular.

Para este transformador, a indutância de modo diferencial foi definida restringindo a corrente de modo diferencial à 5% daquela de modo comum, ou seja, $i_{Wdm,PB} \leq 0,05i_{Wcm,PB}$. Deve-se observar que neste caso a componente de modo comum do transformador corresponde à metade da corrente de entrada. A indutância de modo diferencial da placa base (PB) é dada por

$$L_{dm,PB} = \frac{V_o}{64 f_s \hat{I}_{Wdm,PB}}. \quad (5.9)$$

Por ser também um transformador de multi-interfase de dois enrolamentos, a indutância própria de cada enrolamento é dada por $L_{s,PB} = L_{dm,PB}/2$. Por fim vem:

$$L_{s,PB} \geq 200 \mu\text{H}. \quad (5.10)$$

A Tabela 13 resume as principais características do MIPT da placa base.

Tabela 13 – Principais características do transformador de multi-interfase da placa base.

| <i>Parâmetro</i> | <i>Valor</i> |
|-----------------------|---|
| Núcleo | 1 × Epcos ELPI38 , material N87 |
| Enrolamento | 13 espiras, 3 × #AWG 23 |
| Indutância própria | $L_s \approx 300 \mu\text{H}$, @ 150 kHz |
| Resistência | $R = 30,8 \text{ m}\Omega$, @ 60 Hz |
| Entreferro | 0,1 mm |
| Densidade de corrente | 555A/cm ² |
| Dimensões (caixa) | 13 × 38 × 47 mm |
| Volume (caixa) | 23,218 ml |

5.4.2 Indutor *Boost* e Filtro de Entrada

O indutor *boost* foi projetado para limitar a ondulação de corrente em no máximo 15% da corrente de entrada, em qualquer uma das modulações apresentadas no Capítulo 4.

A estrutura geral do filtro de entrada é mostrada na Figura 110, onde o filtro de modo diferencial foi projetado para uma ondulação máxima de 1% na tensão nos terminais do conversor, considerando uma indutância de $L_g = 150 \mu\text{H}$.

Os principais parâmetros do indutor *boost* e do filtro de entrada são resumidos na Tabela 14.

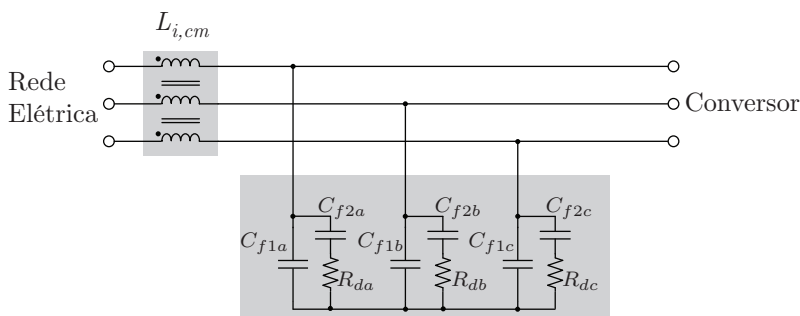


Figura 110 – Estrutura básica do filtro de entrada.

Tabela 14 – Principais características do indutor *boost* e filtro de entrada.

| <i>Indutor Boost</i> | <i>Parâmetros</i> |
|---------------------------------------|--|
| Núcleo | 2 × 78059A7 Magnetics Xflux |
| Enrolamento | 22 espiras, 1 × #AWG 15 |
| Indutância | $L_b \approx 37 \mu\text{H}$, @ 300 kHz |
| Resistência | $R = 10, 2 \text{ m}\Omega$, @ 60 Hz |
| Densidade de corrente | 658 A/cm ² |
| <i>Filtro modo diferencial</i> | <i>Parâmetros</i> |
| C_{f1k}, C_{f2k} , $k = a, b, c$ | 470 nF, 250 V |
| R_{dk} , $k = a, b, c$ | 15 Ω , 2 W |
| <i>Filtro modo comum</i> | <i>Parâmetros</i> |
| Núcleo | 2 × MMT520T3312 Magmattec |
| Enrolamento | 3 × 8 espiras, #AWG 15 |
| Dimensões (caixa) | 37 × 37 × 33 mm |
| Volume (caixa) | 45, 2 ml |

5.4.3 Sistema de Instrumentação, Controle e Modulação

Os circuitos de medição e instrumentação serão construídos diretamente sobre a placa base. Para o controle do conversor é necessária a leitura de duas tensões de linha para sincronismo, duas correntes de entrada e duas tensões de saída. Todas as tensões são monitoradas através de circuitos diferenciais, sendo que para as correntes de entrada são empregados sensores de efeito hall LTSP 25-NP (LEM).

O controle e modulação do conversor são realizados inteiramente através de um controlador digital de sinal (DSC) TMS320F28335 (Texas Instruments). Este dispositivo integra um processador de ponto flutuante, bem como os diversos periféricos necessários para o controle do conversor, como conversor analógico digital (A/D), unidades modulares de modulação (circuitos ePWM), portas de comunicação serial, entre outros recursos.

Um dispositivo lógico programável do tipo FPGA (*Field Programmable Gate Array*) foi incluído no projeto com intuito de agregar versatilidade e recursos em termos de modulação e controle à placa base. Para tal foi utilizado o kit comercial de desenvolvimento DE0-nano, fabricado pela TERCASIC, que possui um dispositivo FPGA Altera Cyclone® IV EP4CE22F17C6N.

A Figura 111 ilustra o diagrama geral de sinais do sub-módulo de instrumentação, controle e modulação.

Observa-se que os sinais analógicos para o controle do conversor são conectados ao conversor analógico digital do DSC. Por outro lado, a comunicação entre o DSC e o FPGA é feita através de diferentes portas e protocolos de comunicação, o que garante liberdade e flexibilidade de operação. Observa-se ainda que todos os sinais das portas de modulação do DSC estão interligadas com o FPGA, sendo possível realizar a modulação unicamente com o DSC, caso desejado. Neste caso o FPGA tem a função única de interligar os sinais do DSC com os respectivos PEBBs.

Para estratégias mais complexas de modulação o DSC pode processar a lei de controle, enquanto que o FPGA gera o sinais de comando a partir do hardware descrito para a referida estratégia de modulação. É possível ainda utilizar o DSC apenas como conversor A/D, sendo que neste caso tanto o controle quanto a modulação são realizados pelo FPGA. Para todas as situações a comunicação entre os dois dispositivos pode ser realizada de forma paralela (barramento de 16 bit), serial síncrona (duas portas padrão SPI), ou ainda com todas as portas simultaneamente.

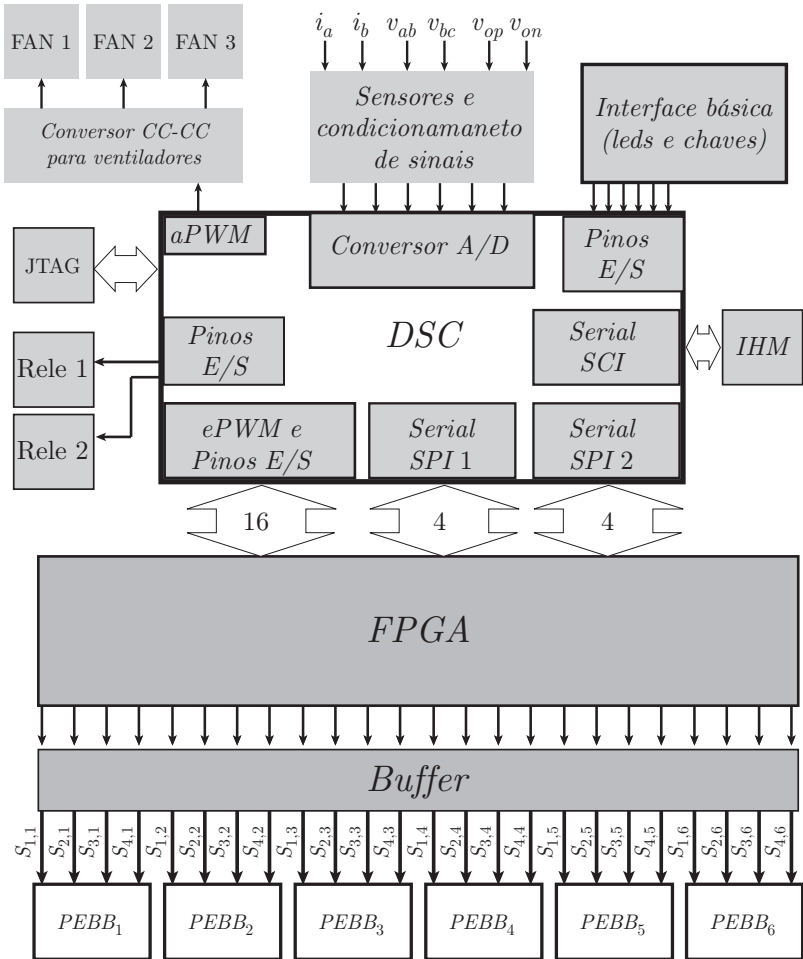


Figura 111 – Diagrama geral dos principais sinais e conexões dos elementos de instrumentação, controle e modulação.

5.4.4 Capacitores do Barramento CC

Os critérios básicos tipicamente empregados no projeto dos capacitores do barramento CC incluem ondulação de tensão, *hold-up time* e corrente eficaz nos elementos.

Para cargas conectadas entre os terminais de saída p e n de um retificador trifásico a ondulação de tensão é idealmente nula para as componentes de baixa frequência.

Com respeito às correntes, observa-se que de acordo com a modulação empregada a componente de baixa frequência da corrente nos capacitores é significativa, como por exemplo na modulação DPWM apresentada no Capítulo 4.

Ainda assim, neste conversor foi a restrição de *hold-up time* que determinou o banco de capacitores do barramento CC. Como critério de projeto foi estipulada uma variação máxima entre 20 e 25% da tensão de saída em meio período da rede elétrica de suprimento, considerando uma carga de potência constante e igual à nominal do conversor. O capacitor equivalente do barramento é determinado por

$$C_o = \frac{2P_o t_{hu}}{\left[V_o^2 - (V_o - \Delta V_o)^2 \right]} \quad (5.11)$$

onde $t_{hu} = 0,5/f_g$ e $\Delta V_o = 0,25V_o$, o que resulta em um banco com capacitância equivalente de $C_o = 494,658 \mu\text{F}$. Como $C_{op} = C_{op} = 2C_o$, serão empregados três capacitores eletrolíticos de $330 \mu\text{F}$ em paralelo para cada metade do barramento.

O modelo escolhido foi o Nichicon LGW2W331MELC35, de $330 \mu\text{F}$ x 450 V, com dimensões de 35x35 mm (diâmetro x altura). O volume equivalente ocupado pelos seis capacitores é então de 0,257 l.

5.4.5 Sistema de Gerenciamento Térmico

Os PEBBs não possuem um mecanismo auto suficiente para o gerenciamento térmico dos semicondutores e do MIPT planar. Assim, um sistema auxiliar de ventilação forçada é incluído na placa base para a assistência no controle térmico dos PEBBs.

O sistema de gerenciamento térmico do conversor é composto de ventiladores e um conversor CC-CC abaixador para controle do fluxo de ar destes componentes. Dadas as dimensões dos PEBBs, optou-se por utilizar três ventiladores EBM-PAPST, modelo 412 JHH, um para

cada dois PEBBs.

O conversor CC-CC é empregado fundamentalmente para a redução da potência drenada pelos ventiladores, bem como pela redução do ruído audível gerado por estes. Para situações específicas de operação, como quando o conversor opera com baixa carga, por exemplo, o controle do DSC pode optar pela redução da tensão aplicada aos ventiladores. Cabe observar que com tensão máxima (12 V) de alimentação, a potência drenada pelos três ventiladores equivale à 0,132% da potência nominal do conversor.

5.4.6 Protótipo MLMSR Trifásico

A partir de todos os sub-blocos da placa base procedeu-se com a construção do protótipo trifásico. Na Figura 112 apresenta-se uma projeção 3D do conversor.

Uma fotografia do protótipo trifásico implementado é mostrada na Figura 113. A implementação segue o modelo de projeto (baixo perfil) e assim as restrições mecânicas impostas no início deste capítulo são alcançadas: altura de 43mm e densidade de potência de 2,85 kW/l.

Os resultados experimentais obtidos com o conversor trifásico serão apresentados no Capítulo 6, para diferentes estratégias de modulação.

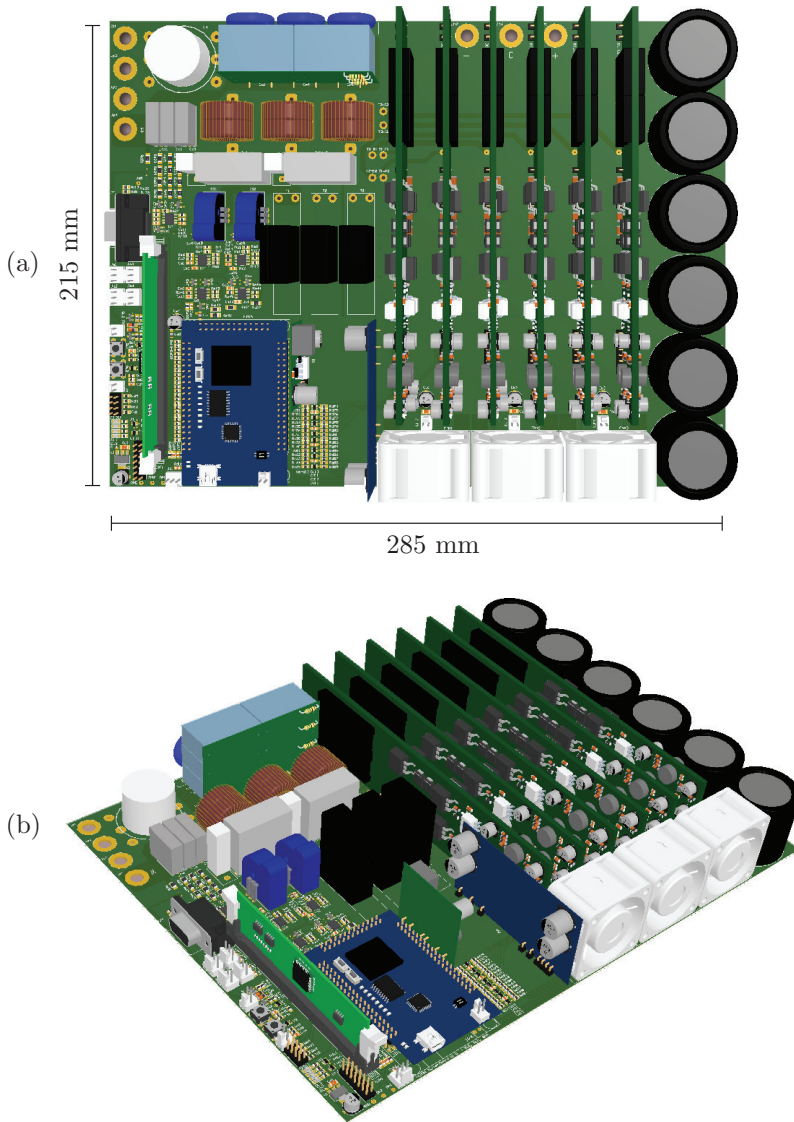


Figura 112 – Projeção 3D do protótipo trifásico: (a) vista superior; (b) vista em perspectiva.

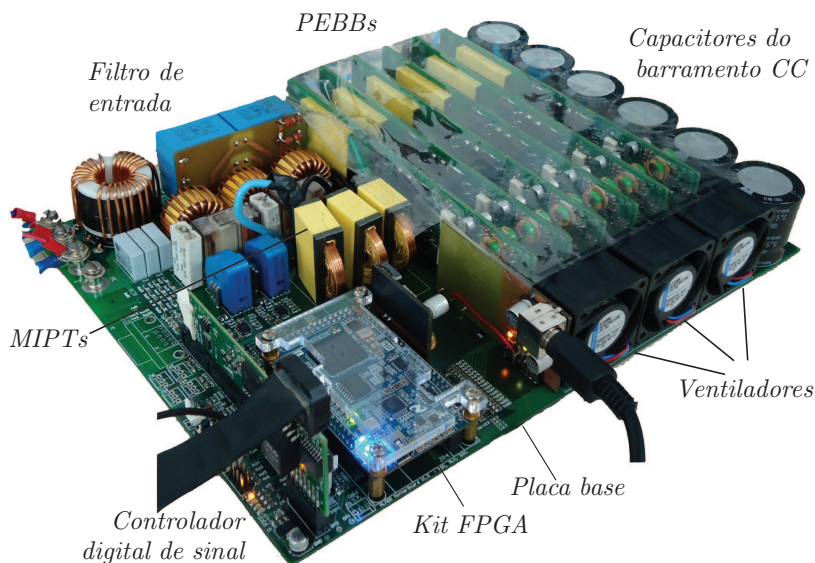


Figura 113 – Fotografia do protótipo trifásico com $N = 4$ construído a partir de seis placas elementares.

5.5 DESENVOLVIMENTO DO PROTÓTIPO MONOFÁSICO

Um protótipo monofásico de 2,5 kW com quatro pernas de semicondutores foi desenvolvido a partir do projeto do protótipo trifásico, com o objetivo de testar e avaliar os PEBBs.

5.5.1 Concepção da Placa Base

A placa base do protótipo monofásico segue a mesma estrutura e disposição básica dos componentes do protótipo trifásico, conforme ilustrado na projeção 3D da Figura 114.

O conversor monofásico construído é apresentado na Figura 115 e emprega basicamente os mesmos elementos do protótipo trifásico, a saber:

- Dois PEBBs;
- Transformador de multi-interfase;

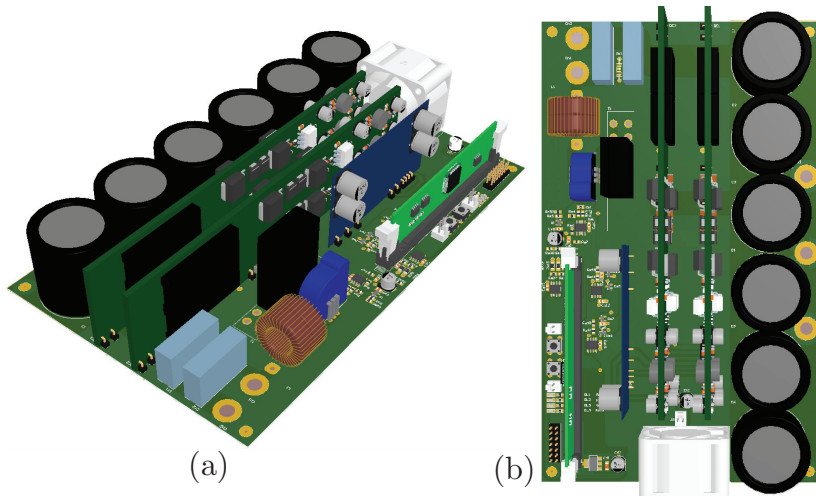


Figura 114 – Projeção 3D do protótipo monofásico com $N = 4$ construído a partir de duas placas elementares: (a) vista em perspectiva; (b) vista superior.

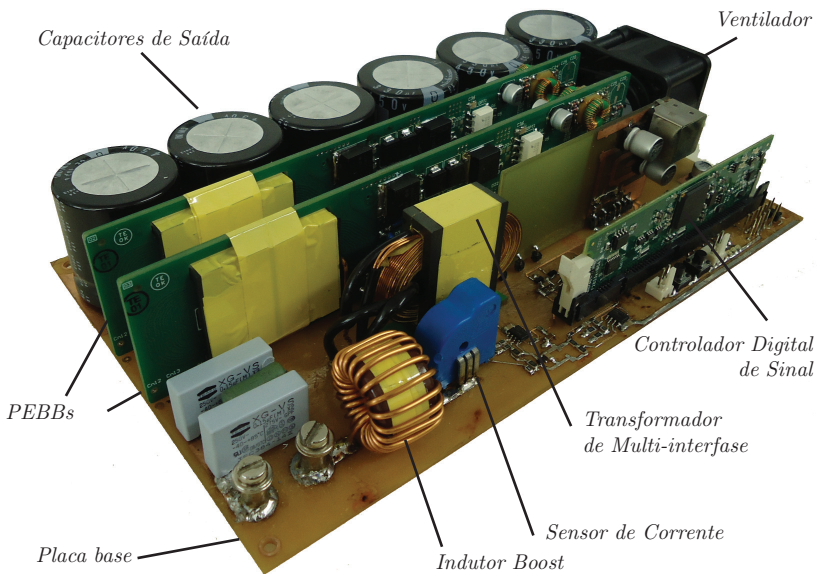


Figura 115 – Fotografia do protótipo monofásico com $N = 4$ construído a partir de duas placas elementares. Dimensões: 130 x 215 x 43 mm.

- Indutor *boost* 40 μH ;
- Banco de capacitores (6 x 330 μF x 450 V);
- Controlador digital de sinal TMS320F28335;
- Sensor de corrente LEM LTSP 25-NP;
- Ventilador compacto ebm-papst 412 JHH, 12 V, 40x40x20 mm;
- Filtro de entrada (modo diferencial);
- Circuitos de instrumentação.

O protótipo é igualmente compacto, com densidade de potência de ≈ 2 kW/l. Este conversor foi testado em duas diferentes situações: rede elétrica de 220 V/60 Hz e em 115 V/400 Hz, sendo esta última típica de aplicações aeroespaciais.

5.5.2 Resultados Experimentais do Conversor Monofásico (220 V/60 Hz)

A Figura 116 apresenta as principais formas de onda externas do retificador monofásico MLMSR para tensão de entrada de 220 V/60 Hz. O conversor opera com alto fator de potência ($FP = 0,998$) e baixa distorção da corrente drenada da fonte de alimentação $THD_i = 3,422\%$, considerando até o harmônico de ordem 40. A tensão de saída está regulada, bem como apresenta a ondulação característica de 120 Hz, típica da estrutura monofásica.

A tensão v_{in} gerada pelo conversor, a corrente no indutor *boost* e a tensão da fonte v_g são apresentadas na Figura 117. Como esperado, a tensão de entrada apresenta nove níveis ($2N + 1$). Mesmo com o pequeno valor de indutância $L_b = 40 \mu\text{H}$, a ondulação de corrente é baixa, aproximadamente 12%. Os pontos de mínima ondulação podem ser verificados nas mudanças de faixa de operação.

Na Figura 118 observa-se a tensão de entrada do conversor v_{in} com nove níveis, as tensões de entrada v_{in1} e v_{in2} do PEBB1 e PEBB2 respectivamente, e a tensão sobre o interruptor S_1 do PEBB1. Um detalhe destas formas de onda é apresentado na Figura 118-b ($2\mu\text{s/div}$), onde fica evidente a multiplicação de frequência em função da operação do conversor. Nota-se que a componente fundamental de alta frequência da tensão v_{in1} é o dobro da frequência de comutação no interruptor S_1 ($f_s = 75 \text{ kHz}$), assim como v_{in1} e v_{in2} estão deslocadas de 180 graus

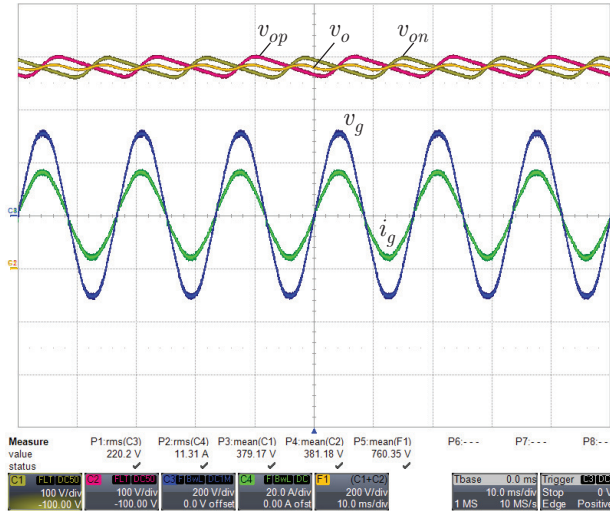


Figura 116 – Resultados experimentais do retificador MLMSR monofásico operando com $f_g = 60$ Hz. Tensão v_g (200 V/div) e corrente i_g (20 A/div) na fonte de alimentação; tensões de saída total v_o (200 V/div), do grupo positivo v_{op} (100 V/div) e do grupo negativo v_{on} (100 V/div).

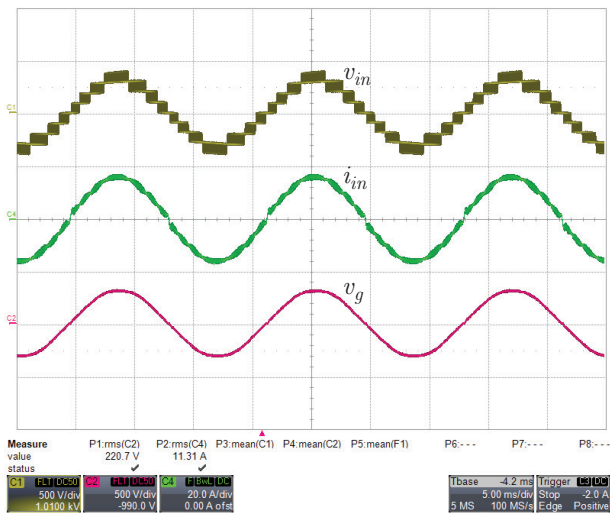


Figura 117 – Resultados experimentais do retificador MLMSR monofásico operando com $f_g = 60$ Hz. Tensão v_{in} (200 V/div) e corrente i_{in} (20 A/div) de entrada, tensão da fonte de alimentação v_g (200 V/div).

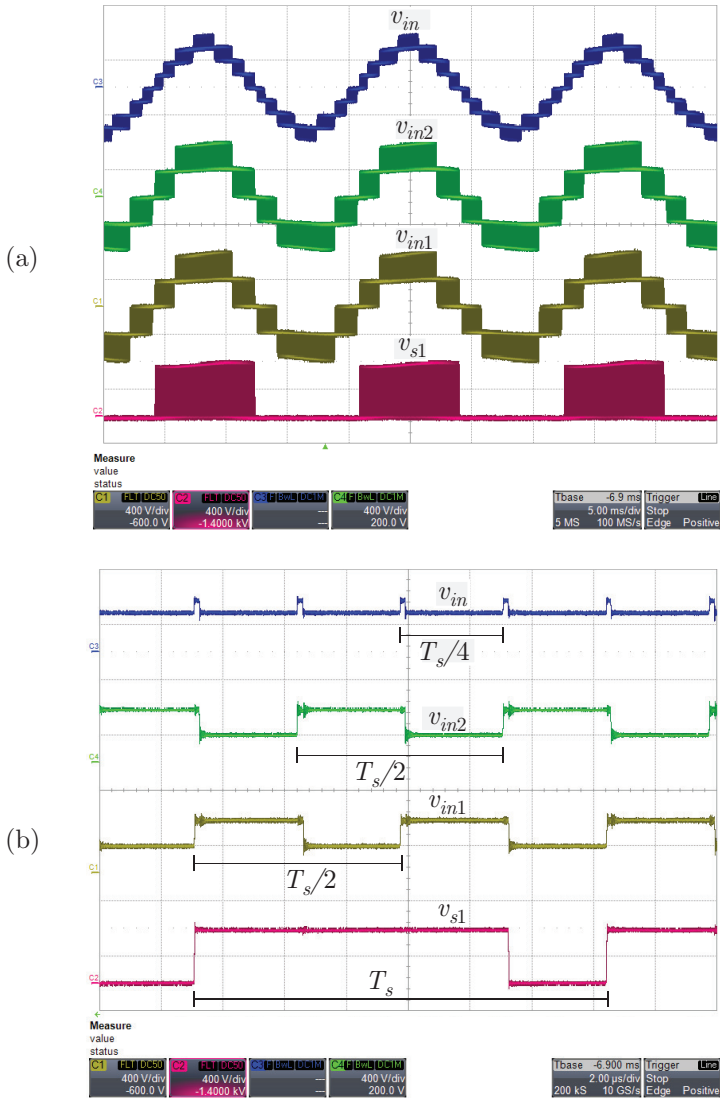


Figura 118 – Tensões geradas pelas PEBBs 1 e 2, v_{in1} e v_{in2} , tensão total v_{in} e tensão v_{s1} sobre o MOSFET $S1$ do PEBB1: (a) escala de tempo de 5 ms/div e (b) 2 μ s/div. Em todos os casos a escala é de (400 V/div)

e que a tensão de entrada v_{in} possui o quádruplo da frequência de comutação.

A Figura 119 apresenta o detalhe da tensão sobre o interruptor S_1 durante a entrada em condução e bloqueio. Os tempos de comutação são notavelmente pequenos, pouco mais de 10 ns na entrada em condução e aproximadamente 20 ns no bloqueio. Além disso não são observadas sobretensões significativas durante o bloqueio do MOSFET.

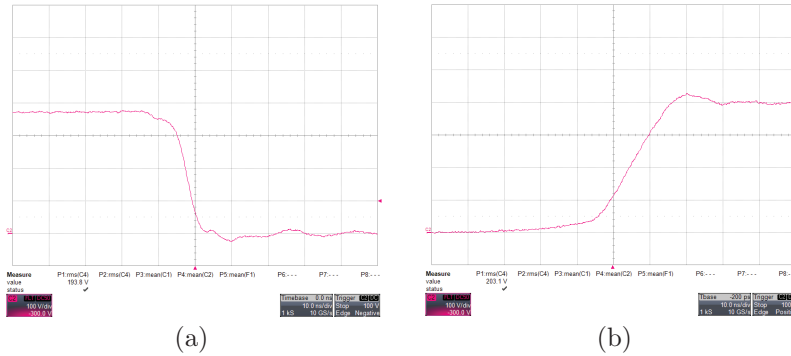


Figura 119 – Detalhe da tensão v_{S1p} (100 V/div, 10 ns) sobre um dos interruptores durante as comutações: (a) entrada em condução; (b) bloqueio.

Para avaliar a distribuição de corrente nos enrolamentos dos diversos enrolamentos dos transformadores de multi-interfase preparou-se o esquema de medição ilustrado na Figura 120.

Com base neste esquema foram obtidas as correntes mostradas na Figura 121. Na Figura 121-a percebe-se que há uma divisão adequada das correntes nos enrolamentos do MIPT da placa base. O gráfico x&y mostrado à direita das referidas formas de onda no tempo indica que a divisão é adequada, pois segue a linha de tendência onde $x = y$.

As correntes nos enrolamentos dos transformadores de multi-interfase das PEBBs 1 e 2 são mostradas respectivamente nas Figuras 121-b e 121-c. Da mesma forma que no caso anterior, um gráfico x&y indica o quanto as correntes divergem do ponto ideal. Em ambos os casos percebe-se um pequeno desbalanço de operação.

Observa-se que as correntes são formadas substancialmente por suas componentes fundamentais senoidais. Assim, de forma a avaliar o quanto as correntes dos enrolamentos divergem do valor ideal (média das correntes ou componente de modo comum) propõe-se o seguinte

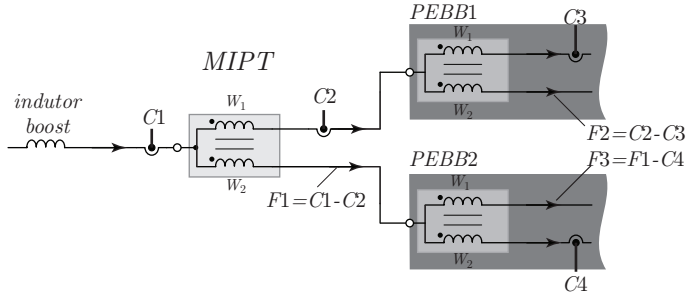


Figura 120 – Esquema de medição para análise da distribuição de correntes nos transformadores de multi-interfase. As correntes indicadas por $C1$, $C2$, $C3$ e $C4$ foram fisicamente medidas no conversor, ao passo que $F1$, $F2$, $F3$ e $C4$ foram obtidas através do processamento matemático do osciloscópio.

fator de avaliação do desbalanço

$$F_{diW}\% = \frac{|I_{W12,RMS} - \bar{I}_{W,RMS}|}{\bar{I}_{W,RMS}}, \quad (5.12)$$

onde $I_{W12,RMS}$ é a corrente eficaz em qualquer dos enrolamentos e $\bar{I}_{W,RMS}$ é a média simples das correntes eficazes dos enrolamentos. A Tabela 15 resume as correntes em todos os enrolamentos, bem como apresenta o fator de desbalanço, de acordo com a eq. (5.12).

Tabela 15 – Análise das correntes nos enrolamentos dos transformadores de multi-interfase.

| <i>MIPT</i> | <i>Enrolamento</i> | <i>Canal</i> | <i>Corrente RMS</i> | $F_{diW}\%$ |
|-------------|--------------------|--------------|---------------------|-------------|
| Placa base | W_1 | $C2$ | 5,746 A | 0,833% |
| Placa base | W_2 | $F1$ | 5,651 A | 0,833% |
| PEBB1 | W_1 | $C3$ | 3,106 A | 7,029% |
| PEBB1 | W_2 | $F2$ | 2,698 A | 7,029% |
| PEBB2 | W_1 | $F3$ | 3,069 A | 7,930% |
| PEBB2 | W_2 | $C4$ | 2,618 A | 7,930% |

O desbalanço de corrente no MIPT da placa base é quase nulo, enquanto que apresenta valores de aproximadamente 7% e 8% nos transformadores das PEBBs 1 e 2, respectivamente. Ainda que o mé-

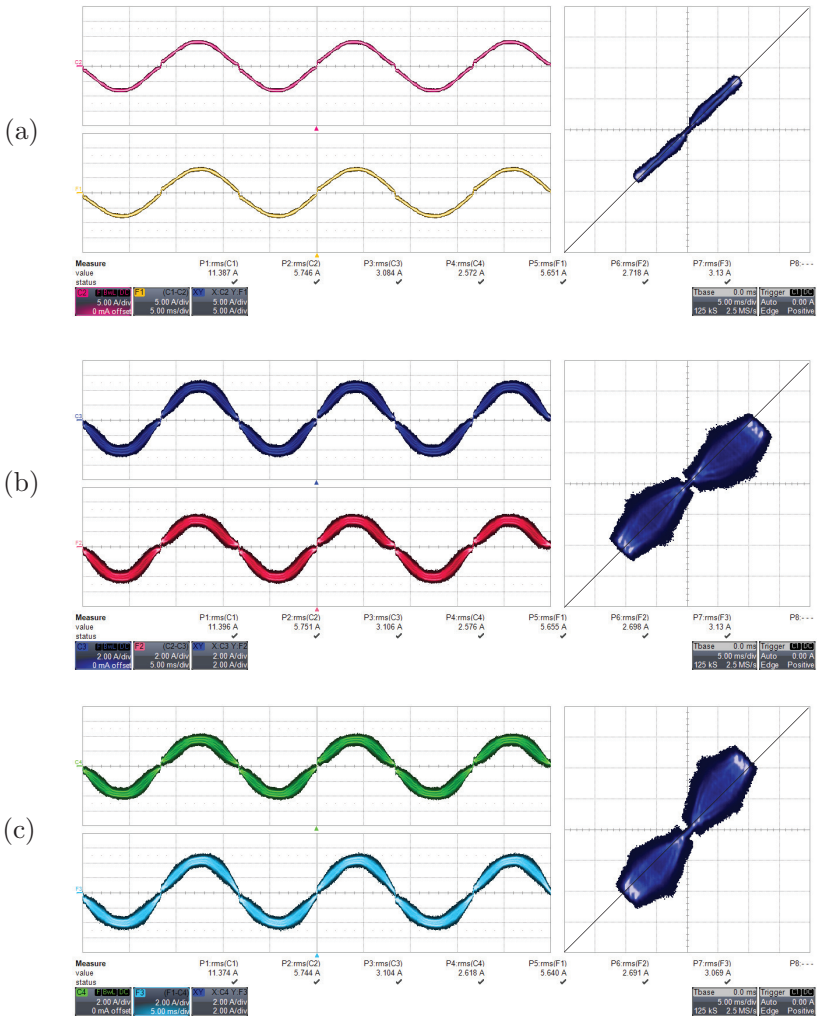


Figura 121 – Correntes nos enrolamentos dos três transformadores de multi-interfase: (a) correntes nos enrolamentos do MIPT da placa base (5 A/div, 5 ms); (b) correntes nos enrolamentos do MIPT do PEBB1 (2 A/div, 5 ms) e; (c) correntes nos enrolamentos do MIPT do PEBB2 (2 A/div, 5 ms).

todo de aquisição tenha influência nos resultados, fica evidente que de fato existe um desbalanço nos PEBBs. Tal alteração é justificada, pelo menos em parte, pelas diferenças no *layout*. De qualquer forma, entende-se que a operação do PEBB é adequada e os resultados obtidos são satisfatórios. Além disso, o conversor apresenta formas de onda externas adequadas (tensões de saída e corrente de entrada), bem como opera com rendimento de aproximadamente 98% na potência nominal.

5.5.3 Resultados Experimentais do Conversor Monofásico (115 V/400 Hz)

O protótipo monofásico foi também testado com tensão de alimentação de 115 V e 400 Hz, através de uma fonte de alimentação programável (FCATH 600-38-50 - Supplier).

Neste caso o controle do conversor foi reprogramado para garantir o controle adequado da corrente drenada da fonte, bem como regular a tensão de saída em $v_o = 380$ V. Observa-se que as condições de teste foram escolhidas em função das limitações (potência) da fonte empregada.

As principais formas de onda externas do conversor são mostradas na Figura 122. O conversor opera com baixa distorção harmônica ($THD_i = 3,57$), alto fator de potência ($FP = 0,999$), bem como as tensões de saída estão reguladas e bem equilibradas.

A tensão multinível gerada pelo conversor v_{in} e a tensão sobre o indutor *boost* v_{Lb} são apresentadas na Figura 123. O conversor apresenta nove níveis de tensão, o que garante os reduzidos degraus de tensão de alta frequência sobre o indutor *boost*.

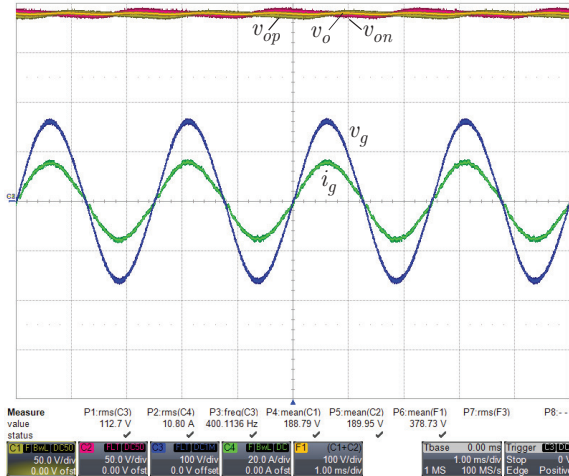


Figura 122 – Formas de onda do conversor monofásico operando em uma rede elétrica de 115 V / 400 Hz: Tensão da fonte v_g (100 V/div), corrente na fonte i_g (20 A/div), tensões parciais de saída v_{op} e v_{on} (50 V/div) e tensão total de saída v_o (100 V/div).

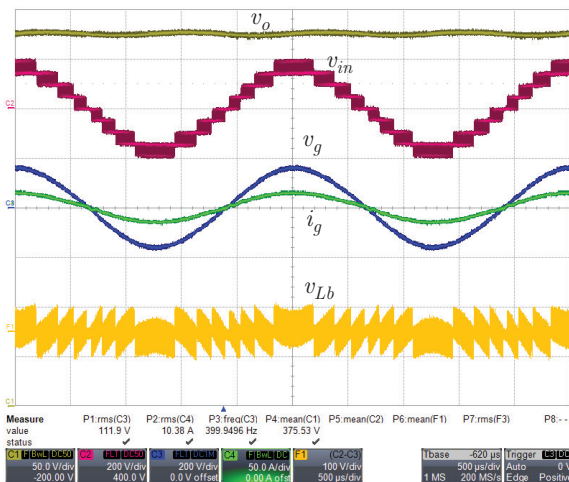


Figura 123 – Formas de onda do conversor monofásico em de 115 V / 400 Hz: Tensão total de saída v_o (100 V/div), tensão gerada pelo conversor v_{in} (100 V/div), na fonte v_g (200 V/div), corrente na fonte i_g (50 A/div), tensão sobre o indutor *boost* (100 V/div).

5.6 CONCLUSÕES

Este capítulo apresentou aspectos de concepção e implementação de retificadores multiníveis com célula de comutação de múltiplos estados. Uma proposta modular de construção foi introduzida, com base nos princípios de blocos de construção de eletrônica de potência e da conexão em “árvore” dos transformadores de multi-interfase. O conceito proposto contorna o principal problema de implementação dos retificadores MLMSR com várias pernas de semicondutores - a confecção do transformador de multi-interfase. Mesmo que a liberdade de escolha para N seja reduzida, a concepção de transformadores de multi-interfase a partir de unidades de dois ou três enrolamentos viabiliza a implementação do conversor, onde núcleos magnéticos comerciais podem ser empregados.

Um protótipo trifásico de 7,5kW foi concebido, projetado e implementado na forma de blocos de construção, com vistas à aplicações de baixo peso e elevado rendimento. O protótipo emprega quatro pernas de semicondutores por fase, onde a conexão em “árvore” de MIPTs foi utilizada. O bloco central do conversor (PEBB) possui um MIPT planar de dois enrolamentos, conectados aos respectivos semicondutores de potência, integrando ainda os respectivos circuitos de acionamento e fontes isoladas, bem como os circuitos de qualificação dos sinais de controle. Os PEBBs e demais blocos do conversor foram montados em uma plataforma base, a qual integra as unidades de controle e modulação, sendo concebida para garantir versatilidade na implementação deste conversor bem como de outras topologias. O conversor construído contemplou as especificações de projeto, sendo que sua operação e principais formas de onda serão apresentadas no Capítulo 6.

Um segundo protótipo monofásico de 2,5 kW foi construído a partir do conversor trifásico, o que permitiu testar antecipadamente os PEBBs. O conversor foi testado em uma rede de 220 V /60 Hz e operou adequadamente. A divisão de corrente nos diversos enrolamentos dos MIPTs foi avaliada, o que demonstrou um pequeno desbalanço de correntes no PEBB, provavelmente causado pelas assimetrias de *layout*. Ainda assim os resultados são satisfatórios e validam a proposta de implementação. As características de baixo peso e volume dos retificadores MLMSR tornam tais conversores potenciais candidatos para aplicações aeroespaciais. Neste sentido, o protótipo monofásico foi testado também em uma rede de alimentação de 115 V e 400 Hz, típica de tal aplicação. A operação foi satisfatória, com baixa distorção e alto fator de potência.

6 RESULTADOS EXPERIMENTAIS DO RETIFICADOR TRIFÁSICO MLMSR

6.1 INTRODUÇÃO

Os resultados experimentais do retificador trifásico multinível com célula de comutação de múltiplos estados são apresentados neste capítulo. O protótipo trifásico de 7,5 kW foi testado em uma rede de alimentação trifásica de 230/400 V - 60 Hz, através de um variac. As seguintes formas de onda e análise de resultados são apresentadas para as modulações SPWM, SV2L, DPWM e STHI, introduzidas no Capítulo 4.

6.2 OPERAÇÃO EM REGIME PERMANENTE

A Figura 124 ilustra as correntes e tensões na fonte de alimentação, para cada uma das modulações analisadas. Ainda que as tensões da rede de alimentação não sejam puramente senoidais, com aparente desbalanço entre as fases, o conversor opera adequadamente e com alto fator de potência em todos os casos. Observa-se ainda que os resultados são, em geral, semelhantes para todas as modulações.

As formas de onda das correntes drenadas da fonte de alimentação, bem como das tensões parciais e total de saída são apresentadas respectivamente nas Figuras 125, 126, 127 e 128 para as modulações SPWM, SV2L, DPWM e STHI. Em todos os casos as correntes drenadas da fonte possuem baixo conteúdo harmônico e a tensão de saída está regulada. Observa-se que na modulação STHI a ondulação de baixa frequência das tensões parciais v_{op} e v_{on} é mínima. Essa ondulação é perceptível na modulação SV2L, um pouco maior na modulação SPWM e significativamente maior na DPWM.

A modulação DPWM exhibe correntes com menor distorção que as demais estratégias, uma vez que há grampeamento das tensões de fase geradas pelo conversor durante os instantes de passagem por zero das correntes. Ressalta-se que, durante o grampeamento para o ponto central do barramento, os problemas de descontinuidade nas correntes nos enrolamentos dos transformadores do PEBB são minimizados, uma vez que as correntes diferenciais dos enrolamentos são nulas. Além disso, como a tensão gerada pelo conversor é nula, não há restrições entre o sentido da corrente e a imposição dos vetores de tensão.

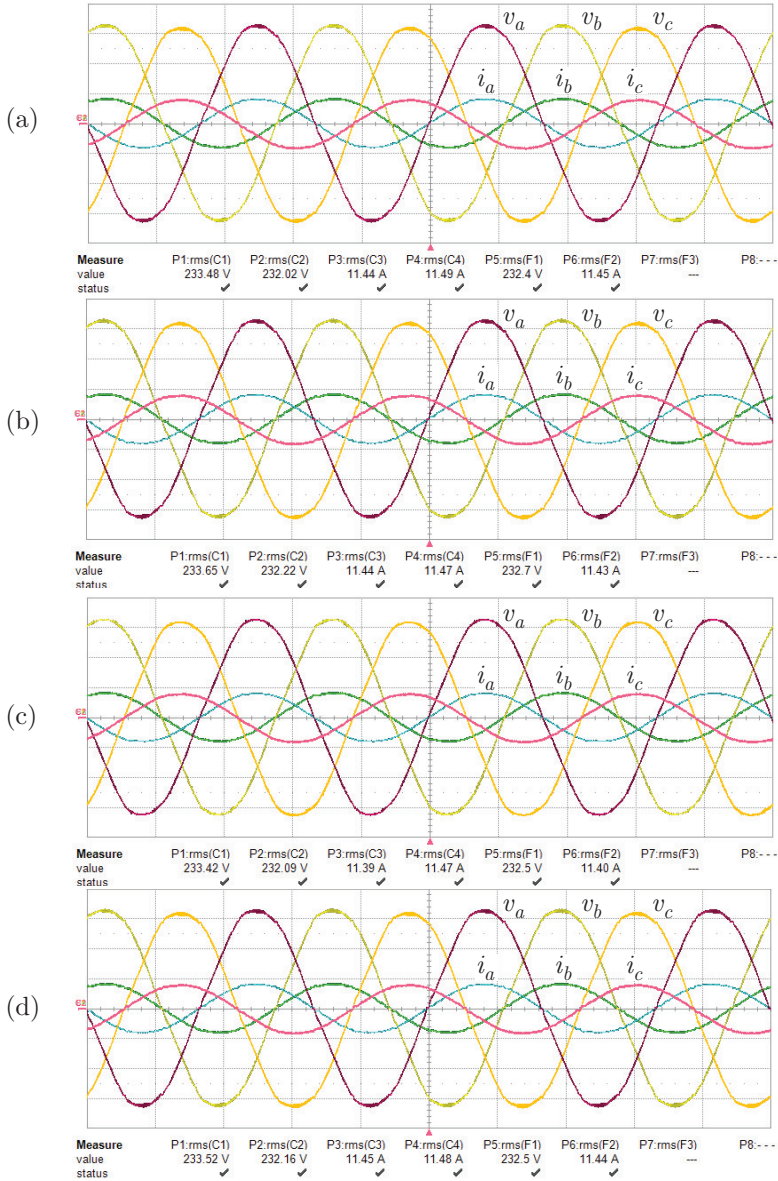


Figura 124 – Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação para as modulações: (a) SPWM; (b) SV2L; (c) DPWM; (d) STHI.

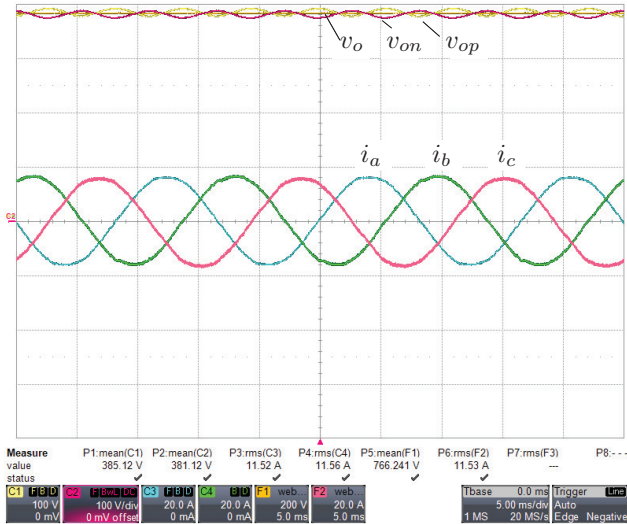


Figura 127 – Formas de onda do conversor trifásico operando com a modulação DPWM: correntes i_k ($k = a, b, c$) drenadas da rede (20 A/div) e tensões de saída v_{on} (100 V/div), v_{op} (100 V/div) e v_o (200 V/div).

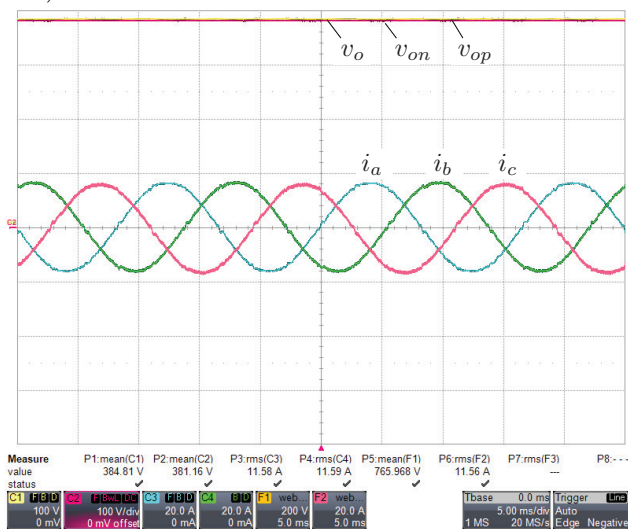


Figura 128 – Formas de onda do conversor trifásico operando com a modulação STHI: correntes i_k ($k = a, b, c$) drenadas da rede (20 A/div) e tensões de saída v_{on} (100 V/div), v_{op} (100 V/div) e v_o (200 V/div).

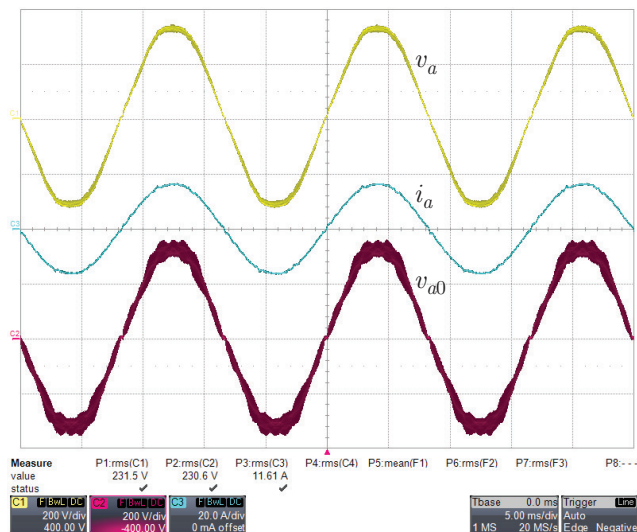


Figura 129 – Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da fase “a” e o ponto médio do barramento de saída: Modulação SPWM.

De forma a analisar as diferenças fundamentais entre as quatro estratégias de modulações, apresenta-se nas Figuras 129, 130, 131 e 132 as formas de onda das tensões v_{a0} , medidas no terminal de conexão da fase “a” com respeito ao ponto central do barramento de saída, para as estratégias SPWM, SV2L, DPWM e STHI, respectivamente. Tais medições referem-se às tensões geradas pelo conversor, já filtradas, e que contém as respectivas componentes de sequência zero de cada estratégia. Em outras palavras, as tensões v_{k0} com $k = a, b, c$ são uma imagem dos sinais modulantes de fase de cada uma das estratégias implementadas, conforme introduzido no Capítulo 4.

Em todos os casos as tensões v_{a0} geradas pelo conversor são apresentadas juntamente com a respectiva tensão de fase da fonte de alimentação (medida do terminal de conexão para o neutro) e com a corrente i_a . Deve-se observar que mesmo que as tensões v_{k0} não sejam fundamentalmente senoidais (com exceção da modulação SPWM), em todos os casos as correntes drenadas da fonte i_k são praticamente senoidais.

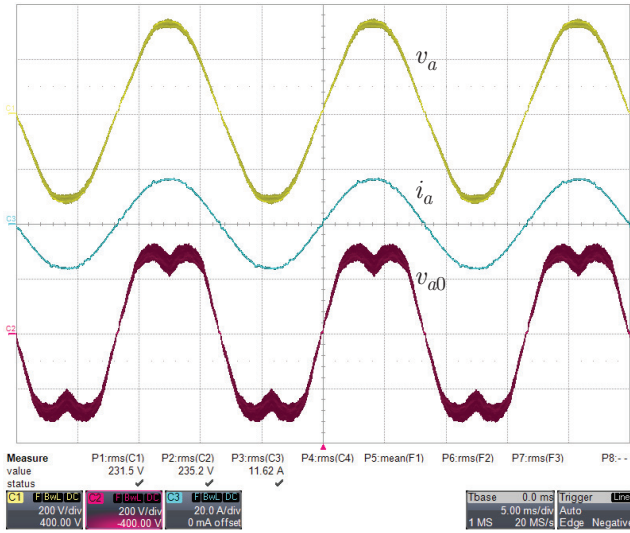


Figura 130 – Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da fase “a” e o ponto médio do barramento de saída: Modulação SV2L.

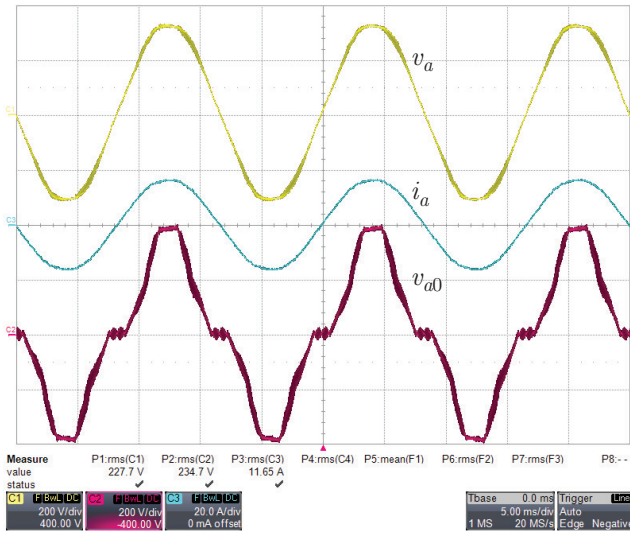


Figura 131 – Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da fase “a” e o ponto médio do barramento de saída: Modulação DPWM.

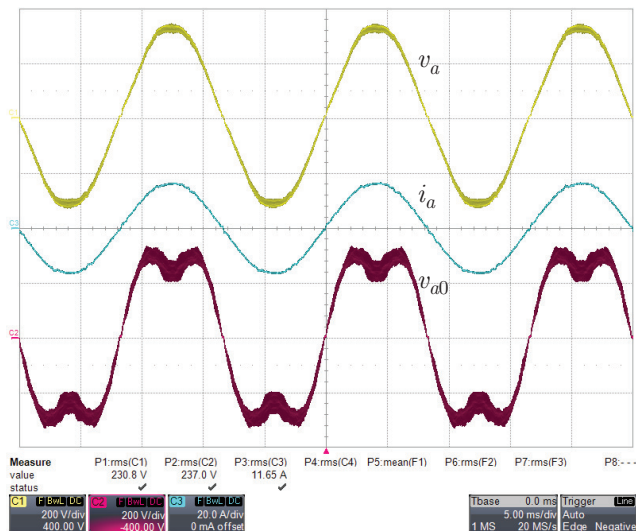


Figura 132 – Tensões v_k (100 V/div) e correntes (20 A/div) i_k na fonte de alimentação e tensão v_{a0} entre o terminal de conexão da fase “a” e o ponto médio do barramento de saída: Modulação STHI.

Nas Figuras 133, 134, 135 e 136 são apresentadas as tensões de fase ($v_{in,a}$, $v_{in,b}$, $v_{in,c}$) e de linha (tensão entre fases) geradas pelo conversor. Igualmente apresenta-se a tensão de modo comum $v_{cm} = (v_{in,a} + v_{in,b} + v_{in,c})/3$ e a corrente de modo comum $i_{cm} = (i_a + i_b + i_c)$.

Em todos os casos o conversor exibe nove níveis na tensão de fase. Observa-se que há influência direta das componentes de sequência zero na formação das tensões geradas pelo conversor. É interessante notar também que com a modulação DPWM as variações (degraus) na tensão de linha são em geral menores, contribuindo para a redução da ondulação de corrente nos indutores *boost*.

Observa-se também que a tensão de modo comum gerada em cada caso está diretamente ligada às componentes de sequência zero das respectivas modulações. Ressalta-se, entretanto, que para este parâmetro a figura de mérito é somente as componentes de alta frequência presentes na tensão de modo comum.

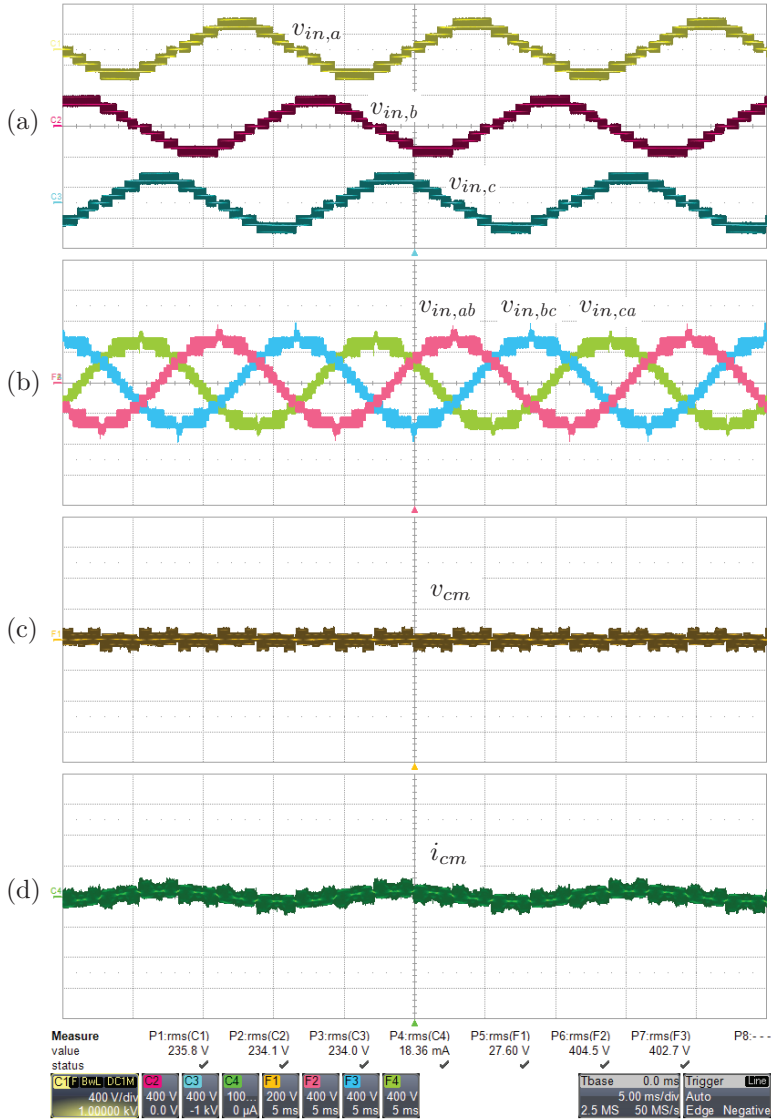


Figura 133 – Formas de onda do conversor trifásico operando com a modulação SPWM: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div); (d) corrente de modo comum (100 mA/div).

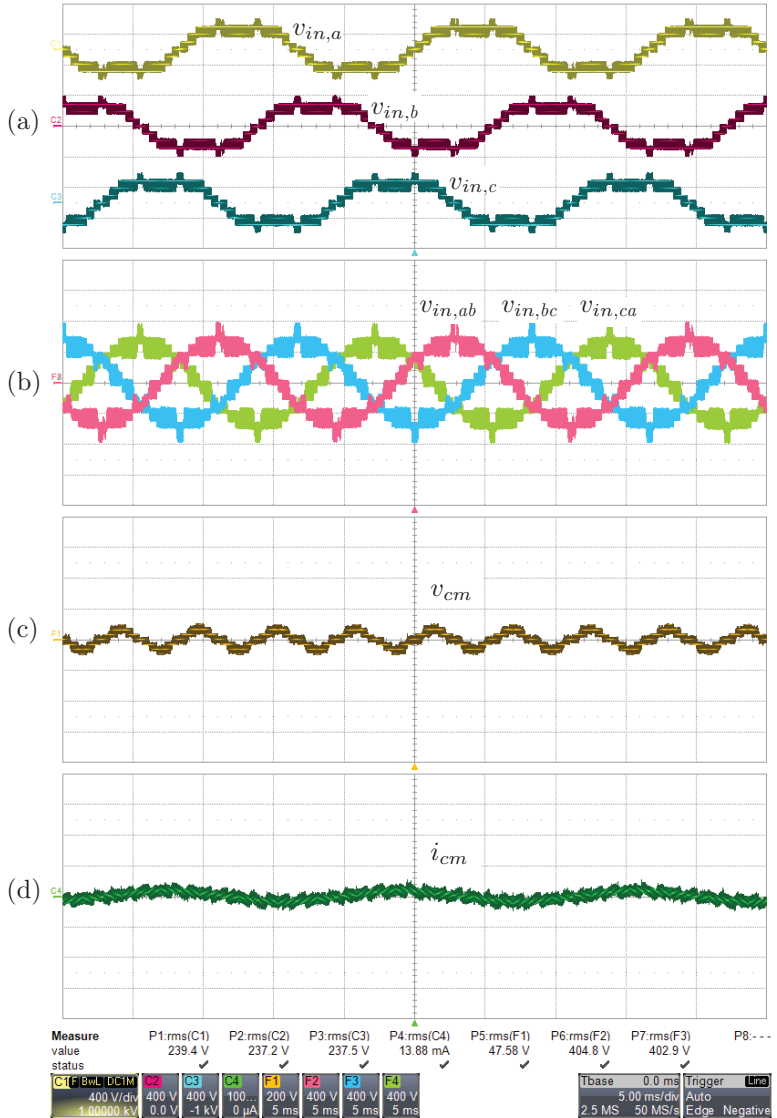


Figura 134 – Formas de onda do conversor trifásico operando com a modulação SV2L: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div) e; (d) corrente de modo comum (100 mA/div).

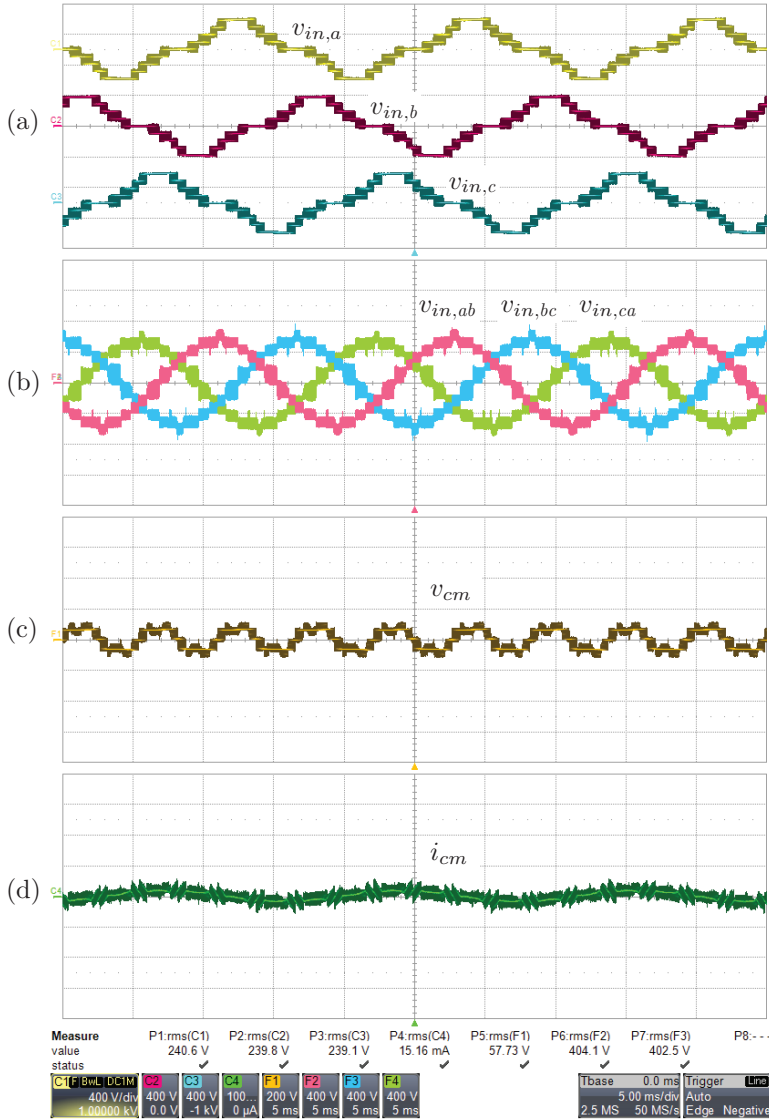


Figura 135 – Formas de onda do conversor trifásico operando com a modulação DPWM: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div); (d) corrente de modo comum (100 mA/div).

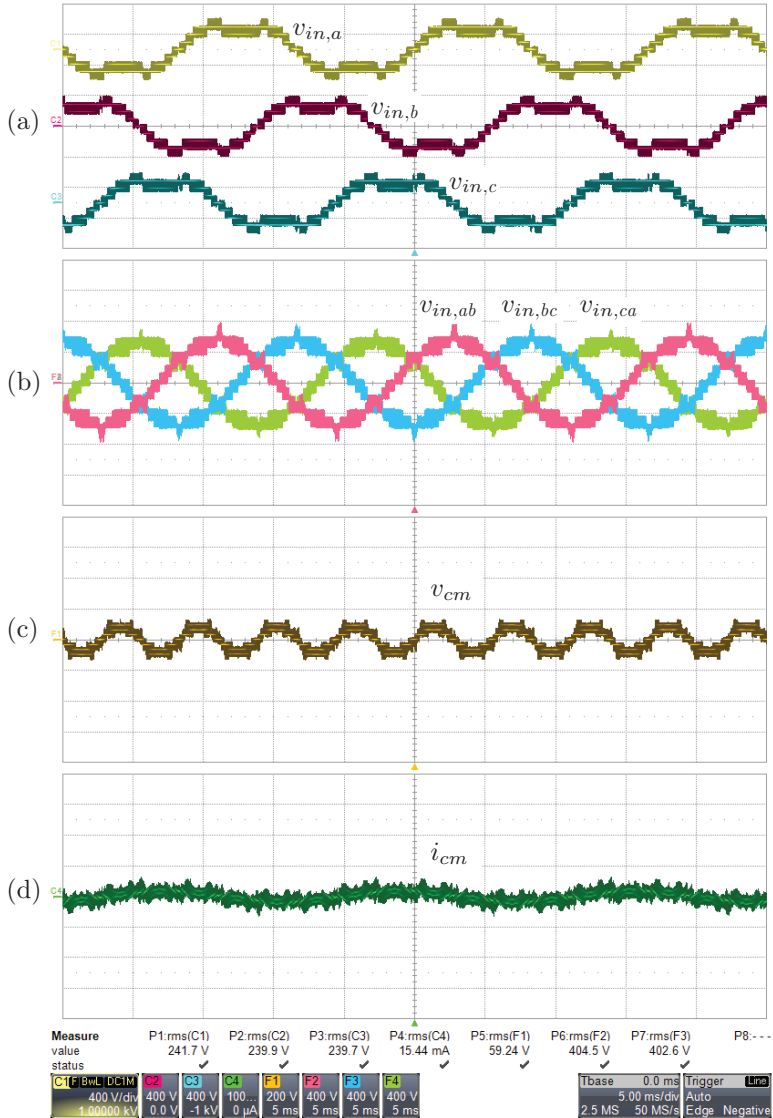


Figura 136 – Formas de onda do conversor trifásico operando com a modulação STH: (a) tensões de fase geradas pelo conversor $v_{in,a}$, $v_{in,b}$ e $v_{in,c}$ (400 V/div); (b) tensões de linha geradas pelo conversor $v_{in,ab}$, $v_{in,bc}$ e $v_{in,ca}$ (400 V/div); (c) tensão de modo comum v_{cm} (200 V/div) e; (d) corrente de modo comum (100 mA/div).

As tensões sobre os enrolamentos dos transformadores de multi-interfase, tanto aquele presente no PEBB como o de interconexão alocado na placa base (PB), são mostradas nas Figuras 137, 138, 139 e 140 para as referidas modulações. Observa-se que ambos operam em alta frequência, sendo que os enrolamentos do transformador da placa base ficam sujeitos à metade da tensão daquela aplicada aos enrolamentos do elemento magnético do PEBB. Ressalta-se também que a tensão sobre os magnéticos é nula em todos os instantes de grampeamento na estratégia DPWM.

Ainda nestas figuras pode-se analisar o comportamento da corrente e tensão sobre o indutor *boost*. Os reduzidos degraus de tensão gerados pelo conversor são vistos na medição da tensão sobre o indutor. Tal característica é própria da natureza multinível destes retificadores, e contribuem diretamente para a redução da ondulação de alta frequência nas correntes dos indutores. Assim, mesmo com o reduzido valor de indutância (aproximadamente $40 \mu\text{H}$), a ondulação de corrente é pequena em todos os casos.

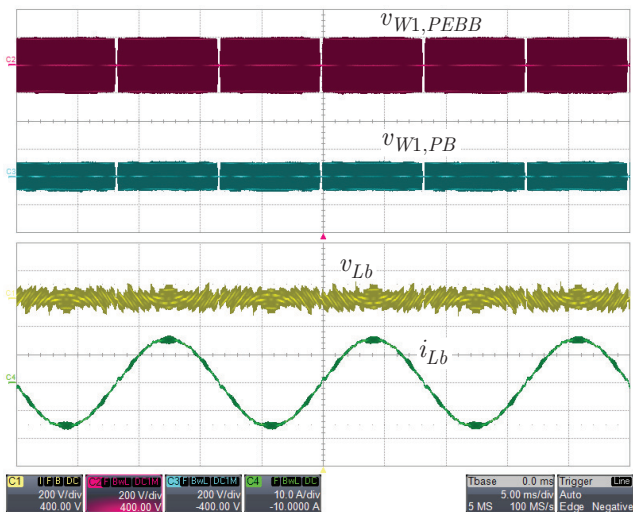


Figura 137 – Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor *boost*: SPWM.

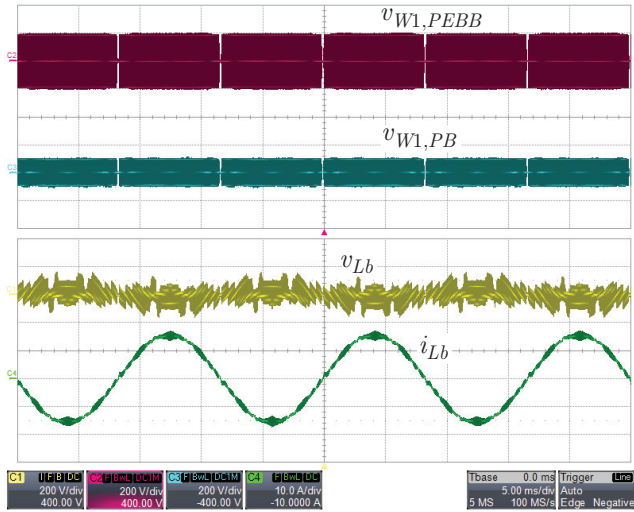


Figura 138 – Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor *boost*: SV2L.

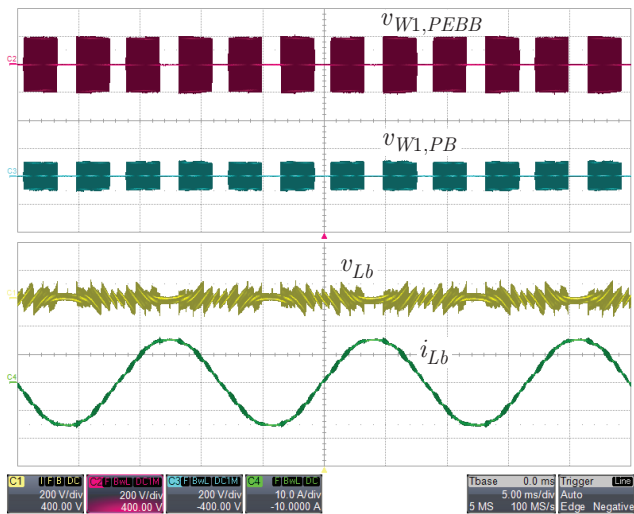


Figura 139 – Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor *boost*: DPWM.

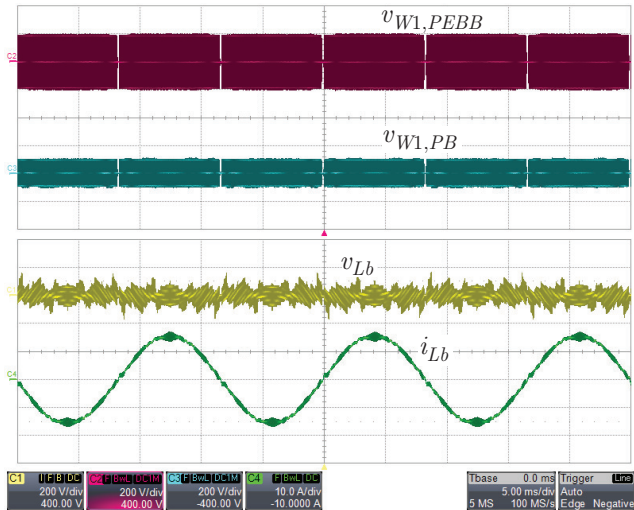


Figura 140 – Tensões nos transformadores do PEBB $v_{W1,PEBB}$ (200 V/div) e da placa base $v_{W1,PB}$ (100 V/div); tensão v_{Lb} (200 V/div) e corrente i_{Lb} (10 A/div) no indutor *boost*: STHL.

6.3 OPERAÇÃO EM REGIME TRANSITÓRIO

6.3.1 Tensão total de saída

O comportamento dinâmico do controle da tensão de saída do retificador trifásico MLMSR é introduzido nesta seção.

A Figura 141 apresenta as correntes drenadas da fonte e as tensões de saída durante transitórios de entrada e saída de carga. Um degrau positivo de 40% para 80% de carga é demonstrado na Figura 141-a, onde percebe-se uma resposta amortecida do controle de tensão. A tensão de saída decresce pouco mais de 5% de seu valor nominal e se reestabelece totalmente em pouco mais de 100 ms.

O comportamento dinâmico do sistema durante um degrau de 80% para 40% de carga é ilustrado na A Figura 141-b. Novamente tem-se um comportamento amortecido, com pouco mais de 5% de sobretensão e reestabelecimento total em aproximadamente 100 ms. Em ambos os casos não são observados efeitos adversos nas correntes de entrada durante o período transitório.

As formas de onda do conversor durante um degrau positivo de

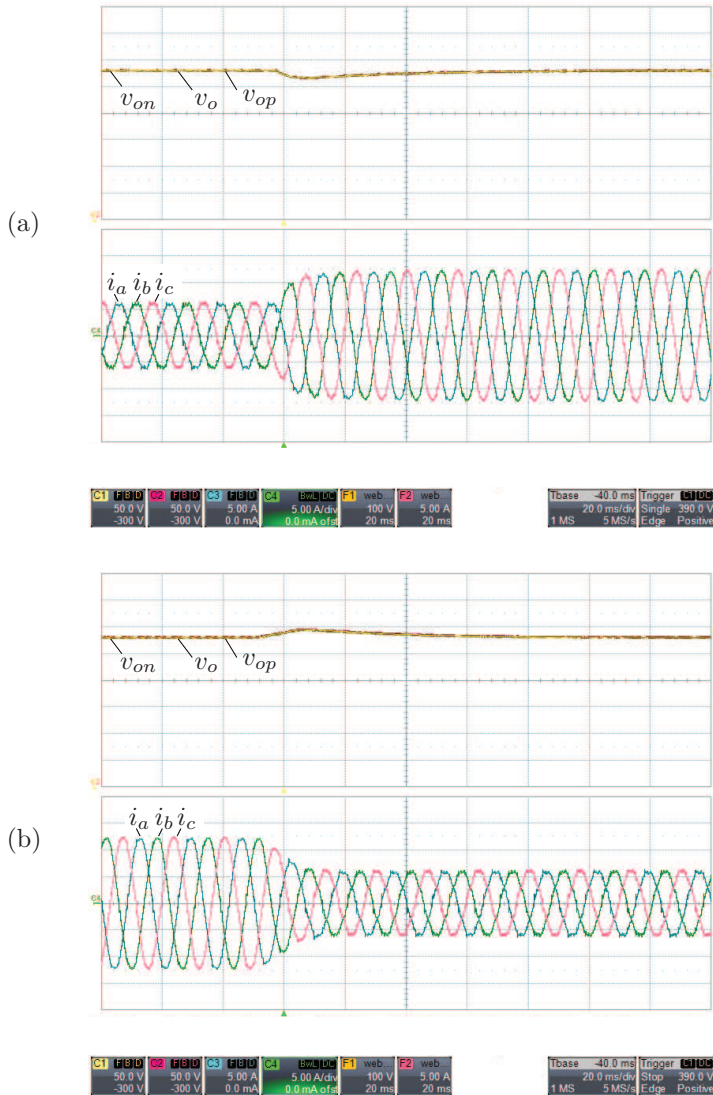


Figura 141 – Tensões parciais v_{op} e v_{on} (50 V/div) e tensão total de saída v_o (100 V/div), correntes i_k (5 A/div) drenadas da fonte durante transitórios de carga: (a) degrau positivo (40% para 80%) e; (b) degrau negativo (80% para 40%): Em ambos os casos a modulação empregada é a SV2L.

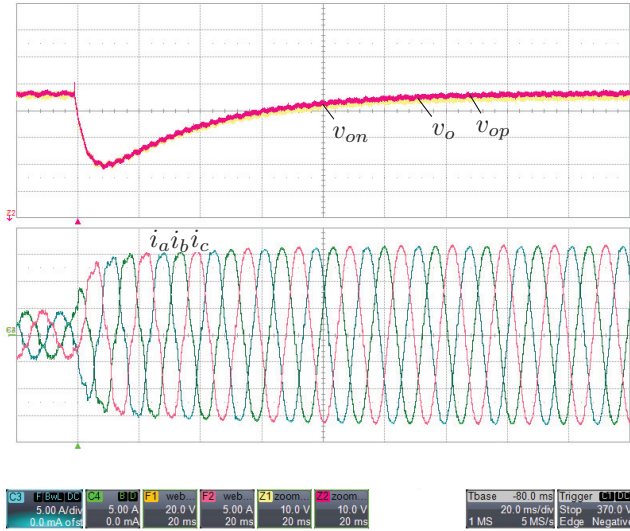


Figura 142 – Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (5 A/div) drenadas da fonte durante degrau positivo de carga (26% para 106%). Modulação STHI.

carga de 26% para 106% são ilustradas na Figura 142. A resposta da malha de tensão é bem comportada, amortecida, sendo que a tensão total sofre uma redução menor do que 10% de seu valor nominal durante o período transitório. O sistema entra em regime pouco mais de 120 ms após o evento. Não são observadas sobrecorrentes durante o período transitório, ainda que as formas de onda apresentem distorções no estágio inicial do evento, em função da velocidade da malha de tensão.

Nos dois cenários apresentados as respostas do sistema foram de acordo com o projeto de controle. Observa-se que os mesmos testes foram realizados com todas as modulações, sendo que devida a grande semelhança dos resultados somente um caso para cada ensaio foi apresentado.

6.3.2 Equilíbrio das tensões parciais de saída

De forma a avaliar o controle de equilíbrio das tensões parciais de saída v_{op} e v_{on} , apresenta-se agora a resposta do conversor durante

a entrada e saída desta malha. Nos ensaios que seguem o conversor alimenta uma carga resistiva de $R_o \approx 96 \Omega$ entre os terminais p e n , bem como cargas $R_{op} \approx 273 \Omega$ e $R_{on} \approx 244 \Omega$ conectadas respectivamente aos barramentos positivo e negativo. O desequilíbrio estático provocado pelas cargas desbalanceadas é de aproximadamente 20 V em v_{op} e v_{on} , com respeito à tensão nominal (380 V) destes.

As Figuras 143, 144, 145 e 146 mostram as correntes drenadas da rede e as tensões de saída quando da saída da malha de equilíbrio (caso “a”) e da entrada da referida malha de controle (caso “b”), para as modulações SPWM, SV2L, DPWM e STHI, respectivamente. Os eventos ocorrem em $t=-80$ ms (referência do osciloscópio).

Em todos os casos a malha de equilíbrio garantiu a equalização das tensões parciais de saída, sendo que a tensão total de saída v_o permaneceu constante durante o transitório. Os tempos de resposta (pouco mais de 20 ms) são ligeiramente diferentes em cada estratégia, porém adequados para a operação do conversor. As divergências nos tempos de resposta e valores finais quando a malha de equilíbrio não está presente estão associados aos vetores efetivamente empregados em cada modulação.

Com as modulações SPWM, SV2L e STHI as correntes drenadas da rede não exibiram maiores alterações durante os transitórios. Por outro lado, observa-se que a estratégia DPWM causou pequenas distorções nas correntes, em função das ressonâncias ocorridas no filtro de entrada. Observa-se que na modulação DPWM há notável alteração do sinal modulante quando da operação com da malha de desequilíbrio, uma vez que os grampeamentos não são garantidos em todas as faixas apresentadas no Capítulo 4. Tal fato naturalmente influencia o funcionamento de elementos do conversor, por exemplo a operação dos transformadores de multi-interfase.

É importante observar, entretanto, que quando a malha de equilíbrio não está operando e há somente carga entre os terminais de saída p e n , a diferença de tensão entre os barramentos foi mínima (menor que 1% do valor nominal), igualmente influenciada pelos erros de medição e/ou calibração do circuito de condicionamento. Neste sentido, observa-se que o conversor por si próprio não apresentou desequilíbrios relevantes, ainda exista um divisor resistivo em paralelo com a saída, com potência de 1,53 W e impacto de apenas 0,02% no rendimento em potência nominal.

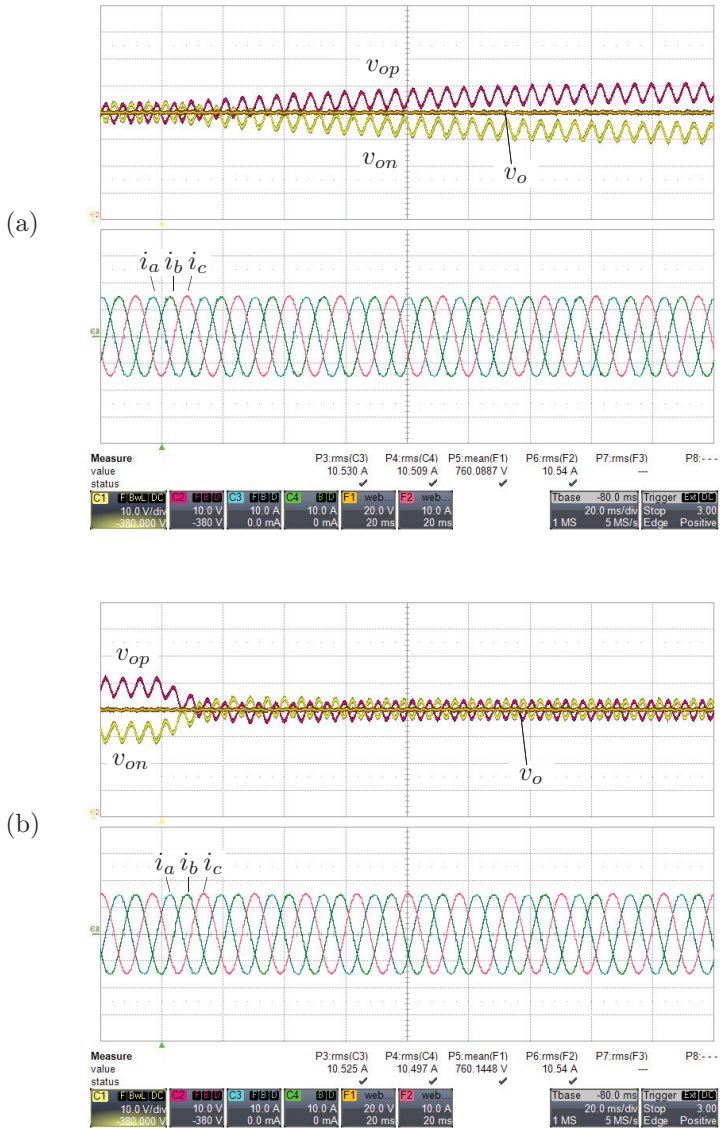


Figura 143 – Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação SPWM.

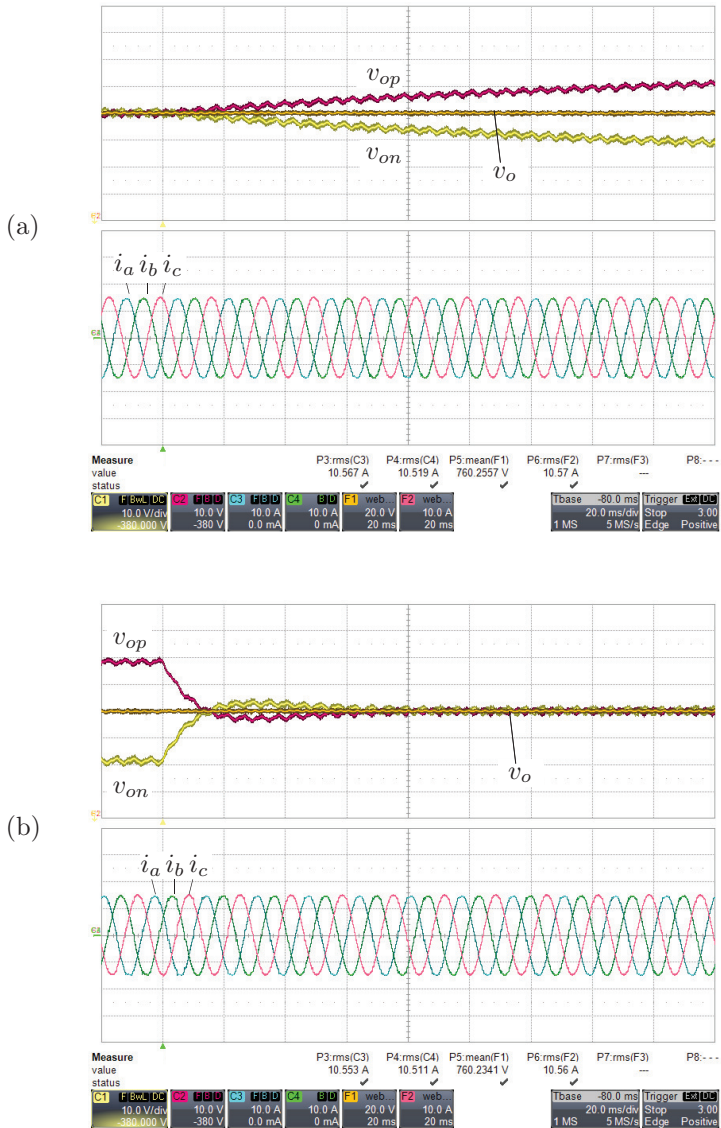


Figura 144 – Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação SV2L.

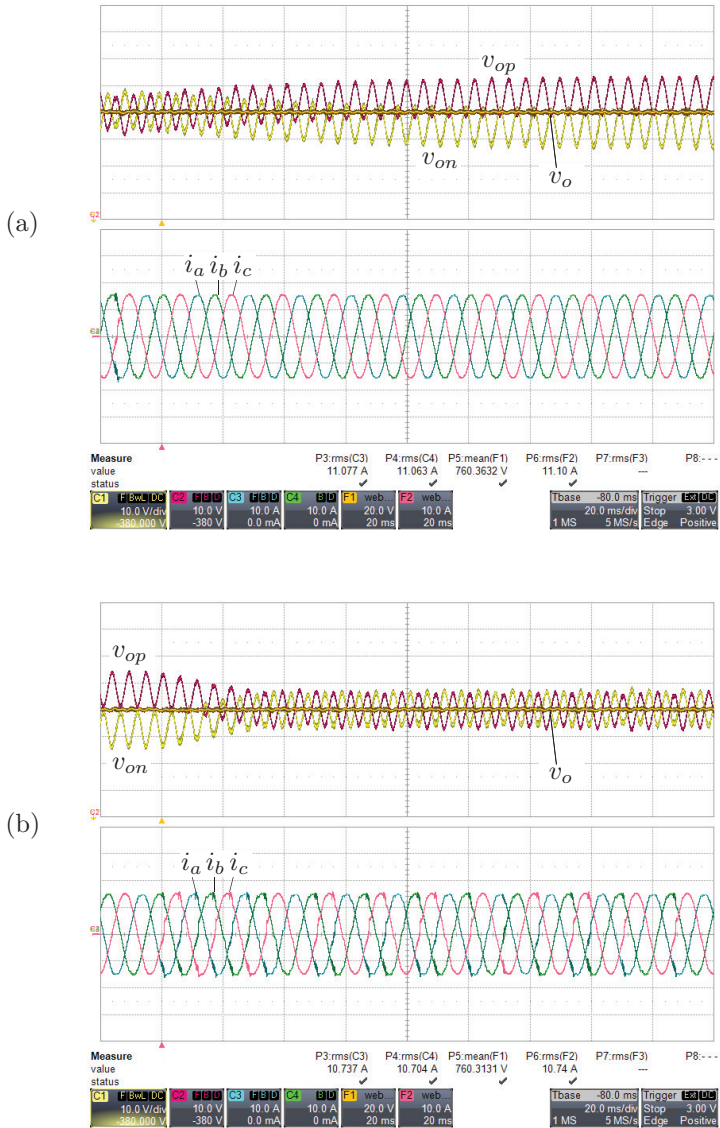


Figura 145 – Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação DPWM.

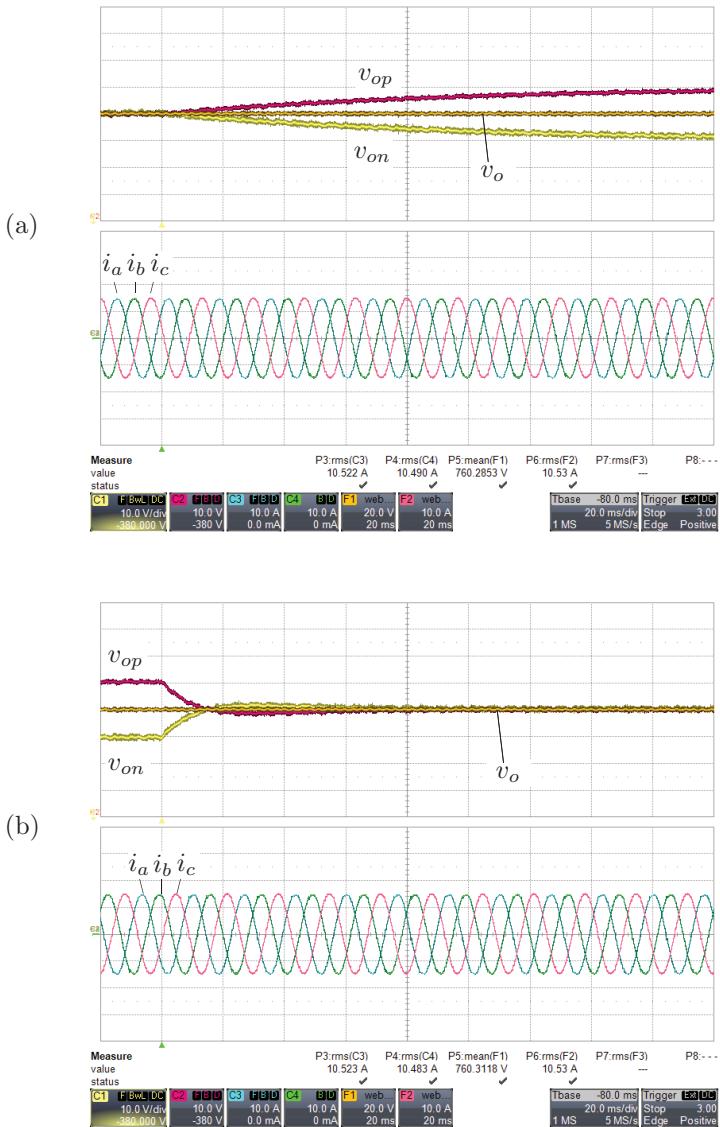


Figura 146 – Tensões parciais v_{op} e v_{on} (10 V/div) e tensão total de saída v_o (20 V/div), correntes i_k (10 A/div) drenadas da fonte durante: (a) saída do controle de equilíbrio; (b) entrada do controle de equilíbrio. Modulação STHI.

6.4 ANÁLISE DOS RESULTADOS

O retificador trifásico foi testado em ampla faixa de carga, de 5% à 105% da potência nominal. Os gráficos de rendimento e distorção harmônica das correntes de entrada são mostrados nas Figuras 147 e 148, respectivamente. As medições de rendimento contemplam todo o estágio de potência, transformadores e filtros. Não foram consideradas as perdas nos circuitos de controle, de acionamento (*drivers*) e ventiladores.

O conversor opera com alto rendimento em ampla faixa de carga, sendo que para as três estratégias, o índice foi maior que 97% a partir de apenas 16% da potência nominal de saída. O rendimento com as estratégias SPWM e SV2L foi semelhante em quase toda a extensão dos testes, porém sempre abaixo da estratégia DPWM. A redução das comutações e consequentes efeitos sobre o conversor possibilitaram à estratégia descontínua uma superioridade média de 0,21% sobre SPWM e 0,26% sobre SV2L, ambas a partir de 40% de carga.

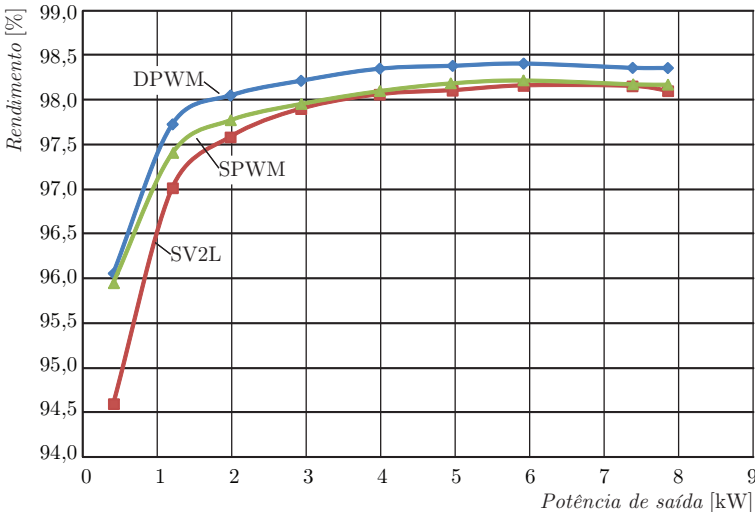


Figura 147 – Rendimento medido em função da potência de saída para as modulações SPWM, SV2L e DPWM.

Com respeito às correntes de entrada, observa-se que a distorção harmônica total foi menor que 10% a partir de 25% da potência nominal. Acima de 30% de carga, a tendência da THD das correntes

foi semelhante em todas as estratégias, com ligeira superioridade da estratégia DPWM. Como já comentado, o grampeamento da tensão no ponto central na modulação DPWM tem ação benéfica na qualidade das correntes de entrada.

Observa-se que operação descontínua das correntes do transformador do PEBB afeta significativamente a THD das correntes quando o conversor opera com baixa carga (menor que 10%). Em aplicações onde esta questão seja crítica, diferentes condutas podem ser adotadas para minimizar o problema, como elevação da frequência de comutação (e conseqüente redução do rendimento) ou ainda o desligamento de um dos PEBBs de cada fase, o que elevaria a componente de modo comum das correntes dos enrolamentos do transformador do PEBB, relativamente àquela de modo diferencial (magnetizante).

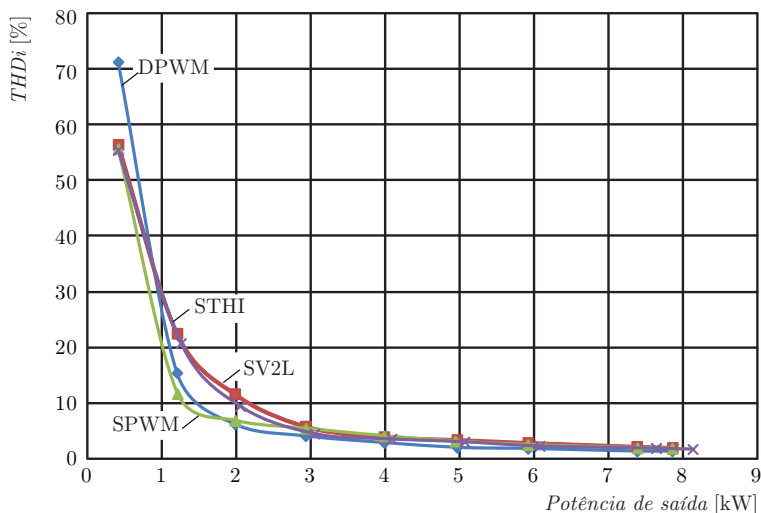


Figura 148 – Distorção harmônica total da corrente drenada da rede (fase “a”) em função da potência de saída para as modulações SPWM, SV2L e DPWM.

A Figura 149 apresenta o espectro harmônico da corrente de entrada com respeito aos limites impostos pela norma IEC 61000-3-2 classe A (IEC, 1995). Todas as medições foram realizadas com o conversor operando em plena carga. Ainda que a distorção harmônica total seja menor que 2% em todos os casos, somente a modulação DPWM passou efetivamente no teste. Ambas as estratégias SPWM e SV2L falharam nos harmônicos de ordem 31 e 37. A modulação STHI apresen-

tou resultados semelhantes a da SV2L, falhando apenas no harmônico de ordem 31. Entretanto, deve-se observar que as condições de teste estão muito aquém das ideais, onde, por exemplo, a tensão da rede elétrica apresentava distorção harmônica total acima de 2%. Neste sentido, considera-se que a operação do conversor é plenamente adequada e dentro das expectativas de projeto.

Na Figura 150 são apresentados os resultados da comparação das estratégias implementadas. Os tópicos medidos e avaliados foram a corrente rms de alta frequência no indutor *boost* $\Delta i_{Lb,rms}^{hf}$, a corrente rms de modo diferencial no transformador de multi-interfase do PEBB $i_{Wa1,dm,rms}^{hf}$, valor rms da componente de alta frequência da tensão de modo comum $v_{cm,rms}^{hf}$, valor rms da componente alternada da tensão do barramento positivo $v_{op,rms}^{ac}$ e valor rms de componente de alta frequência da tensão de linha gerada pelo conversor $v_{in,ll,rms}^{hf}$.

O gráfico de barras da Figura 150-a foi normalizado com respeito à corrente de pico para as avaliações de corrente, e à tensão de saída para o caso das tensões. Por outro lado, o gráfico aranha dada Figura 150-b foi normalizado sempre com respeito ao item de pior resultado, da mesma forma que comparação realizada no Capítulo 5.

De forma geral, a modulação DPWM apresenta o comportamento mais equilibrado para os aspectos avaliados, sendo que a SPWM se mostra mais favorável na ondulação da corrente do indutor *boost*. Em outra mão, a estratégia SV2L exhibe o menor conteúdo harmônico de alta frequência na tensão de modo comum. A estratégia STHI apresenta, como esperado, o menor nível de ondulação do ponto médio do barramento de saída.

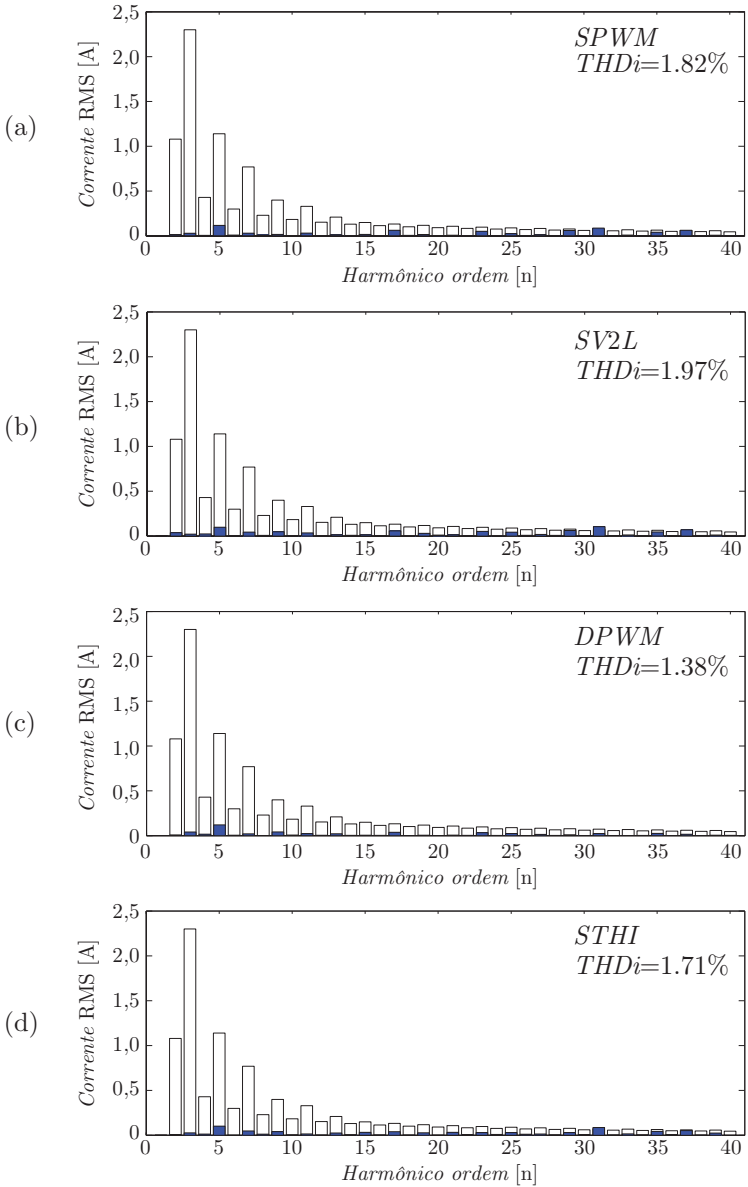


Figura 149 – Espectro harmônico da corrente drenada da rede (fase “a”), comparado aos limites impostos pela norma IEC 61000-3-2 classe A para as modulações: (a) SPWM; (b) SV2L e (c) DPWM). Em todos os casos a potência de saída é $P_o \approx 7500$ W.

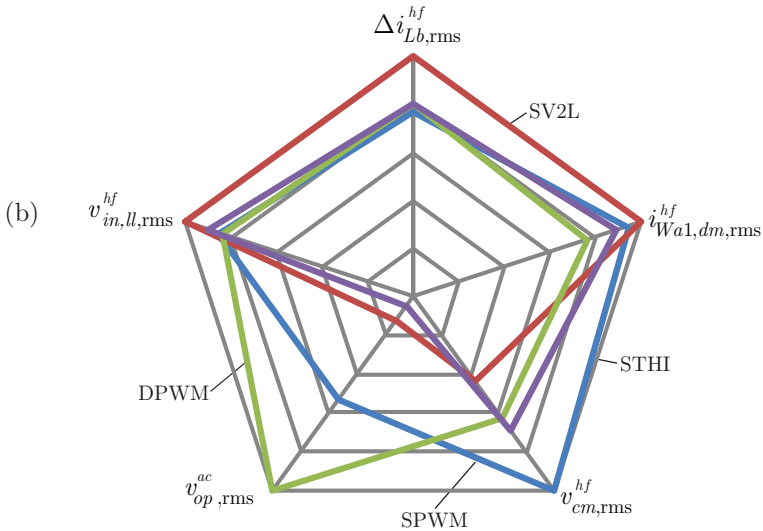
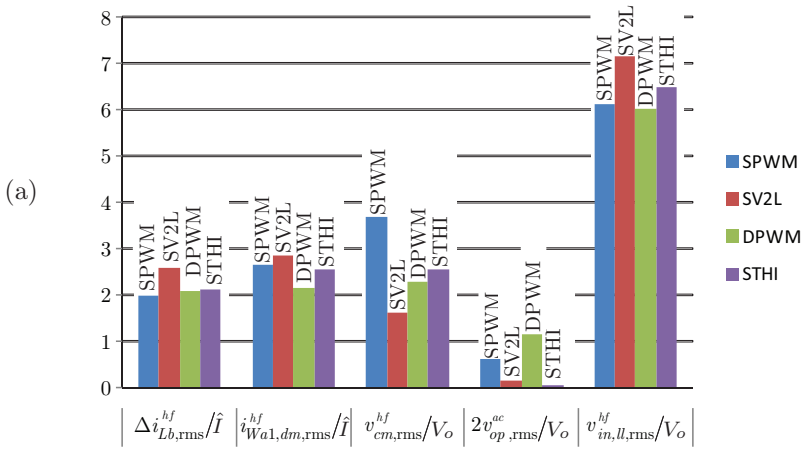


Figura 150 – Comparação das estratégias SPWM, SV2L e DPWM: (a) gráfico de barras mostrando os valores normalizados em cada quesito; (b) gráfico aranha, com resultados normalizados ao item de pior desempenho em cada quesito. Em todos os casos a potência de saída é $P_o \approx 7500$ W.

6.5 CONCLUSÕES

Este capítulo apresentou os resultados experimentais obtidos com o retificador trifásico multinível com célula de comutação de múltiplos estados. O protótipo implementado foi testado com quatro diferentes estratégias de modulação, com funcionamento distinto e adequado em todas elas.

As correntes drenadas da rede apresentam distorção harmônica menor que 10% para cargas superiores à 30% do valor nominal. Por outro lado, a operação descontinua das correntes do transformador de multi-interfase implica em elevada distorção para operação com baixa carga. Observa-se que o baixo valor de indutância de modo diferencial do transformador tem efeito preponderante sobre esta questão.

O conversor apresentou elevado rendimento em ampla faixa de operação, com notável superioridade da estratégia DPWM. Índices superiores à 98% foram obtidos nesta estratégia para cargas de menos de 2 kW (26% da nominal). Todas as outras estratégias igualmente apresentaram bons resultados, porém ligeiramente inferiores à DPWM.

Pode-se dizer que a estratégia DPWM apresentou o melhor desempenho global nos parâmetros considerados, na qualidade das correntes drenadas da rede, bem como na superioridade das medições de rendimento. Sabe-se que, exceto pela modulação STHI, nenhuma das estratégias é ótima para qualquer um dos critérios avaliados. Ainda assim, os resultados obtidos aliados à facilidade de implementação das estratégias confirmam a viabilidade destas na presente aplicação. Por fim, observa-se que a escolha da estratégia depende basicamente da aplicação, sendo possível, inclusive, trocar de estratégia durante a operação do conversor.

CONCLUSÕES FINAIS

Este trabalho apresentou o estudo generalizado de retificadores PFC unidirecionais, monofásicos e trifásicos, multiníveis com célula de comutação de múltiplos estados. Os retificadores têm notável importância e influência no sistema elétrico em que estão inseridos, uma vez que estão presentes no estágio de entrada de diversos equipamentos. Particularmente, as topologias de retificadores que realizam correção do fator de potência têm se consolidado por reduzir o impacto da operação do equipamento na rede elétrica. A revisão bibliográfica revelou a presença de lacunas e conseqüente possibilidade de contribuição no estudo de retificadores PFC monofásicos e trifásicos para aplicações específicas. Na área de aviação, verificou-se a necessidade de retificadores especiais que sigam as novas tendências de projetos de aeronaves, onde elevada densidade de potência e alto rendimento são importantes quesitos. A área de telecomunicações é outro nicho de mercado onde retificadores de alto rendimento são desejados, fato o qual é comprovado pelas tendências atuais dos fabricantes de retificadores para tal aplicação. De forma geral, conclui-se que não apenas o custo operacional é diretamente beneficiado com a utilização de retificadores com as características mencionadas, mas também o impacto ambiental é reduzido, pela melhor utilização da energia elétrica. Em outra mão, a necessidade de processar volumes de energia cada vez maiores pede soluções para as limitações tecnológicas dos semicondutores. Na revisão bibliográfica foram analisados os retificadores unidirecionais hoje considerados como sendo o “estado da arte”. Dentre estes, as estruturas de três níveis e os conversores que empregam células de comutação de múltiplos estados mostraram-se adequados para mitigar algumas das referidas necessidades de alta potência, elevado rendimento e alta densidade de potência. Assim, retificadores PFC monofásicos e trifásicos que aliam as características dos conversores de três níveis com as daqueles que empregam célula de comutação de múltiplos estados foram apresentados como alternativa viável para as aplicações e necessidades em questão.

O segundo capítulo deste trabalho apresentou o estudo do retificador PFC monofásico multinível empregando célula de comutação de múltiplos estados. A operação básica e o esquema de modulação foram introduzidos generalizadamente, e assim foi possível analisar qualitativa e quantitativamente a influência do número de pernas de semiconduto-

res quanto à tensão gerada pelo conversor (número efetivo de níveis), corrente de saída e ondulação da corrente de entrada. O transformador de multi-interfase foi analisado e um modelo que descreve sua operação em termos de componentes de modo comum e diferencial foi introduzido, garantindo melhor compreensão e argumentos para o projeto do elemento magnético. A tensão multinível gerada pelo conversor foi estudada em termos de suas componentes harmônicas, onde resultados obtidos podem ser utilizados diretamente no projeto dos filtros de entrada. Um modelo de pequenos sinais e uma estratégia de controle para o retificador PFC foram igualmente apresentados. Verificou-se que, de forma geral, o aumento do número de pernas N é benéfico para o funcionamento do conversor, tendo influência direta sobre o número de níveis da tensão de entrada e redução das ondulações das correntes de entrada e saída. Em termos práticos, a redução da ondulação da corrente de entrada possibilita, dentro de certos limites, a redução do tamanho do indutor *boost*, contribuindo para a elevação da densidade de potência do conversor. A redução das componentes de alta frequência da corrente de saída traduz-se pela diminuição da corrente eficaz através dos capacitores de saída, o que pode igualmente impactar positivamente sobre a densidade de potência do conversor, bem como na vida útil destes componentes. Em contrapartida, foi constatado que o incremento de N não implica em tão expressiva redução da ondulação de corrente, especialmente para $N > 4$. Os estudos realizados foram validados através de simulações numéricas, realizadas para diferentes condições de operação.

No terceiro capítulo foram abordados aspectos relacionados à implementação da estrutura monofásica. Três diferentes realizações de semicondutores foram apresentadas como alternativas para a implementação real do interruptor SPTT genérico considerado no capítulo 2. Para todas as realizações foram analisados os esforços elétricos sobre os semicondutores, onde o interruptor do tipo III foi desconsiderado por apresentar elevadas perdas em condução, ainda que seja uma alternativa de reduzido custo por empregar apenas um dispositivo controlado. Uma metodologia de análise de perdas foi apresentada, e assim o rendimento do conversor pôde ser verificado com base em dados reais de perdas nos semicondutores. Tal método possibilitou ainda avaliar o rendimento do conversor sob a variação de parâmetros como número de pernas, potência de saída e índice de modulação. Um protótipo de 1,5 kW com duas pernas de semicondutores foi construído em laboratório para a validação prática dos estudos realizados. Os interruptores SPTT foram implementados de forma genérica, através de quatro

MOSFETs com comandos independentes, o que possibilitou avaliar diferentes configurações de interruptores e técnicas de modulação. Os esquemas *SGrid* e *SCap* apresentaram resultados semelhantes quanto ao rendimento e simplicidade de operação, ao passo que as estratégias *Spar* e *SSync* garantiram resultados ligeiramente melhores em função da redução das perdas em condução. Em todos os casos, o conversor apresentou elevado rendimento para ampla faixa de operação, com valores máximos acima de 98% e superiores a 96% para cargas de apenas 30% da nominal, ainda que o protótipo não tenha sido construído com os dispositivos mais adequados para as especificações propostas. Adicionalmente, o conversor apresentou excelente divisão de corrente entre os enrolamentos do transformador de multi-interfase, o que reforça a sua aplicabilidade à sistemas de maiores níveis de potência. Bons resultados também foram obtidos em termos de distorção harmônica total da corrente drenada da fonte e fator de potência, igualmente para ampla faixa de operação. Observa-se, entretanto, que a necessidade de operar com elevado valor da tensão de saída, salvo os casos onde tal característica é desejada, consitui uma desvantagem do retificador monofásico proposto quando comparado às topologias monofásicas tradicionais de dois níveis.

O quarto capítulo deste trabalho apresentou o estudo e operação do retificador PFC trifásico multinível com célula de comutação de múltiplos estados. A análise vetorial, modelos de pequenos sinais e estratégia de controle para as correntes de entrada e tensões de saída foram introduzidos. Ainda que o conversor proposto permita a geração de diversos níveis na tensão de entrada, observa-se que, idealmente, a operação dos transformadores de multi-interfase é transparente para o controle das correntes de entrada e tensões parciais e total de saída, o que faz com que os modelos matemáticos e estratégias de controle empregados em retificadores unidirecionais de três níveis sejam, em geral, compatíveis. Por outro lado, a modulação dos retificadores trifásicos MLMSR deve garantir operação adequada nos transformadores de multi-interfase. Se a modulação é realizada através da escolha de vetores e tempos de aplicação destes (modulação *space vector*), além dos objetivos convencionais (ondulação de corrente, tensão de modo comum, número de comutações, entre outros) é necessário garantir que as correntes de modo diferencial dos enrolamentos do transformador de multi-interfase sejam nulas dentro de um período de comutação. Isso aumenta consideravelmente a complexidade da estratégia de modulação, principalmente quando N aumenta. Neste sentido, optou-se neste trabalho por realizar a modulação através de um sistema baseado em

portadoras, onde um esquema básico com portadoras deslocadas em fase garante a restrição supracitada das correntes diferenciais, e a injeção de diferentes componentes de eixo zero permite liberdade de operação. Quatro diferentes estratégias de modulação foram apresentadas e comparadas através de simulações numéricas, onde todas exibiram bons resultados.

O Capítulo 5 introduziu aspectos de concepção e implementação de retificadores MLMSR. Os diversos benefícios do aumento de N na topologia MLMSR têm como maior desvantagem a complexidade de implementação, principalmente da construção adequada do transformador de multi-interfase. Para contornar este problema, uma realização alternativa para o transformador de multi-interfase (MIPT) foi utilizada, onde o transformador global é construído a partir da interconexão de diversos MIPTs de dois ou três enrolamentos, os quais apresentam maior facilidade de projeto e implementação. Esta forma construtiva permitiu ainda que o conversor fosse concebido de forma modular, seguindo o conceito de blocos de construção de eletrônica de potência (PEBB). Dois novos protótipos, um trifásico de 7,5 kW e outro monofásico de 2,5kW, ambos com $N = 4$, foram construídos a partir deste conceito, com foco em aplicações de alto rendimento e baixo peso. O PEBB desenvolvido integra duas pernas de semicondutores, um transformador planar de multi-interfase de dois enrolamentos, circuitos de acionamento, fontes isoladas e circuitos de interface para os sinais de controle, todos montados sobre uma placa de circuito impresso. A concepção modular proposta tem por desvantagem o aumento das perdas nos enrolamentos do transformador planar, bem como o custo das placas multi-camadas. Por outro lado, a padronização do projeto e dos componentes, redução do custo de confecção do MIPT, redução de peso e dos ruídos conduzidos (dada ausência dos dissipadores metálicos) contam a favor da abordagem adotada. Os protótipos implementados apresentaram bom desempenho, operação com alto fator de potência, reduzida THD nas correntes de entrada e controle das tensões de saída. A construção modular garantiu boa densidade de potência, ≈ 2 kW/l no monofásico e pouco menos de 3 kW/l no trifásico, sendo que em ambos os casos os conversores operaram com elevado rendimento.

No capítulo 6 foram mostrados os resultados experimentais obtidos com o conversor trifásico operando com as quatro estratégias de modulação introduzidas no capítulo 4. Todas garantiram bons resultados, ainda que nenhuma, com exceção da estratégia STHI, seja ótima para os parâmetros operacionais analisados. De forma geral, a modulação DPWM apresentou os melhores resultados, principalmente com

respeito ao rendimento e qualidade das correntes de entrada. Em aplicações de baixo peso, alta densidade de potência e que não seja necessário garantir um elevado *hold-up time*, a estratégia DPWM é desfavorável por implicar em elevadas correntes nos capacitores do barramento, sendo que nestes casos a modulação STHI é particularmente indicada.

Por fim ressalta-se que, do ponto de vista de implementação, a construção em “árvore” do transformador de multi-interfase minimiza a complexidade de projeto quando N aumenta. Ainda assim, estabelecer um valor ótimo para N é uma questão relativa, que depende substancialmente da aplicação em questão, do custo e dos recursos tecnológicos disponíveis. De qualquer forma, os resultados teóricos e práticos obtidos neste trabalho sustentam as pretensões iniciais, confirmando a viabilidade da topologia proposta para aplicações de alta potência, alto rendimento e elevada densidade de potência.

Como sugestão para trabalhos futuros considera-se:

- Estudo detalhado das capacitâncias do MIPT planar;
- Proposição de estratégias de modulação ótimas para operação com alta potência e baixa frequência de comutação;
- Elaboração de algoritmos de otimização de projeto a partir dos modelos introduzidos neste trabalho;
- Análise dos conversores com respeito à compatibilidade eletromagnética.

REFERÊNCIAS

- BASCOPE, G. V. T.; BARBI, I. Generation of a family of non-isolated dc-dc pwm converters using new three-state switching cells. In: *PESC 00. IEEE 31st Annual Power Electronics Specialists Conference*. [S.l.: s.n.], 2000. v. 2, p. 858–863 vol.2.
- BORGONOVO, D. *Análise modelagem e controle de retificadores pwm Tese (Tese de Doutorado) — Universidade Federal de Santa Catarina, 2005.*
- BOROYEVICH, D. *CPES PEBB Research Preface*. [S.l.]: <http://www.cpes.vt.edu/publications/volumes/pebb/preface.php>, 3/07/2012 2000.
- BRUCKNER, T.; HOLMES, D. G. Optimal pulse-width modulation for three-level inverters. *IEEE Transactions on Power Electronics*, v. 20, n. 1, p. 82–89, 2005. 0885-8993.
- BURGOS, R.; RIXIN, L.; YUNQING, P.; FEI, W.; BOROYEVICH, D.; POU, J. Space vector modulator for vienna-type rectifiers based on the equivalence between two- and three-level converters: a carrier-based implementation. *IEEE Transactions on Power Electronics*, v. 23, n. 4, p. 1888–1898, 2008. 0885-8993.
- BUSO, S.; MATTAVELLI, P. *Digital Control in Power Electronics*. first. [S.l.]: Morgan and Claypool, 2006. (Lectures on Power Electronics 2).
- CALLEGARO, A. D.; ORTMANN, M. S.; MUSSA, S. A.; HELDWEIN, M. L. Power semiconductor switching losses experimental characterization system. In: *2011 Brazilian Power Electronics Conference (COBEP)*. [S.l.: s.n.], 2011. p. 1062–1068.
- COUGO, B.; MEYNARD, T.; GATEAU, G. Parallel three-phase inverters: Optimal pwm method for flux reduction in intercell transformers. *IEEE Transactions on Power Electronics*, v. 26, n. 8, p. 2184–2191, 2011. 0885-8993.
- CRUZ, C. M. T. *Técnicas de comutação não dissipativa aplicadas a retificadores de três níveis operando com fator de potência unitário*. Tese (Doutorado) — Universidade Federal de Santa Catarina, 2002.

DALESSANDRO, L.; ROUND, S. D.; DROFENIK, U.; KOLAR, J. W. Discontinuous space-vector modulation for three-level pwm rectifiers. *IEEE Transactions on Power Electronics*, v. 23, n. 2, p. 530–542, 2008. 0885-8993.

DROFENIK, U.; KOLAR, J. W. A general scheme for calculating switching- and conduction-losses of power semiconductors in numerical circuit simulations of power electronic systems. In: *IPEC'05*. Niigata, Japan: [s.n.], 2005.

EBERT, C. L. *Projeto de Elementos Magnéticos Planares Utilizados em Fontes de Alimentação Chaveadas Visando a Redução das Perdas de Energia*. Tese (Doutorado) — Universidade Federal de Santa Catarina, 2008.

ELTEK. *A Green Revolution in DC Power*. [S.l.]: Eltek Valere em, 12/02/2010 2007.

ERICSEN, T.; KHERSONSKY, Y.; SCHUGART, P.; STEIMER, P. Pebb - power electronics building blocks, from concept to reality. In: *Power Electronics, Machines and Drives, 2006. The 3rd IET International Conference on*. [S.l.: s.n.], 2006. p. 12–16.

ERICSEN, T.; TUCKER, A. Power electronics building blocks and potential power modulator applications. In: *Power Modulator Symposium, 1998. Conference Record of the 1998 Twenty-Third International*. [S.l.: s.n.], 1998. p. 12–15.

FEI, Y.; XINBO, R.; MING, X.; QING, J. Designing of coupled inductor in interleaved critical conduction mode boost pfc converter. In: *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*. [S.l.: s.n.], 2009. p. 1876–1882.

FERROXCUBE. *Design of Planar Power Transformers*. [S.l.]: Ferroxcube Components INC, 1997.

FUCHS, S.; MEILI, J. *Development of a 600 W Power Supply*. Tese (Semester Thesis) — Swiss Federal Institute of Technology Zurich, 2005.

GARG, A.; PERREAULT, D. J.; VERGHESE, G. C. Feedback control of paralleled symmetric systems, with applications to nonlinear dynamics of paralleled power converters. In: *Circuits and Systems, 1999. ISCAS '99. Proceedings of the 1999 IEEE International Symposium on*. [S.l.: s.n.], 1999. v. 5, p. 192–197 vol.5.

GARTH, D. R.; MULDOON, W.; BENSON, G. *Multi-Phase, 2-Kilowatt, High Voltage, Regulated Power Supply*. 1971.

GUANGHAI, G.; HELDWEIN, M. L.; DROFENIK, U.; MINIBOCK, J.; MINO, K.; KOLAR, J. W. Comparative evaluation of three-phase high-power-factor ac-dc converter concepts for application in future more electric aircraft. *IEEE Transactions on Industrial Electronics*, v. 52, n. 3, p. 727–737, 2005. 0278-0046.

GULES, R.; MARTINS, A. S.; BARBI, I. A switched-mode three-phase three-level telecommunications rectifier. In: *Telecommunication Energy Conference, INTELEC 99. The 21st International*. [S.l.: s.n.], 1999. p. 573 pp.

GYU, P. I.; IK, K. S. Modeling and analysis of multi-interphase transformers for connecting power converters in parallel. In: *Power Electronics Specialists Conference, 1997. PESC '97 Record., 28th Annual IEEE*. [S.l.: s.n.], 1997. v. 2, p. 1164–1170 vol.2.

HAUSMANN, R.; BARBI, I. Three-phase multilevel bidirectional dc-ac converter using three-phase coupled inductors. In: *Energy Conversion Congress and Exposition, ECCE 2009. IEEE*. [S.l.: s.n.], 2009. p. 2160–2167.

HELDWEIN, M. L. *EMC Filtering of Three-Phase PWM Converters*. Tese (Doutorado), 2008.

HELDWEIN, M. L.; KOLAR, J. W. Impact of emc filters on the power density of modern three-phase pwm converters. *IEEE Transactions on Power Electronics*, v. 24, n. 6, p. 1577–1588, 2009. 0885-8993.

HELDWEIN, M. L.; MUSSA, S. A.; BARBI, I. Three-phase multilevel pwm rectifiers based on conventional bidirectional converters. *IEEE Transactions on Power Electronics*, v. 25, n. 3, p. 545–549, 2010. 0885-8993.

HIRAKAWA, M.; NAGANO, M.; WATANABE, Y.; ANDOH, K.; NAKATOMI, S.; HASHINO, S. High power density dc/dc converter using the close-coupled inductors. In: *Energy Conversion Congress and Exposition, ECCE 2009. IEEE*. [S.l.: s.n.], 2009. p. 1760–1767.

HOLMES, D. G.; LIPO, T. A. *Pulse Width Modulation for Power Converters*. [S.l.]: John Wiley and Sons, Inc., Publication, 2003.

IEA. *Key World Energy Statistics*. [S.l.]: International Energy Agency, 2007.

IEC. *Electromagnetic Compatibility (EMC) – Part 3: Limits – Section 2: Limits for Harmonic Current Emissions (Equipment Input Current lower than 16 A per Phase)*. [S.l.]: International Electrotechnical Commission - IEC, 1995.

IEC. *Disponível em*
<http://www.electropedia.org/iev/iev.nsf/display?openformievref=551-14-16>. [S.l.]: International Electrotechnical Commission - Electropedia, 1998. Power Electronics - Section 551-14: Essential components of power electronic equipment - Interphase Transformer p.

IEEE. *IEEE Std. 519 - Recommended Practices and Requirements for Harmonics Control in Electric Power Systems*. 1992.

IEEE. Ieee standard terminology for power and distribution transformers. *IEEE Std C57.12.80-2002 (Revision of IEEE Std C57.12.80-1978)*, 2002.

INFINEON. *Silicon Carbide Schottky Diode SDT08S60 Data Sheet*. [S.l.]: Infineon Technologies, 2004.

INFINEON. *CoolMOS Power Transistor SPP20N60C3 Data Sheet*. [S.l.]: Infineon Technologies, 2009.

INFINEON. *CoolMOS C6 Power Transistor - IPx60R190C6 Data sheet*. 2010.

INSTRUMENTS, T. *TMS320F28335, TMS320F28334, TMS320F28332, TMS320F28235, TMS320F28234, TMS320F28232 Digital Signal Controllers (DSCs)*. [S.l.]: Texas Instruments, 2007.

KOLAR, J. W.; ZACH, F. C. A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules. *IEEE Transactions on Industrial Electronics*, v. 44, n. 4, p. 456–467, 1997. 0278-0046.

KWAN, L. C.; SU, Y. P.; HUI, S. Y. R. Printed spiral winding inductor with wide frequency bandwidth. *IEEE Transactions on Power Electronics*, v. 26, n. 10, p. 2936–2945, 2011. 0885-8993.

LINDE, D. van der; BOON, C. A. M.; KLAASSENS, J. B. Design of a high-frequency planar power transformer in multilayer technology.

IEEE Transactions on Industrial Electronics, v. 38, n. 2, p. 135–141, 1991. 0278-0046.

LUNZE, J. *Feedback control of large scale systems*. New York: Prentice-Hall, 1992.

MAHABIR, K.; VERGHESE, G.; THOTTUVELIL, J.; HEYMAN, A. Linear averaged and sampled data models for large signal control of high power factor ac-dc converters. In: *Power Electronics Specialists Conference, 1990. PESC '90 Record., 21st Annual IEEE*. [S.l.: s.n.], 1990. p. 372–381.

MCGRATH, B. P.; HOLMES, D. G.; LIPO, T. Optimized space vector switching sequences for multilevel inverters. *IEEE Transactions on Power Electronics*, v. 18, n. 6, p. 1293–1301, 2003. 0885-8993.

MIWA, B. A.; OTTEN, D. M.; SCHLECHT, M. E. High efficiency power factor correction using interleaving techniques. In: *Applied Power Electronics Conference and Exposition, 1992. APEC '92. Conference Proceedings, Seventh Annual*. [S.l.: s.n.], 1992. p. 557–568.

ORTMANN, M. S. *Filtro ativo trifásico com controle vetorial utilizando dsp: Projeto e implementação*. Tese (Dissertação de Mestrado) — Universidade Federal de Santa Catarina, 2008.

ORTMANN, M. S.; MUSSA, S. A.; HELDWEIN, M. L. Concepts for high efficiency single-phase three-level pwm rectifiers. In: *Energy Conversion Congress and Exposition, ECCE 2009. IEEE*. [S.l.: s.n.], 2009. p. 3768–3775.

ORTMANN, M. S.; MUSSA, S. A.; HELDWEIN, M. L. Theoretical analysis of a single-phase three-level pfc converter employing multi-state switching cells. In: *COBEP '09. Brazilian Power Electronics Conference*. [S.l.: s.n.], 2009. p. 1185–1192.

ORTMANN, M. S.; MUSSA, S. A.; HELDWEIN, M. L. Hf voltage generation in a multi-state switching cells-based single-phase multilevel pfc rectifier. In: *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE*. [S.l.: s.n.], 2011. p. 3773–3777.

PERACA, M. T.; BARBI, I. The generation of dc-dc converters using new three-terminal multiple-state cells. In: *Power Electronics Specialists Conference, PESC '05. IEEE 36th*. [S.l.: s.n.], 2005. p. 2657–2663.

PINHEIRO, H.; N, F. B.; RECH, C.; SCHUCH, L.; CAMARGO, R. F.; HEY, H. L.; GRÜNDLING, H. A.; PINHEIRO, J. R. Modulação space vector para inversores alimentados em tensão: Uma abordagem unificada. *Revista Controle & Automação*, v. 16, n. 1, p. 12, 2005.

RIXIN, L.; FEI, W.; BURGOS, R.; BOROYEVICH, D.; DONG, J.; DI, Z. Average modeling and control design for vienna-type rectifiers considering the dc-link voltage balance. *IEEE Transactions on Power Electronics*, v. 24, n. 11, p. 2509–2522, 2009. 0885-8993.

ROLIM, L. G. B.; COSTA, D. R. da; AREDES, M. Analysis and software implementation of a robust synchronizing pll circuit based on the pq theory. *IEEE Transactions on Industrial Electronics*, v. 53, n. 6, p. 1919–1926, 2006. 0278-0046.

SHIN, H. B.; PARK, J. G.; CHUNG, S. K.; LEE, H. W.; LIPO, T. A. Generalised steady-state analysis of multiphase interleaved boost converter with coupled inductors. *IEE Proceedings - Electric Power Applications*, v. 152, n. 3, p. 584–594, 2005. 1350-2352.

SINGH, B.; SINGH, B. N.; CHANDRA, A.; AL-HADDAD, K.; PANDEY, A.; KOTHARI, D. P. A review of single-phase improved power quality ac-dc converters. *IEEE Transactions on Industrial Electronics*, v. 50, n. 5, p. 962–981, 2003. 0278-0046.

SINGH, B.; SINGH, B. N.; CHANDRA, A.; AL-HADDAD, K.; PANDEY, A.; KOTHARI, D. P. A review of three-phase improved power quality ac-dc converters. *IEEE Transactions on Industrial Electronics*, v. 51, n. 3, p. 641–660, 2004. 0278-0046.

SOLUTIONS, E. P. L. *80 Plus Certified Power Supplies and Manufactures*. [S.l.]: Disponível em <http://www.plugloadsolutions.com/80PlusPowerSupplies.aspx>, 2012.

TODD, P. C. *UC3854 Controlled Power Factor Correction Circuit Design*. [S.l.]: Unitrode- Texas Instruments, 1999.

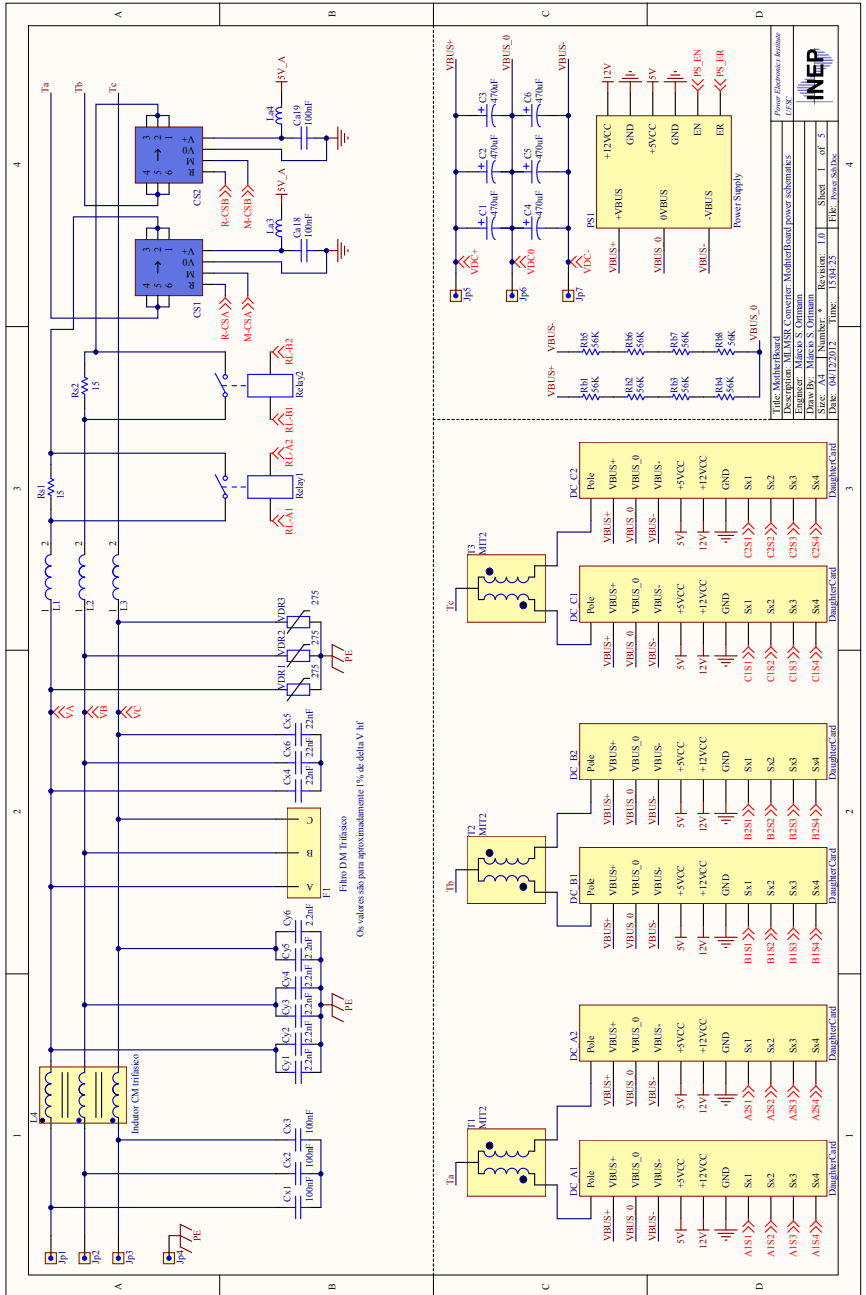
TORRICO-BASCOPE, G. V.; BARBI, I. A single phase pfc 3 kw converter using a three-state switching cell. In: *Power Electronics Specialists Conference, 2004. PESC 04. IEEE 35th Annual*. [S.l.: s.n.], 2004. v. 5, p. 4037–4042.

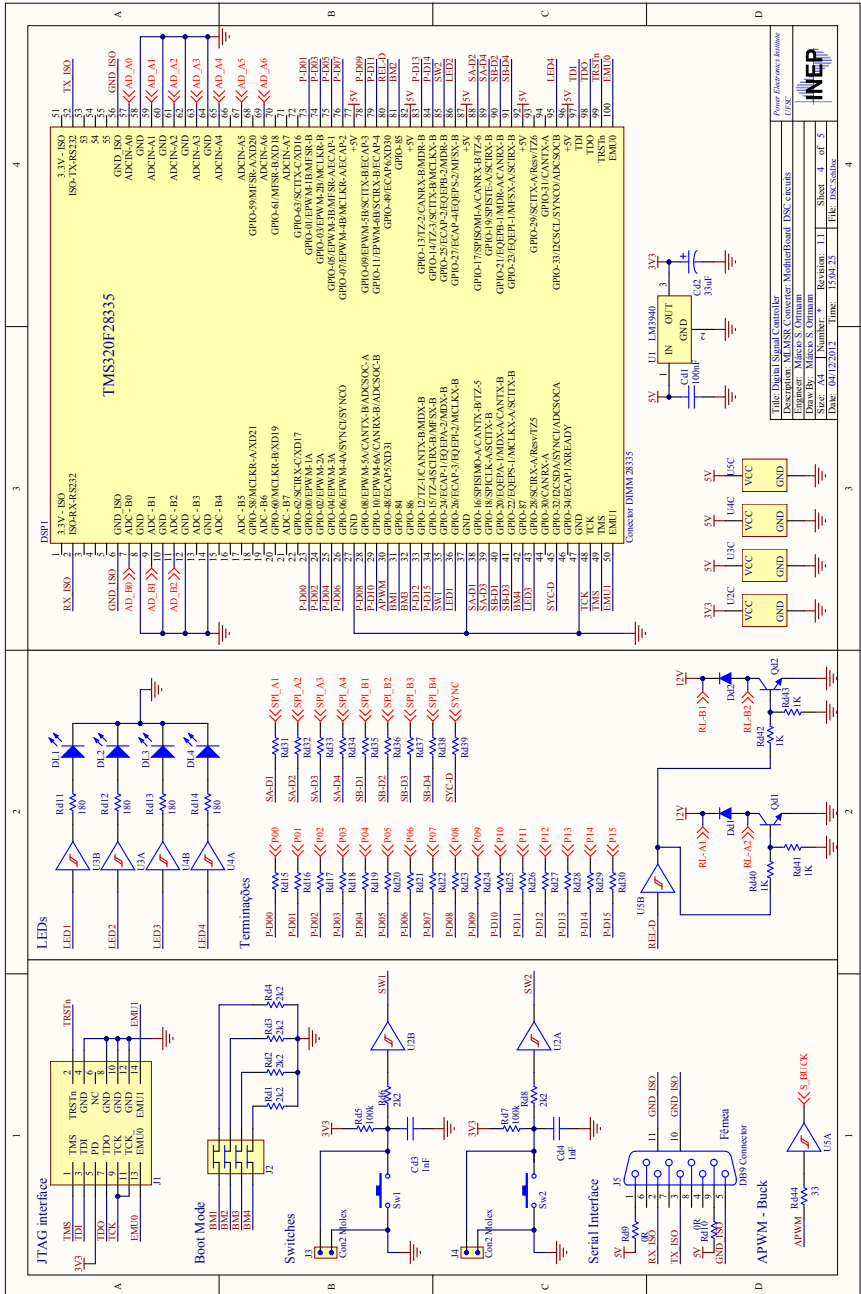
VENKATACHALAM, K.; SULLIVAN, C. R.; ABDALLAH, T.; TACCA, H. *Accurate Prediction of Ferrite Core Loss with*

Nonsinusoidal Waveforms Using Only Steinmetz Parameters. June 2002 2002.

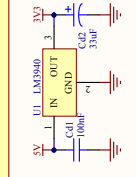
ZHAO, Y.; LI, Y.; LIPO, T. A. Force commutated three level boost type rectifier. In: *Conference Record of the IEEE Industry Applications Society Annual Meeting.* [S.l.: s.n.], 1993. p. 771–777 vol.2.

**APÊNDICE A - DIAGRAMAS ESQUEMÁTICOS DO
CONVERSOR MLMSR TRIFÁSICO**





Power Electronics Institute
 IPEC
 Title: Digital Signal Controller
 Description: MLANSIC Converter Motherboard DSC circuit
 Drawn By: Mateo S. Ortaño
 Size: A1 Number: + Revision: 1
 Date: 04/12/2017 Time: 13:04:25 SHEET: 4 of 3



**Tese apresentada ao Programa de Pós-
Graduação em Engenharia Elétrica da
Universidade Federal de Santa
Catarina, como requisito para obtenção de
Grau de Doutor em Engenharia Elétrica.**

**Orientador: Samir Ahmad Mussa, Dr.
Co-orientador: Marcelo Lobo Heldwein, Dr. sc.
ETH Zurich**

Florianópolis, 2012