

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

Rafael Antunes Campos

**PROJETO DE UM INVERSOR PARA SISTEMAS
FOTOVOLTAICOS ISOLADOS DE PEQUENO PORTE**

Florianópolis

2018

Rafael Antunes Campos

**PROJETO DE UM INVERSOR PARA SISTEMAS
FOTOVOLTAICOS ISOLADOS DE PEQUENO PORTE**

Trabalho de Conclusão de Curso submetido ao Programa de Graduação em Engenharia Elétrica para a obtenção do Grau de Engenheiro Eletricista.
Orientador: Prof. Ivo Barbi, Dr.

Florianópolis

2018

Rafael Antunes Campos

**PROJETO DE UM INVERSOR PARA SISTEMAS
FOTOVOLTAICOS ISOLADOS DE PEQUENO PORTE**

Este Trabalho de Conclusão de Curso foi julgado aprovado para a obtenção do Título de “Engenheiro Eletricista”, e aprovado em sua forma final pelo Programa de Graduação em Engenharia Elétrica.

Florianópolis, 07 de fevereiro 2018.



Prof. Renato Lucas Pacheco, Dr.
Coordenador do Curso

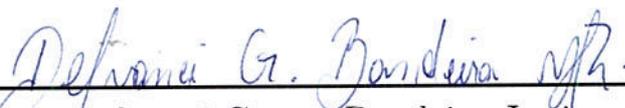
Banca Examinadora:



Prof. Ivo Barbi, Dr.
Orientador



Prof. Carlos Henrique Illa Font, Dr.



Eng.º Delvanci Gomes Bandeira Junior, Msc.

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Campos, Rafael
PROJETO DE UM INVERSOR PARA SISTEMAS
FOTOVOLTAICOS ISOLADOS DE PEQUENO PORTE / Rafael
Campos ; orientador, Ivo Barbi, 2018.
93 p.

Trabalho de Conclusão de Curso (graduação) -
Universidade Federal de Santa Catarina, Centro
Tecnológico, Graduação em Engenharia Elétrica,
Florianópolis, 2018.

Inclui referências.

1. Engenharia Elétrica. 2. Eletrônica de
Potência. 3. Energia Solar Fotovoltaica. I. Barbi,
Ivo. II. Universidade Federal de Santa Catarina.
Graduação em Engenharia Elétrica. III. Título.

AGRADECIMENTOS

Agradeço ao meu orientador neste trabalho Professor Ivo Barbi pela oportunidade de ser orientado por um dos principais profissionais da área de eletrônica de potência.

Ao meu orientador no Laboratório Fotovoltaica, Professor Ricardo Rütther, pelos seis anos de orientação na área acadêmica e por todas as oportunidades de aprendizado durante esses anos de graduação.

Aos membros da banca, Carlos Henrique Illa Font e Delvanei Gomes Bandeira Junior, pelas importantes contribuições neste trabalho e por terem dedicado tempo à avaliação deste trabalho.

Aos meus colegas do Laboratório Fotovoltaica pelo compartilhamento de conhecimento e por terem assumido algumas de minhas funções enquanto me dedicava a este trabalho.

À minha família, por terem me proporcionado toda e qualquer coisa que precisei para chegar até aqui, em especial, agradeço à minha mãe Fernanda e à minha avó Maria do Carmo. Agradeço também à minha namorada Thaís, por ter me acompanhado e pelo seu apoio.

RESUMO

A quantidade de centrais geradoras solares fotovoltaicas em operação no Brasil cresce a uma média de 390% ao ano. Com essa popularização da energia solar fotovoltaica no país, eleva-se a demanda por equipamentos nesta área no país. Tendo isso em vista, o presente trabalho visa projetar e construir um inversor fotovoltaico de baixa potência para uso residencial. Neste trabalho, os principais componentes de um inversor foram dimensionados e especificados comercialmente. Projetou-se o controle em malha fechada de modo que o inversor pudesse se adaptar a possíveis perturbações na carga ou na tensão de entrada. Os resultados mostraram que os cálculos e considerações realizados durante a fase de dimensionamento do equipamento são válidos e resultaram em um inversor funcional mesmo com variações de carga e de tensão de entrada.

Palavras-chave: Inversor Fotovoltaico. Conversor CC-CA. Eletrônica de potência. Energia Solar Fotovoltaica.

ABSTRACT

The number of photovoltaic solar power plants in operation in Brazil grows at an average of 390% per year. This popularization of photovoltaic solar energy in the country leads to a growth in demand for equipment in this area. In light of this, the present work aims to design and build a low power photovoltaic inverter for residential use. In this work the main components of an inverter were designed and specified commercially. The closed loop control was designed so that the inverter could adapt to possible disturbances in the load or the input voltage. The results showed that the calculations and considerations made during the design phase of the equipment are valid and resulted in a functional inverter even with load and input voltage variations.

Keywords: Solar Inverter. DC-AC Converter. Power Electronics. Photovoltaic Solar Energy.

LISTA DE FIGURAS

Figura 1	Mapa de indisponibilidade da rede elétrica no Brasil (IBGE, 2010)	21
Figura 2	Média anual de irradiação diária (kWh/m ² .dia) no Brasil (PEREIRA et al., 2017)	22
Figura 3	Conversor Push-Pull.....	23
Figura 4	Conversor Meia-Ponte.....	24
Figura 5	Conversor Ponte Completa	26
Figura 6	Forma de onda de saída sem modulação	28
Figura 7	Espectro de Fourier da onda de saída sem modulação ..	29
Figura 8	Modulação SPWM a dois níveis	30
Figura 9	Espectro de Fourier da onda de saída com modulação SPWM a dois níveis.....	30
Figura 10	Sinais de modulação SPWM três níveis: portadoras, moduladora e sinais para chaves diagonalmente opostas.....	31
Figura 11	Primeira etapa de operação - SPWM a três níveis.....	31
Figura 12	Segunda etapa de operação - SPWM a três níveis.....	31
Figura 13	Terceira etapa de operação - SPWM a três níveis.....	32
Figura 14	Quarta etapa de operação - SPWM a três níveis.....	32
Figura 15	Sinais de comando - SPWM a três níveis.....	33
Figura 16	Tensão V_{AB} antes do filtro LC ($f_s = 600$ Hz).....	34
Figura 17	Transformada de Fourier da tensão V_{AB} antes do filtro LC ($f_s = 20$ kHz).....	34
Figura 18	Malha de controle clássica.....	35
Figura 19	Malha de controle por valor instantâneo.....	36
Figura 20	Malha de controle por valor eficaz.....	37
Figura 21	Inversor Morningstar SureSine 300 W.....	39
Figura 22	Placa de carga projetada.....	41
Figura 23	Corrente de entrada do inversor comercial para uma carga de 150 W.....	43
Figura 24	Circuito de potência - inversor Ponte-Completa.....	46
Figura 25	Circuito térmico para dimensionamento do dissipador do MOSFET.....	51
Figura 26	Circuito equivalente do transformador de baixa frequên-	

cia.	52
Figura 27 Transformador físico pronto.	53
Figura 28 Gráfico da função de parametrização $C\Delta v_c(t)$	55
Figura 29 Projeto esquemático do circuito de aquisição e tratamento do sinal.	57
Figura 30 Malha de controle por valor eficaz.	58
Figura 31 Tensão V_{AB} durante o semiciclo positivo do conversor (BARBI, 2008).	59
Figura 32 Modelo matemático do conversor.	60
Figura 33 AD736 - Diagrama de blocos equivalente.	61
Figura 34 AD736 - Diagrama de blocos aproximado.	61
Figura 35 Resposta em frequência do conversor não compensado. .	63
Figura 36 Resposta em frequência do compensador.	64
Figura 37 Resposta em frequência do conversor compensado.	64
Figura 38 Modos de operação ePWM Time-Based.	67
Figura 39 Modos de operação ePWM Time-Based e Count Compare.	68
Figura 40 Event Trigger.	70
Figura 41 Visão geral ADC.	71
Figura 42 SPWM em 24 kHz e moduladora obtida através da filtragem do sinal SPWM.	72
Figura 43 Variável com os registros da leitura AD.	73
Figura 44 Circuito simulado parte um - conversão.	75
Figura 45 Circuito simulado parte dois - compensação.	75
Figura 46 Circuito simulado parte três - geração dos pulsos de controle.	76
Figura 47 Tensão de saída do inversor com operando em carga nominal. $V_{rms} = 127,8 \text{ V}$	76
Figura 48 Funcionamento do controle da tensão de saída com chaveamento de carga.	77
Figura 49 Corrente no indutor com carga nominal.	78
Figura 50 Corrente no interruptor e no diodo para carga nominal.	78
Figura 51 Corrente na bateria para o circuito sem filtro de entrada (superior) e com filtro de entrada (inferior).	79
Figura 52 Tensão de entrada do conversor com filtro LC de entrada.	80
Figura 53 Layout da placa de condicionamento de sinal - Altium.	81

Figura 54	Protótipo da placa de condicionamento de sinal.	82
Figura 55	Tensão de entrada do conversor com filtro LC de entrada.	82
Figura 56	Esquemático da placa de potência parte um.	83
Figura 57	Esquemático da placa de potência parte dois.	84
Figura 58	Layout da placa de circuito impresso do circuito de potência.	84
Figura 59	Protótipos de potência e de condicionamento de sinal.	85
Figura 60	Sinais SPWM gerados pelo DSP.	86
Figura 61	Sinal V_{gs} do MOSFET S2 e seu sinal PWM de origem.	87

LISTA DE TABELAS

Tabela 1	Especificações Inversor Comercial.....	39
Tabela 2	Especificações do inversor projetado.....	45
Tabela 3	Dados técnicos CSD18532KCS.....	49
Tabela 4	Relações de transformação do transformador em baixa frequência.....	52

SUMÁRIO

1 OBJETIVO	19
2 INTRODUÇÃO	21
3 REVISÃO BIBLIOGRÁFICA	23
3.1 CONVERSORES CC-CA	23
3.1.1 Conversor Push-Pull	23
3.1.2 Conversor Meia-Ponte(Half-Bridge)	24
3.1.3 Conversor Ponte Completa (Full-Bridge)	25
3.1.4 Conclusão	27
3.2 MODULAÇÃO	27
3.2.1 SPWM a dois níveis	28
3.2.2 Modulação SPWM a três níveis	29
3.2.3 Conclusão	34
3.3 CONTROLE DA TENSÃO DE SAÍDA	34
3.3.1 Controle por valor instantâneo	35
3.3.2 Controle por valor eficaz	37
4 ESTUDO DE UM CONVERSOR COMERCIAL	39
4.1 PROJETO DA PLACA DE CARGA	40
4.2 RESULTADOS OBTIDOS	42
4.2.1 Filtro de entrada	42
4.2.2 Frequência de chaveamento	42
5 METODOLOGIA	45
5.1 ESPECIFICAÇÕES DO INVERSOR	45
5.2 DIMENSIONAMENTO DO CIRCUITO DE POTÊNCIA ...	45
5.2.1 Filtro LC	45
5.2.2 Escolha da chave	49
5.2.3 Cálculo térmico das chaves	50
5.2.4 Transformador	51
5.2.5 Filtro LC de entrada	53
5.3 PROJETO DO CONTROLE	56
5.3.1 Placa de condicionamento de sinal	56
5.3.2 Modelagem matemática do conversor	58
5.3.3 Controle Digital - DSP	65
6 RESULTADOS	75
6.1 SIMULAÇÕES	75
6.2 RESULTADOS PRÁTICOS	81
6.2.1 Condicionamento de sinal	81
6.2.2 Acionamento dos interruptores	83

7 COMENTÁRIOS FINAIS	89
REFERÊNCIAS	91

1 OBJETIVO

Projetar, construir e testar um inversor de baixa potência para uso residencial com sistemas fotovoltaicos de pequeno porte.

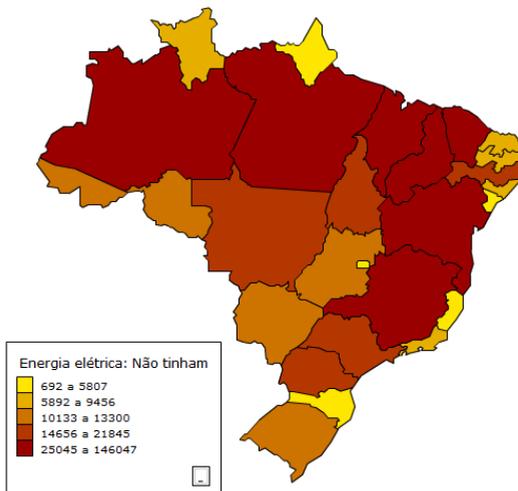
Como objetivos específicos, tem-se:

- Projeto do filtro LC de saída;
- Projeto do filtro LC de entrada;
- Dimensionamento e escolha dos interruptores utilizados;
- Projeto do controle em malha fechada;
- Utilização de um microcontrolador DSP para controle e acionamento dos interruptores;
- Implementação física do conversor.

2 INTRODUÇÃO

Conversores CC-CA são utilizados para realizar a conversão da energia em corrente contínua (CC), gerada por fontes como painéis fotovoltaicos ou bateria, em energia em corrente alternada (CA), que é utilizada pelas cargas residenciais mais comuns. De acordo com relatórios da ANEEL (ANEEL 2016), a quantidade de centrais geradoras solares fotovoltaicas em operação no Brasil cresce a uma média de 390% ao ano. Com essa popularização da energia solar fotovoltaica no país, eleva-se a demanda por equipamentos nessa área. Segundo o Censo 2010 do IBGE (IBGE, 2010), cerca de 728.512 residências não tinham conexão com a rede elétrica no início da década. A Figura 1 apresenta um atlas do Brasil com as informações por estado do Censo 2010 e a Figura 2 apresenta o atlas solarimétrico do Brasil (PEREIRA et al., 2017).

Figura 1 – Mapa de indisponibilidade da rede elétrica no Brasil (IBGE, 2010)



É possível notar que os estados com maior número de residências sem conexão com a rede estão entre os estados que apresentam maiores níveis de incidência de irradiação diária. Nesse contexto, optou-se pelo projeto de um conversor CC-CA não conectado à rede elétrica, visando

3 REVISÃO BIBLIOGRÁFICA

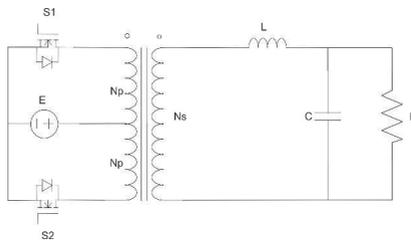
3.1 CONVERSORES CC-CA

Os conversores CC-CA, também conhecidos como inversores, são dispositivos utilizados para conversão da energia gerada por uma fonte de corrente contínua, como baterias ou painéis fotovoltaicos, em energia em corrente alternada, possibilitando seu consumo em corrente alternada. Atualmente, existem diversas topologias de conversores CC-CA já estabelecidas e diversas ainda em desenvolvimento (SCHIMPF; NORUM, 2008; XUE et al., 2004). A seguir serão apresentadas as principais topologias já estabelecidas comercialmente, assim como seus princípios básicos de funcionamento.

3.1.1 Conversor Push-Pull

O conversor Push-Pull é apresentado na Figura 3. O funcionamento dessa tecnologia consiste no acionamento alternado entre os interruptores S1 e S2. O acionamento alternado dos interruptores faz com que a polaridade da tensão no secundário do transformador seja alternada em cada semiciclo de operação.

Figura 3 – Conversor Push-Pull



No primeiro semiciclo de operação, com duração t_c , o interruptor S1 encontra-se fechada e o interruptor S2 encontra-se aberta. Desse modo, as tensões nos enrolamentos do transformador são dadas pelas equações 3.1 e 3.2:

$$V_{p1} = V_{p2} = E \quad (3.1)$$

$$V_{sec} = E \frac{N_s}{N_p} \quad (3.2)$$

E as tensões nos interruptores são dadas pelas equações 3.3 e 3.4.

$$V_{S1} = 0V \quad (3.3)$$

$$V_{S2} = 2E \quad (3.4)$$

Observa-se através da equação 3.4 que o interruptor que está aberto apresenta uma tensão igual ao dobro da tensão de alimentação do conversor. Esse esforço de tensão nos interruptores é a principal desvantagem dessa topologia de conversor. Devido a esta característica, o inversor Push-Pull é recomendado para projetos com baixa tensão de entrada (MARTINS; BARBI, 2008).

No segundo semiciclo de operação do conversor, com duração t_a , o interruptor S2 entra em condução e o interruptor S1 é aberto. Desse modo, tem-se as seguintes relações:

$$V_{p1} = V_{p2} = -E \quad (3.5)$$

$$V_{sec} = -E \frac{N_s}{N_p} \quad (3.6)$$

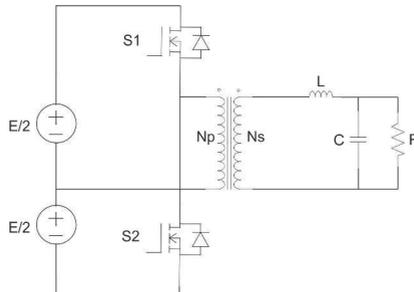
$$V_{S1} = 2E \quad (3.7)$$

$$V_{S2} = 0V \quad (3.8)$$

3.1.2 Conversor Meia-Ponte(Half-Bridge)

O conversor Meia Ponte, ou Half-Bridge, é apresentado na Figura 4.

Figura 4 – Conversor Meia-Ponte



O funcionamento do conversor Meia Ponte é semelhante ao do conversor Push-Pull: cada chave conduz alternadamente. No primeiro semiciclo, de duração t_c , a chave S1 conduz e as tensões nos terminais de saída do conversor e nas chaves são dadas pelas equações 3.9, 3.10 e 3.11.

$$V_{AB} = \frac{E}{2} \quad (3.9)$$

$$V_{S1} = 0V \quad (3.10)$$

$$V_{S2} = E \quad (3.11)$$

Para o segundo semiciclo, de duração t_a , as tensões são dadas pelas equações 3.12, 3.13 e 3.14.

$$V_{AB} = \frac{-E}{2} \quad (3.12)$$

$$V_{S1} = E \quad (3.13)$$

$$V_{S2} = 0V \quad (3.14)$$

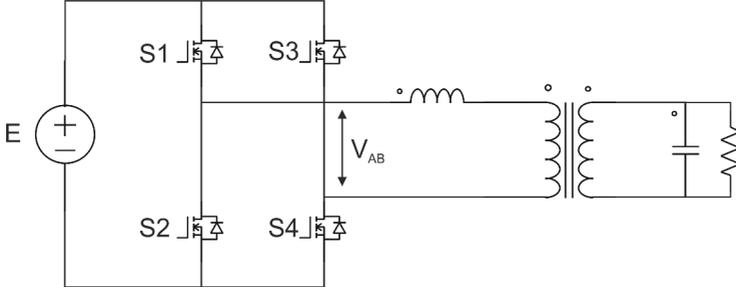
As equações 3.11 e 3.13 evidenciam uma das vantagens do emprego desta topologia em relação ao conversor Push-Pull: a tensão máxima nas chaves é igual ao valor da fonte de entrada, reduzindo o esforço de tensão nas chaves pela metade (em relação ao Push-Pull). Entretanto, para a mesma potência entregue à carga, a corrente nas chaves do conversor Meia Ponte se torna o dobro da corrente nas chaves do conversor Push-Pull. Outra vantagem desse conversor em relação ao conversor Push-Pull é a não necessidade de transformador, assim, aumentando o rendimento do equipamento. A grande diferença encontrada entre esta e as demais topologias é o fato de que esse conversor necessita de uma fonte de entrada com ponto médio, o que pode ser difícil de encontrar. Entretanto, essa situação pode ser resolvida utilizando-se um divisor capacitivo (MARTINS; BARBI, 2008).

3.1.3 Conversor Ponte Completa (Full-Bridge)

Conforme comentado na seção anterior, o conversor Meia Ponte, apesar de reduzir o esforço de tensão nos interruptores, ainda apresenta um esforço de corrente relevante. Dessa forma, para minimizar esse problema, utiliza-se dois conversores Meia Ponte operando em paralelo, dando origem ao inversor Ponte Completa, ou Full-Bridge. A estrutura

desse conversor é apresentada na Figura 5.

Figura 5 – Conversor Ponte Completa



O funcionamento do conversor CC-CA em Ponte Completa consiste no acionamento das chaves diagonalmente opostas simultaneamente; enquanto as demais chaves são mantidas abertas de forma a não curto-circuitar a fonte de entrada. Desse modo, no primeiro semiciclo, de duração t_c , tem-se:

$$V_{AB} = E \quad (3.15)$$

$$V_{S1} = V_{S4} = 0V \quad (3.16)$$

$$V_{S2} = V_{S3} = E \quad (3.17)$$

No segundo semiciclo, de duração t_a , tem-se:

$$V_{AB} = -E \quad (3.18)$$

$$V_{S1} = V_{S4} = E \quad (3.19)$$

$$V_{S2} = V_{S3} = 0V \quad (3.20)$$

Conforme pode ser observado, os esforços de tensão nas chaves se manteve o mesmo em relação ao conversor Meia Ponte. Entretanto, na topologia Ponte Completa, os esforços de corrente nas chaves são minimizados em relação ao conversor Meia Ponte. Portanto, este conversor é indicado para uso em altas potências. A principal desvantagem desta topologia é o emprego de quatro interruptores, elevando o custo do equipamento. Todavia, para elevadas potências, essa elevação no custo tende a ser minimizada (MARTINS; BARBI, 2008).

3.1.4 Conclusão

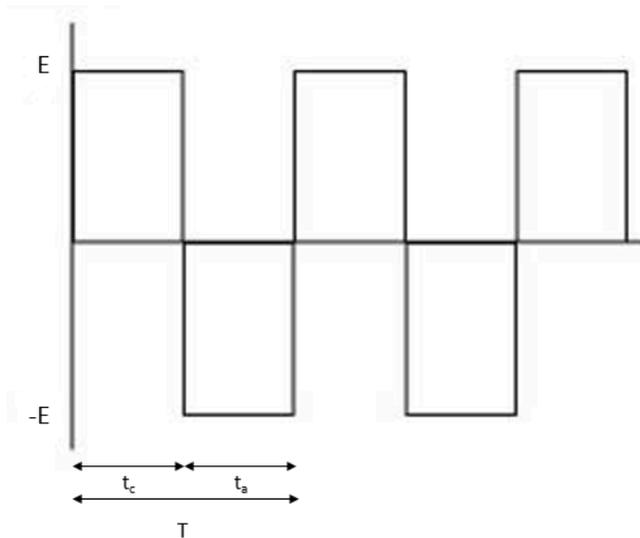
Nesta seção foram apresentadas as topologias de conversores CC-CA básicos e seus modos de operação, ressaltando-se suas principais vantagens e desvantagens. Dentre as topologias apresentadas, a topologia Ponte Completa é a que apresenta maior versatilidade em relação a suas aplicações. Sendo assim, optou-se por essa tecnologia para implementação do conversor CC-CA proposto nesse trabalho.

3.2 MODULAÇÃO

Os conversores descritos na seção 3.1 foram apresentados de forma breve, descrevendo-se as etapas de operações mais simples dos conversores. Operando-se o conversor Ponte Completa como exposto, obtém-se na saída do inversor uma forma de onda quadrada de amplitude E e valor médio nulo, conforme apresentado na Figura 6. Entretanto, deseja-se obter uma forma de onda senoidal na saída do conversor. Para isso, pode-se projetar o filtro LC de saída para realizar a filtragem das componentes harmônicas de ordem superior à desejada da onda quadrada com espectro de Fourier apresentado na Figura 7. Porém, os valores de L e C do filtro necessário para filtragem das componentes apresentadas na Figura 7 seriam muito elevados, o que inviabiliza esse tipo de abordagem.

Outra maneira de se obter uma onda senoidal na saída do conversor consiste na utilização de alguma estratégia de modulação (HOMES; LIPO, 2003). Conforme (MARTINS; BARBI, 2008), existem diversas estratégias de modulação, das quais as mais utilizadas são as modulações por largura de pulso senoidal, ou Sinusoidal Pulse Width Modulation (SPWM). Esse tipo de modulação consiste em variar os valores de t_c e t_a senoidalmente em um chaveamento de alta frequência, de modo que as harmônicas originadas pela forma de onda quadrada sejam deslocadas para altas frequências, tornando a onda de saída mais fácil de ser filtrada. Dentro dessa estratégia de modulação, destacam-se dois tipos: SPWM a dois níveis e SPWM a três níveis. Esta seção é dedicada a uma breve introdução dessas duas estratégias.

Figura 6 – Forma de onda de saída sem modulação



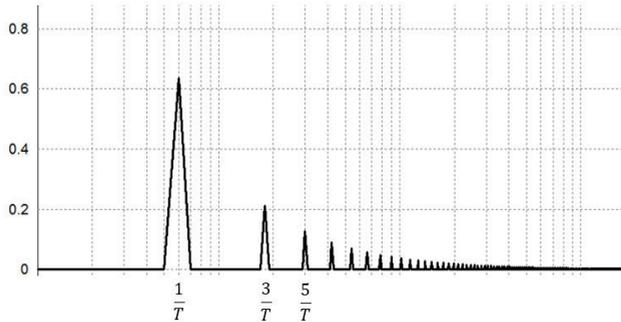
3.2.1 SPWM a dois níveis

Na modulação SPWM a dois níveis, varia-se os valores de t_c e t_a senoidalmente e mantém-se o chaveamento exatamente igual ao descrito na seção 3.1.3. A Figura 8 ilustra a forma de onda da tensão de saída de um conversor Ponte Completa utilizando modulação SPWM dois níveis. A tensão de entrada do conversor é de 100 V, a frequência de saída é 60 Hz e a frequência de chaveamento é de 600 Hz. Esse valor de frequência de chaveamento foi escolhido de forma didática a fim de simplificar a apresentação do conceito. Em casos reais, geralmente são utilizados valores acima de 20 kHz para a frequência de chaveamento.

Nota-se que na saída do conversor com essa modulação tem-se apenas duas polaridades de tensão de saída: +100 V e -100 V. Devido a esse fato essa modulação é chamada de SPWM a dois níveis. A Figura 9 exibe o espectro de Fourier da tensão de saída para uma modulação SPWM a dois níveis com frequência de chaveamento de 20 kHz.

Conforme pode ser observado, com essa estratégia de modulação as componentes harmônicas são deslocadas para altas frequências. Esse fato faz com que a filtragem do sinal para a obtenção de uma onda senoidal seja mais fácil, tornando o filtro LC menor e mais leve.

Figura 7 – Espectro de Fourier da onda de saída sem modulação



A obtenção do sinal de comando do SPWM a dois níveis pode ser feita através da comparação de uma onda senoidal, chamada de moduladora, com uma onda triangular, chamada de portadora.

3.2.2 Modulação SPWM a três níveis

Na modulação três níveis, uma onda senoidal é comparada a duas ondas triangulares defasadas de 180° entre si, gerando quatro sinais de comandos para as chaves do conversor. As duas chaves que fazem parte do mesmo braço inversor recebem os sinais complementares, de forma que essas chaves nunca entrem em condução ao mesmo tempo, curto-circuitando a fonte CC. A Figura 10 ilustra como a modulação SPWM a três níveis e exemplifica comando de duas chave diagonalmente opostas.

A Figura 10 ilustra o sinal modulador senoidal sendo comparado com duas ondas triangulares defasadas entre si de 180° e dois dos sinais de saída dessa comparação. Esses dois sinais de saída são os comandos das chaves diagonalmente opostas (S1 e S4 da Figura 5). Nessa modulação, o conversor apresenta oito etapas de operação, das quais quatro ocorrem no semiciclo positivo e quatro ocorrem no semiciclo negativo. São apresentadas a seguir as quatro etapas que ocorrem no semiciclo positivo (BARBI, 2008).

Na **primeira etapa** de operação, ocorre condução simultânea dos interruptores S1 e S4 e o bloqueio dos interruptores S2 e S3. Nessa etapa, ocorre transferência de energia da fonte CC para a carga, conforme ilustra a Figura 11.

Na **segunda etapa** de operação, a corrente circula em roda

Figura 8 – Modulação SPWM a dois níveis

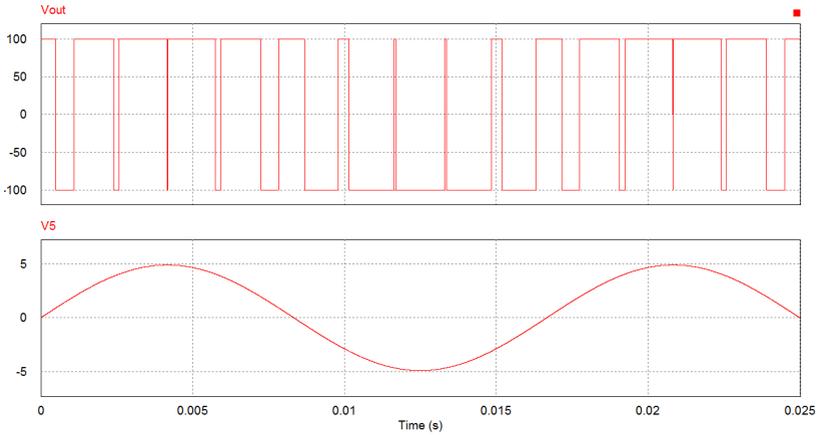


Figura 9 – Espectro de Fourier da onda de saída com modulação SPWM a dois níveis



livre através do interruptor S1 e do diodo da chave S3. Nessa etapa não há transferência de energia da fonte CC para a carga. Essa etapa de operação é ilustrada na Figura 12.

Figura 10 – Sinais de modulação SPWM três níveis: portadoras, moduladora e sinais para chaves diagonalmente opostas.

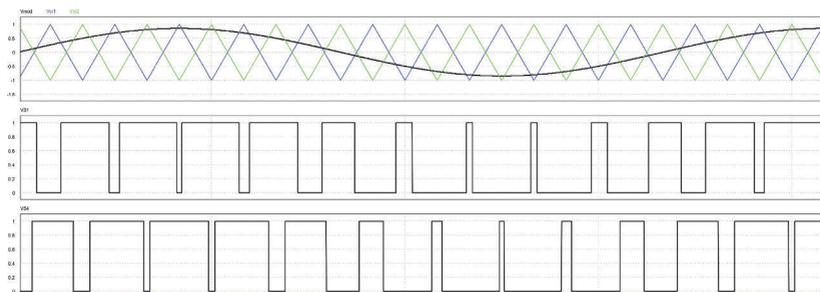


Figura 11 – Primeira etapa de operação - SPWM a três níveis.

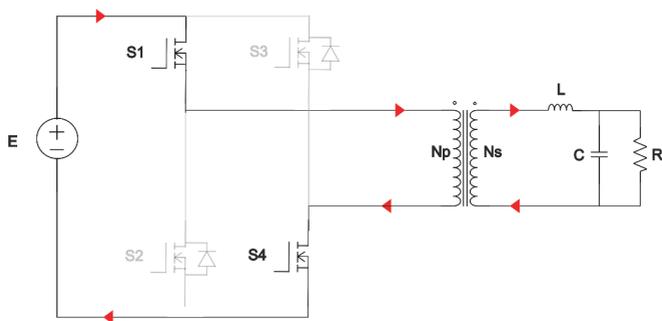
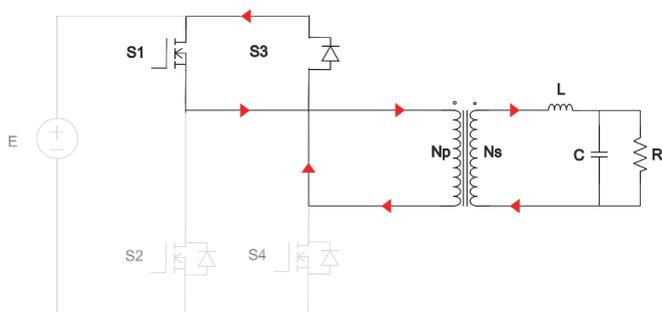
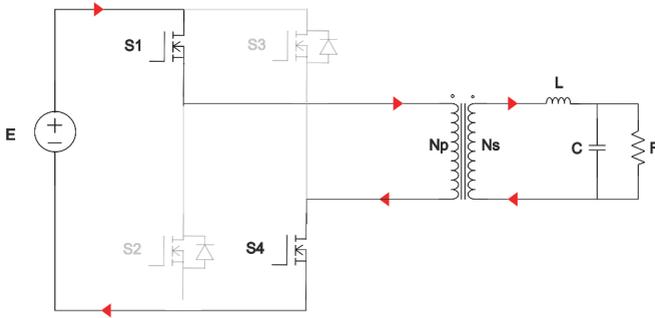


Figura 12 – Segunda etapa de operação - SPWM a três níveis.



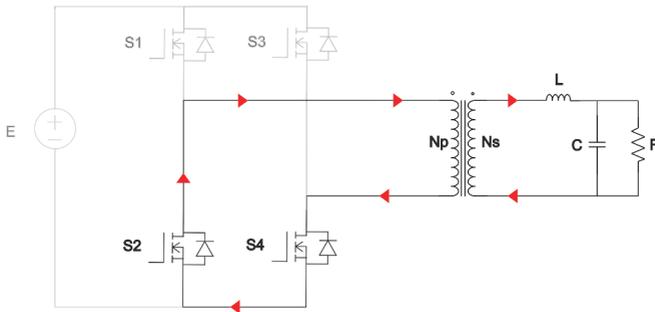
A **terceira etapa** de operação é a repetição da **primeira etapa**, isto é, as chaves S1 e S4 conduzem; enquanto as chaves S2 e S3 ficam bloqueadas.

Figura 13 – Terceira etapa de operação - SPWM a três níveis.



A **quarta etapa** de operação é análoga à **segunda etapa**, com exceção de que a condução é feita pela chave S4 e o diodo da chave S2, conforme apresentado na Figura 14.

Figura 14 – Quarta etapa de operação - SPWM a três níveis.



A tensão no primário do transformador V_{AB} para cada uma das etapas é dada pelas relações 3.21 e 3.22.

$$V_{AB_{1,3}} = E \quad (3.21)$$

$$V_{AB_{2,4}} = 0V \quad (3.22)$$

As etapas de operação do semiciclo negativo são idênticas às quatro etapas apresentadas, apenas substituindo o sinal da corrente e a

ordem de condução das chaves. A tensão no primário do transformador para cada etapa do semiciclo negativo é dada pelas relações 3.23 e 3.24.

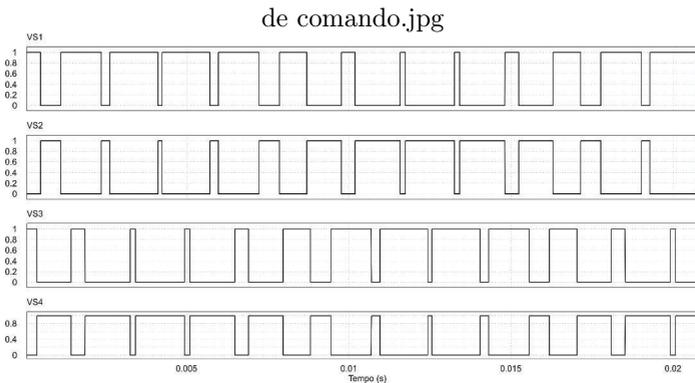
$$V_{AB_{1,3}} = -E \quad (3.23)$$

$$V_{AB_{2,4}} = 0V \quad (3.24)$$

É importante notar que razão entre amplitude da onda senoidal e a amplitude da onda triangular determina o valor de pico da onda senoidal de saída do inversor. Essa razão é chamada de **índice de modulação** e é representada por **m**.

Os sinais de comando das quatro chaves para um ciclo completo são apresentados na Figura 15.

Figura 15 – Sinais de comando - SPWM a três níveis.



É possível observar na Figura 15 que as chaves do mesmo braço inversor (S1 e S2; S3 e S4) recebem sinais complementares, de modo que essas chaves não entrem em condução ao mesmo tempo e, assim, evitando um curto-circuito na fonte CC.

Devido aos comandos apresentados na Figura 15 e, conseqüentemente, às etapas de operação do conversor nessa modulação, as componentes de alta frequência na tensão de saída do inversor são deslocadas para o dobro da frequência de chaveamento. A Figura 16 ilustra a forma de onda da tensão de saída V_{AB} antes do filtro LC para uma frequência de chaveamento de 600 Hz. A Figura 17 ilustra a transformada de Fourier dessa mesma onda para uma frequência de chaveamento de 20 kHz.

Figura 16 – Tensão V_{AB} antes do filtro LC ($f_s = 600$ Hz).

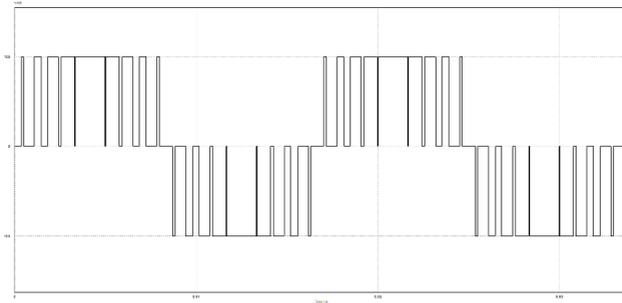
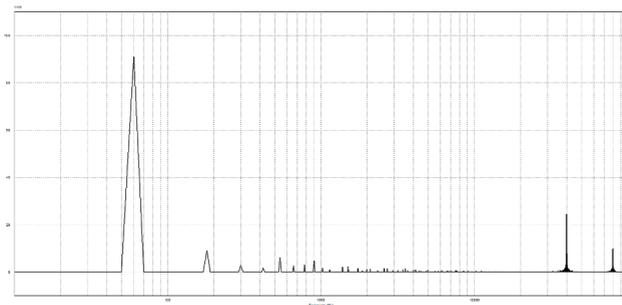


Figura 17 – Transformada de Fourier da tensão V_{AB} antes do filtro LC ($f_s = 20$ kHz).



3.2.3 Conclusão

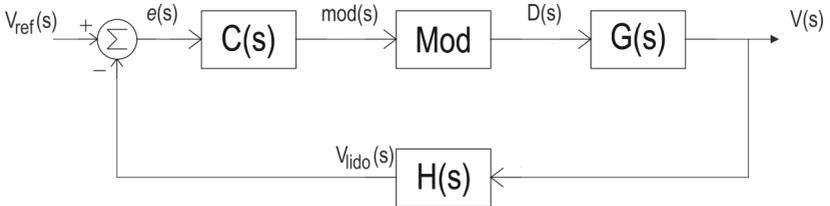
Dentre as duas modulações SPWM apresentadas, apesar de sua maior complexidade, a modulação a três níveis apresenta maiores vantagens, principalmente o deslocamento do conteúdo harmônico de alta frequência, tornando o sinal mais fácil de ser filtrado, o que implica em um filtro menor e mais barato. Dessa forma, esta foi a modulação escolhida para ser utilizada no inversor deste projeto.

3.3 CONTROLE DA TENSÃO DE SAÍDA

Quando um inversor é projetado, deseja-se obter em sua saída uma tensão com forma de onda e valores de pico e eficaz fixos. Sendo

assim, é necessário que haja um controle dos parâmetros de operação do inversor para que sua saída atenda os requisitos especificados independentemente da carga que esteja alimentando. Esse controle pode ser realizado de diversas formas; dentre quais as mais comuns são controle realizado através da corrente de saída (BAKER; AGELIDIS; NAYAR, 1997) ou da tensão de saída (BARBI, 2008). Neste projeto, o controle será realizado através da tensão de saída do conversor. Geralmente, o parâmetro a ser modificado pelo sistema de controle é a onda senoidal moduladora apresentada na seção 3.2. Uma malha de controle clássica para o controle de um conversor é apresentada na Figura 18.

Figura 18 – Malha de controle clássica.



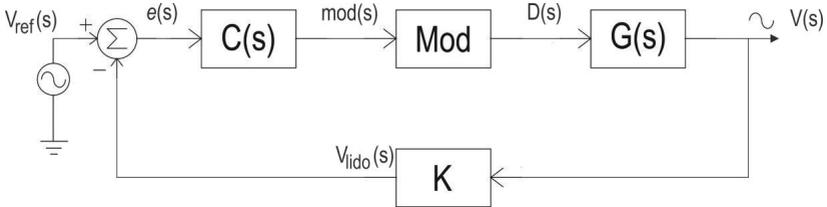
Nesta malha, o sinal de saída $V(s)$ é lido pelo sistema $H(s)$, que, geralmente, constitui-se apenas de um ganho fixo. Após a leitura de $V(s)$, o sinal $V_{\text{lido}}(s)$ é comparado ao valor de referência $V_{\text{ref}}(s)$ e o erro $e(s)$ entre esses dois sinais é aplicado ao sistema $C(s)$, que é o sistema que realiza o controle da planta $G(s)$. O sinal $\text{mod}(s)$, que é saída do controlador, passa pelo sistema modulador Mod , que transforma o sinal modulador Mod na razão cíclica $D(s)$ a ser aplicada nas chaves do conversor. A modelagem e o projeto dos sistemas apresentados dependem do tipo de controle a ser implementado no conversor. Nas próximas seções são apresentadas duas formas de controle por tensão: controle por valor instantâneo e controle por valor eficaz.

3.3.1 Controle por valor instantâneo

O controle por valor instantâneo consiste na aplicação direta da malha de controle clássica ilustrada na Figura 18, utilizando como referência uma onda senoidal com a frequência desejada e aplicando um ganho na realimentação da tensão de saída, conforme apresenta a Figura 19.

O bloco de realimentação neste tipo de controle aplica um ganho

Figura 19 – Malha de controle por valor instantâneo.



K no sinal de saída do conversor para adequar a amplitude dessa onda de forma a compatibilizar seus valores aos valores da onda de referência. O sinal senoidal $V_{lido}(s)$ agora é comparado ao sinal senoidal de referência e a diferença entre esses dois sinais senoidais é passada ao controlador $C(s)$.

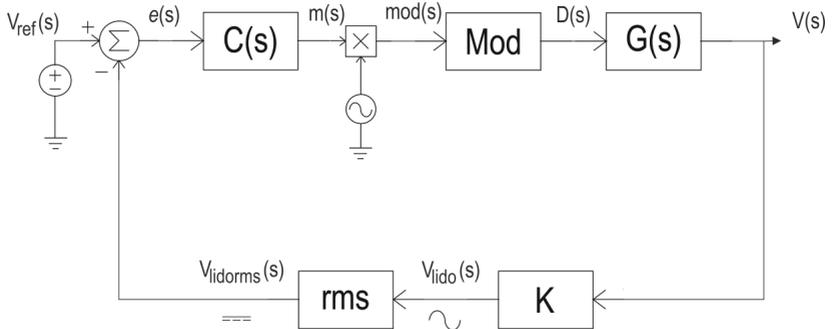
Este tipo de controle garante que a forma de onda $V(s)$ na saída do sistema tenha a forma e o valor eficaz especificados durante a fase de projeto.

3.3.2 Controle por valor eficaz

Enquanto o controle por valor instantâneo tem como referência uma onda senoidal com características desejadas na onda de saída; o controle por valor eficaz tem como referência um valor contínuo que representa o módulo do valor eficaz da tensão de saída. A implementação deste tipo de controle é feita através de algumas modificações na malha de controle clássica apresentada na Figura 18. Inicialmente, o bloco de realimentação $H(s)$ é constituído por dois outros blocos: um ganho K que faz a transformação $V(s)$ para $V_{\text{lido}}(s)$; e um bloco para transformar a onda senoidal em um valor contínuo que represente seu valor eficaz. Dessa forma, o valor a ser comparado à referência se torna o valor eficaz de $V_{\text{lido}}(s)$: $V_{\text{lido rms}}(s)$.

O sinal de erro $e(s)$ passa, então, pelo controlador $C(s)$ que transforma esse sinal em $m(s)$, que representa o índice de modulação do inversor. Por fim, o sinal $m(s)$ é multiplicado por uma senoide de amplitude fixa, gerando o sinal modulador $\text{mod}(s)$. A malha de controle por valor eficaz é ilustrada na Figura 20.

Figura 20 – Malha de controle por valor eficaz.



4 ESTUDO DE UM CONVERSOR COMERCIAL

Neste capítulo são apresentados estudos realizados sobre um inversor não conectado à rede elétrica comercial. O objetivo desse estudo é entender e avaliar quais são as principais características de um inversor comercial, de forma a utilizar essas informações como base do projeto desenvolvido. O conversor estudado é o inversor SureSine de 300 W da empresa Morningstar. As especificações do inversor comercial utilizado são apresentadas na Tabela 1 e o inversor é mostrado na Figura 21.

Tabela 1 – Especificações Inversor Comercial

Potência (W)	300
Tensão de entrada (V)	10 - 15,5
Tensão de saída (V)	127 rms \pm 10%
Eficiência Máxima (%)	92
Distorção Harmônica total (THD)	< 4%
Temperatura ambiente de operação (°C)	-40 a +45%

Figura 21 – Inversor Morningstar SureSine 300 W.



Para realizar o estudo do inversor, foi montada uma bancada com:

- Bateria 12V de chumbo-ácido
- Inversor MorningStar 300 W
- Transformador 127/220 V_{CA} e 600 VA
- Placa de carga de 500 VA

4.1 PROJETO DA PLACA DE CARGA

O primeiro passo para a elaboração dos testes foi o projeto e a construção de uma placa de carga que atendesse as especificações do inversor comercial e do inversor a ser projetado. A placa de carga projetada deveria atender os seguintes requisitos:

- Potência variável
- Carga puramente resistiva
- Reutilizável

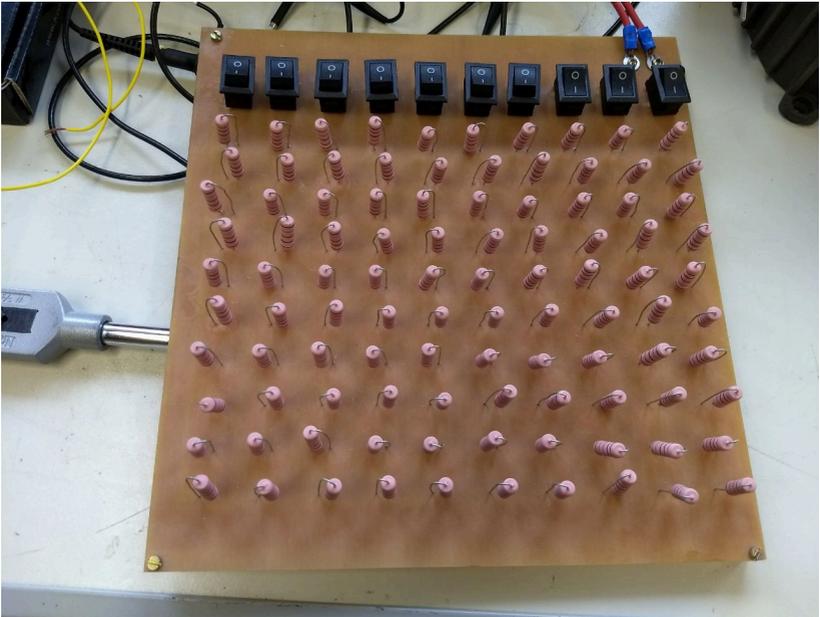
Optou-se por fazer a placa de carga com uma carga máxima de 500 W com passos de 50 W; portanto, serão utilizados dez passos de carga e a resistência de cada passo é dada pela relação 4.1

$$R_{passo} = \frac{220^2}{50} = 968\Omega \quad (4.1)$$

Cada passo de carga é composto de dez resistores de 100 Ω , totalizando 1 k Ω por passo; resultando em uma potência de aproximadamente 48,4 W por passo de carga.

Devido ao limite do sistema de fresa da placa, as dimensões da placa foram definidas em 25x25 cm. Isso, em adição da elevada quantidade de componentes utilizados na placa, fez com que o layout da placa de circuito impresso ficasse denso. A Figura 22 ilustra a placa de carga pronta.

Figura 22 – Placa de carga projetada.



4.2 RESULTADOS OBTIDOS

4.2.1 Filtro de entrada

Uma das características mais relevantes de um conversor CC-CA é o filtro de entrada do conversor. Devido ao chaveamento em alta frequência e ao consumo alternado de corrente da fonte CC, a forma de onda da corrente absorvida dessa fonte tende a apresentar alta distorção harmônica, o que pode prejudicar a vida útil da bateria (UDDIN et al., 2016). Dessa forma, o filtro de entrada do conversor visa diminuir a distorção harmônica da corrente absorvida.

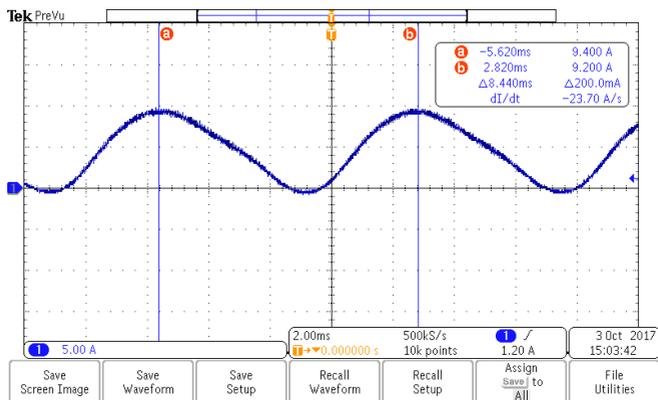
Caso o conversor não apresente um filtro de entrada, a corrente absorvida da bateria apresenta duas componentes principais de distorção: uma componente em baixa frequência, com o dobro frequência da senoide de saída do inversor; e uma componente em alta frequência, na frequência de chaveamento do conversor. Sendo assim, pode-se implementar um filtro apenas para altas frequências ou um filtro que elimine as frequências baixas e as frequências altas. O objetivo desta seção é analisar a forma de onda da corrente absorvida da bateria pelo inversor e estabelecer qual filtro é utilizado comercialmente.

A Figura 23 apresenta a curva de corrente de entrada do conversor obtida com o auxílio de um osciloscópio para carga de 150 W (50% da carga nominal do inversor). Na forma de onda da corrente obtida, nota-se uma componente alternada de cerca de 120 Hz bem definida e não é possível observar a componente em alta frequência. Portanto, pode-se concluir que o filtro utilizado neste conversor é um filtro projetado para atenuar apenas as altas frequências.

4.2.2 Frequência de chaveamento

A frequência com que as chaves do conversor são acionadas também é um parâmetro importante no projeto de um inversor. Frequências muito altas, na ordem de dezenas de quilo-hertz, levam a uma diminuição no tamanho dos componentes reativos; porém, levam também a um aumento nas perdas em componentes magnéticos como indutores e transformadores. Dessa forma, é importante definir a frequência de chaveamento levando em consideração o *trade-off* entre o tamanho e a eficiência do conversor. Outro ponto importante é que frequências de chaveamento inferiores a 20 kHz podem levar a ruídos audíveis indese-

Figura 23 – Corrente de entrada do inversor comercial para uma carga de 150 W.



dados.

Através de uma análise mais detalhada da forma de onda da corrente de entrada do inversor pode-se observar o efeito das componentes em alta frequência. A componente de alta frequência observada tem um período de aproximadamente 50 μs , o que corresponde a uma frequência de chaveamento de 20 kHz. Dessa forma, pôde-se determinar o valor da frequência de chaveamento utilizada no inversor comercial.

5 METODOLOGIA

A metodologia do projeto consiste em utilizar os conceitos estudados que foram apresentados na revisão bibliográfica de modo a modelar, dimensionar, simular e construir o protótipo de um inversor.

5.1 ESPECIFICAÇÕES DO INVERSOR

A Tabela 2 apresenta as especificações estabelecidas do inversor a ser projetado.

Tabela 2 – Especificações do inversor projetado

Potência (W)	500
Tensão de entrada (V)	10 - 15,5
Tensão de saída (V)	127 rms
Frequência de chaveamento (kHz)	24
Ondulação de corrente no indutor	10%
Ondulação de tensão de saída	1%

As seções a seguir apresentam a metodologia do projeto dos componentes do conversor a partir das especificações apresentadas na Tabela 2.

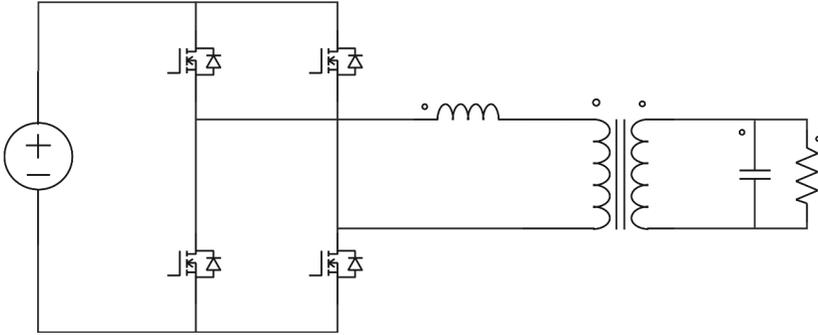
5.2 DIMENSIONAMENTO DO CIRCUITO DE POTÊNCIA

O circuito de potência a ser implementado é apresentado na Figura 24. O indutor será utilizado no primário do transformador de forma que a forma de onda no transformador já seja senoidal, o que é necessário tendo em vista que o dispositivo de realimentação é um terceiro enrolamento no transformador.

5.2.1 Filtro LC

O filtro LC é utilizado para filtrar as componentes de alta frequência provenientes do chaveamento da tensão de saída. Portanto, esses dois componentes são dimensionados juntos e são definidos principal-

Figura 24 – Circuito de potência - inversor Ponte-Completa.



mente em função das ondulações de tensão e corrente e da frequência de chaveamento do conversor. O método utilizado para o cálculo do indutor foi desenvolvido em (BARBI, 2008).

Conforme apresentado no estudo da modulação três níveis, a frequência da onda de saída do inversor é o dobro da frequência de comutação. Portanto, o período de operação do filtro (T) é metade do período de chaveamento (T_s) (BARBI, 2008).

$$T = \frac{T_s}{2} \quad (5.1)$$

Então, é possível definir o valor da razão cíclica instantânea na saída do conversor através da equação 5.2. É importante notar que os períodos nos quais as chaves conduzem variam ao longo do tempo, por isso o valor $t_c(t)$ e, conseqüentemente $d(t)$ são dependentes do tempo.

$$d(t) = \frac{t_c(t)}{T} \quad (5.2)$$

Cálculo do Indutor L_f

A tensão no indutor para o período de condução das chaves pode ser expressa através da equação 5.3; e a ondulação da corrente no indutor pode ser expressa através da equação 5.4.

$$L_f \frac{di_{L_f}(t)}{dt} = n \cdot V_i - V_{op} \text{sen}(\omega_r t) \quad (5.3)$$

$$\Delta i_{L_f}(t) = \frac{n \cdot V_i - V_{op} \text{sen}(\omega_r t)}{L_f} t_c(t) \quad (5.4)$$

Combinando-se as equações 5.4 e 5.2, é possível obter a expressão para cálculo da ondulação de corrente em função da razão cíclica, conforme apresentado na equação 5.5.

$$\Delta i_{L_f}(t) = \frac{n \cdot V_i - V_{op} \text{sen}(\omega_r t)}{L_f} T \cdot d(t) \quad (5.5)$$

Sabendo que a frequência de comutação é muito maior do que a frequência da saída do inversor, pode-se dizer que a razão cíclica é dada pela equação 5.6.

$$d(t) = \frac{V_{op} \text{sen}(\omega_r t)}{n \cdot V_i} \quad (5.6)$$

Dessa forma, combina-se as equações 5.6 e 5.5 para obter a expressão que relaciona a ondulação de corrente no indutor com a tensão de saída, exibida na equação 5.7.

$$\Delta i_{L_f}(\omega_r t) = \frac{T_s V_{op}}{2L_f} \left(\text{sen}(\omega_r t) - \frac{V_{op} \text{sen}^2(\omega_r t)}{n \cdot V_i} \right) \quad (5.7)$$

Como pode ser notado a partir da equação 5.7, a ondulação de corrente depende também do ângulo da onda senoidal. Portanto, é possível calcular a máxima ondulação de corrente a partir da derivada da equação 5.7.

$$\frac{d\Delta i_{L_f}(\omega_r t)}{d\omega_r t} = \frac{T_s V_{op}}{2L_f} \left(\cos(\omega_r t) - \frac{2V_{op} \cos(\omega_r t) \text{sen}(\omega_r t)}{n \cdot V_i} \right) = 0 \quad (5.8)$$

As soluções para a equação 5.8 são:

$$\omega_r t = \frac{\pi}{2} \quad (5.9)$$

$$\omega_r t = \text{sen}^{-1} \left(\frac{n \cdot V_i}{2V_{op}} \right) \quad (5.10)$$

$$\omega_r t = \pi - \text{sen}^{-1} \left(\frac{n \cdot V_i}{2V_{op}} \right) \quad (5.11)$$

Então, obtém-se a relação apresentada na equação 5.12 para ondulação de corrente.

$$\Delta I_L = \begin{cases} \frac{n \cdot V_i}{8f_s \Delta L_f}, & V_{op} \geq \frac{n \cdot V_i}{2} \\ \frac{V_{op}}{2f_s \Delta L_f} \left(1 - \frac{V_{op}}{n \cdot V_i}\right), & V_{op} < \frac{n \cdot V_i}{2} \end{cases} \quad (5.12)$$

A partir da equação 5.12 é possível chegar na expressão da indutância necessária para uma ondulação de corrente especificada, conforme apresentado na equação 5.13.

$$L_f = \begin{cases} \frac{n \cdot V_i}{8f_s \Delta I_L}, & V_{op} \geq \frac{n \cdot V_i}{2} \\ \frac{V_{op}}{2f_s \Delta I_L} \left(1 - \frac{V_{op}}{n \cdot V_i}\right), & V_{op} < \frac{n \cdot V_i}{2} \end{cases} \quad (5.13)$$

O valor do indutor calculado é de **5,3 μH** referido ao primário do transformador. Entretanto, o uso do transformador para elevação da tensão dispensou a utilização desse indutor, conforme será visto mais a frente.

Cálculo do Capacitor C_f

Assim como o indutor é dimensionado a partir da ondulação de corrente especificada no projeto; o capacitor é dimensionado a partir da ondulação de tensão ΔV_c . Considerando-se que toda a componente de alta frequência da corrente irá circular pelo capacitor, pode-se calcular a variação da tensão no capacitor a partir da sua variação de carga, conforme equação 5.14.

$$\frac{\Delta q}{\Delta V_{cf}} = C_f \quad (5.14)$$

A variação de carga Δq da equação 5.14 pode ser calculada através da equação 5.15.

$$\Delta q = \frac{1}{2} \frac{\Delta I_L}{2} \frac{T}{2} \quad (5.15)$$

Combinando-se as equações 5.15 e 5.14, obtém-se a expressão da ondulação de corrente em função da capacitância.

$$\Delta V_{cf} = \frac{\Delta I_L T}{8C_f} \quad (5.16)$$

Através de um procedimento análogo ao realizado para o cál-

culo da máxima ondulação de corrente no indutor, pode-se chegar à expressão para cálculo da capacitância, apresentada na equação 5.17.

$$C_f = \begin{cases} \frac{n \cdot V_i}{128 f_s^2 \Delta V_{c_f} L_f}, & V_{op} \geq \frac{n \cdot V_i}{2} \\ \frac{V_{op}}{16 f_s^2 \Delta V_{c_f} L_f} \left(1 - \frac{V_{op}}{n \cdot V_i}\right), & V_{op} < \frac{n \cdot V_i}{2} \end{cases} \quad (5.17)$$

O valor do capacitor calculado é de **0,35 μF** referido ao secundário do transformador. Por comodidade, foi utilizado um capacitor de **2,2 μF** .

5.2.2 Escolha da chave

O dimensionamento das chaves é realizado através dos valores de corrente e tensão aos quais as chaves são submetidas. Estes valores podem ser obtidos através da análise matemática do circuito ou através da simulação. No caso deste projeto foram utilizados os valores obtidos pela simulação do circuito no software PSIM, além da confirmação das chaves escolhidas através de um projeto proposto pela empresa Texas Instruments (DIXIT; TRIPATHI; CHOLA, 2013). Os valores de corrente média e tensão máxima na chave obtidos na simulação são dados nas expressões 5.18 e 5.19.

$$I_{med} = 30,4 \text{ A} \quad (5.18)$$

$$V_{max} = 12,65 \text{ V} \quad (5.19)$$

A partir desses valores, o MOSFET escolhido foi o CSD18532KCS da Texas Instruments. A Tabela 3 apresenta os dados da chave escolhida.

Tabela 3 – Dados técnicos CSD18532KCS

Tensão Dreno-Fonte (V_{DS})	60 V
Corrente de Dreno contínua (I_D @ $T_c = 100$ °C)	100 A
Corrente de Dreno pulsada (I_{DM} @ $T_c = 100$ °C)	400 A

5.2.3 Cálculo térmico das chaves

O MOSFET, quando em condução, pode ser representado por um resistor entre os terminais dreno e fonte. Dessa forma, quando a corrente circula pela chave em condução, ocorre uma perda por efeito joule. Essa perda pode ser aproximada pela equação 5.20.

$$P_{MOSFETcond} = I_{MOSFETrms}^2 \cdot R_{MOSFETcond} \quad (5.20)$$

O valor de $R_{MOSFETcond}$ é dado pelo fabricante da chave e, para a chave utilizada no projeto, é de $3.3m\Omega$. **Esse valor de resistência resulta numa perda de aproximadamente 9,6 W.**

Além da perda de condução, o MOSFET, durante a comutação, passa por um período transitório no qual ainda passa corrente pela chave e já existe tensão em seus terminais. Devido à existência simultânea de corrente e tensão na chave, há uma perda que pode ser aproximada pela equação 5.21. Essa perda é chamada de perda por comutação.

$$P_{MOSFETcom} = I_{MOSFETmed} \cdot V_{MOSFETmed} \cdot f_s \cdot (t_{on} + t_{off}) \quad (5.21)$$

Utilizando-se a equação 5.21, chega-se a uma perda por comutação de aproximadamente 0,3 W. As duas perdas somadas resultam numa perda total do MOSFET de 9,9 W.

No próprio encapsulamento do MOSFET existe um diodo que conduz a corrente nos semi períodos nos quais a corrente circula pelas chaves horizontalmente opostas. Portanto, é necessário que as perdas nos diodos também sejam contabilizadas. A perda considerada aqui é a perda de condução do diodo, que pode ser calculada a partir da equação 5.22.

$$P_{Dcond} = I_{Dmed} \cdot V_F \quad (5.22)$$

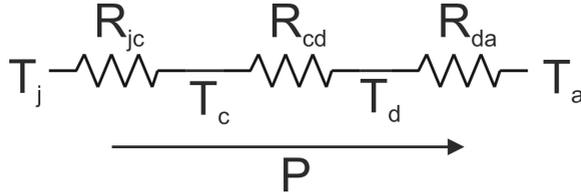
Onde V_F é a tensão de polarização do diodo, que é fornecida pelo fabricante.

A perda de condução em cada diodo é de aproximadamente 4,7 W. Portanto a perda total no encapsulamento do MOSFET é de 14,6 W.

Essas perdas são convertidas em calor e, para que a chave não superaqueça e pare de funcionar, é necessário que seja utilizado um dissipador acoplado nas chaves. O dimensionamento deste dissipador é

feito utilizando-se o circuito térmico apresentado na Figura 25.

Figura 25 – Circuito térmico para dimensionamento do dissipador do MOSFET.



Onde, T_j é a temperatura da junção do componente, T_c é a temperatura da cápsula do componente, T_d é a temperatura do dissipador, T_a é a temperatura ambiente, R_{jc} é a resistência térmica entre a junção e cápsula, R_{cd} é a resistência térmica entre a cápsula e o dissipador e R_{da} é a resistência térmica entre o dissipador e o ambiente.

Equacionando-se o circuito apresentado, chega-se na equação 5.23.

$$T_d = T_j - P \cdot (R_{jc} + R_{cd}) \quad (5.23)$$

De acordo com as especificações do fabricante da chave, a temperatura máxima de operação da chave é de 175 °C. Adicionando uma margem de segurança, foi definida uma temperatura de junção máxima de 100 °C. A partir da temperatura do dissipador calculada, utiliza-se a equação 5.24 para cálculo da resistência térmica do dissipador necessária para dissipar a potência das quatro chaves.

$$R_{da} = \frac{T_d - T_a}{4 \cdot P_{D+MOSFET}} \quad (5.24)$$

Como resultado, obteve-se uma resistência do dissipador necessária de aproximadamente $0,59 \frac{^{\circ}\text{C}}{\text{W}}$. O dissipador disponível tem uma resistência térmica de aproximadamente $0,58 \frac{^{\circ}\text{C}}{\text{W}}$, o que leva a uma temperatura T_j igual a 100 °C para operação nominal com uma temperatura ambiente de 50 °C.

5.2.4 Transformador

Para elevar a tensão da fonte CC chaveada para tensão da rede desejada de 127 Vrms, é utilizado um transformador de baixa frequên-

cia. O transformador foi definido a partir das características desejadas de funcionamento. O projeto físico do transformador não foi realizado, apenas foram definidas as relações de transformações necessárias e, então, o transformador foi encomendado. A Tabela 4 apresenta as características do transformador.

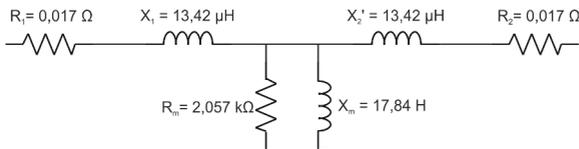
Tabela 4 – Relações de transformação do transformador em baixa frequência.

Primário	8,5 V
Secundário	180 V
Terciário	3 V

A tensão definida para o primário é inferior à tensão que realmente será aplicada no transformador. Foi definido dessa forma para que o conversor consiga fornecer tensão nominal mesmo com tensão de entrada inferior as 12 V nominais. Para situações nas quais a tensão de entrada é igual ou maior do que a tensão nominal, o ajuste da tensão é feito pelo índice de modulação, isto é, o índice que define a razão cíclica do chaveamento.

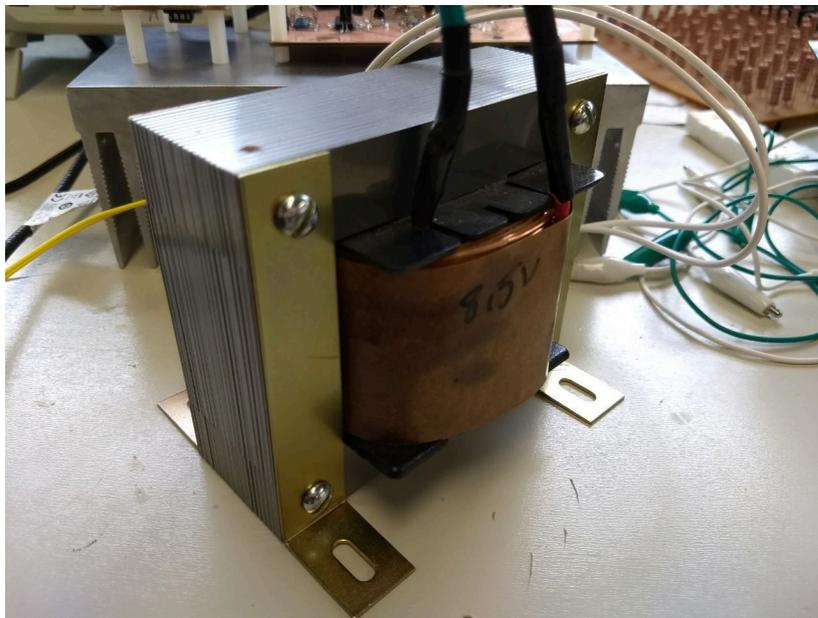
O transformador pronto foi submetido aos ensaios de curto circuito e a vazio com objetivo de se obter os parâmetros elétricos do transformador. O circuito equivalente obtido é apresentado na Figura 26.

Figura 26 – Circuito equivalente do transformador de baixa frequência.



Como pode ser observado na Figura 26, a indutância dos enrolamentos do transformador são maiores do que a indutância necessária para o projeto. Dessa forma, não é preciso incluir um novo indutor, bastando apenas as indutâncias do transformador. A Figura 27 apresenta o transformador pronto.

Figura 27 – Transformador físico pronto.



5.2.5 Filtro LC de entrada

Como apresentado na seção 4.2, um filtro passa baixa na entrada do inversor evita que a componente de alta frequência, que é gerada pelo chaveamento, chegue na bateria. O filtro utilizado no projeto é um filtro LC de segunda ordem com frequência de corte igual a um quarto da frequência de chaveamento.

É importante notar que o filtro LC também deve garantir uma tensão estável na entrada do inversor, portanto, o capacitor do filtro deve estar dimensionado corretamente para suprir a corrente necessária para o conversor sem uma variação de tensão considerável.

Analogamente ao procedimento aplicado no cálculo do indutor do filtro LC de saída, pode-se calcular o capacitor do filtro de entrada a partir da ondulação especificada de tensão na entrada do conversor. Para o período de condução das chaves, a análise do nó positivo do capacitor resulta na equação 5.25.

$$i_c(t) = i_L(t) - i_b(t) \quad (5.25)$$

Onde i_L é a corrente que passa no indutor do filtro de saída e i_b é a corrente fornecida pela bateria. Assim, a relação de tensão e corrente do capacitor é dada pela equação 5.26.

$$\frac{dv_c(t)}{dt} = \frac{1}{C}(i_L(t) - i_b(t)) \quad (5.26)$$

Assumindo-se que toda a componente alternada da corrente será fornecida pelo capacitor, pode-se dizer que a corrente i_b é constante e que a corrente no indutor i_L é aproximadamente a componente de baixa frequência da corrente de saída, essas correntes podem ser definidas através das equações 5.27 e 5.28.

$$i_b(t) = I_b \quad (5.27)$$

$$i_L(t) = \frac{V_{op} \text{sen}(\omega_r t) \cdot n}{R_o} \quad (5.28)$$

Substituindo-se as equações 5.27 e 5.28 na equação 5.26, chega-se na equação 5.29.

$$\frac{dv_c(t)}{dt} = \frac{1}{C} \left(\frac{V_{op} \text{sen}(\omega_r t) \cdot n}{R_o} - I_b \right) \quad (5.29)$$

Para o período de condução das chaves Δt_c , a variação de tensão no capacitor pode ser dada pela equação 5.30.

$$\Delta v_c(t) = \frac{1}{C} \left(\frac{V_{op} \text{sen}(\omega_r t) \cdot n}{R_o} - I_b \right) \cdot \Delta t_c \quad (5.30)$$

Substituindo-se a equação 5.2 na equação 5.30, chega-se na expressão da variação de tensão no capacitor em função da razão cíclica, expressa na equação 5.31.

$$\Delta v_c(t) = \frac{1}{C} (V_{op} \text{sen}(\omega_r t) \cdot n - I_b) \cdot T \cdot d(t) \quad (5.31)$$

Combinando-se a equação 5.31 com a equação 5.6, chega-se na equação 5.32.

$$\Delta v_c(t) = \left(\frac{V_{op} \text{sen}(\omega_r t) \cdot n - I_b}{C} \right) \frac{T \cdot V_{op} \text{sen}(\omega_r t)}{n \cdot V_i} \quad (5.32)$$

Substituindo-se a equação 5.1 na equação 5.32 e rearranjando-se os termos, pode-se chegar na equação 5.33.

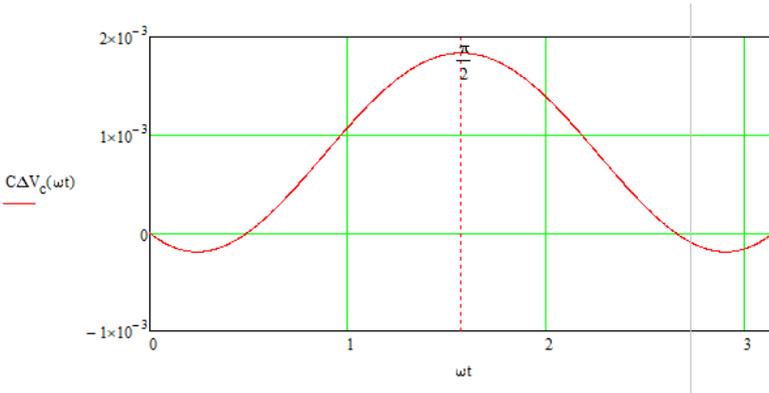
$$\Delta v_c(t) = \frac{T_s}{2C} \left(\frac{V_{op}^2 \text{sen}^2(\omega_r t)}{V_i R_o} - \frac{I_b V_{op} \text{sen}(\omega_r t)}{n \cdot V_i} \right) \quad (5.33)$$

Parametrizando-se a equação 5.33 para deixá-la independente do valor do capacitor, tem-se a expressão 5.34.

$$C\Delta v_c(t) = \frac{T_s}{2} \left(\frac{V_{op}^2 \text{sen}^2(\omega_r t)}{V_i R_o} - \frac{I_b V_{op} \text{sen}(\omega_r t)}{n \cdot V_i} \right) \quad (5.34)$$

O gráfico da função da equação 5.34 é mostrado na Figura 28. Como pode ser observar, o parâmetro $C\Delta v_c(t)$ apresenta um valor máximo em $\omega_r t = \frac{\pi}{2}$.

Figura 28 – Gráfico da função de parametrização $C\Delta v_c(t)$.



Dessa forma, substituindo-se $\omega_r t = \frac{\pi}{2}$ na equação 5.33 e rearranjando os termos, chega-se na equação 5.35.

$$C = \frac{V_{op}}{2\Delta v_c V_i f_s} \left(\frac{V_{op}}{R_o} - \frac{I_b}{n} \right) \quad (5.35)$$

Assumindo uma ondulação de tensão de $\Delta v_c = 1\% V_i$, tem-se um valor de capacitor de 7,6 mF.

A partir do valor do capacitor e da frequência de corte especificada em um quarto da frequência de chaveamento, pode-se calcular o indutor L a partir da equação 5.36.

$$L = \frac{1}{\omega_c^2 C} \quad (5.36)$$

Resultando em um valor de indutor de $L = 0,09\mu H$.

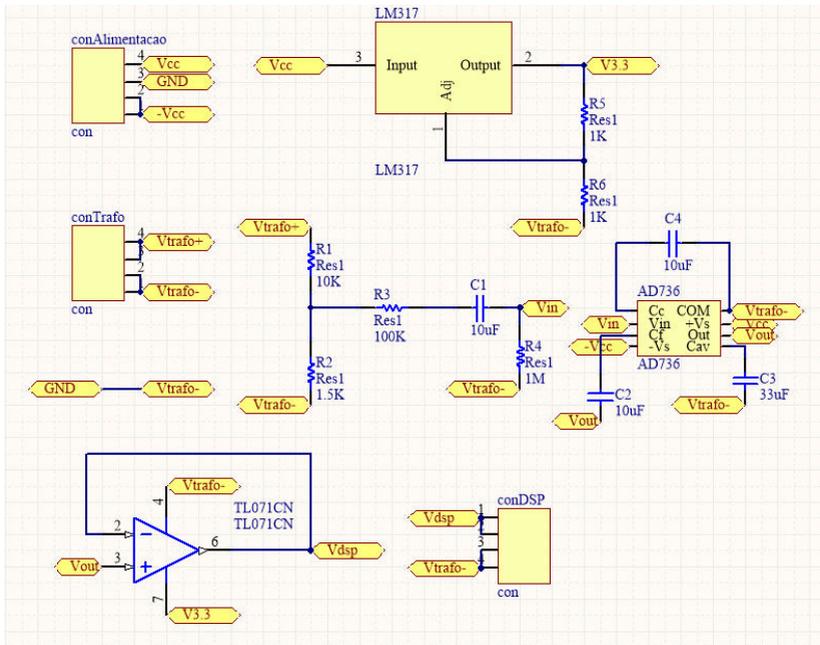
5.3 PROJETO DO CONTROLE

5.3.1 Placa de condicionamento de sinal

O enrolamento terciário do transformador realimentará a malha de controle apresentada na Figura 20 com um sinal idêntico ao recebido pela carga, com exceção de sua amplitude. Este sinal passa por uma rede RC para ajuste de amplitude e filtragem de componente contínua. Após esse procedimento, o sinal resultante é lido pelo circuito integrado AD736, que realiza o cálculo do valor eficaz dessa onda. Então, o sinal de saída do CI passa por um amplificador operacional em modo buffer com alimentação assimétrica 0V e 3,3V para posteriormente ser lido pelo DSP utilizado.

Para alimentação do circuito de controle, é utilizada uma fonte simétrica 15 V e um regulador de tensão LM317 para regular a tensão em 3,3 V para alimentação do amplificador operacional. O valor de 3,3 V foi escolhido para limitar a tensão lida pelo DSP a esse valor, protegendo o microcontrolador. A Figura 29 apresenta o projeto esquemático do circuito.

Figura 29 – Projeto esquemático do circuito de aquisição e tratamento do sinal.

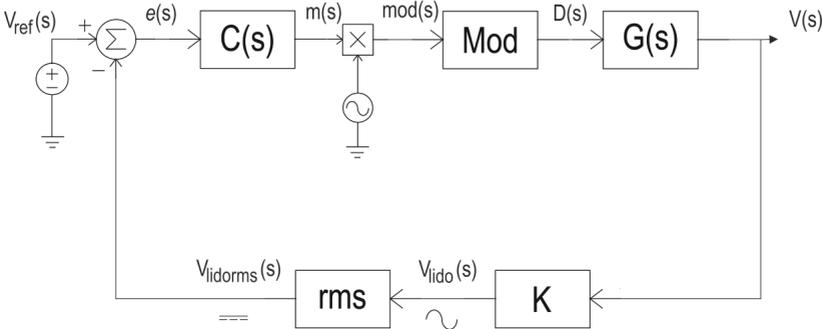


5.3.2 Modelagem matemática do conversor

Para que o conversor opere de forma correta para diversos tipos de cargas e perturbações, é necessário que seja implementado uma malha de controle realimentada, conforme apresentado na seção 3.3 e na Figura 30.

O primeiro passo para se projetar o compensador $C(s)$ é obter os modelos lineares para os demais blocos do sistema.

Figura 30 – Malha de controle por valor eficaz.



Conversor - $G(s)$

Na modulação SPWM a três níveis, a forma de onda da tensão V_{AB} na ordem de grandeza do período do chaveamento ($41,67 \mu s$) pode ser representada pela Figura 31 (BARBI, 2008).

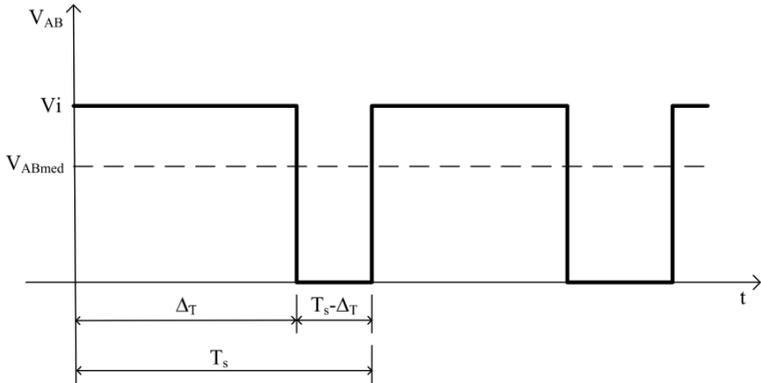
A tensão média instantânea para um período de chaveamento pode ser definida pela equação 5.37.

$$V_{ABmed} = \frac{\Delta T}{T_s} V_i \quad (5.37)$$

É importante ressaltar que o intervalo ΔT e $T_s - \Delta T$ correspondem aos intervalos de condução simultânea entre as chaves S1 e S4; e S1 e S2 ou S3 e S4, respectivamente. Portanto, esta relação não corresponde ao valor da razão cíclica das chaves.

Definindo-se $d_1(t)$ e $d_2(t)$ como as razões cíclicas das conduções simultâneas de S1 e S4 e S2 e S3, respectivamente. Essas razões cíclicas podem ser calculadas através das equações 5.38 e 5.39.

Figura 31 – Tensão V_{AB} durante o semiciclo positivo do conversor (BARBI, 2008).



$$d_1(t) = \frac{T_s + \Delta_T}{2T_s} \quad (5.38)$$

$$d_2(t) = \frac{T_s - \Delta_T}{2T_s} \quad (5.39)$$

Substituindo-se a equação 5.39 na equação 5.37, obtém-se a tensão média instantânea em função da razão cíclica de condução simultânea das chaves.

$$V_{ABmed}(t) = (1 - 2d_2(t))V_i \quad (5.40)$$

Na modulação SPWM três níveis, a razão cíclica do conjunto de chaves pode ser relacionada com uma função moduladora $f_m(t)$ através das equações 5.41 e 5.42.

$$d_1(t) = \frac{1}{2}(1 + f_m(t)) \quad (5.41)$$

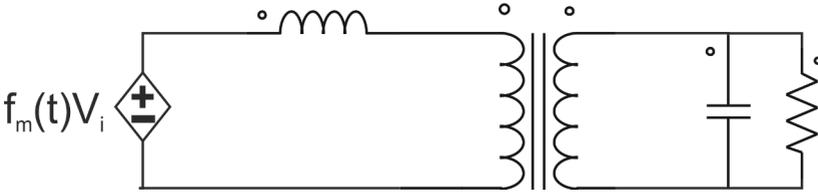
$$d_2(t) = \frac{1}{2}(1 - f_m(t)) \quad (5.42)$$

Combinando-se as equações 2.42 e 5.40 tem-se a relação entre a tensão instantânea média e a função de modulação.

$$V_{ABmed}(t) = f_m(t)V_i \quad (5.43)$$

A partir da equação 5.43, é possível modelar o conversor como uma fonte de tensão controlável em série com o filtro LC projetado, conforme exibido na Figura 32.

Figura 32 – Modelo matemático do conversor.



Resolvendo-se as equações das malhas do circuito apresentado, chega-se na função de transferência apresentada na equação 5.44.

$$\frac{V_o(s)}{f_m(s)} = \frac{n \cdot V_i}{s^2 \cdot L_f C_f + s\left(\frac{L_f}{R}\right) + 1} \quad (5.44)$$

A função do bloco de modulação é relacionar a tensão de saída do controlador na função de modulação $f_m(t)$. De acordo com (LAI; SMEDLEY, 1998), como a frequência de chaveamento é muito superior à frequência de operação do filtro; a relação entre a tensão do controlador e a função de modulação pode ser expressa através da equação 5.45.

$$f_m(s) = \frac{V_c(s)}{V_p} \quad (5.45)$$

Onde, V_p é a amplitude da onda triangular utilizada como referência para geração do PWM; e V_c é a tensão de saída do controlador $C(s)$.

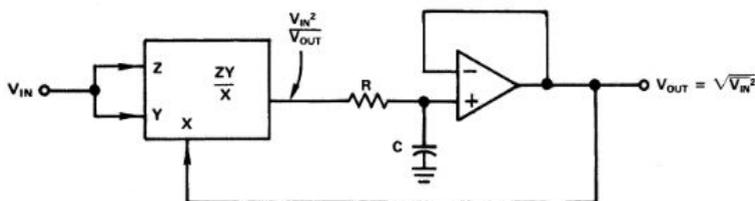
Substituindo-se a equação 5.45 na equação 5.44, chega-se à equação 5.46, **que é a função de transferência dos blocos de modulação e $G(s)$.**

$$Mod \cdot G(s) = \frac{V_o(s)}{V_c(s)} = \frac{1}{V_p} \frac{n \cdot V_i}{s^2 \cdot L_f C_f + s\left(\frac{L_f}{R}\right) + 1} \quad (5.46)$$

Como a malha de controle apresenta um bloco de realimentação para calcular o valor eficaz da forma de onda lida, é preciso que seja obtida uma função de transferência para esse bloco de cálculo de valor eficaz, assim como foi feito para o bloco de modulação e do conversor.

A implementação desse bloco foi realizada utilizando-se o CI AD736 da Analog Devices. De acordo com as especificações do fabricante, o diagrama de blocos equivalente do CI é o apresentado na Figura 33.

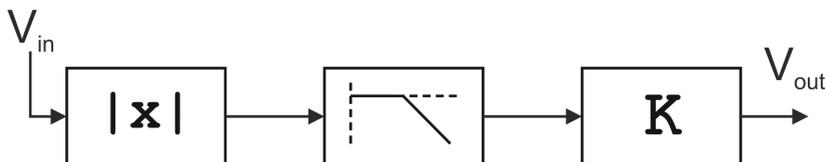
Figura 33 – AD736 - Diagrama de blocos equivalente.



Devido às operações não lineares que predominam no diagrama de blocos da Figura 34, não foi possível obter a função de transferência do bloco de forma analítica. Ao invés disso, uma simplificação linear foi utilizada para representar a conversão rms. A Figura 34 apresenta o diagrama de blocos utilizado.

A aproximação consiste basicamente no cálculo do valor médio da onda a partir da retificação do sinal e de uma filtragem realizada com um filtro passa baixa de segunda ordem e a aplicação de um ganho K.

Figura 34 – AD736 - Diagrama de blocos aproximado.



A função de transferência do diagrama apresentado na Figura 34 consiste na multiplicação simples das funções de transferências de cada um dos blocos individuais. O bloco de valor absoluto $|x|$ não tem função de transferência representativa para a análise realizada; portanto, este bloco não será considerado na obtenção da função de transferência do

sistema.

Portanto, a função de transferência resultante é composta da função de transferência do filtro passa-baixa de segunda ordem e do ganho K . A função de transferência é apresentada na equação 5.47.

$$T_{rms}(s) = K \cdot \frac{\omega_o^2}{s^2 + 2\xi\omega_o s + \omega_o^2} \quad (5.47)$$

Onde ω_o é a frequência de corte do filtro igual a $125,4 \frac{rad}{s}$ e ξ é o fator de amortecimento igual à unidade. Estes parâmetros foram definidos de acordo com as especificações indicadas pelo fabricante do CI.

Compensador - C(s)

A partir das modelagens apresentadas, é possível projetar o compensador $C(s)$ que ajustará a malha de controle para que ela se torne estável. O objetivo do compensador é obter uma margem de fase (MF) em malha aberta de 60° .

A função de transferência do sistema em malha aberta sem o compensador é dada pela equação 5.48.

$$T_{MA}(s) = G(s) \cdot Mod \cdot K_{feedback} \cdot T_{rms}(s) \quad (5.48)$$

Desenvolvendo-se a equação 5.48, chega-se na equação 5.49.

$$T_{MA}(s) = \frac{K}{V_p} \cdot \frac{n \cdot V_i}{s^2 \cdot L_f C_f + s(\frac{L_f}{R}) + 1} \cdot \frac{\omega_o^2}{s^2 + 2\xi\omega_o s + \omega_o^2} \quad (5.49)$$

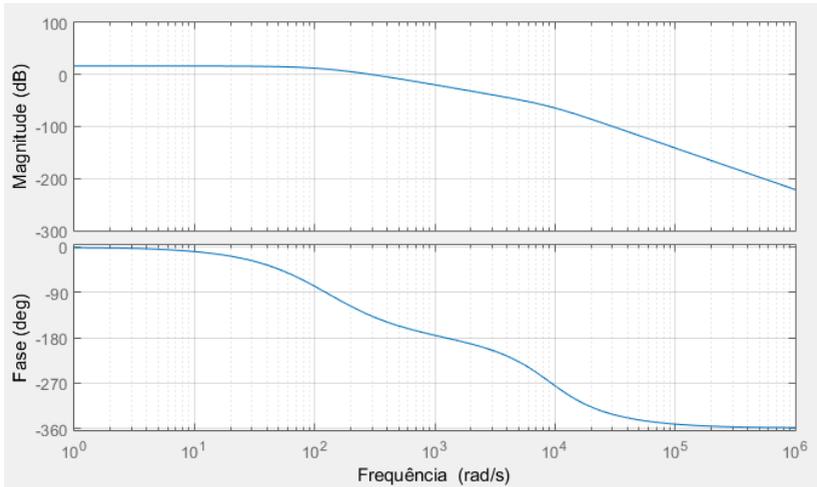
A resposta em frequência da função de transferência $T_{MA}(s)$ é apresentada na Figura 35.

Escolheu-se um controlador do tipo proporcional integral (PI) para realizar o controle do sistema. A equação 5.50 apresenta a função de transferência do controlador.

$$C(s) = K_{PI} \frac{1 + T_{PI}s}{T_{PI}s} \quad (5.50)$$

Os parâmetros a serem projetados no controlador PI são: o ganho K_{PI} e a constante de tempo T_{PI} . Existem diversos métodos para o projeto destes parâmetros (OGATA, 2011). Neste projeto, optou-se

Figura 35 – Resposta em frequência do conversor não compensado.



por projetar os parâmetros da seguinte forma:

- Zero do controlador posicionado junto ao polo de alta frequência da planta;
- Ganho do controlador ajustado para obtenção de uma margem de fase de 60° .

Portanto, a constante de tempo pode ser calculada através da equação 5.51, e o ganho pode ser ajustado diretamente através da resposta em frequência do sistema.

$$T_{PI} = \sqrt{L_f C_f} \quad (5.51)$$

A Figura 36 apresenta a resposta em frequência do compensador com os parâmetros $K_{PI} = 6.0 \times 10^{-4}$ e $T_{PI} = 110 \mu s$.

Portanto, a função de transferência do sistema compensado é dada pela equação 5.52 e sua resposta em frequência é apresentada na Figura 37.

$$T_{MA}(s) = G(s) \cdot Mod \cdot K_{feedback} \cdot T_{rms}(s) \cdot C(s) \quad (5.52)$$

Figura 36 – Resposta em frequência do compensador.

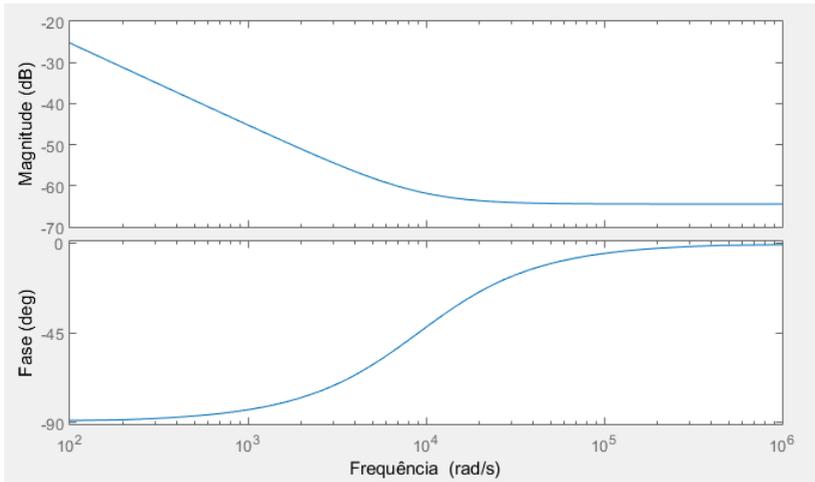
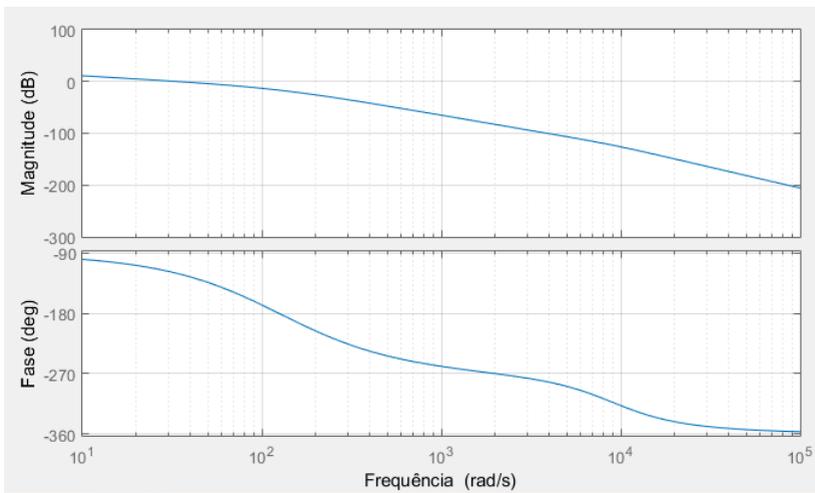


Figura 37 – Resposta em frequência do conversor compensado.



5.3.3 Controle Digital - DSP

Uma vez que o sinal é condicionado pelo circuito de condicionamento do sinal, ele é lido pela entrada analógica do DSP através da conversão AD do dispositivo. Esta leitura é feita com uma frequência de 24 kHz, mesmo período do chaveamento do conversor.

Dentro do DSP estão implementadas as rotinas que realizam os procedimentos:

- Cálculo do erro $e(t)$;
- Compensação;
- Geração dos pulsos SPWM para acionamento das chaves.

Cálculo do erro $e(t)$

O cálculo do sinal de erro $e(t)$ é feito de forma simples no microcontrolador. Como o controle do sistema é feito através do valor eficaz, espera-se que o sinal de realimentação lido pelo DSP através de sua conversão AD seja contínuo. Portanto, o sinal de referência da malha de controle também é um sinal contínuo e pode ser implementado no DSP como uma variável de valor fixo.

Portanto, o sinal de erro $e(t)$ é calculado a partir da diferença simples entre o sinal de leitura AD e uma variável numérica fixa declarada dentro do microcontrolador.

Discretização do compensador - $C[k]$

Para que a implementação do controlador $C(s)$ seja feita através do DSP, é necessário que ele seja discretizado. Existem diversos métodos de discretização de um sistema linear analógico. O mais comumente utilizado é o método de Tustin, ou bilinear. Esse método consiste em aplicar a transformação 5.53 de s para z .

$$s = \frac{2}{T} \frac{z - 1}{z + 1} \quad (5.53)$$

Onde T é o período de amostragem, que seria $\frac{1}{24000} = 41,67 \mu\text{s}$.

A discretização da equação 5.50 é feita utilizando-se a transformação bilinear e a propriedade da transformada Z expressa na equação 5.54. Pode-se chegar no controlador discretizado que é apresentado na equação 5.55.

$$X[k] \cdot z^{-1} = X[k - 1] \quad (5.54)$$

$$Y[k] = Y[k - 1] - 4.86 \times 10^{-4} X[k - 1] + 7.14 \times 10^{-4} X[k] \quad (5.55)$$

A implementação da equação 5.55 dentro da rotina de interrupção do DSP resultaria no compensador apresentado na Figura 20. Então, a saída $Y[k]$ é multiplicada pela tabela de senoide para ajuste do índice de modulação do conversor.

Geração do SPWM

Para gerar uma onda PWM no DSP, é utilizado o módulo ePWM (*Enhanced PWM*) do dispositivo. Esse módulo apresenta uma grande diversidade de operações, das quais foram utilizadas:

- Time-based (TB)
- Counter-Compare (CC)
- Action-Qualifier (AQ)
- Dead-band generator (DB)
- Event-Trigger (ET)

Time-based (TB)

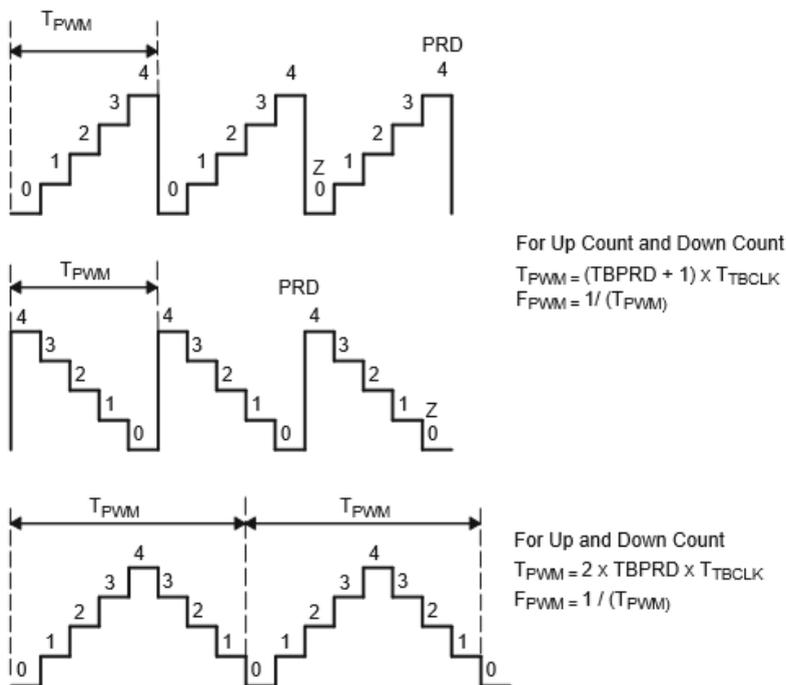
O submódulo TB é utilizado para controlar a taxa na qual os eventos do PWM ocorrerão, isto é, determina a frequência e frações da frequência com as quais o PWM irá mudar de comportamento.

O registrador TBCTL é incrementado com uma frequência igual ou proporcional ao clock do DSP e um registrador TBPRD é utilizado para armazenar o valor máximo que TBCTL pode atingir antes de zerar ou mudar de sentido (incrementar/decrementar). Este submódulo apresenta três modalidades de configuração diferentes, que são:

- Up-Count
- Down-Count
- Up-Down-Count

No módulo Up-Count, o registrador TBCTL é incrementado até atingir o valor de TBPRD e depois volta ao valor zero. No módulo Down-Count, o registrador TBCTL se inicia no valor de TBPRD e decresce até atingir o valor zero; quando isso acontece, o registrador TBCTL volta ao valor inicial TBPRD. O módulo Up-Down-Count faz com que o registrador TBCTL seja iniciado em zero e incrementado até atingir o valor de TBPRD; quando isso acontece, o registrador TBCTL começa a decrementar. O módulo Up-Down-Count pode ser interpretado como o módulo Up-Count seguido do módulo Down-Count. A Figura 38 ilustra o funcionamento dos módulos e mostra como calcular a frequência do PWM que seria gerado por cada um dos módulos.

Figura 38 – Modos de operação ePWM Time-Based



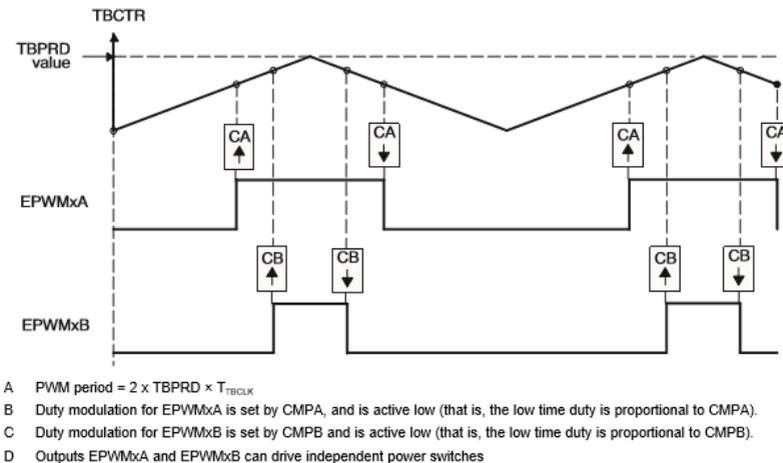
Portanto, o módulo Time-Based é quem define a frequência de operação do PWM e o formato de onda a ser gerada: simétrica para o módulo Up-Down e assimétrica para o Up ou Down.

Counter Compare (CC)

O módulo Counter Compare tem como entrada o valor do registrador TBCTR, que é constantemente comparado ao valor dos registradores CMPA (counter-compare A) e CMPB (counter-compare B); de forma que, quando o registrador TBCTR tem seu valor igualado ao valor de CMPA ou CMPB, um evento é gerado e pode disparar alguma ação do microcontrolador.

De forma mais direta, este módulo serve para disparar uma ação quando o contador TBCTR atingir um valor determinado. Comumente essas ações são de setar o nível lógico do PWM para alto ou baixo, fazendo com que a razão cíclica do PWM seja definida. A Figura 39 apresenta um exemplo de utilização do conjunto Time-Based na função Up-Down e Count Compare implementados em conjunto.

Figura 39 – Modos de operação ePWM Time-Based e Count Compare



No exemplo apresentado na Figura 39, quando o valor de TBCTR se iguala ao valor do registrador CMPA, o nível lógico do ePWM A se torna alto caso TBCTR esteja sendo incrementado; ou se torna baixo caso TBCTR esteja sendo decrementado. O mesmo ocorre em relação ao ePWM B. Dessa forma, é possível controlar a razão cíclica dos

PWMs através da escolha correta dos registradores CMPA e CMPB. Este é o módulo utilizado no trabalho aqui apresentado.

Action-Qualifier (AQ)

O submódulo action-qualifier tem o papel mais importante na definição das formas de onda do PWM. Ele decide quais eventos são convertidos em quais tipos de ação. Este módulo é responsável por:

- Qualificar e gerar ações baseados nos eventos:
 - $TBCTR = TBPRD$
 - $TBCTR = 0$
 - $TBCTR = CMPA$
 - $TBCTR = CMPB$
- Gerenciar prioridades dos eventos
- Prover controle independente dos eventos quando $TBCTR$ está incrementando/decrementando.

No caso deste projeto, o módulo AQ é utilizado para setar o nível lógico das saídas PWM quando $TBCTR = CMPA$ ou $TBCTR = CMPB$. Como as saídas ePWMA e ePWMB devem ser complementares, os registradores dessas duas saídas foram configurados de forma oposta.

Dead-Band generator (DB)

No inversor a ser implementado, a topologia utilizada é uma ponte H completa; portanto, o submódulo DB é utilizado para adicionar uma faixa de tempo morto no sinal PWM, isto é, ele adiciona um pequeno atraso configurável na mudança de nível lógico. Essa estratégia tem como objetivo evitar o acionamento simultâneo entre duas chaves no mesmo braço inversor para que não ocorra um curto circuito na fonte de alimentação. Este submódulo tem uma grande diversidade de aplicações e configurações, porém, no presente projeto foi adicionado apenas um *Rising Edge Delay - RED*.

O valor de tempo morto utilizado é de aproximadamente 3% do valor do período de chaveamento, que corresponde a cerca de 840 ns.

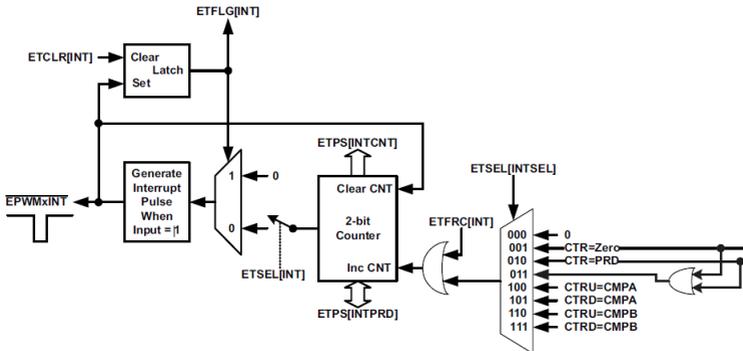
Event Trigger (ET)

De forma simples, a onda PWM com formato senoidal é gerada a partir da variação da razão cíclica do PWM de acordo com valores senoidais. Portanto, é necessário que o valor dos registradores CMPA e CMPB sejam atualizados constantemente. O submódulo *Event Trigger* é fundamental nessa função. Ele faz com que uma interrupção seja executada toda vez que algum evento surja em função dos outros submódulos. Os seguintes eventos podem disparar uma interrupção:

- $TBCTR = TBPRD$
- $TBCTR = 0$
- $TBCTR = 0$ ou $TBRD$
- $TBCTR = CMPA$ enquanto $TBCTR$ está sendo incrementado
- $TBCTR = CMPA$ enquanto $TBCTR$ está sendo decrementado
- $TBCTR = CMPB$ enquanto $TBCTR$ está sendo incrementado
- $TBCTR = CMPB$ enquanto $TBCTR$ está sendo decrementado

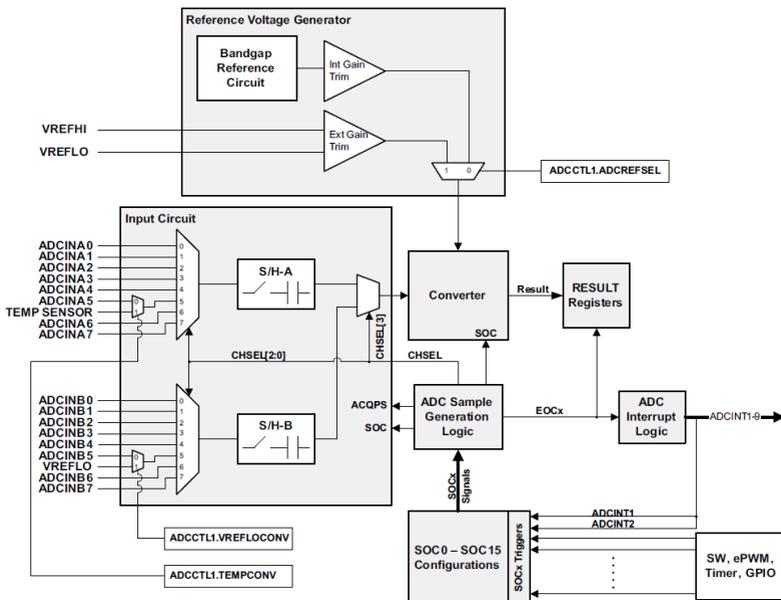
Para este projeto, foi definido que a interrupção seria executada quando $TBCTR = 0$. Dessa forma, toda vez que o contador zerar, os registradores CMPA e CMPB terão seus valores atualizados para o próximo valor da senoide. A Figura 40 ilustra a lógica interna do submódulo Event Trigger.

Figura 40 – Event Trigger.



Para implementar o controle do conversor em malha fechada, é necessário que o valor de tensão na sua saída seja lido pelo DSP. Essa leitura é feita através do conversor analógico digital do microcontrolador. Este módulo é chamado de ADC - Analog to Digital Converter. Uma visão geral do ADC é apresentado na Figura 41.

Figura 41 – Visão geral ADC.



O módulo ADC é baseado no estado SOC - Start-of-Conversion, isto é, a conversão AD é realizada quando um evento no controlador resulta num SOC, que realiza a conversão analógica digital. Os eventos de gatilho para essa conversão são geralmente provenientes das configurações feitas no módulo Event Trigger do ePWM.

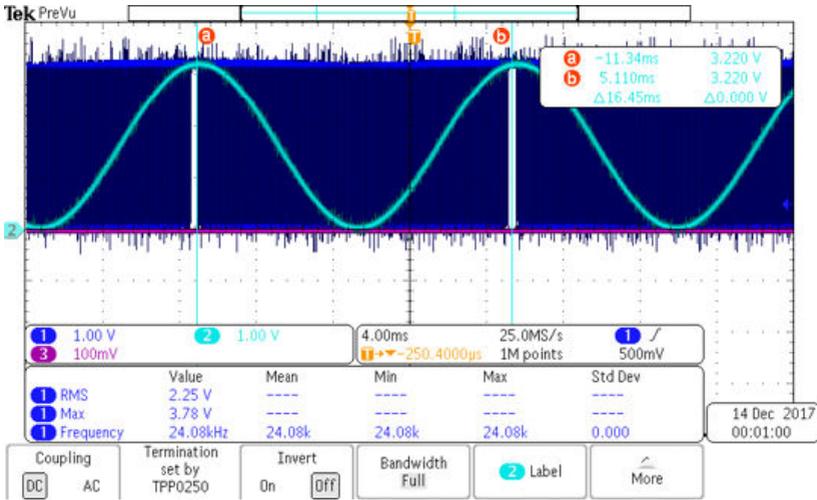
As configurações principais são feitas nos registradores do **AdcRegs**, onde são configuradas opções como duração da janela de amostragem, interrupção a ser chamada, canais de conversão, etc.

O mais importante do ADC é que no momento da leitura do valor analógico é possível disparar uma interrupção, fazendo o papel da interrupção baseada no Timer do ePWM. Isso faz com que seja possível numa só interrupção a leitura do valor e a atualização da razão cíclica do PWM.

A Figura 42 apresenta uma onda SPWM com frequência de 24

kHz gerada a partir do uso combinado entre os submódulos do ePWM e a conversão AD, conforme apresentado. A Figura 43 também apresenta o sinal SPWM filtrado, que se torna a onda senoidal moduladora do PWM.

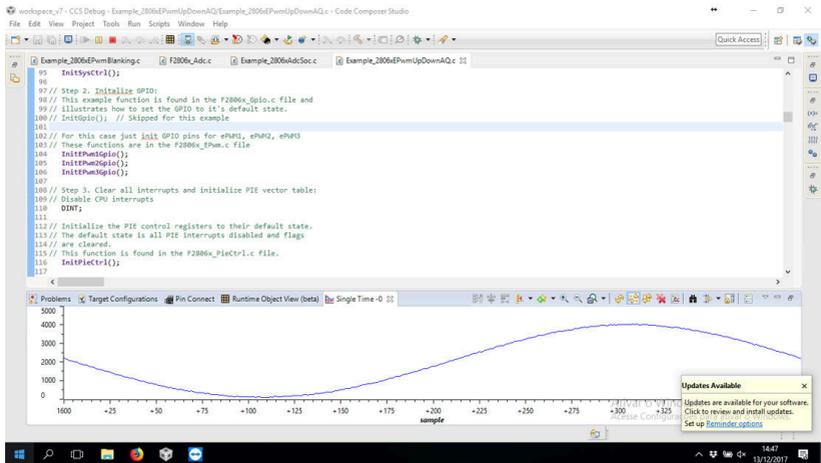
Figura 42 – SPWM em 24 kHz e moduladora obtida através da filtragem do sinal SPWM.



A conversão AD foi testada lendo-se o sinal senoidal apresentado na Figura 42 através do pino 69 - ADCINA4. Os valores lidos foram armazenados em uma variável do tipo *array*, que por sua vez foi plotada através da função *Graph*. A Figura 43 ilustra os 400 primeiros valores da variável, o que representa um ciclo de aproximadamente 60 Hz.

Conforme pode ser observado, a conversão AD está funcionando corretamente. Apesar do teste ter sido realizado com uma onda senoidal, o valor a ser lido durante a operação do conversor será um valor contínuo proporcional ao valor eficaz da senoide de saída do conversor.

Figura 43 – Variável com os registros da leitura AD.



6 RESULTADOS

6.1 SIMULAÇÕES

Com todos os componentes necessários calculados e projetados a partir da metodologia apresentada, pôde-se simular o conversor e analisar seu funcionamento. As Figuras 44, 45 e 46 apresentam o circuito simulado no software PSIM. A Figura 47 apresenta a tensão na carga na simulação em malha fechada do conversor operando em carga nominal $R_{carga} = 32.258\Omega$.

Figura 44 – Circuito simulado parte um - conversão.

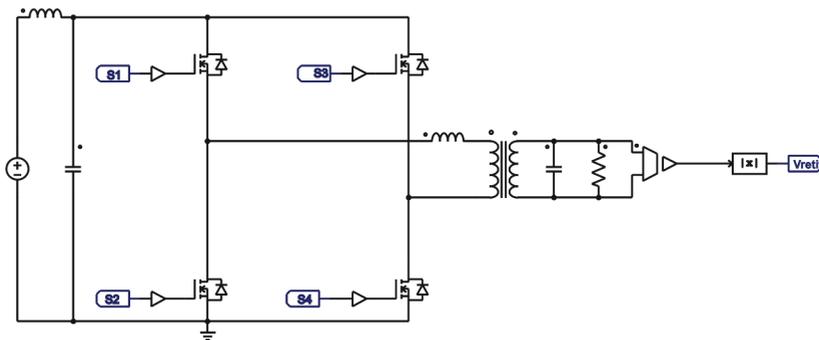
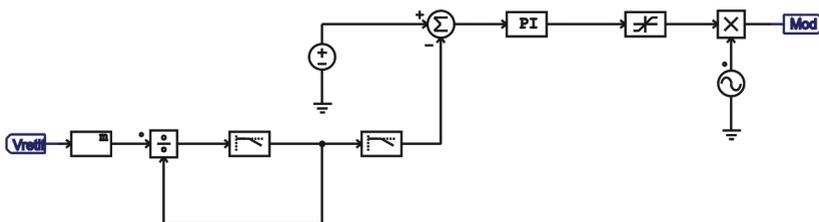


Figura 45 – Circuito simulado parte dois - compensação.



A Figura 48 apresenta a tensão de saída do inversor e seu valor eficaz para uma perturbação na carga em 0,8s, quando é feito um chaveamento de carga inicialmente a vazio para carga nominal.

Como pode ser observado na Figura 48, o controle do valor eficaz da tensão de saída funciona corretamente. Nota-se um sobressinal no

Figura 46 – Circuito simulado parte três - geração dos pulsos de controle.

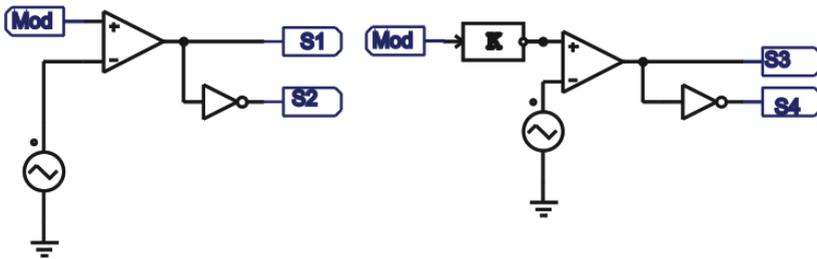
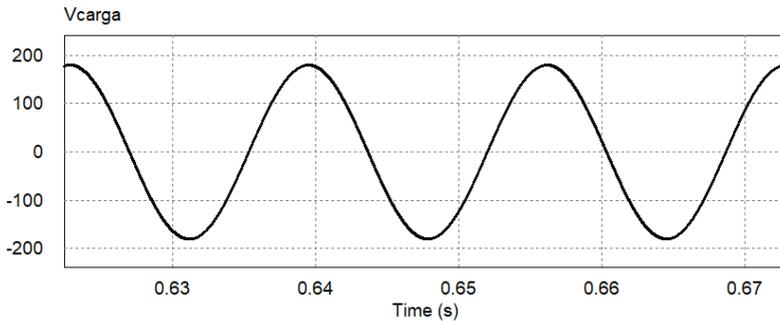


Figura 47 – Tensão de saída do inversor com operando em carga nominal. $V_{rms} = 127,8 \text{ V}$



transitório inicial, que é característico de sistemas de segunda ordem subamortecidos. Após o transitório, o sinal se estabiliza antes dos 0,5 segundos; após o chaveamento de carga que ocorre em 0,8 segundos, o controle corrige a tensão em cerca de 0,2 segundos.

A Figura 49 exibe a corrente no indutor para carga nominal. Nota-se que a ondulação da corrente é muito pequena. Isto acontece pois o indutor resultante do transformador é quase cinco vezes maior do que o indutor dimensionado para a ondulação especificada. Nota-se, na Figura 49, que a amplitude da corrente no primário é de cerca de 120 A.

As correntes no MOSFET e no diodo interno do MOSFET são apresentadas na Figura 50. Os valores médio obtidos para as correntes foram $I_{SS4med} = 30 \text{ A}$ e $I_{D5med} = 7 \text{ A}$.

Figura 48 – Funcionamento do controle da tensão de saída com chaveamento de carga.

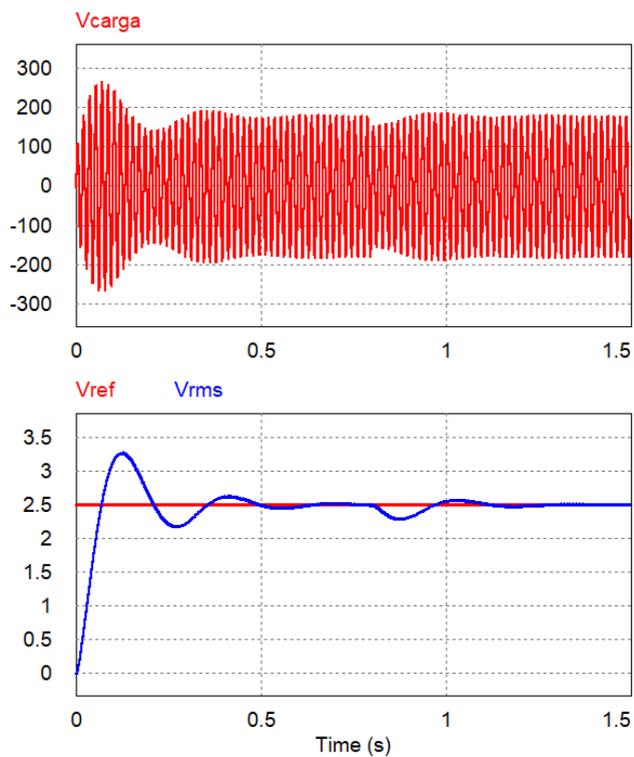


Figura 49 – Corrente no indutor com carga nominal.

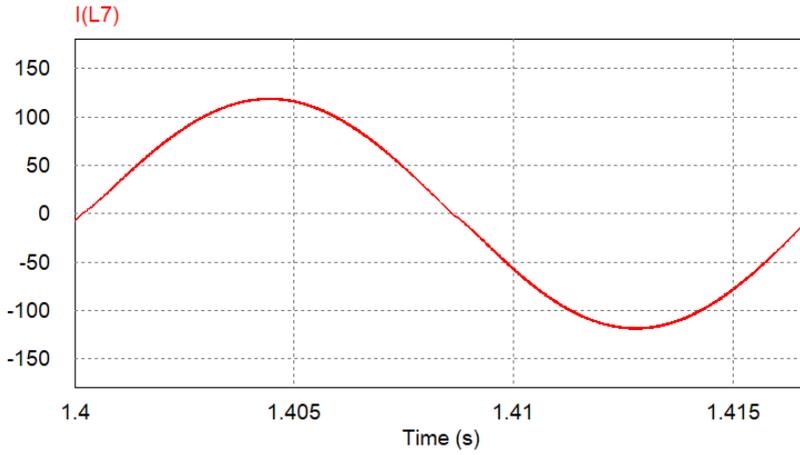
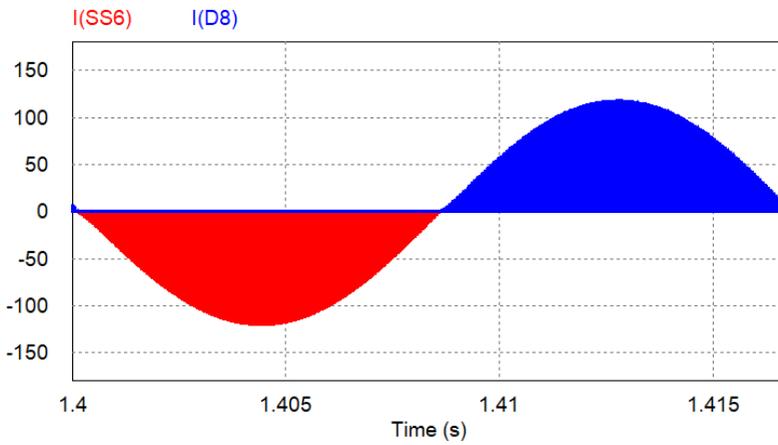


Figura 50 – Corrente no interruptor e no diodo para carga nominal.



Conforme apresentado, foi projetado um filtro LC de entrada para evitar que a corrente alternada de alta frequência seja injetada na bateria. A Figura 51 apresenta a corrente fornecida pela bateria para o circuito sem o filtro de entrada (superior) e com o filtro de entrada (inferior). Como pode ser observado, a corrente da bateria com filtro de entrada tem predominância da componente de 120 Hz, com as componentes de alta frequência atenuadas. O filtro também limita a ondulação da tensão de entrada do inversor. A Figura 52 apresenta a ondulação na tensão de entrada para o circuito com filtro operando em carga nominal. Nota-se que a ondulação máxima da tensão fica em torno de 12,1V, valor próximo ao especificado no projeto do filtro.

Figura 51 – Corrente na bateria para o circuito sem filtro de entrada (superior) e com filtro de entrada (inferior).

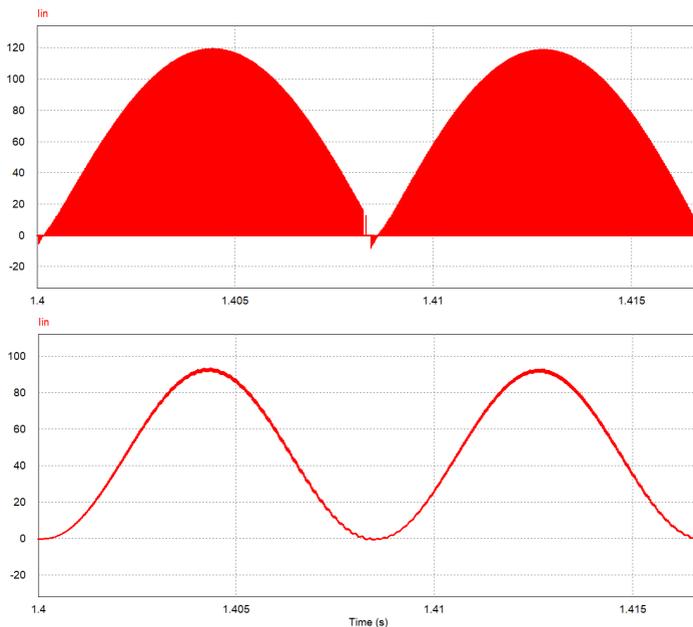
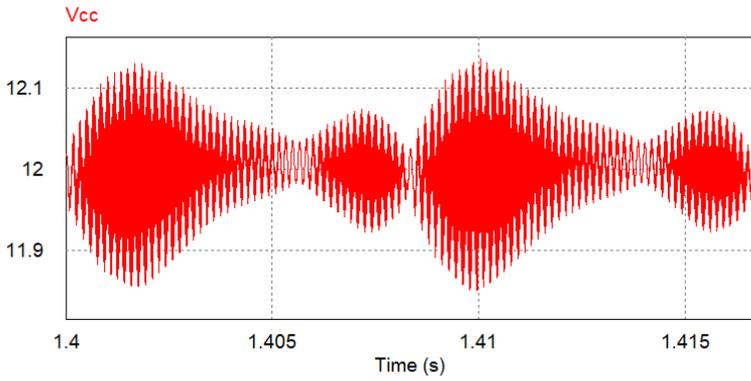


Figura 52 – Tensão de entrada do conversor com filtro LC de entrada.

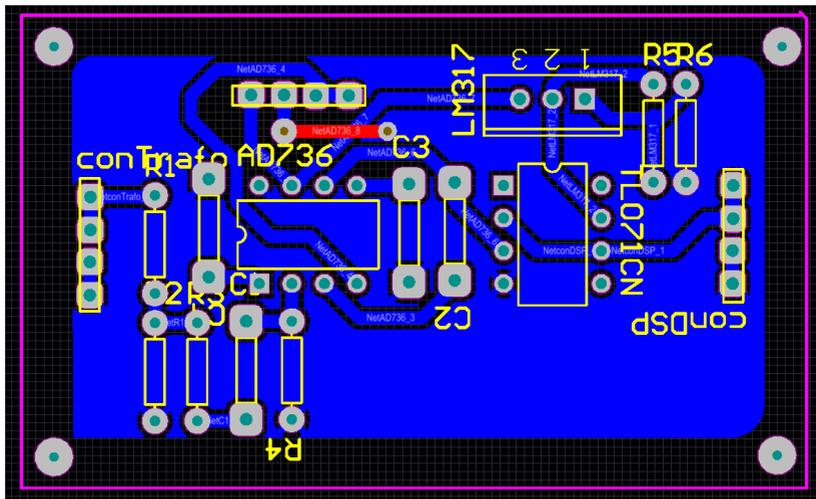


6.2 RESULTADOS PRÁTICOS

6.2.1 Condicionamento de sinal

Com o circuito de condicionamento de sinal projetado, foi projetada uma placa de circuito impresso (PCI) para montagem do protótipo da placa. O layout da PCI foi feito através do software Altium. A Figura 52 apresenta o layout da PCI. Durante o projeto da placa, foram utilizados espaçamento entre as trilhas de 0,4mm e trilhas mínimas de 30 mils. Procurou-se fazer a maioria das trilhas no lado de baixo da placa para facilitar a soldagem.

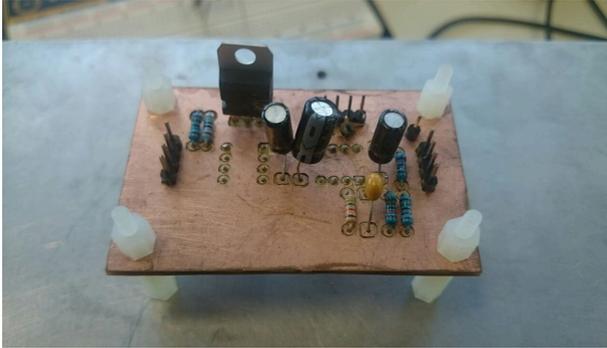
Figura 53 – Layout da placa de condicionamento de sinal - Altium.



No processo de fabricação da PCI, o lado de cima foi espelhado e o lado de baixo foi mantido, fazendo com que a placa final fosse espelhada em relação ao layout apresentado na Figura 53. Devido a isso, alguns componentes tiveram que ser soldados do lado de baixo da placa. A Figura 54 apresenta a parte superior da placa com os componentes soldados.

Os testes da PCI montada foram realizados utilizando um gerador de sinais para gerar o sinal de entrada, uma fonte de alimentação independente e um osciloscópio para leitura dos sinais. A Figura 55 apresenta o sinal CC de saída da placa e o sinal de entrada do CI

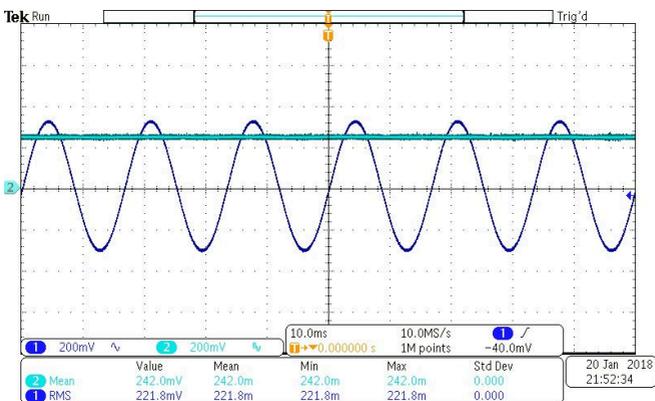
Figura 54 – Protótipo da placa de condicionamento de sinal.



AD736 para uma onda senoidal de 2 Vrms.

Conforme pode ser observado, a tensão de entrada no AD736 tem um valor eficaz de 221,8 mV; enquanto que o sinal CC tem um valor médio de 242 mV, ou seja, o cálculo do valor eficaz pelo circuito apresenta um erro de cerca de 20 mV. A fonte deste erro ainda está sendo estudada. Uma proposta para solução parcial deste problema seria compensar o erro no valor de referência no DSP utilizado no controle, ou mesmo a adição de um circuito para compensar o *offset* inserido pelo circuito.

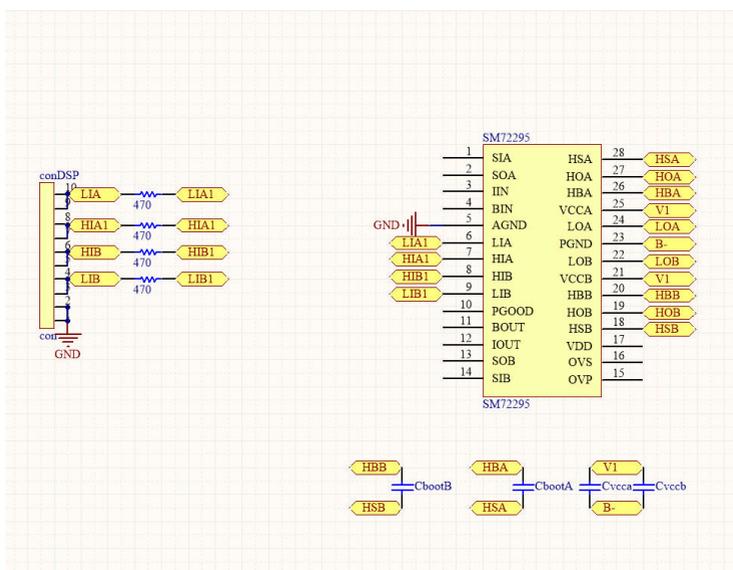
Figura 55 – Tensão de entrada do conversor com filtro LC de entrada.



6.2.2 Acionamento dos interruptores

O acionamento dos interruptores é realizado através do circuito integrado SM72295, que serve como *gate driver* para os MOSFETs utilizados. O esquemático implementado na prática é apresentado na Figura 56 e na Figura 57.

Figura 56 – Esquemático da placa de potência parte um.



Os sinais PWM gerados pelo DSP são conectados no SM72295 através de um resistor de 470 Ω. Os sinais de saída dos pinos HOA, LOA, HOB, LOB são os sinais de gate de cada MOSFET superior e inferior de cada braço, respectivamente. Esses pinos de saída são conectados a cada MOSFET através da rede apresentada na Figura 58. Foram utilizados dois capacitores de *bootstrap* de 0,47 μF cada para acionamento dos MOSFETs superiores de cada braço inversor. Também foram utilizados capacitores de 1 μF para estabilização da tensão de alimentação do CI. A placa de circuito impressa projetada é apresentada na Figura 59.

A Figura 60 apresenta a placa montada em conjunto com a placa de condicionamento de sinal e o dissipador escolhido.

Figura 57 – Esquemático da placa de potência parte dois.

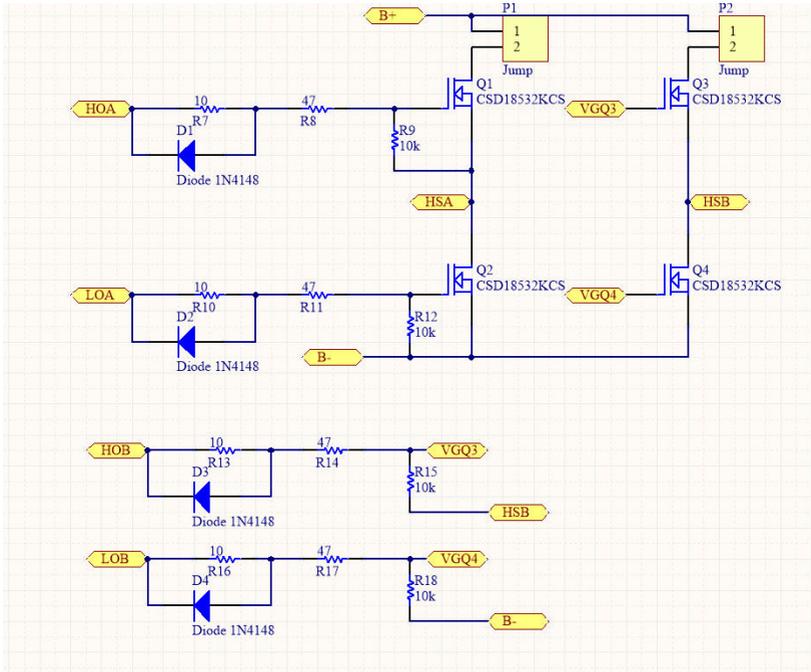


Figura 58 – Layout da placa de circuito impresso do circuito de potência.

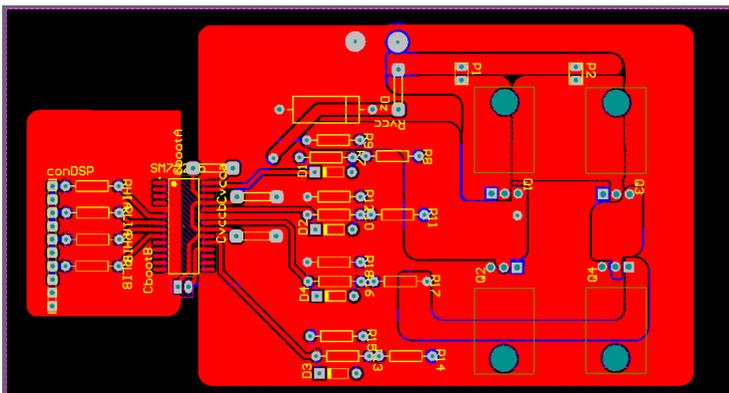
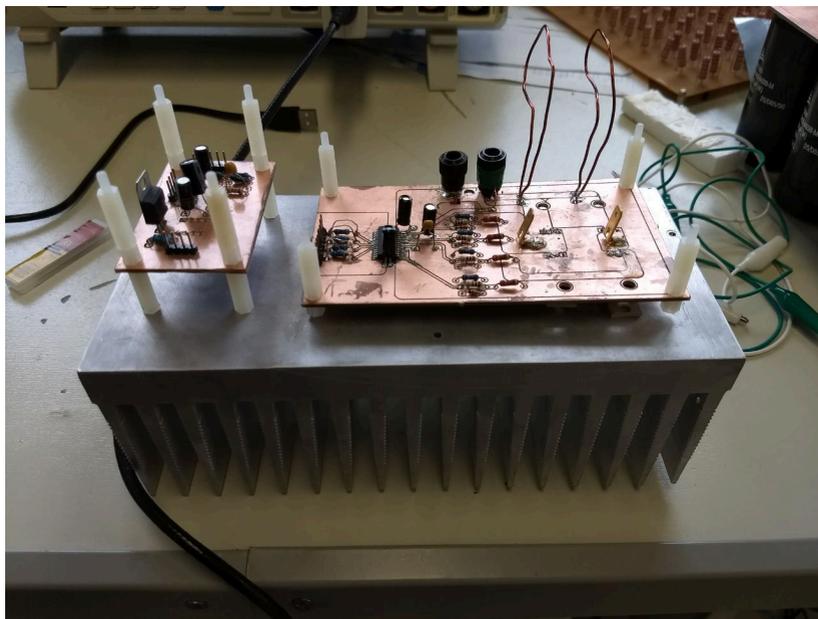
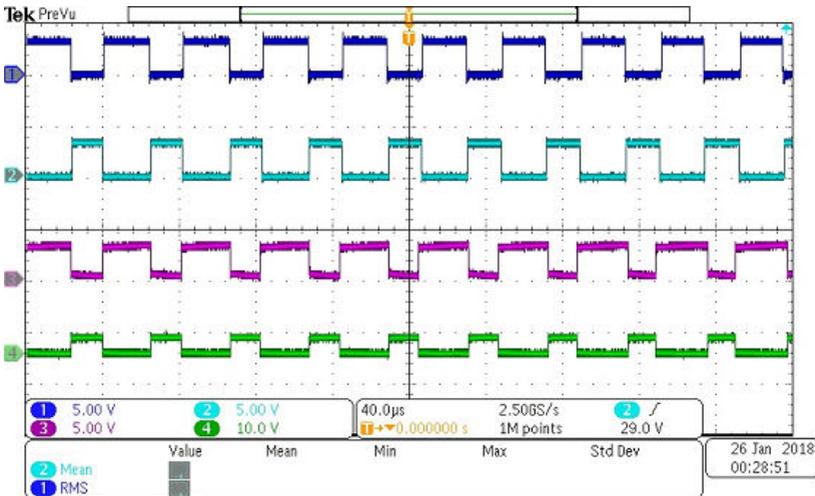


Figura 59 – Protótipos de potência e de condicionamento de sinal.



Após os testes de continuidade entre as trilhas da placa, o primeiro passo para testar o acionamento dos interruptores foi alimentar o CI SM72295 com uma fonte de 12 V e com os sinais PWM gerados pelo DSP. Com o auxílio de um osciloscópio, foi possível observar que os sinais gerados pelo DSP, que foram conectados aos pinos do conector conDSP da Figura 58, chegavam aos pinos corretos do SM72295. A Figura 60 ilustra os sinais nos pinos do SM72295.

Figura 60 – Sinais SPWM gerados pelo DSP.

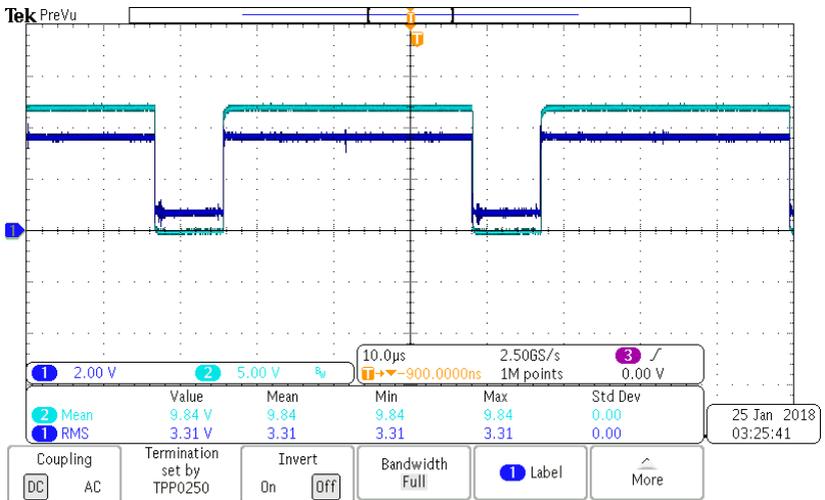


Em seguida, analisou-se os circuitos que ligam o SM72295 aos MOSFETs. Durante este teste, notou-se que os sinais direccionados aos gates dos interruptores apresentaram intermitência, ou seja, durante alguns segundos foi possível observar os sinais no osciloscópio e, em outro período, nada foi observado. A Figura 61 ilustra o momento no qual o sinal V_{gs} do MOSFET inferior do primeiro braço (S2) apresenta tensão de acionamento corretamente, em conjunto com o sinal proveniente do DSP.

Até o presente momento não foi possível diagnosticar a fonte da falha, que provavelmente deve ser proveniente de algum mau contato entre os componentes e as trilhas ou a um mau funcionamento do CI. Destaca-se que o mesmo comportamento foi observado medindo-se diretamente nos pinos de saída do CI.

Devido ao problema de acionamento dos interruptores, não foi possível testar o conversor de forma completa. Entretanto, ressalta-se que novas placas estão em processo de fabricação junto com placas para testes dos CIs SM72295 e AD736 com intuito de otimizar o uso destes componentes para que o conversor funcione da melhor maneira possível.

Figura 61 – Sinal V_{gs} do MOSFET S2 e seu sinal PWM de origem.



7 COMENTÁRIOS FINAIS

Dentro do contexto do curso de Engenharia Elétrica, o projeto de um conversor em eletrônica de potência proporciona uma experiência completa. São utilizados desde os fundamentos básicos da eletricidade, como as leis de ohm, até ferramentas mais complexas, como a modelagem e o projeto de um controlador para um sistema chaveado não-linear.

Durante a fase de especificação do conversor, teve-se a oportunidade de discutir os aspectos mais importantes do equipamento com um dos principais percursores da área no Brasil, o que proporcionou uma transferência de conhecimento que dificilmente seria aprendido através de provas ou projetos puramente teóricos, sem a intenção de implementação prática.

Na fase de dimensionamento dos circuitos, pôde-se aplicar a teoria da eletricidade e do funcionamento dos componentes em conjunto com o pensamento lógico desenvolvido durante o curso de engenharia e provar, através de simulações e testes reais, o funcionamento do projeto.

Ainda tão importante quanto a aplicação das leis estudadas durante as mais diversas áreas da engenharia, foi o aprendizado obtido através das dificuldades provenientes de situações previstas e imprevistas, encontradas principalmente na implementação física do projeto.

A utilização de componentes inéditos também contribuíram de forma significativa para o aprendizado total, como o uso do DSP para implementação do controle e geração dos pulsos PWM, o uso de CIs como o AD736 para o cálculo do valor eficaz do sinal de controle e o SM72295 para acionamento dos MOSFETs.

Por fim, ressalta-se que em cada passo do desenvolvimento do conversor foi possível relembrar e aplicar, mesmo que indiretamente, os fundamentos das principais áreas da engenharia: Eletrônica básica, Sistemas lineares, Controle de sistemas, Processamento de sinais digitais e analógicos e Eletrônica de potência.

REFERÊNCIAS

- BAKER, D. M.; AGELIDIS, V.; NAYAR, C. V. A Comparison of Tri-Level and Bi-level Current Controlled Grid-Connected Single-Phase Full-Bridge Inverters. *IEEE Transactions on Power Electronics*, p. 463–468, 1997.
- BARBI, I. *Projeto de Inversores*. [S.l.], 2008.
- DIXIT, S.; TRIPATHI, A.; CHOLA, V. *800VA Pure Sine Wave Inverter 's Reference Design*. [S.l.], 2013. 1–33 p. <<http://www.ti.com/lit/an/slaa602/slaa602.pdf>>.
- HOMES, D. G.; LIPO, T. A. *Pulse Width Modulation for Power Converters*. 1. ed. USA: John Wiley & Sons, 2003.
- LAI, Z.; SMEDLEY, K. M. A general constant-frequency pulswidth modulator and its applications. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, v. 45, n. 4, p. 386–396, 1998. ISSN 10577122.
- MARTINS, D. C.; BARBI, I. *Eletrônica de potência: introdução ao estudo dos conversores CC-CA*. [S.l.: s.n.], 2008.
- OGATA, K. *Engenharia de Controle Moderno*. 5a. ed. [S.l.]: Pearson, 2011.
- PEREIRA, E. B. et al. *Atlas Brasileiro de Energia Solar*. [S.l.], 2017. 80 p.
- SCHIMPF, F.; NORUM, L. E. Grid connected Converters for Photovoltaic, State of the Art, Ideas for Improvement of Transformerless Inverters. *Proceedings of Nordic Workshop on Power and Industrial Electronics*, p. 6, 2008.
- UDDIN, K. et al. The effects of high frequency current ripple on electric vehicle battery performance. *Applied Energy*, The Authors, v. 178, p. 142–154, 2016. ISSN 03062619. <<http://dx.doi.org/10.1016/j.apenergy.2016.06.033>>.
- XUE, Y. et al. Topologies of single-phase inverters for small distributed power generators: An overview. *IEEE Transactions on Power Electronics*, 2004. ISSN 08858993.