



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO DE CIÊNCIAS, TECNOLOGIAS E SAÚDE - CTS
DEPARTAMENTO DE COMPUTAÇÃO - DEC

PLANO DE ENSINO

SEMESTRE 2018.1

CÓDIGO	NOME DA DISCIPLINA	Nº DE HORAS-AULA SEMANAIS		TOTAL DE HORAS-AULA SEMESTRAIS
		TEÓRICAS	PRÁTICAS	
DEC7546	Circuitos Digitais	-	4	72

HORÁRIO		MÓDULO
TURMAS TEÓRICAS	TURMAS PRÁTICAS	Presencial
06655 - 3.1620-2 5.1620-2		

Miriam Z. Parra Sejas
miriamsejasz@gmail.com

CÓDIGO	NOME DA DISCIPLINA
	Esta disciplina não possui pré-requisitos

DISCIPLINA É OFERECIDA
Engenharia de Computação

Esta disciplina explora conceitos dos circuitos digitais, proporcionando aos alunos as bases teóricas para o desenvolvimento de projetos em ambientes de laboratório. Os circuitos digitais compõe a base dos sistemas microprocessados, assim como dos dispositivos de aquisição de informação, arquivamento de dados digitais, etc.

Álgebra de Boole. Portas lógicas. Parâmetros físicos e limitações de portas lógicas e circuitos integrados. Circuitos combinacionais. Técnicas de minimização de hardware. Implementação de dispositivos elementares de memória (latches e flip-flops). Circuitos Sequenciais. Memória. Implementação de módulos básicos. Ambiente de simulação.

Objetivo Geral:

- Representar equações lógicas, efetuar simplificações por mapas de Karnaugh;
- Implementar funções lógicas utilizando portas lógicas;
- Projetar circuitos eletrônicos fazendo dos principais dispositivos;
- Compreender o funcionamento de registradores, memórias e fazer associações em série e em paralelo;
- Conhecer o funcionamento interno dos principais dispositivos.

UNIDADE 1: Álgebra de Boole [24 horas-aula]

- Representar funções lógicas por meio de equações
- Realizar simplificações aplicando teoremas fundamentais e mapas K (minimização)
- Implementar funções lógicas através de portas lógicas

UNIDADE 2: Circuitos Combinacionais Básicos [12 horas-aula]

- Estudar os dispositivos fundamentais: multiplexadores, demultiplexadores, decodificadores, comparadores e codificadores.

UNIDADE 3: somadores [08 horas-aula]

- Circuitos aritméticos somadores, subtratores
- Projeto de circuitos lógicos combinacionais
- Codificadores e decodificadores

UNIDADE 4: Circuitos Sequenciais [16 horas-aula]

- Latches, flipflops
- Máquinas de estado

UNIDADE 5: Registradores [4 horas-aula]

- Série, paralelo, associação
- CIs

UNIDADE 6: Contadores [4 horas-aula]

- Up, Down, reversível
- Síncrono, assíncrono, sequência não natural

UNIDADE 7: Memória [04 horas-aula]

- Tipos de memória e seu funcionamento interno.
- Associação de memória

IX. METODOLOGIA DE ENSINO / DESENVOLVIMENTO DO PROGRAMA

Aulas teóricas: desenvolvidas em sala com emprego de meios audiovisuais tais projetor de imagens. Todo o material didático estará disponível "a priori" para os alunos no Ambiente Virtuais de Aprendizagem (AVA) da disciplina ([HTTP://moodle.ufsc.br](http://moodle.ufsc.br)) e atualizados de maneira progressiva ao longo do semestre.

X. METODOLOGIA E INSTRUMENTOS DE AVALIAÇÃO

A verificação do rendimento escolar compreenderá frequência e aproveitamento nos estudos, os quais deverão ser atingidos conjuntamente. Será obrigatória a frequência às atividades correspondentes a cada disciplina, no mínimo a 75% das mesmas (Frequência Suficiente - FS), ficando nela reprovado o aluno que não comparecer a mais de 25% das atividades (Frequência Insuficiente - FI).

Será realizadas três provas escritas:

- Prova Escrita 1 (P1)
- Prova Escrita 2 (P2)
- Prova Escrita 3 (P3)

A composição da Média Final do semestre (MF) será efetuada da seguinte forma:

$$MF = (P1+P2+P3)/3$$

A nota mínima para aprovação na disciplina será **MF >= 6,0** (seis) e Frequência Suficiente (FS). (Art. 69 e 72 da Res. nº 17/CUn/1997).

O aluno com Frequência Suficiente (FS) e média das notas de avaliações do semestre MF entre 3,0 e 5,5 terá direito a uma nova avaliação no final do semestre (REC), exceto as atividades constantes no art.70, § 2º. A Nota Final (NF) será calculada por meio da média aritmética entre a média das notas das avaliações parciais (MF) e a nota obtida na nova avaliação (REC). (Art. 70 e 71 da Res. nº 17/CUn/1997).

$$NF = (MF+REC)/2$$

Ao aluno que não comparecer às avaliações ou não apresentar trabalhos no prazo estabelecido será atribuída nota 0 (zero). (Art. 70, § 4º da Res. nº 17/CUn/1997)

Observações:**Avaliação de recuperação**

Não há avaliação de recuperação nas disciplinas de **caráter prático** que envolve atividades de laboratório. (Res.17/CUn/97).

Nova avaliação

Pedidos de segunda avaliação somente para casos em que o aluno, por motivo de força maior e plenamente justificado, deixar de realizar avaliações previstas no plano de ensino, e deverá ser formalizado via requerimento de avaliação à Secretaria Acadêmica do Campus Araranguá dentro do prazo de 3 dias úteis apresentando comprovação. ([Ver formulário](#))

XI. CRONOGRAMA PRÁTICO

AULA (semana)	DATA	ASSUNTO
1	26/02 a 03/03	Apresentação do plano de ensino, Postulados, Lei da dualidade, Teoremas fundamentais, Funções Booleanas, Portas Lógicas.
2	05/03 a 10/03	Equivalência de portas. Equivalências à porta "NAND", "NOR", "NOT", "AND", "OR".
3	12/03 a 17/03	Semana Acadêmica da Engenharia de Computação Implementação de funções.
4	19/03 a 24/03	Formas padrões, Equivalente decimal, Notações simplificadas, Forma padrão x Tabela verdade.
5	26/03 a 31/03	Minimização de funções, Simplificação Algébrica, Método do mapa de Karnaugh.
6	02/09 a 07/04	Teoria dos conjuntos e os mapas, Representação de funções no mapa, Agrupamento de quadros, Mapas para 2, 3, 5 e 6 variáveis, Exemplos de circuitos lógicos.
7	09/04 a 14/04	Exercícios sobre a matéria PROVA 1
8	16/04 a 21/04	Circuitos multiplexadores, Aplicações de Multiplexadores: Geração de funções booleanas, Associação, Seletor de palavras, Demultiplexadores
9	23/04 a 28/04	Circuitos demultiplexadores. Exercícios sobre multiplexadores.
10	30/04 a 05/05	Decodificadores. Projeto de um Decodificador 2/4: Decodificador Decimal: Circuito Integrado 7442, 74XX42 Decodificador Hexadecimal Associação de Decodificadores Decodificadores para Sete Segmentos Comparadores Codificador: Circuito codificador com 3 saídas 74LS148
11	07/05 a 12/05	Circuitos Aritméticos e Códigos Especiais. Adição. Projeto do Somador para quatro "bits": Somador Incompleto, Somador Completo ("Full-Adder"). Somador Paralelo
12	14/05 a 19/05	Circuito Integrado – 74LS83. Subtração PROVA P2
13	21/05 a 26/05	Análise e Síntese de Circuitos Seqüenciais: "Latch" RS, "Latch" RS Síncrono, "Latch" D, "Flip-Flop" D "Flip-Flop" JK "Edge-Triggered", "Flip-Flop" JK "Master-Slave".
14	28/05 a 02/06	Duplo "flip-flop" D: 74LS74, 74HC/HCT74 Quádruplo "Latches" D: 74LS75, 74HC/HCT75 Duplo "flip-flop" JK "edge-triggered": 7476, 74LS76, 74C76, 74HC/HCT76 Duplo "Flip-Flop" JK "edge-triggered" com "Set" e "Reset": 74LS112, 74F112, 74LVC112 Duplo "Flip-Flop" JK "edge-triggered" com "Set" e "Reset": 74LS109, 74F109, 74LVC109 Seis "flip-flops" D: 74LS174, 74HC/HCT174 Contadores Análise e Síntese de Circuitos Seqüências Síncronos Modelos de Máquinas Seqüenciais de Estado
15	04/06 a 09/06	Análise de uma FSM de Mealy com "Flip-flop" D Análise de uma FSM de Moore com "Flip-flop" D Análise de uma FSM de Mealy com "Flip-flop" JK
16	11/06 a 16/06	Registradores Memórias RAM Memória RAM Estática SRAM Síncrona SRAM Síncrona, Sinais na Leitura/Escrita, Memórias ROM, ROM com Matriz de Diodos ROM programável pelo usuário – PROM, ROM Programável e

		Apagável pelo Usuário, "EPROM", EEPROM
17	18/06 a 23/06	Memórias RAM Memória RAM Estática SRAM Síncrona SRAM Síncrona, Sinais na Leitura/Escrita, Memórias ROM, ROM com Matriz de Diodos ROM programável pelo usuário – PROM, ROM Programável e Apagável pelo Usuário, "EPROM", EEPROM Prova P3
18	25/06 a 30/06	Prova REC Fechamento das notas

XII. Feriados previstos para o semestre 2018.1:

DATA	
30/03/2018	Sexta-feira Santa (Sexta)
31/03/2018	Dia não letivo (Sábado)
03/04/2018	Aniversário da Cidade de Araranguá (Terça)
21/04/2018	Tiradentes (Sábado)
30/04/2018	Dia não letivo (Segunda)
01/05/2018	Dia do Trabalhador (Terça)
04/05/2018	Dia da Padroeira da Cidade Araranguá (Sexta)
31/05/2018	<i>Corpus Christi</i> (Quinta)
01/06/2018	Dia não letivo (Sexta)
02/06/2018	Dia não letivo (Sábado)

XIII. BIBLIOGRAFIA BÁSICA

TOCCI, RONALD J.; WIDMER, NEAL S.; MOSS, GREGORY L. Sistemas Digitais: Princípios e Aplicações 11ª edição. São Paulo: Pearson. (20 exemplares da 11ª edição, 10 exemplares da 10ª edição)

BIGNELL, James; DONOVAN, Robert. Eletrônica digital. São Paulo: Cengage Learning, 2010. xviii, 648 p. ISBN 9788522107452 (10 exemplares)

MALVINO, A. P. e LEACH, D. P.. Eletrônica Digital – Princípios e Aplicações. Volumes 1 e 2, São Paulo: McGraw-Hill, 1987 (20 exemplares do volume 1 e do volume 2)

XIV. BIBLIOGRAFIA COMPLEMENTAR:

IDOETA, Ivan V.; CAPUANO, Francisco G. Elementos de eletrônica digital. 41. ed. rev. e atual. São Paulo: Livros Erica Ed., c2012. 544 p. ISBN 9788571940192

FERREIRA, José Manuel Martins. Introdução ao projecto com sistemas digitais e microcontroladores. Porto: FEUP, 1998. 371 p. ISBN 9727520324

WILSON, Peter. The circuit designer's companion. 3rd ed. Amsterdam: Elsevier, 2012. xv, 439 p. ISBN 9780080971384

PEDRONI, Volnei A. Eletrônica digital moderna e VHDL. Rio de Janeiro: Elsevier, c2010. 619 p. ISBN 9788535234657

D'AMORE, ROBERTO, VHDL – Descrição e Síntese de Circuitos Digitais, LTC, ISBN: 8521620543, ISBN-13: 9788521620549, 2ª edição, 2012

Os livros acima citados constam na Biblioteca Universitária e Setorial de Araranguá. Algumas bibliografias também podem ser encontradas no acervo da disciplina, via sistema Moodle.

XV. INFRAESTRUTURA E MATERIAS NECESSÁRIOS:

1. Espaço físico com mesas, cadeiras e tomadas em quantidades adequadas
2. Acesso à internet
3. Datashow que possa ser operado de forma segura, sem risco de acidentes
4. Quadro branco e canetas

Obs.: A indisponibilidade de infraestrutura/materiais listados pode causar prejuízos ao processo pedagógico, inviabilizando tanto as atividades dos docentes como as dos alunos, podendo, ainda, acarretar em cancelamento de aulas em último caso.



Prof. Miriam Zareth Parra Sejas
Professor da Disciplina

15 /02 / 2018

Aprovado pelo colegiado do curso
de graduação em

/ / 2018