

Memorial de Atividades Acadêmicas

Prof. José Luís Almada Güntzel

Outubro de 2018

Este memorial descreve e analisa as atividades mais relevantes da carreira do professor, compreendendo toda a sua trajetória acadêmica, desde 2001 até o presente (outubro de 2018). Este documento instrui a candidatura do professor para promoção à classe E (Titular) do Magistério Superior e sua estrutura reflete as atividades definidas no art. 5º da Portaria no 982/2013 do MEC. Histórico simplificado da carreira do professor:

- **Atuação como Colaborador Convidado e como Professor Substituto na UFRGS:** 2001.1 a 2001.2
- **Admissão como Professor Adjunto na UFPel:** 04/06/2002
- **Exercício como Professor Adjunto na UFPel:** 2002.1 a 2007.1
- **Redistribuição para a UFSC:** 04/06/2007
- **Exercício como Professor Adjunto/Associado na UFSC:** desde 2007.2
- **Orientador de mestrado no PPGCC-UFSC:** desde 2008
- **Orientador de doutorado no PPGCC-UFSC:** desde 2014

Biografia Resumida

José Luís Almada Güntzel nasceu em 31 de maio de 1965 em Porto Alegre, RS. Como tantas crianças contemporâneas, desenvolveu interesse por tecnologia em função das séries de ficção científica que assistia na televisão. No Natal de 1975 ganhou de presente de seus pais um kit de montagens de eletrônica, o qual despertou seu interesse neste assunto.

Em 1983 ingressou no curso de Engenharia Elétrica da Universidade Federal do Rio Grande do Sul (UFRGS), o qual havia sido fundido com o curso de Engenharia Eletrônica poucos anos antes. Era a época da reserva de mercado de informática no Brasil e diversas empresas montadoras de computadores e fabricantes de componentes estavam sendo criadas. Como a Computação parecia ser um campo profissional promissor, resolveu cursar todas as disciplinas optativas na área de Programação e de Eletrônica Digital, ao invés de tentar transferência para o recém-criado curso de Ciência da Computação da UFRGS. Em março de 1988 apareceu a grande chance que procurava para trabalhar com circuitos digitais e ainda poder usar computadores (que na época eram proibitivamente caros): ingressou no Grupo de Microeletrônica (GME) da UFRGS, então ligado ao Curso de Pós-Graduação em Ciência Computação (CPGCC), na qualidade de **auxiliar de pesquisa** com bolsa de Iniciação Científica (IC) do CNPq, orientado pelo Prof. Dr. Dante Augusto Couto Barone. Neste período, tomou gosto pela pesquisa, tendo realizado suas duas primeiras publicações em eventos nacionais. Obteve o título de **Engenheiro Eletricista** em 1990.

Ainda em 1990 ingressou no mestrado do CPGCC/UFRGS. Realizou pesquisa no tema de “Síntese Física de Circuitos Integrados VLSI” sob a orientação do Prof. Dr. Ricardo Augusto da Luz Reis. Obteve o título de **Mestre em Computação** em 1993, com a defesa da dissertação intitulada “Geração de Circuitos Utilizando Matrizes de Células Pré-Difundidas”.

Entre 1993 e 1994 foi bolsista de Desenvolvimento Tecnológico Industrial (DTI) no Instituto de Informática da UFRGS, colaborando para a criação de um pacote de programas para realizar a “Síntese Física de Circuitos Integrados VLSI”. Neste mesmo período, ministrou uma disciplina de graduação no Curso de Ciência da Computação da Universidade Luterana do Brasil (ULBRA), a fim de obter experiência didática.

Em março de 1995 ingressou no doutorado do Programa de Pós-Graduação em Computação (PPGC) da UFRGS, tendo como orientador o Prof. Dr. Ricardo Augusto da Luz Reis e como tema de pesquisa o “Mapeamento Tecnológico de Circuitos Digitais”. Entre novembro de 1995 e dezembro de 1996 realizou **estágio sanduíche** no Laboratoire d'Informatique, de Robotique et de Micro-électronique de Montpellier (LIRMM), da Université Montpellier 2 (Montpellier, França), sob orientação do Prof. Dr. Daniel Auvergne. Neste período, mudou seu tema de pesquisa para “Análise de Timing Funcional de Circuitos Digitais VLSI”. Obteve o título de **Doutor em Computação** no ano de 2000, com a defesa da tese “Functional Timing Analysis of VLSI Circuits Containing Complex Gates”.

No primeiro semestre de 2001 atuou como **colaborador convidado** junto ao PPGC/UFRGS e a partir do segundo semestre, como **professor substituto** no Departamento de Informática Aplicada do Instituto de Informática da UFRGS. Ministrou disciplinas de graduação em ambos semestres. No final de 2001 foi convidado para **auxiliar na criação de um curso de engenharia na área de eletrônica para a recém-criada Universidade Estadual do Rio Grande do Sul (UERGS)**. O convite foi prontamente aceito por representar uma grande oportunidade de colaborar para a expansão do número de vagas em cursos superiores públicos e gratuitos. Assim, participou da “Comissão de Planejamento do Curso de Engenharia em Sistemas Digitais” (hoje Engenharia de Computação) da UERGS, sem remuneração alguma.

Em 2002 foi **aprovado em concurso público** para professor do ensino superior na Universidade Federal de Pelotas (UFPe), tendo assumido o cargo de Professor Adjunto I em 04 de junho de 2002, com lotação no então Departamento de Matemática, Estatística e Computação (DMEC) do Instituto de Física e Matemática (IFM). Ministrou aulas de

graduação no curso de Ciência da Computação da UFPel, tendo sido o sexto professor permanente daquele curso e o primeiro com doutorado na área de Computação. Neste período, foi coordenador *pro tempore* do curso de Ciência da Computação, durante 2003 trabalhou na reforma curricular de tal curso e colaborou para a criação do Departamento de Informática. Fundou o Grupo de Arquiteturas e Circuitos Integrados (GACI), deu prosseguimento à pesquisa em “Análise de Timing Funcional de Circuitos Digitais VLSI” e em seguida, iniciou a investigar dois outros temas: “Projeto de Arquiteturas de Hardware Tolerantes a Falhas” e “Algoritmos e Arquiteturas de Hardware para a Compressão de Vídeo Digital”, ambos em associação com Prof. Luciano Agostini, na época, recém ingressado. Como a UFPel ainda não possuía programa de Pós-Graduação em Computação ou em área próxima, coorientou três alunos de mestrado junto ao PPGC/UFRGS. Coordenou um projeto FAPERGS (Auxílio Recém-Doutor), um projeto do Edital Universal CNPq 2002 e um projeto do Edital CT-INFO/MCT/CNPq 2004. Também participou da organização de eventos científicos regionais e nacionais, inclusive atuando como avaliador de trabalhos.

Em busca de melhores condições de trabalho, sobretudo para realizar pesquisa, em 2006 realizou **dois concursos públicos** para professor do ensino superior na Universidade Federal de Santa Catarina (UFSC), **tendo sido aprovado em ambos**: um para o Departamento de Engenharia Elétrica – EEL (área de conhecimento “Microeletrônica”) e outro para o Departamento de Informática e Estatística – INE (área de conhecimento “Arquitetura de Computadores”).

Em 04 de junho de 2007 foi **redistribuído para o INE/UFSC**. De imediato, ingressou no então Laboratório de Automação do Projeto de Sistemas – LAPS (atualmente, Embedded Computing Lab – ECL) e no Grupo de pesquisa CNPq “Automação do Projeto de Sistemas Computacionais Embarcados”, ambos coordenados pelo Prof. Luiz Claudio Villar dos Santos. Tem atuado em ensino de graduação e de pós-graduação na área de “Circuitos e Sistemas Digitais”, “Projeto de Circuitos Digitais em Tecnologia CMOS”, “Sistemas Embarcados”, “Arquitetura e Organização de Computadores” e “Electronic Design Automation (EDA)”. Tem coordenado e participado de diversos projetos de pesquisa fomentados por agências de públicas (Edital Universal CNPq 2014, CT-INFO 2007, PDI CNPq 2010, INCT-Namitec etc). Atua como orientador de mestrado no PPGCC/UFSC desde 2008 e como orientador de doutorado desde 2014. Seus principais temas de pesquisa têm sido “Técnicas de Otimização do Subsistema de Memória de Sistemas Integrados em Chip” (colaboração com o Prof. Luiz Claudio), “Projeto de Arquiteturas de Hardware Tolerantes a Falhas”, “Algoritmos e Arquiteturas de Hardware para a Compressão de Vídeo Digital”, (cooperação com Prof. Dr. Luciano Agostini, da UFPel) e “EDA” (especificamente, “Síntese Física de Circuitos VLSI” e “Análise de Timing”). Concluiu com sucesso uma supervisão de pós-doutorado, uma coorientação de doutorado, 8 orientações de mestrado e inúmeras orientações de Trabalhos de Conclusão de Curso de Graduação (TCC) e de IC/ITI. Atualmente, orienta 3 trabalhos de doutorado, 4 de mestrado e 3 de IC/ITI. Neste período de UFSC, publicou 14 artigos em periódicos indexados, 4 capítulos de livros, 107 trabalhos completos em anais de conferências e inúmeros resumos. A excelência das atividades de pesquisa e de orientação é comprovada pelos **14 prêmios** nacionais e internacionais recebidos, pelo contínuo **aumento do número de citações no Google Scholar** (total de 329, sendo 23 em 2015, 33 em 2016, 44 em 2017, 22 em 2018 até o momento) e pela **bolsa de produtividade em pesquisa (PQ) do CNPq**, nível 2, (2007-2009 e 2013 até o presente). Tem realizado atividades administrativas que resultaram em **importantes contribuições** para a UFSC e para a sociedade. Dentre tais atividades citam-se a **participação na criação do Curso de Engenharia Eletrônica da UFSC** (“Comissão de Estudos Sobre a Viabilidade de Implementação de Curso de Graduação em Engenharia Eletrônica da UFSC”, em 2008), a participação na **concepção do projeto de doutorado do PPGCC/UFSC** (“Comissão para Preparação do Projeto de Doutorado do Programa de Pós-Graduação em Ciência da Computação da UFSC”, em 2010), a **subcoordenação e a coordenação do PPGCC/UFSC** (2015-2017 e 2017 até o presente), e participações contínuas no Colegiado Delegado do PPGCC (desde 2008) e no Colegiado do curso de Engenharia Eletrônica (2009 a 2018). Também tem uma atuação importante na comunidade nacional e internacional. No âmbito

nacional, foi **Conselheiro** da Sociedade Brasileira de Microeletrônica (SBMicro) entre 2003 e 2006 e **Diretor Administrativo** da mesma sociedade entre 2006 e 2008. Tem colaborado intensamente com a organização do Symposium on Integrated Circuits and Systems (SBCCI), evento anual apoiado pela Sociedade Brasileira de Computação (SBC), SBMicro, IEEE Circuits and Systems Society (CASS) e Association for Computer Machinery (ACM), e que reúne anualmente no Brasil pesquisadores, profissionais e estudantes da área de Projeto de Circuitos e Sistemas Integrados em Chip. Depois de ser **Track Chair** do SBCCI entre 2015 e 2017, desde agosto de 2017 é o **coordenador do Comitê Executivo** (Steering Committee). Além disso, foi **Program Co-Chair** da edição de 2018 (SBCCI2018). No âmbito internacional, desde 2017 atua como **Chair** of the IEEE Brazil Section CEDA (Council on Electronic Design Automation) Chapter. Atualmente, é candidato à promoção à classe E (Titular) do Magistério Superior da UFSC.

Convenções e Nota Sobre os Comprovantes

As seções deste Memorial de Atividades Acadêmicas (MAA) descrevem e analisam as atividades previstas nos itens I a XIII do art. 5º da Portaria no 982/2013 do MEC.

As versões digitalizadas dos comprovantes das atividades relatadas neste MAA encontram-se no DVD companheiro, em formato PDF, organizadas em uma estrutura hierárquica de pastas, a qual reflete a própria estrutura de seções e subseções do documento.

O arquivo PDF de cada comprovante possui um nome que o remete intuitivamente à atividade a ser comprovada. Quando este não for o caso, os nomes de referência dos arquivos PDF serão explicitados na própria seção ou subseção. Publicações que possuem número DOI (Digital Object Identifier) podem ser localizadas diretamente utilizando-se tal número em um navegador Web. Este será o caso da maioria dos trabalhos publicados a partir de 2005, uma vez que elas se encontram nos repositórios da IEEE (IEEEExplore) e da ACM (ACM Digital Library). Os comprovantes das publicações também podem ser encontrados na pasta "3-Atividades-de-Producao-Intelectual" do DVD anexo ao memorial, associadas ao acrônimo da referência. Por exemplo, os comprovantes da publicação com acrônimo [SEI 16c] estão na pasta cujo nome é "SEI16c".

Sumário

1. Atividades de Ensino	9
1.1 Graduação	9
1.2 Pós-Graduação	12
2. Atividades de Orientação	15
2.1 Graduação	15
2.2 Mestrado	17
2.3 Doutorado	19
2.4 Pós-Doutorado	20
2.5 Impactos das Orientações e Comentários	20
3. Atividades de Produção Intelectual	21
3.1 Artigos Publicados em Periódicos	22
3.2 Capítulos de Livros	23
3.3 Trabalhos Completos Publicados em Anais de Eventos	23
4. Atividades de Extensão	34
4.1 Organização de Eventos Científicos e de Formação	34
4.1.1 Eventos Científicos Nacionais e Internacionais	34
4.1.2 Escolas e Eventos Científicos Regionais	35
4.2 Participação em Eventos Científicos	36
4.3 Divulgação do Conhecimento	37
5. Atividades de Gerência de Pesquisa	41
5.1 Coordenação de Projetos de Pesquisa	41
5.2 Liderança de Grupos de Pesquisa	41
5.3 Colaboração com outros Grupos de Pesquisa	42
6. Atividades Administrativas	44
6.1 Coordenação de Curso de Pós-Graduação	44
6.2 Coordenação de Curso de Graduação	44
6.3 Membro de Comissões de Criação de Cursos	44
6.4 Membro de Colegiado de Curso de Pós-Graduação	45
6.5 Membro de Colegiados de Cursos de Graduação	45
6.6 Membro de Comissões Diversas	45
6.7 Supervisor de Laboratório	46
6.8 Histórico e Principais Contribuições	46
7. Participação em Bancas	48
7.1 Participação em Bancas de Concurso para o Magistério Superior	48
7.2 Participação em Bancas de Doutorado	48
7.3 Participação em Bancas de Qualificação de Doutorado	51
7.4 Participação em Bancas de Mestrado	52
8. Premiações e Distinções Acadêmicas	58
8.1 Prêmios e Destaques de Natureza Técnico-Científica	58
8.2 Distinções Acadêmicas	60
9. Atividades de Revisão e Arbitragem de Produção Científica	61
9.1 Avaliação de Artigos Submetidos a Periódicos	61
9.2 Avaliação de Trabalhos Submetidos a Eventos Científicos	61
10. Consultorias para Órgão de Fomento à Pesquisa	62
11. Atividades de Cunho Social	63
11.1 Atividades Voluntárias em Sociedades Científicas	63
12. Conclusões e Perspectivas	64

1. Atividades de Ensino

O professor teve suas primeiras experiências com ensino de graduação entre 1993 e 1995, quando lecionou uma disciplina de Organização de Computadores no Curso de Bacharelado em Ciência da Computação da Universidade Luterana do Brasil (ULBRA). A partir de 2001, com sua atuação como colaborador convidado e como professor substituto na UFRGS, foi ampliando gradativamente seu espectro de atuação em ensino, ganhando experiência que posteriormente seria de grande valia para as atividades de criação e reforma de currículos nas áreas de Engenharia e Computação.

As duas subseções que seguem detalham as disciplinas de Graduação e de Pós-Graduação ministradas entre 2001.1 e 2018.1.

1.1 Graduação

1.1.1 UFRGS (2001.1 e 2001.2)

A Tabela 1.1 lista as disciplinas ministradas na Universidade Federal do Rio Grande do Sul (UFRGS) no ano de 2001. No início daquele ano, o professor teve aprovado um pedido de colaborador convidado junto ao PPGC/UFRGS. No meio do semestre 2001.1 o professor assumiu a disciplina INF01185 - Conceção de Circuitos Integrados I, em substituição ao Prof. Sergio Bampi, que havia assumido a diretoria administrativa da FAPERGS. Bem além de simplesmente conduzir a disciplina até o término do semestre, o professor preocupou-se com a didática, tendo reordenado os temas que faltavam ser ministrados, a fim de facilitar a compreensão dos conteúdos. No semestre seguinte, já como professor substituto do Departamento de Informática Aplicada da UFRGS, ministrou uma disciplina para o Curso de Engenharia de Computação (INF01040 - Organização de Computadores B) e uma disciplina básica de programação para outros cursos de Engenharia.

Tabela 1.1 - Perfil das disciplinas de graduação ministradas na UFRGS (2001.1 e 2001.2).

Código	Código e nome da disciplina	Carga horária semanal	Semestre
INF01185	Conceção de Circuitos Integrados I	2	2001.1
INF01113	Organização de Computadores B	4	2001.2
INF01040	Introdução à Programação	4	2001.2

1.1.2 UFPel (2002.1 a 2006.1)

Ao iniciar as atividades de ensino na Universidade Federal de Pelotas (UFPel), o professor enfrentou uma situação crítica: o curso de Ciência da Computação contava apenas com 5 professores permanentes da área de computação (nenhum deles com doutorado), muitos professores substitutos e três professores da área da Matemática que auxiliavam a cobrir disciplinas de Cálculo Numérico e Inteligência Artificial. Tal situação foi um pouco amenizada após diversos esforços para atrair bons candidatos para os concursos realizados ao longo dos anos de 2002 e 2003.

Diante do contexto difícil, o professor colaborou no limite de suas forças, ministrando 10 disciplinas distintas entre 2002.1 e 2006.2. Tais disciplinas cobriram Programação, Arquitetura e Organização de Computadores, Circuitos e Sistemas Digitais e Informática Industrial, conforme detalhado na Tabela 1.2. Além disso, na maioria dos semestres daquele período, a carga horária semanal do professor ficou acima de 10 horas-aula, conforme mostra a Figura 1.1.

Tabela 1.2 - Perfil das disciplinas de graduação ministradas na UFPel (2002.1 a 2006.2).

Código	Disciplina	Semestres
100199, 750001	Algoritmos e Programação	2002.1, 2003.1, 2004.1 (total=3)
100108	Programação I	2002.2, 2003.1, 2003.2 (total=3)
100146	Informática Industrial	2002.1 e 2002.2
100220	Arquiteturas Avançadas	2003.2
750022	Introdução à Ciência da Computação	2005.1 e 2006.1
750003	Arquitetura e Organização de Computadores I	2005.1
750004	Arquitetura e Organização de Computadores II	2004.2, 2005.2, 2006.2 (total=3)
100219, 750053	Técnicas Digitais	2002.1, 2003.2, 2004.1, 2004.2, 2005.2, 2006.2 (total = 6)
750034	Sistemas Digitais	2004.2, 2005.1, 2006.1 (total=3)
100154, 750013	(Tópicos Especiais em Computação III:) Concepção de Circuitos Integrados	2002.2 e 2005.2
750055	Projeto de Conclusão de Curso I	2005.1 e 2006.1

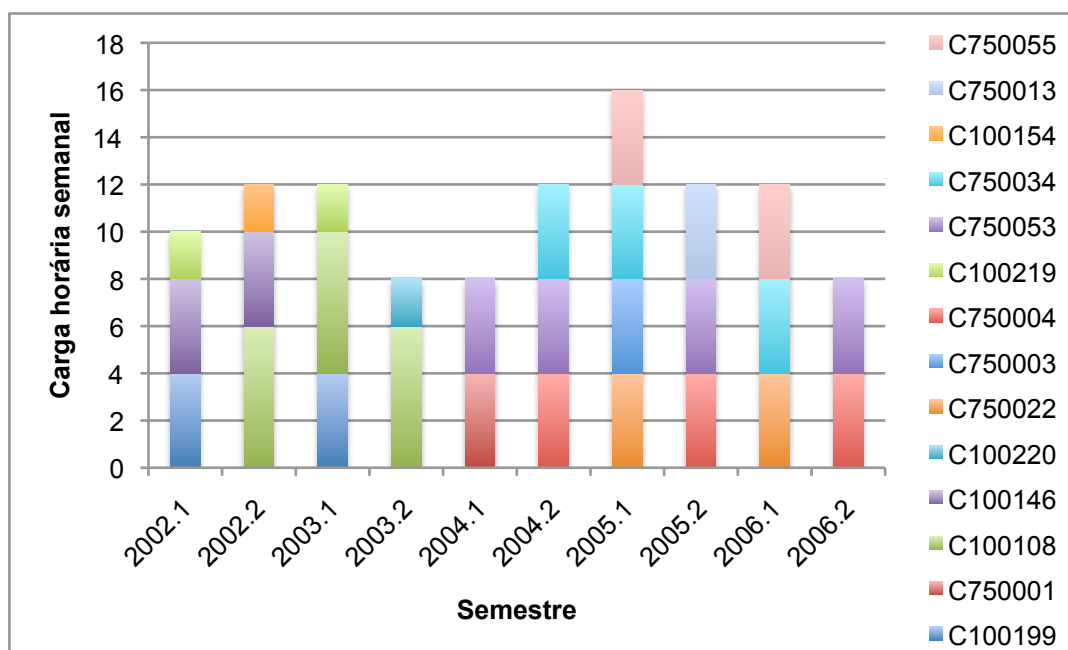


Figura 1.1 - Evolução da carga horária de graduação ministrada na UFPel (2002.1 a 2006.2).

As principais contribuições do professor neste período, foram:

1. Profunda atualização dos conteúdos programáticos das disciplinas das linhas de hardware e de programação e estrutura de dados e adoção de bibliografias atualizadas e consagradas nas grandes universidades do mundo. Esta contribuição foi dada no contexto da reforma curricular do curso de Ciência da Computação, da qual o professor participou intensamente;
2. Preparação de grande quantidade de material didático para as disciplinas do novo currículo, o qual foi disponibilizado na web;
3. Adoção do uso de FPGAs, de linguagens de descrição de hardware (no caso, VHDL) e de ferramentas de síntese e de simulação de distribuição gratuitas para o ensino de projeto de circuitos e sistemas digitais;

4. Integração entre o ensino de graduação e pesquisa. Os trabalhos de pesquisa que eram desenvolvidos no recém-criado Grupo de Arquiteturas e Circuitos Integrados (GACI) forneciam problemas práticos que eram apresentados como exemplos nas disciplinas. Além disso, o próprio GACI absorveu um significativo número de alunos de graduação com bolsas de IC/ITI do CNPq, representando assim um fator de inclusão social (na época, o valor de R\$ 360,00 de mensalidade ajudava efetivamente no sustento do estudante de fora de Pelotas) e de prevenção à evasão escolar.
5. Incentivo as estudantes de graduação à participação em Escolas Regionais (e.g., Escola de Microeletrônica da SBC - EMicro) e em eventos científicos regionais e nacionais.

1.1.3 UFSC (2007.2 a 2018.1)

A Tabela 1.3 enumera as disciplinas de graduação ministradas na UFSC entre 2007.2 e 2018.1, ao passo que a Figura 1.2 detalha a distribuição da carga horária ao longo do período. Em tal distribuição é considerada apenas a carga horária efetivamente ministrada pelo professor. Em comparação com a Tabela 1.2, observa-se uma carga horária semanal mais baixa e uma menor diversidade de disciplinas, o que contribuiu para que o professor pudesse dedicar mais tempo para realizar atividades de pesquisa e de orientação.

Tabela 1.3 - Perfil das disciplinas de graduação ministradas na UFSC (2007.2 a 2018.1).

Código	Disciplina	Semestres
INE5406	Sistemas Digitais	2007.1 a 2018.1 (total=22)
INE5348	Lógica Programável	2007.1
INE5442	Circuitos e Sistemas Integrados	2008.2, 2010.2, 2012.1, 2012.2, 2013.1, 2013.2, 2014.1, 2014.2, 2015.1, 2016.1, 2017.1, 2018.1 (total=12)
INE5439	Sistemas Embarcados	2009.1 e 2016.2 (total:2)

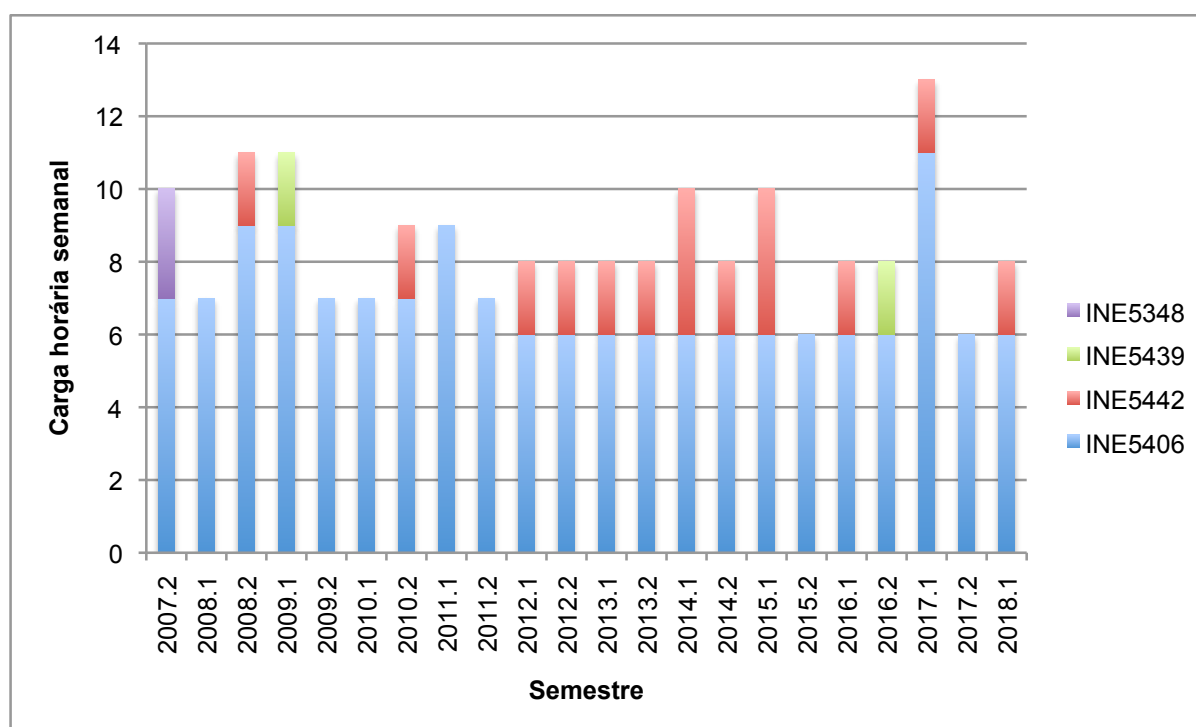


Figura 1.2 - Evolução da carga horária de graduação ministrada na UFSC (2007.2 a 2018.1).

As disciplinas de graduação ministradas estão associadas ao Departamento de Informática e Estatística (INE/UFSC) e, com exceção de INE5348 - Lógica Programável, pertencem ao currículo de dois cursos: Ciências da Computação e Engenharia Eletrônica.

Quando ingressou na UFSC em julho de 2007, um novo currículo para o curso de Ciência da Computação, oriundo da revisão profunda realizada em 2005-2006, estava em implantação. Assim, o professor teve a oportunidade de ministrar pela primeira vez a disciplina INE5406 - Sistemas Digitais, com um programa alinhado com o estado da arte, graças ao trabalho criterioso do colega Prof. Luiz Claudio Villar dos Santos. Neste contexto, o professor **foi o primeiro na UFSC a ensinar, em uma disciplina obrigatória de graduação, projeto digital no nível de transferência entre registradores (RT - Register Transfer) e a adotar dispositivos programáveis FPGA, linguagem de descrição de hardware (no caso, VHDL) e ferramentas computacionais com licença universitária para tal propósito.** Nem mesmo o curso de Engenharia Elétrica tinha uma disciplina com programa tão atual ou mesmo fazia uso de FPGAs em disciplina obrigatória.

O professor também ministrou pela primeira vez, de forma compartilhada com o Prof. Luiz Claudio Villar dos Santos, as disciplinas INE5442 - Circuitos e Sistemas Integrados e INE5439 - Sistemas Embarcados, ambas trazendo programas de ensino extremamente atuais para a época. Por se tratarem de disciplina optativas de final de curso de graduação, nestas duas disciplinas foi fácil de realizar a ligação prática entre os conteúdos de aula e os trabalhos em desenvolvimento pelos professores no ECL (Embedded Computing Lab.), laboratório de pesquisa do qual ambos fazem parte.

Conforme descrito na seção 6, em 2008 o professor participou da criação do Curso de Engenharia Eletrônica da UFSC. Em função da atualidade dos programas das disciplinas INE5406, EEL5105 (sua pré-requisito), INE5411 (disciplina posterior a INE5406), INE5442 e INE5439, o professor propôs o aproveitamento de tais disciplinas para a criação de uma linha de Sistemas Digitais e Embarcados na grade curricular do curso de Engenharia Eletrônica que estava sendo planejado. Tal proposta foi aprovada e desde então, tais disciplinas são compartilhadas entre dois cursos, Ciências da Computação e Engenharia Eletrônica, resultando em **uso racional de recursos públicos, e um conjunto de conteúdos atuais e integrados.**

Ao longo dos semestres, o professor passou a concentrar sua atuação nas disciplinas INE5406 e INE5442 por estarem estas mais próximas de seus assuntos de pesquisa. Mais recentemente, a disciplina INE5442 tem sido compartilhada com algum colega do Departamento de Engenharia Elétrica e Eletrônica (EEL), de modo a permitir uma execução mais rica de experiências, e fazer **uso da ferramenta industrial de EDA** (Electronic Design Automation) da empresa Cadence, cujas licenças universitárias se encontram num servidor situado naquele departamento.

Vale ressaltar que, pelo seu envolvimento na criação do curso de Engenharia Eletrônica e pela sua dedicação e esmero nas disciplinas ministradas, o professor foi escolhido como **paraninfo da primeira turma de formandos daquele curso.**

1.2 Pós-Graduação

A Tabela 1.4 enumera as disciplinas de pós-graduação ministradas na UFSC entre 2007.2 e 2018.1, ao passo que a Figura 1.3 detalha a distribuição da carga horária de pós-graduação ao longo do período. A figura considera apenas a carga horária efetivamente ministrada pelo professor.

Ao ingressar na UFSC em 2007, o professor já assumiu a disciplina INE6414000 - Arquitetura de Computadores, a qual era **obrigatória para todos os alunos do curso.** O professor ministrou tal disciplina nos trimestres 2007.2, 2008.2, 2009.2, 2010.2, 2011.2, 2012.2. A reforma de legislação e de currículo implantada em 2013 alterou o regime do curso de trimestral para semestral e reduziu o número de disciplinas obrigatórias de 5 para 3, com o que a disciplina INE6414000 foi extinta.

Tabela 1.4 - Perfil das disciplinas de pós-graduação ministradas na UFSC (2007.2 a 2018.1).

Código	Disciplina	Semestre ou trimestre
INE6414000	Arquitetura de Computadores	2007.2, 2008.2, 2009.2, 2010.2, 2011.2, 2012.2 (total=6)
INE6804000	Princípios de Projeto de Sistemas Computacionais Embutidos	2008.1
INE410013	Circuitos e Sistemas Integrados	2008.3
INE410014	Microeletrônica I	2010.1, 2012.2 (total=2)
INE410015	Microeletrônica II	2010.2, 2012.3 (total=2)
INE410020	Sistemas Embarcados I	2010.2
INE410031	Sistemas Embarcados II	2010.3
INE410115	Circuitos Integrados Digitais	2013.2, 2014.1, 2015.1, 2016.1, 2017.1 (total=5)
INE410126	Tópicos Especiais em Computação: Automação do Projeto Físico de Circuitos Integrados	2015.2

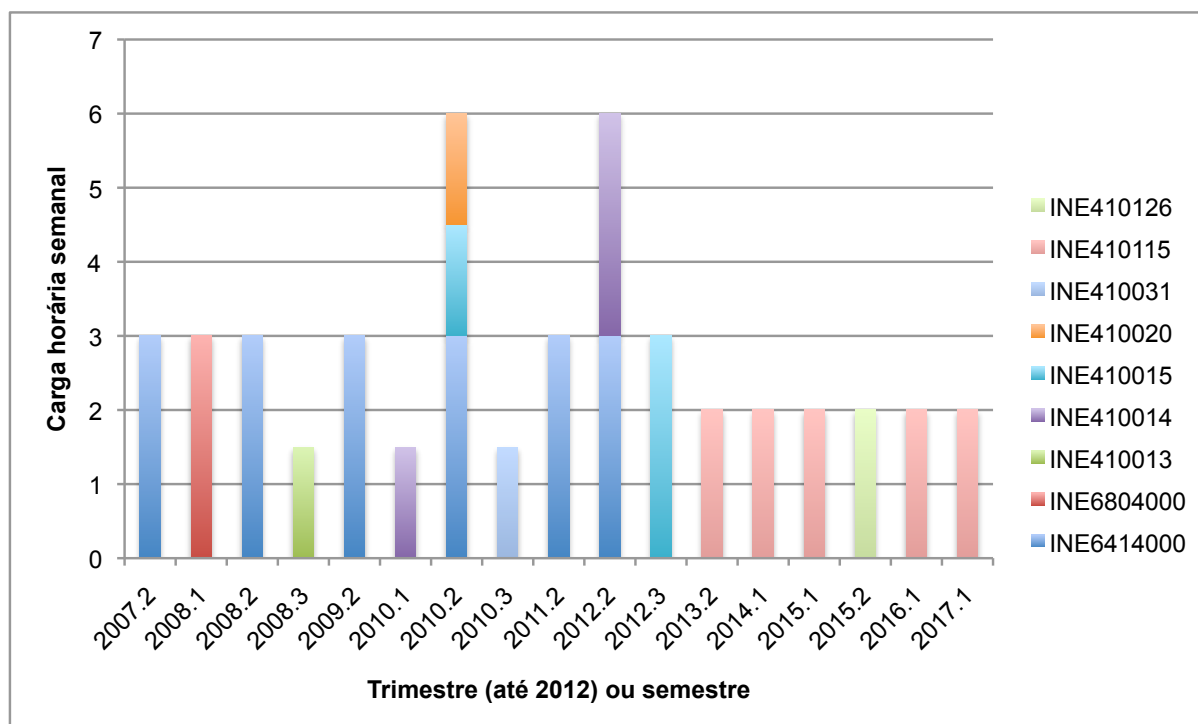


Figura 1.3 - Evolução da carga horária de pós-graduação ministrada na UFSC (2007.2 a 2018.1).

A partir de 2008, o professor criou, em colaboração com o seu colega Luiz Claudio Villar dos Santos, **a primeira disciplina de Microeletrônica do PPGCC**, INE410013 - Circuitos e Sistemas Integrados, a qual posteriormente originou as disciplinas congêneres INE410014 e INE410015. Com a alteração do regime do curso para semestral, estas duas disciplinas foram fundidas, dando origem à disciplina INE410115 - Circuitos Integrados Digitais.

No trimestre 2008.1 o professor participou, juntamente com o colega Luiz Claudio Villar dos Santos, de **uma das primeiras execuções da disciplina INE6804000 - Princípios de Projeto de Sistemas Computacionais Embutidos**.

A exemplo do que ocorre com as disciplinas optativas de graduação, mas de forma mais natural, as disciplinas de pós-graduação permitem uma integração entre assuntos da pesquisa em curso por parte dos professores com os conteúdos ministrados. Isso tem sido o

caso das disciplinas de pós-graduação ministradas pelo professor. Mas para ir ainda além, em 2015.2 **o professor ofertou pela primeira vez no PPGCC uma disciplina de tópicos especiais em "Automação do Projeto Físico de Circuitos Integrados"**, um de seus temas principais de pesquisa. Recentemente, o professor **criou uma disciplina permanente com conteúdo similar, porém mais amplo, denominada INE410113 - Electronic Design Automation (EDA)**, a qual está ministrando no presente semestre.

2. Atividades de Orientação

2.1 Graduação

Entre o seu ingresso na UFPel, em 2002, e o presente momento, o professor orientou 15 Trabalhos de Conclusão de Curso (TCC) de graduação, conforme detalhado na Tabela 2.1.

Tabela 2.1 - Orientações de TCC concluídas.

	Bacharel ou Engenheiro	Título do Trabalho	Curso/Instituição	Ano da Conclusão
1	Daniel Lima Ferrão	Desenvolvimento de uma Ferramenta de Análise de Timing e Circuitos Combinacionais Baseada em Sensibilização Individual de Caminhos	Ciência da Computação/ UFPel	2003
2	Wagner Altermann	Geração Automática de Leiaute de Somadores em Tecnologia CMOS	Ciência da Computação/ UFPel	2004
3	Adriel Mota Ziesemer Junior	Geração Automática de Multiplicadores para Números Inteiros Binários	Ciência da Computação/ UFPel	2004
4	Carolina Gomes Neves	Análise Automática da Propagação de Single Event Transients em Circuitos Combinacionais CMOS	Ciência da Computação/ UFPel	2006
5	André Marcelo Coelho da Silva	Desenvolvimento de um Compensador de Movimento para o Padrão H264 de Compressão de Vídeo	Ciência da Computação/ UFPel	2006
6	Gustavo Pereira Mateus	Caracterização Automática de Atrasos de Portas Lógicas em Circuitos Combinacionais CMOS	Ciência da Computação/ UFPel	2006
7	Gustavo Henrique Nihei	Modelagem de Memórias SRAM em Nível RT Visando à Análise de Consumo Energético em Sistemas Embarcados	Ciências da Computação/ UFSC	2008
8	Bruno George de Moraes	Uma Métrica para Taxa de Distorção Voltada para Codificação de Vídeo Perceptiva	Ciências da Computação/ UFSC	2010
9	Jucemar Luis Monteiro	Hierarchical Add-One Carry-Select Adder: Um Somador Select-Adder com Cadeia de Carry Logarítmica	Ciências da Computação/ UFSC	2011
10	Carlos Eduardo de Campos	Projeto de um Controlador de Acesso Direto a Memória de Multi Canais.	Ciências da Computação/ UFSC	2011
11	Ismael Seidel	Investigação de Padrões de Subamostragem em Métrica de Similaridade de Imagem	Ciências da Computação/ UFSC	2011
12	Pedro Veit Michel	Análise da Tecnologia FinFET no Contexto do Fluxo de Projeto Standard-Cell	Eng. Eletrônica/UFSC	2014
13	Tiago Augusto Fontana	Geração de Árvore de Relógio para Avaliação de Posicionamento de Circuitos Integrados	Ciências da Computação/ UFSC	2016
14	Marcio Monteiro	Arquitetura Energeticamente Eficiente para Cálculo da SATD Através do Reúso de Dados	Ciências da Computação/ UFSC	2017
15	Vanio Rodrigues Filho	Arquitetura de Hardware para Interpolação na Estimativa de Movimento Fracionária para o Padrão de Compressão de Vídeo HEVC	Eng. Eletrônica/UFSC	2017

Dos 15 orientados de TCC, apenas 5 não prosseguiram seus estudos em nível de Pós-Graduação. Em particular, na tabela 2.1 os nomes que aparecem em negrito correspondem aos bacharéis ou engenheiros que realizaram (ou estão realizando) mestrado sob a orientação ou coorientação do professor.

Desde sua atuação como colaborador no Programa de Pós-Graduação em Computação (PPGC) da UFRGS, em 2001, o professor orientou (oficialmente) 30 trabalhos de IC/ITI, os quais estão detalhados na Tabela 2.2. Nesta tabela, os ex-bolsistas cujos nomes aparecem em negrito realizaram (ou estão realizando) mestrado sob a orientação ou coorientação do professor.

Tabela 2.2 - Orientações de IC/ITI concluídas.

	Aluno	Fomento	Período
1	Gustavo Reis Wilke	CNPq/IC	jul/2001-mai/2002
2	Márcio Bystronski	CNPq/IC	jul/2001-mai/2002
3	Daniel Lima Ferrão	FAPERGS/BIC	jul/2002-fev/2003
4	Carolina Gomes Neves	FAPERGS/BIC e CNPq/ITI	mar/2003-abr/2006
5	Michele dos Santos da Silva	CNPq/ITI	abr/2003-jun/2004
6	Matheus Porciuncula Braga	FAPERGS/BIC e CNPq/ITI	jul/2004-jun/2006
7	Eduardo Macedo Mesquita	CNPq/ITI	jan/2005-jun/2006
8	Fabiane Konrad Rediess	CNPq/PIBIC e CNPq/ITI	mar/2005-jun/2006
9	Guilherme Ribeiro Corrêa	CNPq/ITI	mai/2006-jun/2006
10	Thiago Raitz Novais	CNPq/ITI	ago/2008-dez/2008
11	Robson Ribas	CNPq/ITI	jan/2009-jul/2010
12	Ismael Seidel	CNPq/PIBIC	ago/2009-jul/2010
13	Jucemar Luis Monteiro	CNPq/ITI	nov/2008-fev/2010
14	Douglas Fernando Rieger	CNPq/ITI do INCT-Namitec	set/2009-mar/2011
15	Carlos Eduardo de Campos	CNPq/ITI do INCT-Namitec	mai/2008-jun/2009 e ago/2009-mai/2011
16	Felipe de Azevedo Piovezan	CAPES/Jovens Talentos	ago/2012-jul/2013
17	Paulo Roberto Ferraz Mourão Maya Barbosa	CNPq/PIBIC	dez/2012-jul/2013
18	Eduardo Pickler Fronza	CNPq/ITI do INCT-Namitec	mar/2013-mai/2014
19	Pedro Veit Michel	CNPq/ITI do INCT-Namitec	jan/2012-dez/2012
20	Chrystian de Sousa Guth	CNPq/ITI	mar/2011-mar/2013 e jul/2013-jan/2014
21	Ramon Donadel Balthazar	CNPq/ITI	jan/2013-dez/2013
22	André Beims Bräscher	CNPq/PIBIC	ago/2014-abr/2015
23	Décio Moritz Júnior	CNPq/PIBIC	ago/2013-jul/2014
24	Renan Oliveira Netto	CNPq/PIBIC e CNPq/ITI	ago/2012-dez/2012 e ago/2014-abr/2015
25	Marcio Monteiro	CNPq/PIBIT	ago/2013-jul/2016
26	Luiz Henrique de Lorenzi Cancellier	CNPq/PIBIC	ago/2015-jul/2016
27	Tiago Augusto Fontana	CNPq/PIBIC	ago/2015-jul/2016
28	Bernardo Ferrari Mendonça	CNPq/PIBIC	fev/2017-jul/2017
29	Sheiny Fabre Almeida	CNPq/ Ed. Universal	mai/2015-abr/2017
30	Thiago Carminatti Barbato	CNPq/ Ed. Universal	fev/2017-jul/2018

O professor também supervisionou 5 monitores de disciplina de graduação, conforme detalhado na Tabela 2.3.

Tabela 2.3 - Supervisões de monitoria concluídas.

	Aluno	Disciplina	Instituição	Período
1	Renan Oliveira Netto	INE5406 - Sistemas Digitais	UFSC	mar/2014-jul/2014
2	Giuseppe Battistella	INE5406 - Sistemas Digitais	UFSC	ago/2014-dez/2015
3	Fernando Henrique Lonzetti	INE5406 - Sistemas Digitais	UFSC	mar/2016-jul/2016
4	Guilherme Goes Mendonça	INE5406 - Sistemas Digitais	UFSC	ago/2016-dez/2016
5	Pedro Henrique Kappler Fornari	INE5406 - Sistemas Digitais	UFSC	mar/2017-dez/2017

2.2 Mestrado

Em 2002, logo após ingressar na UFPel, o professor aceitou convite do Prof. Ricardo Reis para coorientar os trabalhos de mestrado de Cristiano Lazzari e de Cristiano Lopes dos Santos no PPGCC/UFRGS. Estes trabalhos estavam relacionados aos temas de investigação iniciados durante seu doutorado e por isso, constituíram importante oportunidade para manter cooperação com o Grupo de Microeletrônica (GME) da UFRGS, seu grupo de origem. Na sequência, e dada a ausência de Programa de Pós-Graduação na área de Computação na UFPel, o professor encaminhou seu primeiro orientado de IC formado pela UFPel para realizar mestrado com o Prof. Ricardo Reis no PPGC/UFRGS, ficando como coorientador. Após o seu ingresso na UFSC, o professor ainda coorientou o mestrado da aluna Helen de Souza Franck, a qual foi sua orientada de TCC na UFPel, e o mestrado de Jucemar Luis Monteiro, o qual foi um de seus primeiros orientados de IC e de TCC na UFSC. Estas duas coorientações ocorreram junto ao Programa de Pós-Graduação em Microeletrônica (PGMicro) da UFRGS. Todas as coorientações aqui descritas foram concluídas com sucesso. Os títulos dos trabalhos e os anos de conclusão estão na Tabela 2.4.

Tabela 2.4 - Coorientações de mestrado concluídas no PPGC/UFRGS e PGMicro/UFRGS.

	Mestre	Título do Trabalho	Programa/Instituição	Ano da Conclusão
1	Cristiano Lazzari	Automatic Layout Generation of Static CMOS Circuits Targeting Delay and Power Reduction	PPGC/UFRGS	2003
2	Cristiano Lopes dos Santos	Verificação e Otimização de Atraso Durante a Síntese Física de Circuitos Integrados CMOS	PPGC/UFRGS	2005
3	Daniel Lima Ferrão	Análise de Timing de Circuitos Combinacionais: abordagens funcionais e hierárquicas	PPGC/UFRGS	2006
4	Helen de Souza Franck	Avaliação de Atraso, Consumo e Proteção de Somadores Tolerantes a Falhas.	PGMicro/UFRGS	2011
5	Jucemar Luis Monteiro	Algoritmo de Posicionamento Analítico Detalhado Guiado a Caminhos Críticos	PGMicro/UFRGS	2014

Todos os mestres listados na Tabela 2.4 estão trabalhando em sua área de formação: um deles é professor em universidade européia, outro é pesquisador no CEA-LETI em Grenoble (França), outros dois trabalham em empresas de projeto de Eletrônica no Brasil (sendo que um deles é gerente de equipe de projeto na Chipus Microelectronics, em Florianópolis) e um está fazendo doutorado no PGMicro/UFRGS.

A partir de 2008 o professor passou a orientar mestrado no PPGCC/UFSC, tendo concluído com sucesso 8 orientações até o presente momento, conforme detalhado na Tabela 2.5.

Tabela 2.5 - Orientações de mestrado concluídas no PPGCC/UFSC.

	Mestre	Título do Trabalho	Programa/Instituição	Ano da Conclusão
1	Daniel Pereira Volpato	Gerenciamento Explícito de Memória Auxiliar a partir de Arquivos-Objeto para Melhoria da Eficiência Energética de Sistemas Embarcados	PPGCC/UFSC	2010
2	Gustavo Henrique Nihei	Gerenciamento Energeticamente Eficiente de Memória para Multiprocessadores em Chip Explorando Múltiplas Scratchpads	PPGCC/UFSC	2012
3	Vinicius dos Santos Livramento	Sizing Discreto Baseado em Relaxação Lagrangeana para Minimização de Leakage em Circuitos Digitais	PPGCC/UFSC	2013
4	Ismael Seidel	Análise do Impacto de Pel Decimation na Codificação de Vídeo da Alta Resolução	PPGCC/UFSC	2014
5	Edson Sorato	Classificação Automática de Modulações Digitais Usando Histogramas e Máquinas de Vetores de Suporte	PPGCC/UFSC	2014
6	Chrystian de Sousa Guth	Otimização de Atraso Pós-Posicionamento Explorando Ramos Não-Críticos de Árvores de Steiner	PPGCC/UFSC	2015
7	Renan Oliveira Netto	Aceleração da Legalização Incremental Mediante o Uso de Árvores Espaciais	PPGCC/UFSC	2017
8	Tiago Augusto Fontana	Avaliação quantitativa do impacto da organização dos dados na execução de programas: estudos de caso no contexto da Síntese Física	PPGCC/UFSC	2018

Dentre os mestres formados pelo professor no PPGCC/UFSC, dois estão trabalhando na Fundação CERTI, um é professor do IFSC, um fez doutorado sob coorientação do professor (conforme descrito na subseção 2.3) e os demais, cujos nomes estão marcados em negrito na Tabela 2.5, iniciaram doutorado com o professor no PPGCC/UFSC.

Atualmente, o professor orienta quatro trabalhos de mestrado no PPGCC/UFSC, conforme detalhado na Tabela 2.6.

Tabela 2.6 - Orientações de mestrado em andamento no PPGCC/UFSC.

	Mestrando	Título do Trabalho	Programa/Instituição	Previsão de defesa
1	Sheiny Fabre Almeida	Paralelização da Legalização de Circuitos Integrados Através de Particionamento	PPGCC/UFSC	2019
2	André Beims Bräscher	Avaliação da Relação entre as Etapas de Predição e Transformada em Codificadores Híbridos	PPGCC/UFSC	2019
3	Luiz Henrique de Lorenzi Cancellier	Impacto do Ordenamento dos Elementos Transformados no Algoritmo de Eliminações Sucessivas em Níveis Baseado em SATD	PPGCC/UFSC	2019
4	Marcio Monteiro	Estimação de Movimento Fracionária Energeticamente Eficiente para o Padrão Pós-HEVC	PPGCC/UFSC	2019

2.3 Doutorado

As orientações de doutorado foram limitadas, em parte, pelo contexto institucional. Por um lado, o doutorado do PPGCC/UFSC foi iniciado apenas no terceiro trimestre de 2012. Por outro lado, legislação do PPGCC/UFSC exigia (e exige) publicação em periódico no índice restrito do QUALIS-CC (Ciência da Computação) para que o professor possa habilitar-se a orientar doutorado, requisito cumprido pelo professor em 2014. Desta forma, **até 2014 toda a produção científica do professor foi baseada em orientações e coorientações de mestrado, de IC/ITI e de TCCs**, o que não o impediu de ser bolsista de produtividade em pesquisa (PQ) do CNPq.

A Tabela 2.7 detalha a coorientação concluída com sucesso até o presente momento. Em 2013, o professor encaminhou o então recém-mestre Vinícius dos Santos Livramento ao colega Luiz Claudio Villar dos Santos, para que este o orientasse no curso de doutorado do Programa de Pós-Graduação em Engenharia de Automação e Sistemas (PPGEAS), ficando como coorientador. Esta coorientação foi concluída com sucesso em 2 de dezembro de 2016. Atualmente, Vinícius Livramento trabalho como Software Design Engineer na empresa ASML, em Eindhoven (Holanda), a qual é uma das únicas provedoras de equipamentos para fotolitografia de altíssima definição para a fabricação de circuitos integrados CMOS.

Tabela 2.7 - Corientação de doutorado concluída no PPGEAS/UFSC.

	Doutor	Título do Trabalho	Programa/Instituição	Ano da Conclusão
1	Vinícius dos Santos Livramento	Timing Optimization During the Physical Synthesis of Cell-Based VLSI Circuits	PPGEAS/UFSC	2016

Atualmente, o professor orienta três trabalhos de doutorado no PPGCC, conforme detalhado na Tabela 2.8. O professor também orientou por dois anos a trabalho de doutorado de Chrystian de Sousa Guth o qual, infelizmente, acabou desistindo por falta de bolsa.

Tabela 2.8 - Orientações de doutorado em andamento no PPGCC/UFSC.

	Doutorando	Título do Trabalho	Programa/ Instituição	Previsão de defesa
1	Ismael Seidel	Exploiting SADT Properties to Reduce Energy in Video Coding	PPGCC/UFSC	2018
2	Renan Oliveira Netto	Placement Optimization Techniques Considering Multi-Row Cells and Routability Constraints	PPGCC/UFSC	2021
3	Tiago Augusto Fontana	Legalização de circuitos integrados considerando standard cells de múltiplas linhas e restrições no posicionamento	PPGCC/UFSC	2022

2.4 Pós-Doutorado

Entre 01 de junho de 2013 e 31 de outubro de 2015 o professor supervisionou o estágio Pós-doutoral de Renan Alves Fonseca, no âmbito de do projeto "Desenvolvimento de Técnicas de Machine Learning em Hardware". O trabalho foi desenvolvido com o suporte da CAPES, por meio de bolsa PNPD, cota do Programa de Pós-Graduação em Ciência da Computação (PPGCC) da UFSC. Atualmente, Renan Fonseca trabalha em uma empresa de TI de São Paulo, na temática de Machine Learning.

2.5 Impactos das Orientações e Comentários

Além do encaminhamento profissional dos orientados, já mencionado ao longo das subseções anteriores, diversos trabalhos de IC/ITI (e TCC), de mestrado e o trabalho de doutorado de Vinícius Livramento receberam prêmios ou distinções, os quais estão detalhados na subseção 8.1 (Prêmios e Destaques de Natureza Técnico-Científica). Além disso, o ambiente do ECL (Embedded Computing Lab) provê condições favoráveis para colaboração entre os orientados, de sorte que a interação entre eles é naturalmente intensa e contínua. Um dos resultados desta colaboração tem sido a constante participação de equipes de estudantes do ECL em competições internacionais. Em algumas destas competições, a equipe do ECL obteve prêmios, conforme descrito na subseção 8.1.

Em função da mudança de instituição, o perfil de orientação do professor foi se alterando. Inicialmente, lotado em uma instituição que não possuía Programa de Pós-Graduação (UFPel), o professor orientou majoritariamente estudantes de graduação (ICs/ITsI e TCCs) e procurou manter cooperações que viabilizassem coorientações de mestrado. Ao se transferir para uma instituição que possuía Programa de Pós-Graduação (UFSC), credenciou-se e passou a orientar mestrado assim que possível. Também procurou coorientar doutorado, enquanto trabalhava para ajudar a viabilizar a abertura do doutorado. Porém, ao longo de toda a sua carreira acadêmica, o professor sempre valorizou a iniciação científica como forma de complementar a formação de graduação dos estudantes e ao mesmo tempo, prepará-los para um possível prosseguimento no nível de pós-graduação. Por esta razão, o número de orientações de IC/ITI concluídas é muito maior do que o número de orientações de TCC concluídas. Em consequência, após 11 anos trabalhando na UFSC, o professor conseguiu formar uma equipe numerosa, formada por 3 doutorandos, 4 mestrandos, 3 bolsistas de IC/ITI e dois alunos de graduação voluntários.

3. Atividades de Produção Intelectual

Ao longo de sua carreira acadêmica (e considerando o período de seu mestrado), o professor publicou 14 artigos em periódicos, 4 capítulos de livros, 107 trabalhos completos em anais de conferências e inúmeros resumos.

O gráfico da Figura 3.1 mostra a evolução do número de citação dos trabalhos publicados pelo professor desde o ano 2000 (ano em que obteve o título de doutor). Neste gráfico, notam-se três picos de citações, sendo o mais recente em 2017. O primeiro pico de citações ocorreu em 2005-2006, em decorrência de sua cooperação com o Grupo de Microeletrônica (GME) da UFRGS, quando orientou três alunos de mestrado (Cristiano Lazzari, Cristiano Lopes dos Santos, Daniel Lima Ferrão), como mencionado na seção 2.2. O segundo pico, em 2007, foi consequência da cooperação com o então colega de UFPel, Prof. Luciano Agostini. Já o pico mais recente, que é o maior de todos, é o resultado de sua consolidação como pesquisador orientador de mestrado e de doutorado no PPGCC/UFSC. Nota-se ainda um aumento consistente no número de citações a partir de 2015-2016, a qual ainda deverá ser confirmada por número de citações do corrente ano.

As próximas subseções trazem análises do perfil da produção do professor.

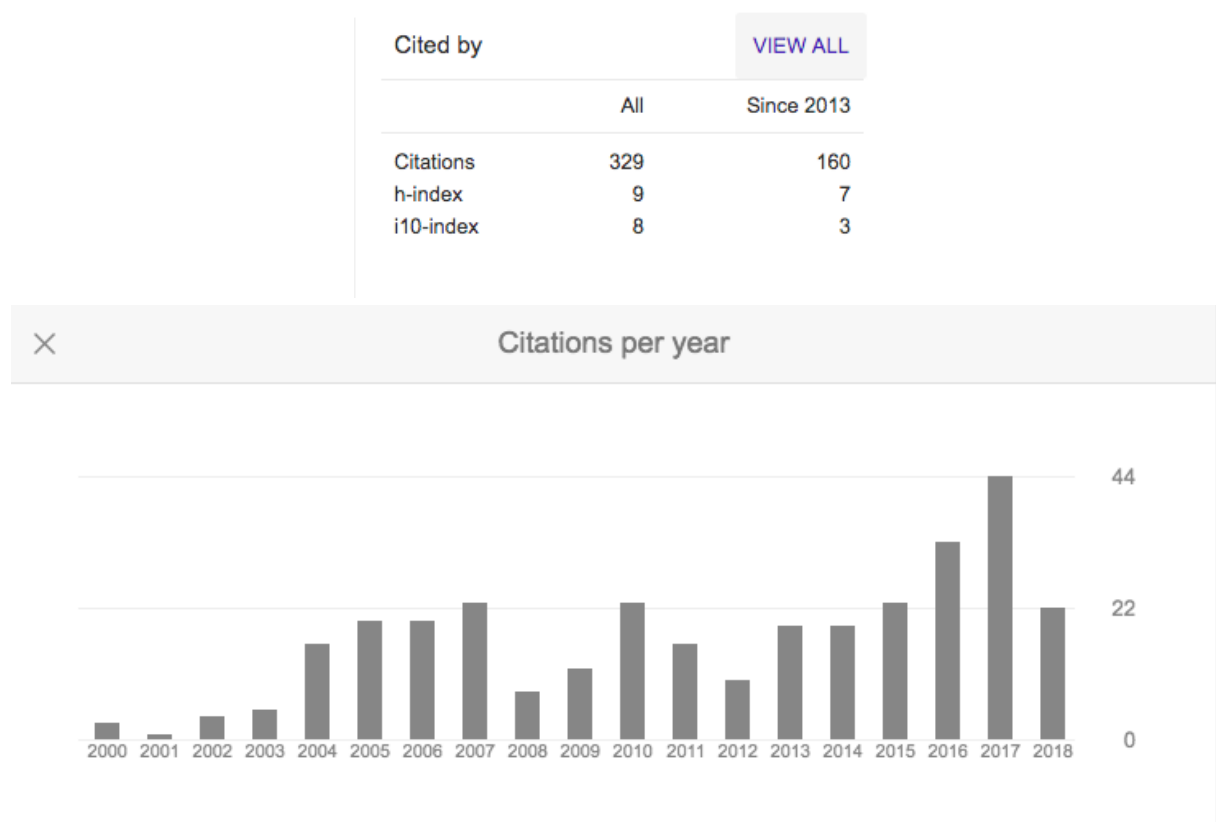


Figura 3.1 - Gráfico da evolução ao longo dos anos do número de citações aos artigos publicados (Fonte: Google Scholar,

https://scholar.google.com/citations?hl=en&user=0t1z_OkAAAAJ&view_op=list_works)

3.1 Artigos Publicados em Periódicos

- [LIV 17] LIVRAMENTO, Vinícius; LIU, Derong; CHOWDHURY, Salim; YU, Bei; XU, Xiaoqing; PAN, David Z.; GÜNTZEL, José Luís; SANTOS, Luiz C. V. dos. Incremental Layer Assignment Driven by an External Signoff Timing Engine. **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD)**, vol. 36, n. 7, 1126-1139, July, 2017. ISSN: 0278-0070 DOI: [10.1109/TCAD.2016.2638450](https://doi.org/10.1109/TCAD.2016.2638450)
- [LIV 16] LIVRAMENTO, Vinícius; NETTO, Renan; GUTH, Chrystian; GÜNTZEL, José Luís; SANTOS, Luiz C. V. dos. Clock-Tree-Aware Incremental Timing-Driven Placement. **ACM Transactions on Design Automation of Electronic Systems (TODAES)**, vol. 21, n. 3, p.38:1-38:27, July, 2016. ISSN: 1084-4309 DOI: <https://doi.org/10.1145/2858793>
- [CAN 15] CANCELLIER, Luiz Henrique; SEIDEL, Ismael; BRÄSCHER, André Beims; GÜNTZEL, José Luís. Exploring Optimized Hadamard Methods to Design Energy-Efficient SATD Architectures. In: **Journal of Integrated Circuits and Systems (JICS)**, vol. 10, n. 2, p.113-122, August 2015. ISSN: 1807-1953 Sítio web da revista: <http://www.sbmicro.org.br/jics/>
- [SEI 15] SEIDEL, Ismael; BRÄSCHER, André Beims; MONTEIRO, Marcio; GÜNTZEL, José Luís. Towards Optimal Use of Pel Decimation to Trade off Quality for Energy. In: **Analog Integrated Circuits and Signal Processing (ALOG)**, October 2015, Volume 85, Issue 1, pp 107-128. ISSN (print): 0925-1030 DOI: [10.1007/s10470-015-0575-2](https://doi.org/10.1007/s10470-015-0575-2)
- [LIV 14] LIVRAMENTO, Vinícius; GUTH, Chrystian; GÜNTZEL, José Luís; JOHANN, Marcelo. A Hybrid Technique for Discrete Gate Sizing Based on Lagrangian Relaxation. **ACM Transactions on Design Automation of Electronic Systems (TODAES)**, vol. 19, n. 4, p.40:1-40:25, August, 2014. ISSN: 1084-4309 DOI: <https://doi.org/10.1145/2647956>
- [SEI 14] SEIDEL, Ismael; BRÄSCHER, André Beims; MORAES, Bruno George de; MONTEIRO, Marcio; GÜNTZEL, José Luís. Analysis of Pel Decimation and Technology Choices to Reduce Energy on SAD Calculation. In: **Journal of Integrated Circuits and Systems (JICS)**, vol. 9, n. 1, p.48-59, March 2014. ISSN: 1807-1953 Sítio web da revista: <http://www.sbmicro.org.br/jics/>
- [MON 12] MONTEIRO, Jucemar; AGOSTINI, Luciano V. GÜNTZEL, José Luís A.; Uma Arquitetura Rápida de Somador Binário de Alta Eficiência Energética. **Revista Eletrônica de Iniciação Científica (REIC)**, vol. 12, n. 3, p.1-11, 2012. ISSN: 1519-8219
- [LIV 12] LIVRAMENTO, Vinícius.; MORAES, Bruno.; MACHADO, Brunno; GONÇALVES, Eduardo; GÜNTZEL, José Luís. Evaluating the Impact of Architectural Decisions on the Energy Efficiency of FDCT/IDCT Configurable IP Cores. **Journal of Integrated Circuits and Systems (JICS)**, vol. 7, n. 1, p.23-36, March 2012. ISSN: 1807-1956 Sítio web da revista: <http://www.sbmicro.org.br/jics/>
- [AGO 07] AGOSTINI, L. V.; PORTO, R. E.; PORTO, M. S.; SILVA, T. L.; ROSA, L. Z.; GÜNTZEL, J. L.; SILVA, I. S.; BAMPI, S. Forward and Inverse 2-D DCT Architectures Targeting HDTV for H.264/AVC Video Compression Standard. **Latin American Applied Research Journal**, [S.l.], v.37, n.1, p. 11-16, 2007. ISSN: 0327-0793 http://www.laar.uns.edu.ar/indexes/i37_01.htm
- [VOL 06] VORTMANN, João A.; SILVA, Thaísa L. da; REDISS, Fabiane K.; GÜNTZEL, José Luís; BAMPI, Sergio; AGOSTINI, Luciano V. Codificador de Entropia Segundo o Perfil Baseline do Padrão H.264/AVC de Compressão de Vídeo. **Hifen**, Uruguaiana, v.30, n.58, p.49-56, II Semestre 2006. ISSN 0103-1155. <http://revistaseletronicas.pucrs.br/ojs/index.php/hifen/issue/view/290>
- [RED 06] REDISS, Fabiane K.; SILVA, André M. C. da; VORTMANN, João A.; GÜNTZEL, José Luís; BAMPI, Sergio; AGOSTINI, Luciano V. Projeto de Hardware para a Compensação de Movimento do Padrão H.264/AVC de Compressão de Vídeo. **Hifen**, Uruguaiana, v.30, n.58, p.57-64, II Semestre 2006. ISSN 0103-1155. <http://revistaseletronicas.pucrs.br/ojs/index.php/hifen/issue/view/290>
- [SIL 05] SILVA, Thaísa L. da; PORTO, Marcelo S.; PORTO, Roger E. C.; ROSA, Leandro Z. P. da; SILVA, Ivan S.; BAMPI, Sergio; GÜNTZEL, José Luís; AGOSTINI, Luciano V. Comparison between OCP, PPCI and BVCI Hardware Reuse Interfaces Designed in VHDL and Mapped to FPGAs. **Hifen**, Uruguaiana, v.29, n.55/56, p.119-128, I/II Semestre 2005. ISSN 0103-1155.
- [POR 05] PORTO, Marcelo S.; ROSA, Leandro Z. P. da; SILVA, Thaísa L. da; PORTO, Roger E. C.; SILVA, Ivan S.; BAMPI, Sergio; GÜNTZEL, José Luís; AGOSTINI, Luciano V. Arquiteturas de

Cálculo da FDCT 2-D e da IDCT 2-D para Codecs HDTV no Padrão H.264/AVC. **Hifen**, Uruguiana, v.29, n.55/56, p.129-137, I/II Semestre 2005. ISSN 0103-1155.

14. [GUN 01] GÜNTZEL, José L. A.; REIS, Ricardo A. da L. Análise de *Timing* Funcional de Circuitos VLSI Contendo Portas Complexas. **Revista de Informática Teórica e Aplicada (RITA)**, Porto Alegre, Instituto de Informática/UFRGS, v.8, n.1, p.111-142, Setembro 2001. ISSN: 0103-4308

Em geral, a qualidade das publicações do professor em periódicos foi melhorando à medida em que ele pode orientar alunas de mestrado e de doutorado. Em especial, a tabela 3.2 analisa sinteticamente os artigos publicados entre 2012 e 2008, usando duas métricas de qualidade: o JCR 2016 e o QUALIS-CC (Ciência da Computação), de 2016.

Tabela 3.1 - Avaliação sintética da qualidade e do impacto dos artigos publicados pelo professor.

Periódico	Sociedade	Referências	No. Pubs.	Fator de Impacto (JCR 2016)	QUALIS-CC 2016
TCAD	IEEE	[LIV 17]	1	1,942	A1
TODAES	ACM	[LIV 16] [LIV 14]	2	0,850	B1
ALOG	Springer-Nature	[SEI 15]	1	0,623	B1
JICS	SBMicro	[CAN 15] [SEI 14] [LIV 12]	3	-	B2
REIC	SBC	[MON 12]	1	-	C
Total entre 2012-2017			8		

3.2 Capítulos de Livros

- [REI 06] REIS, Ricardo.; GÜNTZEL, José Luís; JOHANN, Marcelo. Physical Design Automation. In: REIS, Ricardo; LUBASZEWSKI, Marcelo; JESS, Jochen A.G. (Ed.). **Design of Systems on a Chip: Design and Test**. Berlin: Springer Verlag, 2006. 295p. p. 83-108. ISBN: 0-387-32499-2 <https://www.springer.com/br/book/9780387324999>
- [GUN 00] GÜNTZEL, José L. **Estilos de Projeto**. In: REIS, Ricardo Augusto da Luz, organizador: *Concepção de Circuitos Integrados*. Porto Alegre, RS: editora Sagra Luzzatto (Série Livros Didáticos – Instituto de Informática da UFRGS, nº 7), 2000. 252p. ISBN: 85-241-0625-5
- [LIM 00] LIMA, Fernanda Gusmão de; GÜNTZEL, José L. **Componentes Programáveis**. In: REIS, Ricardo; MARCHIORO, Gilberto; GÜNTZEL, José Luís, editores: livro texto da II Escola de Microeletrônica da SBC/Regional Sul. Torres, 31 de julho a 5 de agosto de 2000.
- [GUN 99] GÜNTZEL, José L. **Técnicas de Implementação de Circuitos Lógicos**. In: REIS, R.; MACARTHY, M. (Editores). Livro Texto da I Escola Regional de Microeletrônica da SBC/Regional Sul. Porto Alegre: Instituto de Informática da UFRGS, 1999. p. 87-107. ISBN: 85-7025-490-3

Em função das limitações de tempo, o professor não tem conseguido dedicar-se ao preparo de livros ou capítulos de livros, embora reconheça que tal tipo de produção também seja importante.

3.3 Trabalhos Completos Publicados em Anais de Eventos

O professor possui uma extensa lista de trabalhos completos (107) publicados em anais de eventos científicos. Ao final desta subseção são destacadas as publicações mais relevantes nesta categoria.

- [SEI 18] SEIDEL, Ismael; RODRIGUES FILHO, Vânio; AGOSTINI, Luciano; GÜNTZEL, José Luís. Coding- and Energy-Efficient FME Hardware Design. In: 2018 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS2018), Florence, Italy, May 27-30, 2018. **Proceedings...** s.l.: IEEE, 2018. p. 1-5. (e-ISSN: 2379-447X) DOI: [10.1109/ISCAS.2018.8351114](https://doi.org/10.1109/ISCAS.2018.8351114)

2. [MON 18] MONTEIRO, Marcio; SEIDEL, Ismael; GÜNTZEL, José Luís. On the Calculation Reuse in Hadamard-based SATD. In: 9th IEEE LATIN AMERICAN SYMPOSIUM ON CIRCUITS AND SYSTEMS (LASCAS2018), Puerto Vallarta, Mexico, Feb. 25-28, 2018. **Proceedings...** s.l.: IEEE, 2018. p. 1-4. DOI: [10.1109/LASCAS.2018.8399925](https://doi.org/10.1109/LASCAS.2018.8399925)
3. [BRA 17] BRÄSCHER, André Beims; SEIDEL, Ismael; GÜNTZEL, José Luís. Improving the Energy Efficiency of a Low-Area SATD Hardware Architecture Using Fine Grain PDE. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 30 (SBCCI 2017) Fortaleza, August 28-September 1, 2017. **Proceedings...** New York: ACM, 2017. p. 155-161. ISBN: 978-1-4503-5106-5 DOI: [10.1145/3109984.3110009](https://doi.org/10.1145/3109984.3110009)
4. [CAN 17] CANCELLIER, Luiz Henrique de Lorenzi; SEIDEL, Ismael; GÜNTZEL, José Luís. Block Matching Hardware Architecture for SATD-based Successive Elimination. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 30 (SBCCI 2017) Fortaleza, August 28-September 1, 2017. **Proceedings...** New York: ACM, 2017. p. 149-154. ISBN: 978-1-4503-5106-5 DOI: [10.1145/3109984.3110010](https://doi.org/10.1145/3109984.3110010)
5. [FON 17] FONTANA, Tiago; ALMEIDA, Sheiny; NETTO, Renan; LIVRAMENTO, Vinícius; GUTH, Chrystian; ALMEIDA, Sheiny; PILLA, Laércio; GÜNTZEL, José Luís. Exploiting Cache Locality to Speedup Register Clustering. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 30 (SBCCI 2017) Fortaleza, August 28-September 1, 2017. **Proceedings...** New York: ACM, 2017. p. 191-197. ISBN: 978-1-4503-5106-5 DOI: [10.1145/3109984.3110005](https://doi.org/10.1145/3109984.3110005)
6. [FON 17a] FONTANA, Tiago; NETTO, Renan; LIVRAMENTO, Vinícius; GUTH, Chrystian; ALMEIDA, Sheiny; PILLA, Laércio; GÜNTZEL, José Luís. How Game Engines Can Inspire EDA Tools Development: A use case for an open-source physical design library. In: 2017 ACM INTERNATIONAL SYMPOSIUM ON PHYSICAL DESIGN (ISPD2017), Portland, Oregon (USA), March 29-22, 2017. **Proceedings...** New York: ACM, 2017. p. 25-31. ISBN: 978-1-4503-4696-2 DOI: <http://dx.doi.org/10.1145/3036669.3038248>
7. [NET 16] NETTO, Renan; GUTH, Chrystian; LIVRAMENTO, Vinícius; CASTRO, Márcio; PILLA, Laércio; GÜNTZEL, José Luís A. Exploiting Parallelism to Speed Up Circuit Legalization. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS, 23. (ICECS2016), Monte Carlo (Monaco), 11-14 December, 2016. **Proceedings...** s.l.: IEEE, 2016. p. 624-627. E-ISBN: 978-1-5090-6113-6 DOI: [10.1109/ICECS.2016.7841279](https://doi.org/10.1109/ICECS.2016.7841279)
8. [SEI 16] SEIDEL, Ismael; GÜNTZEL, José Luís A.; AGOSTINI, Luciano V. Coarse Grain Partial Distortion Elimination for Hadamard ME in HEVC. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS, 23. (ICECS2016), Monte Carlo (Monaco), 11-14 December, 2016. **Proceedings...** s.l.: IEEE, 2016. p. 704-707. E-ISBN: 978-1-5090-6113-6 DOI: [10.1109/ICECS.2016.7841299](https://doi.org/10.1109/ICECS.2016.7841299)
9. [NET 16a] NETTO, Renan; LIVRAMENTO, Vinícius; GUTH, Chrystian; SANTOS, Luiz C. V. dos; GÜNTZEL, José Luís. Evaluating the Impact of Circuit Legalization on Incremental Optimization Techniques. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 29 (SBCCI 2016) Belo Horizonte, August 29-September 3, 2016. **Proceedings...** s.l.: IEEE, 2016. p. 1-6. DOI: [10.1109/SBCCI.2016.7724041](https://doi.org/10.1109/SBCCI.2016.7724041)
10. [SEI 16a] SEIDEL, Ismael; CANCELLIER, Luiz Henrique; GÜNTZEL, José L.; AGOSTINI, Luciano. Rate-Constrained Successive Elimination of Hadamard-Based SATDs. In: 2016 IEEE INTERNATIONAL CONFERENCE ON IMAGE PROCESSING (ICIP2016), Phoenix, AZ, USA, Sep. 25-28, 2016. **Proceedings...** s.l.: IEEE, 2016. p. 2395-2399 (e-ISBN: 2381-8549) DOI: [10.1109/ICIP.2016.7532788](https://doi.org/10.1109/ICIP.2016.7532788)
11. [NET 16b] NETTO, Renan; LIVRAMENTO, Vinícius; GUTH, Chrystian; SANTOS, Luiz C. V. dos. GÜNTZEL, José Luís. Speeding up Incremental Legalization with Fast Queries to Multidimensional Trees. In: 2016 IEEE Computer Society Annual Symposium on VLSI (ISVLSI 2016), Pittsburgh, Pennsylvania, July 11-13, 2016. **Proceedings...** s.l.: IEEE, 2016. p. 36-41. (e-ISSN: 2159-3477) [10.1109/ISVLSI.2016.122](https://doi.org/10.1109/ISVLSI.2016.122)
12. [SEI 16b] SEIDEL, Ismael; BRÄSCHER, André; GÜNTZEL, José L.; AGOSTINI, Luciano. Energy-Efficient SATD for Beyond HEVC. In: 2016 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS2016), Montreal, Canada, May 22-26, 2016. **Proceedings...** s.l.: IEEE, 2016. p. 802-805. (e-ISSN: 2379-447X) DOI: [10.1109/ISCAS.2016.7527362](https://doi.org/10.1109/ISCAS.2016.7527362)
13. [SEI 16c] SEIDEL, Ismael; MONTEIRO, Marcio; GÜNTZEL, José L.; AGOSTINI, Luciano. Squarer Exploration for Energy-Efficient Sum of Squared Differences. In: 7th IEEE LATIN AMERICAN

- SYMPOSIUM ON CIRCUITS AND SYSTEMS (LASCAS2016), Florianópolis, Brazil, Feb. 28-Mar. 02, 2016. **Proceedings...** s.l.: IEEE, 2016. p. 327-330. DOI: [10.1109/LASCAS.2016.7451076](https://doi.org/10.1109/LASCAS.2016.7451076)
14. [LIV 15] LIVRAMENTO, Vinícius; GUTH, Chrystian; NETTO, Renan; GÜNTZEL, José Luís; SANTOS, Luiz C. V. dos. Exploiting Non-Critical Steiner-Tree Branches for Post-Placement Timing Optimization. In: IEEE/ACM 2015 INTERNATIONAL CONFERENCE ON COMPUTER-AIDED DESIGN (ICCAD), Austin, TX (USA), November 2-6, 2015. **Proceedings...** Piscataway, NJ, USA: IEEE Press, 2015. p. 528-535. ISBN: 978-1-4673-8389-9 DOI: [10.1109/ICCAD.2015.7372615](https://doi.org/10.1109/ICCAD.2015.7372615)
 15. [SEI 15a] SEIDEL, Ismael; BRÄSCHER, André Beims; GÜNTZEL, José L. Combining Pel Decimation with Partial Distortion Elimination to Increase SAD Energy Efficiency. In: International Workshop on Power And Timing Modeling, Optimization and Simulation, 25 (PATMOS 2015). Salvador (Bahia), September 1-4, 2015. **Proceedings...** Piscataway, NJ, USA: IEEE Press, 2015. p.177-184. ISBN 978-1-4673-9419-2 DOI: [10.1109/PATMOS.2015.7347604](https://doi.org/10.1109/PATMOS.2015.7347604)
 16. [GUT 15] GUTH, Chrystian; LIVRAMENTO, Vinícius; NETTO, Renan; FONSECA, Renan; GÜNTZEL, José Luís; SANTOS, Luiz. Timing-Driven Placement Based on Dynamic Net-Weighting for Efficient Slack Histogram Compression. In: 2015 ACM INTERNATIONAL SYMPOSIUM ON PHYSICAL DESIGN (ISPD2015), Monterey, CA (USA), March 29 – April 1, 2015. **Proceedings...** New York: ACM, 2015. p. 141-148. ISBN: 978-1-4503-3399-3 DOI: [10.1145/2717764.2717766](https://doi.org/10.1145/2717764.2717766)
 17. [MON 15] MONTEIRO, Jucemar; FLACH, Guilherme; JOHANN, Marcelo; GÜNTZEL, José Luís. An Analytical Timing-Driven Algorithm for Detailed Placement. In: 6th IEEE LATIN AMERICAN SYMPOSIUM ON CIRCUITS AND SYSTEMS (LASCAS2015), Montevideo, Uruguay, Feb. 24-27, 2015. **Proceedings...** s.l.: IEEE, 2015. p. 1-4. (ISBN: 978-1-4799-2507-0) DOI: [10.1109/LASCAS.2015.7250495](https://doi.org/10.1109/LASCAS.2015.7250495)
 18. [CAN 14] CANCELLIER, Luiz Henrique de Lorenzi; SEIDEL, Ismael; BRÄSCHER, André Beims; GÜNTZEL, José Luís. Energy-efficient Hadamard-Based SATD Architectures. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 27 (SBCCI 2014) Aracaju, September 1-5, 2014. **Proceedings...** New York: ACM, 2014. p. 1-6. (ISBN: 978-1-4503-3156-2) DOI: [10.1145/2660540.2661004](https://doi.org/10.1145/2660540.2661004)
 19. [SEI 14a] SEIDEL, Ismael; BRÄSCHER, André Beims; MONTEIRO, Marcio; GÜNTZEL, José Luís. Exploring Pel Decimation to Trade off Between Energy and Quality in Video Coding. In: 5th IEEE LATIN AMERICAN SYMPOSIUM ON CIRCUITS AND SYSTEMS (LASCAS2014), Santiago, Feb. 25-28, 2014, Chile. **Proceedings...** s.l.: IEEE, 2014. p. 1-4. (ISBN: 978-1-4799-2507-0) DOI: [10.1109/LASCAS.2014.6820316](https://doi.org/10.1109/LASCAS.2014.6820316)
 20. [SEI 13] SEIDEL, Ismael; MORAES, Bruno George de; BRÄSCHER, André Beims; GÜNTZEL, José Luís. On the Impacts of Pel Decimation and High-Vt/Low-Vdd on SAD Calculation. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 26 (SBCCI 2013) Curitiba, September 2-6, 2013. **Proceedings...** s.l.: IEEE, 2013. p. 1-4. DOI: [10.1109/SBCCI.2013.6644880](https://doi.org/10.1109/SBCCI.2013.6644880)
 21. [SOR 13] SORATO, Edson; FRONZA, Eduardo P.; BARBOSA, Paulo R. F. M. M.; GÜNTZEL, José Luís; CASTRO, Adalbery R.; KLAUTAU, Aldebaro. Real-Time Digital Modulation Classification Based on Support Vector Machines. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 26 (SBCCI 2013) Curitiba, September 2-6, 2013. **Proceedings...** s.l.: IEEE, 2013. p. 1-6. DOI: [10.1109/SBCCI.2013.6644875](https://doi.org/10.1109/SBCCI.2013.6644875)
 22. [SEI 13a] SEIDEL, Ismael; MORAES, Bruno George de; WURGES, Emilio; GÜNTZEL, José Luís. Quality Assessment of Subsampling Patterns for Pel Decimation Targeting High Definition Video. In: 2013 IEEE INTERNATIONAL CONFERENCE ON MULTIMEDIA AND EXPO (ICME2013), San Jose, CA, 15-19 Jul, 2013, USA. **Proceedings...** s.l.: IEEE, 2013. p. 1-6. ISSN: 1945-7871 DOI: [10.1109/ICME.2013.6607555](https://doi.org/10.1109/ICME.2013.6607555)
 23. [LIV 13] LIVRAMENTO, Vinícius.; GUTH, Chrystian; GÜNTZEL, José Luís; JOHANN, Marcelo. Fast and Efficient Lagrangian Relaxation-Based Discrete Gate Sizing. In: 2013 DESIGN, AUTOMATION & TEST IN EUROPE (DATE2013), Grenoble, 18-22 March, 2013, France. **Proceedings...** San Jose, CA, USA.: EDA Consortium, 2013. p. 1855-1860. ISBN: 978-1-4673-5071-6 DOI: [10.7873/DATE.2013.370](https://doi.org/10.7873/DATE.2013.370)
 24. [SEI 13b] SEIDEL, Ismael; MORAES, Bruno George de; GÜNTZEL, José Luís. A Low-Power Configurable VLSI Architecture for Sum of Absolute Differences Calculation. In: 4th LATIN

- AMERICAN SYMPOSIUM ON CIRCUITS AND SYSTEMS (LASCAS2013), Cusco, 27 Feb.-01 Mar., 2013, Peru. **Proceedings...** s.l.: IEEE, 2013. p. 1-4. (ISBN: 978-1-4673-4897-3) DOI: [10.1109/LASCAS.2013.6519042](https://doi.org/10.1109/LASCAS.2013.6519042)
25. [SOR 13a] SORATO, Edson; NETTO, Renan; MICHEL, Pedro; GÜNTZEL, José Luís; CASTRO, Adalbery R.; KLAUTAU, Aldebaro. VLSI Architectures for Digital Modulation Classification using Support Vector Machines. In: 4th LATIN AMERICAN SYMPOSIUM ON CIRCUITS AND SYSTEMS (LASCAS2013), Cusco, 27 Feb.-01 Mar., 2013, Peru. **Proceedings...** s.l.: IEEE, 2013. p. 1-4. (ISBN: 978-1-4673-4897-3) DOI: [10.1109/LASCAS.2013.6519075](https://doi.org/10.1109/LASCAS.2013.6519075)
 26. [WES 12] WESTPHAL, Rafael; GÜNTZEL, José Luís; SANTOS, Luiz C. V. Energy-efficient Multi-Task Computing on MPSoCs: a case study from a memory perspective. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS, 19. (ICECS2012), Seville, 9-12 December, 2012, Spain. **Proceedings...** s.l.: IEEE, 2012. p. 905-908. Print ISBN: 978-1-4673-1261-5 (E-ISBN: 978-1-4673-1259-2) DOI: [10.1109/ICECS.2012.6463515](https://doi.org/10.1109/ICECS.2012.6463515)
 27. [LIV12a] LIVRAMENTO, Vinícius; GUTH, Chrystian; GÜNTZEL, José Luís; JOHANN, Marcelo. Lagrangian Relaxation-Based Discrete Gate Sizing for Leakage Power Minimization. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS, 19. (ICECS2012), Seville, 9-12 December, 2012, Spain. **Proceedings...** s.l.: IEEE, 2012. p. 468-471. Print ISBN: 978-1-4673-1261-5 (E-ISBN: 978-1-4673-1259-2) DOI: [10.1109/ICECS.2012.6463706](https://doi.org/10.1109/ICECS.2012.6463706)
 28. [NET 12] NETTO, Renan; MICHEL, Pedro; GÜNTZEL, José Luís A. A Comparison Between High Throughput Configurable FFT/IFFT Processors. In: MICROELECTRONICS STUDENTS FORUM, 12. (SFORUM2012), Brasília, Brazil, August 30-September 2, 2012. **Proceedings...** Brasília, Brazil: UnB, 2012.
 29. [NET 12a] NETTO, Renan; GÜNTZEL, José Luís. A High Throughput Configurable FFT Processor for WLAN and WiMax Protocols. In: VIII SOUTHERN CONFERENCE ON PROGRAMMABLE LOGIC (SPL2012), Bento Gonçalves, Brazil, March 20-23, 2012. **Proceedings...** s.l.: IEEE, 2012. p.1-5. DOI: [10.1109/SPL.2012.6211793](https://doi.org/10.1109/SPL.2012.6211793)
 30. [LIV 12b] LIVRAMENTO, Vinícius; GUTH, Chrystian; GÜNTZEL, José Luís; JOHANN, Marcelo. Evaluating the Impact of Slew on Delay and Power of Neighboring Gates in Discrete Gate Sizing. In: 3rd LATIN AMERICAN SYMPOSIUM ON CIRCUITS AND SYSTEMS (LASCAS2012), Playa del Carmen, 29 Feb.-3 Mar., 2012, Mexico. **Proceedings...** Piscataway, New Jersey: IEEE Circuits and Systems Society, 2012. p. 1-4. (ISBN: 978-1-4673-1207-3) DOI: [10.1109/LASCAS.2012.6180359](https://doi.org/10.1109/LASCAS.2012.6180359)
 31. [MON 11] MONTEIRO, Jucemar; GÜNTZEL, José Luís A.; AGOSTINI, Luciano V. A1CSA: An Energy-Efficient Fast Adder Architecture for Cell-Based VLSI Design. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS, 18. (ICECS2011), Beirut, 11-14 December, 2011, Lebanon. **Proceedings...** Piscataway, New Jersey: IEEE Circuits and Systems Society, 2011. p. 442-445. (E-ISBN: 978-1-4577-1845-8) ISBN: 978-1-4577-1844-1 DOI: [10.1109/ICECS.2011.6122308](https://doi.org/10.1109/ICECS.2011.6122308)
 32. [VOL 11] VOLPATO, Daniel P.; MENDONÇA, Alexandre K. I.; GÜNTZEL, José Luís; SANTOS, LUIZ C. V. Cache-tuning-aware scratchpad allocation from binaries. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 24 (SBCCI 2011) João Pessoa, August 30-September 2, 2011. **Proceedings...** New York: ACM, 2011. p.221-226. (ISBN: 978-1-4503-0828-1) DOI: doi.org/10.1145/2020876.2020926
 33. [LIV 11] LIVRAMENTO, Vinícius dos S.; MORAES, Bruno G.; MACHADO, Brunno A.; GÜNTZEL, José Luís. An Energy-Efficient Configurable FDCT/IDCT IP Core for Mobile Multimedia Platforms. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 24 (SBCCI 2011) João Pessoa, August 30-September 2, 2011. **Proceedings...** New York: ACM, 2011. p.149-154. (ISBN: 978-1-4503-0828-1) DOI: doi.org/10.1145/2020876.2020911
 34. [LIV 11a] LIVRAMENTO, V.; MORAES, B.; MACHADO, B.; GÜNTZEL, J. L. An Energy-Efficient 8x8 2-D DCT VLSI Architecture for Battery-Powered Portable Devices. In: 2011 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS2011), Rio de Janeiro, 15-18 May, 2011, Brazil. **Proceedings...** Piscataway, New Jersey: IEEE Circuits and Systems Society, 2011. p. 587-590. (ISBN: 978-1-4244-9472-9) DOI: [10.1109/ISCAS.2011.5937633](https://doi.org/10.1109/ISCAS.2011.5937633)
 35. [LIV 10] LIVRAMENTO, Vinícius dos S.; MORAES, Bruno G.; MACHADO, Brunno A.; GÜNTZEL, José Luís A. A High Throughput Multiplierless Low Power 8x8 2-D DCT IP for Portable Multimedia Applications. In: MICROELECTRONICS STUDENTS FORUM, 10. (SFORUM2010), São Paulo,

- Brazil, September 6-9, 2010. **Proceedings...** São Paulo, Brazil: SBMicro, 2010. p.145-148. <http://sbmicro.org.br/eventos/sforum/volume-10>
36. [VOL 10] VOLPATO, D.; MENDONÇA, A.; SANTOS, L.; GÜNTZEL, J. A Post-Compiling Approach that Exploits Code Granularity in Scratchpads to Improve Energy Efficiency. In: 2010 IEEE Computer Society Annual Symposium on VLSI (ISVLSI 2010), Kefalonia, Greece. **Proceedings...** Washington, DC : IEEE Computer Society, 2010. p. 127-132. (ISBN: 978-0-7695-4076-4) DOI: [10.1109/ISVLSI.2010.66](https://doi.org/10.1109/ISVLSI.2010.66)
 37. [FRA 10] FRANCK, Helen; WILKE, Gustavo; REIS, Ricardo A. L.; GÜNTZEL, José Luís. Somadores Tolerantes a Falhas Usando BSD e Codificação 1 de 3. In: WORKSHOP IBERCHIP, 16 (IBERCHIP 2010) Foz do Iguaçu, Brasil, February 23-25, 2009. **Anais...** Porto Alegre: Iberchip/UFRGS, 2010. <http://www.inf.ufrgs.br/iberchip/program.php>
 38. [MEN 09] MENDONÇA, Alexandre K. I.; VOLPATO, Daniel P.; GÜNTZEL, José Luís; SANTOS, Luiz C. V. dos. Mapping Data and Code into Scratchpads from Relocatable Binaries. In: 2009 IEEE Computer Society Annual Symposium on VLSI. (ISVLSI2009), Tampa (FL), USA, May 14-15, 2009. **Proceedings...** Los Alamitos (CA), USA: IEEE Computer Society, 2009. p.157-162. (ISBN: 978-0-7695-3684-2). DOI: [10.1109/ISVLSI.2009.28](https://doi.org/10.1109/ISVLSI.2009.28)
 39. [GUI 09] GUIMARÃES JR., Daniel S.; FRANCK, Helen de Souza; GÜNTZEL, José Luís. A BAMPI, Sergio; REIS, Ricardo Augusto da Luz. Utilizando um Fluxo ASIC para Integração de um Multiplicador Wallace Tree no Datapath de um Processador RISC. In: WORKSHOP IBERCHIP, 15 (IBERCHIP 2009) Buenos Aires, Argentina, March 25-27, 2009. **Memorias...** Buenos Aires, Argentina: Ediciones Cientificas Americanas, 2009. p.334-337. ISBN: 978-987-9486-10-8.
 40. [COR 08] CORRÊA, Guilherme; MESQUITA, Eduardo M.; FRANCK, Helen de S.; AGOSTINI, Luciano V.; GÜNTZEL, José L. Arquitetura de Somador de Alto Desempenho Baseada no Recálculo Parcial com Carry Invertido. In: Conferencia Latinoamericana de Informática, 34. (CLEI2008). Santa Fé, Argentina, 8 a 12 de Setembro de 2008. **Anales...** Buenos Aires, Argentina: Sociedade Argentina de Informática (SADIO), 2008. p.669-678. ISBN 978-950-9770-02-7
 41. [COR 08a] CORRÊA, Guilherme; MESQUITA, Eduardo M.; FRANCK, Helen de S.; AGOSTINI, Luciano V.; GÜNTZEL, José L. Transient Fault-Tolerant Adders Implemented in FPGAs. In: Microelectronics Students Forum, 8. (SForum2008). Gramado, September 1-4, 2008. **Proceedings...** Porto Alegre: SBMicro/SBC, 2008. CD. Programa do evento em: http://www.inf.ufrgs.br/chipinthepampa2008/tecnhical_2_sforum.php
 42. [COR 08b] CORRÊA, Guilherme; MESQUITA, Eduardo M.; FRANCK, Helen de S.; AGOSTINI, Luciano V.; GÜNTZEL, José L. Evaluating Fault-Tolerant Fast Adders Implemented in FPGAs. In: Designer Forum of the IV Southern Conference on Programmable Logic (SPL2008). Bariloche, Argentina, March 26-28, 2008. **Proceedings...** Madrid: Universidad Autónoma de Madrid. CD <http://www.splconf.org/spl08/index.html>
 43. [BRA 08] BRAGA, Matheus; CORRÊA, Guilherme; AGOSTINI, Luciano; GÜNTZEL, José L. Sensitivity Analysis to SETs Considering Timing and Logic Masking. In: IEEE LATIN-AMERICAN TEST WORKSHOP, 9 (LATW2008) Puebla, Mexico, February 17-20, 2008. **Digest of Papers...** Puebla. Mexico: INAOEP, 2008. CD. <https://www-elec.inaoep.mx/latw2008/program.php>
 44. [MES 07] MESQUITA, Eduardo M.; FRANCK, Helen de S.; AGOSTINI, Luciano V.; GÜNTZEL, José L. Soft Error Tolerant Carry-Select Adders Implemented into Altera FPGAs. In: SOUTHERN CONFERENCE ON PROGRAMMABLE LOGIC, 3 (SPL2007). Mar del Plata, Argentina, February 26-28, 2007. **Proceedings...** Piscataway, N.J.; IEEE, 2007. p.199-202. ISBN 978-1-4244-0606-7 DOI: [10.1109/SPL.2007.371749](https://doi.org/10.1109/SPL.2007.371749)
 45. [FER 06] FERRÃO, Daniel L.; REIS, Ricardo; GÜNTZEL, José L. Considering Zero-Arrival Time and Block-Arrival Time in Hierarchical Functional Timing Analysis. In: International Workshop on Power And Timing Modeling, Optimization and Simulation, 16 (PATMOS 2006). Montpellier (France), September 13-15, 2006. **Proceedings...** Berlin: Springer-Verlag, 2006. Lecture Notes in Computer Science (LNCS), Vol. 4148, p. 301-310. ISBN 3-540-39094-4 DOI: https://doi.org/10.1007/11847083_29
 46. [LAZ 06] LAZZARI, Cristiano; DOMINGUES, Cristiano; GÜNTZEL, José L.; REIS, Ricardo. A Novel Full Automatic Layout Generation Strategy For Static CMOS Circuits. In: GLESNER, M.; REIS, R.; INDRUSIAK, L.; MOONEY, V.; EVEKING, H. (Editores). VLSI-SOC: From Systems to Chips (Series IFIP International Federation for Information Processing). Berlin: Springer Verlag,

2006. 316p. p.197-211. Online ISBN 978-0-387-33403-5 DOI: https://doi.org/10.1007/0-387-33403-3_13
47. [AGO 06] AGOSTINI, Luciano V.; PORTO, Roger E. C.; PORTO, Marcelo S.; GÜNTZEL, José L. SILVA, Ivan S.; BAMPI, Sergio. High Throughput FPGA Based Architecture for H.264/AVC Inverse Transforms and Quantization. In: IEEE INTERNATIONAL MIDWEST SYMPOSIUM ON CIRCUITS AND SYSTEMS, 2006 (MWSCAS2006) San Juan (Puerto Rico), Aug. 6-9, 2006. **Proceedings...** Piscataway, New Jersey: IEEE Circuits and Systems Society, 2006. p.281-285. ISBN: 1-4244-0173-9 DOI: [10.1109/MWSCAS.2006.382052](https://doi.org/10.1109/MWSCAS.2006.382052)
 48. [SIL 06] SILVA, Thaísa Leal da ; VORTMANN, João Alberto ; GÜNTZEL, José Luis ; BAMPI, Sergio ; AGOSTINI, L. V. Entropy Coder Architectures for H.264/AVC Baseline Profile. In: MICROELECTRONICS STUDENTS FORUM, 6 (SFORUM2006). Ouro Preto, 2006. **Proceedings...** Porto Alegre : SBC - SBMicro, 2006. <http://www.lbd.dcc.ufmg.br/bdbcomp/servlet/Evento?id=611>
 49. [NEV 06] NEVES, Carolina; KASTENSMIDT, Fernanda; GÜNTZEL, José L. Automatic Analysis of SET Propagation in CMOS Combinational Circuits. In: MICROELECTRONICS STUDENTS FORUM, 6 (SFORUM2006). Ouro Preto, 2006. **Proceedings...** Porto Alegre : SBC - SBMicro, 2006. <http://www.lbd.dcc.ufmg.br/bdbcomp/servlet/Evento?id=611>
 50. [NEV 06a] NEVES, Carolina; RIBEIRO, Ivandro; HENES, Egas; WIRTH, Gilson, LIMA-KASTENSMIDT, Fernanda; GÜNTZEL, José L. Avoiding Circuit Simulation in Single Event Transient Propagation Analysis in Combinational Circuits In: IEEE EUROPEAN TEST SYMPOSIUM, 11 (ETS2006) Southampton, UK, May, 21-24, 2006. **Digest of Papers...** Southampton: Univ. of Southampton, 2006. p. 46-51.
 51. [AGO 06a] AGOSTINI, Luciano V.; PORTO, Roger E. C.; GÜNTZEL, José L. SILVA, Ivan S.; BAMPI, Sergio. High Throughput Multitransform and Multiparallelism IP Directed to the H.264/AVC Video Compression Standard. In: IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS, 2006 (ISCAS2006) Island of Kos (Greece), May 21-24, 2006. **Proceedings...** Piscataway, New Jersey: IEEE Circuits and Systems Society, 2006. p. 5417-5422. ISBN: 0-7803-9390-2. DOI: [10.1109/ISCAS.2006.1693859](https://doi.org/10.1109/ISCAS.2006.1693859)
 52. [AGO 06b] AGOSTINI, Luciano V.; PORTO, Roger E. C.; BAMPI, Sergio; ROSA, Leandro; GÜNTZEL, José L.; SILVA, Ivan S. High Throughput Architecture for H.264/AVC Forward Transforms Block. In: ACM GREAT LAKES SYMPOSIUM ON VLSI, 16 (GLSVLSI2006) April 30–May 2, 2006, Philadelphia (USA), April 30–May 2, 2006. **Proceedings...** New York: ACM Press, 2006. p. 320-323. ISBN:1-59593-347-6 DOI: <https://doi.org/10.1145/1127908.1127982>
 53. [FER 06a] FERRÃO, Daniel L.; WILKE, Gustavo R.; REIS, Ricardo; NEVES, Carolina; AGOSTINI, Luciano; GÜNTZEL, José L. Safe Path-Based Hierarchical Functional Timing Analysis by Considering Block Arrival Times. In: International Caribbean Conference on Devices, Circuits and Systems, 6 (ICDCS2006) Playa del Carmen, Mexico, April 26-28, 2006. **Proceedings...** Los Alamitos: IEEE, 2006. p. 345-349. ISBN: 1-4244-0042-2. DOI: [10.1109/ICDCS.2006.250885](https://doi.org/10.1109/ICDCS.2006.250885)
 54. [NEV 06b] NEVES, Carolina; HENES, Egas; RIBEIRO, Ivandro; WIRTH, Gilson, LIMA-KASTENSMIDT, Fernanda; GÜNTZEL, José L. Automatic Evaluation of Single Event Transient Propagation in CMOS Logic Circuits Based on Topological Timing Analysis. In: IEEE LATIN-AMERICAN TEST WORKSHOP, 7 (LATW2006) Buenos Aires, Argentina, March 26-29, 2006. **Digest of Papers...** Buenos Aires: INTI/PUCRS, 2006. p.49-54.
 55. [POR 06] PORTO, Marcelo S.; GÜNTZEL, José L.; SILVA, Ivan S.; BAMPI, Sergio; AGOSTINI, Luciano V. Investigação de Algoritmos e Proposta Arquitetural para a Estimacão de Movimento Direcionada à Vídeos de Alta Resolução. In: WORKSHOP IBERCHIP, 12 (IBERCHIP 2006) San José, Costa Rica, March 22-24, 2006. **Memorias...** San José, Costa Rica: IBERCHIP, Univ de Costa Rica e IMSE-CNM, 2006. p.61-64.
 56. [ROS 06] ROSA, Leandro Z. P. da; SILVA, Thaísa Leal da; PORTO, Roger E. C.; GÜNTZEL, José L.; SILVA, Ivan S.; BAMPI, Sergio; AGOSTINI, Luciano V. Projeto de Arquiteturas Síncronas e de Alto Desempenho para os Blocos das Transformadas Diretas e Inversas da Compressão H.264/AVC. In: WORKSHOP IBERCHIP, 12 (IBERCHIP 2006) San José, Costa Rica, March 22-24, 2006. **Memorias...** San José, Costa Rica: IBERCHIP, Univ de Costa Rica e IMSE-CNM, 2006. p.87-90.
 57. [AGO 06c] AGOSTINI, Luciano V.; PORTO, Roger E. C.; GÜNTZEL, José L.; SILVA, Ivan S.; BAMPI, Sergio. Arquitetura Multitransformada de Alto Desempenho com Paralelismo Programável

- e Direcionada para o Padrão de Compressão de Vídeo H.264/AVC. In: WORKSHOP IBERCHIP, 12 (IBERCHIP 2006) San José, Costa Rica, March 22-24, 2006. **Memórias...** San José, Costa Rica: IBERCHIP, Univ de Costa Rica e IMSE-CNM, 2006. p.91-94.
58. [POR 06a] PORTO, Marcelo S.; PORTO, Roger E. C.; GÜNTZEL, José L.; SILVA, Ivan S.; BAMPI, Sergio; AGOSTINI, Luciano V. Quantização Direta e Inversa de Alta Performance para a Compressão de Vídeo H.264/AVC Direcionada para HDTV. In: WORKSHOP IBERCHIP, 12 (IBERCHIP 2006) San José, Costa Rica, March 22-24, 2006. **Memórias...** San José, Costa Rica: IBERCHIP, Univ de Costa Rica e IMSE-CNM, 2006. p.95-98.
59. [SIL 06a] SILVA, André M. C. da; SILVA, Thaísa Leal da; PORTO, Marcelo S.; PORTO, Roger E. C.; GÜNTZEL, José L.; SILVA, Ivan S.; BAMPI, Sergio; AGOSTINI, Luciano V. Exploração no Espaço de Projeto da Hadamard 4x4 Direta do Padrão de Compressão de Vídeo H.264/AVC. In: WORKSHOP IBERCHIP, 12 (IBERCHIP 2006) San José, Costa Rica, March 22-24, 2006. **Memórias...** San José, Costa Rica: IBERCHIP, Univ de Costa Rica e IMSE-CNM, 2006. p.99-102.
60. [SAN 05] SANTOS, Cristiano; FERRÃO, Daniel; LAZZARI, Cristiano; WILKE, Gustavo; GÜNTZEL, José L.; REIS, Ricardo. Effects of Using a Pin-to-Pin Delay Model on a Library-Free Transistor/Gate Sizing Scheme. In: IEEE INTERNATIONAL MIDWEST SYMPOSIUM ON CIRCUITS AND SYSTEMS, 2005 (MWSCAS2005) Cincinnati, Ohio (USA), August 7-10, 2005. **Proceedings...** Piscataway, New Jersey: IEEE Circuits and Systems Society, 2005. p.315-318. Vol. 1. ISBN: 0-7803-9197-7. [10.1109/MWSCAS.2005.1594102](https://doi.org/10.1109/MWSCAS.2005.1594102)
61. [SAN 05a] SANTOS, Cristiano; FERRÃO, Daniel; REIS, Ricardo; GÜNTZEL, José L. Incremental Timing Optimization for Automatic Layout Generation. In: IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS, 2005 (ISCAS2005) Kobe (Japan), May 23-26, 2005. **Proceedings...** Piscataway, New Jersey: IEEE, 2005. p. 3567-3571. ISBN: 0-7803-8834-8 DOI: [10.1109/ISCAS.2005.1465400](https://doi.org/10.1109/ISCAS.2005.1465400)
62. [NEV 05] NEVES, Carolina; FERRÃO, Daniel L.; BRAGA, Matheus P.; AGOSTINI, Luciano; REIS, Ricardo; GÜNTZEL, José L. Hierarchical Timing Analysis Using Selective Critical Path Sensitization. In: IEEE LATIN-AMERICAN TEST WORKSHOP, 6 (LATW2005) Salvador, Brazil, March 30-April 2, 2005. **Digest of Papers...** Salvador: UFRGS/IMSE-CNM/UFBa, 2005. p.65-70.
63. [ZIE 05] ZIESEMER JR, Adriel M.; BRAGA, Matheus P.; COSTA, Eduardo; GÜNTZEL, José L. Automatic Layout Generation of 2'S Complement Multipliers in CMOS Technology In: WORKSHOP IBERCHIP, 11 (IBERCHIP 2005) Salvador, Brazil, March 27-30, 2005. **Memórias...** Salvador: IBERCHIP/UFRGS/UFBa/IMSE-CNM, 2005. p.35-38. ISBN: 85-88425-05-X.
64. [POR 05] PORTO; Roger E. C.; NEVES, Bruno S.; GÜNTZEL, José Luís; AGOSTINI; Luciano. Increasing the Image Quality in a JPEG Compressor through Arithmetic Error Minimization. In: WORKSHOP IBERCHIP, 11 (IBERCHIP 2005) Salvador, Brazil, March 27-30, 2005. **Memórias...** Salvador: IBERCHIP/UFRGS/UFBa/IMSE-CNM, 2005. p.90-93. ISBN: 85-88425-05-X.
65. [POR 05b] PORTO, Marcelo S.; SILVA, André M. C.; PORTO; Roger E. C.; GÜNTZEL, José Luís; AGOSTINI; Luciano. Impactos do Uso de Diferentes Arquiteturas de Somadores em FPGAS Altera. In: WORKSHOP IBERCHIP, 11 (IBERCHIP 2005) Salvador, Brazil, March 27-30, 2005. **Memórias...** Salvador: IBERCHIP/UFRGS/UFBa/IMSE-CNM, 2005. p.134-137. ISBN: 85-88425-05-X.
66. [SIL 05] SILVA, Thaísa Leal da; MATEUS, Gustavo P.; BERARDI, Rita C. G.; SAWABE, Érico K.; BLASCO, Ezequiel C.; GÜNTZEL, José Luís; AGOSTINI; Luciano. Exploração do Espaço de Projeto em Arquiteturas para Cálculo da Raiz Quadrada Inteira. In: WORKSHOP IBERCHIP, 11 (IBERCHIP 2005) Salvador, Brazil, March 27-30, 2005. **Memórias...** Salvador: IBERCHIP/UFRGS/UFBa/IMSE-CNM, 2005. p.158-161. ISBN: 85-88425-05-X.
67. [SIL 05a] SILVA, Thaísa Leal da; PORTO; Roger E. C.; GÜNTZEL, José Luís; AGOSTINI; Luciano. Desenvolvimento e Validação das Interfaces BVCI para o Reuso de Blocos de Hardware. In: WORKSHOP IBERCHIP, 11 (IBERCHIP 2005) Salvador, Brazil, March 27-30, 2005. **Memórias...** Salvador: IBERCHIP/UFRGS/UFBa/IMSE-CNM, 2005. p.239-242. ISBN: 85-88425-05-X.
68. [POR 05c] PORTO, Marcelo S.; PORTO; Roger E. C.; GÜNTZEL, José Luís; AGOSTINI; Luciano. Projeto, Síntese e Simulação das Interfaces de Reuso de Hardware do Padrão OCP (Open Core Protocol). In: WORKSHOP IBERCHIP, 11 (IBERCHIP 2005) Salvador, Brazil, March 27-30, 2005. **Memórias...** Salvador: IBERCHIP/UFRGS/UFBa/IMSE-CNM, 2005. p.251-254. ISBN: 85-88425-05-X.

69. [BUS 04] BRUSAMARELLO, Lucas; WILKE, Gustavo; da SILVA, Luciano; REAL, Rodrigo; FRAINER, Gustavo; REIS, Ricardo A. L.; GEYER, Claudio; GÜNTZEL, José L.; YAMIN, Adenauer; AUGUSTIN, Iara. Timing Verification Based on Floating Vector Simulation: a Distributed Approach. In: WORKSHOP IBERCHIP, 10 (IBERCHIP 2004) Cartagena de Indias, March 10-12, 2004. **Proceedings...** Bogotá: UNIANDÉS, 2004. p.110-111. ISBN: 958-33-5899-1 (CD)
70. [SIL 04] SILVA, Michele dos S. da; GÜNTZEL, José L. Towards Using the Floating Vector Gate Delay Model in Functional Timing Analysis. In: WORKSHOP IBERCHIP, 10 (IBERCHIP 2004) Cartagena de Indias, March 10-12, 2004. **Proceedings...** Bogotá: UNIANDÉS, 2004. p.149-150. ISBN: 958-33-5899-1 (CD)
71. [FER 04] FERRÃO, Daniel L.; SANTOS, Cristiano L.; WILKE, Gustavo; GÜNTZEL, José L.; LUBASZEWSKI, Marcelo S.; REIS, Ricardo A. L. Path Delay Fault Generation Using Exact Floating Mode Sensitization. In: IEEE LATIN-AMERICAN TEST WORKSHOP, 5 (LATW2004) Cartagena de Indias, Colombia, March 8-10, 2004. **Digest of Papers...** Bogotá: UNIANDÉS, 2004. p.174-177. ISBN: 958-33-5900-9
72. [REI 04] REIS, Ricardo; KASTENSMIDT, Fernanda L.; GÜNTZEL, José L. Physical Design Methodologies for Performance Predictability and Manufacturability. In: ACM CONFERENCE ON COMPUTING FRONTIERS, 1 (CCF2004) Ischia (Italy), April 14-16, 2004. **Proceedings...** New York: ACM Press, 2004. p.390-397. (ISBN: 1-58113-741-9)
73. [BAS 04] BASTIAN, Fabrício B.; LAZZARI, Cristiano; GÜNTZEL, José L.; REIS, Ricardo. A New Transistor Folding Algorithm Applied to an Automatic Full-Custom Layout Generation Tool. **Lecture Notes in Computer Science (LNCS)**, Berlin: Springer-Verlag. Vol. 3254. p. 732-741. 2004. ISSN 0302-9743. (PATMOS 2004: Integrated Circuit and System Design. Power and Timing Modeling, Optimization and Simulation) DOI: https://doi.org/10.1007/978-3-540-30205-6_75
74. [LAZ 03] LAZZARI, Cristiano; DOMINGUES, Cristiano; GÜNTZEL, José L.; REIS, Ricardo. A New Macro-cell Generation Strategy for Three Metal Layer CMOS Technologies. In: IFIP International Conference on Very Large Scale Integration, 12 (VLSI-SoC2003). Darmstadt, Germany, December 1-3, 2003. **Proceedings...** Darmstadt: Darmstadt Univ., 2003. p.193-197. (ISBN: 390188217-0)
75. [GUE 03] GUERRERO, David; BELLIDO, Manuel; JUAN-CHICO, Jorge; MILLAN, Alejandro; RUIZ-DE-CLAVIJO, Paulino; WILKE, Gustavo; GÜNTZEL, José L. Estimation of Floating Cube Delay Using Transistor Path Computational Delay Models for CMOS Circuits. In: Conference on Design of Circuits and Integrated Systems, 18 (DCIS 2003). Ciudad Real, Spain, November 18-21, 2003. **Proceedings...** Ciudad Real (Spain): University of Castilla-La Mancha, 2003. p.95-99. (ISBN: 84-87087-40-X)
76. [GUE 03a] GUERRERO, David; WILKE, Gustavo; GÜNTZEL, José L.; BELLIDO, Manuel; JUAN-CHICO, Jorge; RUIZ-DE-CLAVIJO, Paulino; MILLAN, Alejandro. Computational Delay Models to Estimate the Delay of Floating Cubes in CMOS Circuits. In: International Workshop on Power And Timing Modeling, Optimization and Simulation, 13 (PATMOS 2003) Torino, Italy September 10-12, 2003. **Proceedings...** Berlin: Springer-Verlag 2003 (Lecture Notes in Computer Science, Vol. 2799). p.501-510. (ISBN: 3-540-20074-6).
77. [FER 03] FERRÃO, Daniel; WILKE, Gustavo; REIS, Ricardo A. L.; GÜNTZEL, José L. Improving Critical Path Identification in Functional Timing Analysis. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 16 (SBCCI 2003) São Paulo, September 8-11, 2003. **Proceedings...** Los Alamitos (California): IEEE Computer Society, 2003. p.297-302. (ISBN: 0-7695-2009-X)
78. [SAN 03] SANTOS, Cristiano; WILKE, Gustavo; LAZZARI, Cristiano; GÜNTZEL, José L.; REIS, Ricardo A. L. A Transistor Sizing Method Applied to an Automatic Layout Generation Tool. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 16 (SBCCI 2003) São Paulo, September 8-11, 2003. **Proceedings...** Los Alamitos (California): IEEE Computer Society, 2003. p.303-307. (ISBN: 0-7695-2009-X)
79. [GUN 03] GÜNTZEL, José L.; WILKE, Gustavo; REIS, Ricardo A. L.; PINTO, Ana Cristina M. Functional Timing Analysis Using ATPG Techniques. In: IEEE LATIN AMERICAN TEST WORKSHOP, 4 (LATW2003) Natal, Brazil, February 16-19, 2003. **Digest of Papers...** Porto Alegre: UFRGS, 2003. p.92-97.

80. [WIL 02] WILKE, Gustavo; GÜNTZEL, José L.; BYSTRONSKI, Márcio; PINTO, Ana Cristina M.; REIS, Ricardo A. L. Timing Verification of Combinational Blocks by Path Tracing and Floating Vector Simulation. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 15 (SBCCI 2002) Porto Alegre, September 9-14, 2002. Proceedings... Los Alamitos (California), IEEE Computer Society, 2002. p.277-282. (ISBN: 0-7695-1807-9)
81. [GUN 02] GÜNTZEL, José L.; WILKE, Gustavo; BYSTRONSKI, Márcio; PINTO, Ana Cristina M.; REIS, Ricardo A. L. A Comparison Between Testability Measures Applied to Complex Gates. In: IEEE LATIN AMERICAN TEST WORKSHOP, 3 (LATW2002) Montevideo, Uruguay, February 10-13, 2002. **Digest of Papers...** [SI.:TIMA/LATU], 2002. p.144-149.
82. [GUN 01] GÜNTZEL, José L.; PINTO, Ana Cristina M.; REIS, Ricardo A. L. A Timed Calculus for ATG-Based Timing Analysis of Circuits with Complex Gates. In: IEEE LATIN AMERICAN TEST WORKSHOP, 2 (LATW2001) Cancún, México, February 11-14, 2001. **Digest of Papers...** [SI.:INAOE], 2001. p.234-239.
83. [GUN 00] GÜNTZEL, José L.; PINTO, Ana Cristina M.; D'ÁVILA, Eduardo; REIS, Ricardo A. L. ATG-Based Timing Analysis of Circuits Containing Complex Gates. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN, 13 (SBCCI 2000) Manaus, September 18-24, 2000. **Proceedings...** Los Alamitos (California), IEEE Computer Society, 2000. p.21-26. (ISBN: 0-7695-0843-X)
84. [BER 00] BERTOTTO, Carlos A.; GÜNTZEL, José L. Ambiente de Programação Off-line para o Kit de Robótica ROBIX RCS-6. In: CONGRESSO NACIONAL DA SOCIEDADE BRASILEIRA DE COMPUTAÇÃO, 20 (CTIC - CONCURSO DE TRABALHOS DE INICIAÇÃO CIENTIFICA, 19) Curitiba, 17 a 21 de julho de 2000. **Anais...** Curitiba, Editora Universitária Champagnat, 2000. p.41. (ISBN: 85-7292-050-1)
85. [LIMA 00a], Fernanda Gusmão de; JOHANN, Marcelo de O.; GÜNTZEL, José L.; D'ÁVILA, Eduardo; CARRO, Luigi; REIS, Ricardo A. L. Designing a Masked Programmable Matrix for Sequential Circuits. In: SILVEIRA, L. M.; DEVADAS, S.; REIS, R.; (Editors.) VLSI: Systems on a Chip. Boston, MA: Kluwer Academic Publishers, 2000. p. 439-446. ISBN: 0792377311
86. [LIM 99] LIMA, Fernanda Gusmão de; JOHANN, Marcelo de O.; GÜNTZEL, José L.; CARRO, Luigi; REIS, Ricardo A. L. A Tool for Analysis of Universal Logic Gates Functionality. In: BRAZILIAN SYMPOSIUM ON INTEGRATED CIRCUIT DESIGN, 12 (SBCCI'99) Natal, September 29-October 2, 1999. **Proceedings...** Los Alamitos (California), IEEE Computer Society, 1999. p.184-187. (ISBN: 0-7695-0387-X)
87. [LIM 99a] LIMA, Fernanda Gusmão de ; GÜNTZEL, José L.; JOHANN, Marcelo de O.; CARRO, Luigi; REIS, Ricardo A. L. Designing Masked Programmable ULGs for MPGAs. In: QUINTO WORKSHOP IBERCHIP, Lima (Perú), March 1-3, 1999. **Memorias...** Lima, IBERCHIP/Pontificia Universidad Católica del Peru, 1999. p. 91-99.
88. [GUN 99] GÜNTZEL, José L.; PINTO, Ana Cristina M.; FRAGOSO, João L.; DALL PIZZOL, Guilherme; REIS, Ricardo A. L. Path Enumeration Algorithms for Timing Analysis of Digital Circuits. In: QUINTO WORKSHOP IBERCHIP, Lima (Perú), March 1-3, 1999. **Memorias...** Lima, IBERCHIP/Pontificia Universidad Católica del Peru, 1999. p. 334-341.
89. [LIM 98] LIMA, Fernanda Gusmão de ; CARRO, Luigi; GÜNTZEL, José L.; JOHANN, Marcelo de O; REIS, Ricardo A. L. Improving Logic Density of QCL Masterslices by Using Universal Logic Gates. In: BRAZILIAN SYMPOSIUM ON INTEGRATED CIRCUIT DESIGN, 11 (SBCCI'98) Búzios, September 30-October 3, 1998. **Proceedings...** Los Alamitos (California), IEEE Computer Society, 1998. p. 204-207. (ISBN: 0-8186-8704-5)
90. [GUN 98] GÜNTZEL, José L.; PINTO, Ana Cristina M.; MORAES, Fernando; REIS, Ricardo A. L. An Improved Path Enumeration Method Considering Different Fall and Rise Gate Delays In: BRAZILIAN SYMPOSIUM ON INTEGRATED CIRCUIT DESIGN, 11 (SBCCI98) Búzios, September 30-October 3, 1998. **Proceedings...** Los Alamitos (California), IEEE Computer Society, 1998. p. 208-211. (ISBN: 0-8186-8704-5)
91. [GUN 98] GÜNTZEL, José L.; PINTO, Ana Cristina M.; REIS, Ricardo A. L. Improving Path Enumeration Accuracy by Considering Different Fall and Rise Gate Delays. In: QUARTO WORKSHOP IBERCHIP, Mar del Plata (Argentina), March 11-13, 1998. **Memorias...** Buenos Aires., IBERCHIP/Universidad Nacional de La Plata, 1998. p. 91-100.

92. [LIM 98] LIMA, Fernanda Gusmão de ; GÜNTZEL, José L.; JOHANN, Marcelo de O.; CARRO, Luigi; REIS, Ricardo A. L. On The Applicability of Universal Logic Gates for Designing Masked Programmable Gate Array Architectures. In: QUARTO WORKSHOP IBERCHIP, Mar del Plata (Argentina), March 11-13, 1998. **Memorias...** Buenos Aires., IBERCHIP/Universidad Nacional de La Plata, 1998. p. 110-119.
93. [CRE 97] CREMOUX, S.; GÜNTZEL, José L.; MONNIER, T.; AZEMARD, N.; AUVERGNE, D. Performance Optimization by Path Selection. In: INTERNATIONAL WORKSHOP ON LOGIC SYNTHESIS, 1997. Tahoe City (California) - USA, May 18-21, 1997. Workshop Notes, vol.1 Princeton Univ., 1997.
94. [FRA 97] FRAGOSO, João L.; GÜNTZEL, José L.; REIS, Ricardo A. L. An X WINDOW/MOTIF Interface for Fast Prototyping Using MARCELA Prediffused Masterslices. In: TERCER WORKSHOP DE IBERCHIP, (México) D.F. (México), February 19-21, 1997. **Memorias...** México D.F., IBERCHIP/CYTED/CINVESTAV/ONCYTs, 1997. p. 504-509.
95. [MAH 97] MÄHLMANN, Luiz G. G.; MORAES, Fernando G.; GÜNTZEL, José L.; REIS, Ricardo TENTOS for WINDOWS - Um Sistema para Microeletrônica. In: TERCER WORKSHOP DE IBERCHIP, México D.F. (México), February 19-21, 1997. **Memorias...** México D.F., IBERCHIP/CYTED/CONACYT/IPN/ CINVESTAV/ONCYTs, 1997. p. 513-522.
96. [CRE 97a] CREMOUX, S.; GÜNTZEL, José L.; MONNIER, T.; AZEMARD, N.; AUVERGNE, D. Algorithme de Sélection des Chemins pour l'Optimisation de Performances. In: COLLOQUE CAO DE CIRCUITS INTÉGRÉS ET SYSTÈMES. Grenoble (Villard de Lans) - France, 15-17 Janvier, 1997. **Proceedings...** Grenoble (France), TIMA/MENESRIP, 1997. p. 188-191.
97. [CRE 97b] CREMOUX, S.; MONNIER, T.; GÜNTZEL, José L.; AZEMARD, N.; AUVERGNE, D. A Path Selection Algorithm for Performance Optimization. In: INTERNATIONAL WORKSHOP ON LOGIC AND ARCHITECTURE SYNTHESIS Grenoble (France), November, 1996. **Proceedings...** INPG/IFIP TC10 WG10.5 1996, p. 277-284
98. [GUN 96] GÜNTZEL, José L.; REIS, Ricardo A. L.; FLORES, Aline P.; JOHANN, Marcelo de O. A Novel Approach for ASIC Layout Generation. In: MIDWEST SYMPOSIUM ON CIRCUITS AND SYSTEMS, 38, Rio de Janeiro, August 13-16, 1995. **Proceedings...** Piscataway, IEEE, 1996. p. 791-794.
99. [GUN 95] GÜNTZEL, José L.; REIS, Ricardo A. L.; FLORES, Aline P.; FREITAS, Demétrio L. de. A Sea-of-Cells Approach for ASIC Design. In: PRIMER WORKSHOP IBERCHIP, Cartagena de Indias (Colômbia), February 6-10, 1995. **Memorias...** Bogotá, CMUA/CNM/IBERCHIP, 1995. p. 281-290
100. [FLO 94] FLORES, Aline P.; GÜNTZEL, José L.; REIS, Ricardo A. da Luz. The MARCELA Sea-of-Cells Generator. In: SIMPÓSIO BRASILEIRO DE CONCEPÇÃO DE CIRCUITOS INTEGRADOS, 8, Gramado, 29 Novembro - 1º Dezembro, 1994. **Anais...** Porto Alegre, SBC/SBMICRO/UFRGS, 1994. p. 357-366.
101. [GUN 94] GÜNTZEL, José L.; FREITAS, Demétrio L.; BELFORT, Hendrio B.; FLORES, Aline P.; REIS, Ricardo A. L. Partitioning-Based Procedures for Sea-of-Cells Layout Assignment. In: CONGRESSO DA SOCIEDADE BRASILEIRA DE MICROELETRÔNICA, 9, Rio de Janeiro, 8-12, Agosto, 1994. **Anais...** Rio de Janeiro, SBMICRO/NCE-UFRJ, 1994. p. 709-718.
102. [GUN 92] GÜNTZEL, José L.; HACKBART, Anelise; KRÜGER, Fernando; REIS, Ricardo A. L. Comparação entre as Abordagens Marcela e *Sea-of-Gates*: um Estudo de Caso. In: SIMPÓSIO BRASILEIRO DE CONCEPÇÃO DE CIRCUITOS INTEGRADOS, 7, Rio de Janeiro, 29 Setembro - 2 Outubro, 1992. **Anais...** Rio de Janeiro, SBC/SBMICRO/UFRJ, 1992. p.164-178.
103. [REI 92] REIS, André I.; GÜNTZEL, José L.; RIBAS, Renato. Algumas Formas de Implementação de ASICs. In: SIMPÓSIO BRASILEIRO DE CONCEPÇÃO DE CIRCUITOS INTEGRADOS, 7, Rio de Janeiro, 29 Setembro - 2 Outubro, 1992. **Anais...** Rio de Janeiro, SBC/SBMICRO/UFRJ, 1992. p.15-34.
104. [APR 92] APREA, Javier F.; GÜNTZEL, José L.; KINDEL, Marcus; FICHMAN, Luis; PILGER, Luiz; REIS, Ricardo A. L. GAMA, Uma Interface de Aquisição para Cintilografias. In: SIMPÓSIO BRASILEIRO DE CONCEPÇÃO DE CIRCUITOS INTEGRADOS, 7, Rio de Janeiro, 29 Setembro - 2 Outubro, 1992. **Anais...** Rio de Janeiro, SBC/SBMICRO/UFRJ, 1992. p.148-163.
105. [GUN 91] GÜNTZEL, José L.; RIBAS, Renato; FACHIN, Daniel; REIS, Ricardo A. L. Tchê: o Circuito Teste do Projeto Marcela. In: SIMPÓSIO BRASILEIRO DE CONCEPÇÃO DE

CIRCUITOS INTEGRADOS, 6, Jaguariúna, 23-25, Outubro, 1991. **Anais...** Campinas, SBC/SBMICRO/CTI, 1991. p.21-30.

106. [GUN 91a] GÜNTZEL, José L.; RIBAS, Renato; REIS, Ricardo A. L. Marcela: Uma Nova Abordagem para Pré-Difundidos. In: CONGRESSO DA SOCIEDADE BRASILEIRA DE MICROELETRÔNICA, 6, Belo Horizonte, 15-19 Julho, 1991. **Anais...** Belo Horizonte, SBMICRO/UFMG, 1991. p.534-543.

107. [GUN 90] GÜNTZEL, José L.; FREIRE, Luis O.; RIBAS, Renato; HOLSBACH, Jorge; BARONE, Dante. Taura: um ASIC para Terminal de Vídeo. In: SIMPÓSIO BRASILEIRO DE CONCEPÇÃO DE CIRCUITOS INTEGRADOS, 5, Ouro Preto, 24-26, Outubro, 1990. **Anais...** Belo Horizonte, SBC/SBMICRO/UFMG, 1990. p.315-324.

Na CAPES, a área da Ciência da Computação é a única que possui uma classificação QUALIS de eventos, usando os mesmos estratos da classificação de periódicos, porém baseada no H-index do Google Scholar, conforme definido no documento de área (http://capes.gov.br/images/documentos/Documentos_de_area_2017/COMP_docarea_2016.pdf). A Tabela 3.2 destaca as conferências internacionais mais relevantes noas quais o professor tem publicado desde 2009, fazendo uso do QUALIS-CC 2016 de eventos.

Tabela 3.2 - Avaliação sintética da qualidade e do impacto dos artigos publicados pelo professor.

Conferência Internacional	Sociedade	Referências	No. Pubs	QUALIS-CC 2016
ICCAD	ACM/IEEE	[LIV 15]	1	A1
DATE	ACM/IEEE	[LIV 13]	1	A1
ISCAS	IEEE	[SEI 18] [SEI 16b] [LIV 11a]	3	A1
ICIP	IEEE	[SEI 16a]	1	A1
ICME	IEEE	[SEI 13a]	1	A1
ISPD	ACM	[FON 17a] [GUT 15]	2	B1
ICECS	IEEE	[SEI 16] [NET 16] [WES 12] [LIV 12a] [MON 11]	5	B1
ISVLSI	IEEE	[NET 16b] [VOL 10] [MEN 09]	3	B1
LASCAS	IEEE	[MON 18] [SEI 16c] [MON 15] [SEI 14a] [SEI 13b] [SOR 13a] [LIV 12b]	7	B2
Total entre 2009 e 2018			24	

4. Atividades de Extensão

As atividades de extensão realizadas pelo professor correspondem, predominantemente, à organização de eventos científicos e Escolas na área de Microeletrônica (Projeto de Circuitos e Sistemas Integrados em Chip, EDA, Teste etc), à participação em tais eventos como apresentador de trabalhos, como ouvinte ou como coordenador de sessão técnica, e a apresentação de palestras para a estudantes de graduação e de pós-graduação sobre temas básicos de Microeletrônica e sobre seus temas de pesquisa. As subseções que seguem listam e detalham as atividades de extensão mais relevantes realizadas pelo professor durante sua carreira acadêmica.

4.1 Organização de Eventos Científicos e de Formação

4.1.1 Eventos Científicos Nacionais e Internacionais

31st Symposium on Integrated Circuits and Systems Design (SBCCI2018)

Local/Data: Bento Gonçalves, RS, 27 e 31 de agosto de 2018.

Promoção: Sociedade Brasileira de Microeletrônica (SBMicro), Sociedade Brasileira de Computação (SBC) e IEEE Circuits and Systems Society (CASS), Association for Computer Machinery (ACM/SIGDA)

Atividade Realizada: **Program Co-Chair**

Organização: UFPel.

Suporte: CNPq e CAPES.

Página web do evento: <https://wp.ufpel.edu.br/chipinthepampa2018/>

7th Latin American Symposium on Circuits and Systems (LASCAS2016)

Local/Data: Florianópolis, SC, 28 de fevereiro e 2 de março de 2016.

Promoção: IEEE Circuits and Systems Society (CASS)

Atividade Realizada: **Finance Chair**

Organização: UFSC.

Suporte: CNPq, CAPES e FAPESC.

Página web do evento: <http://gse.ufsc.br/lascas2016/>

22nd Workshop Iberchip (Iberchip2016)

Local/Data: Florianópolis, SC, 28 de fevereiro e 2 de março de 2016.

Promoção: Iberchip e UFSC

Atividade Realizada: **Program Co-Chair**

Organização: UFSC.

Suporte: CNPq, CAPES e FAPESC.

Página web do evento: <http://gse.ufsc.br/iberchip2016/>

17th IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC2009)

Local/Data: Florianópolis, SC, 12 a 14 de outubro de 2009..

Promoção: International Federation for Information Processing (IFIP), IEEE Circuits and Systems Society (CASS), IEEE Council on Electronic Design Automation (CEDA), Association for Computer Machinery (ACM/SIGDA) e Sociedade Brasileira de Computação (SBC).

Atividade Realizada: **Local Chair**

Organização: UFSC e UFRGS.

Página web do evento: <http://www.inf.ufrgs.br/vlisisoc/>

CHIP IN THE PAMPA (2002)

15th Symposium on Integrated Circuits and Systems Design (SBCCI2002)

17th Symposium on Microelectronics Technology and Devices (SBMicro2002)

Local/Data: Porto Alegre, 9 a 14 de setembro de 2002

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro), IFIP WG 10.5, ACM SIGDA, IEEE Circuits and Systems Society

Atividade Realizada: **Program Co-Chair**

Organização: UFRGS e PUCRS

4.1.2 Escolas e Eventos Científicos Regionais

XIV Escola de Microeletrônica (EMicro2012)

Local/Data: Ijuí/RS, 23-25/abril/2011.

Promoção: Sociedade Brasileira de Microeletrônica (SBMicro), Sociedade Brasileira de Computação (SBC) e IEEE Circuits and Systems Society (CAS).

Organização: UNIJUI, UFRGS e Unipampa.

Suporte: CAPES.

Atividade Realizada: **Membro do Comitê Organizador**

13ª Escola de Microeletrônica (EMicro2011)

26º Simpósio Sul de Microeletrônica (SIM2011)

Datas/locais: 25-27/abril/2011, na Universidade FEEVALE (Novo Hamburgo/RS) e 28-30/abril/2011, no Centro de Eventos da FAURGS (Gramado/RS).

Promoção: Sociedade Brasileira de Microeletrônica (SBMicro), Sociedade Brasileira de Computação (SBC) e IEEE Circuits and Systems Society (CAS).

Organização: FEEVALE, UFRGS, PUCRS, UFPel e Unipampa.

Atividade Realizada: **Membro do Comitê Organizador**

11th Microelectronics School (EMicro2009)

Local: Pelotas (RS), 4 a 9 de maio de 2009

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: UFPel

Atividade Realizada: **Program Co-Chair**

V Escola de Microeletrônica Sul (EMicro2003)

Local: Praia do Cassino (Rio Grande, RS), 17 a 20 de setembro de 2003

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Fundação Universidade do Rio Grande (FURG) e Universidade Federal de Pelotas (UFPel)

Atividade Realizada: **coordenador do evento pela UFPel**

18th South Symposium on Microelectronics (SIM2003)

Local: Novo Hamburgo (RS), 10 a 12 de julho de 2003

Organização: FEEVALE e UFPel

Proceedings: Centro Universitário FEEVALE

Atividades Realizadas: avaliador de trabalhos (reviewer), membro do Program Committee e do Organizing Committee

II Escola de Microeletrônica da SBC/Regional Sul (EMicro2000)

Local: Torres (RS), 31 de julho a 5 de agosto de 2000

Promoção: Sociedade Brasileira de Computação (SBC), Regional Sul

Organização: Universidade Luterano do Brasil (ULBRA) Universidade Federal do Rio Grande do Sul (UFRGS)

Atividades Realizadas: **Organização geral do evento, incluindo programa dos cursos e editoria do livro texto**

4.2 Participação em Eventos Científicos

O professor acredita ser essencial participar de eventos científicos com regularidade para estabelecer e manter uma rede de contatos a fim de prospectar oportunidades de cooperação e de captação de financiamentos. Tais participações incluem apresentação de trabalhos aprovados (no caso de não ser possível levar seus orientados para apresentar eles mesmos os seus trabalhos), coordenação de sessão técnica e/ou participação em encontros e eventos satélites relacionados às sociedades às quais o professor é associado. A seguir, são listados os eventos científicos internacionais e nacionais frequentados pelo professor entre 2006 e o presente. Junto ao nome do evento aparece o nome do trabalho apresentado ou outra atividade relevante realizada, quando for o caso. Nesta lista não aparecem os eventos dos quais o professor fez parte da Comissão de Organização (SBCCI2018/Chip in the Pampa2018, LASCAS2016/Iberchip2016 e VLSI-SoC2009).

	Nome do Evento Científico	Categoria	Sigla
1	2018 IEEE International Symposium on Circuits and Systems	Simpósio	ISCAS2018
2	54th ACM/IEEE Design Automation Conference. 2017.	Congresso	DAC2017
3	Chip on the Sands. 2017.	Congresso	
4	XXXVII Congresso da Sociedade Brasileira de Computação. 2017	Congresso	CSBC2017
5	23rd IEEE International Conference on Electronics, Circuits, and Systems. <i>Exploiting Parallelism to Speed Up Circuit Legalization</i> . 2016.	Congresso	ICECS2016
6	53rd ACM/IEEE Design Automation Conference. <i>Exploiting bipartite graph matching for fast local clock network optimization during incremental timing-driven placement</i> (apresentado na sessão Work in Progress - WIP). 2016.	Congresso	DAC2016
7	Chip on the Mountains. 2016.	Congresso	
8	2015 ACM Symposium on International Symposium on Physical Design. 2015.	Simpósio	ISPD2015
9	2015 IEEE/ACM International Conference on Computer-Aided Design. 2015.	Congresso	ICCAD2015
10	Chip in Bahia. 2015.	Congresso	
11	2015 IEEE Computer Society Annual Symposium on VLSI.	Simpósio	ISVLSI2015
12	5th Latin American Symposium on Circuits and Systems. <i>Exploring Pel Decimation to Trade off Between Energy and Quality in Video Coding</i> . 2014.	Simpósio	LASCAS2014
13	Chip in Aracaju. 2014.	Congresso	
14	Chip in Curitiba. 2013.	Congresso	
15	ACM/IEEE Design, Automation & Test in Europe. 2013.	Congresso	DATE2013
16	3rd Latin American Symposium on Circuits and Systems. <i>Evaluating the Impact of Slew on Delay and Power of Neighboring Gates in Discrete Gate Sizing</i> . 2012.	Simpósio	LASCAS2012
17	18th IEEE International Conference on Electronics, Circuits, and Systems. <i>A1CSA: An Energy-Efficient Fast Adder Architecture for Cell-Based VLSI Design</i> . 2011.	Congresso	ICECS2011
18	24th Symposium on Integrated Circuits and Systems Design. <i>Cache-tuning-aware Scratchpad Allocation from Binaries</i> . 2011.	Simpósio	SBCCI2011
19	48th Design Automation Conference. 2011.	Congresso	DAC2011
20	IEEE International Symposium on Circuits and Systems. 2011.	Simpósio	ISCAS2011
21	23rd Symposium on Integrated Circuits and Systems Design. 2010.	Simpósio	SBCCI2010
22	XVI Workshop Iberchip. <i>Chair of Session i9: Digital Design</i> . 2010.	Simpósio	Iberchip2010
23	22nd Symposium on Integrated Circuits and Systems Design. <i>Chair of session 5: Test</i> . 2009.	Simpósio	SBCCI2009
24	46th Design Automation Conference. 2009.	Congresso	DAC2009
25	21st Symposium on Integrated Circuits and Systems Design. <i>Chair of session</i> . 2008.	Simpósio	SBCCI2008
26	20th Symposium on Integrated Circuits and Systems Design. 2007.	Simpósio	SBCCI2007
27	11th European Test Symposium. 2006.	Simpósio	ETS2006

28	7th Latin-American Test Workshop. Automatic Evaluation of Single Event Transient Propagation in CMOS Logic Circuits Based on Topological Timing Analysis. 2006	Workshop	LATW2006
----	--	----------	----------

4.3 Divulgação do Conhecimento

Com o objetivo de contribuir com a divulgação do conhecimento, o professor tem proferido inúmeras palestras voltadas a estudantes de graduação e de pós-graduação sobre temas básicos de Microeletrônica e sobre técnicas e algoritmos de Síntese Física de Circuitos VLSI, notadamente no contexto da Escola Sul de Microeletrônica, evento promovido pela Sociedade Brasileira de Computação (SBC). Mais recentemente, o professor também vem proferindo palestras sobre temas específicos de sua pesquisa em eventos organizados pelos capítulos estudantis do IEEE no Brasil.

Ao total, o professor proferiu **21 palestras**, as quais são listadas a seguir.

Exploiting Flow Conservation Conditions for Effective Timing-Driven Layer Assignment

Local: Centro de Eventos do Instituto de Informática da UFRGS, Porto Alegre (RS)
 Data: 31 de julho 2017
 Carga horária: 50 minutos
 Palestra integrante da IEEE CASS Seasonal School on Physical Design Automation
 Detalhes da programação: <http://www.inf.ufrgs.br/cass/pda/>

FirstPlace: a Fast and Effective Incremental Timing-Driven Placement Flow

Local: Universidade Federal de Santa Catarina, Florianópolis (SC)
 Data: 26 de novembro 2015
 Carga horária: 1,5 hora
 Palestra integrante do 2nd Workshop on RF and Microwave Technology
 Detalhes da programação: <http://rfic.ufsc.br/second-workshop-on-rf-and-microwave-technology/>

Timing-Driven Placement

Local: Centro de Eventos do Instituto de Informática da UFRGS, Porto Alegre (RS)
 Data: 23 de outubro 2015
 Carga horária: 1,5 hora
 Palestra integrante do 5^o IEEE CASS Rio Grande do Sul Workshop
 Detalhes da programação: <http://www.inf.ufrgs.br/cassw/cassw2015/program.html>

Portas Lógicas CMOS e Layout

Local: UFSM, Santa Maria, RS
 Data: 05 de maio de 2015
 Carga horária: 1,5 hora
 Organização: UFSM.
 Promoção: Sociedade Brasileira de Microeletrônica (SBMicro), Sociedade Brasileira de Computação (SBC) IEEE Circuits and Systems Society (CAS)
 Palestra integrante da XVII Escola de Microeletrônica da SBC-Sul (EMicro2015)
 Página do evento: <http://www.emicro2015.com.br/>

Projeto Físico de Portas Lógicas e Redes de Transistores.

Local: UNIJUI (Ijuí, RS).
 Data: 23 de abril de 2012
 Carga horária: 02 horas
 Organização: UNIJUI, UFRGS e Unipampa.
 Promoção: Sociedade Brasileira de Microeletrônica (SBMicro), Sociedade Brasileira de Computação (SBC) IEEE Circuits and Systems Society (CAS)
 Palestra integrante da XIV Escola de Microeletrônica (EMicro2012)

Página do evento: <http://projetos.unijui.edu.br/emicro-sim/emicro/>

Metodologias de Projeto Físico.

Local: Universidade FEEVALE (Novo Hamburgo, RS).

Data: 25 de abril de 2011

Carga horária: 02 horas

Organização: FEEVALE e UFRGS

Promoção: Sociedade Brasileira de Microeletrônica (SBMicro), Sociedade Brasileira de Computação (SBC) IEEE Circuits and Systems Society (CAS)

Palestra integrante da 13th Microelectronics School - EMicro2011

Página do evento: <http://www.inf.ufrgs.br/emicro/emicro.html>

Static Timing Analysis e Otimização de Atraso e Potência de Circuitos Digitais

Local: Universidade Federal de Santa Catarina (Florianópolis, SC)

Data: 20 de outubro de 2011

Organização: PET Computação – INE/CTC/UFSC em parceria com o Centro Acadêmico Livre da Computação (CALICO).

Página web do evento: <http://pet.inf.ufsc.br/seccom/>

Circuitos Integrados Digitais em Tecnologia CMOS.

Local: Pontifícia Universidade Católica do Rio Grande do Sul (P. Alegre, RS).

Data: 10 de maio de 2010

Carga horária: 2,5 horas

Organização: PUCRS e UFPel

Promoção: Sociedade Brasileira de Microeletrônica (SBMicro), Sociedade Brasileira de Computação (SBC) IEEE Circuits and Systems Society (CAS)

Palestra integrante da 12th Microelectronics School - EMicro2010

Página do evento: <http://www.ufpel.tche.br/ifm/emicro/>

Circuitos Integrados Digitais em Tecnologia CMOS.

Local: Universidade Federal de Pelotas, Pelotas, RS.

Data: 4 de maio de 2009

Carga horária: 3,5 horas

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Universidade Federal de Pelotas (UFPel), Universidade Federal do Pampa e IF Sul Rio-Grandense

Palestra integrante da XI Escola de Microeletrônica (Emicro2009)

Técnicas de Implementação de CIs.

Local: Hotel Dall'Onder Victoria, Bento Gonçalves, RS.

Data: 5 de maio de 2008

Carga horária: 1 hora

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Universidade Federal do Rio Grande do Sul (UFRGS) e CEITEC

Palestra integrante da X Escola de Microeletrônica (Emicro2008)

Falhas Transientes em Circuitos Digitais CMOS: origem, análise e proteção.

Local: Universidade Federal de Santa Catarina (Florianópolis, SC).

Data: 5 de novembro de 2007

Carga horária: 2 horas

Organização: Universidade Federal de Santa Catarina (UFSC)

Palestra integrante da X Semana de Cursos e Palestras da Computação - SECCOM 2007

Técnicas de Implementação e Metodologias de Projeto.

Local: UFRGS, Porto Alegre, RS.

Data: 5 de maio de 2007

Carga horária: 1 hora

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Universidade Federal do Rio Grande do Sul (UFRGS)

Palestra integrante da IX Escola de Microeletrônica (Emicro2007)

Design Styles: gate arrays, standard cells, full custom, FPGA

Local: UFRGS, Porto Alegre, RS.

Data: 8 de maio de 2006

Carga horária: 1 hora

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Universidade Federal do Rio Grande do Sul (UFRGS)

Palestra integrante da VIII Escola Sul de Microeletrônica (Emicro2006)

Estilos de Projeto Físico

Local: UNISC, Santa Cruz do Sul, RS.

Data: 3 de maio de 2005

Carga horária: 1,5 hora

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Universidade de Santa Cruz do Sul (UNISC)

Curso integrante da VII Escola Sul de Microeletrônica (Emicro2005)

Estilos de Projeto Físico

Local: UNIJUI, Ijuí, RS.

Data: 3 de maio de 2004

Carga horária: 1,5 hora

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Universidade Integrada do Alto Uruguai (UNIJUI)

Palestra integrante da VI Escola Sul de Microeletrônica (Emicro2004)

Estilos de Projeto Físico

Local: Hotel Atlântico, Praia do Cassino, Rio Grande, RS.

Data: 17 de setembro de 2003

Carga horária: 1,5 hora

Promoção: Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)

Organização: Fundação Universidade Federal do Rio Grande (FURG) e Universidade Federal de Pelotas (UFPel)

Palestra integrante da V Escola de Microeletrônica da SBC-Sul (Emicro2003)

Estilos de Projeto Físico

Local: Canasvieiras Praia Hotel, Florianópolis, SC

Data: 20 de julho de 2002

Carga horária: 1,5 hora

Promoção: Sociedade Brasileira de Computação (SBC)

Organização: Universidade Federal de Santa Catarina (UFSC)

Palestra integrante da IV Escola de Microeletrônica da SBC/Regional Sul (Emicro2002)

Estilos de Projeto

Local: UFSM

Data: 6 de agosto de 2001

Carga horária: 1 hora

Promoção: Sociedade Brasileira de Computação (SBC)

Organização: Universidade Federal de Santa Maria (UFSM)

Palestra integrante da III Escola de Microeletrônica da SBC/Regional Sul (Emicro2001)

Estilos de Projeto

Local: ULBRA, campus Torres - RS

Data: 1 de agosto de 2000

Carga horária: 1 hora

Promoção: Sociedade Brasileira de Computação (SBC)

Organização: Universidade Luterana do Brasil (ULBRA) e Universidade Federal do Rio Grande do Sul (UFRGS)

Palestra integrante da II Escola de Microeletrônica da SBC/Regional Sul (Emicro2000)

Técnicas de Implementação de Circuitos Lógicos

Local: Escola de Agronomia da UFPel - Pelotas- RS

Data: 6 de junho de 1999

Carga horária: 1 hora

Promoção: Sociedade Brasileira de Computação (SBC)

Organização: Universidade Federal de Pelotas (UFPel) e Universidade Federal do Rio Grande do Sul (UFRGS)

Palestra integrante da I Escola de Microeletrônica da SBC/Regional Sul (EMicro)

5. Atividades de Gerência de Pesquisa

5.1 Coordenação de Projetos de Pesquisa

O professor coordena ou coordenou os seguintes projetos de pesquisa financiados por agências públicas.

Otimização de Desempenho e Energia de Sistemas em Chip (PEOSOC) (processo CNPq n° 310341/2015-9), aprovado no Contexto do Edital **Produtividade em Pesquisa (PQ)** 2015. Coordenador: Prof. José Luís Almada Güntzel. Vigência: março/2016 a fevereiro/2019.

Técnicas para o Projeto de Blocos Aceleradores de Alta Eficiência Energética - HESoC (processo CNPq n° 457174/2014-5), aprovado no contexto do Edital MCTI/CNPQ/Universal 14/2014 (Faixa B - até R\$ 60.000,00). Coordenador: Prof. José Luís Almada Güntzel. Vigência: Fevereiro/2015 a janeiro/2019. Financiamento: capital, custeio e 36 meses de bolsa ITI-A.

Técnicas para o Projeto de Sistemas em Chip Energeticamente Eficientes (EESoC) (processo CNPq n° 309047/2012-9), aprovado no Contexto do Edital **Produtividade em Pesquisa (PQ)** 2012. Coordenador: Prof. José Luís Almada Güntzel. Vigência: março/2013 a fevereiro/2016.

Análise de *Timing* de Circuitos Integrados Digitais em Tecnologias CMOS FinFET - TA-FinFET (processo CNPq n° 550185/2013-5), aprovado no contexto da chamada **MCTI/CNPq N° 20/2013 - PNM**. Coordenador: Prof. José Luís Almada Güntzel. Vigência: fevereiro/2014 a janeiro/2016.

Desenvolvimento e Prototipação de Arquiteturas para Processamento de Imagens em Sistemas Embarcados - APISE (processo CNPq n° 506565/2004-1), aprovado no contexto do Edital CT- INFO/MCT/CNPq n° 031/2004. Coordenador: Prof. Dr. José Luís Almada Güntzel. Vigência: janeiro/2005 a junho/2007.

Desenvolvimento de Sistemas em Silício Baseados no Reuso de Blocos de Hardware, aprovado no contexto da Chamada CNPq 01/2002 - Edital Universal. Coordenador: Prof. Dr. José Luís Almada Güntzel. Vigência: outubro/2003 a outubro/2005.

Desenvolvimento de Ferramentas de CAD para Verificação de Circuitos Integrados em Tecnologia Submicrônica - SoC-Reuse (processo CNPq n° 478579/2003-9), , aprovado no contexto do Edital **FAPERGS/Auxílio Recém-Doutor, versão 2001 (ARD)**. Coordenador: Prof. Dr. José Luís Almada Güntzel. Vigência: agosto/2002 a julho/2003. Financiamento: capital (R\$ 10.000,00) e 1 bolsa de IC.

Estudo e Desenvolvimento de Modelos e Algoritmos para Análise de Timing de Circuitos VLSI, aprovado no contexto do Edital **CNPq/ Kit-Enxoval Recém-Doutor do Programa ProTem-CC**. Coordenador: Prof. Dr. José Luís Almada Güntzel. Vigência: agosto/2002 a julho/2003. Financiamento: capital, custeio, 1 bolsa DTI e 2 bolsas de IC.

5.2 Liderança de Grupos de Pesquisa

Em 2002, ao ingressar na UFPel, o professor fundou o GACI - Grupo de Arquiteturas e Circuitos Integrados, Grupo de Pesquisa cadastrado no CNPq (<http://dgp.cnpq.br/dgp/espelhogrupo/0325160805795511>). Foi seu líder ou co-líder até sua redistribuição para a UFSC, em 2007, continuando como colaborador.

Em 2007, quando de seu ingresso na UFSC, o professor foi acolhido no Grupo de Pesquisa CNPq “Automação do Projeto de Sistemas Computacionais Embarcados” (<http://dgp.cnpq.br/dgp/espelhogrupo/5917539539398426>), liderado pelo Prof. Luiz Claudio Villar dos Santos. A partir de 2012, o professor passou a dividir a liderança do referido Grupo de Pesquisa.

5.3 Colaboração com outros Grupos de Pesquisa

Atualmente, o professor colabora com o GACI (Grupo de Arquiteturas e Circuitos Integrados) da UFPel, grupo que ele fundou em 2002. Esta cooperação se dá por intermédio do Prof. Luciano Agostini, que é coorientador do aluno de doutorado Ismael Seidel. Até 2014, o professor colaborou com os professores Marcelo Johann e Ricardo Reis (UFRGS), Aldebaro Klautau e Aldabery Castro (UFPA) e Ricardo Jacobi (UnB), com o apoio financeiro do INCT-Namitec.

A seguir, são listados os principais projetos de pesquisa com financiamento de agências públicas que viabilizaram estas e diversas outras cooperações ocorridas desde 2001.

Instituto Nacional de Ciência e Tecnologia em Sistemas Micro e Nanoeletrônicos - INCT-Namitec (processo CNPq nº 573738/2008-4), coordenado pelo Prof. Dr. Jacobus W. Swart, do Dept. de Engenharia Elétrica da Unicamp. Neste projeto, atuação como Coordenador da Atividade A2.4 (Projeto de Blocos IP Digitais). Vigência: abril/2009 a agosto/2015.

Verificação Formal de Computadores de Bordo para Aplicações Espaciais (VEROBC), aprovado no Contexto do **Programa UNIESPAÇO 2** (da **Agência Espacial Brasileira - AEB**), coordenado pelo Prof. Dr. Djones Vinícius Lettnin, do Dept. de Engenharia Elétrica da UFSC. Vigência: 2013 a 2016. Instituições participantes: UFSC, AEB e INPE.

Iniciativa Brazil-IP, projeto financiado pelo CNPq e coordenado pela Profa. Edna Natividade da Silva Barros (Universidade Federal de Pernambuco – UFPE).

SisRAS2 - Computacionais com Capacidade de Confiabilidade, Disponibilidade e Utilidade (RAS) 2 (processo CNPq nº 560204/2010-8), aprovado no contexto do Edital nº 09/2010 - PDI, foi um projeto coordenado pelo Prof. Ricardo Reis (da Universidade Federal do Rio Grande do Sul). Vigência: janeiro/2011 a fevereiro/2014.

Computação Omnivalente: dos limites do Silício aos compiladores conscientes de ambiente e tecnologia (processo CNPq nº 559882/2010-6), aprovado no contexto do Edital nº 09/2010 - PDI, foi um projeto coordenado pelo Prof. Carlos Galup Montoro. Vigência: janeiro/2011 a fevereiro/2014.

SisRas - Sistemas Computacionais com Capacidade de Confiabilidade, Disponibilidade e Utilidade, aprovado no contexto do Edital MCT/CNPq/CT-INFO nº 07/2007, foi coordenado pelo Prof. Ricardo Reis, da Universidade Federal do Rio Grande do Sul. Vigência: janeiro/2008 a dezembro/2010.

Ubiquitous - Tecnologias para Computação Ubíqua: do CMOS nanométrico aos sensores moleculares (processo CNPq nº 550787/2007-0), aprovado no contexto do Edital MCT/CNPq/CT-INFO nº 07/2007, foi coordenado pelo Prof. Dr. Carlos Galup Montoro, do Dept. de Engenharia elétrica da UFSC. Vigência: janeiro/2008 a dezembro/2010.

Sistemas em Chip: Metodologia de Projeto de Circuitos e Micro-Sistemas Integrados em Tecnologia CMOS – SoCMicro (processo CNPq nº 552121/2002-9), aprovado no contexto do Edital CTINFO/PD&T-TI - CNPq, foi coordenado pelo Prof. Dr. Sergio Bampi (UFRGS). Vigência: janeiro/2003 a dezembro/2006.

Síntese e Verificação de Circuitos Integrados Digitais CMOS Visando Alto Desempenho, aprovado no contexto do Convênio CAPES/MECD nº 51/03 (Convênio Brasil-

Espanha), foi uma Parceria entre Instituto de Informática da UFRGS e Departamento de Ingeniería da Universidad de Sevilla, tendo sido coordenado pelo Prof. Dr. Ricardo Augusto da Luz Reis. Vigência: 2003 a 2005.

6. Atividades Administrativas

Em todas as instituições em que atuou, o professor se envolveu continuamente com atividades de administração, sempre com o intuito de dar sua contribuição para a melhoria das condições gerais para o desenvolvimento das atividades de ensino e de pesquisa. As subseções que seguem enumeram as atividades administrativas mais relevantes realizadas entre o período que foi colaborador convidado junto ao Programa de Pós-Graduação em Computação (PPGC) e professor substituto da UFRGS (2001), passando pela sua atuação na UFPel (2002 a 2017) e chegando no presente período em que é docente da UFSC (desde 2007). Os respectivos comprovantes se encontram no DVD anexo a este memorial. A subseção 6.8, ao final desta seção, comenta as atividades de uma perspectiva histórica e ressalta os resultados mais relevantes de sua participação.

6.1 Coordenação de Curso de Pós-Graduação

Coordenador do Programa de Pós-Graduação em Ciência da Computação da UFSC

Mandato: 16/05/2017 a 05/11/2017 (Portaria nº 1220/2017/GR)

Mandato: 06/11/2017 a 05/11/2019 (Portaria nº 2392/2017/GR)

Subcoordenador do Programa de Pós-Graduação em Ciência da Computação da UFSC

Mandato: 05/11/2015 a 04/11/2017 (Portaria nº 1882/2015/GR), interrompido em 16/05/2017 pela Portaria nº 1219/2017/GR - 18 meses

6.2 Coordenação de Curso de Graduação

Coordenador *Pro Tempore* do Colegiado do Curso de Bacharelado em Ciência da Computação da UFPel

Portaria nº 1.214 (Mandato: 27/10/2002 a 23/02/2003) - 4 meses

6.3 Membro de Comissões de Criação de Novos Cursos

Membro Titular da Comissão para Preparação do Projeto de Doutorado do Programa de Pós-Graduação em Ciência da Computação da UFSC

Portaria nº 302/CTC/2010

Membro Titular da Comissão de Estudos Sobre a Viabilidade de Implementação de Curso de Graduação em Engenharia Eletrônica e de Sistemas Integrados na UFSC.

Portaria nº 01/CFM/CTC/2008 (Mandato: 12/06/2008 a 11/08/2008)

Membro do Grupo de Planejamento do Curso de Especialização em Microeletrônica (cooperação CEFET-RS/UFPel)

Período: novembro de 2004 a agosto de 2005.

Membro do Grupo de Planejamento do Curso de Engenharia de Sistemas Digitais (atual Engenharia de Computação) da Universidade Estadual do Rio Grande do Sul (UERGS)

Período: março a agosto de 2002.

6.4 Membro de Colegiado de Curso de Pós-Graduação

Membro Colegiado Delegado do Programa de Pós-Graduação em Ciência da Computação da UFSC

Mandato como titular: 15/04/2008 a 14/04/2010 (Portaria nº 76/CTC/2008)
Mandato como titular: 14/05/2010 a 13/05/2012 (Portaria nº 137/CTC/2010)
Mandato como suplente: 14/05/2012 a 13/05/2014 (Portaria nº 179/CTC/2012)
Mandato como titular: 14/05/2014 a 13/05/2016 (Portaria nº 138/2014/CTC)

6.5 Membro de Colegiados de Cursos de Graduação

Membro do Colegiado do Curso de Graduação em Engenharia Eletrônica da UFSC

Mandato como titular: 30/06/2009 a 01/07/2011 (Portaria nº 145/CTC/2009)
Mandato como titular: 25/10/2011 a 24/10/2013 (Portaria nº 212/CTC/2011)
Mandato como titular: 01/08/2014 a 31/07/2016 (Portaria nº 227/2014/CTC)
Mandato como suplente: 01/08/2016 a 31/07/2018 (Portaria nº 246/2016/CTC)

Membro do Núcleo Docente Estruturante do Curso de Graduação em Engenharia Eletrônica da UFSC

Mandato como titular: 01/08/2014 a 31/07/2016 (Portaria nº 276/2014/CTC)
Mandato como titular: 01/08/2016 a 31/07/2018 (Portaria nº 271/2016/CTC)

Membro do Colegiado do Curso de Graduação em Ciências da Computação da UFSC

Mandato como suplente: 06/05/2014 a 05/05/2016 (Portaria nº 4/2015/CTC)
Mandato como suplente: 30/08/2016 a 29/08/2018 (Portaria nº 242/2016/CTC)

Membro do Colegiado do Curso de Graduação em Ciência da Computação da UFPel

Mandato como titular: 01/07/2002 a 04/06/2007 (Portaria nº 671/UFPel)

6.6 Membro de Comissões Diversas

Membro da Comissão de Defesas do Programa de Pós-Graduação em Ciência da Computação da UFSC

Mandato como presidente: 09/02/2011 a 08/02/2013 (Portaria nº 010/CTC/2011)
Mandato como presidente: 15/11/2011 a 15/12/2012 (Portaria nº 26/2011/PPGCC)

Membro da Comissão de Diagnóstico do Departamento de Informática e Estatística (INE) da UFSC

Mandato: 02/05/2013 a 02/12/2013 (Portaria nº 004/INE/2013)

Membro da Comissão de Revalidação de Diplomas de Graduação na Área de Ciência da Computação da UFPel

Mandato: a partir de 28/07/2004 (Portaria nº 10/04/IFM)

Membro da Comissão de Bibliotecas da UFPel

Mandato: a partir de 20/12/2002 (Portaria nº 1.339)

Membro da Comissão de Informática do Instituto de Física e Matemática (IFM) da UFPel

Mandato como suplente: a partir de 28/08/2002 (Portaria nº nº 19/02/IFM)

6.7 Supervisor de Laboratório

Supervisor do Núcleo Interdepartamental de Microeletrônica (NIME) da UFSC

Mandato: 01/03/2009 a 28/02/2011 (Portaria nº 144/CTC/2009)

Mandato: 01/03/2011 a 28/02/2013 (Portaria nº 013/CTC/2011)

Mandato: 01/05/2015 a 30/04/2017 (Portaria nº 118/2015/CTC)

6.8 Histórico e Principais Contribuições

Antes mesmo de ingressar nos quadros de docente permanente da UFPel, durante o período em que foi colaborador convidado junto ao Programa de Pós-Graduação em Computação (PPGC) da UFRGS e professor substituto no Departamento de Informática Aplicada da mesma universidade, o professor recebeu convite para auxiliar (sem remuneração) na criação de um curso de engenharia na área de eletrônica para a recém-criada Universidade Estadual do Rio Grande do Sul (UERGS). O convite foi prontamente aceito por representar uma grande oportunidade de **colaborar para a expansão do número de vagas em cursos superiores públicos e gratuitos**. O curso de "Engenharia em Sistemas Digitais" (hoje "Engenharia de Computação") da UERGS, **iniciou suas atividades no segundo semestre de 2002, tendo formado até o presente momento dezenas de Engenheiros** que se encontram bem empregados, muitos deles tendo se transformado em professores e pesquisadores de Instituições de Ensino Superior.

Durante o período em que foi docente da UFPel, as principais contribuições administrativas do professor se referem ao seu intenso envolvimento com a **reforma curricular do curso de Bacharelado em Ciência da Computação** e às articulações para a criação do Departamento de Informática, a partir de um desmembramento do então Departamento de Matemática, Estatística e Computação (DMEC). Também participou de comissões diversas, relacionadas à infraestrutura daquela universidade.

Em seu ingresso na UFSC, o professor seguiu participando de atividades administrativas. No âmbito administrativo do Departamento de Informática e Estatística (INE), o professor participou de comissão responsável por **estabelecer critérios que nortearam a escolha de áreas para abertura de concursos de docentes** permanentes ao longo de diversos anos.

Porém, uma de suas contribuições mais relevantes neste período de UFSC foi a participação na Comissão de Estudos Sobre a Viabilidade de Implementação de Curso de Graduação em Engenharia Eletrônica e de Sistemas Integrados na UFSC. De fato, tal comissão foi muito além do estudo de viabilidade, tendo preparado o Projeto Pedagógico do curso de Engenharia Eletrônica. Entre diversas colaborações, **o professor trabalhou no planejamento das disciplinas da linha de "Circuitos/Sistemas Digitais, Sistemas Embarcados e Organização de Computadores" do curso**. Uma vez aprovado o Projeto Pedagógico inicial, **o curso de Engenharia Eletrônica da UFSC iniciou suas atividades no segundo semestre de 2009 e é um pleno sucesso**. Já formou dezenas de Engenheiros que se encontram bem posicionados no mercado e muitos têm seguido seus estudos em nível de Pós-Graduação. O Curso obteve nota 5 na avaliação de 2018 do ENADE. Mesmo após o início das atividades do curso de Engenharia Eletrônica, o professor seguiu envolvendo-se com a sua administração, **fazendo parte do Colegiado de forma ininterrupta até julho de 2018 e do Núcleo Docente Estruturante, entre agosto de 2014 e julho de 2018**.

O principal motivo profissional para a sua transferência da UFPel para a UFSC foi a possibilidade de atuar em uma IFES reconhecida nacionalmente e que tivesse um Programa de Pós-Graduação na área de Computação no qual pudesse se credenciar como docente permanente para orientar trabalhos de mestrado e se possível, de doutorado. Por isso, ao ingressar na UFSC o professor solicitou de imediato o seu credenciamento como docente permanente no PPGCC (Programa de Pós-Graduação em Ciência da Computação), solicitação que foi aprovada. O PPGCC possuía conceito 3 na CAPES e logo após o

ingresso do professor, a CAPES divulgou a classificação do triênio anterior, mantendo o PPGCC com tal conceito 3. Na época, era necessário o conceito 4 para que o Programa pudesse apresentar proposta de abertura de curso de doutorado. Foi então que o professor decidiu candidatar-se a representante docente no Colegiado Delegado do PPGCC, a fim de colaborar mais de perto para a superação daquela situação. Desde então, o professor tem se envolvido de maneira crescente com as questões administrativas do PPGCC, tendo sido eleito para subcoordenador (2015-2017) e posteriormente, para coordenador (2017-2019), posição que ocupa atualmente. Os principais resultados de seu envolvimento com a administração do PPGCC foram:

1. Participação na Comissão para Preparação do Projeto de Doutorado (durante o ano de 2010, assim que o PPGCC conquistou o conceito 4). **O projeto foi aprovado pela CAPES no final de 2011 e o doutorado foi iniciado no terceiro trimestre de 2012** (na época, o PPGCC possuía regime trimestral, o que foi alterado em 2013).
2. Participação do processo de reformulação geral da legislação do PPGCC, ao longo do primeiro semestre de 2012.
3. Na qualidade de subcoordenador, auxílio no preenchimento dos relatórios anuais do PPGCC para a CAPES (no sistema Sucupira), colaborando para que o PPGCC conquistasse o **conceito 5 na avaliação 2013-2016 da CAPES**.
4. Na qualidade de coordenador, foi responsável direto pela captação de **5 novas cotas de bolsas de doutorado e uma cota de mestrado** para o PPGCC em edital específico da FAPESC (número bem acima do obtido por outros PGs) e está articulando uma revisão profunda da legislação, a qual já resultou em um **sistema menos burocrático de avaliação da produção docente** e um novo procedimento para novos credenciamentos de docentes. Em consequência, houve uma **renovação do quadro de docentes credenciados**, com o desligamento de docentes improdutivos e a admissão de 5 jovens docentes recentemente ingressados na UFSC e com promissor perfil de pesquisador.

7. Participação em Bancas

Durante sua carreira acadêmica, o professor participou de **3 bancas** de Concurso para a carreira do Magisterio Superior, **12 bancas** de doutorado, **5 bancas** de exame de qualificação de doutorado e **34 bancas** de mestrado acadêmico.

7.1 Participação em Bancas de Concurso para o Magisterio Superior

Instituição: Universidade Federal de Santa Catarina (UFSC)
Processo nº 23080.035421/2017-61
Edital 035/DDP/2017
Campos de Conhecimento: Ciência da Computação / Sistemas de Computação
Número de candidatos homologados: 25 (compareceram 10)
Data: 20 a 24 de novembro de 2017.

Instituição: Universidade Federal de Santa Catarina (UFSC)
Edital Nº 022/DDPP/2011
Processo: 23080.009818/2010-21
Campo de Conhecimento: Engenharia Elétrica - Circuitos Eletrônicos Digitais
Número de candidatos homologados: 04
Data: 02 a 05 de maio de 2011.

Instituição: Universidade Federal de Santa Catarina (UFSC), Campus Araranguá
Edital Nº 20/DDPP/2010
Processo: 23080.009801/2010-73
Campo de Conhecimento: Arquitetura e Organização de Computadores
Número de candidatos homologados: 01
Data: 07 a 10 de junho de 2010.

7.2 Participação em Bancas de Doutorado

Aluno: **Matheus Trevisan Moreira**

Título: Asynchronous Circuits: Innovations in Components, Cell Libraries and Design Templates.

PG: Programa Pós-Graduação em Ciência da Computação (PPGCC)

Instituição: Pontifícia Universidade Católica do Rio Grande do Sul (PUCRS)

Orientador: Ney Laert Vilar Calazans

Coorientador: Peter A. Beerel (UC Southern California)

Data da Defesa: 14 de janeiro de 2016

Membros da banca: José Luís Almada Güntzel, Pascal Vivet (CEA-LETI, France), Fernando Gehm Moraes, Ney Laert Vilar Calazans (presidente).

Aluno: **Marcelo Grandi Mandelli**

Título: Exploration of Run-Time Dynamic Mapping Techniques for Emerging Large Scale MPSoCs.

PG: Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial (CPGEL)

Instituição: Université de Montpellier 2 - Science et Technique du Languedoc (Montpellier, France)

Orientador francês: Prof. Dr. Gilles Sassatelli

Orientador brasileiro: Prof. Fernando Gehm Moraes

Coorientador: Luciano Copello Ost

Data da Defesa: 15 de julho de 2015

Membros da banca: José Luís Almada Güntzel, Guy Gogniat, Lionel Torres, Leandro Indrusiak, Gilles Sassatelli (presidente da banca).

Aluno: **Ricardo Pereira Jasinski**

Título: Melhores Práticas e Princípios de Design com a Linguagem VHDL.

PG: Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial (CPGEL)

Instituição: Universidade Tecnológica Federal do Paraná (UTFPR)

Orientador: Prof. Dr. Volnei Antônio Pedroni

Data da Defesa: 11 de dezembro de 2014

Membros da banca: José Luís Almada Güntzel, Oscar Gouvei Filh, Douglas Paulo Bertrand Renaux, Carlos Raimundo Erig Lima, Volnei Antônio Pedroni, (presidente da banca).

Aluno: **David Guerrero Martos**

Título: Técnicas de Implementación de Circuitos Integrados Digitales CMOS de Alta Velocidad de Operación y Bajo Consumo de Potencia.

Instituição: Universidad de Sevilla - Escuela Técnica Superior de Ingeniería Informática (ETSII) - Departamento de Tecnología Electrónica (DTE)

Orientadores: Prof. Dr. Manuel Jesús Bellido Diaz e Prof. Dr. Jorge Juan Chico

Data da Defesa: 04 de maio de 2012

Membros da banca: José Luís Almada Güntzel, José Luis Roselló Sanz, Santiago Sanchez Solano, Alejandro Millán Calderón e Alberto Yúfera García (presidente da banca).

Aluno: **Adilson Jair Cardoso**

Título: Modelagem e Projeto de Conversores AC/DC de Ultrabaixa Tensão de Operação.

PG: Programa de Pós-Graduação em Engenharia Elétrica (PPGEEL) da UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Carlos Galup Montoro

Coorientador: Prof. Dr. Márcio Cherem Schneider

Data da Defesa: 23 de outubro de 2012

Membros da banca: José Luís Almada Güntzel, Sergio Bampi, Oscar Gouveia Filho, João Navarro Soares Júnior, Daniela Ota Hisayasu Suzuki, Márcio Cherem Schneider (presidente da banca).

Aluno: **Caio Graco Prates Alegretti**

Título: Analytical Logical Effort Formulation for Local Sizing

PG: Programa de Pós-Graduação em Microeletrônica (PGMicro)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Prof. Dr. André Inácio Reis

Coorientador: Prof. Dr. Renato Perez Ribas

Data da Defesa: 28 de junho de 2013

Membros da banca: José Luís Almada Güntzel, Fernanda Gusmão de Lima Kastensmidt, Felipe de Souza Marques e André Inácio Reis (presidente da banca).

Aluno: **Elisabete Nakoneczny Moraes**

Título: Método para Gerenciamento de Consumo de Energia Elétrica em Sistemas Ciberfísicos.

PG: Programa de Pós-Graduação em Engenharia de Automação e Sistemas (PPGEAS)

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Leandro Buss Becker

Data da Defesa: 19 de setembro de 2013

Membros da banca: José Luís Almada Güntzel, Carlos Eduardo Pereira, Pedro Henrique Gouvêa Coelho, Joni da Silva Fraga, Marcelo Ricardo Stemmer, Leandro Buss Becker (orientador).

Aluno: Adalbery Rodrigues Castro

Título: Implementação em FPGA de Algoritmos para Classificação de Modulação em Rádio Cognitivo.

PG: Programa de Pós-Graduação em Engenharia Elétrica (PPGEE)

Instituição: Universidade Federal do Pará (UFPA)

Orientador: Prof. Dr. Aldebaro Barreto da Rocha Klautau Júnior

Data da Defesa: 25 de novembro de 2011

Membros da banca: José Luís Almada Güntzel, Marco José de Sousa, Raimundo Carlos Silvério Freire, Ronaldo de Freitas Zampolo, Aldebaro Barreto da Rocha Klautau Júnior (presidente da banca).

Aluno: Sandro Sawicki

Título: Particionamento de Células e Pads de I/O em Circuitos VLSI 3D.

PG: Programa de Pós-Graduação em Computação (PPGC)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Prof. Dr. Ricardo Augusto da Luz Reis

Co-orientador: Marcelo de Oliveira Johann

Data da Defesa: 30 de novembro de 2009

Membros da banca: José Luís Almada Güntzel, Marcelo Soares Lubaszewski, Ricardo Pezzuol Jacobi, Ricardo Augusto da Luz Reis (presidente da banca).

Aluno: Gustavo Reis Wilke

Título: Analysis and Optimization of Mesh-based Clock Distribution.

PG: Programa de Pós-Graduação em Microeletrônica (PGMicro)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Prof. Dr. Ricardo Augusto da Luz Reis

Co-orientador: Dr. Rajeev Murgai

Data da Defesa: 1º de setembro de 2008

Membros da banca: José Luís Almada Güntzel, David Pan, Gilson Inácio Wirth, Ricardo Augusto da Luz Reis (presidente da banca).

Aluno: Leomar Soares da Rosa Júnior

Título: Automatic Generation and Evaluation of Transistor Networks in Different Logic Styles.

PG: Programa de Pós-Graduação em Microeletrônica (PGMicro)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Prof. Dr. André Inácio Reis

Co-orientador: Prof. Dr. Renato Perez Ribas

Data da Defesa: 28 de julho de 2008

Membros da banca: José Luís Almada Güntzel, Fernanda Gusmão de Lima Kastensmidt, Marcelo de Oliveira Johann, André Inácio Reis (presidente da banca).

Aluno: Felipe de Souza Marques

Título: Technology Mapping for Virtual Libraries Based on DAGs.

PG: Programa de Pós-Graduação em Computação (PPGC)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Prof. Dr. André Inácio Reis

Data da Defesa: 10 de março de 2008

Membros da banca: José Luís Almada Güntzel, Fernanda Gusmão de Lima Kastensmidt, Marcelo de Oliveira Johann, André Inácio Reis (presidente da banca).

7.3 Participação em Bancas de Qualificação de Doutorado

Aluno: **Roberto Panerai Velloso**

Título: Extracting Records from the Web Using a Signal Processing Approach.

PG: Programa Pós-Graduação em Ciência da Computação

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Profa. Dra. Carina Friedrich Dorneles

Data da Defesa: 27 de junho de 2017

Membros da banca: José Luís Almada Güntzel, Altigran Soares da Silva, Ricardo da Silva Torres e Carina Friedrich Dorneles (presidente da banca).

Aluno: **Jucemar Luis Monteiro**

Título: Timing-driven Placement with Network Flow-based Legalization.

PG: Programa Pós-Graduação em Microeletrônica (PGMIcro)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Marcelo de Oliveira Johann

Coorientador: Laleh Behjat(University of Calgary)

Data da Defesa: 31 de julho de 2017

Membros da banca: José Luís Almada Güntzel, Andrew B Kahng (UCSD) Prof. Dr. Ulrich Brenner (Univ. Bonn), Marcelo de Oliveira Johann (presidente).

Aluno: **Arturo Fajardo Jaimes**

Título: Concepção de um Sistema Autônomo para Alimentar um Implante Subcutâneo sem Baterias e sem Contato.

PG: Programa de Pós-Graduação em Engenharia Elétrica (PPGEEL) da UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Fernando Rangel de Sousa

Data da Defesa: 13 de março de 2015

Membros da banca: José Luís Almada Güntzel, Valner João Brusamarello, Marcelo Lobo Heldwein, Carlos Renato Rambo, Germán Andrés Álvarez Botero, Fernando Rangel de Sousa (presidente da banca).

Aluno: **Luiz Alberto Pasini Melek**

Título: Ultra-Low Voltage CMOS Static Gates.

PG: Programa de Pós-Graduação em Engenharia Elétrica (PPGEEL) da UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Carlos Galup Montoro

Coorientador: Prof. Dr. Márcio Cherem Schneider

Data da Defesa: 18 de agosto de 2014

Membros da banca: José Luís Almada Güntzel, Mohamad Sawan, André Inácio Reis, Volnei Antônio Pedroni, Hector Pettenghi, Daniela Ota Hisayasu Suzuki (presidente da banca/ moderadora).

Aluno: **Elisabete Nakoneczny Moraes**

Título: Framework para Gerenciamento de Energia em Sistemas Embarcados.

PG: Programa de Pós-Graduação em Engenharia de Automação e Sistemas (PPGEAS)

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Leandro Buss Becker

Data da Defesa: 01 de julho de 2011

Membros da banca: José Luís Almada Güntzel, Carlos Eduardo Pereira, Marcelo Ricardo Stemmer (presidente da banca).

7.4 Participação em Bancas de Mestrado

Aluno: **Luciano Almeida Braatz**

Título: Energy/Quality-Aware Hardware Solutions for the Residual Coding Loop Components of the High Efficiency Video Coding Standard.

PG: Programa Pós-Graduação em Computação (PPGC)

Instituição: Universidade Federal de Pelotas (UFPel)

Orientador: Marcelo Schiavon Porto

Data da Defesa: 05 de março de 2018

Membros da banca: José Luís Almada Güntzel, Guilherme Ribeiro Correa, Leomar da Rosa Junior, Marcelo Schiavon Porto (presidente).

Aluno: **Felipe Todeschini Bortolon**

Título: Static Noise Margin Analysis for CMOS Logic Cells in Near-Threshold.

PG: Programa Pós-Graduação em Microeletrônica (PGMicro)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Sergio Bampi

Coorientador: Fernando Gehm Moraes

Data da Defesa: 26 de janeiro de 2018

Membros da banca: José Luís Almada Güntzel, Claudio Machado Diniz, Renato Perez Ribas, Sergio Bampi (presidente).

Aluno: **Leandro Amancio**

Título: Ranqueamento de Respostas em Comunidades de Pergunta e Resposta Baseado em Atualidade e Qualidade: um estudo de caso com stack overflow.

PG: Programa Pós-Graduação em Ciência da Computação

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Profa. Dra. Carina Friedrich Dorneles

Data da Defesa: 14 de dezembro de 2017

Membros da banca: Roberto Willrich, Mauro Roisenberg, Renata de Matos Galante, José Luís Almada Güntzel (presidente da banca).

Aluno: **Fabrizio Piccoli Maziero**

Título: Geração Automática de testes baseada em algoritmos genéticos para verificação funcional

PG: Programa de Pós-Graduação em Engenharia Elétrica (PPGEEL)

Instituição: UFSC

Orientador: Djones Vinicius Lettnin

Data da Defesa: 21 de setembro de 2016

Membros da banca: José Luís Almada Güntzel, Raimes Moraes, Karina Rocha Gomes da Silva (UFG), Djones Vinicius Lettnin (presidente).

Aluno: **Dieison Soares Silveira**

Título: Algoritmos e Arquiteturas de Hardware para a Compressão de Quadros de Referência em Codificadores de Vídeo Digitais.

PG: Programa Pós-Graduação em Computação (PPGC)

Instituição: Universidade Federal de Pelotas (UFPel)

Orientador: Marcelo Schiavon Porto

Coorientador: Luciano Volcan Agostini

Coorientador: Bruno Zatt

Data da Defesa: 03 de março de 2015

Membros da banca: José Luís Almada Güntzel, Júlio Carlos Balzano de Mattos, Guilherme Ribeiro Corrêa.

Aluno: André Luis Rodeghiero Rosa

Título: Projeto de Células e Circuitos VLSI Digitais CMOS para Operação em Baixa Tensão.

PG: Programa de Pós-Graduação em Computação (PPGC)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Sergio Bampi

Data da Defesa: 13 de maio de 2015

Membros da banca: José Luís Almada Güntzel, André Inácio Reis, Renato Perez Ribas, Sergio Bampi (presidente).

Aluno: Olav Philipp Henschel

Título: Verificação de Consistência e Coerência de Memória Compartilhada para Multiprocessamento em Chip.

PG: Programa Pós-Graduação em Ciência da Computação/UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Luiz Cláudio Villar dos Santos

Data da Defesa: 28 de agosto de 2014

Membros da banca: José Luís Almada Güntzel, Rodolfo Jardim Azevedo, Djones Vinícius Lettnin, Luiz Cláudio Villar dos Santos (presidente da banca).

Aluno: Ricardo Garcia Jeske

Título: Projeto de Hardware de Baixo Custo e Alto Desempenho para as Transformadas Discretas dos Cossenos de Tamanho Variável Definidas no Padrão de Codificação de Vídeos HEVC

PG: Programa de Pós-Graduação em Computação (PPGC) da UFPel

Instituição: Universidade Federal de Pelotas (UFPel)

Orientador: Luciano Volcan Agostini

Orientador: Júlio Carlos Balzano de Mattos

Data da Defesa: 28 de março de 2013

Membros da banca: José Luís Almada Güntzel, Marcelo Schiavon Porto, Bruno Zatt e Luciano Volcan Agostini (presidente da banca).

Aluno: Ilan Schnitman Souza

Título: Projeto de um Sistema de Correção de Erros em Comunicação Móvel Usado no Padrão LTE

PG: Programa de Pós-Graduação em Engenharia Elétrica

Instituição: Universidade Federal da Bahia (UFBA)

Orientadora: Ana Isabela de Araújo Cunha

Data da Defesa: 17 de maio de 2013

Membros da banca: José Luís Almada Güntzel, Antônio Cezar de Castro Lima, Paulo César Machado de Abreu Farias e Ana Isabela de Araújo Cunha (presidente da banca).

Aluno: Wesley Gonçalves Silva

Título: Geração Automática de Propriedades para Verificação Formal de uma Aplicação Espacial Baseada em FPGA

PG: Programa Pós-Graduação em Ciência da Computação/UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Djones Vinícius Lettnin

Data da Defesa: 28 de junho de 2013

Membros da banca: José Luís Almada Güntzel, Eduardo Augusto Bezerra, Jean Marie Farines e Djones Vinícius Lettnin (presidente da banca).

Aluno: Daniel dos Santos

Título: Desenvolvimento de um Sistema para a Detecção e o Reconhecimento de Sinais de Trânsito Brasileiros

PG: Programa Pós-Graduação em Ciência da Computação/UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Djones Vinícius Lettnin

Data da Defesa: 29 de junho de 2013

Membros da banca: José Luís Almada Güntzel, Eduardo Augusto Bezerra, Leandro Buss Becker e Djones Vinícius Lettnin (presidente da banca).

Aluno: Tales Marchesan Chaves

Título: Distributed Memory Organization with Support for Data Migration for NOC-Based MPSoCs

PG: Programa de Pós-Graduação em Ciência da Computação (PPGCC) da PUCRS

Instituição: Pontifícia Universidade do Rio Grande do Sul (PUCRS)

Orientador: Prof. Dr. Fernando Gehm Moraes

Data da Defesa: 23 de janeiro de 2012

Membros da banca: José Luís Almada Güntzel, Cesar Augusto Missio Marcon, Luiz Gustavo Leão Fernandes e Fernando Gehm Moraes (presidente da banca).

Aluno: Frederico Ferlini

Título: PLAESER - Plataforma de Emulação de Soft Errors Visando a Análise Experimental de Técnicas de Tolerância a Falhas: uma Prototipação Rápida Utilizando FPGAs

PG: Programa de Pós-Graduação em Engenharia Elétrica (PPGEEL) da UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Eduardo Augusto Bezerra

Data da Defesa: 29 de junho de 2012

Membros da banca: José Luís Almada Güntzel, Fernando Gehm Moraes, Djones Lettnin e Eduardo Augusto Bezerra (presidente da banca).

Aluno: Rodrigo Vinícius Mendonça Pereira

Título: Análise da Implementação do Protocolo LIN em Hardware e em Software.

PG: Programa de Mestrado Acadêmico em Computação Aplicada

Instituição: Universidade do Vale do Itajaí (UNIVALI)

Orientador: Prof. Dr. Cesar Albenes Zeferino

Data da Defesa: 11 de maio de 2011

Membros da banca: José Luís Almada Güntzel, Raimundo Celeste Ghizoni Teive, Alejandro Rafael Garcia Ramirez, Cesar Albenes Zeferino (presidente da banca).

Aluno: Alexandre Keuncke Ignácio de Mendonça

Título: Alocação de Dados e de Código em Memórias Embarcadas: Uma Abordagem Pós-Compilação.

PG: Programa Pós-Graduação em Ciência da Computação/UFSC

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Luiz Cláudio Villar dos Santos

Data da Defesa: 27 de fevereiro de 2010

Membros da banca: Luigi Carro, Rodolfo Jardim Azevedo, José Luís Almada Güntzel, Luiz Cláudio Villar dos Santos (presidente da banca).

Aluno: Eberle Andrey Rambo

Título: Verificação de Consistência de Memória para Sistemas Integrados Multiprocessados.

PG: Programa de Pós Graduação em Ciência da Computação (PPGCC)

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Luiz Cláudio Villar dos Santos

Data da Defesa: 21 de novembro de 2011

Membros da banca: José Luís Almada Güntzel, Flávio Rech Wagner, Olinto José Varela Furtado, Djones Vinícius Lettnin, Luiz Cláudio Villar dos Santos (presidente da banca).

Aluno: **Cláudio Machado Diniz**

Título: Arquitetura de Hardware Dedicada para a Predição Intra-Quadro em Codificadores do Padrão H.264/AVC.

PG: Programa de Pós-Graduação em Computação (PPGC)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Prof. Dr. Altamiro Amadeu Susin

Data da Defesa: 11 de setembro de 2009

Membros da banca: José Luís Almada Güntzel, Fernanda Gusmão de Lima Kastensmidt, Marcelo Soares Lubaszewski, Altamiro Amadeu Susin (presidente da banca).

Aluno: **Thiago Rocha de Assis**

Título: Analysis of Transistor Sizing and Folding Effectiveness to Mitigate Soft Errors.

PG: Programa de Pós-Graduação em Computação (PPGC)

Instituição: Universidade Federal do Rio Grande do Sul (UFRGS)

Orientador: Prof. Dr. Ricardo Augusto da Luz Reis

Data da Defesa: 23 de março de 2009

Membros da banca: José Luís Almada Güntzel, Sergio Bampi, Gustavo Reis Wilke, Ricardo Augusto da Luz Reis (presidente da banca).

Aluno: **Alessandro de Souza Lima**

Título: Células SRAM de Ultra Baixa Tensão com Polarização de Substrato.

PG: Programa de Pós-Graduação em Engenharia Elétrica (PPGEEL)

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Sidnei Noceti Filho

Co-orientador: Prof. Dr. Luis Cléber Carneiro Marques

Data da Defesa: 15 de setembro de 2008

Membros da banca: José Luís Almada Güntzel, Antônio de Souza Junior, Carlo Requião da Cunha, Carlos Luis Cleber Carneiro Marques e Sidnei Noceti Filho (presidente da banca).

Aluno: **Roberto de Oliveira Leão**

Título: Análise Experimental de Técnicas de Estimativa de Potência Baseadas em Macromodelagem em Nível RT

PG: Programa de Pós-Graduação em Ciência da Computação (PPGCC)

Instituição: Universidade Federal de Santa Catarina (UFSC)

Orientador: Prof. Dr. Luiz Cláudio Villar dos Santos

Data da Defesa: 27 de maio de 2008

Membros da banca: José Luís Almada Güntzel, Flávio Rech Wagner, Rodolfo Jardim de Azevedo, Márcio Cherem Schneider, Luiz Cláudio Villar dos Santos (presidente da banca).

Aluno: **Gustavo Buchweitz Giusti**

Título: Projeto de um Circuito Divisor de Freqüência de Ultra-Baixo Consumo de Potência.

Nível: Mestrado em Engenharia Elétrica

Instituição: Universidade Federal de Santa Catarina - UFSC (PPGEE)

Data da Defesa: 28 de setembro de 2007

Membros da banca: Carlos Galup-Montoro, Márcio Cherem Schneider, Luis Cleber Carneiro Marques, José Luís Almada Güntzel.

Aluno: Adriel Mota Zieseimer Junior

Título: Geração Automática de Partes Operativas de Circuitos VLSI.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data da Defesa: 19 de setembro de 2007

Membros da banca: Fernando Gehm Moraes, Altamiro Amadeu Susin, Renato Perez Ribas, José Luís Almada Güntzel.

Aluno: Max Ruben de Oliveira Schultz

Título: Geração Automática de Ferramentas de Inspeção de Código para Processadores Especificados em ADL.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal de Santa Catarina - UFSC (PPGCC)

Data: 30 de março de 2007

Membros da banca: Luiz Cláudio Villar dos Santos, Olinto José Varela Furtado, Luis Fernando Friedrich, José Luís Almada Güntzel.

Aluno: Glauco Borges Valim dos Santos

Título: Area Routing in Digital Integrated Circuits.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 4 de setembro de 2006

Membros da banca: Ricardo Augusto da Luz Reis, Fernanda Gusmão de Lima Kastensmidt, Luciana Salete Buriol, José Luís Almada Güntzel.

Aluna: Cristina Meinhardt

Título: Geração de Leiautes Regulares Baseados em Matrizes de Células.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 4 de setembro de 2006

Membros da banca: Ricardo Augusto da Luz Reis, Fernanda Gusmão de Lima Kastensmidt, Marcelo Soares Lubaszewski, José Luís Almada Güntzel.

Aluno: Rubinei Peske Angelo

Título: Implicações do estilo de Descrição de Códigos VHDL na Testabilidade.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 26 de julho de 2005

Aluno: Cláudio Carvalho Menezes

Título: Geração Automática de Leiaute Através de Matrizes de Células NAND-MARTELO.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 14 de janeiro de 2004

Aluno: Felipe de Souza Marques

Título: Um Algoritmo Formal para Remoção de Redundâncias.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 13 de março de 2003

Aluno: Leonardo Lemos Ribeiro

Título: Desenvolvimento de um Ambiente para Controle e Comunicação de um Monitor de Sinais Vitais com Ambiente Windows/PC.

Nível: Mestrado em Engenharia Elétrica

Instituição: Universidade do Rio Grande do Sul - PUCRS (PPGEE)

Data: 30 de janeiro de 2003

Aluno: **Sandro Sawicki**

Título: Projeto Cooperativo no Ambiente CAVE Baseado em Espaço de Compartilhamento de Objetos.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 19 de dezembro de 2002

Aluno: **Janor Araújo Bastos**

Título: Teste em Funcionamento de uma Matriz de Chaveamento.

Nível: Mestrado em Engenharia Elétrica

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PGCC)

Data: 19 de dezembro de 2002

Aluno: **Alex Dias Gonsales**

Título: Projeto de uma Nova Arquitetura de FPGA para Aplicações BIST e DSP.

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGEE)

Data: 19 de dezembro de 2002

Aluno: **Alex Rocha Prado**

Título: Identificando e Removendo Falhas de Colagem Não-Testáveis com o Uso de Vertex Precedent BDDs

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 18 de março de 2002

Aluno: **Marcelo Boeira de Barcelos**

Título: Soft IP para Criptografia usando o Algoritmo Rijndael e Implementação em Lógica Programável

Nível: Mestrado em Ciência da Computação

Instituição: Universidade Federal do Rio Grande do Sul - UFRGS (PPGC)

Data: 18 de fevereiro de 2002

8. Premiações e Distinções Acadêmicas

A excelência das atividades realizadas pelo professor pode ser constatada pelos inúmeros prêmios nacionais e internacionais e pelas distinções recebidos. As próximas duas seções comentam as circunstâncias relacionadas a tais prêmios e distinções.

8.1 Prêmios e Destaques de Natureza Técnico-Científica

A Tabela 8.1 enumera os prêmios e destaques mais relevantes de natureza técnico-científica decorrentes da atuação do professor em pesquisa, e em particular como orientador de trabalhos de doutorado, de mestrado, de IC/ITI e de TCC. A coluna "Referência" traz os nomes dos arquivos PDF com os respectivos comprovantes, os quais se encontram no DVD companheiro que segue anexo a este memorial.

Tabela 8.1 - Principais prêmios de natureza de técnico-científica recebidos pelo professor e sua equipe de orientados.

	Prêmio	Veículo e Promotor	Agraciado(s)	Referência
1	Third Place	2017 CAD Contest (@ ICCAD 2017), Problem C: Multideck standard cell legalization - IEEE CAS, CEDA, ACM SIGDA	Renan Netto, Tiago Augusto Fontana, Sheiny Fabre, Thiago Barbato, Chrystian Guth, José Luís Güntzel, Laércio Lima Pilla	CAD-Contest2017
2	First Place	2015 CAD Contest (@ ICCAD 2015), Problem C: Incremental Timing-Driven Placement - IEEE CAS, CEDA, ACM SIGDA	Vinícius Livramento, Chrystian Guth, Renan Netto, José Luís Güntzel, Luiz C. V. dos Santos	CAD-Contest2015
3	First Place (primary metric)	Discrete Gate Sizing Contest @ 2013 ACM International Symposium on Physical Design (ISPD2013), ACM/SIGDA	Guilherme Flach, Tiago Reimann, Gracieli Posser, Marcelo Johann, Ricardo Reis, Vinícius Livramento, Chrystian Guth, Renan Netto, José Luís Güntzel	ISPD-Contest-2013
4	A. Richard Newton Young Student Advisor	53 rd Design Automation Conference (DAC), ACM/SIGDA, ESDA, IEEE CEDA	José Luís Güntzel, pela orientação de Chrystian Guth, Renan Netto	A-Richard-Newton-2016
5	A. Richard Newton Young Student Advisor	54 th Design Automation Conference (DAC), ACM/SIGDA, ESDA, IEEE CEDA	José Luís Güntzel, pela orientação de Renan Netto, Tiago Augusto Fontana	A-Richard-Newton-2017
6	Melhor Tese de Doutorado na categoria "Projeto, CAD e Teste de CIs"	5º Concurso de Teses e Dissertações da Sociedade Brasileira de Microeletrônica (SBMicro) e CEITEC S.A. (2017)	Vinícius dos Santos Livramento (coorientado)	SBMicro-CEITEC2017
7	3º Lugar na categoria Tese de Doutorado	CTD2017 - Concurso de Teses e Dissertações 2017 da SBC (Sociedade Brasileira de Computação)	Vinícius dos Santos Livramento (coorientado)	CTD2017
8	Trabalho classificado entre os 10 melhores	CTIC2017 - 36º Concurso de Trabalhos de Iniciação Científica (2017) da SBC (Sociedade Brasileira de Computação)	Luiz Cancellier, Ismael Seidel, José Luís A. Güntzel	CTIC2017
9	2º lugar	CTIC2012 - XXXI Concurso de Trabalhos de Iniciação Científica (2012) da SBC (Sociedade Brasileira de Computação)	Jucemar Luis Monteiro, Luciano Agostini, José Luís Güntzel	CTIC2012

10	Dissertação de mestrado entre as 10 finalistas	CTD2011- Concurso de Teses e Dissertações 2011 da SBC (Sociedade Brasileira de Computação)	Alexandre K. I. de Mendonça (coorientado)	
11	Menção Honrosa para dissertação de mestrado (entre as 3 melhores)	WSCAD-CTD2011 - Concurso de Teses e Dissertações do WSCAD2011, Sociedade Brasileira de Computação (SBC)	Daniel Pereira Volpato (orientado)	WSCAD-CTD2011
12	Best Paper Award na categoria "With an undergraduate student as first author"	33 rd South Symposium on Microelectronics (SIM2018) - SBC (Sociedade Brasileira de Computação) e SBMicro (Sociedade Brasileira de Microeletrônica)	Bruno Bonotto, Ismael Seidel, Luiz Henrique Cancellier, Marcio Monteiro, José Luís Güntzel	SIM2018
13	Best Paper Candidate	2015 International Symposium on Physical Design (ISPD2015), Association for Computer Machinery (ACM)	Chrystian Guth, Vinícius Livramento, Renan Netto, Renan Fonseca, José Luís Güntzel, Luiz Santos	ISPD2015
14	Best Poster Award	VIII Microelectronics Students Forum (SForum 2008), Sociedade Brasileira de Computação (SBC) e Sociedade Brasileira de Microeletrônica (SBMicro)	Guilherme Corrêa, Helen Franck, Eduardo Mesquita, Luciano Agotini, José Luís Güntzel	SForum2008
15	3º Lugar na Área de Ciências Exatas e da Terra do	XIV Congresso de Iniciação Científica da UFPel (Universidade Federal de Pelotas), 2006	Eduardo Macedo Mesquita e Matheus Porciuncula Braga, Gustavo Reis Wilke (orientados)	CIC-UFPel-2006
16	2º Lugar na apresentação oral na Área de Engenharias	XIV Congresso de Iniciação Científica da UFPel (Universidade Federal de Pelotas), 2006	André Marcelo Coelho Silva (coorientado)	CIC-UFPel-2006a
17	Best paper	ALTERA Best Paper Award @ II Southern Conference on Programmable Logic (SPL2006)	Roger Porto, Marcelo Porto, Thaísa Silva, Leandro Rosa, José Luís Güntzel, Ivan Silva, Sergio Bampi, Luciano Agostini	SPL2006
18	1º Lugar na apresentação de pôsteres na Área de Ciências Exatas e da Terra do	XII Congresso de Iniciação Científica da UFPel (Universidade Federal de Pelotas), 2003	Adriel Mota Ziesemer Junior	CIC-UFPel-2003

Desde 2013, os orientados do professor que trabalham no tema de EDA têm participado de competições internacionais relacionadas ao desenvolvimento de ferramentas para a "Síntese Física de Circuitos VLSI". Cada competição é organizada por empresas da área de EDA (eventualmente, com apoio de membros da academia), e propõe um ou mais temas específicos. Os prêmios enumerados de 1 a 3 na Tabela 8.1 foram obtidos em tal contexto. Em especial, as competições denominadas de "CAD Contest", associadas ao ICCAD (ACM/IEEE International Conference on Computer-Aided Design), provêm uma grande visibilidade internacional para os estudantes, para o grupo de pesquisa, para a UFSC e para o Brasil. Dentre as equipes que participam de tais competições, a maioria absoluta é oriunda da China (RPC), Taiwan e Hong-Kong, uma minoria é dos Estados Unidos e apenas duas são brasileiras, uma da UFSC e outra da UFRGS. O prêmio 3 foi obtido na primeira participação dos alunos do professor, quando eles compuseram uma equipe mista com a UFRGS. Já nos demais anos, a participação ocorreu como equipe UFSC, exclusivamente, o que aumenta o significado dos prêmios 1 e 2.

Nos anos de 2016 e 2017, orientados de mestrado e de doutorado do professor foram agraciados com o prêmio "A. Richard Newton Young Student" da ACM (Association for Computer Machinery), tendo por este motivo recebido suporte financeiro para participar do Design Automation Conference (DAC), maior evento do mundo em EDA, onde apresentaram o andamento de seus trabalhos em sessão de pôsteres. Os prêmios 4 e 5 da

Tabela 8.1 se referem ao reconhecimento da ACM ao trabalho do orientador dos alunos premiados.

Os prêmios 6 e 7 reconhecem a alta qualidade do trabalho de Vinícius dos Santos Livramento, primeiro coorientado de doutorado do professor. O prêmio 7 tem um significado muito especial porque foi obtido no contexto do CTD (Concurso de Teses e Dissertações) importante evento nacional promovido anualmente pela SBC (Sociedade Brasileira de Computação). Isso significa que a tese de Vinícius Livramento concorreu com teses de doutorado do Brasil inteiro, concluídas em 2016, na área da Computação. No contexto do prêmio 6, a tese competiu com diversas outras nas temáticas de "Projeto, EDA/CAD e Teste de Circuitos Integrados", também oriundas do Brasil inteiro. Em ambos os casos, houve projeção nacional do trabalho de qualidade realizado na UFSC. Os destaques 10 (<https://www.dimap.ufsc.br/csbc2011/eventos/ctd.php>) e 11 também projetaram no nível nacional a excelente qualidade dos trabalhos de mestrado orientados pelo professor nos anos 2008 a 2010.

O prêmio 9 e o destaque 8 (<http://csbc2017.mackenzie.br/anais/eventos/36-ctic>) foram obtidos por orientados de IC (e eventualmente, se tornaram TCCs), no contexto do CTIC (Concurso de Trabalhos de Iniciação Científica), evento nacional organizado anualmente pela SBC há mais de 30 anos.

Finalmente, os prêmios 12, 14 e 17 e o destaque 13 são o reconhecimento, por parte dos Comitês de Avaliação conferências regionais, nacionais ou internacionais, da qualidade dos trabalhos orientados pelo professor.

8.2 Distinções Acadêmicas

A dedicação, o esmero e o comprometimento do professor na realização das atividades acadêmicas, em especial, na didática e nos esforços administrativos para a melhoria de infraestrutura, tem sido reconhecidos pelos estudantes. A tabela 8.2 enumera as principais distinções recebidas desde 2001 até o presente momento.

Tabela 8.2 - Principais distinções recebidos pelo professor e sua equipe de orientados.

	Distinção	Instituição	Ano
1	Paraninfo da Turma de Formandos 2014.2	Curso de Engenharia Eletrônica (1ª turma) da UFSC (Universidade Federal de Santa Catarina)	2015
2	Patrono da Turma de Formandos 2007/1	Bacharelado em Ciência da Computação da UFPel (Universidade Federal de Pelotas)	2007
3	Patrono da Turma de Formandos 2006/1	Bacharelado em Ciência da Computação da UFPel (Universidade Federal de Pelotas)	2006
4	Patrono e Paraninfo da Turma de Formandos 2005/2	Bacharelado em Ciência da Computação da UFPel (Universidade Federal de Pelotas)	2005
5	Professor Homenageado da Turma de formandos 2002/2	Bacharelado em Ciência da Computação da UFPel (Universidade Federal de Pelotas)	2003

Os esforços dispensados para a criação do curso de Engenharia Eletrônica da UFSC forma reconhecidos pela estudantes 1ª turma de formandos, que o elegeu Paraninfo.

No período em que trabalhou na UFPel, em função de seu envolvimento em atividades que resultaram na profunda transformação do Curso de Bacharelado em Ciência da Computação e das condições gerais de ensino e pesquisa, o professor foi escolhido como Homenageado e como Patrono por 3 turmas consecutivas de formandos.

9. Atividades de Revisão e Arbitragem de Produção Científica

O professor tem trabalhado na avaliação de artigos submetidos a revistas e de trabalhos submetidos a eventos nacionais e internacionais.

A seguir são detalhadas as atividades de avaliação de trabalhos científicos realizada pelo professor.

9.1 Avaliação de Artigos Submetidos a Periódicos

Avaliação de Artigo Submetido ao JETTA (Journal of Electronic Testing: Theory and Applications)

Atividade: avaliação de artigo submetido a Journal publicada pela Springer.

Período: 21/09/2010 a 28/10/2010

Carga Horária: 16 horas

Página do Journal:

<http://www.springer.com/engineering/circuits+%26+systems/journal/10836>

Avaliação de artigo submetido ao JICS (Journal of Integrated Circuits and Systems)

Atividade: avaliação de artigo submetido a Journal publicada pela Sociedade Brasileira de Microeletrônica (SBMicro) e Sociedade Brasileira de Computação (SBC)

Período: 02/08/2010 a 21/08/2010

Carga Horária: 12 horas

Página do Journal: <http://www.sbmicro.org.br/jics/>

9.2 Avaliação de Trabalhos Submetidos a Eventos Científicos

Desde 2009, o professor trabalhou como avaliador de artigos nos eventos listados a seguir. Em particular, ele foi Chair da Track "EDA/CAD-Test-Reliability" do SBCCI por três anos consecutivos (2015, 2016 e 2017) e foi Program Co-Chair do mesmo evento em 2018.

Nome do Evento	Sigla	Edições
Symposium on Integrated Circuits and Systems Design	SBCCI	2009, 2014-2017 (5)
International Workshop on Power and Timing Modeling, Optimization and Simulation	PATMOS	2009, 2014,-2016 (4)
IEEE International Conference on Electronics Circuits and Systems	ICECS	2015, 2016 (2)
IEEE Latin American Symposium on Circuits and Systems	LASCAS	2016, 2014 (2)
Workshop Iberchip	Iberchip	2016
IEEE Latin- American Test Workshop	LATW	2009, 2010 (2)
South Symposium on Microelectronics	SIM	2009
TOTAL		17

10. Consultorias para Órgão de Fomento à Pesquisa

O professor tem realizado consultorias ad hoc para as agências públicas de fomento CNPq, CAPES, FAPESC e FAPEMIG, tendo emitido **25 pareceres** entre 2007 e o presente, conforme listado a seguir.

	Data	Agência	Processo	Chamada
1	19/08/2009	CNPq	481947/2009-4	Edital MCT/CNPq 14/2
2	09/10/2007	CNPq	473999/2007-2	Edital MCT/CNPq 15/2
3	09/10/2007	CNPq	483674/2007-9	Edital MCT/CNPq 15/2
4	04/02/2010	CNPq	450175/2010-3	Apoio a Participação em Evento
5	03/06/2013	CNPq	485589/2013-3	Universal 14/2013
6	09/10/2008	CNPq	304164/2008-9	PQ
7	06/10/2008	CNPq	304689/2008-4	PQ
8	23/10/2008	CNPq	575865/2008-3	Edital 55/2008
9	24/10/2008	CNPq	620185/2008-2	Edital 16/2008
10	05/10/2009	CNPq	301337/2009-8	PQ
11	27/08/2013	CNPq	311862/2013-6	PQ
12	03/09/2015	CNPq	206017/2015-4	Doutorado sanduíche
13	11/03/2016	CNPq	408252/2016-2	Universal 01/2016
14	25/01/2016	CNPq	208689/2015-0	Doutorado sanduíche
15	02/09/2015	CNPq	205358/2015-2	Doutorado no exterior
16	07/07/2017	CNPq	204670/2017-9	Doutorado sanduíche
17	25/08/2016	CNPq	311445/2016-0	Chamada CNPq 12/
18	18/09/2017	CNPq	311240/2017-8	Chamada CNPq 12/
20	10/07/2017	CNPq	204656/2017-6	Doutorado sanduíche
21	11/09/2017	CNPq	158538/2017-0	CNPq/TWAS-Pós-Doutorado
22	12/04/2018	CNPq	201118/2018-1	Pós-Doutorado no Exterior
23	25/06/2007	FAPEMIG	APQ-5629- 6.01/07	EDITAL FAPEMIG 03/2007
24	17/02/2013	FAPESC		FAPESC 09/2012-14-PAPPE
25	27/10/2017	CAPES	88887.156559/2017-00	Programa CAPES-NUFFIC Edital 27/2017

F11. Atividades de Cunho Social

11.1 Atividades Voluntárias em Sociedades Científicas

O professor tem procurado dar sua contribuição às comunidades de pesquisadores nas quais se insere, atuando de maneira voluntária em Sociedades Científicas. Além de trazer benefícios para as comunidades nacionais (tais como recursos para organizar eventos e apoiar a participação de estudantes), sua atuação também tem provido visibilidade para as instituições empregadoras (anteriormente, a UFPel, e atualmente, a UFSC). Neste contexto, podem ser destacadas as seguintes atividades voluntárias desenvolvidas pelo professor junto às sociedades científicas.

Institute of Electrical and Electronics Engineers (IEEE)

Council on Electronic Design Automation (CEDA)

Atividade: **Chair of the IEEE Brazil Section CEDA Chapter**

Início da atividade: 2017

Sociedade Brasileira de Microeletrônica (SBMicro)

Cargo: **Membro da Diretoria** (Diretor Administrativo)

Mandato: setembro/2006 a setembro/2008

Sociedade Brasileira de Microeletrônica (SBMicro)

Cargo: **Conselheiro**

Mandato: setembro/2003 a agosto/2007

12. Conclusões e Perspectivas

Ao longo de sua carreira, o professor atuou ativamente e realizou contribuições relevantes em ensino, pesquisa, extensão e administração acadêmica. Suas contribuições mais relevantes para as instituições em que esteve ou está e para a sociedade são:

1. Participou intensamente do planejamento do curso de Engenharia em Sistemas Digitais (hoje Engenharia de Computação) da Universidade Estadual do Rio Grande do Sul (UERGS);
2. Colaborou efetivamente na reforma curricular do curso de Bacharelado em Ciência da Computação da UFPel, atualizando os conteúdos e bibliografias das disciplinas da linha de hardware;
3. Ministrou 10 disciplinas de graduação diferentes nos 10 semestres em que esteve na UFPel;
4. Criou o Grupo de Arquiteturas e Circuitos Integrados (GACI) da UFPel;
5. Participou da criação do projeto pedagógico do curso de Engenharia Eletrônica da UFSC, participando ininterruptamente do Colegiado desde sua criação até julho de 2018;
6. Ministrou pela primeira vez diversas disciplinas da linha de hardware do currículo de 2007 do curso de Ciências da Computação da UFSC, introduzindo o uso de recursos e métodos atuais (como FPGAs, linguagens de descrição de hardware e ferramentas computacionais de síntese de circuitos);
7. Participou da Comissão para Preparação do Projeto do Doutorado do PPGCC/UFSC (que foi aprovado em 2011);
8. Participou do processo de reformulação geral da legislação do PPGCC/UFSC, ao longo do primeiro semestre de 2012;
9. Na qualidade de subcoordenador do PPGCC/UFSC, auxiliou no preenchimento dos relatórios anuais do PPGCC para a CAPES (no sistema Sucupira), colaborando para que o PPGCC conquistasse o conceito 5 na avaliação 2013-2016 da CAPES;
10. Na qualidade de coordenador do PPGCC/UFSC, foi responsável pela obtenção de 5 novas cotas de bolsas de doutorado e uma cota de mestrado em edital da FAPESC e atualmente, está articulando uma revisão da legislação;
11. Atuou na organização dos eventos científicos SBCCI2002 (Finance Chair), VLSI-SoC2009 (Local Chair), LASCAS2016 (Finance Chair), Iberchip2016 (Program Chair) e SBCCI2018 (Program Co-Chair), além de diversos eventos regionais (principalmente, a EMicro - Escola de Microeletrônica da SBC/Sul);
12. Foi Conselheiro (2003 e 2006) e Diretor Administrativo (2006 e 2008) da Sociedade Brasileira de Microeletrônica (SBMicro)

Atualmente, o professor atua como coordenador do capítulo brasileiro do IEEE CEDA (Council on Electronic Design Automation). No contexto da coordenação do PPGCC/UFSC, o professor trabalha para melhorar as condições gerais de infraestrutura, visando construir as bases para a obtenção do conceito 6 da CAPES.

Além das contribuições já mencionadas, o professor obteve as seguintes conquistas profissionais:

1. Concluiu a orientação de 30 trabalhos de IC/ITI, 15 TCCs e 8 mestrados, além de 5 coorientações de mestrado e uma de doutorado;
2. Foi paraninfo, patrono ou professor homenageado de 5 turmas de formandos;
3. Publicou 14 artigos em periódicos indexados, 4 capítulos de livro, 107 trabalhos completos em anais de eventos científicos (desde 1990, ou seja, 3,6 artigos por ano), além de inúmeros resumos;

4. É bolsista de produtividade em pesquisa (PQ) do CNPq, nível 2 (CA Microeletrônica), desde 2013 (e o foi entre 2007 e 2009);
5. Recebeu 14 prêmios internacionais e nacionais.

No atual momento, o professor começa a atingir a maturidade como pesquisador, com o aumento da qualidade das publicações, aumento contínuo e consistente do número de citações e consolidação como orientador de doutorado. Nos próximos meses, seu primeiro orientado de doutorado, Ismael Seidel, irá defender sua tese. Além dos outros dois alunos de doutorado que atualmente orienta, três atuais orientados de mestrado já manifestaram interesse em seguir no doutorado com o professor.

Finalmente, para os próximos anos, o professor pretende estabelecer cooperações com grupos de pesquisa no exterior, visando contribuir para a internacionalização de seu grupo de pesquisa, do PPGCC e da UFSC.

Florianópolis, 15 de outubro de 2018.

José Luís Almada Güntzel
Prof. Associado IV – INE/CTC/UFSC