

UNIVERSIDADE FEDERAL DE SANTA CATARINA  
CENTRO TECNOLÓGICO  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA E ELETRÔNICA  
CURSO DE GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Vinícius da Palma Wessler

**Desenvolvimento de Hardware e Software Embarcado para Sistema de Avaliação de  
Parâmetros Eletroacústicos de Headsets**

Florianópolis

2022



Vinícius da Palma Wessler

**Desenvolvimento de Hardware e Software Embarcado para Sistema de Avaliação de  
Parâmetros Eletroacústicos de Headsets**

Trabalho de Conclusão do Curso de Graduação em Engenharia Elétrica do Centro Tecnológico da Universidade Federal de Santa Catarina como requisito para a obtenção do título de Bacharel em Engenharia Elétrica.

Orientador: Prof. Sidnei Noceti Filho, Ph.D.

Florianópolis

2021

Ficha de identificação da obra elaborada pelo autor,  
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Wessler, Vinicius da Palma

Desenvolvimento de hardware e software embarcado para sistema de avaliação de parâmetros eletroacústicos de headsets / Vinicius da Palma Wessler ; orientador, Sidnei Noceti Filho, 2022.

88 p.

Trabalho de Conclusão de Curso (graduação) -  
Universidade Federal de Santa Catarina, Centro Tecnológico,  
Graduação em Engenharia Elétrica, Florianópolis, 2022.

Inclui referências.

1. Engenharia Elétrica. 2. Eletroacústica. 3. Hardware embarcado. 4. Software embarcado. 5. Raspberry Pi. I. Noceti Filho, Sidnei. II. Universidade Federal de Santa Catarina. Graduação em Engenharia Elétrica. III. Título.

Vinicius da Palma Wessler

**Desenvolvimento de Hardware e Software Embarcado para Sistema de Avaliação de Parâmetros Eletroacústicos de Headsets**

Este Trabalho Conclusão de Curso foi julgado adequado para obtenção do Título de “Bacharel em Engenharia Elétrica” e aceito, em sua forma final, pelo Curso de Graduação em Engenharia Elétrica.

Florianópolis, 25 de Março de 2022.



Documento assinado digitalmente  
Jean Viane Leite  
Data: 31/03/2022 11:46:41-0300  
CPF: 003.474.909-80  
Verifique as assinaturas em <https://v.ufsc.br>

---

Prof. Jean Viane Leite, Dr.  
Coordenador do Curso de Graduação em Engenharia Elétrica

**Banca Examinadora:**



Documento assinado digitalmente  
SIDNEI NOCETI FILHO  
Data: 21/03/2022 17:12:07-0300  
CPF: 145.202.309-34  
Verifique as assinaturas em <https://v.ufsc.br>

---

Prof. Sidnei Noceti Filho, Dr.  
Orientador  
Universidade Federal de Santa Catarina

---

Eng. Rosalfonso Bortoni, Dr.  
Bortoni Technology

**RAFAEL NAGI CRUZ** Assinado de forma digital por RAFAEL  
**GERGES:00622342932** NAGI CRUZ GERGES:00622342932  
Dados: 2022.03.26 11:43:37 -03'00'

---

Eng. Rafael Nagi Cruz Gerges, MEng.  
NR Consultoria e Treinamento



## RESUMO

O presente trabalho discorre sobre o projeto de hardware e software embarcado para um sistema de avaliação de parâmetros eletroacústicos de headsets, sendo os principais parâmetros de interesse sua resposta em frequência, linearidade, taxa de distorção e máxima saída acústica, que devem ser ensaiados conforme norma IEEE 269-2010. Para a realização desses ensaios, desenvolveu-se um sistema de geração e aquisição de sinais, controlado por uma Raspberry Pi e capaz de se comunicar com um software de computador. Na estrutura do trabalho, primeiramente é feita uma introdução mostrando os requisitos que se deseja atingir, então é apresentado o referencial teórico com os tópicos importantes trabalhados, e faz-se uma breve introdução aos ensaios que o sistema deve realizar. Em seguida, parte-se para as etapas de desenvolvimento de hardware, incluindo a seleção de componentes, projeto dos circuitos e layout da placa de circuito impresso, de software embarcado, e finalmente a integração das etapas. Por fim, os resultados são apresentados e uma breve discussão é feita.

**Palavras-chave:** Eletroacústica. Hardware embarcado. Software embarcado. Raspberry Pi. Headset.



## ABSTRACT

The present work discusses the design of hardware and embedded software for an evaluation system of electroacoustic parameters of headsets, being the main parameters of interest its frequency response, linearity, distortion rate and maximum acoustic output, which must be tested according to the standard IEEE 269-2010. To carry out these tests, a signal generation and acquisition system was developed, controlled by a Raspberry Pi and capable of communicating with computer software. In the work structure, first an introduction is made showing the requirements to be achieved, then the theoretical framework is presented with the important topics worked, and a brief introduction is made to the tests that the system must perform. Then, it goes to the development of hardware, software, and finally the integration of the steps. Lastly, the results are presented and a brief discussion is made.

**Keywords:** Electroacoustic. Headset. Hardware. Embedded software. Raspberry Pi.



## LISTA DE FIGURAS

Figura 1 - Estrutura do dispositivo GRAS 45CC Headphone Test Fixture desenvolvido pela GRAS Sound and Vibration. O headset é acoplado à cabeça mecânica para a realização dos ensaios. ....	24
Figura 2 – Diagrama de hardware da placa de geração e aquisição de sinais. ....	27
Figura 3 – Microfones em diferentes campos sonoros: a) campo livre; b) campo de pressão; c) campo difuso. ....	30
Figura 4 - Limite das bandas de 1/1 de oitava e 1/3 de oitava .....	31
Figura 5 – Teste de um ADC de 12 bits e taxa de amostragem de 82 MHz, com entrada senoidal em 2,111 MHz. Lê-se SNR como SQNR. ....	34
Figura 6 – Amplificadores operacionais com terminação dupla e terminação simples. ....	35
Figura 7 – Representação de filtro ativo de segunda ordem com topologia MFB implementado com um amplificador operacional de terminação dupla.....	36
Figura 8 – Interior do encapsulamento de um microfone MEMS. ....	38
Figura 9 – Gráficos da resposta em frequência (vermelho) e impedância (verde) do alto-falante Visaton BG 13 – 8 ohms.....	40
Figura 10 – Placas Raspberry Pi Zero W, Pico e Zero 2 W. ....	41
Figura 11 – Resultado do ensaio de linearidade para um alto-falante de headset analógico. Pode-se ver a não linearidade nas baixas frequências. ....	45
Figura 12 – Faixa dinâmica (DR), ruído interno (RTI), número efetivo de bits (ENOB) e resolução efetiva (ER) do ADC AD7771 para diversas taxas de amostragem, ganhos e filtros configurados no circuito integrado. ....	49
Figura 13 - ADC funcionando em modo diferencial. A entrada diferencial pode ter valor pico-a-pico de duas vezes a referência dividido pelo ganho interno. O valor da referência deve estar limitado entre as alimentações superior (AVDD) e inferior (AVSS).....	50
Figura 14 - Taxa de amostragem e frequências de sistema permitidas no PCMA1791a. ....	50
Figura 15 - Pinagem do componente MCP4452. ....	52
Figura 16 - Fonte externa e conversor chaveado a serem utilizados para alimentação da bancada. ....	53
Figura 17 - Diagrama de blocos do AD7771.....	54
Figura 18 - Divisor de tensão para tensão de referência de 3 V. Um jumper é utilizado para possibilitar também a utilização da tensão de referência interna de 2,5 V do ADC. ....	55

Figura 19 - GPIOs do MCU sendo definidos para controle do ADC.....	55
Figura 20 - Diagrama de blocos do DAC.....	56
Figura 21 - Filtro simulado com software Proteus e sua resposta em frequência. ....	57
Figura 22 - Esquemático do filtro ativo na entrada do ADC.....	58
Figura 23 - Filtro de saída do DAC.....	58
Figura 24 - Potenciômetro digital com suas conexões configuradas. ....	59
Figura 25 - Filtros capacitivos na alimentação.....	59
Figura 26 - Conectores KK para um dos microfones da bancada e para o headset.....	60
Figura 27 - Pinos de teste para os microfones da bancada.....	60
Figura 28 - Regulador linear LM1117 com capacitores.....	61
Figura 29 - Filtro de saída do conversor chaveado.....	61
Figura 30 - LEDs de sinalização das saídas da fonte no esquemático e no <i>layout</i> da PCI.....	62
Figura 31 - Proteção do circuito.....	62
Figura 32 - Definição de registradores do ADC e estrutura para seleção de canais do DAC. .	64
Figura 33 – a) funções de configuração do sistema; b) Configuração do pino de reset do DAC utilizando a função <code>gpio_open()</code> da biblioteca <code>c-periphery</code> .....	65
Figura 34 - Diagrama das chamadas de sistema para geração e aquisição simultâneas.....	66
Figura 35 - Código com chamadas de sistema para aquisição e geração simultâneas .....	67
Figura 36 - Formato da saída de um canal do AD7771.....	68
Figura 37 - Bytes brutos lidos do ADC.....	68
Figura 38 - Header CRC dos canais do ADC.....	69
Figura 39 - Bytes lidos do ADC organizados.....	69
Figura 40 - Algoritmo para encontrar o CRC com base na palavra de dados.....	70
Figura 41 - Mensagens de sincronia de comunicação entre Raspberry Pi e aplicativo.....	70
Figura 42 - Soldagem da placa de geração e aquisição de sinais.....	73
Figura 43 - Placa fonte soldada.....	73
Figura 44 - Placa de geração e aquisição de sinais soldada com Raspberry Pi Zero conectada.....	74
Figura 45 - Quantidade de amostras efetivas e de amostras corrompidas.....	75
Figura 46 - Canal 0 em aberto sem correção de dados corrompidos.....	75
Figura 47 - Canal 0 em aberto com correção de dados corrompidos.....	76
Figura 48 - Resposta do canal 1 em aberto.....	77
Figura 49 - Leitura realizada entre terra da placa da fonte e terra da placa de geração e aquisição de sinais.....	77

Figura 50 - Saída diferencial do DAC.....	78
Figura 51 - Seno lido pelo ADC.....	79
Figura 52 - Seno amostrado e sua derivada. As continuidades se tornam impulsos no novo sinal.....	79
Figura 53 - Espectro do sinal amostrado em azul, do sinal supondo leitura ininterrupta em laranja e do piso de ruído em verde.....	80
Figura 54 - Espectro de uma onda de 5 mV gerada e lida pelo sistema.....	81
Figura 55 - Espectro do sinal amostrado em azul e espectros das somas dos sinais janelados em laranja e verde.....	82
Figura 56 - Espectro do sinal amostrado em azul e espectros das somas dos sinais janelados em laranja e verde, para uma frequência de 4 kHz.....	82
Figura 57 - Espectro do sinal amostrado em azul e espectros das somas dos sinais janelados em laranja e verde, para uma frequência de 8 kHz.....	83



## LISTA DE QUADROS

Quadro 1 – Requisitos do sistema. ....	26
Quadro 2 – Níveis de sinal de entrada para ensaio de linearidade. ....	44
Quadro 3 – Níveis de sinal de entrada para ensaio de distorção. ....	45



## LISTA DE ABREVIATURAS E SIGLAS

ADC	<i>Analog-to-Digital Converter</i>
AMPOP	Amplificador Operacional
CI	Circuito Integrado
CRC	<i>Cyclic Redundancy Check</i>
DAC	<i>Digital-to-Analog Converter</i>
DC	<i>Direct Current</i>
DMA	<i>Direct Memory Access</i>
DR	<i>Dynamic Range</i>
EMI	<i>Electromagnetic Interference</i>
ENOB	<i>Efective Number of Bits</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
I2C	<i>Inter-Integrated Circuit</i>
I2S	<i>Inter-IC Sound</i>
MCU	<i>Microcontroller Unit</i>
MEMS	Microeletromecânico
MFB	<i>Multiple Feedback</i>
PCI	Placa de Circuito Impresso
SINAD	<i>Signal-to-Noise-and-Distortion Ratio</i>
SNR	<i>Signal-to-Noise Ratio</i>
SPI	<i>Serial Peripheral Interface</i>
SQNR	<i>Signal-to-Quantization-Noise Ratio</i>
THD	<i>Total Harmonic Distortion</i>
USB	<i>Universal Serial Bus</i>



## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>23</b>
1.1	OBJETIVOS .....	24
<b>1.1.1</b>	<b>Objetivo Geral.....</b>	<b>25</b>
<b>1.1.2</b>	<b>Objetivos Específicos .....</b>	<b>25</b>
1.2	REQUISITOS DO SISTEMA .....	26
1.3	METODOLOGIA.....	26
<b>2</b>	<b>REFERENCIAL TEÓRICO .....</b>	<b>29</b>
2.1	PRESSÃO E CAMPOS SONOROS .....	29
<b>2.1.1</b>	<b>Campos Sonoros .....</b>	<b>30</b>
2.2	BANDAS DE OITAVA .....	30
2.3	CONVERSORES DE DADOS .....	31
<b>2.3.1</b>	<b>Número Efetivo de Bits e Faixa Dinâmica.....</b>	<b>33</b>
<b>2.3.2</b>	<b><i>Oversampling</i> .....</b>	<b>34</b>
2.4	AMPLIFICADORES OPERACIONAIS COM TERMINAÇÃO DUPLA .....	35
<b>2.4.1</b>	<b>Filtragem Ativa .....</b>	<b>36</b>
2.5	TRANSDUTORES.....	37
<b>2.5.1</b>	<b>Microfones .....</b>	<b>37</b>
<i>2.5.1.1</i>	<i>Sensibilidade e Resposta em Frequência .....</i>	<i>38</i>
<i>2.5.1.2</i>	<i>Máximo Nível Acústico .....</i>	<i>39</i>
<b>2.5.2</b>	<b>Alto-Falantes .....</b>	<b>39</b>
<i>2.5.2.1</i>	<i>Resposta em Frequência.....</i>	<i>39</i>
<i>2.5.2.2</i>	<i>Impedância e Potência .....</i>	<i>40</i>
<i>2.5.2.3</i>	<i>Sensibilidade.....</i>	<i>40</i>
2.6	RASPBERRY PI .....	41
<b>3</b>	<b>DESCRIÇÃO DOS ENSAIOS .....</b>	<b>43</b>

3.1	PONTOS DE REFERÊNCIA E DE TESTE .....	43
3.2	RESPOSTA EM FREQUÊNCIA .....	43
3.3	LINEARIDADE .....	44
3.4	DISTORÇÃO .....	45
3.5	MÁXIMO NÍVEL ACÚSTICO .....	46
<b>4</b>	<b>DESENVOLVIMENTO DE HARDWARE.....</b>	<b>47</b>
4.1	SELEÇÃO DE COMPONENTES .....	47
<b>4.1.1</b>	<b>Conversores de Dados .....</b>	<b>47</b>
4.1.1.1	<i>Resolução.....</i>	47
4.1.1.2	<i>Protocolos de Comunicação e Número de Canais.....</i>	48
4.1.1.3	<i>Taxa de Amostragem .....</i>	48
4.1.1.4	<i>AD7771 e PCM1791a.....</i>	49
<b>4.1.2</b>	<b>Amplificadores .....</b>	<b>50</b>
4.1.2.1	<i>Alimentação.....</i>	51
4.1.2.2	<i>OPA1632.....</i>	51
4.1.2.3	<i>Potenciômetros Digitais .....</i>	51
<b>4.1.3</b>	<b>Fonte de Alimentação .....</b>	<b>52</b>
4.2	PROJETO DOS CIRCUITOS .....	53
<b>4.2.1</b>	<b>Projeto da Placa de Aquisição e Geração de Sinais.....</b>	<b>54</b>
4.2.1.1	<i>Amplificadores e Filtros .....</i>	56
4.2.1.2	<i>Layout da PCI.....</i>	60
<b>4.2.2</b>	<b>Projeto da Fonte.....</b>	<b>61</b>
<b>5</b>	<b>DESENVOLVIMENTO DE SOFTWARE EMBARCADO.....</b>	<b>63</b>
5.1	ORGANIZAÇÃO GERAL.....	63
5.2	CRIAÇÃO DE BIBLIOTECAS .....	63
5.3	ROTINAS DE CONFIGURAÇÃO .....	64
5.4	GERAÇÃO E AQUISIÇÃO.....	65
5.5	SINCRONIZAÇÃO E CRC .....	68

<b>5.5.1</b>	<b>CRC.....</b>	<b>69</b>
5.6	COMUNICAÇÃO COM COMPUTADOR.....	70
<b>6</b>	<b>TESTES E RESULTADOS .....</b>	<b>73</b>
6.1	PLACAS DE CIRCUITO IMPRESSO CONFECCIONADAS.....	73
6.2	TESTES INICIAIS DO SISTEMA .....	74
6.3	AQUISIÇÃO E GERAÇÃO DE SINAIS SENOIDAIS .....	78
<b>7</b>	<b>CONCLUSÃO.....</b>	<b>85</b>
	<b>REFERÊNCIAS.....</b>	<b>87</b>



## 1 INTRODUÇÃO

Em estudo realizado por Gimenes (2008) com operadores de teleatendimento de uma empresa aérea, 3,1 % dos empregados apresentaram perda auditiva decorrente das condições de trabalho. Entre os operadores que trabalhavam na posição há três anos ou mais, o percentual era de 4,1 %. Já Mendes (1995), em estudo de 2 anos com telefonistas do sexo feminino, constatou perda auditiva sensorineural em 12 % das trabalhadoras que acompanhou, contra 9 % no grupo de controle. Além da perda auditiva, um ambiente acusticamente agressivo de trabalho pode resultar em outras mazelas, como zumbidos e dores de cabeça (SILVA, 2018). A fim de minimizar a ocorrência de tais problemas, é recomendado aos trabalhadores que mantenham o volume dos headsets utilizados abaixo da metade e aos empregadores que forneçam equipamentos de qualidade e que provejam um ambiente de trabalho com baixa exposição à ruídos (KARDOUS; AFANUH, 2011).

No que tange equipamentos, a rede de comunicação deve ser estável, com baixas latência, *jitter* e *skew*<sup>1</sup>, e com alta taxa de dados, a fim de evitar perdas de pacotes (FREITAS, 2009). Já os aparelhos de aquisição e reprodução de voz, headsets e telefones, devem preservar a qualidade e a inteligibilidade da voz, uma vez que foi constatado por Silva (2018) que 68 % dos operadores de telemarketing aumentam o volume do aparelho para níveis mais elevados devido a variações na qualidade da chamada ou a variação na voz do cliente. Como headsets normalmente são adquiridos em massa por empresas operadoras, o preço da peça acaba sendo fator decisivo na escolha do produto a ser comprado, o que por sua vez leva a uma diminuição na qualidade numa tentativa de redução de custos.

Com essa motivação, o presente trabalho trata do desenvolvimento de hardware e software embarcado para um sistema avaliativo dos parâmetros eletroacústicos de headsets, de forma que se possa fazer o controle de qualidade dos produtos desenvolvidos. O sistema, composto por uma bancada de ensaio física, no formato de uma cabeça mecânica, e um software de computador, foi encomendado por uma empresa fabricante de headsets e telefones voltados ao telemarketing, que se encontra em fase de crescimento e deseja melhorar a qualidade de seus produtos por meio do controle de qualidade utilizando a ISO 9001. A empresa contratada para prestar o serviço é a NR Consultoria e Treinamento, que fornecerá todo o suporte para o desenvolvimento do produto.

---

<sup>1</sup> *Skew* é um atraso na chegada do clock em diferentes componentes de um sistema digital. *Jitter* é um desvio no tempo nas bordas de subida e descida de um sinal em comparação com sua posição ideal.

## 1.1 OBJETIVOS

O objetivo do trabalho é desenvolver um sistema embarcado para um produto que possa ser utilizado para controle de qualidade de headsets para telemarketing. Pela falta de normas nacionais definindo parâmetros avaliativos, basear-se-á na norma IEEE 269-2010 (INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, 2010), que fornece procedimentos para medição da performance de headsets e telefones analógicos e digitais.

A fim de se avaliar a resposta que o headset produz, um sinal de teste deverá ser inserido nos transdutores da peça (sinal elétrico no alto-falante, sinal sonoro no microfone), e então a resposta gerada deverá ser lida (resposta acústica do alto-falante, elétrica do microfone). A relação entrada-saída permitirá caracterizar o equipamento.

Como exemplo do que se espera alcançar, tem-se o produto desenvolvido pela empresa GRAS Sound and Vibration na figura 1.

Figura 1 - Estrutura do dispositivo GRAS 45CC Headphone Test Fixture desenvolvido pela GRAS Sound and Vibration. O headset é acoplado à cabeça mecânica para a realização dos ensaios.



Fonte: GRAS Sound and Vibration, 2022.

O presente trabalho trata apenas do desenvolvimento da eletrônica, sendo que a parte estrutural não será comentada.

### **1.1.1 Objetivo Geral**

Projetar hardware e software embarcado para um sistema que realize os ensaios previstos na norma IEEE 269-2010 (INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, 2010), avaliando:

- a) resposta em frequência;
- b) linearidade;
- c) distorção;
- d) máxima saída acústica (alto-falantes).

Os ensaios deverão ser realizados tanto para headsets analógicos quanto para headsets digitais, avaliando alto-falantes e microfone, de acordo com os procedimentos das seções 7 e 8 da norma.

### **1.1.2 Objetivos Específicos**

A fim de se chegar no produto capaz de realizar os ensaios citados, os objetivos específicos consistem das etapas:

- a) escolha de transdutores e componentes que atendam aos requisitos do sistema;
- b) desenvolvimento de uma placa microcontrolada para geração e aquisição de sinais;
- c) desenvolvimento de uma fonte de alimentação adequada para a bancada;
- d) programação do microcontrolador para interface com computador e circuitos integrados.

O projeto mecânico da bancada foi realizado anteriormente, sendo necessário apenas adaptar o hardware que será desenvolvido nesse trabalho às características físicas já planejadas.

## 1.2 REQUISITOS DO SISTEMA

Um resumo dos principais requisitos pode ser visto no quadro 1:

Quadro 1 – Requisitos do sistema.

Banda de análise	80 a 10000 Hz
Faixa dinâmica	90 dB
Nível de pressão sonora máximo	120 dB(A)
Tipo de conexão	RJ11, P2 e USB

Fonte: do Autor.

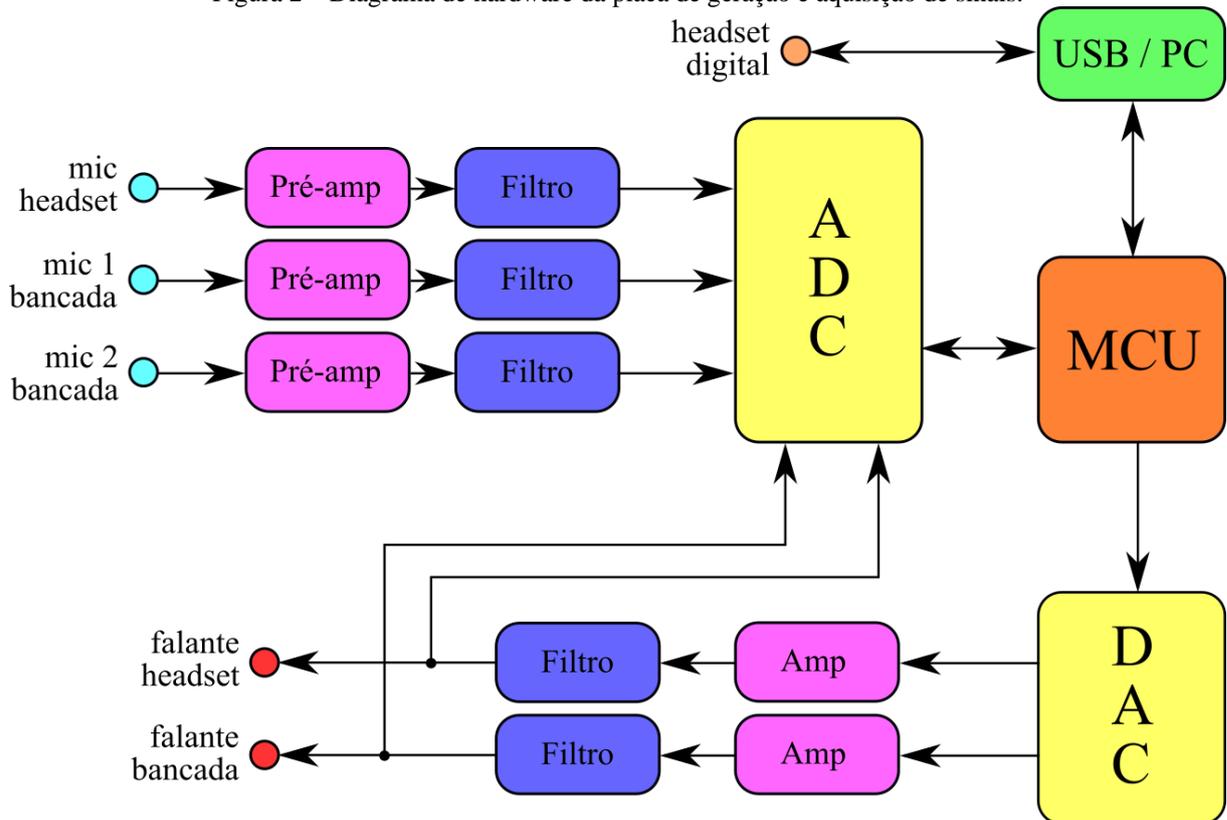
Além do descrito no quadro, também se deseja que a resposta em frequência do sistema seja relativamente plana, considerando aceitável uma variação de magnitude de até 3dB, na banda de interesse, de forma a não interferir na resposta em frequência do headset.

## 1.3 METODOLOGIA

O processo de desenvolvimento do sistema seguirá aproximadamente a ordem dos objetivos específicos. A fim de garantir a faixa dinâmica especificada nos requisitos do sistema, os componentes analógicos selecionados devem possuir baixo ruído intrínseco e os sinais digitais devem ser representados com um número suficiente de bits.

A placa de geração e aquisição de sinais, que também pode ser entendida como uma placa de som, seguirá o diagrama da figura 2. No caso de headsets analógicos, a saída do seu microfone será lida por um ADC e a entrada dos seus alto-falantes será gerada por um DAC, sendo o mesmo sinal usado em ambos os lados no caso de headsets biauriculares. Caso o headset seja digital, será conectado diretamente no computador, sendo a bancada então utilizada para captar a saída dos alto-falantes e gerar o sinal a ser lido pelo seu microfone.

Figura 2 – Diagrama de hardware da placa de geração e aquisição de sinais.



Fonte: do Autor.

Como os níveis de pressão sonora requisitados são diferentes para cada um dos testes, a fim de manter as entradas do ADC sempre perto do fundo de escala e, com isso, uma maior qualidade na medição, serão utilizados potenciômetros digitais para ajustar o ganho dos amplificadores.

A fonte a ser projetada precisará ter saída simétricas para alimentação dos amplificadores operacionais e simples para os circuitos integrados digitais. Uma vez que os componentes da placa principal forem escolhidos, os níveis adequados de tensão de saída poderão ser determinados.

Tendo em vista trabalhos semelhantes (FONSECA; JACOMUSSI; MAREZE, 2020), uma Raspberry Pi será utilizada como unidade de processamento. O MCU suporta diversos protocolos de comunicação, tais como SPI, I2C e I2S, comuns em circuitos integrados como ADCs e DACs. Também possui interface USB para comunicação com computador. A programação será feita em C, uma vez que se trata de uma linguagem rápida e apropriada para programação de sistemas embarcados.



## 2 REFERENCIAL TEÓRICO

A placa de aquisição e geração de sinais é o principal elemento a ser desenvolvido. Conforme figura 2, ela será composta por um ADC, um DAC, filtros e amplificadores, tendo uma Raspberry Pi para controle do sistema e comunicação com computador. Também serão utilizados dois microfones simulando os ouvidos e um alto-falante simulando a boca de uma cabeça mecânica.

Para a alimentação do sistema, a fonte projetada necessita de saídas simétricas para alimentação dos amplificadores, e saídas de 5 e 3,3 V para alimentação dos circuitos integrados digitais.

Na escolha dos componentes e transdutores, alguns dos fatores importantes a fim de garantir a qualidade do produto são as SNR (*signal-to-noise ratio*), faixa dinâmica, número de bits, ruído interno, resposta em frequência, taxa de amostragem e tensão de funcionamento.

A aplicação como um todo também requer entendimento básico de acústica.

### 2.1 PRESSÃO E CAMPOS SONOROS

Pressão sonora é o parâmetro de campos sonoros de maior interesse na medição e avaliação de sons. É definida como a diferença entre a pressão instantânea em determinado ponto e a pressão ambiente, sendo medida em Pascal e comumente expressa em decibels (BRÜEL & KJAER, 2019). O valor de referência para o nível de pressão sonora é 20  $\mu\text{Pa}$ , sendo seu valor definido pela fórmula:

$$L_p = 10 \log_{10} \left( \frac{p^2}{p_{ref}^2} \right) = 20 \log_{10} \left( \frac{p}{p_{ref}} \right) [dB SPL] \quad (1)$$

Na unidade dB SPL, o SPL significa *Sound Pressure Level*.

Um valor comumente utilizado para referência e calibração de dispositivos é 1 Pa, que é próximo à 94 dB SPL. Calculando o nível de pressão sonora com relação à 1 Pa, tem-se:

$$N_p = 10 \log_{10}(p^2) = 20 \log_{10}(p) [dB Pa] \quad (2)$$

### 2.1.1 Campos Sonoros

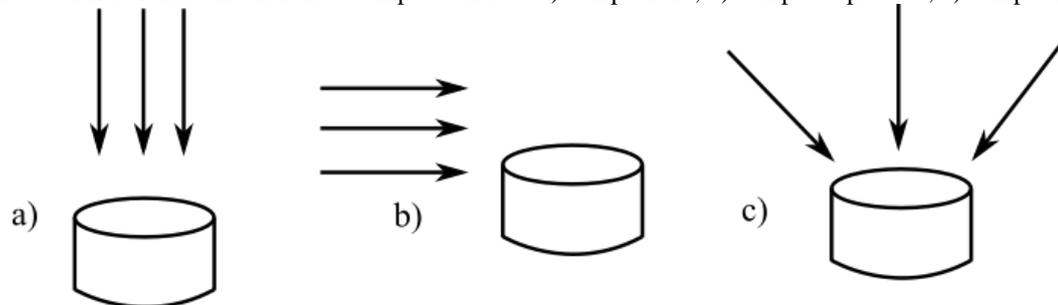
Podem ser definidos três tipos de campo sonoro: o campo de pressão, o campo livre e o campo difuso (BRÜEL & KJAER, 2019). O tipo de campo no qual o equipamento irá trabalhar influencia na escolha do microfone a ser utilizado.

O campo de pressão é caracterizado por uma pressão sonora que possui a mesma magnitude e fase em qualquer ponto do campo. São encontrados em invólucros, acopladores ou cavidades relativamente pequenas se comparadas com o comprimento das ondas.

O campo livre é aquele no qual as ondas podem viajar livremente, sem perturbações. Campos livres ideais são impossíveis de se alcançar, porém na prática podem ser aproximados em câmaras anecoicas ou mantendo o ponto de interesse suficientemente distante de superfícies reflexivas e fontes sonoras (BRÜEL & KJAER, 2019).

Já o campo difuso existe quando o campo é composto de ondas viajando em diferentes direções. Tal condição se obtém em ambientes com diversas fontes de ruído e com alta reverberação.

Figura 3 – Microfones em diferentes campos sonoros: a) campo livre; b) campo de pressão; c) campo difuso.



Fonte: do Autor.

Como os microfones referentes aos ouvidos da bancada estarão em um ambiente enclausurado, trata-se o campo sonoro presente como um campo de pressão.

## 2.2 BANDAS DE OITAVA

Em acústica, é comum se trabalhar com bandas de 1/3 de oitava e 1/1 de oitava para processamento e representação dos sinais. Bandas de 1/3 de oitava, mais especificamente, são recomendadas para serem utilizados nos ensaios pela norma IEE 269-2010 (INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, 2010).

Figura 4 - Limite das bandas de 1/1 de oitava e 1/3 de oitava

Octave Band Center Frequency	Band Limits	One-third Octave Centers	Band Limits
	22		22
31.5		25	28
		31.5	35
63	44	40	44
		50	57
		63	71
125	88	80	88
		100	113
		125	141
250	176	160	176
		200	225
		250	283
500	353	315	353
		400	440
		500	565
1 K	707	630	707
		800	880
		1000	1130
2 K	1414	1250	1414
		1600	1760
		2000	2250
4 K	2828	2500	2828
		3150	3530
		4000	4400
8 K	5650	5000	5650
		6300	7070
		8000	8800
16 K	11300	10000	11300
		12500	14140
		16000	17600
		20000	22500
	22500		

Fonte: Brown, 2008.

No processamento de dados, normalmente a análise é feita por meio de um banco de filtros Butterworth de 1/3 de oitava com frequências centrais em 125, 250, 500, 1000, 2000, 4000 e 8000 Hz.

### 2.3 CONVERSORES DE DADOS

O conversor analógico-digital (ADC) gera uma representação em um número finito de bits, um código binário, para qualquer entrada analógica, dentro de um certo limite de tensão. Como a escala analógica é contínua e a escala digital é discreta, tal representação induz o que é chamado de erro de quantização (TEXAS INSTRUMENTS, 1999).

Já o conversor digital-analógico (DAC) realiza uma operação inversa ao conversor analógico-digital: para cada código binário que o componente recebe, é fornecida uma saída com um valor analógico de tensão. Como sua entrada é composta por um conjunto finito de códigos, sua saída também será um conjunto finito. A utilização de filtros na saída possibilita a suavização do sinal reproduzido (TEXAS INSTRUMENTS, 1999).

A resolução dos dispositivos é normalmente expressa em número de bits, sendo que um dispositivo de  $n$  bits possui  $2^n$  possíveis códigos para a representação do sinal analógico. O passo de quantização do conversor é dado pelo seu fundo de escala, maior representação possível, e pelo número de códigos, segundo a equação:

$$\Delta = \frac{V_{FS}}{2^n - 1} \quad (3)$$

Em processos de quantização uniforme, a potência do erro de quantização é dada por:

$$P_{N\Delta} = \frac{\Delta^2}{12} \quad (4)$$

Uma onda senoidal ocupando o fundo de escala deve ter o formato  $y = \frac{V_{FS}}{2} \text{sen}(\omega t)$ . A relação sinal-ruído de quantização nesse caso é:

$$SQNR = \frac{P_S}{P_{N\Delta}} = \frac{\left(\frac{V_{FS}}{2}\right)^2}{2} * \frac{12}{\Delta^2} \approx 2^{2n} * \frac{3}{2} \quad (5)$$

Expressando em decibels:

$$SQNR_{dB} = 6,02n + 1,76 [dB] \quad (6)$$

Quanto maior o número de bits, menor o erro de quantização e maior a SQNR.

### 2.3.1 Número Efetivo de Bits e Faixa Dinâmica

DACs e ADCs reais acrescentam ruído e distorcem o sinal que deveriam representar. Fabricantes informam valores de THD (*total harmonic distortion*) ou THD+N (*total harmonic distortion plus noise*), que definem uma degradação causada pelo próprio dispositivo. Assim, a faixa dinâmica real é menor que a SQNR. Nos *datasheets*, levando em consideração as não idealidades, fabricantes informam a SNR, ou a SINAD (*signal-to-noise and distortion ratio*), obtida com sinal de amplitude igual ao fundo de escala do conversor. Esse valor é a faixa dinâmica do dispositivo.

Um valor comumente utilizado para avaliar a qualidade do conversor de dados é o ENOB (*effective number of bits*). Esse valor se refere ao número de bits total do dispositivo menos o número de bits sujeitos a interferência do piso de ruído (KESTER, 2009b), assim, um ADC real de 12 bits terá  $ENOB < 12$ .

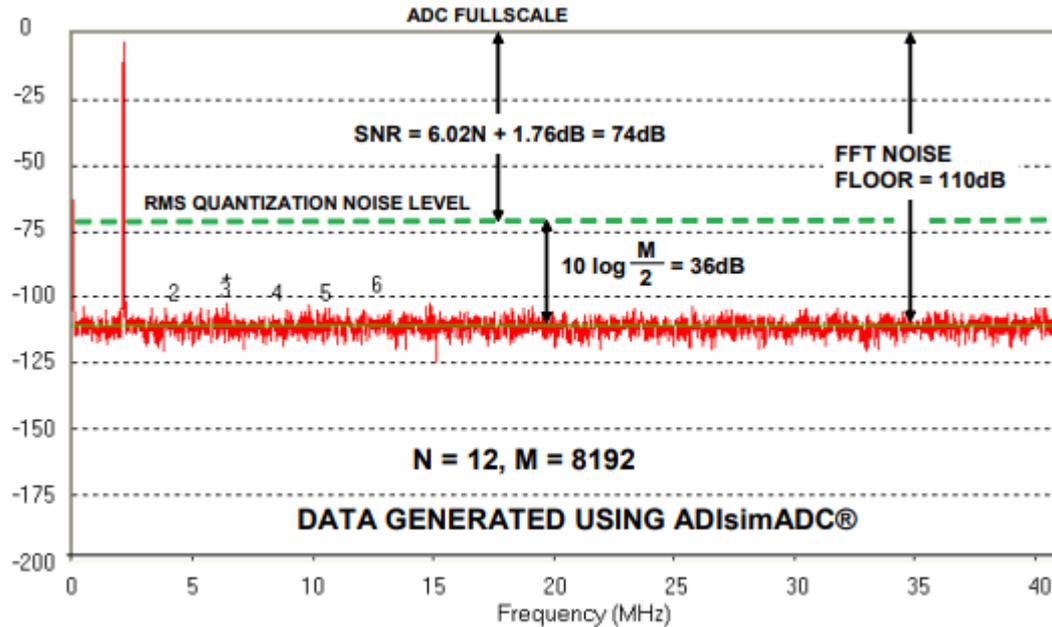
A faixa dinâmica real do conversor, pode ser calculada modificando a equação (6), resultando em:

$$DR = 6,02n_e + 1,76 [dB] \quad (7)$$

Sendo  $n_e$  o número efetivo de bits.

Em geral, é difícil estimar a faixa dinâmica de componentes de maneira teórica, uma vez que diversos fatores podem contribuir para o aumento do ruído interno e a conseqüente diminuição do ENOB. O caminho mais tomado para avaliação de qualidade dos conversores é pela via prática: realizando medições e comparando entrada e saída.

Figura 5 – Teste de um ADC de 12 bits e taxa de amostragem de 82 MHz, com entrada senoidal em 2,111 MHz.  
Lê-se SNR como SQNR.



Fonte: Kester, 2009b.

Assim, convém escolher componentes de fabricantes que forneçam informações referentes ao desempenho do dispositivo em variadas condições de teste.

### 2.3.2 *Oversampling*

O processo de amostrar um sinal a uma taxa pelo menos duas vezes superior à requerida para a sua representação é chamado de *oversampling* (KESTER, 2009a). Esse processo, com o acréscimo de um filtro digital que remova as componentes fora da banda B do sinal, resulta num fator de correção que melhora a SNR, como mostrado na equação (8):

$$SNR \approx 6,02n_e + 1,76 + 10 \log_{10} \left( \frac{f_s}{2B} \right) \quad (8)$$

Nos dispositivos atuais, a opção de *oversampling* está se tornando bastante comum, porém deve-se atentar ao fato de que a SNR informada pelos fabricantes está sempre vinculada ao uso de um filtro digital interno em condições específicas.

## 2.4 AMPLIFICADORES OPERACIONAIS COM TERMINAÇÃO DUPLA

Em sistemas de aquisição e geração de dados de alta qualidade, a utilização de sinais diferenciais tende a ser dominante, uma vez que esta arquitetura possui vantagens intrínsecas. Dentre elas, pode-se citar a rejeição de ruído de modo comum, o cancelamento de harmônicas de ordem par e a necessidade de apenas metade da tensão com relação a um sinal simples, resultando numa maior resolução com menor taxa de distorção (KARKI, 2002).

Figura 6 – Amplificadores operacionais com terminação dupla e terminação simples.



Fonte: Karki, 2016.

As entradas diferenciais, em ambos os tipos de AMPOP, provêm uma alta rejeição de ruído de modo comum. Tal rejeição é especialmente importante em sistemas onde o sinal analógico lido é transmitido por cabos, como no caso de microfones, uma vez que o acoplamento de ruído é quase inevitável. Os amplificadores operacionais com terminação dupla fornecem ainda a possibilidade de rejeição de ruído de modo comum na entrada do ADC utilizado, desde que o conversor possua entradas diferenciais e que as trilhas do circuito impresso estejam próximas e sejam simétricas. Isso aumenta a robustez do sistema, uma vez que ruídos acoplados na própria placa onde os componentes foram montados, seja por *ground loops*, por ruído nas alimentações ou por EMI, serão mitigados (KARKI, 2016).

A entrada  $V_{ocm}$ , representada no primeiro amplificador da figura 6, possibilita a inserção de um modo comum na saída. Tal recurso é útil quando o AMPOP é utilizado em conjunto com um ADC alimentado por fonte simples: é possível inserir um offset idêntico em ambas as saídas do amplificador, permitindo a leitura dos valores entre 0 e  $V_{cc}$  sem distorção, com a subsequente eliminação desse nível DC pelo cancelamento de modo comum inerente às entradas diferenciais do conversor.

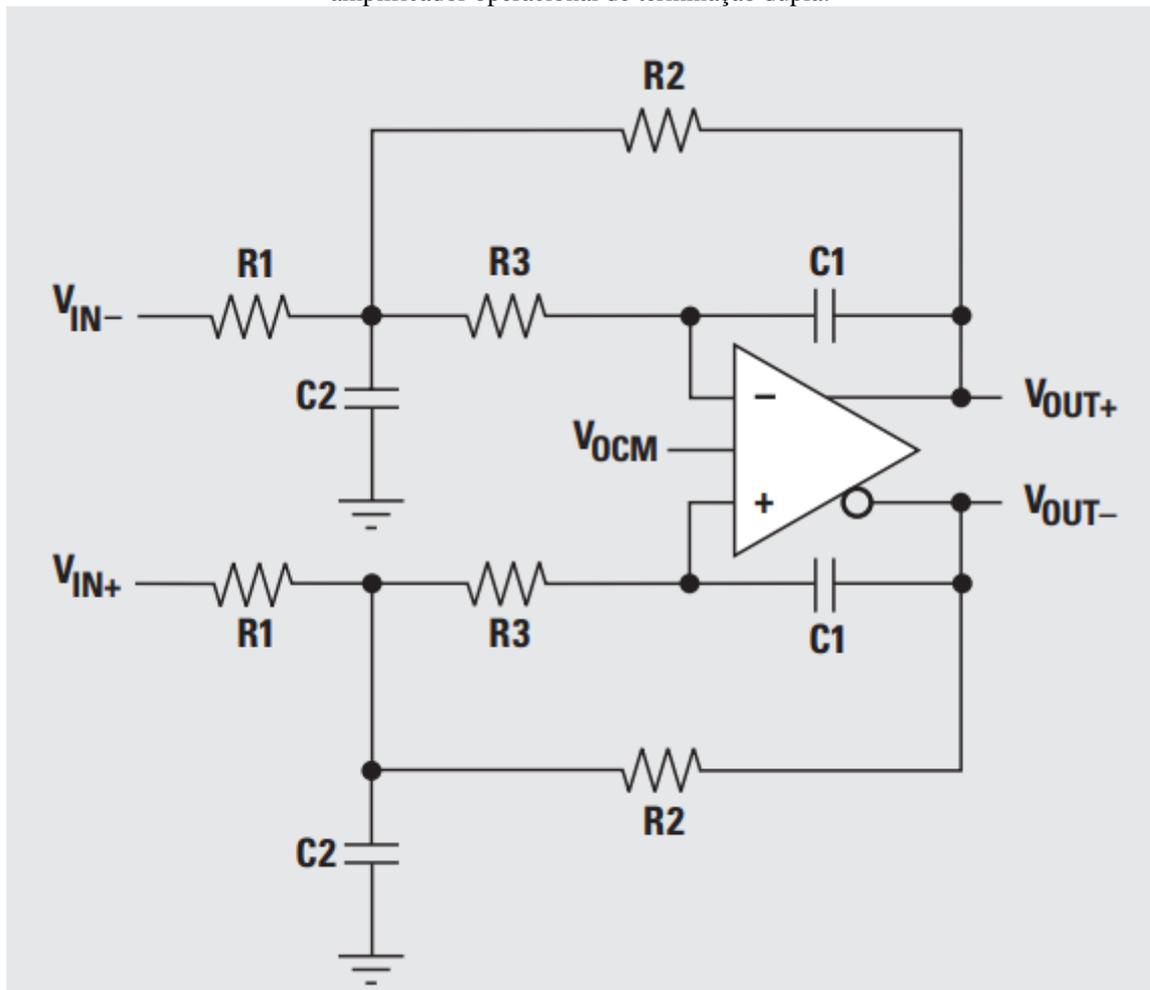
Com suas saídas diferenciais, o AMPOP com terminação dupla também consegue atingir melhor resolução para mesmos níveis de tensão de alimentação. Supondo que os amplificadores sejam alimentados com  $\pm V_{cc}$ , a onda de saída do AMPOP de terminação

simples terá no máximo tensão de pico  $V_p = V_{cc}$ , já o AMPOP de terminação dupla terá  $V_p = +V_{cc} - (-V_{cc}) = 2 V_{cc}$ . Assim, uma maior faixa dinâmica é possível de ser atingida.

### 2.4.1 Filtragem Ativa

Amplificadores operacionais são utilizados em conjunto com elementos reativos para a realização de um processo de filtragem. Como este trabalho lida com sinais de áudio entre 80 e 10000 Hz, é de interesse que os filtros projetados sejam do tipo passa-baixa com a função de *anti-aliasing*. Uma topologia passa-baixa apropriada para o projeto é a MFB (*multiple feedback*), amplamente utilizado com ADCs de alta faixa dinâmica, que oferece uma melhor atenuação na banda de rejeição se comparado a outras topologias (STEFFES, 2006).

Figura 7 – Representação de filtro ativo de segunda ordem com topologia MFB implementado com um amplificador operacional de terminação dupla.



Fonte: Karki, 2002.

Filtros MFB também possuem a vantagem de serem facilmente implementados com amplificadores de terminação dupla (KARKI, 2016).

## 2.5 TRANSDUTORES

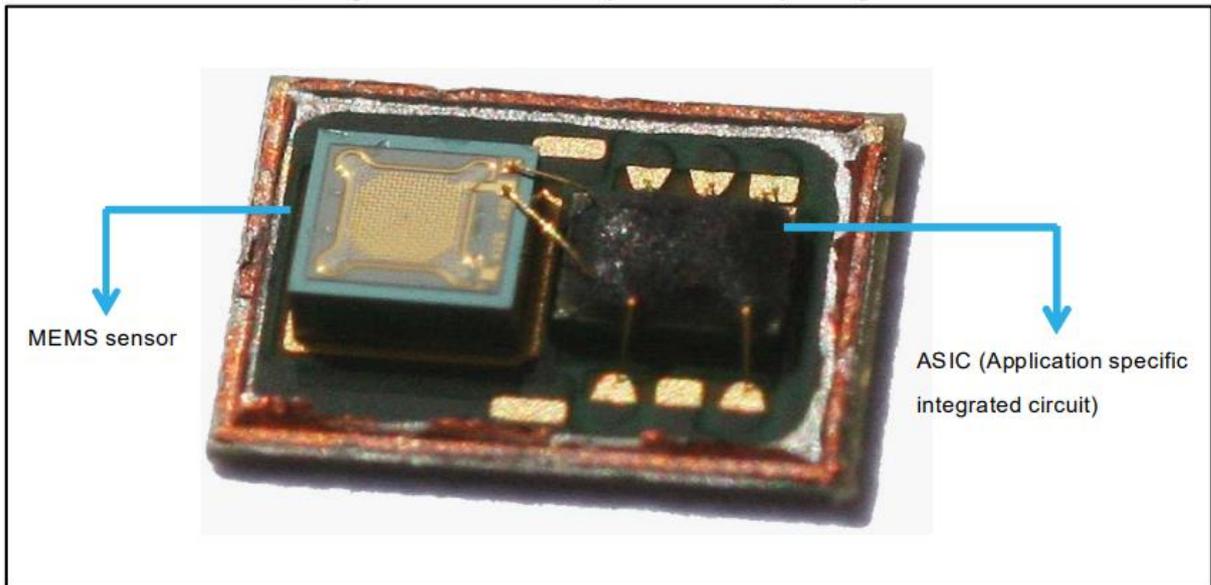
Os transdutores utilizados neste projeto são microfones e alto-falantes. Enquanto alto-falantes são dispositivos sempre analógicos, existem variedades de microfones digitais no mercado, com saídas tipicamente I2S. Na seleção desses componentes, os parâmetros importantes são a sensibilidade, direcionalidade, máximo nível acústico, impedância e resposta em frequência.

### 2.5.1 Microfones

São transdutores utilizados para converter sinal acústico em sinal elétrico. O tipo mais comum de microfone para aplicações em eletrônica é o de eletreto: esse microfone possui um diafragma e uma lâmina metálica fixa na sua armadura coberta com uma camada de material permanentemente carregado (eletreto), gerando um efeito capacitivo entre os dois materiais (BRÜEL & KJAER, 2019). As vibrações captadas pelo ar movimentam o diafragma, fazendo o campo elétrico variar de acordo. O sinal é então amplificado por um FET, elemento integrado ao componente.

Mais recentemente, estão sendo concebidos pela indústria microfones MEMS (microeletromecânicos). Estes modelos possuem dois elementos: um sensor e um CI que pode servir para diversos propósitos (STM, 2017).

Figura 8 – Interior do encapsulamento de um microfone MEMS.



Fonte: STM, 2017.

O sensor utilizado é, normalmente, um capacitor com duas placas de silício, uma fixa e uma móvel, tendo um princípio de funcionamento semelhante ao microfone de eletreto. O circuito integrado acoplado ao microfone serve para um tratamento inicial do sinal lido, podendo fornecer a saída de forma analógica ou digital.

Microfones MEMS normalmente são menores, menos sensíveis à vibração mecânica e temperatura, e apresentam uma resposta em frequência mais plana.

#### 2.5.1.1 Sensibilidade e Resposta em Frequência

A sensibilidade do microfone diz respeito a transformação de sinais sonoros em sinais elétricos e é expressa em V/Pa, ou dB re 1 V/Pa (dB relativos à 1 V/Pa), para uma única frequência de referência, tipicamente 250 Hz ou 1 kHz. Intuitivamente, microfones com maior sensibilidade fornecem saídas de tensão maiores para um mesmo nível de pressão sonora, sendo melhores para aquisição de sinais de pequenas amplitudes. Uma maior sensibilidade também diminui a necessidade de amplificação, resultando em menores ruídos, porém o microfone distorce com menores pressões sonoras.

A curva de resposta em frequência do microfone é dada mostrando o ganho para cada frequência específica com relação à sensibilidade. Microfones com resposta em frequência plana são relativamente fáceis de serem encontrados, principalmente os MEMS.

### 2.5.1.2 *Máximo Nível Acústico*

Fabricantes fornecem esse valor como sendo o maior sinal sonoro que o microfone consegue captar tendo uma distorção máxima de 1 ou 10 %. O máximo nível acústico e a máxima tensão de saída se relacionam pela seguinte fórmula:

$$L_{max} = 20 \log_{10} \left( \frac{V_{max}}{S * p_{ref}} \right) \quad (9)$$

Em (9),  $S$  é a sensibilidade em V/Pa do microfone e  $p_{ref}$  é a pressão de referência de 20  $\mu$ Pa.

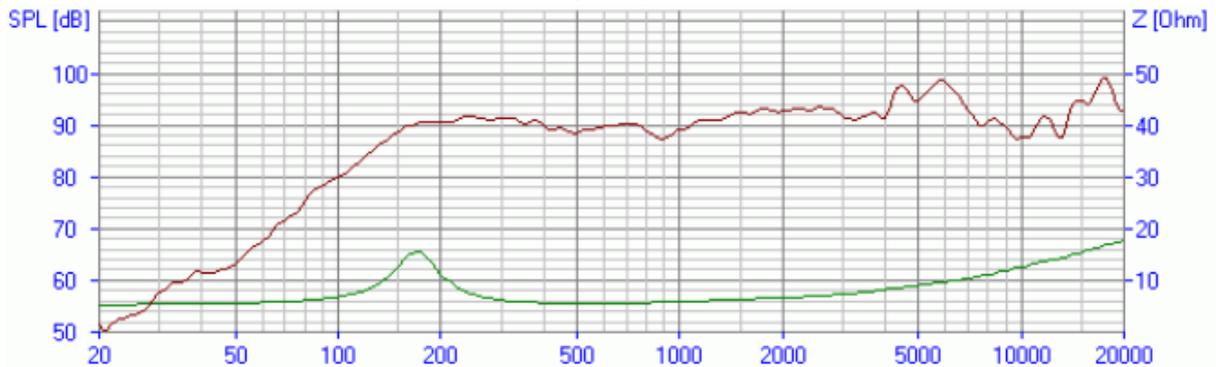
## 2.5.2 **Alto-Falantes**

São dispositivos que convertem o sinal elétrico em sinal sonoro. O tipo mais comum é o eletrodinâmico, no qual uma corrente alternada passando por uma bobina imersa em um campo magnético gerado por um ímã permanente gera uma força na bobina e nos elementos a ela presos, fazendo-os vibrar (MITCHELL, 2008).

### 2.5.2.1 *Resposta em Frequência*

Diferentemente dos microfones, alto-falantes com resposta em frequência plana são mais difíceis de encontrar, sendo que normalmente são projetados para bandas específicas, como *tweeters*, que reproduzem melhor as altas frequências, e *woofers*, que reproduzem melhor as baixas frequências.

Figura 9 – Gráficos da resposta em frequência (vermelho) e impedância (verde) do alto-falante Visaton BG 13 – 8 ohms.



Fonte: Visaton (2015).

Assim, um dos desafios adicionais é realizar a equalização do transdutor.

#### 2.5.2.2 Impedância e Potência

Outra característica importante dos alto-falantes é a sua impedância. Como sendo um componente reativo, a impedância real do alto-falante varia com a frequência. Em geral, o valor de impedância fornecido pelos fabricantes é o menor valor de impedância após a frequência de ressonância do alto-falante. Como esse é um dos menores valores na faixa de frequência a se trabalhar, a potência consumida pelo componente será na maior parte menor que  $P = V^2/Z$ , no qual  $V$  é a tensão eficaz do sinal e  $Z$  a impedância do alto-falante.

Deve-se levar em conta o consumo do transdutor durante o projeto, garantindo que a geração de sinais consiga fornecer tensão e corrente o suficiente para atingir os níveis necessários de pressão sonora.

Em geral, alto-falantes de headsets possuem cerca de 150  $\Omega$  de impedância nominal.

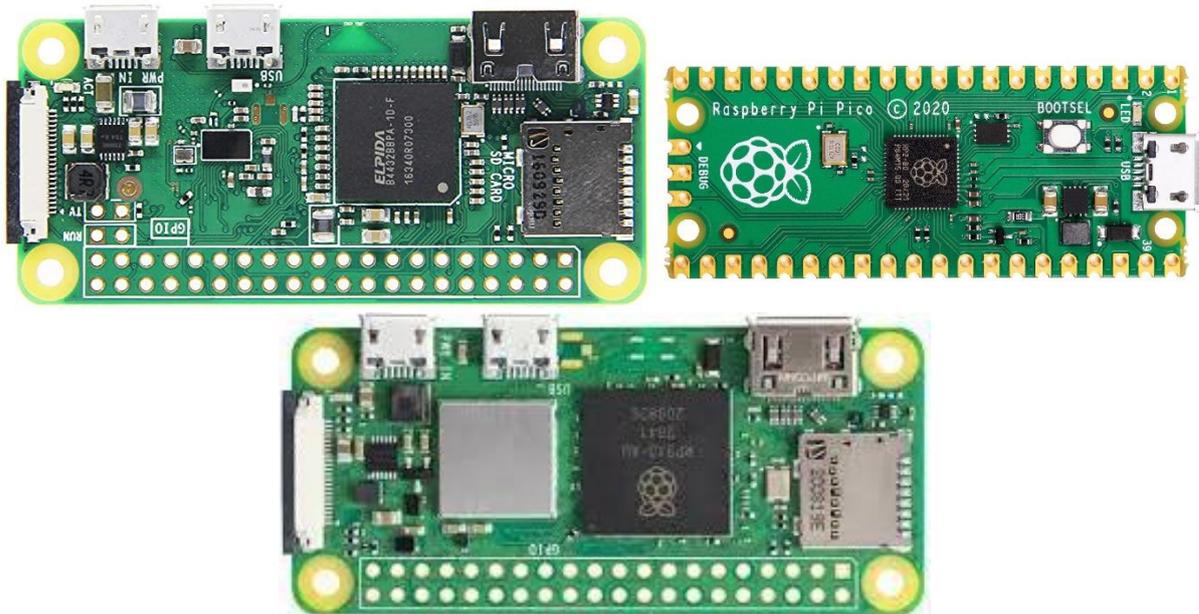
#### 2.5.2.3 Sensibilidade

Assim como no caso do microfone, a sensibilidade diz respeito à transformação de grandezas do transdutor. Nesse caso, no nível de pressão sonora que é obtido por watt (ou volts) de entrada (WOODGATE, s.d.). Como a norma IEE 269 define alguns testes em níveis específicos de pressão sonora, a sensibilidade do alto-falante será importante para definir o nível de tensão de saída dos amplificadores.

## 2.6 RASPBERRY PI

As placas Raspberry Pi são unidades de processamento de baixo custo comumente utilizados em projeto de sistemas embarcados devido às funcionalidades que oferecem, como o suporte à diversos protocolos de comunicação, à documentação *open source* e ao compartilhamento de informações pela comunidade. Dois modelos se destacam para esse trabalho: a Raspberry Pi Zero W, Raspberry Pi Zero 2 W e a Raspberry Pi Pico.

Figura 10 – Placas Raspberry Pi Zero W, Pico e Zero 2 W.



Fonte: Raspberry Pi Foundation (2021).

A placa Zero W se trata de um microcomputador com sistema operacional baseado em Linux, com alto poder de processamento e maior flexibilidade na programação. Já a Pico se trata de um microcontrolador menos potente, porém de menor tamanho, menor preço e maior facilidade de ser acoplada num hardware externo. A Zero 2 W se trata de uma nova versão da antiga Raspberry Pi Zero W, com pinagem compatível, lançada no final de 2021.

Os três modelos possuem suporte aos principais protocolos de comunicação a serem utilizados: USB, para comunicação com o computador; I2S, para transmissão de áudio digital; SPI e I2C, para comunicação com circuitos integrados.



### 3 DESCRIÇÃO DOS ENSAIOS

Os ensaios a serem realizados pelo sistema devem avaliar a resposta em frequência, linearidade, taxa de distorção e máxima saída acústica dos headsets. Os procedimentos para realização dos testes estão todos descritos na norma IEEE 269-2010 (INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, 2010), com algumas adaptações feitas o produto em desenvolvimento, e serão discutidos nessa seção.

#### 3.1 PONTOS DE REFERÊNCIA E DE TESTE

Pode-se definir dois pontos de referência e dois pontos de teste. Os pontos de referência dizem respeito à bancada, sendo estes a boca e o ouvido (ouvidos) da cabeça mecânica. Já os pontos de teste se referem ao headset em avaliação, sendo o seu microfone e alto-falante (s).

Assim como visto na figura 2, há realimentação dos alto-falantes para o ADC a fim de medir os sinais a serem reproduzidos após a filtragem das saídas do DAC.

É necessário que o volume de cada equipamento seja ajustado de antemão para um valor médio. Os procedimentos de ajuste são apresentados na norma.

#### 3.2 RESPOSTA EM FREQUÊNCIA

O ensaio de resposta em frequência mede a relação entre o sinal reproduzido (ou lido) pelo headset e o sinal lido (ou reproduzido) pela bancada de testes.

No caso de testes do alto-falante do headset, tem-se a relação entre a pressão sonora medida  $G_o$  no ouvido da bancada e a onda  $G_{af}$  reproduzida no dispositivo:

$$H_{af}(f) = 20 \log_{10} \left( \frac{G_o(f)}{G_{af}(f)} \right) \left[ dB \frac{Pa}{V} \right] \quad (10)$$

Para o teste do microfone, tem-se a relação entre o sinal  $G_{mic}$  lido pelo headset e o reproduzido  $G_b$  na boca da bancada:

$$H_{mic}(f) = 20 \log_{10} \left( \frac{G_{mic}(f)}{G_b(f)} \right) \left[ dB \frac{V}{Pa} \right] \quad (11)$$

Nesse ensaio, dois sinais de testes podem ser utilizados: o primeiro é um sinal de fala padronizado, o segundo é uma varredura de seno passando por todo o espectro de interesse, de 80 a 10000 Hz.

Para a análise do sinal, pode ser utilizado filtros de banda de 1/3 de oitava ou pode-se realizar FFT.

### 3.3 LINEARIDADE

A norma define linearidade como sendo uma medida da mudança da resposta em frequência com a variação do nível de sinal de entrada (INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, 2010, p. 69). Assim, a fim de se avaliar a linearidade do equipamento, deve-se realizar diversas medidas da sua resposta em frequência para diferentes níveis de entrada.

Para os casos de headset analógico e digital, e avaliando alto-falantes ou microfone, os níveis de sinal de entrada devem ser conforme o quadro 2:

Quadro 2 – Níveis de sinal de entrada para ensaio de linearidade.

	<b>Analógico</b>	<b>Digital</b>
<b>Alto-falante</b>	-15, -10, -5, 0, 5, 10, 15 dB + L <sub>mid</sub> Ref: L <sub>mid</sub>	-35, -25, -20, -15, -10 dBm0 Ref: -20 dBm0
<b>Microfone</b>	-25, -20, -15, -10, -5, 0, 5 dBPa Ref: -5 dBPa	-25, -20, -15, -10, -5, 0, 5 dBPa Ref: -5 dBPa

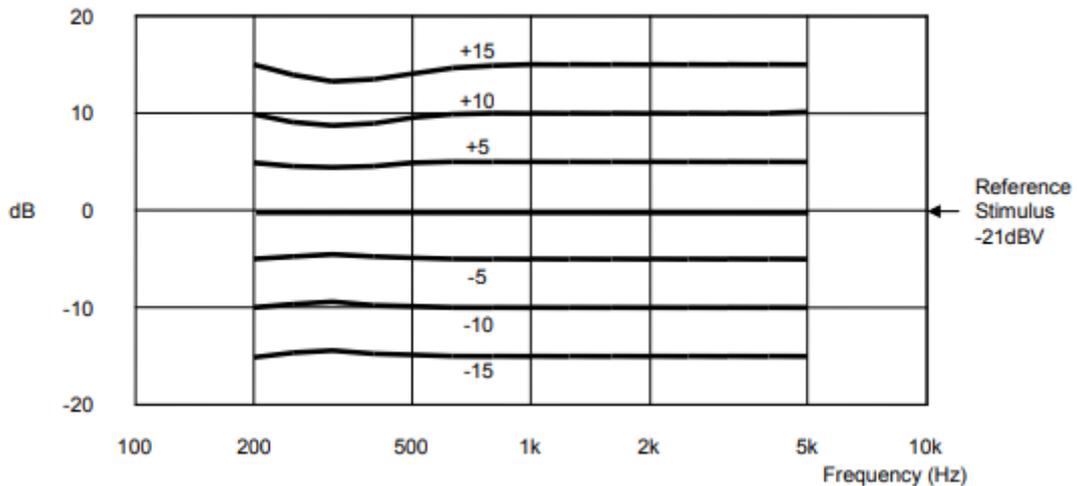
Fonte: do Autor.

Sendo L<sub>mid</sub> o nível de tensão que gera uma pressão sonora de -14 dBPa no simulador de ouvido, com o volume do headset ajustado para um nível médio.

O ensaio pode ser realizado de 200 a 5000 Hz para headsets analógicos e de 100 a 3400 ou de 100 a 6800 Hz para headsets digitais, a depender se o equipamento possui codec de banda estreita ou larga.

Após o ensaio, um gráfico semelhante ao da figura 11 pode ser gerado.

Figura 11 – Resultado do ensaio de linearidade para um alto-falante de headset analógico. Pode-se ver a não linearidade nas baixas frequências.



Fonte: Institute of Electrical and Electronics Engineers (2010).

É necessário realizar correções com base na linearidade dos próprios transdutores da bancada.

### 3.4 DISTORÇÃO

Para o ensaio de distorção, é utilizado como sinal um ruído rosa filtrado em bandas de 1/3 de oitava, apresentado de maneira pulsada. Cada pulso deve possuir 250 ms de duração, com 150 ms de intervalo. Um total de 10 pulsos deve ser utilizado.

Distorção deve ser medida pelo menos nas frequências centrais de 400, 800, 1600 e 2500 Hz, utilizando o nível de volume médio.

Em 800 Hz, medições devem ser feitas para diferentes níveis de estímulo, conforme quadro 3:

Quadro 3 – Níveis de sinal de entrada para ensaio de distorção.

	<b>Analógico</b>	<b>Digital</b>
<b>Alto-falante</b>	-30, -20, -10, 0, 5 dBV	-35, -25, -20, -15, -10 dBm0
<b>Microfone</b>	-20, -15, -10, -5, 0, 5 dBPa	-20, -15, -10, -5, 0, 5 dBPa

Fonte: do Autor.

É possível realizar testes para níveis mais altos, desde que os transdutores da bancada apresentem baixa distorção.

### 3.5 MÁXIMO NÍVEL ACÚSTICO

Esse ensaio é realizado apenas nos alto-falantes. Uma varredura senoidal logarítmica é aplicada no dispositivo de 100 a 8500 Hz, com duração de 90 segundos, sendo medido a pressão sonora total, incluindo harmônicas, ruídos e sinais espúrios.

Durante a varredura, o sinal reproduzido pelo alto-falante deverá ser lido e ter o seu valor eficaz calculado a cada intervalo de 250 ms. O maior nível reproduzido pelo alto-falante deverá ser anotado.

O processo deve ser repetido algumas vezes. Para headsets analógicos com alto-falantes de impedância de  $150 \Omega$ , a primeira medição é feita com sinal de -15 dBV, e então deve-se aumentar 5 dB por vez até se atingir 15 dBV. Para o caso digital, o primeiro sinal é aplicado com -15 dBFS (*full scale*), sendo incrementado em 5 dB até se atingir 0 dBFS.

Determinando o nível de entrada que gera o maior sinal de saída, deve-se alterar essa entrada em incrementos de  $\pm 1$  dB e realizar novas medições, até encontrar o nível de entrada que gera a máxima saída acústica.

Esse teste pode acarretar danos ao headset, portanto deve-se ter o cuidado de deixar o aparelho esfriar a cada varredura.

## 4 DESENVOLVIMENTO DE HARDWARE

O desenvolvimento do projeto pode ser dividido em três etapas: a seleção de componentes, o desenvolvimento de hardware embarcado e o desenvolvimento de software embarcado para controle do sistema.

### 4.1 SELEÇÃO DE COMPONENTES

A etapa de seleção de componentes é crítica para funcionamento do sistema, sendo que as decisões tomadas nesse ponto irão impactar na qualidade e no funcionamento do produto, além de ditar como deverá ser o desenvolvimento seguinte.

Os desafios de hardware que dependem dessa etapa são:

- a) Alcançar 90 dBSPL de faixa dinâmica;
- b) Fornecer até 15 dBV eficaz para ensaio de máximo nível acústico dos headsets;
- c) Escolher componentes com protocolos de comunicação e frequências de funcionamento compatíveis;
- d) Projetar filtros analógicos ativos.

Os filtros analógicos também terão entre seus componentes potenciômetros digitais, de forma que seja possível operar próximo do fundo de escala em todos os ensaios.

Também devem ser escolhidos componentes que permitam o interfaceamento mais simples o possível, a fim de facilitar a integração software-hardware.

#### 4.1.1 Conversores de Dados

Para estes componentes, os fatores importantes são os bits de resolução, protocolos de comunicação suportados, número de canais, e a taxa de amostragem.

##### 4.1.1.1 Resolução

Por (7) e pelo requisito de faixa dinâmica, tem-se:

$$90 = 6,02n_e + 1,76$$

$$n_e = \frac{90 - 1,76}{6,02} = 14,66 \text{ bits}$$

Assim, os conversores de dados precisam trabalhar com pelo menos 14,66 bits efetivos.

Em teoria, ADCs e DACs de 16 bits seriam suficientes para atender tal requisito, porém na prática, devido à ruídos e não idealidades internas, tal desempenho é difícil de ser atingido. Leva-se em conta também o fato de que nem sempre os conversores funcionarão em fundo de escala, o que leva a degradação de 1 bit de resolução para cada vez que a onda é reduzida pela metade. Assim, a fim de garantir desempenho satisfatório nas mais variadas condições, deverão ser utilizados conversores de 24 bits.

#### 4.1.1.2 *Protocolos de Comunicação e Número de Canais*

Conforme exemplificado no diagrama da figura 2, o DAC precisa ter dois canais, enquanto o ADC precisa de pelo menos 5. Dispositivos de dois canais são fáceis de serem encontrados, uma vez que são padrões em equipamentos de áudio estéreo, já cinco é um número heterodoxo, sendo mais conveniente optar por um conversor de seis ou oito canais.

Para comunicação com o MCU, protocolos SPI e I2C podem ser utilizados para configuração do dispositivo, enquanto I2S será utilizado para dados de áudio. Também é possível o envio de informação via SPI, uma vez que esse protocolo permite transmissão de até 30 Mbits/s.

#### 4.1.1.3 *Taxa de Amostragem*

As frequências mais comuns para transmissão de áudio digital são 44,1, 48, 88,2, 96 e 192 kHz. Como os sinais de testes utilizados ocupam um espectro de 10 kHz, a taxa de Nyquist necessária é 20 kHz, o que possibilita um *oversampling* de 2, 4 ou 8 vezes, a depender da taxa de transmissão utilizada. Logo, escolhendo conversores que funcionem com taxas de amostragem mais elevadas é possível aumentar a SNR do sistema.

Especificamente falando do ADC, não é necessário que o dispositivo esteja em sincronia com o áudio reproduzido, mas apenas que tenha taxa de amostragem suficientemente mais alta.

#### 4.1.1.4 AD7771 e PCM1791a

Os conversores analógico-digital e digital-analógico escolhidos foram os AD7771, da Analog Devices (2018), e PCM1791a, da Texas Instruments (2006). Ambos possuem 24 bits, apresentam faixa dinâmica acima do necessário e podem operar com variadas frequências de amostragem.

O ADC, especificamente, possui oito canais, filtro digital interno e pode ser configurado para fornecer as informações via SPI. No modo de alta resolução, é possível ajustar a taxa de saída de 8 a 128 kSps, podendo-se obter até 102 dB de faixa dinâmica com 64 kSps. Como haverá potenciômetros digitais ajustando o sinal na entrada do dispositivo, o seu ganho interno pode ser mantido como unitário.

Figura 12 – Faixa dinâmica (DR), ruído interno (RTI), número efetivo de bits (ENOB) e resolução efetiva (ER) do ADC AD7771 para diversas taxas de amostragem, ganhos e filtros configurados no circuito integrado.

Table 25. DR and RTI for High Resolution Mode

Sinc Filter	Decimation Rate	Output Data Rate (SPS)	$f_{-3\text{dB}}$ (Hz)	Gain = 1		Gain = 2		Gain = 4		Gain = 8	
				DR (dB)	RTI ( $\mu\text{V rms}$ )	DR (dB)	RTI ( $\mu\text{V rms}$ )	DR (dB)	RTI ( $\mu\text{V rms}$ )	DR (dB)	RTI ( $\mu\text{V rms}$ )
Sinc5	16	128,000	26542.34	95.1	31.32	91.7	22.68	87.1	19.39	82.0	17.11
	32	64,000	13403.14	101.8	14.31	98.5	10.30	94.4	8.41	89.7	7.37
	64	32,000	6833.54	107.1	7.90	105.3	4.85	101.5	3.65	96.9	3.14
	256	8,000	1906.34	114.4	3.34	113.8	1.84	111.6	1.16	107.9	0.91
Sinc3	128	16,000	4878.83	105.7	9.01	105.2	4.88	103.2	2.99	99.6	2.26
	256	8,000	2756.43	112.1	4.32	111.5	2.31	109.3	1.52	105.5	1.19
	512	4,000	1695.23	115.8	2.86	115.6	1.51	113.5	0.96	109.5	0.75
	1024	1,000	899.33	122.0	1.39	121.6	0.73	119.6	0.47	115.7	0.36

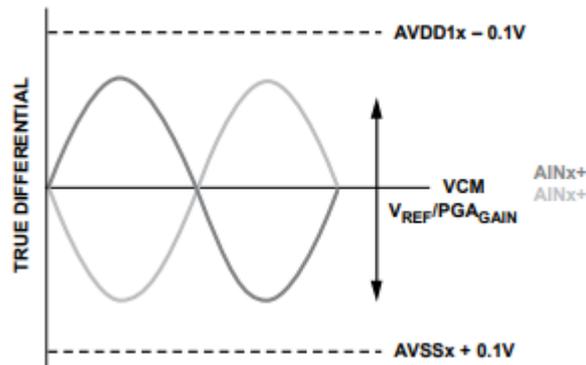
Table 26. ENOB and ER for High Resolution Mode

Sinc Filter	Decimation Rate	Output Data Rate (SPS)	$f_{-3\text{dB}}$ (Hz)	Gain = 1		Gain = 2		Gain = 4		Gain = 8	
				ENOB (Bits)	ER (Bits)						
Sinc5	16	128,000	26542.34	15.5	17.3	14.9	17.8	14.2	18.0	13.3	18.2
	32	64,000	13403.14	16.6	18.4	16.1	18.9	15.4	19.2	14.6	19.4
	64	32,000	6833.54	17.5	19.3	17.2	20.0	16.6	20.4	15.8	20.6
	256	8,000	1906.34	18.7	20.5	18.6	21.4	18.2	22.0	17.6	22.4
Sinc3	128	16,000	4878.83	17.3	19.1	17.2	20.0	16.9	20.7	16.3	21.1
	256	8,000	2756.43	18.3	20.1	18.2	21.0	17.9	21.6	17.2	22.0
	512	4,000	1695.23	18.9	20.7	18.9	21.7	18.6	22.3	17.9	22.7
	1024	1,000	899.33	20.0	21.8	19.9	22.7	19.6	23.3	18.9	23.7

Fonte: Analog Devices, 2018.

As informações da figura 12, fornecidas pelo fabricante, foram obtidas com a utilização de uma tensão de referência de 2,5 V. É possível melhorar ainda mais o desempenho optando por uma referência mais alta, até os limites da alimentação, uma vez que se permite um aumento do fundo de escala.

Figura 13 - ADC funcionando em modo diferencial. A entrada diferencial pode ter valor pico-a-pico de duas vezes a referência dividido pelo ganho interno. O valor da referência deve estar limitado entre as alimentações superior (AVDD) e inferior (AVSS).



Fonte: Analog Devices, 2018.

O ADC também pode ser configurado para funcionar com apenas algumas entradas ativas, o que é interessante para diminuir o fluxo de bits com a seleção dos canais específicos para cada teste.

Quanto ao DAC, o PCM1791a é um dispositivo específico para áudio com dois canais de saída, entrada I2S e controle via SPI ou I2C. Pode operar nas variadas frequências de áudio, conseguindo oferecer um *oversampling* de até oito vezes, desde que o clock de sistema seja pelo menos 256 vezes a taxa de amostragem.

Figura 14 - Taxa de amostragem e frequências de sistema permitidas no PCMA1791a.

SAMPLING FREQUENCY	SYSTEM CLOCK FREQUENCY (f <sub>SCK</sub> ) (MHz)					
	128 f <sub>S</sub>	192 f <sub>S</sub>	256 f <sub>S</sub>	384 f <sub>S</sub>	512 f <sub>S</sub>	768 f <sub>S</sub>
32 kHz	4.096 <sup>(1)</sup>	6.144 <sup>(1)</sup>	8.192	12.288	16.384	24.576
44.1 kHz	5.6488 <sup>(1)</sup>	8.4672	11.2896	16.9344	22.5792	33.8688
48 kHz	6.144 <sup>(1)</sup>	9.216	12.288	18.432	24.576	36.864
96 kHz	12.288	18.432	24.576	36.864	49.152 <sup>(1)</sup>	73.728 <sup>(1)</sup>
192 kHz	24.576	36.864	49.152 <sup>(1)</sup>	73.728 <sup>(1)</sup>	(2)	(2)

Fonte: Texas Instruments, 2006.

O conversor digital-analógico também possui saídas diferenciais e pode atingir uma faixa dinâmica de até 113 dB.

Ambos os circuitos integrados serão alimentados por fontes simples, sendo necessário 3,3 V para o ADC e 3,3 e 5 V para o DAC.

#### 4.1.2 Amplificadores

Na escolha dos amplificadores deve-se considerar sua tensão de alimentação, corrente que pode fornecer, ruído e se ele é *rail-to-rail*.

#### 4.1.2.1 Alimentação

Como visto no capítulo 3, a tensão mais alta necessária aos ensaios é 15 dBV eficaz, sendo esse valor utilizado para o teste de máxima saída acústica do headset. Realizando a conversão para volts, tem-se:

$$V_{maxima} = 10^{V_{dB}/20} = 10^{15/20} = 5,623 \text{ V}$$

$$V_{maxpico} = \sqrt{2} * 5,623 = 7,95 \text{ V}$$

A corrente resultante, considerando a impedância padrão de 150  $\Omega$ , será:

$$I_{maxima} = \frac{5,623}{150} = 37,5 \text{ mA}$$

$$I_{maxpico} = \sqrt{2} * 37,5 = 53 \text{ mA}$$

Assim, os amplificadores operacionais devem ser alimentados com pelo menos  $\pm 8 \text{ V}$  e conseguir fornecer  $\pm 53 \text{ mA}$ .

#### 4.1.2.2 OPA1632

Como amplificador operacional, foi escolhido o OPA1632 da Texas Instruments (2015). Se trata de um AMPOP de terminação dupla que pode ser alimentado com até  $\pm 16 \text{ V}$  e consegue fornecer  $\pm 150 \text{ mA}$  em cada saída.

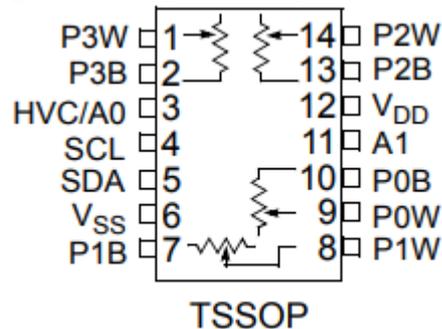
Outra característica interessante do dispositivo é a entrada para tensão de modo comum. Ambos os conversores funcionam com fonte simples e possuem pinos de saída com a tensão de modo comum dadas as referências. Logo, é possível fornecer um offset preciso ao amplificador.

#### 4.1.2.3 Potenciômetros Digitais

Para controlar o ganho dos amplificadores de maneira dinâmica, sem alterar as características dos filtros, potenciômetros digitais serão utilizados. Os resistores variáveis de

interesse são os MCP4452 (MICROCHIP, 2010): cada circuito integrado possui quatro reostatos cuja resistência é alterada por comandos via I2C.

Figura 15 - Pinagem do componente MCP4452.



Fonte: Microchip, 2010.

Durante o funcionamento, as resistências do componente serão alteradas apenas no intervalo entre testes, sendo que nos ensaios não haverá comunicação digital entre o dispositivo e o microcontrolador. Assim, o acoplamento de ruído digital ao sinal analógico não é uma preocupação.

#### 4.1.3 Fonte de Alimentação

Conforme visto, a alimentação da placa de geração e aquisição de sinais deve ser feita com níveis 3,3 e 5 V para os circuitos digitais e pelo menos  $\pm 8$  V para os amplificadores operacionais. Como o OPA1632 não é um AMPOP *rail-to-rail*, convém utilizar níveis mais altos para alimentação analógica, como  $\pm 12$  ou  $\pm 15$  V.

Durante o ensaio de máxima saída acústica, cada um dos alto-falantes do headset analógico será alimentado com 5,623 V eficazes para uma impedância de 150  $\Omega$ . Assim, a potência consumida será:

$$P_{\text{headset}} = 2 * \frac{5,623^2}{150} = 422 \text{ mW}$$

A fonte deve ser capaz de entregar tal potência com boa regulagem.

Na decisão de escolher entre uma fonte linear ou chaveada, a consideração mais importante é em relação ao ruído. Embora conversores chaveados sejam comumente taxados como mais ruidosos, uma fonte linear com transformador dentro da bancada iria gerar interferência em 60 Hz e nas suas harmônicas, causando alta interferência nos ensaios,

enquanto uma fonte chaveada geraria ruído nas centenas de kHz, podendo ser facilmente filtrado. Assim, para alimentação simétrica da placa de principal, optou-se por utilizar uma fonte de alimentação chaveada P4 externa e fazer uma segunda placa com um conversor chaveado com saídas simétricas. A partir da fonte externa, também serão geradas as saídas de 3,3 e 5 V utilizando reguladores lineares.

Figura 16 - Fonte externa e conversor chaveado a serem utilizados para alimentação da bancada.



Fonte: do Autor.

O conversor a ser utilizado é o módulo DC-DC DCWN06 da Mean Well (2018), que possui frequência de chaveamento em 100 kHz, com 6 W de potência de saída, entrada na faixa de 9 a 18 V e saídas de  $\pm 15$  V. Os regulares lineares serão os LM1117 de 3,3 e 5 V, de alta regulagem e capazes de fornecer 800 mA (TEXAS INSTRUMENTS, 2020).

## 4.2 PROJETO DOS CIRCUITOS

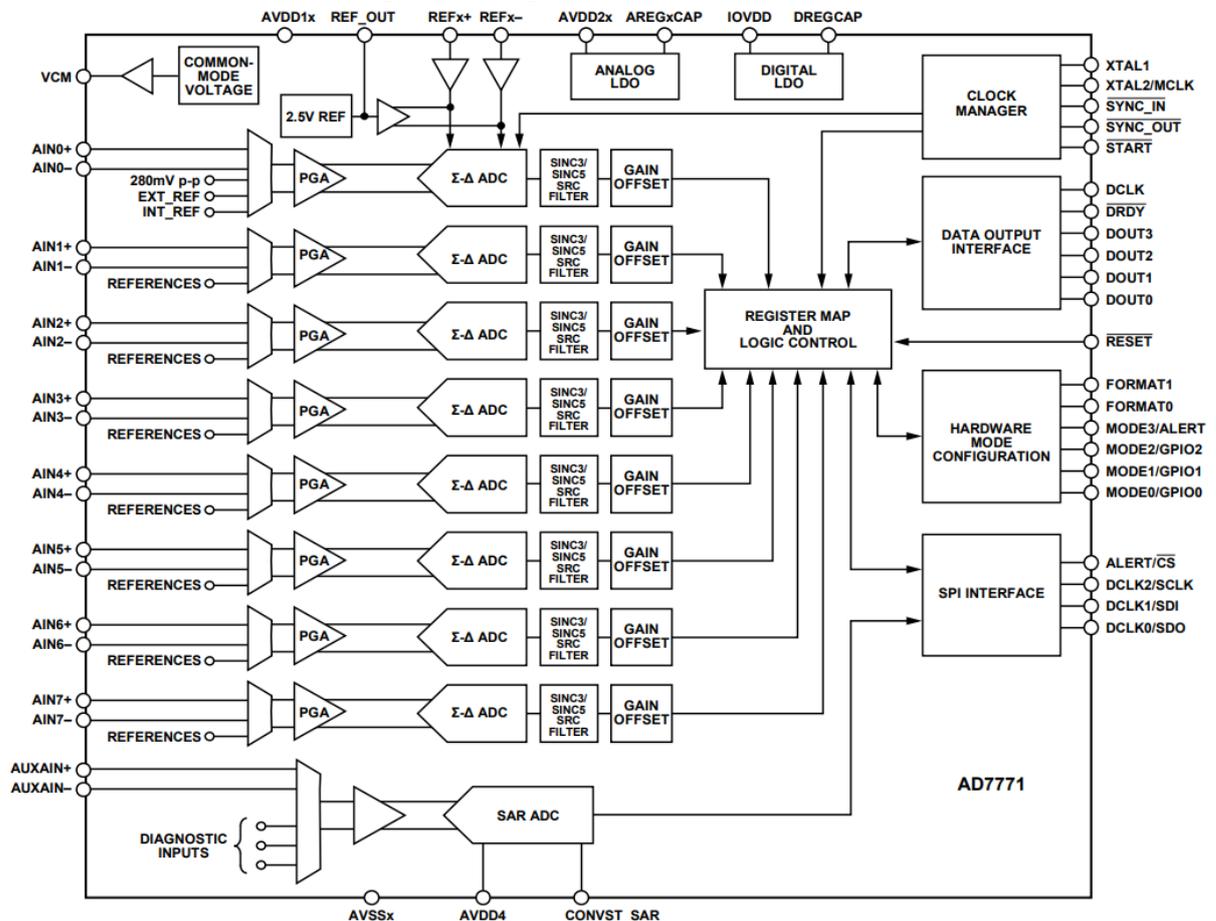
Uma vez que os componentes foram selecionados, pode-se iniciar a etapa de projeto e confecção das placas eletrônicas. O projeto de hardware é feito levando em conta as especificações passadas pelos fabricantes de componentes, os requisitos do sistema e a integração entre as diversas partes.

A etapa de projeto das placas também é crucial na questão de acoplamento de ruídos. Caso o projeto da PCI não seja bem-feito, é possível ocorrer a deterioração da SNR dos sinais analógicos.

#### 4.2.1 Projeto da Placa de Aquisição e Geração de Sinais

O projeto se inicia com a leitura minuciosa dos datasheets dos principais componentes já listados, assim como dos MCUs. Como essa se trata de uma primeira versão da placa, convém adicionar redundâncias, pontos de testes e fazê-la compatível com as duas opções de Raspberry Pi estudadas. A fabricante do AD7771, Analog Devices, também provê um guia da sua placa de avaliação do ADC (2017) que servirá de referência para este projeto. Nesse guia, estão presentes os esquemáticos do circuito, assim como explicações para as opções tomadas.

Figura 17 - Diagrama de blocos do AD7771.



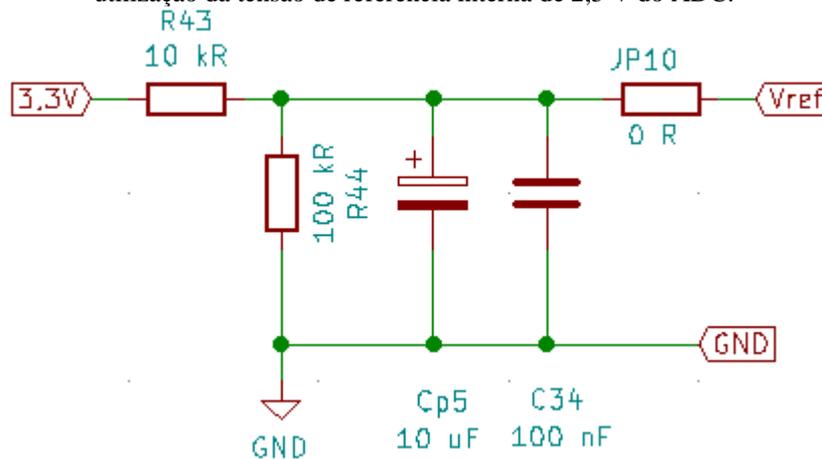
Fonte: Analog Devices, 2018.

Para configurar a saída do ADC via protocolo SPI, os pinos, FORMAT0 e FORMAT1, representados no diagrama, foram ambos conectados em estado lógico alto. Assim, os pinos DOUT0 à DOUT3 e DCLK se tornam inutilizáveis e a comunicação passa toda a ser pela interface SPI. Nos blocos Analog LDO e Digital LDO são conectadas a

alimentação de 3,3 V com capacitores de 1  $\mu\text{F}$ , conforme recomendado no datasheet (ANALOG DEVICES, 2018). O cristal utilizado para o clock é de 8,192 MHz, o mais alto aceito pelo dispositivo, permitindo o funcionamento no modo de alta resolução.

Como o ADC utilizará fonte simples, os pinos REF- são conectados ao GND e o REF+ é alimentado com 3 V, dando uma margem em relação aos 3,3 V da alimentação.

Figura 18 - Divisor de tensão para tensão de referência de 3 V. Um jumper é utilizado para possibilitar também a utilização da tensão de referência interna de 2,5 V do ADC.



Fonte: do Autor.

Uma das funcionalidades do conversor analógico-digital é desabilitação de canais não utilizados. Assim, quaisquer cinco das oito entradas analógicas podem ser escolhidas sem detrimento no funcionamento.

Por fim, os pinos de Start, Reset, Alert e Data Ready foram utilizados para sinalização e controle junto ao MCU.

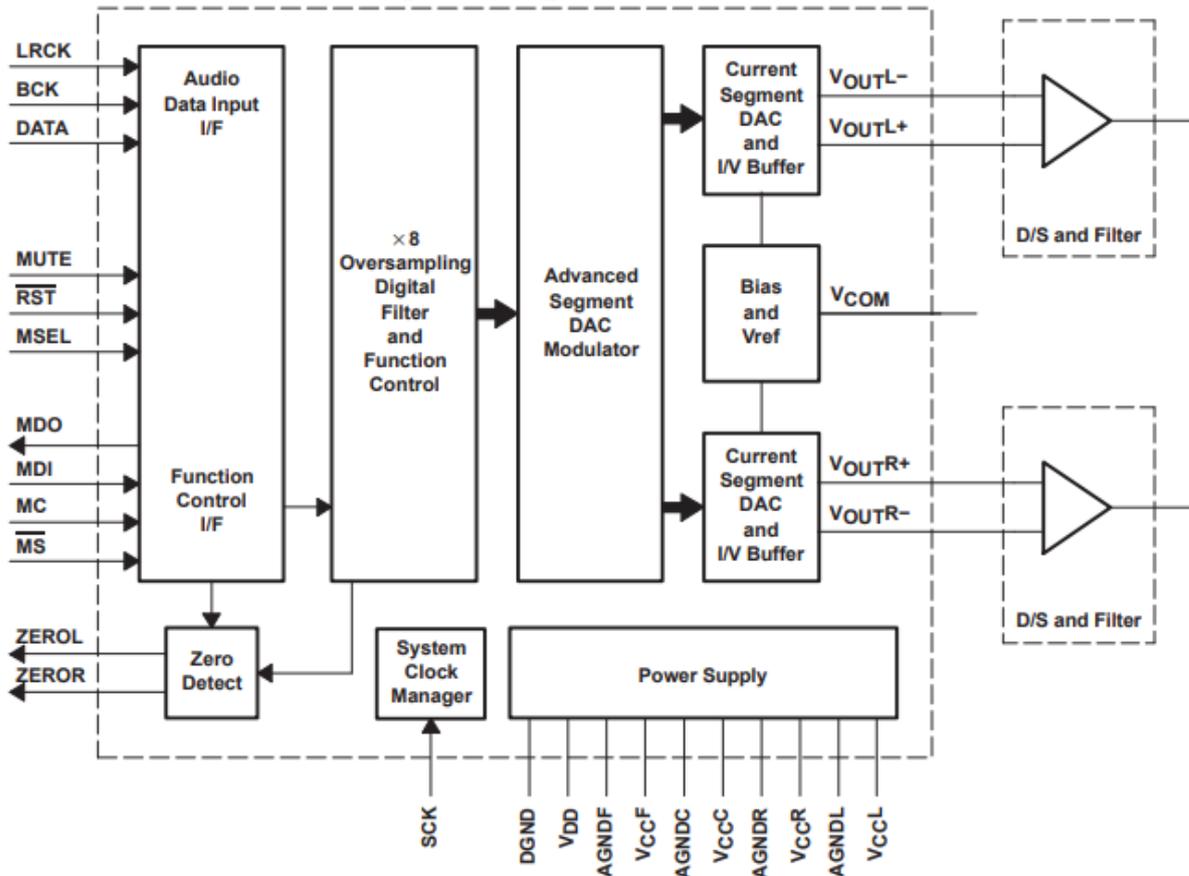
Figura 19 - GPIOs do MCU sendo definidos para controle do ADC.



Fonte: do Autor

Quanto ao DAC, para a seleção de SPI como protocolo de comunicação de controle, conectou-se o pino MSEL em nível lógico 0. Com isso, os pinos MDO, MDI, MC e MS passam a funcionar como MISO, MOSI, Clock e Chip Select.

Figura 20 - Diagrama de blocos do DAC.



Fonte: Texas Instruments, 2006.

A entrada de áudio é feita com os pinos LRCK, BCK e Data, sendo esses os clocks de palavra e de bit e o sinal de áudio I2S. Como pinos de controle, usou-se o Mute, Reset e a sinalização de zeros.

#### 4.2.1.1 Amplificadores e Filtros

Foram projetados filtros ativos de segunda ordem com todos os amplificadores, baseando-se na topologia MFB da figura 7. Como a banda do sinal de interesse é pequena e as frequências das maiores fontes de interferência, alimentação e sinais digitais, estão algumas ordens de grandeza acima, os filtros foram projetados com a estratégia mais simples:

definindo apenas a frequência de corte e escolhendo resistores e capacitores comerciais adequados.

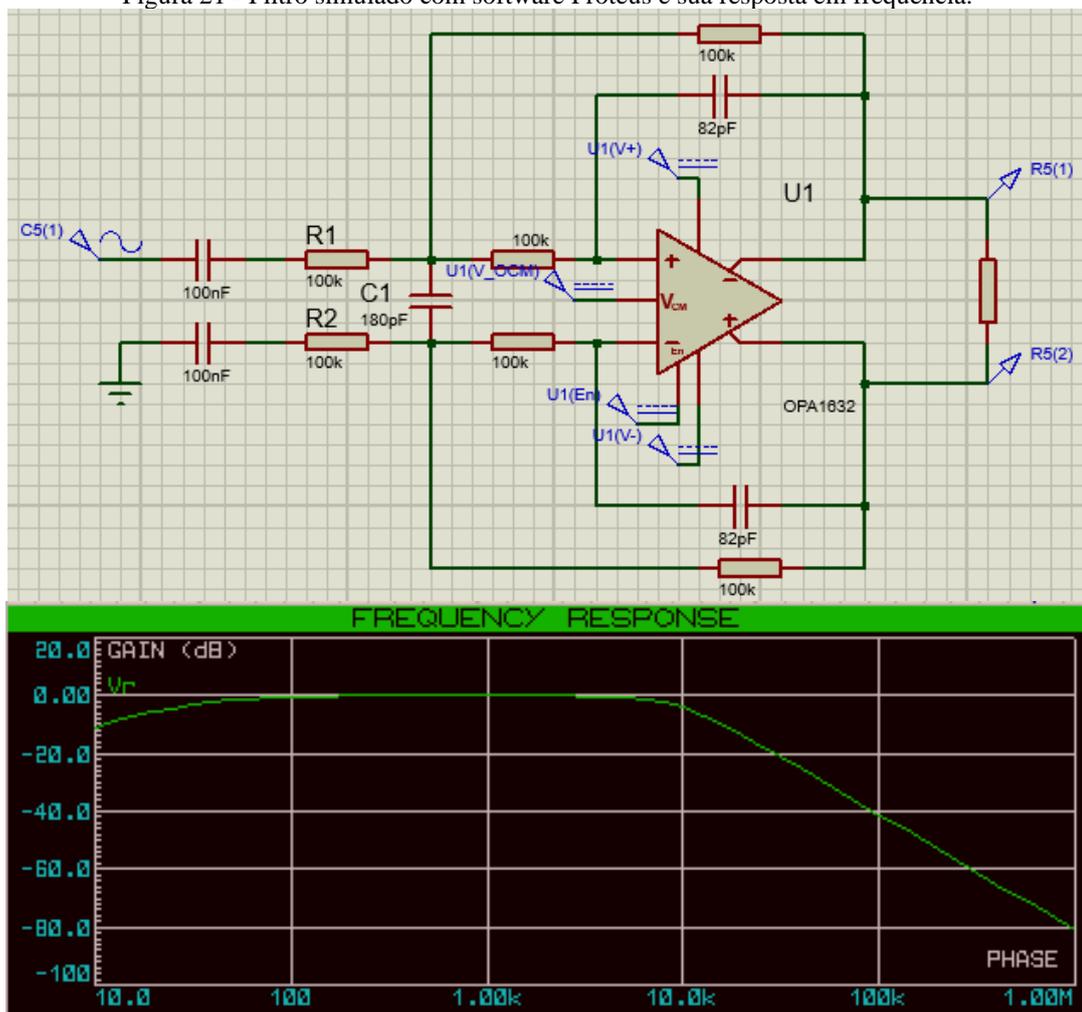
A frequência de corte foi definida como 20 kHz, a fim de não causar demasiada atenuação em 10 kHz. Partindo de resistores de 100 kΩ:

$$C = \frac{1}{2\pi f_c R} = \frac{1}{2\pi * 20 * 100 * 10^6} \approx 80 \text{ pF}$$

O valor comercial mais próximo de capacitância é de 82 pF.

O filtro foi então simulado, e o valor de C1 foi ajustado a fim de melhorar a resposta em frequência.

Figura 21 - Filtro simulado com software Proteus e sua resposta em frequência.

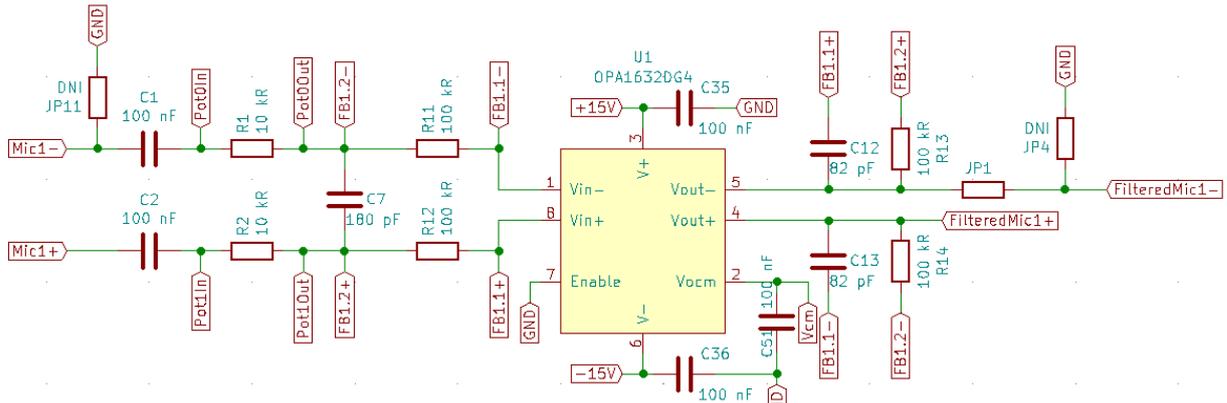


Fonte: do Autor.

Os capacitores de 100 nF possuem a função de remover nível DC e serão utilizados nos filtros do ADC para maior compatibilidade com diversos tipos de microfones.

No projeto do esquemático, foram feitas trilhas paralelas aos resistores R1 e R2 para conexão com o potenciômetro digital.

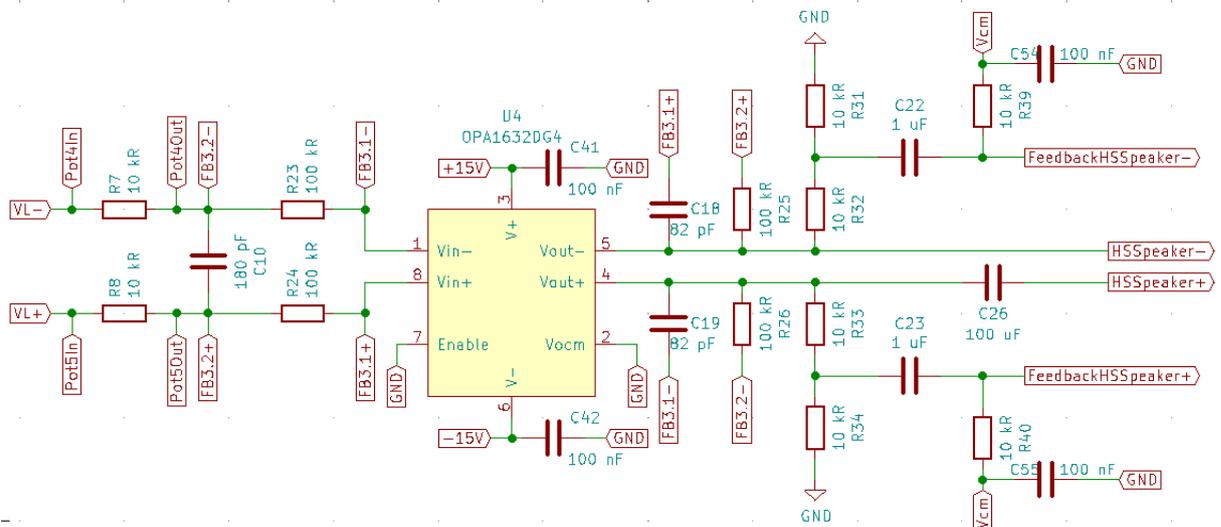
Figura 22 - Esquemático do filtro ativo na entrada do ADC.



Fonte: do Autor.

Também foram adicionados jumpers na entrada e saída negativa do filtro, como forma de redundância para abranger uma maior variedade de microfones e para poder alterar a configuração do conversor AD. Quanto ao filtro do DAC, foi feita uma realimentação das saídas que vão para os alto-falantes em entradas do ADC, de forma a monitorar a reprodução em tempo real.

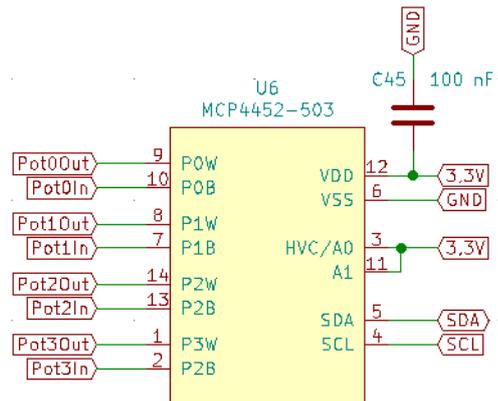
Figura 23 - Filtro de saída do DAC.



Fonte: do Autor.

No total, foram utilizados três potenciômetros digitais, dois com quatro resistores e um com dois resistores, totalizando dez resistências variáveis para cinco amplificadores operacionais. Cada um dos potenciômetros teve seus pinos A0 e A1 conectados em uma combinação de níveis lógicos diferentes, configurando diferentes endereços I2C.

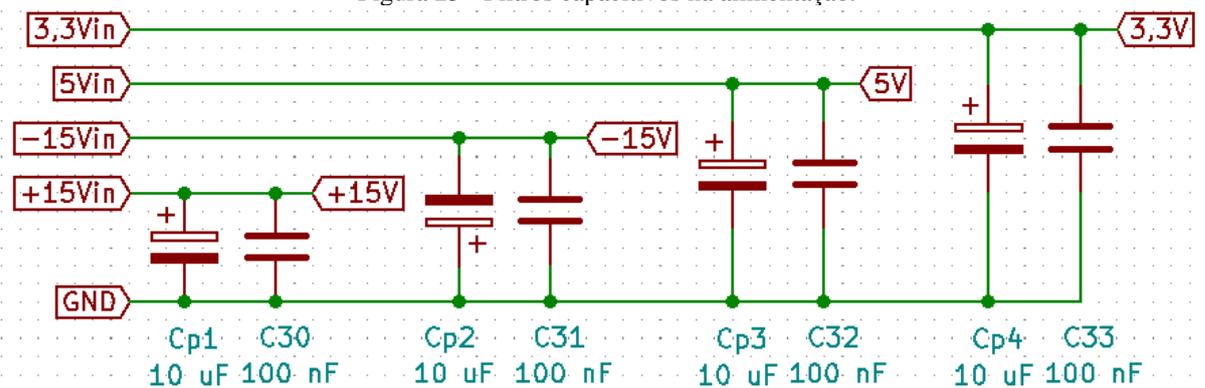
Figura 24 - Potenciômetro digital com suas conexões configuradas.



Fonte: do Autor.

Em cada uma das entradas de alimentação da placa foram colocados dois capacitores de desacoplamento, um de 10  $\mu$ F e outro de 100 nF. Da mesma maneira, capacitores de desacoplamento de 100 nF foram adicionados em todas as alimentações e tensões de referência dos circuitos integrados, seguindo boas práticas de projeto (ANALOG DEVICES, 2009).

Figura 25 - Filtros capacitivos na alimentação.



Fonte: do Autor.

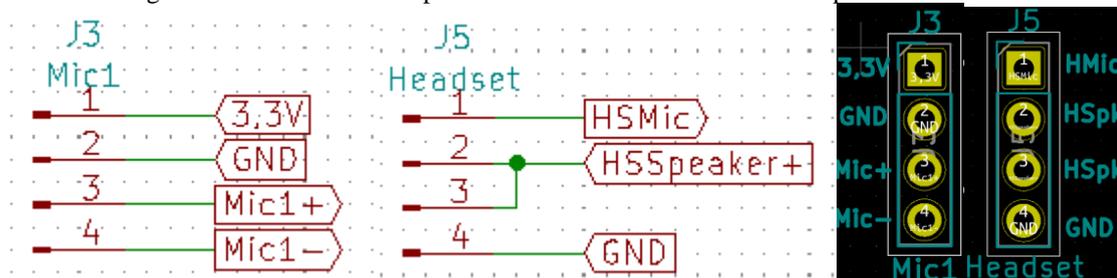
As conexões feitas para as Raspberrys Pi, incluindo as trilhas de comunicação I2S, I2C e SPI e as GPIOs necessárias aos conversores de dados, foram interligadas entre si, de forma a garantir compatibilidade da placa tanto para o modelo Pico como para as Zeros.

#### 4.2.1.2 Layout da PCI

Em muitas aplicações na qual é necessário construir um sistema que opere sinais analógicos e digitais, é comum a recomendação de separar o plano de terra em dois, um dedicado aos sinais analógicos e outro aos sinais digitais, assim evitando loops de terra. Contudo, conforme Ott argumenta (2001), a fim de garantir o mínimo de acoplamento de ruído proveniente dos sinais digitais nos sinais analógicos, basta particionar a PCI em duas seções distintas, uma para os componentes digitais e outra para os componentes analógicos, tomando o cuidado para que trilhas digitais não cruzem a partição analógica e vice-versa. Com esse cuidado, pode-se trabalhar com um único plano de terra minimizando a interferência do sinal digital no analógico. De maneira adicional, como trilhas diferenciais são utilizadas em sua maior parte, existe uma imunização natural do sinal analógico, pois não há contaminação pelo plano de terra.

Para contato com os transdutores, foram escolhidos conectores KK de 2,57 mm, uma vez que são versáteis, fáceis de encontrar e podem ser facilmente adaptados para outros tipos de conectores.

Figura 26 - Conectores KK para um dos microfones da bancada e para o headset.



Fonte: do Autor.

Por fim, foram adicionados pinos de teste para a leitura dos sinais via osciloscópio.

Figura 27 - Pinos de teste para os microfones da bancada.



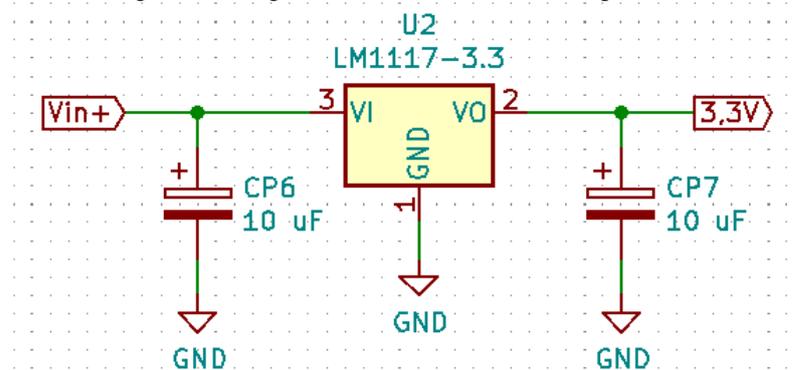
Fonte: do Autor.

#### 4.2.2 Projeto da Fonte

O projeto da fonte foi feito seguindo as especificações dos fabricantes dos CIs com a adição de filtros para o conversor chaveado.

Os reguladores lineares possuem funcionamento simples, e, conforme recomendação do datasheet (TEXAS INSTRUMENTS, 2020), foram adicionados dois capacitores de 10  $\mu\text{F}$ , um na entrada e outro na saída.

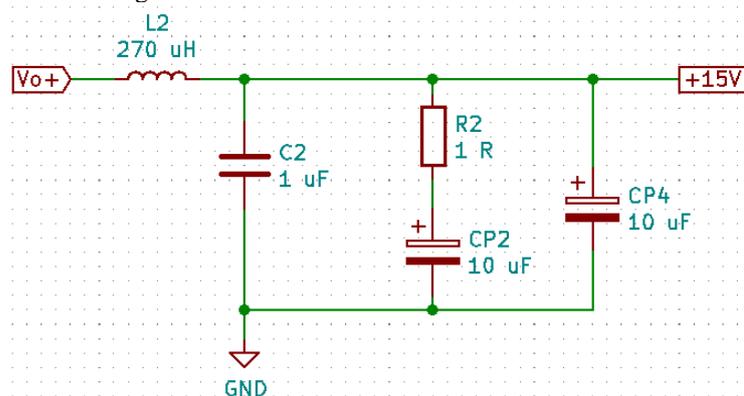
Figura 28 - Regulador linear LM1117 com capacitores.



Fonte: do Autor.

Quanto ao conversor chaveado, na sua entrada foi adicionado um capacitor de 10  $\mu\text{F}$  e em cada uma de suas saídas um filtro LC com *damping* mais um capacitor de 10  $\mu\text{F}$  para estabilização.

Figura 29 - Filtro de saída do conversor chaveado.

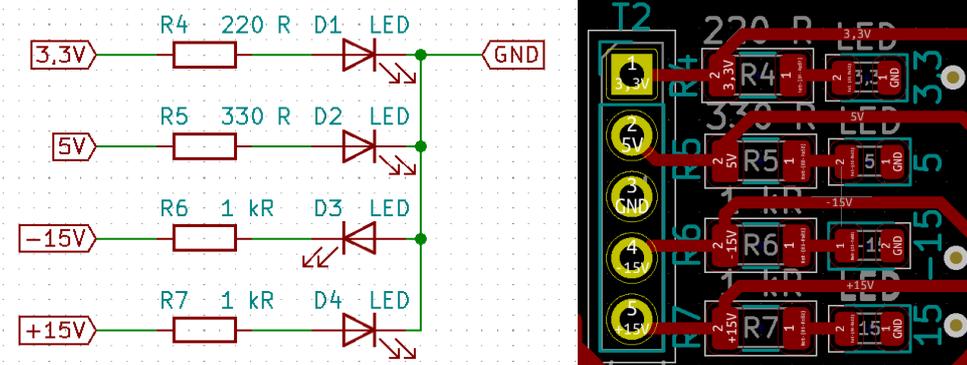


Fonte: do Autor.

O filtro LC foi feito para possuir uma frequência de corte abaixo do 1 kHz. Como o chaveamento do conversor acontece em 100 kHz, tem-se uma atenuação maior que 80 dB.

Como forma de sinalização, LEDs foram adicionados para cada um dos níveis de tensão de saída.

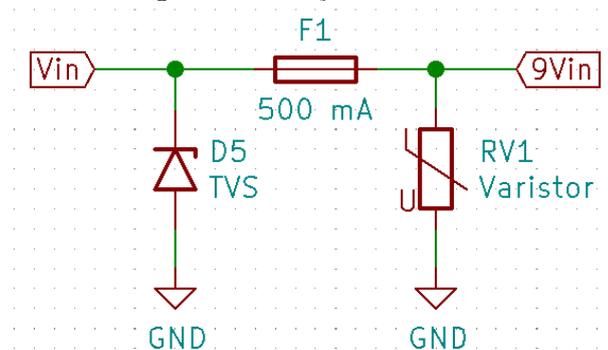
Figura 30 - LEDs de sinalização das saídas da fonte no esquemático e no *layout* da PCI.



Fonte: do Autor.

Para a proteção do circuito foi utilizado um fusível, um varistor e um diodo TVS. Os últimos dispositivos foram escolhidos com tensão de atuação de 18 V, uma vez que esse é o maior valor de tensão com o qual o conversor chaveado pode ser alimentado. Já fusível foi escolhido com corrente de 500 mA uma vez que está abaixo do limite suportado pelos componentes da fonte.

Figura 31 - Proteção do circuito.



Fonte: do Autor.

Assim, o protótipo fica protegido tanto em caso de sobrecorrente como em caso de surtos de tensão.

## 5 DESENVOLVIMENTO DE SOFTWARE EMBARCADO

Esta seção trata do desenvolvimento do software que irá rodar na Raspberry Pi. O programa embarcado precisa configurar os periféricos, conseguir enviar e receber informação dos conversores de dados, e se comunicar com um software de computador para controle e envio das informações lidas.

O desenvolvimento descrito aqui se dá utilizando a Raspberry Pi Zero 2 W, devido às facilidades que o sistema operacional, seu maior poder de processamento e memória possibilitam. A comunicação com o computador será via serial.

### 5.1 ORGANIZAÇÃO GERAL

O software embarcado deverá rodar assim que a Raspberry terminar seu *boot*, e deverá seguir os seguintes passos:

- a) Configuração da Raspberry;
- b) Configuração de periféricos (ADC, DAC e potenciômetros);
- c) Espera de comandos do aplicativo de computador;
- d) Decisão do ensaio que deve ser realizado;
- e) Geração e aquisição simultânea dos sinais;
- f) Pré-processamento dos dados lidos;
- g) Envio de dados ao computador.

Os áudios que devem ser gerados nos ensaios já serão armazenados previamente na memória da Raspberry. O pré-processamento que deve ser feito diz respeito principalmente à organização dos dados a serem enviados.

### 5.2 CRIAÇÃO DE BIBLIOTECAS

Cada um dos circuitos integrados escolhidos possui uma memória com um banco de registradores para configuração. Para facilitar a implementação das funções de controle, os endereços dos registradores importantes foram listados em uma biblioteca, assim como também foram criadas estruturas e variáveis adequadas para representar suas operações.

Figura 32 - Definição de registradores do ADC e estrutura para seleção de canais do DAC.

```
#define GENERAL_USER_CONFIG_1    0x11  enum dac_channel{
#define GENERAL_USER_CONFIG_2    0x12      left_channel = 0,
#define GENERAL_USER_CONFIG_3    0x13      right_channel = 1
#define DATA_OUTPUT_FORMAT      0x14  };
```

Fonte: do Autor.

Os registradores de interesse do ADC são os de configuração geral, que habilitam o modo de alta precisão e a saída de dados via SPI, os de dizimação, para alteração da ODR, os de offset e ganho, para calibração, e os de diagnóstico, para detecção e correção de erros (ANALOG DEVICES, 2018). Quanto ao DAC, tem-se como interesse os registradores de alteração do formato de áudio, de seleção de canais e ganho (TEXAS INSTRUMENTS, 2006). Já os potenciômetros digitais, CIs mais simples utilizados, possuem apenas um registrador de controle (TCON) e os de seleção da resistência (MICROCHIP, 2010).

No *header* do arquivo principal também foram definidos os pinos da Raspberry utilizados, os comandos da comunicação serial e as variáveis globais a serem utilizadas.

### 5.3 ROTINAS DE CONFIGURAÇÃO

A comunicação com periféricos é intermediada pelo uso das bibliotecas *c-periphery*<sup>2</sup>, que abstrai elementos de comunicação de baixo nível para vários dispositivos de plataforma Linux, e *bcm2835*<sup>3</sup>, baseada no SoC próprio da Raspberry, o que possibilita maior velocidade na execução das funções.

Cinco principais funções de configuração foram criadas, conforme visto na figura 33. A função *aqger\_init()* inicializa as bibliotecas, abre as instâncias de comunicação (*/dev/spidev0.0*, */dev/gpiochip0*, etc), aloca memória para as *handlers* de comunicação e inicializa os pinos. Já a função *aqger\_terminate()* realiza o processo inverso, encerrando as instâncias de comunicação e liberando a memória alocada, e deve ser chamada na finalização do programa.

Para controle dos pinos e comunicação Serial e I2C, foi utilizada a biblioteca *c-periphery*, devido à sua facilidade e funcionalidades. Já a comunicação SPI, como saída de dados do ADC requer velocidade de comunicação mais alta, foi programada utilizando a

<sup>2</sup> Disponível em: <https://github.com/vsergeev/c-periphery>

<sup>3</sup> Disponível em: <https://www.airspayce.com/mikem/bcm2835/>

biblioteca `bcm2835`, uma vez que a mesma biblioteca é específica para a Raspberry e implementa DMA na sua camada mais baixa.

Figura 33 – a) funções de configuração do sistema; b) Configuração do pino de reset do DAC utilizando a função `gpio_open()` da biblioteca `c-periphery`.

```

> int aqger_init(){ ...
> int aqger_terminate(){ ...
> int adc_config(){ ...
> int dac_config(){ ...
> int pot_config(){ ...

// DAC Reset
if(gpio_open(dac_reset, "/dev/gpiochip0", dac_reset_gpio, GPIO_DIR_OUT) < 0) {
    fprintf(stderr, "gpio_open(): %s\n", gpio_errmsg(dac_reset));
    exit(1);
}

```

Fonte: do Autor.

A função de configuração do ADC desabilita os canais que não são utilizados, habilita a saída de dados via SPI, coloca o dispositivo em modo de alta resolução com filtro sinc 5, altera a taxa de saída para 60 kSps e ativa CRC. Já o DAC é configurado com formato de áudio I2S de 16 bits e em modo mono.

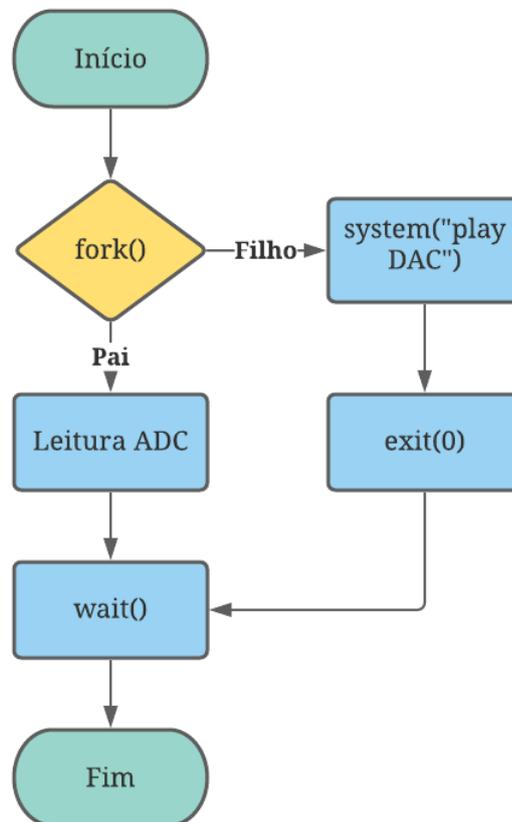
#### 5.4 GERAÇÃO E AQUISIÇÃO

O código embarcado desenvolvido deve ser compilado a fim de gerar um arquivo executável que rodará assim que a Raspberry for inicializada. Como se trata de um único programa, ele será tratado como um único processo pelo sistema operacional. Para poder-se gerar e ler sinais ao mesmo tempo, é necessário rodar dois processos em paralelo. Tal feito pode ser implementado utilizando chamadas de sistema.

Chamadas de sistema são funções que solicitam a execução de algum serviço ao *kernel* do sistema, sendo necessárias para acessar os recursos de memória e periféricos, assim como para criar e finalizar processos (UNIRIO, 2021). No presente caso, foram utilizadas as chamadas de sistema `fork()`, `system()`, `exit()` e `wait()`.

Exemplificadas na figura 34, a chamada *fork()* cria um novo processo, chamado de processo filho, idêntico ao de origem. Por possuir um id diferente, é possível segmentar o código com condicionais e fazer com que a partir do momento da criação, os processos pai e filho executem códigos diferentes. A chamada *system()* passa um comando que deve ser executado pelo sistema operacional. Uma vez que *system()* é executado, o processo no qual foi chamado é bloqueado até o comando ser finalizado. Como o nome sugere, *exit()* é finaliza o processo no qual é executado. Já *wait()* é a chamada que faz com que o processo pai bloqueie e espere a finalização do processo filho.

Figura 34 - Diagrama das chamadas de sistema para geração e aquisição simultâneas.



Fonte: do Autor.

Programaticamente, tem-se o código como na figura 35.

Figura 35 - Código com chamadas de sistema para aquisição e geração simultâneas

```

pid_t pid;
int status;

if((pid = fork()) == 0){
    system("aplay audiofaixas/sample2.wav");
    exit(0);
}

adc_read();

wait(&status);

```

Fonte: do Autor.

Com a chamada *wait()* é bloqueante, é necessário realizar a aquisição de todo o sinal de interesse antes de chamá-la. Assim, se o teste possui 15 segundos de duração, a função *adc\_read()* deverá ser executada em loop e ter os valores lidos salvos em um buffer durante toda a execução.

Como a taxa de amostragem configurada foi de 60 kSps e o ADC fornece quatro bytes (*header* + três bytes de informação) para cada canal, e como cada byte possui oito bits, precisa-se que o SPI opere na pelo menos com velocidade:

$$f_{CLK} = 60 * 10^3 * 8 * 4 * 8 = 15,36 \text{ MHz}$$

Para o ensaio de máxima saída acústica, que possui duração de 90 segundos, o buffer precisaria ter tamanho:

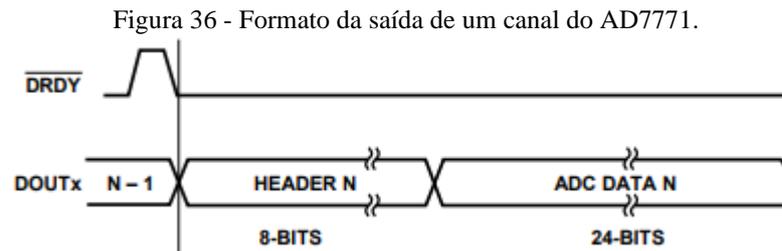
$$Tam_{buf} = 60 * 10^3 * 8 * 4 * 90 = 172,8 * 10^6 \text{ bytes}$$

Como não é muito conveniente alocar 170 MB para um buffer num microprocessador que possui 512 MB de memória RAM, pode-se utilizar buffers menores, intercalando a leitura com escrita num arquivo binário por um outro processo filho. Para os testes do sistema, o que se fez foi alocar um buffer de 100x64000 bytes. Assim, a função *adc\_read()* é executada em loop 100 vezes e em cada uma realiza a leitura de 64 kB.

Quanto a velocidade do SPI, precisou-se que o clock fosse mais elevado, uma vez que as interrupções do sistema operacional e o atraso causado pelas leituras dificultam a sincronia com o periférico.

## 5.5 SINCRONIZAÇÃO E CRC

A saída do ADC é composta por 32 bytes, sendo um byte de header e três bytes de informação para cada canal, conforme figura 36. Os canais desabilitados enviam sempre 0x000000 nos bytes de dados. Pela taxa de saída de 60 kSps, cada nova amostra fica pronta em 16,666  $\mu$  segundos.



Fonte: Analog Devices, 2018.

O pino  $\overline{\text{DRDY}}$  é posto em estado lógico zero pelo dispositivo sempre que o resultado de uma nova conversão fica disponível. Esse sinal poderia ser utilizado para programar uma interrupção num microcontrolador comum, porém, no caso da Raspberry Pi Zero 2 W, não se pode programar interrupções diretamente, uma vez que é o sistema operacional que lida com esses eventos. Com a biblioteca `bcm2835`, pode-se requisitar ao Linux a adição de um evento, que funcionaria semelhante a uma interrupção, quando algum pino mudar de estado. Contudo, essa forma de programar adiciona um *delay* de pelo menos 20  $\mu$  segundos ao sinal, tornando impraticável para a taxa na qual se quer operar.

Caso se realize a leitura do antes de uma nova amostra do ADC estar pronta, ele irá repetir os últimos bytes até a próxima atualização. Assim, a abordagem tomada para maximizar a quantidade de dados lidos foi a de utilizar uma velocidade de SPI mais elevada, cerca de 17 MHz, ler constantemente durante a execução do ensaio, e então organizar as amostras lidas.

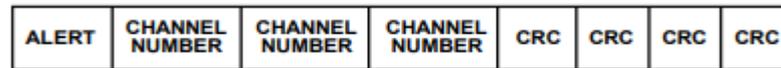
Figura 37 - Bytes brutos lidos do ADC.

```
ff e9 76 00 09a 0 9a 0 9a 0 0 55 77 1c 0 20 55 2d 0 0 0 3f 0 0 0 40 0 3a 20 53 0
0 0 6d ff ff 8f 72 0 0 c5 0 c5 0 c4 0 0 57 24 17 0 1c e4 2d 0 0 0 3f 0 0 0
42 0 3b 6b 56 0 0 0 65 ff ff d0 76 0 1 e 1 e 1 e 3 0 58 bf 1a 0 19 4d 2d 0 0 0
3f 0 0 0 4b 0 3e 92 5a 0 0 0 69 ff ff e9 7e 0 1 6 1 6 1 6 1 6 1 0 58 ba 1b 0
18 55 2d 0 0 0 3f 0 0 0 4c 0 41 69 54 0 0 0 6f ff ff a5 72 0 0 c0 0 c0 0 c0 0 c0
58 e9 1a 0 18 52 2d 0 0 0 3f 0 0 0 4d 0 43 1 5a 0 0 0 6e ff ff b4 7f 0 0 a9 0 a9
```

Fonte: do Autor.

Com o CRC ativado, o *header* de cada canal segue o formato da figura 38, sendo que o CRC de 8 bits faz a conferência de dois canais. Assim, os 4 bits de CRC dos canais 0 e 1 funcionam de maneira conjunta para identificar erros em qualquer um dos dois canais.

Figura 38 - Header CRC dos canais do ADC.



Fonte: Analog Devices, 2018.

Por estarem desativados, os canais 2 e 3 sempre enviam 0x2d000000 e 0x3f000000, exceto em casos de erro, por isso esses bytes foram utilizados para organizar as mensagens.

Figura 39 - Bytes lidos do ADC organizados.

```
a 0 7f 6f 17 0 16 77 2d 0 0 0 3f 0 0 0 4e 0 28 10 58 0 0 0 6d ff ff a 75 0 1 0
9 0 7a e6 13 0 16 2d 2d 0 0 0 3f 0 0 0 47 0 2c 25 5a 0 0 0 66 ff ff 3d 75 0 c 0
c 0 7f ce 1e 0 15 e0 2d 0 0 0 3f 0 0 0 4a 0 25 ba 57 0 0 0 6a ff ff 6f 72 0 0 11
0 0 88 47 10 0 15 b8 2d 0 0 0 3f 0 0 0 46 0 1d 10 59 0 0 0 62 ff ff 36 75 0 0 74
9 0 8c 4e 1c 0 16 4 2d 0 0 0 3f 0 0 0 4d 0 19 55 52 0 0 0 6b ff fe cf 72 0 0 59
```

Fonte: do Autor.

Pela comparação entre as figuras 37 e 39, pode-se ver que os bytes repetidos foram removidos. Assim, a quantidade de amostras lidas é menor do que o tamanho do buffer.

### 5.5.1 CRC

Conforme mencionado, a conferência do CRC deve ser feita dois canais por vez. Os quatro primeiros bits de cada *header* formam os oito bits de CRC, e quatro últimos bits dos *headers* mais os bytes das mensagens formam os 56 bits dados. O polinômio utilizado para codificação é  $x^8 + x^2 + x + 1$ .

Uma vez que todas as amostras foram lidas e organizadas, a conferência do CRC pode ser feita para remover dados corrompidos. O procedimento é realizado para os canais 0 e 1, 4 e 5, e 6 e 7. Primeiramente, os bits de dados são organizados em uma variável de 64 bits, e então, em um loop, é avaliado se a palavra começa com um ou zero. Caso comece com zero, os bits são deslocados em um contador é incrementado; caso comece com 1, uma operação XOR bit a bit é realizada com o polinômio gerador. As iterações ocorrem até a palavra ser deslocada 56 vezes, e o byte final é comparado com o byte de CRC da mensagem.

Figura 40 - Algoritmo para encontrar o CRC com base na palavra de dados.

```

do {
    if(!(word1 & 0x8000000000000000LL)){
        word1 = (word1 << 1);
        bits++;
    } else {
        word1^=(CRC_polynomial);
    }
} while (bits < 56);

```

Fonte: do Autor.

Caso o CRC das três palavras, referentes aos seis canais, esteja correto, a amostra é mantida. Caso algum deles não confira, a amostra é descartada.

## 5.6 COMUNICAÇÃO COM COMPUTADOR

Por também se tratar de um microcomputador, a Raspberry Pi Zero 2 W age como mestre no barramento USB. Assim, para permitir que a unidade receba comandos do computador via USB é preciso configurá-la em modo OTG. Andrew Mulholland (2021) fornece um tutorial de como realizar essa configuração. Dentre os modos disponíveis, foi escolhido definir a Raspberry como dispositivo de comunicação serial, devido a sua simplicidade.

Depois de executar as rotinas de configuração dos periféricos, a unidade deverá esperar por comandos vindo do software principal, e então uma máquina de estados interna deverá preparar o sistema para o ensaio a ser executado. Como a comunicação serial é assíncrona, uma série de comandos foram definidos a fim de facilitar a troca de informação.

Figura 41 - Mensagens de sincronia de comunicação entre Raspberry Pi e aplicativo.

```

#define pc_connected      0x21
#define pc_ready         0x22
#define rasp_ready       0x24
#define confirm          0x28
#define decline         0x41
#define send_data       0x42
#define finish          0x44
#define frequency_response 0x71
#define linearity       0x72
#define distortion      0x74
#define acoustic_output 0x78

```

Fonte: do Autor.

Antes de cada ensaio, tanto o aplicativo quanto a Raspberry devem enviar mensagens de confirmação. A mensagem *send\_data* é então utilizada para informar que a Raspberry irá enviar os resultados do ensaio.

A velocidade de comunicação pode ser definida acima dos tradicionais 115200 bauds, sendo seguro utilizar até dez vezes mais.



## 6 TESTES E RESULTADOS

Essa seção trata da integração dos componentes de hardware e software, dos testes realizados para avaliação do sistema e dos resultados obtidos.

### 6.1 PLACAS DE CIRCUITO IMPRESSO CONFECCIONADAS

As placas desenvolvidas na seção 4 foram confeccionadas por uma empresa especializada, sendo os componentes soldados dentro do laboratório.

Figura 42 - Soldagem da placa de geração e aquisição de sinais.



Fonte: do Autor

As placas finalizadas podem ser vistas nas figuras 43 e 44.

Figura 43 - Placa fonte soldada.



Fonte: do Autor.

Figura 44 - Placa de geração e aquisição de sinais soldada com Raspberry Pi Zero conectada.



Fonte: do Autor.

Nem todos os componentes especificados na seção 4 foram soldados nas placas, devido à indisponibilidade para compra. A placa de geração de aquisição de sinais ficou sem os potenciômetros digitais, sendo utilizados resistores para um ganho unitário, e na fonte teve-se que utilizar um conversor chaveado de menor qualidade. Essas diferenças, contudo, não interferem no funcionamento do sistema e nem impedem que os testes sejam feitos.

## 6.2 TESTES INICIAIS DO SISTEMA

Como o objetivo do sistema é gerar e adquirir sinais simultaneamente, os testes mais importantes a serem realizados são os de geração e aquisição de sinais. A fim de validar o sistema, foram feitos testes com o dispositivo Analog Discovery 2 (DIGILENT, 2022), instrumento que possui osciloscópio e gerador de sinais integrado, realizando testando a geração e a aquisição separadamente, e então conectando a saída da placa em uma das entradas para a realização de um teste em loop.

Vale salientar que o osciloscópio e o gerador de sinais utilizados possuem resolução de 14 bits, o que os limita à uma faixa dinâmica de 86 dB, conforme (6).

Para os testes, foi utilizado um buffer de 6400000 bytes, que numa taxa de 60 kHz representa cerca de 3 segundos de medição. Como cada amostra possui 32 bytes, há possibilidade de ler 200000 amostras. Contudo, conforme mencionado anteriormente, a leitura dos dados está sendo realizada numa velocidade maior do que a saída do ADC, o que resulta

em vários bytes repetidos e uma quantidade de menor de amostras. Excluindo esses bytes redundantes, obteve-se entre 170000 e 175000 amostras reais.

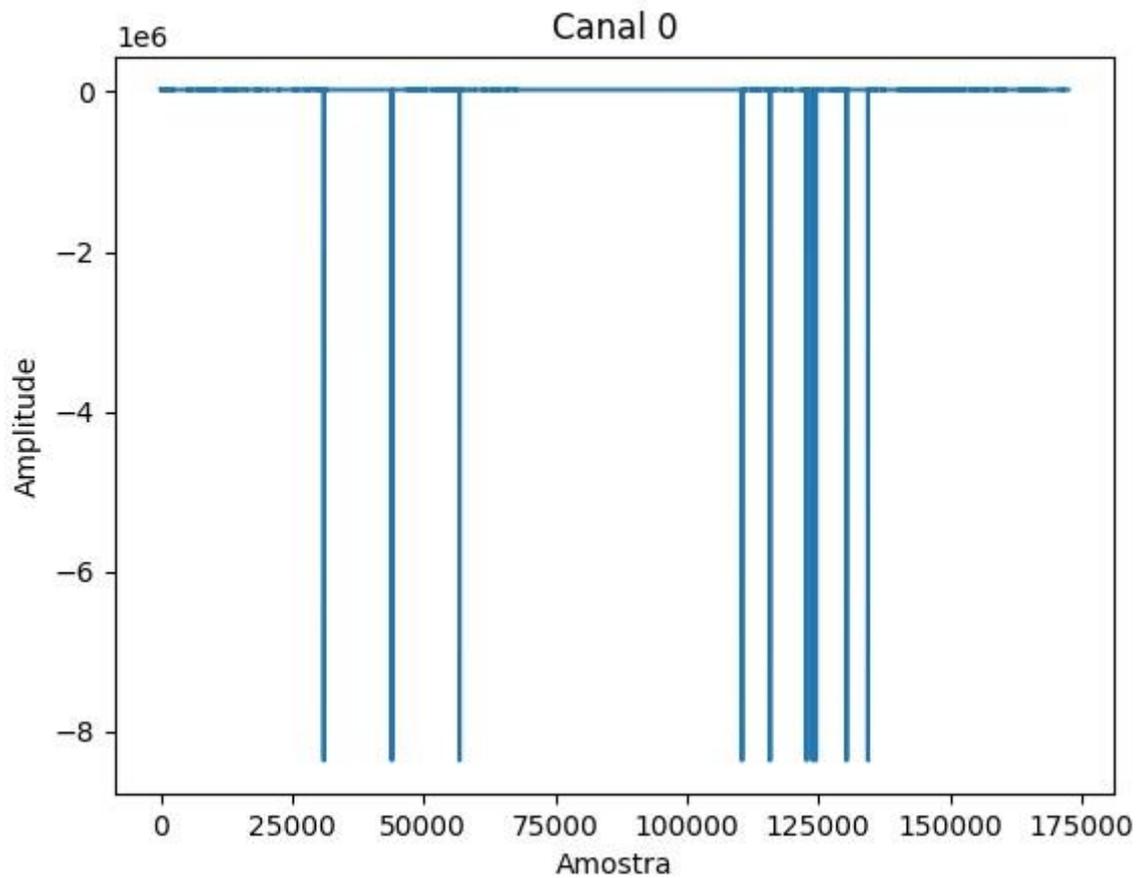
Figura 45 - Quantidade de amostras efetivas e de amostras corrompidas.

```
Encontrados: 172565 Corrompidos: 75
```

Fonte: do Autor.

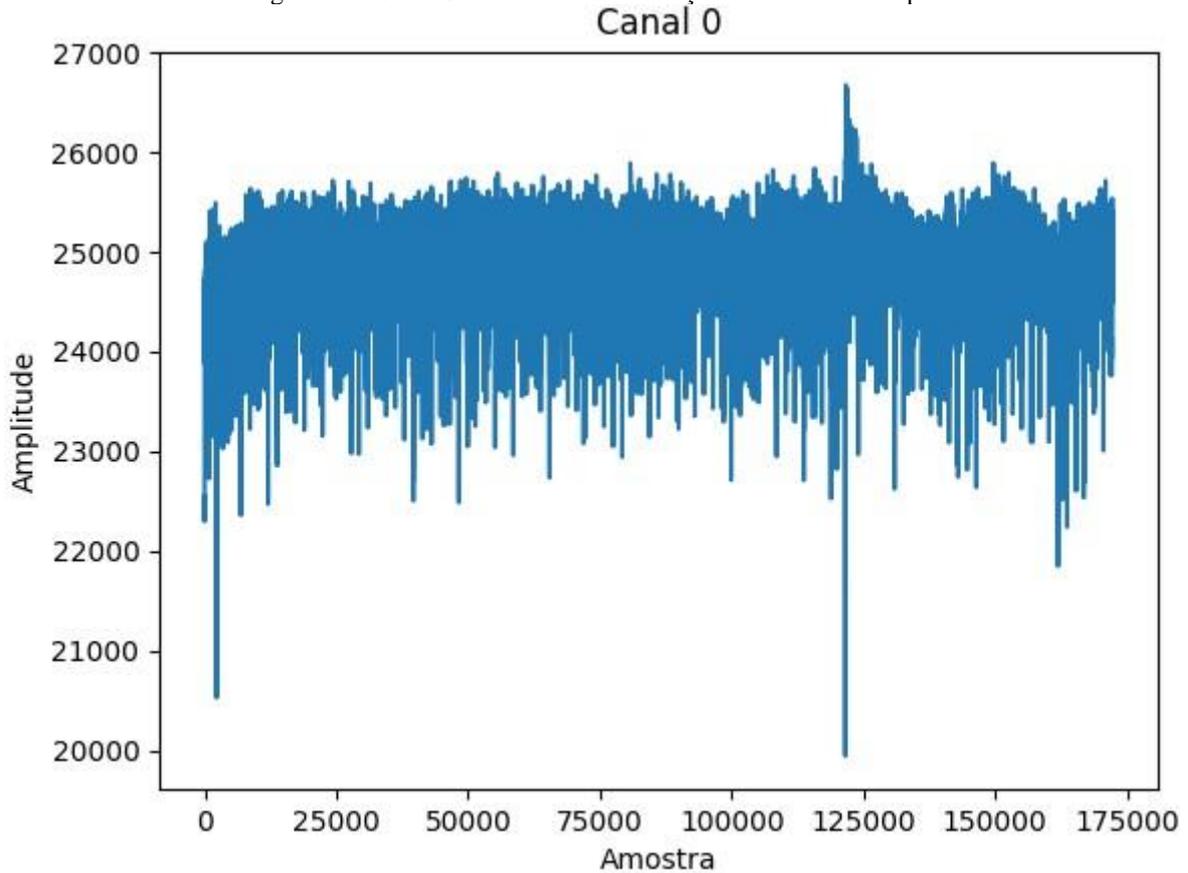
As amostras corrompidas da figura 45 foram removidas da sequência pela rotina de conferência do CRC. As figuras 46 e 47 mostram a saída do canal antes e depois da correção.

Figura 46 - Canal 0 em aberto sem correção de dados corrompidos.



Fonte: do Autor.

Figura 47 - Canal 0 em aberto com correção de dados corrompidos.



Fonte: do Autor.

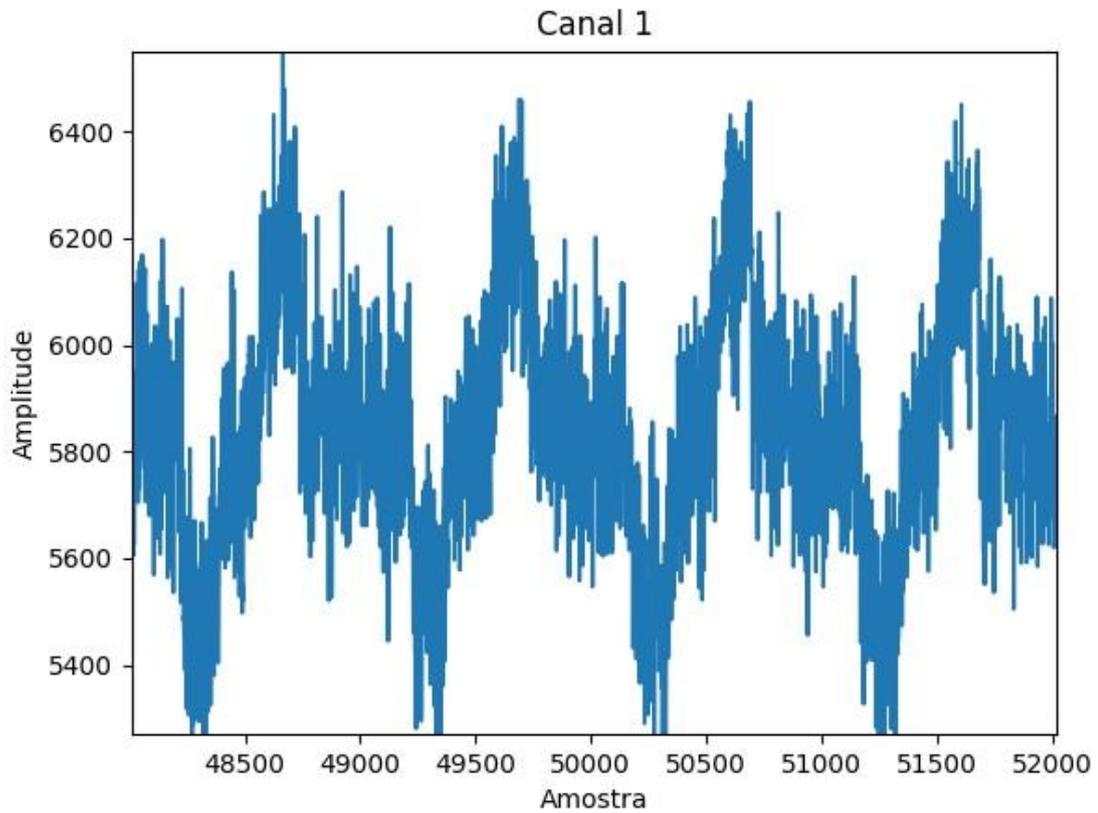
A remoção dos impulsos causados pela corrupção dos dados permite ver que o canal também possui um nível DC. O próprio ADC possui registradores de correção de *offset* que podem ser configurados numa rotina de calibração.

Vendo a resposta do canal 1 na figura 48, é notável uma interferência periódica acoplado ao sinal que se repete a cada 1000 amostras. Sendo a leitura realizada em 60 kHz, tem-se que a frequência desse sinal é:

$$f_{int} = 60 * \frac{10^3}{1000} = 60 \text{ Hz}$$

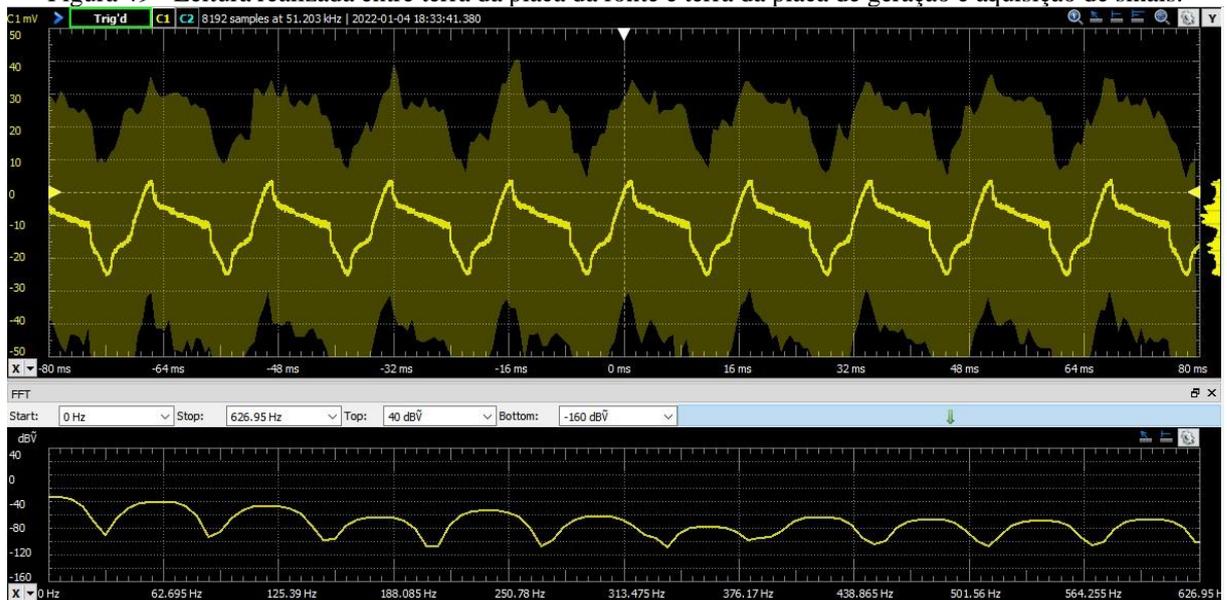
Indicando que há interferência da rede na placa de fonte, e em seguida na placa de aquisição e geração de sinais.

Figura 48 - Resposta do canal 1 em aberto.



Investigando o acoplamento da interferência, foi feita leitura com osciloscópio do terra da placa fonte até o terra da placa de aquisição e geração de sinais, conforme figura 49:

Figura 49 - Leitura realizada entre terra da placa da fonte e terra da placa de geração e aquisição de sinais.

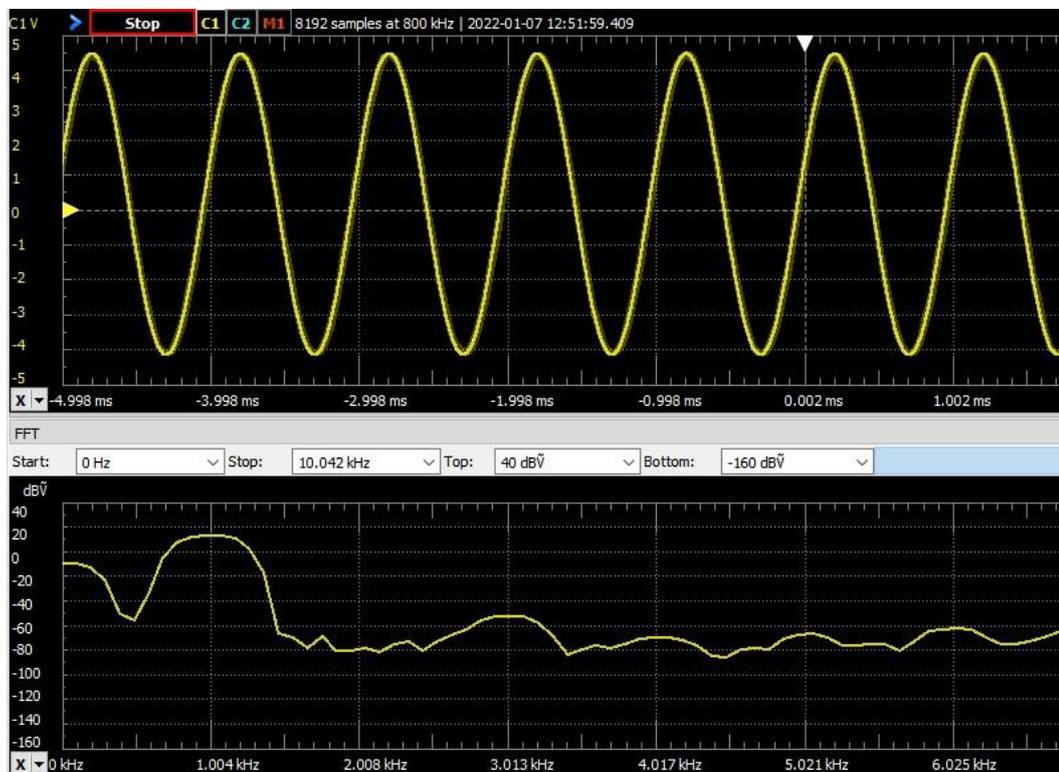


O que confirma a interferência em 60 Hz e também aponta uma flutuação de -10 mV no plano de terra. A mesma interferência também foi lido nos outros níveis de alimentação.

### 6.3 AQUISIÇÃO E GERAÇÃO DE SINAIS SENOIDAIS

O próximo passo nos testes de validação do sistema é a geração de aquisição de sinais senoidais. Primeiramente, colocando o DAC para gerar uma senoide em 1 kHz, tem-se o resultado da figura 50:

Figura 50 - Saída diferencial do DAC.

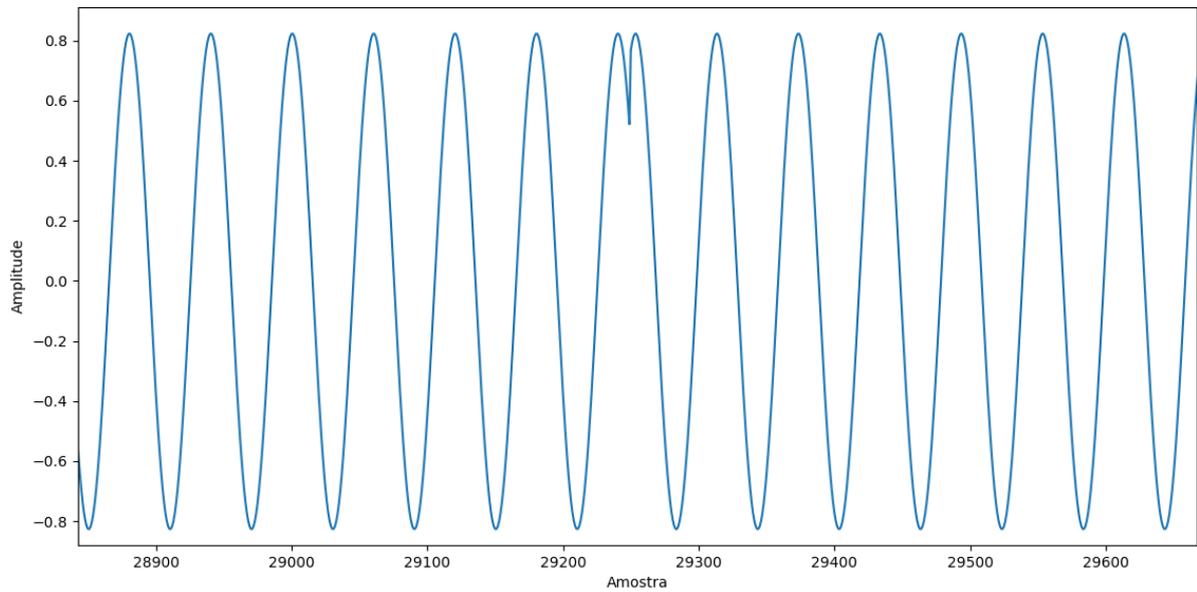


Fonte: do Autor.

Nota-se na resposta em frequência que o sinal, além do claro pico em 1 kHz, também possui um nível DC acoplado. Esse nível corresponde a flutuação de constatada anteriormente. Tirando a parcela constante do sinal, o próximo pico de ruído se dá na terceira harmônica, estando cerca 60 dB abaixo da fundamental. Descontando o nível DC, SNR medida está próxima dos 86 dB, limite do osciloscópio utilizado.

Quanto ao ADC, utilizando o gerador de sinais com seno de 1 kHz com 2,5 V de amplitude, próximo do fundo de escala do dispositivo, mediu-se a onda da figura 51:

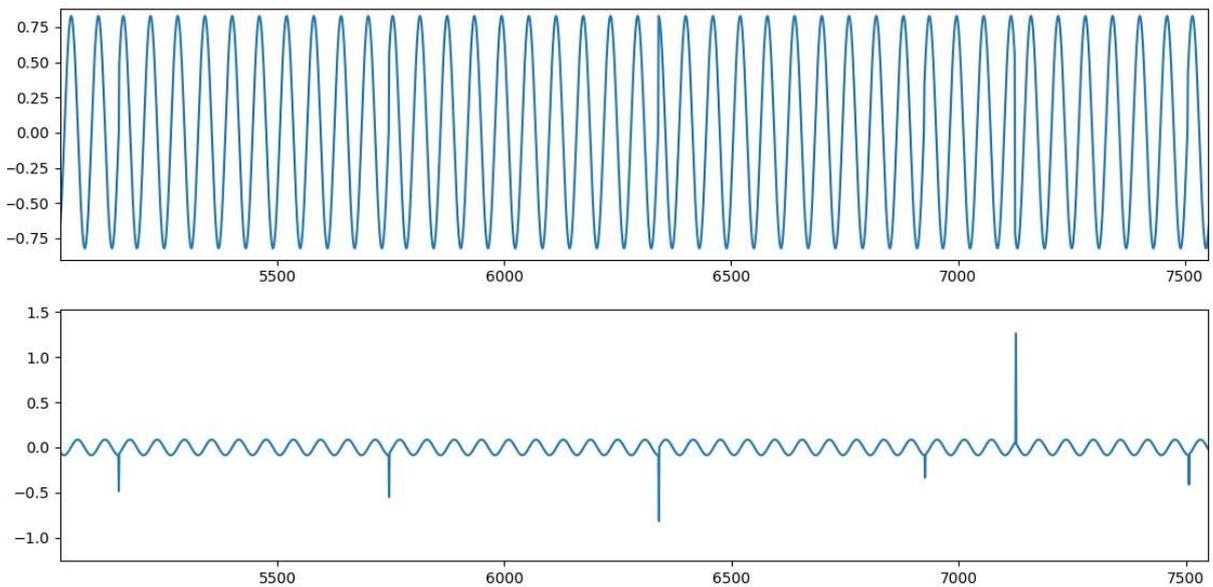
Figura 51 - Seno lido pelo ADC.



Fonte: do Autor.

O resultado da figura 51 mostra que a leitura possui descontinuidades, causadas por interrupções do sistema operacional. Tais descontinuidades geram um considerável conteúdo harmônico no sinal. Fazendo a derivada do sinal amostrado, as descontinuidades se apresentam como impulsos no novo sinal.

Figura 52 - Seno amostrado e sua derivada. As descontinuidades se tornam impulsos no novo sinal.

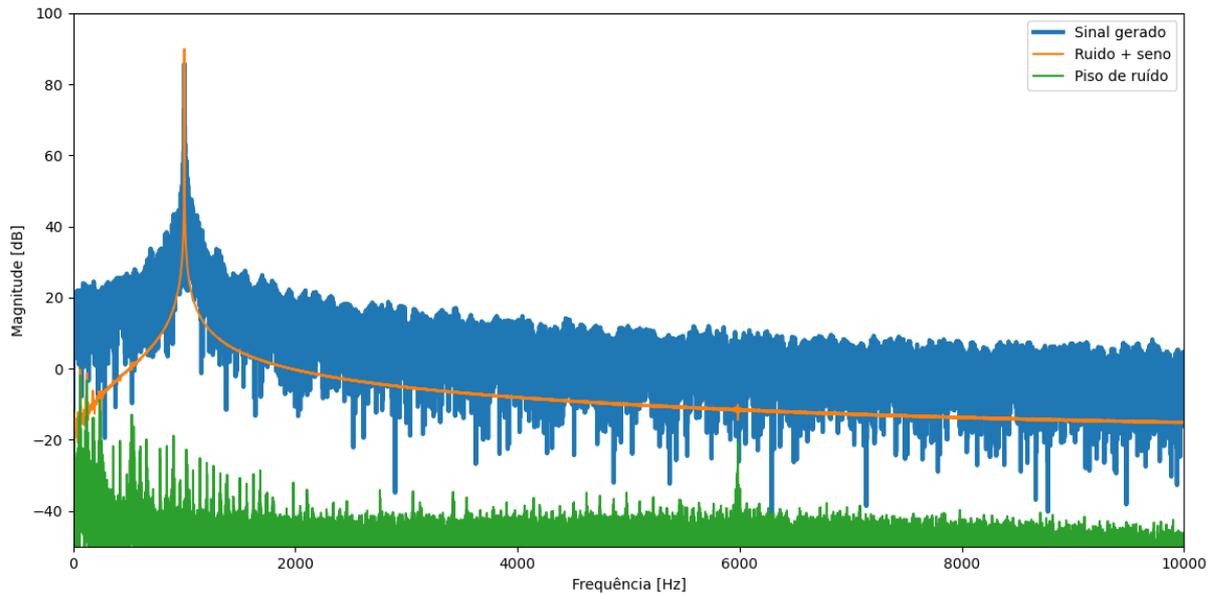


Fonte: do Autor.

É possível ver que algumas das descontinuidades são periódicas, e provavelmente estão ligadas à leitura SPI, enquanto outras são aleatórias.

Colocando o sistema em loop, com a saída do DAC na entrada do ADC, foi gerado um seno em 1 kHz com 2,1 V de amplitude no canal 0, enquanto manteve-se o canal 1 fazendo leituras em aberto. Após, um seno de mesma magnitude do gerado foi somado às leituras em aberto, simulando o a resposta teórica que teria uma leitura ininterrupta:

Figura 53 - Espectro do sinal amostrado em azul, do sinal supondo leitura ininterrupta em laranja e do piso de ruído em verde.



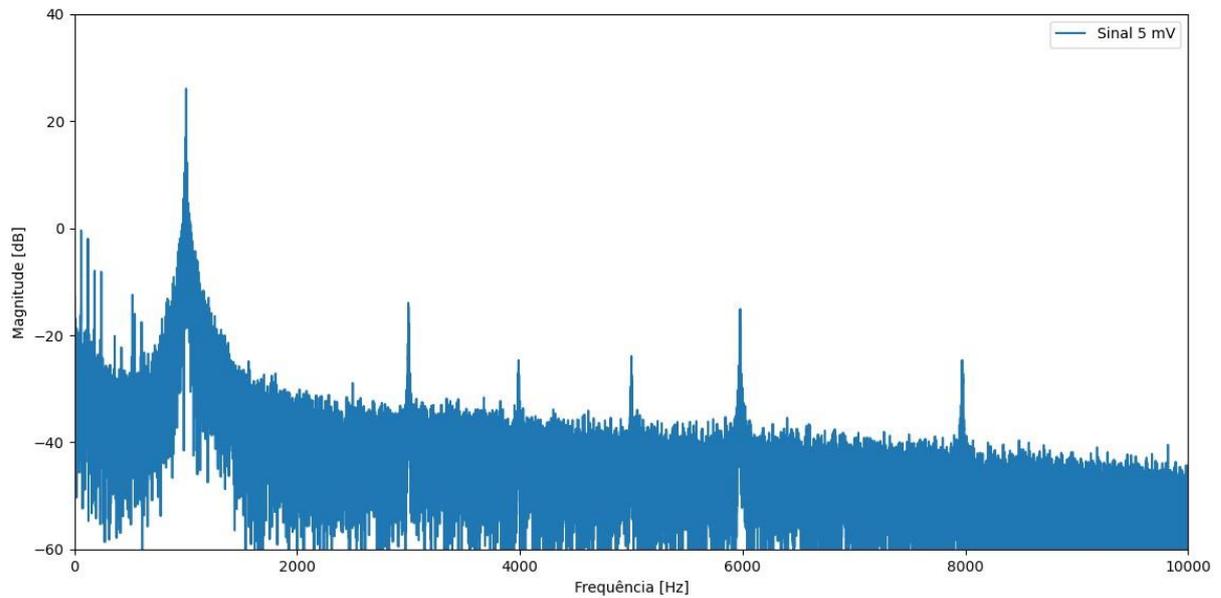
Fonte: do Autor.

Pode-se ver como as interrupções degradam o sinal lido. Considerando bandas de 1/3 de oitava, com frequência central de 1 kHz e laterais de 880 e 1130 Hz, a SNR do sinal amostrado foi estimada como sendo aproximadamente 50 dB. No caso do sinal teórico, poderia se obter SNR acima dos 80 dB.

O piso de ruído possui uma concentração grande nas baixas frequências devido ao acoplamento de 60 Hz e suas harmônicas. Contudo, por estar bem abaixo do valor do sinal gerado, indica a possibilidade de leitura de níveis mais baixos de tensão.

O espectro de uma onda gerada com 5 mV de amplitude, ainda com a realimentação DAC para ADC, pode ser visto na figura 54. Pode-se notar que o ruído gerado pelas descontinuidades na leitura também diminui.

Figura 54 - Espectro de uma onda de 5 mV gerada e lida pelo sistema

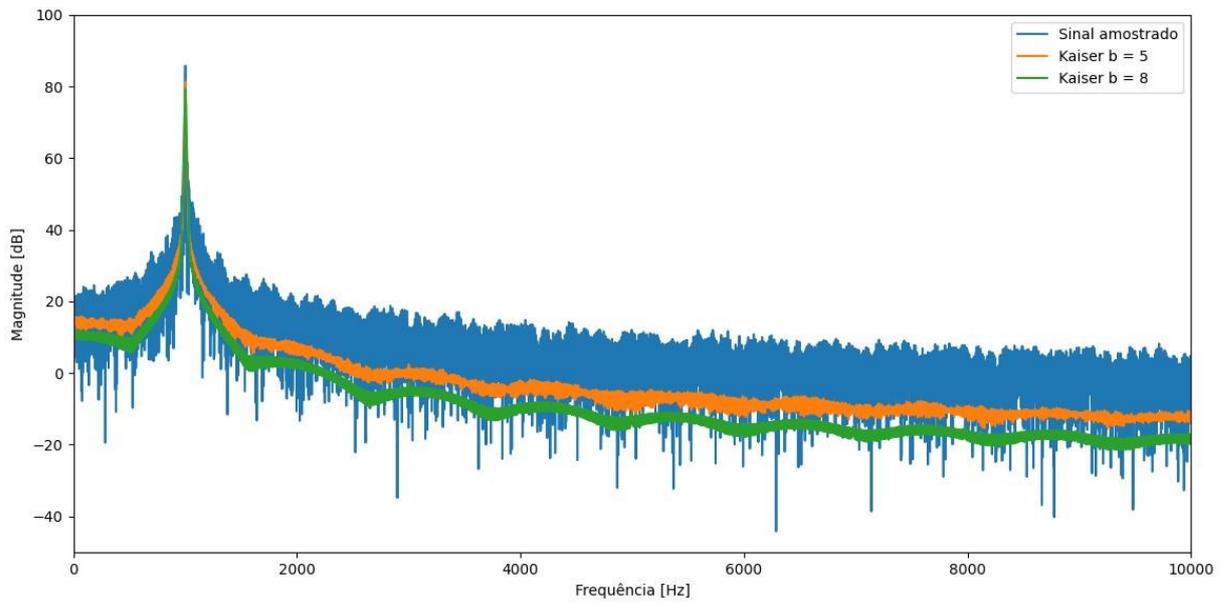


O seno de 1 kHz ainda é distinguível, porém vê-se uma quantidade grande de ruído em baixas frequências, além de sinais espúrios em 3, 4, 5, 6 e 8 kHz, cuja natureza precisa ser investigada. A faixa dinâmica pode ser estendida ainda mais com o ajuste dos potenciômetros digitais para regular o ganho conforme o nível de entrada.

De volta à análise da onda com 2,1 V de amplitude, utilizando os pontos referentes as discontinuidades lidas, separou-se o sinal amostrado original em diversos senos de comprimentos menores, e a cada um desses senos foi aplicada uma janela de Kaiser. Em seguida, fez-se a soma das FFTs para cada um dos pedaços janelados do sinal original. Esse procedimento foi feito duas vezes, uma aplicando janela com parâmetro  $\beta = 5$ , que fornece uma banda mais estreita, porém com menor atenuação de altas frequências, e com  $\beta = 8$ , banda mais larga com maior atenuação de altas frequências.

Conforme a figura 55 mostra, a aplicação de tais técnicas resulta num ganho de SNR. Para  $\beta = 5$ , houve um aumento de 8 dB e para  $\beta = 8$  um de 12 dB.

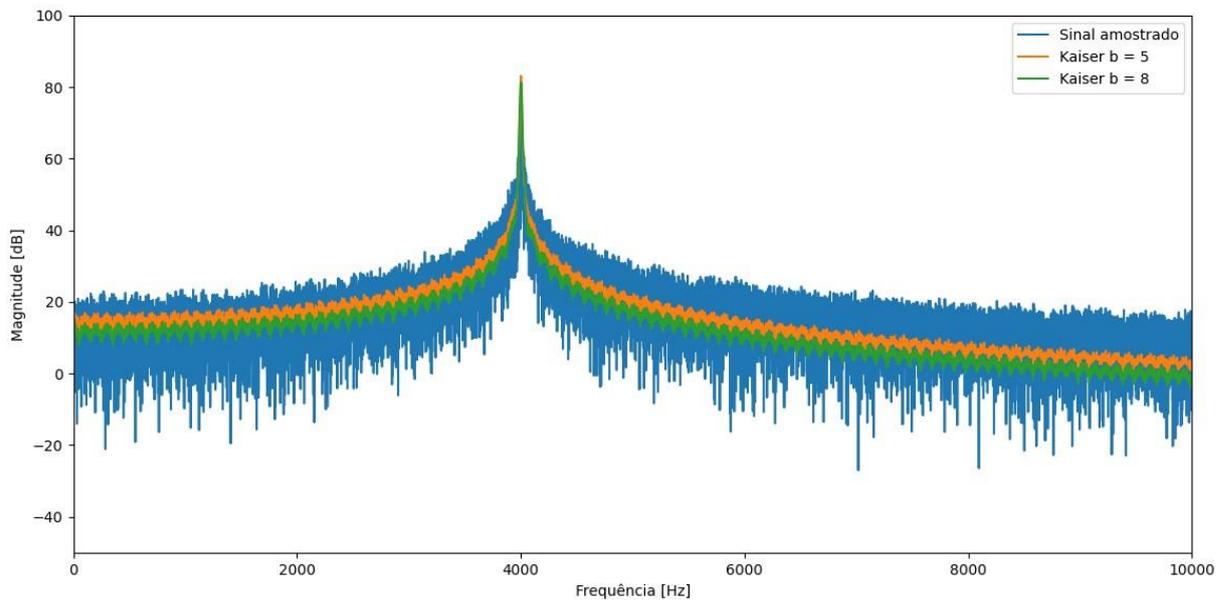
Figura 55 - Espectro do sinal amostrado em azul e espectros das somas dos sinais janelados em laranja e verde.



Fonte: do Autor

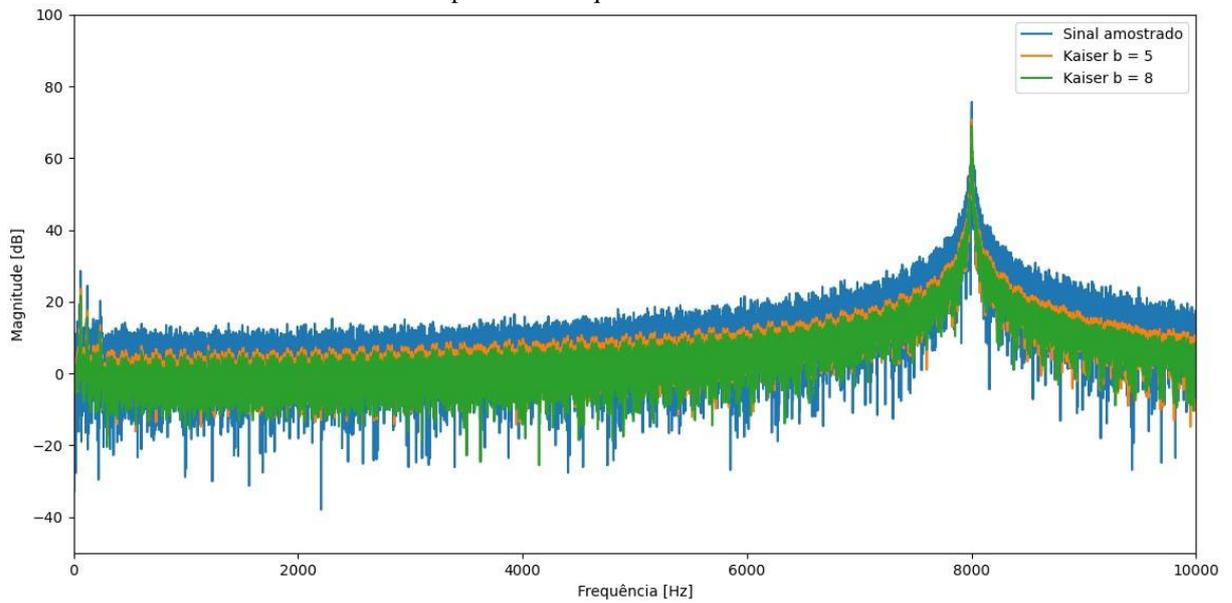
Com o DAC gerando ondas de 4 e 8 kHz, os espectros dos sinais amostrados e dos sinais janelados podem ser vistos nas figuras 56 e 57.

Figura 56 - Espectro do sinal amostrado em azul e espectros das somas dos sinais janelados em laranja e verde, para uma frequência de 4 kHz.



Fonte: do Autor.

Figura 57 - Espectro do sinal amostrado em azul e espectros das somas dos sinais janelados em laranja e verde, para uma frequência de 8 kHz.



Fonte: do Autor.

Nota-se que a magnitude do sinal decresce conforme a frequência aumenta, sendo essa atenuação resultado dos filtros analógicos e digitais presentes no loop.

Realizando os testes para diversas frequências, os sinais janelados atingiram a SNRs de aproximadamente 65 a 70 dB.



## 7 CONCLUSÃO

Os resultados obtidos serviram para validar o funcionamento do sistema, porém não foram satisfatórios em termos de um produto. Dentre os problemas encontrados, tem-se o acoplamento de nível DC, a interferência em 60 Hz e, principalmente, as discontinuidades na leitura.

Quanto aos requisitos do sistema, olhando para as figuras 53 e 54, vê-se que é possível realizar a leitura de senos tão baixos quanto 0 dBV, indo até 90 dBV em fundo de escala, resultando na faixa dinâmica requerida de 90 dB. Contudo, para entradas muito baixas, a SNR se torna muito pequena, com os ruídos em baixa frequência se tornando proeminentes. O ajuste de ganho dos amplificadores mitigaria esse problema, contudo ainda é necessário evitar o acoplamento desses ruídos a fim de garantir qualidade na leitura em toda a faixa especificada. Também é viável a leitura de volumes até o limite de 120 dBSPL, sendo necessário apenas ajustar o ganho dos amplificadores com os potenciômetros digitais e escolher um microfone com sensibilidade adequada.

Com o resultado atual, seria possível realizar os ensaios de resposta em frequência, linearidade e máxima saída acústica dos dispositivos, uma vez que as faixas presentes no quadro 2, e o nível exigido na máxima saída acústica, podem ser facilmente reproduzidos pelo equipamento. O ensaio de distorção, contudo, não apresentaria resultados precisos, uma vez que a própria bancada geraria grande distorção devido às interrupções na leitura.

O hardware desenvolvido servirá como base para novas versões nas quais melhorias serão implementadas a fim de resolver os problemas vistos. Dentre as mudanças que serão implementadas, estuda-se o aumento do plano de terra do sistema, a utilização de filtros com corte em 60 Hz para a fonte, e utilização de ADCs com protocolo I2S ou de um MCU/DSP adicional apenas para a aquisição dos dados.



## REFERÊNCIAS

ANALOG DEVICES. Datasheet: **AD7771**: 8-Channel, 24-Bit, Simultaneous Sampling ADC. Analog Device Inc., 2018.

ANALOG DEVICES. **EVAL-AD7770FMCZ/EVAL-AD7771FMCZ/EVAL-AD7779FMCZ**: User Guide. UG-884, Analog Devices Inc., 2017.

ANALOG DEVICES. Decoupling Techniques. **Analog Devices Tutorials**. Analog Devices Inc., 2009.

BRÜEL & KJAER. **Microphone Handbook Volume 1**. Brüel & Kjaer A/S. Mar, 2019.

DIGILENT. **Analog Discovery 2 Reference Manual**. 2022. Disponível em: <https://digilent.com/reference/test-and-measurement/analog-discovery-2/reference-manual>. Acesso em: 09/01/2022.

FONSECA, William D., JACOMUSSI, Leonardo., MAREZE, Paulo H. Raspberry Pi: A low-cost embedded system for sound pressure measurement. **Inter-Noise**, Seoul, ago. 2020.

FREITAS, Marcelo de S. **A qualidade da voz em sistemas de telecomunicações**. Dissertação (Mestrado em Engenharia de Telecomunicações) – Escola de Engenharia, Universidade Federal Fluminense. Niterói. 2009.

GIMENES, Maria J. F. **Perdas auditivas em operadores de teleatendimento de uma empresa aérea**. Tese (Doutorado em Ciências) – Faculdade de Medicina, Universidade de São Paulo. São Paulo. 2008.

GRAS SOUND AND VIBRATION. **GRAS 45CC**: Headphone Test Fixture. Disponível em: <https://www.grasacoustics.com/products/test-fixtures/product/751-45cc>. Acesso em: 28/03/2022.

INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS. **IEEE 269**: IEEE standard methods for measuring transmission performance of analog and digital telephone sets, handsets and headsets. Nova Iorque: IEEE, 2010.

KARDOUS, C., AFANUH, S. Reducing noise hazards for call and dispatch center operators. **Workplace Solutions**, National Institute for Occupational Safety and Health, Cincinnati, set. 2011. Disponível em: <https://www.cdc.gov/niosh/docs/wp-solutions/2011-210/>. Acesso em: 18 maio 2021.

KARKI, James. Fully differential amplifier design in high-speed data acquisition systems. **Analog Applications Journal**. Texas Instruments Inc., 2002.

KARKI, James. Fully-Differential Amplifiers. **Application Report SLOA054E**. Texas Instruments Inc., set. 2016.

KESTER, Walt. Taking the Mystery out of the Infamous Formula, " $SNR = 6.02N + 1.76dB$ ," and Why You Should Care. **Analog Devices Tutorial**. Analog Devices Inc., out. 2009a.

KESTER, Walt. Understand SINAD, ENOB, SNR, THD, THD + N, and SFDR so You Don't Get Lost in the Noise Floor. **Analog Devices Tutorial**. Analog Devices Inc., out. 2009b.

MEAN WELL. Datasheet: **SCWN06 & DCWN06 Series**: 6W DIP Package DC-DC Regulated Converter. Mean Well, mar. 2018.

MENDES, Rita de C. C. G. **Estudo da audição em telefonistas com mais de dez anos de utilização de monofone, comparação com grupo-controle e avaliação do risco de surdez ocupacional**. Dissertação (Mestrado em Clínica Cirúrgica) – Setor de Ciências da Saúde, Universidade Federal do Paraná. Curitiba. 1995.

MICROCHIP. Datasheet: **MCP443X/5X**: 7/8-Bit Volatile Quad Digital POT with I2C Interface. Microchip Technology Inc., 2010.

MITCHELL, Jay. Loudspeakers. *In*: BALLOU, Glen M. **Handbook for Sound Engineers**. 4. Ed. Oxford: Focal Press, 2008. p. 595-643.

MULHOLLAND, Andrew. **Raspberry Pi Zero OTG Mode**. 2021. Disponível em: <https://gist.github.com/gbaman/50b6cca61dd1c3f88f41>. Acesso em: 15 nov. 2021.

OTT, Henry W. Partitioning and Layout of a Mixed-Signals PCB. **Printed Circuit Design**, jun. 2001.

RASPBERRY PI FOUNDATION. **Raspberry Pi Documentation**. Disponível em: <https://www.raspberrypi.org/documentation/>. Acesso em: 29 set. 2019.

SILVA, Bárbara G. **Exposição ao ruído em call center: headsets, sintomas auditivos e extra-auditivos de operadores de telemarketing**. Dissertação (Mestre em Ciências) – Faculdade de Medicina, Universidade de São Paulo. São Paulo. 2018.

STEFFES, Michael. Design Methodology for MFB Filters in ADC Interface Applications. **Application Report SBOA114**. Texas Instruments Inc., fev. 2006.

STM. **Tutorial for MEMS microfones**. STMicroelectronics NV., fev. 2017.

TEXAS INSTRUMENTS. Datasheet: **LM1117**: Low-Dropout Linear Regulator. Texas Instruments Incorporated, 2020.

TEXAS INSTRUMENTS. Datasheet: **OPA1632**: High-Performance, Fully-Differential Audio Operational Amplifier. Texas Instruments Incorporated, out. 2015.

TEXAS INSTRUMENTS. Datasheet: **PCM1791A**: 24-bit, 192-kHz Sampling, Advanced Segment, Audio Stereo Digital-to-Analog Converter. Texas Instruments Incorporated, 2006.

TEXAS INSTRUMENTS. **Understanding Data Converters**. SLAA013. Texas Instruments Incorporated, 1999. Disponível em: <https://www.ti.com/lit/an/slaa013/slaa013.pdf>. Acesso em: 16/09/2021.

UNIRIO. **Chamadas de Sistema**. 2021. Disponível em:

<https://guialinux.uniriotec.br/chamadas-de-sistema/>. Acesso em: 16 nov. 2021.

VISATON. Datasheet: **BG 13 P – 8 Ohm**. Publicação eletrônica, 2015. Disponível em:

[https://www.visaton.de/sites/default/files/dd\\_product/bg13p\\_8.pdf](https://www.visaton.de/sites/default/files/dd_product/bg13p_8.pdf). Acesso em: 27 set. 2021.

WOODGATE, John M. Loudspeakers, impedance and power. **ISCE Engineering Notes**.

Institute of Sound and Communications Engineers. s.d. Disponível em:

<http://www.iscve.org.uk/wp-content/uploads/EngineeringNote-11.3-loudspeakers-impedance-and-power.pdf>. Acesso em: 27 set. 2021