



UNIVERSIDADE FEDERAL DE SANTA CATARINA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA



INSTITUTO DE ELETRÔNICA DE POTÊNCIA

**CONVERSORES CC-CC E CA-CC ISOLADOS DA FAMÍLIA
SEPIC COM REDUZIDOS ESFORÇOS DE TENSÃO SOBRE
OS SEMICONDUTORES**

Marcos Vinícius Mosconi Ewerling

Florianópolis
2023

Marcos Vinícius Mosconi Ewerling

**CONVERSORES CC-CC E CA-CC ISOLADOS DA FAMÍLIA
SEPIC COM REDUZIDOS ESFORÇOS DE TENSÃO SOBRE
OS SEMICONDUTORES**

Proposta de Tese submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para obtenção do Grau de Doutor em Engenharia Elétrica.

Orientador: Prof. Telles Brunelli Lazzarin, Dr.

Coorientador: Prof. Carlos Henrique Illa Font, Dr.

Florianópolis
2023

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Ewerling, Marcos Vinícius Mosconi
CONVERSORES CC-CC E CA-CC ISOLADOS DA FAMÍLIA SEPIC COM
REDUZIDOS ESFORÇOS DE TENSÃO SOBRE OS SEMICONDUTORES /
Marcos Vinícius Mosconi Ewerling ; orientador, Telles
Brunelli Lazzarin, coorientador, Carlos Henrique Illa
Font, 2023.
319 p.

Tese (doutorado) - Universidade Federal de Santa
Catarina, Centro Tecnológico, Programa de Pós-Graduação em
Engenharia Elétrica, Florianópolis, 2023.

Inclui referências.

1. Engenharia Elétrica. 2. Eletrônica de Potência. 3.
Conversor SEPIC isolado. 4. Reduzidos esforços de tensão.
5. Elevado fator de potência. I. Lazzarin, Telles
Brunelli. II. Illa Font, Carlos Henrique. III.
Universidade Federal de Santa Catarina. Programa de Pós
Graduação em Engenharia Elétrica. IV. Título.

Marcos Vinícius Mosconi Ewerling

CONVERSORES CC-CC E CA-CC ISOLADOS DA FAMÍLIA SEPIC COM REDUZIDOS ESFORÇOS DE TENSÃO SOBRE OS SEMICONDUTORES

O presente trabalho em nível de doutorado foi avaliado e aprovado por banca examinadora composta pelos seguintes membros:

Prof. Luiz Carlos Gomes de Freitas, Dr.
Universidade Federal de Uberlândia (UFU)

Prof. Falcondes José Mendes de Seixas, Dr.
Universidade Estadual Paulista (UNESP)

Prof. Samir Ahmad Mussa, Dr.
Universidade Federal de Santa Catarina (UFSC)

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi julgado adequado para obtenção do título de doutor em Engenharia Elétrica.

Prof. Telles Brunelli Lazarinn, Dr.
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Prof. Telles Brunelli Lazarinn, Dr.
Orientador

Prof. Carlos Henrique Illa Font, Dr.
Coorientador

Florianópolis, 2023.

Este trabalho é dedicado à minha esposa Mariana e aos meus pais, José e Teresinha.

AGRADECIMENTOS

Agradeço primeiramente a Deus por me conceder saúde, força e sabedoria durante essa caminhada do doutorado.

Agradeço a minha amada esposa Mariana por todo suporte, incentivo, carinho e amor durante todos os momentos, meu muito obrigado.

Aos meus pais, José e Teresinha, os quais me deram total apoio durante essa trajetória, meu muito obrigado.

Agradeço ao meu orientador Prof. Dr. Telles Brunelli Lazzarin e ao meu coorientador Prof. Dr. Carlos Henrique Illa Font por todos os ensinamentos concedidos, toda dedicação com o trabalho e pela confiança depositada em mim, foi um processo de muito aprendizado.

Agradeço aos meus amigos William, Anderson, Ronny, Leandro, Gabriel, Mateus, Caio e Jean por toda a ajuda e companheirismo, desde as matérias até a elaboração da tese.

Aos professores avaliadores Prof. Dr. Luiz Carlos, Prof. Dr. Falcondes e Prof. Dr. Samir, obrigado pela avaliação e contribuição.

Agradeço a CAPES pelo suporte financeiro e ao INEP pela estrutura oferecida para a realização da pesquisa.

Aos Funcionários Luiz Marcellus Coelho, Antônio Luiz S. Pacheco e Diogo Duarte Luiz, pela competência e profissionalismo.

Para finalizar, agradeço de uma forma geral a todos que contribuíram para o desenvolvimento deste trabalho e crescimento pessoal e profissional, muito obrigado.

RESUMO

Esta tese propõe a análise completa para o modo de condução descontínua (MCD) de uma topologia isolada baseada no conversor SEPIC convencional. O conversor proposto é explorado nas versões CC-CC e CA-CC e, em ambos os casos, pode ser abaixadora ou elevadora. Também nas duas conversões as estruturas têm a possibilidade de inserção de módulos (sendo cada módulo composto por um interruptor, um indutor de saída e um diodo), o que proporciona a diminuição dos esforços de tensão sobre os semicondutores, uma vez que a tensão de entrada é dividida pela quantidade de módulos utilizados. Pode-se destacar que a divisão dos esforços de tensão como sendo a principal vantagem da estrutura proposta. Na versão como retificador, a operação em MCD traz como vantagem a característica de ter uma corrente senoidal com elevado fator de potência e baixo conteúdo harmônico da fonte de alimentação sem o emprego de uma malha de controle da corrente de entrada, tendo em vista a característica típica dos retificadores do tipo SEPIC operando no MCD de emular uma resistência elétrica para a fonte, simplificando assim o circuito de controle, sendo necessária apenas a malha de controle da tensão de saída. A estrutura do retificador também apresenta o conceito *bridgeless*, tendo os interruptores do lado CA, o que oferece um menor número de componentes no caminho da corrente durante um período de comutação, contribuindo assim com o rendimento. Com o objetivo de validar os estudos teóricos das estruturas CC-CC e CA-CC, são apresentados os resultados experimentais para três protótipos construídos, sendo o primeiro protótipo CC-CC composto por dois módulos, o segundo protótipo CC-CC composto por quatro módulos e o terceiro protótipo CA-CC composto por dois módulos. Com base nos resultados obtidos, a estrutura CC-CC se mostrou atrativa para operar como segundo estágio de fontes de alimentação ou então operar em diversas configurações de microrredes CC, enquanto a estrutura CA-CC opera como fonte de alimentação de um único estágio. Os parâmetros utilizados para projetar os conversores CC-CC e CA-CC foram: 400 V e 800 V de tensão de entrada para o primeiro e segundo protótipo CC-CC, respectivamente, e 220 V eficaz para o protótipo CA-CC; 120 V de tensão de saída; 500 W de potência de saída e frequência de comutação de 50 kHz.

Palavras-chave: Conversor CC-CC SEPIC MCD isolado. Retificador monofásico SEPIC MCD isolado. Reduzidos esforços de tensão. *Bridgeless*. Elevado fator de potência.

ABSTRACT

This doctoral dissertation proposes a complete analysis for the discontinuous conduction mode (DCM) of an isolated dc-dc and ac-dc topologies based on the conventional SEPIC converter. The proposed converters can operate as step-down/step-up modes likewise the conventional SEPIC. Also, the proposed structure can be generalized by inserting modules (each module being composed of a switch, an output inductor, and a diode), which provides a reduction in the voltage stress across the semiconductors, since the input voltage is divided by the number of modules used. It can be highlighted that the reduction of voltage stress across the semiconductors as the main advantage of the proposed structure. In the rectifier version, the DCM operation has the advantage of having a sinusoidal current with a high-power-factor and low harmonic distortion of the power supply without the use of a control loop, considering the typical characteristic of SEPIC-type rectifiers operating in the DCM to emulate an electrical resistance for the source, thus simplifying the control circuit. The structure of the rectifier also features the bridgeless concept, with the switches on the ac-side, which offers a smaller number of components in the current path during a switching period, thus contributing to the reduction of the losses. To validate the theoretical studies of the dc-dc and ac-dc structures, the experimental results for three built prototypes are presented, with the first dc-dc prototype consisting of two modules, the second dc-dc prototype consisting of four modules, and the third ac-dc prototype consisting of two modules. Based on the results obtained, the dc-dc structure proved to be attractive to operate as second-stage power supplies or to operate in several dc micro-grid configurations, while the ac-dc structure operates as a single-stage power supply. The parameters used to design the dc-dc and ac-dc converters were: 400 V and 800 V of input voltage for the first and second dc-dc prototype, respectively, and 220 V RMS for the ac-dc prototype; 120 V of output voltage; 500 W of output power and 50 kHz of switching frequency.

Keywords: Bridgeless. High power factor. Isolated dc-dc SEPIC DCM converter. Reduced voltage stress. Single-phase isolated SEPIC DCM rectifier.

LISTA DE FIGURAS

Figura 1.1 - Consumo de eletricidade mundial e nacional per capita.....	37
Figura 1.2 – Estruturas de fonte de alimentação: (a) de estágio único; (b) de dois estágios....	38
Figura 1.3 – Topologia do conversor SEPIC CC-CC proposto.....	40
Figura 1.4 – Topologia do retificador SEPIC proposto.....	40
Figura 1.5 – Topologia do conversor SEPIC CC-CC proposto com três módulos.	41
Figura 1.6 – Topologia do conversor SEPIC CC-CC proposto com quatro módulos.....	42
Figura 1.7 – Topologia do retificador SEPIC proposto com três módulos.	42
Figura 1.8 – Topologia do retificador SEPIC proposto com quatro módulos.....	43
Figura 1.9 – Topologia do conversor SEPIC CC-CC proposto com dois módulos e saída conectada em série.....	44
Figura 1.10 – Topologia do conversor SEPIC CC-CC proposto com três módulos e saída conectada em série.....	44
Figura 1.11 – Topologia do conversor SEPIC CC-CC proposto com quatro módulos e saída conectada em série.....	45
Figura 1.12 – Topologia do retificador SEPIC proposto com dois módulos e saída conectada em série.....	45
Figura 1.13 – Topologia do retificador SEPIC proposto com três módulos e saída conectada em série.....	46
Figura 1.14 – Topologia do retificador SEPIC proposto com quatro módulos e saída conectada em série.....	46
Figura 2.1 - Conversor SEPIC CC-CC convencional não isolado e isolado.....	49
Figura 2.2 - Conversor SEPIC CC-CC proposto em [43].	50
Figura 2.3 - Conversor SEPIC CC-CC proposto em [30].	52
Figura 2.4 - Conversor SEPIC CC-CC proposto em [44].	53
Figura 2.5 - Conversor SEPIC CC-CC proposto em [35].	54
Figura 2.6 - Conversor SEPIC CC-CC proposto em [32].	56
Figura 2.7 – Retificador SEPIC convencional não isolado e isolado.....	58
Figura 2.8 – Retificador SEPIC proposto em [21].	58
Figura 2.9 – Retificador SEPIC proposto em [24].	60
Figura 2.10 – Retificador SEPIC proposto em [40].	61
Figura 2.11 – Retificador SEPIC proposto em [47].	62
Figura 2.12 – Retificador SEPIC proposto em [34].	64
Figura 2.13 – Retificador SEPIC proposto em [37].	65
Figura 2.14 – Conversor SEPIC CC-CC convencional com a indutância de dispersão.....	68
Figura 2.15 – Conversor SEPIC CC-CC convencional com circuito de grampeamento passivo dissipativo RCD.....	70
Figura 2.16 – Conversor SEPIC CC-CC convencional com circuito de grampeamento passivo regenerativo.	70
Figura 2.17 – Tensão no Interruptor S : [a] – considerando a topologia ideal; [b] – adicionando a indutância de dispersão; [c] – adicionando a indutância de dispersão e o circuito de grampeamento RCD; [d] – adicionando a indutância de dispersão e o circuito de grampeamento passivo regenerativo.	72
Figura 2.18 – Retificador SEPIC proposto com a indutância de dispersão e circuito de grampeamento passivo dissipativo.	74
Figura 2.19 – Retificador SEPIC proposto com a indutância de dispersão e circuito de grampeamento ativo empregando o conversor Flyback.	74
Figura 3.1 – Conversor SEPIC CC-CC proposto.	77
Figura 3.2 – Generalização da estrutura do conversor proposto.	78

Figura 3.3 – Conversor SEPIC CC-CC proposto com três módulos.....	79
Figura 3.4 – Conversor SEPIC CC-CC proposto com quatro módulos.	79
Figura 3.5 – Possibilidades de acionamento dos interruptores para o conversor SEPIC CC-CC proposto.	80
Figura 3.6 – Convenções para polaridades das tensões e sentidos das correntes.....	82
Figura 3.7 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa...	85
Figura 3.8 – Principais formas de onda de tensão do conversor SEPIC proposto utilizando o modo (I) de acionamento dos interruptores.	86
Figura 3.9 – Principais formas de onda de corrente do conversor SEPIC proposto utilizando o modo (I) de acionamento dos interruptores.	87
Figura 3.10 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa;	93
Figura 3.11 – Etapas de operação: (I) sétima etapa; (II) oitava etapa; (III) nona etapa;	94
Figura 3.12 – Principais formas de onda de tensão do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.....	95
Figura 3.13 – Principais formas de onda de corrente do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.....	96
Figura 3.14 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa;	102
Figura 3.15 – Etapas de operação: (I) sétima etapa; (II) oitava etapa; (III) nona etapa;	103
Figura 3.16 – Principais formas de onda de tensão do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.	104
Figura 3.17 – Principais formas de onda de corrente do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.	105
Figura 3.18 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa;	112
Figura 3.19 – Etapas de operação: (I) sétima etapa; (II) oitava etapa; (III) nona etapa;	113
Figura 3.20 – Principais formas de onda de tensão do conversor SEPIC proposto com modo (IV) de acionamento dos interruptores.	114
Figura 3.21 – Principais formas de onda de corrente do conversor SEPIC proposto com modo (IV) de acionamento dos interruptores.	115
Figura 3.22 – Validação das funções de transferência do conversor SEPIC CC-CC proposto.	121
Figura 3.23 – Esquemático do protótipo do conversor SEPIC CC-CC proposto com dois módulos.	126
Figura 3.24 – Foto do protótipo do conversor SEPIC CC-CC proposto com dois módulos..	126
Figura 3.25 – Esquemático do protótipo do conversor SEPIC CC-CC proposto com quatro módulos.	127
Figura 3.26 – Foto do protótipo do conversor SEPIC CC-CC proposto com quatro módulos.	127
Figura 3.27 – Tensão de entrada, corrente de entrada, tensão de saída e corrente de saída...	132
Figura 3.28 – Tensões e correntes nos diodos D_1 e D_2	132
Figura 3.29 – Tensões e correntes nos interruptores S_1 e S_2	133
Figura 3.30 – Detalhes na comutação do interruptor S_1 com o circuito de grampeamento passivo regenerativo.	133
Figura 3.31 – Corrente no indutor L_{i1}	134
Figura 3.32 – Tensões sobre os capacitores C_{i1} e C_{i2}	134
Figura 3.33 – Resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.....	135
Figura 3.34 – Resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.	135

Figura 3.35 – Tensão de entrada, corrente de entrada, tensão de saída e corrente de saída...	136
Figura 3.36 – Tensões e correntes nos diodos D_1 e D_2	137
Figura 3.37 – Tensões e correntes nos interruptores S_1 e S_2	138
Figura 3.38 – Detalhes na comutação dos interruptores S_1 e S_2 com o circuito de grampeamento passivo regenerativo.	138
Figura 3.39 – Corrente no indutor L_{i1}	139
Figura 3.40 – Tensões sobre os capacitores C_{i1} e C_{i2}	139
Figura 3.41 – Resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.....	140
Figura 3.42 – Resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.	140
Figura 3.43 – Tensão e corrente de saída.	142
Figura 3.44 – Tensão e corrente de entrada.....	142
Figura 3.45 – Tensões sobre os interruptores S_1 , S_2 , S_3 e S_4	143
Figura 3.46 – Tensões e correntes nos interruptores S_1 e S_2	143
Figura 3.47 – Detalhes na comutação do interruptor S_1 com o circuito de grampeamento passivo regenerativo.	144
Figura 3.48 – Tensões sobre os capacitores C_{i1} , C_{i2} , C_{i3} e C_{i4}	144
Figura 3.49 – Tensões sobre os diodos D_1 , D_2 , D_3 e D_4	145
Figura 3.50 – Tensões e correntes nos diodos D_1 e D_2	145
Figura 3.51 – Resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.....	146
Figura 3.52 – Resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.	146
Figura 3.53 – Curvas de rendimento do Protótipo (I) utilizando o modo (I) de acionamento dos interruptores.	147
Figura 3.54 – Curvas de rendimento do Protótipo (I) utilizando o circuito de grampeamento passivo regenerativo.	149
Figura 3.55 – Curvas de rendimento do Protótipo (II) com o circuito de grampeamento passivo regenerativo.	149
Figura 3.56 – Comparação entre as curvas de rendimento obtidas com o circuito de grampeamento passivo regenerativo.	150
Figura 3.57 – Distribuição das perdas do conversor SEPIC CC-CC proposto com: (I) 2 módulos, modo 1 de acionamento dos interruptores e grampeamento RCD; (II) 2 módulos, modo 1 de acionamento dos interruptores e grampeamento regenerativo; (III) 2 módulos, modo 3 de acionamento dos interruptores e grampeamento regenerativo; e (IV) 4 módulos, modo 3 de acionamento dos interruptores e grampeamento regenerativo.	150
Figura 4.1 – Conversor SEPIC CA-CC proposto.	153
Figura 4.2 – Conversor SEPIC CA-CC proposto com três módulos.	155
Figura 4.3 – Conversor SEPIC CA-CC proposto com quatro módulos.	155
Figura 4.4 – Convenções para polaridades das tensões e sentidos das correntes dos retificadores.	156
Figura 4.5 – Etapas de Operação: (I) primeira etapa, (II) segunda etapa e (III) terceira etapa para o semiciclo positivo. (IV) primeira etapa, (V) segunda etapa e (VI) terceira etapa para o semiciclo negativo.	158
Figura 4.6 – Principais formas de onda de tensão em baixa frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.	160
Figura 4.7 – Principais formas de onda de corrente em baixa frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.	161

Figura 4.8 – Principais formas de onda de tensão em alta frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.	162
Figura 4.9 – Principais formas de onda de corrente em alta frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.	163
Figura 4.10 – Etapas de Operação durante o semiciclo positivo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.	166
Figura 4.11 – Etapas de Operação durante o semiciclo negativo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.	167
Figura 4.12 – Principais formas de onda de tensão em baixa frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.	168
Figura 4.13 – Principais formas de onda de corrente em baixa frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.	169
Figura 4.14 – Principais formas de onda de tensão em alta frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.	170
Figura 4.15 – Principais formas de onda de corrente em alta frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.	171
Figura 4.16 – Etapas de Operação durante o semiciclo positivo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.	174
Figura 4.17 – Etapas de Operação durante o semiciclo negativo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.	175
Figura 4.18 – Principais formas de onda de tensão em baixa frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.	177
Figura 4.19 – Principais formas de onda de corrente em baixa frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.	178
Figura 4.20 – Principais formas de onda de tensão em alta frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.	179
Figura 4.21 – Principais formas de onda de corrente em alta frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.	180
Figura 4.22 – Estratégia de controle do retificador SEPIC proposto.	183
Figura 4.23 – Diagrama de blocos para o controle do retificador SEPIC proposto.	183
Figura 4.24 – Geração dos pulsos de comando do retificador para o modo (I) de acionamento dos interruptores.	184
Figura 4.25 – Geração dos pulsos de comando do retificador para os modos (II) e (III) de acionamento dos interruptores.	184
Figura 4.26 – Validação das funções de transferência do retificador SEPIC proposto para: (I) modo (I), (II) modo (II) e (III) modo (III) de acionamento dos interruptores.	187
Figura 4.27 – Esquemático do protótipo do conversor SEPIC CC-CC proposto com dois módulos.	190
Figura 4.28 – Foto do protótipo do retificador SEPIC proposto com dois módulos.	191
Figura 4.29 – (I) Tensão e corrente de entrada e (II) corrente de entrada em alta frequência.	194
Figura 4.30 – Espectro harmônico da corrente de entrada.	195
Figura 4.31 – Tensão e corrente de saída.	195
Figura 4.32 – Tensões sobre os interruptores S_1 , S_2 e circuito de grampeamento: (I) em baixa frequência e (II) em alta frequência.	196
Figura 4.33 – Tensão e corrente no interruptor S_1 : (I) em baixa frequência e (II) em alta frequência.	197
Figura 4.34 – Tensões sobre os interruptores S_1 e S_3 : (I) em baixa frequência e (II) em alta frequência.	198

Figura 4.35 – Tensões e correntes dos diodos D_1 e D_2 : (I) em baixa frequência e (II) em alta frequência.	199
Figura 4.36 – (I) Tensão de entrada e tensões sobre os capacitores C_{i1} e C_{i2} em baixa frequência e (II) tensões sobre os capacitores C_{i1} e C_{i2} em alta frequência.	200
Figura 4.37 – Resposta da tensão de saída e corrente de entrada frente a um degrau de carga de potência nominal para 50% da potência.	201
Figura 4.38 – Resposta da tensão de saída e corrente de entrada frente a um degrau de carga de 50% da potência para potência nominal.	201
Figura 4.39 – (I) Tensão e corrente de entrada e (II) Corrente de entrada em alta frequência.	202
Figura 4.40 – Espectro harmônico da corrente de entrada.	203
Figura 4.41 – Tensão e corrente de saída.	203
Figura 4.42 – Tensões sobre os interruptores S_1 , S_2 e circuito de grampeamento: (I) em baixa frequência e (II) em alta frequência.	204
Figura 4.43 – Tensão e corrente no interruptor S_1 : (I) em baixa frequência e (II) em alta frequência.	205
Figura 4.44 – Tensões sobre os interruptores S_1 e S_3 : (I) em baixa frequência e (II) em alta frequência.	206
Figura 4.45 – Tensões e correntes dos diodos D_1 e D_2 : (I) em baixa frequência e (II) em alta frequência.	207
Figura 4.46 – (I) Tensão de entrada e tensões sobre os capacitores C_{i1} e C_{i2} em baixa frequência e (II) tensões sobre os capacitores C_{i1} e C_{i2} em alta frequência.	208
Figura 4.47 – Resposta da tensão de saída e corrente de entrada frente a um decréscimo de carga, de potência nominal para 50% da potência, e um incremento de carga, 50% da potência para potência nominal.	209
Figura 4.48 – Curvas de rendimento do retificador SEPIC utilizando o circuito de grampeamento RCD.	210
Figura 4.49 – Curvas de THD da corrente de entrada do retificador SEPIC utilizando o circuito de grampeamento RCD.	210
Figura 4.50 – Curvas de FP do retificador SEPIC utilizando o circuito de grampeamento RCD.	211
Figura 4.51 – Distribuição das perdas do retificador SEPIC proposto utilizando o circuito de grampeamento RCD e: (I) modo (I) e (II) modo (II) de acionamento dos interruptores.	211
Figura A.1 – Conversor SEPIC CC-CC não isolado e isolado.	223
Figura A.2 – Convenções para polaridades das tensões e sentidos das correntes.	224
Figura A.3 – Primeira Etapa de Operação.	225
Figura A.4 – Segunda Etapa de Operação.	225
Figura A.5 – Terceira Etapa de Operação.	225
Figura A.6 – Principais formas de onda de tensão do conversor SEPIC convencional operando em MCD.	226
Figura A.7 – Principais formas de onda de corrente do conversor SEPIC convencional operando em MCD.	227
Figura A.8 – Característica estática do conversor SEPIC.	234
Figura A.9 – Estratégia de controle do conversor SEPIC CC-CC convencional.	236
Figura A.10 – Diagrama de blocos para o controle do conversor SEPIC CC-CC convencional.	236
Figura A.11 – Geração dos pulsos de comando.	237
Figura A.12 – Modelo equivalente para obtenção da planta de tensão.	238
Figura A.13 – Validação da Função de Transferência do conversor SEPIC CC-CC convencional.	239

Figura A.14 – Esquemático do protótipo do conversor SEPIC CC-CC convencional isolado.....	241
Figura A.15 – Foto do protótipo do conversor SEPIC CC-CC convencional isolado.....	241
Figura A.16 – Tensão de entrada, corrente de entrada, tensão de saída e corrente de saída..	245
Figura A.17 – Tensão e corrente no diodo D_o	245
Figura A.18 – Tensão e corrente no interruptor S com o circuito de grampeamento passivo regenerativo.....	246
Figura A.19 – Detalhes na comutação do interruptor e corrente com o circuito de grampeamento passivo regenerativo.....	246
Figura A.20 – Tensão e corrente no interruptor S e tensão do circuito de grampeamento passivo dissipativo.....	247
Figura A.21 – Detalhes na comutação do interruptor com o circuito de grampeamento passivo dissipativo.....	247
Figura A.22 – Forma de onda experimental: tensão sobre o capacitor C_i	248
Figura A.23 – Formas de onda experimentais: resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.....	249
Figura A.24 – Formas de onda experimentais: resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.....	249
Figura A.25 – Curvas de rendimento do conversor SEPIC CC-CC convencional.....	250
Figura A.26 – Distribuição das perdas do conversor SEPIC CC-CC convencional utilizando o circuito de grampeamento: (I) RCD e (II) regenerativo.....	250

LISTA DE TABELAS

Tabela 2.1 – Análise quantitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [43].	51
Tabela 2.2 – Análise qualitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [43].	51
Tabela 2.3 – Análise quantitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [30].	52
Tabela 2.4 – Análise qualitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [30].	52
Tabela 2.5 – Análise quantitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [44].	53
Tabela 2.6 – Análise qualitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [44].	53
Tabela 2.7 – Análise quantitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [35].	55
Tabela 2.8 – Análise qualitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [35].	55
Tabela 2.9 – Análise quantitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [32].	56
Tabela 2.10 – Análise qualitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [32].	56
Tabela 2.11 – Análise quantitativa entre o conversor SEPIC convencional isolado com outras estruturas.	57
Tabela 2.12 – Análise qualitativa entre o conversor SEPIC CC-CC convencional isolado com outras estruturas.	57
Tabela 2.13 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [21].	59
Tabela 2.14 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [21].	59
Tabela 2.15 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [24].	60
Tabela 2.16 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [24].	60
Tabela 2.17 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [40].	61
Tabela 2.18 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [40].	61
Tabela 2.19 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [47].	62
Tabela 2.20 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [47].	63
Tabela 2.21 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [34].	64
Tabela 2.22 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [34].	64
Tabela 2.23 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [37].	65
Tabela 2.24 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [37].	66

Tabela 2.25 – Análise quantitativa entre o retificador SEPIC convencional isolado com outras estruturas.....	67
Tabela 2.26 – Análise qualitativa entre o retificador SEPIC convencional isolado com outras estruturas.....	67
Tabela 3.1 – Especificações de projeto para validação das funções de transferência.	120
Tabela 3.2 – Indutâncias e razão cíclica para cada modo de acionamento dos interruptores.	120
Tabela 3.3 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica do conversor com 2 módulos e utilizando o modo (I) de acionamento dos interruptores.....	122
Tabela 3.4 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica do conversor com 2 módulos e utilizando o modo (III) de acionamento dos interruptores.....	123
Tabela 3.5 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica do conversor com 4 módulos e utilizando o modo (III) de acionamento dos interruptores.....	124
Tabela 3.6 – Especificações de projeto do conversor SEPIC CC-CC proposto com dois e quatro módulos.	128
Tabela 3.7 – Valores obtidos com o projeto do conversor SEPIC CC-CC proposto com dois e quatro módulos.	128
Tabela 3.8 – Elementos utilizados na montagem do protótipo do conversor.....	129
Tabela 3.9 – Elementos utilizados na montagem do protótipo do conversor.....	130
Tabela 4.1 – Especificações de projeto para validação das funções de transferência.	186
Tabela 4.2 – Indutâncias e razão cíclica para cada modo de acionamento dos interruptores.	186
Tabela 4.3 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica.	188
Tabela 4.4 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica.	189
Tabela 4.5 – Especificações de projeto do retificador SEPIC proposto com dois módulos para: modo (I) de acionamento dos interruptores (Valor 1); modo (III) de acionamento dos interruptores (Valor 2).	191
Tabela 4.6 – Elementos utilizados na montagem do protótipo do retificador SEPIC proposto com dois módulos e utilizando o modo (I) de acionamento dos interruptores.....	192
Tabela 4.7 – Indutores utilizados na montagem do protótipo do retificador SEPIC proposto com dois módulos e utilizando o modo (III) de acionamento dos interruptores.	192
Tabela 5.1 – Rendimento em potência nominal referente aos conversores CC-CC.....	215
Tabela 5.2 – Rendimento, THD e FP em potência nominal referente à estrutura CA-CC.....	216
Tabela A.1 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica.....	240
Tabela A.2 – Especificações de projeto do conversor SEPIC CC-CC convencional.....	242
Tabela A.3 – Valores obtidos com o projeto do conversor SEPIC CC-CC convencional.....	242
Tabela A.4 – Elementos utilizados na montagem do protótipo do conversor SEPIC CC-CC convencional isolado.....	243

SIMBOLOGIA

SIGLAS E ACRÔNIMOS

CA	Corrente Alternada
CC	Corrente Contínua
MCC	Modo de Condução Contínua
MCD	Modo de Condução Descontínua
MCR	Modo de Condução Crítica
PFC	<i>Power Factor Correction</i>
PI	Proporcional-Integral
PWM	<i>Pulse Width Modulation</i>
SEPIC	<i>Single-Ended Primary-Inductor Converter</i>
THD	<i>Total Harmonic Distortion</i>
ZCS	<i>Zero Current Switching</i>
ZVS	<i>Zero Voltage Switching</i>

UNIDADES

A	Ampère
V	Volt
W	Watt
s	segundo
Ω	Ohm
H	Henry
F	Farad
Hz	Hertz

PREFIXOS

kilo(k)	10^3
mili (m)	10^{-3}
micro (μ)	10^{-6}

SÍMBOLOS ADOTADOS NOS EQUACIONAMENTOS E PARA REFERENCIAR ELEMENTOS DE CIRCUITO

Δ_{iL_i}	Ondulação de corrente no indutor de entrada
-----------------	---

$\Delta_{t1}, \Delta_{t1}, \dots, \Delta_{t11}, \Delta_{t12}$	Intervalos de tempo
Δ_{VCg}	Ondulação de tensão no circuito de grameamento
Δ_{VCi}	Ondulação de tensão no capacitor de entrada
Δ_{VCo}	Ondulação de tensão no capacitor de saída
η	Rendimento
Φ	Defasagem entre os pulsos de comando
ωt	Frequência angular
$A_1, A_2, \dots, A_{11}, A_{12}$	Variáveis auxiliares
$C(s)$	Controlador
$C_i, C_{i1}, C_{i2}, C_{i3}, C_{i4}$	Capacitores de entrada
$C_o, C_{o1}, C_{o2}, C_{o3}, C_{o4}$	Capacitores de saída
C_{o_hold}	Capacitor de saída obtido a partir do critério de <i>hold-up-time</i>
C_{o_bf}	Capacitor de saída obtido a partir do critério de ondulação em baixa frequência
$C_g, C_{g1}, \dots, C_{g7}, C_{g8}$	Capacitores dos circuitos de grameamento
$D_1, D_2, \dots, D_7, D_8$	Diodos de saída
D	Razão cíclica
$D_{g1}, D_{g2}, \dots, D_{g7}, D_{g8}$	Diodos dos circuitos de grameamento
D_o	Diodo de saída do conversor SEPIC convencional
$D_{máx}$	Máximo valor de razão cíclica
D_{min}	Mínimo valor de razão cíclica
$FPB(s)$	Filtro passa-baixa
f_r	Frequência da fonte de alimentação
f_s	Frequência de comutação
FT	Função de Transferência
$G(s)$	Planta do conversor
H_{vo}	Sensor da tensão de saída
I_1	Patamar de corrente nos indutores L_{i1} e L_{i2}
I_2	Patamar de corrente nos indutores L_o
I_3	Patamar de corrente nos indutores L_o
I_4	Patamar de corrente nos indutores L_o

$i_{Ci1}, i_{Ci2}, i_{Ci3}, i_{Ci4}$	Corrente nos capacitores de entrada
$I_{Ci1eficaz}$	Corrente eficaz nos capacitores C_{i1} e C_{iN}
$I_{Ci1eficaz_CA}$	Corrente eficaz nos capacitores C_{i1} e C_{iN} em baixa frequência
$I_{Ci2eficaz}$	Corrente eficaz nos capacitores C_{i2} e C_{i3}
$I_{Ci2eficaz_CA}$	Corrente eficaz nos capacitores C_{i2} e C_{i3} em baixa frequência
I_{Ci1med}	Corrente média no capacitor C_{i1}
i_{Co}	Corrente no capacitor de saída
$I_{Coeficaz}$	Corrente eficaz no capacitor de saída
$I_{Coeficaz_CA}$	Corrente eficaz no capacitor de saída em baixa frequência
I_{Comax}	Corrente máxima no capacitor de saída
I_{Comax_CA}	Corrente máxima no capacitor de saída em baixa frequência
$i_{D1}, i_{D2}, i_{D3}, i_{D4}$	Corrente nos diodos de saída
$I_{Deficaz}$	Corrente eficaz nos diodos de saída
$I_{Deficaz_CA}$	Corrente eficaz nos diodos de saída em baixa frequência
I_{Dmax}	Corrente máxima nos diodos de saída
I_{Dmax_CA}	Corrente máxima nos diodos de saída em baixa frequência
I_{Dmed}	Corrente média nos diodos de saída
I_{Dmed_CA}	Corrente média nos diodos de saída em baixa frequência
i_{Do}	Corrente no diodo de saída do conversor SEPIC convencional
$I_{Doeficaz}$	Corrente eficaz no diodo de saída do conversor SEPIC convencional
I_{Domax}	Corrente máxima no diodo de saída do conversor SEPIC convencional
I_{Domed}	Corrente média no diodo de saída do conversor SEPIC convencional
i_{Li}, i_{Li1}, i_{Li2}	Corrente nos indutores de entrada
$I_{Lieficaz}$	Corrente eficaz nos indutores de entrada
$I_{Lieficaz_CA}$	Corrente eficaz nos indutores de entrada em baixa frequência
I_{Limax}	Corrente máxima nos indutores de entrada
I'_{Limax}	Corrente máxima nos indutores de entrada refletida para o lado secundário
I_{Limax_CA}	Corrente máxima nos indutores de entrada em baixa frequência

I_{Limed}	Corrente média nos indutores de entrada
I_{Limed_CA}	Corrente média nos indutores de entrada em baixa frequência
$I_{Limín}$	Corrente mínima nos indutores de entrada
$I_{Limín_CA}$	Corrente mínima nos indutores de entrada em baixa frequência
$i_{Lo}, i_{Lo1}, i_{Lo2}, i_{Lo3}, i_{Lo4}$	Corrente nos indutores de saída
$I_{Loeficaz}$	Corrente eficaz nos indutores de saída
$I_{Loeficaz_CA}$	Corrente eficaz nos indutores de saída em baixa frequência
$I_{Lomáx}$	Corrente máxima nos indutores de saída
$I'_{Lomáx}$	Corrente máxima nos indutores de saída refletida para o lado secundário
$I_{Lomáx_CA}$	Corrente máxima nos indutores de saída em baixa frequência
I_{Lomed}	Corrente média nos indutores de saída
I_{Lomed_CA}	Corrente média nos indutores de saída em baixa frequência
I_{Lomin_CA}	Corrente mínima nos indutores de saída em baixa frequência
i_o	Corrente de saída
I_o	Corrente média de saída
$i_S, i_{S1}, i_{S2}, i_{S3}, i_{S4}$	Corrente nos interruptores
$I_{Sefficaz}$	Corrente eficaz nos interruptores
$I_{Sefficaz_CA}$	Corrente eficaz nos interruptores em baixa frequência
$I_{Smáx}$	Corrente máxima nos interruptores
$I_{Smáx_CA}$	Corrente máxima nos interruptores em baixa frequência
I_{Smed}	Corrente média nos interruptores
I_{Smed_CA}	Corrente média nos interruptores em baixa frequência
K_i	Ganho integral do controlador PI
K_p	Ganho proporcional do controlador PI
K_{PWM}	Ganho do modulador PWM
K_{vo}	Ganho do sensor da tensão de saída
$L_{g1}, L_{g2}, \dots, L_{g7}, L_{g8}$	Indutores do circuito de grampeamento
$L_{gmáx}$	Máximo valor de indutância do circuito de grampeamento passivo regenerativo
L_i, L_{i1}, L_{i2}	Indutores de entrada
$L_o, L_{o1}, L_{o2}, L_{o3}, L_{o4}$	Indutores de saída
L_{dp}	Indutor de dispersão

M	Ganho estático
n	Relação de transformação
n_{res}	Restrição de operação associada a relação de transformação
N	Número de módulos
N_1	Número de espiras do enrolamento primário
N_2	Número de espiras do enrolamento secundário
P_g	Potência média transferida para o circuito de grampeamento
P_o	Potência média de saída
R_{dv1}	Resistor superior do divisor resistivo
R_{dv2}	Resistor inferior do divisor resistivo
R_g	Resistência do circuito de grampeamento
R_o	Resistência de carga
R_{omin}	Resistência de carga mínima
S, S_1, \dots, S_7, S_8	Interruptores
t	Tempo
t_{off}	Tempo de bloqueio do interruptor
t_{on}	Tempo de condução do interruptor
t_r	Tempo de <i>hold-up-time</i>
T_s	Período de comutação
v_a	Tensão alternada de alimentação dos retificadores
$v_{ci}, v_{ci1}, v_{ci2}, v_{ci3}, v_{ci4}$	Tensão sobre os capacitores de entrada
v_{Co}	Tensão sobre o capacitor de saída
V_{comp}	Tensão de comparação para geração dos pulsos de comando
$v_{D1}, \dots, v_{D7}, v_{D8}$	Tensão sobre os diodos de saída
$V_{Dmáx}$	Tensão máxima sobre os diodos de saída
v_{Do}	Tensão sobre o diodo de saída do conversor SEPIC convencional
$V_{Domáx}$	Tensão máxima sobre o diodo de saída do conversor SEPIC convencional
V_{gramp}	Tensão máxima do circuito de grampeamento

v_{in}	Tensão de entrada
V_{in}	Tensão média de entrada
V_{in}'	Tensão média de entrada refletida para o lado secundário
v_{Li}, v_{Li1}, v_{Li2}	Tensão sobre os indutores de entrada
$v_{Lo}, v_{Lo1}, \dots, v_{Lo7}, v_{Lo8}$	Tensão sobre os indutores de saída
v_o	Tensão de saída
V_o	Tensão média de saída
V_o'	Tensão média de saída refletida para o lado primário
V_{oref}	Referência da tensão média de saída
V_{pk}	Valor de pico da tensão alternada de alimentação dos retificadores
V_{pk}'	Valor de pico da tensão alternada de alimentação dos retificadores refletido para o lado secundário
$v_S, v_{S1}, \dots, v_{S7}, v_{S8}$	Tensão sobre os interruptores
$V_{Smáx}$	Tensão máxima sobre os interruptores
$V_{tmáx}$	Tensão máxima do sinal triangular

SUMÁRIO

1	INTRODUÇÃO GERAL.....	37
1.1	PROPOSTA DA TESE.....	40
1.2	OBJETIVO DA TESE.....	44
1.3	ORGANIZAÇÃO DO TRABALHO.....	47
2	REVISÃO BIBLIOGRÁFICA	49
2.1	CONVERSORES CC-CC DERIVADOS DA TOPOLOGIA SEPIC	49
2.1.1	Análise comparativa entre as estruturas CC-CC.....	56
2.2	CONVERSORES CA-CC DERIVADOS DA TOPOLOGIA SEPIC	57
2.2.1	Análise comparativa entre as estruturas CA-CC.....	66
2.3	CIRCUITOS DE GRAMPEAMENTO	67
2.3.1	Estruturas de grampeamento para os conversores SEPIC CC-CC	69
2.3.2	Estruturas de grampeamento para o retificador SEPIC.....	71
2.4	CONCLUSÃO DO CAPÍTULO	75
3	CONVERSOR SEPIC CC-CC PROPOSTO	77
3.1	GENERALIZAÇÃO DA ESTRUTURA	78
3.2	ACIONAMENTO DOS INTERRUPTORES.....	80
3.3	ANÁLISE TEÓRICA.....	82
3.3.1	Análise teórica para o modo (I) de acionamento dos interruptores	83
<i>3.3.1.1</i>	<i>Etapas de operação</i>	<i>83</i>
3.3.1.1.1	Primeira etapa de operação.....	83
3.3.1.1.2	Segunda etapa de operação.....	83
3.3.1.1.3	Terceira etapa de operação	84
<i>3.3.1.2</i>	<i>Formas de onda</i>	<i>84</i>
<i>3.3.1.3</i>	<i>Análise matemática para o modo (I) de acionamento dos interruptores.....</i>	<i>84</i>
3.3.2	Análise teórica para o modo (II) de acionamento dos interruptores.....	88
<i>3.3.2.1</i>	<i>Etapas de operação</i>	<i>88</i>
3.3.2.1.1	Primeira etapa de operação.....	88
3.3.2.1.2	Segunda etapa de operação.....	88
3.3.2.1.3	Terceira etapa de operação	89
3.3.2.1.4	Quarta etapa de operação.....	89
3.3.2.1.5	Quinta etapa de operação.....	89
3.3.2.1.6	Sexta etapa de operação.....	90
3.3.2.1.7	Sétima etapa de operação.....	90
3.3.2.1.8	Oitava etapa de operação	90
3.3.2.1.9	Nona etapa de operação	91
3.3.2.1.10	Décima etapa de operação	91
3.3.2.1.11	Décima primeira etapa de operação.....	91
3.3.2.1.12	Décima segunda etapa de operação	91
<i>3.3.2.2</i>	<i>Formas de onda</i>	<i>92</i>
<i>3.3.2.3</i>	<i>Análise matemática para o modo (II) de acionamento dos interruptores</i>	<i>92</i>
3.3.3	Análise teórica para o modo (III) de acionamento dos interruptores	97
<i>3.3.3.1</i>	<i>Etapas de operação</i>	<i>97</i>
3.3.3.1.1	Primeira etapa de operação.....	97

3.3.3.1.2	Segunda etapa de operação	97
3.3.3.1.3	Terceira etapa de operação	98
3.3.3.1.4	Quarta etapa de operação	98
3.3.3.1.5	Quinta etapa de operação	99
3.3.3.1.6	Sexta etapa de operação	99
3.3.3.1.7	Sétima etapa de operação	99
3.3.3.1.8	Oitava etapa de operação	100
3.3.3.1.9	Nona etapa de operação	100
3.3.3.1.10	Décima etapa de operação	100
3.3.3.1.11	Décima primeira etapa de operação	101
3.3.3.1.12	Décima segunda etapa de operação	101
3.3.3.2	<i>Formas de onda</i>	101
3.3.3.3	<i>Análise matemática para o modo (III) de acionamento dos interruptores</i>	106
3.3.4	Análise teórica para o modo (IV) de acionamento dos interruptores	106
3.3.4.1	<i>Etapas de operação</i>	106
3.3.4.1.1	Primeira etapa de operação	106
3.3.4.1.2	Segunda etapa de operação	107
3.3.4.1.3	Terceira etapa de operação	107
3.3.4.1.4	Quarta etapa de operação	107
3.3.4.1.5	Quinta etapa de operação	108
3.3.4.1.6	Sexta etapa de operação	108
3.3.4.1.7	Sétima etapa de operação	108
3.3.4.1.8	Oitava etapa de operação	109
3.3.4.1.9	Nona etapa de operação	109
3.3.4.1.10	Décima etapa de operação	109
3.3.4.1.11	Décima primeira etapa de operação	109
3.3.4.1.12	Décima segunda etapa de operação	110
3.3.4.2	<i>Formas de onda</i>	110
3.3.4.3	<i>Análise matemática para o modo (IV) de acionamento dos interruptores</i>	111
3.3.5	Restrições de operação	111
3.4	MODELAGEM E CONTROLE DO CONVERSOR SEPIC CC-CC PROPOSTO	117
3.4.1	Planta do conversor SEPIC CC-CC proposto em MCD	118
3.4.1.1	<i>Planta do conversor SEPIC CC-CC utilizando o modo (I) de acionamento dos interruptores</i>	118
3.4.1.2	<i>Planta do conversor SEPIC CC-CC utilizando o modo (II) de acionamento dos interruptores</i>	118
3.4.1.3	<i>Planta do conversor SEPIC CC-CC utilizando o modo (III) de acionamento dos interruptores</i>	118
3.4.1.4	<i>Planta do conversor SEPIC CC-CC utilizando o modo (IV) de acionamento dos interruptores</i>	119
3.4.2	Validação das funções de transferência	119
3.5	VALIDAÇÃO DAS EQUAÇÕES TEÓRICAS	122
3.6	RESULTADOS EXPERIMENTAIS	125
3.6.1	Resultados experimentais do protótipo (I) utilizando o modo (I) de acionamento dos interruptores	131
3.6.2	Resultados experimentais do protótipo (I) utilizando o modo (III) de acionamento dos interruptores	136
3.6.3	Resultados experimentais do protótipo (II)	141
3.6.4	Curvas de rendimento e gráficos de perdas	147
3.7	CONCLUSÃO DO CAPÍTULO	151
4	CONVERSOR SEPIC CA-CC PROPOSTO	153
4.1	ANÁLISE TEÓRICA	156
4.1.1	Análise teórica para o modo (I) de acionamento dos interruptores	156
4.1.1.1	<i>Etapas de operação</i>	156
4.1.1.1.1	Primeira etapa de operação	157
4.1.1.1.2	Segunda etapa de operação	157
4.1.1.1.3	Terceira etapa de operação	157

4.1.1.2	<i>Formas de onda</i>	159
4.1.1.3	<i>Análise matemática para o modo (I) de acionamento dos interruptores</i>	159
4.1.2	Análise teórica para o modo (II) de acionamento dos interruptores	163
4.1.2.1	<i>Etapas de operação</i>	164
4.1.2.1.1	Primeira etapa de operação	164
4.1.2.1.2	Segunda etapa de operação	164
4.1.2.1.3	Terceira etapa de operação	164
4.1.2.1.4	Quarta etapa de operação	165
4.1.2.1.5	Quinta etapa de operação	165
4.1.2.1.6	Sexta etapa de operação	165
4.1.2.2	<i>Formas de onda</i>	166
4.1.2.3	<i>Análise matemática para o modo (II) de acionamento dos interruptores</i>	172
4.1.3	Análise teórica para o modo (III) de acionamento dos interruptores	172
4.1.3.1	<i>Etapas de operação</i>	172
4.1.3.1.1	Primeira etapa de operação	172
4.1.3.1.2	Segunda etapa de operação	172
4.1.3.1.3	Terceira etapa de operação	173
4.1.3.1.4	Quarta etapa de operação	173
4.1.3.1.5	Quinta etapa de operação	173
4.1.3.1.6	Sexta etapa de operação	174
4.1.3.2	<i>Formas de onda</i>	175
4.1.3.3	<i>Análise matemática para o modo (III) de acionamento dos interruptores</i>	176
4.1.4	Análise teórica para o modo (IV) de acionamento dos interruptores	176
4.1.5	Restrições de operação	181
4.2	MODELAGEM E CONTROLE DO RETIFICADOR SEPIC PROPOSTO	182
4.2.1	Planta do retificador SEPIC proposto em MCD	184
4.2.1.1	<i>Planta do retificador SEPIC utilizando o modo (I) de acionamento dos interruptores</i>	184
4.2.1.2	<i>Planta do retificador SEPIC utilizando o modo (II) de acionamento dos interruptores</i>	185
4.2.1.3	<i>Planta do retificador SEPIC utilizando o modo (III) de acionamento dos interruptores</i>	185
4.2.2	Validação das funções de transferência	185
4.3	VALIDAÇÃO DAS EQUAÇÕES TEÓRICAS	186
4.3	RESULTADOS EXPERIMENTAIS	189
4.3.1	Resultados experimentais do retificador operando com o modo (I) de acionamento dos interruptores	193
4.3.2	Resultados experimentais do retificador operando com o modo (III) de acionamento dos interruptores	201
4.3.3	Curvas de rendimento, THD e FP e gráficos de perdas do retificador SEPIC	208
4.4	CONCLUSÃO DO CAPÍTULO	212
5	CONCLUSÃO GERAL E TRABALHOS FUTUROS	213
	REFERÊNCIAS BIBLIOGRÁFICAS	219
	APÊNDICE A – CONVERSOR SEPIC CC-CC	223
A.1	ANÁLISE TEÓRICA	224
A.1.1	Etapas de operação	224
A.1.1.1	<i>Primeira etapa de operação</i>	224
A.1.1.2	<i>Segunda etapa de operação</i>	225
A.1.1.3	<i>Terceira etapa de operação</i>	225
A.1.2	Formas de onda	226
A.2	ANÁLISE MATEMÁTICA	228
A.2.1	Intervalos de tempo	228

A.2.2	Valores máximos e mínimos de corrente nos indutores L_i e L_o	228
A.2.3	Correntes média e eficaz no indutor L_i	229
A.2.4	Correntes média e eficaz no indutor L_o	230
A.2.5	Correntes máxima, média e eficaz no Interruptor S	230
A.2.6	Correntes máxima, média e eficaz no diodo D_o	231
A.2.7	Corrente média de saída I_o	231
A.2.8	Corrente eficaz no capacitor C_i	232
A.2.9	Correntes máxima e eficaz no capacitor C_o	232
A.2.10	Máximas tensões sobre o interruptor e o diodo.....	233
A.2.11	Indutores L_i e L_o	233
A.2.12	Capacitores C_i e C_o	233
A.3	CARACTERÍSTICA ESTÁTICA.....	234
A.4	RESTRICÇÕES DE OPERAÇÃO.....	234
A.5	MODELAGEM E CONTROLE DO CONVERSOR SEPIC CC-CC CONVENCIONAL.....	235
A.5.1	Controlador.....	236
A.5.2	Modulador PWM.....	237
A.5.3	Sensor de tensão.....	237
A.5.4	Planta do conversor SEPIC CC-CC convencional em MCD.....	237
A.5.5	Validação da função de transferência.....	239
A.6	VALIDAÇÃO DAS EQUAÇÕES TEÓRICAS.....	240
A.7	RESULTADOS EXPERIMENTAIS.....	241
A.7.1	Resultados experimentais do conversor SEPIC CC-CC convencional.....	244
A.8	CONCLUSÃO.....	251

APÊNDICE B – ANÁLISE MATEMÁTICA DO CONVERSOR SEPIC CC-CC PROPOSTO PARA OS QUATRO MODOS DE ACIONAMENTO DOS INTERRUPTORES..... 253

B.1	ANÁLISE MATEMÁTICA PARA O MODO (I) DE ACIONAMENTO DOS INTERRUPTORES.....	253
B.1.1	Intervalos de tempo.....	253
B.1.2	Valores máximos e mínimos de corrente nos indutores L_i e L_o	253
B.1.3	Corrente média e eficaz nos indutores L_{i1} e L_{i2}	254
B.1.4	Corrente média e eficaz nos indutores L_o	255
B.1.5	Corrente máxima, média e eficaz nos interruptores S	255
B.1.6	Corrente máxima, média e eficaz nos diodos D	256
B.1.7	Corrente média de saída I_o	256
B.1.8	Corrente eficaz nos capacitores C_{i1} e C_{iN}	257
B.1.9	Corrente máxima e eficaz no capacitor C_o	257
B.1.10	Máxima tensão sobre os interruptores e os diodos.....	258
B.1.11	Indutores L_i e L_o	258
B.1.12	Capacitores C_i e C_o	259
B.1.13	Característica estática.....	259
B.2	ANÁLISE MATEMÁTICA PARA O MODO (II) DE ACIONAMENTO DOS INTERRUPTORES.....	259
B.2.1	Intervalos de tempo.....	259
B.2.2	Valores máximos e mínimos de corrente nos indutores L_i e L_o	260
B.2.3	Corrente média e eficaz nos indutores L_{i1} e L_{i2}	261
B.2.4	Corrente média e eficaz nos indutores L_o	261
B.2.5	Corrente máxima, média e eficaz nos interruptores S	262
B.2.6	Corrente máxima, média e eficaz nos diodos D	263
B.2.7	Corrente média de saída I_o	263
B.2.8	Corrente eficaz nos capacitores C_{i1} e C_{iN}	264
B.2.9	Corrente eficaz nos capacitores C_{i2} e C_{i3}	264

B.2.10 Corrente máxima e eficaz no capacitor C_o	265
B.2.11 Máxima tensão sobre os interruptores e os diodos.....	265
B.2.12 Indutores L_i e L_o	265
B.2.13 Capacitores C_i e C_o	266
B.2.14 Característica estática	266
B.3 ANÁLISE MATEMÁTICA PARA O MODO (III) DE ACIONAMENTO DOS INTERRUPTORES	266
B.3.1 Intervalos de tempo	266
B.3.2 Valores de corrente nos indutores L_i e L_o	267
B.3.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}	269
B.3.4 Corrente média e eficaz nos indutores L_o	270
B.3.5 Corrente máxima, média e eficaz nos interruptores S	271
B.3.6 Corrente máxima, média e eficaz nos diodos D	272
B.3.7 Corrente média de saída I_o	272
B.3.8 Corrente eficaz nos capacitores C_{i1} e C_{iN}	273
B.3.9 Corrente eficaz nos capacitores C_{i2} e C_{i3}	273
B.3.10 Corrente máxima e eficaz no capacitor C_o	274
B.3.11 Máxima tensão sobre os interruptores e os diodos.....	274
B.3.12 Indutores L_i e L_o	275
B.3.13 Capacitores C_i e C_o	275
B.3.14 Característica estática	275
B.4 ANÁLISE MATEMÁTICA PARA O MODO (IV) DE ACIONAMENTO DOS INTERRUPTORES	276
B.4.1 Intervalos de tempo	276
B.4.2 Valores de corrente nos indutores L_i e L_o	277
B.4.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}	280
B.4.4 Corrente média e eficaz nos indutores L_o	282
B.4.5 Corrente máxima, média e eficaz nos interruptores S	285
B.4.6 Corrente máxima, média e eficaz nos diodos D	286
B.4.7 Corrente média de saída I_o	287
B.4.8 Corrente eficaz nos capacitores C_{i1} e C_{iN}	287
B.4.9 Corrente eficaz nos capacitores C_{i2} e C_{i3}	289
B.4.10 Corrente máxima e eficaz no capacitor C_o	290
B.4.11 Máxima tensão sobre os interruptores e os diodos.....	290
B.4.12 Indutores L_i e L_o	291
B.4.13 Capacitores C_i e C_o	291
B.4.14 Característica estática	292

APÊNDICE C – ANÁLISE MATEMÁTICA DO RETIFICADOR PROPOSTO PARA OS QUATRO MODOS DE ACIONAMENTO DOS INTERRUPTORES..... 295

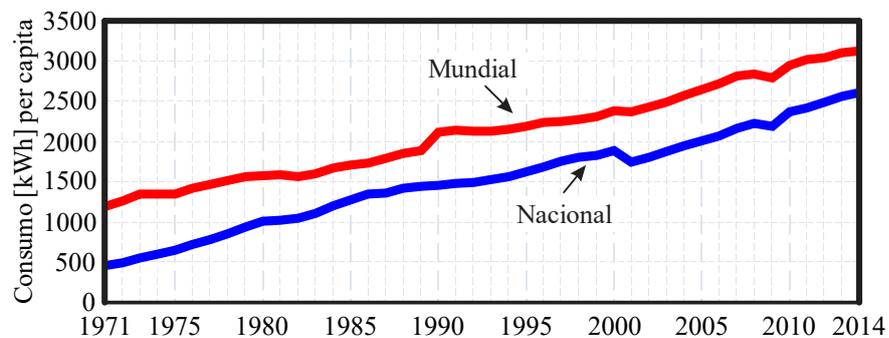
C.1 ANÁLISE MATEMÁTICA PARA O MODO (I) DE ACIONAMENTO DOS INTERRUPTORES	295
C.1.1 Intervalos de tempo	295
C.1.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o	295
C.1.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}	296
C.1.4 Corrente média e eficaz nos indutores L_o	297
C.1.5 Corrente máxima, média e eficaz nos interruptores S	297
C.1.6 Corrente máxima, média e eficaz nos diodos D	298
C.1.7 Corrente média de saída I_o	299
C.1.8 Corrente eficaz no capacitor C_{i1} e C_{iN}	299
C.1.9 Corrente máxima e eficaz no capacitor C_o	299
C.1.10 Máxima tensão sobre os interruptores e os diodos	300
C.1.11 Indutores L_i e L_o	301
C.1.12 Capacitores C_i e C_o	301
C.1.13 Característica estática	302
C.2 ANÁLISE MATEMÁTICA PARA O MODO (II) DE ACIONAMENTO DOS INTERRUPTORES	302
C.2.1 Intervalos de tempo	302
C.2.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o	303

C.2.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}	303
C.2.4 Corrente média e eficaz nos indutores L_o	304
C.2.5 Corrente máxima, média e eficaz nos interruptores S	304
C.2.6 Corrente máxima, média e eficaz nos diodos D	305
C.2.7 Corrente média de saída I_o	306
C.2.8 Corrente eficaz no capacitor C_{i1} e C_{iN}	306
C.2.9 Corrente eficaz no capacitor C_{i2} e C_{i3}	306
C.2.10 Corrente máxima e eficaz no capacitor C_o	307
C.2.11 Máxima tensão sobre os interruptores e os diodos	307
C.2.12 Indutores L_i e L_o	308
C.2.13 Capacitores C_i e C_o	308
C.2.14 Característica estática	309
C.3 ANÁLISE MATEMÁTICA PARA O MODO (III) DE ACIONAMENTO DOS INTERRUPTORES	309
C.3.1 Intervalos de tempo	309
C.3.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o	309
C.3.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}	310
C.3.4 Corrente média e eficaz nos indutores L_o	311
C.3.5 Corrente máxima, média e eficaz nos interruptores S	313
C.3.6 Corrente máxima, média e eficaz nos diodos D	314
C.3.7 Corrente média de saída I_o	314
C.3.8 Corrente eficaz no capacitor C_{i1} e C_{iN}	315
C.3.9 Corrente eficaz no capacitor C_{i2} e C_{i3}	316
C.3.10 Corrente máxima e eficaz no capacitor C_o	316
C.3.11 Máxima tensão sobre os interruptores e os diodos	317
C.3.12 Indutores L_i e L_o	317
C.3.13 Capacitores C_i e C_o	318
C.3.14 Característica estática	318

INTRODUÇÃO GERAL

O aumento do consumo de energia elétrica nos últimos anos [1], tanto mundial quanto nacional, é decorrente do crescimento do setor tecnológico e do aumento populacional, como pode-se observar na Figura 1.1. Perante isto, o setor elétrico tende a melhorar suas tecnologias e buscar soluções mais eficientes, reduzindo assim o desperdício de energia elétrica.

Figura 1.1 - Consumo de eletricidade mundial e nacional per capita.



Fonte: Adaptado de [1].

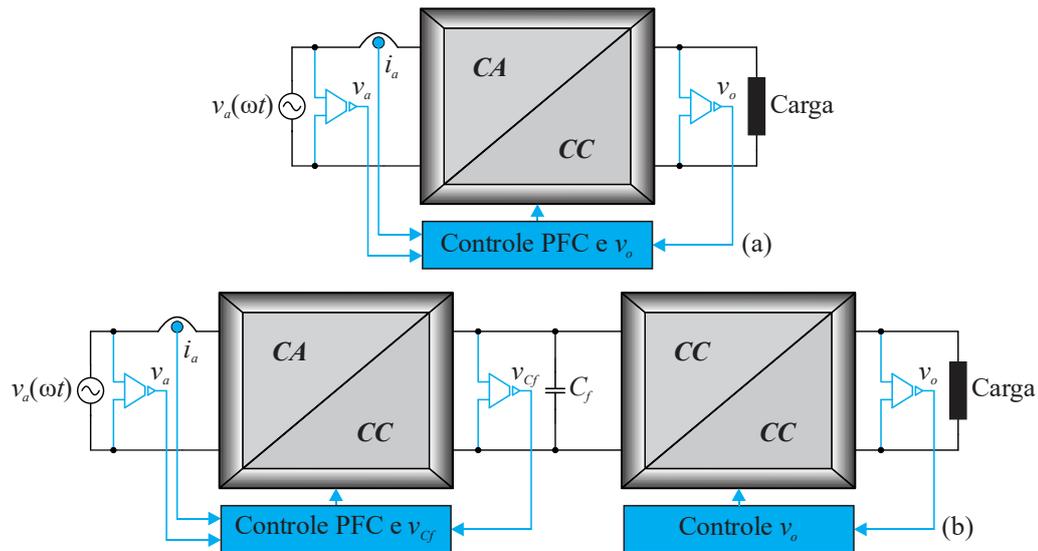
Grande parte destas soluções estão relacionadas aos estudos realizados sobre os retificadores, os quais são amplamente empregados nas áreas industrial, comercial e doméstica [2]–[4]. Estes retificadores, ou conversores CA-CC, tem como função converter a energia em corrente alternada (CA), fornecida pela rede elétrica de distribuição, em energia de corrente contínua (CC) [5], a fim de alimentar cargas específicas ou até mesmo fornecendo energia para outros conversores, ou seja, estão presentes como o primeiro estágio de conversão de energia em fontes de alimentação [6], por exemplo.

Os principais estudos que buscam soluções de melhorias nos retificadores estão ligados com a correção do fator de potência e o rendimento energético destas estruturas, diminuindo assim os níveis das correntes e de seus conteúdos harmônicos que são drenados da rede elétrica de distribuição, conseqüentemente, diminuindo as perdas desta rede elétrica [7]–[13]. Além disso, redução do peso, volume e custo são assuntos levados em consideração.

Dentre as inúmeras estruturas de fontes de alimentação com elevado fator de potência apresentadas na literatura, existem as estruturas de estágio único e de dois estágios, Figura 1.2. As fontes de alimentação de estágio único realizam a conversão CA-CC e fornecem energia

para a carga com apenas um único conversor ou através de conversores integrados, enquanto as fontes de alimentação de dois estágios utilizam um retificador para realizar a conversão CA-CC e outro conversor CC-CC para processar a energia e entregar para a carga. Vale ressaltar que nas fontes de dois estágios os conversores operam de forma distintas, ou seja, o conversor CC-CC é independente do retificador, uma vez que, geralmente, se tem um barramento capacitivo entre estes conversores, separando a dinâmica deles.

Figura 1.2 – Estruturas de fonte de alimentação: (a) de estágio único; (b) de dois estágios.



Fonte: Adaptado de [6].

A grande vantagem de se utilizar fontes de alimentação de estágio único está na possibilidade de redução de interruptores controlados, o que geralmente resulta em redução de custos e aumento da confiabilidade do conversor. Entretanto, essas fontes de alimentação são, em sua maioria, utilizadas para baixa potência, abaixo de 2 kW ou 3 kW, pois a partir disso podem apresentar rendimento global reduzido [2], [14].

As fontes de alimentação de dois estágios geralmente são utilizadas para potências mais elevadas, uma vez que podem apresentar rendimento global mais elevado e um bom custo-benefício. Em geral, essas fontes de alimentação são constituídas por um retificador *Boost* (*step-up*) PFC e um conversor CC-CC isolado do tipo *Buck* (*step-down*).

Dentre as estruturas das fontes de alimentação, as topologias baseadas no conversor SEPIC (*Single-Ended Primary-Inductor Converter*) são atrativas, uma vez que estas topologias proporcionam a correção de fator de potência com menor esforço de filtragem, equivalente aos retificadores *Boost*, e podem obter menor nível de tensão de saída, como os retificadores do tipo *Buck*. Ainda, quando operam em MCD, estas topologias possuem naturalmente correntes senoidais e em fase com suas respectivas tensões da fonte de alimentação, pois apresentam comportamento resistivo, não necessitando de um sistema de controle desta corrente [15]–[17].

Caso operem em modo de condução contínuo (MCC), há a necessidade de realizar o controle da corrente de entrada para se obter fator de potência elevado, pois o conversor não apresenta mais um comportamento resistivo e a corrente de entrada deixa de seguir a tensão e apresentar formato senoidal [18]–[20].

Algumas topologias de retificadores baseadas no conversor SEPIC convencional apresentam uma ponte retificadora na entrada [21], [22]. A fim de diminuir as perdas e elevar o rendimento das estruturas, algumas topologias *bridgeless* baseadas no conversor SEPIC são propostas [23]–[27]. Vale ressaltar que as topologias *bridgeless* diminuem a quantidade de componentes no caminho da corrente durante um período de comutação, diminuindo as perdas e contribuindo para o aumento do rendimento.

Além das topologias de retificadores, as estruturas CC-CC baseadas no conversor SEPIC podem ser utilizadas como segundo estágio em fontes de alimentação, ou então no processamento de energias renováveis [28]–[31]. A grande vantagem na utilização destas topologias CC-CC é a possibilidade de operar como elevador ou abaixador de tensão, sem a inversão da polaridade da tensão de saída, diferentemente dos conversores *buck-boost*. Além do mais, a corrente de entrada apresenta baixa ondulação, uma vez que o conversor tem característica de entrada em corrente, diferentemente dos conversores tipo *buck*, que possuem corrente pulsada na entrada.

Outra vantagem na utilização de topologias provenientes do conversor SEPIC, é a possibilidade de isolamento galvânica em alta frequência através de indutores acoplados [14], [32]–[36], entre a fonte de alimentação e a carga, o que também possibilita a utilização de múltiplas saídas [37], [38].

A família dos conversores SEPIC também apresenta desvantagens, as quais limitam sua faixa de aplicação em termos de tensão e de potência. A principal delas é o elevado nível de tensão sobre os semicondutores, sendo igual a somatória das tensões de entrada e saída. Estudos que minimizam essa desvantagem são encontrados na literatura, como em [39]–[47], que propõem variações topológicas do conversor SEPIC convencional para reduzir os esforços de tensão sobre os semicondutores. Com a redução dos esforços de tensão sobre os semicondutores, o conversor SEPIC pode ser utilizado como base para novas topologias de alto ganho [30], [48]–[50].

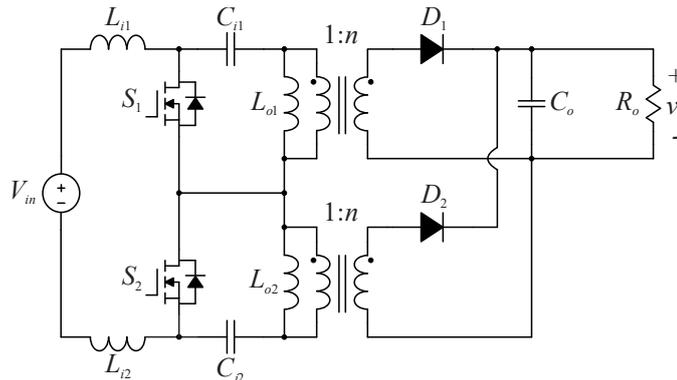
Quando é necessária a utilização de isolamento galvânica, o conversor SEPIC apresenta outra desvantagem. A indutância de dispersão, intrínseca aos indutores acoplados, não encontra caminho para circular quando os semicondutores são bloqueados, o que causa sobretensões nestes elementos que podem até causar a queima do componente. Assim, há a necessidade

da utilização de um circuito auxiliar de comutação, os circuitos de grampeamento [6], [16], [51]. Contudo, existem algumas estruturas de circuito de grampeamento que podem fornecer comutação suave no interruptor, incrementando assim o rendimento da estrutura [52]–[54].

1.1 PROPOSTA DA TESE

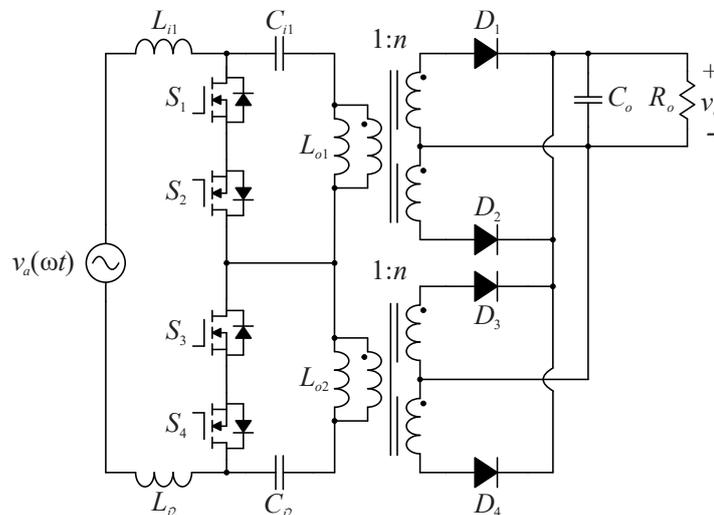
Perante o exposto, esta tese propõe-se a analisar, equacionar, simular e verificar experimentalmente estruturas isoladas de conversores CC-CC e CA-CC baseadas no conversor SEPIC operando em MCD. Destaca-se que as principais vantagens destas estruturas são a redução dos esforços de tensão sobre os semicondutores e a divisão dos esforços de corrente nos diodos de saída. Com relação à operação em MCD, esta se deve principalmente pelos retificadores, uma vez que em MCD os retificadores necessitam apenas da malha de controle da tensão de saída. Entretanto, vale ressaltar que tanto as estruturas CC-CC quanto as estruturas CA-CC podem operar em MCC.

Figura 1.3 – Topologia do conversor SEPIC CC-CC proposto.



Fonte: Autoria Própria.

Figura 1.4 – Topologia do retificador SEPIC proposto.



Fonte: Autoria Própria.

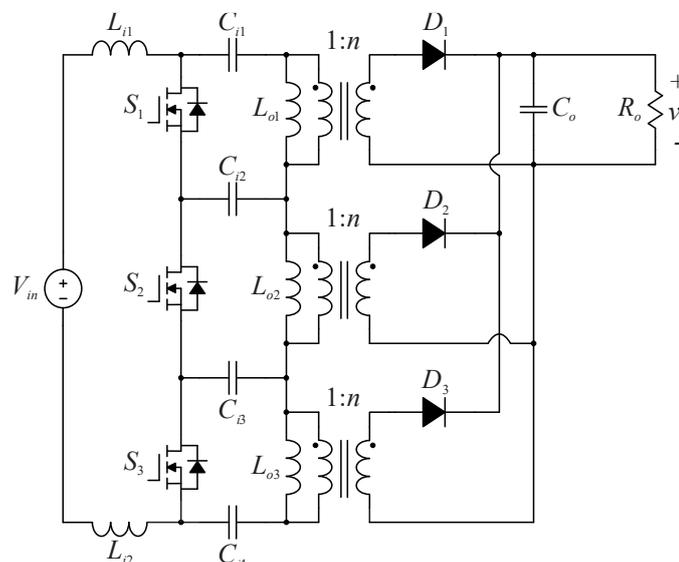
Apresenta-se na Figura 1.3 a topologia proposta do conversor CC-CC. A topologia proposta do retificador é exibida na Figura 1.4. É possível visualizar que ambas as estruturas apresentam isolamento galvânica entre a fonte de alimentação e a carga e possuem seus diodos de saída conectados ao capacitor de saída, sendo mais propícias suas operações como abaixadoras.

Estruturas similares à apresentada na Figura 1.3 são apresentadas em [32] e [43], sendo a saída conectada em série, o que implica em adicionar mais um capacitor na saída. A estrutura do retificador apresentada na Figura 1.4 já foi posteriormente apresentada em [46] e [47]. Entretanto, os potenciais dessas estruturas não foram completamente explorados, sendo a grande contribuição dessa tese, motivando a investigação e promovendo condições de um projeto otimizado das estruturas CC-CC e CA-CC.

Outra característica dessas estruturas é a possibilidade de inserção de módulos, o que reduz os esforços de tensão sobre os semicondutores, uma vez que a tensão de entrada é dividida pelo número de módulos. A estrutura do conversor CC-CC proposta com três módulos é apresentada na Figura 1.5, enquanto a estrutura do conversor CC-CC proposta com quatro módulos é apresentada na Figura 1.6.

A Figura 1.7 apresenta a topologia do retificador proposto com três módulos, enquanto a estrutura com quatro módulos é exibida na Figura 1.8. É possível visualizar que, nas estruturas dos retificadores, os indutores, o capacitor de entrada e os interruptores estão submetidos à tensão alternada, sendo a tensão retificada pelos diodos, diodos ímpares conduzem durante o semiciclo positivo e diodos pares durante o semiciclo negativo da fonte de alimentação, e filtrada pelo capacitor de saída, fornecendo para a carga tensão e corrente contínuas. Além

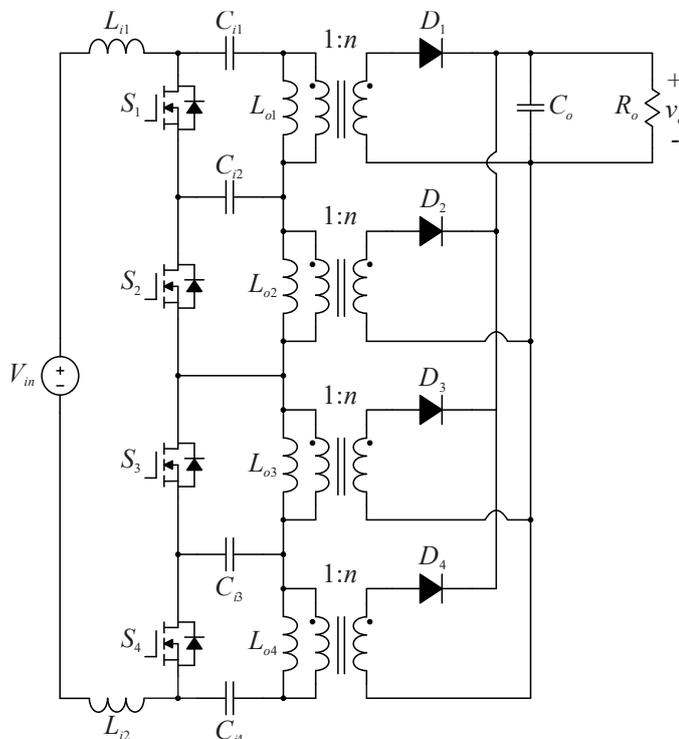
Figura 1.5 – Topologia do conversor SEPIC CC-CC proposto com três módulos.



Fonte: Autoria Própria.

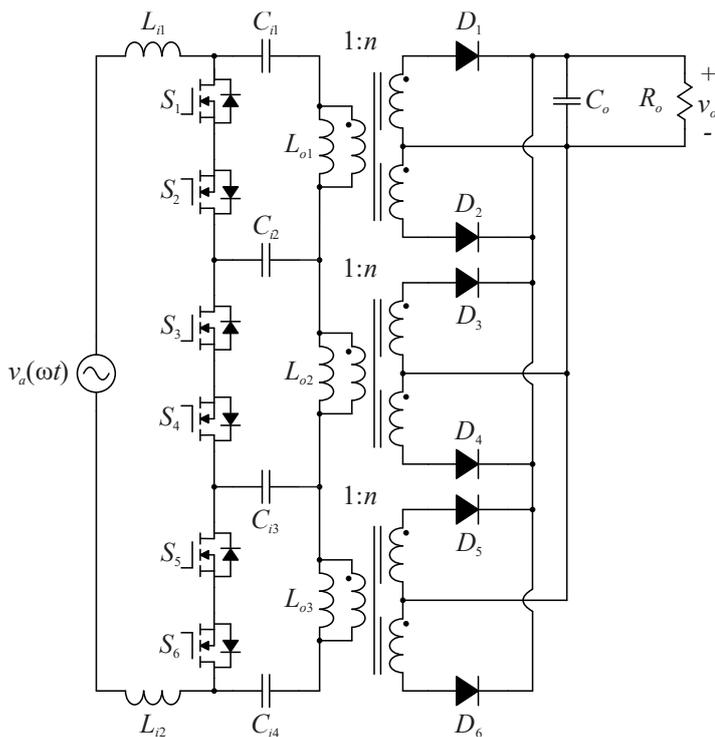
disso, como os retificadores operam em MCD, não há a necessidade de realizar o controle da corrente de entrada, pois a topologia proposta mantém a característica de emular uma resistência dos retificadores clássicos do tipo SEPIC no MCD.

Figura 1.6 – Topologia do conversor SEPIC CC-CC proposto com quatro módulos.



Fonte: Autoria Própria.

Figura 1.7 – Topologia do retificador SEPIC proposto com três módulos.



Fonte: Autoria Própria.

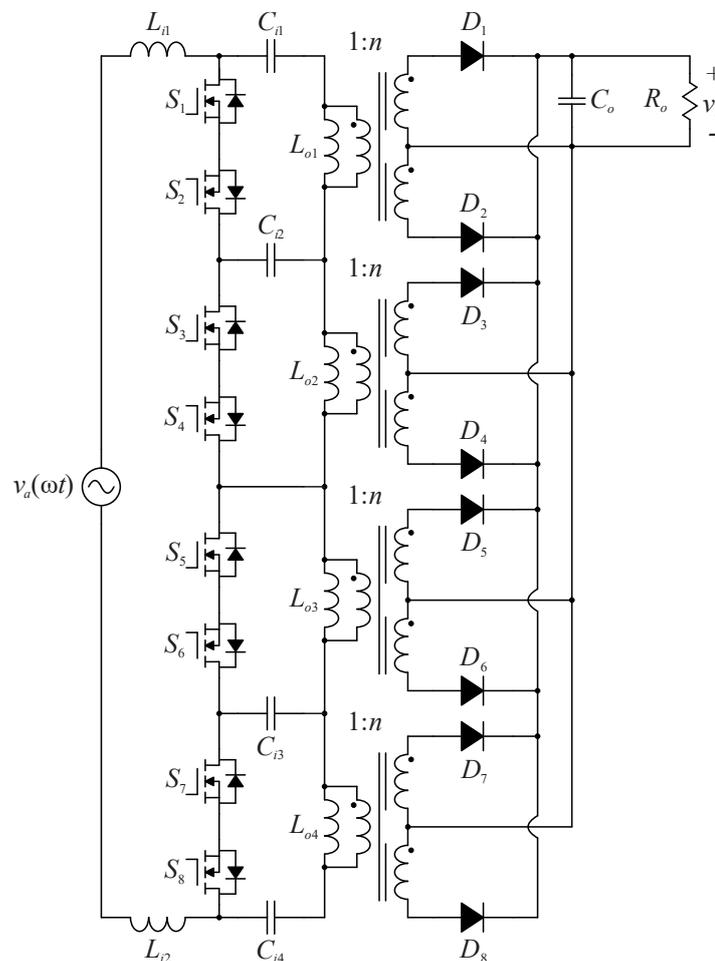
Pelo fato de as estruturas apresentarem mais de um interruptor há a possibilidade de acionar estes interruptores no mesmo instante ou em momentos distintos, o que traz algumas vantagens na operação e projeto dos conversores.

Além das inserções de módulos, a topologia pode sofrer outra alteração, sendo a saída conectada em série, passando a somar as tensões ao invés das correntes. Para isto, basta adicionar um capacitor C_o para cada módulo e conectá-los em série. Esta conexão traz como vantagem a possibilidade de o conversor operar como elevador, obtendo elevados ganhos e apresentando elevados níveis de tensão de saída.

A Figura 1.9, Figura 1.10 e Figura 1.11 apresentam respectivamente as estruturas do conversor SEPIC CC-CC com dois, três e quatro módulos com a saída conectada em série. As estruturas dos retificadores com a saída conectada em série para dois, três e quatro módulos são apresentadas respectivamente na Figura 1.12, Figura 1.13 e Figura 1.14.

Destaca-se que as estruturas com a saída conectada em série reduzem ainda mais os esforços de tensão sobre os interruptores, pois além de tensão de entrada ser dividida pelo

Figura 1.8 – Topologia do retificador SEPIC proposto com quatro módulos.



Fonte: Autoria Própria.

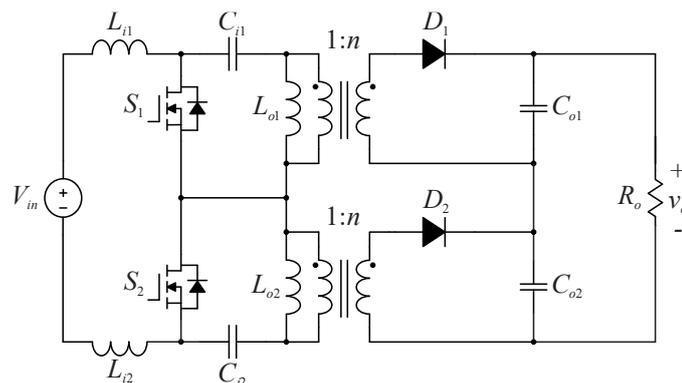
número de módulos, a tensão de saída também se divide. Em contrapartida, não há a divisão de corrente nos diodos de saída.

No caso dos retificadores, estes permanecem drenando corrente senoidal, com baixo conteúdo harmônico e em fase com a tensão da fonte de alimentação, resultando em elevado fator de potência.

1.2 OBJETIVO DA TESE

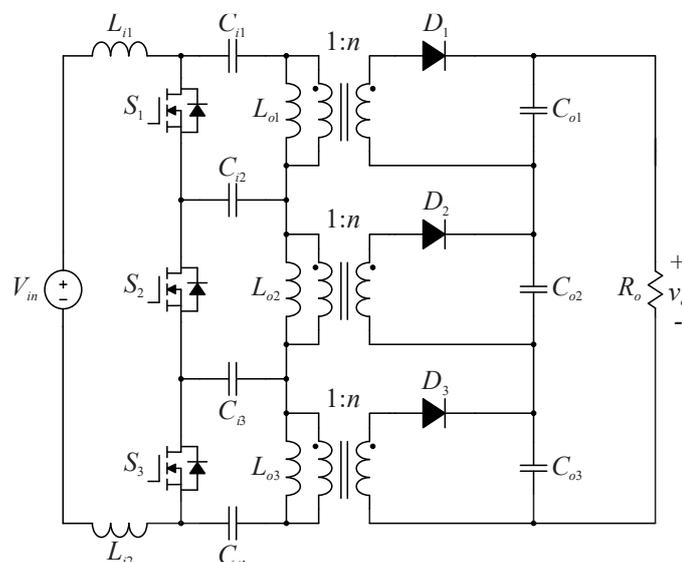
O objetivo principal da tese é propor novas topologias de conversores CC-CC e CA-CC monofásicos da família SEPIC. Esta tese também tem como objetivo: analisar, modelar, generalizar, dimensionar e implementar topologias com saída conectada em paralelo (somatório de corrente). Além do propósito principal, podem-se destacar alguns objetivos secundários:

Figura 1.9 – Topologia do conversor SEPIC CC-CC proposto com dois módulos e saída conectada em série.



Fonte: Autoria Própria.

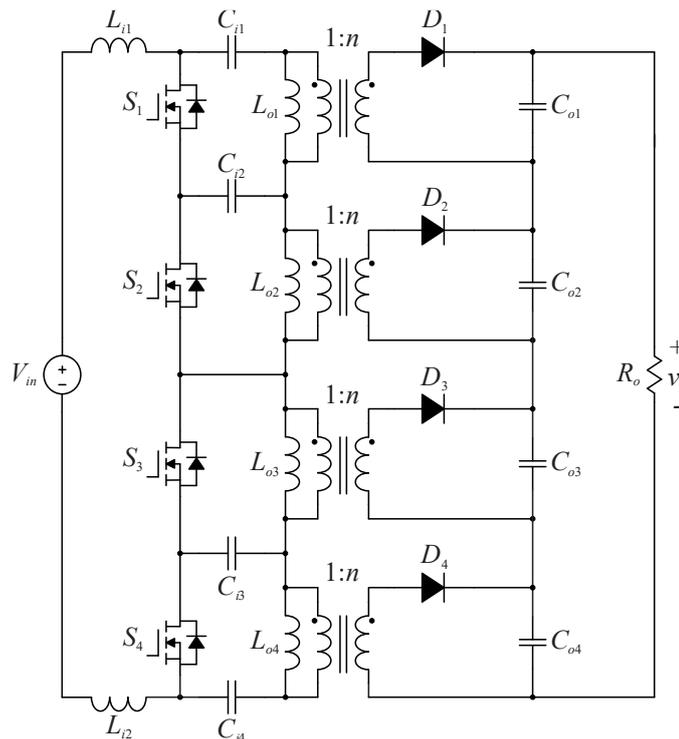
Figura 1.10 – Topologia do conversor SEPIC CC-CC proposto com três módulos e saída conectada em série.



Fonte: Autoria Própria.

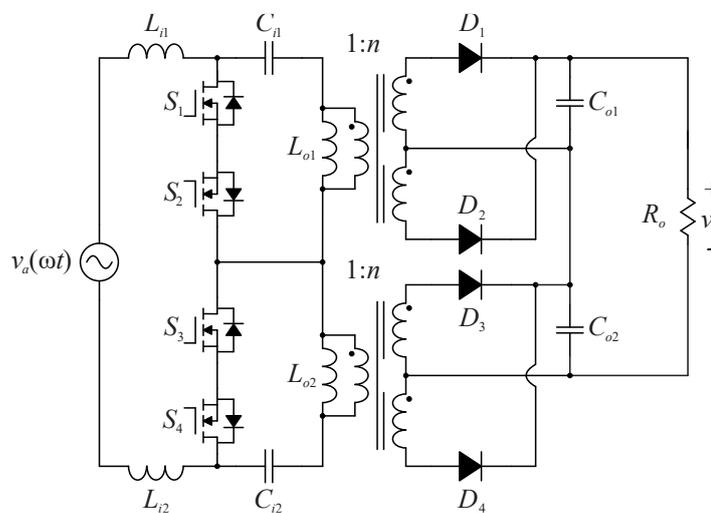
- Realizar uma revisão bibliográfica de conversores CC-CC e CA-CC da família SEPIC;
- Implementar estruturas CC-CC, com dois e quatro módulos, utilizando diferentes modulações e com circuitos de grameamento passivo dissipativo (RCD) e passivo regenerativo, comparando os rendimentos das estruturas;

Figura 1.11 – Topologia do conversor SEPIC CC-CC proposto com quatro módulos e saída conectada em série.



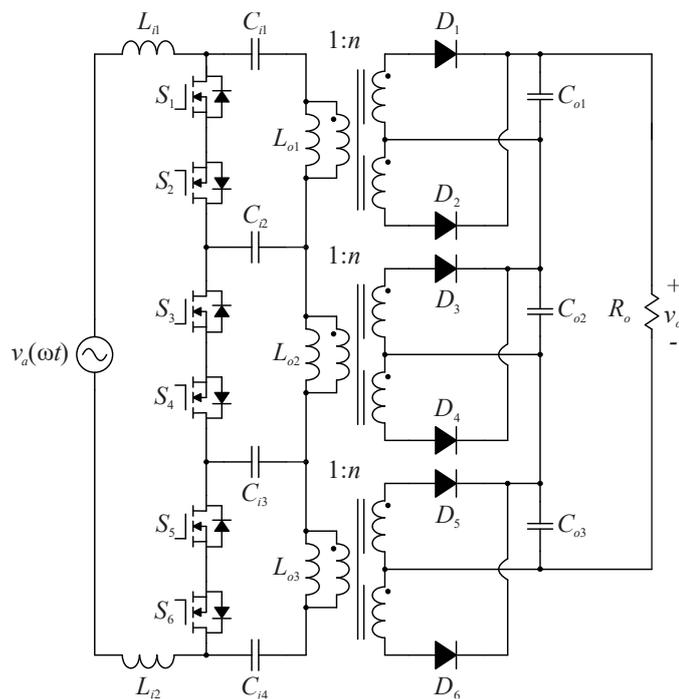
Fonte: Autoria Própria.

Figura 1.12 – Topologia do retificador SEPIC proposto com dois módulos e saída conectada em série.



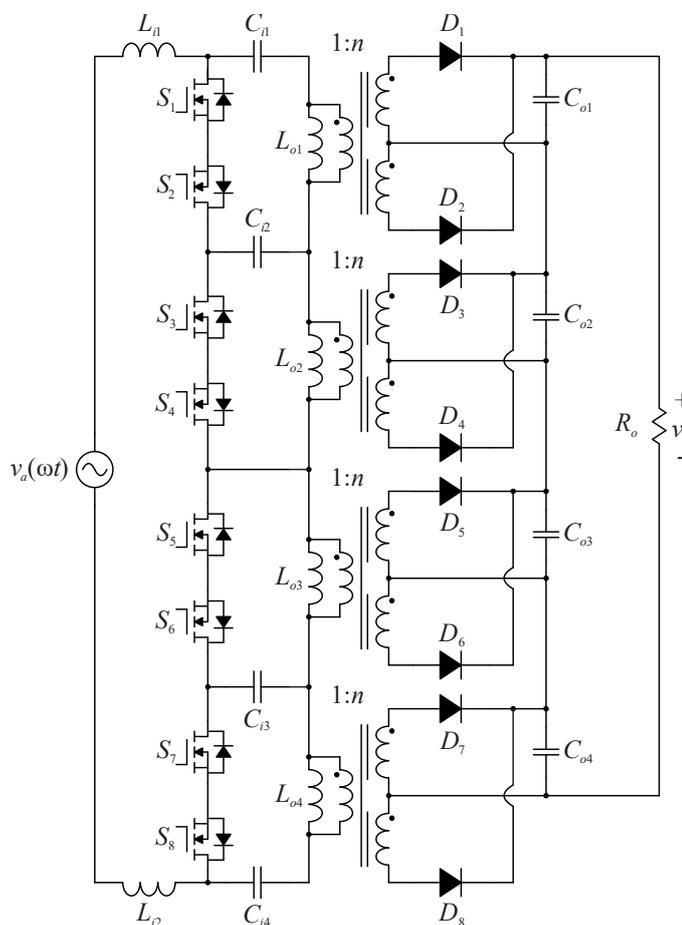
Fonte: Autoria Própria.

Figura 1.13 – Topologia do retificador SEPIC proposto com três módulos e saída conectada em série.



Fonte: Autoria Própria.

Figura 1.14 – Topologia do retificador SEPIC proposto com quatro módulos e saída conectada em série.



Fonte: Autoria Própria.

- Implementar a estrutura CA-CC com dois módulos e circuito de grampeamento passivo dissipativo (RCD), utilizando diferentes modulações, a fim de validar a estrutura proposta;
- Fornecer todas as equações necessárias de projeto dos conversores CC-CC e CA-CC, de forma generalizada, bem como as equações de esforços nos elementos, permitindo ao leitor dimensionar e avaliar todos os componentes.

As topologias apresentadas com a saída conectada em série (somatório de tensão) são apresentadas brevemente e deixadas como trabalho futuro, bem como a implementação da estrutura CA-CC com circuito de grampeamento passivo regenerativo.

1.3 ORGANIZAÇÃO DO TRABALHO

A tese está organizada da seguinte forma:

- Capítulo 1: uma breve introdução geral sobre os conversores CC-CC e CA-CC baseados no conversor SEPIC.
- Capítulo 2: apresenta-se a revisão bibliográfica, sendo expostas as estruturas dos conversores CC-CC e CA-CC, não isoladas e isoladas, baseadas no conversor SEPIC, sendo que algumas topologias apresentam esforços reduzidos de tensão sobre os interruptores e diodos. Em adicional, apresentam-se estruturas de grampeamento para os conversores CC-CC e CA-CC.
- Capítulo 3: a análise teórica completa do conversor CC-CC proposto é apresentada neste capítulo, contendo a generalização da estrutura e os modos de acionamento dos interruptores. As etapas de operação, principais formas de onda teóricas, equações de esforços e projeto, modelos dinâmicos, com suas respectivas validações, e as restrições de operação são apresentadas para cada modo de acionamento do conversor, exceto as equações de esforços e projeto dos modos (II) e (IV) de acionamento dos interruptores. A fim de validar as análises desenvolvidas, são apresentados os resultados experimentais para dois protótipos construídos.
- Capítulo 4: análogo ao capítulo 3, este capítulo é responsável por apresentar o retificador proposto, abrangendo o modo de funcionamento do retificador, com a generalização da estrutura e os possíveis modos de acionamento dos interruptores. Seguindo, apresentam-se as etapas de operação, principais

formas de onda em baixa e alta frequência, principais equações de esforços dos elementos e de projeto, modelos dinâmicos e suas respectivas validações para os distintos modos de acionamento dos interruptores. Assim como no capítulo 3, as equações de esforços e projeto dos modos (II) e (IV) de acionamento dos interruptores não são apresentadas por motivos descritos. Por fim, para realizar a validação das análises teóricas, apresentam-se resultados experimentais de um protótipo com dois módulos, operando nos modos (I) e (III) de acionamento dos interruptores e utilizando um circuito de grampeamento dissipativo (RCD).

- Capítulo 5: neste capítulo realiza-se uma conclusão geral do trabalho desenvolvido, ressaltando as principais características dos conversores e os resultados obtidos. Prosseguindo, apresentam-se os trabalhos futuros e os problemas a solucionar.

REVISÃO BIBLIOGRÁFICA

Este capítulo tem por finalidade apresentar a revisão bibliográfica pertinente ao tema da tese, trazendo a estrutura CC-CC e CA-CC do conversor SEPIC convencional, bem como as topologias derivadas destas estruturas. O objetivo é identificar as contribuições e as lacunas existentes dentro desta família de conversores.

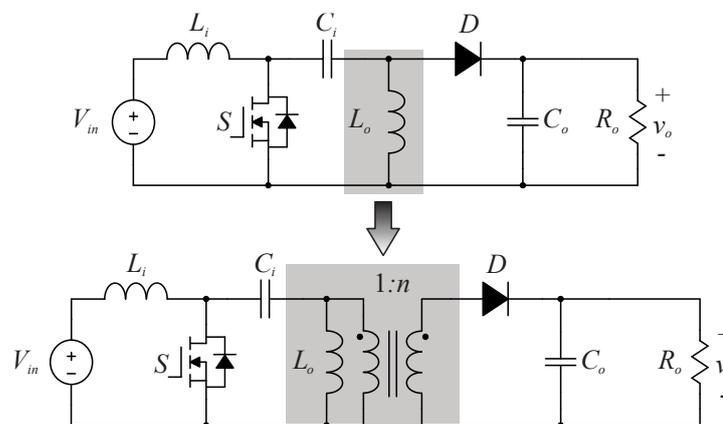
Primeiramente, apresentam-se algumas topologias CC-CC não isoladas, seguindo para as estruturas isoladas, sendo todas derivadas do conversor SEPIC CC-CC. Posteriormente, apresentam-se as estruturas de retificadores não isoladas e isoladas de estágio único derivadas do conversor SEPIC, sendo apresentadas as principais vantagens e desvantagens de cada estrutura.

2.1 CONVERSORES CC-CC DERIVADOS DA TOPOLOGIA SEPIC

Pelo fato das topologias propostas nesta tese, tanto CC-CC quanto CA-CC, serem baseadas no conversor SEPIC convencional, é relevante realizar uma breve análise desta estrutura, destacando os pontos positivos e negativos deste conversor. A estrutura convencional não isolada e isolada é apresentada na Figura 2.1.

O conversor SEPIC CC-CC tem como característica a possibilidade de operação tanto como elevador quanto abaixador de tensão, não necessitando de filtros adicionais na entrada

Figura 2.1 - Conversor SEPIC CC-CC convencional não isolado e isolado.



Fonte: Autoria Própria.

para garantir a continuidade e baixa ondulação da corrente drenada da fonte de alimentação.

Como pode ser visualizado através da Figura 2.1, o conversor SEPIC possibilita isolar a fonte de alimentação da carga a partir da substituição do indutor L_o por indutores acoplados, permitindo também a utilização de múltiplas saídas.

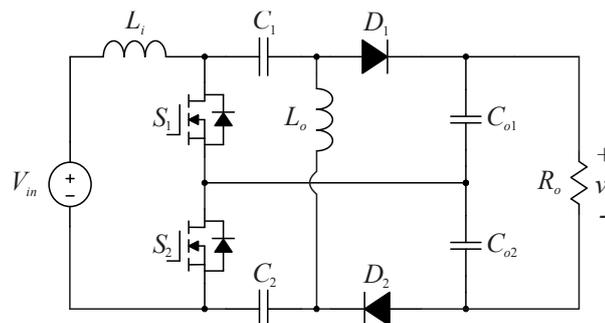
A principal desvantagem do conversor SEPIC é o elevado nível dos esforços de tensão sobre o interruptor e diodo, sendo igual a somatória das tensões de entrada e saída. A fim de contornar esta situação, algumas topologias CC-CC baseadas no conversor SEPIC com reduzidos esforços de tensão sobre os semicondutores foram desenvolvidas, destacando-se inicialmente a estrutura apresentada em [43], podendo ser visualizada a partir da Figura 2.2. Nota-se que, quando comparado a topologia convencional, este conversor apresenta um interruptor (S_2), um diodo (D_{o2}) e dois capacitores (C_2 e C_{o2}) extras. A inserção dos capacitores, tanto na entrada quanto na saída, proporciona a este conversor reduzidos esforços de tensão sobre os interruptores e diodos, sendo os esforços reduzidos pela metade.

Apresenta-se na Tabela 2.1 e na Tabela 2.2 uma análise quantitativa e qualitativa entre os conversores SEPIC CC-CC convencional não isolado e o conversor proposto em [43]. Destaca-se que, apesar do conversor apresentado em [43] conter uma maior quantidade de componentes, esta estrutura apresenta menores esforços de tensão sobre os interruptores e diodos, mantendo as principais características do conversor SEPIC CC-CC convencional.

Com a redução dos esforços de tensão sobre os semicondutores, surge a possibilidade de se trabalhar com maiores níveis de tensões, ou então, com maiores ganhos nos conversores. Perante isto, destacam-se as estruturas propostas em [30] e [44].

O conversor proposto em [30], apresentado na Figura 2.3, é oriundo do conversor SEPIC, sendo que suas modificações propiciam elevado ganho estático e reduzidos esforços de tensão sobre os semicondutores. Para isto, a topologia conta com um diodo (D_M) e um capacitor (C_M) a mais que a topologia convencional.

Figura 2.2 - Conversor SEPIC CC-CC proposto em [43].



Fonte: Adaptado de [43].

Tabela 2.1 – Análise quantitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [43].

Características	Conversor SEPIC convencional não isolado	Conversor SEPIC CC-CC proposto em [43]
Quantidade de interruptores controlados	1	2
Quantidade de diodos	1	2
Quantidade de indutores	2	2
Quantidade de Capacitores	2	4

Fonte: Autoria Própria.

Tabela 2.2 – Análise qualitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [43].

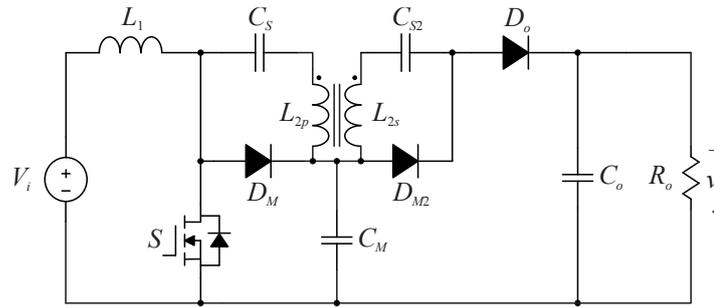
Grandezas	Conversor SEPIC convencional não isolado	Conversor SEPIC CC-CC proposto em [43]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_{in} + V_o$	$\frac{V_{in} + V_o}{2}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_{in} + V_o$	$\frac{V_{in} + V_o}{2}$

Fonte: Autoria Própria.

A estrutura de SEPIC isolada conta com indutores acoplados, o que ajuda a incrementar o ganho estático do conversor. Com a inserção dos indutores acoplados, surge-se a indutância de dispersão, gerando sobre tensão no diodo D_o , sendo necessária a utilização e um circuito de grampeamento. A fim de solucionar este problema, o autor adiciona o capacitor C_{S2} e o diodo D_{M2} , sendo que o capacitor C_{S2} armazenando a energia da indutância de dispersão e posteriormente envia esta energia para a saída, garantindo assim que a energia da indutância de dispersão não apareça sobre o diodo D_o .

Apresenta-se na Tabela 2.3 e Tabela 2.4 uma análise quantitativa e qualitativa entre os conversores SEPIC CC-CC convencional não isolado e o conversor proposto em [30]. Destaca-se que, apesar do conversor apresentado em [30] conter uma maior quantidade de componentes e necessitar de um circuito auxiliar de comutação para evitar sobre tensão sobre o diodo de saída. Esta estrutura apresenta elevado ganho estático e esforços de tensão reduzidos sobre os interruptores e diodos. Vale ressaltar que o capacitor C_{S2} e o diodo D_{M2} não são levados em consideração na análise quantitativa, uma vez que estes componentes fazem parte do circuito auxiliar de comutação, podendo ser utilizada outra estrutura, bem como a indutância de dispersão é desconsiderada na análise qualitativa.

Figura 2.3 - Conversor SEPIC CC-CC proposto em [30].



Fonte: Adaptado de [30].

Tabela 2.3 – Análise quantitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [30].

Características	Conversor SEPIC convencional não isolado	Conversor SEPIC CC-CC proposto em [30]
Quantidade de interruptores controlados	1	1
Quantidade de diodos	1	2
Quantidade de indutores	2	1
Quantidade de indutores acoplados	0	1
Quantidade de capacitores	2	3

Fonte: Autoria Própria.

Tabela 2.4 – Análise qualitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [30].

Grandezas	Conversor SEPIC convencional não isolado	Conversor SEPIC CC-CC proposto em [30]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_{in} + V_o$	$\frac{V_i}{1-D}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_{in} + V_o$	$\frac{V_i}{1-D}$

Fonte: Autoria Própria.

Outra estrutura baseada no conversor SEPIC que contém indutores acoplados e reduzidos esforços sobre os semicondutores é proposta em [44] e é exibida na Figura 2.4. Nota-se que, comparada a estrutura convencional do conversor SEPIC, este conversor apresenta um interruptor (S_a) e um capacitor (C_c) a mais, além da utilização dos diodos intrínsecos dos dois interruptores (D_m e D_a), os quais são necessários para o funcionamento da estrutura.

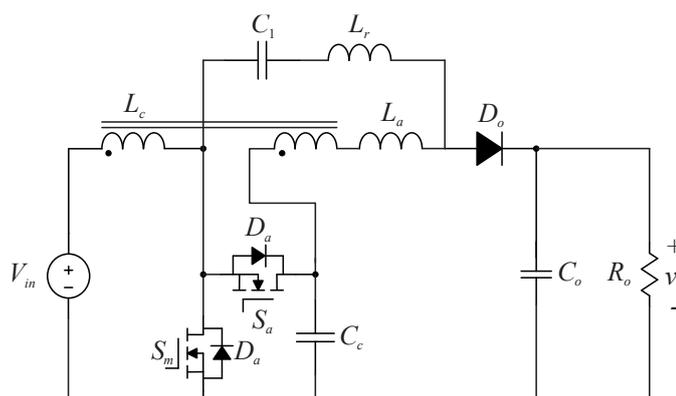
Os indutores acoplados desta estrutura, junto com o indutor auxiliar L_a , são utilizados para deixar a corrente de entrada livre de ondulação e para proporcionar comutação suave (ZVS) nos interruptores. Além disso, é adicionado um circuito multiplicador de tensão para obter elevado ganho, sendo que o capacitor C_c , junto com o indutor ressonante L_r , proporcionam

comutação suave (ZCS) no diodo de saída, reduzindo assim a perda de recuperação reversa.

A Tabela 2.5 e a Tabela 2.6 apresentam, respectivamente, uma análise quantitativa e qualitativa entre os conversores SEPIC CC-CC convencional não isolado e o conversor proposto em [44].

Apesar das duas topologias anteriores conterem indutores acoplados, estas não apresentam isolamento galvânica em alta frequência entre a fonte de alimentação e a carga. Com

Figura 2.4 - Conversor SEPIC CC-CC proposto em [44].



Fonte: Adaptado de [44].

Tabela 2.5 – Análise quantitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [44].

Características	Conversor SEPIC convencional não isolado	Conversor SEPIC CC-CC proposto em [44]
Quantidade de interruptores controlados	1	2
Quantidade de diodos	1	3*
Quantidade de indutores	2	2
Quantidade de indutores acoplados	0	1
Quantidade de capacitores	2	3

*dois diodos internos dos interruptores S_m e S_a .

Fonte: Autoria Própria.

Tabela 2.6 – Análise qualitativa entre os conversores SEPIC CC-CC convencional não isolado e SEPIC proposto em [44].

Grandezas	Conversor SEPIC convencional não isolado	Conversor SEPIC CC-CC proposto em [44]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_{in} + V_o$	$\frac{V_{in} + V_o}{2}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_{in} + V_o$	$\frac{V_{in} + V_o}{2}$

Fonte: Autoria Própria.

isso, destacam-se as topologias propostas por [32] e [35], sendo que estas apresentam isolação galvânica a partir de indutores acoplados.

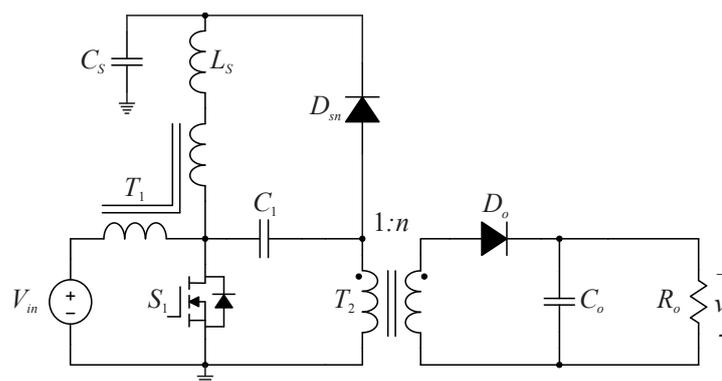
A topologia apresentada por [35], exibida na Figura 2.5, utiliza isolação galvânica e elevado ganho de tensão a partir de indutor acoplado. Com a adição do indutor acoplado, têm-se a indutância de dispersão, e, conseqüentemente, a necessidade de utilizar um circuito de grameamento para não danificar o interruptor.

Destaca-se que o autor utilizou um circuito auxiliar de comutação composto por um indutor acoplado (T_1), um indutor auxiliar (L_s), um capacitor auxiliar (C_s) e um diodo (D_{sn}), sendo que este circuito auxiliar de comutação zera a ondulação da corrente de entrada e grameia a tensão sobre o interruptor. Vale ressaltar que os restantes dos componentes são equivalentes aos elementos do conversor SEPIC CC-CC convencional isolado.

Sendo o conversor CC-CC proposto livre de ondulação em alta frequência na corrente de entrada, leva-se em consideração os elementos do circuito auxiliar de comutação na comparação quantitativa com o conversor SEPIC CC-CC convencional isolado (apresentado na Tabela 2.7), uma vez que o acoplamento do indutor de entrada com o indutor do circuito auxiliar de comutação proporciona a corrente de entrada livre de ondulação. A Tabela 2.8 apresenta a análise qualitativa entre os conversores. Como pode-se observar, os dois conversores apresentam valores máximos de tensão iguais sobre o interruptor e o diodo de saída, uma vez que se despreza a indutância de dispersão, obtendo assim os valores máximos teóricos com os componentes ideais, o que dispensaria o circuito auxiliar de comutação, tornando este conversor equivalente ao conversor SEPIC CC-CC convencional isolado.

O conversor proposto por [32], além de apresentar isolação galvânica entre a fonte de alimentação e a carga, provém reduzidos esforços de tensão sobre os interruptores e diodos, sendo a estrutura apresentada na Figura 2.6.

Figura 2.5 - Conversor SEPIC CC-CC proposto em [35].



Fonte: Adaptado de [35].

Tabela 2.7 – Análise quantitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [35].

Características	Conversor SEPIC convencional isolado	Conversor SEPIC CC-CC proposto em [35]
Quantidade de interruptores controlados	1	1
Quantidade de diodos	1	2
Quantidade de indutores	1	1
Quantidade de indutores acoplados	1	2
Quantidade de capacitores	2	3

Fonte: Autoria Própria.

Tabela 2.8 – Análise qualitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [35].

Características	Conversor SEPIC convencional isolado	Conversor SEPIC CC-CC proposto em [35]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_{in} + \frac{V_o}{n}$	$V_{in} + \frac{V_o}{n}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_{in}n + V_o$	$V_{in}n + V_o$

Fonte: Autoria Própria.

O conversor é uma versão isolada da topologia proposta por [43] e, quando comparada a topologia do conversor SEPIC CC-CC convencional isolado, ela apresenta um interruptor (S_2), dois capacitores (C_2 e C_{o2}), um indutor acoplado (L_{o2}) e um diodo (D_2) a mais. Entretanto, estes elementos extras proporcionam reduzidos esforços de tensão sobre os interruptores e diodos, sendo igual a metade dos esforços do conversor SEPIC CC-CC convencional isolado.

A isolamento galvânica em alta frequência exige o uso de um circuito de grampeamento para não danificar os interruptores, sendo que neste artigo, o autor analisou o conversor ideal, desprezando a indutância de dispersão e, conseqüentemente, o circuito de grampeamento.

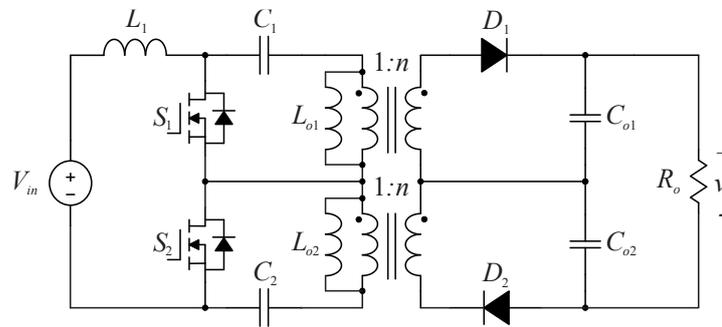
Apresenta-se na Tabela 2.9 a análise quantitativa entre o conversor SEPIC CC-CC convencional isolado e o conversor proposto em [32], enquanto que na Tabela 2.10 uma análise qualitativa é apresentada. Vale ressaltar que para as análises quantitativa e qualitativa, leva-se em consideração que todos os elementos são ideais, desprezando a indutância de dispersão e o circuito de grampeamento.

2.1.1 Análise comparativa entre as estruturas CC-CC

A Tabela 2.11 e a Tabela 2.12 apresentam a análise quantitativa e qualitativa, respectivamente, entre o conversor SEPIC CC-CC convencional isolado e as demais estruturas CC-CC baseadas no conversor SEPIC.

Dentre as estruturas exibidas, todas contêm uma maior quantidade de componentes quando comparadas com o conversor SEPIC CC-CC convencional. Entretanto, possuem reduzidos esforços de tensão sobre os semicondutores (exceto a estrutura apresentada em [35] que possui os mesmos esforços do conversor SEPIC CC-CC convencional). Vale ressaltar que

Figura 2.6 - Conversor SEPIC CC-CC proposto em [32].



Fonte: Adaptado de [32].

Tabela 2.9 – Análise quantitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [32].

Características	Conversor SEPIC convencional isolado	Conversor SEPIC CC-CC proposto em [32]
Quantidade de interruptores controlados	1	2
Quantidade de diodos	1	2
Quantidade de indutores	1	1
Quantidade de indutores acoplados	1	2
Quantidade de capacitores	2	4

Fonte: Autoria Própria.

Tabela 2.10 – Análise qualitativa entre os conversores SEPIC CC-CC convencional isolado e SEPIC proposto em [32].

Características	Conversor SEPIC convencional isolado	Conversor SEPIC CC-CC proposto em [32]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_{in} + \frac{V_o}{n}$	$\frac{V_{in}n + V_o}{2n}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_{in}n + V_o$	$\frac{V_{in}n + V_o}{2}$

Fonte: Autoria Própria.

Tabela 2.11 – Análise quantitativa entre o conversor SEPIC convencional isolado com outras estruturas.

Características	SEPIC convencional isolado	SEPIC em [43]	SEPIC em [30]	SEPIC em [44]	SEPIC em [35]	SEPIC em [32]
Quantidade de interruptores controlados	1	2	1	2	1	2
Quantidade de diodos	1	2	2	3	2	2
Quantidade de indutores	1	2	1	2	1	1
Quantidade de indutores acoplados	1	0	1	1	2	2
Quantidade de capacitores	2	4	3	3	3	4

Fonte: Autoria Própria.

Tabela 2.12 – Análise qualitativa entre o conversor SEPIC CC-CC convencional isolado com outras estruturas.

Características	SEPIC convencional isolado	SEPIC em [43]	SEPIC em [30]	SEPIC em [44]	SEPIC em [35]	SEPIC em [32]
Isolação galvânica entre a entrada e a saída	Sim	Não	Não	Não	Sim	Sim
Máxima tensão teórica sobre o(s) interruptor(es)	$V_{in} + \frac{V_o}{n}$	$\frac{V_{in} + V_o}{2}$	$\frac{V_i}{1-D}$	$\frac{V_{in} + V_o}{2}$	$V_{in} + \frac{V_o}{n}$	$\frac{V_{in}n + V_o}{2n}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_{in}n + V_o$	$\frac{V_{in} + V_o}{2}$	$\frac{V_i}{1-D}$	$\frac{V_{in} + V_o}{2}$	$V_{in}n + V_o$	$\frac{V_{in}n + V_o}{2}$

Fonte: Autoria Própria.

as estruturas que contêm mais de um interruptor necessitam de acionamentos isolados, uma vez que os interruptores não possuem o mesmo referencial.

As topologias expostas em [32] e [35] possuem isolação galvânica entre a entrada e a saída, sendo uma vantagem quando comparadas com as demais estruturas. Em contrapartida, necessitam de um circuito auxiliar de comutação para não danificar os semicondutores devido à energia proveniente da indutância de dispersão.

2.2 CONVERSORES CA-CC DERIVADOS DA TOPOLOGIA SEPIC

A estrutura do retificador SEPIC convencional é obtida a partir da topologia CC-CC, sendo as estruturas não isolada e isolada apresentadas na Figura 2.7. Nota-se que ambas as estruturas apresentam uma ponte retificadora na entrada, sendo esses diodos responsáveis por

realizar a conversão da corrente alternada para corrente contínua. Vale ressaltar que a estrutura do retificador SEPIC convencional isolado é apresentado em [33].

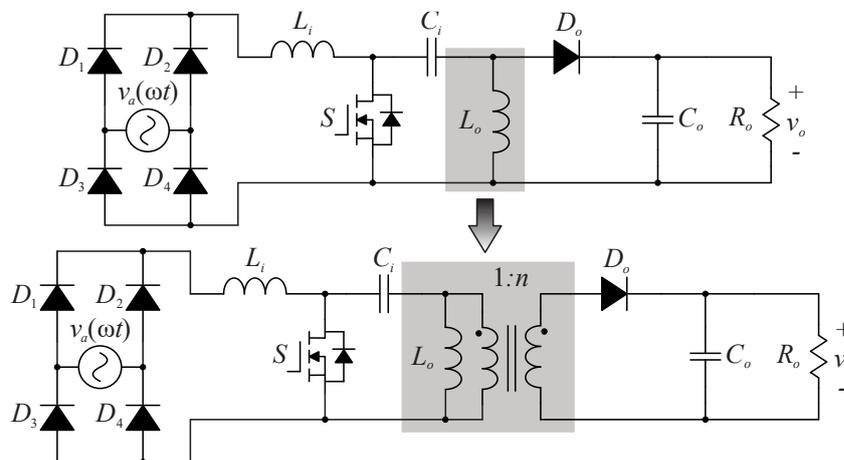
As topologias baseadas no conversor SEPIC operando em MCD não precisam de controle de corrente e filtros de entrada. Destacam-se algumas vantagens desses retificadores: baixa ondulação da corrente de entrada em alta frequência; possibilidade de isolamento galvânica em alta frequência; múltiplas saídas; dentre outras vantagens da estrutura CC-CC.

Em contrapartida, os elevados níveis de tensão sobre o interruptor e o diodo de saída são os maiores desafios dessas estruturas. O esforço máximo de tensão é igual ao valor de pico da fonte de alimentação somado com a tensão de saída (similar ao conversor CC-CC SEPIC).

Com isso, surgem as topologias de retificadores baseados no conversor SEPIC com reduzidos esforços de tensão sobre os semicondutores, sendo destacada a estrutura proposta por [21] (exibida na Figura 2.8). O retificador apresenta um diodo (D_M) e um capacitor (C_M) a mais que a estrutura do retificador SEPIC não isolado. Com a adição destes dois componentes, os esforços de tensão sobre os semicondutores são reduzidos pela metade.

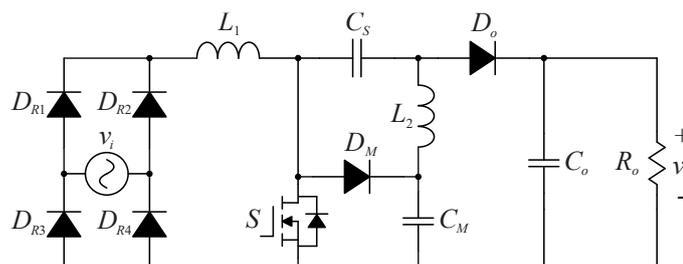
Destaca-se que a estrutura apresentada em [21] é a versão de retificador da topologia CC-CC apresentada em [30]. Contudo, o retificador não apresenta os indutores acoplados, o

Figura 2.7 – Retificador SEPIC convencional não isolado e isolado.



Fonte: Autoria Própria.

Figura 2.8 – Retificador SEPIC proposto em [21].



Fonte: Adaptado de [21].

Tabela 2.13 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [21].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [21]
Quantidade de interruptores controlados	1	1
Quantidade de diodos rápidos	1	2
Quantidade de diodos lentos	4	4
Quantidade de indutores	2	2
Quantidade de capacitores	2	3

Fonte: Autoria Própria.

Tabela 2.14 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [21].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [21]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_p + V_o$	$\frac{V_p + V_o}{2}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_p + V_o$	$\frac{V_p + V_o}{2}$

Fonte: Autoria Própria.

diodo e o capacitor de auxílio à comutação, sendo inserido apenas a ponte retificadora na entrada com a alteração da fonte CC para a fonte CA. A Tabela 2.13 e Tabela 2.14 apresentam uma análise quantitativa e qualitativa entre os retificadores SEPIC convencional não isolado e o conversor proposto em [21].

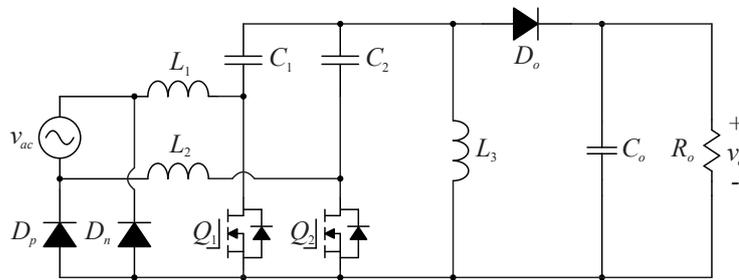
A fim de melhorar o rendimento das estruturas e diminuir a quantidade de componentes no caminho da corrente durante um período de comutação, surgem-se as topologias *bridgeless*, as quais não apresentam mais a ponte retificadora na entrada dos retificadores. Destacam-se as estruturas apresentadas em [24] e [40].

A topologia proposta por [24] (vista na Figura 2.9) é uma estrutura *bridgeless* baseada no retificador SEPIC convencional não isolado. Comparado ao retificador SEPIC convencional, este conversor apresenta um interruptor (Q_2), um indutor (L_2) e um capacitor (C_2) a mais, contudo, apresenta apenas dois diodos lentos. Destaca-se ainda que apenas um interruptor e um diodo de entrada conduzem durante um semiciclo, sendo o interruptor Q_1 e o diodo D_p durante o semiciclo positivo e o interruptor Q_2 e o diodo D_n durante o semiciclo negativo da fonte de alimentação. Todavia, este conversor apresenta os mesmos esforços de tensão sobre os interruptores e o diodo de saída, como pode-se observar através da Tabela 2.16. A Tabela 2.15

traz uma análise quantitativa entre o retificador SEPIC convencional e o retificador proposto em [24].

Similar a estrutura apresentada em [24], uma topologia de retificador *bridgeless* baseada no conversor SEPIC é proposta por [40], sendo que neste conversor os esforços de tensão sobre os interruptores e o diodo de saída são reduzidos pela metade. A topologia proposta em [40] pode ser visualizada através da Figura 2.10. Para proporcionar esforços reduzidos nos interruptores e no diodo de saída, incluíram-se mais dois diodos (D_1 e D_2) e um capacitor (C_3) na estrutura. Destaca-se que esta estrutura tem funcionamento similar a estrutura anterior, sendo que o interruptor Q_1 e os diodos D_p e D_1 são responsáveis por conduzir durante o semiciclo

Figura 2.9 – Retificador SEPIC proposto em [24].



Fonte: Adaptado de [24].

Tabela 2.15 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [24].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [24]
Quantidade de interruptores controlados	1	2
Quantidade de diodos rápidos	1	1
Quantidade de diodos lentos	4	2
Quantidade de indutores	2	3
Quantidade de capacitores	2	3

Fonte: Autoria Própria.

Tabela 2.16 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [24].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [24]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_p + V_o$	$V_p + V_o$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_p + V_o$	$V_p + V_o$

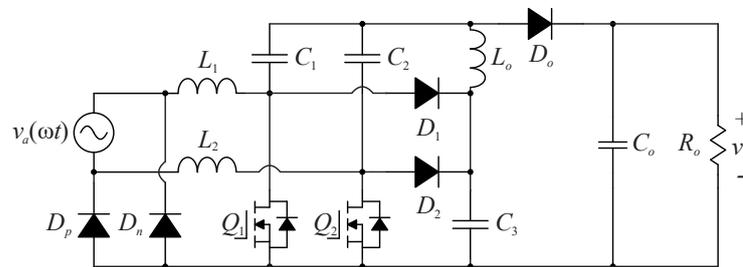
Fonte: Autoria Própria.

positivo, enquanto o interruptor Q_2 e os diodos D_n e D_2 conduzem no semiciclo negativo.

A análise quantitativa e qualitativa do retificador proposto em [40] com o retificador SEPIC é apertada na Tabela 2.17 e na Tabela 2.18, respectivamente. Apesar da estrutura conter mais componentes, os esforços de tensão sobre os semicondutores são reduzidos.

Com os reduzidos esforços de tensão sobre os semicondutores, pode-se utilizar topologias de alto ganho baseadas no conversor SEPIC para se obter elevados níveis de tensão na saída. Para isto, destaca-se a topologia apresentada em [49], a qual faz a integração de um conversor *bridgeless* baseado no conversor SEPIC com células de capacitor chaveado, como pode-se visualizar na Figura 2.11.

Figura 2.10 – Retificador SEPIC proposto em [40].



Fonte: Adaptado de [40].

Tabela 2.17 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [40].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [40]
Quantidade de interruptores controlados	1	2
Quantidade de diodos rápidos	1	3
Quantidade de diodos lentos	4	2
Quantidade de indutores	2	3
Quantidade de capacitores	2	4

Fonte: Autoria Própria.

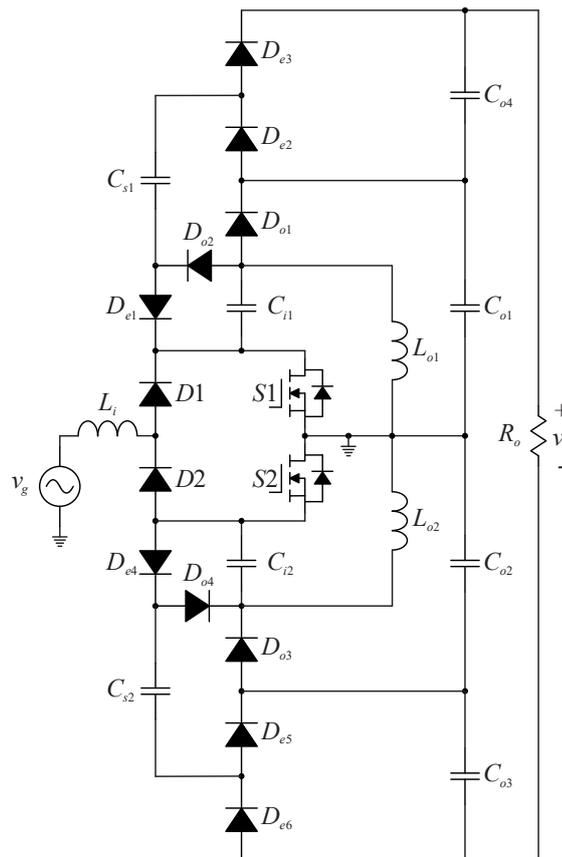
Tabela 2.18 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [40].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [40]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_p + V_o$	$\frac{V_p + V_o}{2}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_p + V_o$	$\frac{V_p + V_o}{2}$

Fonte: Autoria Própria.

Vale ressaltar que o autor apresenta a generalização da estrutura, com a possibilidade de inserção de n células de capacitor chaveado, bem como seus benefícios. Além desta generalização referente as células de capacitor chaveado, há a possibilidade de se alterar a célula de comutação. Com isso, ressalta-se que o retificador apresentado na Figura 2.11 possui a célula de comutação com dois interruptores (S_1 e S_2) e dois diodos (D_1 e D_2), além da utilização de duas células de capacitor chaveado. Destaca-se ainda que a estrutura funciona como dois

Figura 2.11 – Retificador SEPIC proposto em [49].



Fonte: Adaptado de [47].

Tabela 2.19 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [49].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [49]
Quantidade de interruptores controlados	1	2
Quantidade de diodos rápidos	1	10
Quantidade de diodos lentos	4	2
Quantidade de indutores	2	3
Quantidade de capacitores	2	8

Fonte: Autoria Própria.

retificadores de meia onda, um para cada semiciclo da fonte de alimentação, além de apresentar esforços reduzidos de tensão sobre os semicondutores.

A análise quantitativa entre o retificador SEPIC convencional não isolado e o conversor proposto em [49] é apresentada na Tabela 2.19, enquanto que na Tabela 2.20 exibe a análise qualitativa. O aumento na quantidade de componentes é considerável, principalmente os diodos, os quais estão presentes nas células de capacitor chaveado. Em contrapartida, os esforços de tensão sobre os semicondutores são consideravelmente reduzidos, podendo a tensão de saída ser quatro vezes maior, comparado ao SEPIC convencional, para os esforços de tensão serem equivalentes entre os dois retificadores.

Uma vantagem da estrutura do retificador SEPIC é a possibilidade de isolamento galvânica em alta frequência a partir de indutores acoplados. Com isso, destaca-se a topologia *bridgeless* isolada apresentada em [34], sendo a sua estrutura exibida na Figura 2.12. É possível visualizar que o conversor apresenta um interruptor (S_2) e um diodo (D_{o2}) a mais que o retificador SEPIC convencional isolado, porém, não apresenta ponte retificadora na entrada, sendo a conversão da energia CA para CC realizada pelos diodos D_{o1} e D_{o2} , com o diodo D_{o1} conduzindo durante o semiciclo positivo e o diodo D_{o2} durante o semiciclo negativo.

A Tabela 2.21 apresenta uma análise quantitativa entre o retificador SEPIC isolado e o retificador proposto em [34], enquanto que na Tabela 2.22 apresenta-se uma análise qualitativa. Apesar do conversor proposto em [34] apresentar um menor número de componentes, os esforços sobre os semicondutores permanecem os mesmos, sendo uma desvantagem das estruturas. Além disso, como a estrutura apresenta isolamento galvânica, ela tem a necessidade da utilização de um circuito auxiliar de comutação, a fim de grampear a tensão sobre os interruptores.

Com a isolamento galvânica a partir de indutores acoplados, os retificadores podem apresentar múltiplas saídas, conforme o retificador proposto em [37]. Como pode-se observar a partir da Figura 2.13, o lado primário do retificador proposto é igual ao lado primário do

Tabela 2.20 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e proposto em [49].

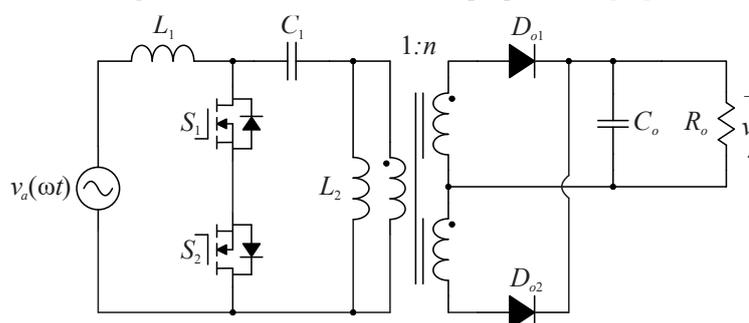
Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [49]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_p + V_o$	$V_p + \frac{V_o}{4}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_p + V_o$	$V_p + \frac{V_o}{4}$

Fonte: Autoria Própria.

retificador SEPIC convencional isolado, enquanto o lado secundário é composto por quatro indutores, todos acoplados ao único indutor do lado primário, conseguindo proporcionar quatro diferentes níveis de tensão de saída, podendo ser utilizadas como fontes auxiliares de circuitos de controle, por exemplo.

Apresenta-se na Tabela 2.23 e na Tabela 2.24 uma análise quantitativa e qualitativa, respectivamente, entre o retificador SEPIC convencional isolado e o retificador de múltiplas saídas apresentado em [37]. A quantidade de componentes do retificador com múltiplas saídas

Figura 2.12 – Retificador SEPIC proposto em [34].



Fonte: Adaptado de [34].

Tabela 2.21 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e proposto em [34].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [34]
Quantidade de interruptores controlados	1	2
Quantidade de diodos rápidos	1	2
Quantidade de diodos lentos	4	0
Quantidade de indutores	1	1
Quantidade de indutores acoplados	1	1
Quantidade de capacitores	2	2

Fonte: Autoria Própria.

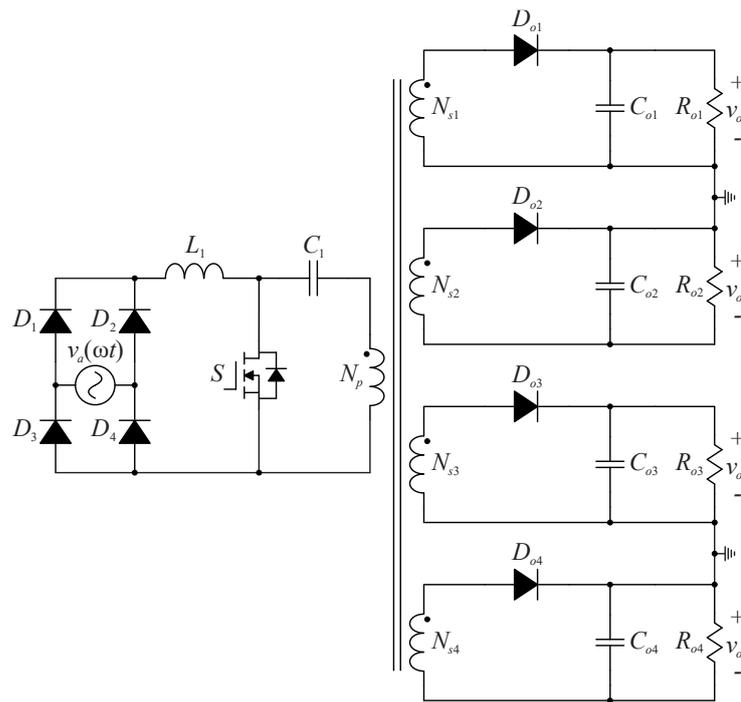
Tabela 2.22 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e proposto em [34].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [34]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_p + \frac{V_o}{n}$	$V_p + \frac{V_o}{n}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_p n + V_o$	$V_p n + V_o$

Fonte: Autoria Própria.

é maior comparado ao retificador SEPIC convencional isolado, contudo, o retificador de múltiplas saídas pode apresentar quatro níveis distintos de tensão na saída. Ressalta-se ainda que os esforços sobre os semicondutores permanecem os mesmos, sendo a tensão sobre o interruptor igual a somatória da tensão de entrada mais as tensões de saída somadas e refletidas para o lado primário, enquanto as tensões sobre os diodos de saída são iguais à tensão de entrada refletida para o lado primário mais a sua respectiva tensão de saída.

Figura 2.13 – Retificador SEPIC proposto em [37].



Fonte: Adaptado de [37].

Tabela 2.23 – Análise quantitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [37].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [37]
Quantidade de interruptores controlados	1	1
Quantidade de diodos rápidos	1	4
Quantidade de diodos lentos	4	4
Quantidade de indutores	1	1
Quantidade de indutores acoplados	1	1
Quantidade de capacitores	2	5

Fonte: Autoria Própria.

Tabela 2.24 – Análise qualitativa entre os retificadores SEPIC convencional não isolado e SEPIC proposto em [37].

Características	Retificador SEPIC convencional não isolado	Retificador SEPIC proposto em [37]
Máxima tensão teórica sobre o(s) interruptor(es)	$V_p + \frac{V_o}{n}$	$V_p + \frac{V_o}{n}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_p n + V_o$	$V_p n + V_{o1}$

Fonte: Autoria Própria.

2.2.1 Análise comparativa entre as estruturas CA-CC

A Tabela 2.25 e a Tabela 2.26 apresentam as análises quantitativa e qualitativa entre a estrutura do retificador SEPIC convencional isolado e as demais estruturas de retificadores expostas.

As estruturas apresentadas em [21], [40] e [49] têm como vantagem a redução dos esforços de tensão sobre os semicondutores, enquanto as demais topologias apresentam os mesmos esforços do retificador SEPIC convencional (quando $n = 1$ para as topologias isoladas).

Destaca-se o conversor exposto em [34], sendo o único conversor apresentado que contém uma menor quantidade de componentes quando comparado ao retificador SEPIC convencional. Tal característica se deve pelo conversor ser *bridgeless* e apresentar interruptores bidirecionais, os quais possuem o mesmo referencial, facilitando o acionamento destes interruptores. Em contrapartida, como a estrutura apresenta isolação galvânica entre a entrada e a saída, assim como o retificador SEPIC convencional isolado e a estrutura exibida em [37], faz-se necessário a utilização de um circuito de grampeamento para não danificar os semicondutores, aumentando a quantidade de componentes. As demais estruturas apresentadas não possuem isolação entre a entrada e saída, não sendo necessário a utilização de um circuito de grampeamento. Entretanto, essas topologias ficam limitadas a aplicações que não necessitam de isolação entre a a entrada e a saída.

O conversor exposto [24] utiliza o conceito *bridgeless*, ou seja, reduz a quantidade de componentes no caminho da corrente, contribuindo para o aumento do rendimento. Porém, essa estrutura não é isolada e possui os mesmos esforços de tensão nos semicondutores. Em [49] se faz uma integração do retificador SEPIC *bridgeless* com células de capacitor chaveado, aumentando o ganho da estrutura e reduzindo os esforços de tensão sobre os semicondutores. Para tanto, utiliza-se uma maior quantidade de componentes, sendo um ponto negativo da topologia.

Tabela 2.25 – Análise quantitativa entre o retificador SEPIC convencional isolado com outras estruturas.

Características	SEPIC ¹	SEPIC em [21]	SEPIC em [24]	SEPIC em [40]	SEPIC em [49]	SEPIC em [34]	SEPIC em [37]
Quantidade de interruptores controlados	1	1	2	2	2	2	1
Quantidade de diodos rápidos	1	2	1	3	10	2	4
Quantidade de diodos lentos	4	4	2	2	2	0	4
Quantidade de indutores	1	2	3	3	3	1	1
Quantidade de indutores acoplados	1	0	0	0	0	1	1
Quantidade de capacitores	2	3	3	4	8	2	5

Fonte: Autoria Própria.

¹Retificador SEPIC convencional isolado.

Tabela 2.26 – Análise qualitativa entre o retificador SEPIC convencional isolado com outras estruturas.

Características	SEPIC ¹	SEPIC em [21]	SEPIC em [24]	SEPIC em [40]	SEPIC em [49]	SEPIC em [34]	SEPIC em [37]
Isolação galvânica entre a entrada e a saída	Sim	Não	Não	Não	Não	Sim	Sim
Máxima tensão teórica sobre o(s) interruptor(es)	$V_p + \frac{V_o}{n}$	$\frac{V_p + V_o}{2}$	$V_p + V_o$	$\frac{V_p + V_o}{2}$	$V_p + \frac{V_o}{4}$	$V_p + \frac{V_o}{n}$	$V_p + \frac{V_o}{n}$
Máxima tensão teórica sobre o(s) diodo(s) de saída	$V_p n + V_o$	$\frac{V_p + V_o}{2}$	$V_p + V_o$	$\frac{V_p + V_o}{2}$	$V_p + \frac{V_o}{4}$	$V_p n + V_o$	$V_p n + V_o$

Fonte: Autoria Própria.

¹Retificador SEPIC convencional isolado.

2.3 CIRCUITOS DE GRAMPEAMENTO

As estruturas isoladas baseadas no conversor SEPIC possuem a indutância de dispersão que provoca sobretensões na tensão do interruptor, como pode ser visualizado na Figura 2.14. Essa indutância de dispersão é uma indutância, denominada como L_{dp} , proveniente dos indutores acoplados, que aparece em série com o enrolamento primário e que provoca picos de tensão no interruptor durante o bloqueio. Esses picos de tensão ocorrem devido a energia

armazenada na indutância de dispersão não encontrar caminho para circular no instante que o interruptor é bloqueado.

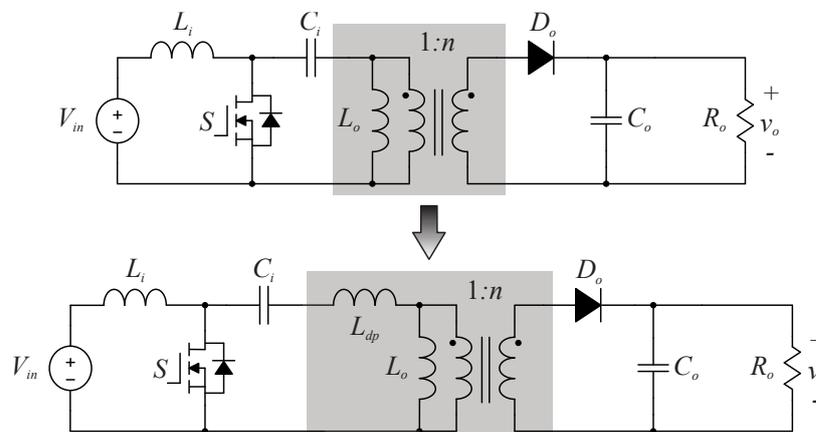
Um dos meios de contornar esse problema é o uso de um circuito de grampeamento. Os circuitos de grampeamento auxiliam nas comutações dos semicondutores de potência, tendo como a principal função grampear a tensão sobre estes durante o instante da comutação [51].

A literatura apresenta inúmeras topologias de circuito de grampeamento passivos. Dentre as diversas topologias, duas são abordadas para os conversores CC-CC, sendo uma topologia passiva dissipativa [6], [16], [51] (mais simples) e outra topologia passiva regenerativa [52]–[54] (mais complexa). Apesar da topologia passiva dissipativa ser mais simples, esta dissipa a energia proveniente da indutância de dispersão em um resistor, degradando o rendimento do conversor. A segunda topologia abordada é mais complexa, com mais componentes, contudo, um circuito regenerativo, ou seja, não dissipa a energia proveniente da indutância de dispersão, sendo mais atrativa se tratando de rendimento.

Tratando-se dos retificadores, a literatura apresenta uma quantidade menor de estruturas de grampeamento passivo. Uma estrutura passiva dissipativa, similar a estrutura utilizada no CC-CC, é difundida na literatura [6], [16], apresentando bons resultados no grampeamento da tensão sobre os interruptores. Em contrapartida, esta estrutura também degrada o rendimento do conversor, pois dissipa a energia proveniente da indutância de dispersão.

Com o intuito de incrementar o rendimento dos retificadores, buscaram-se outras estruturas regenerativas. Uma opção presente na literatura, é a utilização de uma estrutura ativa, utilizando um conversor Flyback [51] para processar a energia vinda da indutância de dispersão, sendo a saída do conversor Flyback conectada em paralelo com a saída do retificador.

Figura 2.14 – Conversor SEPIC CC-CC convencional com a indutância de dispersão.



Fonte: Autoria Própria.

2.3.1 Estruturas de grameamento para os conversores SEPIC CC-CC

A Figura 2.15 apresenta a topologia do circuito de grameamento passivo dissipativo RCD, composta por um diodo, um capacitor e um resistor. As principais vantagens em se utilizar esse circuito de grameamento são: simplicidade na estrutura; baixo custo e número reduzido de componentes. Entretanto, as principais desvantagem são: a dissipação de energia através do resistor R_g , diminuindo assim o rendimento do conversor e a existência de oscilações na forma de onda da tensão sobre o diodo D_g [51].

A análise do circuito de grameamento e deduções das equações já foram apresentadas por [51], [54]. Assim, apresenta-se em (2.1) a expressão utilizada para determinar o capacitor C_g e em (2.2) a expressão utilizada para determinar o resistor R_g . A potência dissipada pelo circuito de grameamento é obtida a partir de (2.3). Onde:

- V_{gramp} : tensão máxima que aparecerá no interruptor com o circuito de grameamento (parâmetro de projeto do circuito de grameamento);
- Δ_{VCg} : ondulação de tensão do circuito de grameamento (parâmetro de projeto do circuito de grameamento).
- P_g : potência dissipada no circuito de grameamento;

$$C_g = \frac{L_{dp} I_{Smáx}^2}{2\Delta_{VCg} (V_{gramp} - V_{Smáx})} \quad (2.1)$$

$$R_g = \frac{2V_{gramp} (V_{gramp} - V_{Smáx})}{L_{dp} I_{Smáx}^2 f_s} \quad (2.2)$$

$$P_g = \frac{V_{gramp}^2}{R_g} \quad (2.3)$$

O circuito de grameamento passivo regenerativo é apresentado na Figura 2.16. Tal circuito de grameamento foi proposto por [52] para o conversor SEPIC CC-CC. As principais vantagens de se utilizar esse circuito de grameamento são: toda a energia armazenada na indutância de dispersão é transferida para os capacitores do circuito de grameamento C_{g1} e C_{g2} , sendo posteriormente transferida para a saída. Além disso, este circuito de grameamento apresenta elevada robustez e proporciona comutação suave no interruptor, *zero voltage switching* (ZVS) no bloqueio.

Em contrapartida, algumas desvantagens do circuito é a quantidade de componentes (três diodos D_{g1} , D_{g2} e D_{g3} , dois capacitores C_{g1} e C_{g2} , e dois indutores L_{g1} e L_{g2}) e a complexidade no projeto dos componentes.

A análise do circuito de grameamento e a dedução das principais equações estão em

[52]–[54]. Com isso, apresenta-se em (2.4) a expressão utilizada para determinar o capacitor C_g e em (2.5) a expressão utilizada para determinar o máximo valor do indutor L_g . A variável $V_{Sm\acute{a}x}$ é a máxima tensão teórica sobre o interruptor, a qual é apresentada em (A.41).

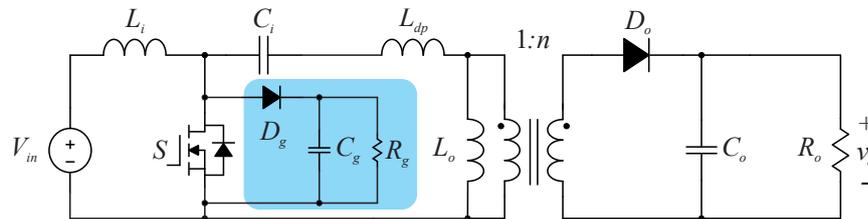
$$C_g = \frac{2L_{dp}I_{Sm\acute{a}x}^2}{(V_{gramp} - V_{Sm\acute{a}x})^2} \quad (2.4)$$

$$L_{gm\acute{a}x} = \frac{4D^2}{C_g\pi^2 f_s^2} \quad (2.5)$$

Como pode-se observar em (2.5), a expressão é utilizada para obter o valor da máxima indutância do circuito de grampeamento. Tal variável é importante para realizar o projeto do circuito de grampeamento, pois apesar do circuito de grampeamento armazenar a energia da indutância de dispersão, sua adição causa um incremento nos valores eficazes de corrente dos componentes do conversor, aumentando assim as perdas em condução. Assim, o projeto deve ser criterioso, pois uma vez feito de forma errônea, as correntes podem sofrer um aumento considerável, danificando os componentes do circuito de grampeamento e do conversor. Entretanto, com um bom projeto, no qual os valores eficazes de corrente dos componentes sejam próximos aos valores ideais, um incremento no rendimento é esperado quando comparado ao circuito de grampeamento RCD, mesmo com uma maior quantidade de componentes. Isto porque o circuito de grampeamento possibilita a redução nas perdas de comutação do interruptor que supera o aumento das perdas de condução devido a inserção do circuito no conversor SEPIC.

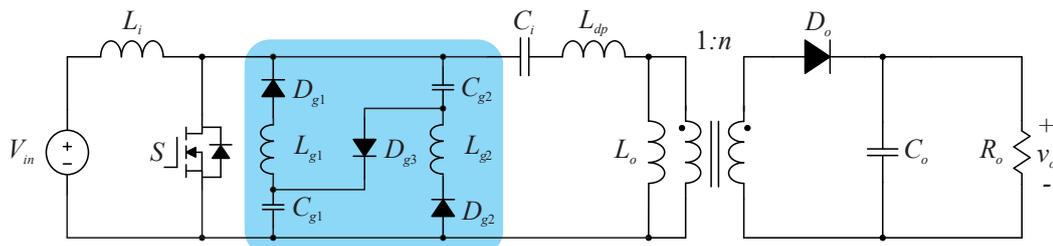
A Figura 2.17 apresenta as formas de onda da tensão sobre o interruptor S a partir de

Figura 2.15 – Conversor SEPIC CC-CC convencional com circuito de grampeamento passivo dissipativo RCD.



Fonte: Autoria Própria.

Figura 2.16 – Conversor SEPIC CC-CC convencional com circuito de grampeamento passivo regenerativo.



Fonte: Autoria Própria.

uma simulação numérica realizada no *software* PSIM[®]. A Figura 2.17 [a] contém a forma de onda da tensão sobre o interruptor para um circuito ideal, bem como o circuito apresentado na Figura 2.14. Nota-se que esta forma de onda possui uma tensão máxima de aproximadamente 640 V, sendo a somatória da tensão de entrada mais a tensão de saída refletida para o lado primário.

Ao adicionar a indutância de dispersão, apresentado na Figura 2.14, é observada uma sobretensão na tensão do interruptor. Esta sobretensão pode ser visualizada na Figura 2.17 [b]. A máxima tensão sobre o interruptor atinge 6000 V (para uma indutância de dispersão de 3,3 μH) sem o auxílio de um circuito de grampeamento, o que seria mais do que suficiente para danificar o componente.

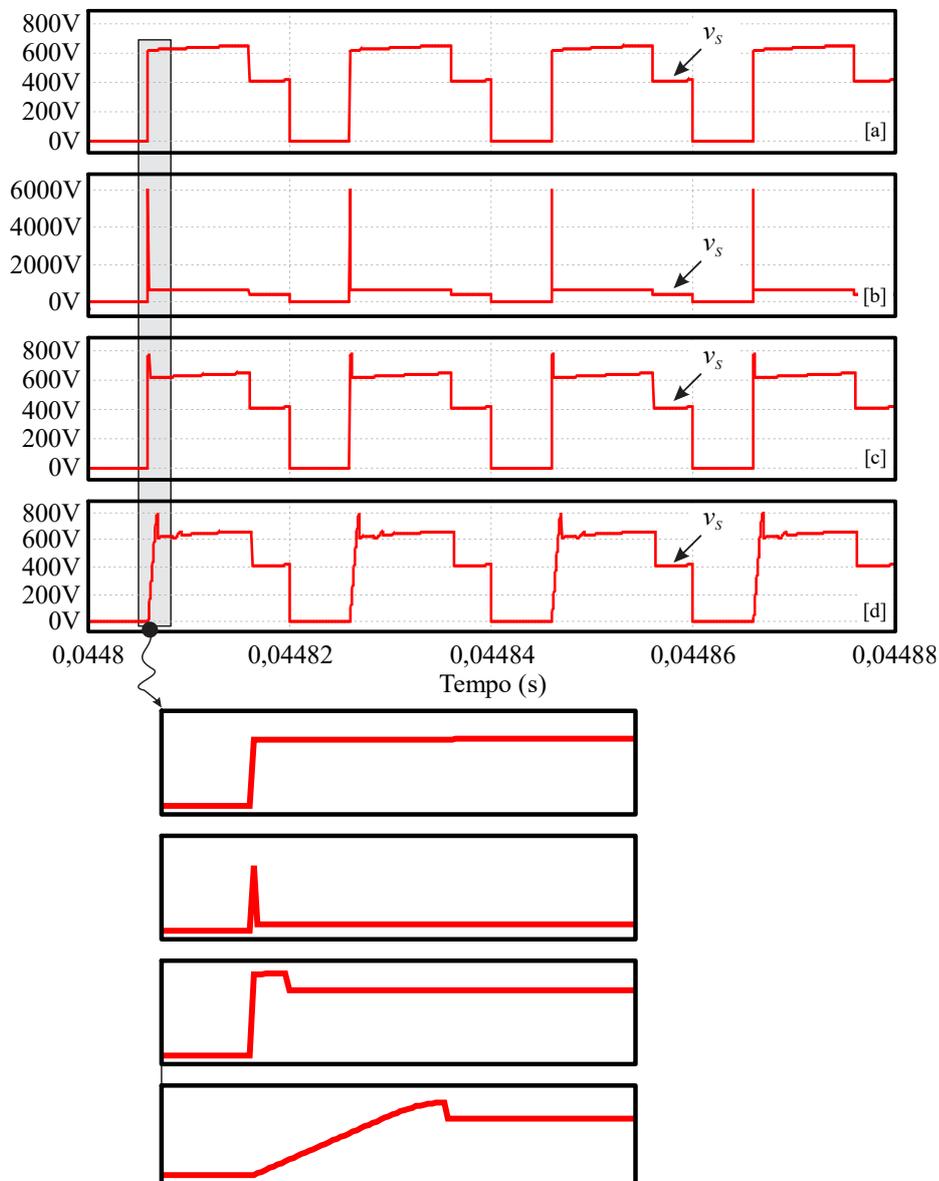
A fim de grampear a tensão sobre o interruptor, utilizou-se o circuito de grampeamento apresentado na Figura 2.15, sendo a forma de onda da tensão sobre o interruptor exibida na Figura 2.17 [c]. É possível visualizar que o circuito grampea a tensão sobre o interruptor em aproximadamente 800 V. Quanto menor a tensão de projeto deste circuito de grampeamento, maior será a energia dissipada no circuito de grampeamento, conseqüentemente, o volume do capacitor e resistor serão maiores e o rendimento do conversor menor.

A Figura 2.17 [d] apresenta a forma de onda da tensão sobre o interruptor utilizando o circuito de grampeamento da Figura 2.16. A máxima tensão sobre o interruptor com o circuito de grampeamento regenerativo é de aproximadamente 800 V. A tensão sobre o interruptor com este circuito de grampeamento apresenta uma inclinação durante o bloqueio, o que pode proporcionar comutação suave (ZVS) durante uma determinada faixa de potência do conversor, aumentando assim o rendimento da estrutura quando comparado ao circuito de grampeamento anterior. Quanto menor a tensão de projeto deste circuito de grampeamento, maior será o capacitor de grampeamento e conseqüentemente menor será o indutor, o que pode aumentar as correntes dos componentes, uma vez que o circuito de grampeamento terá um tempo menor para armazenar a energia proveniente da indutância de dispersão. Por fim, é possível visualizar os detalhes da comutação do interruptor em cada cenário.

2.3.2 Estruturas de grampeamento para o retificador SEPIC

A Figura 2.18 apresenta o retificador SEPIC proposto com a indutância de dispersão e o circuito de grampeamento passivo dissipativo. No caso do retificador são necessários dois circuitos de grampeamento, pois um circuito consegue grampear a tensão sobre os dois interruptores que estão em série para formar o interruptor bidirecional em tensão e corrente.

Figura 2.17 – Tensão no Interruptor S : [a] – considerando a topologia ideal; [b] – adicionando a indutância de dispersão; [c] – adicionando a indutância de dispersão e o circuito de grampeamento RCD; [d] – adicionando a indutância de dispersão e o circuito de grampeamento passivo regenerativo.



Fonte: Autoria Própria.

Vale ressaltar que no instante em que os interruptores S_1 e S_2 são bloqueados, para o semiciclo positivo da fonte de alimentação, os diodos D_1 e D_{g1} entram em condução, sendo toda energia proveniente da indutância de dispersão armazenada no capacitor C_{g1} e posteriormente dissipada no resistor R_{g1} . Quando a fonte se encontra no semiciclo negativo, os diodos D_2 e D_{g2} entram em condução, transferindo a energia da indutância de dispersão para o capacitor C_{g1} .

As equações para se determinar os resistores e os capacitores de grampeamento já foram apresentadas para o conversor SEPIC CC-CC, exibidas em (2.1), (2.2) e (2.3).

$$C_g = \frac{L_{dp} I_{Smáx}^2}{2\Delta_{VCg} (V_{gramp} - V_{Smáx})} \quad (2.6)$$

$$R_g = \frac{2V_{gramp} (V_{gramp} - V_{Smáx})}{L_{dp} I_{Smáx}^2 f_s} \quad (2.7)$$

$$P_g = \frac{V_{gramp}^2}{R_g} \quad (2.8)$$

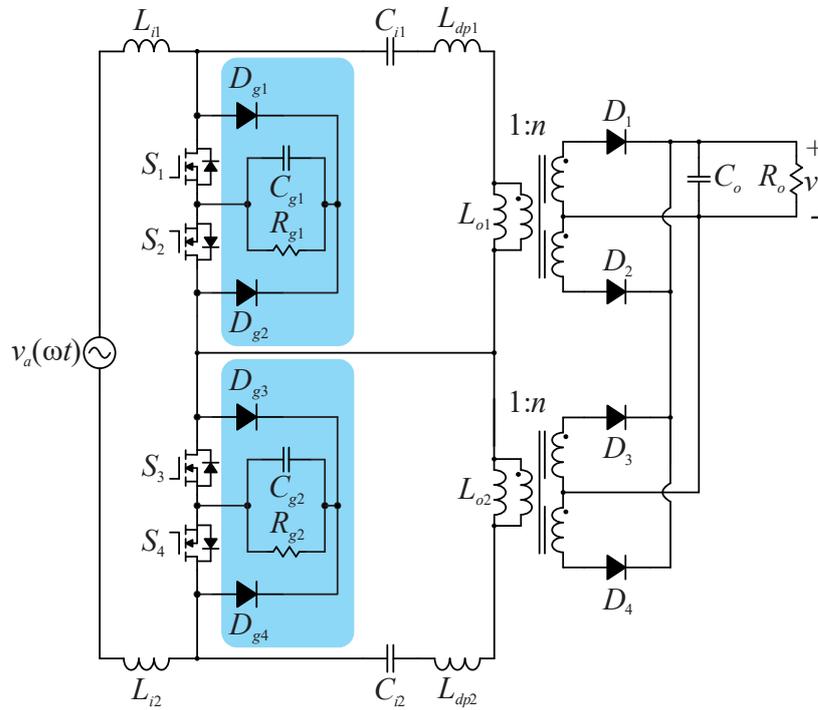
O circuito de grampeamento passivo regenerativo, apresentado na Figura 2.16, é um circuito regenerativo e proporciona comutação suave nos interruptores, tornando-o uma ótima solução. Porém, esta topologia é unidirecional devido à configuração de seus diodos e não grampeia a tensão sobre os interruptores do retificador proposto.

A Figura 2.19 apresenta o retificador proposto com um circuito de grampeamento ativo, utilizando o conversor Flyback para grampear a tensão sobre os interruptores. O funcionamento de um circuito de grampeamento ativo é similar ao funcionamento de um circuito de grampeamento passivo, não dissipando a energia proveniente das indutâncias de dispersão em um elemento resistivo. Esse redirecionamento da energia das indutâncias de dispersão é realizado por componentes passivos ou interruptores não controlados em circuitos de grampeamentos passivos, enquanto nos ativos utilizam-se interruptores controlados.

Em contrapartida, a presença de interruptores controlados no circuito de grampeamento o torna mais complexo em relação ao grampeamento passivo, uma vez que deve-se utilizar circuitos de comando para acionar esses interruptores [51]. Como pontos positivos de um circuito de grampeamento ativo, pode-se destacar a não dissipação da energia proveniente das indutâncias de dispersão e a diminuição nas oscilações nas formas de onda da tensão sobre os diodos [51].

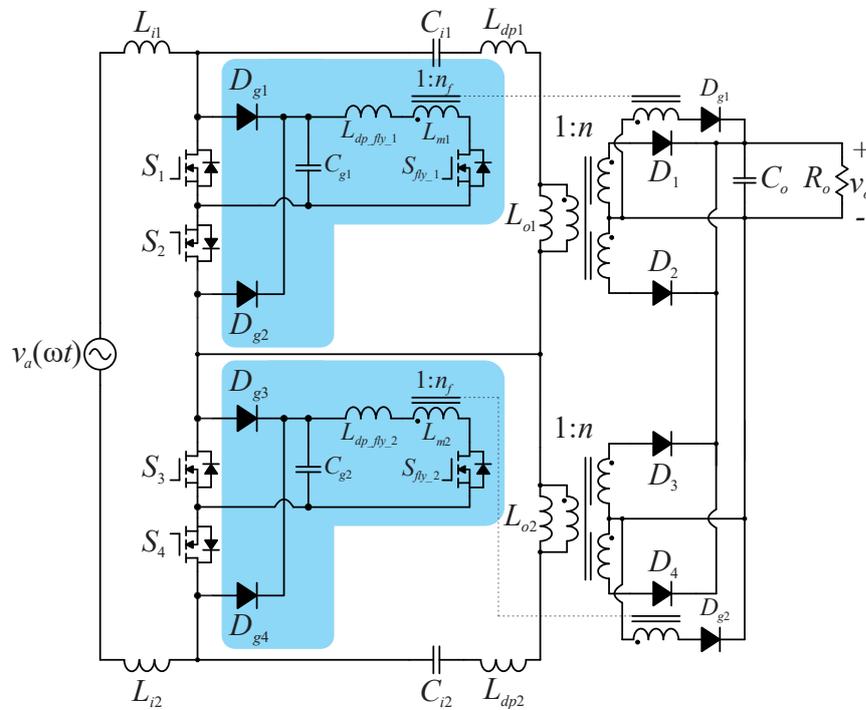
Com relação ao projeto do conversor Flyback, geralmente emprega-se no modo de condução descontínua, sendo a tensão sobre o capacitor de grampeamento o valor da tensão de entrada do conversor Flyback e o valor da tensão de saída é imposta pelo conversor, uma vez que a saída do conversor Flyback está em paralelo com a saída do retificador SEPIC proposto. Pelo fato do conversor Flyback apresentar isolamento galvânica em alta frequência, é necessário a utilização de um circuito de grampeamento para não danificar o interruptor, devido a presença da indutância de dispersão. Como o conversor Flyback é CC-CC e geralmente, nessa aplicação, processa baixas potências, pode-se utilizar um circuito de grampeamento passivo dissipativo ou qualquer outro circuito de grampeamento aplicável ao conversor Flyback CC-CC.

Figura 2.18 – Retificador SEPIC proposto com a indutância de dispersão e circuito de grameamento passivo dissipativo.



Fonte: Autoria Própria.

Figura 2.19 – Retificador SEPIC proposto com a indutância de dispersão e circuito de grameamento ativo empregando o conversor Flyback.



Fonte: Autoria Própria.

2.4 CONCLUSÃO DO CAPÍTULO

O presente capítulo teve como finalidade apresentar uma revisão bibliográfica sobre os conversores CC-CC e CA-CC, baseados no conversor SEPIC convencional, relacionados aos conversores propostos nesta tese.

O capítulo evidenciou estruturas da família SEPIC destacando as suas principais características, vantagens, desvantagens e princípios de operação, sendo realizada uma análise quantitativa e qualitativa entre as topologias apresentadas e o conversor SEPIC convencional, tanto nas soluções CC-CC quanto CA-CC, isolada ou não isolada.

Um dos principais pontos abordados é a redução nos esforços de tensão sobre os semicondutores. Para obter tal característica, aumenta-se o número de componentes quando comparado com as estruturas do conversor CC-CC e retificador SEPIC convencional. Com o intuito de aumentar o rendimento dos retificadores, apresentaram-se estruturas *bridgeless*, que possuem uma menor quantidade de componentes no caminho da corrente durante um período de comutação.

A isolamento galvânica entre a entrada e a saída é um requisito para algumas aplicações. Quando se adiciona a isolamento nos conversores/retificadores da família SEPIC, deve-se utilizar um circuito de grampeamento para não danificar os semicondutores, aumentando a quantidade de elementos no circuito, sendo uma desvantagem para as estruturas.

Neste capítulo abordaram-se duas estruturas de circuito de grampeamento para os conversores SEPIC CC-CC, sendo uma passiva dissipativa (RCD) e outra passiva regenerativa, apresentada em [54]. Para os retificadores, foram apresentadas duas estruturas de grampeamento, uma passiva dissipativa (RCD) e outra ativa, utilizando o conversor Flyback CC-CC, que processa a energia proveniente das indutâncias de dispersão e envia para a saída do retificador, não comprometendo significativamente o rendimento da estrutura.

Com relação à operação no modo de condução contínuo (MCC) ou descontínuo (MDC), pode-se destacar que:

- operando em MCD: os valores máximos e eficazes das correntes nos elementos são maiores quando comparado ao MCC, reduzindo o rendimento da estrutura; o controle do conversor/retificador é mais fácil de implementar, uma vez que é necessário apenas realizar o controle da tensão de saída; devido ao reduzido número de sensores, a operação em MCD é mais confiável; a entrada em condução dos interruptores e o bloqueio dos diodos de saída são naturalmente suaves; o valor de razão cíclica é constante.

- operando em MCC: os valores máximos e eficazes das correntes nos elementos reduzem, aumentando o rendimento da estrutura; para a realização da correção do fator de potência deve-se realizar o controle da corrente de entrada (além do controle da tensão de saída), aumentando a quantidade de sensores utilizados; as comutações dos semicondutores (tanto a entrada em condução quanto o bloqueio) são forçadas, ou seja, apresentam perdas; o valor de razão cíclica é variável, sendo necessário a leitura da tensão de entrada.

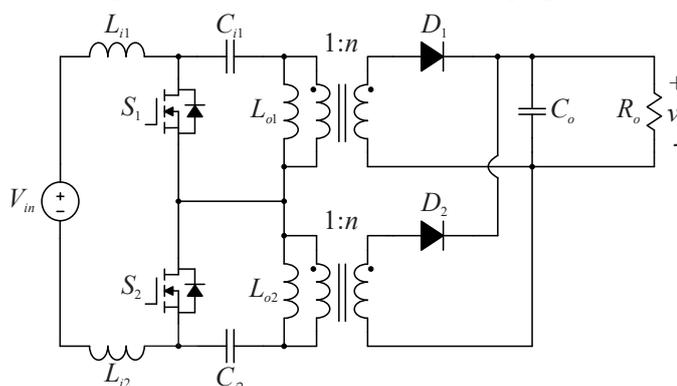
A partir das comparações entre os modos MCD e MCC, optou-se em realizar os estudos das estruturas em MCD, uma vez que sua implementação é mais confiável e diminui a utilização de componentes.

CONVERSOR SEPIC CC-CC PROPOSTO

A topologia do conversor SEPIC CC-CC proposta é apresentada na Figura 3.1. Ela é gerada através da união de dois conversores SEPIC CC-CC convencionais. Esta união resulta na diminuição dos esforços de tensão sobre os semicondutores, solucionando o ponto crítico da estrutura convencional. A redução dos esforços de tensão sobre os semicondutores permite selecionar componentes com menores perdas, podendo aumentar o rendimento, ou então aumentar o ganho da estrutura mantendo os esforços de tensão em relação ao SEPIC convencional. Além disso, a saída dos dois conversores base é conectada em paralelo, promovendo a divisão dos esforços de corrente nos diodos de saída. A topologia proposta, assim como o conversor SEPIC CC-CC convencional, apresenta isolamento galvânico entre a fonte de alimentação e a carga, sendo que os esforços dos indutores acoplados também são divididos. Em termos quantitativos, a topologia é constituída por dois indutores na entrada (L_{i1} e L_{i2}), dois interruptores (S_1 e S_2), dois capacitores na entrada (C_{i1} e C_{i2}), dois indutores acoplados (L_{o1} e L_{o2}), dois diodos (D_1 e D_2) e um capacitor na saída (C_o).

Em termos de desvantagens, pode-se mencionar o maior número de componentes e complexidade, uma vez que os pulsos de comando devem ser isolados (os interruptores não apresentam o mesmo referencial). Todavia, atualmente existem inúmeros drivers de acionamento isolados que podem ser utilizados, facilitando o acionamento dos interruptores. Em adicional, durante algumas etapas de operação, a estrutura apresenta os mesmos elementos

Figura 3.1 – Conversor SEPIC CC-CC proposto.



Fonte: Autoria Própria.

(interruptores e indutores) em série, o que pode gerar mais dissipações, aumentando as perdas nesses elementos. Entretanto, o aparecimento dos elementos em série é uma característica da estrutura, ou seja, é intrínseco do conversor.

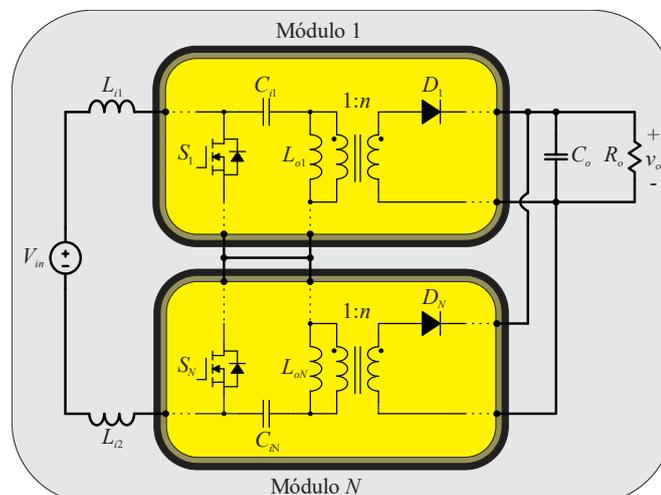
3.1 GENERALIZAÇÃO DA ESTRUTURA

A estrutura do conversor SEPIC proposto é isolada e, assim, tem-se a possibilidade de se utilizar múltiplas saídas a partir dos indutores acoplados (L_o). Além disso, a estrutura proposta possibilita a inclusão de módulos (N), onde cada módulo é composto por: um interruptor (S), um indutor acoplado (L_o) e um diodo (D), como pode-se visualizar através da Figura 3.2. O capacitor de entrada (C_i) se alterna em diferentes configurações dependendo da quantidade de módulos utilizados, uma vez que sua função, além da troca de energia com o restante do circuito, é de não deixar o interruptor em curto-circuito. Os indutores de entrada (L_{i1} e L_{i2}) permanecem constantes, indiferente do número de módulos utilizados, bem como o capacitor de saída (C_o).

A grande vantagem na inclusão de módulos na estrutura pode ser observado em (3.1) e (3.2), na qual a máxima tensão sobre os interruptores e diodos está diretamente relacionada com o número de módulos da estrutura. Ao considerar o mesmo nível de tensão de entrada e saída, a máxima tensão sobre os interruptores e diodos diminui com a adição de módulos, ou então, para o mesmo esforço de tensão sobre os interruptores e diodos, pode-se aumentar os níveis de tensão de entrada ou saída, principalmente a tensão de entrada.

$$V_{Smáx} = \frac{V_{in}}{N} + \frac{V_o}{n} \quad (3.1)$$

Figura 3.2 – Generalização da estrutura do conversor proposto.

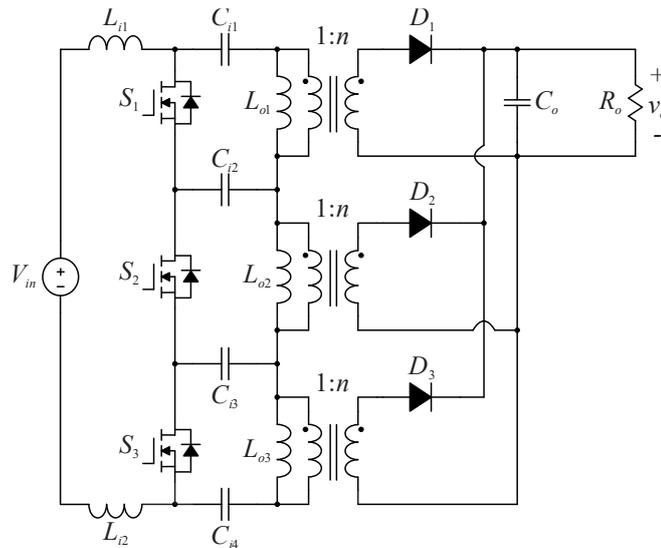


Fonte: Autoria Própria.

$$V_{Dmáx} = -\left(\frac{V_{in}n}{N} + V_o\right) \quad (3.2)$$

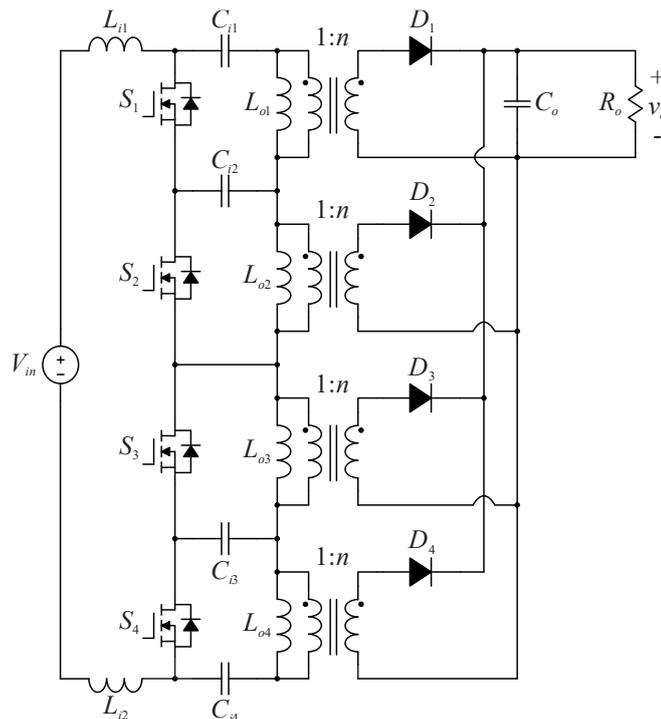
A Figura 3.3 apresenta a estrutura do conversor SEPIC CC-CC proposto com três módulos. A estrutura contém quatro capacitores de entrada, necessários para o funcionamento do conversor. Já a estrutura do conversor com quatro módulos é apresentada na Figura 3.4 e ela permanece com quatro capacitores de entrada, apenas rearranjados de maneira diferente.

Figura 3.3 – Conversor SEPIC CC-CC proposto com três módulos.



Fonte: Autoria Própria.

Figura 3.4 – Conversor SEPIC CC-CC proposto com quatro módulos.



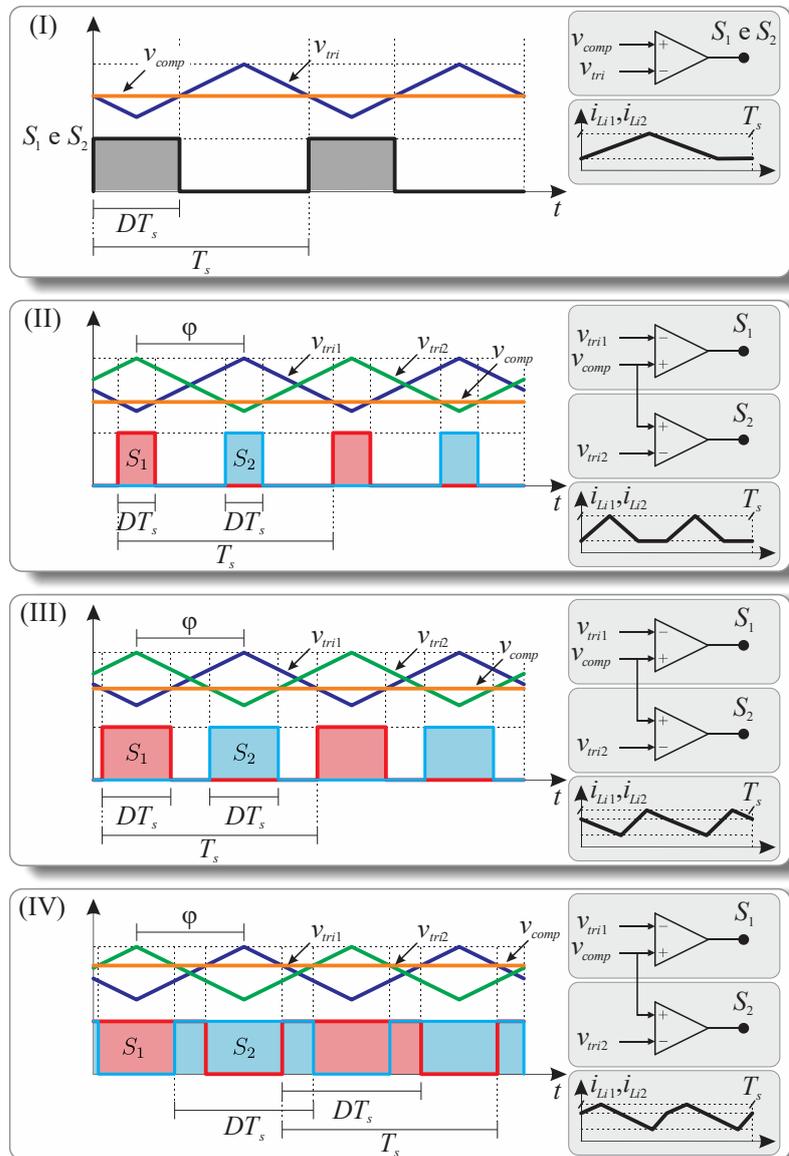
Fonte: Autoria Própria.

3.2 ACIONAMENTO DOS INTERRUPTORES

O conversor proposto apresenta dois interruptores, o que permite escolher duas estratégias de modulação para obter os pulsos de comando destes interruptores. A primeira estratégia de modulação [Figura 3.5 (I)] utiliza um sinal de tensão (v_{comp}) comparado com um sinal portador (v_{tri}), o que resulta em pulsos iguais aos interruptores. A segunda estratégia de modulação [Figura 3.5 (II), (III) e (IV)] consiste em comparar um sinal de tensão (v_{comp}) com dois, ou mais, sinais portadores (v_{tri1} , v_{tri2} , ...) defasados, sendo que a defasagem entre esses sinais depende do número de módulos utilizados, como pode-se observar em (3.3).

$$\varphi = \frac{360^\circ}{N} \quad (3.3)$$

Figura 3.5 – Possibilidades de acionamento dos interruptores para o conversor SEPIC CC-CC proposto.



Fonte: Autoria Própria.

O uso da primeira estratégia de modulação para o acionamento dos interruptores [Figura 3.5 (I)] deixa o conversor proposto com um comportamento semelhante ao conversor SEPIC CC-CC convencional, sendo que a maior vantagem do conversor nesse modo de operação é a redução dos esforços de tensão sobre os semicondutores. Este modo é denominado como modo (I) de acionamento dos interruptores.

Os pulsos obtidos para o acionamento dos interruptores estão defasados de acordo com (3.3) na segunda estratégia de modulação. Com isso, têm-se um conversor CC-CC SEPIC isolado três níveis, podendo operar de três formas distintas, variando as etapas de operação, as respectivas formas de onda e as principais equações de projeto. Essas três formas de acionamento dos interruptores estão apresentadas na Figura 3.5 (II), (III) e (IV), e são denominados como modo (II), (III) e (IV), respectivamente, de acionamento dos interruptores. As vantagens do conversor três níveis é a redução dos esforços de tensão sobre os semicondutores e a redução dos indutores de entrada (L_{i1} e L_{i2}) e do capacitor de saída (C_o), pelo aumento da frequência de operação nestes elementos.

No modo (II), as correntes dos indutores de entrada são semelhantes às correntes do modo (I), sendo constantes durante a etapa de descontinuidade do conversor. Neste modo de acionamento, o conversor contém uma restrição de operação relacionada à máxima razão cíclica. A restrição torna a aplicação inviável de acordo com os parâmetros de projeto selecionados, uma vez que os valores de razão cíclica disponíveis ficam muito pequenos, o que resulta em valores máximos e eficazes de corrente altos nos elementos do circuito, conseqüentemente, ocorre a redução do rendimento.

O modo (III) de acionamento dos interruptores elimina a etapa de corrente constante dos indutores de entrada, pois neste modo, sempre haverá um interruptor ou um diodo em condução, fazendo com que os indutores armazenem ou forneçam energia durante todo o período de comutação. Comparado ao modo (II), este modo torna-se mais atraente, sendo que os valores de razão cíclica aumentam, diminuindo os valores máximos e eficazes de corrente nos elementos do circuito. Vale ressaltar que, mesmo a corrente dos indutores L_{i1} e L_{i2} não sendo constante durante um intervalo de tempo, o conversor permanece operando em MCD. Este modo de acionamento apresenta duas restrições de operação em termos de razão cíclica. Uma de valor mínimo, separando o modo (III) do modo (II), e uma de valor máximo, sendo este igual a $1/N$, para que os pulsos não se sobreponham e entrem no modo (IV).

O modo (IV) de acionamento dos interruptores ocorre com a sobreposição dos pulsos, ou seja, quando a razão cíclica é superior a $1/N$. Assim como no modo (III), neste modo as correntes dos indutores perdem a etapa de valor constante. Este modo de acionamento também

apresenta duas restrições de operação em termos de razão cíclica. Um de valor mínimo, que é $1/N$, e outro de valor máximo, para que o conversor não passe a operar em MCC. Similar ao modo (II), este modo pode-se tornar inviável dependendo dos parâmetros de projeto, sendo a faixa de razão cíclica muito pequeno, ou seja, o valor máximo de razão cíclica fica próximo de $1/N$ (valor mínimo).

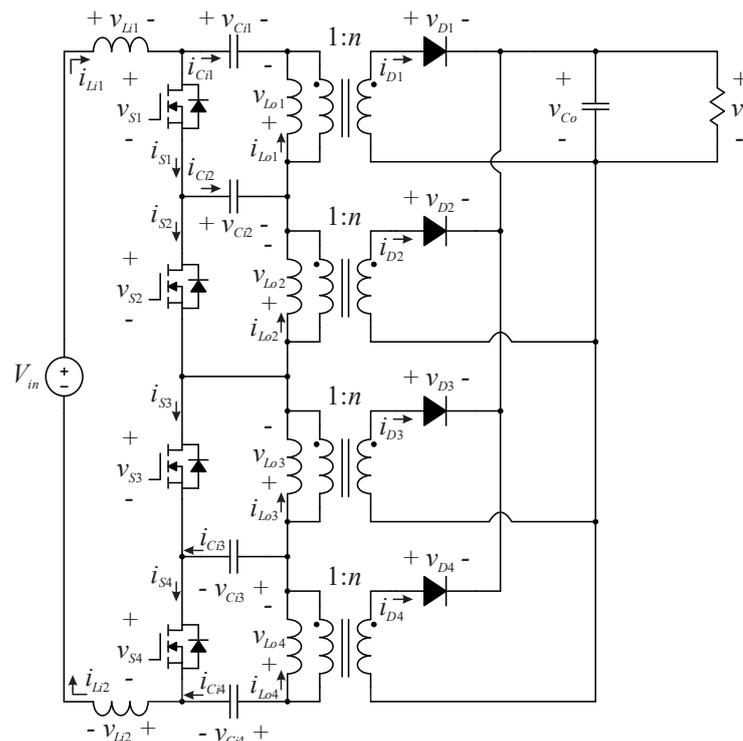
Neste sentido, evidenciam-se os modos (I) e (III) de acionamento dos interruptores, sendo mais aplicáveis na experimentação prática devido as faixas de razão cíclica. Ainda, destaca-se que: se projetado para o modo (III) com razão cíclica próxima a $1/N$, o conversor pode operar com variação da potência de saída, migrando entre os modos (II), (III) e (IV), não afetando o funcionamento do conversor.

3.3 ANÁLISE TEÓRICA

A realização da análise teórica do conversor SEPIC CC-CC proposto considera que todos os componentes são ideais e que o conversor opere em MCD. As convenções de polaridades das tensões e os sentidos das correntes adotados podem ser visualizados por meio da Figura 3.6. Considera-se também que: $L_i = L_{i1} = L_{i2}$ e $L_o = L_{o1} = L_{o2} = L_{oN}$.

Assim como na análise teórica do conversor SEPIC CC-CC convencional, o efeito da indutância de dispersão é desconsiderado, uma vez que foram apresentados os circuitos de

Figura 3.6 – Convenções para polaridades das tensões e sentidos das correntes.



Fonte: Autoria Própria.

grampeamento e suas operações validadas.

Apenas as etapas de operação e as principais formas de onda são apresentadas para o conversor com quatro módulos para efeito de visualização das formas de onda, sendo que o restante da análise teórica considera a generalização do conversor, ou seja, as equações apresentadas são definidas em função do número de módulos e são válidas para o conversor com N número de módulos.

3.3.1 Análise teórica para o modo (I) de acionamento dos interruptores

A análise teórica a seguir é realizada para o modo (I) de acionamento dos interruptores, apresentado na Figura 3.5 (I), bem como o conversor proposto com quatro módulos e as convenções de tensão e corrente apresentadas na Figura 3.6.

3.3.1.1 Etapas de operação

Operando em MCD e utilizando o modo (I) de acionamento dos interruptores, o conversor SEPIC CC-CC proposto com quatro módulos apresenta três etapas de operação, assim como o conversor SEPIC CC-CC convencional.

3.3.1.1.1 Primeira etapa de operação

Durante a primeira etapa de operação apresentada na Figura 3.7 (I) os interruptores S_1 , S_2 , S_3 e S_4 estão em condução, enquanto os diodos D_1 , D_2 , D_3 e D_4 estão bloqueados.

Nesta etapa os indutores L_{i1} , L_{i2} , L_{o1} , L_{o2} , L_{o3} e L_{o4} recebem energia da fonte V_{in} e dos capacitores C_{i1} e C_{i4} , enquanto o capacitor C_o fornece energia para a carga. As correntes dos indutores L_{i1} e L_{i2} crescem linearmente segundo a relação expressa em (3.4), enquanto as correntes dos indutores L_{o1} , L_{o2} , L_{o3} e L_{o4} crescem de acordo com a relação exibida em (3.5).

É possível visualizar que as correntes nos interruptores S_1 , S_2 , S_3 e S_4 são iguais à somatória das correntes dos indutores.

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = \frac{V_{in}}{2L_i} t + I_{L_{i\min}} \quad (3.4)$$

$$i_{L_{o1}}(t) = i_{L_{o2}}(t) = i_{L_{o3}}(t) = i_{L_{o4}}(t) = \frac{V_{in}}{NL_o} t - I_{L_{i\min}} \quad (3.5)$$

3.3.1.1.2 Segunda etapa de operação

A Figura 3.7 (II) exhibe a segunda etapa de operação. Nesta etapa os interruptores S_1 , S_2 , S_3 e S_4 são bloqueados, com isso, os diodos D_1 , D_2 , D_3 e D_4 entram em condução.

Durante esta etapa de operação a fonte V_{in} e os indutores L_{i1} , L_{i2} , L_{o1} , L_{o2} , L_{o3} e L_{o4} fornecem energia para os capacitores C_{i1} , C_{i4} e C_o e para a carga. As correntes dos indutores L_{i1}

e L_{i2} decrescem linearmente segundo a relação expressa em (3.6), enquanto as correntes dos indutores L_{o1} , L_{o2} , L_{o3} e L_{o4} decrescem linearmente de acordo com a relação exposta em (3.7).

Nota-se que as correntes nos diodos D_1 , D_2 , D_3 e D_4 são iguais à somatória das correntes dos indutores refletidas para o secundário.

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = -\frac{V_o N}{2nL_i}t + I_{Li\max} \quad (3.6)$$

$$i_{L_{o1}}(t) = i_{L_{o2}}(t) = i_{L_{o3}}(t) = i_{L_{o4}}(t) = -\frac{V_o}{nL_o}t + I_{Lom\max} \quad (3.7)$$

3.3.1.1.3 Terceira etapa de operação

A terceira etapa de operação, apresentada na Figura 3.7 (III), tem início quando a corrente dos indutores L_{i1} e L_{i2} se igualam, em módulo, as correntes dos indutores L_{o1} , L_{o2} , L_{o3} e L_{o4} . Com isso, a circulação de corrente nos diodos D_1 , D_2 , D_3 e D_4 é interrompida antes dos interruptores S_1 , S_2 , S_3 e S_4 entrarem em condução novamente, caracterizando assim a descontinuidade de operação do conversor. Esta descontinuidade pode ser visualizada a partir das formas de onda de corrente dos indutores apresentadas na Figura 3.9, onde as correntes permanecem constantes durante esta etapa.

Durante esta etapa de operação, como os diodos estão bloqueados, o capacitor C_o fornece energia para a carga. Esta etapa de operação finaliza quando os interruptores são comandados a conduzir novamente.

3.3.1.2 Formas de onda

As principais formas de onda de tensão e corrente dos elementos que compõem o conversor são definidas de acordo com as etapas de operação apresentadas na seção 3.3.1.1. Tais formas de onda podem ser visualizadas nas Figura 3.8 e Figura 3.9, respectivamente. As formas de onda estão generalizadas, ou seja, seus valores estão em função do número de módulos. Destaca-se também a tensão sobre os interruptores e diodos, sendo que a tensão de entrada é dividida pelo número de módulos, diminuindo assim a tensão sobre estes elementos quando comparado ao conversor SEPIC CC-CC convencional, sendo a principal vantagem na utilização desta topologia.

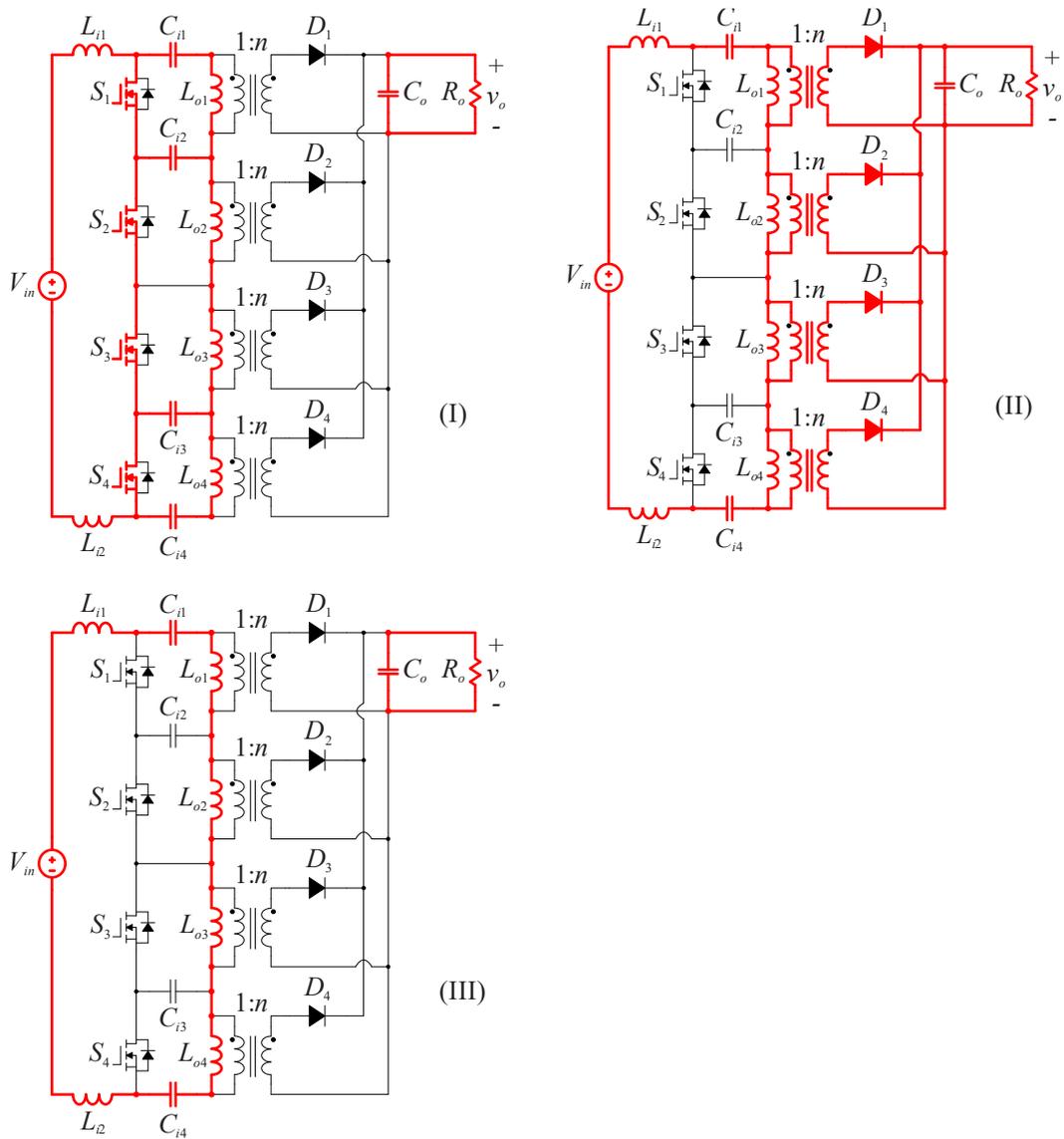
Além disso, as formas de onda servem de auxílio na realização da análise matemática do conversor, sendo de fundamentais importância.

3.3.1.3 Análise matemática para o modo (I) de acionamento dos interruptores

A análise matemática do conversor CC-CC proposto operando em MCD e utilizando o modo (I) de acionamento dos interruptores é apresentada no Apêndice B, na seção B.1. Para

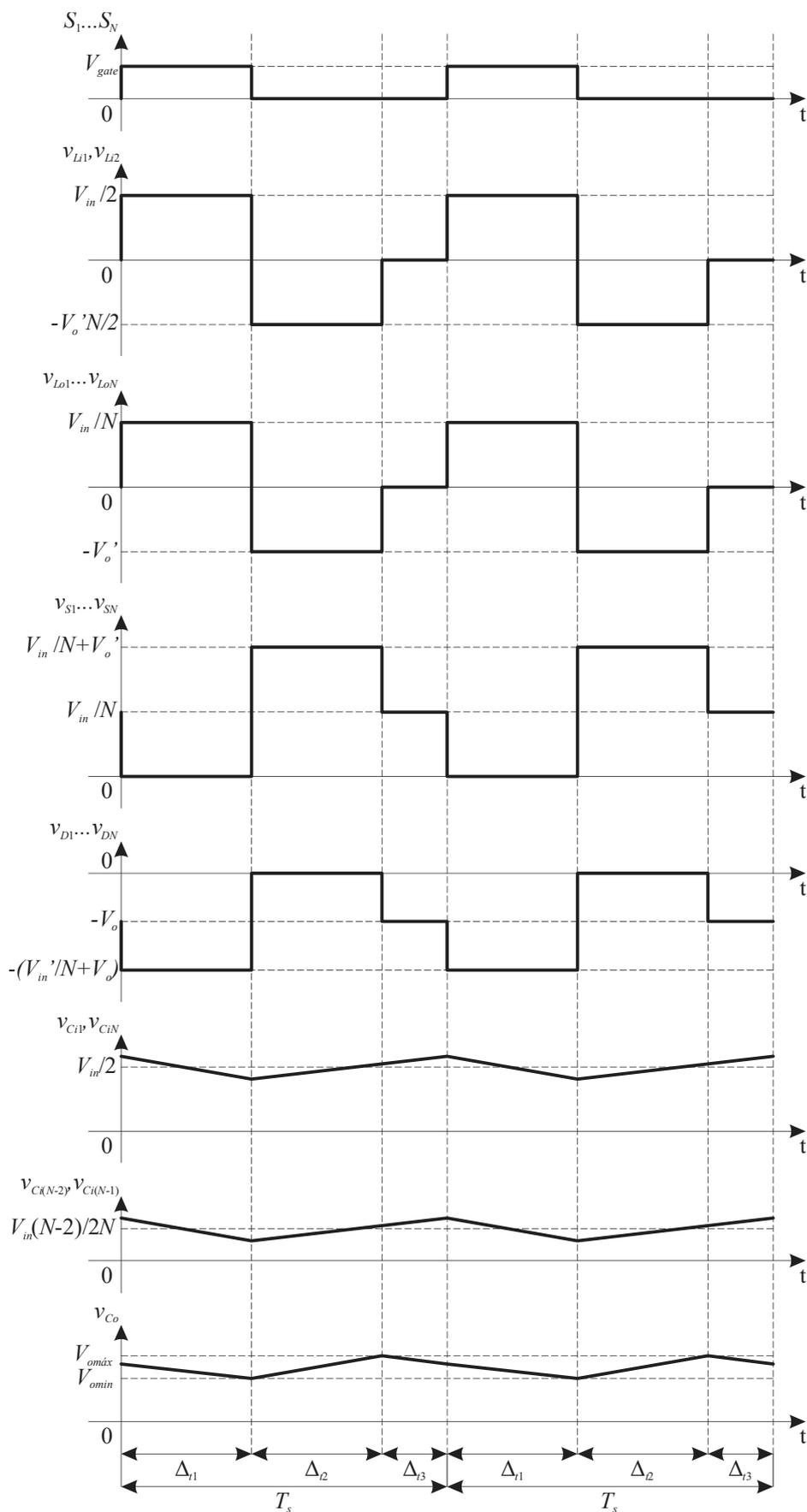
tanto, utiliza-se a mesma metodologia adotada durante a análise matemática do conversor SEPIC CC-CC convencional, apresentada no Apêndice A. Apresentam-se as principais equações utilizadas para determinar os valores máximo, eficaz e médio de corrente nos elementos do conversor e o modo como essas equações foram geradas.

Figura 3.7 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa.



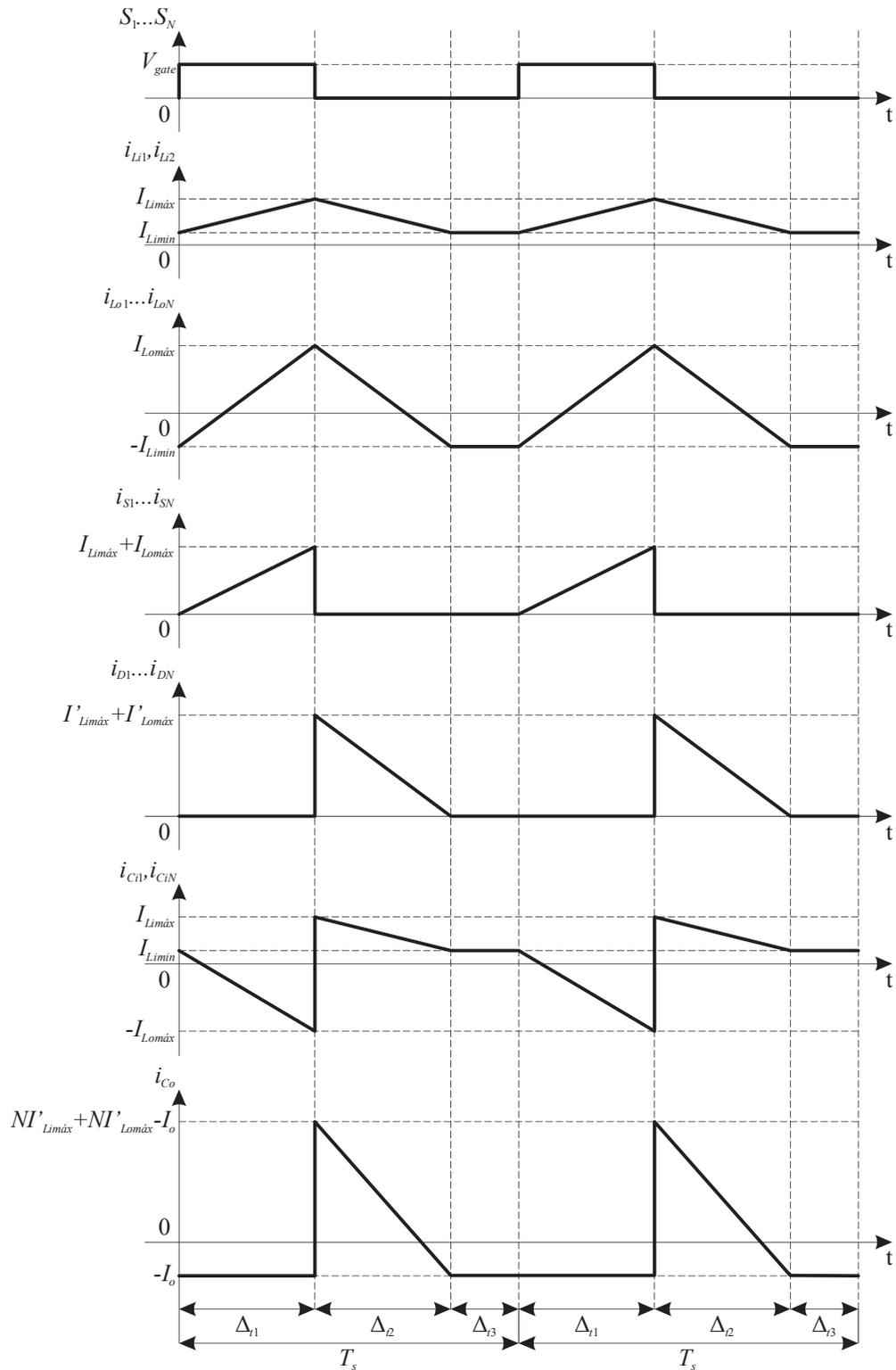
Fonte: Autoria Própria.

Figura 3.8 – Principais formas de onda de tensão do conversor SEPIC proposto utilizando o modo (I) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 3.9 – Principais formas de onda de corrente do conversor SEPIC proposto utilizando o modo (I) de acionamento dos interruptores.



Fonte: Autoria Própria.

3.3.2 Análise teórica para o modo (II) de acionamento dos interruptores

A análise teórica a seguir é realizada levando em consideração o modo (II) de acionamento dos interruptores, apresentado na Figura 3.5 (II), bem como o conversor proposto com quatro módulos e as convenções de tensão e corrente apresentadas na Figura 3.6.

3.3.2.1 Etapas de operação

O conversor SEPIC CC-CC MCD proposto com o modo (II) de acionamento dos interruptores e com quatro módulos apresenta 12 etapas de operação. Com este modo de acionamento dos interruptores, o conversor opera com apenas um módulo por vez, sendo realizadas as três etapas do primeiro módulo, característico da operação em MCD, para depois o módulo seguinte entrar em operação, com suas respectivas três etapas, prosseguindo assim até finalizar as etapas do quarto módulo.

3.3.2.1.1 Primeira etapa de operação

Durante a primeira etapa de operação, apresentada na Figura 3.10 (I), apenas o interruptor S_1 está em condução, enquanto os interruptores S_2 , S_3 e S_4 estão bloqueados, assim como os diodos D_1 , D_2 , D_3 e D_4 .

Nesta etapa de operação os indutores L_{i1} , L_{i2} e L_{o1} e o capacitor C_{i2} , recebem energia da fonte V_{in} e do capacitor C_{i1} , enquanto o capacitor C_o fornece energia para a carga. As correntes dos indutores L_{i1} e L_{i2} crescem linearmente segundo a relação contida em (3.8), enquanto a corrente do indutor L_{o1} cresce de acordo com (3.9).

É possível visualizar que a corrente no interruptor S_1 é igual à somatória da corrente dos indutores L_{i1} e L_{o1} . Além disso, nota-se que as correntes dos indutores L_{o2} , L_{o3} e L_{o4} , assim como a corrente do capacitor C_{i4} , são iguais, em módulo, às correntes dos indutores L_{i1} e L_{i2} . Por este motivo os diodos D_2 , D_3 e D_4 estão bloqueados.

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = \frac{V_{in}}{2NL_i}t + I_{Li\min} \quad (3.8)$$

$$i_{L_{o1}}(t) = \frac{V_{in}}{NL_o}t - I_{Li\min} \quad (3.9)$$

3.3.2.1.2 Segunda etapa de operação

A segunda etapa de operação é apresentada na Figura 3.10 (II). Esta etapa inicia com o bloqueio do do interruptor S_1 , entrando em condução o diodo D_1 . Os interruptores S_2 , S_3 e S_4 , assim como os diodos D_2 , D_3 e D_4 , permanecem bloqueados.

Durante essa etapa de operação a fonte V_{in} e os indutores L_{i1} , L_{i2} e L_{o1} fornecem energia para os capacitores C_{i1} e C_o e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem

linearmente segundo a relação expressa em (3.10), enquanto a corrente do indutor L_{o1} decresce linearmente de acordo com a relação apresentada em (3.11).

A corrente no diodo D_1 é igual à somatória das correntes dos indutores refletidas para o secundário. As correntes dos indutores L_{o2} , L_{o3} e L_{o4} , assim como a corrente do capacitor C_{i4} , permanecem iguais às correntes dos indutores L_{i1} e L_{i2} .

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = -\frac{V_o}{2nL_i}t + I_{L_{i\text{máx}}} \quad (3.10)$$

$$i_{L_{o1}}(t) = -\frac{V_o}{nL_o}t + I_{L_{o\text{máx}}} \quad (3.11)$$

3.3.2.1.3 Terceira etapa de operação

A terceira etapa de operação, apresentada na Figura 3.10 (III), é semelhante à terceira etapa de operação do modo (I), demonstrada na Figura 3.7 (III), no qual a corrente dos indutores L_{i1} e L_{i2} se igualam, em módulo, à corrente do indutor L_{o1} , bloqueando o diodo D_1 . Esta etapa de operação caracteriza a descontinuidade de operação de conversor e pode ser observada a partir das formas de onda de corrente dos indutores apresentadas na Figura 3.13, quando as correntes permanecem constantes.

Nesta etapa de operação, como os diodos estão bloqueados, o capacitor C_o fornece energia para a carga. A terceira etapa de operação finaliza quando o interruptor S_2 é comandado a conduzir.

3.3.2.1.4 Quarta etapa de operação

A quarta etapa de operação é ilustrada na Figura 3.10 (IV). Durante esta etapa de operação o interruptor S_2 está em condução, enquanto os interruptores S_1 , S_3 e S_4 estão bloqueados, assim como os diodos D_1 , D_2 , D_3 e D_4 .

Nesta etapa de operação os indutores L_{i1} , L_{i2} e L_{o2} recebem energia da fonte V_{in} e do capacitor C_{i2} , enquanto o capacitor C_o fornece energia para a carga. As correntes dos indutores L_{i1} e L_{i2} retornam a crescer de acordo com a relação expressa em (3.8), enquanto a corrente do indutor L_{o2} cresce seguindo a relação contida em (3.12).

$$i_{L_{o2}}(t) = \frac{V_{in}}{NL_o}t - I_{L_{i\text{min}}} \quad (3.12)$$

3.3.2.1.5 Quinta etapa de operação

A quinta etapa de operação ocorre com o bloqueio do interruptor S_2 , polarizando diretamente o diodo D_2 , entrando em condução. Os interruptores S_1 , S_3 e S_4 , assim como os diodos D_1 , D_3 e D_4 , permanecem bloqueados.

Nesta etapa de operação a fonte V_{in} e os indutores L_{i1} , L_{i2} e L_{o1} fornecem energia para o capacitor C_o e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem linearmente segundo a relação apresentada em (3.10), enquanto a corrente do indutor L_{o2} , decresce linearmente de acordo com (3.13).

Esta etapa de operação pode ser visualizada a partir da Figura 3.10 (V).

$$i_{L_{o2}}(t) = -\frac{V_o}{nL_o}t + I_{L_{omáx}} \quad (3.13)$$

3.3.2.1.6 Sexta etapa de operação

A sexta etapa de operação é semelhante a terceira etapa de operação deste modo, sendo apresentada na Figura 3.10 (VI). Esta etapa de operação tem início com a igualdade, em módulo, das correntes dos indutores L_{i1} , L_{i2} e L_{o2} . As correntes dos indutores L_{i1} , L_{i2} e L_{o2} também se igualam, em módulo, às correntes dos indutores L_{o1} , L_{o3} e L_{o4} e dos capacitores C_{i1} e C_{i4} .

3.3.2.1.7 Sétima etapa de operação

A sétima etapa de operação é apresentada na Figura 3.11 (I) e tem início com a condução do interruptor S_3 . Durante esta etapa de operação os demais interruptores, S_1 , S_2 e S_4 , permanecem bloqueados, assim como os diodos D_1 , D_2 , D_3 e D_4 .

Durante esta etapa de operação os indutores L_{i1} , L_{i2} e L_{o3} , recebem energia da fonte V_{in} e do capacitor C_{i3} , enquanto o capacitor C_o fornece energia para a carga. As correntes dos indutores L_{i1} e L_{i2} crescem linearmente seguindo (3.8), enquanto a corrente do indutor L_{o3} cresce de acordo com a relação apresentada em (3.14).

$$i_{L_{o3}}(t) = \frac{V_{in}}{nL_o}t - I_{L_{imin}} \quad (3.14)$$

3.3.2.1.8 Oitava etapa de operação

A oitava etapa de operação é visualizada na Figura 3.11 (II). O diodo D_3 é polarizado diretamente e entra em condução, com o bloqueio do interruptor S_3 . Os interruptores S_1 , S_2 e S_4 , assim como os diodos D_1 , D_2 e D_4 permanecem bloqueados.

Nesta etapa de operação a fonte V_{in} e os indutores L_{i1} , L_{i2} e L_{o3} fornecem energia para o capacitor C_o e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem linearmente segundo a relação expressa anteriormente em (3.10), enquanto a corrente do indutor L_{o3} , decresce linearmente de acordo com (3.15).

$$i_{L_{o3}}(t) = -\frac{V_o}{nL_o}t + I_{L_{omáx}} \quad (3.15)$$

3.3.2.1.9 Nona etapa de operação

A nona etapa de operação é semelhante à terceira e à sexta etapa de operação deste modo, apresentada na Figura 3.11 (III), sendo que esta etapa de operação tem início com a igualdade, em módulo, das correntes dos indutores L_{i1} , L_{i2} e L_{o3} . Nota-se que as correntes dos indutores L_{i1} , L_{i2} e L_{o3} também se igualam, em módulo, às correntes dos indutores L_{o1} , L_{o3} e L_{o4} e dos capacitores C_{i1} e C_{i4}

Durante esta etapa, como os interruptores e os diodos estão bloqueados, o capacitor C_o alimenta a carga.

3.3.2.1.10 Décima etapa de operação

Durante a décima etapa de operação apresentada na Figura 3.11 (IV) apenas o interruptor S_4 está em condução, enquanto os interruptores S_1 , S_2 e S_3 estão bloqueados, assim como os diodos D_1 , D_2 , D_3 e D_4 .

Nesta etapa de operação os indutores L_{i1} , L_{i2} e L_{o1} e o capacitor C_{i3} , recebem energia da fonte V_{in} e do capacitor C_{i4} , enquanto o capacitor C_o fornece energia para a carga. As correntes dos indutores L_{i1} e L_{i2} crescem segundo (3.8), enquanto a corrente do indutor L_{o4} cresce segundo (3.16).

$$i_{L_{o4}}(t) = \frac{V_{in}}{nL_o}t - I_{L_{imin}} \quad (3.16)$$

3.3.2.1.11 Décima primeira etapa de operação

A décima primeira etapa de operação tem início quando o pulso do interruptor S_4 é retirado, polarizando diretamente o diodo D_4 para entrar em condução.

Nesta etapa de operação a fonte V_{in} e os indutores L_{i1} , L_{i2} e L_{o4} fornecem energia para os capacitores C_{i4} e C_o e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem linearmente segundo a relação expressa em (3.10), enquanto a corrente do indutor L_{o4} decresce linearmente de acordo com a relação apresentada em (3.17).

Esta etapa pode ser visualizada a partir da Figura 3.11 (V).

$$i_{L_{o4}}(t) = -\frac{V_o}{nL_o}t + I_{L_{omáx}} \quad (3.17)$$

3.3.2.1.12 Décima segunda etapa de operação

A décima segunda etapa de operação é semelhante à terceira, sexta e nona etapas de operação deste modo, apresentada na Figura 3.11 (VI), sendo que esta etapa tem início com a igualdade, em módulo, das correntes dos indutores L_{i1} , L_{i2} e L_{o4} .

3.3.2.2 *Formas de onda*

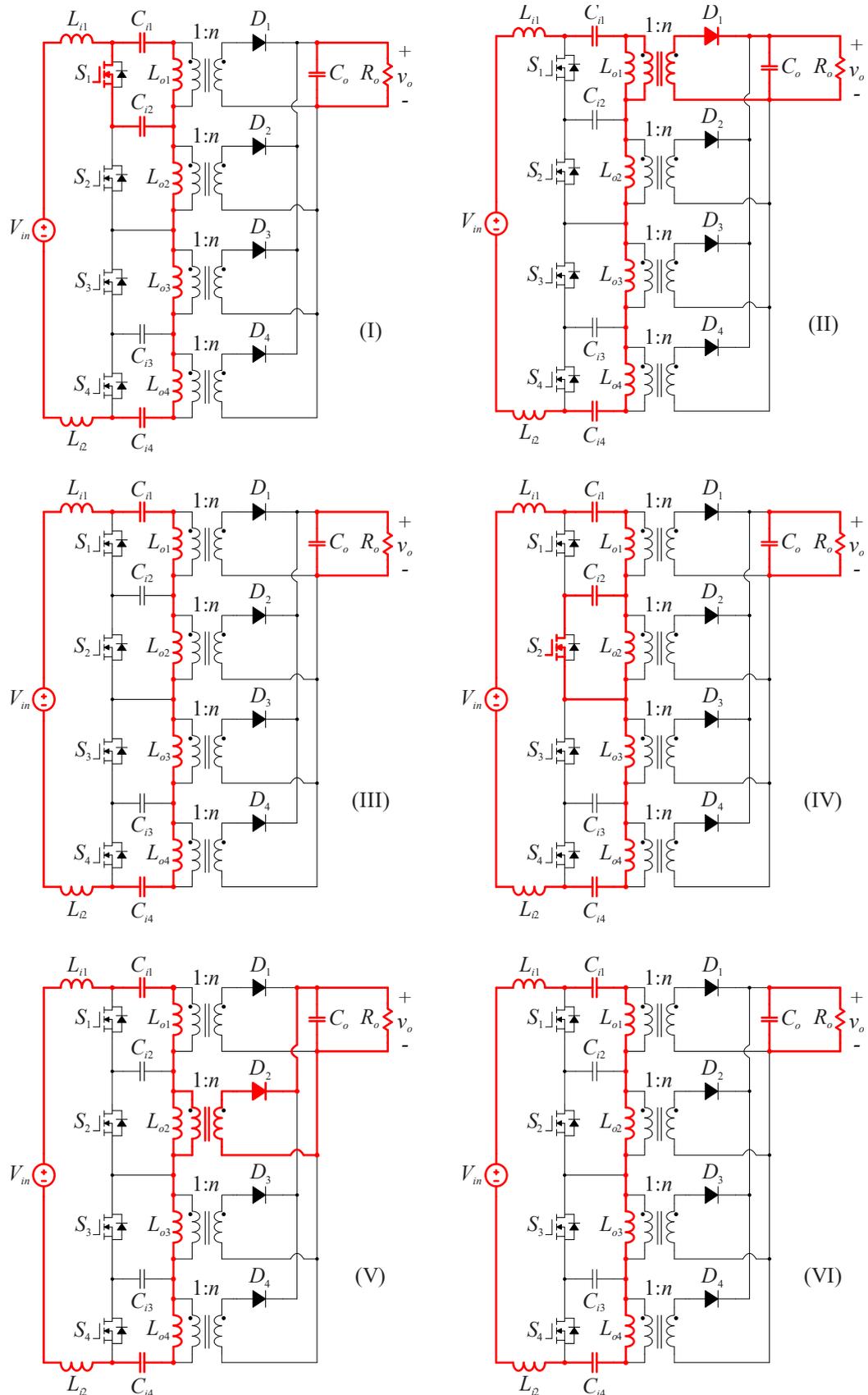
As principais formas de onda de tensão e corrente dos elementos que compõem o conversor são mostradas na Figura 3.12 e na Figura 3.13. Tais formas de onda foram realizadas a partir das etapas de operação apresentadas na seção 3.3.2.1. Elas são definidas para um período de comutação, o qual contém 12 etapas de operação, e os patamares se encontram generalizados em função do número de módulos.

As formas de onda são de grande importância, uma vez que servem de auxílio na realização da análise matemática do conversor.

3.3.2.3 *Análise matemática para o modo (II) de acionamento dos interruptores*

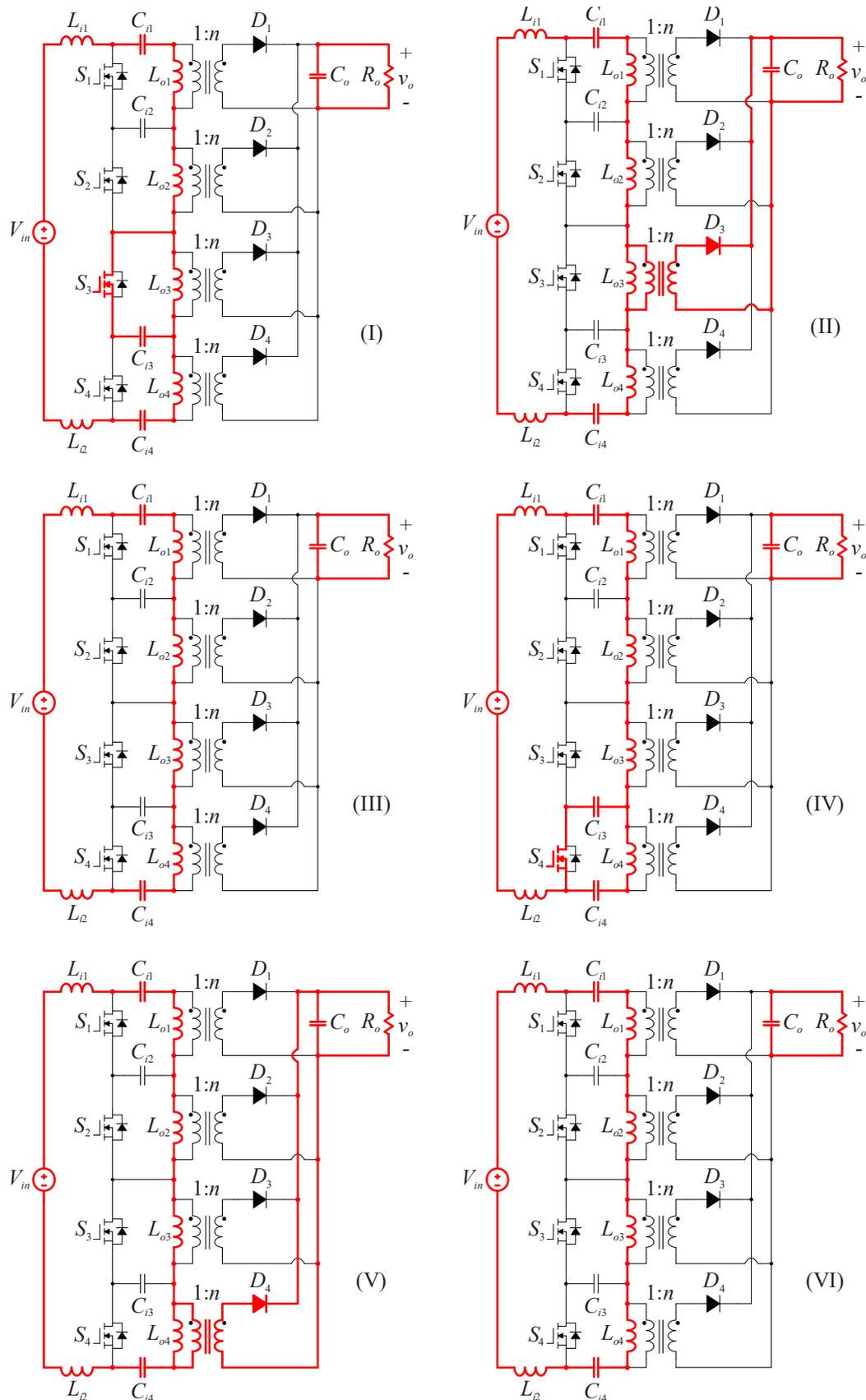
A análise matemática do conversor CC-CC proposto operando em MCD e utilizando o modo (II) de acionamento dos interruptores é apresentada no Apêndice B, na seção B.2. Vale ressaltar que a metodologia utilizada para obter as equações que representam os valores máximo, eficaz e médio de corrente nos elementos do conversor, além da maneira como essas equações foram determinadas, são semelhantes à metodologia utilizada anteriormente na análise matemática do conversor utilizando o modo (I) de acionamento dos interruptores.

Figura 3.10 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.



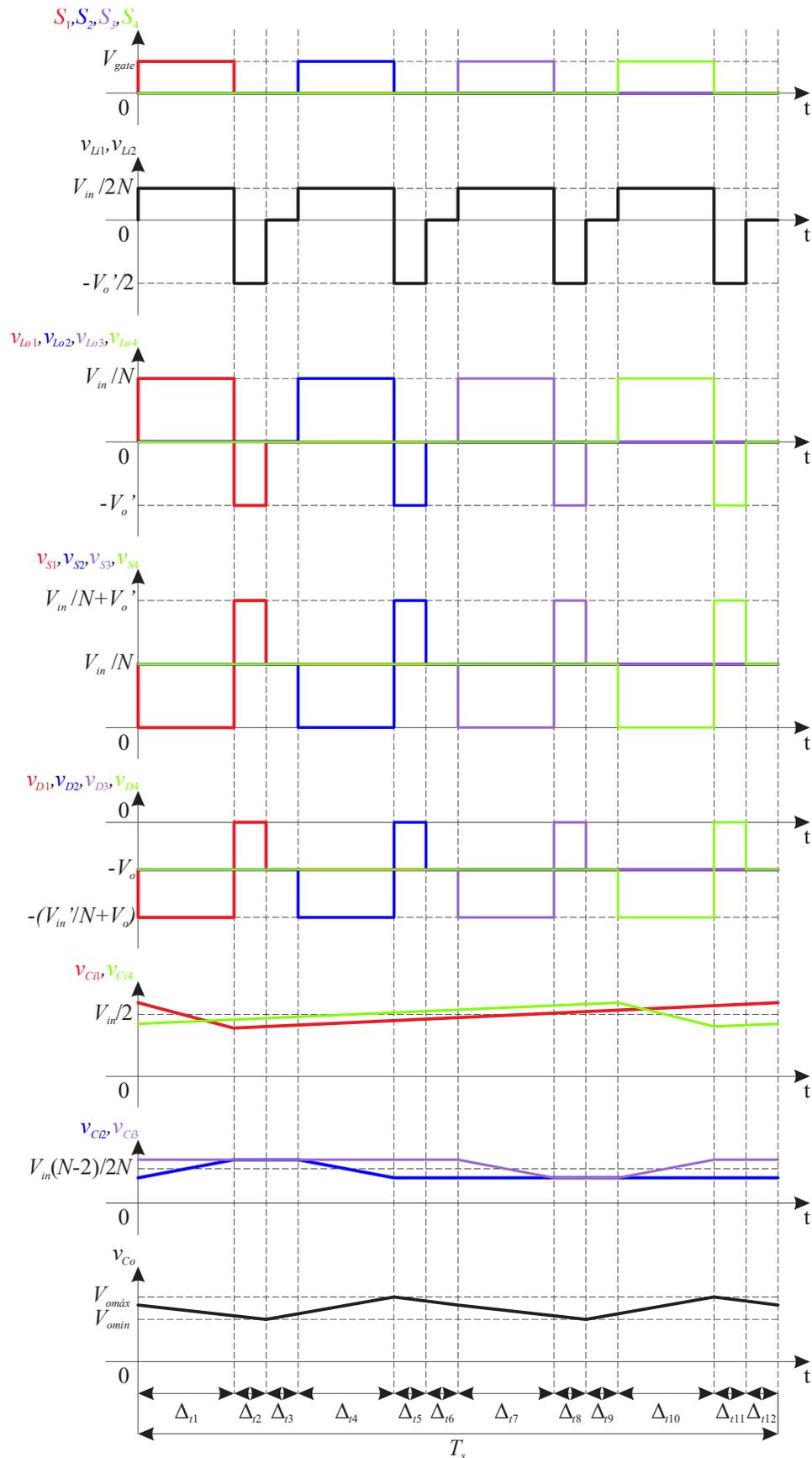
Fonte: Autoria Própria.

Figura 3.11 – Etapas de operação: (I) sétima etapa; (II) oitava etapa; (III) nona etapa; (IV) décima etapa; (V) décima primeira etapa; (VI) décima segunda etapa.



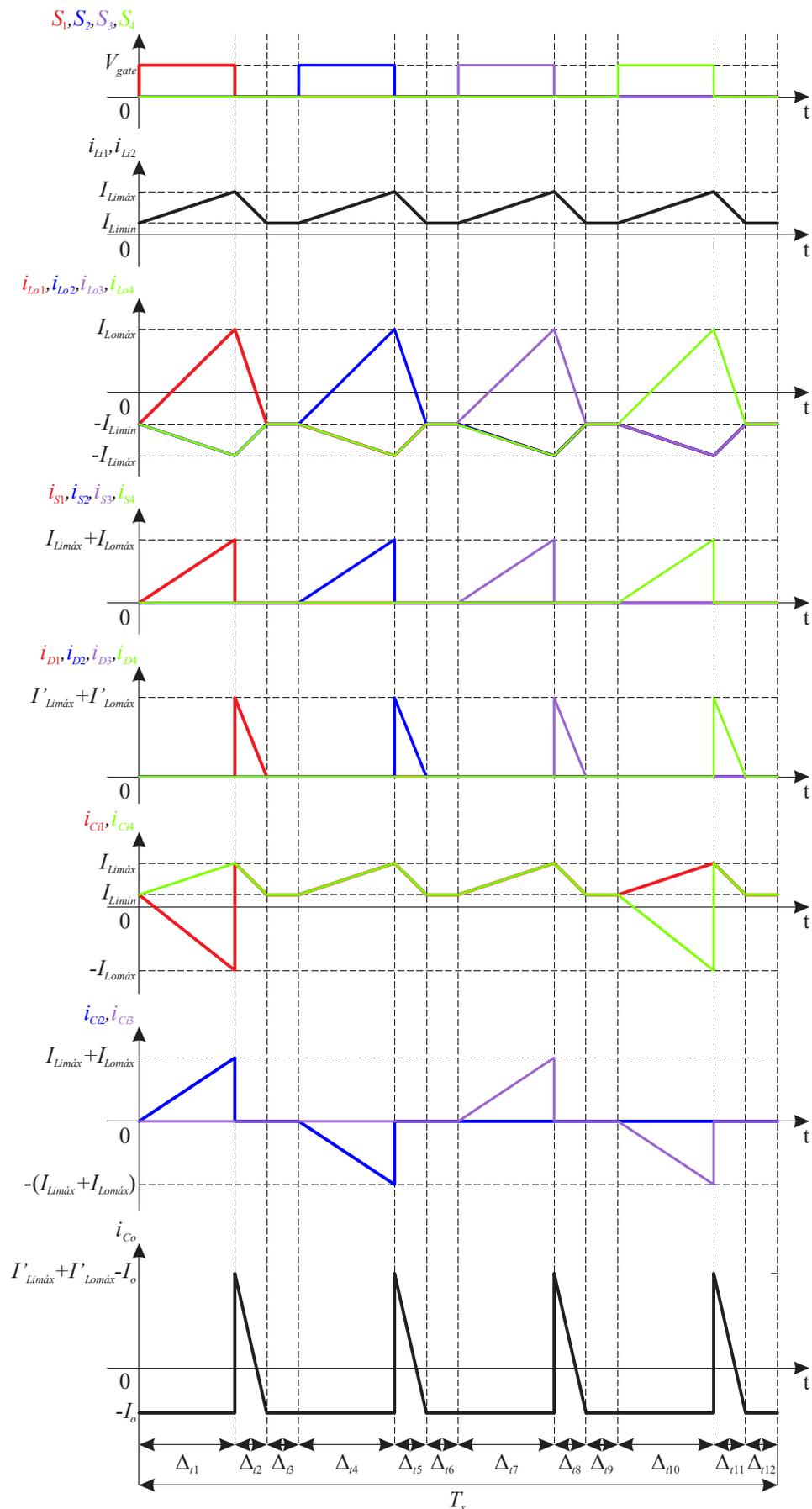
Fonte: Autoria Própria.

Figura 3.12 – Principais formas de onda de tensão do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 3.13 – Principais formas de onda de corrente do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.



Fonte: Autoria Própria.

3.3.3 Análise teórica para o modo (III) de acionamento dos interruptores

A análise teórica para o modo (III) de acionamento dos interruptores é discorrida a seguir. Durante a análise leva-se em consideração que o conversor proposto opera em MCD e com quatro módulos, sendo adotadas as convenções de tensão e corrente apresentadas através da Figura 3.6.

3.3.3.1 Etapas de operação

O conversor SEPIC CC-CC MCD proposto com o modo (III) de acionamento dos interruptores e com quatro módulos apresenta 12 etapas de operação, assim como no modo de acionamento (II) dos interruptores.

O modo (III) de acionamento dos interruptores elimina a etapa de corrente constante dos indutores de entrada (L_{i1} e L_{i2}), entretanto, o conversor ainda está operando em MCD, podendo este modo de operação ser visualizado através das correntes dos diodos.

3.3.3.1.1 Primeira etapa de operação

A primeira etapa de operação é representada a Figura 3.14 (I). Nesta etapa o interruptor S_1 está em condução junto com o diodo D_4 , enquanto os interruptores S_2 , S_3 e S_4 estão bloqueados, assim como os diodos D_1 , D_2 e D_3 .

Durante esta etapa de operação os indutores L_{i1} , L_{i2} e L_{o4} , junto com capacitor C_{i1} e a fonte V_{in} , fornecem energia para os capacitores C_{i2} , C_{i4} e C_o , para o indutor L_{o1} e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem segundo a relação apresentada em (3.18), bem como a corrente do indutor L_{o4} , decrescendo de acordo com (3.19). A corrente do indutor L_{o1} cresce linearmente segundo a relação contida em (3.20).

É possível visualizar que a corrente no interruptor S_1 é igual à somatória da corrente dos indutores L_{i1} e L_{o1} . Além disso, as correntes dos indutores L_{o2} e L_{o3} são iguais, em módulo, às correntes dos indutores L_{i1} e L_{i2} , bloqueando os diodos D_2 e D_3 .

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = -\frac{V_o N - V_{in} n}{2NnL_i} t + I_1 \quad (3.18)$$

$$i_{L_{o4}}(t) = -\frac{V_o}{nL_o} t + I_{L_{omáx}} \quad (3.19)$$

$$i_{L_{o1}}(t) = \frac{V_{in}}{NL_o} t - I_1 \quad (3.20)$$

3.3.3.1.2 Segunda etapa de operação

A segunda etapa de operação é apresentada na Figura 3.14 (II). Nesta etapa de operação a corrente do indutor L_{o4} se iguala, em módulo, à corrente dos indutores L_{i1} e L_{i2} ,

bloqueando o diodo D_4 . Com isso, apenas o interruptor S_1 está em condução.

Durante esta etapa de operação os indutores L_{i1} e L_{i2} passam a receber energia, junto com o indutor L_{o1} , da fonte V_{in} e do capacitor C_{i1} . A corrente do indutor L_{o1} permanece crescendo linearmente seguindo a relação contida em (3.20). As correntes dos indutores L_{o2} , L_{o3} e L_{o4} , juntamente com a corrente do capacitor C_{i4} , são iguais à corrente dos indutores L_{i1} e L_{i2} . Nesta etapa de operação o capacitor C_o fornece energia para a carga.

Esta etapa de operação é igual a primeira etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.1.

3.3.3.1.3 Terceira etapa de operação

A terceira etapa de operação é ilustrada na Figura 3.14 (III) e tem início com o bloqueio do interruptor S_1 . Quando o interruptor S_1 é bloqueado, o diodo D_1 é polarizado diretamente e entra em condução.

Nesta etapa de operação os indutores L_{i1} e L_{i2} passam a fornecer energia, junto com a fonte V_{in} e o indutor L_{o1} , para os capacitores C_{i1} , C_{i4} e C_o , para os indutores L_{o2} , L_{o3} e L_{o4} e para a carga. A corrente dos indutores L_{i1} e L_{i2} decrescem linearmente de acordo com a relação apresentada em (3.21), enquanto a corrente do indutor L_{o1} decresce de acordo com (3.22).

Esta etapa de operação é igual à segunda etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.2.

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = -\frac{V_o}{2nL_i}t + I_{Li\max} \quad (3.21)$$

$$i_{L_{o1}}(t) = -\frac{V_o}{nL_o}t + I_{Lom\max} \quad (3.22)$$

3.3.3.1.4 Quarta etapa de operação

A quarta etapa de operação é exibida na Figura 3.14 (IV) e tem início com o acionamento do interruptor S_2 , conduzindo juntamente com o diodo D_1 . Os interruptores S_1 , S_3 e S_4 , assim como os diodos D_2 , D_3 e D_4 estão bloqueados.

Nesta etapa de operação o capacitor C_{i2} , junto com a fonte V_{in} e os indutores L_{i1} , L_{i2} e L_{o1} , estão fornecendo energia para os capacitores C_{i1} , C_{i4} e C_o , para o indutor L_{o2} e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem de acordo com a relação contida em (3.18). A corrente do indutor L_{o1} continua decrescendo conforme a relação apresentada em (3.22). A corrente do indutor L_{o2} começa a crescer linearmente de acordo com (3.23).

$$i_{L_{o2}}(t) = \frac{V_{in}}{NL_o}t - I_1 \quad (3.23)$$

3.3.3.1.5 Quinta etapa de operação

A Figura 3.14 (V) apresenta a quinta etapa de operação. Nesta etapa o diodo D_1 é bloqueado, pois a corrente do indutor L_{o1} se iguala, em módulo, com a corrente dos indutores L_{i1} e L_{i2} . Dessa forma, apenas o interruptor S_2 está em condução.

Durante esta etapa de operação os indutores L_{i1} e L_{i2} voltam a receber energia, assim como o indutor L_{o2} , da fonte V_{in} e do capacitor C_{i2} . A corrente do indutor L_{o2} permanece crescendo linearmente seguindo (3.23). As correntes dos capacitores C_{i1} e C_{i4} , juntamente como as correntes dos indutores L_{o1} , L_{o3} e L_{o4} , são iguais à corrente dos indutores L_{i1} e L_{i2} . Nesta etapa de operação o capacitor C_o volta a fornecer energia para a carga.

Esta etapa de operação é igual a quarta etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.4.

3.3.3.1.6 Sexta etapa de operação

A sexta etapa de operação é exibida na Figura 3.14 (VI) e tem início com o bloqueio do interruptor S_2 , polarizando diretamente o diodo D_2 , entrando em condução.

Durante esta etapa de operação a fonte V_{in} e os indutores L_{i1} , L_{i2} e L_{o2} fornecem energia para os indutores L_{o1} , L_{o3} e L_{o4} , para os capacitores C_{i1} , C_{i4} e C_o e para a carga. A corrente dos indutores L_{i1} e L_{i2} decrescem de acordo com a relação apresentada em (3.21), enquanto a corrente do indutor L_{o2} decresce de acordo com (3.24).

Esta etapa de operação é igual a quinta etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.5.

$$i_{L_{o2}}(t) = -\frac{V_o}{nL_o}t + I_{L_{omáx}} \quad (3.24)$$

3.3.3.1.7 Sétima etapa de operação

A sétima etapa de operação é apresentada na Figura 3.15 (I). Nesta etapa de operação o interruptor S_3 é comandado a conduzir enquanto o diodo D_2 está em condução. Os interruptores S_1 , S_2 e S_4 , assim como os diodos D_1 , D_3 e D_4 estão bloqueados.

Durante a sétima etapa de operação, os indutores L_{i1} , L_{i2} e L_{o2} , juntamente com o capacitor C_{i3} e a fonte V_{in} , fornecem energia para os capacitores C_{i1} , C_{i4} e C_o , assim como para o indutor L_{o3} e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem seguindo a relação apresentada em (3.18), assim como a corrente do indutor L_{o2} , que permanece decrescendo conforme a relação apresentada em (3.24). A corrente do indutor L_{o3} cresce linearmente com a relação exibida em (3.25).

$$i_{L_{o3}}(t) = \frac{V_{in}}{NL_o} t - I_1 \quad (3.25)$$

3.3.3.1.8 Oitava etapa de operação

Apresenta-se na Figura 3.15 (II) a oitava etapa de operação do conversor. Nesta etapa de operação a corrente do indutor L_{o2} iguala-se, em módulo, com a corrente dos indutores L_{i1} e L_{i2} , bloqueando o diodo D_2 . Dessa forma, apenas o interruptor S_3 permanece em condução.

Nesta etapa de operação os indutores L_{i1} , L_{i2} e L_{o3} recebem energia da fonte V_{in} e do capacitor C_{i3} , enquanto o capacitor C_o alimenta a carga. A corrente do indutor L_{o3} permanece crescendo segundo a relação apresentada em (3.25).

Esta etapa de operação é igual a sétima etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.7.

3.3.3.1.9 Nona etapa de operação

A nona etapa de operação é exibida na Figura 3.15 (III) e tem início com o bloqueio do interruptor S_3 , polarizando diretamente o diodo D_3 para entrar em condução.

Durante esta etapa de operação a fonte V_{in} e os indutores L_{i1} , L_{i2} e L_{o3} fornecem energia para os indutores L_{o1} , L_{o2} e L_{o4} , para os capacitores C_{i1} , C_{i4} e C_o e para a carga. A corrente dos indutores L_{i1} e L_{i2} decrescem de seguindo (3.21), enquanto a corrente do indutor L_{o3} decresce de acordo com a relação apresentada em (3.26).

Esta etapa de operação é igual a oitava etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.8.

$$i_{L_{o3}}(t) = -\frac{V_o}{nL_o} t + I_{L_{omáx}} \quad (3.26)$$

3.3.3.1.10 Décima etapa de operação

A Figura 3.15 (IV) apresenta a décima etapa de operação. Durante essa etapa de operação o interruptor S_4 é comandado a conduzir, sendo que o diodo D_3 permanece em condução. Os interruptores S_1 , S_2 e S_3 , assim como os diodos D_1 , D_2 e D_4 estão bloqueados.

Nesta etapa o capacitor C_{i4} , juntamente com os indutores L_{i1} , L_{i2} e L_{o3} e a fonte V_{in} , fornecem energia para os capacitores C_{i1} , C_{i3} e C_o , assim como para o indutor L_{o4} e para a carga. As correntes dos indutores L_{i1} e L_{i2} decrescem de acordo com (3.18), assim como a corrente do indutor L_{o3} , que decresce conforme a relação exposta em (3.26). A corrente do indutor L_{o4} , cresce linearmente de acordo com a relação exibida em (3.27).

$$i_{L_{o4}}(t) = \frac{V_{in}}{NL_o} t - I_1 \quad (3.27)$$

3.3.3.1.11 Décima primeira etapa de operação

A décima primeira etapa de operação do conversor é apresentada na Figura 3.15 (V). Nesta etapa de operação a corrente do indutor L_{o3} se iguala, em módulo, com a corrente dos indutores L_{i1} e L_{i2} , bloqueando assim o diodo D_3 . Com isso, apenas o interruptor S_4 permanece em condução.

Durante esta etapa de operação, a fonte V_{in} e o capacitor C_{i4} fornecem energia para os indutores L_{i1} , L_{i2} e L_{o4} , enquanto o capacitor C_o fornece energia para a carga. A corrente do indutor L_{o4} continua crescendo de acordo com a relação apresentada em (3.27).

Esta etapa de operação é igual à décima etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.10.

3.3.3.1.12 Décima segunda etapa de operação

Na décima segunda etapa de operação, apresentada na Figura 3.15 (VI), é retirado o pulso de comando do interruptor S_4 , polarizando diretamente o diodo D_4 para entrar em condução.

Nesta etapa de operação os indutores L_{i1} , L_{i2} e L_{i4} , juntamente com a fonte V_{in} , fornecem energia para os capacitores C_{i1} , C_{i4} e C_o , além da carga. A corrente dos indutores L_{i1} e L_{i2} decrescem de acordo com a relação apresentada em (3.21), enquanto a corrente do indutor L_{o4} decresce de acordo com a relação contida em (3.19).

Esta etapa de operação é igual a décima primeira etapa de operação do modo (II) de acionamento dos interruptores apresentada na seção 3.3.2.1.11.

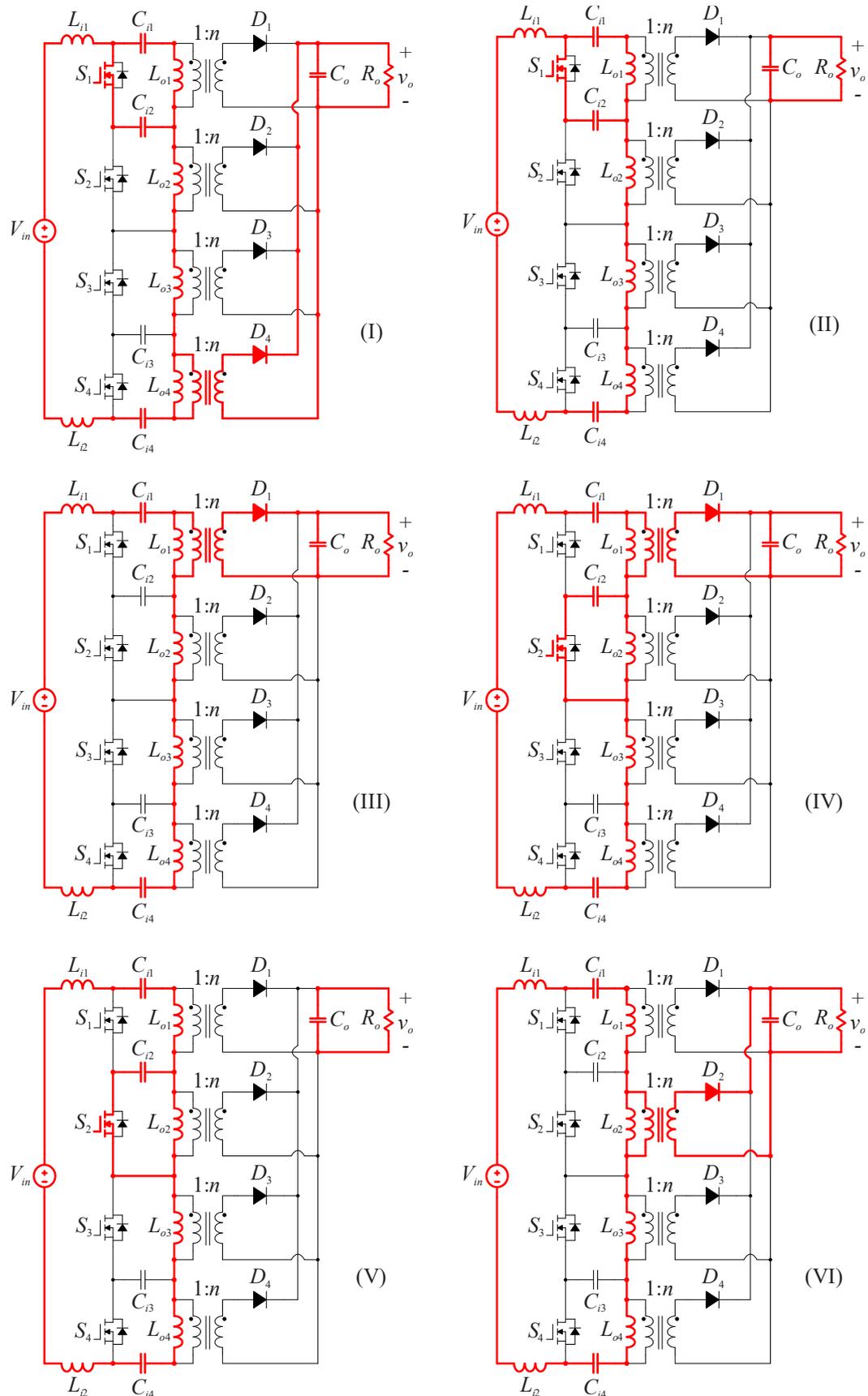
3.3.3.2 Formas de onda

As principais formas de onda de tensão e corrente dos elementos que compõem o conversor são apresentadas na Figura 3.16 e na Figura 3.17, respectivamente. As formas de onda foram realizadas a partir das etapas de operação apresentadas na seção 3.3.3.1.

É possível visualizar que as formas de onda, tanto de tensão quanto de corrente, apresentam seus valores generalizados. Além disso, as formas de onda foram realizadas para um período de comutação, o qual contém 12 etapas de operação.

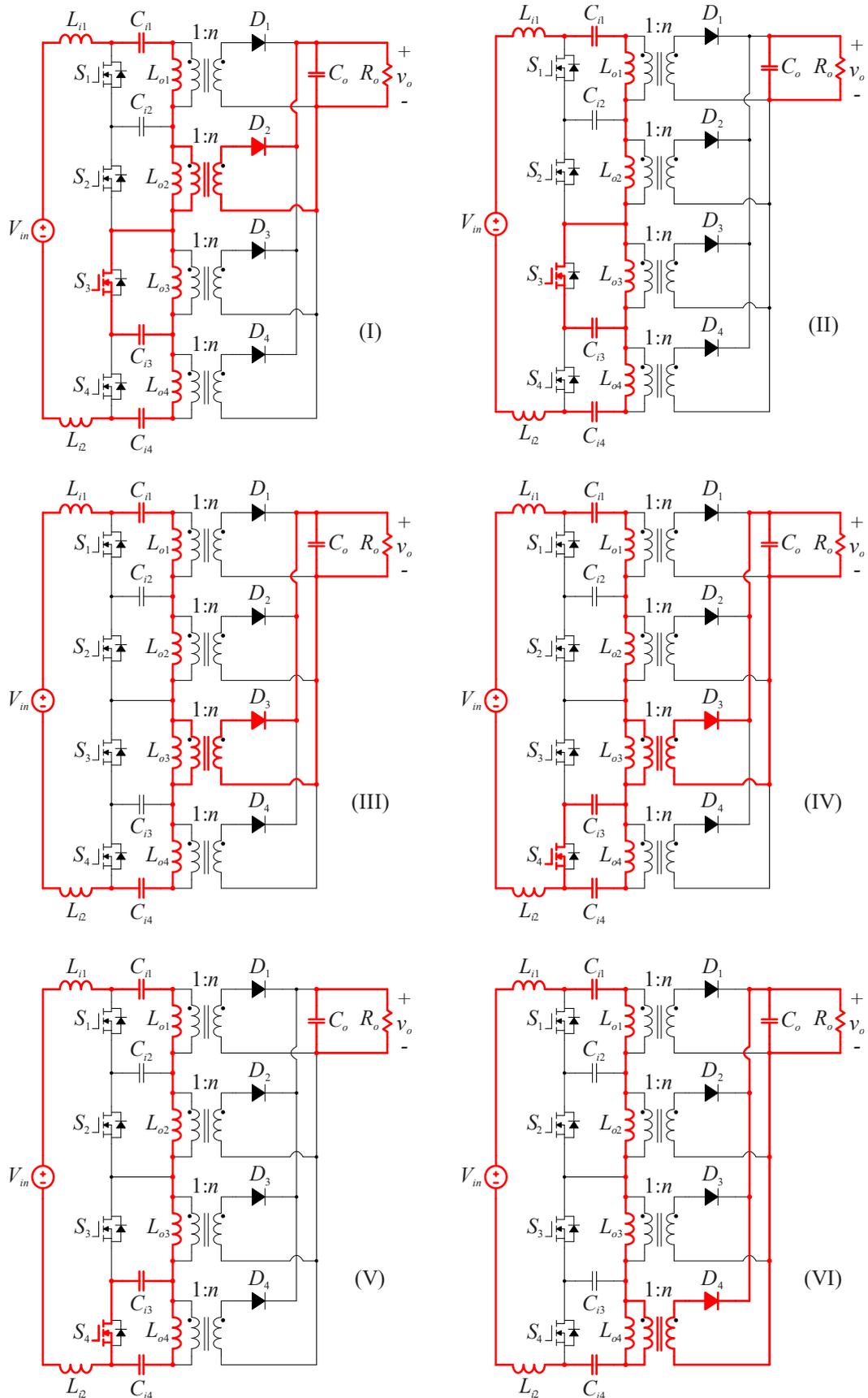
A apresentação das formas de onda é de grande importância para o decorrer das análises, uma vez que servem de auxílio na realização da análise matemática do conversor.

Figura 3.14 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.



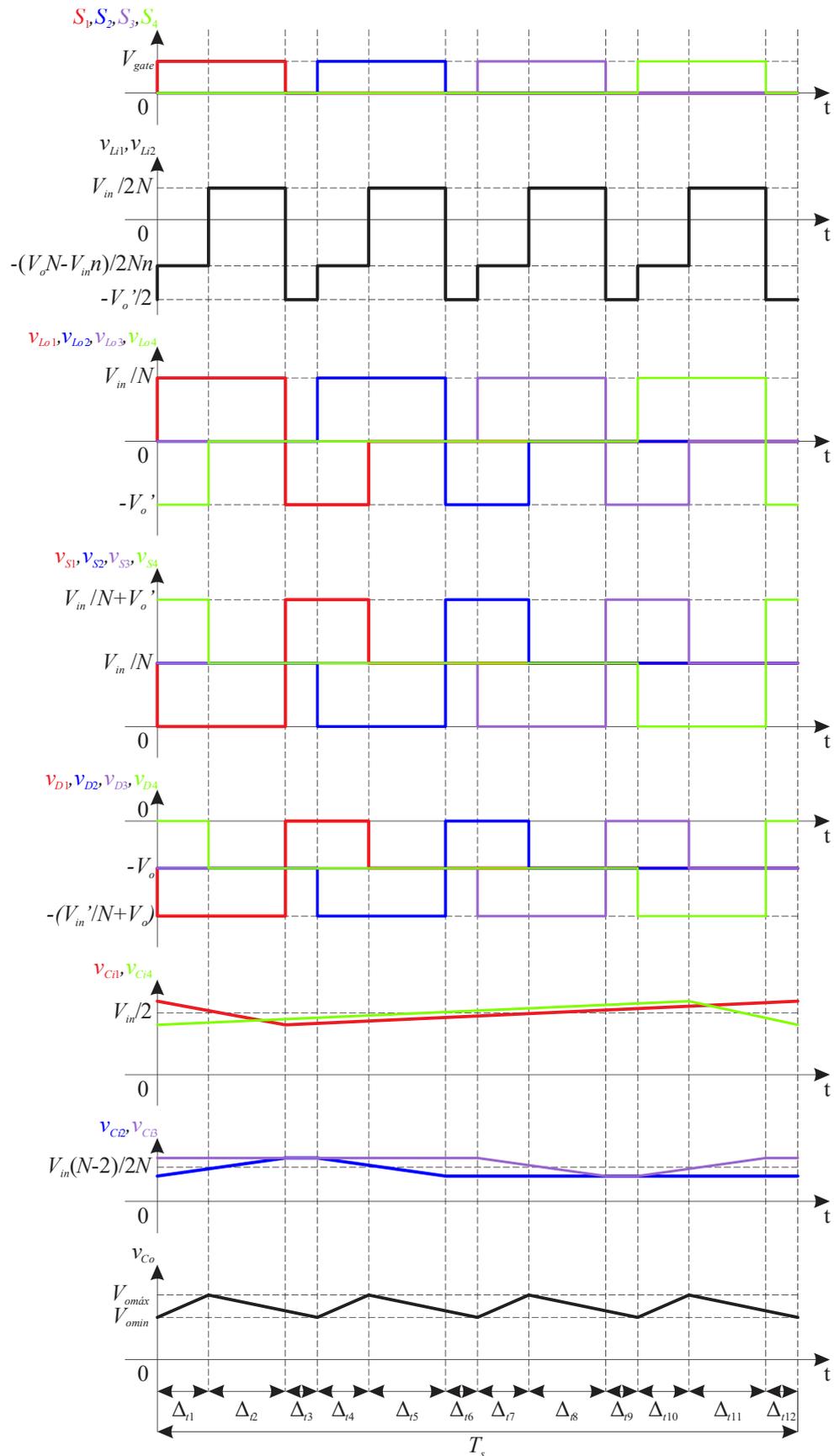
Fonte: Autoria Própria.

Figura 3.15 – Etapas de operação: (I) sétima etapa; (II) oitava etapa; (III) nona etapa; (IV) décima etapa; (V) décima primeira etapa; (VI) décima segunda etapa.



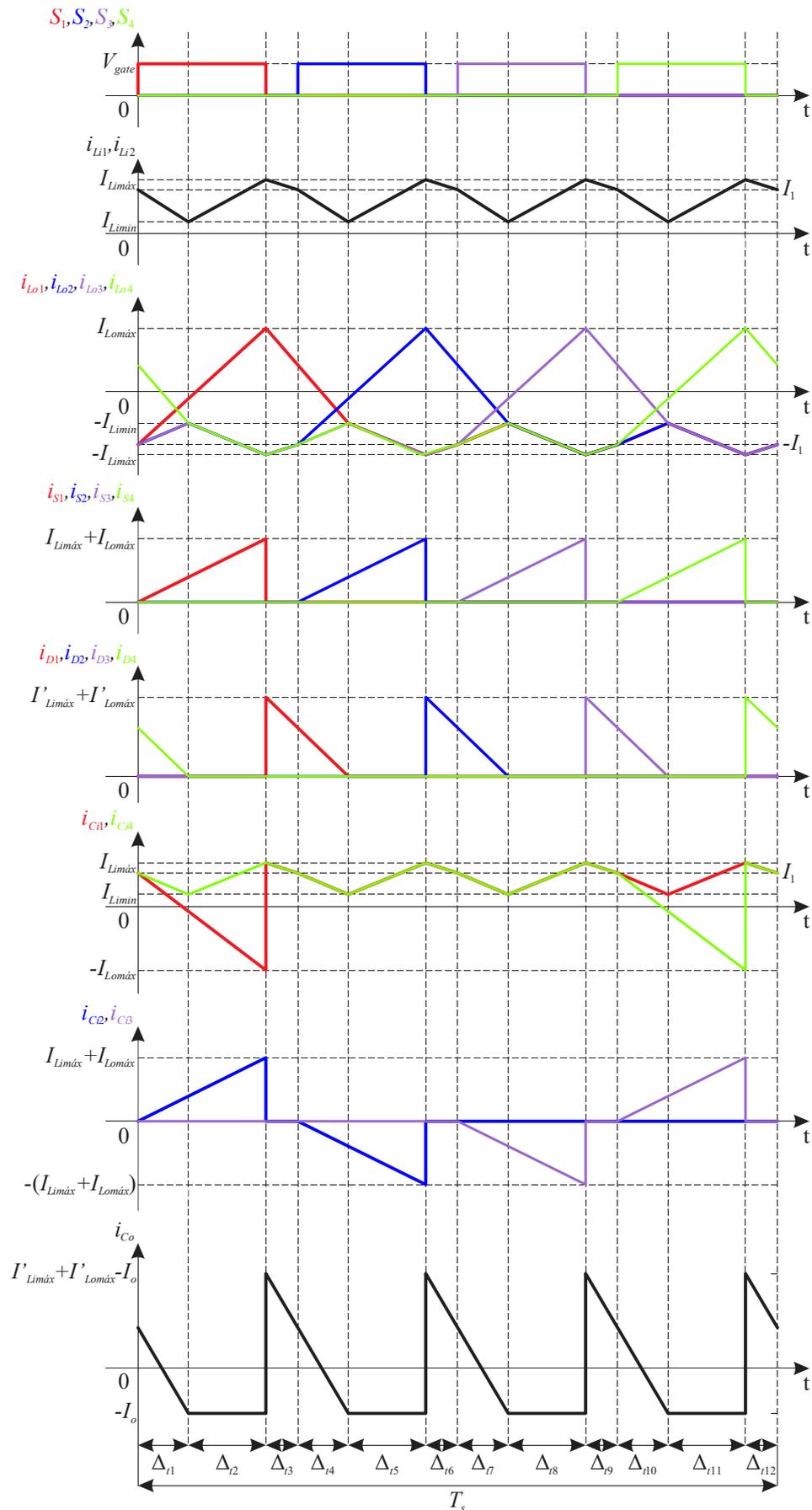
Fonte: Autoria Própria.

Figura 3.16 – Principais formas de onda de tensão do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 3.17 – Principais formas de onda de corrente do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.



Fonte: Autoria Própria.

3.3.3.3 *Análise matemática para o modo (III) de acionamento dos interruptores*

A análise matemática do conversor CC-CC proposto operando em MCD e utilizando o modo (III) de acionamento dos interruptores é apresentada no Apêndice B, na seção B.3. Para tanto, utiliza-se a mesma metodologia adotada anteriormente. Apresentam-se as principais equações utilizadas para determinar os valores máximo, eficaz e médio de corrente nos elementos do conversor e a forma como essas equações foram geradas.

3.3.4 **Análise teórica para o modo (IV) de acionamento dos interruptores**

A análise teórica para o modo (IV) de acionamento dos interruptores, apresentado na Figura 3.5, é discorrida a seguir. Para a realização desta análise leva-se em consideração que o conversor opera com MCD e com quatro módulos, sendo apresentadas na Figura 3.6 as convenções de tensão e corrente adotadas.

3.3.4.1 *Etapas de operação*

O conversor SEPIC CC-CC operando em MCD com quatro módulos e utilizando o modo (IV) de acionamento dos interruptores contém 12 etapas de operação. Com este modo de acionamento dos interruptores os pulsos são sobrepostos durante algumas etapas de operação, o que elimina a etapa de corrente constante dos indutores de entrada (L_{i1} e L_{i2}).

3.3.4.1.1 *Primeira etapa de operação*

Durante a primeira etapa de operação apresentada na Figura 3.18 (I) os interruptores S_1 e S_4 estão em condução, enquanto os diodos D_1 , D_2 , D_3 e D_4 estão bloqueados, assim como os interruptores S_2 e S_3 .

Nesta etapa de operação a fonte V_{in} e os capacitores C_{i1} e C_{i4} fornecem energia para os indutores L_{i1} , L_{i2} , L_{o1} e L_{o4} e para os capacitores C_{i2} , C_{i3} . O capacitor C_o alimenta a carga. As correntes dos indutores L_{i1} e L_{i2} crescem segundo a relação apresentada em (3.28), assim como a corrente dos indutores L_{o1} e L_{o4} que crescem de acordo com a relação exibida em (3.30). As correntes dos indutores L_{o2} e L_{o3} são iguais, em módulo, às correntes dos indutores L_{i1} e L_{i2} .

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = \frac{V_{in}}{NL_i} [1 - L_{eq}(N-2)]t + I_1 \quad (3.28)$$

$$L_{eq} = \frac{L_o}{L_o + 2L_i} \quad (3.29)$$

$$i_{L_{o1}}(t) = i_{L_{o4}}(t) = \frac{V_{in}}{NL_o} t - I_1 \quad (3.30)$$

3.3.4.1.2 Segunda etapa de operação

A segunda etapa de operação é ilustrada na Figura 3.18 (II). Nesta etapa de operação é retirado o pulso do interruptor S_4 , polarizando diretamente o diodo D_4 para entrar em condução.

Durante esta etapa de operação os indutores L_{i1} e L_{i2} passam a fornecer energia, juntamente com a fonte V_{in} , capacitor C_{i1} e indutor L_{o4} para o indutor L_{o1} , capacitores C_{i2} , C_{i4} e C_o e para a carga. A corrente do indutor L_{o1} permanece crescendo de acordo com (3.30), enquanto a corrente dos indutores L_{i1} e L_{i2} decrescem seguindo a relação de (3.31), assim como a corrente do indutor L_{o4} , que passa a decrescer seguindo a relação exposta em (3.32).

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = -\frac{V_o N - V_{in} n}{2nNL_i} [1 - L_{eq}(N-2)]t + I_{Limáx} \quad (3.31)$$

$$i_{L_{o4}}(t) = -\frac{V_o}{nL_o} t + I_{Lomáx} \quad (3.32)$$

3.3.4.1.3 Terceira etapa de operação

A terceira etapa de operação tem início com a igualdade das correntes, em módulo, dos indutores L_{i1} , L_{i2} e L_{o4} . Com isso, o diodo D_4 é bloqueado, permanecendo apenas o interruptor S_1 em condução.

Durante esta etapa de operação os indutores L_{i1} e L_{i2} voltam a receber energia, assim como o indutor L_{o1} e o capacitor C_{i2} , da fonte V_{in} e do capacitor C_{i1} . O capacitor C_o volta a fornecer energia para a carga. A corrente do indutor L_{o1} continua crescendo de acordo com (3.30), enquanto a corrente dos indutores L_{i1} e L_{i2} cresce seguindo (3.33).

Esta etapa de operação é apresentada através da Figura 3.18 (III), sendo semelhante à primeira etapa de operação do modo (III) de acionamento dos interruptores, apresentada na seção 3.3.3.1.1.

$$i_{L_{i1}}(t) = i_{L_{i2}}(t) = \frac{V_{in}}{2NL_i} [1 - L_{eq}(N-1)]t + I_{Limín} \quad (3.33)$$

3.3.4.1.4 Quarta etapa de operação

A quarta etapa de operação é exibida na Figura 3.18 (IV) e tem início com a condução do interruptor S_2 .

Nesta etapa de operação a fonte V_{in} e o capacitor C_{i1} fornecem energia para os indutores L_{i1} , L_{i2} , L_{o1} e L_{o2} e para os capacitores C_{i2} e C_{i4} . O capacitor C_o permanece fornecendo energia para a carga. A corrente dos indutores L_{i1} e L_{i2} volta a crescer de acordo com (3.28), assim como a corrente do indutor L_{o1} que continua a crescer seguindo a relação exibida em (3.30). A corrente

do indutor L_{o2} cresce de acordo com a relação apresentada em (3.34).

$$i_{L_{o2}}(t) = \frac{V_{in}}{NL_o} t - I_1 \quad (3.34)$$

3.3.4.1.5 Quinta etapa de operação

A quinta etapa de operação é apresentada na Figura 3.18 (V). Nesta etapa de operação o interruptor S_1 é bloqueado, polarizando diretamente o diodo D_1 para conduzir.

Durante esta etapa de operação o indutor L_{o1} passa a fornecer energia, juntamente com a fonte V_{in} , capacitor C_{i2} e os indutores L_{i1} e L_{i2} , para os capacitores C_{i1} , C_{i4} e C_o , indutor L_{o2} e carga. A corrente dos indutores L_{i1} e L_{i2} volta a decrescer seguindo a relação apresentada em (3.31), enquanto a corrente do indutor L_{o1} começa a decrescer seguindo (3.35). A corrente do indutor L_{o2} continua a crescer de acordo com (3.34).

$$i_{L_{o1}}(t) = -\frac{V_o}{nL_o} t + I_{L_{omáx}} \quad (3.35)$$

3.3.4.1.6 Sexta etapa de operação

A Figura 3.18 (VI) exhibe a sexta etapa de operação, caracterizando o bloqueio do diodo D_1 , uma vez que a corrente do indutor L_{o1} iguala-se em módulo à corrente dos indutores L_{i1} e L_{i2} , permanecendo apenas o interruptor S_2 em condução.

Nesta etapa de operação a fonte V_{in} e o capacitor C_{i2} fornecem energia para os indutores L_{i1} , L_{i2} e L_{o2} e para os capacitores C_{i1} e C_{i4} . O capacitor C_o fornece energia para a carga. A corrente dos indutores L_{i1} e L_{i2} cresce de acordo com a relação apresentada em (3.33), assim como a corrente do indutor L_{o2} que continua crescendo de acordo com (3.34).

Esta etapa de operação é semelhante à quarta etapa de operação do modo (III) de acionamento dos interruptores apresentada na seção 3.3.3.1.4.

3.3.4.1.7 Sétima etapa de operação

A sétima etapa de operação é apresentada na Figura 3.19 (I) e tem início com o acionamento do interruptor S_3 , conduzindo juntamente com o interruptor S_2 .

Durante esta etapa de operação a fonte V_{in} e os capacitores C_{i2} e C_{i3} fornecem energia para os indutores L_{i1} , L_{i2} , L_{o2} e L_{o3} e para os capacitores C_{i1} e C_{i4} . O capacitor C_o permanece fornecendo energia para a carga. A corrente dos indutores L_{i1} e L_{i2} volta a crescer de acordo com (3.28). A corrente do indutor L_{o2} continua a crescer de acordo com (3.34). A corrente do indutor L_{o3} começa a crescer de acordo com a relação exposta em (3.36).

$$i_{L_{o3}}(t) = \frac{V_{in}}{NL_o} t - I_1 \quad (3.36)$$

3.3.4.1.8 Oitava etapa de operação

Apresenta-se na Figura 3.19 (II) a oitava etapa de operação do conversor. Nesta etapa de operação o interruptor S_2 é comandado a bloquear, polarizando diretamente o diodo D_2 .

Durante esta etapa de operação a fonte V_{in} , o capacitor C_{i3} e os indutores L_{i1} , L_{i2} e L_{o2} fornecem energia para os capacitores C_{i1} , C_{i4} e C_o , indutor L_{o3} e para a carga. A corrente dos indutores L_{i1} e L_{i2} retorna a decrescer seguindo a relação exposta em (3.31), enquanto a corrente do indutor L_{o2} começa a decrescer de acordo com (3.37). A corrente do indutor L_{o3} continua a crescer seguindo a relação apresentada em (3.36).

$$i_{L_{o2}}(t) = -\frac{V_o}{nL_o}t + I_{L_{omáx}} \quad (3.37)$$

3.3.4.1.9 Nona etapa de operação

A nona etapa de operação é exibida na Figura 3.19 (III) e tem início com a igualdade, em módulo, da corrente do indutor L_{o2} com a corrente dos indutores L_{i1} e L_{i2} , anulando assim a corrente do diodo D_2 .

Durante esta etapa de operação a fonte V_{in} e o capacitor C_{i3} fornecem energia para os indutores L_{i1} , L_{i2} e L_{o3} e para os capacitores C_{i1} e C_{i4} . O capacitor C_o fornece energia para a carga. A corrente dos indutores L_{i1} e L_{i2} cresce de acordo com (3.33), assim como a corrente do indutor L_{o3} que permanece crescendo de acordo com (3.36).

Esta etapa de operação é semelhante à sétima etapa de operação do modo (III) de acionamento dos interruptores apresentada na seção 3.3.3.1.7.

3.3.4.1.10 Décima etapa de operação

A Figura 3.19 (IV) apresenta a décima etapa de operação. Nesta etapa de operação o interruptor S_4 é comandado a conduzir juntamente com o interruptor S_3 .

Durante esta etapa de operação a fonte V_{in} e os capacitores C_{i3} e C_{i4} fornecem energia para os indutores L_{i1} , L_{i2} , L_{o3} e L_{o4} , assim como para o capacitor C_{i1} . O capacitor C_o permanece fornecendo energia para a carga. A corrente dos indutores L_{i1} e L_{i2} cresce de acordo com a relação apresentada em (3.28), assim como a corrente do indutor L_{o3} , que permanece crescendo segundo a relação exposta em (3.36). A corrente do indutor L_{o4} começa a crescer de acordo com a relação apresentada em (3.38).

$$i_{L_{o4}}(t) = \frac{V_{in}}{NL_o}t - I_1 \quad (3.38)$$

3.3.4.1.11 Décima primeira etapa de operação

A décima primeira etapa de operação é apresentada na Figura 3.19 (V) e tem início

com o bloqueio do interruptor S_3 , polarizando diretamente o diodo D_3 para entrar em condução.

Durante etapa de operação a fonte V_{in} , o capacitor C_{i4} e os indutores L_{i1} , L_{i2} e L_{o3} fornecem energia para os capacitores C_{i1} , C_{i3} e C_o , indutor L_{o4} e para a carga. A corrente dos indutores L_{i1} e L_{i2} decresce seguindo a relação apresentada em (3.31), enquanto a corrente do indutor L_{o3} começa a decrescer de acordo com a relação exibida em (3.39). A corrente do indutor L_{o4} continua a crescer seguindo a relação exposta em (3.38).

$$i_{L_{o3}}(t) = -\frac{V_o}{nL_o}t + I_{L_{o3}m\acute{a}x} \quad (3.39)$$

3.3.4.1.12 Décima segunda etapa de operação

A décima segunda etapa de operação é apresentada na Figura 3.19 (VI) e tem início com a igualdade, em módulo, da corrente dos indutores L_{i1} , L_{i2} e L_{o3} , bloqueando o diodo D_3 .

Durante esta etapa de operação a fonte V_{in} e o capacitor C_{i4} fornecem energia para os indutores L_{i1} , L_{i2} e L_{o4} e para os capacitores C_{i1} e C_{i3} . O capacitor C_o fornece energia para a carga. A corrente dos indutores L_{i1} e L_{i2} cresce de acordo com (3.33), assim como a corrente do indutor L_{o4} que permanece crescendo seguindo (3.38).

Esta etapa de operação é semelhante à décima etapa de operação do modo (III) de acionamento dos interruptores apresentada na seção 3.3.3.1.10.

3.3.4.2 Formas de onda

As principais formas de onda de tensão e corrente dos elementos que compõem o conversor são apresentadas na Figura 3.20 e na Figura 3.21, respectivamente. As formas de onda foram realizadas a partir das etapas de operação apresentadas na seção 3.3.4.1.

É possível visualizar que as formas de onda de tensão apresentam algumas variáveis em seus patamares, sendo estas variáveis definidas em (3.40), (3.41), (3.42), (3.43), (3.44), (3.45), (3.46), (3.47), (3.48), (3.49), (3.50) e (3.51).

$$V_{L_{i1}} = \frac{V_{in}}{N} [1 - L_{eq} (N - 2)] \quad (3.40)$$

$$V_{L_{i2}} = -\frac{V_o N - V_{in} n}{2Nn} [1 - L_{eq} (N - 2)] \quad (3.41)$$

$$V_{L_{i3}} = \frac{V_{in}}{2N} [1 - L_{eq} (N - 1)] \quad (3.42)$$

$$V_{L_{o1}} = \left(\frac{V_o N - V_{in} n}{Nn} \right) L_{eq} \quad (3.43)$$

$$V_{L_{o2}} = -\frac{V_{in}}{N} L_{eq} \quad (3.44)$$

$$V_{L_{o_3}} = -\frac{2V_{in}}{N} L_{eq} \quad (3.45)$$

$$V_{S_1} = \frac{V_{in} [L_{eq} (N-1) + (N-2)^2]}{N(N-2)} \quad (3.46)$$

$$V_{S_2} = \frac{V_{in} [L_{eq} + (N-1)(N-2)]}{N(N-1)} \quad (3.47)$$

$$V_{S_3} = \frac{V_{in} n (N-2)^2 + L_{eq} (V_{in} n - V_o N)}{Nn(N-2)} \quad (3.48)$$

$$V_{D_1} = \frac{V_{in} n L_{eq} (N-1)}{N(N-2)} - V_o \quad (3.49)$$

$$V_{D_2} = \frac{V_{in} n}{N(N-1)} L_{eq} - V_o \quad (3.50)$$

$$V_{D_3} = \frac{L_{eq}}{N-2} \left[\frac{V_{in} n - V_o N}{Nn} \right] - V_o \quad (3.51)$$

3.3.4.3 Análise matemática para o modo (IV) de acionamento dos interruptores

A análise matemática do conversor CC-CC proposto operando em MCD e utilizando o modo (IV) de acionamento dos interruptores é apresentada no Apêndice B, na seção B.4. A metodologia utilizada para obter as equações que representam os valores máximo, eficaz e médio de corrente nos elementos do conversor, além da forma como essas equações foram obtidas, são semelhantes à metodologia utilizada anteriormente nas análises matemáticas dos demais modos de acionamento.

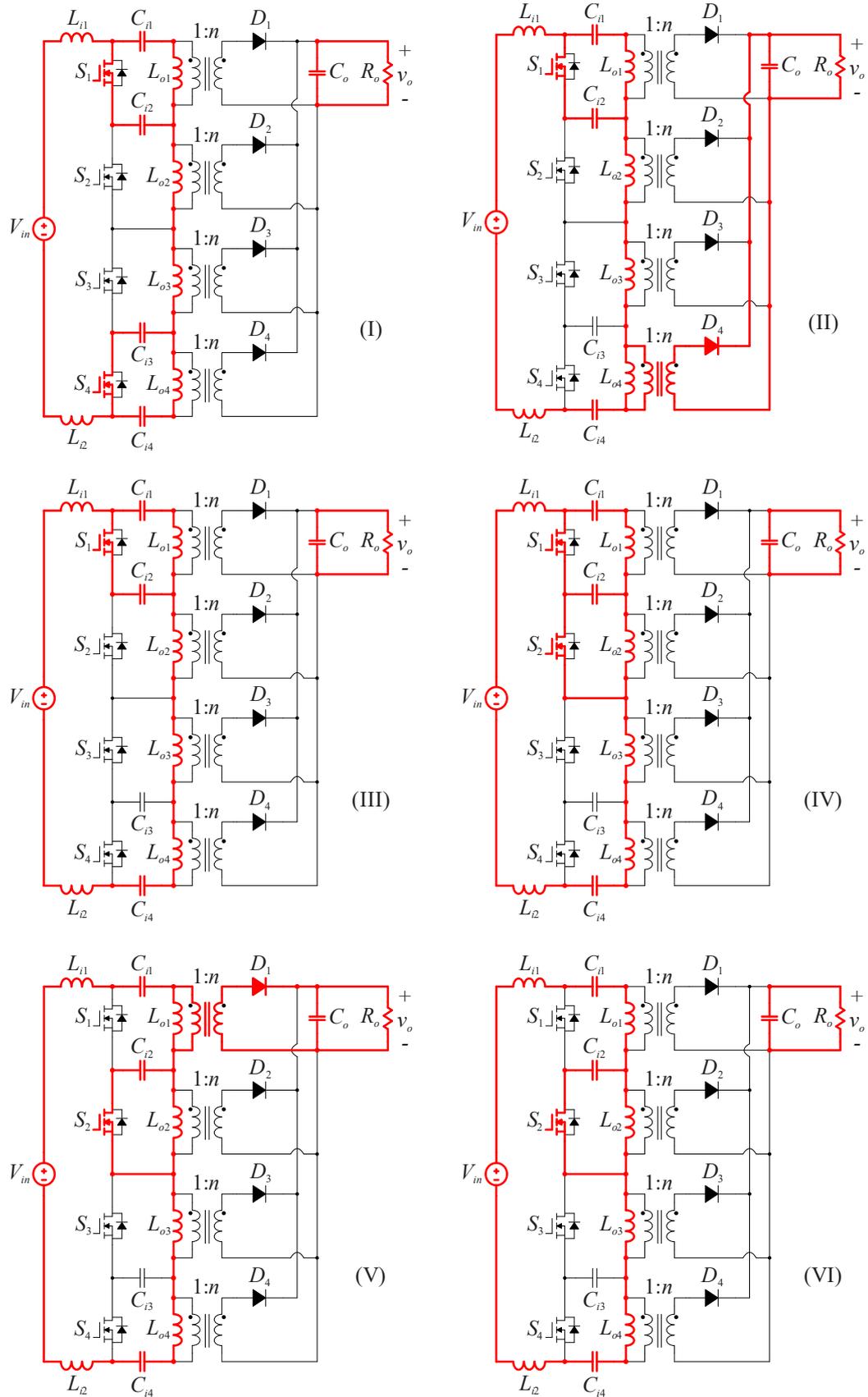
Vale ressaltar que a análise matemática para este modo de acionamento dos interruptores é mais complexa quando comparada com as análises dos demais modos de acionamento, uma vez que existem mais patamares de corrente nos elementos do conversor, como é possível visualizar na Figura 3.21.

3.3.5 Restrições de operação

O conversor SEPIC CC-CC proposto em MCD apresenta diferentes restrições de operação para cada modo de acionamento dos interruptores, sendo as restrições relacionadas à:

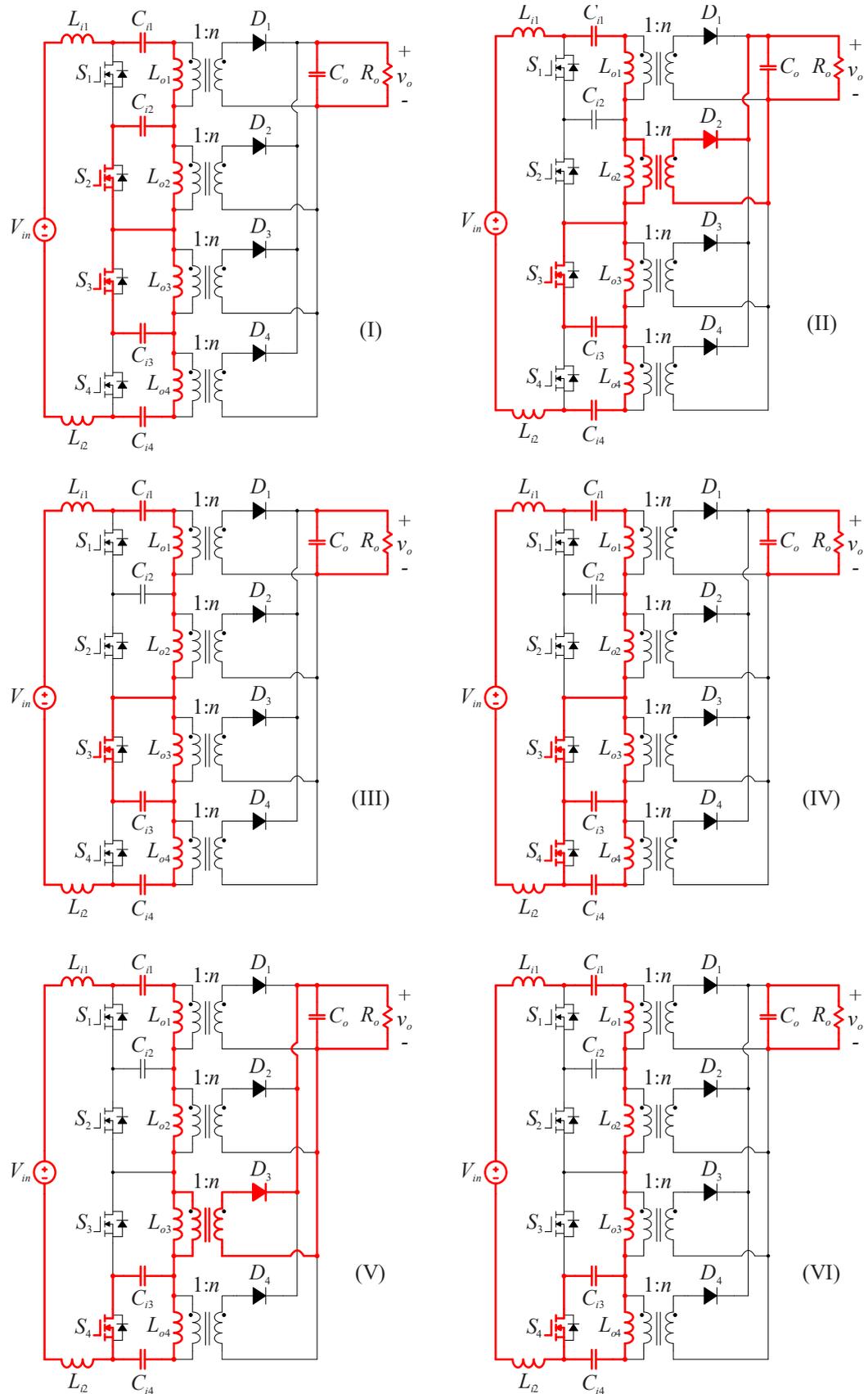
- Resistência crítica (R_{omin});
- Máximo valor de razão cíclica ($D_{máx}$);
- Mínimo valor de razão cíclica (D_{min}).

Figura 3.18 – Etapas de operação: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.



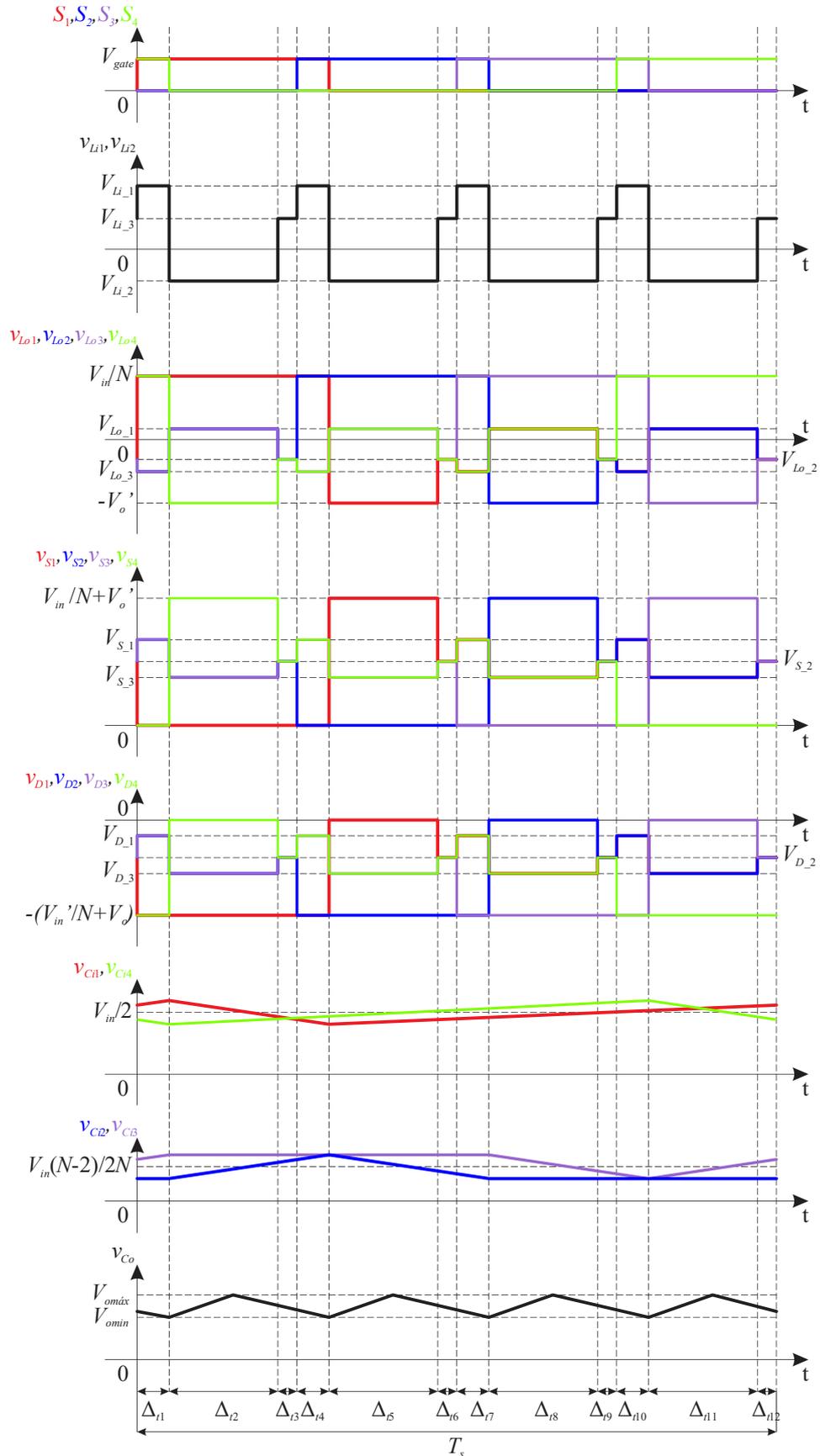
Fonte: Autoria Própria.

Figura 3.19 – Etapas de operação: (I) sétima etapa; (II) oitava etapa; (III) nona etapa; (IV) décima etapa; (V) décima primeira etapa; (VI) décima segunda etapa.



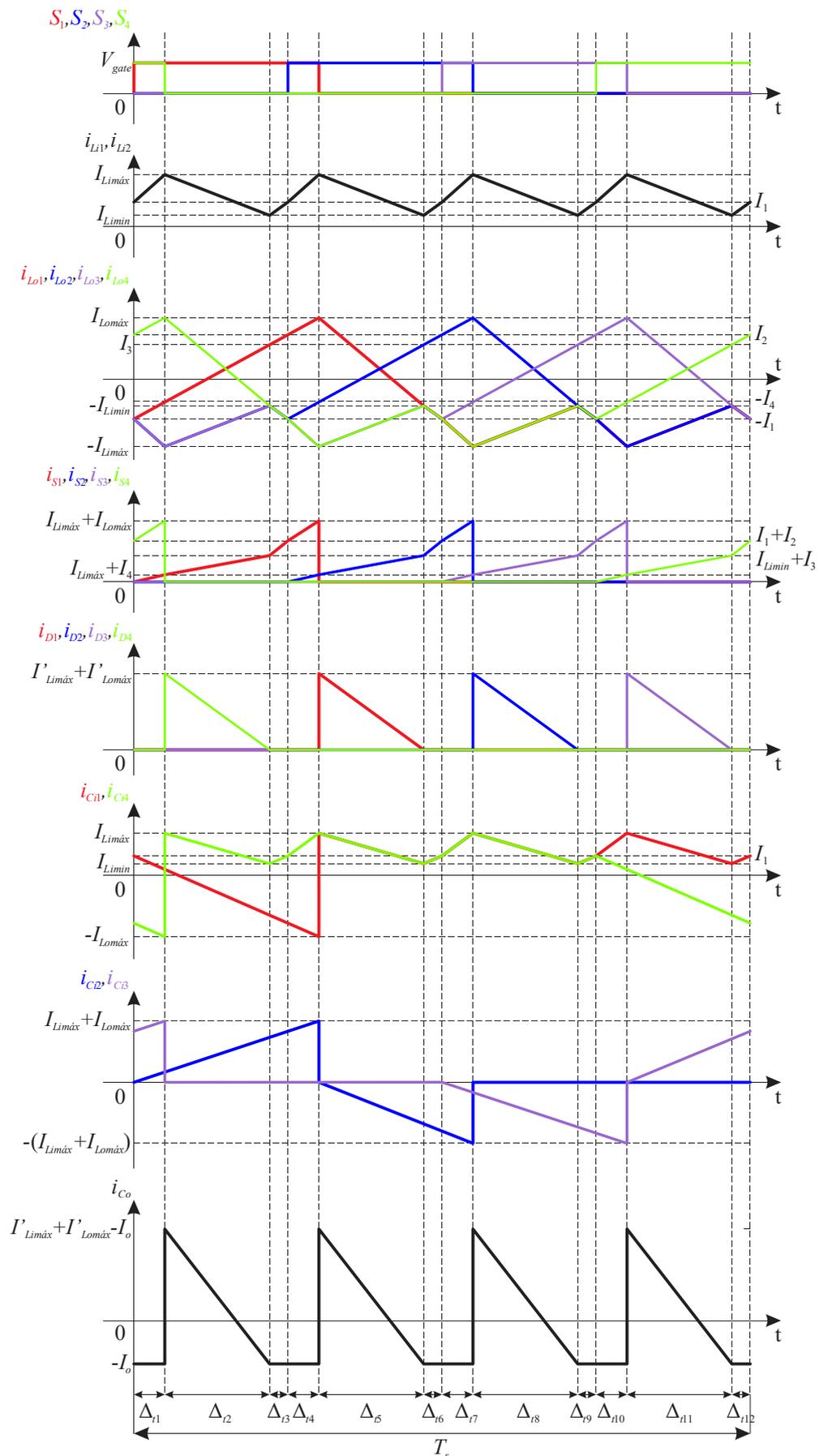
Fonte: Autoria Própria.

Figura 3.20 – Principais formas de onda de tensão do conversor SEPIC proposto com modo (IV) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 3.21 – Principais formas de onda de corrente do conversor SEPIC proposto com modo (IV) de acionamento dos interruptores.



Fonte: Autoria Própria.

As equações de resistência crítica indicam que: utilizando uma resistência equivalente igual ou superior ao valor da resistência crítica, o conversor irá operar corretamente em MCD. O máximo valor de razão cíclica indica que: para o conversor operar em MCD e/ou dentro do modo de acionamento dos interruptores, o conversor deve operar com razão cíclica inferior ao máximo valor de razão cíclica estipulado para o referido modo de acionamento dos interruptores. Já o mínimo valor de razão cíclica é relacionado apenas com o modo de acionamento dos interruptores, ou seja, para o conversor operar no referido modo de acionamento dos interruptores este deve apresentar um valor de razão cíclica maior do que o valor mínimo de razão cíclica, caso contrário, o conversor opera no modo anterior de acionamento dos interruptores.

A escolha do valor de razão cíclica impacta diretamente no rendimento da estrutura, uma vez que quanto maior for o valor da razão cíclica escolhido, menores são os valores máximo e eficaz de corrente nos elementos e, conseqüentemente, menores serão as perdas, aumentando o rendimento da estrutura. Em contrapartida, operar com o valor de razão cíclica próximo ao valor máximo gera alguns riscos de operação, pois o conversor pode passar a operar em MCC com a variação da potência ou variação paramétrica dos elementos do circuito. Assim sendo, pode-se destacar que a escolha do valor de razão cíclica é um dos principais pontos no projeto.

A obtenção da expressão para a resistência crítica dos modos (I), (II), (III) e (IV) de acionamento dos interruptores é equivalente à metodologia apresentada para o conversor SEPIC CC-CC convencional, assim como a expressão para a máxima razão cíclica dos modos (I) e (II). Para o modo (III) de acionamento dos interruptores a máxima razão cíclica deve ser o limite até o início da sobreposição dos pulsos, enquanto para o modo (IV) a máxima razão cíclica é relacionada com o limite da descontinuidade, ou seja, o tempo Δ_B deve ser maior que zero. Já as expressões para os valores mínimos de razão cíclica dos modos (III) e (IV) de acionamento dos interruptores, estas são as equações da máxima razão cíclica do modo anterior de acionamento dos interruptores.

As fronteiras dos diferentes modos de operação descritos acima são definidas a partir das equações da resistência crítica, da máxima razão cíclica e da mínima razão cíclica para cada modo de acionamento dos interruptores.

- Modo (I) de acionamento dos interruptores:

$$R_{omin} = \frac{4L_i L_o f_s n^2}{N(2L_i + L_o N)(1-D)^2} \quad (3.52)$$

$$D_{\max} = 1 - \sqrt{\frac{4L_i L_o f_s n^2}{R_o N (2L_i + L_o N)}} \quad (3.53)$$

- Modo (II) de acionamento dos interruptores:

$$R_{o\min} = \frac{4L_i L_o f_s n^2}{(2L_i + L_o)(1-D)^2} \quad (3.54)$$

$$D_{\max} = \frac{1}{N} - \sqrt{\frac{4L_i L_o f_s n^2}{R_o N (2L_i + L_o)}} \quad (3.55)$$

- Modo (III) de acionamento dos interruptores:

$$R_{o\min} = \frac{4V_o n L_i L_o f_s N}{V_{in} D (2L_i + L_o)(1-D)} \quad (3.56)$$

$$D_{\max} = \frac{1}{N} \quad (3.57)$$

$$D_{\min} = \frac{1}{N} - \sqrt{\frac{4L_i L_o f_s n^2}{R_o N (2L_i + L_o)}} \quad (3.58)$$

- Modo (IV) de acionamento dos interruptores:

$$R_{o\min} = \frac{4V_o n L_i L_o f_s N}{V_{in} D (2L_i + L_o)(1-D)} \quad (3.59)$$

$$D_{\max} = \frac{2V_o}{V_o N + V_{in} n} \quad (3.60)$$

$$D_{\min} = \frac{1}{N} \quad (3.61)$$

3.4 MODELAGEM E CONTROLE DO CONVERSOR SEPIC CC-CC PROPOSTO

A implementação de controle para o conversor SEPIC proposto é similar ao do conversor SEPIC CC-CC convencional, ou seja, é composta por uma malha que regula a tensão de saída, independentemente do número de módulos e o modo de acionamento dos interruptores. Sendo assim, pode-se utilizar a estratégia de controle ilustrada na Figura A.9.

Com relação ao sensor da tensão de saída e o controlador, pode-se utilizar os mesmos apresentados para o conversor SEPIC CC-CC convencional. Para o modo (I) de acionamento dos interruptores, pode-se utilizar o modulador PWM apresentado na Figura 3.5 (I), uma vez que os interruptores recebem o mesmo pulso de comando.

Para os modos de acionamento (II), (III) e (IV) dos interruptores, pode-se utilizar o modulador PWM apresentado na Figura 3.5 (II), onde utilizam-se dois sinais moduladores, ou

mais, defasados e o mesmo sinal comparador para a geração dos pulsos. Vale ressaltar que para este modo de geração dos pulsos, a quantidade de sinais moduladores é igual ao número de módulos, sendo que a defasagem entre os sinais moduladores é apresentada em (3.3).

3.4.1 Planta do conversor SEPIC CC-CC proposto em MCD

O conversor SEPIC CC-CC proposto em MCD possui distintas funções de transferência para os diferentes modos de acionamento dos interruptores. Para obter as funções de transferência do conversor proposto utiliza-se a mesma metodologia adotada para o conversor SEPIC CC-CC convencional. Vale ressaltar que as funções de transferência se encontram parametrizadas, ou seja, podem ser utilizadas para diferentes números de módulos.

3.4.1.1 *Planta do conversor SEPIC CC-CC utilizando o modo (I) de acionamento dos interruptores*

A função de transferência para o modo (I) de acionamento dos interruptores da tensão de saída em função da razão cíclica é definida em (3.62).

$$FT_{S(I)} = \frac{v_o(s)}{d(s)} = \frac{2K_{(I)}}{s + \frac{DK_{(I)}}{V_o} + \frac{1}{R_o C_o}} \quad (3.62)$$

$$K_{(I)} = \frac{V_{in}^2 D(2L_i + L_o N)}{4V_o L_i L_o C_o f_s N} \quad (3.63)$$

3.4.1.2 *Planta do conversor SEPIC CC-CC utilizando o modo (II) de acionamento dos interruptores*

A função de transferência da tensão de saída em função da razão cíclica para o modo (II) de acionamento dos interruptores é apresenta em (3.64).

$$FT_{S(II)} = \frac{v_o(s)}{d(s)} = \frac{2K_{(II)}}{s + \frac{DK_{(II)}}{V_o} + \frac{1}{R_o C_o}} \quad (3.64)$$

$$K_{(II)} = \frac{V_{in}^2 D(2L_i + L_o)}{4V_o L_i L_o C_o f_s N} \quad (3.65)$$

3.4.1.3 *Planta do conversor SEPIC CC-CC utilizando o modo (III) de acionamento dos interruptores*

A função de transferência da tensão de saída em função da razão cíclica para o modo (III) de acionamento dos interruptores é expressa em (3.66).

$$FT_{S(III)} = \frac{v_o(s)}{d(s)} = \frac{\frac{V_{in}^2 D}{V_o L_o C_o N f_s} + \frac{V_{in}(1-2ND)}{4L_i n C_o N f_s}}{s + \frac{V_{in}^2 D^2}{2V_o^2 L_o C_o N f_s} + \frac{1}{R_o C_o}} \quad (3.66)$$

3.4.1.4 Planta do conversor SEPIC CC-CC utilizando o modo (IV) de acionamento dos interruptores

A equação (3.67) apresenta a função de transferência para o modo (IV) de acionamento dos interruptores da tensão de saída em função da razão cíclica. Nota-se que a função de transferência é extensa, sendo o parâmetro $K_{(IV)}$ apresentado em (3.68).

$$FT_{S(IV)} = \frac{v_o(s)}{d(s)} = \frac{V_{in}^2 \left[\begin{array}{c} 2L_i L_o^2 [5N^2 D - 2N(9D+1) + 10] \\ + 4L_i^2 L_o [ND(N-7) + 2] \\ - 8L_i^3 ND - L_o^3 (N-3)[2N^2 D - N(8D+1) + 6] \end{array} \right]}{2L_i L_o C_o N f_s (2L_i + L_o) \left[L_o [V_o N(N-3) + V_{in} n] - 2V_o N L_i \right]} \frac{1}{s + K_{(IV)}} \quad (3.67)$$

$$K_{(IV)} = \frac{\left\{ \begin{array}{l} L_o^4 \left[\begin{array}{c} N^5 (2V_o^2 L_i f_s - V_{in}^2 D^2 R_o) \\ + N^4 [V_{in}^2 R_o D(10D+1) - 12V_o^2 L_i f_s] \\ + N^3 [2V_o L_i f_s (2V_{in} n + 9V_o) - 3V_{in}^2 D R_o (11D+4)] \\ + V_{in} N^2 [V_{in} R_o [D(36D+45) + 2] - 12V_o n L_i f_s] \\ + 2V_{in}^2 N [L_i n^2 f_s - R_o (27D+6)] + 18V_{in}^2 R_o \end{array} \right] \\ + L_i L_o^3 \left[\begin{array}{c} 4V_o^2 N^5 L_i f_s + N^4 (7V_{in}^2 D^2 R_o - 32V_o^2 L_i f_s) \\ + N^3 [4V_o L_i f_s (2V_{in} n + 15V_o) - V_{in}^2 D R_o (47D+6)] \\ + 2V_{in} N^2 [V_{in} R_o D(39D+45) - 16V_o n L_i f_s] \\ + 4V_{in}^2 N [L_i n^2 f_s - 2R_o (12D+1)] + 24V_{in}^2 R_o \end{array} \right] \\ + 2L_i^2 L_o^2 \left[\begin{array}{c} N^4 (V_{in}^2 D^2 R_o - 8V_o^2 L_i f_s) \\ + N^3 (28V_o^2 L_i f_s - 15V_{in}^2 D^2 R_o) \\ + N^2 [V_{in}^2 R_o D(39D+8) - 8V_{in} n V_o L_i f_s] \\ - 32V_{in}^2 N D R_o + 4V_{in}^2 R_o \end{array} \right] \\ - 8L_i^3 L_o N [N^2 (V_{in}^2 D^2 R_o - 2V_o^2 L_i f_s) + V_{in}^2 D R_o (2-5ND)] \\ + 8V_{in}^2 N^2 D^2 L_i^4 R_o \end{array} \right]}{2L_i L_o C_o R_o N f_s (2L_i + L_o) \left[L_o [V_o N(N-3) + V_{in} n] - 2V_o N L_i \right]} \quad (3.68)$$

3.4.2 Validação das funções de transferência

A fim de validar as funções de transferência obtidas em (3.62), (3.64), (3.66) e (3.67) desenvolveram-se simulações numéricas utilizando o *software* PSIM[®], com as especificações de projeto apresentadas na Tabela 3.1 e os valores das indutâncias e razões cíclicas apresentadas na Tabela 3.2, para cada modo de acionamento dos interruptores.

Tabela 3.1 – Especificações de projeto para validação das funções de transferência.

Especificação	Valor
Tensão de entrada (V_{in})	400 V
Tensão de saída (V_o)	120 V
Potência de saída (P_o)	500 W
Frequência de comutação (f_s)	50 kHz
Número de Módulos (N)	4
Relação de Transformação (n)	0,5
Ondulação de corrente no indutor L_i (Δ_{iL_i})	20%
Ondulação de tensão no capacitor C_o (Δ_{VC_o})	1%

Fonte: Autoria Própria.

Tabela 3.2 – Indutâncias e razão cíclica para cada modo de acionamento dos interruptores.

Grandeza	Valor (I)	Valor (II)	Valor (III)	Valor (IV)
Indutor L_i	8 mH	600 μ H	600 μ H	550 μ H
Indutor L_o	210,526 μ H	18,274 μ H	46,258 μ H	57,775 μ H
Capacitor C_o	55,73 μ F	13,292 μ F	11,111 μ F	10,487 μ F
Razão Cíclica (D)	0,5	0,15	0,24	0,27

Fonte: Autoria Própria.

Substituindo os valores da Tabela 3.1 e da Tabela 3.2 em (3.62), (3.64), (3.66) e (3.67) obtém-se (3.69), (3.70), (3.71) e (3.72). As funções de transferência apresentadas em (3.69), (3.70), (3.71) e (3.72) foram simuladas, simultaneamente, com o conversor e seu referido modo de acionamento dos interruptores, sendo as respostas apresentadas através da Figura 3.22. Nota-se que durante a simulação numérica, incrementou-se em torno de 2% o valor da razão cíclica, retornando posteriormente ao seu valor nominal. Além disso, é possível observar que todas as funções de transferência apresentaram respostas similares com a resposta do circuito comutado, validando assim todas as funções de transferência obtidas para o conversor SEPIC CC-CC proposto MCD.

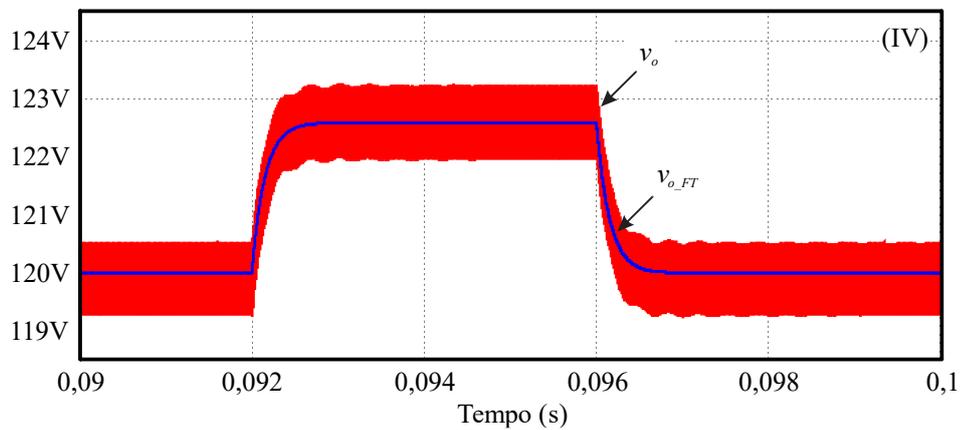
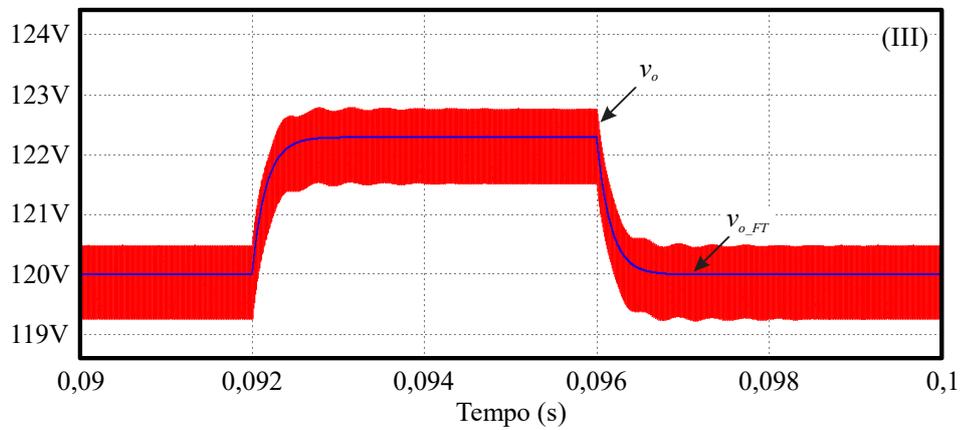
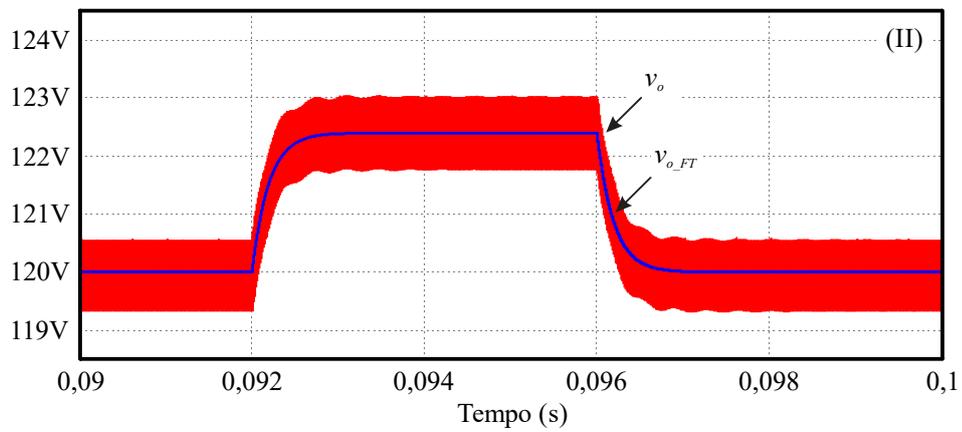
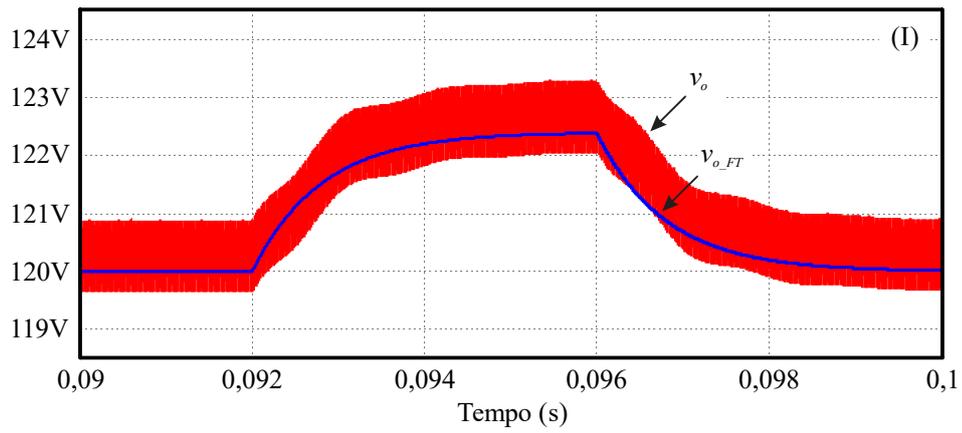
$$FT_{S(I)} = \frac{v_o(s)}{d(s)} = \frac{299058,951}{s+1246,079} \quad (3.69)$$

$$FT_{S(II)} = \frac{v_o(s)}{d(s)} = \frac{4179591,837}{s+5224,49} \quad (3.70)$$

$$FT_{S(III)} = \frac{v_o(s)}{d(s)} = \frac{2975000}{s+6238} \quad (3.71)$$

$$FT_{S(IV)} = \frac{v_o(s)}{d(s)} = \frac{3201937,454}{s+6671,363} \quad (3.72)$$

Figura 3.22 – Validação das funções de transferência do conversor SEPIC CC-CC proposto.



Fonte: Autoria Própria.

3.5 VALIDAÇÃO DAS EQUAÇÕES TEÓRICAS

Os resultados obtidos a partir da análise teórica e dos resultados de simulação numérica considerando os componentes ideais são dispostos lado a lado na Tabela 3.3 e Tabela 3.4 para o conversor com 2 módulos e utilizando os modos (I) e (III), respectivamente, de acionamento dos interruptores. A Tabela 3.5 apresenta a comparação do conversor com 4 módulos e utilizando o modo (III) de acionamento dos interruptores.

A partir dos resultados contidos na Tabela 3.3 pode-se constatar que os resultados teóricos e os resultados de simulação numérica são semelhantes, sendo os erros percentuais inferiores a 7%. Deste modo, podem-se considerar validadas as equações de projeto e de esforços para o modo (I) de acionamento dos interruptores. Os resultados apresentados na

Tabela 3.3 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica do conversor com 2 módulos e utilizando o modo (I) de acionamento dos interruptores.

Grandezas	Valor Teórico	Valor Simulado	Erro
Valor médio da tensão de saída (V_o)	120 V	123,51 V	2,93%
Corrente média de saída (I_o)	4,167 A	4,288 A	2,90%
Potência de saída (P_o)	500 W	529,619 W	5,92%
Valor máximo da corrente do indutor L_{i1} (I_{Limax})	1,397 A	1,469 A	5,15%
Valor mínimo da corrente do indutor L_{i1} (I_{Limin})	1,147 A	1,219 A	6,28%
Valor eficaz da corrente do indutor L_{i1} ($I_{Lieficaz}$)	1,253 A	1,327 A	5,91%
Valor médio da corrente do indutor L_{i1} (I_{Limed})	1,25 A	1,324 A	5,92%
Valor máximo da corrente do indutor L_{o1} (I_{Lomax})	4,159 A	4,241 A	1,97%
Valor eficaz da corrente do indutor L_{o1} ($I_{Loeficaz}$)	2,009 A	2,085 A	3,78%
Valor médio da corrente do indutor L_{o1} (I_{Lomed})	1,042 A	1,072 A	2,88%
Valor máximo da corrente do interruptor S_1 (I_{Smax})	5,556 A	5,699 A	2,57%
Valor eficaz da corrente do interruptor S_1 ($I_{Seficaz}$)	2,152 A	2,265 A	5,25%
Valor médio da corrente do interruptor S_1 (I_{Smed})	1,25 A	1,321 A	5,68%
Valor máximo da corrente do diodo D_1 (I_{Dmax})	11,111 A	11,42 A	2,78%
Valor eficaz da corrente do diodo D_1 ($I_{Deficaz}$)	3,928 A	4,051 A	3,13%
Valor médio da corrente do diodo D_1 (I_{Dmed})	2,083 A	2,15 A	3,22%
Valor eficaz da corrente do capacitor C_{i1} ($I_{Cieficaz}$)	1,707 A	1,797 A	5,27%
Valor máximo da corrente do capacitor C_o (I_{Comax})	18,056 A	18,576 A	2,88%
Valor eficaz da corrente do capacitor C_o ($I_{Coeficaz}$)	6,661 A	6,868 A	3,11%
Máxima tensão sobre o interruptor S_1 (V_{Smax})	440 V	450,385 V	2,36%
Máxima tensão sobre o diodo D_1 (V_{Dmax})	-220 V	-232,144 V	5,52%
Ondulação de corrente do indutor L_{i1} (Δi_{Li})	0,25 A	0,25 A	0,00%
Ondulação de tensão sobre o capacitor C_{i1} (ΔV_{Ci})	40 V	42,42 V	6,05%
Ondulação de tensão sobre o capacitor C_o (ΔV_{Co})	1,2 V	1,235 V	2,92%

Fonte: Autoria Própria.

Tabela 3.4 e Tabela 3.5 validam as equações de projeto e de esforços para o modo (III) de acionamento dos interruptores, uma vez que os valores máximos de erro são 8,48% e 8,88%, respectivamente.

Tabela 3.4 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica do conversor com 2 módulos e utilizando o modo (III) de acionamento dos interruptores.

Grandezas	Valor Teórico	Valor Simulado	Erro
Valor médio da tensão de saída (V_o)	120 V	121,712 V	1,43%
Corrente média de saída (I_o)	4,167 A	4,226 A	1,42%
Potência de saída (P_o)	500 W	514,373 W	2,87%
Valor máximo da corrente do indutor L_{i1} (I_{Limax})	1,359 A	1,413 A	3,97%
Valor mínimo da corrente do indutor L_{i1} (I_{Limin})	1,109 A	1,203 A	8,48%
Valor eficaz da corrente do indutor L_{i1} ($I_{Lieficaz}$)	1,203 A	1,287 A	6,98%
Valor médio da corrente do indutor L_{i1} (I_{Limed})	1,201 A	1,286 A	7,08%
Valor máximo da corrente do indutor L_{o1} (I_{Lomax})	4,197 A	4,296 A	2,36%
Valor eficaz da corrente do indutor L_{o1} ($I_{Loeficaz}$)	2,035 A	2,117 A	4,03%
Valor médio da corrente do indutor L_{o1} (I_{Lomed})	1,025 A	1,056 A	3,02%
Valor máximo da corrente do interruptor S_1 ($I_{Smáx}$)	5,556 A	5,679 A	2,21%
Valor eficaz da corrente do interruptor S_1 ($I_{Seficaz}$)	2,152 A	2,201 A	2,28%
Valor médio da corrente do interruptor S_1 (I_{Smed})	1,25 A	1,278 A	2,24%
Valor máximo da corrente do diodo D_1 ($I_{Dmáx}$)	11,111 A	11,419 A	2,77%
Valor eficaz da corrente do diodo D_1 ($I_{Deficaz}$)	3,928 A	4,012 A	2,14%
Valor médio da corrente do diodo D_1 (I_{Dmed})	2,083 A	2,127 A	2,11%
Valor eficaz da corrente do capacitor C_{i1} ($I_{Cieficaz}$)	1,703 A	1,798 A	5,58%
Valor máximo da corrente do capacitor C_o ($I_{Comáx}$)	6,944 A	7,22 A	3,97%
Valor eficaz da corrente do capacitor C_o ($I_{Coeficaz}$)	3,675 A	3,755 A	2,18%
Máxima tensão sobre o interruptor S_1 ($V_{Smáx}$)	440 V	444,817 V	1,09%
Máxima tensão sobre o diodo D_1 ($V_{Dmáx}$)	-220 V	-230,962 V	4,98%
Ondulação de corrente do indutor L_{i1} (Δ_{iLi})	0,25 A	0,24 A	4,00%
Ondulação de tensão sobre o capacitor C_{i1} (Δ_{VCi})	40 V	42,649 V	6,62%
Ondulação de tensão sobre o capacitor C_o (Δ_{VCo})	1,2 V	1,221 V	1,75%

Fonte: Autoria Própria.

Tabela 3.5 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica do conversor com 4 módulos e utilizando o modo (III) de acionamento dos interruptores.

Grandezas	Valor Teórico	Valor Simulado	Erro
Valor médio da tensão de saída (V_o)	120 V	123,374 V	2,81%
Corrente média de saída (I_o)	4,167 A	4,284 A	2,81%
Potência de saída (P_o)	500 W	528,521 W	5,70%
Valor máximo da corrente do indutor L_{i1} ($I_{Limáx}$)	0,683 A	0,735 A	7,61%
Valor mínimo da corrente do indutor L_{i1} ($I_{Limín}$)	0,558 A	0,6 A	7,53%
Valor eficaz da corrente do indutor L_{i1} ($I_{Lieficaz}$)	0,612 A	0,661 A	8,01%
Valor médio da corrente do indutor L_{i1} (I_{Limed})	0,611 A	0,661 A	8,18%
Valor máximo da corrente do indutor L_{o1} ($I_{Lomáx}$)	4,526 A	4,631 A	2,32%
Valor eficaz da corrente do indutor L_{o1} ($I_{Loeficaz}$)	1,693 A	1,774 A	4,78%
Valor médio da corrente do indutor L_{o1} (I_{Lomed})	0,518 A	0,527 A	1,74%
Valor máximo da corrente do interruptor S_1 ($I_{Smáx}$)	5,208 A	5,308 A	1,92%
Valor eficaz da corrente do interruptor S_1 ($I_{Seficaz}$)	1,473 A	1,541 A	4,62%
Valor médio da corrente do interruptor S_1 (I_{Smed})	0,625 A	0,658 A	5,28%
Valor máximo da corrente do diodo D_1 ($I_{Dmáx}$)	10,417 A	10,654 A	2,28%
Valor eficaz da corrente do diodo D_1 ($I_{Deficaz}$)	2,69 A	2,743 A	1,97%
Valor médio da corrente do diodo D_1 (I_{Dmed})	1,042 A	1,059 A	1,63%
Valor eficaz da corrente do capacitor C_{i1} ($I_{Ci1eficaz}$)	1,312 A	1,406 A	7,16%
Valor eficaz da corrente do capacitor C_{i2} ($I_{Ci2eficaz}$)	2,083 A	2,183 A	4,80%
Valor máximo da corrente do capacitor C_o ($I_{Comáx}$)	6,25 A	6,652 A	6,43%
Valor eficaz da corrente do capacitor C_o ($I_{Coeficaz}$)	3,402 A	3,526 A	3,64%
Máxima tensão sobre o interruptor S_1 ($V_{Smáx}$)	440 V	435,709 V	0,98%
Máxima tensão sobre o diodo D_1 ($V_{Dmáx}$)	-220 V	-234,855 V	6,75%
Ondulação de corrente do indutor L_{i1} (Δ_{Li})	0,125 A	0,135 A	8,00%
Ondulação de tensão sobre o capacitor C_{i1} (Δ_{VCi1})	28 V	30,486 V	8,88%
Ondulação de tensão sobre o capacitor C_{i2} (Δ_{VCi2})	28 V	29,599 V	5,71%
Ondulação de tensão sobre o capacitor C_o (Δ_{VCo})	1,2 V	1,258 V	4,83%

Fonte: Autoria Própria.

3.6 RESULTADOS EXPERIMENTAIS

A fim de comprovar o funcionamento e toda a análise teórica desenvolvida para o conversor SEPIC CC-CC proposto, implementaram-se dois protótipos, o primeiro protótipo, denominado como Protótipo (I), possui dois módulos, enquanto o segundo protótipo, denominado como Protótipo (II), possui quatro módulos.

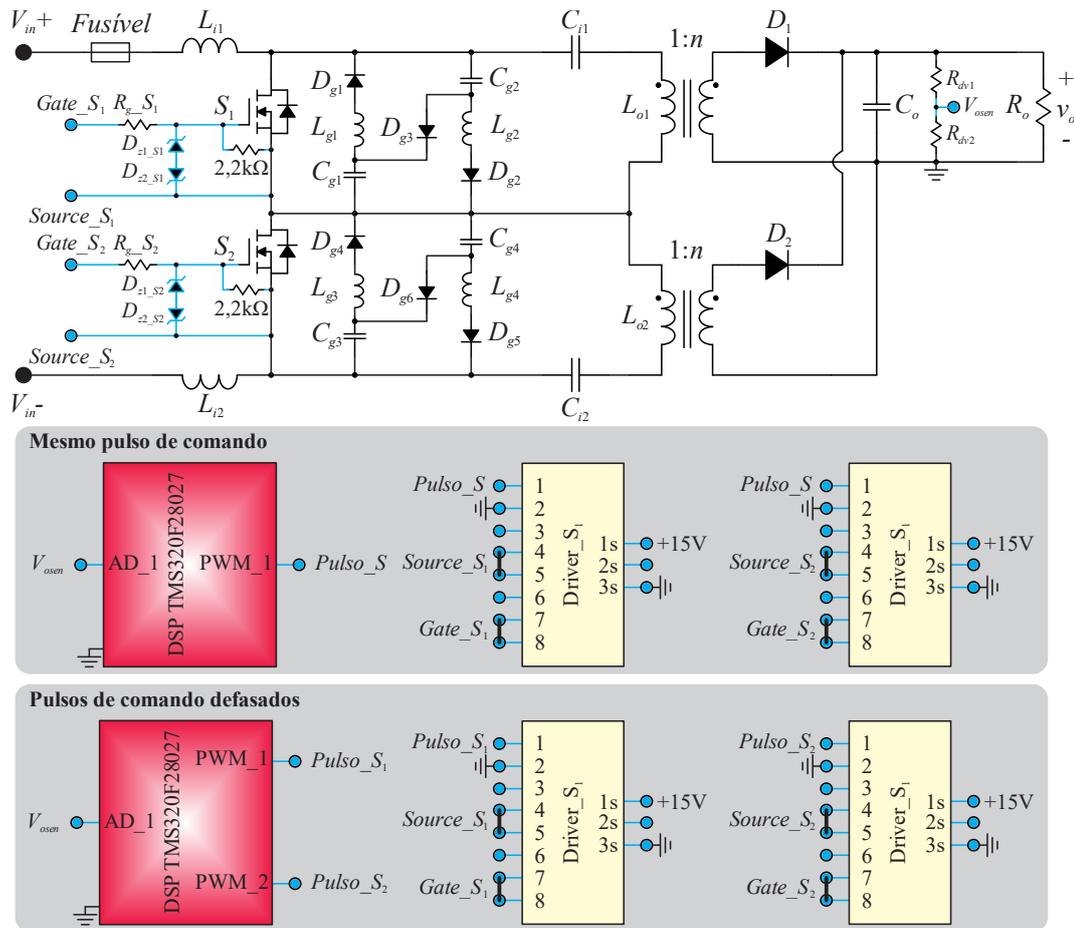
O Protótipo (I) é apresentado na Figura 3.24 e seu esquemático na Figura 3.23, enquanto o Protótipo (II) é exibido na Figura 3.26 e seu esquemático na Figura 3.25. Para a construção desses protótipos utilizaram-se as especificações de projeto expostas na Tabela 3.6 e os elementos passivos listados na Tabela 3.7. Os elementos utilizados na montagem do Protótipo (I) podem ser visualizados na Tabela 3.8, enquanto os elementos utilizados para a montagem do Protótipo (II) estão expostos na Tabela 3.9.

O Protótipo (II) apresenta tensão de entrada igual a 800 V, enquanto o Protótipo (I) é projetado para operar com tensão de entrada igual a 400 V. Isto deve-se pelo fato do Protótipo (II) operar com quatro módulos, sendo que, dobrando a tensão de entrada, os esforços de tensão sobre os semicondutores são equivalentes aos esforços de tensão do Protótipo (I). É possível visualizar também que para o Protótipo (II) as ondulações de tensão nos capacitores de entrada são de 7% e 14%, sendo adotadas essas ondulações para obter os valores das capacitâncias disponíveis no laboratório.

O Protótipo (I) foi dimensionado utilizando as equações do modo (I) de acionamento dos interruptores, ou seja, para o modo em que todos os interruptores são acionados no mesmo instante. Entretanto, posteriormente, utilizou-se este mesmo protótipo para validar o funcionamento do conversor com os pulsos defasados, sendo utilizado o modo (III) de acionamento dos interruptores. O Protótipo (I) apresentou potência específica de aproximadamente 0,535 kW/kg e densidade de potência de aproximadamente 0,416 kW/L.

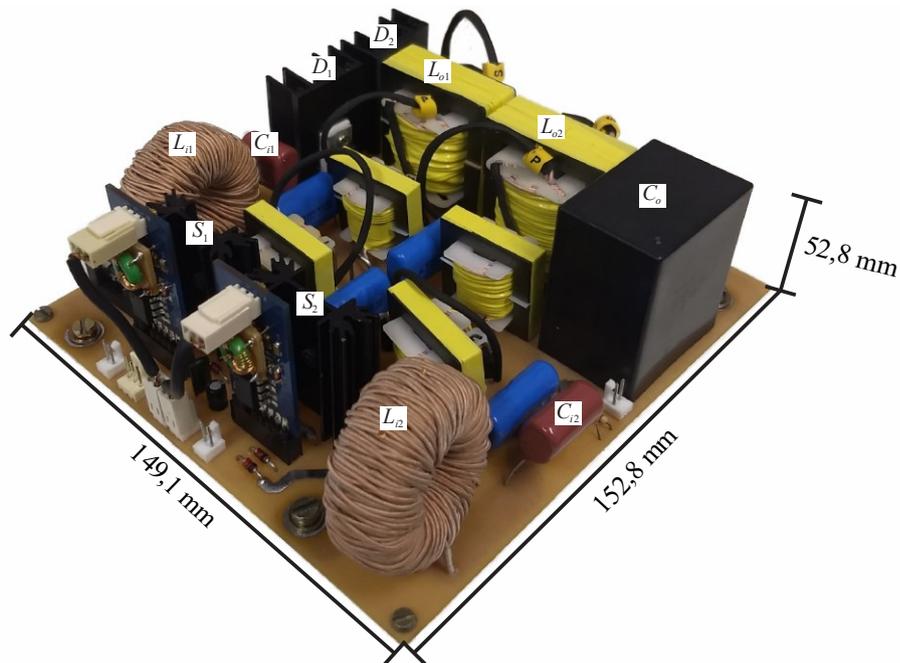
O projeto do Protótipo (II) utilizou as equações do modo (III) de acionamento dos interruptores a fim de validar a defasagem entre os pulsos dos interruptores para a estrutura com quatro módulos. A potência específica do Protótipo (II) foi equivalente a 0,235 kW/kg enquanto a densidade de potência igual a 0,162 kW/L. Comparado com o Protótipo (I), esses valores são inferiores, uma vez que se optou por utilizar apenas um dissipador superdimensionado para todos os elementos (interruptores e diodos), sendo esse dissipador maior e mais pesado se comparado com o que necessitava. Em contrapartida, o ganho, relação da tensão de saída pela tensão de entrada, do Protótipo (II) é superior ao Protótipo (I), para os mesmos esforços de tensão sobre os semicondutores.

Figura 3.23 – Esquemático do protótipo do conversor SEPIC CC-CC proposto com dois módulos.



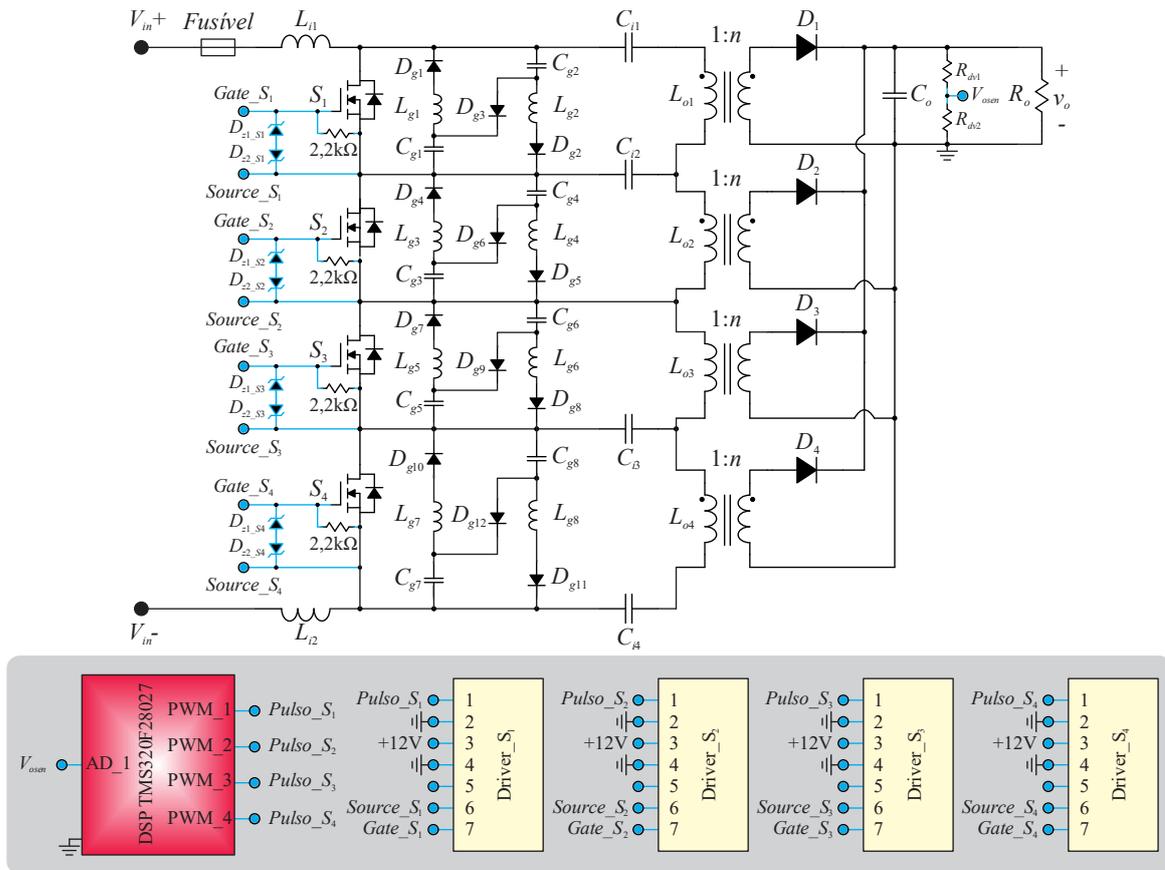
Fonte: Autoria Própria.

Figura 3.24 – Foto do protótipo do conversor SEPIC CC-CC proposto com dois módulos.



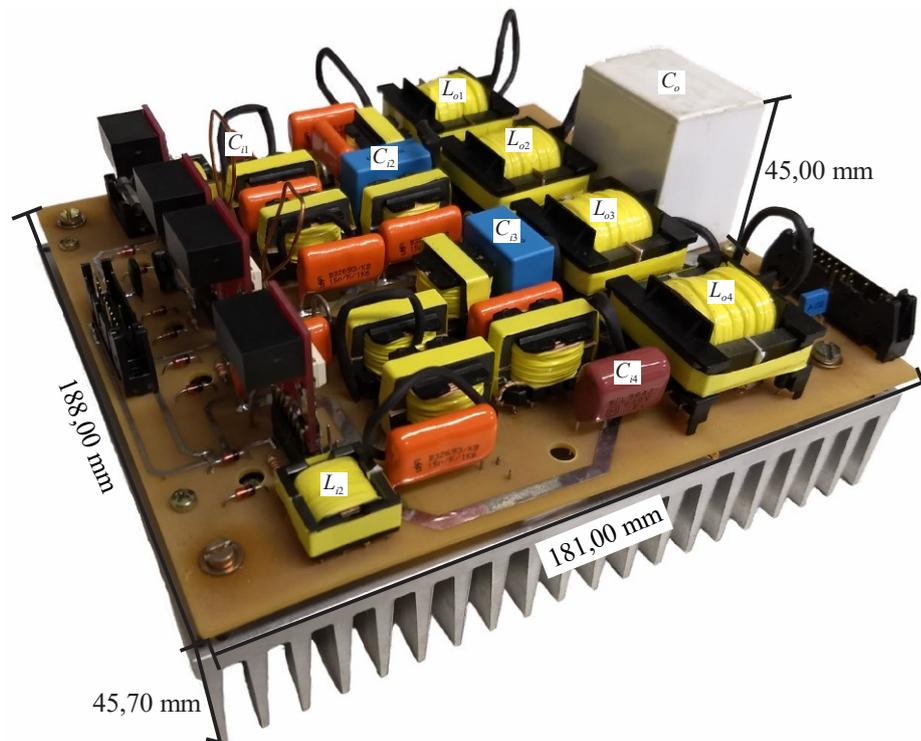
Fonte: Autoria Própria.

Figura 3.25 – Esquemático do protótipo do conversor SEPIC CC-CC proposto com quatro módulos.



Fonte: Autoria Própria.

Figura 3.26 – Foto do protótipo do conversor SEPIC CC-CC proposto com quatro módulos.



Fonte: Autoria Própria.

Tabela 3.6 – Especificações de projeto do conversor SEPIC CC-CC proposto com dois e quatro módulos.

Especificação	Valor Protótipo I	Valor Protótipo II
Tensão de entrada (V_{in})	400 V	800 V
Tensão de saída (V_o)	120 V	120 V
Potência de saída (P_o)	500 W	500 W
Frequência de comutação (f_s)	50 kHz	50 kHz
Razão Cíclica (D)	0,453	0,24
Número de módulos (N)	2	4
Relação de Transformação (n)	0,5	0,5
Ondulação de corrente no indutor L_i (Δ_{iL_i})	20%	20%
Ondulação de tensão no capacitor C_{i1} e C_{i4} (Δ_{VCi1})	20%	7%
Ondulação de tensão no capacitor C_{i2} e C_{i3} (Δ_{VCi2})	-	14%
Ondulação de tensão no capacitor C_o (Δ_{VCo})	1%	1%
Máxima tensão sobre o interruptor (V_{gramp})	550 V	550 V

Fonte: Autoria Própria.

Tabela 3.7 – Valores obtidos com o projeto do conversor SEPIC CC-CC proposto com dois e quatro módulos.

Grandeza	Valor	Valor
Indutor L_i	7,2 mH	800 μ H
Indutor L_o	339,267 μ H	185,388 μ H
Capacitor C_{i1} e C_{iN}	366,718 nF	339,01 nF
Capacitor $C_{i(N-2)}$ e $C_{i(N-1)}$	-	446,429 nF
Capacitor C_o	45,844 μ F	6,25 μ F
Resistência de carga R_o	28,8 Ω	28,8 Ω
Mínima resistência de carga R_{omin}	13,388 Ω	27,325 Ω
Máxima razão cíclica $D_{máx}$	0,625	0,25
Mínima razão cíclica D_{min}	-	0,06
Capacitor C_g	22 nF	15 nF
Máxima indutância L_g ($L_{gmáx}$)	1,492 mF	622,517 μ F
Valor adotado da indutância L_g	1,2 mH	570 μ H

Fonte: Autoria Própria.

Os resultados apresentados nesta seção foram obtidos com os conversores operando com tensões e potência nominais em malha aberta. A geração dos pulsos do protótipo é feita no *DSP* TMS320F28027 da *Texas Instruments*, sendo este mesmo *DSP* utilizado posteriormente para realizar o controle destes conversores. Como o compensador apresentado em (A.55) está no domínio da frequência, utilizou-se o método de Tustin para realizar a discretização do compensador, sendo que este método é difundido para aplicações em eletrônica de potência e

apresenta menor distorção na resposta em frequência [55]. O compensador utilizado no Protótipo (I) com os modos (I) e (III) de acionamento dos interruptores foi projetado para alocar a frequência de cruzamento em 166 Hz e a margem de fase em 60°. Para o Protótipo (II) com o modo (III) de acionamento dos interruptores, o compensador foi projetado para alocar a frequência de cruzamento em 100 Hz e a margem de fase em 90°. A frequência de amostragem utilizada, para todos os casos, é igual a frequência de comutação do conversor.

Tabela 3.8 – Elementos utilizados na montagem do protótipo do conversor SEPIC CC-CC proposto com dois módulos.

Especificação	Valores
Indutor de entrada (L_{i1} e L_{i2})	Indutância L_{i1} : 7,26 mH Indutância L_{i2} : 7,28 mH Número de Espiras: 297 Fio: Litz 41x38 AWG Núcleo: 0088083A7 AmoFlux
Indutores acoplados (L_{o1} e L_{o2})	Indutância Magnetizante L_{o1} : 342,28 μ H Indutância Magnetizante L_{o2} : 343,988 μ H Indutância de dispersão do lado primário L_{dp1} : 4,018 μ H Indutância de dispersão do lado primário L_{dp2} : 3,235 μ H Número de espiras do primário: 40 Número de espiras do secundário: 20 Fio do lado primário: Litz 86x41 AWG Fio do lado secundário: Litz 150x38 AWG Núcleo: EE 42/21/15 – N87 – TDK
Interruptores (S_1 e S_2)	IPW65R019C7 (650 V/62 A/19 m Ω)
Diodos (D_1 e D_2)	C3D12065A (650 V/16 A)
Capacitores de entrada (C_{i1} e C_{i2})	360 nF/630 V
Capacitor de saída (C_o)	40 μ F/500 V
Diodos de grampeamento (D_{g1} , D_{g2} , D_{g4} e D_{g5})	MUR 4100 (1000 V/4 A)
Diodos de grampeamento (D_{g3} e D_{g6})	C4D05120A (1200 V/5 A)
Indutores de grampeamento (L_{g1} , L_{g2} , L_{g3} e L_{g4})	Indutância L_{g1} : 1,205 mH Indutância L_{g2} : 1,188 mH Indutância L_{g3} : 1,189 mH Indutância L_{g4} : 1,199 mH Número de Espiras: 80 Fio: Litz 86x41 AWG Núcleo: EE 30/15/07 – N87 – TDK
Capacitores de grampeamento (C_{g1} , C_{g2} , C_{g3} e C_{g4})	22 nF/1600 V

Fonte: Autoria Própria.

Tabela 3.9 – Elementos utilizados na montagem do protótipo do conversor SEPIC CC-CC proposto com quatro módulos.

Especificação	Valores
Indutor de entrada (L_{i1} e L_{i2})	Indutância L_{i1} : 803,357 μ H Indutância L_{i2} : 816,088 μ H Número de Espiras: 59 Fio: Litz 22x38 AWG Núcleo: EFD – 20/10/07
Indutores acoplados (L_{o1} , L_{o2} , L_{o3} e L_{o4})	Indutância Magnetizante L_{o1} : 183,386 μ H Indutância Magnetizante L_{o2} : 186,928 μ H Indutância Magnetizante L_{o3} : 184,769 μ H Indutância Magnetizante L_{o4} : 185,101 μ H Indutância de dispersão do lado primário L_{dp1} : 3,332 μ H Indutância de dispersão do lado primário L_{dp2} : 2,963 μ H Indutância de dispersão do lado primário L_{dp3} : 4,096 μ H Indutância de dispersão do lado primário L_{dp4} : 2,92 μ H Número de espiras do primário: 24 Número de espiras do secundário: 12 Fio do lado primário: Litz 26x34 AWG Fio do lado secundário: Litz 32x32 AWG Núcleo: EE 32/16/09 - N87 - TDK
Interruptores (S_1 , S_2 , S_3 e S_4)	IXKH70N60C5 (600 V/70 A/45 m Ω)
Diodos (D_1 , D_2 , D_3 e D_4)	C3D12065A (650 V/16 A)
Capacitores de entrada (C_{i1} e C_{i4})	360 nF/630 V
Capacitores de entrada (C_{i2} e C_{i3})	470 nF/630 V
Capacitor de saída (C_o)	9 μ F/400 V
Diodos de grampeamento (D_{g1} , D_{g2} , D_{g4} , D_{g5} , D_{g7} , D_{g8} , D_{g10} e D_{g11})	MUR 4100 (1000 V/4 A)
Diodos de grampeamento (D_{g3} , D_{g6} , D_{g9} e D_{g12})	C4D05120A (1200 V/5 A)
Indutores de grampeamento (L_{g1} , L_{g2} , L_{g3} , L_{g4} , L_{g5} , L_{g6} , L_{g7} e L_{g8})	Indutância L_{g1} : 573,778 μ H Indutância L_{g2} : 568,13 μ H Indutância L_{g3} : 578,715 μ H Indutância L_{g4} : 567,514 μ H Indutância L_{g5} : 576,719 μ H Indutância L_{g6} : 573,1 μ H Indutância L_{g7} : 574,235 μ H Indutância L_{g8} : 571,748 μ H Número de Espiras: 88 Fio: Litz 22x38 AWG Núcleo: EE 25/10/06 – IP6 – Thornton
Capacitores de grampeamento (C_{g1} , C_{g2} , C_{g3} , C_{g4} , C_{g5} , C_{g6} , C_{g7} e C_{g8})	15 nF/1600 V

Fonte: Autoria Própria.

O circuito de grampeamento utilizado na confecção dos protótipos CC-CC foi o passivo regenerativo, a fim de obter rendimentos mais elevados. O projeto do circuito de grampeamento iniciou com a definição da máxima tensão especificada sobre os interruptores e do máximo valor das indutâncias de dispersão obtidos. Os valores das indutâncias de dispersão foram adquiridos utilizando o analisador de impedância da *AGILENT*, modelo 4294A, sendo a mesma metodologia adotada no conversor SEPIC CC-CC convencional.

A relação de transformação (n) é atribuída com base no ganho estático, a fim de se obter uma faixa adequada de razão cíclica para operação, sempre respeitando o valor máximo de razão cíclica ($D_{máx}$). A partir das especificações de projeto, define-se $n = 0,5$.

As formas de onda adquiridas, bem como os seus referidos valores, durante os testes experimentais foram obtidas a partir do osciloscópio DPO 5054 da *Tektronix*. Para o levantamento das curvas de rendimento dos conversores, utilizou-se o analisador de potência WT500 da *Yokogawa*.

3.6.1 Resultados experimentais do protótipo (I) utilizando o modo (I) de acionamento dos interruptores

A Figura 3.27 apresenta as formas de onda experimentais da tensão de entrada, corrente de entrada, tensão de saída e corrente de saída. Seus respectivos valores médios são iguais a 401,1 V, 1,362 A, 120,49 V e 4,4185 A, totalizando uma potência de 532,385 W para a carga, aproximadamente 6,5% maior que a potência de projeto (500 W).

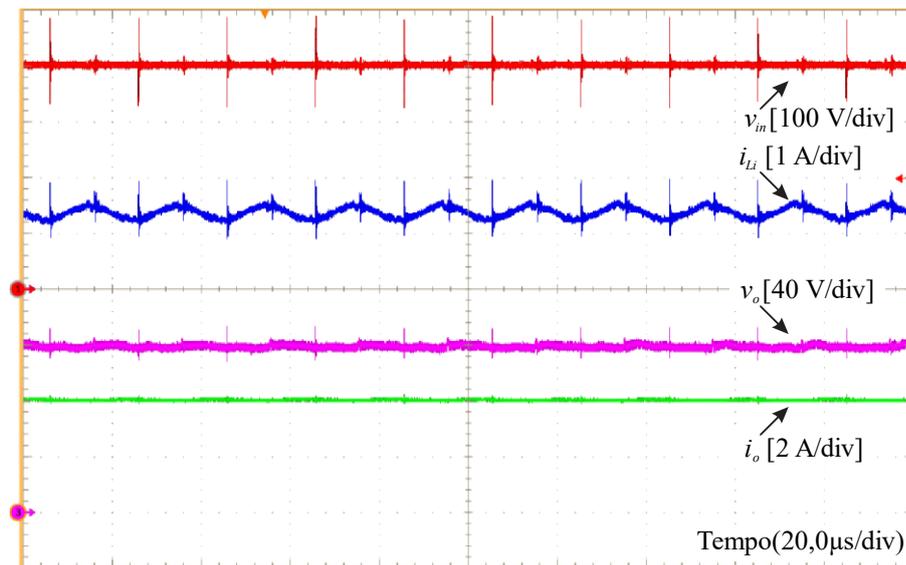
As formas de onda experimentais das tensões e correntes dos diodos D_1 e D_2 podem ser visualizadas a partir da Figura 3.28. Como pode-se observar, as formas de onda de tensão apresentam um pico de tensão proveniente das comutações, sendo esses valores iguais a -313,2 V e -355,2 V, para os diodos D_1 e D_2 , respectivamente. Após o período de comutação, a tensão no diodo D_1 é igual a -227,32 V, enquanto a tensão no diodo D_2 passa a ser igual a -342,93 V. A corrente do diodo D_1 tem seu valor máximo igual a 16,66 A, com valor médio igual a 2,576 A, enquanto a máxima corrente no diodo D_2 é igual a 14,98 A, com valor médio de 2,335 A. Vale ressaltar que a máxima tensão teórica sobre os diodos é igual a -220 V, de acordo com (B.42). Comparado com os valores teóricos de corrente nos diodos apresentados na Tabela 3.3 (máximo igual a 11,111 A e médio de 2,083 A), os valores experimentais são superiores, uma vez que a potência de saída é superior à teórica.

A máxima tensão teórica sobre os terminais dos interruptores S_1 e S_2 é igual a -440 V, conforme a equação (B.41). Este valor despreza os fenômenos da comutação e a sobretensão proveniente da indutância de dispersão. Ao analisar a tensão com a indutância de dispersão e o

circuito de grampeamento, a máxima tensão teórica sobre os terminais dos interruptores é igual a 550 V, conforme o valor especificado na Tabela 3.6 para a variável V_{gramp} .

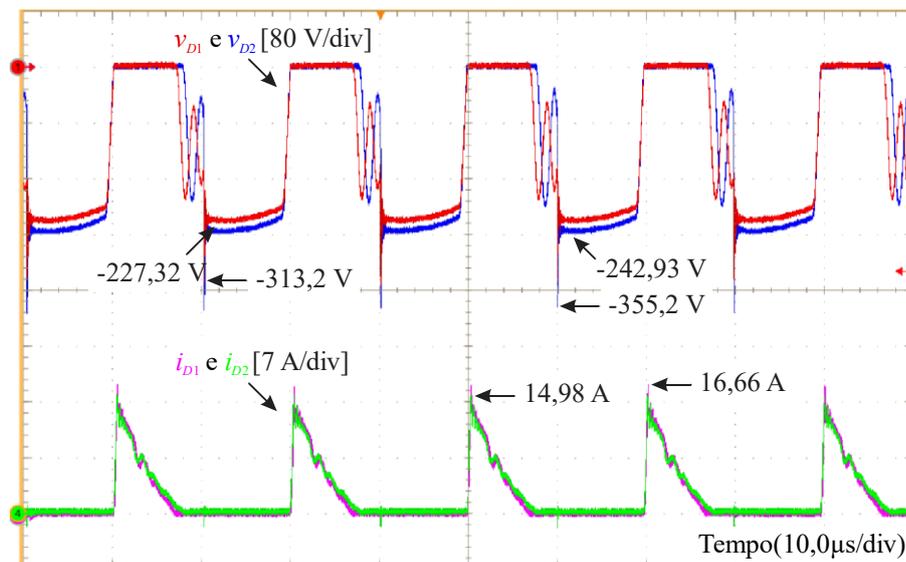
A Figura 3.29 apresenta as formas de onda experimentais das tensões e correntes dos interruptores S_1 e S_2 . Os máximos valores de tensão são iguais a 536 V. Após o período de comutação, esses valores são iguais a 455,41 V e 458,2 V, respectivamente. As correntes apresentam amplitudes máximas de 7,92 A e 9,9 A, com 2,429 A e 2,789 A de valor eficaz. Comparado com os valores teóricos expostos na Tabela 3.3, os valores experimentais são superiores (78% para a máxima corrente e 29% para o valor eficaz), uma vez que a potência de saída experimental é superior e o conversor não é ideal, contendo indutâncias intrínsecas que

Figura 3.27 – Tensão de entrada, corrente de entrada, tensão de saída e corrente de saída.



Fonte: Autoria Própria.

Figura 3.28 – Tensões e correntes nos diodos D_1 e D_2 .

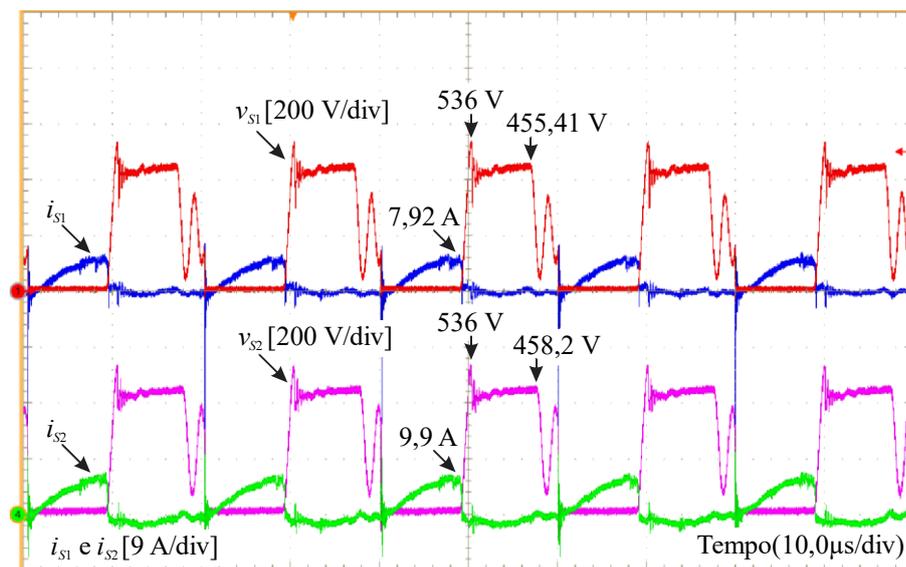


Fonte: Autoria Própria.

elevam os valores de corrente. Em adicional, a utilização do circuito de grampeamento passivo regenerativo causa um leve aumento nos valores de corrente dos semicondutores. As formas de onda das tensões sobre os interruptores apresentam valores máximos em torno da máxima tensão teórica especificada para o circuito de grampeamento (550 V). Após o período de comutação, instante em que os circuitos de grampeamento já processaram a energia proveniente das indutâncias de dispersão, esses valores de tensão ficam próximos do valor teórico $V_{Smáx}$ (440 V).

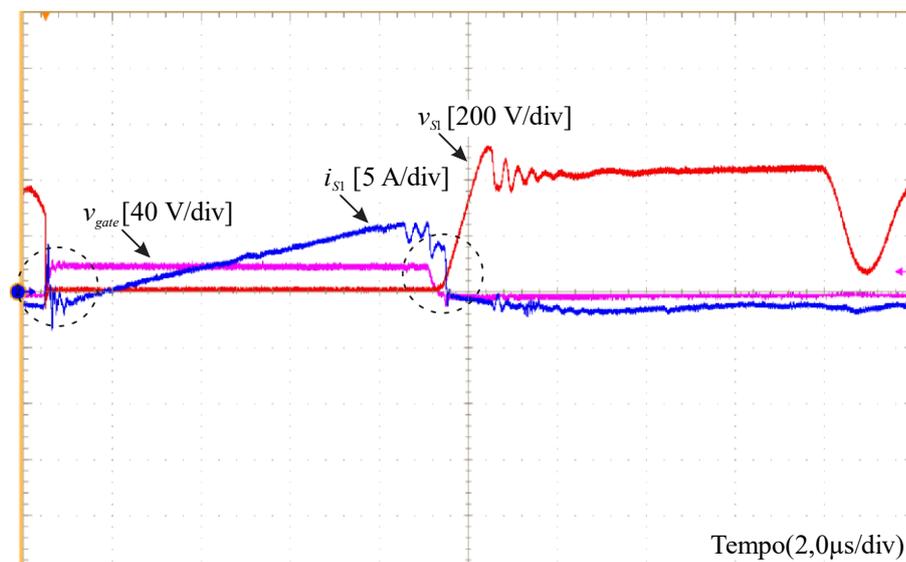
Os detalhes experimentais da comutação podem ser visualizados na Figura 3.30. É

Figura 3.29 – Tensões e correntes nos interruptores S_1 e S_2 .



Fonte: Autoria Própria.

Figura 3.30 – Detalhes na comutação do interruptor S_1 com o circuito de grampeamento passivo regenerativo.



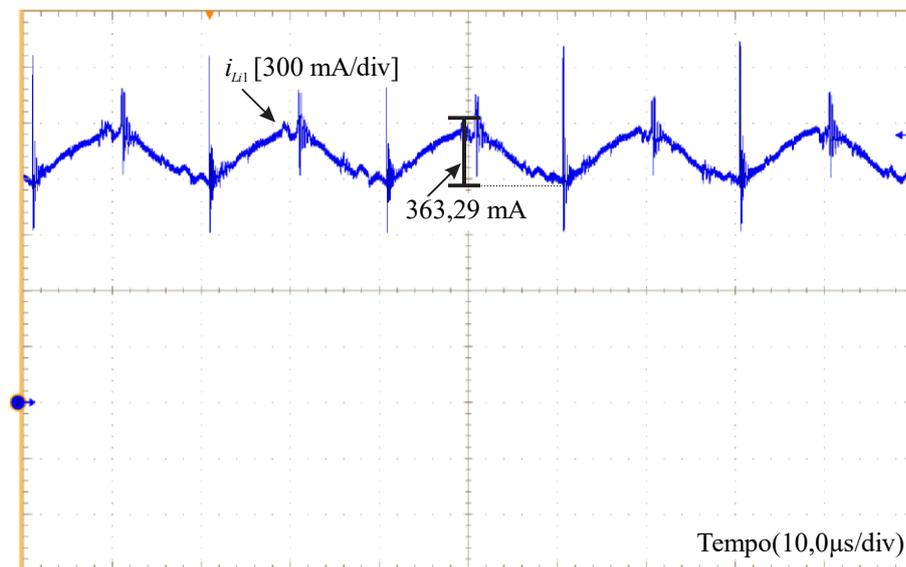
Fonte: Autoria Própria.

possível observar que o conversor não apresenta comutação suave, todavia, a utilização deste circuito de grampeamento diminui as áreas de perdas, incrementando o rendimento do conversor, comparado com o circuito de grampeamento passivo dissipativo.

A Figura 3.29 e a Figura 3.30 possuem ruídos e um valor médio negativo nas formas de onda das correntes, os quais são provenientes da medição utilizando a ponteira Rogowski.

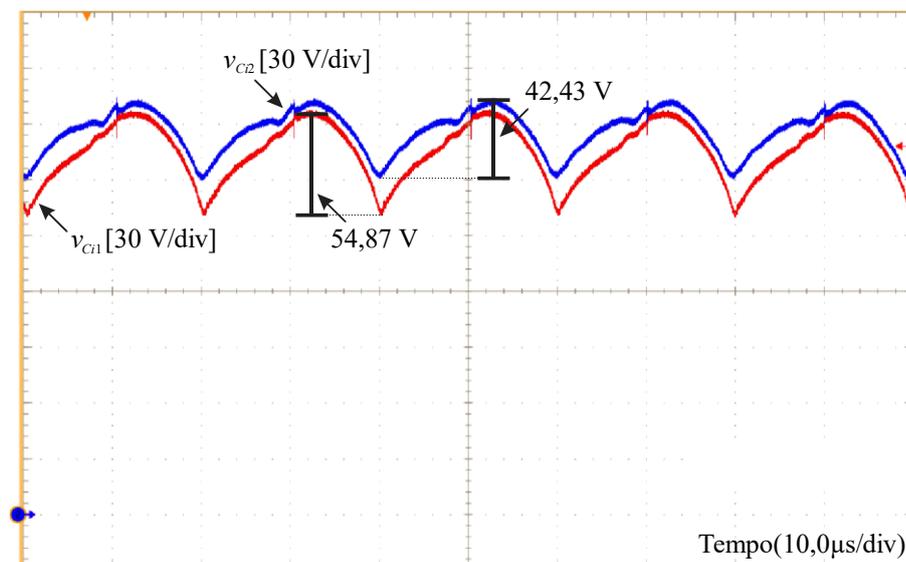
A Figura 3.31 apresenta a corrente experimental no indutor L_{i1} . O valor médio da corrente é igual a 1,333 A, enquanto o valor eficaz é igual a 1,337 A e a ondulação de 363 mA. Destaca-se que os valores experimentais são próximos aos valores teóricos, de acordo com a Tabela 3.3.

Figura 3.31 – Corrente no indutor L_{i1} .



Fonte: Autoria Própria.

Figura 3.32 – Tensões sobre os capacitores C_{i1} e C_{i2} .

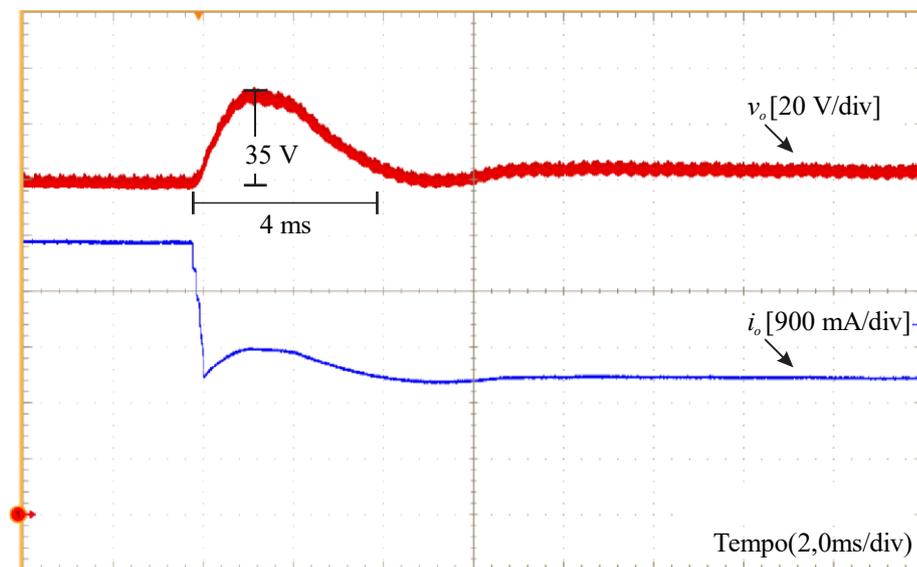


Fonte: Autoria Própria.

As tensões experimentais sobre os capacitores C_{i1} e C_{i2} são apresentadas na Figura 3.32, sendo a tensão média do capacitor C_{i1} igual a 194,9 V, com ondulação de 55,8 V, enquanto a tensão média do capacitor C_{i2} foi igual a 205,5 V, com ondulação de 42,6 V. Como visto nas formas de onda teóricas, a tensão média sobre estes capacitores é igual à metade da tensão de entrada (200 V).

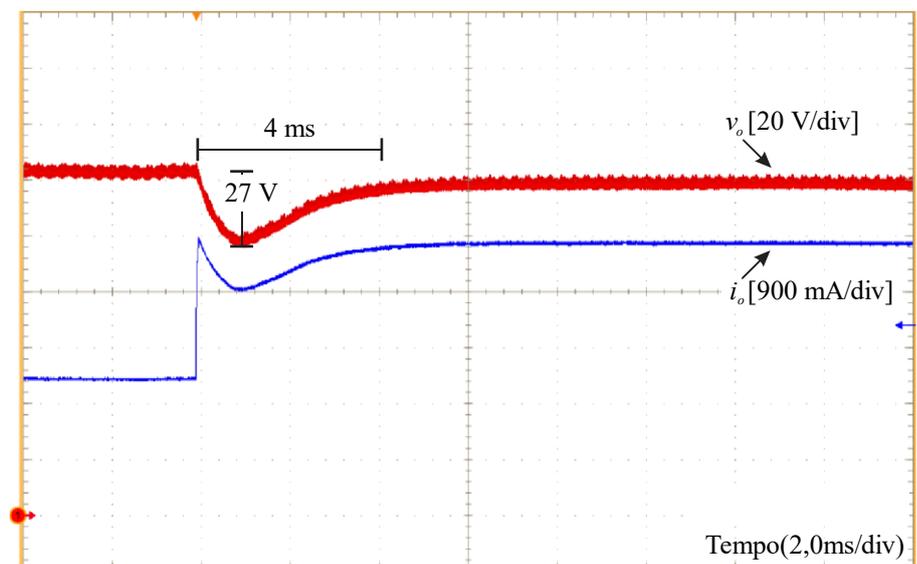
A resposta dinâmica experimental do conversor para um decremento de carga, de potência nominal para metade da potência, pode ser visualizada através da Figura 3.33. O sobressinal da tensão de saída é igual a 35 V, cerca de 29% do valor nominal da tensão, sendo

Figura 3.33 – Resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.



Fonte: Autoria Própria.

Figura 3.34 – Resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.



Fonte: Autoria Própria.

o tempo de estabilização do sinal próximo a 4 ms, considerando o critério de 5%.

O desempenho dinâmico do conversor frente a um incremento de carga, de metade da potência para potência nominal, pode ser visualizado através da Figura 3.34. É possível observar que neste caso o tempo de estabilização do sinal, considerando o critério de 5%, fica em torno de 4 ms, sendo a variação da tensão igual a 27 V.

Ao comparar as respostas dinâmicas experimentais com os resultados obtidos via simulação numérica, o tempo de estabilização e os sobressinais simulados são menores (23,45 V e 4,11 ms no decremento de carga e 19,56 V e 2,06 ms no incremento de carga), divergindo mais no decremento de carga. Entretanto, destaca-se o correto funcionamento do sistema de controle.

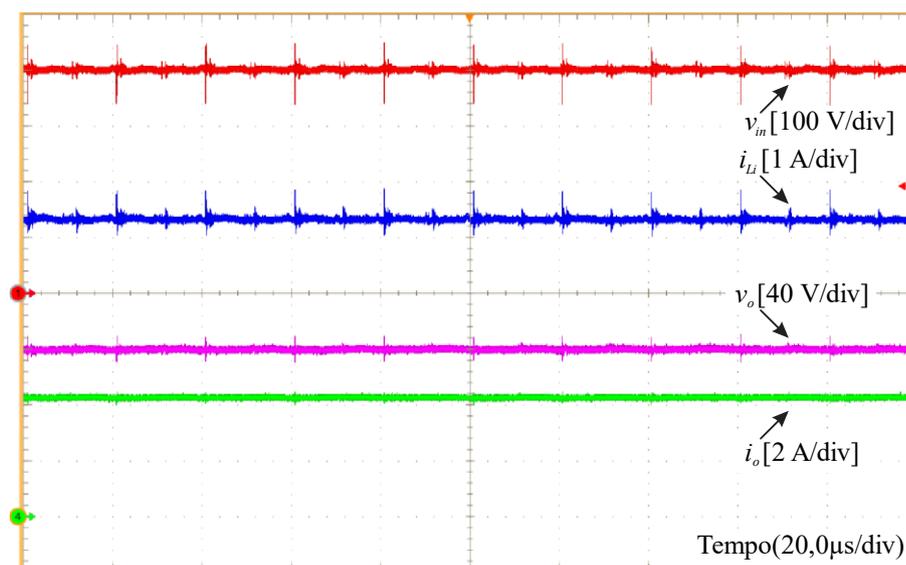
3.6.2 Resultados experimentais do protótipo (I) utilizando o modo (III) de acionamento dos interruptores

O mesmo protótipo foi utilizado para validar o modo de operação (III) (acionamento dos interruptores com os pulsos defasados), não substituindo nenhum elemento do conversor.

A Figura 3.35 apresenta as formas de onda experimentais da tensão de entrada, corrente de entrada, tensão de saída e corrente de saída. Seus respectivos valores médios são iguais a: 402,80 V, 1,3908 A, 120,41 V e 4,407 A, totalizando uma potência de 530,65 W para a carga, aproximadamente 6,13% maior que a potência nominal de projeto (500 W).

As formas de onda experimentais das tensões e correntes dos diodos D_1 e D_2 podem ser visualizadas através da Figura 3.36. A análise das formas de onda das tensões nos diodos mostra que no instante em que os interruptores entram em condução, os diodos ficam submetidos aos valores máximos de tensão, que, devido aos efeitos da comutação, são iguais a

Figura 3.35 – Tensão de entrada, corrente de entrada, tensão de saída e corrente de saída.



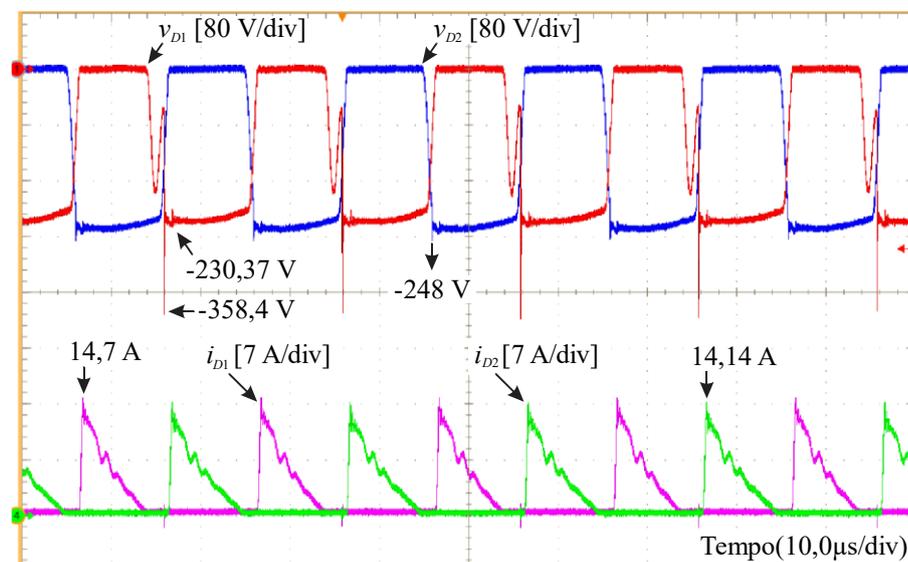
Fonte: Autoria Própria.

-358,4 V no diodo D_1 e -248 V no diodo D_2 . Como pode-se observar, o efeito de comutação dos interruptores aparece principalmente sobre o diodo D_1 , pois, se observado as formas de onda, a etapa da descontinuidade do diodo D_1 é maior, comparado ao diodo D_2 . Após esse período de comutação, o diodo D_1 é submetido a uma tensão de -230,37 V. A corrente do diodo D_1 tem seu valor máximo igual a 14,7 A, com valor médio igual a 2,42 A, enquanto a máxima corrente no diodo D_2 é igual a 14,14 A, com valor médio igual a 2,397 A. O máximo valor teórico de tensão sobre os diodos é igual a -220 V, conforme a equação (3.2), enquanto os valores teóricos da máxima e média corrente nos diodos são 11,111 A e 2,083 A, respectivamente, conforme apresentados na Tabela 3.4.

As formas de onda experimentais das tensões e correntes dos interruptores são apresentadas na Figura 3.37. As amplitudes máximas das tensões sobre os interruptores S_1 e S_2 são determinadas pelo circuito de grampeamento, sendo iguais a 516 V. Passado o instante de acionamento do circuito de grampeamento, os interruptores ficam submetidos a 453,86 V e 456,45 V, respectivamente, próximos à máxima tensão teórica (440 V). As correntes apresentam amplitudes máximas de 5,76 A e 6,48 A, com 2,372 A e 1,872 A de valor eficaz. Comparadas aos valores teóricos de corrente (5,556 A de valor máximo e 2,152 A eficaz), os valores obtidos experimentalmente são próximos. Com relação à máxima tensão sobre os interruptores, os valores ficaram abaixo da tensão de projeto do circuito de grampeamento (550 V).

Os detalhes da comutação dos interruptores S_1 e S_2 podem ser visualizados através da Figura 3.38. O conversor não apresenta comutação suave, porém, com este circuito de

Figura 3.36 – Tensões e correntes nos diodos D_1 e D_2 .

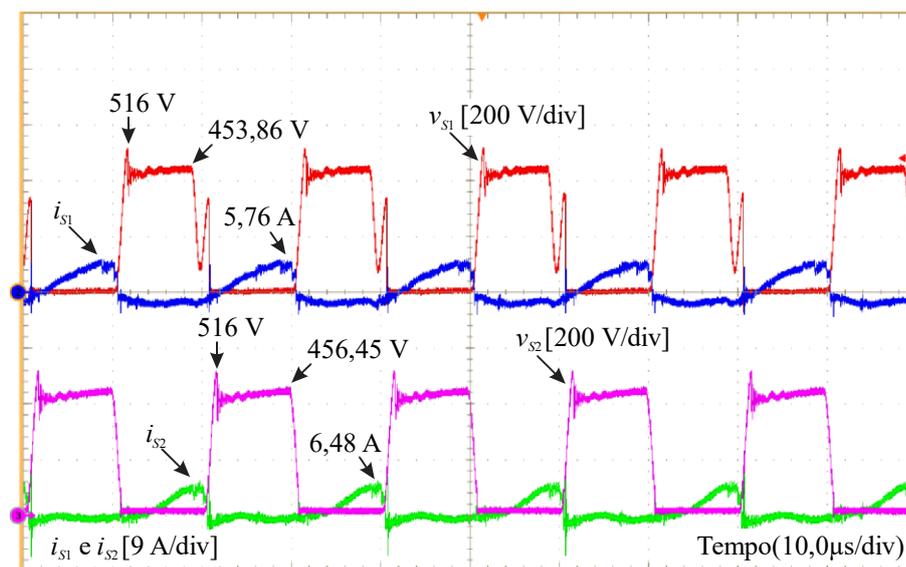


Fonte: Autoria Própria.

grampeamento as perdas são menores, sendo este de fundamental importância para o incremento do rendimento do conversor. Destaca-se que a Figura 3.37 e a Figura 3.38 possuem ruídos em alta frequência e um valor médio negativo, os quais são provenientes da ponteira Rogowski utilizada para medição.

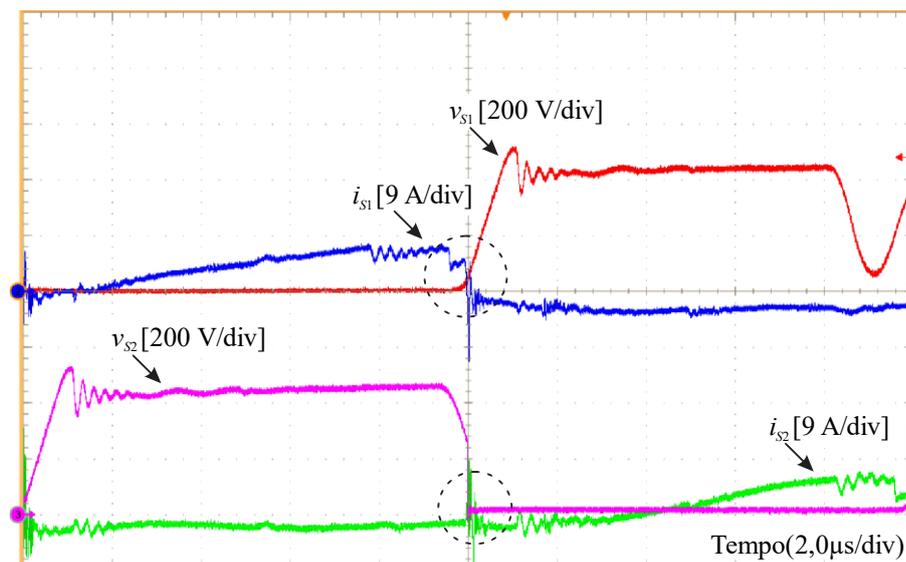
A Figura 3.39 apresenta a corrente experimental no indutor L_{i1} . Como os pulsos de comando são defasados, a forma de onda tem o dobro da frequência comparado com o modo (I) de acionamento dos interruptores, resultando em uma ondulação praticamente nula. Além disso, há o cancelamento parcial da ondulação conforme o valor da razão cíclica. Com isso,

Figura 3.37 – Tensões e correntes nos interruptores S_1 e S_2 .



Fonte: Autoria Própria.

Figura 3.38 – Detalhes na comutação dos interruptores S_1 e S_2 com o circuito de grampeamento passivo regenerativo.

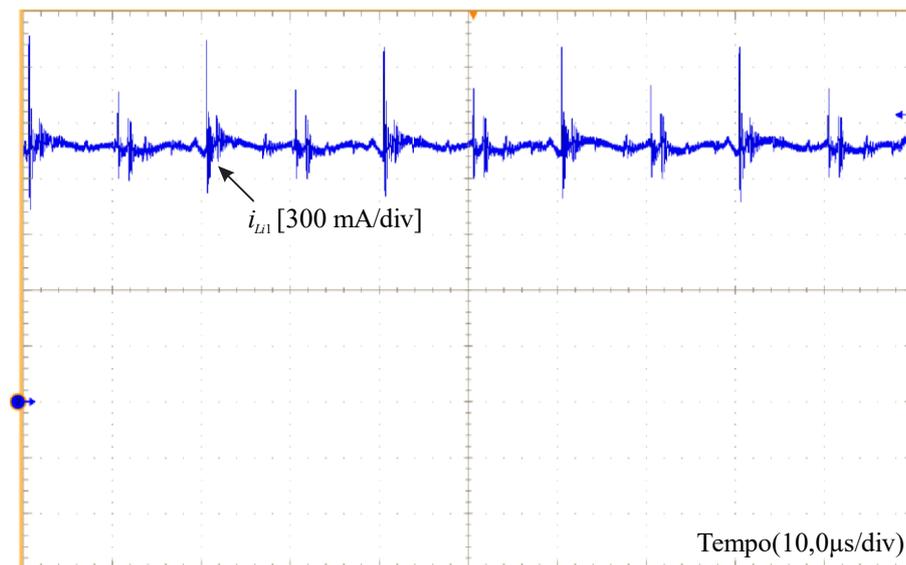


Fonte: Autoria Própria.

conclui-se que: para manter a ondulação de corrente, os valores das indutâncias L_{i1} e L_{i2} seriam menores (1 mH, cerca de 7 vezes inferior). O valor médio da corrente ficou em torno de 1,371 A, enquanto o valor eficaz é igual a 1,372 A, próximos aos valores teóricos (1,201 A e 1,203 A respectivamente) apresentados na Tabela 3.4.

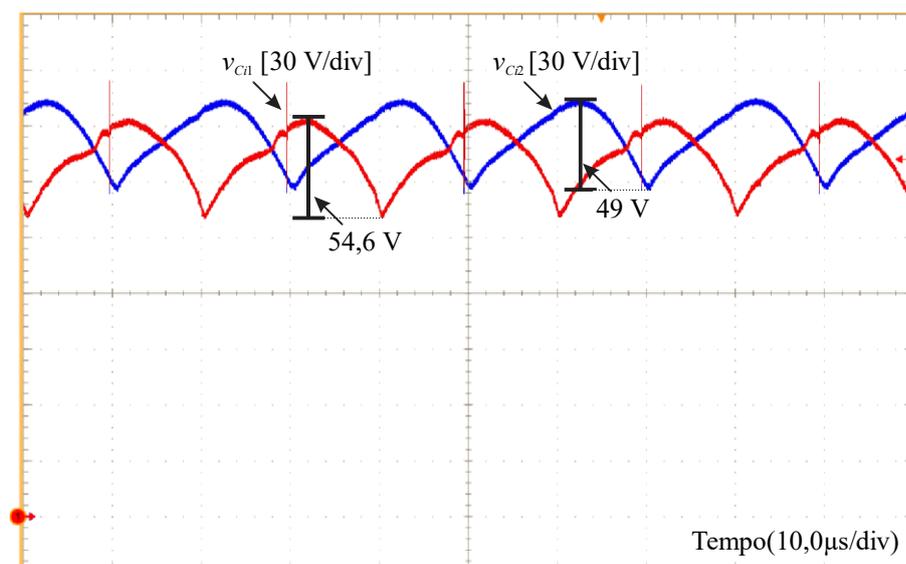
As tensões experimentais sobre os capacitores C_{i1} e C_{i2} são vistas na Figura 3.40. A tensão média do capacitor C_{i1} é igual a 193,7 V, com ondulação de 54,6 V, enquanto a tensão média do capacitor C_{i2} é igual a 204,5 V, com ondulação de 49,0 V. A tensão média teórica sobre estes capacitores é igual à metade da tensão de entrada (200 V), enquanto a ondulação

Figura 3.39 – Corrente no indutor L_{i1} .



Fonte: Autoria Própria.

Figura 3.40 – Tensões sobre os capacitores C_{i1} e C_{i2} .

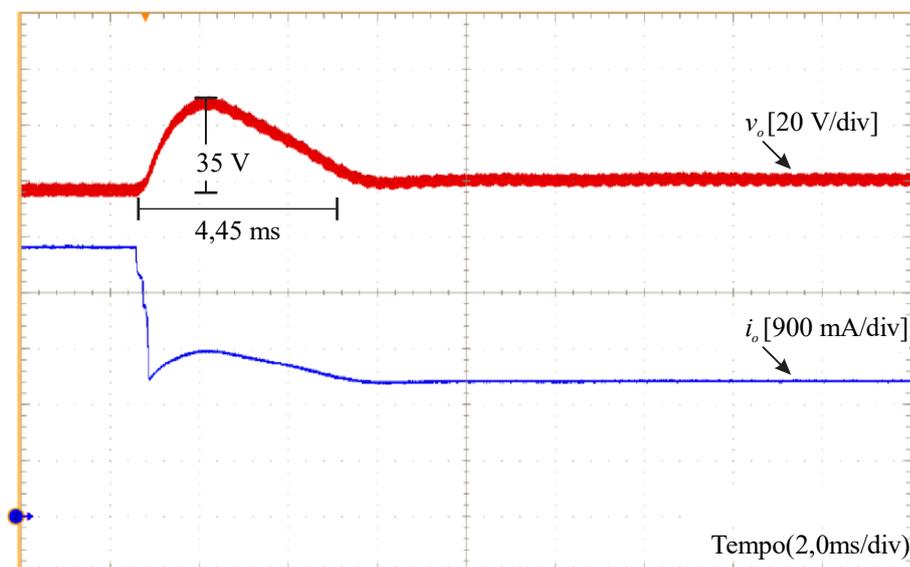


Fonte: Autoria Própria.

teórica sobre o capacitor é 40 V.

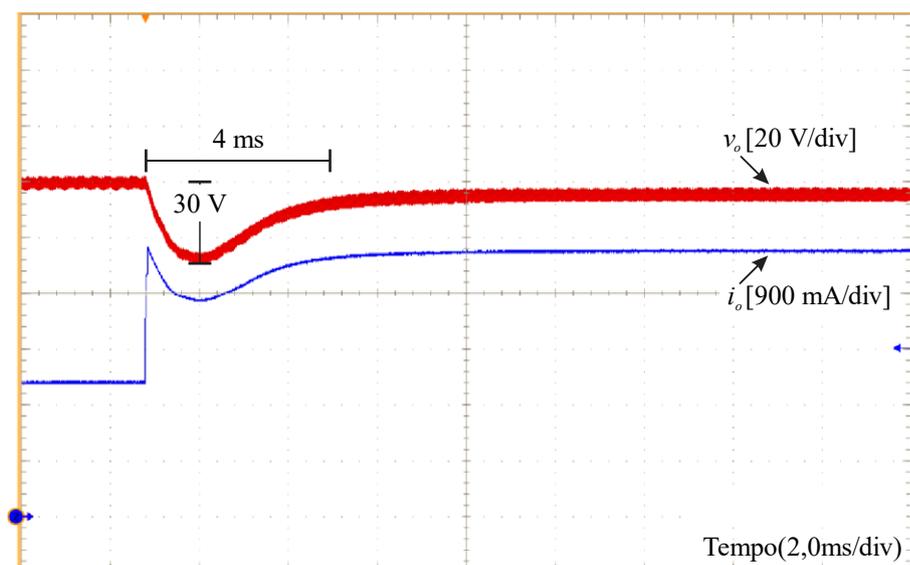
A resposta dinâmica experimental do conversor para um decremento de carga (potência nominal para metade da potência) pode ser visualizada através da Figura 3.41. O desempenho dinâmico do conversor frente a um incremento de carga (metade da potência para potência nominal) pode ser visualizado através da Figura 3.42. O máximo sobressinal é de 35 V durante o decremento de carga, o que representa aproximadamente 29% do valor nominal da tensão de saída, enquanto a variação da tensão no incremento de carga é equivalente a 30 V. O tempo de estabilização da tensão de saída é de 4,45 ms e 4 ms, para o decremento e incremento

Figura 3.41 – Resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.



Fonte: Autoria Própria.

Figura 3.42 – Resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.



Fonte: Autoria Própria.

de carga, respectivamente. Ambos os tempos de estabilização são válidos para o critério de 5%.

Comparando os valores experimentais com os valores teóricos obtidos via simulação numérica pode-se avaliar o sistema de controle, sendo as variações da tensão de saída obtidas durante a simulação numérica são 23,45 V e 19,56 V no decremento e incremento de carga, respectivamente, sendo os tempos de estabilização iguais a 4,11 ms e 2,06 ms. Apesar das variações da tensão de saída e o tempo de estabilização durante o incremento de carga destoarem dos valores experimentais, pode-se destacar o correto funcionamento do sistema de controle.

3.6.3 Resultados experimentais do protótipo (II)

Com a validação da defasagem dos pulsos de comando optou-se por construir outro protótipo, denominado Protótipo (II), contendo quatro módulos e utilizando o modo (III) de acionamento dos interruptores, a fim de validar a análise teórica generalizada apresentada.

Vale ressaltar que o modo (III) de acionamento dos interruptores foi o modo escolhido devido aos níveis de corrente serem menores, quando comparado ao modo (II) de acionamento dos interruptores. Com relação ao modo (IV) de acionamento dos interruptores, para as especificações de projeto apresentadas na Tabela 3.6, a razão cíclica ficou muito restrita, sendo o mínimo valor (0,25) e o máximo valor (0,273) muito próximos, o que poderia causar uma instabilidade no sistema ou até o conversor passar a operar em MCC. Decorrente a isso, no modo (III) de acionamento dos interruptores, a razão cíclica utilizada (0,24) poderia ser próxima ao valor máximo (0,25), uma vez que se o conversor, em algum momento, passar a operar com os pulsos sobrepostos, não causaria nenhum problema para o sistema. Com isso, os esforços de corrente nos semicondutores reduziram em relação aos demais modos de acionamento, o que consequentemente reduz as perdas e aumenta o rendimento da estrutura.

A Figura 3.43 apresenta as formas de onda da tensão e corrente de saída. Seus respectivos valores médios são iguais a 121,46 V e 4,403 A, totalizando uma potência de 534,788 W para a carga.

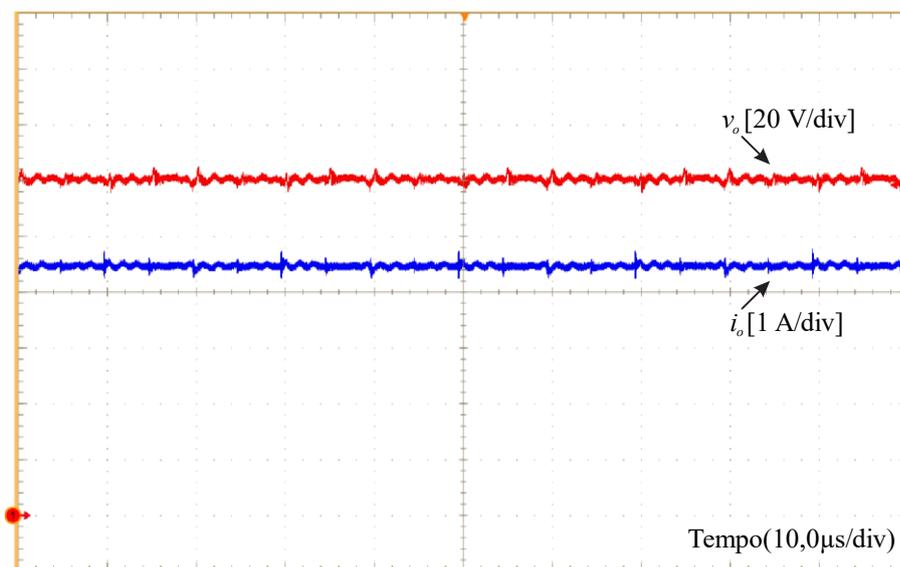
A tensão e corrente de entrada são apresentadas na Figura 3.44. Seus respectivos valores médios são iguais a 798,1 V e 728,5 mA. Vale ressaltar que a corrente de entrada é a mesma corrente dos indutores L_{i1} e L_{i2} .

As formas de onda das tensões sobre os interruptores S_1 , S_2 , S_3 e S_4 são apresentadas na Figura 3.45. Apesar da tensão média de entrada do Protótipo (II) ser equivalente a 800 V, a máxima tensão teórica sobre os terminais dos interruptores, desprezando os fenômenos da comutação e a indutância de dispersão, é de 440 V, mesmo valor do Protótipo (I), pois neste

protótipo utilizam-se quatro módulos, reduzindo a tensão de entrada em quatro vezes na somatória com a tensão de saída refletida para o lado primário. Se analisar as formas de onda, é possível observar que as máximas tensões sobre os interruptores são próximas ao valor especificado no projeto do grampeamento (550 V), sendo iguais a: 520 V, 552 V, 548 V e 504 V, respectivamente. Analisando as formas de onda após o período de comutação, esses valores ficam próximos do valor teórico (440 V), sendo respectivamente iguais a: 445,61 V, 453,74 V, 459,49 V e 410 V.

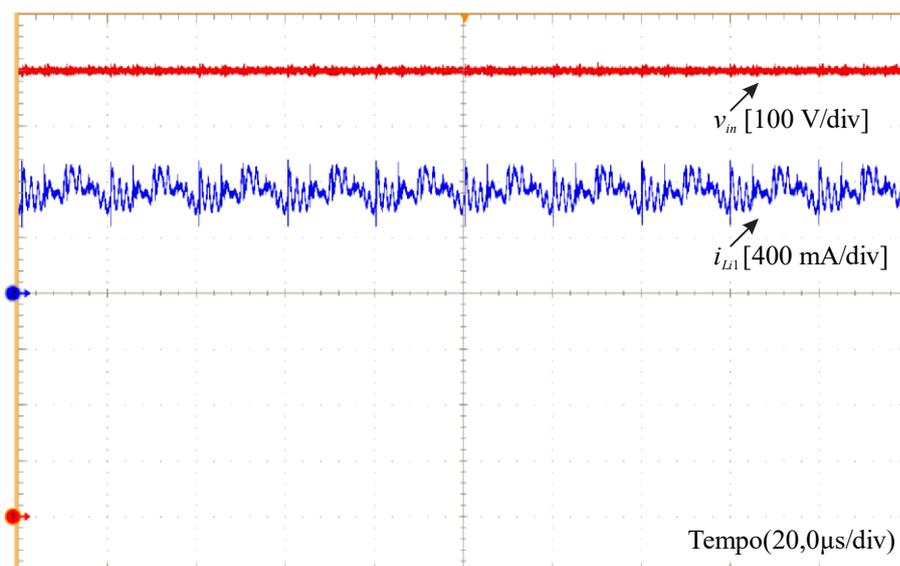
A Figura 3.46 apresenta as formas de onda das tensões e correntes dos interruptores S_1

Figura 3.43 – Tensão e corrente de saída.



Fonte: Autoria Própria.

Figura 3.44 – Tensão e corrente de entrada.

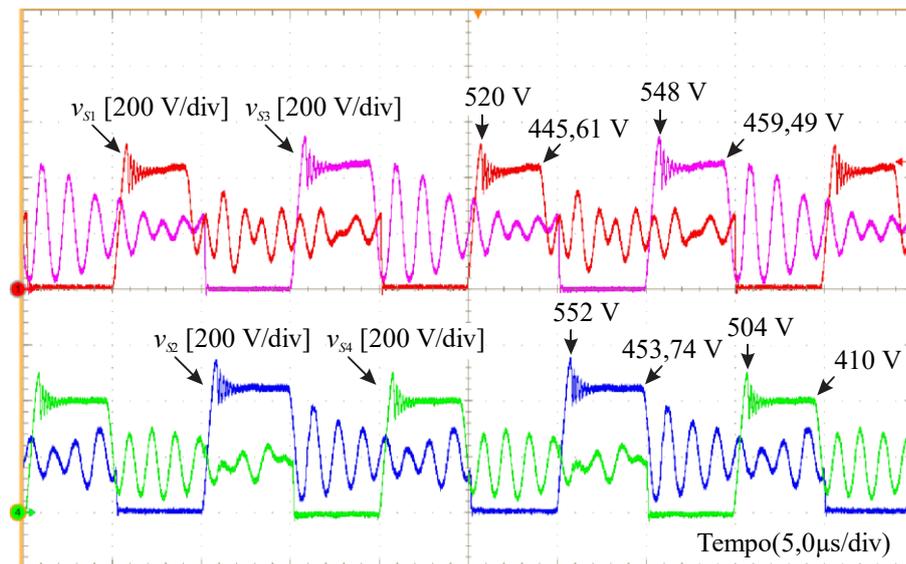


Fonte: Autoria Própria.

e S_2 , sendo que as correntes apresentam amplitudes máximas de 7,08 A e 7,14 A, com 2,264 A e 2,212 A de valor eficaz, respectivamente. Os valores teóricos de corrente máxima e eficaz, de acordo com a Tabela 3.5, são 5,208 A e 1,473 A. Comparado com os valores experimentais, os valores teóricos são menores, uma vez que a potência experimental processada pelo conversor é superior à teórica, além do conversor não ser ideal, ou seja, apresenta indutâncias intrínsecas que elevam os valores de corrente.

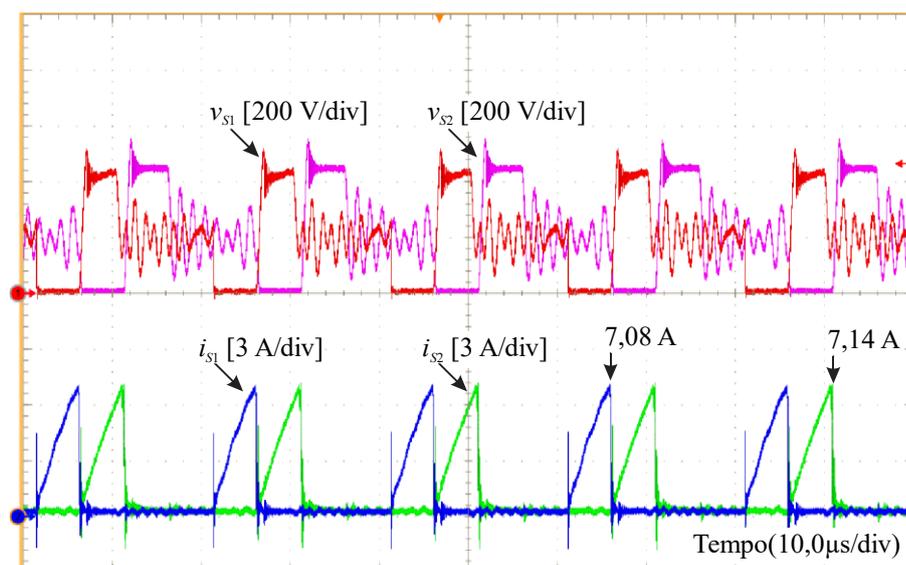
Os detalhes da comutação do interruptor S_1 podem ser visualizados através das formas de onda apresentadas na Figura 3.47. É possível visualizar que as comutações do interruptor S_1 são bem similares às comutações do interruptor S_1 no Protótipo (I), apresentadas na Figura 3.38.

Figura 3.45 – Tensões sobre os interruptores S_1 , S_2 , S_3 e S_4 .



Fonte: Autoria Própria

Figura 3.46 – Tensões e correntes nos interruptores S_1 e S_2 .

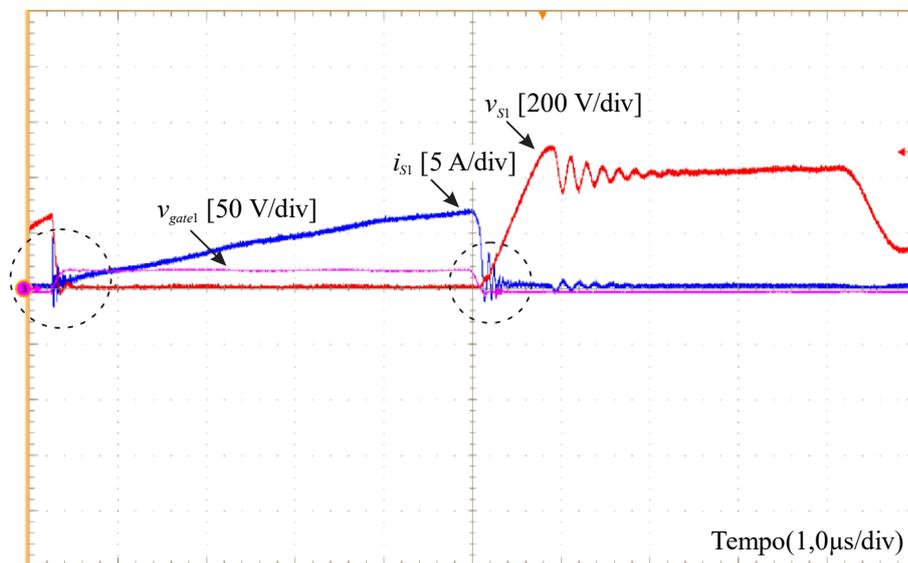


Fonte: Autoria Própria.

Essa pseudo comutação suave obtida nos resultados experimentais diminui as áreas de perda dos interruptores durante o bloqueio, incrementando o rendimento da estrutura.

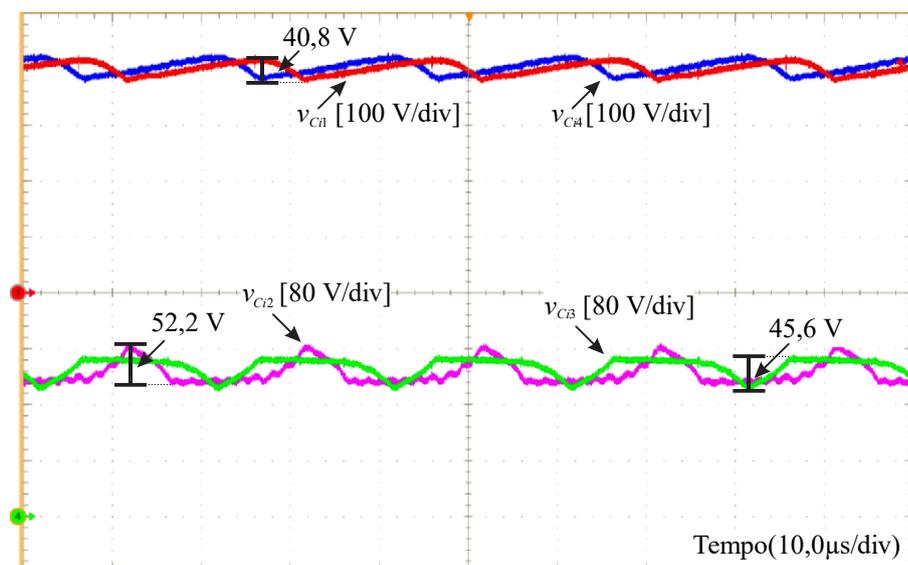
Apresentam-se na Figura 3.48 as formas de onda das tensões sobre os capacitores C_{i1} , C_{i2} , C_{i3} e C_{i4} . Como visto nas formas de onda teóricas, a tensão média sobre os capacitores C_{i1} e C_{i4} é igual à metade da tensão de entrada (400 V), enquanto a tensão média sobre os capacitores C_{i2} e C_{i3} é determinada pela relação $V_{in}(N-2)/2N$, resultando em 200 V de valor médio. A tensão média do capacitor C_{i1} é igual a 401,8 V, enquanto no capacitor C_{i4} , o valor médio obtido foi igual a 402,2 V, ambos com ondulação de aproximadamente 40,8 V. A tensão

Figura 3.47 – Detalhes na comutação do interruptor S_1 com o circuito de grampeamento passivo regenerativo.



Fonte: Autoria Própria.

Figura 3.48 – Tensões sobre os capacitores C_{i1} , C_{i2} , C_{i3} e C_{i4} .



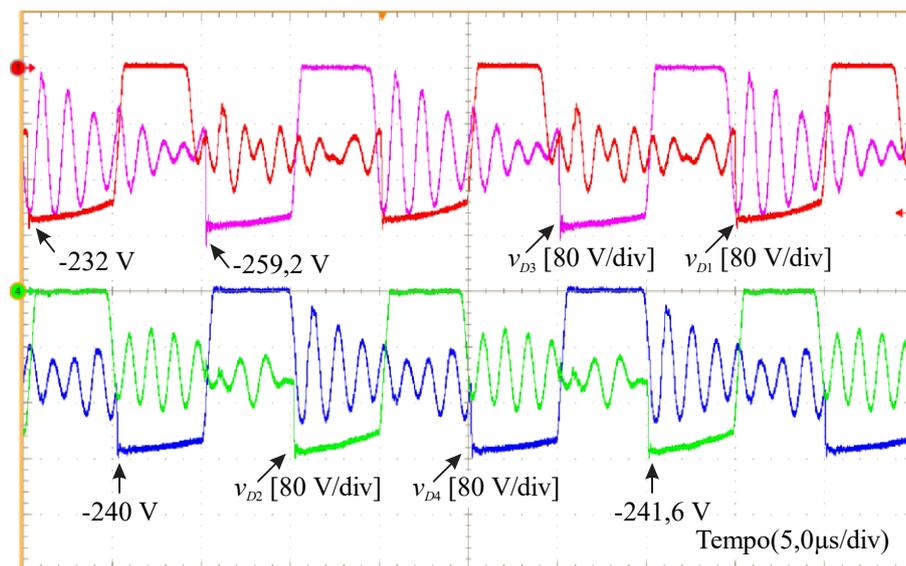
Fonte: Autoria Própria.

média sobre os capacitores C_{i2} e C_{i3} são respectivamente iguais a 203,4 V e 207,7 V, com ondulações de 52,2 V e 45,6 V.

A Figura 3.49 apresenta as formas de onda das tensões sobre os diodos D_1 , D_2 , D_3 e D_4 . O máximo valor teórico da tensão sobre os diodos, considerando o conversor ideal, é igual a -220 V. Os valores máximos das tensões experimentais sobre os diodos são: -232 V, -240 V, -259,2 V e -241,6 V, respectivamente. Destaca-se que as máximas tensões sobre os diodos são próximas ao valor teórico.

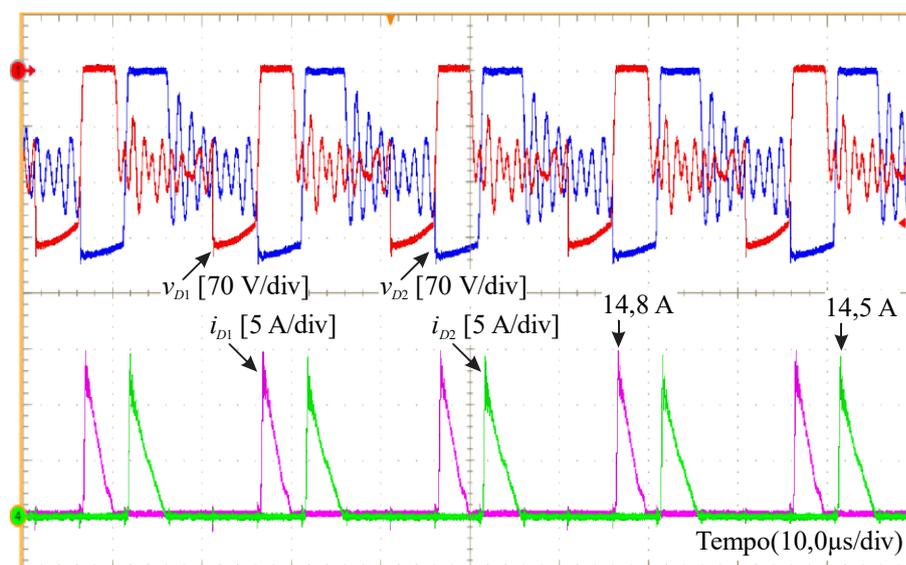
As formas de onda das tensões e correntes dos diodos D_1 e D_2 podem ser visualizadas na Figura 3.50. O máximo valor da corrente do diodo D_1 é igual a 14,8 A, com valor médio de

Figura 3.49 – Tensões sobre os diodos D_1 , D_2 , D_3 e D_4 .



Fonte: Autoria Própria.

Figura 3.50 – Tensões e correntes nos diodos D_1 e D_2 .

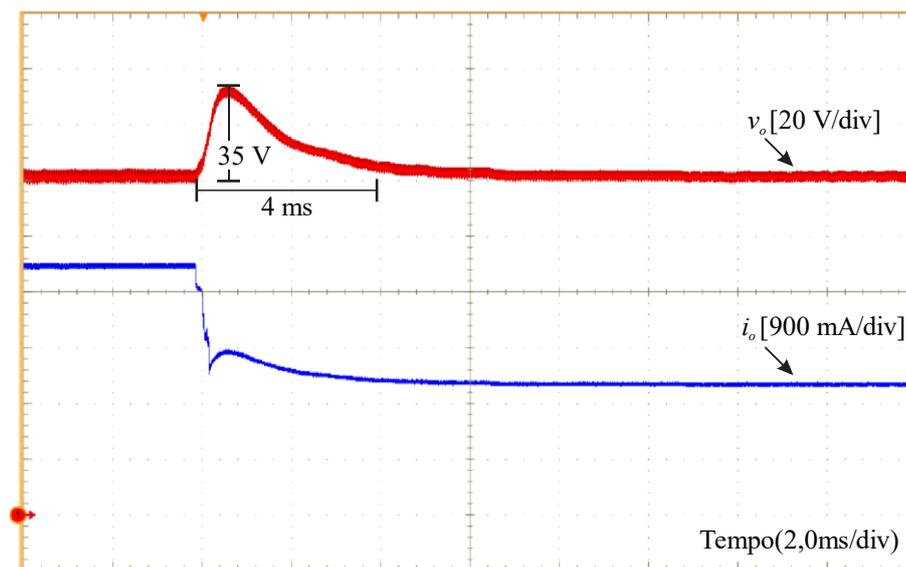


Fonte: Autoria Própria.

1,18 A, enquanto a máxima corrente no diodo D_2 é igual a 14,5 A, com valor médio igual a 1,069 A. Comparando os valores de corrente experimentais com os valores de corrente teóricos (10,417 A máximo e 1,042 A médio), expostos na Tabela 3.5, pode-se observar a similaridade dos valores médios, sendo os valores máximos experimentais um pouco superiores aos teóricos.

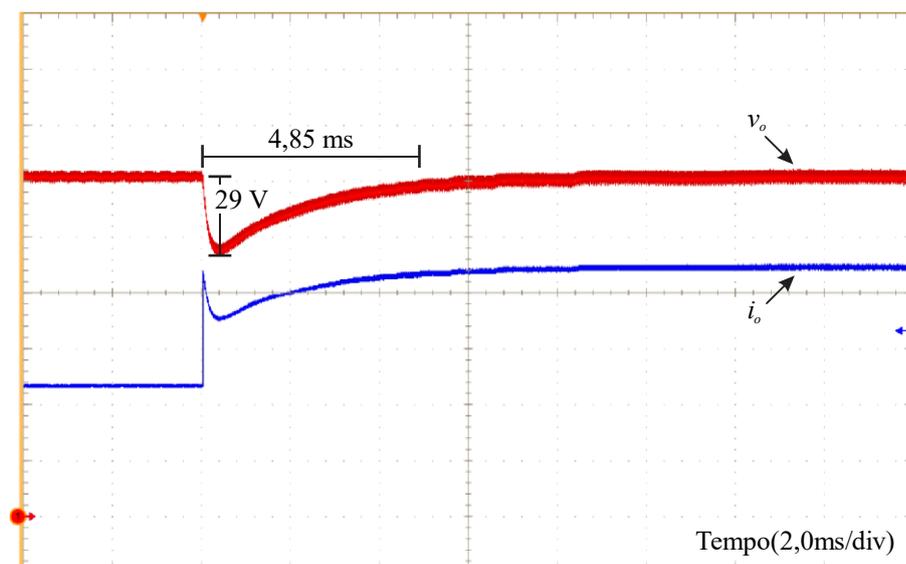
A resposta dinâmica do conversor para um decremento de carga, de potência nominal para metade da potência, pode ser visualizada através da Figura 3.51. Como pode-se observar, o sobressinal da tensão de saída é igual a 35 V, cerca de 30% do valor nominal da tensão de

Figura 3.51 – Resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.



Fonte: Autoria Própria.

Figura 3.52 – Resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.



Fonte: Autoria Própria.

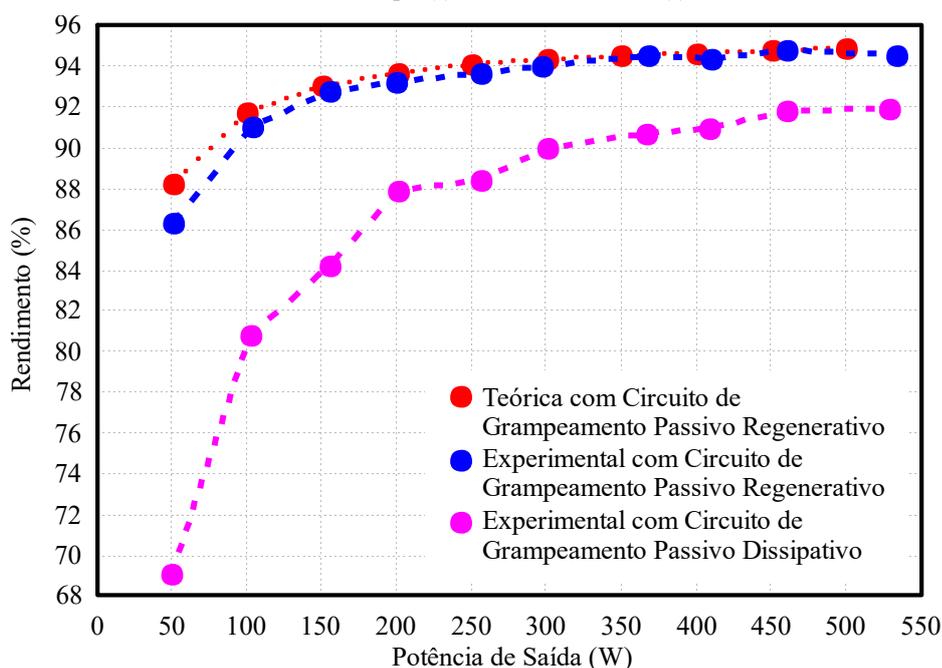
saída. O tempo de estabilização da tensão de saída, considerando o critério de 5%, ficou em torno de 4 ms.

O desempenho dinâmico do conversor frente a um incremento de carga, de metade da potência para potência nominal, pode ser visualizado através da Figura 3.52. É possível observar que neste caso, o tempo de estabilização da tensão de saída, considerando o critério de 5%, fica em torno de 4,85 ms, enquanto a variação da tensão de saída foi igual a 29 V.

3.6.4 Curvas de rendimento e gráficos de perdas

As curvas de rendimento do Protótipo (I) para o modo (I) de acionamento dos interruptores são demonstradas na Figura 3.53. São apresentadas três curvas, uma de rendimento teórico, uma de rendimento experimental utilizando o circuito de grampeamento passivo regenerativo e, por fim, uma de rendimento experimental utilizando o circuito de grampeamento passivo dissipativo. O valor máximo de rendimento teórico foi de 93,60 % em potência nominal (500 W). O máximo rendimento experimental, utilizando o circuito de grampeamento passivo regenerativo, foi de 94,78%, próximo a 460 W. Em 532,385 W, o rendimento é equivalente a 94,53%. Quando testado com o circuito de grampeamento passivo dissipativo, o máximo rendimento obtido foi igual a 91,87% em 528,9 W. É possível visualizar que os valores de rendimento teórico e experimental, com o circuito de grampeamento passivo regenerativo, foram próximos em praticamente toda a faixa de potência. Ao analisar as curvas de rendimento experimentais com os dois circuitos de grampeamento, percebe-se o incremento

Figura 3.53 – Curvas de rendimento do Protótipo (I) utilizando o modo (I) de acionamento dos interruptores.



Fonte: Autoria Própria.

no rendimento na curva do grampeamento passivo regenerativo em toda faixa de potência.

A Figura 3.54 apresenta as curvas de rendimento experimental do Protótipo (I) para os modos (I) e (III) de acionamento dos interruptores, ambas as curvas utilizando o circuito de grampeamento passivo regenerativo. Utilizando o modo (III) de acionamento dos interruptores, o máximo rendimento obtido foi igual a 94,81% em 458,5 W. Em plena carga (530,65 W) o rendimento foi igual a 94,72%. É possível visualizar que as curvas de rendimento têm seus valores bem próximos durante toda a faixa de potência.

As curvas de rendimento, teórica e experimental, do Protótipo (II) são apresentadas na Figura 3.55. O máximo rendimento teórico obtido foi de 93,75% em plena carga (500 W). O máximo rendimento experimental é igual a 94,42% em 534,788 W. É possível visualizar que a curva teórica foi similar à curva experimental durante toda faixa de potência.

Apresentam-se na Figura 3.56 as curvas de rendimento do conversor SEPIC CC-CC convencional, do Protótipo (I) com os modos (I) e (III) de acionamento dos interruptores e do Protótipo (II), a efeito de comparação, todas válidas com a utilização do circuito de grampeamento passivo regenerativo. Em potência nominal, todas as curvas tiveram valores próximos, sendo as curvas do Protótipo (I) com os maiores rendimentos durante toda a faixa de potência. Entretanto, vale ressaltar que o ganho do Protótipo (II) é superior, sendo alimentado com tensão de 800 V, enquanto o conversor SEPIC CC-CC convencional e o Protótipo (I) são alimentados com 400 V, ou seja, foi possível sobrar o ganho do conversor mantendo a característica de rendimento (para a mesma potência).

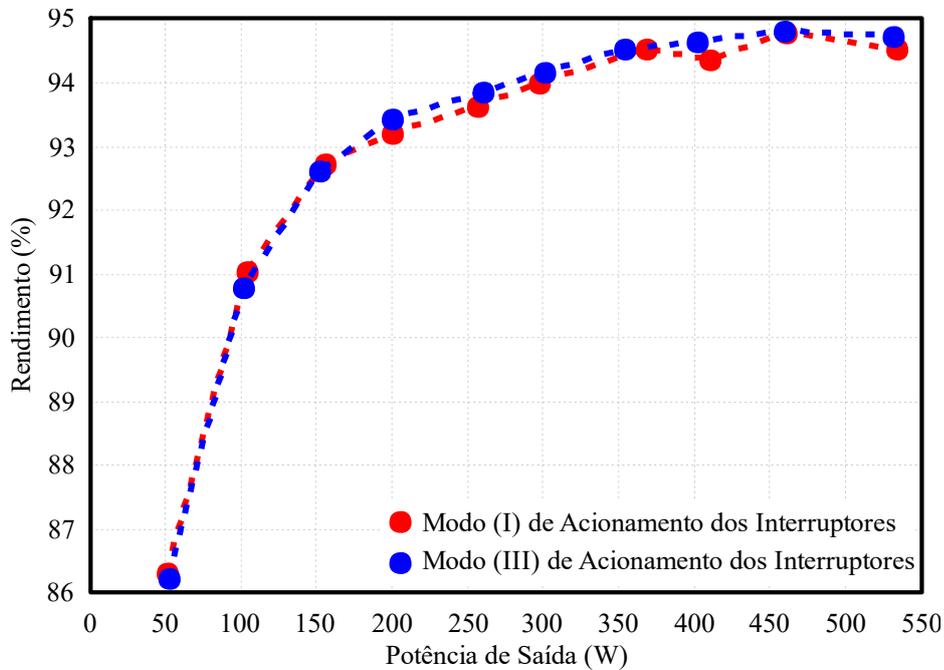
A Figura 3.57 apresenta a distribuição das perdas teóricas do conversor SEPIC CC-CC proposto (em potência nominal) com 2 e 4 módulos, utilizando os modos 1 e 3 de acionamento dos interruptores e com os circuitos de grampeamento RCD e regenerativo. Como pode-se observar na Figura 3.57 (I), mais da metade das perdas do conversor com 2 módulos, na situação com o modo (I) de acionamento dos interruptores e grampeamento RCD, concentra-se no circuito de grampeamento, sendo equivalente à dissipação da energia proveniente da indutância de dispersão. Utilizando o circuito de grampeamento regenerativo, observa-se através da Figura 3.57 (II), que as perdas no circuito de grampeamento reduzem pela metade, aumentando o rendimento da estrutura.

Com a alteração do modo de acionamento dos interruptores, obtém-se novos valores das perdas, uma vez que os patamares das correntes (médio, eficaz e pico) se alteram em alguns componentes. A Figura 3.57 (III) apresenta a distribuição das perdas teóricas para o conversor com 2 módulos, modo (III) de acionamento dos interruptores e grampeamento regenerativo.

Ao utilizar-se quatro módulos, modo (III) de acionamento dos interruptores e

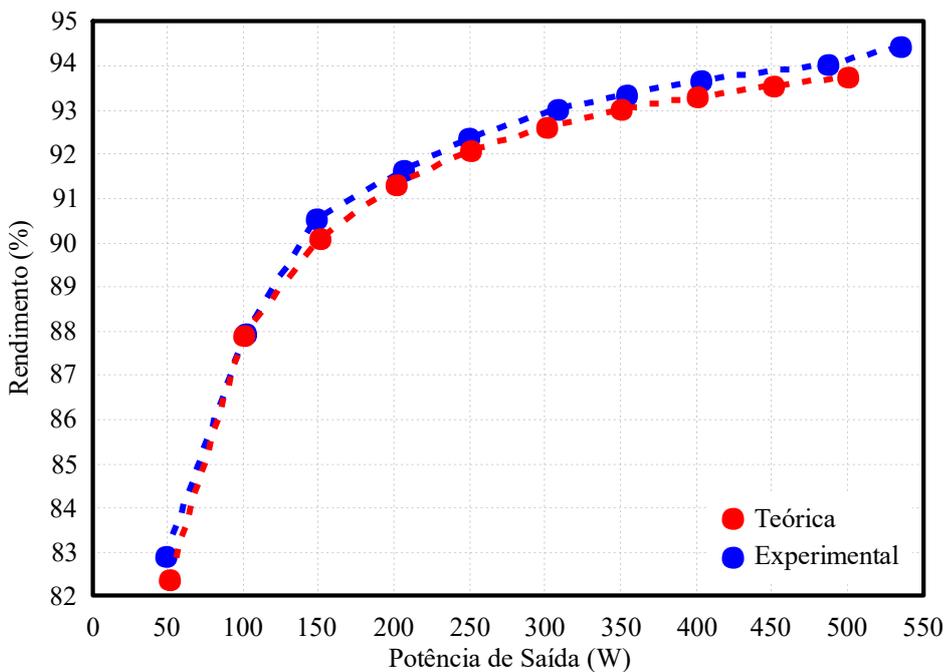
grampeamento regenerativo, observa-se através da Figura 3.57 (IV), que praticamente 45% das perdas concentram-se nos interruptores. As perdas de comutação e condução se sobressaem em relação as demais, mesmo utilizando um grampeamento que diminui as perdas em comutação.

Figura 3.54 – Curvas de rendimento do Protótipo (I) utilizando o circuito de grampeamento passivo regenerativo.



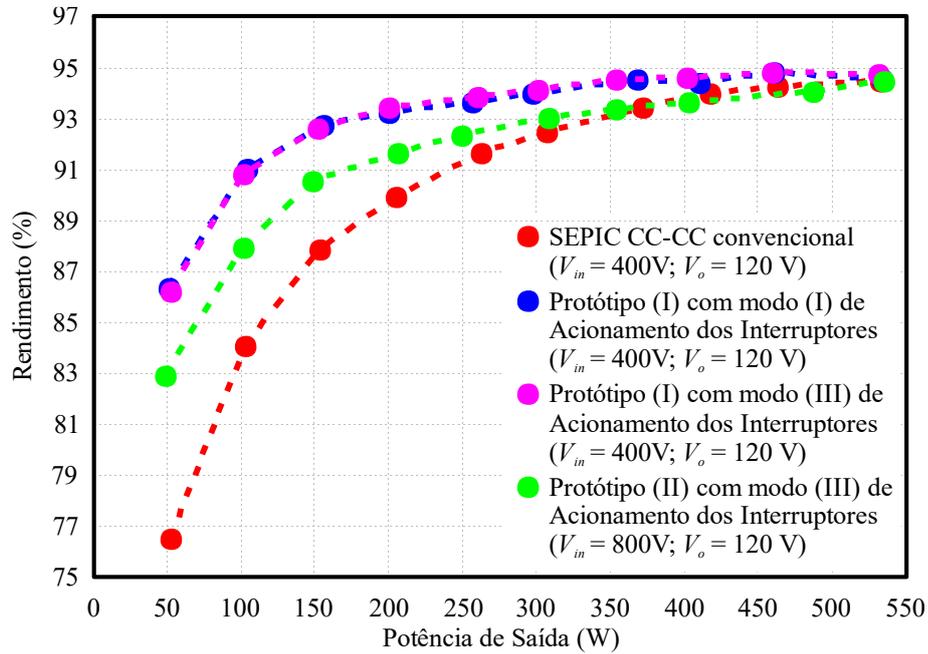
Fonte: Autoria Própria.

Figura 3.55 – Curvas de rendimento do Protótipo (II) com o circuito de grampeamento passivo regenerativo.



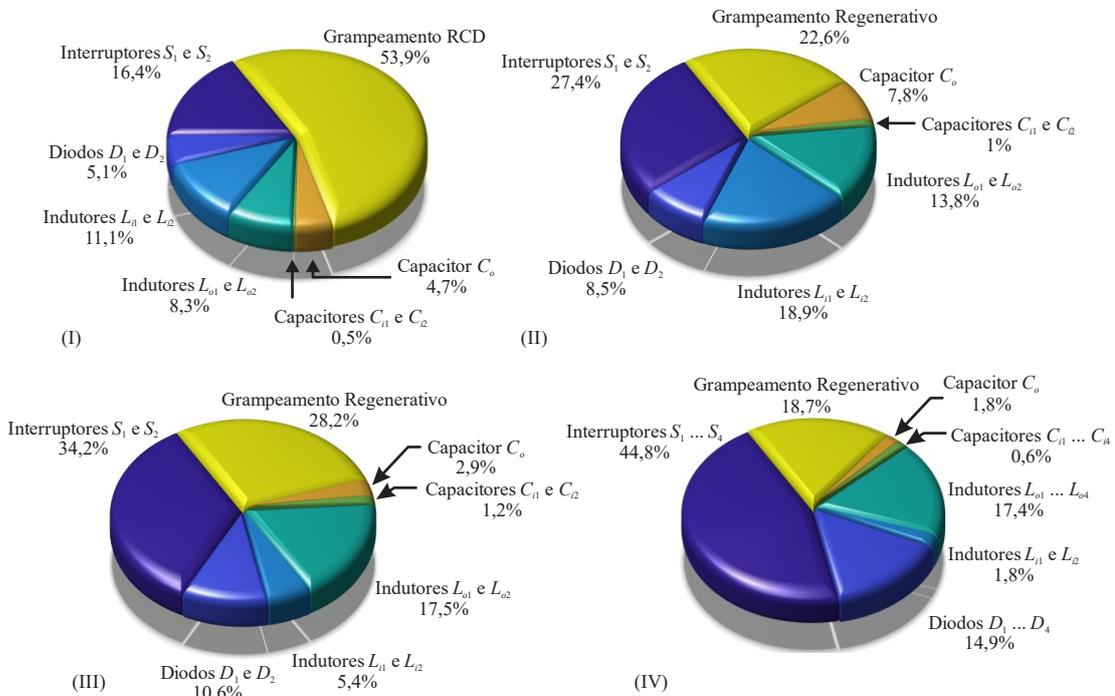
Fonte: Autoria Própria.

Figura 3.56 – Comparação entre as curvas de rendimento obtidas com o circuito de grampeamento passivo regenerativo.



Fonte: Autoria Própria.

Figura 3.57 – Distribuição das perdas do conversor SEPIC CC-CC proposto com: (I) 2 módulos, modo (I) de acionamento dos interruptores e grampeamento RCD; (II) 2 módulos, modo (I) de acionamento dos interruptores e grampeamento regenerativo; (III) 2 módulos, modo (III) de acionamento dos interruptores e grampeamento regenerativo; e (IV) 4 módulos, modo (III) de acionamento dos interruptores e grampeamento regenerativo.



Fonte: Autoria Própria.

3.7 CONCLUSÃO DO CAPÍTULO

Este capítulo estudou analiticamente e numericamente a topologia CC-CC proposta. Ao longo do capítulo apresentou-se a topologia e a possibilidade de inserção de módulos, com todas suas vantagens e desvantagens. Uma das principais desvantagens da topologia SEPIC é o alto esforço sobre os semicondutores, sendo igual a somatória da tensão de entrada e saída. A topologia proposta reduz os esforços de tensão nos semicondutores com a inclusão de módulos.

Seguido da generalização da estrutura, apresentaram-se duas estratégias de modulação, uma com sinais de comando em fase e outra com sinais defasados. O conversor apresenta um modo de operação para sinais de comando em fase e três modos distintos de operação com portadora defasada. Assim, define-se quatro modos de acionamento dos interruptores.

Quando opera com a segunda estratégia de modulação (com os pulsos defasados), o conversor proposto apresenta três modos distintos de operação do conversor, resultando em quatro modos de acionamento dos interruptores.

A fim de validar toda análise desenvolvida, dois protótipos foram construídos, sendo o primeiro protótipo simulado e testado com dois módulos e para dois diferentes modos de acionamento dos interruptores. O segundo protótipo foi construído com quatro módulos, sendo seus interruptores acionados com o modo (III).

De acordo com os resultados experimentais apresentados do protótipo com quatro módulos, a utilização de mais módulos permite aumentar o ganho da estrutura e manter os esforços de tensão sobre os semicondutores, sem haver perda significativa de rendimento, sendo uma vantagem da estrutura. Em contrapartida, há o aumento do número de elementos no circuito.

Com relação aos modos de acionamento dos interruptores, os resultados experimentais mostraram a vantagem em se utilizar a modulação com os pulsos defasados, uma vez que os esforços de tensão sobre os elementos se mantiveram, assim como os valores de rendimento, e houve uma redução nos valores de corrente (máximo e eficaz) no capacitor de saída (C_o), conforme a Tabela 3.3 e a Tabela 3.4. Em adicional, a ondulação da corrente de entrada diminuiu, sendo possível utilizar indutores sete vezes menores para manter a ondulação, o que reduz o volume e custo do conversor.

Apesar da presença das não idealidades no sistema (capacitâncias e indutâncias intrínsecas) e de conter variações paramétricas nos elementos do circuito, o conversor apresentou resultados esperados nos testes práticos, mostrando-se genérico e aumentando a faixa de aplicações dos conversores da família SEPIC.

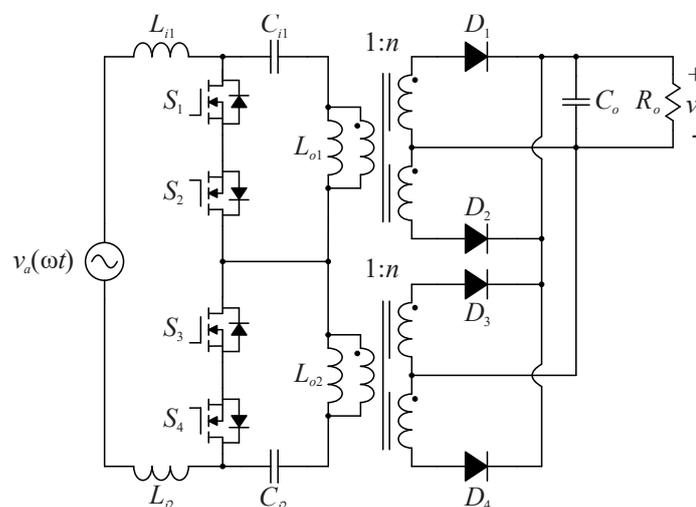
CONVERSOR SEPIC CA-CC PROPOSTO

A topologia do conversor SEPIC CA-CC proposta é apresentada na Figura 4.1. Esta estrutura é gerada a partir da topologia CC-CC da Figura 3.1. Comparada com a topologia proposta CC-CC, o retificador apresenta como principais mudanças a fonte de alimentação senoidal e a inclusão de dois interruptores para tornar os interruptores bidirecionais em tensão e corrente, e dois diodos para retificar o sinal de saída (retificador de onda completa com ponto médio). A topologia mantém sua principal vantagem que é a redução dos esforços de tensão nos semicondutores e a redução dos esforços de corrente nos diodos de saída.

A inclusão do interruptor S_2 em série com o interruptor S_1 é necessária para o funcionamento do conversor, uma vez que o diodo antiparalelo do interruptor S_1 é polarizado diretamente no semiciclo negativo da fonte de alimentação quando está bloqueado. Com a adição do interruptor S_2 , o diodo antiparalelo ainda é polarizado no semiciclo negativo, porém, não há caminho para circulação da corrente, sendo que os interruptores S_1 e S_2 recebem o mesmo pulso de comando.

A utilização do retificador de meia onda com ponto médio no secundário do transformador elimina a necessidade de uma ponte retificadora na entrada do retificador, ou seja, utiliza-se o conceito *bridgeless*. A principal vantagem na utilização desta configuração é

Figura 4.1 – Conversor SEPIC CA-CC proposto.



Fonte: Autoria Própria.

a diminuição de componentes durante o caminho da corrente em um período de comutação, o que conseqüentemente, diminui as perdas e aumenta o rendimento da estrutura.

Sem a ponte retificadora na entrada, a retificação da tensão e da corrente é realizada pelos diodos de saída, os quais formam o retificador onda completa com ponto médio, sendo o diodo D_1 responsável pela retificação durante o semiciclo positivo e o diodo D_2 durante o semiciclo negativo. Generalizando, os diodos ímpares conduzem durante o semiciclo positivo e os diodos pares conduzem durante o semiciclo negativo. Como a retificação da tensão e da corrente é realizada pelos diodos de saída, o restante dos componentes, exceto pelo capacitor de saída, estão submetidos à tensão alternada.

Similar ao caso dos conversores CC-CC, as tensões sobre os capacitores de entrada são uma parcela da tensão de entrada. Pelo fato da tensão de entrada ser senoidal, as tensões sobre estes capacitores devem seguir este formato para o retificador operar de maneira correta. Vale ressaltar que quanto maior for a similaridade entre as tensões sobre os capacitores e a tensão de entrada, melhor será a qualidade da corrente de entrada.

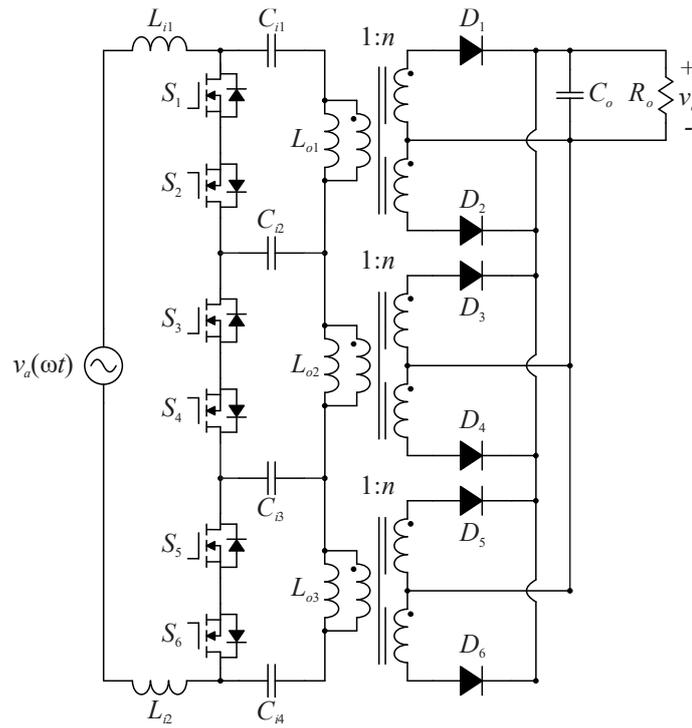
Uma vantagem desta topologia é a conversão CA-CC em um único estágio e a isolamento entre a carga e a fonte de alimentação, o que possibilita múltiplas saídas. Outra característica oriunda do conversor CC-CC proposto é a possibilidade de inserção de módulos, mantendo a principal vantagem de diminuir os esforços sobre os semicondutores. Na Figura 4.2 e Figura 4.3 apresentam-se as estruturas com três e quatro módulos, respectivamente, do retificador proposto.

A respeito do acionamento dos interruptores, pode-se utilizar as estratégias apresentadas na Figura 3.5, mantendo as características. A inclusão de mais um interruptor por módulo não se torna um problema, uma vez que os interruptores do mesmo módulo recebem o mesmo sinal de comando, além de compartilharem o mesmo referencial.

Como desvantagem se destaca a necessidade da utilização do circuito de grampeamento, uma vez que nesta topologia a indutância de dispersão também causa sobretensão nos interruptores. Entretanto, assim como para o conversor SEPIC CC-CC convencional e para o conversor SEPIC CC-CC proposto, a indutância de dispersão é desprezada durante as análises teóricas.

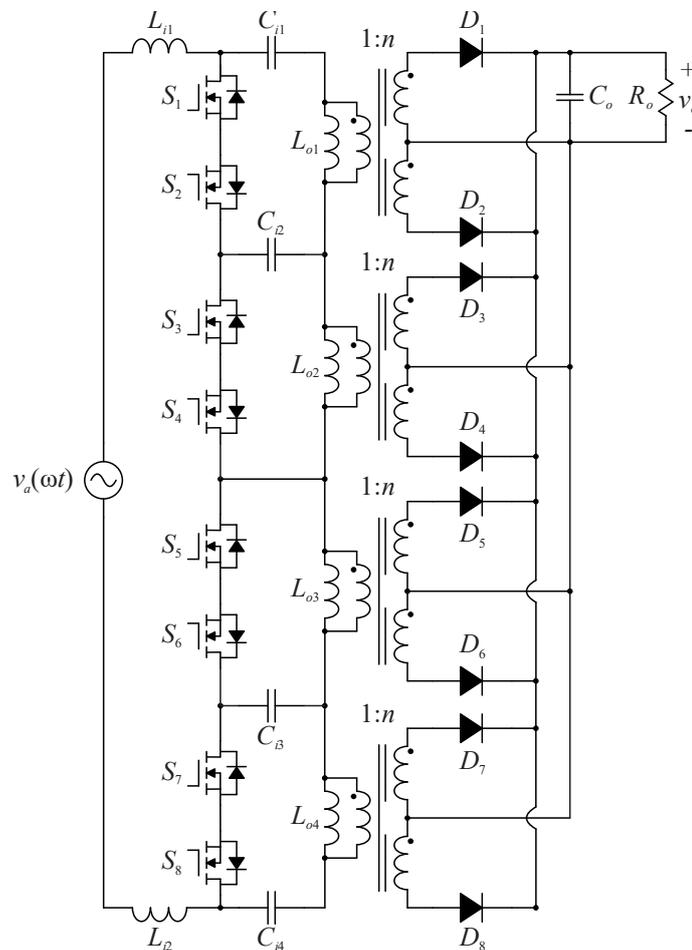
Neste capítulo apresentam-se as análises teóricas do retificador SEPIC proposto para cada modo de acionamento dos interruptores, com as respectivas etapas de operação, principais formas de onda, esforços de tensão e corrente nos semicondutores. Por fim, apresentam-se alguns resultados de simulação numérica.

Figura 4.2 – Conversor SEPIC CA-CC proposto com três módulos.



Fonte: Autoria Própria.

Figura 4.3 – Conversor SEPIC CA-CC proposto com quatro módulos.



Fonte: Autoria Própria.

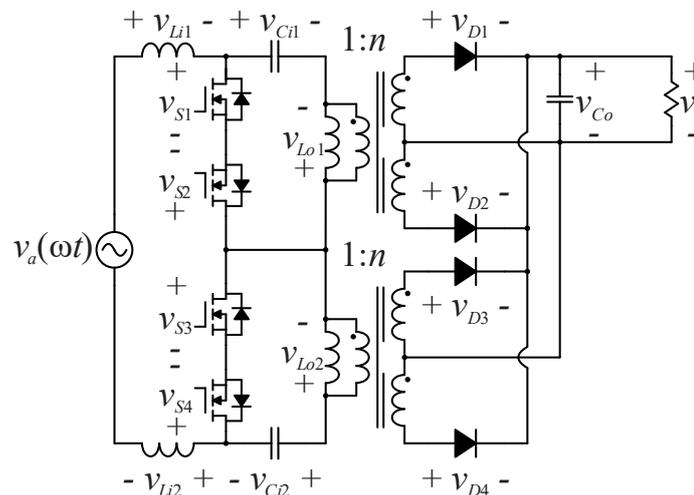
4.1 ANÁLISE TEÓRICA

A análise teórica do retificador SEPIC proposto considera que todos os componentes são ideais e que o conversor opera em MCD. As convenções de polaridades das tensões e os sentidos das correntes adotadas podem ser visualizadas por meio da Figura 4.4.

As etapas de operação e as principais formas de onda são apresentadas para o conversor com dois módulos, enquanto o restante da análise teórica considera a generalização do conversor, sendo válida para N módulos.

As etapas dos retificadores são similares às etapas de operação apresentadas para o conversor SEPIC CC-CC proposto, cada qual seguindo seu referido modo de acionamento dos interruptores.

Figura 4.4 – Convenções para polaridades das tensões e sentidos das correntes dos retificadores.



Fonte: Autoria Própria.

4.1.1 Análise teórica para o modo (I) de acionamento dos interruptores

A análise teórica do retificador proposto para o modo (I) de acionamento dos interruptores é descrita a seguir considerando que o retificador opere com dois módulos e em MCD.

4.1.1.1 Etapas de operação

O retificador proposto apresenta três etapas de operação para o semiciclo positivo e três etapas de operação durante o semiciclo negativo da fonte de alimentação para este modo de acionamento dos interruptores e com as informações apresentadas anteriormente.

Neste modo de acionamento os interruptores são acionados no mesmo instante, sendo as correntes dos indutores L_{i1} e L_{i2} constantes durante a terceira etapa de operação de cada semiciclo.

4.1.1.1.1 Primeira etapa de operação

Durante a primeira etapa de operação os interruptores S_1 , S_2 , S_3 e S_4 são comandados a conduzir, enquanto os diodos D_1 , D_2 , D_3 e D_4 estão bloqueados. Durante esta etapa de operação os indutores recebem energia da fonte de alimentação e dos capacitores C_{i1} e C_{i2} , enquanto o capacitor C_o fornece energia para carga.

A corrente dos interruptores é igual a somatória das correntes dos indutores e está representada passando pelo canal dos interruptores S_2 e S_4 . Dependendo da tecnologia do semicondutor utilizado, esta corrente poderia estar fluindo através dos diodos intrínsecos destes interruptores, uma vez que a fonte de alimentação está no semiciclo positivo durante esta etapa de operação.

A primeira etapa de operação para o semiciclo negativo da fonte de alimentação é semelhante a esta etapa, alterando apenas o sentido da corrente do lado primário. A primeira etapa de operação para o semiciclo positivo e para o semiciclo negativo da fonte de alimentação são apresentadas através da Figura 4.5 (I) e (IV), respectivamente.

4.1.1.1.2 Segunda etapa de operação

A segunda etapa de operação para o semiciclo positivo da fonte é apresentada na Figura 4.5 (II). Os interruptores são bloqueados, polarizando os diodos D_1 e D_3 , os quais entram em condução.

Durante esta etapa de operação os indutores fornecem energia, junto com a fonte de alimentação, para os capacitores e para a carga. É possível visualizar que as correntes nos diodos D_1 e D_3 são iguais à somatória das correntes dos indutores refletidas para o secundário.

Os diodos D_1 e D_3 entram em condução por esta etapa estar sendo realizada para o semiciclo positivo da fonte de alimentação. Caso a fonte de alimentação estivesse no semiciclo negativo, os diodos D_2 e D_4 entrariam em condução, como pode ser visto na Figura 4.5 (V). A segunda etapa de operação no semiciclo negativo é semelhante à segunda etapa de operação no semiciclo positivo, exceto pelo sentido da corrente no lado primário e a condução dos diodos.

4.1.1.1.3 Terceira etapa de operação

A terceira etapa de operação para o semiciclo positivo da fonte de alimentação é apresentada na Figura 4.5 (III), enquanto a terceira etapa de operação para o semiciclo negativo é apresentada na Figura 4.5 (VI). Destaca-se que estas etapas de operação são semelhantes, diferindo apenas no sentido da corrente do lado primário.

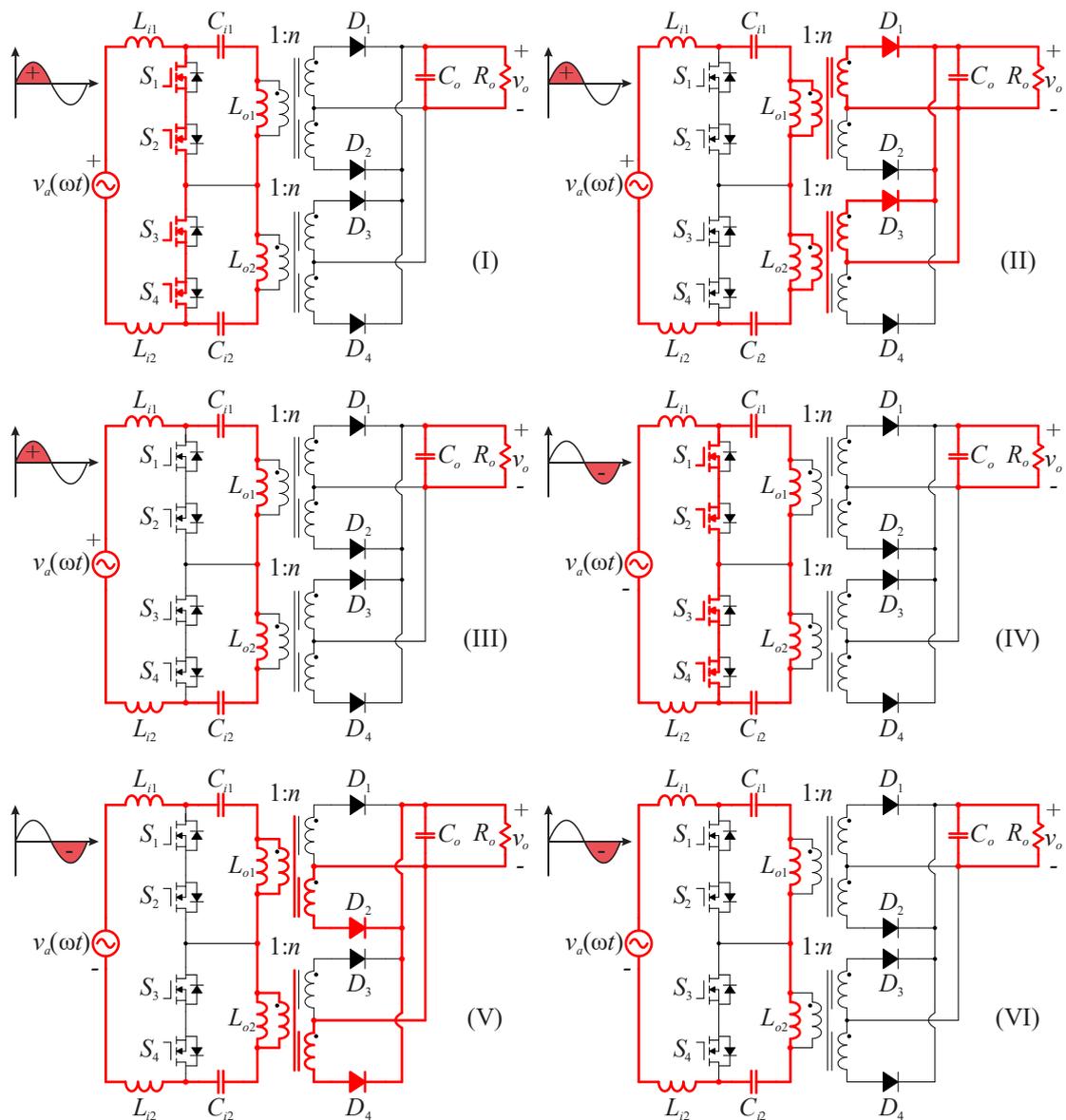
Estas etapas de operação têm início com a igualdade das correntes dos indutores, bloqueando assim os diodos e interrompendo a corrente que estava sendo transferida para a

carga. Com isso, o capacitor C_o retorna a fornecer energia para a carga.

A terceira etapa de operação é a etapa característica do modo de condução descontínuo, podendo ser visualizada através das correntes dos indutores, as quais são constantes durante esse período.

Estas etapas finalizam quando os interruptores são comandados a conduzir novamente.

Figura 4.5 – Etapas de Operação: (I) primeira etapa, (II) segunda etapa e (III) terceira etapa para o semiciclo positivo. (IV) primeira etapa, (V) segunda etapa e (VI) terceira etapa para o semiciclo negativo.



Fonte: Autoria Própria.

4.1.1.2 *Formas de onda*

As principais formas de onda ideais de tensão e corrente em baixa frequência do retificador SEPIC durante dois períodos da fonte de alimentação são visualizadas na Figura 4.6 e na Figura 4.7.

Os máximos valores, tanto de tensão quanto de corrente, em alguns casos, ocorrem no período de pico da tensão da fonte de alimentação, quando o ângulo ωt é igual a $\pi/2$. Já para outras formas de onda, os valores máximos ocorrem no período de pico negativo da tensão da fonte de alimentação, quando o ângulo ωt é igual a $3\pi/2$.

A tensão e a corrente de entrada estão em fase e a tensão e a corrente de saída apresentam uma ondulação em baixa frequência. Esta ondulação em baixa frequência é característica do retificador monofásico, uma vez que a potência instantânea que é entregue pela fonte de alimentação para a carga não é constante, gerando a ondulação no dobro da frequência da rede. Com isso, pode-se afirmar que a ondulação é dependente da potência, tensão e capacitância da saída.

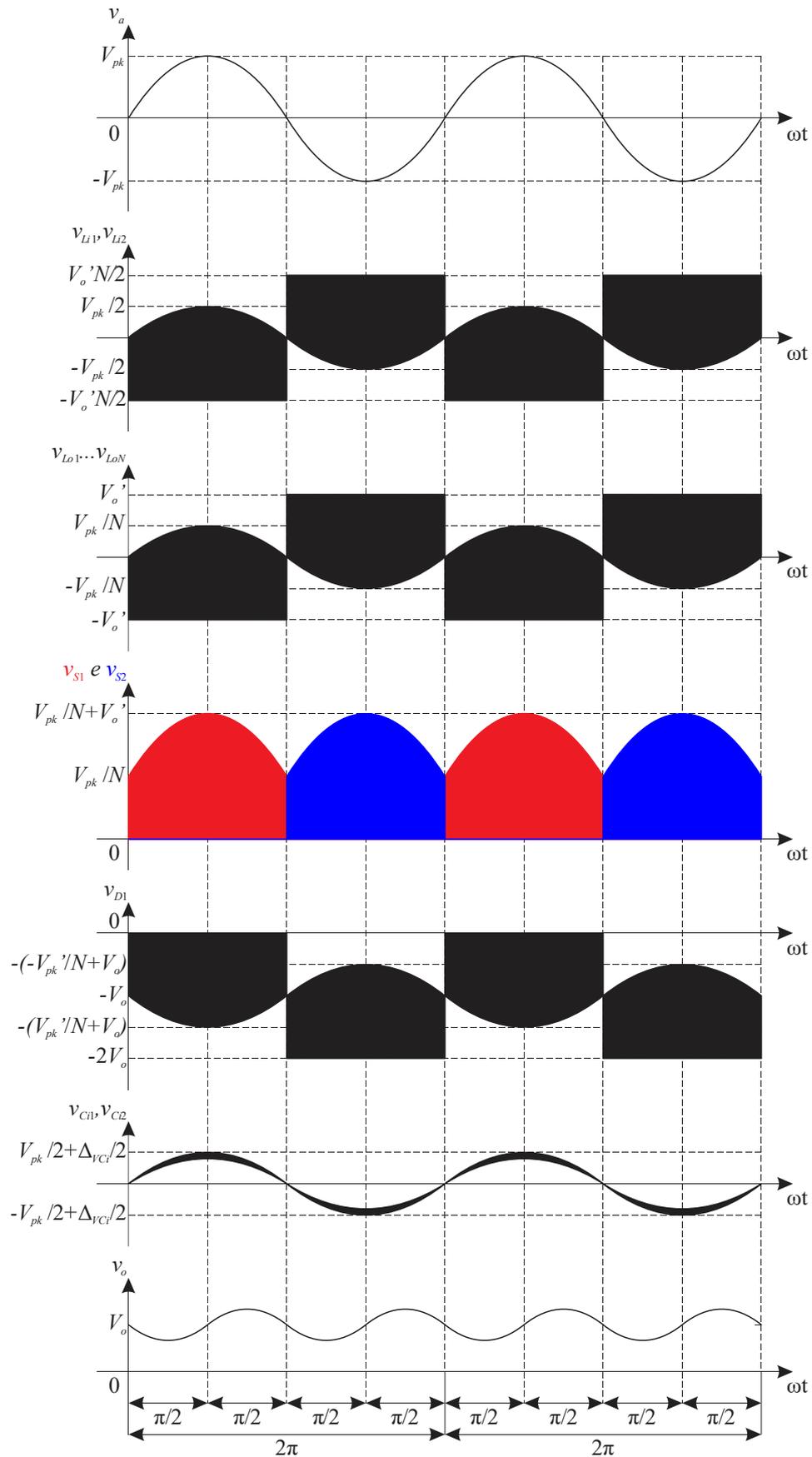
A Figura 4.8 e a Figura 4.9 exibem as principais formas de onda ideais de tensão e corrente, respectivamente, em alta frequência dos elementos que compõe o retificador SEPIC proposto. Vale ressaltar que estas formas de onda são válidas para o instante em que a tensão de entrada apresenta seu valor máximo, ou seja, no pico da fonte de alimentação.

As formas de onda em alta frequência do retificador são semelhantes às formas de onda apresentadas para o conversor SEPIC CC-CC proposto, uma vez que o funcionamento para um período de comutação do retificador é semelhante ao funcionamento do conversor CC-CC.

4.1.1.3 *Análise matemática para o modo (I) de acionamento dos interruptores*

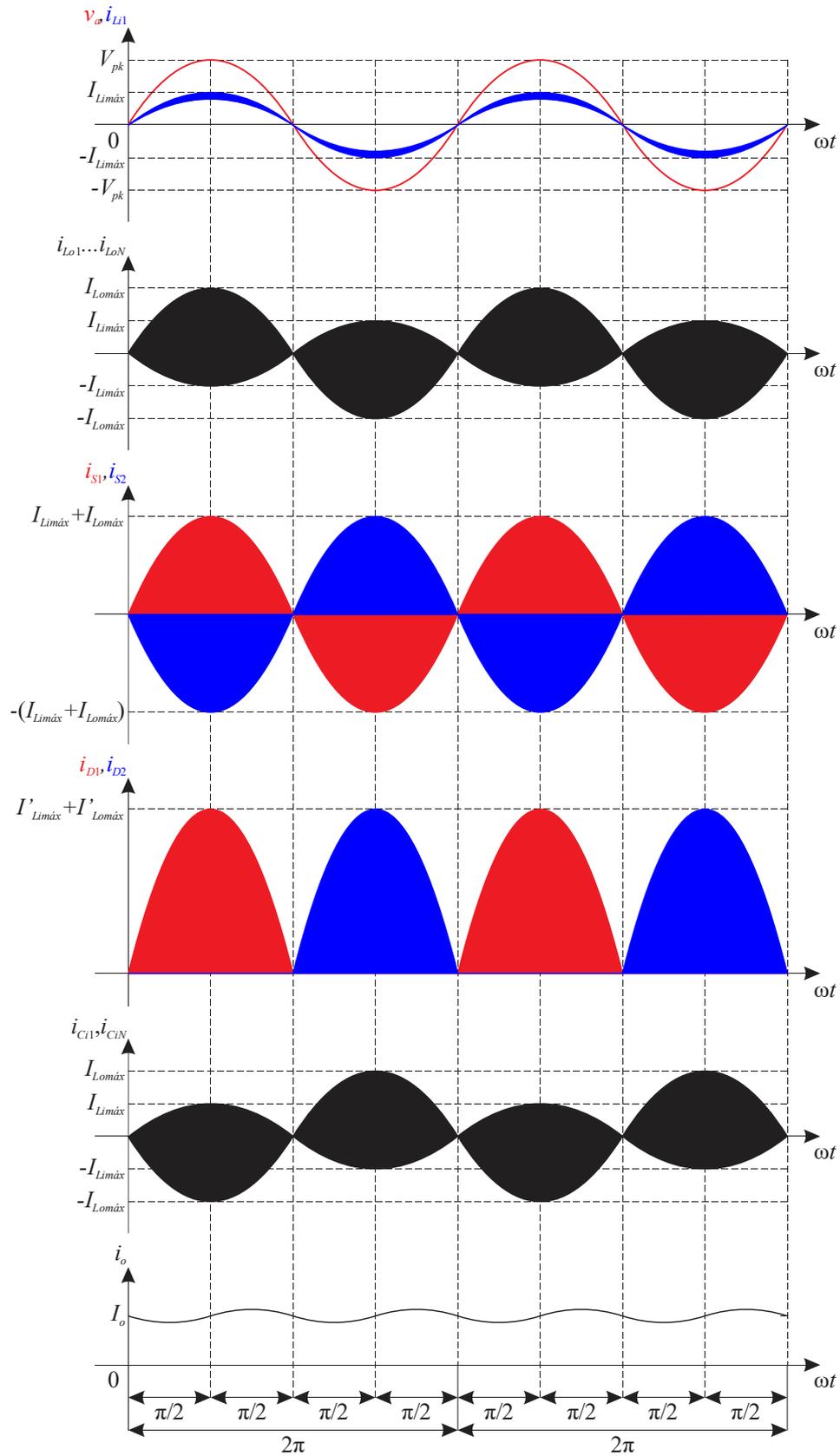
A análise matemática do retificador proposto operando em MCD e utilizando o modo (I) de acionamento dos interruptores é apresentada no Apêndice C, na seção C.1. Para tanto, as expressões obtidas para o conversor CC-CC, apresentadas no Apêndice B, na seção B.1, servem de auxílio para a obtenção das equações do retificador. Apresentam-se as principais equações utilizadas para determinar os valores máximo, eficaz e médio de corrente nos elementos do conversor e o modo como essas equações foram geradas.

Figura 4.6 – Principais formas de onda de tensão em baixa frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.



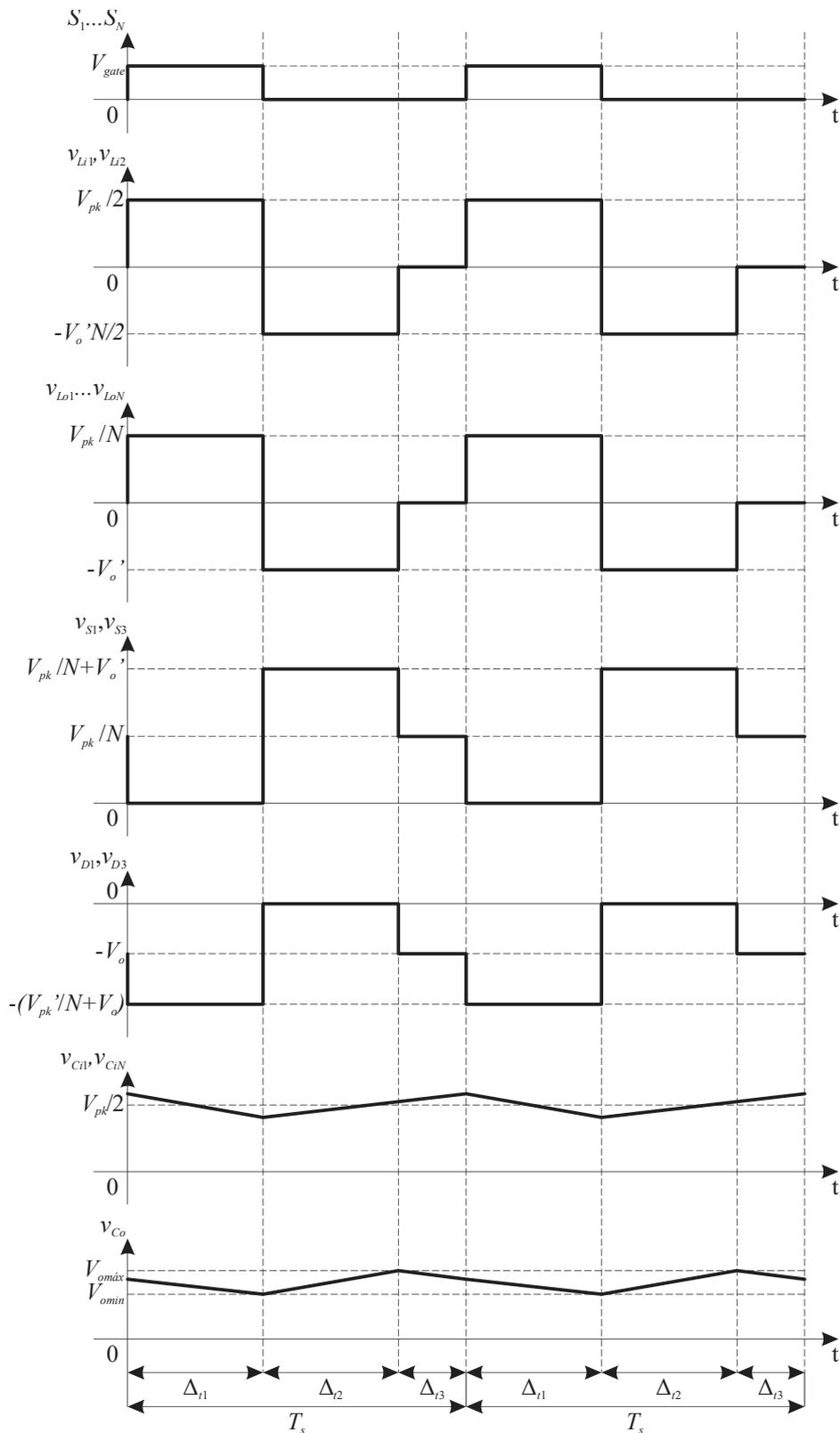
Fonte: Autoria Própria.

Figura 4.7 – Principais formas de onda de corrente em baixa frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.



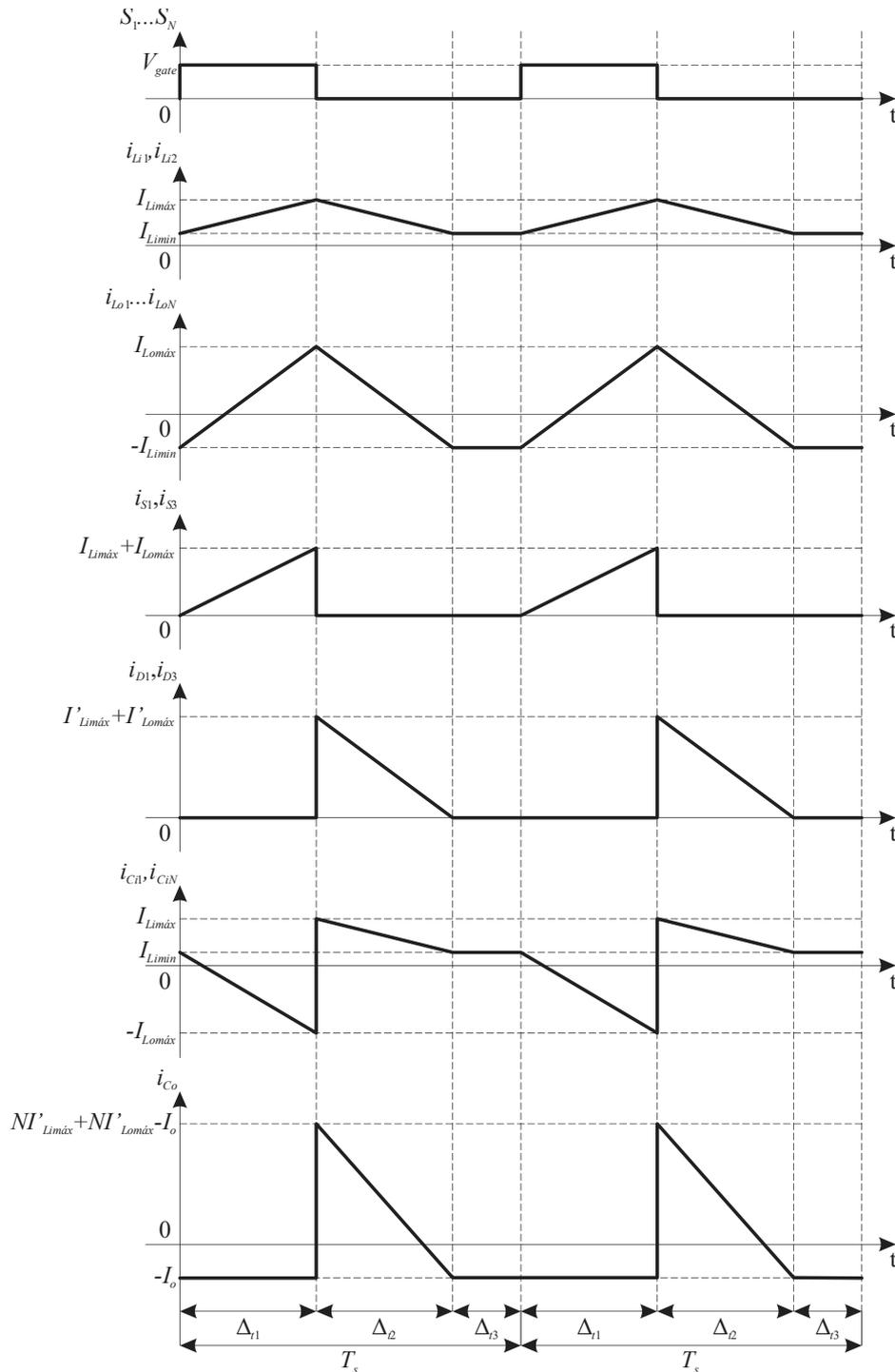
Fonte: Autoria Própria.

Figura 4.8 – Principais formas de onda de tensão em alta frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 4.9 – Principais formas de onda de corrente em alta frequência do conversor SEPIC proposto com modo (I) de acionamento dos interruptores.



Fonte: Autoria Própria.

4.1.2 Análise teórica para o modo (II) de acionamento dos interruptores

A análise teórica do retificador proposto no modo (II) de acionamento dos interruptores é abordada nesta seção. Para tanto, admite-se que o retificador opera com dois módulos em MCD.

4.1.2.1 Etapas de operação

Para o modo (II) de acionamento dos interruptores, primeiro modo em que os pulsos são defasados, o retificador proposto operando em MCD e com dois módulos apresenta seis etapas de operação para cada semiciclo da fonte de alimentação.

4.1.2.1.1 Primeira etapa de operação

Durante a primeira etapa de operação, os interruptores S_1 e S_2 estão em condução, enquanto os interruptores S_3 e S_4 e os diodos D_1 , D_2 , D_3 e D_4 estão bloqueados. Nesta etapa de operação, os indutores L_{i1} , L_{i2} e L_{o1} recebem energia da fonte de alimentação e do capacitor C_{i1} . O capacitor C_o fornece energia para a carga.

A primeira etapa de operação para o semiciclo negativo da fonte de alimentação é semelhante a esta etapa, alterando apenas o sentido da corrente do lado primário. A primeira etapa de operação para o semiciclo positivo pode ser visualizada através da Figura 4.10 (I), enquanto a primeira etapa de operação para o semiciclo negativo da fonte de alimentação é apresentada na Figura 4.11 (I).

4.1.2.1.2 Segunda etapa de operação

Na segunda etapa de operação para o semiciclo positivo da fonte de alimentação, os interruptores S_1 e S_2 são comandados a bloquear. Com isso, o diodo D_1 é polarizado diretamente e entra em condução.

Durante esta etapa de operação, a fonte de alimentação e os indutores L_{i1} , L_{i2} e L_{o1} fornecem energia para os capacitores C_{i1} e C_o e para a carga. É possível visualizar que a corrente conduzida pelo diodo D_1 é igual à somatória das correntes dos indutores refletidas para o secundário.

A segunda etapa de operação para o semiciclo positivo da fonte de alimentação, exibida na Figura 4.10 (II), e a segunda etapa de operação para o semiciclo negativo da fonte de alimentação, apresentada na Figura 4.11 (II), são semelhantes, alterando apenas o sentido da corrente do lado primário, polarizando consequentemente o diodo D_2 para entrar em condução.

4.1.2.1.3 Terceira etapa de operação

A terceira etapa de operação é apresentada na Figura 4.10 (III), a qual inicia com a igualdade das correntes dos indutores L_{i1} , L_{i2} e L_{o1} , bloqueando assim o diodo D_1 . Esta etapa de operação caracteriza a descontinuidade de operação do conversor. Com o bloqueio do diodo D_1 , o capacitor C_o volta a fornecer energia para a carga.

A terceira etapa de operação para o semiciclo negativo da fonte de alimentação é

semelhante a esta etapa de operação, alterando apenas o sentido da corrente do lado primário, podendo ser visualizada através da Figura 4.11 (III).

4.1.2.1.4 Quarta etapa de operação

A quarta etapa de operação é inicializada com o pulso de comando para os interruptores S_3 e S_4 , os quais entram em condução. Os interruptores S_1 e S_2 estão bloqueados, assim como os diodos D_1 , D_2 , D_3 e D_4 .

Nesta etapa de operação, a fonte de alimentação, junto com o capacitor C_{i2} , fornece energia para os indutores L_{i1} , L_{i2} e L_{o2} . O capacitor C_o permanece fornecendo energia para a carga.

Esta etapa pode ser observada através da Figura 4.10 (IV), sendo válida para o semiciclo positivo da fonte de alimentação. A quarta etapa de operação para o semiciclo negativo da fonte de alimentação é semelhante a esta etapa, e pode ser visualizada através da Figura 4.11 (IV).

4.1.2.1.5 Quinta etapa de operação

A quinta etapa de operação para o semiciclo positivo da fonte de alimentação tem os interruptores S_3 e S_4 bloqueados, fazendo com que o diodo D_3 seja polarizado diretamente e entre em condução.

Durante esta etapa de operação, os capacitores C_{i2} e C_o , junto com a carga, recebem energia da fonte de alimentação e dos indutores L_{i1} , L_{i2} e L_{o2} . É possível visualizar que a corrente conduzida pelo diodo D_3 é igual à somatória das correntes dos indutores refletidas para o secundário.

A quinta etapa de operação para o semiciclo positivo da fonte de alimentação, exibida na Figura 4.10 (V), e a quinta etapa de operação para o semiciclo negativo da fonte de alimentação, apresentada na Figura 4.11 (V), são semelhantes, alterando apenas o sentido da corrente do lado primário, polarizando conseqüentemente o diodo D_4 para entrar em condução.

4.1.2.1.6 Sexta etapa de operação

A sexta etapa de operação é apresentada na Figura 4.10 (VI), para o semiciclo positivo da fonte de alimentação, e na Figura 4.11 (VI), para o semiciclo negativo da fonte de alimentação. Estas etapas têm início com a igualdade das correntes dos indutores L_{i1} , L_{i2} e L_{o2} , bloqueando assim o diodo D_3 , para o semiciclo positivo, e o diodo D_4 , para o semiciclo negativo. Estas etapas de operação caracterizam a descontinuidade de operação do conversor. Com o bloqueio dos referidos diodos, o capacitor C_o volta a fornecer energia para a carga.

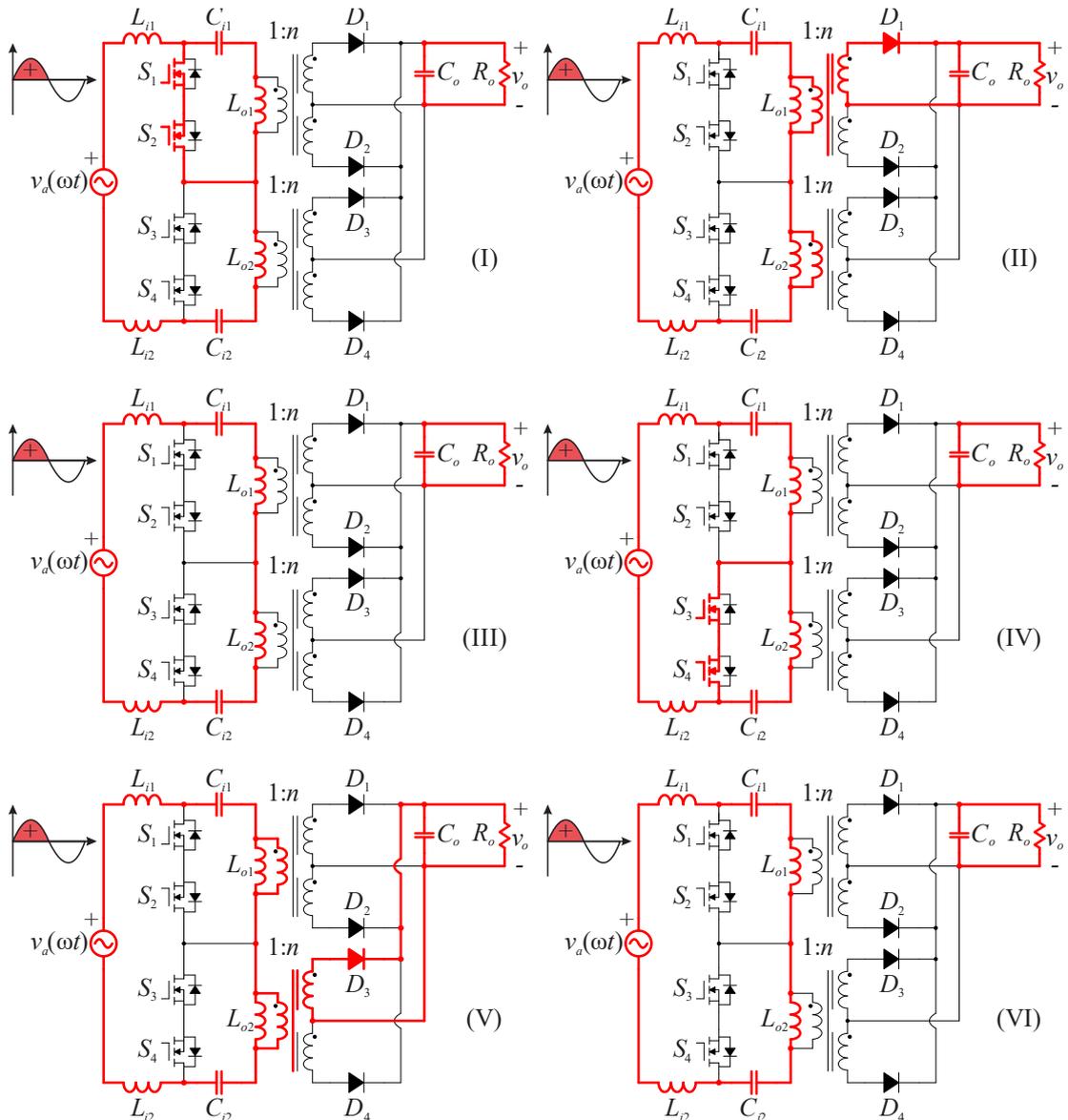
4.1.2.2 Formas de onda

As principais formas de onda de tensão e corrente em baixa frequência do retificador SEPIC proposto utilizando o modo (II) de acionamento dos interruptores estão apresentadas na Figura 4.12 e na Figura 4.13, respectivamente.

Os máximos valores de tensão e de corrente, em alguns casos, ocorrem no período de pico da tensão da fonte de alimentação, quando o ângulo ωt é igual a $\pi/2$, assim como para o modo (I) de acionamento dos interruptores. Já para outras formas de onda, os valores máximos ocorrem no período de pico negativo da tensão da fonte de alimentação, quando o ângulo ωt é igual a $3\pi/2$.

Destaca-se que, mesmo com a defasagem entre os pulsos de comando, o retificador

Figura 4.10 – Etapas de Operação durante o semiciclo positivo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.

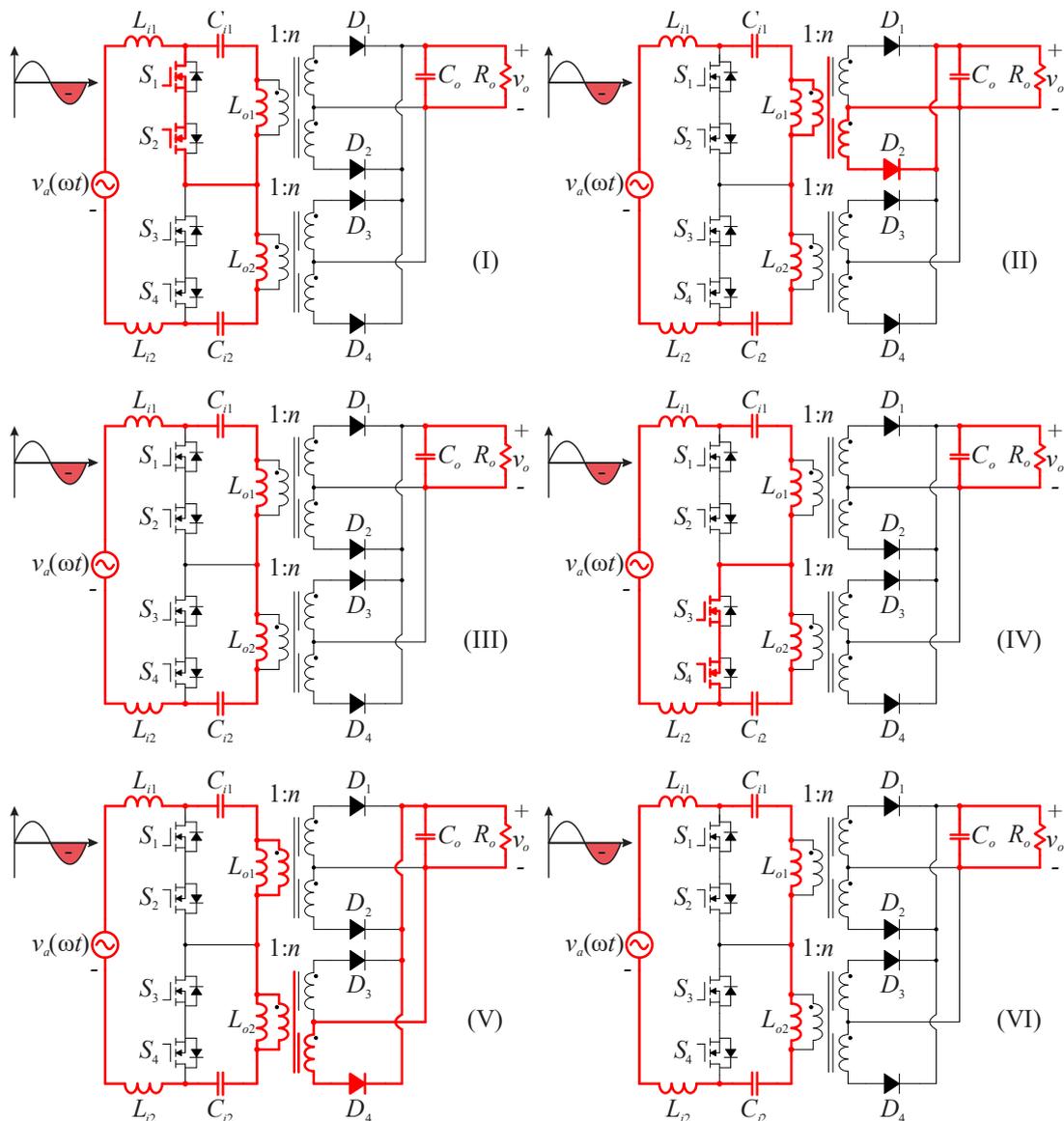


Fonte: Autoria Própria.

drena uma corrente senoidal e em fase com a tensão da fonte de alimentação, sem a necessidade de controle desta corrente. Para tanto, a ondulação em baixa frequência na tensão e corrente de saída permanecem, como visto para o modo (I) de acionamento dos interruptores.

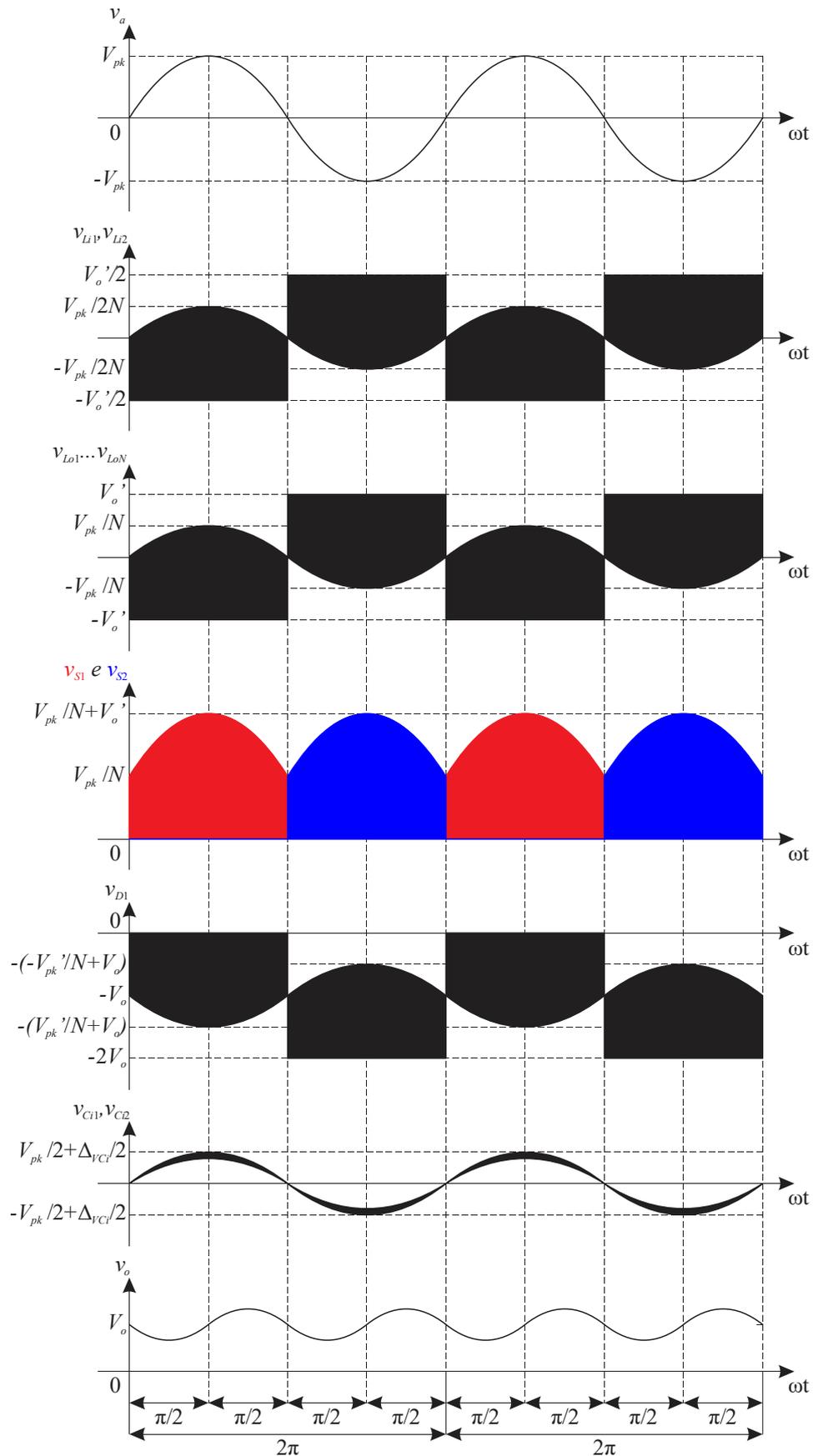
As principais formas de onda ideais de tensão e corrente nos principais componentes do retificador em alta frequência são apresentadas na Figura 4.14 e na Figura 4.15. Comparando as formas de onda do conversor SEPIC CC-CC proposto, apresentadas na Figura 3.12 e na Figura 3.13, com as formas de onda do retificador para a tensão de entrada no seu valor de pico, é possível observar a similaridade entre estas, uma vez que o funcionamento do retificador durante um período de comutação é igual ao funcionamento do conversor CC-CC, variando apenas a amplitude da tensão de entrada.

Figura 4.11 – Etapas de Operação durante o semiciclo negativo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.



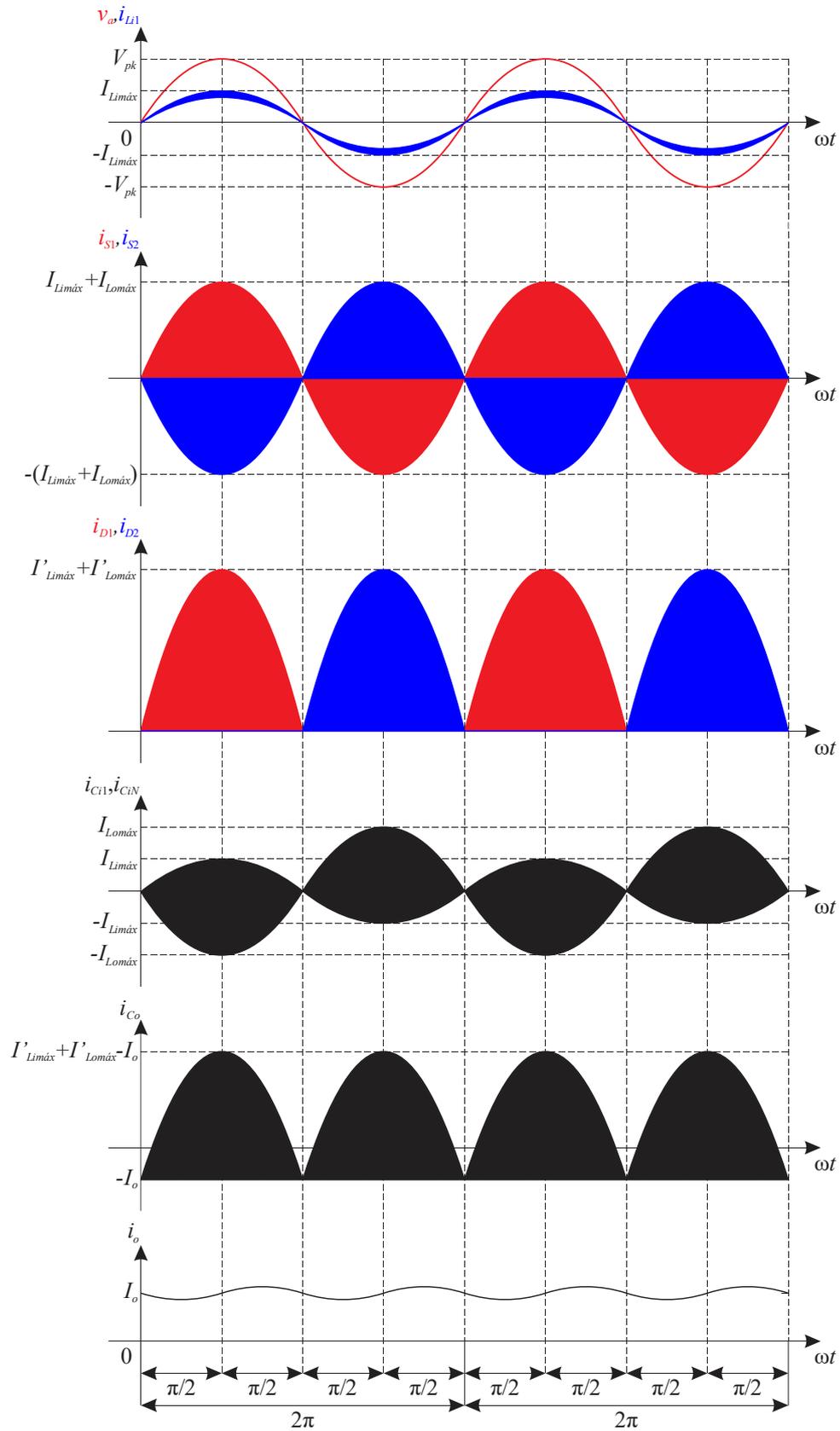
Fonte: Autoria Própria.

Figura 4.12 – Principais formas de onda de tensão em baixa frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.



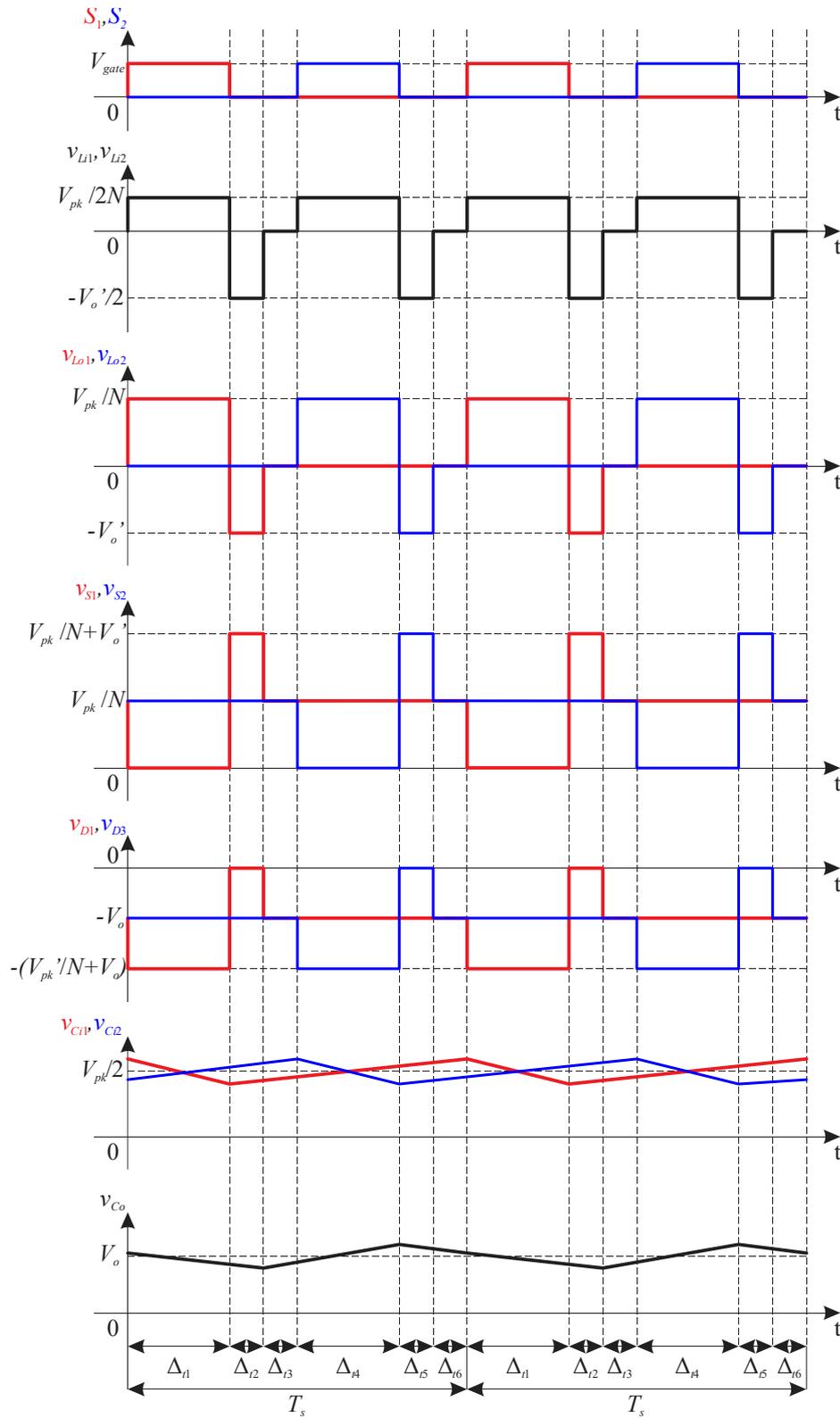
Fonte: Autoria Própria.

Figura 4.13 – Principais formas de onda de corrente em baixa frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.



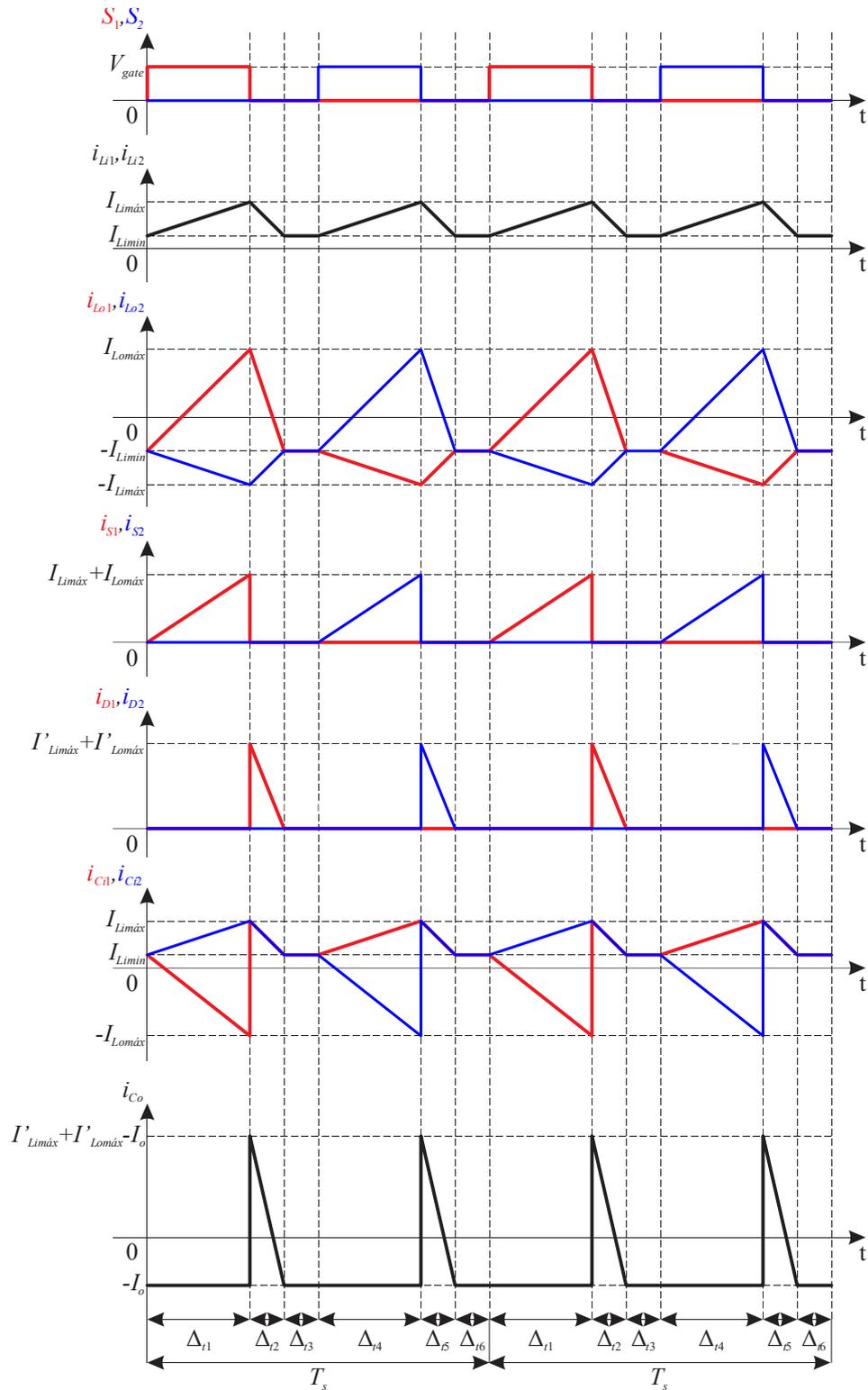
Fonte: Autoria Própria.

Figura 4.14 – Principais formas de onda de tensão em alta frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 4.15 – Principais formas de onda de corrente em alta frequência do conversor SEPIC proposto com modo (II) de acionamento dos interruptores.



Fonte: Autoria Própria.

4.1.2.3 *Análise matemática para o modo (II) de acionamento dos interruptores*

A análise matemática do retificador proposto operando em MCD e utilizando o modo (II) de acionamento dos interruptores é apresentada no Apêndice C, na seção C.2. A metodologia utilizada para obter as equações que representam os valores máximo, eficaz e médio de corrente nos elementos do conversor, além da maneira como essas equações foram determinadas, são semelhantes à metodologia utilizada anteriormente na análise matemática do retificador utilizando o modo (I) de acionamento dos interruptores.

4.1.3 **Análise teórica para o modo (III) de acionamento dos interruptores**

Apresenta-se a seguir a análise teórica do retificador proposto para o modo (III) de acionamento dos interruptores. Admite-se que o retificador opera com dois módulos em MCD.

4.1.3.1 *Etapas de operação*

Para o modo (III) de acionamento dos interruptores, modo em que os pulsos são defasados, o retificador proposto operando em MCD e com dois módulos apresenta seis etapas de operação para cada semiciclo da fonte de alimentação (igual ao modo (II)).

4.1.3.1.1 *Primeira etapa de operação*

Durante a primeira etapa de operação para o semiciclo positivo da fonte de alimentação, os interruptores S_1 e S_2 estão em condução, assim como o diodo D_3 . Os interruptores S_3 e S_4 e os diodos D_1 , D_2 e D_4 estão bloqueados. Nesta etapa de operação os indutores L_{i1} , L_{i2} e L_{o2} fornecem energia, junto com a fonte de alimentação e o capacitor C_{i1} , para o indutor L_{o1} , para os capacitores C_{i2} e C_o e para a carga.

A primeira etapa de operação para o semiciclo negativo da fonte de alimentação é semelhante a esta etapa, alterando apenas o sentido da corrente no primário, conseqüentemente o diodo D_3 fica bloqueado e o diodo D_4 é quem entra em condução.

A primeira etapa de operação para o semiciclo positivo pode ser visualizada através da Figura 4.16 (I), enquanto a primeira etapa de operação para o semiciclo negativo da fonte de alimentação é apresentada na Figura 4.17 (I).

4.1.3.1.2 *Segunda etapa de operação*

A segunda etapa de operação tem início com a igualdade das correntes dos indutores L_{i1} , L_{i2} e L_{o2} , bloqueando assim o diodo em condução. A fonte de alimentação e o capacitor C_{i1} fornecem energia para o indutor L_{o1} e para o capacitor C_{i2} . Com o bloqueio do diodo, o capacitor C_o passa a fornecer energia para a carga.

A segunda etapa de operação para o semiciclo positivo da fonte de alimentação, exibida na Figura 4.16 (II), e a segunda etapa de operação para o semiciclo negativo da fonte de alimentação, apresentada na Figura 4.17 (II), são semelhantes, alterando apenas o sentido da corrente do lado primário.

4.1.3.1.3 Terceira etapa de operação

A terceira etapa de operação inicia quando são retirados os pulsos de comando dos interruptores S_1 e S_2 , polarizando diretamente o diodo D_1 , se a fonte de alimentação estiver no seu semiciclo positivo, ou o diodo D_2 caso esteja no semiciclo negativo. Os indutores L_{i1} , L_{i2} e L_{o1} fornecem energia, juntamente com a fonte de alimentação, para os capacitores e para a carga.

A terceira etapa de operação para o semiciclo positivo da fonte de alimentação é semelhante a etapa de operação do semiciclo negativo da fonte de alimentação, alterando apenas o sentido da corrente do lado primário e conseqüentemente o diodo de saída que entra em condução. Estas etapas podem ser visualizadas na Figura 4.16 (III) e na Figura 4.17 (III), respectivamente.

4.1.3.1.4 Quarta etapa de operação

A quarta etapa de operação se inicia quando os interruptores S_3 e S_4 são comandados a conduzir, enquanto o diodo D_1 ou o diodo D_2 ainda está em condução.

Nesta etapa de operação a fonte de alimentação, junto com os indutores L_{i1} , L_{i2} e L_{o1} e o capacitor C_{i2} , fornecem energia para o indutor L_{o2} , para os capacitores C_{i1} e C_o e para a carga.

Esta etapa pode ser observada através da Figura 4.16 (IV), sendo válida para o semiciclo positivo da fonte de alimentação. A quarta etapa de operação para o semiciclo negativo da fonte de alimentação é semelhante a esta etapa, e pode ser visualizada através da Figura 4.17 (IV).

4.1.3.1.5 Quinta etapa de operação

A quinta etapa de operação tem início com a igualdade das correntes dos indutores L_{i1} , L_{i2} e L_{o2} , bloqueando assim o diodo D_1 caso a fonte de alimentação esteja no semiciclo positivo, ou o diodo D_2 para o semiciclo negativo.

Durante esta etapa de operação, a fonte de alimentação e o capacitor C_{i2} fornecem energia para o indutor L_{o2} e para o capacitor C_{i1} . Com o bloqueio do diodo, o capacitor C_o volta a fornecer energia para a carga.

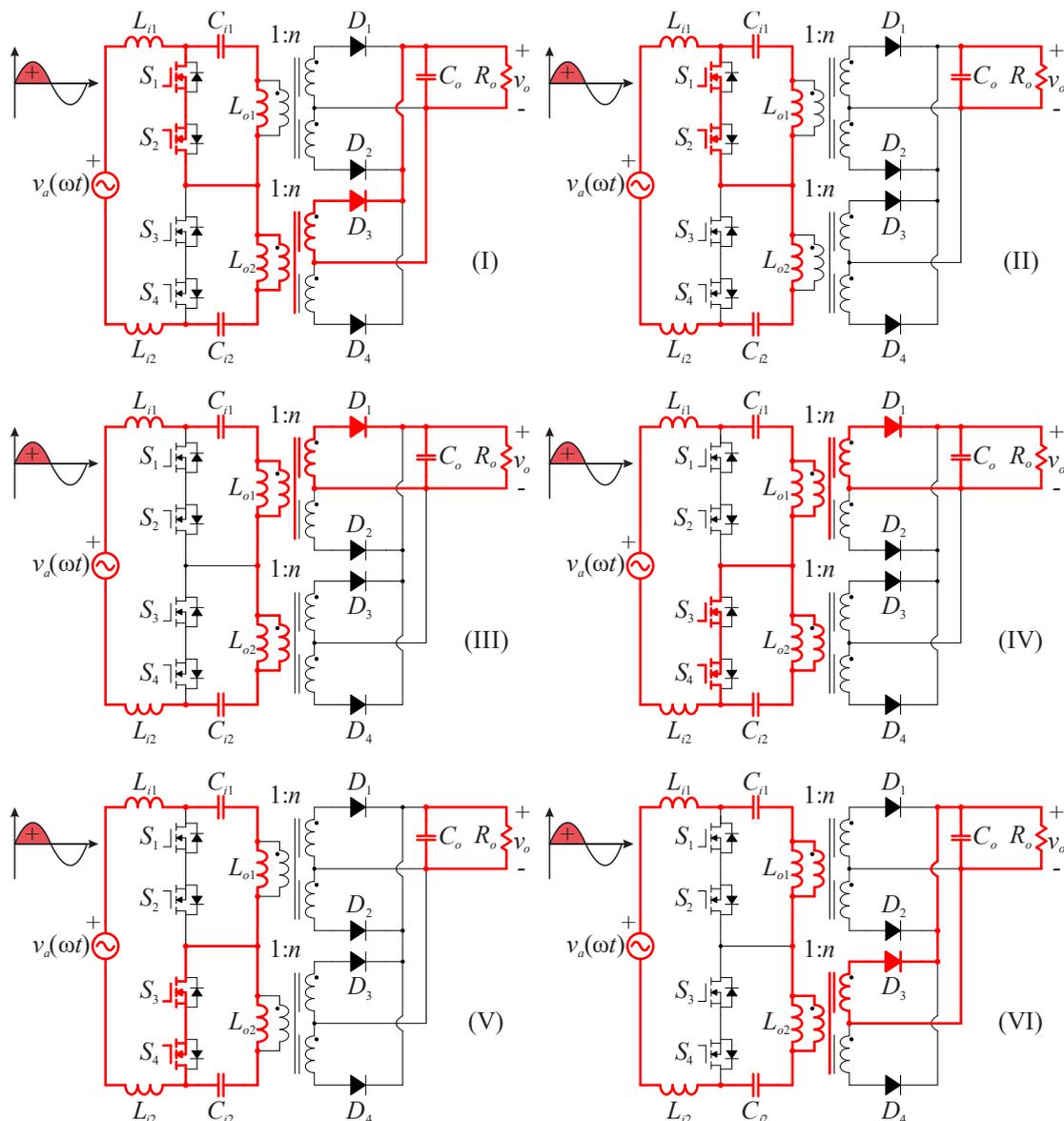
A quinta etapa de operação para o semiciclo positivo [Figura 4.16 (V)] e para o semiciclo negativo [Figura 4.17 (V)] da fonte de alimentação são semelhantes, alterando apenas o sentido da corrente do lado primário.

4.1.3.1.6 Sexta etapa de operação

A sexta etapa de operação os pulsos dos interruptores S_3 e S_4 são retirados, polarizando diretamente o diodo D_3 , se a fonte de alimentação estiver no seu semiciclo positivo, ou o diodo D_4 , caso esteja no semiciclo negativo da fonte de alimentação. Com isso, os indutores L_{i1} , L_{i2} e L_{o2} fornecem energia, junto com a fonte de alimentação, para os capacitores e para a carga.

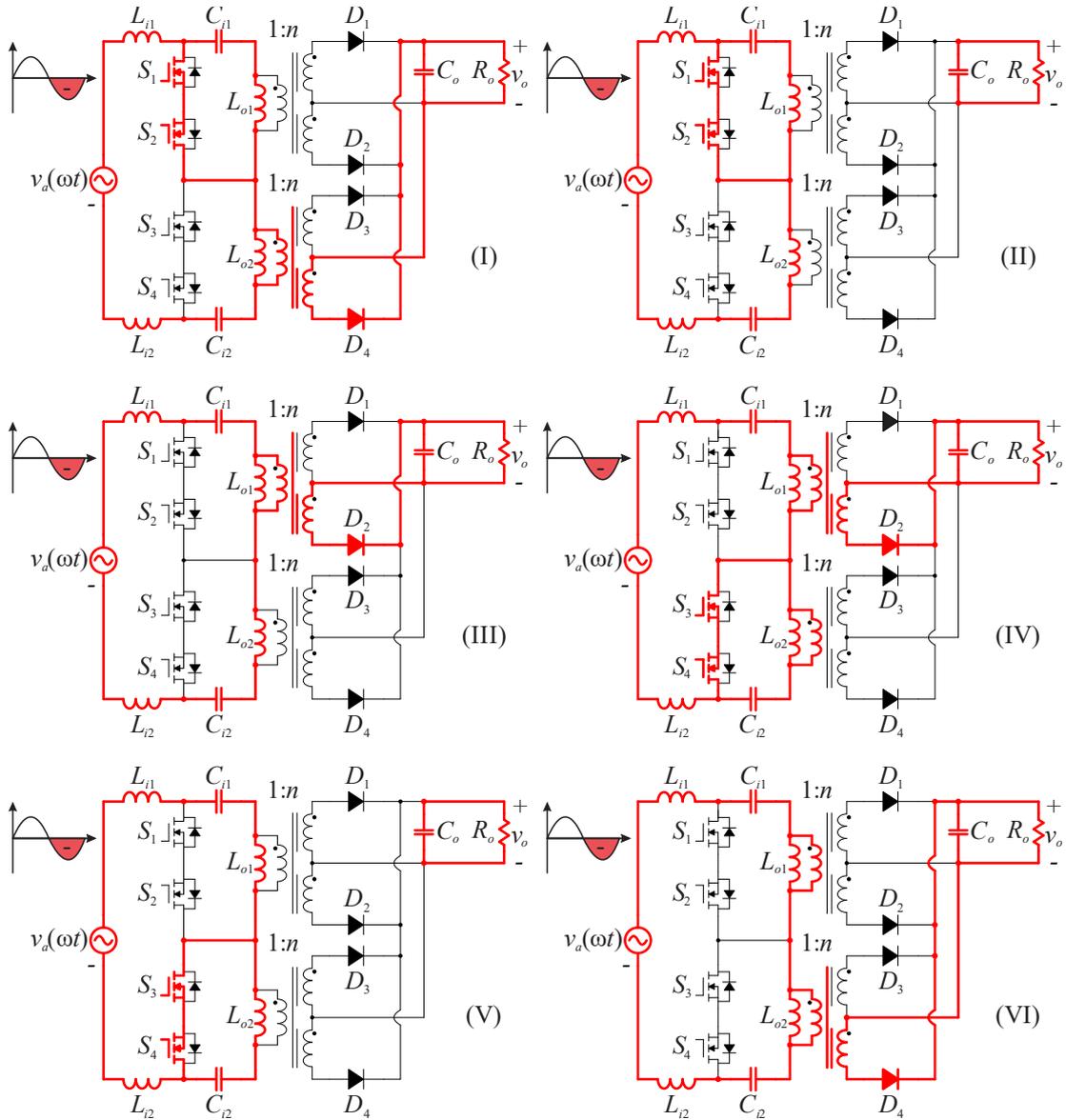
A sexta etapa de operação para o semiciclo positivo da fonte de alimentação é semelhante a etapa de operação do semiciclo negativo, alterando apenas o sentido da corrente do lado primário e consequentemente o diodo de saída que entra em condução. Estas etapas podem ser visualizadas através da Figura 4.16 (VI) e da Figura 4.17 (VI), respectivamente.

Figura 4.16 – Etapas de Operação durante o semiciclo positivo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.



Fonte: Autoria Própria.

Figura 4.17 – Etapas de Operação durante o semiciclo negativo: (I) primeira etapa; (II) segunda etapa; (III) terceira etapa; (IV) quarta etapa; (V) quinta etapa; (VI) sexta etapa.



Fonte: Autoria Própria.

4.1.3.2 Formas de onda

As principais formas de onda de tensão e corrente em baixa frequência do retificador SEPIC proposto utilizando o modo (III) de acionamento dos interruptores estão apresentadas na Figura 4.18 e na Figura 4.19, respectivamente.

As formas de onda são semelhantes as formas de onda exibidas na Figura 4.12 e na Figura 4.13, uma vez que o funcionamento do conversor com o modo (III) de acionamento dos interruptores em baixa frequência é semelhante ao funcionamento do conversor com o modo (II) de acionamento dos interruptores.

As principais formas de onda ideais de tensão e corrente nos principais componentes

do retificador em alta frequência são apresentadas na Figura 4.20 e na Figura 4.21, respectivamente. Nota-se a similaridade das formas de onda em alta frequência do retificador com as formas de onda apresentadas para o conversor SEPIC CC-CC através da Figura 3.16 e da Figura 3.17, uma vez que estas formas de onda são válidas para o valor de pico da fonte de alimentação.

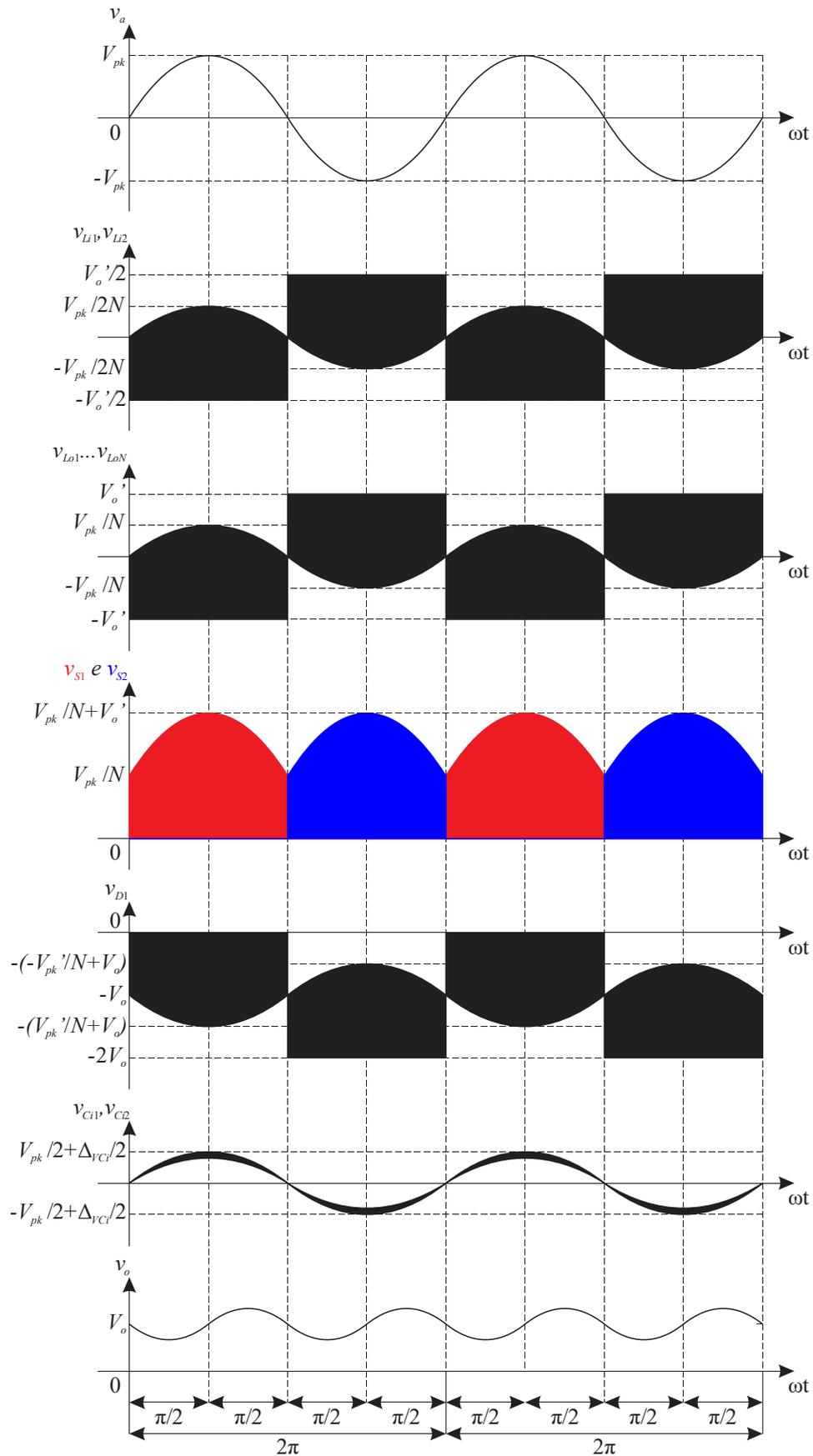
4.1.3.3 *Análise matemática para o modo (III) de acionamento dos interruptores*

A análise matemática do retificador proposto operando em MCD e utilizando o modo (III) de acionamento dos interruptores é apresentada no Apêndice C, na seção C.3. Para tanto, as expressões obtidas para o conversor CC-CC, apresentadas no Apêndice B, na seção B.3, servem de auxílio para a obtenção das equações do retificador. Apresentam-se as principais equações utilizadas para determinar os valores máximo, eficaz e médio de corrente nos elementos do conversor e o modo como essas equações foram geradas.

4.1.4 Análise teórica para o modo (IV) de acionamento dos interruptores

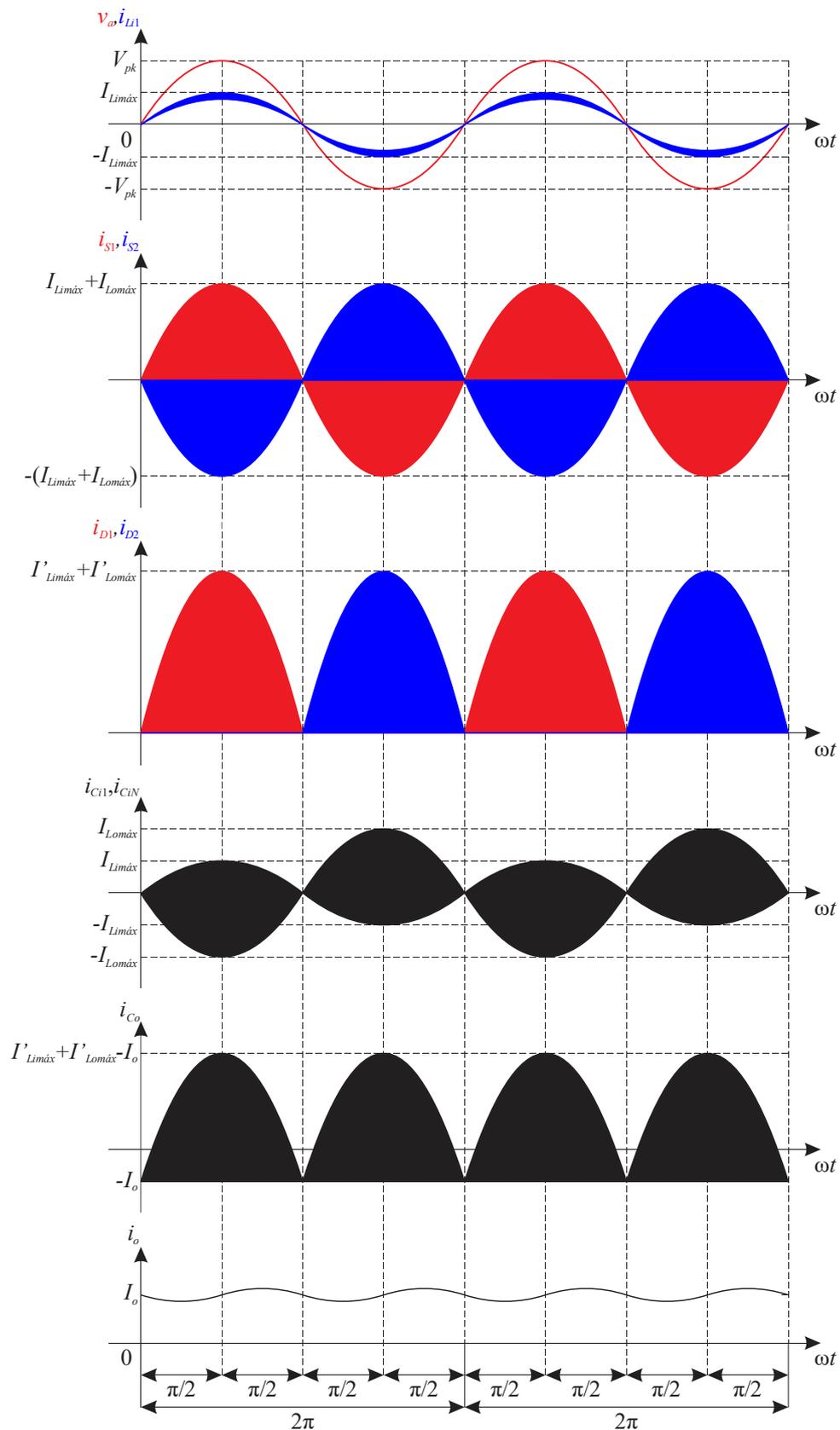
Ao analisar o equacionamento para o modo (IV) de acionamento dos interruptores apresentado para o conversor SEPIC CC-CC proposto, pode-se notar que, além de apresentar equações relativamente grandes, as restrições de projeto, principalmente dos valores de razão cíclica, restringem a implementação deste modo de acionamento para os parâmetros de projeto adotados. Com isso, apesar da análise teórica neste modo de acionamento dos interruptores ter sido desenvolvida para o retificador, optou-se em não apresentar, uma vez que as equações do retificador são maiores que as equações do conversor SEPIC CC-CC.

Figura 4.18 – Principais formas de onda de tensão em baixa frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.



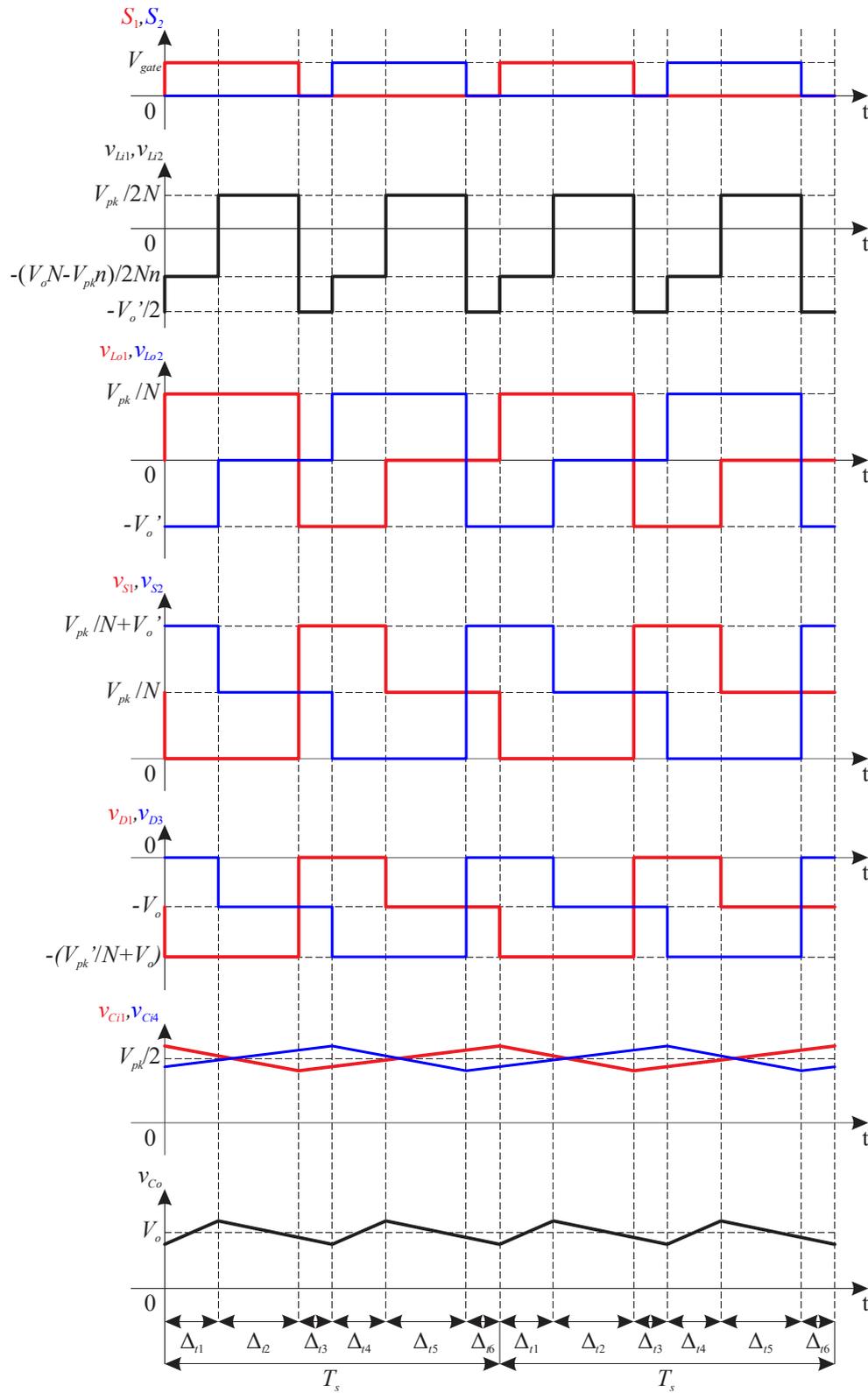
Fonte: Autoria Própria.

Figura 4.19 – Principais formas de onda de corrente em baixa frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.



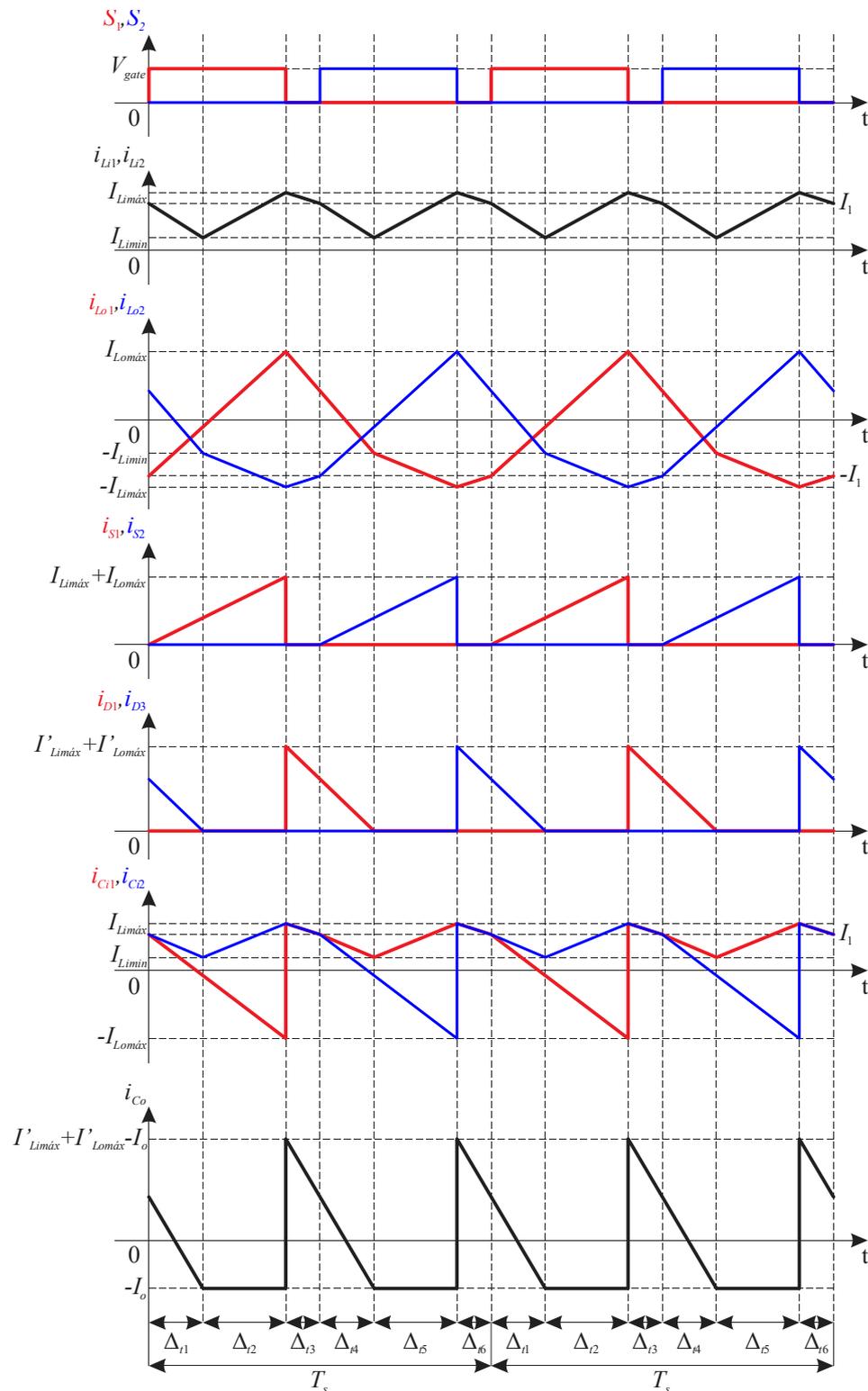
Fonte: Autoria Própria.

Figura 4.20 – Principais formas de onda de tensão em alta frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 4.21 – Principais formas de onda de corrente em alta frequência do conversor SEPIC proposto com modo (III) de acionamento dos interruptores.



Fonte: Autoria Própria.

4.1.5 Restrições de operação

O retificador SEPIC proposto MCD apresenta as mesmas restrições de operação do conversor SEPIC CC-CC proposto para cada modo de acionamento dos interruptores, sendo estas restrições relacionadas à:

- Resistência crítica (R_{omin});
- Máximo valor de razão cíclica ($D_{máx}$);
- Mínimo valor de razão cíclica (D_{min}).

Além das restrições já comentadas anteriormente, o retificador SEPIC apresenta mais uma restrição, relacionada ao bloqueio dos diodos de saída durante o semiciclo em que não entram em condução.

Analisando a primeira etapa de operação do retificador para o modo (I) de acionamento dos interruptores, apresentada na Figura 4.5 (I), nota-se que, com as polaridades atribuídas para os indutores acoplados, os diodos D_1 e D_3 encontram-se bloqueados. Para os diodos D_2 e D_4 permanecerem bloqueados, a tensão de saída deverá ser maior que as tensões dos capacitores C_{i1} e C_{i2} refletidas para o secundário, caso contrário os diodos entrarão em condução. A partir disso, obtém-se (4.1). Substituindo a tensão sobre o capacitor C_{i1} em (4.1) e isolando a relação de transformação, obtém-se (4.2).

Observando (4.2) pode-se concluir que: para os diodos D_2 e D_4 não entrarem em condução durante o semiciclo positivo da fonte de alimentação, enquanto os diodos D_1 e D_3 estão bloqueados, deve-se respeitar uma restrição de operação associada à relação de transformação, a qual está em função da tensão de saída, do valor de pico da tensão de entrada e da ondulação sobre os capacitores C_i . A restrição se aplica para todos os modos de acionamento dos interruptores.

$$V_o > V_{Ci} n \quad (4.1)$$

$$n_{res} < \frac{2V_o}{V_{pk} + \Delta_{VCi}} \quad (4.2)$$

As demais restrições do retificador SEPIC se alteram com a modificação do modo de acionamento dos interruptores, porém, são obtidas da mesma forma que para o conversor SEPIC CC-CC proposto. A partir disso, apresentam-se a seguir as equações da resistência crítica, da máxima razão cíclica e da mínima razão cíclica do retificador para cada modo de acionamento dos interruptores.

- Modo (I) de acionamento dos interruptores:

$$R_{omin} = \frac{8L_i L_o f_s n^2}{N(2L_i + L_o N)(1-D)^2} \quad (4.3)$$

$$D_{máx} = 1 - \sqrt{\frac{8L_i L_o f_s n^2}{R_o N(2L_i + L_o N)}} \quad (4.4)$$

- Modo (II) de acionamento dos interruptores:

$$R_{omin} = \frac{8L_i L_o f_s n^2}{N(2L_i + L_o)(1-D)^2} \quad (4.5)$$

$$D_{máx} = \frac{1}{N} - \sqrt{\frac{8L_i L_o f_s n^2}{R_o N(2L_i + L_o)}} \quad (4.6)$$

- Modo (III) de acionamento dos interruptores:

$$R_{omin} = \frac{8V_o n L_i L_o f_s N}{V_{pk} D [2L_i N(1-D) + L_o(1-ND)]} \quad (4.7)$$

$$D_{máx} = \frac{1}{N} \quad (4.8)$$

$$D_{min} = \frac{1}{N} - \sqrt{\frac{8L_i L_o f_s n^2}{R_o N(2L_i + L_o)}} \quad (4.9)$$

4.2 MODELAGEM E CONTROLE DO RETIFICADOR SEPIC PROPOSTO

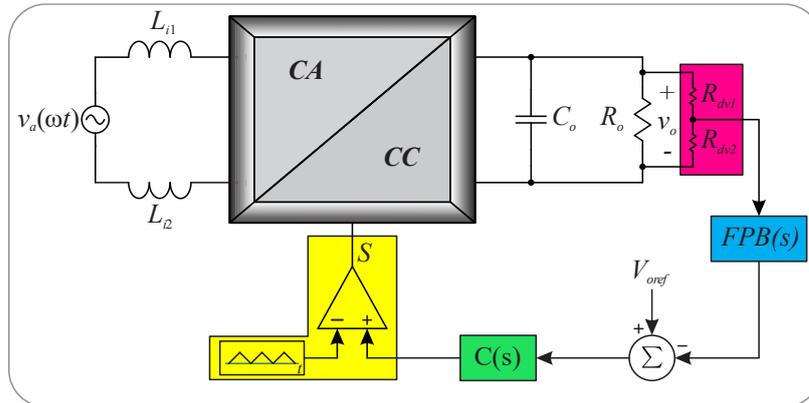
Pelo fato do retificador proposto operar em MCD não há a necessidade de controlar a corrente de entrada, uma vez que os retificadores deste tipo drenam naturalmente correntes senoidais e em fase com a tensão da fonte de alimentação. Com isso, há apenas a necessidade de controlar a tensão de saída, assim como realizado para os conversores CC-CC. Deste modo, pode-se utilizar a estratégia de controle ilustrada na Figura 4.22, bem como o diagrama de blocos com a estratégia de controle da tensão de saída, apresentada na Figura 4.23.

Para realizar o controle do retificador, pode-se utilizar o mesmo controlador dos conversores CC-CC, o controlador proporcional integral (PI), uma vez que este controlador proporciona erro nulo em regime permanente na tensão de saída para entrada em degrau. A função de transferência do controlador já foi apresentada anteriormente em (A.55), sendo reescrita e exibida através de (4.10).

$$C(s) = K_p \frac{\left(s + \frac{K_i}{K_p} \right)}{s} \quad (4.10)$$

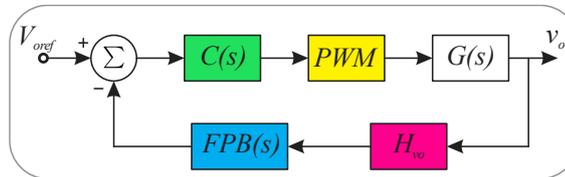
Para o modulador PWM pode-se utilizar a mesma estratégia dos conversores CC-CC,

Figura 4.22 – Estratégia de controle do retificador SEPIC proposto.



Fonte: Autoria Própria.

Figura 4.23 – Diagrama de blocos para o controle do retificador SEPIC proposto.



Fonte: Autoria Própria.

sendo o pulso de comando gerado a partir da comparação entre um sinal da saída do controlador e um sinal da portadora, como pode-se visualizar na Figura 4.24. Vale ressaltar que esta estratégia de geração dos pulsos dos interruptores é válida para o modo (I) de acionamento dos interruptores, pois recebem o mesmo pulso de comando. Para os modos (II) e (III) de acionamento dos interruptores, pode-se utilizar a estratégia de geração dos pulsos apresentada na Figura 4.25. Os interruptores que estão em série, como por exemplo os interruptores S_1 e S_2 ou os interruptores S_3 e S_4 , recebem o mesmo pulso de comando, indiferente do modo de acionamento utilizado. Em (4.11) se tem a equação que define o ganho dos moduladores.

Com relação ao sensor da tensão de saída, pode-se utilizar o mesmo apresentado para o conversor SEPIC CC-CC convencional e para o conversor SEPIC CC-CC proposto, sendo um divisor resistivo. A equação (4.12) define o ganho do divisor resistivo. Para os resistores do divisor resistivo, primeiramente especifica-se um valor para o resistor R_{dv1} , sendo posteriormente calculado o resistor R_{dv2} utilizando (4.13).

$$K_{PWM} = \frac{1}{V_{rimax}} \tag{4.11}$$

$$K_{vo} = \frac{V_{oref}}{V_o} \tag{4.12}$$

$$R_{dv2} = \frac{R_{dv1} K_{vo}}{1 - K_{vo}} \tag{4.13}$$

4.2.1 Planta do retificador SEPIC proposto em MCD

Pelo fato da função de transferência representar a operação do conversor para um determinado ponto de operação, pode-se utilizar a mesma metodologia dos conversores CC-CC para obter as funções de transferência do retificador. Com isso, apresentam-se a seguir as funções de transferência do retificador para cada modo de acionamento dos interruptores.

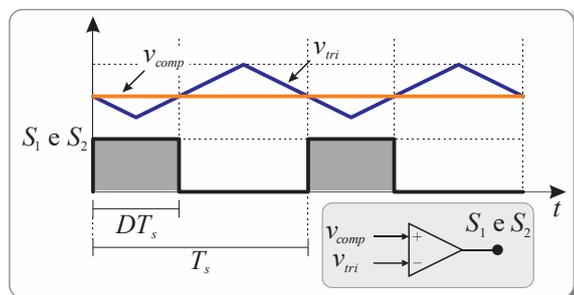
4.2.1.1 Planta do retificador SEPIC utilizando o modo (I) de acionamento dos interruptores

Apresenta-se em (4.14) a função de transferência para o modo (I) de acionamento dos interruptores da tensão de saída em função da razão cíclica.

$$FT_{R(I)} = \frac{v_o(s)}{d(s)} = \frac{2K_{R(I)}}{s + \frac{DK_{R(I)}}{V_o} + \frac{1}{R_o C_o}} \quad (4.14)$$

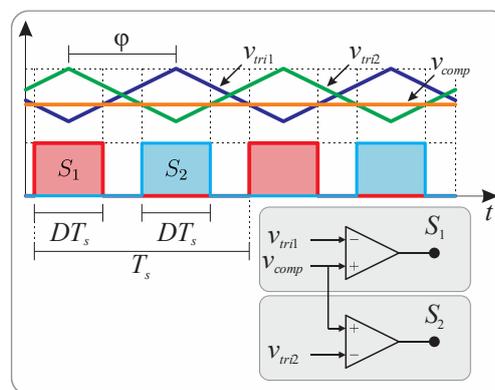
$$K_{R(I)} = \frac{V_{pk}^2 D(2L_i + L_o N)}{8V_o L_i L_o C_o f_s N} \quad (4.15)$$

Figura 4.24 – Geração dos pulsos de comando do retificador para o modo (I) de acionamento dos interruptores.



Fonte: Autoria Própria.

Figura 4.25 – Geração dos pulsos de comando do retificador para os modos (II) e (III) de acionamento dos interruptores.



Fonte: Autoria Própria.

4.2.1.2 Planta do retificador SEPIC utilizando o modo (II) de acionamento dos interruptores

A função de transferência da tensão de saída em função da razão cíclica para o modo (II) de acionamento dos interruptores é apresentada através de (4.16).

$$FT_{R(II)} = \frac{v_o(s)}{d(s)} = \frac{2K_{R(II)}}{s + \frac{DK_{R(II)}}{V_o} + \frac{1}{R_o C_o}} \quad (4.16)$$

$$K_{R(II)} = \frac{V_{pk}^2 D(2L_i + L_o)}{8V_o L_i L_o C_o f_s N} \quad (4.17)$$

4.2.1.3 Planta do retificador SEPIC utilizando o modo (III) de acionamento dos interruptores

A equação (4.18) apresenta a função de transferência da tensão de saída em função da razão cíclica para o modo (III) de acionamento dos interruptores.

$$FT_{R(III)} = \frac{v_o(s)}{d(s)} = \frac{V_o K_{R(III)} \left[4V_{pk} n L_i D + V_o L_o (1 - 2ND) \right]}{L_i n} \cdot \frac{1}{s + 2V_{pk} D^2 K_{R(III)} + \frac{1}{R_o C_o}} \quad (4.18)$$

$$K_{R(III)} = \frac{V_{pk}}{8V_o^2 L_o C_o f_s N} \quad (4.19)$$

4.2.2 Validação das funções de transferência

A validação das funções de transferência obtidas em (4.14), (4.16) e (4.18) foi realizada por simulações numéricas utilizando o *software* PSIM[®], com as especificações de projeto apresentadas na Tabela 4.1 e os valores dos componentes apresentados na Tabela 4.2 para cada modo de acionamento dos interruptores.

A substituição dos valores da Tabela 4.1 e da Tabela 4.2 em (4.14), (4.16) e (4.18) permite obter (4.20), (4.21) e (4.22), as quais são utilizadas, em efeito comparativo com a resposta do seu referido circuito, para validação.

As funções de transferência apresentadas em (4.20), (4.21) e (4.22) foram simuladas, simultaneamente, com o retificador comutado e seu referido modo de acionamento dos interruptores, sendo as respostas apresentadas na Figura 4.26. No instante 0,8 segundo foi aplicado um degrau de 2% no valor nominal de razão cíclica e no instante 2,2 segundos foi aplicado um degrau negativo de 2% (retornando ao valor inicial). É possível observar que as funções de transferência apresentam resultados similares com os resultados dos respectivos circuitos comutados, validando assim as funções de transferências obtidas.

Tabela 4.1 – Especificações de projeto para validação das funções de transferência.

Especificação	Valor
Tensão de entrada eficaz (V_a)	220 V
Tensão de saída (V_o)	120 V
Potência de saída (P_o)	500 W
Frequência de comutação (f_s)	50 kHz
Número de Módulos (N)	2
Relação de Transformação (n)	0,5
Ondulação de corrente no indutor L_i (Δ_{iL_i})	20%
Ondulação de tensão no capacitor C_o (Δ_{VC_o})	1%

Fonte: Autoria Própria.

Tabela 4.2 – Indutâncias e razão cíclica para cada modo de acionamento dos interruptores.

Grandeza	Valor (I)	Valor (II)	Valor (III)
Indutor L_i	2,178 mH	605 μ H	582,561 μ H
Indutor L_o	102,628 μ H	31,026 μ H	79,477 μ H
Capacitor C_o	9210,356 μ F	9210,356 μ F	9210,356 μ F
Razão cíclica (D)	0,45	0,25	0,4

Fonte: Autoria Própria.

$$FT_{R(I)} = \frac{v_o(s)}{d(s)} = \frac{2010,619}{s + 7,54} \quad (4.20)$$

$$FT_{R(II)} = \frac{v_o(s)}{d(s)} = \frac{3619,115}{s + 7,54} \quad (4.21)$$

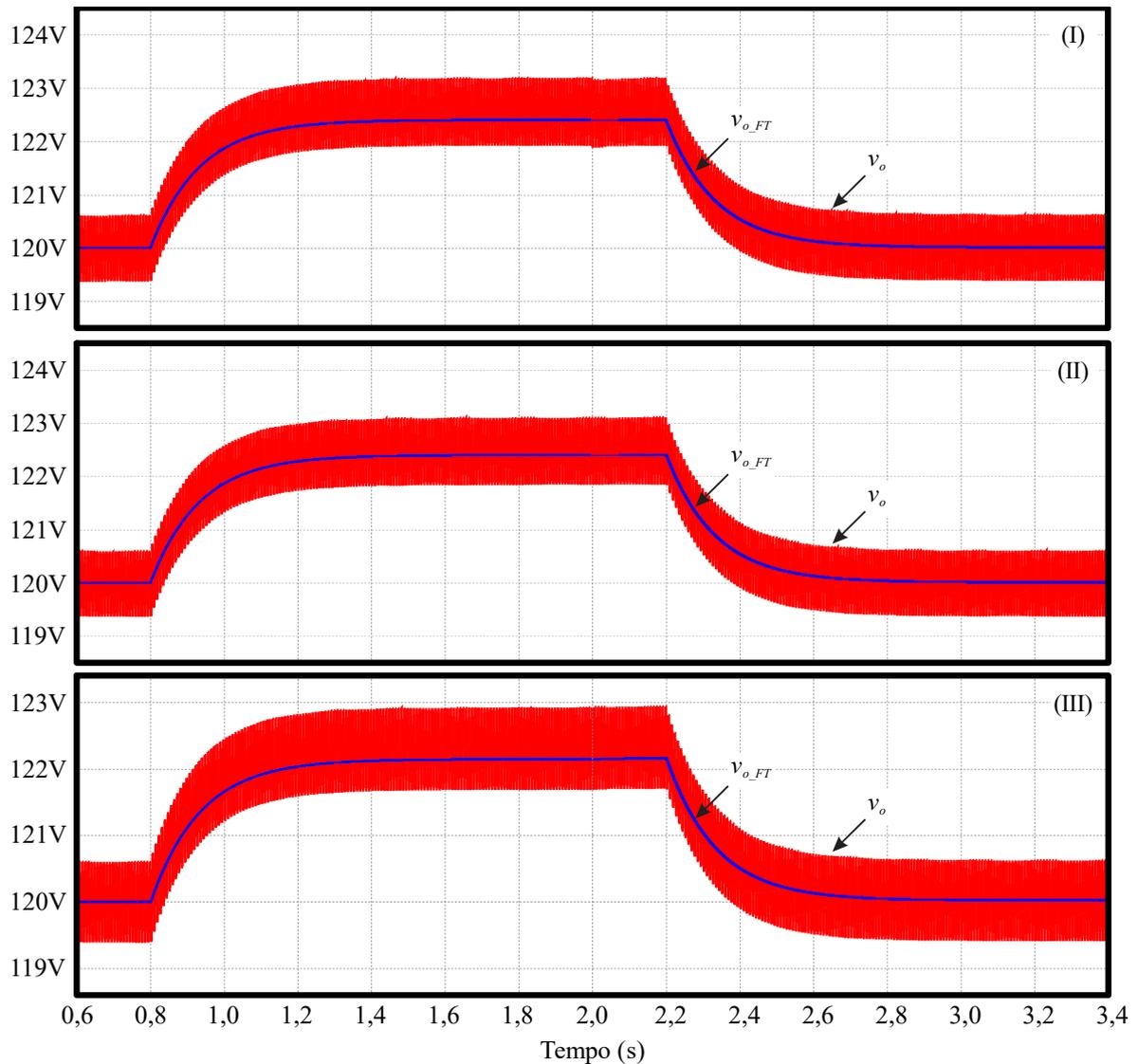
$$FT_{R(III)} = \frac{v_o(s)}{d(s)} = \frac{2116,983}{s + 7,433} \quad (4.22)$$

4.3 VALIDAÇÃO DAS EQUAÇÕES TEÓRICAS

A análise comparativa entre os resultados obtidos a partir da análise teórica e dos resultados de simulação numérica para o modo (I) de acionamento dos interruptores são exibidos na Tabela 4.3. Todos os elementos do circuito foram considerados ideais, tanto para a realização da análise teórica quanto para a simulação numérica.

A partir dos resultados apresentados na Tabela 4.3, pode-se notar que os valores obtidos via análise teórica e simulação numérica são semelhantes, sendo o maior erro percentual igual a 5,10%. Destaca-se o equacionamento realizado, uma vez que as equações representam com fidelidade os resultados encontrados via simulação numérica, validando assim toda a análise teórica desenvolvida para o modo (I) de acionamento dos interruptores.

Figura 4.26 – Validação das funções de transferência do retificador SEPIC proposto para: (I) modo (I), (II) modo (II) e (III) modo (III) de acionamento dos interruptores.



Fonte: Autoria Própria.

A Tabela 4.4 apresenta uma análise comparativa entre os resultados obtidos através da análise teórica e da simulação numérica para o modo (III) de acionamento dos interruptores. Destaca-se que tanto para a realização da análise teórica quanto para a simulação numérica, os componentes do retificador SEPIC proposto foram considerados ideais.

Os valores da análise teórica e da simulação numérica são semelhantes, resultando em erros abaixo de 6%, exceto os valores eficazes das correntes dos indutores L_{i1} e L_{i2} e dos capacitores C_{i1} e C_{i2} , além da ondulação de corrente nos indutores L_{i1} e L_{i2} , sendo estes erros iguais a 15,55%, 8,84% e 6,84%, respectivamente. Apesar de apresentarem erros superiores a 6%, se analisado a grandeza em si, é possível observar a pequena diferença apresentada entre estes resultados, validando assim a análise teórica para o modo (III) de acionamento dos

interruptores, com todas as equações obtidas para a baixa frequência da fonte de alimentação.

Tabela 4.3 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica.

Grandezas	Valor Teórico	Valor Simulado	Erro
Valor médio da tensão de saída (V_o)	120 V	121,699 V	1,42%
Corrente média de saída (I_o)	4,167 A	4,226 A	1,42%
Potência de saída (P_o)	500 W	514,263 W	2,85%
Valor máximo da corrente do indutor L_i ($I_{Limáx}$)	3,592 A	3,685 A	2,59%
Valor eficaz da corrente do indutor L_i ($I_{Lieficaz}$)	2,277 A	2,344 A	2,94%
Valor médio da corrente do indutor L_i (I_{Limed})	0 A	0 A	0,00%
Valor máximo da corrente do indutor L_o ($I_{Lomáx}$)	9,264 A	9,352 A	0,95%
Valor eficaz da corrente do indutor L_o ($I_{Loeficaz}$)	3,105 A	3,168 A	2,03%
Valor médio da corrente do indutor L_o (I_{Lomed})	0 A	0 A	0,00%
Valor máximo da corrente do interruptor S ($I_{Smáx}$)	12,856 A	13,034 A	1,38%
Valor eficaz da corrente do interruptor S ($I_{Seficaz}$)	3,711 A	3,837 A	3,40%
Valor médio da corrente do interruptor S (I_{Smed})	0 A	0 A	0,00%
Valor máximo da corrente do diodo D ($I_{Dmáx}$)	25,713 A	25,668 A	0,18%
Valor eficaz da corrente do diodo D ($I_{Deficaz}$)	3,893 A	3,896 A	0,08%
Valor médio da corrente do diodo D (I_{Dmed})	1,042 A	1,036 A	0,58%
Valor eficaz da corrente do capacitor C_i ($I_{Cieficaz}$)	2,787 A	2,929 A	5,10%
Valor máximo da corrente do capacitor C_o ($I_{Comáx}$)	47,259 A	47,11 A	0,32%
Valor eficaz da corrente do capacitor C_o ($I_{Coeficaz}$)	10,086 A	10,209 A	1,22%
Máxima tensão sobre o interruptor S ($V_{Smáx}$)	395,563 V	399,018 V	0,87%
Máxima tensão sobre o diodo D ($V_{Dmáx}$)	-240 V	-244,62 V	1,93%
Ondulação de corrente do indutor L_i (Δ_{Li})	0,643 A	0,639 A	0,62%
Ondulação de tensão sobre o capacitor C_i (Δ_{VCi})	15,556 V	16,008 V	2,91%
Ondulação de tensão sobre o capacitor C_o (Δ_{VCo})	1,2 V	1,22 V	1,67%

Fonte: Autoria Própria.

Tabela 4.4 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica.

Grandezas	Valor Teórico	Valor Simulado	Erro
Valor médio da tensão de saída (V_o)	120 V	120,776 V	0,65%
Corrente média de saída (I_o)	4,167 A	4,194 A	0,65%
Potência de saída (P_o)	500 W	506,486 W	1,30%
Valor máximo da corrente do indutor L_i ($I_{Limáx}$)	3,499 A	3,58 A	2,31%
Valor eficaz da corrente do indutor L_i ($I_{Leficaz}$)	2,032 A	2,348 A	15,55%
Valor máximo da corrente do indutor L_o ($I_{Lomáx}$)	12,572 A	12,721 A	1,19%
Valor eficaz da corrente do indutor L_o ($I_{Loeficaz}$)	3,933 A	4,081 A	3,76%
Valor máximo da corrente do interruptor S ($I_{Smáx}$)	16,071 A	16,297 A	1,41%
Valor eficaz da corrente do interruptor S ($I_{Seficaz}$)	4,046 A	4,27 A	5,54%
Valor máximo da corrente do diodo D ($I_{Dmáx}$)	32,141 A	31,949 A	0,60%
Valor eficaz da corrente do diodo D ($I_{Deficaz}$)	4,373 A	4,318 A	1,26%
Valor médio da corrente do diodo D (I_{Dmed})	1,049 A	1,024 A	2,38%
Valor eficaz da corrente do capacitor C_i ($I_{Cieficaz}$)	3,258 A	3,546 A	8,84%
Valor máximo da corrente do capacitor C_o ($I_{Comáx}$)	27,975 A	27,801 A	0,62%
Valor eficaz da corrente do capacitor C_o ($I_{Coeficaz}$)	7,538 A	7,604 A	0,88%
Máxima tensão sobre o interruptor S ($V_{Smáx}$)	395,563 V	394,337 V	0,31%
Máxima tensão sobre o diodo D ($V_{Dmáx}$)	-240 V	-242,746 V	1,14%
Ondulação de corrente do indutor L_i (Δ_{iLi})	0,643 A	0,599 A	6,84%
Ondulação de tensão sobre o capacitor C_i (Δ_{VCi})	15,556 V	16,041 V	3,12%
Ondulação de tensão sobre o capacitor C_o (Δ_{VCo})	1,2 V	1,195 V	0,42%

Fonte: Autoria Própria.

4.3 RESULTADOS EXPERIMENTAIS

Um protótipo com dois módulos foi projetado e construído para comprovar o funcionamento e a análise teórica do retificador SEPIC proposto. O protótipo é apresentado na Figura 4.28 e seu esquemático na Figura 4.27. Como pode-se observar no esquemático e na foto do retificador, apenas o capacitor de grampeamento foi colocado, deixando um acesso facilitado para a utilização de diferentes estruturas de grampeamento. Inicialmente, os testes foram realizados utilizando o modo (I) de acionamento dos interruptores. Após esta validação, substituíram-se os indutores de entrada e de saída e utilizou-se o modo (III) de acionamento dos interruptores.

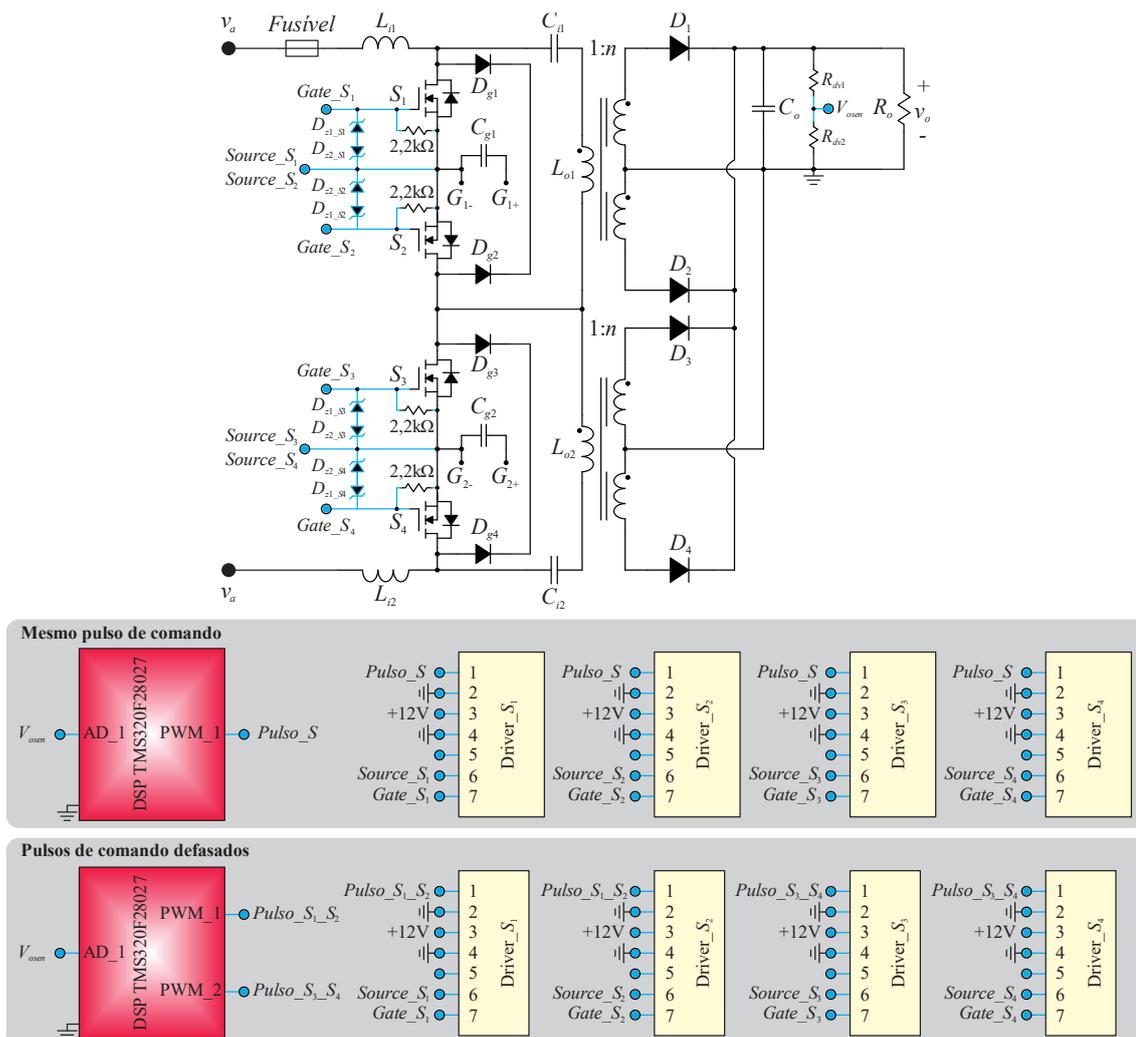
As especificações de projeto utilizadas para a construção do protótipo são apresentadas na Tabela 4.5, para os modos (I) e (III) de acionamento dos interruptores. Os elementos utilizados na montagem do protótipo enquanto opera com o modo (I) de acionamento dos

interruptores são apresentados na Tabela 4.6. Para a realização dos testes do retificador com o modo (III) de acionamento dos interruptores, substituíram-se os indutores de entrada e os indutores acoplados, a fim de manter a ondulação de corrente na entrada e o respectivo ganho.

O capacitor de saída foi projetado utilizando o critério de ondulação em baixa frequência, a fim de se obter uma tensão na saída com uma ondulação especificada. Com relação as formas de onda em detalhe, elas são referentes ao instante em que a tensão de entrada está no seu máximo valor e no semiciclo positivo da fonte de alimentação.

Os resultados apresentados nesta seção foram obtidos com o retificador operando com tensões e potência nominais em malha aberta. A geração dos pulsos do protótipo é feita no *DSP TMS320F28027* da *Texas Instruments*, sendo este mesmo *DSP* utilizado posteriormente para realizar o controle do retificador. Para tanto, utilizou-se a mesma metodologia para discretização do compensador (Tustin), sendo o compensador projetado para alocar a frequência de cruzamento em 6 Hz e a margem de fase em 60°, para os modos (I) e (III) de

Figura 4.27 – Esquemático do protótipo do conversor SEPIC CC-CC proposto com dois módulos.

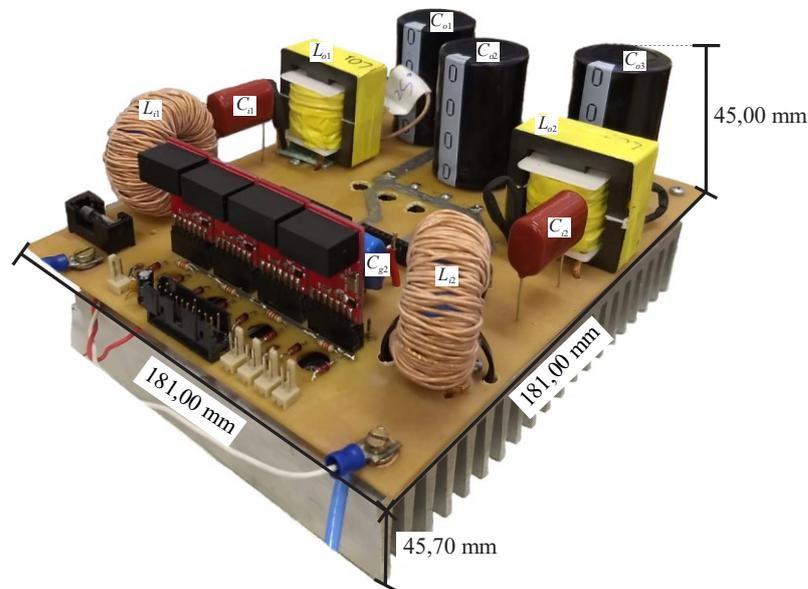


Fonte: Autoria Própria.

acionamento dos interruptores.

O circuito de grampeamento utilizado na implementação do retificador foi o passivo dissipativo RCD, apresentado na Figura 2.18. O projeto do circuito de grampeamento passivo dissipativo iniciou com a definição da máxima tensão especificada sobre os interruptores e do máximo valor das indutâncias de dispersão obtidos. Os valores das indutâncias de dispersão foram adquiridos utilizando o medidor LCR da *GW INSTEK*, modelo LCR-819, sendo a mesma metodologia adotada nas estruturas CC-CC.

Figura 4.28 – Foto do protótipo do retificador SEPIC proposto com dois módulos.



Fonte: Autoria Própria.

Tabela 4.5 – Especificações de projeto do retificador SEPIC proposto com dois módulos para: modo (I) de acionamento dos interruptores (Valor 1); modo (III) de acionamento dos interruptores (Valor 2).

Especificação	Valor 1	Valor 2
Tensão eficaz de entrada (V_a)	220 V	220 V
Tensão de saída (V_o)	120 V	120 V
Potência de saída (P_o)	500 W	500 W
Frequência de comutação (f_s)	50 kHz	50 kHz
Frequência da fonte de alimentação (f_r)	60 Hz	60 Hz
Razão cíclica (D)	0,45	0,4
Número de módulos (N)	2	2
Relação de transformação (n)	0,5	0,5
Ondulação de corrente no indutor L_i (Δ_{iLi})	20%	20%
Ondulação de tensão nos capacitores C_{i1} e C_{i2} (Δ_{VCi})	10%	10%
Ondulação de tensão no capacitor C_o (Δ_{VCo})	1%	1%
Máxima tensão sobre o interruptor (V_{gramp})	550 V	550 V

Fonte: Autoria Própria.

Tabela 4.6 – Elementos utilizados na montagem do protótipo do retificador SEPIC proposto com dois módulos e utilizando o modo (I) de acionamento dos interruptores.

Especificação	Valores
Indutor de entrada (L_{i1} e L_{i2})	Indutância L_{i1} : 2,4763 mH Indutância L_{i2} : 2,4774 mH Número de Espiras: 172 Fio: Litz 26x34 AWG Núcleo: 0088083A7 AmoFlux
Indutores acoplados (L_{o1} e L_{o2})	Indutância Magnetizante L_{o1} : 124,24 μ H Indutância Magnetizante L_{o2} : 125,87 μ H Indutância de dispersão do lado primário L_{dp1} : 1,8 μ H Indutância de dispersão do lado primário L_{dp2} : 1,64 μ H Número de espiras do primário: 20 Número de espiras do secundário: 10 Fio do lado primário: Litz 41x34 AWG Fio do lado secundário: Litz 150x38 AWG Núcleo: EE 42/21/20 – N87 – TDK
Interruptores (S_1, S_2, S_3 e S_4)	SPW47N60C3 (650 V/47 A/70 m Ω)
Diodos (D_1, D_2, D_3 e D_4)	C3D12065A (650 V/16 A)
Capacitores de entrada (C_{i1} e C_{i2})	2,2 μ F/630 V
Capacitor de saída (C_o)	3 x 2200 μ F/200 V
Diodos de grameamento (D_{g1}, D_{g2}, D_{g3} e D_{g4})	MUR 4100 (1000 V/4 A)
Capacitores de grameamento (C_{g1}, C_{g2}, C_{g3} e C_{g4})	1 μ F/630 V

Fonte: Autoria Própria.

Tabela 4.7 – Indutores utilizados na montagem do protótipo do retificador SEPIC proposto com dois módulos e utilizando o modo (III) de acionamento dos interruptores.

Especificação	Valores
Indutor de entrada (L_{i1} e L_{i2})	Indutância L_{i1} : 513,8 μ H Indutância L_{i2} : 511,91 μ H Número de Espiras: 81 Fio: Litz 26x34 AWG Núcleo: 0088894A7 AmoFlux
Indutores acoplados (L_{o1} e L_{o2})	Indutância Magnetizante L_{o1} : 98,53 μ H Indutância Magnetizante L_{o2} : 99,02 μ H Indutância de dispersão do lado primário L_{dp1} : 1,84 μ H Indutância de dispersão do lado primário L_{dp2} : 1,97 μ H Número de espiras do primário: 18 Número de espiras do secundário: 9 Fio do lado primário: Litz 41x34 AWG Fio do lado secundário: Litz 150x38 AWG Núcleo: EE 42/21/20 – N87 – TDK
Interruptores (S_1, S_2, S_3 e S_4)	SPW47N60C3 (650 V/47 A/70 m Ω)

Fonte: Autoria Própria.

A relação de transformação (n) é atribuída com base no ganho estático, a fim de se obter uma faixa adequada de razão cíclica para operação, sempre respeitando o valor máximo de razão cíclica ($D_{máx}$) e a restrição de operação apresentada em (4.2). A partir das especificações de projeto, define-se $n = 0,5$.

As formas de onda adquiridas, bem como os seus referidos valores, durante os testes experimentais foram obtidas a partir do osciloscópio DPO 7054C da *Tektronix*. Para o levantamento das curvas de rendimento dos conversores, utilizou-se o analisador de potência WT3000 da *Yokogawa*.

4.3.1 Resultados experimentais do retificador operando com o modo (I) de acionamento dos interruptores

Apresenta-se na Figura 4.29 (I) a tensão e a corrente de entrada. Mesmo sem realizar o controle da corrente de entrada, a corrente drenada da fonte apresenta formato senoidal e está em fase com a tensão, obtendo assim elevado fator de potência. Seus respectivos valores eficazes são de aproximadamente 223,2 V e 2,779 A. A Figura 4.29 (II) exhibe a corrente de entrada em alta frequência. É possível observar que a corrente apresenta uma ondulação em alta frequência, em torno de 0,96 A. Comparado com os valores teóricos apresentados na Tabela 4.3 (2,227 A de valor eficaz e 0,643 A de ondulação em alta frequência), os valores experimentais são maiores, uma vez que a potência processada é maior que a teórica (500 W).

O espectro harmônico da corrente de entrada de acordo com a norma IEC 61000-3-2 Classe A pode ser visto na Figura 4.30. Todas as componentes harmônicas se encontram abaixo dos valores exigidos pela norma. Os valores de FP e THD ficaram em torno de 0,9967 e 4,72%.

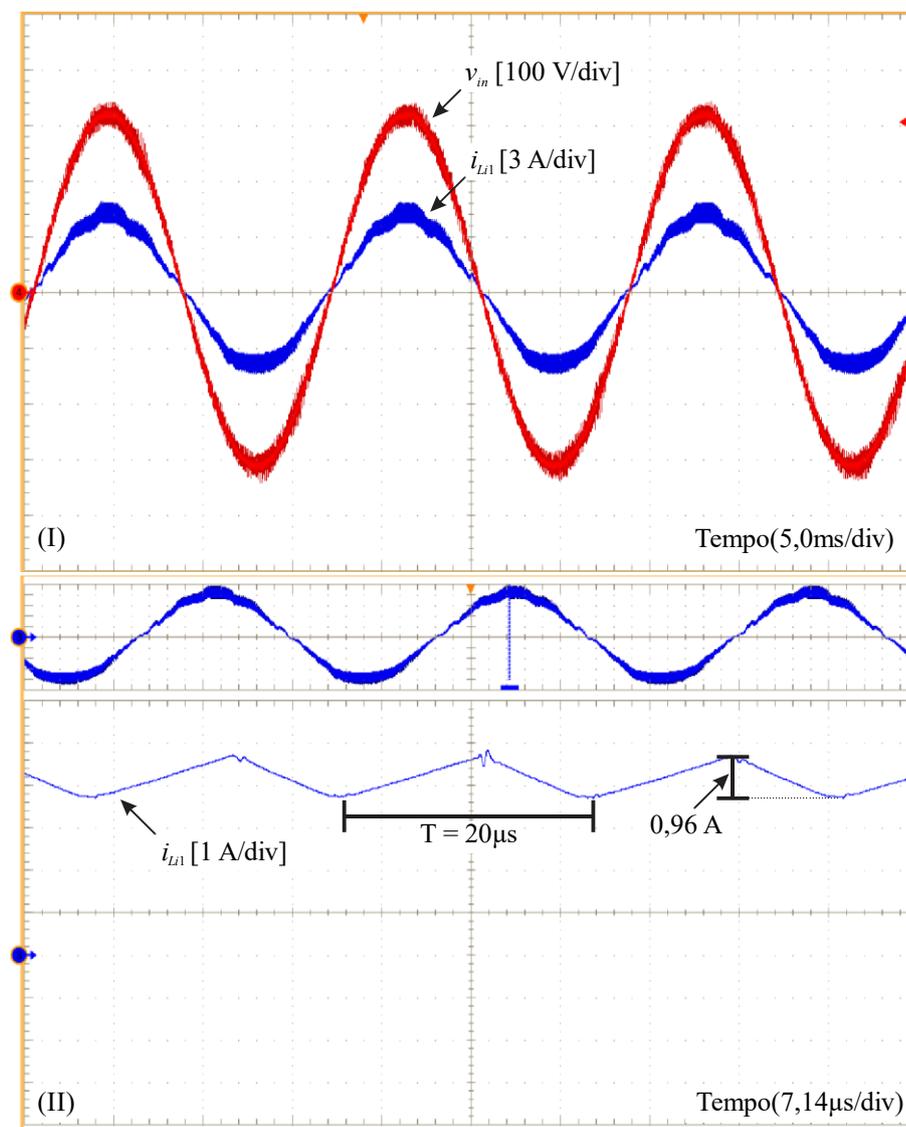
A tensão e a corrente de saída são apresentadas na Figura 4.31, sendo os valores médios iguais a 120,218 V e 4,65 A, fornecendo assim uma potência de aproximadamente 559 W para a carga. Ambas as formas de onda são contínuas, validando assim a conversão CA-CC em um único estágio, e apresentam uma componente de baixa frequência (120 Hz) e uma componente de alta frequência (50 kHz).

A Figura 4.32 (I) apresenta as formas de onda das tensões sobre os interruptores S_1 e S_2 e do circuito de grampeamento em baixa frequência. A máxima tensão teórica sobre os terminais dos interruptores é igual a 395,5 V, conforme a equação (C.38). Este valor despreza os fenômenos da comutação e a sobretensão proveniente da indutância de dispersão. Ao analisar a tensão com a indutância de dispersão e o circuito de grampeamento, a máxima tensão teórica sobre os terminais dos interruptores é igual a 550 V, conforme o valor adotado na Tabela 4.5 para a variável V_{gramp} . Os máximos valores experimentais de tensão são iguais a 487 V, 534 V

e 524 V nos interruptores S_1 , S_2 e no circuito de grampeamento, respectivamente. Após o período de comutação, a tensão sobre S_2 é igual a aproximadamente 395,19 V, como pode-se observar na Figura 4.32 (II). A tensão sobre S_1 é igual a zero durante o período analisado (semiciclo negativo da fonte de alimentação) em alta frequência, pois seu diodo intrínseco está polarizado diretamente. Este mesmo fenômeno ocorre para o interruptor S_2 durante o semiciclo positivo da fonte e alimentação.

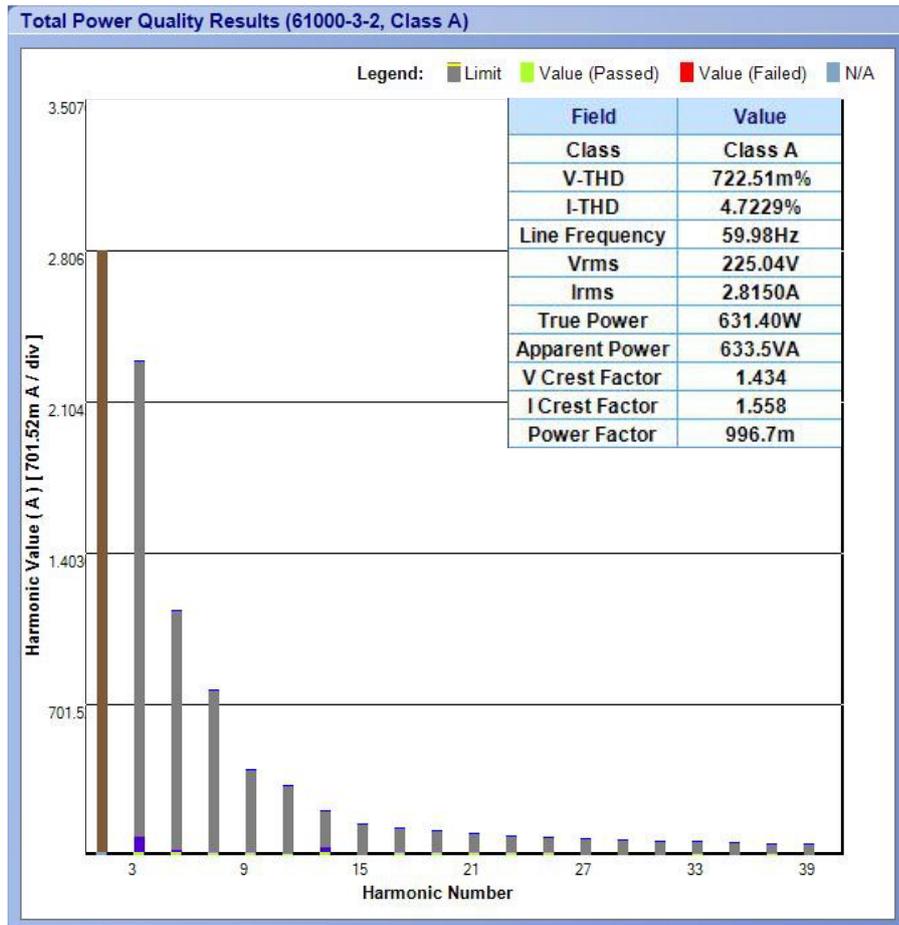
A corrente no interruptor S_1 pode ser visualizada através da Figura 4.33 (I), em baixa frequência, e (II), em alta frequência. A corrente apresenta uma envoltória senoidal de 60 Hz, sendo os valores máximo e eficaz iguais a 13,75 A e 4,17 A, respectivamente. Comparando os valores experimentais com os valores teóricos expostos na Tabela 4.3, os valores experimentais são 7% e 12% maiores, respectivamente.

Figura 4.29 – (I) Tensão e corrente de entrada e (II) corrente de entrada em alta frequência.



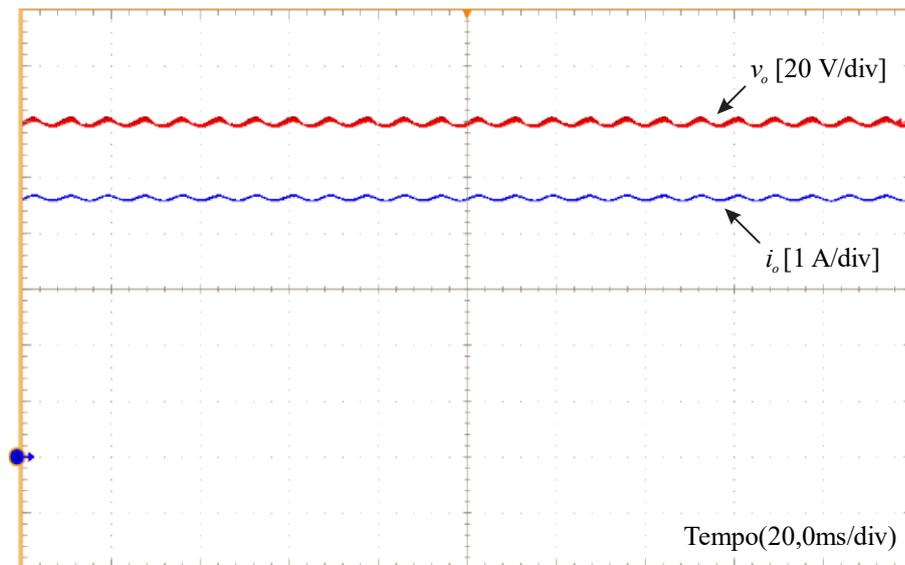
Fonte: Autoria Própria.

Figura 4.30 – Espectro harmônico da corrente de entrada.



Fonte: Autoria Própria (Osciloscópio DPO 7054C).

Figura 4.31 – Tensão e corrente de saída.

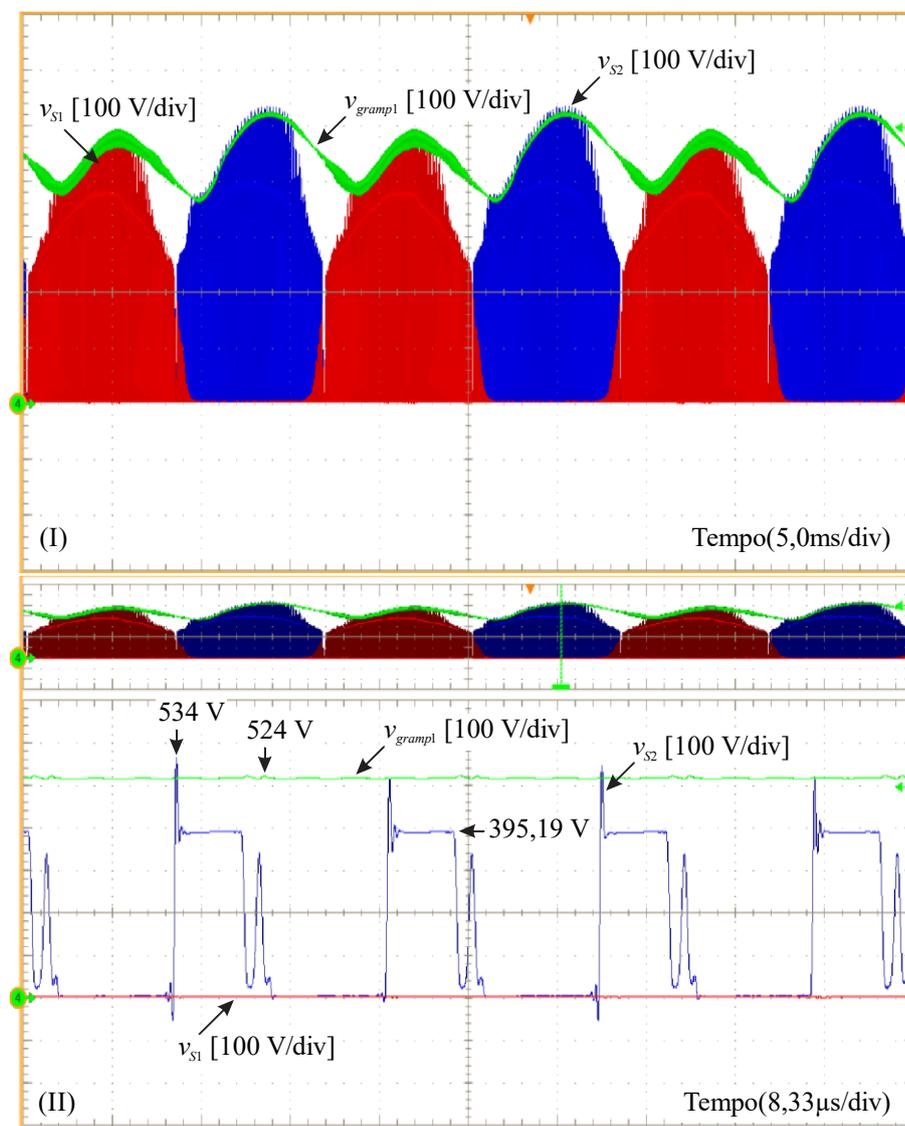


Fonte: Autoria Própria.

A Figura 4.34 (I) e (II) expõem as formas de onda de tensão sobre S_1 e S_3 em baixa e alta frequência, respectivamente. Os interruptores são comandados a conduzir e bloqueados no mesmo instante, ou seja, recebem o mesmo pulso de comando, característico do modo (I) de acionamento dos interruptores.

Apresenta-se na Figura 4.35 (I) e (II) as tensões e correntes nos diodos D_1 e D_2 em baixa e alta frequência, respectivamente. Os máximos valores de tensão são iguais a $-363,8$ V em D_1 e $-323,6$ V em D_2 , sendo picos de tensão proveniente das comutações. Após o período de comutação, a máxima tensão que D_2 fica submetido é igual a $-226,42$ V. É possível observar na Figura 4.35 (II) que o diodo D_2 permanece bloqueado durante todo o período, uma vez que o período selecionado está contido no semiciclo positivo da fonte de alimentação. Durante o

Figura 4.32 – Tensões sobre os interruptores S_1 , S_2 e circuito de gramepeamento: (I) em baixa frequência e (II) em alta frequência.

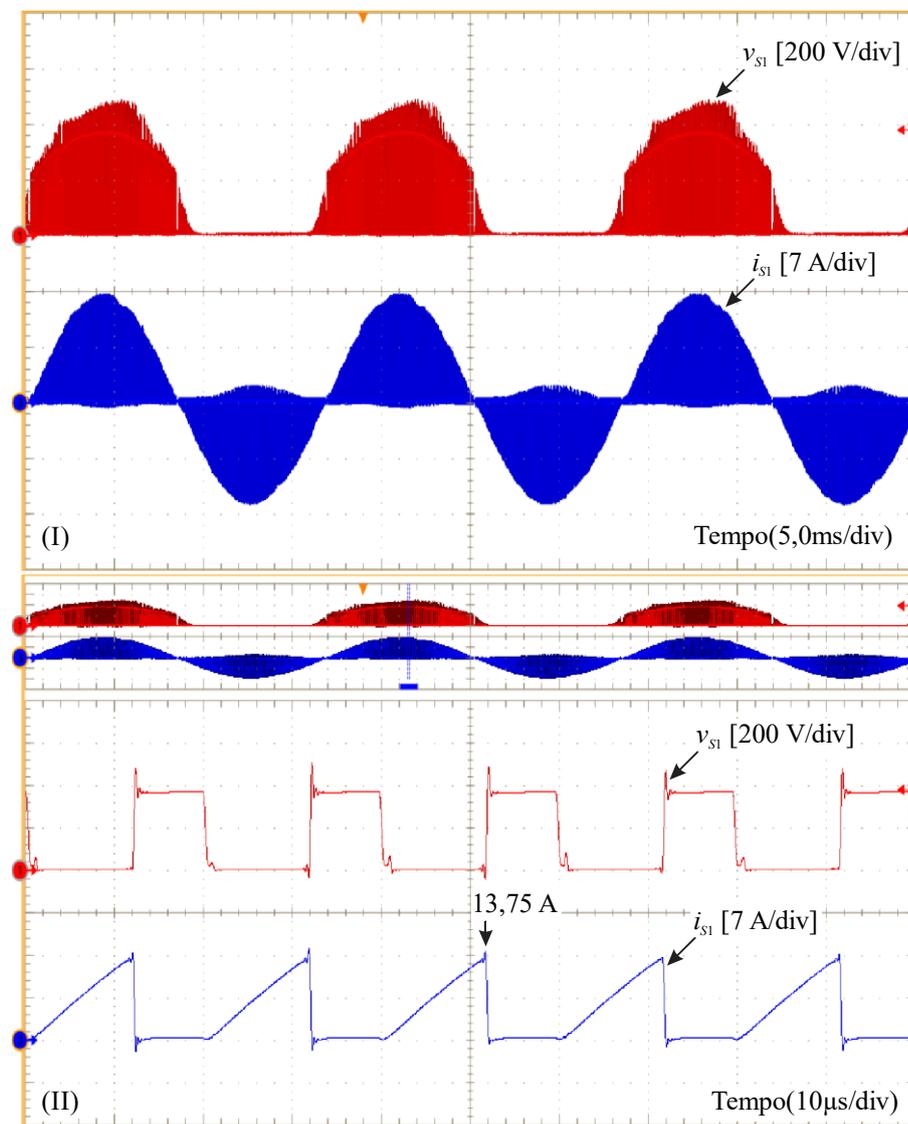


Fonte: Autoria Própria.

semiciclo positivo, a máxima tensão sobre D_1 é igual a $-198,26$ V. A corrente em D_1 tem seu valor máximo igual a $27,27$ A, com valor médio igual a $1,496$ A, enquanto a máxima corrente em D_2 é igual a $29,45$ A, com valor médio de $1,277$ A.

A máxima tensão sobre os diodos apresenta dois patamares, um para o semiciclo positivo e outro para o negativo, sendo os patamares exibidos em (C.39) e (C.40). Devido aos parâmetros de projeto utilizados, a máxima tensão teórica sobre os diodos ocorre durante o semiciclo negativo, sendo -240 V, enquanto a máxima tensão durante o semiciclo positivo corresponde a $-197,75$ V. Durante o semiciclo negativo a tensão sobre D_1 apresenta um valor mínimo, sendo este valor vinculado com a relação de transformação e a ondulação do capacitor C_{i1} , a restrição de operação é apresentada em (4.2). Se não respeitada esta restrição de operação, este valor passa a ser positivo, polarizando diretamente o diodo e o colocando em condução.

Figura 4.33 – Tensão e corrente no interruptor S_1 : (I) em baixa frequência e (II) em alta frequência.



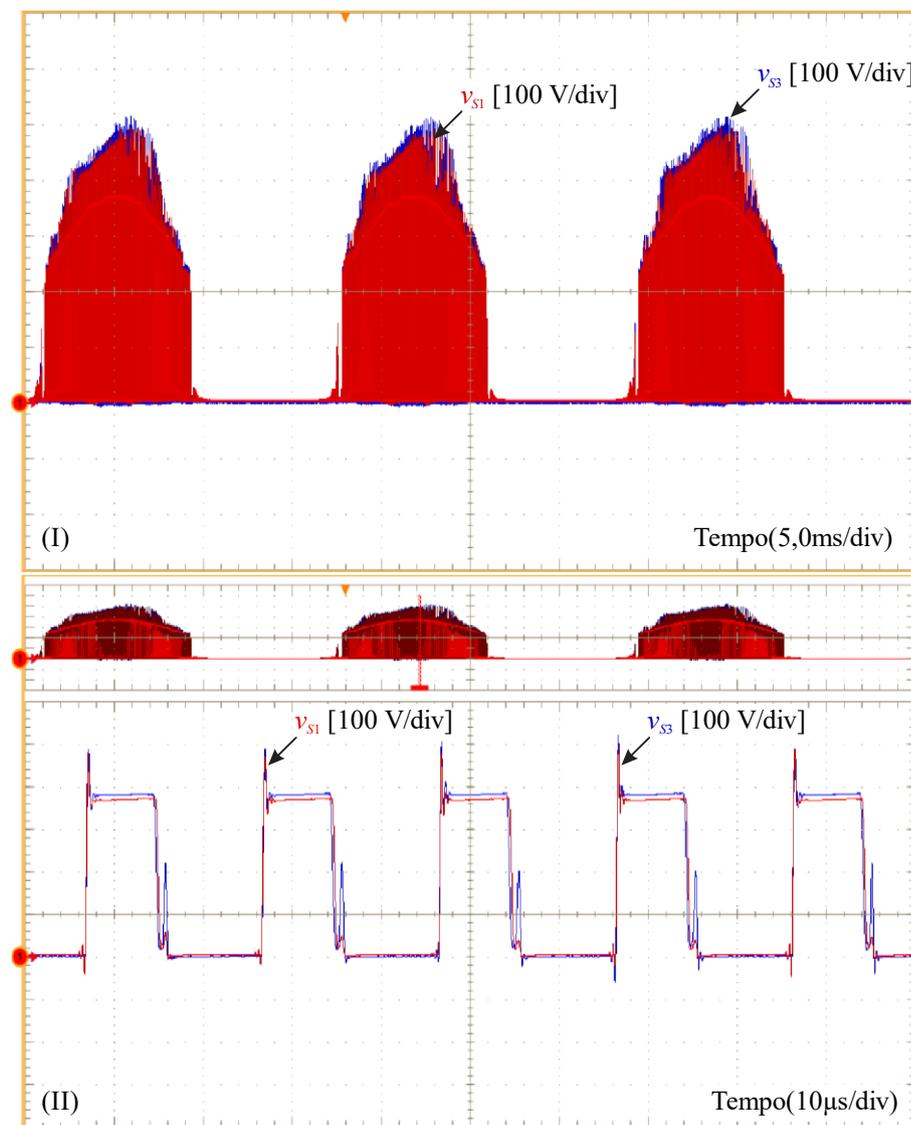
Fonte: Autoria Própria.

Através da Figura 4.36 é possível visualizar as formas de onda da tensão de entrada e tensões sobre os capacitores C_{i1} e C_{i2} . As tensões sobre os capacitores são similares à tensão de entrada acrescidas de uma ondulação em alta frequência (15,55 V), sendo o valor rms teórico igual à metade do valor rms da tensão de entrada (110 V). Os valores rms obtidos durante os resultados experimentais são iguais a 109 V e 107,4 V para C_{i1} e C_{i2} , respectivamente, enquanto a ondulação em alta frequência é igual a, aproximadamente, 20 V para ambos os capacitores.

A resposta dinâmica experimental do conversor para um decremento de carga, de potência nominal para metade da potência, pode ser visualizada através da Figura 4.37. O sobressinal da tensão de saída é igual a 9,46 V, cerca de 7,88% do valor nominal da tensão, sendo o tempo de estabilização do sinal próximo a 106 ms, considerando o critério de 5%.

O desempenho dinâmico do conversor frente a um incremento de carga, de metade da

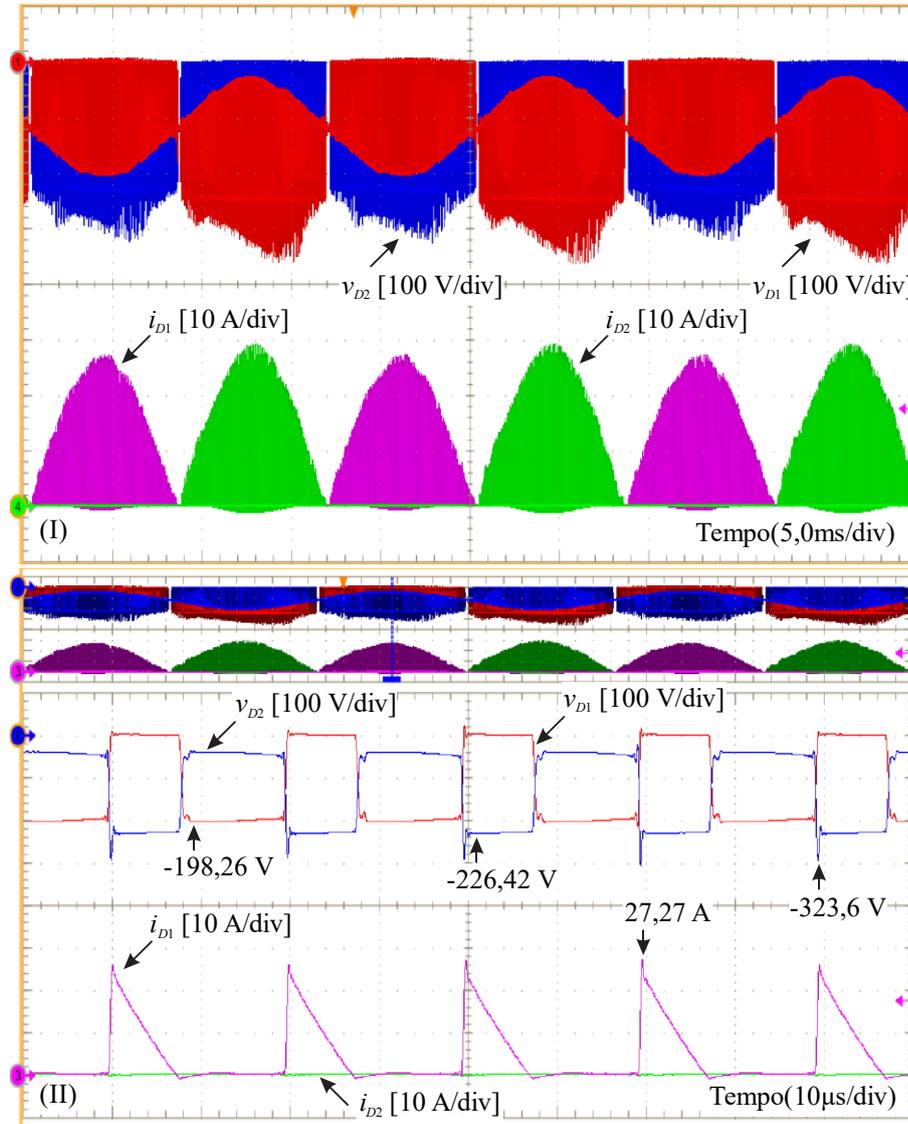
Figura 4.34 – Tensões sobre os interruptores S_1 e S_3 : (I) em baixa frequência e (II) em alta frequência.



Fonte: Autoria Própria.

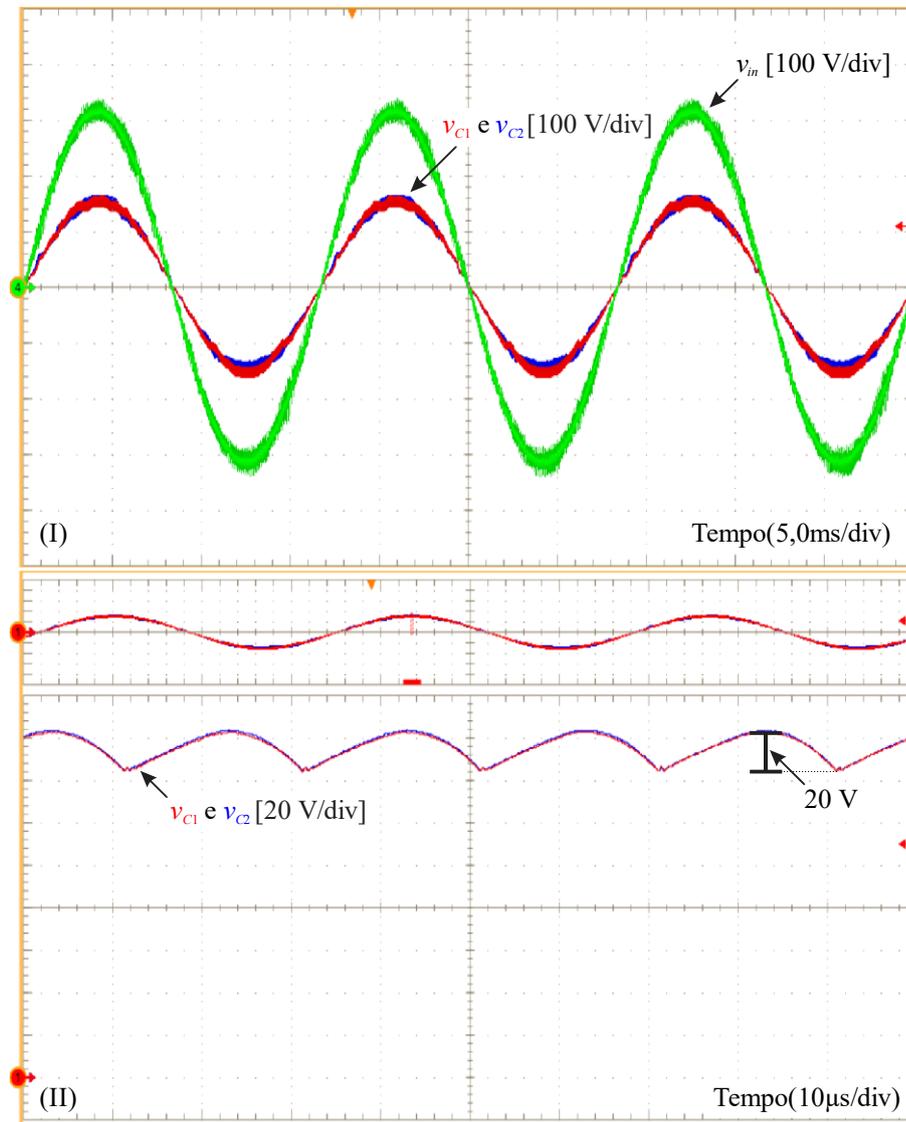
potência para potência nominal, pode ser visualizado através da Figura 4.38. Neste caso o tempo de estabilização do sinal, considerando o critério de 5%, fica em torno de 114 ms, sendo a variação da tensão igual a 11,24 V.

Figura 4.35 – Tensões e correntes dos diodos D_1 e D_2 : (I) em baixa frequência e (II) em alta frequência.



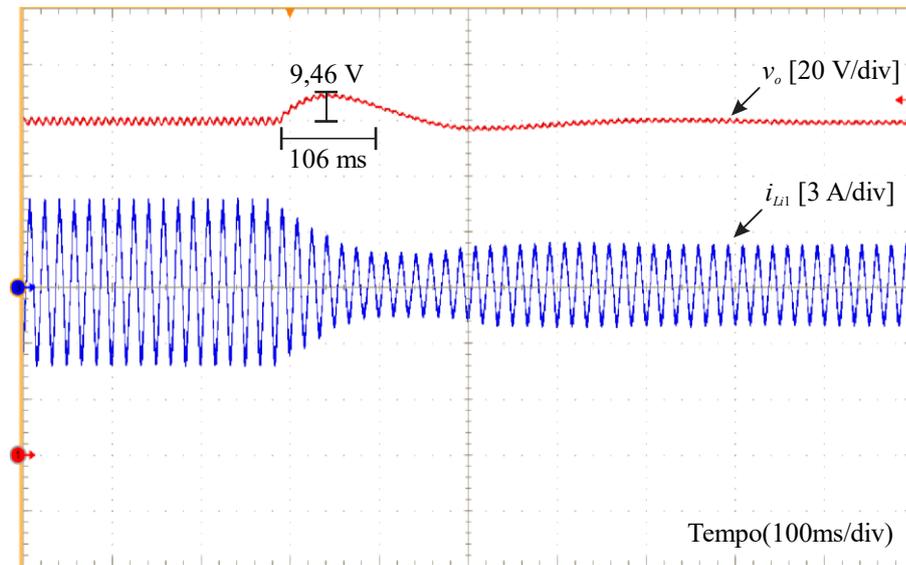
Fonte: Autoria Própria.

Figura 4.36 – (I) Tensão de entrada e tensões sobre os capacitores C_{i1} e C_{i2} em baixa frequência e (II) tensões sobre os capacitores C_{i1} e C_{i2} em alta frequência.



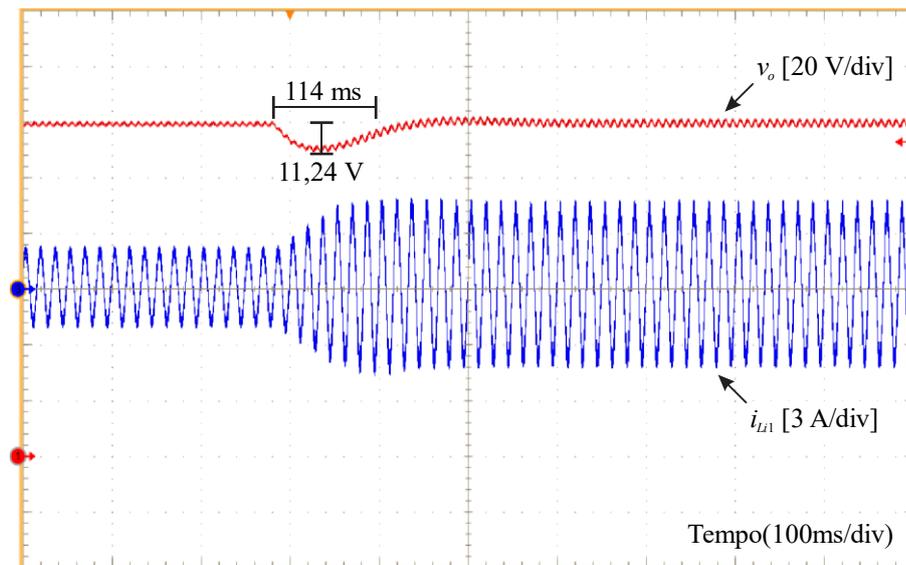
Fonte: Autoria Própria.

Figura 4.37 – Resposta da tensão de saída e corrente de entrada frente a um degrau de carga de potência nominal para 50% da potência.



Fonte: Autoria Própria.

Figura 4.38 – Resposta da tensão de saída e corrente de entrada frente a um degrau de carga de 50% da potência para potência nominal.



Fonte: Autoria Própria.

4.3.2 Resultados experimentais do retificador operando com o modo (III) de acionamento dos interruptores

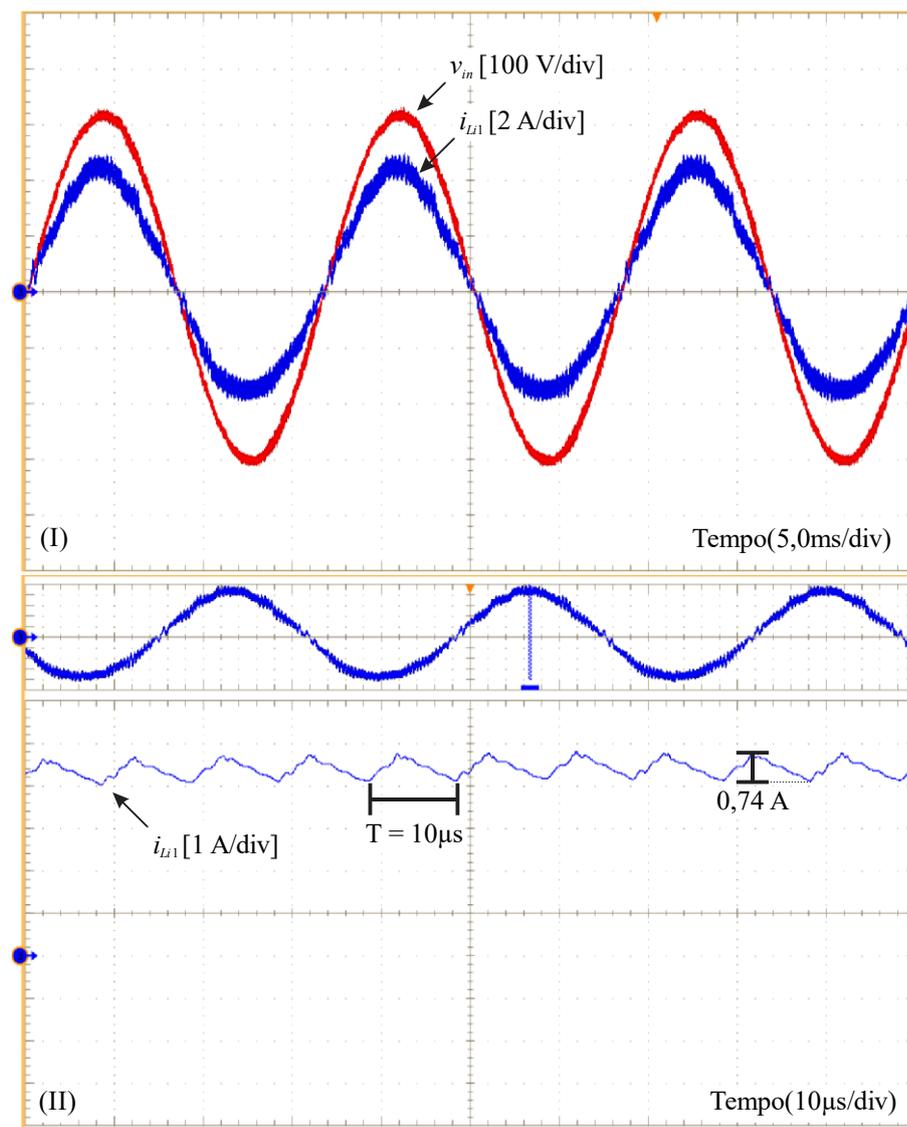
O modo (III) de acionamento dos interruptores foi verificado no protótipo implementado e os resultados são discutidos nesta seção. Por intermédio da Figura 4.39 (I) apresenta-se a tensão e a corrente de entrada em baixa frequência. Assim como nos modos anteriores, neste com os pulsos defasados, o retificador também drena uma corrente senoidal e em fase com a tensão da fonte de alimentação, mantendo assim o elevado fator de potência.

Seus respectivos valores eficazes são de aproximadamente 218,5 V e 2,806 A. A corrente de entrada em alta frequência é exibida na Figura 4.39 (II), sendo a ondulação em alta frequência igual a 0,74 A. Comparado com os valores teóricos expostos na Tabela 4.4, os valores experimentais da corrente eficaz e da ondulação são, aproximadamente, 38% e 15% maiores, uma vez que a potência de entrada é superior ao valor teóricos (500 W).

O espectro harmônico da corrente de entrada comparado com a norma IEC 61000-3-2 Classe A é visto na Figura 4.40. Todas as componentes harmônicas estão abaixo dos valores exigidos pela norma. Os valores de FP e THD ficaram em torno de 0,997 e 5,37%, respectivamente.

A Figura 4.41 apresenta as formas de onda da tensão e da corrente de saída, sendo seus respectivos valores médios iguais a 120 V e 4,54 A, resultando assim em 544,8 W de potência

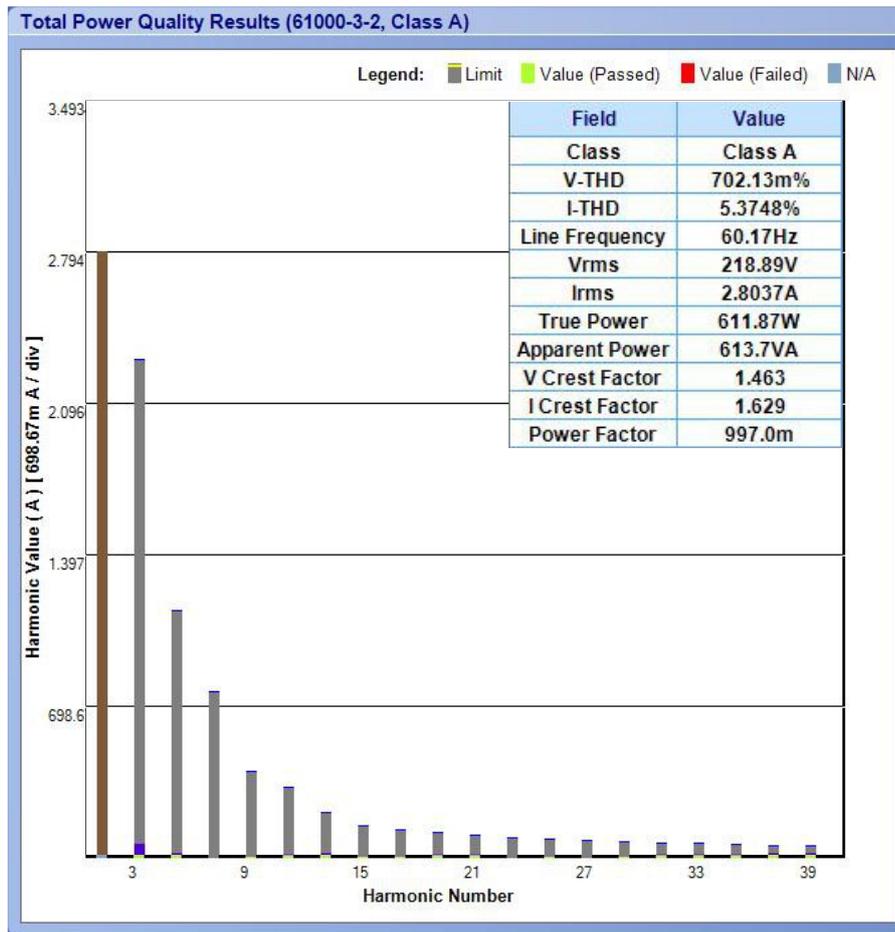
Figura 4.39 – (I) Tensão e corrente de entrada e (II) Corrente de entrada em alta frequência.



Fonte: Autoria Própria.

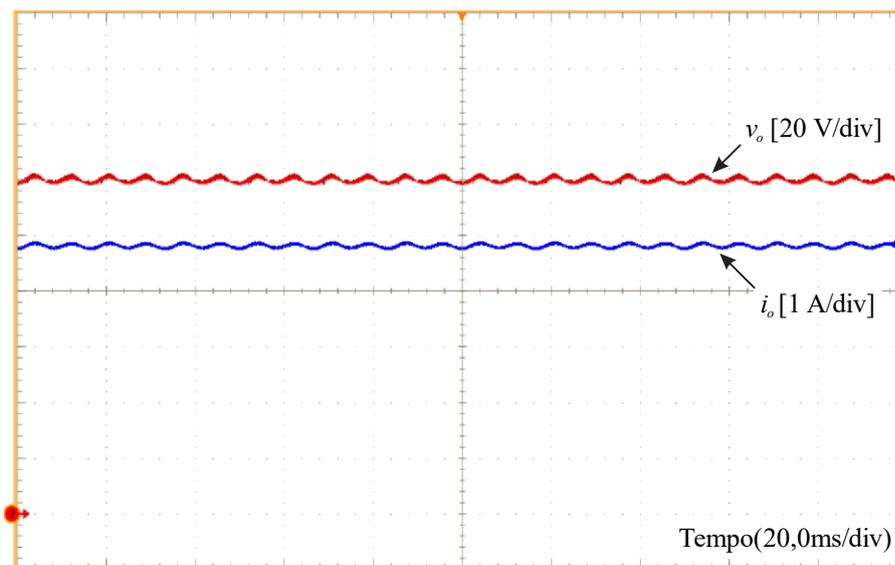
processada. A ondulação em baixa frequência da tensão de saída ficou em torno de 3,81 V.

Figura 4.40 – Espectro harmônico da corrente de entrada.



Fonte: Autoria Própria (Osciloscópio DPO 7054C).

Figura 4.41 – Tensão e corrente de saída.

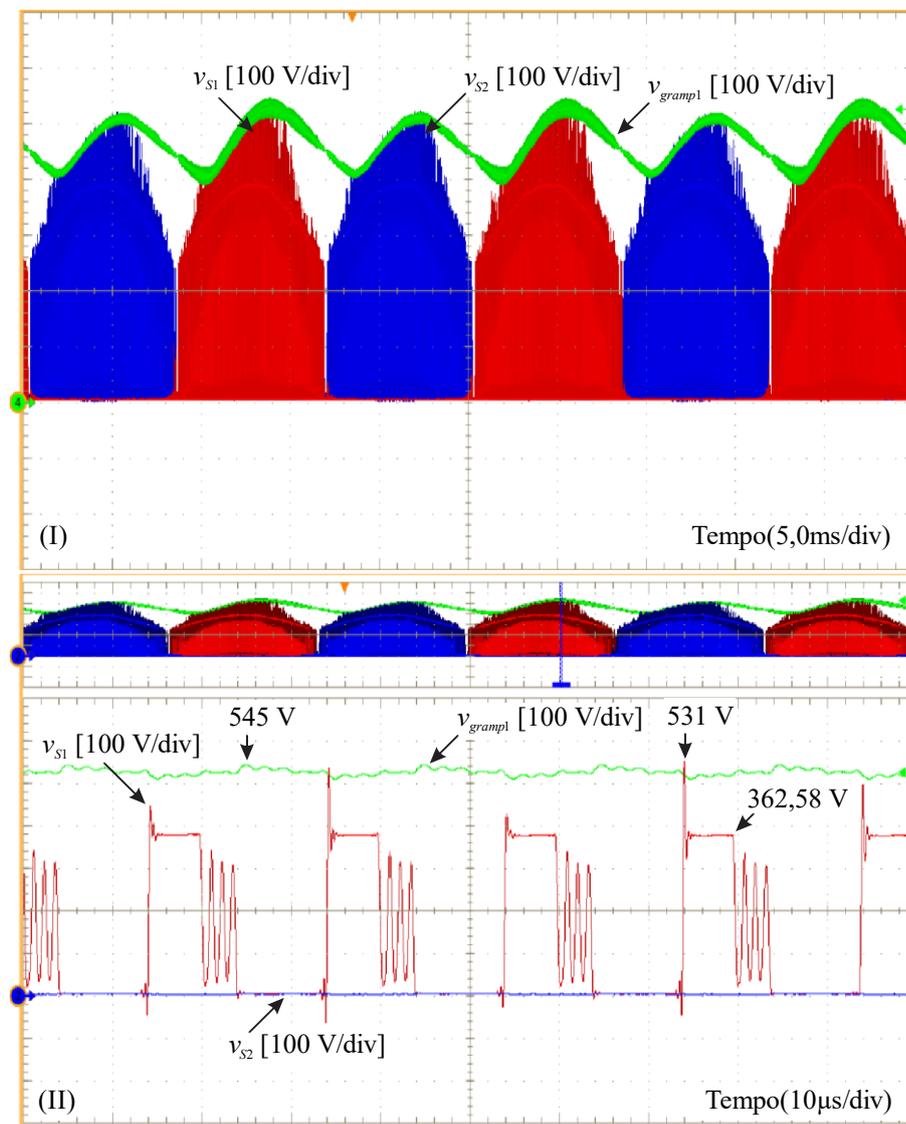


Fonte: Autoria Própria.

As formas de onda das tensões sobre os interruptores S_1 e S_2 e do circuito de grameamento, em baixa frequência, são apresentadas na Figura 4.42 (I). Os máximos valores experimentais de tensão são iguais a 531 V, 521,9 V e 545,7 V em S_1 , S_2 e no circuito de grameamento, respectivamente, abaixo do valor especificado no projeto do circuito de grameamento (550 V). Analisando a Figura 4.42 (II) observa-se que após o período de comutação, o interruptor S_1 fica submetido a uma tensão igual a 362,58 V, próximo à máxima tensão teórica (395,5 V).

A corrente em S_1 , em baixa e alta frequência, pode ser visualizada por intermédio da Figura 4.43 (I) e (II), respectivamente. O valor máximo e eficaz da corrente em S_1 é igual a 13,89 A e 3,99 A, respectivamente. Comparado com os valores teóricos (16,071 A máximo e

Figura 4.42 – Tensões sobre os interruptores S_1 , S_2 e circuito de grameamento: (I) em baixa frequência e (II) em alta frequência.



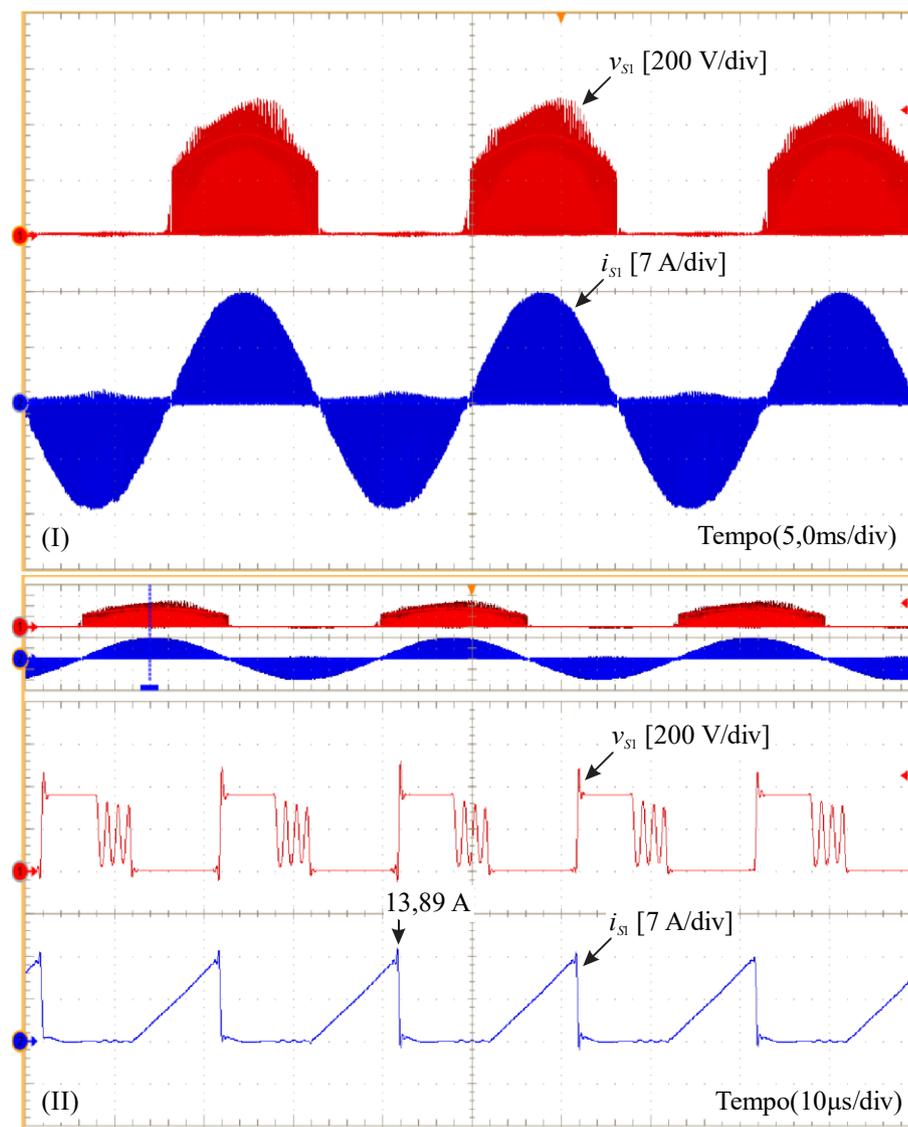
Fonte: Autoria Própria.

4,4046 A eficaz), os valores experimentais são próximos.

A Figura 4.44 mostra as formas de onda de tensão sobre os interruptores S_1 e S_3 , (I) em baixa frequência e (II) em alta frequência. Os interruptores entram em condução e bloqueam em instantes diferentes, ou seja, recebem os pulsos de comando defasados, característico do modo (III) de acionamento dos interruptores.

As tensões e correntes nos diodos D_1 e D_2 em baixa e alta frequência, respectivamente, são exibidas na Figura 4.45 (I) e (II). Os máximos valores de tensão são iguais a -321,1 V no diodo D_1 e -336,2 V em D_2 , sendo picos de tensão proveniente das comutações. Após o período de comutação, a tensão sobre o diodo D_2 , que permanece bloqueado durante todo o semiciclo positivo da fonte de alimentação, é igual a -258 V, próximo ao máximo esforço teórico sobre os diodos (-240 V). Para o diodo D_1 , a máxima tensão teórica durante o semiciclo positivo,

Figura 4.43 – Tensão e corrente no interruptor S_1 : (I) em baixa frequência e (II) em alta frequência.

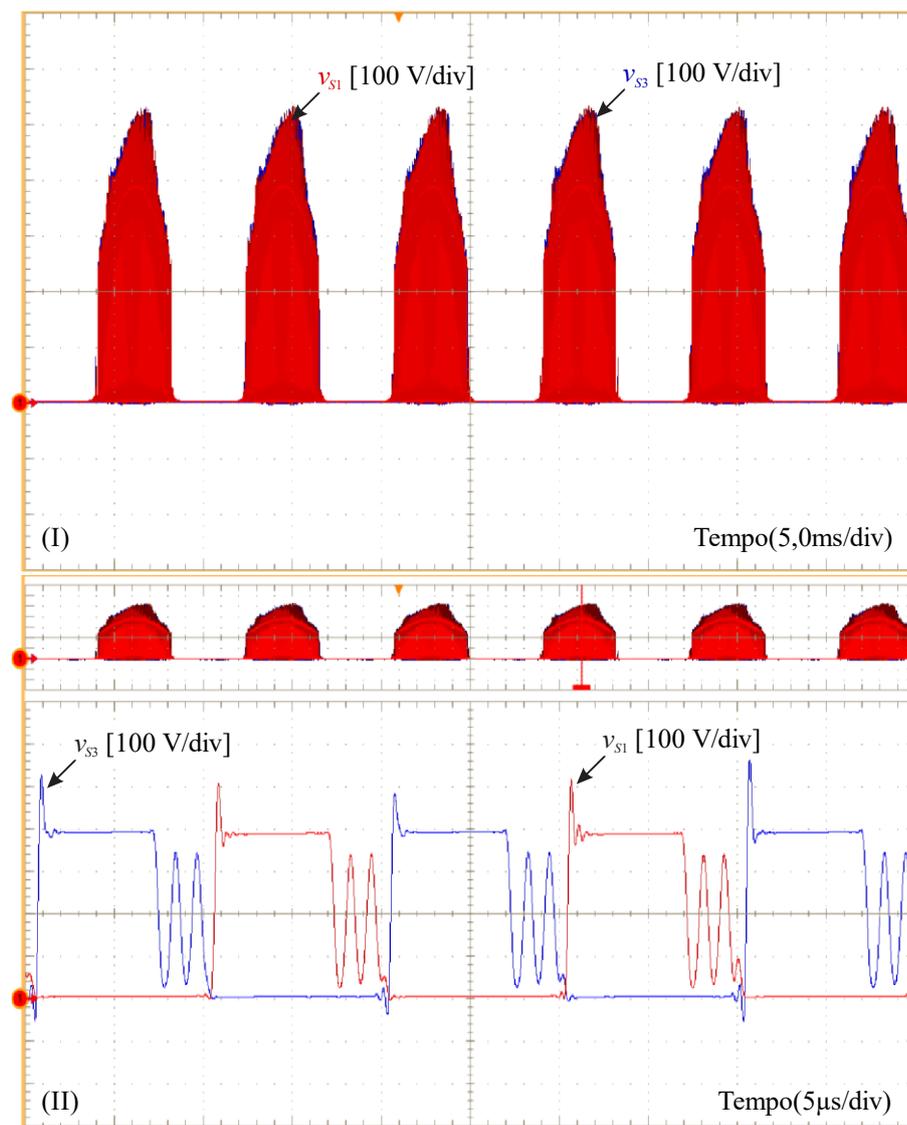


Fonte: Autoria Própria.

semiciclo em que o diodo D_1 entra em condução, é igual $-197,75$ V. Durante os testes experimentais, esse valor atingiu $-195,33$ V. A corrente do diodo D_1 tem seu valor máximo igual a $27,27$ A, com valor médio igual a $1,496$ A, enquanto a máxima corrente no diodo D_2 é igual a $29,45$ A, com valor médio de $1,277$ A. Comparado aos valores teóricos expostos na Tabela 4.4 ($32,141$ A de valor máximo e $1,049$ A de valor médio), os valores máximos experimentais ficam abaixo dos valores teóricos, enquanto os valores médios experimentais são um pouco superiores, uma vez que a potência de saída experimental é superior à teórica.

As formas de onda em baixa frequência da tensão de entrada e tensões sobre os capacitores C_{i1} e C_{i2} são apresentadas na Figura 4.46 (I), enquanto as tensões sobre os capacitores C_{i1} e C_{i2} em alta frequência são apresentadas na Figura 4.46 (II). Os valores rms das tensões sobre C_{i1} e C_{i2} são equivalentes a $108,5$ V e $109,8$ V, ao mesmo tempo que as

Figura 4.44 – Tensões sobre os interruptores S_1 e S_3 : (I) em baixa frequência e (II) em alta frequência.

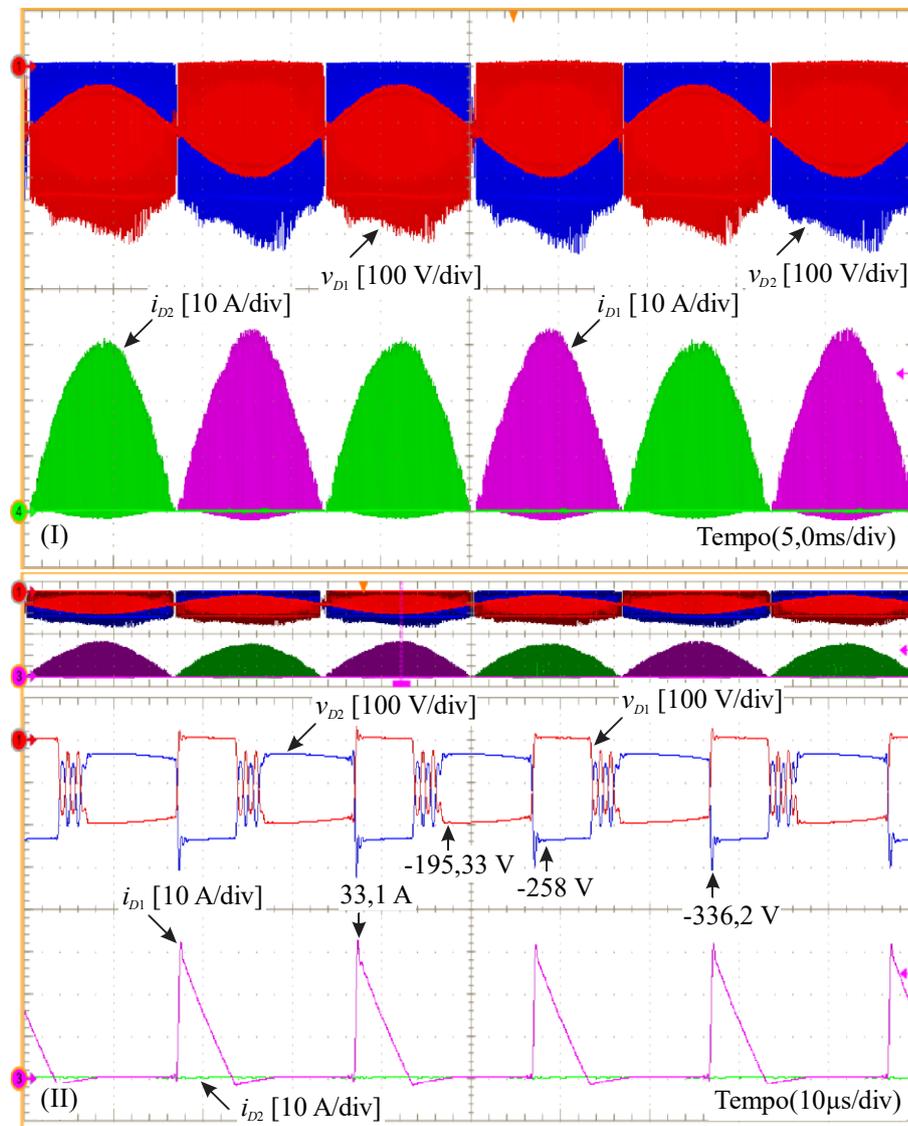


Fonte: Autoria Própria.

ondulações de tensão são iguais a 20,4 V para ambos os capacitores, sendo 5 V maiores que a ondulação teórica (conforme a Tabela 4.4).

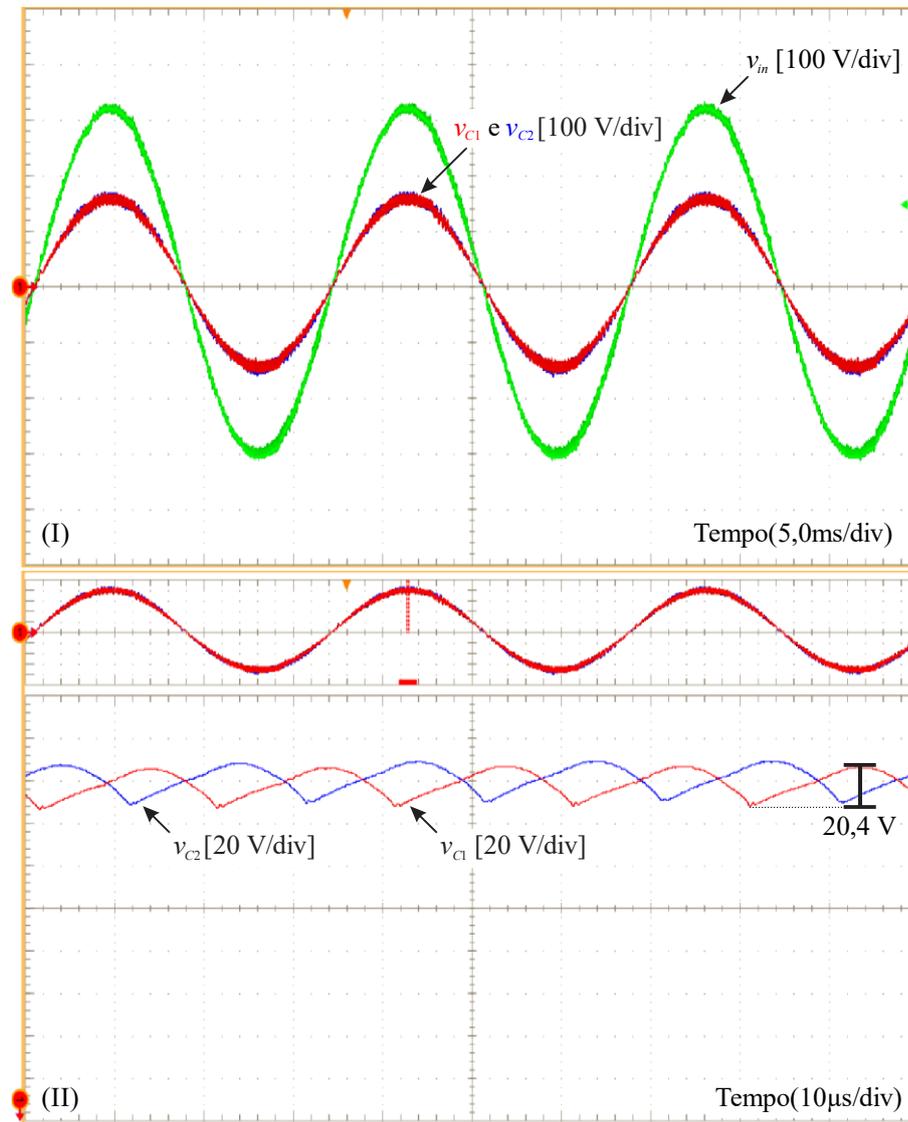
O desempenho dinâmico do conversor frente a um decremento de carga, de potência nominal para metade da potência, e um incremento de carga, de metade da potência para o valor nominal, pode ser visualizado através da Figura 4.47. No instante em que o conversor passa a operar com metade da potência, há um sobressinal na tensão de saída de 11,39 V, estabilizando em um período de 132 ms aproximadamente. Já para o segundo degrau de carga, quando o conversor retorna a operar com potência nominal, a tensão de saída apresenta *undershoot* de 11,5 V, levando 122 ms para estabilizar. O critério utilizado para determinar o tempo de estabilização foi de 5% do valor da tensão média de saída, para ambos os degraus.

Figura 4.45 – Tensões e correntes dos diodos D_1 e D_2 : (I) em baixa frequência e (II) em alta frequência.



Fonte: Autoria Própria.

Figura 4.46 – (I) Tensão de entrada e tensões sobre os capacitores C_{i1} e C_{i2} em baixa frequência e (II) tensões sobre os capacitores C_{i1} e C_{i2} em alta frequência.



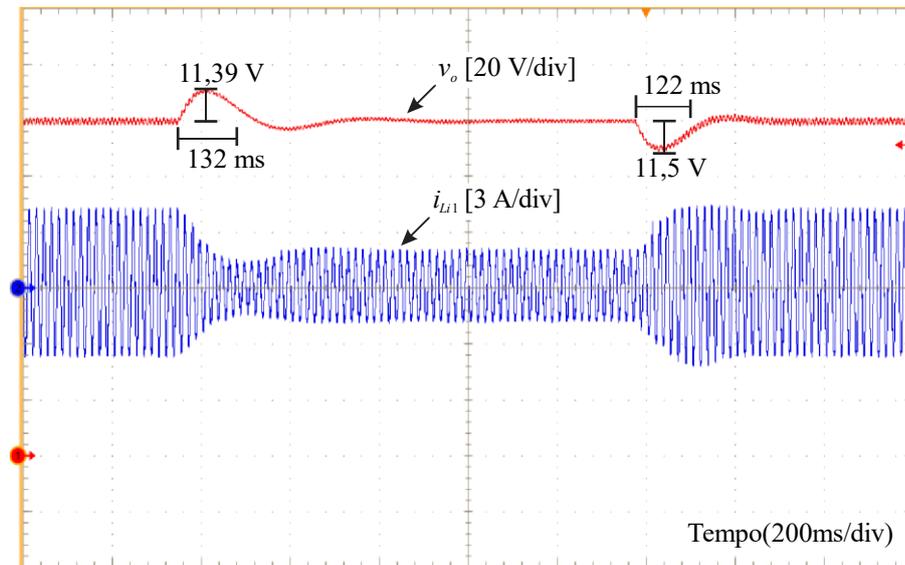
Fonte: Autoria Própria.

4.3.3 Curvas de rendimento, THD e FP e gráficos de perdas do retificador SEPIC

As curvas experimentais de rendimento, THD e FP do retificador SEPIC proposto são apresentadas na Figura 4.48, Figura 4.49 e Figura 4.50 utilizando o circuito de grampeamento passivo dissipativo RCD e os modos (I) e (III) de acionamento dos interruptores, respectivamente.

A faixa de rendimento do retificador utilizando o modo (III) de acionamento dos interruptores é inferior para potências abaixo de 300 W quando comparada com a curva de rendimento utilizando o modo (I) de acionamento dos interruptores. Tal fato se justifica, pois utilizando o modo (III) de acionamento dos interruptores a máxima razão cíclica é menor

Figura 4.47 – Resposta da tensão de saída e corrente de entrada frente a um decremento de carga, de potência nominal para 50% da potência, e um incremento de carga, 50% da potência para potência nominal.



Fonte: Autoria Própria.

quando comparada com a máxima razão cíclica utilizada no modo (I), conseqüentemente, em potências abaixo de 300 W os valores de razão cíclica também são menores quando comparado com o modo (I), aumentando levemente os valores máximos de corrente e as perdas em comutação, que neste caso, as perdas em comutação são predominantes. Para potências superiores a 300 W, as curvas são praticamente iguais, uma vez que as perdas em condução são predominantes e os valores de corrente eficaz e média são bem próximas nos modos (I) e (III) de acionamento dos interruptores. O máximo valor de rendimento, tanto para o modo (I) quanto para o modo (III) de acionamento dos interruptores, se deu em potência nominal, sendo igual a 89,905% em 559 W para o modo (I) e 90,01% em 544,8 W para o modo (III).

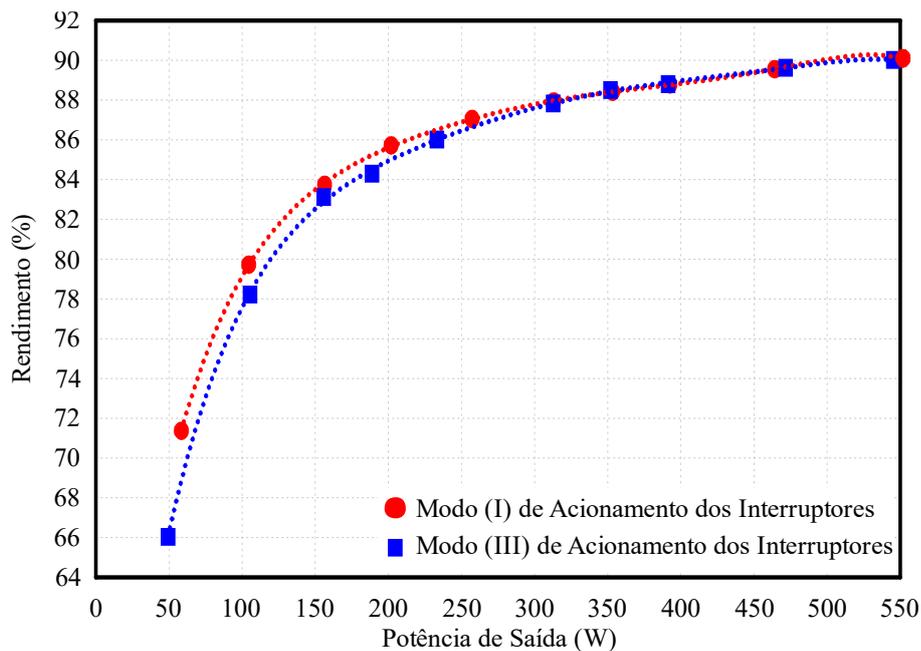
Com relação as curvas de distorção harmônica total da corrente de entrada, utilizando o modo (I) de acionamento dos interruptores, o retificador possui melhor desempenho quando comparado ao modo (III). O menor patamar de THD para o modo (I) foi de 3,23% em 353,28 W e em plena carga o valor da THD ficou em 4,66%. Utilizando o modo (III), o menor valor da THD foi equivalente a 4,77% em 312,55 W, enquanto em potência nominal foi 5,43%.

No que tange ao fator de potência, é possível observar que o modo (III) possui valores de FP menores para potências inferiores a 350 W quando comparado ao modo (I), sendo a máxima diferença em torno de 0,04 em 50 W e 0,01 em 100 W e 150 W, diminuindo essa diferença até a potência de 350 W. Para valores superiores a 350 W, os valores do modo (I) e do modo (III) são semelhantes. Em plena carga, o valor de FP utilizando os modos (I) e (III) foram, respectivamente, 0,996 e 0,997.

Destaca-se que todas as curvas apresentadas (rendimento, THD e FP) foram traçadas com suas respectivas curvas de tendência, a fim de se obter uma melhor visualização e interpretação das mesmas.

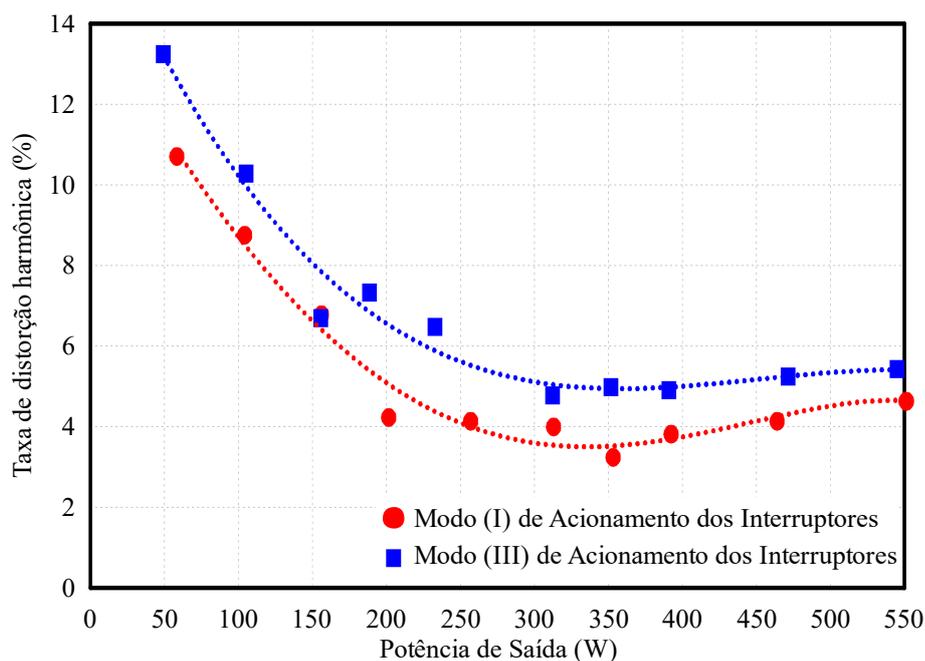
A distribuição das perdas teóricas do retificador SEPIC proposto (em potência nominal) utilizando 2 módulos, grampeamento RCD e os modos (I) e (III) de acionamento dos interruptores é apresentada na Figura 4.51. Cerca de 37% das perdas concentram-se no circuito

Figura 4.48 – Curvas de rendimento do retificador SEPIC utilizando o circuito de grampeamento RCD.



Fonte: Autoria Própria.

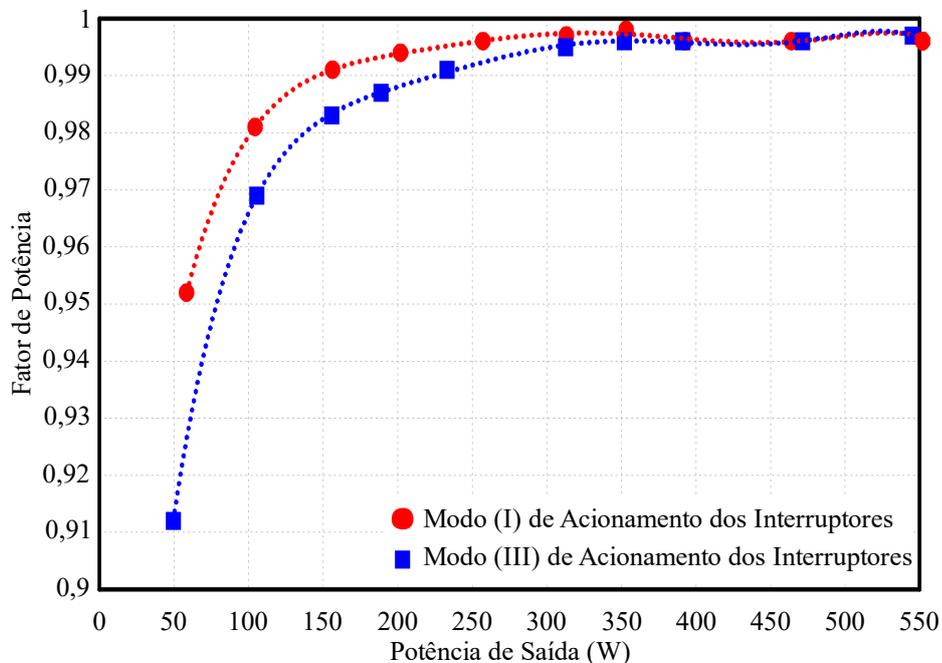
Figura 4.49 – Curvas de THD da corrente de entrada do retificador SEPIC utilizando o circuito de grampeamento RCD.



Fonte: Autoria Própria.

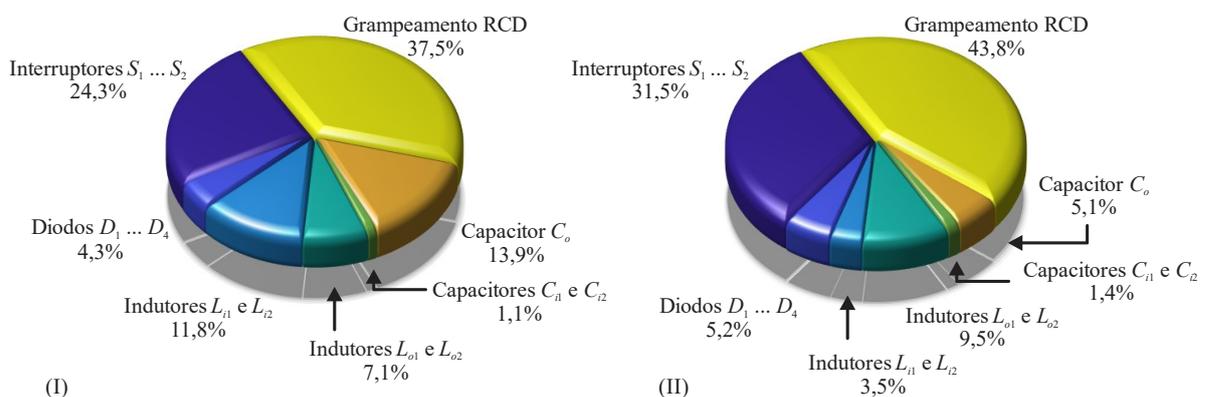
de grampeamento RCD quando se utiliza o modo (I) de acionamento dos interruptores [Figura 4.51 (I)] e cerca de 43% das perdas [Figura 4.51 (II)] concentram-se no circuito de grampeamento quando se utiliza o modo (III) de acionamento dos interruptores, enquanto que as perdas nos interruptores e diodos são, respectivamente, 24% e 4,3% no modo (I) e 31% e 5% no modo (III) de acionamento dos interruptores. Destaca-se ainda que, com a defasagem dos pulsos de comando (modo (III)), as perdas nos indutores de entrada e nos capacitores de saída reduzem cerca de 8% quando comparado com as perdas no modo (I), uma vez que os indutores de entrada no modo (III) possuem volumes menores devido ao aumento da frequência de operação, enquanto a corrente máxima e eficaz nos capacitores de saída reduz cerca de 50% e 30%, impactando diretamente nas perdas sobre esses elementos.

Figura 4.50 – Curvas de FP do retificador SEPIC utilizando o circuito de grampeamento RCD.



Fonte: Autoria Própria.

Figura 4.51 – Distribuição das perdas do retificador SEPIC proposto utilizando o circuito de grampeamento RCD e: (I) modo (I) e (II) modo (III) de acionamento dos interruptores.



Fonte: Autoria Própria.

4.4 CONCLUSÃO DO CAPÍTULO

Por intermédio deste capítulo apresentou-se a topologia do retificador SEPIC, sendo uma variação da topologia do conversor SEPIC CC-CC proposto. Inicialmente, abordou-se a generalização dos módulos e as possibilidades de acionamento dos interruptores.

Em seguida, foram apresentadas as análises teóricas do retificador para os modos (I), (II) e (III) de acionamento dos interruptores, contendo as etapas de operação, principais formas de onda em baixa e alta frequência, equações dos esforços dos semicondutores (exceto para o modo (II) de acionamento dos interruptores), modelo dinâmico e sua validação. Destaca-se que o equacionamento do retificador para os três modos de acionamento foi realizado de forma generalizada, ficando as equações em função dos números de módulos (N).

A fim de validar toda análise desenvolvida, contruiu-se um protótipo, o qual foi verificado experimentalmente utilizando os modos (I) e (III) de acionamento dos interruptores, apenas substituindo os indutores de entrada e saída. Com os resultados experimentais obtidos, pôde-se verificar a operação correta do retificador, de forma segura, obtendo resultados satisfatórios de rendimento, THD e FP, sendo os valores em potência nominal iguais a: 89,905%, 4,66% e 0,996 no modo (I) e 90,01%, 5,43% e 0,997 no modo (III) de acionamento dos interruptores.

Com relação aos modos de acionamento dos interruptores, os resultados obtidos durante os testes experimentais foram bem próximos, tanto nos valores máximos de tensão e corrente sobre os semicondutores quanto nos valores de rendimento, THD e FP em plena carga. Sendo assim, destaca-se uma leve vantagem dos pulsos defasados (modo (III)), uma vez que o volume do conversor reduz. Em adicional, acredita-se que utilizando um circuito de grampeamento regenerativo a diferença, principalmente em relação ao rendimento, pode aumentar de forma favorável quando os pulsos são defasados, pois quando utilizado este modo, as perdas no circuito de grampeamento aumentam e, utilizando um circuito de grampeamento regenerativo, as perdas no grampeamento seriam reduzidas.

CONCLUSÃO GERAL E TRABALHOS FUTUROS

Esta tese propôs duas estruturas, sendo uma CC-CC e outra CA-CC, ambas baseadas no conversor SEPIC convencional isolado. O referido documento apresentou desde a generalização da estrutura com os modos de acionamento dos interruptores até os resultados experimentais obtidos a partir de três protótipos construídos, sendo dois protótipos CC-CC e um protótipo retificador. Assim, as análises qualitativas e quantitativas das novas topologias foram desenvolvidas e comprovadas.

As topologias propostas apresentam isolação galvânica entre a fonte de alimentação e a carga, utilizando o conceito *bridgeless*, não apresentando ponte retificadora na entrada, o que diminui a quantidade de componentes no caminho da corrente durante um período de comutação, contribuindo para o incremento dos rendimentos. Além disso, pelo fato de os conversores operarem em MCD, o retificador não necessita de uma malha para controlar a corrente da entrada, uma vez que a estrutura tem comportamento puramente resistivo, tendo naturalmente corrente senoidal com baixo conteúdo harmônico e em fase com a tensão da fonte de alimentação, o que proporciona elevado fator de potência. Com isto, a modelagem e o controle dos conversores, tanto a topologia CC-CC quanto a estrutura do retificador, são semelhantes, sendo necessário apenas realizar o controle da tensão de saída.

O capítulo 3, juntamente com o apêndice B, trouxe a análise completa do conversor CC-CC proposto. Inicialmente, apresentou-se a generalização da estrutura, exibindo as possibilidades de inserção de módulos, o que resulta na diminuição dos esforços de tensão sobre os semicondutores, sendo a principal contribuição da topologia. Com a inserção dos módulos, surgem-se as possibilidades de acionamento dos interruptores, sendo possíveis quatro modos distintos de acionamento. Os modos de acionamento dos interruptores geram etapas de operação diferentes, sendo necessário uma análise em cada modo para ter todas as etapas de operação, formas de onda, equações de esforços e equações de projeto.

As etapas de operação, principais formas de onda, equações de esforços e modelo dinâmico para os modos (I), (II), (III) e (IV) dos interruptores foram apresentadas em sequência, sendo que em todas estas análises se fez a generalização da estrutura em função do número de

módulos (N).

A isolação galvânica em alta frequência exige a necessidade do uso de um circuito auxiliar de comutação, a fim de grampear a tensão sobre os interruptores, uma vez que as energias armazenadas nas indutâncias de dispersão ficam sem caminho para circular no instante que os interruptores são bloqueados, sendo essas energias transferidas diretamente para os interruptores, o que ocasiona picos destrutivos de tensão. Dentre as diversas topologias de circuito de grampeamento apresentadas na literatura, duas topologias foram selecionadas e apresentadas, sendo uma topologia passiva dissipativa e uma topologia passiva regenerativa.

Com as análises teóricas estática e dinâmica realizadas, as equações de projeto obtidas e os circuitos de grampeamento apresentados, pode-se elaborar simulações numéricas e construir dois protótipos, sendo apresentados os resultados experimentais. O primeiro protótipo foi construído a partir das equações obtidas para o modo (I) de acionamento dos interruptores, contendo dois módulos. Durante os testes, utilizam-se as duas estruturas de grampeamento (passivo dissipativo e regenerativo), sendo que o circuito de grampeamento passivo regenerativo apresentou os melhores resultados de funcionamento e rendimento, pois grampeou a tensão em um nível desejado e concedeu uma pseudo comutação suave no interruptor. Este conjunto de atributos diminuiu as perdas no interruptor e aumentou o rendimento do conversor.

O estudo experimental focou no modo (III), onde os pulsos são defasados. A grande vantagem da defasagem dos pulsos é a obtenção de um conversor SEPIC CC-CC isolado três níveis, mantendo a redução da tensão sobre os semicondutores e reduzindo os indutores de entrada (L_{i1} e L_{i2}) e o capacitor de saída (C_o), uma vez que a tensão e a corrente nestes elementos dobram de frequência. Além do mais, o conversor operou de maneira correta e satisfatória com os pulsos defasados.

A partir dos resultados obtidos com o Protótipo (I), construiu-se outro protótipo, denominado Protótipo (II). Diferentemente do primeiro protótipo, este protótipo foi construído a partir das equações obtidas para o modo (III) de acionamento dos interruptores, contendo quatro módulos. Com o aumento do número de módulos pode-se dobrar a tensão de entrada e manter o nível da tensão de saída e os mesmos esforços de tensão sobre os interruptores e diodos. Além disso, utilizou-se o circuito de grampeamento passivo regenerativo, o qual apresentou bons resultados neste conversor.

Como os conversores propostos são baseados na estrutura do conversor SEPIC convencional, realizou-se uma análise completa deste conversor, sendo apresentada no apêndice A, uma vez que a grande maioria dos estudos contidos na literatura são referentes à estrutura não isolada. No apêndice A foi exibido a análise teórica completa do conversor,

contendo as três etapas de operação, seguido das principais forma de onda e das equações de projeto e dos esforços dos semicondutores. Em adicional, construiu-se um protótipo do conversor SEPIC CC-CC convencional, sendo testado experimentalmente com o intuito de realizar comparações com a estrutura proposta.

De um modo geral, é possível afirmar que os conversores CC-CC apresentaram bons resultados, sendo que todos operaram em potência nominal e em malha fechada. Com relação aos rendimentos destes conversores, todos apresentaram rendimento similares em potência nominal. Destaca-se que o Protótipo (I), mesmo com mais componentes que o conversor SEPIC CC-CC convencional, apresentou maior rendimento, para ambos os modos de acionamento utilizados, com menores esforços de tensão sobre os interruptores e diodos. O Protótipo (II), mesmo com mais componentes e com o dobro da tensão de entrada (dobro de ganho), o rendimento em potência nominal foi equivalente ao rendimento do Protótipo (I). Os valores de rendimento em potência nominal com o circuito de grampeamento passivo regenerativo podem ser visualizados a partir da Tabela 5.1.

Tabela 5.1 – Rendimento em potência nominal referente aos conversores CC-CC.

Grandeza	Conversor SEPIC convencional isolado	Protótipo (I) com modo (I) de acionamento dos interruptores	Protótipo (I) com modo (III) de acionamento dos interruptores	Protótipo (II) com modo (III) de acionamento dos interruptores
Rendimento	94,48%	94,53%	94,72%	94,42%

Fonte: Autoria Própria.

Por meio do capítulo 4, juntamente com o apêndice C, apresentou-se a análise teórica dos retificadores, contendo a generalização das estruturas e os modos de acionamento dos interruptores, como para o conversor CC-CC proposto. Em sequência, apresentaram-se as principais etapas de operação, formas de onda e análise dinâmica para três modos distintos de acionamento dos interruptores. Assim como para o conversor CC-CC proposto, as equações de projeto e esforços dos elementos que compõem o retificador foram apresentadas apenas para os modos (I) e (III) de acionamento dos interruptores. Destaca-se que as equações dos esforços e a análise dinâmica foram realizadas de maneira generalizada, levando em consideração o número de módulos.

Com relação aos circuitos de grampeamento, necessário para processar a energia proveniente das indutâncias de dispersão, duas estruturas foram estudadas, uma passiva dissipativa (RCD) e outra ativa, utilizando o conversor Flyback. Destaca-se que ambas as estruturas (dissipativa e ativa) foram validadas através de simulações numéricas, sendo

observado o correto funcionamento do retificador com as duas células de grampeamento.

As análises teóricas estática e dinâmica realizadas, as equações de projeto obtidas e os circuitos de grampeamento apresentados e validados através de simulações numéricas contribuíram para gerar uma metodologia de projeto do retificador proposto, a qual foi aplicada para construir um protótipo. Durante os testes experimentais, utilizou-se o circuito de grampeamento passivo dissipativo (RCD) para validação da estrutura (testes da estrutura com o circuito de grampeamento ativo para trabalhos futuros). Além disso, utilizou-se o protótipo para validação experimental dos modos (I) e (III) de acionamento dos interruptores.

De um modo geral, é possível afirmar que a estrutura CA-CC proposta com o circuito de grampeamento passivo dissipativo operou de maneira correta (em potência nominal e em malha fechada). Com relação ao rendimento, THD e FP, os valores obtidos em potência nominal com os modos (I) e (III) de acionamento dos interruptores foram próximos, sendo apresentados na Tabela 5.2.

Tabela 5.2 – Rendimento, THD e FP em potência nominal referente à estrutura CA-CC.

Grandeza	Modo (I) de acionamento dos interruptores	Modo (III) de acionamento dos interruptores
Rendimento	89,905%	90,01%
THD	4,66%	5,43%
FP	0,996	0,997

Fonte: Autoria Própria.

Analisando os resultados obtidos experimentalmente dos conversores CC-CC e CA-CC e seus respectivos modos de acionamento, é possível destacar o modo (III) de acionamento dos interruptores, onde os pulsos de comando são defasados, resultando em um conversor multinível, reduzindo o volume dos indutores de entrada e do capacitor de saída. Destaca-se ainda que o melhor modo de acionamento para se projetar os conversores seria o modo (IV), uma vez que os valores de razão cíclica seriam maiores, diminuindo os valores máximo e eficaz das correntes nos elementos e conseqüentemente as perdas desses elementos, aumentando o rendimento da estrutura. No caso dos conversores implementados, utilizou-se o modo (III) devido ao range de razão cíclica obtido para os conversores CC-CC a partir das especificações de projeto adotadas, sendo que no modo (IV) o valor mínimo (0,5) e o valor máximo (0,54) são muito próximos, podendo o conversor passar a operar em MCC com a variação da potência de saída. Caso o conversor seja projetado para outras especificações de projeto e o range de razão cíclica (diferença entre o valor máximo e o valor mínimo) no modo (IV) aumente, o conversor pode ser projetado para o modo (IV).

Por fim, as estruturas apresentadas conseguem manter as condições de reduzidos esforços de tensão sobre os semicondutores para uma ampla faixa de variação da tensão de alimentação, apenas modificando a quantidade de módulos utilizados. Com isso, os conversores tornam-se atrativos para operarem em diversas configurações de microrredes CC. Em adicional, pelo fato do conversor operar em MCD, o controle das estruturas CC-CC e CA-CC são de fácil implementação, sendo outro ponto positivo para a estrutura.

Em contrapartida, com o aumento do número de módulos há o aumento na quantidade de componentes, sendo uma desvantagem da estrutura. Outra desvantagem da estrutura CC-CC e CA-CC é a indutância de dispersão, a qual causa um efeito de sobrentensão nos interruptores, necessitando de um circuito de grampeamento para não serem danificados.

Com relação à estrutura CA-CC, toda a análise teórica desenvolvida levou-se em consideração a generalização da estrutura. Entretanto, como a tensão eficaz da rede é fixa (geralmente 127 V, 220 V ou 380 V) a estrutura mais viável do retificar será de dois módulos, devido aos esforços de tensão sobre os semicondutores e a tecnologia existente dos semicondutores, não sendo necessário acrescentar a quantidade de componentes, exceto para uma aplicação em que a tensão de saída seja muito baixa ou a tensão de entrada seja superior aos 380 V eficaz.

Referente aos trabalhos futuros, é possível destacar a implementação da estrutura CA-CC com o circuito de grampeamento ativo, a fim de incrementar o rendimento da estrutura. Em adicional, pode-se projetar novos protótipos considerando a variação da tensão de entrada, uma vez que os protótipos iniciais operaram de maneira correta, visando a inserção da estrutura em aplicações que demandam a variação da tensão de entrada.

O estudo e implementação das topologias com a conexão série na saída podem ampliar ainda mais a faixa de aplicação dos conversores da família SEPIC, podendo ser utilizado em aplicações que necessitam de níveis mais elevados de tensão na saída (operando como elevador de tensão), uma vez que os capacitores em série proporcionam a somatória da tensão.

O projeto dos indutores acoplados de saída é algo que pode ser aprimorado, visando diminuir a indutância de dispersão e, conseqüentemente, diminuindo as perdas no circuito de grampeamento, contribuindo também para o aumento do rendimento. Para tanto, utilizar outras tecnologias de núcleos, como os planares, pode ser benéfico, pois reduz a indutância de dispersão e o volume do conversor.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] B. Mundial, “Consumo de eletricidade per capita.” [Online]. Available: <https://www.worldbank.org/>. [Accessed: 14-Apr-2020].
- [2] A. D. B. Lange, “Retificador PFC monofásico PWM bridgeless três-níveis de alto desempenho,” Universidade Federal de Santa Catarina - UFSC, 2013.
- [3] P. Junior and S. Costa, “Retificadores SEPIC Monofásicos E Trifásicos Aplicados no Processamento da Energia Elétrica Proveniente de Aerogeradores de Pequeno Porte,” Universidade Tecnológica Federal do Paraná - UTFPR, 2015.
- [4] P. J. S. Costa, “Retificadores SEPIC monofásicos e trifásicos com elevação do ganho estático e redução dos esforços de tensão sobre os semicondutores,” Universidade Federal de Santa Catarina - UFSC, 2017.
- [5] I. Barbi, *Eletronica de potencia*, 6ª Edição. Florianópolis - SC, 2006.
- [6] M. V. M. Ewerling, “Conversor CA-CC bridgeless monofásico de estágio único com PFC baseado no conversor SEPIC operando no modo de condução contínuo,” Universidade Tecnológica Federal do Paraná - UTFPR, 2017.
- [7] R. Martinez and P. N. Enjeti, “A high-performance single-phase rectifier with input power factor correction,” *IEEE Trans. Power Electron.*, vol. 11, no. 2, pp. 311–317, 1996.
- [8] A. F. de Souza, “Retificadores monofásicos de alto fator de potência com reduzidas perdas de condução e comutação suave,” Universidade Federal de Santa Catarina - UFSC, 1998.
- [9] L. Huber, Y. Jang, and M. M. Jovanović, “Performance evaluation of bridgeless PFC boost rectifiers,” *IEEE Trans. Power Electron.*, vol. 23, no. 3, pp. 1381–1390, 2008.
- [10] C. da S. Postiglione, “Fonte de Alimentação de Estágio Único com Correção do Fator de Potência,” Universidade Federal de Santa Catarina - UFSC, 2006.
- [11] C. da S. Postiglione, A. L. Fuerback, C. Bitencourt Nascimento, D. Cruz Martins, and A. José Perin, “Ac-dc Serial-interleaved Boost Converter Applied In A Single-stage Pfc,” *Eletrônica de Potência*, vol. 18, no. 4, pp. 1170–1179, 2013.
- [12] M. R. Sahid, A. H. M. Yatim, and N. D. Muhammad, “A bridgeless Cuk PFC converter,” *2011 IEEE Appl. Power Electron. Colloquium, IAPEC 2011*, pp. 81–85, 2011.
- [13] A. A. Fardoun, E. H. Ismail, A. J. Sabzali, and M. A. Al-Saffar, “New efficient bridgeless cuk rectifiers for PFC applications,” *IEEE Trans. Power Electron.*, vol. 27, no. 7, pp. 3292–3301, 2012.
- [14] G. de Oliveira Assunção, “Conversor ca-cc de estágio único com elevado fator de potência baseado no conversor SEPIC MCD com interruptores bidirecionais,” Universidade Tecnológica Federal do Paraná - UTFPR, 2016.
- [15] M. Antonio, M. P. Hirth, F. A. Bardemaker, C. Henrique, and I. Font, “CONVERSOR CA-CC DE ESTÁGIO ÚNICO COM ELEVADO FATOR DE POTÊNCIA E ISOLAÇÃO EM ALTA FREQUÊNCIA EMPREGANDO O CONVERSOR SEPIC COM INTERRUPTORES NO LADO CA,” *Rev. Ilha Digit.*, vol. 5, pp. 25–34, 2014.
- [16] M. P. Hirth, “Conversor CA-CC monofásico de estágio único empregando o conversor SEPIC com interruptores do lado CA,” Universidade Tecnológica Federal do Paraná - UTFPR, 2015.
- [17] P. J. S. Costa, C. H. Illa Font, and T. B. Lazzarin, “A Family of Single-Phase Voltage-Doubler High-Power-Factor SEPIC Rectifiers Operating in DCM,” *IEEE Trans. Power Electron.*, vol. 32, no. 6, pp. 4279–4290, 2017.
- [18] P. F. De Melo, R. Gules, F. Eduardo, R. Romaneli, and R. C. Annunziato, “A Modified SEPIC Converter for High-Power-Factor Rectifier and Universal Input Voltage Applications,” vol. 25, no. 2, pp. 310–321, 2010.
- [19] M. Mahdavi and H. Farzanehfard, “Zero-voltage transition bridgeless single-ended primary inductance converter power factor correction rectifier,” no. July 2013, pp. 895–902, 2014.
- [20] M. V. M. Ewerling and C. H. I. Font, “Single-stage AC/DC converter based on sepic topology operating in continuous conduction mode,” *14th Brazilian Power Electron. Conf. COBEP 2017*, vol. 2018-Janua, pp. 1–6, 2017.
- [21] C. G. Bianchin, R. Gules, and A. Andr, “High-Power-Factor Rectifier Using the Modified SEPIC

- Converter Operating in Discontinuous Conduction Mode,” vol. 30, no. 8, pp. 4349–4364, 2015.
- [22] K. K. H. Dia, Ahammad, S. Islam, and M. A. Choudhury, “A single phase input switched SEPIC PFC AC-DC converter,” *2016 3rd Int. Conf. Electr. Eng. Inf. Commun. Technol. iCEEiCT 2016*, pp. 1–6, 2017.
- [23] M. R. Sahid, A. H. M. Yatim, and T. Taufik, “A New AC-DC Converter Using Bridgeless SEPIC,” *IECON 2010 - 36th Annu. Conf. IEEE Ind. Electron. Soc.*, no. c, pp. 286–290, 2010.
- [24] A. J. Sabzali, E. H. Ismail, S. Member, M. A. Al-saffar, A. A. Fardoun, and S. Member, “New Bridgeless DCM Sepic and Cuk PFC Rectifiers With Low Conduction and Switching Losses,” vol. 47, no. 2, pp. 873–881, 2011.
- [25] M. Mahdavi and H. Farzanehfard, “Bridgeless SEPIC PFC rectifier with reduced components and conduction losses,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 9, pp. 4153–4160, 2011.
- [26] A. J. Sabzali, E. H. Ismail, M. A. Al-Saffar, and A. A. Fardoun, “A new bridgeless PFC Sepic and Cuk rectifiers with low conduction and switching losses,” *Proc. Int. Conf. Power Electron. Drive Syst.*, pp. 550–556, 2009.
- [27] J. W. Yang and H. L. Do, “Bridgeless sepic converter with a ripple-free input current,” *IEEE Trans. Power Electron.*, vol. 28, no. 7, pp. 3388–3394, 2013.
- [28] S. J. Chiang, H. J. Shieh, and M. C. Chen, “Modeling and control of PV charger system with SEPIC converter,” *IEEE Trans. Ind. Electron.*, vol. 56, no. 11, pp. 4344–4353, 2009.
- [29] A. C. C. Hua and B. C. Y. Tsai, “Design of a wide input range DC/DC converter based on SEPIC topology for fuel cell power conversion,” *2010 Int. Power Electron. Conf. - ECCE Asia -, IPEC 2010*, pp. 311–316, 2010.
- [30] R. Gules, W. M. Dos Santos, R. C. Annunziato, E. F. R. Romaneli, and C. Q. Andrea, “A modified SEPIC converter with high static gain for renewable applications,” *COBEP 2011 - 11th Brazilian Power Electron. Conf.*, pp. 162–167, 2011.
- [31] A. Ghasemi, E. Adib, and M. R. Mohammadi, “A new isolated SEPIC converter with coupled inductors for photovoltaic applications,” *2011 19th Iran. Conf. Electr. Eng. ICEE 2011*, pp. 1–5, 2011.
- [32] Z. Zhou and L. Li, “Isolated Sepic Three-Level DC-DC converter,” *Proc. 2011 6th IEEE Conf. Ind. Electron. Appl. ICIEA 2011*, no. 1, pp. 2162–2165, 2011.
- [33] D. S. L. Simonetti, J. Sebastian, and J. Uceda, “The discontinuous conduction mode sepic and cuk power factor preregulators: Analysis and design,” *IEEE Trans. Ind. Electron.*, vol. 44, no. 5, pp. 630–637, 1997.
- [34] D. Hou, Q. Zhang, and X. Liu, “An isolated bridgeless power factor correction rectifier based on SEPIC topology,” *Inf. Technol. J.*, pp. 2336–2342, 2011.
- [35] S. W. Lee and H. L. Do, “Isolated SEPIC DC-DC converter with ripple-free input current and lossless snubber,” *IEEE Trans. Ind. Electron.*, vol. 65, no. 2, pp. 1254–1262, 2017.
- [36] G. Tibola, “CONVERSOR CA-CC TRIFÁSICO EM ESTÁGIO ÚNICO COM ISOLAMENTO EM ALTA FREQUÊNCIA BASEADO NO CONVERSOR CC-CC SEPIC OPERANDO NO MODO DE CONDUÇÃO DESCONTÍNUO,” Universidade Federal de Santa Catarina - UFSC, 2013.
- [37] C. A. Canesin and I. Barbi, “a Unity Power Factor Multiple Isolated Outputs,” *Appl. Power Electron. Conf. Expo.*, pp. 430–436, 1991.
- [38] J. B. V. Reddy, G. Bhuvaneswari, and B. Singh, “A single DC-DC converter based multiple output SMPS with fully regulated and isolated outputs,” *Proc. INDICON 2005 An Int. Conf. IEEE India Counc.*, vol. 2005, pp. 585–589, 2005.
- [39] E. H. Ismail, “Bridgeless SEPIC rectifier with unity power factor and reduced conduction losses,” *IEEE Trans. Ind. Electron.*, vol. 56, no. 4, pp. 1147–1157, 2009.
- [40] A. M. Al Gabri, S. Member, A. A. Fardoun, S. Member, E. H. Ismail, and S. Member, “Bridgeless PFC-Modified SEPIC Rectifier With Extended Gain for Universal Input Voltage Applications,” vol. 30, no. 8, pp. 4272–4282, 2015.
- [41] P. J. S. Costa, C. H. I. Font, and T. B. Lazzarin, “Single-phase SEPIC rectifier with double voltage gain provided by a switched capacitor cell,” *2015 IEEE 13th Brazilian Power Electron. Conf. 1st South. Power Electron. Conf. COBEP/SPEC 2016*, pp. 1–6, 2015.
- [42] P. J. S. Costa, T. B. Lazzarin, and C. H. I. Font, “Hybrid bridgeless DCM SEPIC rectifier integrated with a modified switched capacitor cell,” *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, vol. 2016-May, pp. 2376–2381, 2016.
- [43] K. Mohanraj and S. Bharathnarayanan, “Three Level SEPIC for Hybrid Wind-Solar Energy Systems,” *Energy Procedia*, vol. 117, pp. 120–127, 2017.
- [44] H. L. Do, “Soft-switching SEPIC converter with ripple-free input current,” *IEEE Trans. Power Electron.*, vol. 27, no. 6, pp. 2879–2887, 2012.
- [45] E. H. Ismail and A. A. Fardoun, “SEPIC converter with continuous output current and intrinsic voltage doubler characteristic,” *2008 IEEE Int. Conf. Sustain. Energy Technol. ICSET 2008*, pp. 431–436, 2008.

- [46] S. Narula, B. Singh, and G. Bhuvaneswari, "Bridgeless Single-Ended Primary Inductance Converter with improved power quality for welding power supplies," *India Int. Conf. Power Electron. IICPE*, vol. 2015-May, 2015.
- [47] B. Singh and R. Kushwaha, "A PFC Based EV Battery Charger Using a Bridgeless Isolated SEPIC Converter," *IEEE Trans. Ind. Appl.*, vol. 56, no. 1, pp. 477–487, 2020.
- [48] R. Gules and F. I. Kravetz, "Modified sepic converter with serial magnetic coupling and voltage multiplier cell," *2016 12th IEEE Int. Conf. Ind. Appl. INDUSCON 2016*, pp. 1–7, 2017.
- [49] P. J. S. Costa, C. H. I. Font, and T. B. Lazzarin, "Single-Phase Hybrid Switched-Capacitor Voltage-Doubler SEPIC PFC Rectifiers," *IEEE Trans. Power Electron.*, vol. 33, no. 6, pp. 5118–5130, 2018.
- [50] G. Tibola, E. Lemmen, and I. Barbi, "Three-phase isolated DCM SEPIC converter for high voltage applications," *ECCE 2016 - IEEE Energy Convers. Congr. Expo. Proc.*, pp. 1–8, 2016.
- [51] C. H. Illa Font, "Grampeamento ativo para estágios retificadores de saída de conversores cc-cc isolados," Universidade Federal de Santa Catarina - UFSC, 2003.
- [52] G. Tibola, E. Lemmen, and J. L. Duarte, "Passive regenerative snubber cell applied to isolated DCM SEPIC converter," in *2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia)*, 2016, pp. 2779–2786.
- [53] G. Tibola, E. Lemmen, and J. L. Duarte, "Comparison between dissipative snubber and passive regenerative snubber cells as applied to isolated DCM SEPIC converters," *2016 18th Eur. Conf. Power Electron. Appl. EPE 2016 ECCE Eur.*, vol. 2, 2016.
- [54] G. Tibola, E. Lemmen, J. L. Duarte, and I. Barbi, "Passive regenerative and dissipative snubber cells for isolated sepic converters: Analysis, design, and comparison," *IEEE Trans. Power Electron.*, vol. 32, no. 12, pp. 9210–9222, 2017.
- [55] P. Buso, Simone; Mattavelli, *Digital Control in Power*. 2006.
- [56] D. C. BARBI, Ivo; MARTINS, *Conversores CC-CC Básicos não isolados*, 2ª Edição. Florianópolis, 2006.
- [57] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, Second Edi. Springer Science & Business Media, 2000.

APÊNDICE A – CONVERSOR SEPIC CC-CC

As estruturas propostas são geradas a partir do conversor SEPIC CC-CC, assim torna-se relevante revisar os principais conceitos da estrutura convencional isolada em MCD.

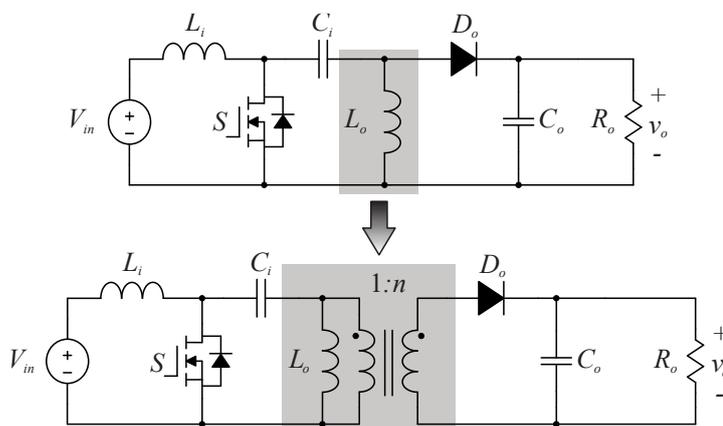
Neste capítulo apresentam-se as etapas de operação, principais formas de onda e toda análise matemática do conversor. O referido capítulo também apresenta os resultados experimentais obtidos.

O conversor SEPIC CC-CC foi inicialmente proposto em 1977 [56], sendo utilizado em aplicações que necessitavam elevar a tensão. Entretanto, este conversor também pode operar como abaixador de tensão.

As estruturas convencionais do conversor SEPIC CC-CC não isolada e isolada são apresentadas na Figura A.1. Este conversor apresenta algumas qualidades e vantagens, principalmente em aplicações como estágio de correção de fator de potência. Dentre as principais vantagens tem-se:

- Possibilidade de operação como elevador ou abaixador de tensão;
- Característica de entrada como fonte de corrente, sendo que a corrente de entrada é contínua e com baixa ondulação, não necessitando de filtros;
- Possibilidade de isolamento galvânica em alta frequência entre a fonte de alimentação e a carga a partir do indutor L_o , sendo substituído por indutores acoplados, o que possibilita a utilização de múltiplas saídas;
- A fonte de alimentação, carga e interruptor, na topologia não isolada, apresentam o mesmo referencial, facilitando o acionamento e controle.

Figura A.1 – Conversor SEPIC CC-CC não isolado e isolado.



Fonte: Autoria Própria.

As principais desvantagens da topologia são:

- Maior número de componentes quando comparada aos conversores *Buck* e *Boost*;
- Esforços de tensão nos semicondutores são maiores quando comparada aos conversores *Buck* e *Boost*;
- Necessidade de utilizar circuito de grameamento quando a estrutura for isolada, devido a indutância de dispersão, acarretando sobretensões no interruptor e diodo, podendo ocasionar a falha destes elementos;
- Dificuldade no projeto de controle devido ao conversor ser de 4ª ordem.

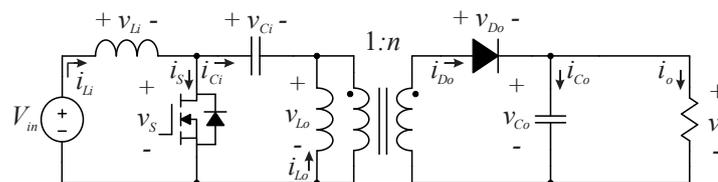
As análises teórica e matemática do conversor isolado ideal para operação em MCD, são bastantes difundidas na literatura [3], [4], [16], [36]. Porém, essas análises são referentes a estrutura não isolada. Assim sendo, apresenta-se a seguir as etapas de operação, formas de onda e as principais equações de esforços e projeto referentes a estrutura isolada, uma vez que estas equações serviram de suporte para as demais análises neste trabalho.

A.1 ANÁLISE TEÓRICA

Para a realização da análise teórica admite-se que todos os componentes são ideais e que o conversor opera em MCD. Na Figura A.2 apresentam-se as convenções de polaridades das tensões e os sentidos das correntes adotados.

A indutância de dispersão proveniente do indutor acoplado L_o é desconsiderada para a análise teórica para simplificar a análise.

Figura A.2 – Convenções para polaridades das tensões e sentidos das correntes.



Fonte: Autoria Própria.

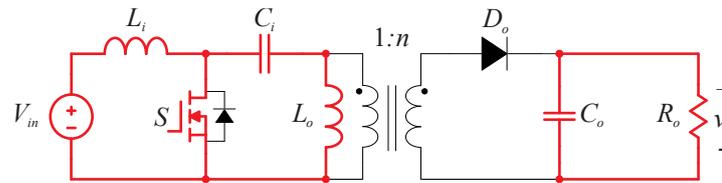
A.1.1 Etapas de operação

No modo de condução descontinuo o conversor SEPIC CC-CC apresenta três etapas de operação, apresentadas nas seções A.1.1.1, A.1.1.2 e A.1.1.3, respectivamente.

A.1.1.1 Primeira etapa de operação

Durante a primeira etapa de operação, apresentada na Figura A.3, o interruptor S está em condução, enquanto o diodo D_o está bloqueado.

Figura A.3 – Primeira etapa de operação.



Fonte: Autoria Própria.

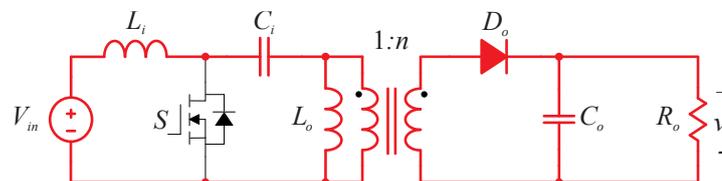
Nesta etapa de operação os indutores L_i e L_o recebem energia da fonte V_{in} e do capacitor C_i , enquanto o capacitor C_o fornece energia para a carga. Nota-se que a corrente no interruptor é igual a somatória das correntes dos indutores.

A.1.1.2 Segunda etapa de operação

Na segunda etapa de operação, apresentada na Figura A.4, o interruptor S é bloqueado, com isso, o diodo D_o entra em condução.

Nesta etapa de operação a fonte V_{in} e os indutores L_i e L_o fornecem energia para os capacitores C_i e C_o e para a carga. Nota-se que a corrente no diodo D_o é igual a somatória das correntes dos indutores refletidas para o secundário.

Figura A.4 – Segunda etapa de operação.

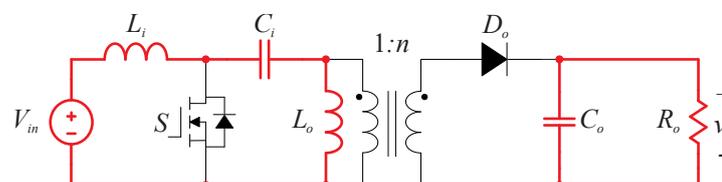


Fonte: Autoria Própria.

A.1.1.3 Terceira etapa de operação

A terceira etapa de operação, apresentada na Figura A.5, tem início quando a corrente dos indutores L_i e L_o se igualam em módulo. Com isso, a circulação de corrente no diodo D_o é findada antes do interruptor S entrar em condução novamente, caracterizando assim a descontinuidade de operação de conversor. Esta descontinuidade pode ser vista a partir das formas de onda de corrente dos indutores L_i e L_o , apresentadas na Figura A.7, onde as correntes permanecem constantes durante esta etapa.

Figura A.5 – Terceira etapa de operação.



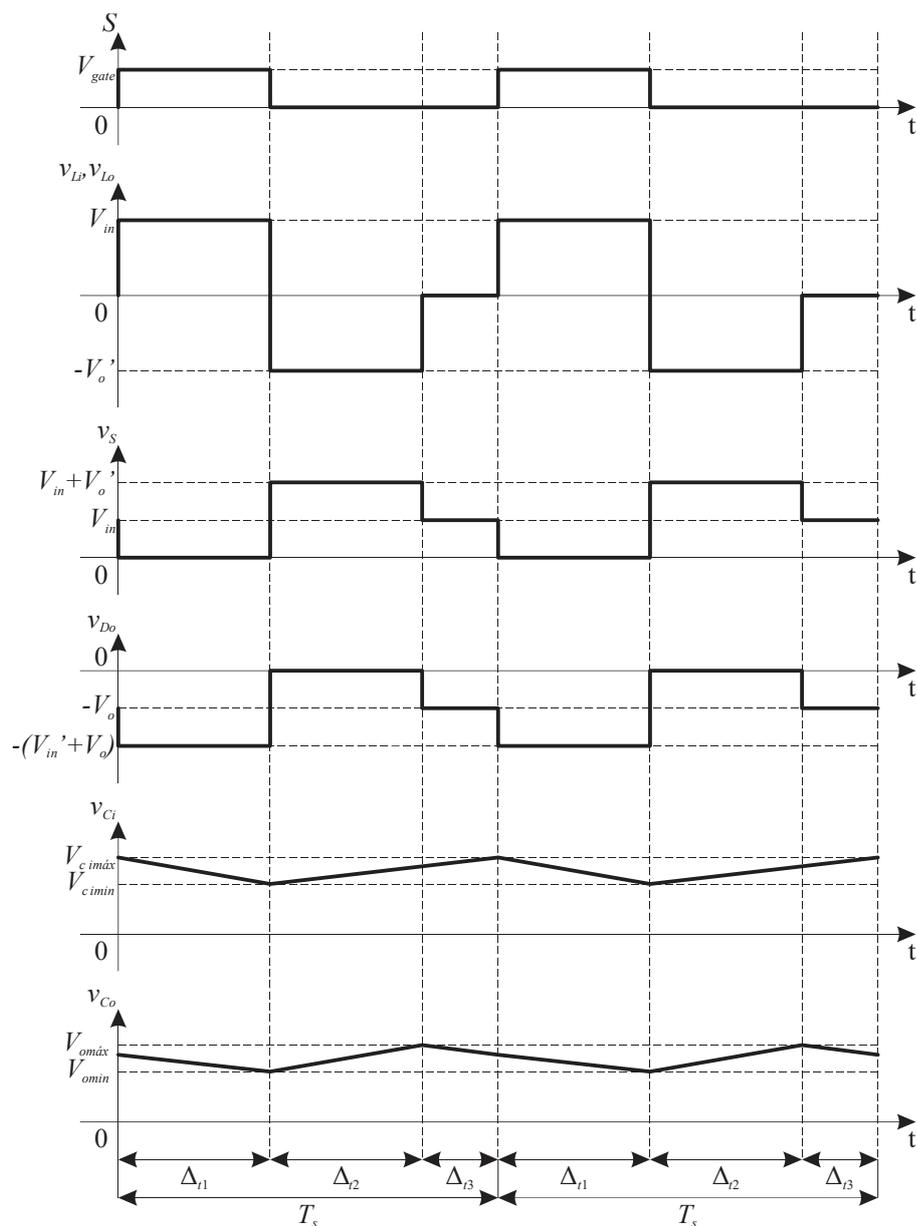
Fonte: Autoria Própria.

A.1.2 Formas de onda

Com as etapas de operação apresentadas na seção A.1.1, pode-se obter as principais formas de onda de tensão e corrente dos elementos que compõem o conversor. Tais formas de onda podem ser visualizadas na Figura A.6 e na Figura A.7, respectivamente.

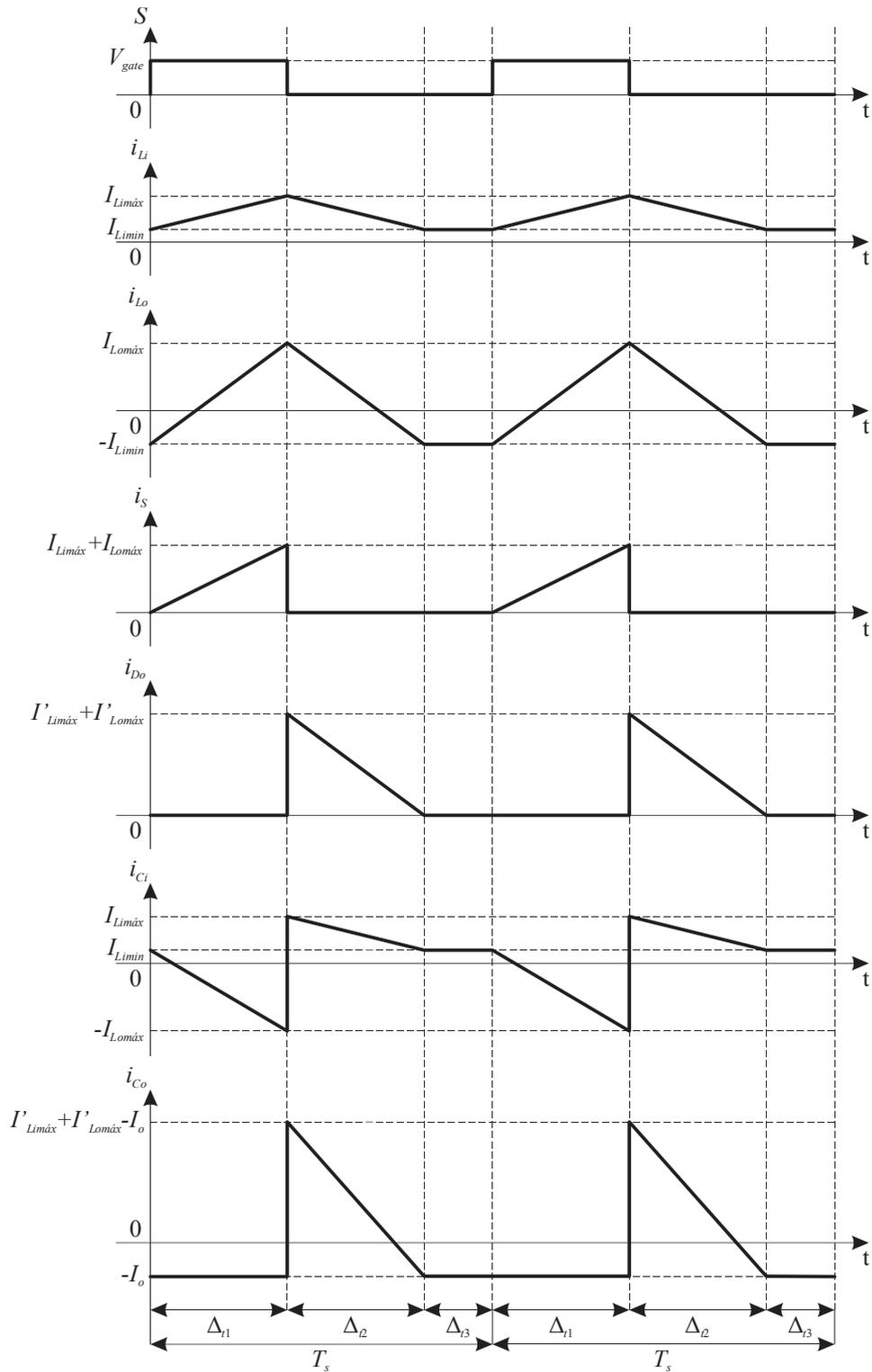
As etapas de operação e as formas de onda são de suma importância para o desenvolvimento do equacionamento do conversor.

Figura A.6 – Principais formas de onda de tensão do conversor SEPIC convencional operando em MCD.



Fonte: Autoria Própria.

Figura A.7 – Principais formas de onda de corrente do conversor SEPIC convencional operando em MCD.



Fonte: Autoria Própria.

A.2 ANÁLISE MATEMÁTICA

A.2.1 Intervalos de tempo

Primeiramente, determina-se o intervalo de tempo Δ_{t1} , que nada mais é do que o tempo de condução do interruptor, apresentado em (A.1).

$$\Delta_{t1} = \frac{D}{f_s} \quad (\text{A.1})$$

O intervalo de tempo Δ_{t2} é obtido a partir do valor médio da tensão no indutor L_i , definido em (A.2). Realizando as devidas operações matemáticas em (A.2), obtém-se (A.3).

$$\langle v_{L_i} \rangle = \frac{1}{T_s} \left[V_{in} \Delta_{t1} + \left(-\frac{V_o}{n} \right) \Delta_{t2} + 0 \Delta_{t3} \right] = 0 \quad (\text{A.2})$$

$$\Delta_{t2} = \frac{V_{in} n D}{V_o f_s} \quad (\text{A.3})$$

Sabendo que a soma dos intervalos de tempo Δ_{t1} , Δ_{t2} e Δ_{t3} é igual ao período de comutação, tem-se (A.4). Substituindo (A.1) e (A.3) em (A.4), obtém-se o intervalo de tempo Δ_{t3} , apresentado em (A.5).

$$\Delta_{t1} + \Delta_{t2} + \Delta_{t3} = T_s \quad (\text{A.4})$$

$$\Delta_{t3} = \frac{V_o (1 - D) - V_{in} n D}{V_o f_s} \quad (\text{A.5})$$

A.2.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o

Observa-se por meio da Figura que as correntes dos indutores L_i e L_o apresentam um valor máximo e um valor mínimo, contendo três incógnitas a serem determinadas. Com isso, é necessário um sistema com três equações para determinar os valores máximos e mínimos de corrente dos indutores.

Analisando as etapas de operação e as formas de onda de corrente, conhecendo as tensões sobre os indutores na primeira etapa, pode-se determinar (A.6) e (A.7).

$$I_{Limáx} - \frac{V_{in}}{L_i} \Delta_{t1} - I_{Limin} = 0 \quad (\text{A.6})$$

$$I_{Limin} - \frac{V_{in}}{L_o} \Delta_{t1} + I_{Lomáx} = 0 \quad (\text{A.7})$$

As expressões (A.6) e (A.7) são duas equações do sistema linear. A terceira equação é obtida a partir do valor médio da corrente do capacitor C_i , sendo que seu valor médio durante um período de comutação é igual a zero. A partir da análise da forma de onda de corrente no capacitor (apresentada na Figura A.7) se determina (A.8) e a sua forma simplificada em (A.9).

$$\langle i_{Cimed} \rangle = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{-I_{Lom\acute{a}x} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right) dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right) dt + \int_0^{\Delta_{t3}} (I_{Limin}) dt \right\} \quad (\text{A.8})$$

$$I_{Limin} (\Delta_{t1} + \Delta_{t2} + 2\Delta_{t3}) + I_{Lim\acute{a}x} \Delta_{t2} - I_{Lom\acute{a}x} \Delta_{t1} = 0 \quad (\text{A.9})$$

Com as expressões dos intervalos de tempo e as três equações (A.6), (A.7) e (A.9), pode-se resolver o sistema e determinar as expressões que definem os valores máximos e mínimos de corrente nos indutores L_i e L_o . Tais expressões são apresentadas em (A.10), (A.11) e (A.12).

$$I_{Limin} = \frac{V_{in} D^2 (V_o L_i - V_{in} n L_o)}{2V_o L_i L_o f_s} \quad (\text{A.10})$$

$$I_{Lim\acute{a}x} = \frac{V_{in} D [2V_o L_o + D(V_o L_i - V_{in} n L_o)]}{2V_o L_i L_o f_s} \quad (\text{A.11})$$

$$I_{Lom\acute{a}x} = \frac{V_{in} D [2V_o L_i - D(V_o L_i - V_{in} n L_o)]}{2V_o L_i L_o f_s} \quad (\text{A.12})$$

A.2.3 Correntes média e eficaz no indutor L_i

Por meio da forma de onda da corrente no indutor L_i , pode-se determinar a equação da reta em cada etapa, as quais são utilizadas para o cálculo dos valores médio e eficaz da corrente no indutor L_i , equações (A.13) e (A.15), respectivamente.

Realizando as devidas substituições e operações matemáticas, chega-se nas expressões finais das correntes média e eficaz no indutor L_i , representado por (A.14) e (A.16), respectivamente.

$$I_{Limed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right) dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right) dt + \int_0^{\Delta_{t3}} (I_{Limin}) dt \right\} \quad (\text{A.13})$$

$$I_{Limed} = \frac{V_{in} D^2 (L_i + L_o)}{2L_i L_o f_s} \quad (\text{A.14})$$

$$I_{Lieficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right)^2 dt + \int_0^{\Delta_{t3}} (I_{Limin})^2 dt \right\}} \quad (\text{A.15})$$

$$I_{Lieficaz} = \frac{V_{in}D}{6V_oL_iL_of_s} \sqrt{3D \left[\frac{4V_oL_o^2(V_{in}n+V_o)+6V_oDL_o(V_oL_i-V_{in}nL_o)}{+3D(V_o^2L_i^2-V_{in}^2n^2L_o^2)} \right]} \quad (A.16)$$

A.2.4 Correntes média e eficaz no indutor L_o

As expressões utilizadas para calcular os valores médio e eficaz da corrente no indutor L_o são apresentadas sequencialmente em (A.17) e (A.19).

Realizando as devidas substituições e operações matemáticas obtém-se as expressões finais das correntes média e eficaz no indutor L_o , representado por (A.18) e (A.20), respectivamente.

$$I_{Lomed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lomáx} + I_{Limin}}{\Delta_{t1}} \right) t - I_{Limin} \right) dt + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lomáx}}{\Delta_{t2}} \right) t + I_{Lomáx} \right) dt + \int_0^{\Delta_{t3}} (-I_{Limin}) dt \right\} \quad (A.17)$$

$$I_{Lomed} = \frac{V_{in}^2 n D^2 (L_i + L_o)}{2V_o L_i L_o f_s} \quad (A.18)$$

$$I_{Loeficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lomáx} + I_{Limin}}{\Delta_{t1}} \right) t - I_{Limin} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lomáx}}{\Delta_{t2}} \right) t + I_{Lomáx} \right)^2 dt + \int_0^{\Delta_{t3}} (-I_{Limin})^2 dt \right\}} \quad (A.19)$$

$$I_{Loeficaz} = \frac{V_{in}D}{6V_oL_iL_of_s} \sqrt{3D \left[\frac{4V_oL_i^2(V_{in}n+V_o)+6V_{in}nDL_i(V_{in}nL_o-V_oL_i)}{+3D(V_{in}^2n^2L_o^2-V_o^2L_i^2)} \right]} \quad (A.20)$$

A.2.5 Correntes máxima, média e eficaz no Interruptor S

O valor máximo de corrente no interruptor é a somatória das máximas correntes nos indutores, como representado na Figura e expresso em (A.21). Substituindo (A.11) e (A.12) em (A.21), obtém-se (A.22).

$$I_{Smáx} = I_{Limáx} + I_{Lomáx} \quad (A.21)$$

$$I_{Smáx} = \frac{V_{in}D(L_i + L_o)}{L_iL_of_s} \quad (A.22)$$

A partir de análise da forma de onda de corrente do interruptor pôde-se determinar (A.23) e (A.25). Substituindo (A.11) e (A.12) em (A.23) e (A.25) e realizando as devidas operações matemáticas, obtém-se (A.24) e (A.26), que definem os valores médio e eficaz da corrente no interruptor, respectivamente.

$$I_{Smed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{\Delta_{t1}} \right) t \right) dt + \int_0^{\Delta_{t2}} (0) dt + \int_0^{\Delta_{t3}} (0) dt \right\} \quad (A.23)$$

$$I_{Smed} = \frac{V_{in} D^2 (L_i + L_o)}{2L_i L_o f_s} \quad (A.24)$$

$$I_{Seficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{\Delta_{t1}} \right) t \right)^2 dt + \int_0^{\Delta_{t2}} (0)^2 dt + \int_0^{\Delta_{t3}} (0)^2 dt \right\}} \quad (A.25)$$

$$I_{Seficaz} = \frac{V_{in} D (L_i + L_o)}{3L_i L_o f_s} \sqrt{3D} \quad (A.26)$$

A.2.6 Correntes máxima, média e eficaz no diodo D_o

O valor máximo de corrente no diodo é a somatória das correntes dos indutores refletidas para o lado secundário, conforme definido em (A.27) e observado na Figura A.7. Substituindo (A.11) e (A.12) em (A.27), obtém-se (A.28).

$$I_{Dom\acute{a}x} = \frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{n} \quad (A.27)$$

$$I_{Dom\acute{a}x} = \frac{V_{in} D (L_i + L_o)}{L_i L_o f_s n} \quad (A.28)$$

As expressões (A.30) e (A.32) determinam sequencialmente os valores médio e eficaz da corrente no diodo D_o . Tais equações são obtidas a partir das devidas substituições e operações matemáticas de (A.29) e (A.31).

$$I_{Domed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (0) dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{n\Delta_{t2}} \right) t \right) dt + \int_0^{\Delta_{t3}} (0) dt \right\} \quad (A.29)$$

$$I_{Domed} = \frac{V_{in}^2 D^2 (L_i + L_o)}{2V_o L_i L_o f_s} \quad (A.30)$$

$$I_{Doefficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (0)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{n\Delta_{t2}} \right) t \right)^2 dt + \int_0^{\Delta_{t3}} (0)^2 dt \right\}} \quad (A.31)$$

$$I_{Doefficaz} = \frac{V_{in} D (L_i + L_o)}{3L_i L_o f_s} \sqrt{\frac{3V_{in} D}{V_o n}} \quad (A.32)$$

A.2.7 Corrente média de saída I_o

O valor médio da corrente de saída é equivalente ao valor médio da corrente do diodo D_o , sendo a expressão apresentada em (A.33). Outra maneira de representar o valor médio da corrente de saída é através da Lei de Ohm, equação (A.34).

$$I_o = \frac{V_{in}^2 D^2 (L_i + L_o)}{2V_o L_i L_o f_s} \quad (A.33)$$

$$I_o = \frac{V_o}{R_o} \quad (\text{A.34})$$

A.2.8 Corrente eficaz no capacitor C_i

A expressão utilizada para calcular o valor médio da corrente no capacitor C_i já foi apresentada anteriormente em (A.8). Para determinar a expressão utilizada para o cálculo do valor eficaz da corrente basta elevar os termos ao quadrado e determinar a raiz quadrada, conforme exibido em (A.35).

Realizando as devidas substituições e operações matemáticas em (A.35), obtém-se (A.36), utilizada para determinar o valor eficaz da corrente no capacitor C_i .

$$I_{C_{eficaz}} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{-I_{Lomáx} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t + I_{Limáx} \right)^2 dt + \int_0^{\Delta_{t3}} (I_{Limin})^2 dt \right\}} \quad (\text{A.35})$$

$$I_{C_{eficaz}} = \frac{V_{in} D}{6V_o L_i L_o f_s} \sqrt{3D \left[V_o^2 L_i^2 (4 - 3D) + 6V_{in} n V_o L_i L_o D + V_{in} n L_o^2 (4V_o - 3V_{in} n D) \right]} \quad (\text{A.36})$$

A.2.9 Correntes máxima e eficaz no capacitor C_o

O valor máximo de corrente no capacitor C_o é a somatória das máximas corrente nos indutores refletidas para o lado secundário e subtraídas da corrente de saída, conforme (A.37) e exibido na Figura A.7. Substituindo (A.11), (A.12) e (A.33) em (A.37), obtém-se (A.38), utilizada para determinar o valor máximo da corrente no capacitor C_o .

$$I_{Comáx} = \frac{I_{Limáx} + I_{Lomáx}}{n} - I_o \quad (\text{A.37})$$

$$I_{Comáx} = \frac{V_{in} D (L_i + L_o) (2V_o - V_{in} n D)}{2V_o n L_i L_o f_s} \quad (\text{A.38})$$

O valor eficaz da corrente no capacitor C_o é obtido a partir de (A.40). Tal expressão é obtida a partir de (A.39).

$$I_{C_{eficaz}} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (-I_o)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limáx} - I_{Lomáx}}{n \Delta_{t2}} \right) t + \frac{I_{Limáx} + I_{Lomáx}}{n} - I_o \right)^2 dt + \int_0^{\Delta_{t3}} (-I_o)^2 dt \right\}} \quad (\text{A.39})$$

$$I_{C_{eficaz}} = \frac{V_{in} D (L_i + L_o)}{6V_o L_i L_o f_s} \sqrt{\frac{3V_{in} D (4V_o - 3V_{in} n D)}{n}} \quad (\text{A.40})$$

A.2.10 Máximas tensões sobre o interruptor e o diodo

As máximas tensões sobre o interruptor e o diodo podem ser obtidas a partir das formas de onda apresentadas na Figura A.6, sendo apresentadas em (A.41) e (A.42), respectivamente.

$$V_{Smáx} = V_{in} + \frac{V_o}{n} \quad (\text{A.41})$$

$$V_{Domáx} = -(V_{in}n + V_o) \quad (\text{A.42})$$

A.2.11 Indutores L_i e L_o

A expressão que determina o valor da indutância L_i pode ser obtido a partir da tensão entre seus terminais, que é proporcional à taxa de variação da corrente que o atravessa, conforme (A.43). Substituindo a tensão sobre o indutor L_i durante a primeira etapa de operação, a qual pode ser obtida analisando a forma de onda da tensão sobre o indutor apresentada na Figura A.7, em (A.43) e isolando a indutância, obtém-se (A.44), utilizada para determinar o valor da indutância L_i .

$$v(t) = L \frac{di(t)}{dt} \quad (\text{A.43})$$

$$L_i = \frac{V_{in}D}{\Delta_{iLi}f_s} \quad (\text{A.44})$$

A expressão que determina o valor da indutância magnetizante L_o é obtida a partir da igualdade das equações que definem o valor médio da corrente de saída, (A.33) e (A.34), obtendo (A.45). Realizando as devidas operações matemáticas e isolante a variável L_o , obtém-se (A.46).

$$\frac{V_o}{R_o} = \frac{V_{in}^2 D^2 (L_i + L_o)}{2V_o L_i L_o f_s} \quad (\text{A.45})$$

$$L_o = \frac{V_{in}^2 D^2 L_i R_o}{2V_o^2 L_i f_s - V_{in}^2 D^2 R_o} \quad (\text{A.46})$$

A.2.12 Capacitores C_i e C_o

As expressões utilizadas para calcular os valores das capacitâncias C_i e C_o foram deduzidas e apresentadas em detalhe por [36]. Tais expressões são apresentadas sequencialmente em (A.47) e (A.48), levando em consideração a relação de transformação.

$$C_i = \frac{V_{in} D^2 [V_o L_i (2 - D) + V_{in} n D L_o]^2}{8V_o^2 L_i^2 L_o f_s^2 \Delta_{VCi}} \quad (\text{A.47})$$

$$C_o = \frac{V_{in}^2 D^2 (L_i + L_o) (V_{in} n D - 2V_o)^2}{8V_o^3 L_i L_o f_s^2 \Delta_{VCo}} \quad (\text{A.48})$$

A.3 CARACTERÍSTICA ESTÁTICA

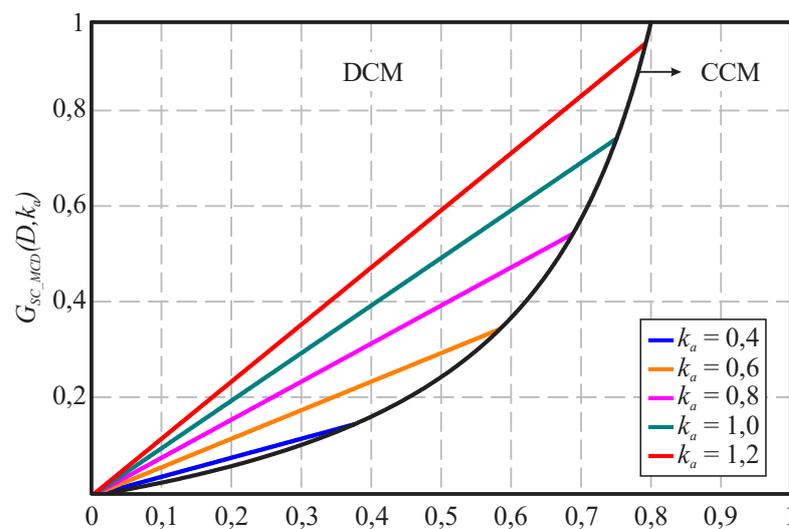
O ganho estático do conversor é dado pela relação da tensão de saída pela tensão de entrada e é obtido a partir de operações matemáticas em (A.45), resultando em (A.49).

A Figura A.8 apresenta o ganho estático do conversor para alguns valores de k_a , equação (A.50), em função da razão cíclica. É possível observar o comportamento do ganho estático com o aumento da razão cíclica. Nota-se que para cada valor de k_a , têm-se um valor máximo de razão cíclica, o qual delimita o modo de operação do conversor entre MCD e MCC, ou seja, para valores menores de razão cíclica do que o máximo, o conversor opera em MCD, para valores maiores de razão cíclica o conversor passa a operar em MCC.

$$G_{SC_MCD} = \frac{V_o}{V_{in}} = Dk_a \quad (\text{A.49})$$

$$k_a = \sqrt{\frac{R_o(L_i + L_o)}{2L_iL_o f_s}} \quad (\text{A.50})$$

Figura A.8 – Característica estática do conversor SEPIC.



Fonte: Autoria Própria.

A.4 RESTRIÇÕES DE OPERAÇÃO

O conversor SEPIC CC-CC em MCD apresenta duas restrições de operação, ambas relacionadas com o modo de operação do conversor.

Para o conversor operar em MCD, a terceira etapa de operação deverá existir. Sendo assim, pode-se afirmar que a terceira etapa de operação é o limite da descontinuidade de operação do conversor. Quando a terceira etapa de operação do conversor tende a zero, o conversor passa a apresentar apenas duas etapas de operação e a operar em MCC, ou seja, toda energia armazenada durante a primeira etapa é fornecida para a saída durante a segunda etapa.

A partir disto, pode-se escrever (A.51).

Substituindo os tempos Δ_{t1} (DT_s) e Δ_{t2} ($(1-D)T_s$) e substituindo V_o , isolado em (A.49), em (A.51), obtém-se (A.52).

$$V_{in}\Delta_{t1} = \frac{V_o}{n}\Delta_{t2} \quad (\text{A.51})$$

$$\frac{1}{(1-D)} = \sqrt{\frac{R_o(L_i + L_o)}{2L_iL_of_s n^2}} \quad (\text{A.52})$$

A partir de (A.52) pode-se determinar as duas restrições de operação:

- Resistência de carga crítica: valores de resistência igual ou superior ao valor crítico garantem a operação em MCD do conversor para um determinado ponto de operação;
- Máximo valor de razão cíclica: indica o máximo valor de razão cíclica aplicado ao conversor para que o mesmo opere em MCD para uma dada condição de carga.

As restrições de operação são exibidas em (A.53) e (A.54), obtidas a partir de (A.52).

$$R_{omin} = \frac{2L_iL_of_s n^2}{(L_i + L_o)(1-D)^2} \quad (\text{A.53})$$

$$D_{máx} = 1 - \sqrt{\frac{2L_iL_of_s n^2}{R_o(L_i + L_o)}} \quad (\text{A.54})$$

A.5 MODELAGEM E CONTROLE DO CONVERSOR SEPIC CC-CC CONVENCIONAL

A implementação do controle para o conversor SEPIC CC-CC convencional é composta apenas pela malha de controle da tensão de saída. Essa malha tem a função de regular a tensão de saída para eventuais variações na carga do conversor, conforme ilustra a Figura A.9.

A Figura A.10 apresenta o diagrama de blocos com a estratégia de controle do conversor SEPIC CC-CC convencional. O diagrama é composto por:

- ✓ V_{oref} : tensão de referência;
- ✓ $C(s)$: controlador;
- ✓ PWM : modulador PWM;
- ✓ $G(s)$: planta do conversor;
- ✓ v_o : tensão de saída a ser controlada;
- ✓ H_{vo} : sensor de tensão de saída;
- ✓ $FPB(s)$: filtro passa-baixa.

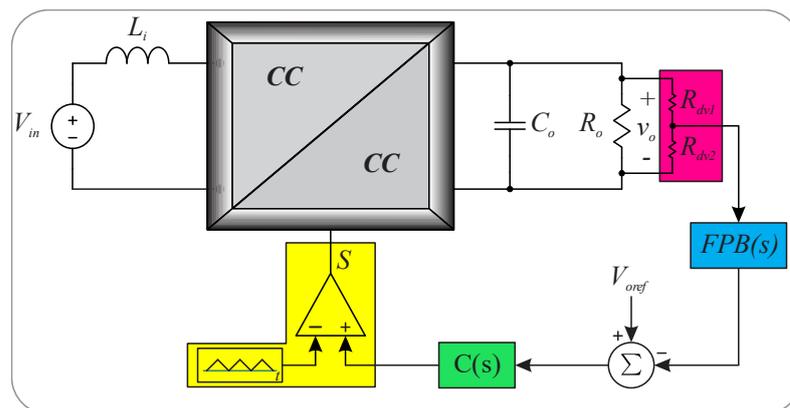
Analisando a Figura A.10 é possível observar que a tensão de saída v_o é lida, passando por um ganho H_{v_o} do divisor resistivo e posteriormente por um filtro passa-baixa, a fim de eliminar os ruídos de alta frequência. Assim, a tensão de referência V_{oref} é subtraída da tensão v_o após o filtro passa-baixa, gerando o erro não compensando, o qual passa pelo controlador e é compensado, sendo posteriormente comparado no modulador PWM , gerando o novo valor de razão cíclica D , o qual é enviado para o interruptor.

A.5.1 Controlador

Com o intuito de se obter erro nulo em regime permanente na tensão de saída v_o para entrada em degrau, optou-se por utilizar um controlador proporcional integral (PI), sendo a sua função de transferência apresentada em (A.55). O controle do conversor foi realizado de forma digital utilizando o *DSP TMS320F28027* da *Texas Instruments*.

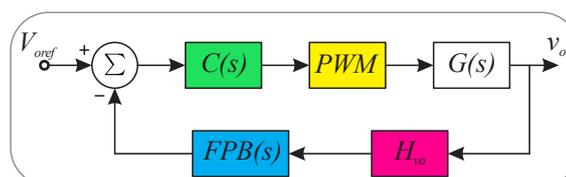
$$C(s) = K_p \frac{\left(s + \frac{K_i}{K_p} \right)}{s} \quad (\text{A.55})$$

Figura A.9 – Estratégia de controle do conversor SEPIC CC-CC convencional.



Fonte: Autoria Própria.

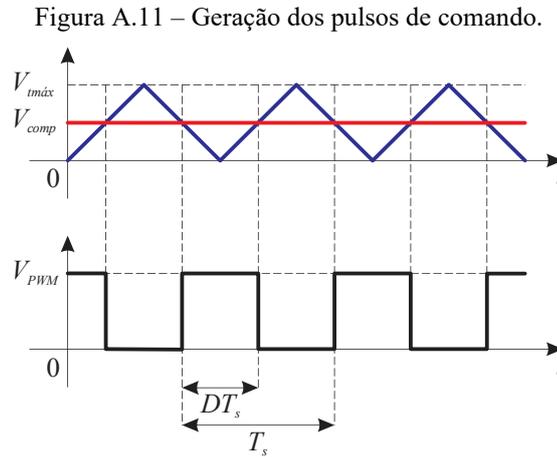
Figura A.10 – Diagrama de blocos para o controle do conversor SEPIC CC-CC convencional.



Fonte: Autoria Própria.

A.5.2 Modulador PWM

O pulso de comando para acionar o interruptor S é gerado a partir da comparação entre o sinal de saída do controlador (V_{comp}) e um sinal da portadora (sinal triangular com um valor máximo ($V_{tmáx}$)), como pode-se observar na Figura A.11. A equação (A.56) define o ganho do modulador.



Fonte: Autoria Própria.

$$K_{PWM} = \frac{1}{V_{tmáx}} \quad (\text{A.56})$$

A.5.3 Sensor de tensão

O sensor utilizado para amostrar a tensão de saída é um divisor resistivo, como pode-se observar na Figura . A equação (A.57) define o ganho do divisor resistivo. Para os resistores do divisor resistivo, primeiramente especifica-se um valor para o resistor R_{dv1} , sendo posteriormente calculado o resistor R_{dv2} , através de (A.58), para obter o ganho K_{vo} .

$$K_{vo} = \frac{V_{oref}}{V_o} \quad (\text{A.57})$$

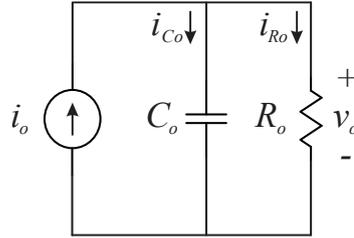
$$R_{dv2} = \frac{R_{dv1} K_{vo}}{1 - K_{vo}} \quad (\text{A.58})$$

A.5.4 Planta do conversor SEPIC CC-CC convencional em MCD

O projeto do compensador de tensão começa com o desenvolvimento da função de transferência (FT) do conversor, ou seja, o modelo dinâmico da tensão de saída pela razão cíclica. Para isto, utiliza-se o circuito elétrico equivalente apresentado na Figura A.12, sendo que o circuito elétrico equivalente considera os valores médios das grandezas, os quais são válidos para pequenas perturbações.

A análise do circuito equivalente exibido na Figura A.12 conduz a (A.59). Substituindo

Figura A.12 – Modelo equivalente para obtenção da planta de tensão.



Fonte: Adaptado de [16].

as relações tensão/corrente em um capacitor e em um resistor em (A.59), obtém-se (A.60).

$$i_o = i_{C_o} + i_{R_o} \quad (\text{A.59})$$

$$i_o(d, v_o) = C_o \frac{dv_{C_o}}{dt} + \frac{v_o}{R_o} \quad (\text{A.60})$$

O uso da técnica de modelagem de pequenos sinais, método este detalhado em [57], acarreta em (A.61). A nomenclatura usada também segue [57], no qual as grandezas no ponto de operação são representadas com letra maiúscula e as pequenas variações representadas com letra minúscula e notadas com acento circunflexo.

Ao desprezar os termos CC de (A.61) permanecem apenas os termos de 1ª ordem escritos em (A.62).

$$I_o(D, V_o) + i_o(d, v_o) = C_o \frac{d(V_o + v_o)}{dt} + \frac{(V_o + v_o)}{R_o} \quad (\text{A.61})$$

$$i_o(d, v_o) = C_o \frac{dv_o}{dt} + \frac{v_o}{R_o} \quad (\text{A.62})$$

Como a corrente de saída sofre alterações na sua amplitude com variações da razão cíclica e da tensão de saída, pode-se escrever esta variação da corrente de saída em funções parciais, como demonstra (A.63). Substituindo (A.33) em (A.63) e realizando os devidos cálculos matemáticos, obtém-se (A.64).

$$i_o(d, v_o) = \frac{\partial I_o}{\partial d} d + \frac{\partial I_o}{\partial v_o} v_o \quad (\text{A.63})$$

$$i_o(d, v_o) = \left[\frac{V_{in}^2 D (L_i + L_o)}{V_o L_i L_o f_s} \right] d + \left[-\frac{V_{in}^2 D^2 (L_i + L_o)}{2V_o^2 L_i L_o f_s} \right] v_o \quad (\text{A.64})$$

Igualando (A.62) e (A.64), obtém-se (A.65).

$$C_o \frac{dv_o}{dt} + \frac{v_o}{R_o} = \left[\frac{V_{in}^2 D (L_i + L_o)}{V_o L_i L_o f_s} \right] d + \left[-\frac{V_{in}^2 D^2 (L_i + L_o)}{2V_o^2 L_i L_o f_s} \right] v_o \quad (\text{A.65})$$

Ao aplicar a transformada de Laplace em (A.65) e realizar as devidas operações

matemáticas, obtém-se (A.66) que representa da função de transferência da tensão de saída em função da razão cíclica.

$$FT_{SC} = \frac{v_o(s)}{d(s)} = \frac{K}{s + \frac{DK}{2V_o} + \frac{1}{R_o C_o}} \quad (\text{A.66})$$

$$K = \frac{V_{in}^2 D(L_i + L_o)}{V_o L_i L_o C_o f_s} \quad (\text{A.67})$$

A.5.5 Validação da função de transferência

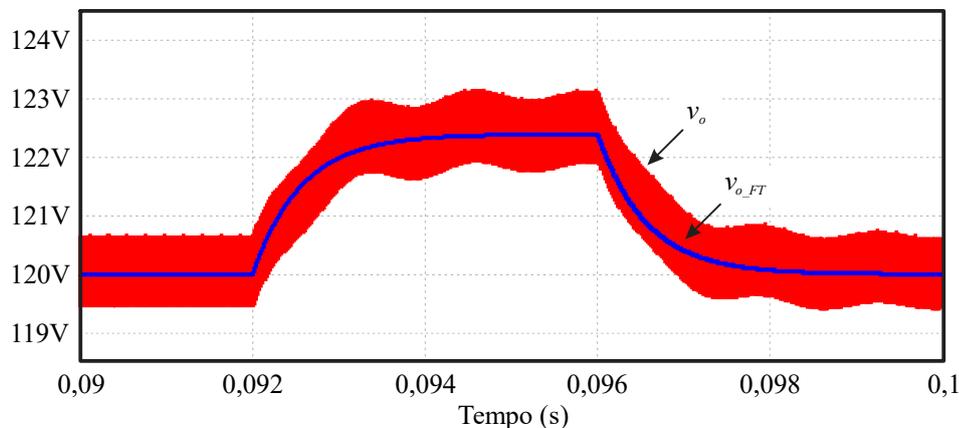
A validação da função de transferência obtida em (A.66) foi realizada por uma simulação numérica utilizando o *software* PSIM[®], bem como as especificações de projeto apresentadas na Tabela A.2 e os valores dos componentes apresentados na Tabela A.3.

A substituição dos valores da Tabela A.2 e da Tabela A.3 em (A.66), permite obter (A.68), a qual é utilizada, em efeito comparativo com a resposta do circuito, para validação.

$$FT_{SC} = \frac{v_o(s)}{d(s)} = \frac{711111,111}{s + 1777,778} \quad (\text{A.68})$$

A função de transferência apresentada em (A.68) foi simulada, simultaneamente, com o conversor comutado, sendo as respostas apresentadas na Figura A.13. No instante de 0,092 segundo foi aplicado um degrado de 2% no valor da razão cíclica e no instante 0,096 segundo foi aplicado um segundo degrau negativo de 2% (retornando ao valor inicial). É possível observar que ambas as respostas são similares, validando assim a função de transferência obtida.

Figura A.13 – Validação da função de transferência do conversor SEPIC CC-CC convencional.



Fonte: Autoria Própria.

A.6 VALIDAÇÃO DAS EQUAÇÕES TEÓRICAS

A fim de confrontar os valores teóricos e os valores obtidos a partir de simulação numérica, considerando todos os componentes ideais, apresenta-se a Tabela A.1.

A partir dos resultados contidos na Tabela A.1 pode-se constatar que os resultados teóricos e os resultados de simulação numérica são muito semelhantes com erro percentual máximo na ordem de 3,32%. Deste modo, considera-se que o equacionamento desenvolvido é capaz de definir, com considerável exatidão, os patamares das grandezas do conversor SEPIC CC-CC convencional isolado.

Tabela A.1 – Análise comparativa entre os resultados teóricos e os resultados de simulação numérica.

Grandezas	Valor Teórico	Valor Simulado	Erro
Valor médio da tensão de saída (V_o)	120 V	121,829 V	1,52%
Corrente média de saída (I_o)	4,167 A	4,23 A	1,51%
Potência de saída (P_o)	500 W	515,359 W	3,07%
Valor máximo da corrente do indutor L_i ($I_{Limáx}$)	1,4 A	1,435 A	2,50%
Valor mínimo da corrente do indutor L_i ($I_{Limín}$)	1,15 A	1,185 A	3,04%
Valor eficaz da corrente do indutor L_i ($I_{Lieficaz}$)	1,253 A	1,291 A	3,03%
Valor médio da corrente do indutor L_i (I_{Limed})	1,25 A	1,288 A	3,04%
Valor máximo da corrente do indutor L_o ($I_{Lomáx}$)	6,933 A	7,018 A	1,23%
Valor eficaz da corrente do indutor L_o ($I_{Loeficaz}$)	3,363 A	3,422 A	1,75%
Valor médio da corrente do indutor L_o (I_{Lomed})	2,083 A	2,113 A	1,44%
Valor máximo da corrente do interruptor S ($I_{Smáx}$)	8,333 A	8,427 A	1,13%
Valor eficaz da corrente do interruptor S ($I_{Seficaz}$)	2,635 A	2,701 A	2,50%
Valor médio da corrente do interruptor S (I_{Smed})	1,25 A	1,284 A	2,72%
Valor máximo da corrente do diodo D_o ($I_{Domáx}$)	16,667 A	16,907 A	1,44%
Valor eficaz da corrente do diodo D_o ($I_{Doefficaz}$)	6,804 A	6,918 A	1,68%
Valor médio da corrente do diodo D_o (I_{Domed})	4,167 A	4,237 A	1,68%
Valor eficaz da corrente do capacitor C_i ($I_{Ciefficaz}$)	2,285 A	2,344 A	2,58%
Valor máximo da corrente do capacitor C_o ($I_{Comáx}$)	12,5 A	12,702 A	1,62%
Valor eficaz da corrente do capacitor C_o ($I_{Coeficaz}$)	5,379 A	5,47 A	1,69%
Máxima tensão sobre o interruptor S ($V_{Smáx}$)	640 V	650,458 V	1,63%
Máxima tensão sobre o diodo D_o ($V_{Domáx}$)	-320 V	-330,62 V	3,32%
Ondulação de corrente do indutor L_i (Δ_{Li})	0,25 A	0,25 A	0,00%
Ondulação de tensão sobre o capacitor C_i (Δ_{VCi})	40 V	40,858 V	2,15%
Ondulação de tensão sobre o capacitor C_o (Δ_{VCo})	1,2 V	1,216 V	1,33%

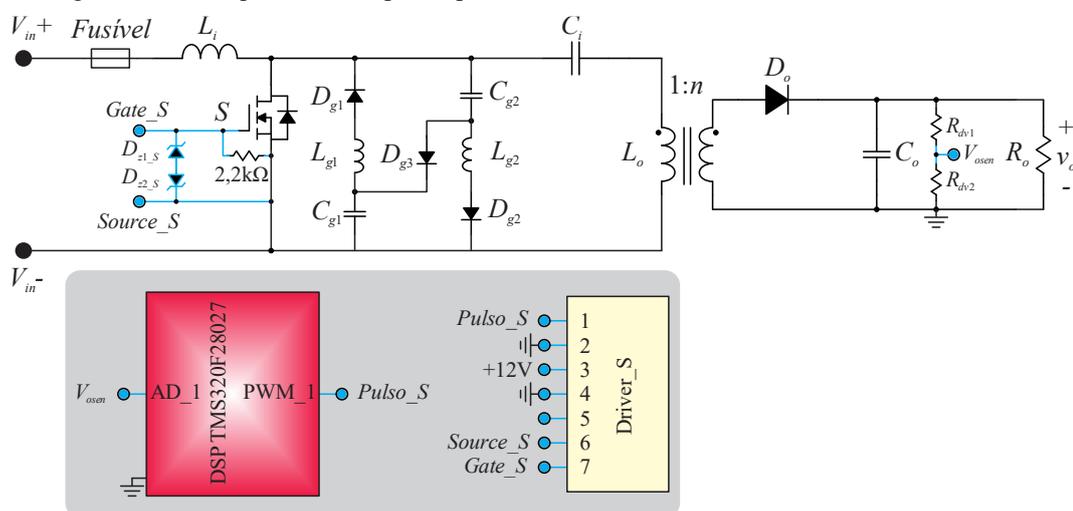
Fonte: Autoria Própria.

A.7 RESULTADOS EXPERIMENTAIS

A fim de validar o funcionamento e toda a análise teórica desenvolvida para o conversor SEPIC CC-CC convencional isolado, uma simulação numérica foi elaborada a partir do *software* PSIM[®] e, após a validação do conversor através da simulação numérica, implementou-se um protótipo, o qual é apresentado na Figura A.15. Para tanto, utilizaram-se as especificações de projeto expostas na Tabela A.2 e os elementos passivos listados na Tabela A.3. Os elementos utilizados na montagem do protótipo podem ser visualizados na Tabela A.4.

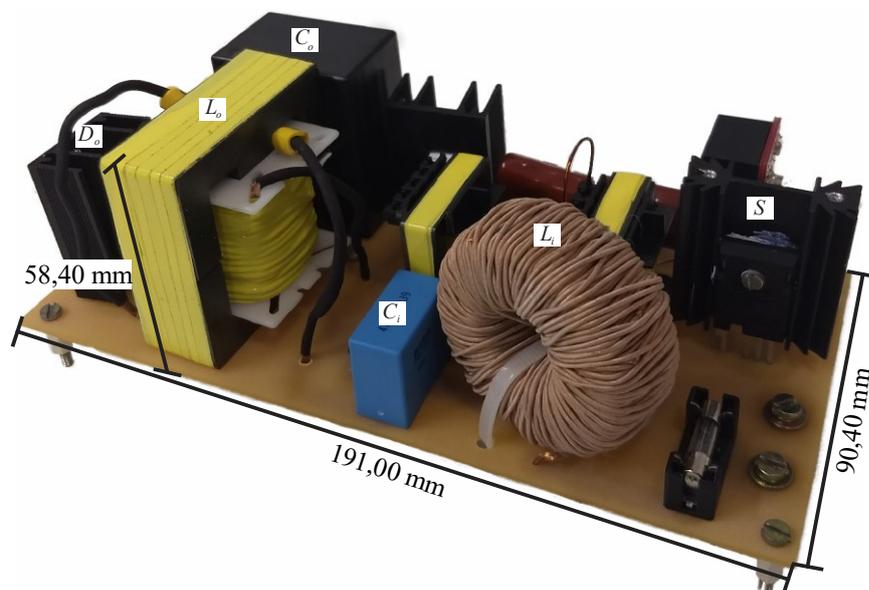
O esquemático do protótipo do conversor SEPIC CC-CC convencional isolado é

Figura A.14 – Esquemático do protótipo do conversor SEPIC CC-CC convencional isolado.



Fonte: Autorial Própria.

Figura A.15 – Foto do protótipo do conversor SEPIC CC-CC convencional isolado.



Fonte: Autorial Própria.

apresentado na Figura A.14. O protótipo apresentou potência específica de aproximadamente 0,685 kW/Kg e densidade de potência de aproximadamente 0,496 kW/L.

Os resultados apresentados nesta seção foram obtidos com o conversor SEPIC CC-CC isolado convencional operando com tensões e potência nominais em malha aberta. Para a geração dos pulsos na parte experimental, utilizou-se o DSP TMS320F28027 da *Texas Instruments*, sendo este mesmo DSP utilizado posteriormente para realizar o controle do conversor. Como o compensador apresentado em (A.55) está no domínio da frequência, utilizou-se o método de Tustin para realizar a discretização do compensador, sendo que este método é difundido para aplicações em eletrônica de potência e apresenta menor distorção na resposta em frequência [55]. O compensador foi projetado para alocar a frequência de cruzamento em 166 Hz e a margem de fase em 60°. A frequência de amostragem utilizada é

Tabela A.2 – Especificações de projeto do conversor SEPIC CC-CC convencional.

Especificação	Valor
Tensão de entrada (V_{in})	400 V
Tensão de saída (V_o)	120 V
Potência de saída (P_o)	500 W
Frequência de comutação (f_s)	50 kHz
Razão Cíclica (D)	0,3
Relação de Transformação (n)	0,5
Ondulação de corrente no indutor L_i (Δ_{iL_i})	20%
Ondulação de tensão no capacitor C_i (Δ_{VC_i})	10%
Ondulação de tensão no capacitor C_o (Δ_{VC_o})	1%
Máxima tensão sobre o interruptor (V_{gramp})	800 V

Fonte: Autoria Própria.

Tabela A.3 – Valores obtidos com o projeto do conversor SEPIC CC-CC convencional.

Grandeza	Valor
Indutor L_i	9,6 mH
Indutor L_o	296,907 μ H
Capacitor C_i	446,021 nF
Capacitor C_o	39,063 μ F
Resistência de carga R_o	28,8 Ω
Mínima resistência de carga R_{omin}	14,694 Ω
Máxima razão cíclica $D_{máx}$	0,5
Capacitor C_g	22 nF
Máxima indutância L_g ($L_{gmáx}$)	663,193 μ F
Valor adotado da indutância L_g	620 μ H

Fonte: Autoria Própria.

igual a frequência de comutação do conversor.

Com relação ao circuito de grampeamento, utilizou-se o circuito de grampeamento passivo regenerativo para obtenção dos resultados experimentais. Entretanto, o conversor SEPIC CC-CC convencional também foi testado com o circuito de grampeamento passivo dissipativo, a fim de comparar o rendimento do conversor e as formas de onda no interruptor.

Para o projeto do circuito de grampeamento passivo regenerativo, parte-se da máxima tensão sobre o interruptor especificada e do valor da indutância de dispersão obtido. Este valor da indutância de dispersão é adquirido através de medições dos indutores acoplados com o analisador de impedância da *AGILENT*, modelo 4294A. Com a máxima tensão especificada e o valor da indutância de dispersão, pode-se calcular o capacitor C_g e posteriormente o indutor L_g , sendo esses valores apresentados na Tabela A.4.

A relação de transformação (n), sendo $n = N_s/N_p$, onde N_p é o número de espiras do primário e N_s o número de espiras do secundário, é atribuída com base no ganho estático, a fim

Tabela A.4 – Elementos utilizados na montagem do protótipo do conversor SEPIC CC-CC convencional isolado.

Especificação	Valores
Indutor de entrada (L_i)	Indutância: 9,4571 mH Número de Espiras: 262 Fio: Litz 41x38 AWG Núcleo: 0088439A7 AmoFlux
Indutores acoplados (L_o)	Indutância magnetizante: 305,271 μ H Indutância de dispersão do lado primário: 3,2691 μ H Número de espiras do primário: 30 Número de espiras do secundário: 15 Fio do lado primário: Litz 41x34 AWG Fio do lado secundário: Litz 180x38 AWG Núcleo: EE 55/28/21 - 3C94
Interruptor (S)	C3M0075120K (1200 V/30 A/75 m Ω)
Diodo (D_o)	C3D12065A (650 V/16 A)
Capacitor de entrada (C_i)	470 nF/630 V
Capacitor de saída (C_o)	40 μ F/500 V
Diodos de grampeamento (D_{g1} e D_{g2})	MUR 4100 (1000 V/4 A)
Diodo de grampeamento (D_{g3})	C4D05120A (1200 V/5 A)
Indutores de grampeamento (L_{g1} e L_{g2})	Indutância L_{g1} : 615,963 μ H Indutância L_{g2} : 612,789 μ H Número de Espiras: 60 Fio: 21 AWG Núcleo: EE 32/16/09 - N87 - TDK
Capacitores de grampeamento (C_{g1} e C_{g2})	22 nF/1600 V

Fonte: Autoria Própria.

de se obter uma faixa adequada de razão cíclica para operação, sempre respeitando o valor máximo de razão cíclica ($D_{máx}$). A partir das especificações de projeto, define-se $n = 0,5$.

As formas de onda adquiridas, bem como os seus referidos valores, durante os testes experimentais foram obtidas a partir do osciloscópio DPO 5054 da *Tektronix*. Para o levantamento da curva de rendimento do conversor, utilizou-se o analisador de potência WT500 da *Yokogawa*.

A.7.1 Resultados experimentais do conversor SEPIC CC-CC convencional

As formas de onda experimentais da tensão de entrada, corrente de entrada, tensão de saída e corrente de saída são apresentadas na Figura A.16. Seus respectivos valores médios são iguais a 403,02 V, 1,3984 A, 120,63 V e 4,4139 A, fornecendo assim uma potência de aproximadamente 532,5 W para a carga.

A Figura A.17 apresenta as formas de onda experimentais da tensão e corrente do diodo D_o , sendo que a máxima tensão no diodo é igual a -334 V. A corrente do diodo tem seu valor máximo igual a 25,8 A, com valor médio igual a 4,708 A. De acordo com (A.42), o valor máximo teórico da tensão sobre o diodo é igual a -320 V, enquanto os valores máximo e médio teóricos da corrente são iguais a 16,667 A e 4,167 A, respectivamente.

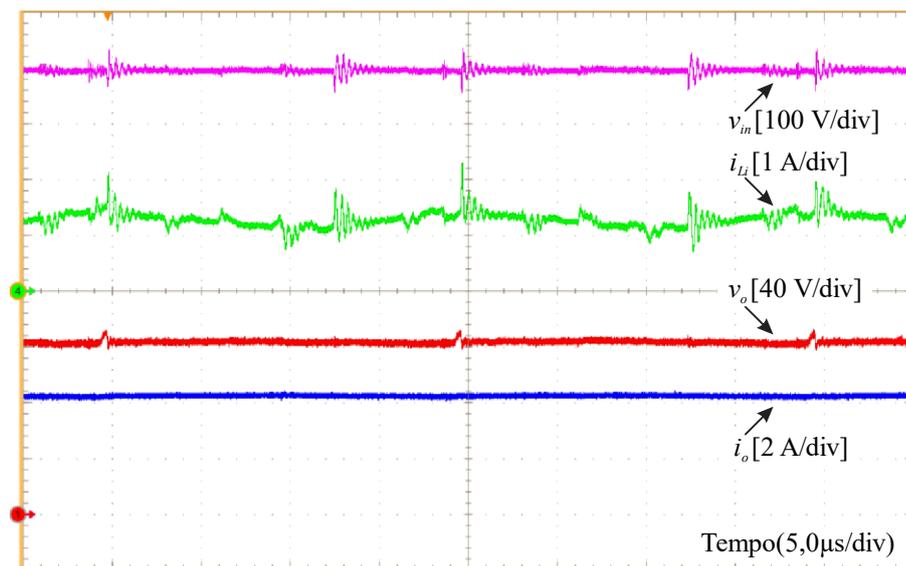
As formas de onda experimentais da tensão e corrente do interruptor S podem ser visualizadas através da Figura A.18. Nota-se que no instante em que o interruptor é bloqueado, a tensão começa a se elevar até atingir o patamar especificado no projeto do grampeamento, sendo equivalente a 800 V. Analisando a forma de onda após a comutação, é possível observar que o interruptor fica submetido a uma tensão de 674,39 V, próximo do valor teórico, que, de acordo com (A.41), é de 640 V. A corrente apresenta amplitude máxima de 8,96 A e 2,694 A de valor eficaz, sendo que esses valores teóricos são respectivamente iguais a 8,33 A e 2,635 A. Nota-se que a forma de onda da corrente apresenta ruídos, provenientes da ponteira Rogowski utilizada para medição.

Como pode-se notar, o valor máximo da corrente do diodo obtido nos testes experimentais é superior ao valor teórico. Este aumento é diretamente relacionado ao valor da indutância de dispersão e da máxima tensão especificada, uma vez que, diminuindo o valor da indutância de dispersão ou aumentando o valor da máxima tensão sobre o interruptor, o valor do capacitor C_g é menor, pois necessita armazenar uma quantidade menor de energia, e conseqüentemente, o valor do indutor L_g é maior, diminuindo o valor da corrente até um valor próximo ao ideal. Este aumento também pode ocorrer nos valores de corrente máxima e eficaz do interruptor se o circuito de grampeamento for projetado de forma errada.

A fim de incrementar o rendimento do conversor, trabalhar com comutação suave no interruptor é uma alternativa. Um dos pontos positivos de se utilizar o circuito de grampeamento passivo regenerativo é a possibilidade de operar com comutação suave no interruptor.

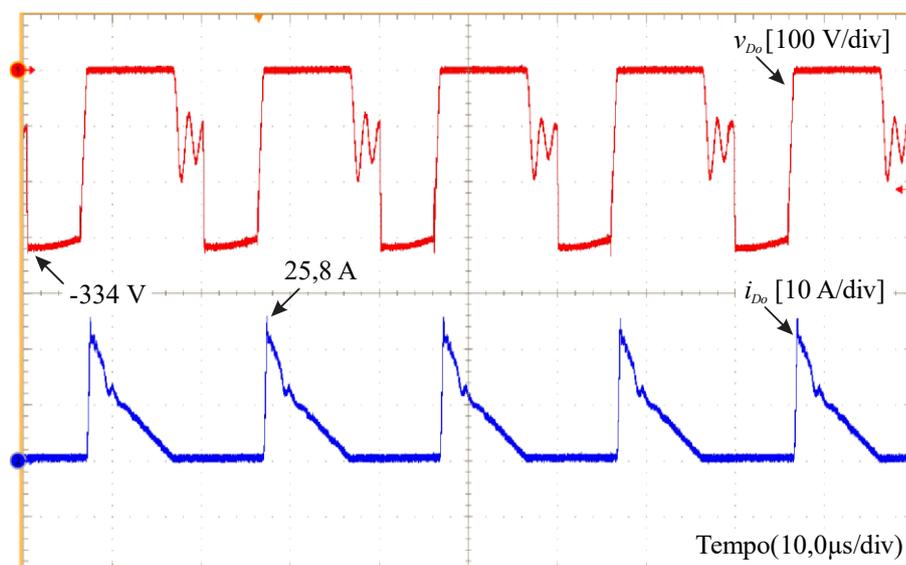
Os detalhes da comutação podem ser visualizados através das formas de onda experimentais apresentadas na Figura A.19. Nota-se que a forma de onda da tensão apresenta uma inclinação no bloqueio, diminuindo a área de perdas entre a tensão e a corrente, conseqüentemente, diminuindo as perdas no bloqueio. Já na entrada em condução do interruptor, é possível visualizar a comutação suave ZCS.

Figura A.16 – Tensão de entrada, corrente de entrada, tensão de saída e corrente de saída.



Fonte: Autoria Própria.

Figura A.17 – Tensão e corrente no diodo D_o .

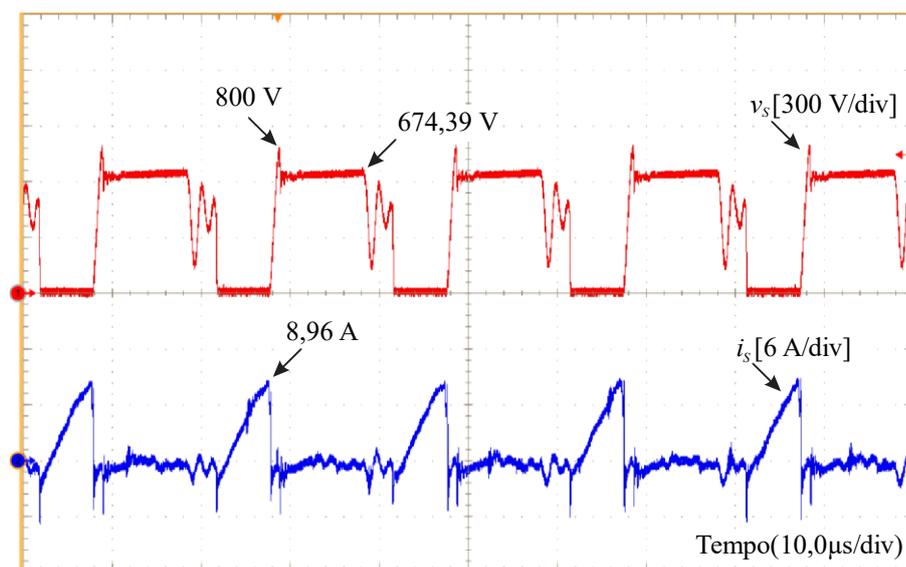


Fonte: Autoria Própria.

As formas de onda experimentais da tensão e corrente no interruptor, bem como a tensão do circuito de grampeamento passivo dissipativo, são ilustradas na Figura A.20. Nota-se que a tensão sobre o interruptor atinge um patamar próximo dos 800 V, da mesma forma quando utilizado o circuito de grampeamento passivo regenerativo, e permanece constante nesse valor até a energia da indutância de dispersão ser totalmente dissipada. Analisando a forma de onda após a ação do circuito de grampeamento, é possível observar que a máxima tensão sobre o interruptor é igual a 669,93 V, próxima do valor teórico.

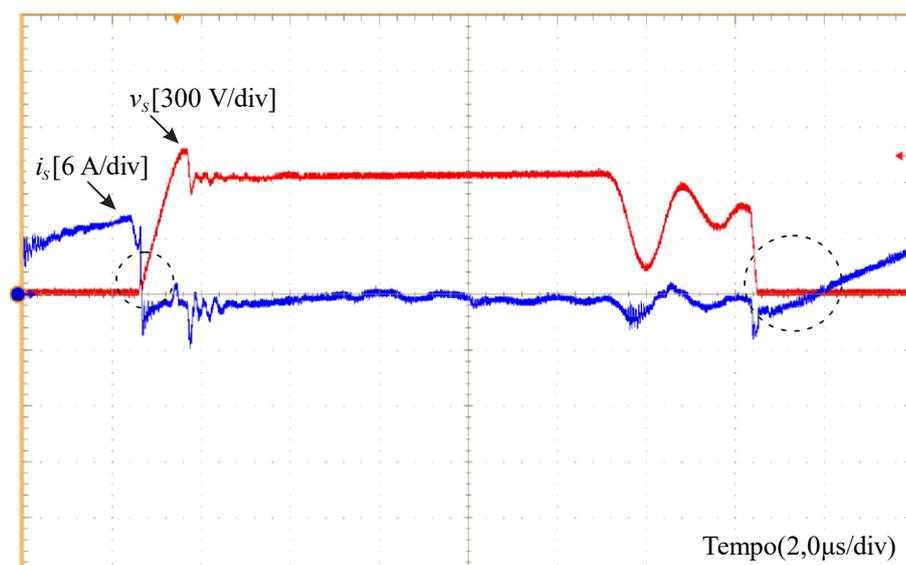
A grande desvantagem em se utilizar o circuito de grampeamento passivo dissipativo

Figura A.18 – Tensão e corrente no interruptor S com o circuito de grampeamento passivo regenerativo.



Fonte: Autoria Própria.

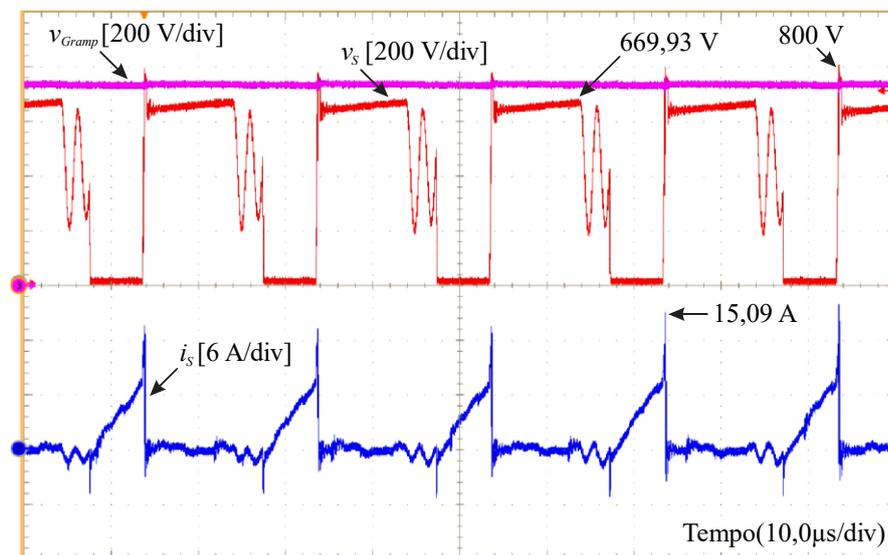
Figura A.19 – Detalhes na comutação do interruptor e corrente com o circuito de grampeamento passivo regenerativo.



Fonte: Autoria Própria.

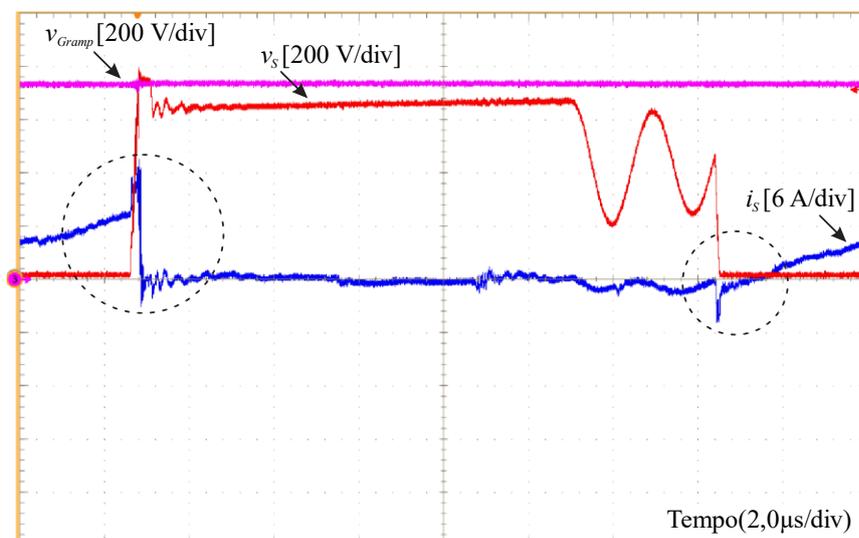
é em relação ao rendimento, pois toda a energia proveniente da indutância de dispersão é dissipada através do resistor R_g . Além disso, utilizando o circuito de grameamento passivo dissipativo, as comutações do interruptor são forçadas. Analisando a forma de onda experimental da corrente no interruptor, apresentada na Figura A.20, é possível observar que com a comutação forçada, o valor máximo da corrente é igual a 15,09 A. Estas comutações podem ser vistas em detalhes nas formas de onda experimentais, a partir da Figura A.21. É possível visualizar que as áreas de perdas, sobreposição das formas de onda da tensão e corrente, são maiores quando é utilizado o circuito de grameamento passivo dissipativo, diminuindo ainda mais o rendimento do conversor.

Figura A.20 – Tensão e corrente no interruptor S e tensão do circuito de grameamento passivo dissipativo.



Fonte: Autoria Própria.

Figura A.21 – Detalhes na comutação do interruptor com o circuito de grameamento passivo dissipativo.



Fonte: Autoria Própria.

A tensão experimental sobre o capacitor C_i é apresentada na Figura A.22, sendo o valor médio igual a 402,7 V, com ondulação de 59,5 V. Estes valores teóricos são equivalentes a 400 V e 40 V, respectivamente.

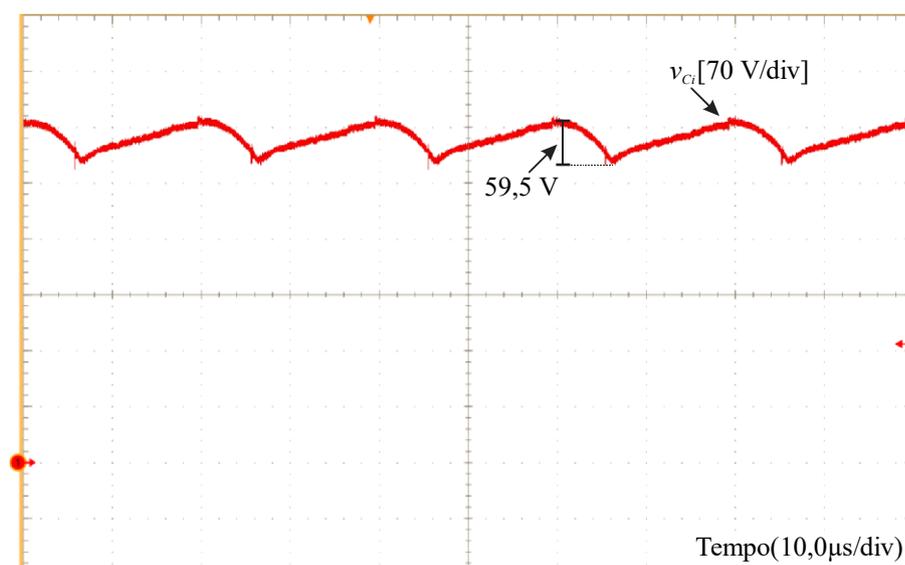
A resposta dinâmica experimental do conversor para um decremento de carga, de potência nominal para metade da potência, pode ser visualizada através da Figura A.23. Nota-se que o sobressinal da tensão de saída é igual a 37,35 V, cerca de 31% do valor nominal da tensão. O tempo de estabilização do sinal, considerando o critério de 5%, é próximo a 3,42 ms.

O desempenho dinâmico do conversor frente a um incremento de carga, de metade da potência para potência nominal, pode ser visualizado através da Figura A.24. É possível observar que neste caso o tempo de estabilização do sinal fica em torno de 2,67 ms, com a tensão de saída sofrendo uma queda de 27,59 V.

Comparando as respostas dinâmicas simuladas e experimentais, é possível observar que a resposta dinâmica experimental para o decremento de carga teve um tempo menor de estabilização, porém, o sobressinal foi maior. No incremento da carga, a resposta dinâmica experimental apresentou valores bem próximos ao simulados. Com isso, destaca-se a similaridade das respostas dinâmicas e a validação do controle da tensão de saída do conversor.

As curvas de rendimento do conversor SEPIC CC-CC convencional isolado, teórica e experimental utilizando o circuito de grampeamento passivo regenerativo e experimental utilizando o circuito de grampeamento passivo dissipativo, são apresentadas na Figura A.25. Nota-se que a curva de rendimento utilizando o circuito de grampeamento passivo regenerativo é superior a curva de rendimento do circuito de grampeamento passivo dissipativo para toda

Figura A.22 – Forma de onda experimental: tensão sobre o capacitor C_i .

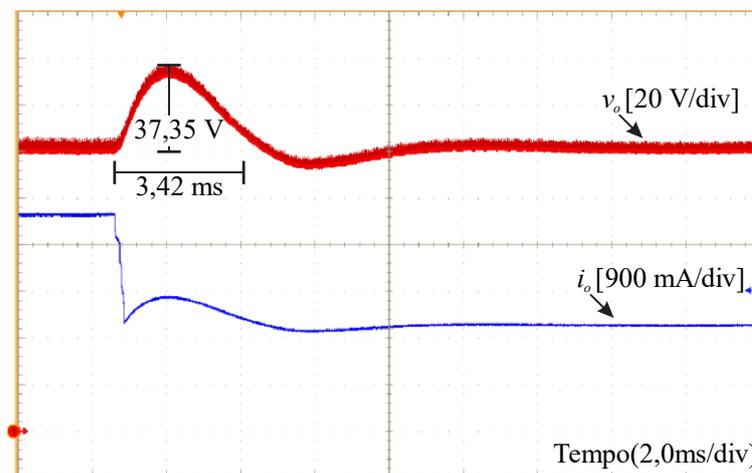


Fonte: Autoria Própria.

faixa de potência, mesmo este circuito de grampeamento apresentando maior número de componentes. Isto deve-se pelo fato do circuito de grampeamento passivo regenerativo não dissipar a energia vinda da indutância de dispersão e diminuir as perdas nas comutações do interruptor, como mostra a Figura A.19.

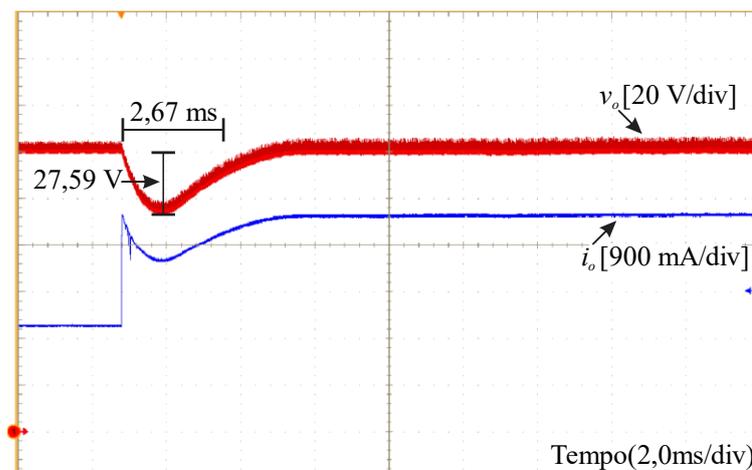
O máximo rendimento do conversor, para ambos os circuitos de grampeamento, se deu em potência nominal, sendo 94,48% em 532,5 W com o circuito de grampeamento passivo regenerativo e 85,601% em 519,2 W para o circuito de grampeamento passivo dissipativo. No caso da curva teórica utilizando o circuito de grampeamento passivo regenerativo, o máximo rendimento foi de 93,604% em potência nominal.

Figura A.23 – Formas de onda experimentais: resposta da tensão e corrente de saída frente a um degrau de carga de potência nominal para 50% da potência.



Fonte: Autoria Própria.

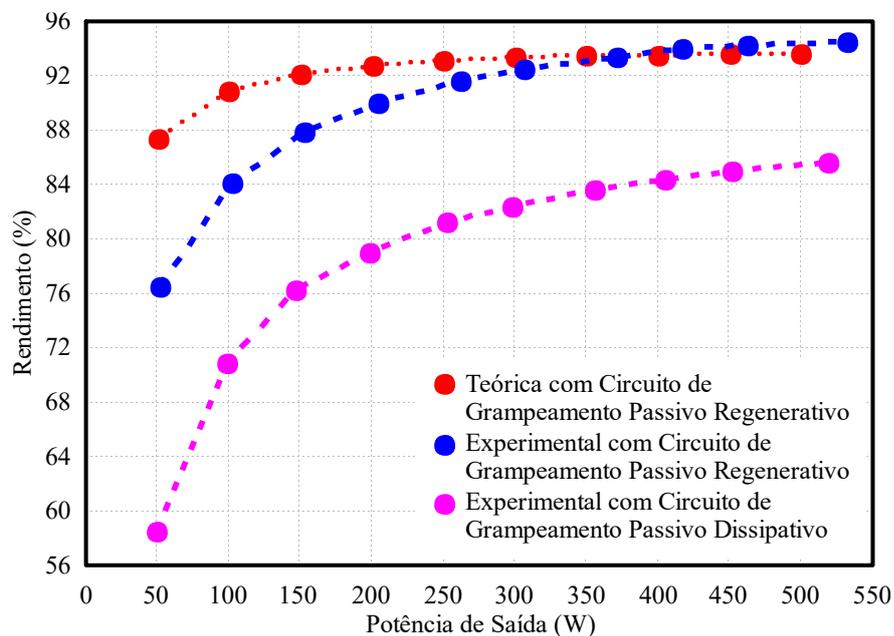
Figura A.24 – Formas de onda experimentais: resposta da tensão e corrente de saída frente a um degrau de carga de 50% da potência para potência nominal.



Fonte: Autoria Própria.

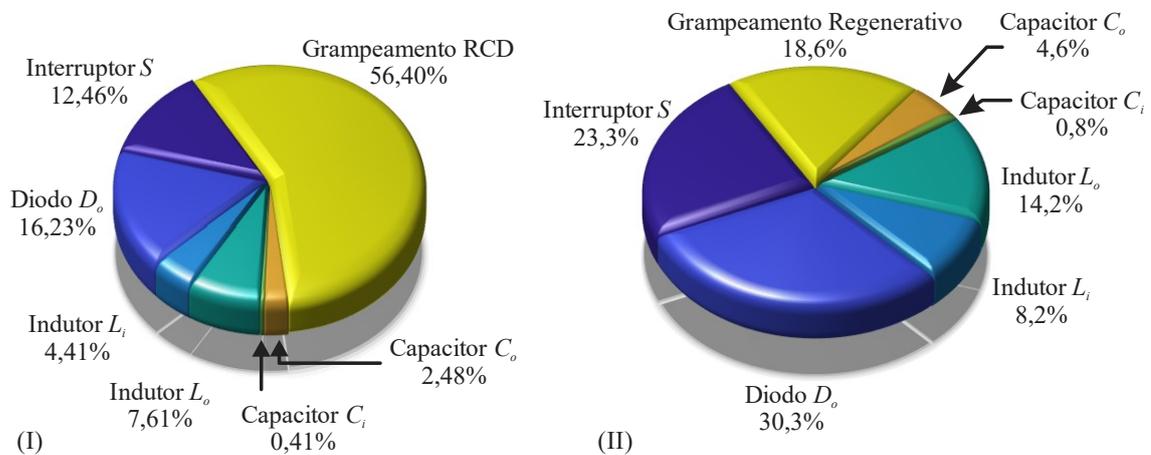
A Figura A.26 apresenta a distribuição das perdas teóricas do conversor SEPIC CC-CC convencional (em potência nominal) utilizando os circuitos de grampeamento RCD e regenerativo. Como pode-se observar na Figura A.26 (I), um pouco mais da metade das perdas do conversor concentra-se no circuito de grampeamento, sendo equivalente à dissipação da energia proveniente da indutância de dispersão. Utilizando o circuito de grampeamento regenerativo, podemos observar através da Figura A.26 (II) que as perdas no circuito de grampeamento reduzem consideravelmente, aumentando o rendimento do conversor, como visto na Figura A.25.

Figura A.25 – Curvas de rendimento do conversor SEPIC CC-CC convencional.



Fonte: Autoria Própria.

Figura A.26 – Distribuição das perdas do conversor SEPIC CC-CC convencional utilizando o circuito de grampeamento: (I) RCD e (II) regenerativo.



Fonte: Autoria Própria.

A.8 CONCLUSÃO

Este capítulo teve como finalidade apresentar o conversor SEPIC CC-CC convencional isolado. Apresentou-se a topologia, suas etapas de operação, as principais formas de onda e todo equacionamento da estrutura, incluindo o modelo dinâmico e sua validação.

A fim de validar toda análise desenvolvida, realizou-se uma simulação numérica, gerando uma tabela comparativa entre os valores teóricos e simulados. Com a validação da análise teórica e a prévia dos resultados experimentais, obtidos através da simulação numérica, um protótipo foi desenvolvido e testado, sendo apresentado seus resultados.

Vale ressaltar que toda a análise desenvolvida para o conversor SEPIC CC-CC convencional isolado é de suma importância para este trabalho, uma vez que a análise teórica se tornará base para as futuras análises, bem como a modelagem e o controle do conversor.

Ressalta-se que a principal contribuição da análise e resultados aqui apresentados é com relação ao circuito de grampeamento, principalmente o circuito de grampeamento passivo regenerativo, o qual será utilizado nas implementações da topologia proposta, uma vez que este circuito de grampeamento apresentou bons resultados, grampeando a tensão sobre o interruptor no valor de projeto e aumentando o rendimento da estrutura, comparado com o circuito de grampeamento passivo dissipativo.

APÊNDICE B – ANÁLISE MATEMÁTICA DO CONVERSOR SEPIC CC-CC PROPOSTO PARA OS QUATRO MODOS DE ACIONAMENTO DOS INTERRUPTORES

B.1 ANÁLISE MATEMÁTICA PARA O MODO (I) DE ACIONAMENTO DOS INTERRUPTORES

B.1.1 Intervalos de tempo

Primeiramente, determina-se o intervalo de tempo Δ_{t1} , que, assim como para o conversor SEPIC CC-CC convencional, nada mais é do que o tempo de condução dos interruptores, apresentado em (B.1).

$$\Delta_{t1} = \frac{D}{f_s} \quad (\text{B.1})$$

O intervalo de tempo Δ_{t2} é obtido a partir do valor médio da tensão no indutor L_{i1} , equação (B.2). Realizando as devidas operações matemáticas, obtém-se (B.3).

$$\langle v_{L_{i1}} \rangle = \frac{1}{T_s} \left[\frac{V_{in}}{2} \Delta_{t1} + \left(-\frac{V_o N}{2n} \right) \Delta_{t2} + 0 \Delta_{t3} \right] = 0 \quad (\text{B.2})$$

$$\Delta_{t2} = \frac{V_{in} n D}{V_o N f_s} \quad (\text{B.3})$$

Sabendo que a soma dos intervalos de tempo Δ_{t1} , Δ_{t2} e Δ_{t3} é igual ao período de comutação T_s , tem-se (B.4). Substituindo (B.1) e (B.3) em (B.4), obtém-se o intervalo de tempo Δ_{t3} , exposto em (B.5).

$$\Delta_{t1} + \Delta_{t2} + \Delta_{t3} = T_s \quad (\text{B.4})$$

$$\Delta_{t3} = \frac{V_o N (1 - D) - V_{in} n D}{V_o N f_s} \quad (\text{B.5})$$

B.1.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o

As correntes dos indutores L_i e L_o apresentam um valor máximo e um valor mínimo, conforme ilustrado na Figura 3.9, e três incógnitas a serem determinadas. Ao analisar as etapas de operação e as formas de onda de corrente, com o conhecimento das tensões sobre os indutores na primeira etapa, pode-se determinar (B.6) e (B.7).

$$I_{Limax} - \frac{V_{in}}{2L_i} \Delta_{t1} - I_{Limin} = 0 \quad (\text{B.6})$$

$$I_{Li\min} - \frac{V_{in}}{NL_o} \Delta_{t1} + I_{Lom\acute{a}x} = 0 \quad (\text{B.7})$$

Com (B.6) e (B.7), a terceira equação é obtida a partir do valor médio da corrente do capacitor C_{i1} , equação (B.8), obtendo posteriormente (B.9).

$$\langle i_{Ci1med} \rangle = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1}} \left(\left(\frac{-I_{Lom\acute{a}x} - I_{Li\min}}{\Delta_{t1}} \right) t + I_{Li\min} \right) dt \\ + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Li\min} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right) dt + \int_0^{\Delta_{t3}} (I_{Li\min}) dt \end{array} \right\} \quad (\text{B.8})$$

$$I_{Li\min} (\Delta_{t1} + \Delta_{t2} + 2\Delta_{t3}) + I_{Lim\acute{a}x} \Delta_{t2} - I_{Lom\acute{a}x} \Delta_{t1} = 0 \quad (\text{B.9})$$

Com as expressões dos intervalos de tempo e as três equações, (B.6), (B.7) e (B.9), pode-se resolver o sistema e determinar as expressões que definem os valores máximos e mínimos de corrente nos indutores L_i e L_o . Tais expressões são apresentadas em (B.10), (B.11) e (B.12).

$$I_{Li\min} = \frac{V_{in} D^2 (2V_o L_i - V_{in} n L_o)}{4V_o L_i L_o f_s N} \quad (\text{B.10})$$

$$I_{Lim\acute{a}x} = \frac{V_{in} D [2V_o L_o N + D(2V_o L_i - V_{in} n L_o)]}{4V_o L_i L_o f_s N} \quad (\text{B.11})$$

$$I_{Lom\acute{a}x} = \frac{V_{in} D [4V_o L_i - D(2V_o L_i - V_{in} n L_o)]}{4V_o L_i L_o f_s N} \quad (\text{B.12})$$

B.1.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}

Por meio da forma de onda da corrente nos indutores L_{i1} e L_{i2} , pode-se determinar a equação da reta em cada etapa de operação, construindo-se (B.13) e (B.15), as quais são utilizadas para o cálculo dos valores médio e eficaz da corrente nos indutores L_{i1} e L_{i2} , respectivamente.

Substituições e operações matemáticas são realizadas para obter as expressões finais das correntes média e eficaz nos indutores L_{i1} e L_{i2} , representado em (B.14) e (B.16).

$$I_{Limed} = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Li\min}}{\Delta_{t1}} \right) t + I_{Li\min} \right) dt \\ + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Li\min} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right) dt + \int_0^{\Delta_{t3}} (I_{Li\min}) dt \end{array} \right\} \quad (\text{B.13})$$

$$I_{Limed} = \frac{V_{in} D^2 (2L_i + L_o N)}{4L_i L_o f_s N} \quad (\text{B.14})$$

$$I_{Lieficaz} = \sqrt{\frac{1}{T_s} \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t + I_{Limáx} \right)^2 dt + \int_0^{\Delta_{t3}} (I_{Limin})^2 dt \right]} \quad (B.15)$$

$$I_{Lieficaz} = \frac{V_{in} D}{12V_o L_i L_o f_s N} \sqrt{3D \left[L_o^2 \left[4V_o^2 N^2 - 3V_{in}^2 n^2 D + 2V_{in} n V_o N (2 - 3D) \right] + 12V_o^2 D (L_i^2 + L_i L_o N) \right]} \quad (B.16)$$

B.1.4 Corrente média e eficaz nos indutores L_o

As expressões utilizadas para calcular os valores médio e eficaz das correntes nos indutores L_o são apresentadas sequencialmente em (B.17) e (B.19).

Substituições e operações matemáticas são feitas para ter as expressões finais das correntes média e eficaz nos indutores L_o , representadas através de (B.18) e (B.20).

$$I_{Lomed} = \frac{1}{T_s} \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lomáx} + I_{Limin}}{\Delta_{t1}} \right) t - I_{Limin} \right) dt + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lomáx}}{\Delta_{t2}} \right) t + I_{Lomáx} \right) dt + \int_0^{\Delta_{t3}} (-I_{Limin}) dt \right] \quad (B.17)$$

$$I_{Lomed} = \frac{V_{in}^2 n D^2 (2L_i + L_o N)}{4V_o L_i L_o f_s N^2} \quad (B.18)$$

$$I_{Loeficaz} = \sqrt{\frac{1}{T_s} \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lomáx} + I_{Limin}}{\Delta_{t1}} \right) t - I_{Limin} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lomáx}}{\Delta_{t2}} \right) t + I_{Lomáx} \right)^2 dt + \int_0^{\Delta_{t3}} (-I_{Limin})^2 dt \right]} \quad (B.19)$$

$$I_{Loeficaz} = \frac{V_{in} D}{12V_o L_i L_o f_s N} \sqrt{\frac{3D}{N} \left[3V_{in}^2 n^2 L_o D (4L_i + L_o) + 4V_o^2 L_i^2 N (4 - 3D) + 8V_{in} n V_o L_i^2 (2 - 3D) \right]} \quad (B.20)$$

B.1.5 Corrente máxima, média e eficaz nos interruptores S

O valor máximo de corrente nos interruptores é igual à somatória das máximas correntes nos indutores, como ilustrado na Figura 3.9. O seu valor é escrito em (B.21). Substituindo (B.11) e (B.12) em (B.21), obtém-se (B.22).

$$I_{Smáx} = I_{Limáx} + I_{Lomáx} \quad (B.21)$$

$$I_{Smáx} = \frac{V_{in} D (2L_i + L_o N)}{2L_i L_o f_s N} \quad (B.22)$$

A partir da forma de onda de corrente dos interruptores, pôde-se elaborar (B.23) e (B.25). Substituindo (B.11) e (B.12) em (B.23) e (B.25) e realizando as devidas operações

matemáticas, obtém-se (B.24) e (B.26), que definem, respectivamente, os valores médio e eficaz das correntes nos interruptores.

$$I_{Smed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{\Delta_{t1}} \right) t \right) dt + \int_0^{\Delta_{t2}} (0) dt + \int_0^{\Delta_{t3}} (0) dt \right\} \quad (B.23)$$

$$I_{Smed} = \frac{V_{in} D^2 (2L_i + L_o N)}{4L_i L_o f_s N} \quad (B.24)$$

$$I_{Seficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{\Delta_{t1}} \right) t \right)^2 dt + \int_0^{\Delta_{t2}} (0)^2 dt + \int_0^{\Delta_{t3}} (0)^2 dt \right\}} \quad (B.25)$$

$$I_{Seficaz} = \frac{V_{in} D (2L_i + L_o N)}{6L_i L_o f_s N} \sqrt{3D} \quad (B.26)$$

B.1.6 Corrente máxima, média e eficaz nos diodos D

Conforme realizado para os interruptores, o valor máximo de corrente nos diodos pode ser observado na Figura 3.9, sendo igual à somatória das correntes dos indutores refletidas para o lado secundário, equação (B.27). Substituindo (B.11) e (B.12) em (B.27), obtém-se (B.28).

$$I_{Dmáx} = \frac{I_{Limáx} + I_{Lomáx}}{n} \quad (B.27)$$

$$I_{Dmáx} = \frac{V_{in} D (2L_i + L_o N)}{2L_i L_o f_s N n} \quad (B.28)$$

As expressões (B.30) e (B.32) determinam sequencialmente os valores médio e eficaz das correntes nos diodos. Tais equações são obtidas a partir das devidas substituições e operações matemáticas em (B.29) e (B.31).

$$I_{Dmed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (0) dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{n \Delta_{t2}} \right) t \right) dt + \int_0^{\Delta_{t3}} (0) dt \right\} \quad (B.29)$$

$$I_{Dmed} = \frac{V_{in}^2 D^2 (2L_i + L_o N)}{4V_o L_i L_o f_s N^2} \quad (B.30)$$

$$I_{Deficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (0)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{n \Delta_{t2}} \right) t \right)^2 dt + \int_0^{\Delta_{t3}} (0)^2 dt \right\}} \quad (B.31)$$

$$I_{Deficaz} = \frac{V_{in} D (2L_i + L_o N)}{6L_i L_o f_s N} \sqrt{\frac{3V_{in} D}{V_o N n}} \quad (B.32)$$

B.1.7 Corrente média de saída I_o

O valor médio da corrente de saída é equivalente ao valor médio das correntes dos diodos multiplicadas pelo número de módulos, como mostra (B.33). Substituindo (B.30) em

(B.33), obtêm-se a expressão da corrente média de saída, sendo apresentada em (B.34). Outra maneira de representar o valor médio da corrente de saída é através da Lei de Ohm, sendo a expressão já apresentada em (A.34).

$$I_o = I_{Dmed}N \quad (B.33)$$

$$I_o = \frac{V_{in}^2 D^2 (2L_i + L_o N)}{4V_o L_i L_o f_s N} \quad (B.34)$$

B.1.8 Corrente eficaz nos capacitores C_{i1} e C_{iN}

A expressão utilizada para calcular o valor médio das correntes nos capacitores C_{i1} e C_{iN} já foi apresentada anteriormente por intermédio de (B.8). Para determinar a expressão utilizada para o cálculo do valor eficaz das correntes destes capacitores basta elevar os termos ao quadrado e determinar a raiz quadrada, como mostra (B.35). Ao realizar substituições e operações matemáticas apropriadas se obtém (B.36).

$$I_{Ciefficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{-I_{Lomáx} - I_{Limín}}{\Delta_{t1}} \right) t + I_{Limín} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limín} - I_{Limáx}}{\Delta_{t2}} \right) t + I_{Limáx} \right)^2 dt + \int_0^{\Delta_{t3}} (I_{Limín})^2 dt \right\}} \quad (B.35)$$

$$I_{Ciefficaz} = \frac{V_{in} D}{12V_o L_i L_o f_s N} \sqrt{3D \left[V_{in} n L_o \left[4V_o (3L_i D + L_o N) - 3V_{in} n L_o D \right] + 4V_o^2 L_i^2 (4 - 3D) \right]} \quad (B.36)$$

B.1.9 Corrente máxima e eficaz no capacitor C_o

O valor máximo de corrente no capacitor C_o é igual a somatória das máximas correntes nos indutores refletidas para o lado secundário e multiplicadas pelo número de módulos, subtraídas da corrente de saída, conforme ilustrado na Figura 3.9 e definido em (B.37).

Substituindo (B.11), (B.12) e (B.34) em (B.37), obtém-se (B.38), a qual é utilizada para determinar o valor máximo da corrente no capacitor C_o .

$$I_{Comáx} = \frac{I_{Limáx}N + I_{Lomáx}N}{n} - I_o \quad (B.37)$$

$$I_{Comáx} = \frac{V_{in} D (2L_i + L_o N) (2V_o N - V_{in} n D)}{4V_o n L_i L_o f_s N} \quad (B.38)$$

O valor eficaz da corrente no capacitor C_o é obtido a partir de (B.40). Tal expressão é oriunda de (B.39).

$$I_{Coeficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (-I_o)^2 dt + \int_0^{\Delta_{t3}} (-I_o)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limax}N - I_{Lomax}N}{n\Delta_{t2}} \right) t + \frac{I_{Limax}N + I_{Lomax}N}{n} - I_o \right)^2 dt \right\}} \quad (B.39)$$

$$I_{Coeficaz} = \frac{V_{in}D(2L_i + L_oN)}{12V_oL_iL_o f_s N} \sqrt{\frac{3V_{in}D(4V_oN - 3V_{in}nD)}{n}} \quad (B.40)$$

B.1.10 Máxima tensão sobre os interruptores e os diodos

Conforme comentado anteriormente, a principal vantagem desta topologia é a redução dos esforços de tensão sobre os interruptores e diodos, sendo a tensão de entrada dividida pelo número de módulos.

As expressões das máximas tensões sobre os interruptores e diodos já foram apresentadas anteriormente por (3.1) e (3.2), sendo reescritas em (B.41) e (B.42).

$$V_{Smáx} = \frac{V_{in}}{N} + \frac{V_o}{n} \quad (B.41)$$

$$V_{Dmáx} = -\left(\frac{V_{in}n}{N} + V_o \right) \quad (B.42)$$

B.1.11 Indutores L_i e L_o

A expressão utilizada para determinar o valor da indutância L_i pode ser obtida a partir da tensão entre seus terminais, que é proporcional à taxa de variação da corrente que o atravessa, equação (A.43). Substituindo a tensão sobre os indutores L_{i1} e L_{i2} durante a primeira etapa de operação, a qual pode ser obtida analisando a forma de onda da tensão sobre os indutores apresentada na Figura 3.8, em (A.43) e isolando a indutância, obtém-se (B.43).

$$L_i = \frac{V_{in}D}{2\Delta_{Li}f_s} \quad (B.43)$$

As indutâncias magnetizantes L_o são definidas para garantir a operação em MCD, sendo obtidas a partir da igualdade das equações que definem o valor médio da corrente de saída, equações (B.34) e (A.34), resultando em (B.44). Realizando as devidas operações matemáticas e isolando a variável L_o , obtém-se (B.45).

$$\frac{V_o}{R_o} = \frac{V_{in}^2 D^2 (2L_i + L_oN)}{4V_o L_i L_o f_s N} \quad (B.44)$$

$$L_o = \frac{2V_{in}^2 D^2 L_i R_o}{4V_o^2 L_i f_s N - V_{in}^2 D^2 R_o N} \quad (B.45)$$

B.1.12 Capacitores C_i e C_o

Para se determinarem as expressões das capacitâncias C_i e C_o , utiliza-se a mesma metodologia de cálculo apresentada anteriormente, sendo as expressões exibidas sequencialmente em (B.46) e (B.47), levando em consideração a relação de transformação e o número de módulos.

$$C_i = \frac{V_{in} D^2 [2V_o L_i (2-D) + V_{in} n D L_o]^2}{32V_o^2 L_i^2 L_o f_s^2 \Delta_{V_{C_i}} N} \quad (B.46)$$

$$C_o = \frac{V_{in}^2 D^2 (2L_i + L_o N) (V_{in} n D - 2V_o N)^2}{16V_o^3 L_i L_o f_s^2 \Delta_{V_{C_o}} N^3} \quad (B.47)$$

B.1.13 Característica estática

O ganho estático do conversor é dado pela relação da tensão de saída pela tensão de entrada, e é obtido a partir de operações matemáticas em (B.44), obtendo (B.48).

$$G_{S(I)_MCD} = \frac{V_o}{V_{in}} = D k_{a_{S(I)}} \quad (B.48)$$

$$k_{a_{S(I)}} = \sqrt{\frac{R_o (2L_i + L_o N)}{4L_i L_o f_s N}} \quad (B.49)$$

B.2 ANÁLISE MATEMÁTICA PARA O MODO (II) DE ACIONAMENTO DOS INTERRUPTORES

B.2.1 Intervalos de tempo

Assim como nos outros casos, primeiramente determina-se o intervalo de tempo Δ_{t1} , sendo a própria razão cíclica D , apresentado em (B.50). Vale ressaltar que os intervalos de tempo Δ_{t1} , Δ_{t4} , Δ_{t7} e Δ_{t10} são iguais.

$$\Delta_{t1} = \Delta_{t4} = \Delta_{t7} = \Delta_{t10} = \frac{D}{f_s} \quad (B.50)$$

O intervalo de tempo Δ_{t2} é obtido a partir do valor médio da tensão no indutor L_{i1} , equação (B.51). Realizando as devidas operações matemáticas, obtém-se (B.52). Destaca-se que os intervalos de tempo Δ_{t2} , Δ_{t5} , Δ_{t8} e Δ_{t11} são iguais.

Além disso, é possível visualizar a partir da Figura 3.12 que a forma de onda da tensão sobre os indutores L_{i1} e L_{i2} repete-se quatro vezes dentro de um período de comutação.

Generalizando esta informação, pode-se dizer que a tensão sobre os indutores se repete N vezes, ou seja, se estiver trabalhando com três módulos, esta forma de onda se repetirá três vezes dentro de um período de comutação.

$$\langle v_{Li1} \rangle = \frac{N}{T_s} \left[\frac{V_{in}}{2N} \Delta_{t1} + \left(-\frac{V_o}{2n} \right) \Delta_{t2} + 0 \Delta_{t3} \right] = 0 \quad (\text{B.51})$$

$$\Delta_{t2} = \Delta_{t5} = \Delta_{t8} = \Delta_{t11} = \frac{V_{in} n D}{V_o N f_s} \quad (\text{B.52})$$

A soma dos intervalos de tempo Δ_{t1} , Δ_{t2} e Δ_{t3} , multiplicados pela número de módulos, é igual ao período de comutação T_s , equação (B.53). Substituindo as equações (B.50) e (B.52) em (B.53), obtém-se o intervalo de tempo Δ_{t3} , apresentado em (B.54). Leva-se em consideração que os intervalos de tempo Δ_{t3} , Δ_{t6} , Δ_{t9} e Δ_{t12} são iguais.

$$N \Delta_{t1} + N \Delta_{t2} + N \Delta_{t3} = T_s \quad (\text{B.53})$$

$$\Delta_{t3} = \Delta_{t6} = \Delta_{t9} = \Delta_{t12} = \frac{V_o (1 - ND) - V_{in} n D}{V_o N f_s} \quad (\text{B.54})$$

B.2.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o

Observa-se por meio da Figura 3.13 que as correntes dos indutores L_i e L_o apresentam um valor máximo e um valor mínimo, contendo três incógnitas a serem determinadas.

Analisando as etapas de operação e as formas de onda de corrente, conhecendo as tensões sobre os indutores na primeira etapa, pode-se determinar as equações (B.55) e (B.56).

$$I_{Limáx} - \frac{V_{in}}{2NL_i} \Delta_{t1} - I_{Limin} = 0 \quad (\text{B.55})$$

$$I_{Limin} - \frac{V_{in}}{NL_o} \Delta_{t1} + I_{Lomáx} = 0 \quad (\text{B.56})$$

A terceira equação, obtida a partir do valor médio da corrente do capacitor C_{i1} , é apresentada por (B.57), sendo posteriormente exibida em (B.58).

$$\langle i_{Ci1med} \rangle = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1}} \left(\left(\frac{-I_{Lomáx} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right) dt \\ + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t + I_{Limáx} \right) dt + \int_0^{\Delta_{t3}} (I_{Limin}) dt \\ + (N-1) \left(\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right) dt \right. \\ \left. + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t + I_{Limáx} \right) dt + \int_0^{\Delta_{t3}} (I_{Limin}) dt \right) \end{array} \right\} \quad (\text{B.57})$$

$$I_{Limáx} (\Delta_{t1} (N-1) + \Delta_{t2}) + N I_{Limin} (\Delta_{t1} + \Delta_{t2} + 2\Delta_{t3}) - I_{Lomáx} \Delta_{t1} = 0 \quad (\text{B.58})$$

Com as expressões dos intervalos de tempo e as três equações, equações (B.55), (B.56) e (B.58), pode-se resolver o sistema e determinar as expressões que definem os valores máximos e mínimos de corrente nos indutores L_i e L_o . Tais expressões são apresentadas nas

equações (B.59), (B.60) e (B.61).

$$I_{Limín} = \frac{V_{in} D^2 [V_o (2L_i + L_o) - L_o (V_{in} n + V_o N)]}{4V_o L_i L_o f_s N} \quad (B.59)$$

$$I_{Limáx} = \frac{V_{in} D [V_o L_o (2 - D(N - 1)) + D(2V_o L_i - V_{in} n L_o)]}{4V_o L_i L_o f_s N} \quad (B.60)$$

$$I_{Lomáx} = \frac{V_{in} D [2V_o L_i (2 - D) + D L_o (V_{in} n + V_o (N - 1))]}{4V_o L_i L_o f_s N} \quad (B.61)$$

B.2.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}

Por meio da forma de onda da corrente nos indutores L_{i1} e L_{i2} , pode-se determinar a equação da reta em cada etapa de operação, sendo elaboradas (B.62) e (B.64).

Realizando as devidas substituições e operações matemáticas, chega-se nas expressões finais da corrente média e eficaz nos indutores L_{i1} e L_{i2} , representadas por (B.63) e (B.65), respectivamente.

$$I_{Liméd} = \frac{1}{T_s} \left\{ \begin{array}{l} N \int_0^{\Delta t_1} \left(\left(\frac{I_{Limáx} - I_{Limín}}{\Delta t_1} \right) t + I_{Limín} \right) dt \\ + N \int_0^{\Delta t_2} \left(\left(\frac{I_{Limín} - I_{Limáx}}{\Delta t_2} \right) t + I_{Limáx} \right) dt + N \int_0^{\Delta t_3} (I_{Limín}) dt \end{array} \right\} \quad (B.62)$$

$$I_{Liméd} = \frac{V_{in} D^2 (2L_i + L_o)}{4L_i L_o f_s N} \quad (B.63)$$

$$I_{Lieficaz} = \sqrt{\frac{1}{T_s} \left\{ \begin{array}{l} N \int_0^{\Delta t_1} \left(\left(\frac{I_{Limáx} - I_{Limín}}{\Delta t_1} \right) t + I_{Limín} \right)^2 dt \\ + N \int_0^{\Delta t_2} \left(\left(\frac{I_{Limín} - I_{Limáx}}{\Delta t_2} \right) t + I_{Limáx} \right)^2 dt + N \int_0^{\Delta t_3} (I_{Limín})^2 dt \end{array} \right\}} \quad (B.64)$$

$$I_{Lieficaz} = \frac{V_{in} D}{12V_o L_i L_o f_s N} \sqrt{3D \left[V_o^2 (L_o^2 (4N - 3D(N^2 - 1)) + 12L_i D(L_i + L_o)) \right.} \\ \left. + 2V_{in} n V_o L_o^2 (2 - 3ND) - 3V_{in}^2 n^2 L_o^2 D \right]} \quad (B.65)$$

B.2.4 Corrente média e eficaz nos indutores L_o

As expressões utilizadas para calcular os valores médio e eficaz das correntes nos indutores L_o são obtidas, sequencialmente, a partir das equações (B.66) e (B.68).

Realizando as devidas substituições e operações matemáticas, chega-se nas expressões finais das correntes médias e eficazes nos indutores L_o , representadas pelas equações (B.67) e (B.69), respectivamente.

$$I_{Lomed} = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lom\acute{a}x} + I_{Limin}}{\Delta_{t1}} \right) t - I_{Limin} \right) dt \\ + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lom\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lom\acute{a}x} \right) dt + \int_0^{\Delta_{t3}} (-I_{Limin}) dt \\ (N-1) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limin} - I_{Lim\acute{a}x}}{\Delta_{t1}} \right) t - I_{Limin} \right) dt \right. \\ \left. + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t2}} \right) t - I_{Lim\acute{a}x} \right) dt + \int_0^{\Delta_{t3}} (-I_{Limin}) dt \right] \end{array} \right\} \quad (B.66)$$

$$I_{Lomed} = \frac{V_{in}^2 n D^2 (2L_i + L_o)}{4V_o L_i L_o f_s N^2} \quad (B.67)$$

$$I_{Loeficaz} = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lom\acute{a}x} + I_{Limin}}{\Delta_{t1}} \right) t - I_{Limin} \right)^2 dt \\ + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lom\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lom\acute{a}x} \right)^2 dt + \int_0^{\Delta_{t3}} (-I_{Limin})^2 dt \\ (N-1) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limin} - I_{Lim\acute{a}x}}{\Delta_{t1}} \right) t - I_{Limin} \right)^2 dt \right. \\ \left. + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t2}} \right) t - I_{Lim\acute{a}x} \right)^2 dt + \int_0^{\Delta_{t3}} (-I_{Limin})^2 dt \right] \end{array} \right\} \quad (B.68)$$

$$I_{Loeficaz} = \frac{V_{in} D}{12V_o L_i L_o f_s N} \sqrt{\frac{3D}{N} \left[\begin{array}{l} V_{in}^2 n^2 (12L_i L_o D - 3L_o^2 D (N-2)) \\ + V_o^2 \left[4L_i^2 N (4-3D) - 3L_o^2 N D (N-1)^2 \right] \\ + (N-1) (4L_o^2 N + 12L_i L_o N D) \\ + V_{in} n V_o \left[8L_i^2 (2-3D) - 6D L_o^2 (N-1)^2 \right] \\ + (N-1) (4L_o^2 + 24L_i L_o D) \end{array} \right]} \quad (B.69)$$

B.2.5 Corrente máxima, média e eficaz nos interruptores S

Como pode-se observar na Figura 3.13, o valor máximo de corrente nos interruptores é a somatória das máximas correntes nos indutores, equação (B.70). Substituindo (B.60) e (B.61) em (B.70), obtém-se (B.71).

$$I_{Sm\acute{a}x} = I_{Lim\acute{a}x} + I_{Lom\acute{a}x} \quad (B.70)$$

$$I_{Sm\acute{a}x} = \frac{V_{in} D (2L_i + L_o)}{2L_i L_o f_s N} \quad (B.71)$$

A partir da forma de onda de corrente dos interruptores, pode-se determinar (B.72) e (B.74). Substituindo (B.60) e (B.61) em (B.72) e (B.74) e realizando as devidas operações matemáticas, obtém-se (B.73) e (B.75), que definem os valores médio e eficaz das correntes nos interruptores, respectivamente.

$$I_{Smed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{\Delta_{t1}} \right) t \right) dt + \int_0^{\Delta_{t2}} (0) dt + \int_0^{\Delta_{t3}} (0) dt \right\} \quad (B.72)$$

$$I_{Smed} = \frac{V_{in} D^2 (2L_i + L_o)}{4L_i L_o f_s N} \quad (B.73)$$

$$I_{Seficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{\Delta_{t1}} \right) t \right)^2 dt + \int_0^{\Delta_{t2}} (0)^2 dt + \int_0^{\Delta_{t3}} (0)^2 dt \right\}} \quad (B.74)$$

$$I_{Seficaz} = \frac{V_{in} D (2L_i + L_o)}{6L_i L_o f_s N} \sqrt{3D} \quad (B.75)$$

B.2.6 Corrente máxima, média e eficaz nos diodos D

O valor máximo de corrente nos diodos pode ser observado na Figura 3.13, sendo a somatória das correntes dos indutores refletidas para o lado secundário, equação (B.76). Substituindo (B.60) e (B.61) em (B.76), obtém-se (B.77).

$$I_{Dmáx} = \frac{I_{Limáx} + I_{Lomáx}}{n} \quad (B.76)$$

$$I_{Dmáx} = \frac{V_{in} D (2L_i + L_o)}{2L_i L_o f_s N n} \quad (B.77)$$

As expressões (B.79) e (B.81) determinam sequencialmente os valores médio e eficaz das correntes nos diodos. Tais equações são obtidas a partir das devidas substituições e operações matemáticas em (B.78) e (B.80).

$$I_{Dmed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (0) dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{n \Delta_{t2}} \right) t \right) dt + \int_0^{\Delta_{t3}} (0) dt \right\} \quad (B.78)$$

$$I_{Dmed} = \frac{V_{in}^2 D^2 (2L_i + L_o)}{4V_o L_i L_o f_s N^2} \quad (B.79)$$

$$I_{Deficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}} (0)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{n \Delta_{t2}} \right) t \right)^2 dt + \int_0^{\Delta_{t3}} (0)^2 dt \right\}} \quad (B.80)$$

$$I_{Deficaz} = \frac{V_{in} D (2L_i + L_o)}{6L_i L_o f_s N} \sqrt{\frac{3V_{in} D}{V_o N n}} \quad (B.81)$$

B.2.7 Corrente média de saída I_o

O valor médio da corrente de saída é equivalente ao valor médio da corrente dos diodos multiplicado pelo número de módulos, como mostra (B.82). Substituindo (B.79) em (B.82), obtém-se a expressão da corrente média de saída, sendo apresentada em (B.83). Outra maneira de representar o valor médio da corrente de saída é através da Lei de Ohm, sendo a expressão já apresentada em (A.34).

$$I_o = I_{Dmed} N \quad (B.82)$$

$$I_o = \frac{V_{in}^2 D^2 (2L_i + L_o)}{4V_o L_i L_o f_s N} \quad (B.83)$$

B.2.8 Corrente eficaz nos capacitores C_{i1} e C_{iN}

A expressão utilizada para calcular o valor médio das correntes nos capacitores C_{i1} e C_{iN} já foi apresentada anteriormente em (B.57). Para determinar a expressão utilizada para o cálculo do valor eficaz das correntes destes capacitores basta elevar os termos ao quadrado e determinar a raiz quadrada, como mostra (B.84).

Realizando as devidas substituições e operações matemáticas, obtém-se (B.85).

$$I_{Ci1eficaz} = \frac{1}{T_s} \left[\int_0^{\Delta_{t1}} \left(\left(\frac{-I_{Lomáx} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t + I_{Limáx} \right)^2 dt + \int_0^{\Delta_{t3}} (I_{Limin})^2 dt + (N-1) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} - I_{Limin}}{\Delta_{t1}} \right) t + I_{Limin} \right)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t + I_{Limáx} \right)^2 dt + \int_0^{\Delta_{t3}} (I_{Limin})^2 dt \right] \right] \quad (B.84)$$

$$I_{Ci1eficaz} = \frac{V_{in} D}{12V_o L_i L_o f_s N} \sqrt{3D \left[V_o^2 \left(4L_i^2 (4-3D) - 3DL_o^2 (N-1)^2 \right) + (N-1)(4L_o^2 + 12L_i L_o D) \right] + V_{in} n V_o (4L_o^2 + 12L_i L_o D - 6DL_o^2 (N-1)) - 3V_{in}^2 n^2 L_o^2 D} \quad (B.85)$$

B.2.9 Corrente eficaz nos capacitores C_{i2} e C_{i3}

É possível visualizar na Figura 3.13 que a forma de onda das correntes nos capacitores C_{i2} e C_{i3} apresentam duas retas em dois períodos de tempo, sendo que os períodos de tempo são iguais, como visto através de (B.50). A partir disso, pode-se determinar as equações de reta e montar a expressão (B.86).

Substituindo (B.60) e (B.61) em (B.86) e realizando as operações matemáticas, obtém-se (B.87), utilizada para determinar o valor eficaz das correntes dos capacitores C_{i2} e C_{i3} .

$$I_{Ci2eficaz} = \sqrt{\frac{2}{T_s} \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{\Delta_{t1}} \right) t \right)^2 dt \right]} \quad (B.86)$$

$$I_{Ci2eficaz} = \frac{V_{in} D (2L_i + L_o)}{6L_i L_o f_s N} \sqrt{6D} \quad (B.87)$$

B.2.10 Corrente máxima e eficaz no capacitor C_o

Como pode-se observar na Figura 3.13, o valor máximo de corrente no capacitor C_o é igual a somatória das máximas correntes nos indutores refletidas para o lado secundário e subtraídas da corrente de saída, equação (B.88).

Substituindo (B.60), (B.61) e (B.83) em (B.88), obtém-se (B.89), utilizada para determinar o valor máximo da corrente no capacitor C_o .

$$I_{Comáx} = \frac{I_{Limáx} + I_{Lomáx}}{n} - I_o \quad (\text{B.88})$$

$$I_{Comáx} = \frac{V_{in}D(2L_i + L_o)(2V_o - V_{in}nD)}{4V_o n L_i L_o f_s N} \quad (\text{B.89})$$

O valor eficaz da corrente no capacitor C_o é obtido a partir da expressão (B.91). Tal expressão é obtida a partir de (B.90).

$$I_{Coeficaz} = \sqrt{\frac{N}{T_s} \left[\int_0^{\Delta_{t1}} (-I_o)^2 dt + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limáx} - I_{Lomáx}}{n\Delta_{t2}} \right) t + \frac{I_{Limáx} + I_{Lomáx}}{n} - I_o \right)^2 dt + \int_0^{\Delta_{t3}} (-I_o)^2 dt \right]} \quad (\text{B.90})$$

$$I_{Coeficaz} = \frac{V_{in}D(2L_i + L_o)}{12V_o L_i L_o f_s N} \sqrt{\frac{3V_{in}D(4V_o - 3V_{in}nD)}{n}} \quad (\text{B.91})$$

B.2.11 Máxima tensão sobre os interruptores e os diodos

As expressões das máximas tensões sobre os interruptores e diodos já foram apresentadas anteriormente em (3.1) e (3.2), sendo reescritas através de (B.92) e (B.93), respectivamente.

$$V_{Smáx} = \frac{V_{in}}{N} + \frac{V_o}{n} \quad (\text{B.92})$$

$$V_{Dmáx} = -\left(\frac{V_{in}n}{N} + V_o \right) \quad (\text{B.93})$$

B.2.12 Indutores L_i e L_o

A expressão utilizada para determinar o valor da indutância L_i pode ser obtido a partir da tensão entre seus terminais, que é proporcional à taxa de variação da corrente que o atravessa, equação (A.43). Substituindo a tensão sobre os indutores L_{i1} e L_{i2} durante a primeira etapa de operação em (A.43) e isolando a indutância, obtém-se (B.94), utilizada para determinar o valor das indutância L_{i1} e L_{i2} .

$$L_i = \frac{V_{in} D}{2\Delta_{iLi} f_s N} \quad (B.94)$$

A expressão que determina o valor da indutância L_o é obtida a partir da igualdade das equações que definem o valor médio da corrente de saída, (B.83) e (A.34), obtendo (B.95). Realizando as devidas operações matemáticas e isolante a variável L_o , obtém-se (B.96).

$$\frac{V_o}{R_o} = \frac{V_{in}^2 D^2 (2L_i + L_o)}{4V_o L_i L_o f_s N} \quad (B.95)$$

$$L_o = \frac{2V_{in}^2 D^2 L_i R_o}{4V_o^2 L_i f_s N - V_{in}^2 D^2 R_o} \quad (B.96)$$

B.2.13 Capacitores C_i e C_o

Para determinar as expressões dos capacitores do conversor proposto, segue a metodologia de cálculo apresentada anteriormente, sendo as expressões exibidas em (B.97), (B.98) e (B.99).

$$C_{i1} = C_{iN} = \frac{V_{in} D^2 \left[4V_o L_i + D(V_{in} n L_o + V_o (L_o (N-1) - 2L_i)) \right]^2}{32V_o^2 L_i^2 L_o f_s^2 \Delta_{VCi} N} \quad (B.97)$$

$$C_{i2} = C_{i3} = \frac{V_{in} D^2 (2L_i + L_o)}{4L_i L_o f_s^2 \Delta_{VCi} N} \quad (B.98)$$

$$C_o = \frac{V_{in}^2 D^2 (2L_i + L_o) (V_{in} n D - 2V_o)^2}{16V_o^3 L_i L_o f_s^2 \Delta_{VCo} N^2} \quad (B.99)$$

B.2.14 Característica estática

Como comentado para o conversor SEPIC CC-CC convencional, o ganho estático do conversor é dado pela relação da tensão de saída pela tensão de entrada, e é obtido a partir de operações matemáticas em (B.95), resultando em (B.100).

$$G_{S(II)}_{MCD} = \frac{V_o}{V_{in}} = D k_{a_{S(II)}} \quad (B.100)$$

$$k_{a_{S(II)}} = \sqrt{\frac{R_o (2L_i + L_o)}{4L_i L_o f_s N}} \quad (B.101)$$

B.3 ANÁLISE MATEMÁTICA PARA O MODO (III) DE ACIONAMENTO DOS INTERRUPTORES

B.3.1 Intervalos de tempo

Para determinar os intervalos de tempo, primeiramente admitem-se as igualdades apresentadas em (B.102), (B.103) e (B.104).

$$\Delta_{t1} = \Delta_{t4} = \Delta_{t7} = \Delta_{t10} \quad (\text{B.102})$$

$$\Delta_{t2} = \Delta_{t5} = \Delta_{t8} = \Delta_{t11} \quad (\text{B.103})$$

$$\Delta_{t3} = \Delta_{t6} = \Delta_{t9} = \Delta_{t12} \quad (\text{B.104})$$

Os pulsos de comando dos interruptores ocorrem nos intervalos de tempo Δ_{t1} e Δ_{t2} , como pode-se observar na Figura 3.16 e na Figura 3.17. Com isso, obtém-se (B.105).

$$\Delta_{t1} + \Delta_{t2} = \frac{D}{f_s} \quad (\text{B.105})$$

O período de comutação é igual a somatória dos tempos, ou então, neste caso, igual a somatória dos tempos Δ_{t1} , Δ_{t2} e Δ_{t3} multiplicados pelo número de módulos, conforme (B.106).

$$(\Delta_{t1} + \Delta_{t2} + \Delta_{t3})N = \frac{D}{f_s} \quad (\text{B.106})$$

A terceira equação é obtida a partir da tensão média dos indutores L_{i1} e L_{i2} , definida em (B.107).

$$\langle v_{L_{i1}} \rangle = \frac{N}{T_s} \left[-\frac{V_o N - V_{in} n}{2Nn} \Delta_{t1} + \frac{V_{in}}{2N} \Delta_{t2} - \frac{V_o}{2n} \Delta_{t3} \right] = 0 \quad (\text{B.107})$$

Com as três equações obtidas, (B.105), (B.106) e (B.107), pode-se resolver o sistema e determinar as expressões que definem os intervalos de tempo. Substituindo (B.105) em (B.106) encontra-se a expressão do intervalo de tempo Δ_{t3} , apresentada em (B.108).

$$\Delta_{t3} = \frac{1 - ND}{Nf_s} \quad (\text{B.108})$$

Isolando a variável Δ_{t2} em (B.105) e substituindo em (B.107), juntamente com (B.108), obtém-se (B.109), que determina o intervalo de tempo Δ_{t1} .

$$\Delta_{t1} = \frac{V_{in} n D - V_o (1 - ND)}{V_o N f_s} \quad (\text{B.109})$$

Substituindo (B.109) em (B.105) obtém-se (B.110), utilizada para determinar o valor do intervalo de tempo Δ_{t2} .

$$\Delta_{t2} = \frac{V_o - V_{in} n D}{V_o N f_s} \quad (\text{B.110})$$

B.3.2 Valores de corrente nos indutores L_i e L_o

Por meio das formas de onda das correntes dos indutores L_{i1} , L_{i2} e dos indutores L_o [Figura 3.17], pode-se observar que existem quatro incógnitas. Assim sendo, são necessárias quatro equações para resolver o sistema e determinar as expressões que definem os valores de

corrente dos indutores.

A partir da análise das etapas de operação e as formas de onda de corrente, conhecendo as tensões sobre os indutores durante as duas primeiras etapas de operação, se determinam (B.111), (B.112) e (B.113).

$$I_{Limin} + \frac{V_o N - V_{in} n}{2NnL_i} \Delta_{t1} - I_1 = 0 \quad (\text{B.111})$$

$$I_{Limax} - \frac{V_{in}}{2NL_i} \Delta_{t2} - I_{Limin} = 0 \quad (\text{B.112})$$

$$I_{Limin} - \frac{V_{in}}{NL_o} (\Delta_{t1} + \Delta_{t2}) + I_{Lomax} = 0 \quad (\text{B.113})$$

A quarta equação é obtida a partir do valor médio da corrente do capacitor C_{i1} , definida em (B.114), sendo posteriormente reescrita e apresentada em (B.115).

$$\langle i_{C_{i1}med} \rangle = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1} + \Delta_{t2}} \left(\left(\frac{-I_{Lomax} - I_1}{\Delta_{t1} + \Delta_{t2}} \right) t + I_1 \right) dt \\ + N \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Limax}}{\Delta_{t3}} \right) t + I_{Limax} \right) dt \\ + (N-1) \left(\begin{array}{l} \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limin} - I_1}{\Delta_{t1}} \right) t + I_1 \right) dt \\ + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limax} - I_{Limin}}{\Delta_{t2}} \right) t + I_{Limin} \right) dt \end{array} \right) \end{array} \right\} \quad (\text{B.114})$$

$$\left\{ \begin{array}{l} I_{Limax} [\Delta_{t2} (N-1) + N\Delta_{t3}] + I_{Limin} [\Delta_{t1} (N-1) + \Delta_{t2} (N-1)] \\ + I_1 (N\Delta_{t1} + \Delta_{t2} + N\Delta_{t3}) - I_{Lomax} (\Delta_{t1} + \Delta_{t2}) \end{array} \right\} = 0 \quad (\text{B.115})$$

Com as expressões dos intervalos de tempo e as quatro equações determinadas, pode-se resolver o sistema e encontrar as expressões que definem os valores de corrente nos indutores L_i e L_o . As expressões são apresentadas em (B.116), (B.117), (B.118) e (B.119).

$$I_{Limin} = \frac{2V_{in} n V_o L_i N D^2 + L_o \left[V_o^2 (1 - N^2 D^2) - V_{in}^2 n^2 D [D(N-1) - 2] \right]}{4V_o n L_i L_o f_s N^2} \quad (\text{B.116})$$

$$I_1 = \frac{2V_{in} n V_o L_i N D^2 + L_o \left[V_o^2 [N^2 D (2 - D) - 2N + 1] - V_{in}^2 n^2 D^2 (N-1) \right]}{4V_o n L_i L_o f_s N^2} \quad (\text{B.117})$$

$$I_{Limax} = \frac{2V_{in} n V_o L_i N D^2 + L_o \left[\begin{array}{l} V_o^2 + 2V_{in} n V_o D (N-1) \\ - D^2 (V_o^2 N^2 + V_{in} n V_o N (N-1) + V_{in}^2 n^2 (N-1)) \end{array} \right]}{4V_o n L_i L_o f_s N^2} \quad (\text{B.118})$$

$$I_{Lom\acute{a}x} = \frac{2V_{in}nV_oL_iND(2-D) + L_o \begin{bmatrix} V_o^2 [2N - N^2D(2-D) - 1] \\ + V_{in}^2 n^2 D^2 (N-1) \\ - V_{in}nV_oD(N-1)(2-ND) \end{bmatrix}}{4V_o nL_iL_o f_s N^2} \quad (B.119)$$

B.3.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}

As expressões utilizadas para calcular os valores médio e eficaz da corrente nos indutores L_{i1} e L_{i2} são apresentadas respectivamente em (B.121) e (B.123). Essas equações são oriundas de (B.120) e (B.122).

$$I_{Limed} = \frac{1}{T_s} \left\{ N \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limin} - I_1}{\Delta_{t1}} \right) t + I_1 \right) dt + N \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t2}} \right) t + I_{Limin} \right) dt + N \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Lim\acute{a}x}}{\Delta_{t3}} \right) t + I_{Lim\acute{a}x} \right) dt \right\} \quad (B.120)$$

$$I_{Limed} = \frac{2V_{in}nV_oL_iND^2 + L_o [V_{in}^2 n^2 D^2 - V_{in}nV_oD(2-ND) + V_o^2 (1 - N^2 D^2)]}{4V_o nL_iL_o f_s N^2} \quad (B.121)$$

$$I_{Lieficaz} = \sqrt{\frac{1}{T_s} \left\{ N \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limin} - I_1}{\Delta_{t1}} \right) t + I_1 \right)^2 dt + N \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t2}} \right) t + I_{Limin} \right)^2 dt + N \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Lim\acute{a}x}}{\Delta_{t3}} \right) t + I_{Lim\acute{a}x} \right)^2 dt \right\}} \quad (B.122)$$

$$I_{Lieficaz} = A_1 \sqrt{\begin{bmatrix} 3V_o^2 D^3 L_o^2 N^4 (3V_o^2 D + 4V_{in}nV_o - 3V_{in}^2 n^2 D) \\ - 6V_{in}nV_oL_o N^3 D^2 \left[\begin{matrix} 3V_o^2 [D^2 (2L_i + L_o) + 2L_o] \\ - 8V_{in}nV_oL_o D + 3V_{in}^2 n^2 L_o D^2 \end{matrix} \right] \\ - 3N^2 D \left[\begin{matrix} 6V_o^4 D L_o^2 - 12V_{in}nV_o^3 L_o^2 (1 + D^2) \\ - 3V_{in}^2 n^2 V_o^2 D \left[\begin{matrix} D^2 (4L_i^2 + 4L_i L_o - L_o^2) \\ - 8L_o^2 \end{matrix} \right] \\ - 16V_{in}^3 n^3 V_o D^2 L_o^2 + 3V_{in}^4 n^4 D^3 L_o^2 \end{matrix} \right] \\ + 9L_o^2 (V_{in}nD - V_o)^4 \\ + 6V_{in}nL_o N (V_{in}nD - V_o)^2 \left[\begin{matrix} V_o (D^2 (6L_i + 3L_o) - 2L_o) \\ + 2V_{in}nD L_o \end{matrix} \right] \end{bmatrix}} \quad (B.123)$$

$$A_1 = \frac{1}{12V_o nL_iL_o f_s N^2} \quad (B.124)$$

B.3.4 Corrente média e eficaz nos indutores L_o

As expressões utilizadas para determinar as equações dos valores médio e eficaz das correntes nos indutores L_o são obtidas, sequencialmente, a partir de (B.125) e (B.127). Substituições e operações matemáticas são realizadas para obter as expressões finais das correntes médias e eficazes nos indutores L_o , representadas por (B.126) e (B.128).

$$I_{Lomed} = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1} + \Delta_{t2}} \left(\left(\frac{I_{Lomáx} + I_1}{\Delta_{t1} + \Delta_{t2}} \right) t - I_1 \right) dt \\ + \int_0^{\Delta_{t3} + \Delta_{t1}} \left(\left(\frac{-I_{Limin} - I_{Lomáx}}{\Delta_{t2}} \right) t + I_{Lomáx} \right) dt \\ (N-1) \left[\int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t - I_{Limin} \right) dt \right. \\ \left. + \int_0^{\Delta_{t3}} \left(\left(\frac{I_{Limáx} - I_1}{\Delta_{t3}} \right) t - I_{Limáx} \right) dt \right] \\ (N-2) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_1 - I_{Limin}}{\Delta_{t1}} \right) t - I_1 \right) dt \right] \end{array} \right\} \quad (\text{B.125})$$

$$I_{Lomed} = \frac{V_{in} [V_{in} nND^2 (2L_i + L_o) + V_o L_o (1 - ND) - V_{in} nDL_o]}{4V_o L_i L_o f_s N^3} \quad (\text{B.126})$$

$$I_{Loeficaz} = \frac{1}{T_s} \left\{ \begin{array}{l} \int_0^{\Delta_{t1} + \Delta_{t2}} \left(\left(\frac{I_{Lomáx} + I_1}{\Delta_{t1} + \Delta_{t2}} \right) t - I_1 \right)^2 dt \\ + \int_0^{\Delta_{t3} + \Delta_{t1}} \left(\left(\frac{-I_{Limin} - I_{Lomáx}}{\Delta_{t2}} \right) t + I_{Lomáx} \right)^2 dt \\ (N-1) \left[\int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limáx}}{\Delta_{t2}} \right) t - I_{Limin} \right)^2 dt \right. \\ \left. + \int_0^{\Delta_{t3}} \left(\left(\frac{I_{Limáx} - I_1}{\Delta_{t3}} \right) t - I_{Limáx} \right)^2 dt \right] \\ (N-2) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_1 - I_{Limin}}{\Delta_{t1}} \right) t - I_1 \right)^2 dt \right] \end{array} \right\} \quad (\text{B.127})$$

$$\begin{aligned}
I_{Loeficaz} = A_1 \frac{1}{N} & \left\{ \begin{array}{l}
L_o^2 \left[\begin{array}{l}
3V_{in}^4 n^4 D^2 \left[\begin{array}{l} 4 - 3ND^2 (N(N-4) + 3) \\ + D(2N(2N-7) + 6) \end{array} \right] \\
-6V_{in}^3 n^3 V_o D \left[\begin{array}{l} 4 + 3N^2 D^3 (N(N-3) + 2) \\ - ND^2 (2N(4N-13) + 18) \\ + D(N(6N-19) + 9) \end{array} \right] \\
+3V_{in}^2 n^2 V_o^2 \left[\begin{array}{l} 4 - 3N^3 D^4 (N^2 - 3) \\ + 2N^2 D^3 (N(8N-19) + 6) \\ - 2ND^2 (2N(6N-17) + 21) \\ + 2D(2N(3N-8) + 9) \end{array} \right] \\
-6V_{in} n V_o^3 (ND-1) \left[\begin{array}{l} 3N^3 D^3 (N-1) \\ - N^2 D^2 (N(2N+1) - 6) \\ + 2ND(2N(N-3) + 3) \\ - 2N(N-2) - 3 \end{array} \right] \\
-3V_o^4 N(ND-1)^2 \left(\begin{array}{l} 3N^2 D^2 \\ - 2ND(4N-3) \\ - 4N+3 \end{array} \right)
\end{array} \right. \\
+12V_{in} n N L_i L_o D^2 \left[\begin{array}{l} V_{in}^3 n^3 D(3D(N-1) - 2) \\ + V_{in}^2 n^2 V_o [2 + (2N-3)(3D(ND-1))] \\ + V_{in} n V_o^2 \left[\begin{array}{l} 3N^3 D^2 + 4N - 6 \\ - ND(10N-9) \end{array} \right] \\ + 3V_o^3 N(N(D-2) + 1)(ND-1) \end{array} \right] \\
-12V_{in}^2 n^2 V_o N^2 L_i^2 D^3 [2V_{in} n(3D-2) + V_o N(3D-4)]
\end{array} \right\} \quad (B.128)
\end{aligned}$$

B.3.5 Corrente máxima, média e eficaz nos interruptores S

O valor máximo de corrente nos interruptores é igual à somatória das máximas correntes nos indutores, conforme definido em (B.129) e representado na Figura 3.17. Substituindo (B.118) e (B.119) em (B.129), obtém-se (B.130).

$$I_{Smáx} = I_{Limáx} + I_{Lomáx} \quad (B.129)$$

$$I_{Smáx} = \frac{2V_{in} n D L_i + V_o L_o (1 - ND)}{2L_i L_o n f_s N} \quad (B.130)$$

A partir das formas de onda das correntes nos interruptores, pode-se determinar (B.131) e (B.133). Substituições e operações matemáticas são realizadas em (B.131) e (B.133) para obter as expressões finais das correntes média e eficaz dos interruptores, apresentadas em (B.132) e (B.134).

$$I_{Smed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t1} + \Delta_{t2}} \left(\left(\frac{I_{Limáx} + I_{Lomáx}}{\Delta_{t1} + \Delta_{t2}} \right) t \right) dt + \int_0^{\Delta_{t3}} (0) dt \right\} \quad (B.131)$$

$$I_{Smed} = \frac{D[2V_{in}nL_iD + V_oL_o(1-ND)]}{4L_iL_o n f_s N} \quad (B.132)$$

$$I_{Seficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t1}+\Delta_{t2}} \left(\left(\frac{I_{Limax} + I_{Lomax}}{\Delta_{t1} + \Delta_{t2}} \right) t \right)^2 dt + \int_0^{\Delta_{t3}} (0)^2 dt \right\}} \quad (B.133)$$

$$I_{Seficaz} = \frac{2V_{in}nDL_i + V_oL_o(1-ND)}{6L_iL_o n f_s N} \sqrt{3D} \quad (B.134)$$

B.3.6 Corrente máxima, média e eficaz nos diodos D

O valor máximo de corrente nos diodos pode ser observado na Figura 3.17, sendo a somatória das correntes dos indutores refletidas para o lado secundário, equação (B.135). Substituindo (B.118) e (B.119) em (B.135), obtém-se (B.136).

$$I_{Dmax} = \frac{I_{Limax} + I_{Lomax}}{n} \quad (B.135)$$

$$I_{Dmax} = \frac{2V_{in}nL_iD + V_oL_o(1-ND)}{2L_iL_o n^2 f_s N} \quad (B.136)$$

As expressões (B.138) e (B.140) determinam sequencialmente os valores médio e eficaz das correntes nos diodos. Essas equações são obtidas a partir das devidas substituições e operações matemáticas em (B.137) e (B.139).

$$I_{Dmed} = \frac{1}{T_s} \left\{ \int_0^{\Delta_{t2}} (0) dt + \int_0^{\Delta_{t3}+\Delta_{t1}} \left(\left(\frac{I_{Limax} + I_{Lomax}}{n(\Delta_{t3} + \Delta_{t1})} \right) t \right) dt \right\} \quad (B.137)$$

$$I_{Dmed} = \frac{V_{in}D[2V_{in}nL_iD + V_oL_o(1-ND)]}{4V_o n L_i L_o f_s N^2} \quad (B.138)$$

$$I_{Deficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta_{t2}} (0)^2 dt + \int_0^{\Delta_{t3}+\Delta_{t1}} \left(\left(\frac{I_{Limax} + I_{Lomax}}{n(\Delta_{t3} + \Delta_{t1})} \right) t \right)^2 dt \right\}} \quad (B.139)$$

$$I_{Deficaz} = \frac{2V_{in}nL_iD + V_oL_o(1-ND)}{6L_iL_o n f_s N} \sqrt{\frac{3V_{in}D}{V_o N n}} \quad (B.140)$$

B.3.7 Corrente média de saída I_o

O valor médio da corrente de saída é equivalente ao valor médio da corrente dos diodos multiplicado pelo número de módulos, como exhibe (B.141). Substituindo (B.138) em (B.141), obtém-se a expressão da corrente média de saída, sendo apresentada por (B.142). Outra maneira de representar o valor médio da corrente de saída é através Lei de Ohm, sendo a expressão já apresentada em (A.34).

$$I_o = I_{Dmed} N \quad (B.141)$$

$$I_o = \frac{V_{in}D [2V_{in}nL_iD + V_oL_o(1-ND)]}{4V_o nL_iL_o f_s N} \quad (B.142)$$

B.3.8 Corrente eficaz nos capacitores C_{i1} e C_{iN}

A expressão utilizada para calcular o valor médio das correntes nos capacitores C_{i1} e C_{iN} já foi apresentada anteriormente em (B.114). A expressão para o cálculo do valor eficaz das correntes destes capacitores eleva a expressão de cada intervalo de tempo ao quadrado e determina a raiz quadrada da soma, como mostra (B.143). Ao realiza as substituições e operações matemáticas apropriadas, obtém-se (B.144).

$$I_{C_{i1}eficaz} = \frac{1}{T_s} \left\{ \begin{aligned} & \int_0^{(\Delta_{t1}+\Delta_{t2})} \left(\left(\frac{-I_{Lomáx} - I_1}{\Delta_{t1} + \Delta_{t2}} \right) t + I_1 \right)^2 dt \\ & + N \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Limáx}}{\Delta_{t3}} \right) t + I_{Limáx} \right)^2 dt \\ & + (N-1) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limín} - I_1}{\Delta_{t1}} \right) t + I_1 \right)^2 dt \right. \\ & \left. + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limáx} - I_{Limín}}{\Delta_{t2}} \right) t + I_{Limín} \right)^2 dt \right] \end{aligned} \right\} \quad (B.143)$$

$$I_{C_{i1}eficaz} = A_1 \left\{ \begin{aligned} & -3D^4 [V_o^2 N^2 + (N-1)[V_{in}n(V_{in}n + V_oN)]]^2 \\ & + D^3 \left[\begin{aligned} & 8V_o^4 N^4 \\ & + (N-1) \left[\begin{aligned} & 4V_{in}nV_o^3 N^2 (N+3) \\ & + 4V_{in}^2 n^2 V_o^2 N (4N-3) \\ & + 4V_{in}^3 n^3 V_o (4N-3) \\ & + 4V_{in}^4 n^4 \end{aligned} \right] \end{aligned} \right] \\ & - 6V_o D^2 \left[\begin{aligned} & V_o^3 N^2 (2N-1) \\ & + (N-1) \left[\begin{aligned} & V_{in}nV_o^2 N (2N-1) \\ & + V_{in}^2 n^2 V_o (4N-3) \\ & + 2V_{in}^3 n^3 \end{aligned} \right] \end{aligned} \right] \\ & + 12V_{in}nV_o^2 D (N-1) [V_{in}n + V_o(N-1)] \\ & + V_o^3 [V_o(4N-3) - 4V_{in}n(N-1)] \\ & + 36V_{in}nV_o nL_iL_o D^2 \left[\begin{aligned} & V_o^2 (2N-1) \\ & - 2V_o D [V_o N^2 + V_{in}n(N-1)] \\ & + D^2 [V_o^2 N^2 + (N-1) \left(\begin{aligned} & V_{in}nV_oN \\ & + V_{in}^2 n^2 \end{aligned} \right)] \end{aligned} \right] \\ & - 12V_{in}^2 n^2 V_o^2 N^2 L_i^2 D^3 (3D-4) \end{aligned} \right\} \quad (B.144)$$

B.3.9 Corrente eficaz nos capacitores C_{i2} e C_{i3}

A forma de onda das correntes nos capacitores C_{i2} e C_{i3} apresentam duas retas em quatro períodos de tempo, sendo que dois períodos de tempo são iguais, conforme visto na

Figura 3.17 e em (B.102) e (B.103). Com isso, pode-se determinar (B.145). Realizando as devidas substituições e operações matemáticas em (B.145), obtém-se (B.146), que é utilizada para determinar o valor eficaz das correntes dos capacitores C_{i2} e C_{i3} .

$$I_{Ci2eficaz} = \sqrt{\frac{2}{T_s} \left\{ \int_0^{\Delta_{r1} + \Delta_{r2}} \left(\left(\frac{I_{Limax} + I_{Lomax}}{\Delta_{r1} + \Delta_{r2}} \right) t \right)^2 dt \right\}} \quad (B.145)$$

$$I_{Ci2eficaz} = \frac{2V_{in}nL_iD + V_oL_o(1 - ND)}{6L_iL_o n f_s N} \sqrt{6D} \quad (B.146)$$

B.3.10 Corrente máxima e eficaz no capacitor C_o

O valor máximo de corrente no capacitor C_o é igual a somatória das máximas correntes nos indutores refletidas para o lado secundário e subtraídas da corrente de saída, como pode-se observar na Figura 3.17. Essa corrente é descrita em (B.147) e, substituindo (B.118), (B.119) e (B.142) em (B.147), obtém-se (B.148), utilizada para determinar o valor máximo da corrente no capacitor C_o .

$$I_{Comax} = \frac{I_{Limax} + I_{Lomax}}{n} - I_o \quad (B.147)$$

$$I_{Comax} = \frac{[2V_{in}nL_iD + V_oL_o(1 - ND)](2V_o - V_{in}nD)}{4V_o n^2 L_i L_o f_s N} \quad (B.148)$$

O valor eficaz da corrente no capacitor C_o é obtido a partir de (B.150). Tal expressão é oriunda de (B.149).

$$I_{Coeficaz} = \sqrt{\frac{N}{T_s} \left\{ \int_0^{\Delta_{r3} + \Delta_{r1}} \left(\left(\frac{-I_{Limax} - I_{Lomax}}{n(\Delta_{r3} + \Delta_{r1})} \right) t + \frac{I_{Limax} + I_{Lomax}}{n} - I_o \right)^2 dt + \int_0^{\Delta_{r2}} (-I_o)^2 dt \right\}} \quad (B.149)$$

$$I_{Coeficaz} = \frac{2V_{in}nL_iD + V_oL_o(1 - ND)}{12V_o n L_i L_o f_s N} \sqrt{\frac{3V_{in}D(4V_o - 3V_{in}nD)}{n}} \quad (B.150)$$

B.3.11 Máxima tensão sobre os interruptores e os diodos

As expressões das máximas tensões sobre os interruptores e diodos já foram apresentadas anteriormente em (3.1) e (3.2), sendo reescritas em (B.151) e (B.152).

$$V_{Smáx} = \frac{V_{in}}{N} + \frac{V_o}{n} \quad (B.151)$$

$$V_{Dmáx} = -\left(\frac{V_{in}n}{N} + V_o \right) \quad (B.152)$$

B.3.12 Indutores L_i e L_o

A expressão utilizada para determinar o valor da indutância L_i é apresentada em (B.153), obtida seguindo a mesma metodologia apresentada nas seções anteriores.

$$L_i = \frac{V_{in}(V_o - V_{in}nD)}{2V_o\Delta_{iL_i}f_s N^2} \quad (\text{B.153})$$

Assim como a indutância L_i , a indutância L_o é obtida da mesma maneira das seções anteriores, a partir da igualdade das correntes, equação (B.154). Isolando a variável L_o em (B.154), obtém-se (B.155).

$$\frac{V_o}{R_o} = \frac{V_{in}D[2V_{in}nL_iD + V_oL_o(1 - ND)]}{4V_o nL_i L_o f_s N} \quad (\text{B.154})$$

$$L_o = \frac{2V_{in}^2 nD^2 L_i R_o}{4V_o^2 nL_i f_s N - V_{in}V_o DR_o(1 - ND)} \quad (\text{B.155})$$

B.3.13 Capacitores C_i e C_o

As expressões utilizadas para calcular o valor das Capacitâncias C_i e C_o foram deduzidas e apresentadas, em detalhe, por [36]. Para os capacitores do conversor proposto, a metodologia de cálculo é a mesma, sendo as expressões apresentadas em (B.156), (B.157) e (B.158).

$$C_{i1} = C_{iN} = \frac{\left[2V_{in}nV_oL_iND(2-D) + L_o \left[V_o^2 [N^2D(D-2) + 2N-1] + (N-1) \begin{bmatrix} V_{in}^2 n^2 D^2 \\ -V_{in}nV_oD(2-ND) \end{bmatrix} \right] \right]^2}{32V_{in}n^2V_o^2L_i^2L_o f_s^2 \Delta_{VCi} N^3} \quad (\text{B.156})$$

$$C_{i2} = C_{i3} = \frac{2V_{in}nL_iD^2 + V_oL_oD(1-ND)}{4L_iL_o n f_s^2 \Delta_{VCi} N} \quad (\text{B.157})$$

$$C_o = \frac{V_{in}D(V_{in}nD - 2V_o)^2 [2V_{in}nL_iD + V_oL_o(1-ND)]}{16V_o^3 nL_iL_o f_s^2 \Delta_{VCo} N^2} \quad (\text{B.158})$$

B.3.14 Característica estática

O ganho estático do conversor é descrito pela relação da tensão de saída pela tensão de entrada e é obtido a partir de operações matemáticas em (B.154), resultando em (B.159).

$$G_{S(III)_MCD} = \frac{V_o}{V_{in}} = \frac{D \left[L_o R_o (1 - ND) + \sqrt{32L_i^2 L_o R_o f_s n^2 N + L_o^2 R_o^2 [1 - ND(2 - ND)]} \right]}{8L_i L_o f_s n N} \quad (\text{B.159})$$

B.4 ANÁLISE MATEMÁTICA PARA O MODO (IV) DE ACIONAMENTO DOS INTERRUPTORES

B.4.1 Intervalos de tempo

Para determinar os intervalos de tempo, primeiramente admite-se as igualdades apresentadas em (B.160), (B.161) e (B.162).

$$\Delta_{t1} = \Delta_{t4} = \Delta_{t7} = \Delta_{t10} \quad (\text{B.160})$$

$$\Delta_{t2} = \Delta_{t5} = \Delta_{t8} = \Delta_{t11} \quad (\text{B.161})$$

$$\Delta_{t3} = \Delta_{t6} = \Delta_{t9} = \Delta_{t12} \quad (\text{B.162})$$

Analisando a Figura 3.20 e a Figura 3.21, é possível visualizar que o pulso de comando do interruptor S_1 ocorre nos intervalos de tempo Δ_{t1} , Δ_{t2} , Δ_{t3} e Δ_{t4} . A partir disso, pode-se determinar (B.163).

$$2\Delta_{t1} + \Delta_{t2} + \Delta_{t3} = \frac{D}{f_s} \quad (\text{B.163})$$

Outra consideração a se fazer é em relação ao período de comutação, onde é possível observar que um período de comutação é igual a somatória dos tempos, ou então, a somatória dos tempos Δ_{t1} , Δ_{t2} e Δ_{t3} multiplicados pelo número de módulos, equação (B.164).

$$(\Delta_{t1} + \Delta_{t2} + \Delta_{t3})N = \frac{D}{f_s} \quad (\text{B.164})$$

Com as duas equações determinadas, (B.163) e (B.164), é necessário obter mais uma equação, uma vez que se tem três incógnitas para se determinar (Δ_{t1} , Δ_{t2} e Δ_{t3}). A terceira equação é obtida a partir da tensão média dos indutores L_{i1} e L_{i2} , exibida em (B.165).

$$\langle v_{Li1} \rangle = \frac{N}{T_s} \left[\begin{array}{l} \frac{V_{in}}{N} [1 - L_{eq} (N - 2)] \Delta_{t1} \\ - \frac{V_o N - V_{in} n}{2Nn} [1 - L_{eq} (N - 2)] \Delta_{t2} \\ + \frac{V_{in}}{2N} [1 - L_{eq} (N - 1)] \Delta_{t3} \end{array} \right] = 0 \quad (\text{B.165})$$

Com as três equações obtidas, pode-se determinar as expressões para calcular os intervalos de tempo. Resolvendo o sistema com auxílio do *software* MAPLE, determinaram-se as três expressões dos tempos Δ_{t1} , Δ_{t2} e Δ_{t3} , sendo sequencialmente apresentadas através de (B.166), (B.167) e (B.168).

$$\Delta_{t1} = \frac{ND - 1}{Nf_s} \quad (\text{B.166})$$

$$\Delta_{t2} = \frac{V_{in}n [N^2DL_o - 2ND(L_i + 2L_o) + 2L_o]}{Nf_s [L_o(V_{in}n + V_oN^2) - V_oN(2L_i + 3L_o)]} \quad (\text{B.167})$$

$$\Delta_{t3} = \frac{[2L_i - L_o(N-3)][V_{in}nD - V_o(2-ND)]}{f_s [L_o[V_{in}n + V_o[N(N-3)]] - 2V_oNL_i]} \quad (\text{B.168})$$

B.4.2 Valores de corrente nos indutores L_i e L_o

É possível observar na Figura 3.21 que a corrente dos indutores L_{i1} e L_{i2} apresenta três patamares de corrente, ou seja, três incógnitas, enquanto as correntes dos indutores L_o apresentam quatro incógnitas, além das três incógnitas que aparecem na corrente dos indutores L_{i1} e L_{i2} , resultando assim em sete incógnitas de corrente. Com isso, são necessárias sete equações para resolver o sistema e determinar as expressões que definem os patamares de corrente dos indutores.

Analisando as etapas de operação e as formas de onda de corrente, conhecendo as tensões sobre os indutores durante as etapas de operação, pode-se determinar seis expressões, sendo apresentadas em (B.169), (B.170), (B.171), (B.172), (B.173) e (B.174).

$$I_{Limáx} - \frac{V_{in}}{NL_i} [1 - L_{eq}(N-2)] \Delta_{t1} - I_1 = 0 \quad (\text{B.169})$$

$$I_{Limín} + \frac{V_oN - V_{in}n}{2NnL_i} [1 - L_{eq}(N-2)] \Delta_{t2} - I_{Limáx} = 0 \quad (\text{B.170})$$

$$-I_4 - \frac{V_{in}}{NL_o} \Delta_{t1} + I_1 = 0 \quad (\text{B.171})$$

$$I_3 - \frac{V_{in}}{NL_o} \Delta_{t2} + I_4 = 0 \quad (\text{B.172})$$

$$I_2 - \frac{V_{in}}{NL_o} \Delta_{t3} - I_3 = 0 \quad (\text{B.173})$$

$$I_{Lomáx} - \frac{V_{in}}{NL_o} \Delta_{t1} - I_2 = 0 \quad (\text{B.174})$$

A sétima equação pode ser obtida a partir do valor médio da corrente do capacitor C_{i1} , exibida em (B.175), sendo posteriormente reescrita através de (B.176).

$$\langle i_{Ci1med} \rangle = \frac{1}{T_s} \left\{ \begin{aligned} & \int_0^{(2\Delta_{t1} + \Delta_{t2} + \Delta_{t3})} \left(\left(\frac{-I_{Lom\acute{a}x} - I_1}{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t + I_1 \right) dt \\ & + (N-1) \left(\int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right) dt \right. \\ & \quad \left. + \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Limin}}{\Delta_{t3}} \right) t + I_{Limin} \right) dt \right) \\ & + (N-2) \left(\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} - I_1}{\Delta_{t1}} \right) t + I_1 \right) dt \right) \end{aligned} \right\} \quad (B.175)$$

$$\left\{ \begin{aligned} & I_{Lim\acute{a}x} [\Delta_{t1} (N-2) + \Delta_{t2} (N-1)] + I_{Limin} [\Delta_{t2} (N-1) + \Delta_{t3} (N-1)] \\ & + I_1 (N\Delta_{t1} + \Delta_{t2} + N\Delta_{t3}) - I_{Lom\acute{a}x} (2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}) \end{aligned} \right\} = 0 \quad (B.176)$$

Com as expressões dos intervalos de tempo e as sete equações determinadas, pode-se resolver o sistema e encontrar as expressões que definem os valores de corrente nos indutores L_i e L_o . Tais expressões são apresentadas em (B.177), (B.178), (B.179), (B.180), (B.181), (B.182) e (B.183).

$$I_1 = \frac{\left\{ \begin{aligned} & L_o^3 (N-3) \left[\begin{aligned} & V_o N^4 D^2 + N^3 D^2 (V_{in} n - 7V_o) \\ & + N^2 [5D^2 (2V_o - V_{in} n) - 2V_o (1-4D)] \\ & + 2N [V_{in} n D^2 + 2D (V_{in} n - 4V_o) + V_o] - 2V_{in} n + 4V \end{aligned} \right] \\ & - 2L_i L_o^2 \left[\begin{aligned} & 2V_o N^4 D^2 + 2N^3 D^2 (V_{in} n - 7V_o) \\ & + N^2 [D^2 (22V_o - 9V_{in} n) - 4V_o (1-3D)] \\ & + 2N [2V_{in} n D^2 + 2D (V_{in} n - 7V_o) + 4V_o] - 2V_{in} n + 4V_o \\ & + 4L_i^2 L_o N [2V_o N^2 D^2 + ND^2 (V_{in} n - 7V_o) - 2V_o (1-2D)] \\ & - 8V_o L_i^3 N^2 D^2 \end{aligned} \right] \end{aligned} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [L_o [V_{in} n + V_o N (N-3)] - 2V_o N L_i]} \quad (B.177)$$

$$I_2 = \frac{\left\{ \begin{aligned} & L_o^3 (N-3) \left[\begin{aligned} & V_o N^4 D^2 + N^3 D^2 (V_{in} n - 7V_o) \\ & + N^2 [2V_o (5D-1)(D+1) - 5V_{in} n D^2] \\ & + N [2V_o (1-8D) + 2V_{in} n D (2+D)] - 2V_{in} n + 4V \end{aligned} \right] \\ & - 2L_i L_o^2 \left[\begin{aligned} & 2V_o N^4 D^2 + 2N^3 D^2 (V_{in} n - 7V_o) \\ & + N^2 [2V_o [D(11D+6)-1] - 9V_{in} n D^2] \\ & + 2N [V_o (1-14D) + 2V_{in} n D (1+D)] + 4V_o \end{aligned} \right] \\ & + 4L_i^2 L_o \left[\begin{aligned} & 2V_o N^3 D^2 + N^2 [D^2 (V_{in} n - 7V_o) - 2V_o] \\ & + 2V_o N (2D+3) - 2V_{in} n \end{aligned} \right] \\ & - 8V_o L_i^3 N (ND^2 - 2) \end{aligned} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [2V_o N L_i - L_o [V_{in} n + V_o N (N-3)]]} \quad (B.178)$$

$$I_3 = \frac{\left. \begin{array}{l} L_o^3 (N-3) \left[\begin{array}{l} V_o N^4 D^2 + N^3 D^2 (V_{in} n - 7V_o) \\ + N^2 [5D^2 (2V_o - V_{in} n) - 2V_o (1-4D)] \\ + 2N [2D (V_{in} n - 4V_o) + V_{in} n D^2 + V_o] \\ - 2V_{in} n + 4V_o \end{array} \right] \\ V_{in} \left\{ \begin{array}{l} -2L_i L_o^2 \left[\begin{array}{l} 2V_o N^4 D^2 + 2N^3 D [D (V_{in} n - 7V_o) + V_o] \\ + N^2 [D^2 (22V_o - 9V_{in} n) + 2D (V_{in} n + 3V_o) - 6V_o] \\ + 2N (V_{in} n D - 7V_o) (2D-1) + 4V_o \end{array} \right] \\ + 4L_i^2 L_o \left[\begin{array}{l} N^2 [D^2 (V_{in} n - 7V_o) + 2D (4V_o - V_{in} n) + 2V_o] \\ + 2N [2D (2V_{in} n + V_o) - 5V_o] - 2V_{in} n + 2V_o N^3 D (D-1) \\ - 8L_i^3 N [V_o N D (D-2) - 2V_{in} n D + 2V_o] \end{array} \right] \end{array} \right\} \end{array} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [2V_o N L_i - L_o [V_{in} n + V_o N (N-3)]]} \quad (\text{B.179})$$

$$I_4 = \frac{\left. \begin{array}{l} L_o^3 (N-3) \left[\begin{array}{l} V_o N^4 D^2 + N^3 D^2 (V_{in} n - 7V_o) \\ + N^2 [2V_o (5D-1)(D+1) - 5V_{in} n D^2] \\ + N [V_o (2-16D) + 2V_{in} n D (2+D)] - 2V_{in} n + 4V_o \end{array} \right] \\ V_{in} \left\{ \begin{array}{l} -2L_i L_o^2 \left[\begin{array}{l} 2V_o N^4 D^2 + 2N^3 D [V_o (1-7D) + V_{in} n D] \\ + N^2 [2V_o [D(11D+3) - 3] - 9V_{in} n D^2] \\ + 2N [V_o (7-14D) + V_{in} n D (2D+3)] - 4V_{in} n + 4V_o \end{array} \right] \\ + 4L_i^2 L_o \left[\begin{array}{l} 2V_o N^3 D (D-1) + N^2 [V_o [D(8-7D) + 2] + V_{in} n D^2] \\ + 2N [V_o (2D-5) - V_{in} n D] + 2V_{in} n \\ - 8V_o L_i^3 N [N [D(D-2)] + 2] \end{array} \right] \end{array} \right\} \end{array} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [L_o [V_{in} n + V_o N (N-3)] - 2V_o N L_i]} \quad (\text{B.180})$$

$$I_{Limin} = \frac{\left. \begin{array}{l} L_o^3 (N-3) \left[\begin{array}{l} V_o N^4 D^2 + N^3 D [D (V_{in} n - 7V_o) - 2V_o] \\ + N^2 [5D^2 (2V_o - V_{in} n) + 2D (6V_o - V_{in} n) + 2V_o] \\ + 2N [4D (V_{in} n - 2V_o) + V_{in} n D^2 - 3V_o] - 2V_{in} n + 4V_o \end{array} \right] \\ V_{in} \left\{ \begin{array}{l} -2L_i L_o^2 \left[\begin{array}{l} 2V_o N^4 D^2 + 2N^3 D [D (V_{in} n - 7V_o) - 2V_o] \\ + N^2 [D^2 (22V_o - 9V_{in} n) + 2D (11V_o - 2V_{in} n) + 4V_o] \\ + 2N [2V_{in} n D^2 + D (7V_{in} n - 14V_o) - 6V_o] - 2V_{in} n + 4V_o \end{array} \right] \\ + 4L_i^2 L_o N \left[\begin{array}{l} 2V_o N^2 D^2 + N D [D (V_{in} n - 7V_o) - 2V_o] \\ + 2D (2V_o - V_{in} n) + 2V_o \\ - 8V_o L_i^3 N^2 D^2 \end{array} \right] \end{array} \right\} \end{array} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [L_o [V_{in} n + V_o N (N-3)] - 2V_o N L_i]} \quad (\text{B.181})$$

$$I_{Lim\acute{a}x} = \frac{V_{in} \left\{ \begin{array}{l} L_o^3 (N-3) \left[\begin{array}{l} V_o N^4 D^2 + N^3 D [V_{in} n D - V_o (7D+4)] \\ + N^2 [2V_o [5D(D+2)+1] - 5V_{in} n D^2] \\ + 2N [V_{in} n D^2 - V_o (8D+5)] + 2V_{in} n + 4V_o \end{array} \right] \\ - 2L_i L_o^2 \left[\begin{array}{l} 2V_o N^4 D^2 + 2N^3 D [V_{in} n D - V_o (7D+4)] \\ + N^2 [2V_o [D(11D+18)+2] - 9V_{in} n D^2] \\ + 4N [V_{in} n D^2 - V_o (7D+4)] + 2V_{in} n + 4V_o \end{array} \right] \\ + 4L_i^2 L_o N \left[\begin{array}{l} 2V_o N^2 D^2 + ND [V_{in} n D - V_o (7D+4)] \\ + 2V_o (2D+1) \\ - 8V_o L_i^3 N^2 D^2 \end{array} \right] \end{array} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [L_o [V_{in} n + V_o N (N-3)] - 2V_o N L_i]} \quad (B.182)$$

$$I_{Lom\acute{a}x} = \frac{V_{in} \left\{ \begin{array}{l} L_o^3 (N-3) \left[\begin{array}{l} V_o N^4 D^2 + N^3 D^2 (V_{in} n - 7V_o) \\ + N^2 [5D^2 (2V_o - V_{in} n) - 2V_o (1-4D)] \\ + 2N [2D (V_{in} n - 4V_o) + V_{in} n D^2 + V_o] \\ - 2V_{in} n + 4V_o \end{array} \right] \\ - 2L_i L_o^2 \left[\begin{array}{l} 2V_o N^4 D^2 + 2N^3 D [D (V_{in} n - 7V_o) + V_o] \\ + N^2 [D^2 (22V_o - 9V_{in} n) + 6V_o D - 4V_o] \\ + 2N [D (3V_{in} n - 14V_o) + 2V_{in} n D^2 + 4V_o] - 2V_{in} n + 4V_o \end{array} \right] \\ + 4L_i^2 L_o N \left[\begin{array}{l} 2V_o N^2 D (D-1) + ND [D (V_{in} n - 7V_o) + 8V_o] \\ + 2D (2V_o - V_{in} n) - 2V_o \\ - 8V_o L_i^3 N^2 D (D-2) \end{array} \right] \end{array} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [2V_o N L_i - L_o [V_{in} n + V_o N (N-3)]]} \quad (B.183)$$

B.4.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}

As equações para calcular o valor médio e eficaz da corrente nos indutores L_{i1} e L_{i2} são apresentadas em (B.185) e (B.187), respectivamente. Tais equações são oriundas de (B.184) e (B.186), sendo essas obtidas a partir das formas de onda de corrente no indutores apresentadas na Figura 3.17.

$$I_{Limed} = \frac{1}{T_s} \left\{ \begin{array}{l} N \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} - I_1}{\Delta_{t1}} \right) t + I_1 \right) dt \\ + N \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right) dt \\ + N \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Limin}}{\Delta_{t3}} \right) t + I_{Limin} \right) dt \end{array} \right\} \quad (B.184)$$

$$I_{Limed} = \frac{V_{in} \left\{ \begin{array}{l} L_o^3 (N-3) \left[\begin{array}{l} 3V_o N^3 D^2 + N^2 D [V_{in} nD - V_o (10D+4)] \\ -2ND(V_{in} nD - 8V_o) - 4V_o \end{array} \right] \\ -2L_i L_o^2 \left[\begin{array}{l} 7V_o N^3 D^2 + 2N^2 D [V_{in} nD - V_o (11D+4)] \\ -4ND(V_{in} nD - 7V_o) - 4V_o \end{array} \right] \\ -4V_o L_i^2 L_o ND [ND(N-7)+4] + 8V_o N^2 L_i^3 D^2 \end{array} \right\}}{4L_i L_o N^2 f_s (2L_i + L_o) [2V_o NL_i - L_o [V_{in} n + V_o N(N-3)]]} \quad (\text{B.185})$$

$$I_{Lieficaz} = \frac{1}{T_s} \left\{ \begin{array}{l} N \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Limax} - I_1}{\Delta_{t1}} \right) t + I_1 \right)^2 dt \\ + N \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Limin} - I_{Limax}}{\Delta_{t2}} \right) t + I_{Limax} \right)^2 dt \\ + N \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Limin}}{\Delta_{t3}} \right) t + I_{Limin} \right)^2 dt \end{array} \right\} \quad (\text{B.186})$$

$$I_{Lieficaz} = \sqrt{\frac{3V_{in}^2 \left[\begin{array}{l} -V_o^2 [L_o(N-3) - 2L_i] [A_2] \\ -2V_{in} n V_o N L_o^2 [L_o(N-3) - 2L_i] [A_3] \\ -V_{in}^2 L_o^2 n^2 [A_4] \end{array} \right]}{144L_i^2 L_o^2 N^4 f_s^2 (2L_i + L_o)^2 [V_{in} n L_o + V_o N [L_o(N-3) - 2L_i]]^2}} \quad (\text{B.187})$$

$$A_2 = \left\{ \begin{array}{l} 3N^4 D^4 \left[\begin{array}{l} [N^2 L_o^2 - NL_o(2L_i + L_o)] \\ [-4(L_i + L_o)^2 - 6L_o^2] \\ [N^2 L_o^2 - NL_o(2L_i + 7L_o)] \\ [+4(L_i + L_o)^2 + 6L_o^2] \end{array} \right] \\ -4N^3 L_o D^3 [L_o(N-4) - 2L_i] \left[\begin{array}{l} [3N^3 L_o^2 + 24(L_i + L_o)^2] \\ [-18NL_o^2 + 36L_o^2] \\ [-2N^2 L_o(3L_i + 7L_o)] \end{array} \right] \\ +12N^2 L_o^2 D^2 \left[\begin{array}{l} [N^4 L_o^2 - N^3 L_o(11L_o + 4L_i)] \\ [+2N^2(2L_i + 3L_o)(L_i + 4L_o)] \\ [+2NL_o(19L_o + 8L_i) - 24L_i^2 - 80L_i L_o - 84L_o^2] \\ [+48L_o^3 ND(N^2 - 2)[L_o(N-4) - 2L_i] \end{array} \right] \\ -4L_o^2 \left[\begin{array}{l} [N^4 L_o^2 - 2N^3 L_o(L_o + 2L_i)] \\ [+N^2[(2L_i + L_o)^2 - 8L_o^2] + 12L_o^2] \end{array} \right] \end{array} \right\} \quad (\text{B.188})$$

$$A_3 = \left\{ \begin{array}{l} 3N^2D^4 \left[\begin{array}{l} N^5L_o^3 - N^4L_o^2(6L_i + 11L_o) \\ + N^3L_o(12L_i^2 + 44L_iL_o + 37L_o^2) \\ - N^2(8L_i^3 + 40L_i^2L_o + 60L_iL_o^2 + 23L_o^3) \\ - N(16L_i^3 + 52L_i^2L_o + 104L_iL_o^2 + 68L_o^3) \\ + 32L_i^3 + 88L_i^2L_o + 128L_iL_o^2 + 60L_o^3 \end{array} \right] \\ -4ND^3 [L_o(N-4) - 2L_i] \left[\begin{array}{l} 2N^4L_o^2 - 24L_iL_o - 18L_o^2 \\ -8N^3L_o(L_i + 2L_o) \\ + N^2(8L_i^2 + 32L_iL_o + 27L_o^2) \\ + 3L_oN(4L_i + 5L_o) \end{array} \right] \\ +3D^2 \left[\begin{array}{l} 2N^5L_o^3 - 2N^4L_o^2(6L_i + 15L_o) \\ + 8N^3L_o(3L_i^2 + 15L_iL_o + 17L_o^2) \\ -4N^2(4L_i^3 + 30L_i^2L_o + 68L_iL_o^2 + 47L_o^3) \\ -4N(5L_o^3 + 4L_iL_o^2) + 32L_iL_o^2 + 24L_o^3 \end{array} \right] \\ +24L_oND [L_o(N-4) - 2L_i] [L_o(N-3) - 2L_i] \\ -4L_o [L_o(N-3) - 2L_i] [L_o(N-5) - 2L_i] \end{array} \right\} \quad (\text{B.189})$$

$$A_4 = \left\{ \begin{array}{l} 3N^2D^4 \left[\begin{array}{l} N^3L_o^2 - 4N^2L_o(L_i + 2L_o) \\ + N(4L_i^2 + 18L_iL_o + 17L_o^2) \\ -8L_iL_o - 6L_o^2 \end{array} \right] \\ \left[\begin{array}{l} N^3L_o^2 - 2N^2L_o(2L_i + 3L_o) \\ + N(4L_i^2 + 10L_iL_o + 7L_o^2) \\ + 8L_iL_o + 6L_o^2 \end{array} \right] \\ -4N^3D^3 \left[\begin{array}{l} [L_o(N-6) - 2L_i] \\ [L_o(N-4) - 2L_i] \\ [L_o(N-3) - 2L_i]^2 \end{array} \right] \\ -12N^2L_oD^2 \left[\begin{array}{l} [L_o(N-4) - 2L_i] \\ [L_o(N-3) - 2L_i]^2 \end{array} \right] \\ -4L_o^2 [L_o(N-3) - 2L_i]^2 \end{array} \right\} \quad (\text{B.190})$$

B.4.4 Corrente média e eficaz nos indutores L_o

Analisando as correntes dos indutores L_o , apresentadas na Figura 3.21, obtém-se (B.191) e (B.193), utilizadas sequencialmente para determinar as expressões dos valores médio e eficaz das correntes.

Realizando as devidas substituições e operações matemáticas, chega-se nas expressões finais das correntes média e eficaz nos indutores L_o , representadas por (B.192) e (B.194), respectivamente.

$$I_{Lomed} = \frac{1}{T_s} \left\{ \begin{aligned} & \int_0^{2\Delta_{t1}+\Delta_{t2}+\Delta_{t3}} \left(\left(\frac{I_{Lom\acute{a}x} + I_1}{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t - I_1 \right) dt \\ & + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lom\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lom\acute{a}x} \right) dt \\ & + (N-1) \left[\int_0^{\Delta_{t3}} \left(\left(\frac{I_{Limin} - I_1}{\Delta_{t3}} \right) t - I_{Limin} \right) dt \right] \\ & + (N-2) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_1 - I_{Lim\acute{a}x}}{\Delta_{t1}} \right) t - I_1 \right) dt \right. \\ & \left. + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t2}} \right) t - I_{Lim\acute{a}x} \right) dt \right] \end{aligned} \right\} \quad (B.191)$$

$$I_{Lomed} = \frac{V_{in}^2 n \left[L_o [ND(N-4) + 2] \right] \left[\begin{array}{l} L_o^2 (N-3)(ND-1) \\ -2L_i ND \end{array} \right] \left[\begin{array}{l} +L_o (2L_i - 3L_i ND) - 2L_i^2 ND \\ \end{array} \right]}{2L_i L_o N^3 f_s (2L_i + L_o) \left[2V_o N L_i - L_o [V_{in} n + V_o N (N-3)] \right]} \quad (B.192)$$

$$I_{Loeficaz} = \frac{1}{T_s} \left\{ \begin{aligned} & \int_0^{2\Delta_{t1}+\Delta_{t2}+\Delta_{t3}} \left(\left(\frac{I_{Lom\acute{a}x} + I_1}{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t - I_1 \right)^2 dt \\ & + \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limin} - I_{Lom\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lom\acute{a}x} \right)^2 dt \\ & + (N-1) \left[\int_0^{\Delta_{t3}} \left(\left(\frac{I_{Limin} - I_1}{\Delta_{t3}} \right) t - I_{Limin} \right)^2 dt \right] \\ & + (N-2) \left[\int_0^{\Delta_{t1}} \left(\left(\frac{I_1 - I_{Lim\acute{a}x}}{\Delta_{t1}} \right) t - I_1 \right)^2 dt \right. \\ & \left. + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Limin}}{\Delta_{t2}} \right) t - I_{Lim\acute{a}x} \right)^2 dt \right] \end{aligned} \right\} \quad (B.193)$$

$$I_{Loeficaz} = \sqrt{\frac{3V_{in}^2 \left[\begin{array}{l} -V_o^2 N [L_o (N-3) - 2L_i]^2 [A_5] \\ -2V_{in} n V_o N [L_o (N-3) - 2L_i] [A_6] \\ -V_{in}^2 L_o n^2 [A_7] \end{array} \right]}{144L_i^2 L_o^2 N^5 f_s^2 (2L_i + L_o)^2 \left[V_{in} n L_o + V_o N [L_o (N-3) - 2L_i] \right]^2}} \quad (B.194)$$

$$A_5 = \left\{ \begin{array}{l} 3N^4 D^4 \left[\begin{array}{l} N^2 L_o^2 - N L_o (2L_i + 7L_o) \\ +4(L_i + L_o)^2 + 6L_o^2 \end{array} \right]^2 \\ -4N^3 D^3 \left[\begin{array}{l} 3N^4 L_o^4 - 3N^3 L_o^3 (13L_o + 4L_i) \\ +4N^2 L_o^2 (3L_i^2 + 26L_i L_o + 46L_o^2) \\ +4N(4L_i^4 + 4L_i^3 L_o - 24L_i^2 L_o^2 - 79L_i L_o^3 - 89L_o^4) \\ +48L_i^3 L_o + 192L_i^2 L_o^2 + 312L_i L_o^3 + 240L_o^4 \end{array} \right] \\ +12N^2 L_o D^2 \left[\begin{array}{l} N^4 L_o^3 - 2N^3 L_o^2 (2L_i + 7L_o) + N^2 L_o^2 (32L_i + 69L_o) \\ +4N(2L_i^3 - L_i^2 L_o - 22L_i L_o^2 - 33L_o^3) \\ +24L_i^2 L_o + 80L_i L_o^2 + 84L_o^3 \\ +48L_o^3 N D(N-1)(N-2) [L_o(N-4) - 2L_i] \end{array} \right] \\ -4L_o^2 \left[\begin{array}{l} N^4 L_o^2 - 2N^3 L_o (L_o + 2L_i) + N^2 (4L_i^2 + 4L_i L_o - 11L_o^2) \\ +4N L_o (2L_i + 7L_o) - 12L_o^2 \end{array} \right] \end{array} \right\} \quad (\text{B.195})$$

$$A_6 = \left\{ \begin{array}{l} 3N^4 D^4 [L_o(N-3) - 2L_i] \left[\begin{array}{l} N^2 L_o^2 - N L_o (2L_i + 7L_o) \\ +4L_i^2 + 8L_i L_o + 10L_o^2 \end{array} \right]^2 \\ -2N^3 D^3 \left[\begin{array}{l} 4N^5 L_o^5 - L_o^4 N^4 (24L_i + 67L_o) \\ +2N^3 (26L_i^2 L_o^3 + 154L_i L_o^4 + 221L_o^5) \\ +N^2 L_o (16L_i^4 - 32L_i^3 L_o - 544L_i^2 L_o^2 - 1506L_i L_o^3 - 1407L_o^4) \\ +4N \left[\begin{array}{l} -8L_i^5 - 12L_i^4 L_o + 108L_i^3 L_o^2 \\ +479L_i^2 L_o^3 + 799L_i L_o^4 + 537L_o^5 \end{array} \right] \\ -192L_i^4 L_o - 960L_i^3 L_o^2 - 2136L_i^2 L_o^3 - 2448L_i L_o^4 - 1260L_o^5 \end{array} \right] \\ +2N^2 L_o D^2 \left[\begin{array}{l} 3N^5 L_o^4 - 2L_o^3 N^4 (9L_i + 28L_o) \\ +N^3 (32L_i^2 L_o^2 + 244L_i L_o^3 + 395L_o^4) \\ -N^2 (8L_i^3 L_o + 324L_i^2 L_o^2 + 1206L_i L_o^3 + 1310L_o^4) \\ +N \left[\begin{array}{l} -48L_i^4 + 88L_i^3 L_o + 1096L_i^2 L_o^2 \\ +2540L_i L_o^3 + 2052L_o^4 \end{array} \right] \\ -288L_i^3 L_o - 1200L_i^2 L_o^2 - 1920L_i L_o^3 - 1224L_o^4 \end{array} \right] \\ +4L_o^3 N D(N-2) \left[\begin{array}{l} 7N^3 L_o^2 - N^2 L_o (30L_i + 56L_o) \\ +N(32L_i^2 + 134L_i L_o + 147L_o^2) \\ -48L_i^2 - 144L_i L_o - 126L_o^2 \end{array} \right] \\ -4L_o^3 (N-2) [L_o(N-3) - 2L_i] [L_o(N^2 + 6) - N(2L_i + 5L_o)] \end{array} \right\} \quad (\text{B.196})$$

$$A_7 = \left\{ \begin{array}{l} 3N^3D^4 \left[\begin{array}{l} \left[\begin{array}{l} N^3L_o^2 - 4N^2L_o(L_i + 2L_o) \\ +N(4L_i^2 + 18L_iL_o + 17L_o^2) - 8L_iL_o - 6L_o^2 \end{array} \right]^2 \\ \left[\begin{array}{l} N^3L_o^3 - 4N^2L_o^2(L_i + 3L_o) \\ +N(12L_i^2L_o + 38L_iL_o^2 + 45L_o^3) \\ -16L_i^3 - 56L_i^2L_o - 80L_iL_o^2 - 54L_o^3 \end{array} \right] \end{array} \right. \\ \\ -4N^2D^3 \left[\begin{array}{l} N^6L_o^5 - N^5L_o^4(8L_i + 22L_o) \\ +N^4(28L_i^2L_o^3 + 146L_iL_o^4 + 192L_o^5) \\ -N^3(56L_i^3L_o^2 + 420L_i^2L_o^3 + 1008L_iL_o^4 + 826L_o^5) \\ +N^2 \left[\begin{array}{l} 80L_i^4L_o + 648L_i^3L_o^2 + 2076L_i^2L_o^3 \\ +3086L_iL_o^4 + 1779L_o^5 \end{array} \right] \\ -N \left[\begin{array}{l} 64L_i^5 + 480L_i^4L_o + 1728L_i^3L_o^2 \\ +3456L_i^2L_o^3 + 3744L_iL_o^4 + 1656L_o^5 \end{array} \right] \\ +192L_i^3L_o^2 + 624L_i^2L_o^3 + 792L_iL_o^4 + 324L_o^5 \end{array} \right. \\ \\ -4NL_oD^2 \left[\begin{array}{l} 5N^5L_o^4 - L_o^3N^4(34L_i + 77L_o) \\ +N^3(104L_i^2L_o^2 + 412L_iL_o^3 + 443L_o^4) \\ -N^2(168L_i^3L_o + 884L_i^2L_o^2 + 1666L_iL_o^3 + 1131L_o^4) \\ +N \left[\begin{array}{l} 144L_i^4 + 768L_i^3L_o + 1868L_i^2L_o^2 \\ +2280L_iL_o^3 + 1116L_o^4 \end{array} \right] \\ -12L_o^2(2L_i + 3L_o)(4L_i + 3L_o) \end{array} \right. \\ \\ -24L_o^2ND[L_o(N-3) - 2L_i] \left[\begin{array}{l} N^2L_o^2 - NL_o(4L_i + 9L_o) \\ +8L_i^2 + 20L_iL_o + 18L_o^2 \end{array} \right] \\ \\ -4L_o^3(N+4)[L_o(N-3) - 2L_i]^2 \end{array} \right\} \quad (B.197)$$

B.4.5 Corrente máxima, média e eficaz nos interruptores S

É possível visualizar na Figura 3.21 que o valor máximo de corrente nos interruptores é igual à somatória das máximas correntes nos indutores, equação (B.198). Substituindo (B.182) e (B.183) em (B.198), obtém-se (B.199).

$$I_{Smáx} = I_{Limáx} + I_{Lomáx} \quad (B.198)$$

$$I_{Smáx} = \frac{V_{in} [L_o^2(N-3)(1-ND) - L_o(2L_i - 3NL_iD) + 2NDL_i^2]}{N^2L_iL_of_s(2L_i + L_o)} \quad (B.199)$$

Analisando a forma de onda das correntes nos interruptores pode-se determinar (B.200) e (B.201), as quais são utilizadas para determinar as expressões dos valores médio e eficaz das correntes dos interruptores. Entretanto, realizando as operações matemáticas necessárias nas devidas equações, as expressões resultantes são muito extensas, inviabilizando assim a apresentação destas equações neste trabalho.

$$I_{Smed} = \frac{1}{T_s} \left\{ \begin{aligned} & \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} + I_4}{\Delta_{t1}} \right) t \right) dt \\ & + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} + I_3 - I_{Lim\acute{a}x} - I_4}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} + I_4 \right) dt \\ & + \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 + I_2 - I_{Lim\acute{a}x} - I_3}{\Delta_{t3}} \right) t + I_{Lim\acute{a}x} + I_3 \right) dt \\ & + \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x} - I_1 - I_2}{\Delta_{t1}} \right) t + I_1 + I_2 \right) dt \end{aligned} \right\} \quad (B.200)$$

$$I_{Seficaz} = \frac{1}{T_s} \left\{ \begin{aligned} & \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} + I_4}{\Delta_{t1}} \right) t \right)^2 dt \\ & + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} + I_3 - I_{Lim\acute{a}x} - I_4}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} + I_4 \right)^2 dt \\ & + \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 + I_2 - I_{Lim\acute{a}x} - I_3}{\Delta_{t3}} \right) t + I_{Lim\acute{a}x} + I_3 \right)^2 dt \\ & + \int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x} - I_1 - I_2}{\Delta_{t1}} \right) t + I_1 + I_2 \right)^2 dt \end{aligned} \right\} \quad (B.201)$$

A fim de contornar este obstáculo, uma solução é resolver a integral de forma numérica com auxílio de algum *software*, como por exemplo, o *MathCad*. Uma segunda opção é apresentada em (B.202) e (B.204), onde considera-se que as correntes dos interruptores crescem de forma linear, do seu estado inicial até atingir seu valor máximo.

Realizando as devidas operações matemáticas em (B.202) e (B.204), obtém-se as expressões utilizadas para calcular os valores médio e eficaz aproximados das correntes nos interruptores, apresentadas respectivamente por meio de (B.203) e (B.205).

$$I_{Smed_2} = \frac{1}{T_s} \left\{ \int_0^{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t \right) dt \right\} \quad (B.202)$$

$$I_{Smed_2} = \frac{V_{in} D \left[L_o^2 (N-3)(1-ND) - L_o (2L_i - 3NL_i D) + 2NDL_i^2 \right]}{2N^2 L_i L_o f_s (2L_i + L_o)} \quad (B.203)$$

$$I_{Seficaz_2} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t \right)^2 dt \right\}} \quad (B.204)$$

$$I_{Seficaz_2} = \frac{V_{in} \left[L_o^2 (N-3)(1-ND) - L_o (2L_i - 3NL_i D) + 2NDL_i^2 \right]}{3N^2 L_i L_o f_s (2L_i + L_o)} \sqrt{3D} \quad (B.205)$$

B.4.6 Corrente máxima, média e eficaz nos diodos *D*

O valor máximo de corrente nos diodos pode ser observado na Figura 3.21, sendo a somatória das correntes dos indutores refletidas para o lado secundário. A partir disso, pode-se

escrever (B.206). Substituindo (B.182) e (B.183) em (B.206), obtém-se (B.207).

$$I_{Dm\acute{a}x} = \frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{n} \quad (\text{B.206})$$

$$I_{Dm\acute{a}x} = \frac{V_{in} \left[L_o^2 (N-3)(1-ND) - L_o (2L_i - 3NDL_i) + 2NDL_i^2 \right]}{nN^2 L_i L_o f_s (2L_i + L_o)} \quad (\text{B.207})$$

As expressões (B.209) e (B.211) determinam sequencialmente os valores médio e eficaz das correntes nos diodos. Tais equações são obtidas a partir das devidas substituições e operações matemáticas em (B.208) e (B.210).

$$I_{Dmed} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_2} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{n(\Delta t_2)} \right) t \right) dt \right\} \quad (\text{B.208})$$

$$I_{Dmed} = \frac{V_{in}^2 \left[\frac{2NDL_i - L_o [ND(N-4) + 2]}{[L_o^2 (N-3)(ND-1) + L_o (2L_i - 3NDL_i) - 2NDL_i^2]} \right]}{2N^3 L_i L_o f_s (2L_i + L_o) [L_o [V_{in}n + V_o N(N-3)] - 2V_o L_i N]} \quad (\text{B.209})$$

$$I_{Deficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_2} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{n(\Delta t_2)} \right) t \right)^2 dt \right\}} \quad (\text{B.210})$$

$$I_{Deficaz} = \frac{V_{in} \left[\frac{L_o^2 (N-3)(1-ND)}{-L_o (2L_i - 3NDL_i) + 2NDL_i^2} \right]}{N^2 L_i L_o f_s (2L_i + L_o)} \sqrt{\frac{V_{in} \left[\frac{L_o [ND(N-4) + 2]}{-2NDL_i} \right]}{3nN \left[\frac{L_o [V_{in}n + V_o N(N-3)]}{-2V_o L_i N} \right]}} \quad (\text{B.211})$$

B.4.7 Corrente média de saída I_o

O valor médio da corrente de saída é equivalente ao valor médio da corrente dos diodos multiplicado pelo número de módulos, como mostra (B.212). Substituindo (B.209) em (B.212) obtém-se a expressão da corrente média de saída, sendo apresentada em (B.213). Outra maneira de representar o valor médio da corrente de saída é através da Lei de Ohm, sendo a expressão já apresentada através de (A.34).

$$I_o = I_{Dmed} N \quad (\text{B.212})$$

$$I_o = \frac{V_{in}^2 \left[\frac{2NDL_i - L_o [ND(N-4) + 2]}{[L_o^2 (N-3)(ND-1) + L_o (2L_i - 3NDL_i) - 2NDL_i^2]} \right]}{2N^2 L_i L_o f_s (2L_i + L_o) [L_o [V_{in}n + V_o N(N-3)] - 2V_o L_i N]} \quad (\text{B.213})$$

B.4.8 Corrente eficaz nos capacitores C_{i1} e C_{iN}

A expressão utilizada para calcular o valor médio das correntes nos capacitores C_{i1} e

C_{iN} já foi apresentada anteriormente em (B.175). Para determinar a expressão utilizada para o cálculo do valor eficaz destas correntes, basta elevar os termos ao quadrado e determinar a raiz quadrada, como demonstra (B.214).

Realizando as devidas substituições e operações matemáticas, obtém-se (B.215), utilizada para determinar o valor eficaz das correntes nos capacitores C_{i1} e C_{iN} .

$$I_{C_{i1}eficaz} = \frac{1}{T_s} \left\{ + (N-1) \left[\int_0^{(2\Delta_{t1} + \Delta_{t2} + \Delta_{t3})} \left(\left(\frac{-I_{Lom\acute{a}x} - I_1}{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t + I_1 \right)^2 dt \right. \right. \\ \left. \left. + \int_0^{\Delta_{t2}} \left(\left(\frac{I_{Lim\acute{a}x} - I_{Lim\acute{a}x}}{\Delta_{t2}} \right) t + I_{Lim\acute{a}x} \right)^2 dt \right. \right. \\ \left. \left. + \int_0^{\Delta_{t3}} \left(\left(\frac{I_1 - I_{Lim\acute{a}x}}{\Delta_{t3}} \right) t + I_{Lim\acute{a}x} \right)^2 dt \right. \right. \\ \left. \left. + (N-2) \left(\int_0^{\Delta_{t1}} \left(\left(\frac{I_{Lim\acute{a}x} - I_1}{\Delta_{t1}} \right) t + I_1 \right)^2 dt \right) \right] \right\} \quad (B.214)$$

$$I_{C_{i1}eficaz} = \sqrt{\frac{3V_{in}^2 \begin{bmatrix} -V_o^2 [L_o(N-3) - 2L_i]^2 [A_8] \\ -2V_{in}nV_oL_o [L_o(N-3) - 2L_i] [A_9] \\ -V_{in}^2 L_o^2 n^2 [A_{10}] \end{bmatrix}}{144L_i^2 L_o^2 N^4 f_s^2 (2L_i + L_o)^2 [V_{in}nL_o + V_oN [L_o(N-3) - 2L_i]]^2}} \quad (B.215)$$

$$A_8 = \left\{ \begin{array}{l} 3N^4 D^4 \left[N^2 L_o^2 - NL_o(2L_i + 7L_o) + 4(L_i + L_o)^2 + 6L_o^2 \right]^2 \\ -4N^3 D^3 \left[\begin{array}{l} 3N^4 L_o^4 - 3N^3 L_o^3 (13L_o + 4L_i) \\ + N^2 L_o^2 (12L_i^2 + 104L_i L_o + 184L_o^2) \\ + 4N(4L_i^4 + 4L_i^3 L_o - 24L_i^2 L_o^2 - 79L_i L_o^3 - 89L_o^4) \\ + 48L_i^3 L_o + 192L_i^2 L_o^2 + 312L_i L_o^3 + 240L_o^4 \end{array} \right] \\ + 12N^2 L_o D^2 \left[\begin{array}{l} N^4 L_o^3 - 2N^3 L_o^2 (2L_i + 7L_o) + N^2 L_o^2 (32L_i + 69L_o) \\ + 4N(2L_i^3 - L_i^2 L_o - 22L_i L_o^2 - 33L_o^3) \\ + 24L_i^2 L_o + 80L_i L_o^2 + 84L_o^3 \\ + 48L_o^3 ND(N-1)(N-2)[L_o(N-4) - 2L_i] \end{array} \right] \\ -4L_o^2 \left[\begin{array}{l} N^4 L_o^2 - 2N^3 L_o(L_o + 2L_i) + N^2(4L_i^2 + 4L_i L_o - 11L_o^2) \\ + 4NL_o(2L_i + 7L_o) - 12L_o^2 \end{array} \right] \end{array} \right\} \quad (B.216)$$

$$A_9 = \left\{ \begin{array}{l} 3N^3D^4 \left[\begin{array}{l} N^3L_o^2 - 4N^2L_o(L_i + 2L_o) \\ +N(4L_i^2 + 18L_iL_o + 17L_o^2) - 8L_iL_o - 6L_o^2 \end{array} \right] \\ \left[\begin{array}{l} N^2L_o^2 - NL_o(2L_i + 7L_o) \\ +4L_i^2 + 8L_iL_o + 10L_o^2 \end{array} \right] \\ -4N^2D^3 \left[\begin{array}{l} 2N^5L_o^4 - L_o^3N^4(12L_i + 29L_o) + 6N^3L_o^2(L_i + 2L_o)(4L_i + 13L_o) \\ -N^2(16L_i^3L_o + 168L_i^2L_o^2 + 448L_iL_o^3 + 367L_o^4) \\ +2N(8L_i^4 + 40L_i^3L_o + 150L_i^2L_o^2 + 277L_iL_o^3 + 171L_o^4) \\ -12L_o^2(4L_i + 3L_o)(L_i + 2L_o) \end{array} \right] \\ +6NL_oD^2 \left[\begin{array}{l} N^5L_o^3 - 2L_o^2N^4(3L_i + 8L_o) \\ +N^3(12L_i^2L_o + 66L_iL_o^2 + 89L_o^3) \\ -N^2(8L_i^3 + 80L_i^2L_o + 224L_iL_o^2 + 200L_o^3) \\ +N(24L_i^3 + 108L_i^2L_o + 220L_iL_o^2 + 154L_o^3) \\ -16L_iL_o^2 - 12L_o^3 \end{array} \right] \\ +24L_o^2ND(N-1)[L_o(N-4) - 2L_i][L_o(N-3) - 2L_i] \\ -4L_o^2[L_o(N-3) - 2L_i][N^2L_o - N(2L_i + 5L_o) + 2L_o] \end{array} \right. \quad (B.217)$$

$$A_{10} = \left\{ \begin{array}{l} 3N^2D^4 \left[\begin{array}{l} N^3L_o^2 - 4N^2L_o(L_i + 2L_o) \\ +N(4L_i^2 + 18L_iL_o + 17L_o^2) - 8L_iL_o - 6L_o^2 \end{array} \right]^2 \\ -4N^2D^3 \left[\begin{array}{l} N^5L_o^4 - N^4L_o^3(8L_i + 17L_o) \\ +N^3(24L_i^2L_o^2 + 104L_iL_o^3 + 109L_o^4) \\ -N^2(32L_i^3L_o + 216L_i^2L_o^2 + 468L_iL_o^3 + 319L_o^4) \\ +N(16L_i^4 + 163L_i^3L_o + 540L_i^2L_o^2 + 796L_iL_o^3 + 402L_o^4) \\ -16L_o(4L_i + 3L_o)(L_i^2 + 3L_iL_o + 3L_o^2) \end{array} \right] \\ -12NL_oD^2 [L_o(N-3) - 2L_i] \left[\begin{array}{l} N^3L_o^2 - 4L_oN^2(L_i + 2L_o) \\ +N(4L_i^2 + 18L_iL_o + 17L_o^2) \\ -8L_iL_o - 6L_o^2 \end{array} \right] \\ -4L_o^2[L_o(N-3) - 2L_i]^2 \end{array} \right. \quad (B.218)$$

B.4.9 Corrente eficaz nos capacitores C_{i2} e C_{i3}

A partir da forma de onda das correntes dos capacitores C_{i2} e C_{i3} , pode-se determinar as equações de reta e formular (B.219). Realizando as devidas operações matemáticas obtém-se (B.220), a qual apresenta a expressão utilizada para determinar o valor eficaz das correntes dos capacitores C_{i2} e C_{i3} .

$$I_{C_{i2}eficaz} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \left(\left(\frac{I_{Lim\acute{a}x} + I_{Lom\acute{a}x}}{2\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t \right)^2 dt + \int_0^{\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \left(\left(\frac{-I_{Lim\acute{a}x} - I_{Lom\acute{a}x}}{\Delta_{t1} + \Delta_{t2} + \Delta_{t3}} \right) t \right)^2 dt \right\}} \quad (B.219)$$

$$I_{Ci2eficaz} = \frac{V_{in} \left[\begin{array}{c} L_o^2 (N-3)(1-ND) \\ -L_o (2L_i - 3NDL_i) + 2NDL_i^2 \end{array} \right]}{3N^2 L_i L_o f_s (2L_i + L_o)} \sqrt{\frac{3(1+ND)}{N}} \quad (\text{B.220})$$

B.4.10 Corrente máxima e eficaz no capacitor C_o

Como pode-se observar na Figura 3.21, o valor máximo de corrente no capacitor C_o é igual a somatória das máximas correntes nos indutores refletidas para o lado secundário e subtraídas da corrente de saída, equação (B.147).

Substituindo (B.182), (B.183) e (B.213) em (B.221), obtém-se (B.222), utilizada para determinar o valor máximo da corrente no capacitor C_o .

$$I_{Comax} = \frac{I_{Limax} + I_{Lomax}}{n} - I_o \quad (\text{B.221})$$

$$I_{Comax} = \frac{V_{in} \left[\begin{array}{c} [L_o^2 (N-3)(ND-1) + L_o L_i (2-3ND) - 2NDL_i^2] \\ [L_o [N(V_{in}nD - 2V_o) - 4V_{in}nD + 6V_o] - 2L_i (V_{in}nD - 2V_o)] \end{array} \right]}{2L_i L_o n f_s (2L_i + L_o) [L_o [V_{in}n + V_o N (N-3)] - 2V_o N L_i]} \quad (\text{B.222})$$

O valor eficaz da corrente no capacitor C_o é obtido a partir de (B.224). Tal expressão é resultado de operações matemáticas em (B.223).

$$I_{Coeficaz} = \sqrt{\frac{N}{T_s} \left\{ \int_0^{\Delta_{t2}} \left(\left(\frac{-I_{Limax} - I_{Lomax}}{n\Delta_{t2}} \right) t + \frac{I_{Limax} + I_{Lomax}}{n} - I_o \right)^2 dt + \int_0^{\Delta_{t3} + \Delta_{t1}} (-I_o)^2 dt \right\}} \quad (\text{B.223})$$

$$I_{Coeficaz} = A_{11} \sqrt{\frac{3V_{in} \left[\begin{array}{c} [N^2 D L_o - 2ND(L_i + 2L_o) + 2L_o] \\ N^2 L_o (4V_o - 3V_{in}nD) \\ + N [6V_{in}nD(L_i + 2L_o) - 4V_o(2L_i + 3L_o)] \end{array} \right] - 2V_{in}nL_o}{n}} \quad (\text{B.224})$$

$$A_{11} = \frac{V_{in} \left[\begin{array}{c} N^2 L_o^2 D + 2L_i L_o + 3L_o^2 \\ -N [L_o^2 + D(2L_i^2 + 3L_i L_o + 3L_o^2)] \end{array} \right]}{6N^2 L_i L_o f_s (2L_i + L_o) [L_o [V_{in}n + V_o N^2] - V_o N (2L_i + 3L_o)]} \quad (\text{B.225})$$

B.4.11 Máxima tensão sobre os interruptores e os diodos

As expressões das máximas tensões sobre os interruptores e diodos já foram apresentadas anteriormente em (3.1) e (3.2), sendo reescritas em (B.226) e (B.227), respectivamente.

$$V_{Smáx} = \frac{V_{in}}{N} + \frac{V_o}{n} \quad (\text{B.226})$$

$$V_{Dmáx} = -\left(\frac{V_{in}n}{N} + V_o\right) \quad (\text{B.227})$$

B.4.12 Indutores L_i e L_o

A maior dificuldade na análise matemática do conversor SEPIC CC-CC proposto para o modo (IV) de acionamento dos interruptores está na obtenção das expressões para determinar os valores das indutâncias L_i e L_o , uma vez que a expressão da indutância L_i fica em função da indutância L_o , ou vice-versa, além de serem extremamente grandes.

Uma possível solução seria substituir a expressão da indutância L_o na expressão da indutância L_i , entretanto, ambos os softwares utilizados para realizar o equacionamento, *MAPLE* e *MathCad*, não encontram uma solução para a equação, devido à sua extensão.

A fim de contornar este problema, optou-se por utilizar as expressões da análise anterior, as quais são apresentadas em (B.153) e (B.155), sendo reescritas por intermédio de (B.228) e (B.229).

$$L_i = \frac{V_{in}(V_o - V_{in}nD)}{2V_o\Delta_{iL_i}f_s N^2} \quad (\text{B.228})$$

$$L_o = \frac{2V_{in}^2 n D^2 L_i R_o}{4V_o^2 n L_i f_s N - V_{in} V_o D R_o (1 - ND)} \quad (\text{B.229})$$

Vale ressaltar que os valores das indutâncias L_i e L_o impactam diretamente no ganho estático do conversor. Com isso, a opção de se utilizar as equações do modo (III) foi tomada analisando resultados de simulação numérica em malha aberta, para diferentes parâmetros de projeto, sendo que o maior erro da tensão de saída, utilizando essas equações, ficou em torno de 4%.

B.4.13 Capacitores C_i e C_o

Para determinar as expressões dos capacitores do conversor proposto, utiliza-se a mesma metodologia apresentada anteriormente, sendo as expressões exibidas em (B.230), (B.231) e (B.232).

$$C_{i2} = C_{i3} = \frac{V_{in} \left\{ \begin{array}{l} \left[2NDL_i^2 - L_o^2(N-3)(ND-1) - L_iL_o(2-3ND) \right] \\ \left[L_o \left[V_o N^3 D + N^2 [D(V_{in}n - 3V_o) - V_o] \right] \right. \\ \quad \left. + 3N(V_o - V_{in}nD) + V_{in}n \right. \\ \quad \left. - 2NL_i(V_o ND + V_{in}nD - V_o) \right] \end{array} \right\}}{2N^3 L_i L_o f_s^2 \Delta_{VCi} (2L_i + L_o) [L_o(V_o N^2 - 3V_o N + V_{in}n) - 2V_o N L_i]} \quad (\text{B.230})$$

$$C_{i1} = C_{iN} = \frac{V_{in} \left\{ \begin{array}{l} L_o^3 (N-3) \left[\begin{array}{l} V_o D^2 N^4 + N^3 D^2 (V_{in} n - 7V_o) \\ + N^2 [5D^2 (2V_o - V_{in} n) + 8V_o D - 2V_o] \\ + 2N [V_{in} n D^2 + 2D (V_{in} n - 4V_o) + V_o] \\ - 2V_{in} n + 4V_o \end{array} \right] \\ - 2L_i L_o^2 \left[\begin{array}{l} 2V_o D^2 N^4 + 2N^3 D [D (V_{in} n - 7V_o) + V_o] \\ + N^2 [D^2 (22V_o - 9V_{in} n) + 6V_o D - 4V_o] \\ + 2N [2V_{in} n D^2 + D (3V_{in} n - 14V_o) + 4V_o] \\ - 2V_{in} n + 4V_o \end{array} \right] \\ + 4L_i^2 L_o N \left[\begin{array}{l} 2V_o N^2 D (D-1) + ND [D (V_{in} n - 7V_o) + 8V_o] \\ + 2D (2V_o - V_{in} n) - 2V_o \\ - 8V_o DN^2 L_i^3 (D-2) \end{array} \right] \end{array} \right\}^2}{32N^4 DL_i^2 L_o f_s^2 \Delta_{V_{Ci}} (2L_i + L_o)^2 [L_o (V_o N^2 - 3V_o N + V_{in} n) - 2V_o NL_i]^2} \quad (\text{B.231})$$

$$C_o = \frac{V_{in}^2 \left\{ \begin{array}{l} [L_o^2 (N-3)(ND-1) + L_i L_o (2-3ND) - 2NDL_i^2] \\ [2NDL_i - L_o (N^2 D - 4ND + 2)] \\ [L_o [N (V_{in} n D - 2V_o) - 4V_{in} n D + 6V_o] - 2L_i (V_{in} n D - 2V_o)]^2 \end{array} \right\}}{8NL_i L_o f_s^2 \Delta_{V_{Ci}} (2L_i + L_o) [L_o (V_o N^2 - 3V_o N + V_{in} n) - 2V_o NL_i]^3} \quad (\text{B.232})$$

B.4.14 Característica estática

Como comentado para as análises matemáticas anteriores, o ganho estático do conversor é dado pela relação da tensão de saída pela tensão de entrada, e é obtido a partir da igualdade das expressões que determinam a corrente de saída, como pode-se observar através de (B.233), resultando em (B.234).

$$\frac{V_o}{R_o} = \frac{V_{in}^2 \left[\begin{array}{l} [2NDL_i - L_o [ND(N-4) + 2]] \\ [L_o^2 (N-3)(ND-1) + L_o (2L_i - 3NDL_i) - 2NDL_i^2] \end{array} \right]}{2N^2 L_i L_o f_s (2L_i + L_o) [L_o [V_{in} n + V_o N (N-3)] - 2V_o L_i N]} \quad (\text{B.233})$$

$$G_{S(IV)_MCD} = \frac{V_o}{V_{in}} = \frac{\left\{ A_{12}L_o n + A_{12} \left[\begin{array}{l} 16N^2D^2R_oL_i^4 \\ -16NDR_oL_i^3L_o [ND(N-5)+2] \\ +2L_i^2L_o^2 \left[\begin{array}{l} L_oNn^2f_s \\ +2R_o \left(\begin{array}{l} N^4D^2 - 15N^3D^2 \\ +39N^2D^2 + 8N^2D \\ -32ND + 4 \end{array} \right) \end{array} \right] \\ +L_iL_o^3 \left[\begin{array}{l} L_oNn^2f_s \\ +2R_o(N-3) \left[\begin{array}{l} 7N^3D^2 \\ -26N^2D^2 \\ -6N^2D \\ +32ND - 8 \end{array} \right] \end{array} \right] \\ +2L_o^4R_o \left[\begin{array}{l} (N-3)^2(1-ND) \\ [ND(N-4)+2] \end{array} \right] \end{array} \right] \right\}}{2L_iL_o f_s N^2 (2L_i + L_o) [2L_i - L_o (N-3)]} \quad (B.234)$$

$$A_{12} = L_iL_o f_s N (2L_i + L_o) \quad (B.235)$$

APÊNDICE C – ANÁLISE MATEMÁTICA DO RETIFICADOR PROPOSTO PARA OS QUATRO MODOS DE ACIONAMENTO DOS INTERRUPTORES

Como o retificador SEPIC proposto tem funcionamento similar ao conversor SEPIC CC-CC proposto em alta frequência, as equações obtidas na análise matemática do conversor CC-CC servem de auxílio para a obtenção das equações dos valores máximos, médios e eficazes de corrente nos elementos que compõem o retificador durante um período da fonte de alimentação.

Primeiramente, define-se (C.1), que representa a tensão alternada da fonte de alimentação.

$$v_a(\omega t) = V_{pk} \text{sen}(\omega t) \quad (\text{C.1})$$

C.1 ANÁLISE MATEMÁTICA PARA O MODO (I) DE ACIONAMENTO DOS INTERRUPTORES

C.1.1 Intervalos de tempo

Os intervalos de tempo determinam o tempo de duração de cada etapa de operação, as quais representam o funcionamento do conversor em alta frequência. A partir disso, utilizam-se as equações já obtidas para o conversor SEPIC CC-CC, apresentadas em (B.1), (B.3) e (B.5), sendo reescritas em (C.2), (C.3) e (C.4), apenas substituindo a variável V_{in} pela variável V_{pk} , uma vez que a tensão de entrada agora é senoidal.

$$\Delta_{t1} = \frac{D}{f_s} \quad (\text{C.2})$$

$$\Delta_{t2} = \frac{V_{pk} n D}{V_o N f_s} \quad (\text{C.3})$$

$$\Delta_{t3} = \frac{V_o N (1 - D) - V_{pk} n D}{V_o N f_s} \quad (\text{C.4})$$

C.1.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o

Conforme visto nas formas de onda, os valores máximos de corrente nos indutores ocorrem quando o ângulo ωt é igual a $\pi/2$, sendo que neste instante a tensão de entrada apresenta seu valor máximo, como pode ser visualizado em (C.5). Já os valores mínimos de corrente nos indutores são simétricos aos valores máximos.

As equações que determinam os valores máximos de corrente já foram apresentadas para o conversor SEPIC CC-CC por intermédio de (B.11) e (B.12). Substituindo a máxima tensão de entrada em (B.11) e (B.12), obtém-se as expressões das máximas correntes nos indutores L_i e L_o , apresentadas em (C.6) e (C.7). As expressões dos valores mínimos de corrente são exibidas em (C.8) e (C.9).

$$v_a(\omega t) = V_{pk} \text{sen}(\omega t) \rightarrow v_a\left(\frac{\pi}{2}\right) = V_{pk} \text{sen}\left(\frac{\pi}{2}\right) \rightarrow V_a = V_{pk} \quad (\text{C.5})$$

$$I_{Limáx_CA} = \frac{V_{pk} D \left[2V_o L_o N + D(2V_o L_i - V_{pk} n L_o) \right]}{4V_o L_i L_o f_s N} \quad (\text{C.6})$$

$$I_{Lomáx_CA} = \frac{V_{pk} D \left[4V_o L_i - D(2V_o L_i - V_{pk} n L_o) \right]}{4V_o L_i L_o f_s N} \quad (\text{C.7})$$

$$I_{Limin_CA} = -\frac{V_{pk} D \left[2V_o L_o N + D(2V_o L_i - V_{pk} n L_o) \right]}{4V_o L_i L_o f_s N} \quad (\text{C.8})$$

$$I_{Lomin_CA} = -\frac{V_{pk} D \left[4V_o L_i - D(2V_o L_i - V_{pk} n L_o) \right]}{4V_o L_i L_o f_s N} \quad (\text{C.9})$$

C.1.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}

As expressões utilizadas para determinar o valor médio e eficaz da corrente dos indutores L_{i1} e L_{i2} , em alta frequência, já foram determinadas anteriormente, sendo apresentadas em (B.14) e (B.16).

Para obter os valores médio e eficaz desta corrente durante um período da fonte de alimentação, basta substituir a tensão de entrada V_{in} por (C.1) e integrar a expressão para o período da fonte de alimentação, como pode ser visualizado em (C.10) e (C.12).

Realizando as integrações e as devidas operações matemáticas, obtém-se (C.11) e (C.13), que representam os valores médio e eficaz da corrente nos indutores L_{i1} e L_{i2} , respectivamente, em baixa frequência.

$$i_{Limed_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D^2 (2L_i + L_o N)}{4L_i L_o f_s N} \right) d\omega t \quad (\text{C.10})$$

$$I_{Limed_CA} = 0 \quad (\text{C.11})$$

$$i_{Lieficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D}{12V_o L_i L_o f_s N} \right)^2 \left[3D \left[L_o^2 \left[\begin{array}{c} 4V_o^2 N^2 \\ -3(V_{pk} \text{sen}(\omega t))^2 n^2 D \\ + \left[\begin{array}{c} 2V_{pk} \text{sen}(\omega t) n \\ V_o N (2-3D) \end{array} \right] \\ + 12V_o^2 D (L_i^2 + L_i L_o N) \end{array} \right] \right] \right]^2 d\omega t} \quad (\text{C.12})$$

$$I_{Lieficaz_CA} = \frac{V_{pk} D}{48V_o N f_s L_i L_o} \sqrt{6D \begin{bmatrix} 48V_o^2 D L_i (L_i + N L_o) \\ +16V_o^2 N^2 L_o^2 \\ -9V_{pk}^2 n^2 D L_o^2 \end{bmatrix}} \quad (C.13)$$

C.1.4 Corrente média e eficaz nos indutores L_o

Seguindo a mesma metodologia utilizada para os indutores L_{i1} e L_{i2} , o cálculo dos valores médio e eficaz das correntes dos indutores L_o partem das equações obtidas em alta frequência, (B.18) e (B.20).

Realizando as devidas substituições obtém-se (C.14) e (C.16), onde realizando as devidas operações matemáticas obtém-se (C.15) e (C.17), que representam, respectivamente, os valores médio e eficaz das correntes dos indutores L_o para um período da fonte de alimentação.

$$i_{Lomed_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{(V_{pk} \text{sen}(\omega t))^2 n D^2 (2L_i + L_o N)}{4V_o L_i L_o f_s N^2} \right) d\omega t \quad (C.14)$$

$$I_{Lomed_CA} = 0 \quad (C.15)$$

$$i_{Loeficaz_CA}(\omega t) = \frac{1}{\pi} \int_0^{\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D}{12V_o L_i L_o f_s N} \sqrt{\frac{3D}{N} + \begin{bmatrix} 4V_o^2 L_i^2 N (4-3D) \\ 3(V_{pk} \text{sen}(\omega t))^2 n^2 \\ L_o D (4L_i + L_o) \end{bmatrix}} \right) d\omega t \quad (C.16)$$

$$I_{Loeficaz_CA} = \frac{V_{pk} D}{48V_o N f_s L_i L_o} \sqrt{\frac{2D}{N\pi} \begin{bmatrix} 27V_{pk}^2 n^2 D L_o \pi (4L_i + N L_o) \\ +48V_o^2 N L_i^2 \pi (4-3D) \\ +256V_{pk} n V_o L_i^2 (2-3D) \end{bmatrix}} \quad (C.17)$$

C.1.5 Corrente máxima, média e eficaz nos interruptores S

Como pode ser visualizado na Figura 4.7, o valor máximo de corrente nos interruptores é igual à somatória das máximas correntes nos indutores, obtendo assim (C.18). Substituindo (C.6) e (C.7) em (C.18), obtém-se (C.19).

$$I_{Smáx_CA} = I_{Limáx_CA} + I_{Lomáx_CA} \quad (C.18)$$

$$I_{Smáx_CA} = \frac{V_{pk} D (2L_i + L_o N)}{2L_i L_o f_s N} \quad (C.19)$$

Substituindo (C.1) em (B.24) e (B.26) e construindo a integral para um período da fonte de alimentação, obtém-se (C.20) e (C.22). Realizando as devidas operações matemáticas nestas equações, chaga-se nas expressões que definem, respectivamente, os valores médio e

eficaz das correntes dos interruptores para um período da fonte de alimentação, apresentadas em (C.21) e (C.23).

$$i_{Smed_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D^2 (2L_i + L_o N)}{4L_i L_o f_s N} \right) d\omega t \quad (C.20)$$

$$I_{Smed_CA} = 0 \quad (C.21)$$

$$i_{Seficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D (2L_i + L_o N)}{6L_i L_o f_s N} \sqrt{3D} \right)^2 d\omega t} \quad (C.22)$$

$$I_{Seficaz_CA} = \frac{V_{pk} D (2L_i + L_o N)}{12Nf_s L_i L_o} \sqrt{6D} \quad (C.23)$$

C.1.6 Corrente máxima, média e eficaz nos diodos D

O valor máximo das correntes dos diodos é igual a somatória das correntes máximas dos indutores refletidas para o secundário, equação (C.24). Substituindo (C.6) e (C.7) em (C.24) obtém-se (C.25), que representa o valor máximo de corrente nos diodos.

$$I_{Dmáx_CA} = \frac{I_{Limáx_CA} + I_{Lomáx_CA}}{n} \quad (C.24)$$

$$I_{Dmáx_CA} = \frac{V_{pk} D (2L_i + L_o N)}{2nL_i L_o f_s N} \quad (C.25)$$

As equações utilizadas para determinar as expressões das correntes médias e eficazes nos diodos são oriundas da substituição de (C.1) e da integração em baixa frequência em (B.30) e (B.32), como pode ser visualizado através de (C.26) e (C.28). Realizando as devidas operações matemáticas nestas equações, chega-se nas expressões que definem, respectivamente, o valores médio e eficaz das correntes dos diodos para um período da fonte de alimentação, apresentadas em (C.27) e (C.29).

Nota-se que a integração de (C.26) e (C.28) é realizada durante o intervalo de 0 até π , uma vez que cada diodo de saída conduz durante um semiciclo da fonte de alimentação.

$$i_{Dmed_CA}(\omega t) = \frac{1}{2\pi} \int_0^{\pi} \left(\frac{(V_{pk} \text{sen}(\omega t))^2 D^2 (2L_i + L_o N)}{4V_o L_i L_o f_s N^2} \right) d\omega t \quad (C.26)$$

$$I_{Dmed_CA} = \frac{V_{pk}^2 D^2 (2L_i + L_o N)}{16V_o L_i L_o f_s N^2} \quad (C.27)$$

$$i_{Deficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D (2L_i + L_o N)}{6L_i L_o f_s N} \sqrt{\frac{3V_{pk} \text{sen}(\omega t) D}{V_o n N}} \right)^2 d\omega t} \quad (C.28)$$

$$I_{Deficaz_CA} = \frac{V_{pk} D (2L_i + L_o N)}{6Nf_s L_i L_o} \sqrt{\frac{2V_{pk} D}{V_o n N \pi}} \quad (C.29)$$

C.1.7 Corrente média de saída I_o

O diodo ímpar de cada módulo conduz durante o semiciclo positivo da fonte de alimentação, enquanto o diodo par conduz durante o semiciclo negativo, conforme visto anteriormente. Assim sendo, pode-se dizer que a corrente média de saída é igual a corrente média do diodo dividido por dois. Entretanto, a topologia proposta apresenta mais de dois diodos na saída, variando a quantidade de diodos de acordo com o número de módulos.

A partir disso, pode-se definir que o valor médio da corrente de saída é equivalente à metade do valor médio das correntes dos diodos multiplicadas pelo número de módulos, como exhibe (C.30). Substituindo (B.30) em (C.30), obtém-se a expressão da corrente média de saída, sendo apresentada em (C.31). Nota-se que a tensão de entrada já foi substituída pela tensão de pico da fonte de alimentação.

$$I_o = \frac{I_{Dmed} N}{2} \quad (C.30)$$

$$I_o = \frac{V_{pk}^2 D^2 (2L_i + L_o N)}{8V_o L_i L_o f_s N} \quad (C.31)$$

C.1.8 Corrente eficaz no capacitor C_{i1} e C_{iN}

Substituindo (C.1) em (B.36) e integrando durante um período da fonte de alimentação, obtém-se (C.32). Realizando as devidas operações matemáticas chega-se na expressão utilizada para determinar o valor eficaz da corrente nos capacitores C_{i1} e C_{iN} , apresentada em (C.33).

$$i_{C_{i1}eficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D}{12V_o L_i L_o f_s N} \sqrt{3D \left[V_{pk} \text{sen}(\omega t) nL_o \left[\begin{array}{l} 4V_o (3L_i D + L_o N) \\ -3V_{pk} \text{sen}(\omega t) nL_o D \end{array} \right] \right]^2 + 4V_o^2 L_i^2 (4-3D)} \right)}^2 d\omega t} \quad (C.32)$$

$$I_{C_{i1}eficaz_CA} = \frac{V_{pk} D}{48V_o L_i L_o f_s N} \sqrt{6D \left[\begin{array}{l} 16V_o^2 L_i^2 (4-3D) \\ -9V_{pk}^2 n^2 L_o^2 D \end{array} \right]} \quad (C.33)$$

C.1.9 Corrente máxima e eficaz no capacitor C_o

O valor máximo de corrente no capacitor C_o é igual a somatória das máximas correntes nos indutores refletidas para o lado secundário e multiplicadas pelo número de módulos, subtraídas da corrente de saída, como ilustrado na Figura 4.7 e descrito em (C.34).

Substituindo (C.6), (C.7) e (C.31) em (C.34), obtém-se (C.35), utilizada para determinar o valor máximo da corrente no capacitor C_o .

$$I_{Com\acute{a}x_CA} = \frac{I_{Lim\acute{a}x_CA}N + I_{Lom\acute{a}x_CA}N}{n} - I_o \quad (C.34)$$

$$I_{Com\acute{a}x_CA} = \frac{V_{pk}D(2L_i + L_oN)(4V_oN - V_{pk}nD)}{8V_o n L_i L_o f_s N} \quad (C.35)$$

O valor eficaz da corrente no capacitor C_o é obtido a partir de (C.37). Essa expressão é obtida a partir de (C.36), sendo elaborada a partir da substituição da tensão de entrada, equação (C.1), e da integração durante meio período da fonte de alimentação em (B.40).

$$i_{Coeficaz_CA}(\omega t) = \sqrt{\frac{1}{\pi} \int_0^{\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D(2L_i + L_oN)}{12V_o L_i L_o f_s N} \sqrt{\frac{3V_{pk} \text{sen}(\omega t) D \left(\frac{4V_o N}{-3V_{pk} \text{sen}(\omega t) nD} \right)}{n}} \right)^2 d\omega t} \quad (C.36)$$

$$I_{Coeficaz_CA} = \frac{V_{pk}D(2L_i + L_oN)}{96V_o L_i L_o f_s N} \sqrt{\frac{2V_{pk}D(512V_oN - 81V_{pk}nD\pi)}{n\pi}} \quad (C.37)$$

C.1.10 Máxima tensão sobre os interruptores e os diodos

A principal vantagem da topologia do conversor SEPIC CC-CC proposto é a redução dos esforços de tensão sobre os interruptores e diodos. Vale ressaltar que esta vantagem se estende para o retificador proposto.

Entretanto, ao analisar a forma de onda da tensão sobre o diodo D_1 , apresentada na Figura 4.6, pode-se notar que durante o semiciclo positivo da fonte de alimentação a máxima tensão sobre o diodo atinge um patamar, enquanto durante o semiciclo negativo o patamar da máxima tensão é outro. Isto ocorre devido ao diodo conduzir durante apenas um semiciclo, permanecendo bloqueado durante o semiciclo seguinte.

É possível visualizar que, neste caso, a máxima tensão durante o semiciclo negativo é superior a máxima tensão durante o semiciclo positivo. Todavia, estes patamares variam de acordo com algumas especificações de projeto, podendo a máxima tensão do semiciclo positivo ser superior a máxima tensão do semiciclo negativo.

Sendo assim, apresentam-se as máximas tensões sobre os interruptores e diodos em (C.38), (C.39) e (C.40).

$$V_{Sm\acute{a}x} = \frac{V_{pk}}{N} + \frac{V_o}{n} \quad (C.38)$$

$$V_{Dm\acute{a}x_1} = -\left(\frac{V_{pk}n}{N} + V_o \right) \quad (C.39)$$

$$V_{Dm\acute{a}x_2} = -2V_o \quad (C.40)$$

C.1.11 Indutores L_i e L_o

A expressão utilizada para determinar o valor da indutância L_i já foi obtida para o conversor SEPIC CC-CC proposto, apresentada em (B.43). A máxima tensão sobre os elementos ocorre quando a tensão de entrada apresenta seus valores máximos, se estendendo também para as ondulações em alta frequência, sendo as máximas ondulações no instante em que a tensão de entrada apresenta seus valores máximos. Sendo assim, substitui-se (C.1) em (B.43), sendo que a máxima ondulação ocorre no instante $\pi/2$. Logo, apresenta-se (C.41).

$$L_i = \frac{V_{pk} D}{2\Delta_{iL_i} f_s} \quad (C.41)$$

A expressão que determina o valor da indutância L_o é obtida da mesma forma do conversor SEPIC CC-CC. Igualando as equações que definem o valor médio da corrente de saída, obtém-se (C.42). Realizando as devidas operações matemáticas e isolante a variável L_o , obtém-se (C.43), utilizada para determinar o valor da indutância de todos os indutores L_o .

$$\frac{V_o}{R_o} = \frac{V_{pk}^2 D^2 (2L_i + L_o N)}{8V_o L_i L_o f_s N} \quad (C.42)$$

$$L_o = \frac{2V_{pk}^2 D^2 L_i R_o}{8V_o^2 L_i f_s N - V_{pk}^2 D^2 R_o N} \quad (C.43)$$

C.1.12 Capacitores C_i e C_o

A expressão para determinar o valor das capacitâncias C_i já foi obtida anteriormente para o conversor SEPIC CC-CC, apresentada em (B.46). Substituindo a tensão de entrada pelo valor de pico da tensão senoidal, onde ocorre a maior ondulação de tensão durante o período da fonte de alimentação, apresenta-se a expressão do capacitor C_i em (C.44).

$$C_i = \frac{V_{pk} D^2 [2V_o L_i (2-D) + V_{pk} n D L_o]^2}{32V_o^2 L_i^2 L_o f_s^2 \Delta_{V_{C_i}} N} \quad (C.44)$$

Para o retificador, apresentam-se duas maneiras de se determinar o valor da capacitância de saída C_o . A primeira forma é através do critério de *Hold-up time*, o qual define que um dado valor de capacitância deverá ser capaz de suprir a energia entregue à carga por um determinado período na falta da fonte de alimentação. Outra forma de projetar o capacitor de saída é a partir da ondulação em baixa frequência, a qual é uma característica do conversor para poder drenar uma corrente senoidal e em fase com a tensão da fonte de alimentação. Vale ressaltar que ambos os projetos do capacitor de saída são mais restritivos que o projeto de

ondulação em alta frequência, resultando em capacitâncias mais elevadas. Ambas as maneiras de se determinar as equações deste capacitor são apresentadas por [6].

As equações (C.45) e (C.46) apresentam sequencialmente as expressões do critério de *Hold-up-time* e ondulação de tensão em baixa frequência para se determinar a capacitância C_o .

$$C_{o_hold} = \frac{2P_o t_r}{V_o^2 - (0,9V_o)^2} \quad (C.45)$$

$$C_{o_bf} = \frac{P_o}{2\pi V_o \Delta_{VC_o} f_r} \quad (C.46)$$

C.1.13 Característica estática

O ganho estático do retificador é dado pela relação da tensão de saída pela tensão de entrada, assim como para o conversor SEPIC CC-CC convencional, e é obtido a partir de operações matemáticas em (C.42), resultando em (C.47).

$$G_{R(I)_MCD} = \frac{V_o}{V_{pk}} = Dk_{a_R(I)} \quad (C.47)$$

$$k_{a_R(I)} = \sqrt{\frac{R_o(2L_i + L_o N)}{8L_i L_o f_s N}} \quad (C.48)$$

C.2 ANÁLISE MATEMÁTICA PARA O MODO (II) DE ACIONAMENTO DOS INTERRUPTORES

C.2.1 Intervalos de tempo

Para os intervalos de tempo do retificador para o modo (II) de acionamento dos interruptores, pode-se utilizar as mesmas expressões do conversor SEPIC CC-CC, apresentadas em (B.50), (B.52) e (B.54), apenas alterando a variável V_{in} pela variável V_{pk} , uma vez que a tensão de entrada agora é senoidal. A partir disso, as expressões dos intervalos de tempo Δ_{t1} , Δ_{t2} e Δ_{t3} são reescritas através de (C.49), (C.50) e (C.51), respectivamente. Vale ressaltar que os intervalos de tempo Δ_{t1} e Δ_{t4} , assim como os intervalos de tempo Δ_{t2} e Δ_{t5} e os intervalos de tempo Δ_{t3} e Δ_{t6} são iguais.

$$\Delta_{t1} = \Delta_{t4} = \frac{D}{f_s} \quad (C.49)$$

$$\Delta_{t2} = \Delta_{t5} = \frac{V_{pk} n D}{V_o N f_s} \quad (C.50)$$

$$\Delta_{t3} = \Delta_{t6} = \frac{V_o N (1 - D) - V_{pk} n D}{V_o N f_s} \quad (C.51)$$

C.2.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o

Como visto anteriormente e nas formas de onda, os valores máximos de corrente nos indutores ocorrem quando o ângulo ωt é igual a $\pi/2$, sendo que neste instante a tensão de entrada apresenta seu valor máximo. Já os valores mínimos de corrente nos indutores são opostos aos valores máximos.

Substituindo a tensão de entrada com seu valor de pico em (B.60) e (B.61) obtém-se as expressões dos valores máximos de corrente nos indutores, apresentadas por intermédio de (C.52) e (C.53). Já para as expressões dos valores mínimos de corrente são expostas em (C.54) e (C.55).

$$I_{Limáx_CA} = \frac{V_{pk} D \left[V_o L_o (2 - D(N - 1)) + D(2V_o L_i - V_{pk} n L_o) \right]}{4V_o L_i L_o f_s N} \quad (C.52)$$

$$I_{Lomáx_CA} = \frac{V_{pk} D \left[2V_o L_i (2 - D) + D L_o (V_{pk} n + V_o (N - 1)) \right]}{4V_o L_i L_o f_s N} \quad (C.53)$$

$$I_{Limín_CA} = -\frac{V_{pk} D \left[V_o L_o (2 - D(N - 1)) + D(2V_o L_i - V_{pk} n L_o) \right]}{4V_o L_i L_o f_s N} \quad (C.54)$$

$$I_{Lomín_CA} = -\frac{V_{pk} D \left[2V_o L_i (2 - D) + D L_o (V_{pk} n + V_o (N - 1)) \right]}{4V_o L_i L_o f_s N} \quad (C.55)$$

C.2.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}

Conforme visto anteriormente, as equações obtidas para o conversor SEPIC CC-CC servem de auxílio na obtenção das equações dos retificadores. Com isso, para se determinar o valor médio e eficaz da corrente nos indutores L_{i1} e L_{i2} , basta substituir a tensão de entrada de (B.63) e (B.65) por (C.1) e realizar a integração destas equações em um período da fonte de alimentação, como pode ser visto através de (C.56) e (C.58).

Realizando as integrações e as devidas operações matemáticas, obtém-se (C.57) e (C.59), que representam os valores médio e eficaz da corrente nos indutores L_{i1} e L_{i2} , respectivamente.

$$\dot{i}_{Liméd_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D^2 (2L_i + L_o)}{4L_i L_o f_s N} \right) d\omega t \quad (C.56)$$

$$I_{Liméd_CA} = 0 \quad (C.57)$$

$$i_{Lieficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left[\frac{V_{pk} \text{sen}(\omega t) D}{12V_o L_i L_o f_s N} \sqrt{3D \left[V_o^2 \left[\begin{array}{l} L_o^2 (4N - 3D(N^2 - 1)) \\ + 12L_i D(L_i + L_o) \\ + 2V_{in} n V_o L_o^2 (2 - 3ND) \\ - 3V_{in}^2 n^2 L_o^2 D \end{array} \right] \right]} \right]^2 d\omega t} \quad (C.58)$$

$$I_{Lieficaz_CA} = \frac{V_{pk} D}{48V_o N f_s L_i L_o} \sqrt{6D \left[V_o^2 \left[\begin{array}{l} 12D(2L_i + L_o)^2 \\ + 4L_o^2 N(4 - 3ND) \\ - 9V_{pk}^2 n^2 D L_o^2 \end{array} \right] \right]} \quad (C.59)$$

C.2.4 Corrente média e eficaz nos indutores L_o

Seguindo a mesma metodologia utilizada para os indutores L_{i1} e L_{i2} , o cálculo dos valores médio e eficaz das correntes dos indutores L_o partem de (B.67) e (B.69) obtidas em alta frequência.

Realizando a substituição da tensão de entrada e integrando para um período da fonte de alimentação, obtém-se (C.60) e (C.62), onde realizando as devidas operações matemáticas obtém-se (C.61) e (C.63), que representam, respectivamente, os valores médio e eficaz das correntes dos indutores L_o para um período da fonte de alimentação.

$$i_{Lomed_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{(V_{pk} \text{sen}(\omega t))^2 n D^2 (2L_i + L_o)}{4V_o L_i L_o f_s N^2} \right) d\omega t \quad (C.60)$$

$$I_{Lomed_CA} = 0 \quad (C.61)$$

$$i_{Loeficaz_CA}(\omega t) =$$

$$\sqrt{\frac{1}{\pi} \int_0^{\pi} \left[\frac{V_{pk} \text{sen}(\omega t) D}{12V_o L_i L_o f_s N} \sqrt{\frac{3D}{N} \left[\begin{array}{l} (V_{pk} \text{sen}(\omega t))^2 n^2 (12L_i L_o D - 3L_o^2 D(N-2)) \\ + V_o^2 \left[\begin{array}{l} 4L_i^2 N(4-3D) - 3L_o^2 ND(N-1)^2 \\ + (N-1)(4L_o^2 N + 12L_i L_o ND) \end{array} \right] \\ + V_{pk} \text{sen}(\omega t) n V_o \left[\begin{array}{l} 8L_i^2 (2-3D) - 6DL_o^2 (N-1)^2 \\ + (N-1)(4L_o^2 + 24L_i L_o D) \end{array} \right] \end{array} \right]} \right]^2 d\omega t} \quad (C.62)$$

$$I_{Loeficaz_CA} = \frac{V_{pk} D}{48V_o N f_s L_i L_o} \sqrt{\frac{2D}{N\pi} \left[\begin{array}{l} 12V_o^2 N\pi \left[\begin{array}{l} L_o^2 (N-1)(4-3D(N-1)) \\ + 12L_i L_o D(N-1) \\ + 4L_i^2 (4-3D) \end{array} \right] \\ + 64V_{pk} V_o n \left[\begin{array}{l} L_o^2 (N-1)(2-3D(N-1)) \\ + 12L_i L_o D(N-1) \\ + 4L_i^2 (2-3D) \end{array} \right] \\ + 27V_{pk}^2 n^2 L_o D\pi [4L_i - L_o(N-2)] \end{array} \right]} \right]} \quad (C.63)$$

C.2.5 Corrente máxima, média e eficaz nos interruptores S

O valor máximo de corrente nos interruptores é igual a somatória das máximas

correntes nos indutores, equação (C.64). Substituindo (C.52) e (C.53) em (C.64), obtém-se (C.65), que representa o valor máximo de corrente nos interruptores.

$$I_{Smáx_CA} = I_{Limáx_CA} + I_{Lomáx_CA} \quad (C.64)$$

$$I_{Smáx_CA} = \frac{V_{pk} D (2L_i + L_o)}{2L_i L_o f_s N} \quad (C.65)$$

Substituindo (C.1) em (B.73) e (B.75) e integrando as equações para um período da fonte de alimentação, chega-se em (C.66) e (C.68). Realizando as devidas operações matemáticas nestas equações, chega-se nas expressões que definem, respectivamente, o valores médio e eficaz das correntes dos interruptores para um período da fonte de alimentação, apresentadas por (C.67) e (C.69).

$$i_{Smed_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D^2 (2L_i + L_o)}{4L_i L_o f_s N} \right) d\omega t \quad (C.66)$$

$$I_{Smed_CA} = 0 \quad (C.67)$$

$$i_{Seficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D (2L_i + L_o)}{6L_i L_o f_s N} \sqrt{3D} \right)^2 d\omega t} \quad (C.68)$$

$$I_{Seficaz_CA} = \frac{V_{pk} D (2L_i + L_o)}{12Nf_s L_i L_o} \sqrt{6D} \quad (C.69)$$

C.2.6 Corrente máxima, média e eficaz nos diodos D

O valor máximo das correntes dos diodos é igual a somatória das correntes máximas dos indutores refletidas para o secundário, equação (C.70). Substituindo (C.52) e (C.53) em (C.70), obtém-se (C.71), que representa o valor máximo de corrente nos diodos.

$$I_{Dmáx_CA} = \frac{I_{Limáx_CA} + I_{Lomáx_CA}}{n} \quad (C.70)$$

$$I_{Dmáx_CA} = \frac{V_{pk} D (2L_i + L_o)}{2nL_i L_o f_s N} \quad (C.71)$$

As equações utilizadas para determinar as expressões das correntes médias e eficazes nos diodos são oriundas da substituição de (C.1) e da integração em baixa frequência em (B.79) e (B.81), como pode ser visualizado em (C.72) e (C.74). Realizando as devidas operações matemáticas nestas equações, chega-se nas expressões que definem, respectivamente, o valores médio e eficaz das correntes dos diodos para um período da fonte de alimentação, apresentadas em (C.73) e (C.75).

$$i_{Dmed_CA}(\omega t) = \frac{1}{2\pi} \int_0^{\pi} \left(\frac{(V_{pk} \text{sen}(\omega t))^2 D^2 (2L_i + L_o)}{4V_o L_i L_o f_s N^2} \right) d\omega t \quad (C.72)$$

$$I_{Dmed_CA} = \frac{V_{pk}^2 D^2 (2L_i + L_o)}{16V_o L_i L_o f_s N^2} \quad (C.73)$$

$$i_{Deficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^\pi \left(\frac{V_{pk} \text{sen}(\omega t) D (2L_i + L_o)}{6L_i L_o f_s N} \sqrt{\frac{3V_{pk} \text{sen}(\omega t) D}{V_o n n}} \right)^2} d\omega t \quad (C.74)$$

$$I_{Deficaz_CA} = \frac{V_{pk} D (2L_i + L_o)}{6N f_s L_i L_o} \sqrt{\frac{2V_{pk} D}{V_o n N \pi}} \quad (C.75)$$

C.2.7 Corrente média de saída I_o

Conforme visto anteriormente, a corrente média de saída do retificador é equivalente à metade do valor médio das correntes dos diodos multiplicadas pelo número de módulos, como mostra (C.76). Substituindo (B.79) em (C.76), obtém-se a expressão da corrente média de saída, exposta através de (C.77).

$$I_o = \frac{I_{Dmed} N}{2} \quad (C.76)$$

$$I_o = \frac{V_{pk}^2 D^2 (2L_i + L_o)}{8V_o L_i L_o f_s N} \quad (C.77)$$

C.2.8 Corrente eficaz no capacitor C_{i1} e C_{iN}

Substituindo (C.1) em (B.85) e integrando durante um período da fonte de alimentação, obtém-se (C.78). Realizando as devidas operações matemáticas chega-se na expressão utilizada para determinar o valor eficaz da corrente nos capacitores C_{i1} e C_{iN} , sendo a expressão exibida através de (C.79).

$$i_{Ci1eficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D}{12V_o L_i L_o f_s N} \sqrt{3D \left[\begin{array}{l} V_o^2 \left[4L_i^2 (4-3D) - 3DL_o^2 (N-1)^2 \right] \\ + (N-1)(4L_o^2 + 12L_i L_o D) \end{array} \right]} + V_{pk} \text{sen}(\omega t) n V_o \left[\begin{array}{l} 4L_o^2 + 12L_i L_o D \\ -6DL_o^2 (N-1) \end{array} \right]} - 3(V_{pk} \text{sen}(\omega t))^2 n^2 L_o^2 D \right)^2} d\omega t \quad (C.78)$$

$$I_{Ci1eficaz_CA} = \frac{V_{pk} D}{48V_o L_i L_o f_s N} \sqrt{6D \left[\begin{array}{l} 4V_o^2 \left[\begin{array}{l} 4L_i^2 (4-3D) \\ + 12L_i L_o D (N-1) \end{array} \right] \\ + L_o^2 (N-1)(4-3D(N-1)) \end{array} \right]} - 9V_{pk}^2 n^2 L_o^2 D \quad (C.79)$$

C.2.9 Corrente eficaz no capacitor C_{i2} e C_{i3}

Para determinar a equação da corrente eficaz nos capacitores C_{i2} e C_{i3} , basta substituir a tensão de entrada de (B.87) por (C.1) e realizar a integração para um período da fonte de alimentação, como mostra (C.80). Realizando as devidas operações matemáticas chega-se na

expressão utilizada para determinar o valor eficaz da corrente nos capacitores C_{i2} e C_{i3} , sendo a expressão apresentada em (C.81).

$$i_{C_{i2}eficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D(2L_i + L_o)}{6L_i L_o f_s N} \sqrt{6D} \right)^2 d\omega t} \quad (C.80)$$

$$I_{C_{i2}eficaz_CA} = \frac{V_{pk} D(2L_i + L_o)}{6L_i L_o f_s N} \sqrt{3D} \quad (C.81)$$

C.2.10 Corrente máxima e eficaz no capacitor C_o

O valor máximo de corrente no capacitor C_o é igual a somatória das máximas correntes nos indutores refletidas para o lado secundário, subtraídas da corrente de saída, como pode-se observar através de (C.82).

Substituindo (C.6), (C.7) e (C.31) em (C.34), obtém-se (C.35), a qual é utilizada para determinar o valor máximo da corrente no capacitor C_o .

$$I_{Comax_CA} = \frac{I_{Limax_CA} + I_{Lomax_CA}}{n} - I_o \quad (C.82)$$

$$I_{Comax_CA} = \frac{V_{pk} D(2L_i + L_o)(4V_o - V_{pk} nD)}{8V_o n L_i L_o f_s N} \quad (C.83)$$

A expressão que determina o valor eficaz da corrente no capacitor C_o é apresentada em (C.85). Tal expressão é obtida a partir de (C.84), sendo esta elaborada a partir da substituição da tensão de entrada, equação (C.1), e da integração durante meio período da fonte de alimentação em (B.91).

$$i_{Coeficaz_CA}(\omega t) = \sqrt{\frac{1}{\pi} \int_0^{\pi} \left(\frac{V_{pk} \text{sen}(\omega t) D(2L_i + L_o)}{12V_o L_i L_o f_s N} \sqrt{\frac{3V_{pk} \text{sen}(\omega t) D \left(\frac{4V_o}{-3V_{pk} \text{sen}(\omega t) nD} \right)}{n}} \right)^2 d\omega t} \quad (C.84)$$

$$I_{Coeficaz_CA} = \frac{V_{pk} D(2L_i + L_o)}{96V_o L_i L_o f_s N} \sqrt{\frac{2V_{pk} D(512V_o - 81V_{pk} nD\pi)}{n\pi}} \quad (C.85)$$

C.2.11 Máxima tensão sobre os interruptores e os diodos

As máximas tensões sobre os interruptores e diodos já foram apresentadas anteriormente por intermédio de (C.38), (C.39) e (C.40), sendo reescritas em (C.86), (C.87) e (C.88).

$$V_{Smáx} = \frac{V_{in}}{N} + \frac{V_o}{n} \quad (C.86)$$

$$V_{Dmáx_1} = -\left(\frac{V_{in}n}{N} + V_o\right) \quad (C.87)$$

$$V_{Dmáx_2} = -2V_o \quad (C.88)$$

C.2.12 Indutores L_i e L_o

A expressão utilizada para determinar o valor da indutância L_i já foi obtida para o conversor SEPIC CC-CC proposto, apresentada através de (B.94). Substituindo a tensão de entrada pelo valor de pico da tensão senoidal, obtém-se (C.89), utilizada para determinar as indutâncias L_{i1} e L_{i2} .

$$L_i = \frac{V_{pk} D}{2\Delta_{iLi} f_s N} \quad (C.89)$$

A expressão que determina o valor da indutância L_o é obtida da mesma forma do conversor SEPIC CC-CC. Igualando as equações que definem o valor médio da corrente de saída, obtém-se (C.90). Realizando as devidas operações matemáticas e isolante a variável L_o , obtém-se (C.91), utilizada para determinar o valor da indutância de todos os indutores L_o .

$$\frac{V_o}{R_o} = \frac{V_{pk}^2 D^2 (2L_i + L_o)}{8V_o L_i L_o f_s N} \quad (C.90)$$

$$L_o = \frac{2V_{pk}^2 D^2 L_i R_o}{8V_o^2 L_i f_s N - V_{pk}^2 D^2 R_o} \quad (C.91)$$

C.2.13 Capacitores C_i e C_o

As expressões para determinar o valor das capacitâncias C_i já foram obtidas anteriormente para o conversor SEPIC CC-CC, apresentadas em (B.97) e (B.98). Substituindo a tensão de entrada pelo valor de pico da tensão senoidal, obtém-se (C.92) e (C.93).

$$C_{i1} = C_{iN} = \frac{V_{pk} D^2 \left[4V_o L_i + D(V_{pk} n L_o + V_o (L_o (N-1) - 2L_i)) \right]^2}{32V_o^2 L_i^2 L_o f_s^2 \Delta_{VCi} N} \quad (C.92)$$

$$C_{i2} = C_{i3} = \frac{V_{pk} D^2 (2L_i + L_o)}{4L_i L_o f_s^2 \Delta_{VCi} N} \quad (C.93)$$

As expressões para se determinar a capacitância de saída foram apresentadas em (C.45) e (C.46) para o critério de *Hold-up-time* e ondulação de tensão em baixa frequência. Tais expressões são reescritas em (C.94) e (C.95).

$$C_{o_hold} = \frac{2P_o t_r}{V_o^2 - (0,9V_o)^2} \quad (C.94)$$

$$C_{o_bf} = \frac{P_o}{2\pi V_o \Delta_{VCo} f_r} \quad (C.95)$$

C.2.14 Característica estática

Da mesma forma que o conversor SEPIC CC-CC convencional, o ganho estático do retificador é dado pela relação da tensão de saída pela tensão de entrada, e é obtido a partir de operações matemáticas em (C.90), resultando (C.96).

$$G_{R(II)_MCD} = \frac{V_o}{V_{pk}} = Dk_{a_R(II)} \quad (C.96)$$

$$k_{a_R(II)} = \sqrt{\frac{R_o(2L_i + L_o)}{8L_i L_o f_s N}} \quad (C.97)$$

C.3 ANÁLISE MATEMÁTICA PARA O MODO (III) DE ACIONAMENTO DOS INTERRUPTORES

C.3.1 Intervalos de tempo

As expressões dos intervalos de tempo Δ_{t1} , Δ_{t2} e Δ_{t3} já foram apresentadas anteriormente em (B.108), (B.109) e (B.110), sendo reescritas em (C.98), (C.99) e (C.100). Vale ressaltar que pelo fato da tensão de entrada do retificador apresentar formato senoidal, utiliza-se o valor de pico para se determinar os intervalos de tempo.

$$\Delta_{t1} = \frac{V_{pk} nD - V_o (1 - ND)}{V_o N f_s} \quad (C.98)$$

$$\Delta_{t2} = \frac{V_o - V_{pk} nD}{V_o N f_s} \quad (C.99)$$

$$\Delta_{t3} = \frac{1 - ND}{N f_s} \quad (C.100)$$

C.3.2 Valores máximos e mínimos de corrente nos indutores L_i e L_o

Os valores máximos de corrente nos indutores ocorrem quando o ângulo ωt é igual a $\pi/2$, sendo que neste instante a tensão de entrada apresenta seu valor máximo. Já os valores mínimos de corrente nos indutores são simétricos aos valores máximos. Substituindo a tensão de entrada com seu valor de pico em (B.118) e (B.119) obtém-se as expressões dos valores máximos de corrente nos indutores, apresentadas em (C.101) e (C.102). Já para as expressões dos valores mínimos de corrente são apresentadas por (C.103) e (C.104).

$$I_{Lim\acute{a}x_CA} = \frac{2V_{pk}nV_oL_iND^2 + L_o \left[\begin{array}{c} V_o^2 + 2V_{pk}nV_oD(N-1) \\ -D^2 \left[\begin{array}{c} V_o^2N^2 + V_{pk}nV_oN(N-1) \\ +V_{pk}^2n^2(N-1) \end{array} \right] \end{array} \right]}{4V_onL_iL_of_sN^2} \quad (C.101)$$

$$I_{Lom\acute{a}x_CA} = \frac{2V_{pk}nV_oL_iND(2-D) + L_o \left[\begin{array}{c} V_o^2 \left[2N - N^2D(2-D) - 1 \right] \\ +V_{pk}^2n^2D^2(N-1) \\ -V_{pk}nV_oD(N-1)(2-ND) \end{array} \right]}{4V_onL_iL_of_sN^2} \quad (C.102)$$

$$I_{Limin_CA} = - \frac{2V_{pk}nV_oL_iND^2 + L_o \left[\begin{array}{c} V_o^2 + 2V_{pk}nV_oD(N-1) \\ -D^2 \left[\begin{array}{c} V_o^2N^2 + V_{pk}nV_oN(N-1) \\ +V_{pk}^2n^2(N-1) \end{array} \right] \end{array} \right]}{4V_onL_iL_of_sN^2} \quad (C.103)$$

$$I_{Lomin_CA} = - \frac{2V_{pk}nV_oL_iND(2-D) + L_o \left[\begin{array}{c} V_o^2 \left[2N - N^2D(2-D) - 1 \right] \\ +V_{pk}^2n^2D^2(N-1) \\ -V_{pk}nV_oD(N-1)(2-ND) \end{array} \right]}{4V_onL_iL_of_sN^2} \quad (C.104)$$

C.3.3 Corrente média e eficaz nos indutores L_{i1} e L_{i2}

Ao analisar a forma de onda da corrente nos indutores L_{i1} e L_{i2} exibida na Figura 4.19, é possível observar que seu valor médio é igual a zero durante um período da fonte de alimentação, uma vez que a forma de onda da corrente é simétrica em baixa frequência. Com isso, pode-se escrever (C.105).

Para se determinar o valor eficaz da corrente nos indutores L_{i1} e L_{i2} , basta substituir a tensão de entrada de (B.123) por (C.1) e realizar a integração para um período da fonte de alimentação, como pode ser visualizado através de (C.106). Resolvendo a integral e as devidas operações matemáticas obtém-se (C.108).

$$I_{Limed_CA} = 0 \quad (C.105)$$

$$i_{Lieficaz_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} A_1 \left[\begin{array}{l} 3V_o^2 D^3 L_o^2 N^4 \left(3V_o^2 D + 4V_{pk} \text{sen}(\omega t) nV_o - 3(V_{pk} \text{sen}(\omega t))^2 n^2 D \right)^2 \\ -6V_{pk} \text{sen}(\omega t) nV_o L_o N^3 D^2 \left[\begin{array}{l} 3V_o^2 [D^2 (2L_i + L_o) + 2L_o] \\ -8V_{pk} \text{sen}(\omega t) nV_o L_o D \\ +3(V_{pk} \text{sen}(\omega t))^2 n^2 L_o D^2 \end{array} \right] \\ -3N^2 D \left[\begin{array}{l} 6V_o^4 DL_o^2 - 12V_{pk} \text{sen}(\omega t) nV_o^3 L_o^2 (1 + D^2) \\ -3(V_{pk} \text{sen}(\omega t))^2 n^2 V_o^2 D \left[\begin{array}{l} D^2 (4L_i^2 - L_o^2) \\ +4L_i L_o \\ -8L_o^2 \end{array} \right] \\ -16(V_{pk} \text{sen}(\omega t))^3 n^3 V_o D^2 L_o^2 \\ +3(V_{pk} \text{sen}(\omega t))^4 n^4 D^3 L_o^2 \\ +9L_o^2 (V_{pk} \text{sen}(\omega t) nD - V_o)^4 \end{array} \right] \\ +6 \left[\begin{array}{l} V_{pk} \text{sen}(\omega t) nL_o N \\ (V_{pk} \text{sen}(\omega t) nD - V_o)^2 \end{array} \right] \left[\begin{array}{l} V_o (D^2 (6L_i + 3L_o) - 2L_o) \\ +2V_{pk} \text{sen}(\omega t) nDL_o \end{array} \right] \end{array} \right] d\omega t \quad (C.106)$$

$$A_1 = \frac{1}{12V_o nL_i L_o f_s N^2} \quad (C.107)$$

$$I_{Lieficaz_CA} = \frac{1}{48V_o n f_s L_i L_o N^2} L_o^2 \left[\begin{array}{l} 6D^4 \left[\begin{array}{l} 24V_o^4 N^4 \\ -12V_{pk}^2 V_o^2 n^2 N^2 (N^2 - 1) \end{array} \right] \\ +24V_{pk}^2 n^2 ND^3 \left[\begin{array}{l} 4V_o^2 (4N^2 - 3) + 3V_{pk}^2 n^2 \end{array} \right] \\ -144V_o^2 D^2 \left[\begin{array}{l} 2V_o^2 N^2 + V_{pk}^2 n^2 (4N^2 - 3) \\ +288V_{pk}^2 n^2 V_o^2 ND + 144V_o^4 \end{array} \right] \\ +288V_{pk}^2 n^2 V_o^2 L_i L_o ND^3 (ND - 2) \\ +288V_{pk}^2 n^2 V_o^2 L_i^2 N^2 D^4 \end{array} \right] \quad (C.108)$$

C.3.4 Corrente média e eficaz nos indutores L_o

Seguindo a mesma metodologia utilizada para os indutores L_{i1} e L_{i2} , o valor médio das correntes dos indutores L_o podem ser obtidos a partir da análise da forma de onda apresentada na Figura 4.19, sendo seu valor médio apresentado em (C.109).

O valor eficaz das correntes dos indutores L_o partem de (B.128), obtida para a alta frequência. Substituindo a tensão de entrada e integrando para um período da fonte de alimentação obtém-se (C.110). Ao realizar as devidas operações matemáticas obtém-se (C.111) que representa o valor eficaz das correntes dos indutores L_o para um período da fonte de alimentação.

$$I_{Lomed_CA} = 0 \quad (C.109)$$

$$i_{Loeficaz_CA}(\omega t) =$$

$$\left. \left. \left. \frac{1}{\pi} \int_0^{\pi} A_1 \frac{1}{N} \left[\begin{array}{l} 3(V_{pk} \text{sen}(\omega t))^4 n^4 D^2 \left[\begin{array}{l} 4 - 3ND^2(N(N-4)+3) \\ + D(2N(2N-7)+6) \end{array} \right] \right. \right. \right. \\ -6(V_{pk} \text{sen}(\omega t))^3 n^3 V_o D \left[\begin{array}{l} 4 + 3N^2 D^3(N(N-3)+2) \\ -ND^2(2N(4N-13)+18) \\ + D(N(6N-19)+9) \end{array} \right] \\ +3(V_{pk} \text{sen}(\omega t))^2 n^2 V_o^2 \left[\begin{array}{l} 4 - 3N^3 D^4(N^2-3) \\ +2N^2 D^3(N(8N-19)+6) \\ -2ND^2(2N(6N-17)+21) \\ +2D(2N(3N-8)+9) \end{array} \right] \\ -6V_{pk} \text{sen}(\omega t) n V_o^3 (ND-1) \left[\begin{array}{l} 3N^3 D^3(N-1) \\ -N^2 D^2(N(2N+1)-6) \\ +2ND(2N(N-3)+3) \\ -2N(N-2)-3 \end{array} \right] \\ -3V_o^4 N(ND-1)^2 \left(\begin{array}{l} 3N^2 D^2 \\ -2ND(4N-3) \\ -4N+3 \end{array} \right) \\ + \left(\begin{array}{l} (V_{pk} \text{sen}(\omega t))^3 n^3 D(3D(N-1)-2) \\ + (V_{pk} \text{sen}(\omega t))^2 n^2 V_o \left[2 + \left(\begin{array}{l} (2N-3) \\ (3D(ND-1)) \end{array} \right) \right] \\ + V_{pk} \text{sen}(\omega t) n V_o^2 \left[\begin{array}{l} 3N^3 D^2 + 4N - 6 \\ -ND(10N-9) \end{array} \right] \\ + 3V_o^3 N(N(D-2)+1)(ND-1) \end{array} \right) \\ -12(V_{pk} \text{sen}(\omega t))^2 n^2 V_o N^2 L_i^2 D^3 \left[\begin{array}{l} 2V_{pk} \text{sen}(\omega t) n(3D-2) \\ + V_o N(3D-4) \end{array} \right] \end{array} \right] d\omega t \right. \right. \right. \quad (C.110)$$

$$\begin{aligned}
& I_{Loeficaz_CA} = \\
& \frac{1}{48V_o n f_s L_i L_o N^2} \frac{2}{N\pi} \left[\begin{array}{l}
9V_{pk}^4 n^4 D^2 \pi \begin{bmatrix} 2D(2N-1)(N-3)+4 \\ -3ND^2(N-1)(N-3) \end{bmatrix} \\
-64V_{pk}^3 n^3 V_o D \begin{bmatrix} 3N^2 D^3 (N-1)(N-2) \\ -2ND^2(N-1)(4N-9) \\ +D(6N^2-19N+9)+4 \end{bmatrix} \\
-12V_{pk}^2 n^2 V_o^2 \pi \begin{bmatrix} 3N^3 D^4 (N^2-3) \\ -2N^2 D^3 (8N-3)(N-2) \\ +2ND^2(12N^2-34N+21) \\ -2D(6N^2-16N+9)-4 \end{bmatrix} \\
-96V_{pk} n V_o^3 (ND-1) \begin{bmatrix} 3N^3 D^3 (N-1) \\ -N^2 D^2 (2N-3)(N+2) \\ +2ND(2N^2-6N+3) \\ -2N^2+4N-3 \end{bmatrix} \\
-24V_o^4 N \pi (ND-1)^2 \begin{bmatrix} 3N^2 D^2 -4N+3 \\ -2ND(4N-3) \end{bmatrix} \\
+4V_{pk} n L_i L_o N D^2 \begin{bmatrix} 9V_{pk}^3 n^3 \pi D (3D(N-1)-2) \\ +32V_{pk}^2 n^2 V_o \begin{bmatrix} 3ND^2(2N-3) \\ -3D(2N-3)+2 \end{bmatrix} \\
+12V_{pk} n V_o^2 \pi \begin{bmatrix} 3N^3 D^2 +4N+6 \\ -ND(10N-9) \end{bmatrix} \\
+144V_o^3 N (ND-1)(ND-2N+1) \end{bmatrix} \\
-16V_{pk}^2 n^2 V_o L_i^2 N^2 D^3 \begin{bmatrix} 16V_{pk} n (3D-2) \\ +3V_o N \pi (3D-4) \end{bmatrix}
\end{array} \right] \quad (C.111)
\end{aligned}$$

C.3.5 Corrente máxima, média e eficaz nos interruptores S

O valor máximo de corrente nos interruptores é igual a somatória das máximas correntes nos indutores, como pode-se observar na Figura 4.19 e através de (C.112). Substituindo (C.101) e (C.102) em (C.112), obtém-se (C.113), que representa o valor máximo de corrente nos interruptores.

$$I_{Smáx_CA} = I_{Limáx_CA} + I_{Lomáx_CA} \quad (C.112)$$

$$I_{Smáx_CA} = \frac{2V_{pk} n D L_i + V_o L_o (1 - ND)}{2L_i L_o n f_s N} \quad (C.113)$$

O valor médio das correntes dos interruptores é obtido da mesma forma dos indutores, através da análise da Figura 4.19. Ao analisar as formas de onda das corrente dos interruptores, é possível observar a envoltória senoidal, sendo seu valor médio durante um período da fonte de alimentação igual a zero, como demonstra (C.114).

Para se obter a equação do valor eficaz das correntes nos interruptores basta substituir (C.1) em (B.134) e realizar a integral em baixa frequência, como mostra (C.115). Realizando as devidas operações matemáticas chega-se na expressão do valor eficaz das correntes nos

interruptores, apresentada em (C.116).

$$I_{Smed_CA} = 0 \quad (C.114)$$

$$i_{Sefticaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{2V_{pk} \text{sen}(\omega t) n D L_i + V_o L_o (1 - ND)}{6L_i L_o n f_s N} \sqrt{3D} \right)^2 d\omega t} \quad (C.115)$$

$$I_{Sefticaz_CA} = \frac{1}{6Nf_s L_i L_o n} \sqrt{3D \left[V_o^2 L_o^2 (1 - ND)^2 + 2V_{pk}^2 n^2 L_i^2 D^2 \right]} \quad (C.116)$$

C.3.6 Corrente máxima, média e eficaz nos diodos D

O valor máximo das correntes dos diodos é igual a somatória das correntes máximas dos indutores refletidas para o secundário, como exhibe (C.117). Substituindo (C.101) e (C.102) em (C.117), obtém-se (C.118), que representa o valor máximo de corrente nos diodos.

$$I_{Dmáx_CA} = \frac{I_{Limáx_CA} + I_{Lomáx_CA}}{n} \quad (C.117)$$

$$I_{Dmáx_CA} = \frac{2V_{pk} n L_i D + V_o L_o (1 - ND)}{2n^2 L_i L_o f_s N} \quad (C.118)$$

Para se determinar as expressões das correntes média e eficaz dos diodos basta substituir a tensão de entrada de (B.138) e (B.140) por (C.1) e realizar a integral destas equações para um período da fonte de alimentação, como demonstram (C.119) e (C.121). Realizando as devidas operações matemáticas, chega-se em (C.120) e (C.122).

$$i_{Dmed_CA}(\omega t) = \frac{1}{2\pi} \int_0^\pi \left(\frac{V_{pk} \text{sen}(\omega t) D \left[2V_{pk} \text{sen}(\omega t) n L_i D + V_o L_o (1 - ND) \right]}{4V_o n L_i L_o f_s N^2} \right) d\omega t \quad (C.119)$$

$$I_{Dmed_CA} = \frac{V_{pk} D \left[V_{pk} n L_i D \pi + 2V_o L_o (1 - ND) \right]}{8V_o n L_i L_o f_s N^2 \pi} \quad (C.120)$$

$$i_{Deficaz_CA}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^\pi \left(\frac{2V_{pk} \text{sen}(\omega t) n L_i D + V_o L_o (1 - ND)}{6L_i L_o n f_s N} \sqrt{\frac{3V_{pk} \text{sen}(\omega t) D}{V_o N n}} \right)^2 d\omega t} \quad (C.121)$$

$$I_{Deficaz_CA} = \frac{1}{6Nf_s L_i L_o n} \sqrt{\frac{V_{pk} D}{V_o n N \pi} \left[\begin{array}{l} 8V_{pk}^2 n^2 L_i^2 D^2 \\ + 3V_o^2 L_o^2 (1 - ND)^2 \\ + 3V_{pk} n V_o L_i L_o D \pi (1 - ND) \end{array} \right]} \quad (C.122)$$

C.3.7 Corrente média de saída I_o

A corrente média de saída do retificador é equivalente à metade do valor médio das correntes dos diodos multiplicadas pelo número de módulos, como exhibe (C.123). Substituindo (B.138) em (C.123), obtém-se a expressão da corrente média de saída, apresentada por (C.124)

$$I_o = \frac{I_{Dmed} N}{2} \tag{C.123}$$

$$I_o = \frac{V_{pk} D [2V_{pk} n L_i D + V_o L_o (1 - ND)]}{8V_o n L_i L_o f_s N} \tag{C.124}$$

C.3.8 Corrente eficaz no capacitor C_{i1} e C_{iN}

As equações utilizadas para se determinar a expressão da corrente eficaz dos capacitores C_{i1} e C_{iN} são oriundas da substituição de (C.1) e da integração em baixa frequência em (B.144), como pode ser visualizado através de (C.125). Realizando as devidas operações matemáticas chega-se na expressão que define o valor eficaz de corrente nestes capacitores para um período da fonte de alimentação, sendo a expressão apresentada em (C.126).

$$i_{C_{i1}eficaz_CA}(\omega t) = \frac{1}{2\pi} \int_0^{2\pi} A_1 \left[\begin{aligned} & -3D^4 \left[V_o^2 N^2 + (N-1) \left[V_{pk} \text{sen}(\omega t) n \left(\frac{V_{pk} \text{sen}(\omega t) n}{+V_o N} \right) \right] \right]^2 \\ & + D^3 \left[\begin{aligned} & 8V_o^4 N^4 \\ & + (N-1) \left[\begin{aligned} & 4V_{pk} \text{sen}(\omega t) n V_o^3 N^2 (N+3) \\ & + 4(V_{pk} \text{sen}(\omega t))^2 n^2 V_o^2 N (4N-3) \\ & + 4(V_{pk} \text{sen}(\omega t))^3 n^3 V_o (4N-3) \\ & + 4(V_{pk} \text{sen}(\omega t))^4 n^4 \end{aligned} \right] \end{aligned} \right] \\ & - 6V_o D^2 \left[\begin{aligned} & V_o^3 N^2 (2N-1) \\ & + (N-1) \left[\begin{aligned} & V_{pk} \text{sen}(\omega t) n V_o^2 N (2N-1) \\ & + (V_{pk} \text{sen}(\omega t))^2 n^2 V_o (4N-3) \\ & + 2(V_{pk} \text{sen}(\omega t))^3 n^3 \end{aligned} \right] \end{aligned} \right] \\ & + 12V_{pk} \text{sen}(\omega t) n V_o^2 D (N-1) \left[V_{pk} \text{sen}(\omega t) n + V_o (N-1) \right] \\ & + V_o^3 \left[V_o (4N-3) - 4V_{pk} \text{sen}(\omega t) n (N-1) \right] \\ & + 36V_{pk} \text{sen}(\omega t) n V_o N L_i L_o D^2 \left[\begin{aligned} & V_o^2 (2N-1) \\ & - 2V_o D \left[V_o N^2 + V_{pk} \text{sen}(\omega t) n (N-1) \right] \\ & + D^2 \left[\begin{aligned} & V_o^2 N^2 \\ & + (N-1) \left(\frac{V_{pk} \text{sen}(\omega t) n V_o N}{+(V_{pk} \text{sen}(\omega t))^2 n^2} \right) \end{aligned} \right] \end{aligned} \right] \\ & - 12(V_{pk} \text{sen}(\omega t))^2 n^2 V_o^2 N^2 L_i^2 D^3 (3D-4) \end{aligned} \right] d\omega t \tag{C.125}$$

$$I_{Ci\text{eficaz_CA}} = \frac{1}{48V_o n L_i L_o f_s N^2} L_o^2 \left[\begin{aligned} & D^4 \left[\begin{aligned} & -144V_o^4 N^4 - 54V_{pk}^4 n^4 (N-1)^2 \\ & -V_o^2 [72V_{pk}^2 n^2 N^2 (N^2 - 1)] \end{aligned} \right] \\ & + D^3 \left[\begin{aligned} & 384V_o^4 N^4 + 72V_{pk}^4 n^4 (N-1) \\ & + 96V_{pk}^2 n^2 V_o^2 N (N-1)(4N-3) \end{aligned} \right] \\ & - 144V_o^2 D^2 \left[\begin{aligned} & 2V_o^2 N^2 (2N-1) \\ & + V_{pk}^2 n^2 (N-1)(4N-3) \end{aligned} \right] \\ & + 288V_{pk}^2 n^2 V_o^2 D (N-1) + 48V_o^4 (4N-3) \\ & + 288V_{pk}^2 n^2 V_o^2 L_i L_o N D^3 (N-1)(ND-2) \\ & - 96V_{pk}^2 n^2 V_o^2 L_i^2 N^2 D^3 (3D-4) \end{aligned} \right] \quad (C.126)$$

C.3.9 Corrente eficaz no capacitor C_{i2} e C_{i3}

Para determinar a equação da corrente eficaz nos capacitores C_{i2} e C_{i3} , basta substituir a tensão de entrada de (B.146) por (C.1) e realizar a integração para um período da fonte de alimentação, como mostra (C.127). Realizando as devidas operações matemáticas chega-se na expressão utilizada para determinar o valor eficaz da corrente nos capacitores C_{i2} e C_{i3} , sendo a expressão apresentada em (C.128).

$$i_{Ci2\text{eficaz_CA}}(\omega t) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{2V_{pk} \text{sen}(\omega t) n L_i D + V_o L_o (1-ND)}{6L_i L_o n f_s N} \sqrt{6D} \right)^2 d\omega t} \quad (C.127)$$

$$I_{Ci2\text{eficaz_CA}} = \frac{1}{6L_i L_o n f_s N} \sqrt{6D [2V_{pk}^2 n^2 L_i^2 D^2 + V_o^2 L_o^2 (1-ND)^2]} \quad (C.128)$$

C.3.10 Corrente máxima e eficaz no capacitor C_o

O valor máximo de corrente no capacitor C_o é igual a somatória das máximas correntes nos indutores refletidas para o lado secundário, subtraídas da corrente de saída, como pode-se observar em (C.129). Substituindo (C.101), (C.102) e (C.124) em (C.129), obtém-se (C.130).

$$I_{Com\acute{a}x_CA} = \frac{I_{Lim\acute{a}x_CA} + I_{Lom\acute{a}x_CA}}{n} - I_o \quad (C.129)$$

$$I_{Com\acute{a}x_CA} = \frac{(4V_o - V_{pk} n D) [V_o L_o (1-ND) + 2V_{pk} n L_i D]}{8V_o n^2 L_i L_o f_s N} \quad (C.130)$$

A expressão que determina o valor eficaz da corrente no capacitor C_o é apresentada em (C.132). Tal expressão é obtida a partir de (C.131), sendo esta elaborada a partir da substituição da tensão de entrada, equação (C.1), e da integração durante meio período da fonte de alimentação em (B.150).

$$i_{Coeficaz_CA}(\omega t) = \sqrt{\frac{1}{\pi} \int_0^{\pi} \left[\frac{2V_{pk} \text{sen}(\omega t) nL_i D + V_o L_o (1-ND)}{12V_o nL_i L_o f_s N} \sqrt{\frac{3V_{pk} \text{sen}(\omega t) D \left(\frac{4V_o}{-3V_{pk} \text{sen}(\omega t) nD} \right)}{n}} \right]^2} d\omega t \quad (C.131)$$

$$I_{Coeficaz_CA} = \frac{1}{48V_o nL_i L_o f_s N} \sqrt{\frac{2V_{pk} D}{n\pi} \left[\begin{array}{l} 3V_o^2 L_o^2 (1-ND)^2 (64V_o - 9V_{pk} nD\pi) \\ + 96V_{pk} nV_o L_i L_o D (1-ND) (2V_o \pi - 3V_{pk} nD) \\ + V_{pk}^2 n^2 L_i^2 D^2 (512V_o - 81V_{pk} nD\pi) \end{array} \right]} \quad (C.132)$$

C.3.11 Máxima tensão sobre os interruptores e os diodos

As máximas tensões sobre os interruptores e diodos já foram apresentadas anteriormente em (C.38), (C.39) e (C.40), sendo reescritas através de (C.133), (C.134) e (C.135).

$$V_{Smáx} = \frac{V_{in}}{N} + \frac{V_o}{n} \quad (C.133)$$

$$V_{Dmáx_1} = -\left(\frac{V_{in} n}{N} + V_o \right) \quad (C.134)$$

$$V_{Dmáx_2} = -2V_o \quad (C.135)$$

C.3.12 Indutores L_i e L_o

A expressão utilizada para determinar o valor da indutância L_i já foi obtida para o conversor SEPIC CC-CC proposto, apresentada por (B.153). Substituindo a tensão de entrada pelo valor de pico da tensão senoidal, obtém-se (C.136).

$$L_i = \frac{V_{pk} (V_o - V_{pk} nD)}{2V_o \Delta_{iL_i} f_s N^2} \quad (C.136)$$

A expressão que determina o valor da indutância L_o é obtida da mesma forma do conversor SEPIC CC-CC. Igualando as equações que definem o valor médio da corrente de saída, obtém-se (C.137). Realizando as devidas operações matemáticas e isolante a variável L_o , obtém-se (C.138), utilizada para determinar o valor da indutância de todos os indutores L_o .

$$\frac{V_o}{R_o} = \frac{V_{pk} D [2V_{pk} nL_i D + V_o L_o (1-ND)]}{8V_o nL_i L_o f_s N} \quad (C.137)$$

$$L_o = \frac{2V_{pk}^2 nD^2 L_i R_o}{8V_o^2 nL_i f_s N - V_{pk} V_o D R_o (1-ND)} \quad (C.138)$$

C.3.13 Capacitores C_i e C_o

As expressões para determinar o valor das capacitâncias C_i já foram obtidas anteriormente para o conversor SEPIC CC-CC, apresentadas em (B.156) e (B.157). Substituindo a tensão de entrada pelo valor de pico da tensão senoidal, obtém-se (C.139) e (C.140).

$$C_{i1} = C_{iN} = \frac{\left[2V_{pk}nV_oL_iND(2-D) + L_o \left[V_o^2 [N^2D(D-2) + 2N-1] + (N-1) \begin{bmatrix} V_{pk}^2 n^2 D^2 \\ -V_{pk}nV_oD(2-ND) \end{bmatrix} \right] \right]^2}{32V_{pk}n^2V_o^2L_i^2L_o f_s^2 \Delta_{V_{Ci}} N^3} \quad (C.139)$$

$$C_{i2} = C_{i3} = \frac{2V_{pk}nL_iD^2 + V_oL_oD(1-ND)}{4L_iL_o n f_s^2 \Delta_{V_{Ci}} N} \quad (C.140)$$

As expressões para se determinar a capacitância de saída foram apresentadas em (C.45) e (C.46) para o critério de *Hold-up-time* e ondulação de tensão em baixa frequência. Tais expressões são reescritas em (C.141) e (C.142).

$$C_{o_hold} = \frac{2P_o t_r}{V_o^2 - (0,9V_o)^2} \quad (C.141)$$

$$C_{o_bf} = \frac{P_o}{2\pi V_o \Delta_{V_{Co}} f_r} \quad (C.142)$$

C.3.14 Característica estática

Da mesma maneira que o conversor SEPIC CC-CC convencional, o ganho estático do retificador é dado pela relação da tensão de saída pela tensão de entrada, e é obtido a partir de operações matemáticas em (C.137), obtendo (C.143).

$$G_{R(III)_MCD} = \frac{V_o}{V_{pk}} = \frac{D \left[L_o R_o (1-ND) + \sqrt{L_o R_o \left[L_o R_o (1-ND)^2 + 64L_i^2 n^2 N f_s \right]} \right]}{16L_i L_o n N f_s} \quad (C.143)$$

