



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO TECNOLÓGICO - CAMPUS FLORIANÓPOLIS
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Elisiane Pelke Paixão

Proposta de Gateway para Interconexão da próxima Geração de Protocolos IoT

Florianópolis
2023

Elisiane Pelke Paixão

Proposta de Gateway para Interconexão da próxima Geração de Protocolos IoT

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do título de mestre em Engenharia Elétrica.

Orientador: Prof. Eduardo Augusto Bezerra, PhD.

Florianópolis

2023

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Paixão, Elisiane Pelke

Proposta de Gateway para Interconexão da próxima Geração
de Protocolos IoT Florianópolis 2023 / Elisiane Pelke
Paixão ; orientador, Eduardo Augusto Bezerra, 2023.

66 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico, Programa de Pós-Graduação em
Engenharia Elétrica, Florianópolis, 2023.

Inclui referências.

1. Engenharia Elétrica. 2. Engenharia Elétrica. 3.
Sistemas Embarcados. 4. Protocolos IoT. 5. Gateway
Multiprotocolo. I. Bezerra, Eduardo Augusto. II.
Universidade Federal de Santa Catarina. Programa de Pós
Graduação em Engenharia Elétrica. III. Título.

Elisiane Pelke Paixão

Proposta de Gateway para Interconexão da próxima Geração de Protocolos IoT

O presente trabalho em nível de mestrado foi avaliado e aprovado por banca examinadora composta pelos seguintes membros:

Prof.(a) Paulo Ricardo Cechelero Villa, Dr.
Instituição IFSul

Prof.(a) Anderson Wedderhoff Spengler, Dr.
Instituição UFSC

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi julgado adequado para obtenção do título de mestre em Engenharia Elétrica.

Prof. Telles Brunelli Lazzarin, Dr.
Coordenação do Programa de
Pós-Graduação

Prof. Eduardo Augusto Bezerra, PhD.
Orientador

Florianópolis, 2023.

“É preciso um conhecimento considerável apenas para perceber a extensão da sua própria ignorância.”
(Thomas Sowell)

RESUMO

A Internet das Coisas está mudando a forma como as pessoas se relacionam com dispositivos eletrônicos. Nesse contexto, o termo *smart* é utilizado para designar objetos capazes de realizar ações, dando origem ao segmento de aplicação IoT (Internet of Things) mais difundido atualmente, o *smart home*. Dentre as principais características da Internet das Coisas está a capacidade de comunicação entre dispositivos e aplicações. A interconexão desses dispositivos é realizada por meio de um sistema intermediário para troca de informações denominado gateway. Esse elemento controla o tráfego de dados e gerencia os elementos da rede de forma centralizada. No ecossistema IoT um dos grandes desafios é a interoperabilidade de sistemas que operam com diferentes protocolos de comunicação. Visando simplificar o desenvolvimento para fabricantes e elevar a compatibilidade dos dispositivos, surge uma aliança entre companhias de setores da indústria e comércio de semicondutores. A CSA, Connectivity Standards Alliance, trabalha no desenvolvimento de um protocolo de comunicação que facilite a integração dos dispositivos IoT. Essa solução, conhecida como *Matter* promete facilitar o compartilhamento de dispositivos *smart home*. Pensando na evolução desse cenário, a investigação visa o desenvolvimento do hardware de um gateway capaz de suportar esse novo protocolo. Durante a pesquisa foram destacadas as características do sistema atual em comparação com o dispositivo proposto e destacadas as principais características de arquitetura, *hardware* e *software*. Com o intuito de evoluir o sistema existente, que atua como gateway Wi-fi, e buscando expandir as possibilidades no portfólio de produtos, a proposta visa a evolução de hardware desse sistema, apresentando as vantagens do suporte multiprotocolo (Wi-fi, Thread e BLE). O resultado obtido apresenta o desenvolvimento do hardware focado em produto.

Palavras-chave: Internet das Coisas. Interoperabilidade. Hardware.

ABSTRACT

The Internet of Things is changing the way people interact with electronic devices. In this context, the term smart is used to designate objects capable of performing actions, giving rise to the currently most widespread IoT application thread, the smart home. Among the main features of the Internet of Things is the ability to communicate between devices and applications. The interconnection of these devices is carried out through an intermediary system for exchanging information called gateway. This element controls data traffic and centrally manages network elements. In the IoT ecosystem, one of the major challenges is the interoperability of systems that operate with different communication protocols. Aiming to simplify development for manufacturers and increase device compatibility, an alliance between companies in the semiconductor industry and trade sectors has emerged. CSA is working on the development of a communication protocol that facilitates the integration of IoT devices. This solution, known as Matter promises to make it easier to share smart home devices. Thinking about the evolution of this scenario, the investigation aims to develop the hardware of a gateway capable of supporting this new protocol. During the research presented and the characteristics of the current system compared to the standard device were highlighted. Hardware and software were also highlighted as main architectural features. In order to evolve the existing system, which acts as a Wi-fi gateway, and seeking to expand the possibilities in the product portfolio, the proposal aims at the hardware evolution of this system, presenting the advantages of multiprotocol support (Wi-fi, Thread and BLE). The result obtained presents the hardware development with a focus on the product.

Keywords: Internet of Things. Interoperability. Hardware.

LISTA DE FIGURAS

Figura 1 – Arquitetura IoT de 3 Camadas.	15
Figura 2 – Arquitetura IoT Abstrata	15
Figura 3 – Arquitetura IoT Detalhada	16
Figura 4 – Taxonomia Internet das Coisas.	17
Figura 5 – Protocolo Stacks overview.	18
Figura 6 – Stack Matter para Rede e Aplicação	19
Figura 7 – Sistema de Particionamento	28
Figura 8 – Stackup PCB	29
Figura 9 – Gateway Wi-fi/BLE	30
Figura 10 – Diagrama do Gateway Multiprotocolo gerado a partir dos Requisitos	33
Figura 11 – CoM Ka-Ro Electronics	38
Figura 12 – Representação do diagrama elétrico do CoM Ka-ro, em (1) Conecto- res de Boot e Reset, em (2) Conector de Gravação	39
Figura 13 – Circuito Elétrico ESP32-C3, em (1) Conector de gravação	40
Figura 14 – Circuito Elétrico MCU CC2652, em (1) destaque para circuito de sintonização 2.4GHz	40
Figura 15 – Design da antena RF CC2652	41
Figura 16 – Circuito de Casamento de Impedância - Pi	41
Figura 17 – Arquitetura Gateway Multiprotocolo	42
Figura 18 – Circuito Ethernet, em (1) Seleção PinMode, em (2) Botão Reset, em (3) Capacitores de Desacoplamento, em (4) Cristal	43
Figura 19 – Circuito regulador, em (1) conector USB, em (2) proteção contra ESD 5V, em (3) proteção ESD 3,3V	44
Figura 20 – Placa de Circuito Impresso, em (1) Ethernet, em (2) alimentação, em (3) QSMP, em (4) CC2657, em (5) ESP32	47
Figura 21 – Detalhe do Layout da PCB. Camada 1 (a), Camada 2 (b), Camada 3 (c), Camada 4 (d)	48
Figura 22 – Empilhamento Físico PCB Gateway	48
Figura 23 – Regras de Desenho	49
Figura 24 – Renderização 3D Gateway Multiprotocolo, TOP em (a), BOTTOM em (b)	49
Figura 25 – Placa de Circuito Impresso - Gateway Multiprotocolo	50

LISTA DE TABELAS

Tabela 1 – Características de Materiais Utilizados na Fabricação de PCB. . . .	25
Tabela 2 – Visão Geral sobre Protocolos IoT.	32
Tabela 3 – Comparativo de Microcontroladores por Finalidade	36
Tabela 4 – Comparativo de Microcontroladores Thread/BLE	37
Tabela 5 – Comparativo entre Módulos QSMP	38
Tabela 6 – Dados referentes ao consumo de energia dos componentes eletrônicos.	44
Tabela 7 – Gateways Existentes no Mercado.	45
Tabela 8 – PCB Gateway Multiprotocolo.	45

LISTA DE ABREVIATURAS E SIGLAS

AMQP	<i>Advanced Message Queuing Protocol</i>
BLE	<i>Bluetooth Low Energy</i>
CoAP	<i>Constrained Application Protocol</i>
CSA	<i>Connectivity Standards Alliance</i>
DDS	<i>Data Distribution Service</i>
DSB	Double-Side Board
EMC	Electromagnetic Compatibility
FHIR	Fast Healthcare Interoperability Resource
GND	Ground
GPIO	General Purpose Input/Output
I2C	Inter-Integrated Circuit
I2S	Inter-IC Sound
IoT	<i>Internet of Things</i>
IP	<i>Internet Protocol</i>
ITU	<i>International Telecommunication Union</i>
MAC	<i>Medium Access Control</i>
MLB	Multilayer Board
MQTT	<i>Message Queuing Telemetry Transport</i>
NEMA	National Electrical Manufacturers Association
PCB	<i>Printed Circuit Board</i>
PTH	Plated-Through-Hole
RF	Rádio Frequência
ROM	Read Only Memory
RTOS	<i>Real-time Operating Systems</i>
SDK	Software Development Kit
SoC	<i>System on Chip</i>
SoM	System on Module
SPI	Serial Peripheral Interface
SSB	Single-Side Board
SSI	Synchronous Serial Interface
TCP	<i>Transmission Control Protocol</i>
TI	Texas Instruments
UART	Universal Asynchronous Receiver-Transmitter
UDP	<i>User Datagram Protocol</i>
USB	Universal Serial Bus

SUMÁRIO

1	INTRODUÇÃO	12
1.1	OBJETIVO GERAL	12
1.2	OBJETIVOS ESPECÍFICOS	13
1.3	ESTRUTURA DO TRABALHO	13
2	FUNDAMENTAÇÃO TEÓRICA	14
2.1	CONECTIVIDADE	14
2.2	ARQUITETURA E PROTOCOLOS IOT	14
2.3	PROTOCOLOS DE COMUNICAÇÃO	17
2.3.1	Matter	18
2.3.2	Wi-fi	19
2.3.3	Thread	20
2.3.4	Bluetooth Low Energy	21
2.4	GATEWAY	21
2.5	PLACA DE CIRCUITO IMPRESSO	23
2.5.1	Atributos	24
2.5.2	Integridade de Sinal	26
2.5.2.1	Electromagnetic Interference (EMI)	26
2.5.2.2	Reflexão	26
2.5.2.3	Crosstalk	27
2.5.3	Layout de Placa de Circuito Impresso	27
3	PROPOSTA DE GATEWAY	30
3.1	GATEWAY WI-FI/BLUETOOTH	30
3.2	FASE DE PROJETO	31
3.2.1	Definição de Conceitos de Projeto	31
3.2.2	Definição de requisitos	32
3.2.3	Diagrama de Blocos	32
3.2.4	Projeto Esquemático e Layout	33
3.2.5	Montagem e Teste	33
4	CICLO DE PROJETO DE HARDWARE	35
4.1	ARQUITETURA	35
4.1.1	Circuito de Alimentação	43
5	HARDWARE GATEWAY MULTIPROTOCOLO	46
5.1	DESENVOLVIMENTO DE HARDWARE	46
5.2	LAYOUT GATEWAY	46
6	CONSIDERAÇÕES FINAIS	51
	REFERÊNCIAS	52
	APÊNDICE A – ESQUEMÁTICO GATEWAY MULTIPROTOCOLO	58

1 INTRODUÇÃO

O acesso à internet é uma atividade trivial no cotidiano das pessoas. Com a evolução da tecnologia, novas aplicações foram incorporadas aos dispositivos, prometendo simplificar e adicionar qualidade ao dia a dia dos usuários. Com essa promessa, surge a Internet das Coisas, uma coleção de dispositivos interconectados. Objetos e usuários que podem se comunicar, compartilhar dados e informações para determinadas aplicações. (SWAMY; JADHAV; KULKARNI, 2017).

Devido à enorme potencialidade de mercado, a Internet das Coisas é uma área de foco de organizações em todo o mundo. Além disso, é considerada a terceira onda da tecnologia da informação, depois da internet e da rede de comunicação móvel. (KHANCHUEA; SIRIPOKARPIROM, 2019). Conforme Mohammad (2022), em pesquisa publicada pela IoT Analytics, empresa fornecedora de percepções de mercado e inteligência estratégica de negócios para IoT, é esperado crescimento de 18% em 2022, atingindo um total de 14,4 bilhões de conexões ativas.

A Internet das Coisas envolve novas tecnologias e aplicações, como o Matter, um padrão de comunicação sem fio padronizado e interoperável para dispositivos domésticos inteligentes, e também engloba tecnologias legadas, como LoRa e Zigbee, padrões de comunicação difundidos no mercado. Em aplicações industriais e residenciais é necessário considerar aparatos existentes, em muitos casos, instalados mesmo antes do surgimento do termo IoT. (SILVA, C. R. M.; SILVA, F. A. C. M., 2019). A integração desses dispositivos, é realizada por pontes de comunicação, popularmente conhecidas como Gateway. Um Gateway, no contexto IoT, tem a função de converter eventos, comandos e protocolos, permitindo a interação entre sensores/atuadores e aplicações.

Nesse contexto, esse trabalho apresenta o ciclo de desenvolvimento de hardware de um gateway multiprotocolo, projetado para integrar protocolos de comunicação de sistemas IoT. Visando a interoperabilidade de sistemas, o dispositivo é parte de um ecossistema tecnológico de integração promovido pela adoção de padrões de conectividade que objetivam aumentar a compatibilidade entre dispositivos para smart home. O trabalho aborda, desde a análise dos protocolos de comunicação até a obtenção da placa de circuito impresso. Os testes de integridade serão considerados em trabalhos futuros.

1.1 OBJETIVO GERAL

Desenvolvimento de projeto de hardware de gateway IoT, que possibilite a integração de multiprotocolos de comunicação.

1.2 OBJETIVOS ESPECÍFICOS

- Investigação dos protocolos utilizados em sistemas de Internet das Coisas.
- Análise de protocolos com potencial de integração.
- Descrição do ciclo de projeto de *hardware*, da definição de requisitos à concepção da placa de circuito impresso.

1.3 ESTRUTURA DO TRABALHO

Os demais capítulos desse trabalho estão divididos da seguinte maneira:

O Capítulo 2 contém a fundamentação teórica, descrevendo os conceitos relacionados ao projeto de gateways multiprotocolos e placa de circuito impresso.

O Capítulo 3 descreve a metodologia abordada no desenvolvimento desse trabalho.

No Capítulo 4 é descrito o desenvolvimento do projeto.

No Capítulo 5 são apresentados os resultados do estudo de caso.

Por fim, no Capítulo 6 são apresentadas as considerações finais.

2 FUNDAMENTAÇÃO TEÓRICA

Este capítulo apresenta os aspectos técnicos e científicos que embasam esse trabalho. Nele são introduzidos os conceitos relativos à conectividade, bem como a definição e aplicação de gateways. Além disso, é apresentada a definição dos protocolos de comunicação que integram o projeto de hardware. Posteriormente são definidos alguns conceitos básicos, porém relevantes, acerca de placas de circuito impresso.

2.1 CONECTIVIDADE

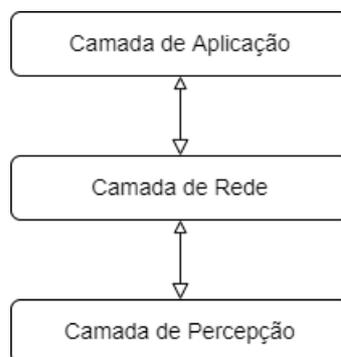
O avanço tecnológico permitiu que as pessoas ficassem cada vez mais conectadas. É possível afirmar que conectividade não está relacionada apenas ao acesso à internet, mas considera o aspecto físico, de infraestrutura, que viabiliza a transmissão de informações entre múltiplos pontos. A expressão Internet das Coisas, do inglês Internet of Things (IoT), surgiu em 1999, como título de uma apresentação realizada por Kevin Ashton e desde então, vem sendo amplamente utilizada (ASHTON *et al.*, 2009).

Pesquisadores utilizam diferentes definições para a Internet das Coisas. Segundo Unwala, Taqvi e Lu (2018), IoT refere-se aos dispositivos conectados à internet e variam de sensores e atuadores à Cloud computing, consistindo de uma rede privada, uma interface para a internet e recursos de computação. De acordo com Sobin (2020), IoT é uma tecnologia que conecta objetos/coisas que se comunicam entre si, com intuito de oferecer melhores serviços aos usuários, facilitando suas vidas. À medida que permite a interação entre dispositivos físicos com o ciberespaço, não apenas permite a troca de dados em escala global, por meio da infraestrutura da internet, como propicia a comunicação direta entre dispositivos vizinhos (KAMBOURAKIS *et al.*, 2020). O que é comum à todas as abordagens é a ideia de que, em uma primeira versão da internet, os dados eram criados por pessoas, enquanto na próxima versão os dados são criados por “coisas” (GUANG; LOGENTHIRAN; ABIDI, 2017).

2.2 ARQUITETURA E PROTOCOLOS IOT

De acordo com Swamy, Jadhav e Kulkarni (2017), independente da definição abordada, a arquitetura genérica da Internet das Coisas consiste em três camadas, conforme apresentado na Figura 1. As camadas de aplicação, de percepção e de rede, em que cada uma dessas camadas é responsável pela execução de tarefas e funções.

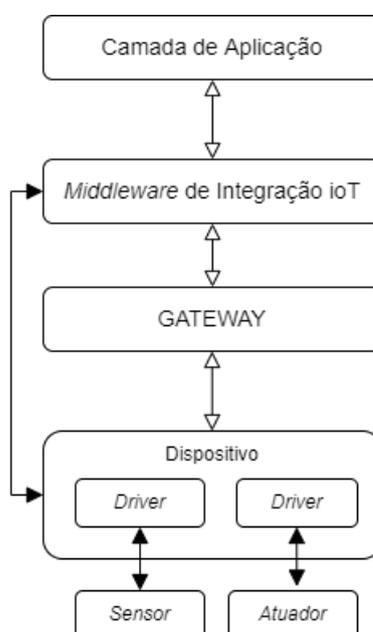
Figura 1 – Arquitetura IoT de 3 Camadas.



Fonte: Adaptado de: (DOMÍNGUEZ-BOLAÑO *et al.*, 2022)

Existem diferentes formas de descrever a arquitetura de um sistema IoT. Em estudo realizado por (GUTH *et al.*, 2017), a sugestão de arquitetura é uma abordagem derivada de comparação entre diversas plataformas, incluindo sistemas de código aberto e proprietário. O resultado proposto, ilustrado na Figura 2, é um modelo abstrato e genérico que pode ser usado como referência devido à abrangência e simplicidade.

Figura 2 – Arquitetura IoT Abstrata

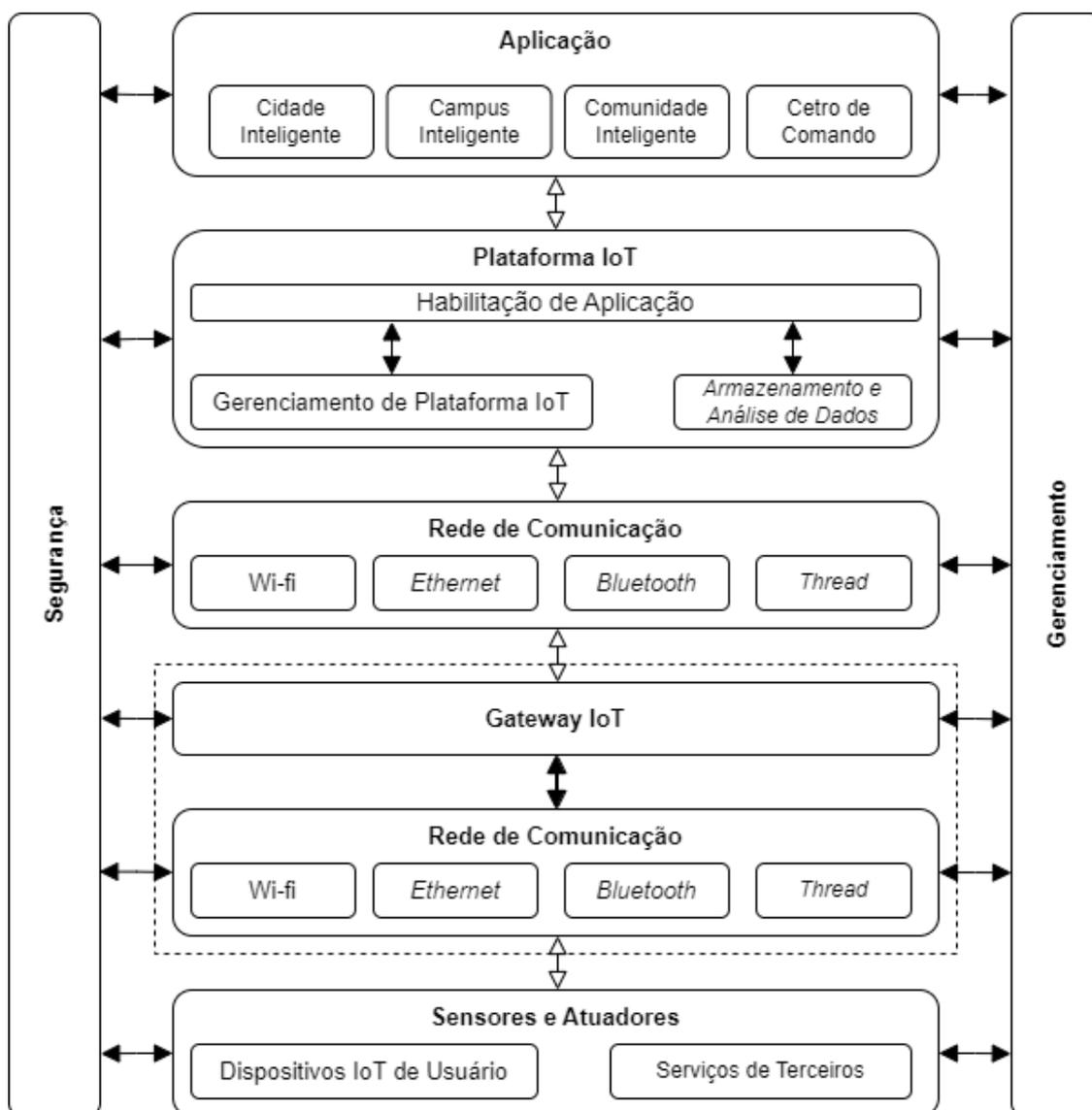


Fonte: Adaptado de: (GUTH *et al.*, 2017)

Seguindo as recomendações da União Internacional de Telecomunicações (ITU), Domínguez-Bolaño *et al.* (2022) define uma arquitetura mais detalhada, que inclui blocos de segurança e gerenciamento, contendo aplicações, plataforma, rede, gateway,

segurança, gerenciamento e, na última camada, sensores e atuadores, como ilustra a Figura 3.

Figura 3 – Arquitetura IoT Detalhada



Fonte: Adaptado de: (DOMÍNGUEZ-BOLAÑO et al., 2022)

Como demonstrado, é possível incluir detalhes aos modelos de arquitetura conforme a aplicação e nível de detalhamento necessário. Porém, a arquitetura de 3 camadas é a mais simples e aplicada desde o surgimento dos estudos referentes a Internet das Coisas. Por meio dela é possível realizar uma introdução satisfatória acerca dos seus conceitos.

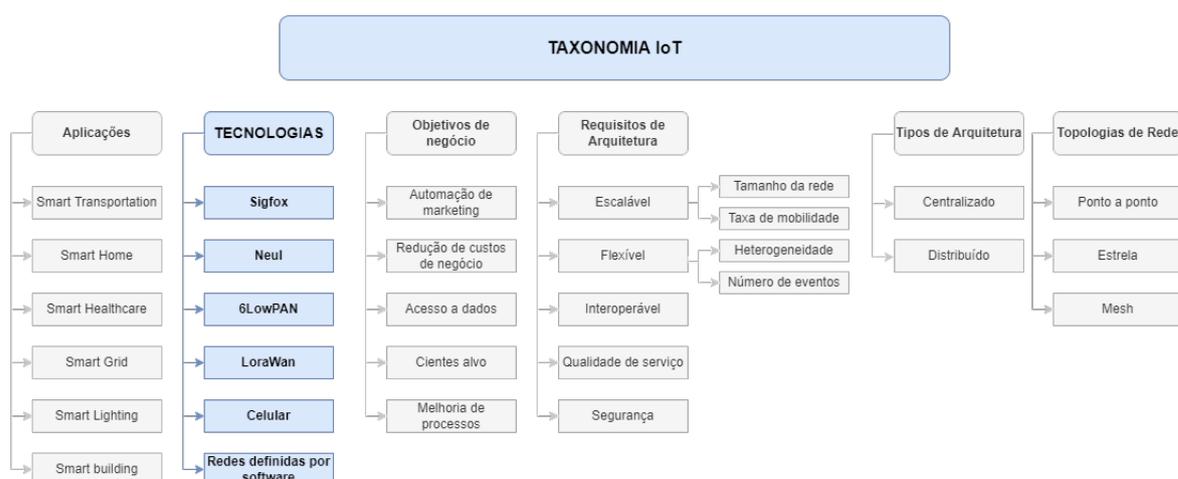
Conhecida também como camada de aplicativo, a camada de aplicação, serve como interface entre o usuário e o dispositivo em um determinado protocolo IoT.

No que se refere a camada de percepção, essa coleta informações de objetos

e dispositivos. Seu objetivo principal é obter informações do ambiente por meio de sensores e atuadores e transmitir essas informações para a próxima camada, a camada de rede, que realiza a transmissão de dados. É nesta camada que dispositivos de comutação e roteamento (Gateway) atuam usando canais de comunicação entre os dispositivos e um ambiente específico como, por exemplo, BLE, Ethernet, Wi-fi e Thread.

Uma segunda análise, realizada em (YAQOOB *et al.*, 2017), destaca as camadas como: camada de aplicação, camada de transporte e camada de detecção. Em que, a camada de aplicação utiliza técnicas de inteligência computacional para extração e processamento de dados. A camada de transporte é responsável por operações de rede e a camada de detecção realiza a coleta informações. A Figura 4 ilustra a taxonomia da arquitetura IoT abordando parâmetros gerais de aplicações, objetivos de negócio e requisitos de arquitetura. O destaque da ilustração está na coluna de Tecnologias, em que diferentes abordagens resultam em diferentes canais de comunicação.

Figura 4 – Taxonomia Internet das Coisas.



Fonte: Adaptado de: (YAQOOB *et al.*, 2017)

2.3 PROTOCOLOS DE COMUNICAÇÃO

Com a crescente demanda por aplicações IoT e a grande quantidade de dispositivos que integram a arquitetura de comunicação, muitos protocolos são desenvolvidos para fornecer adequada conectividade e implantação destes equipamentos e são usados em diferentes camadas de rede IoT.

No caso de protocolos que definem a interface entre a aplicação e a camada inferior para envio de dados pela rede, permitindo conexões de processo a processo, os frequentemente mais abordados estão:

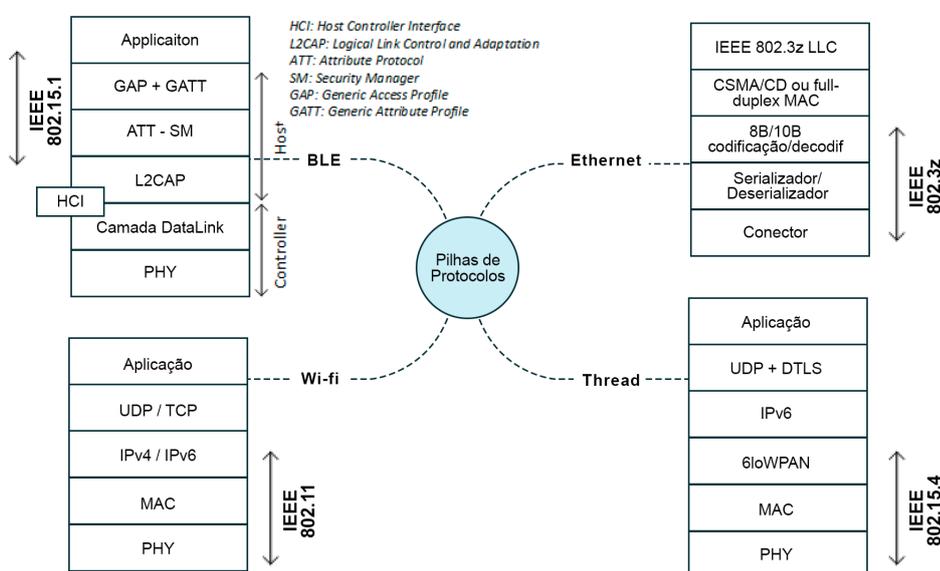
- AMQP (Advanced Message Queuing Protocol): camada de software que cria

mensagens padronizadas que auxiliam sistemas e aplicativos a trabalharem juntos.

- DDS (Data Distribution Service): Protocolo de comunicação ponto a ponto.
- CoAP (Constrained Application Protocol): protocolo de transferência de documentos, com largura de banda restrita e executado por protocolo UDP.
- MQTT (Message Queuing Telemetry Transport): protocolo de mensagem utilizado principalmente em conexões de baixa largura de banda com locais remotos.
- Matter: protocolo de comunicação universal baseado em IPv6.

Dispositivos IoT comumente possuem restrições quanto ao consumo energético, às taxas de transmissão e ao alcance de rádio frequência, porém o objetivo não é aprofundar os detalhes de cada implementação, mas destacar as principais características dos protocolos considerados nessa aplicação, bem como explorar correlações entre eles. A Figura 5 oferece uma representação genérica da pilha de protocolos de cada tecnologia considerada, com referência ao modelo de Interconexão de Sistemas Abertos (OSI).

Figura 5 – Protocolo Stacks overview.



Fonte: Adaptado de: (KAMBOURAKIS et al., 2020)

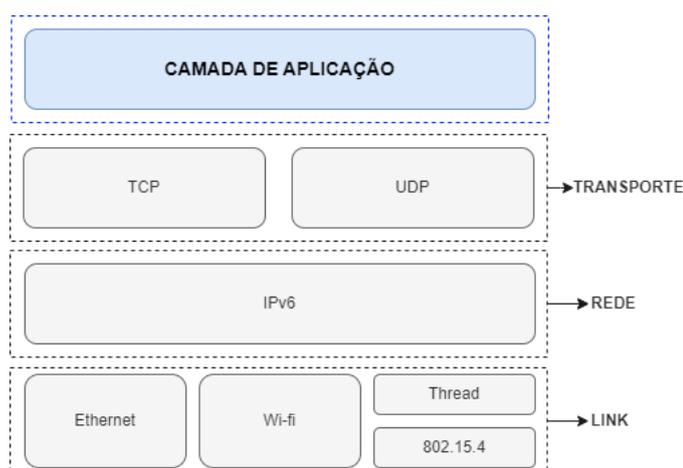
2.3.1 Matter

Dentre os protocolos mencionados, aquele que vem recebendo destaque dos setores de pesquisa, é o Matter. Iniciado em janeiro de 2020, Matter também identifica o recente grupo de trabalho integrante da CSA. Anteriormente denominado Project

Connected Home over IP (CHIP), esse grupo surgiu com intuito de implementar um inovador padrão de conectividade e inclui nomes globais, como Apple, Google e Amazon. Além disso, fazem parte, como membros colaboradores, empresas desenvolvedoras e fabricantes de semicondutores, como Texas Instruments, Silicon Labs, Nordic Semiconductor e NXP Semiconductors. Ao todo, são mais de 200 empresas parceiras contribuindo nesse programa.

De maneira prática, o Matter é desenvolvido sob o princípio de unificação, produzindo uma nova especificação construída a partir das tecnologias presentes no mercado. Assim sendo, o foco é a interoperabilidade entre dispositivos IoT por meio de um protocolo de comunicação universal baseado em IPv6. Atualmente, oferece suporte a Wi-fi e Thread para comunicação básica e utiliza Bluetooth para realização de comissionamento e configuração. A Figura 6 apresenta o modo operacional da “pilha” Matter. Basicamente, o Matter define a camada de aplicação implementada no dispositivo.

Figura 6 – Stack Matter para Rede e Aplicação



Fonte: Adaptado de: (DOMÍNGUEZ-BOLAÑO et al., 2022)

2.3.2 Wi-fi

O padrão de comunicação wireless (sem fio) mais conhecido, Wi-fi (IEEE 802.11) é um protocolo amplamente utilizado e consolidado como protocolo de uso residencial para acesso à internet. Atualmente, a grande maioria dos dispositivos sem fio possuem um rádio com tal compatibilidade. Com o aumento dos dispositivos de Internet das coisas, dispositivos finais com esta tecnologia (que não compreendem roteadores e dispositivos de coordenação) tem enfrentado desafios quanto à economia de energia. Embora tal tecnologia permita um alcance maior que a maioria das tecnologias WLAN (Wireless Local Area Network) e maiores taxas de transmissão, tais dispositivos devem ser usados em aplicações cientes do fator energético.

Wi-fi é baseado no padrão de rede sem fio IEEE 802.11x. É abordado nas camadas Physical/DataLink. Na camada superior, ele usa o protocolo da Internet (IP) na camada de rede e protocolos UDP/TCP na camada de transporte. Wi-fi é suportado por uma ampla variedade de aplicações, uma vez que estão embutidos em quase todos os dispositivos eletrônicos. Pode transmitir uma enorme quantidade de dados, indo até 100 Mbps ou mais, dependendo da versão do IEEE 802.11x. Isso permite a fácil transmissão de arquivos multimídia. (GUANG; LOGENTHIRAN; ABIDI, 2017)

2.3.3 Thread

Em contraste com o protocolo Wi-fi, protocolos baseados no padrão IEEE 802.15.4 foram originalmente projetados para atuar no chão de fábrica (substituindo sistemas cabeados no setor industrial), para redes com baixa latência, curto alcance de comunicação e baixíssimo consumo energético (FAFOUTIS *et al.*, 2016). Esse é o caso do Thread que, assim, como os protocolos ZigBee, WirelessHART e ISA100.11 tornaram-se alternativas promissoras para aplicações de larga escala que não utilizam o protocolo IP.

Nesse contexto, utilizando a base da pilha protocolar do ZigBee, o protocolo Thread foi desenvolvido pela Thread Group, Inc. definida pela união de sete empresas, ARM (Softbank), Big Ass Fans, Freescale (NXP), Nest Labs (Google), Samsung, Silicon Labs e Yale Locks. Logo, o objetivo é abranger vantagens do rádio e modo de operação do 802.15.4 e das características de roteamento IP. Atualmente, o Thread Group, Inc. tem mais mais de 200 membros em todo o mundo. Dispositivos de nível de consumidor com base no Thread ainda não estão prontamente disponíveis, embora o Nest termostato e alguns dispositivos Zigbee são compatíveis com Thread. Thread é projetado especificamente para automação residencial e assim, suporta uma ampla variedade de aplicações de uso doméstico incluindo, aparelhos, controle de acesso, controle de temperatura, gestão de energia, iluminação, segurança e proteção (UNWALA; TAQVI; LU, 2018).

Para este fim, o Thread Group padronizou o Thread como uma rede mesh (em malha) de baixa potência baseada em IPv6, com as seguintes ideias: *i.* Dado que o núcleo da Internet já é globalmente escalável, construir uma sub-rede de baixa potência com milhares de dispositivos incorporados não é apenas difícil, mas também exagero; e *ii.* Em uma rede embarcada, especificar várias camadas juntas faz mais sentido do que cada camada ser independente (KIM; KUMAR; CULLER, 2019).

Todos os dispositivos Thread suportam um ou mais dispositivos físicos sem fios com interface baseada em IEEE 802.15.4 (2006), especificamente as seções relacionadas a 2450MHz, visto que os módulos deste modelo podem atuar ainda na faixa de 868 e 902 MHz. Embora esteja congestionada, esta frequência específica foi escolhida por uma série de razões, entre elas, disponibilidade global, rádio silício

prontamente disponível, ausência de atraso regulatório e rápido tempo de colocação no mercado (UNWALA; TAQVI; LU, 2018). Outro ponto importante, é que o modelo de operação da camada MAC do IEEE 802.15.4 permite programar a comunicação dos dispositivos de modo que o ciclo de serviço seja reduzido até 1%, permitindo um baixíssimo consumo energético (DE GUGLIELMO; BRIENZA; ANASTASI, 2016).

2.3.4 Bluetooth Low Energy

Assim como o Thread e ZigBee, o Bluetooth (IEEE 802.15.1) preocupa-se com a eficiência energética dos dispositivos de IoT. A partir da versão 4.0, o padrão de rádio BLE foi introduzido ao contexto desse tipo de aplicação, e passou a ser implementado em *tablets* e telefones celulares inteligentes desde o início de 2012.

Assim como as tecnologias mencionadas, o BLE também opera na faixa de 2.4 GHz e dispõe de 40 canais de comunicação, o que pode evitar mais interferência que os dispositivos 802.15.4, já que em relação à implementação da camada MAC, o BLE é bem mais limitado. Em relação ao alcance, o BLE fornece uma alternativa intermediária entre o Wi-fi e o Thread, visto que pode abranger cerca de 50m (na versão 4.0, com taxas de 1 Mbps) até 800 m na versão 5 (KAMBOURAKIS *et al.*, 2020).

Na internet das coisas, a tecnologia de rádio sem fio BLE torna-se mais importante nas indústrias devido ao recurso de consumo de energia ultra baixo do Bluetooth 4.0 ou superior. Há também alguns novos recursos como baixa latência, interoperabilidade de vários fornecedores e implementações fáceis de aplicativos para dispositivos sem fio. A tecnologia BLE usa, além de 2.4 GHz, a frequência ISM como o Thread, ZigBee, Wi-fi e outras tecnologias WLAN (RAHMAN; CHAKRABORTY, 2018).

2.4 GATEWAY

O componente que realiza a conexão entre dispositivos e aplicações é chamado gateway. Esse sistema pode ser um dispositivo físico ou um programa e, segundo Krishnan e Vasudevan (2019), existem duas classificações possíveis, podendo ser considerado básico ou smart. Inicialmente, o gateway foi considerado apenas um coletor de dados de sensores, capaz de realizar a integração e envio de dados para armazenamento em nuvem. Com a evolução desses sistemas, eles foram usados para processar a enorme quantidade de dados adquiridos, selecionando de maneira mais eficaz a carga útil de comunicação.

Como o próprio nome indica, esses dispositivos atuam como porta de entrada e destinam-se a comunicar tanto com o dispositivos inteligentes, sensores e atuadores, bem como a nuvem de dados. A comunicação com dispositivos IoT é tipicamente de natureza de baixa potência/taxa, enquanto aquela entre o gateway e a nuvem de dados precisa de uma conectividade de alta velocidade (KRISHNAN; VASUDEVAN, 2019).

Um gateway IoT é um dispositivo ou componente de software que conecta coisas sensíveis ou controláveis e sistemas baseados em nuvem pela Internet. Uma série de padrões de rede concorrentes para aplicações de automação residencial ou predial inteligente. Portanto, devem oferecer suporte a padrões e protocolos de rede coexistentes, sejam soluções herdadas, convencionais ou emergentes (KHANCHUEA; SIRIPOKARPIROM, 2019). Esse dispositivo é explorado em inúmeros trabalhos, com diferentes abordagens, como exposto a seguir.

Gateways permitem controlar todo o sistema remotamente pela Internet. (TRIPATHY; ANURADHA, 2017) As aplicações são amplamente difundidas, tanto residencial como industrialmente, contemplando diferentes abordagens. Muitos trabalhos são desenvolvidos relacionados ao projeto e desenvolvimento de gateways. Geralmente, o foco está na implementação e otimização de software.

Em sua investigação, Vargas e Salvador (2016) propõe a implementação de um Smart IoT Gateway, desenvolvido para permitir interoperabilidade entre dispositivos heterogêneos. A proposta permite a conectividade entre diferentes protocolos e tradicionais tecnologias de comunicação, como ethernet e wireless (zigbee, bluetooth e wi-fi). A implementação permite a interoperabilidade entre dispositivos a nível de dispositivo, protocolos e dados, incorporando funcionalidade de conversão de protocolos, transformação, processamento e armazenamento de dados. Nesse aspecto, abstrai as características de hardware e software para garantir a interoperabilidade. Permite a conectividade entre diferentes protocolos e utiliza o formato JSON para traduzir os dados obtidos em diferentes formatos. Para a construção do protótipo foi utilizada a Raspberry-Pi como processador central e módulos integrados Ethernet 10/100, 802.11 b/g/n, Xbee serie2 e Bluetooth v4.0.

Kang e Choo (2018) introduz um estudo experimental de um gateway auto-configurável, desenvolvido como uma plataforma de teste em laboratório usando o framework IoTivity. Essa aplicação visa uma alternativa a forma passiva ou semi-automática que o gateway opera. Isso ocorre, que o usuário deseja incluir um dispositivo em sua rede e, normalmente, esse processo se dá de forma passiva, ou seja, o usuário precisa cadastrar esse dispositivo. Por meio dessa proposta, a solução aplicável, é o reconhecimento automático do dispositivo. A raspberry-Pi foi utilizada como arquitetura para implementação do testbed.

A proposta de Hanggoro, Rosyidi e Sari (2019) descreve a implementação de um gateway IoT que permite a troca de dados por meio de diferentes tecnologias sem fio e o encaminhamento desses dados para a Internet. O gateway proposto apresenta suporte para interconectividade multiprotocolo, configuração remota de nós sem fio para gerenciamento de sensores e atuadores, com um algoritmo capaz de traduzir os dados obtidos pelos sensores em um formato uniforme para transmissão a um servidor em nuvem. A arquitetura utilizada é formada pelo kit de desenvolvimento Samsung

Artik 1020, capaz de utilizar comunicação Bluetooth, Zigbee e Wi-fi.

Em seu artigo, Zampognaro, Paragliola e Falanga (2021) propõe um gateway doméstico IoT multiprotocolo baseado em FHIR (Fast Healthcare Interoperability Resource), consistindo em um aplicativo móvel Android que atua como o nó de coleta de dados de sensores recebidos por diferentes protocolos e do serviço de nuvem remoto (ou seja, GoogleFit). Os principais aspectos da arquitetura são a interoperabilidade e a simplicidade da extensão e permite interoperabilidade transparente de forma que os dispositivos possam utilizar seu próprio protocolo (atualmente BLE, MQTT) para ter uma comunicação heterogênea.

Considerando que o grande desafio para os próximos anos na Internet das Coisas seja a interoperabilidade, Rahman e Chakraborty (2018) desenvolve um estudo de aplicação para dispositivos focado em bluetooth e Zigbee, além do padrão IEEE 802.15.4 através de IPv6. O objetivo é desenvolver o setup básico de implementação para comunicação dessas diferentes tecnologias. A arquitetura considerada utiliza Raspberry-Pi, Tag de sensor BLE, Zigbee e Dongle Ti CC2531. O gateway, nesse caso, é responsável pela aquisição de dados locais e envio dos dados à nuvem.

Para Oniga, Munteanu e Dadarlat (2018), a Internet das Coisas envolve estender a comunicação a uma nova gama de dispositivos físicos e coisas do cotidiano, indo além dos dispositivos clássicos, como laptops e smartphones. Desse modo, a proposta é o desenvolvimento de um gateway multiprotocolo open source que suporte os protocolos bluetooth e LoRa, o transporte de mensagem entre dispositivos e rede TCP/IP usando MQTT como protocolo. A arquitetura proposta utiliza a Raspberry-Pi como componente de processamento central, além do componente iC880A, um concentrador LoRaWAN.

Em seu trabalho, Glória, Cercas e Souto (2017) descrevem o projeto e desenvolvimento de um sistema que visa proporcionar controle e monitoramento remoto e seguro de redes de sensores, por meio de uma plataforma online, que pode ser aplicada a qualquer objeto ou ambiente não inteligente permitindo que sejam conectados à Internet e ao usuário. Além disso, o objetivo é criar um sistema de baixo custo e, sendo testado e avaliado na prática em uma piscina, com um aplicativo capaz de monitorar a temperatura da água e nível, a temperatura ambiente, umidade relativa, poluição do ar e luminosidade e controlar remotamente as bombas de água e as luzes da piscina. Para isso, foi projetado um gateway IoT, cuja arquitetura consiste em uma Raspberry Pi, como processamento central, um Arduino com um conjunto de sensores, atuando como nó sensor e uma plataforma web para monitorar e controlar a rede.

2.5 PLACA DE CIRCUITO IMPRESSO

Placas de circuito impresso podem ser divididas em duas classes gerais que possuem características comuns com base em suas funções finais. Essas classes

têm materiais e requisitos de design e funções diferentes e, como resultado, precisam ser tratados de forma diferente ao longo dos processos de projeto e fabricação. A primeira classe contém PCBs analógicos, de RF e de micro-ondas, como os encontrados em aparelhos de som, transmissores, receptores, fontes de alimentação, controles automotivos, fornos de micro-ondas e produtos similares. O segundo contém circuitos digitais, como os encontrados em computadores, processadores de sinal, videogames, impressoras e outros produtos que contêm circuitos digitais complexos (COOMBS, 2007).

Uma estrutura fundamental comum a todas as PCBs é que devem fornecer caminhos condutores elétricos que interligam os componentes a serem montados sobre elas. Passadas décadas desde a invenção da tecnologia de fios condutores impressos, em 1936, por Paul Eisler, muitos métodos foram desenvolvidos e aprimorados, porém muitas premissas continuam sendo verdadeiras. Coombs (2007) cita:

1. Computadores e equipamentos portáteis de telecomunicações requerem circuitos, placas e materiais de alta frequência, além de utilizarem componentes funcionais que geram quantidades consideráveis de calor que precisam ser dissipadas.

2. Produtos de consumo exigem mais funcionalidade a um custo total cada vez menor.

3. Dispositivos continuam cada vez menores e mais funcionais, tornando o circuito total mais denso, fazendo com que as PCBs evoluam para atender a essas necessidades.

Além disso, para projeto e desenvolvimento, devem ser considerados alguns conceitos básicos, descritos a seguir.

2.5.1 Atributos

Considerando seus atributos, as placas de circuito impresso podem ser definidas quanto a natureza do substrato (orgânico ou inorgânico), pela forma como o condutor é visualizado (gráfico ou discreto), pela característica física (rígido ou flexível), pelo método de formação do condutor (aditivo ou subtrativo), pelo número de layers (face simples (SSB), dupla face (DSB) ou multilayer (MLB), pelo tipo de componente montado na placa (PTH ou outros) e, finalmente, pelo método de produção.

Os materiais que compõem os circuitos impressos são componentes fundamentais, pois interagem com praticamente todos os outros processos de fabricação e as propriedades físicas e elétricas são críticas, assim como sua compatibilidade com os processos de fabricação. Os diversos tipos de materiais de base podem ser classificados pelo tipo de reforço, pela resina utilizada e a temperatura, bem como outras propriedades.

Uma das primeiras classificações de materiais de base para circuitos impressos foi realizada pela NEMA (National Electrical Manufacturers Association), associação

que documenta muitos dos materiais usados em circuitos impressos, bem como especificações para algumas de suas propriedades. A Tabela 1 demonstra as características de alguns dos materiais comuns na fabricação de PCBs.

Tabela 1 – Características de Materiais Utilizados na Fabricação de PCB.

Nome	Resina	Reforço	Retardador de Chamas
XXXPC	Fenolite	Papel	Não
FR-2	Fenolite	Papel	Sim
FR-3	Epóxi	Papel	Sim
FR-4	Epóxi	Vidro	Sim
FR-5	Epóxi	Vidro	Sim
FR-6	Poliéster	Vidro	Sim
G-10	Epóxi	Vidro	Não
CEM-1	Epóxi	Papel	Sim
CEM-2	Epóxi	Papel	Não
CEM-3	Epóxi	Vidro	Sim
CEM-4	Epóxi	Vidro	Não
CRM-5	Poliéster	Vidro	Sim
CRM-6	Poliéster	Vidro	Não
CRM-7	Poliéster	Vidro	Sim
CRM-8	Poliéster	Vidro	Não

Fonte: Adaptado de: (COOMBS, 2007)

Materiais FR-2 são compostos de múltiplas camadas de papel impregnadas com um material fenólico resistente a chamas e possui boas características de perfuração e é relativamente baixo em custo. O FR-3 também é à base de papel, mas usa um sistema de resina epóxi. O FR-4, o material mais usado para circuitos impressos, é feito de tecidos de fibra de vidro impregnados com resina epóxi. Suas excelentes propriedades elétricas, mecânicas e térmicas o tornaram um excelente material para uma ampla gama de aplicações industriais, espaciais, entre outros. O CEM-1 utiliza um núcleo à base de papel com tecido de vidro trançado nas superfícies, ambos impregnados com resina epóxi. O CEM-3, é um composto de materiais de núcleo diferentes, usa um núcleo de fibra de vidro não tecido impregnado com resina epóxi com folhas de superfície de tecido de fibra de vidro tecido impregnado com resina epóxi. (COOMBS, 2007)

Propriedades elétricas dos materiais são relevantes ao projetar e fabricar circuitos impressos. Algumas das propriedades mais importantes são discutidas nesta seção. Entre essas, está a constante dielétrica, que pode ser definida como a razão entre a capacitância de um capacitor com um dado material dielétrico e a capacitância do mesmo capacitor com ar como dielétrico. (WILLIAMS, 2016) Isso quer dizer que a constante dielétrica é uma medida da capacidade de um material armazenar uma carga elétrica. O que, basicamente, ocorre ao se ter lâminas condutoras com núcleo

isolante em uma PCB.

2.5.2 Integridade de Sinal

Alguns conceitos relevantes referem-se à necessidade de garantir a integridade dos sinais elétricos. Problemas decorrentes da alteração desses sinais podem causar enormes danos à placa. De maneira geral, esses danos são classificados como:

1. EMI;
2. Reflexão;
3. Crosstalk;

2.5.2.1 Electromagnetic Interference (EMI)

Um circuito de alta velocidade irradia energia eletromagnética para o ambiente e pode produzir interferência em eletrônicos próximos. Existem algumas soluções para isso, como planos de aterramento e filtros. EMI de circuitos de RF também podem causar interferência em circuitos na mesma placa. (WILLIAMS, 2016) Uma solução é isolar os circuitos de RF em uma placa separada e bem protegida, porém nem sempre isso é possível. Em alguns casos, os circuitos de RF podem ser restritos a um lado da placa e não RF ao outro. Isso funciona bem se a região de RF for completamente blindada por um invólucro de superfície e um plano de aterramento bem-planejado.

2.5.2.2 Reflexão

As reflexões ocorrem quando o tempo de borda do sinal constitui uma porcentagem significativa do tempo de propagação entre os intervalos de carga do dispositivo. As soluções para problemas de reflexão podem exigir estender o tempo de borda (diminuir a taxa de borda) ou diminuir a distância entre os intervalos do dispositivo de carga. Reflexões de sinais em uma trilha são uma fonte de ruído de RF e são observadas quando existem descontinuidades de impedância na linha de transmissão. (MONTROSE, M. I., 1996)

Essas descontinuidades consistem em:

- Mudanças na largura da trilha.
- Vias entre as camadas de roteamento.
- Variação de cargas.
- Grandes descontinuidades do plano de energia.
- Alterações na impedância da trilha.

2.5.2.3 Crosstalk

Quando dois circuitos elétricos estão suficientemente próximos um do outro, um sinal em um induz um sinal espúrio no outro. Esse efeito, chamado crosstalk, é um problema grave para os circuitos de alta velocidade e alta densidade. Esse fenômeno pode ocorrer entre circuitos em diferentes camadas (interlayer) ou entre circuitos na mesma camada (intralayer)(COOMBS, 2007) . Uma forma de evitar o crosstalk é realizar o roteamento em pares de camadas, usando regras de roteamento ortogonais, com circuitos em uma camada indo na direção x e circuitos na outra indo na direção y. Mark I Montrose (1996) cita as seguintes técnicas de design e layout, úteis durante o layout de PCB, para prevenir crosstalk:

1. Agrupar famílias lógicas de acordo com a funcionalidade.
2. Minimizar a distância física entre os componentes durante o "placement".
3. Minimizar comprimentos de trilhas roteadas paralelamente.
4. Identificar os componentes críticos.
5. Fornecer terminação em trilhas controladas por impedância ou trilhas de RF.
6. Fornecer distância suficiente entre as trilhas para minimizar os efeitos de acoplamento indutivo.
7. Direcionar as camadas adjacentes (microstrip ou stripline) ortogonalmente.
8. Reduzir as distâncias de referência sinal-terra.
9. Reduzir a impedância de trilhas.
10. Isolar as camadas de roteamento que devem ser roteadas no mesmo eixo por uma estrutura plana sólida.
11. Particionar ou isolar emissores de alto ruído em diferentes camadas na pilha de atribuição.
12. Projetar filtro limitador de banda em linhas de transmissão específicas para evitar que as frequências de RF sejam acopladas entre os traços da fonte e da vítima.

2.5.3 Layout de Placa de Circuito Impresso

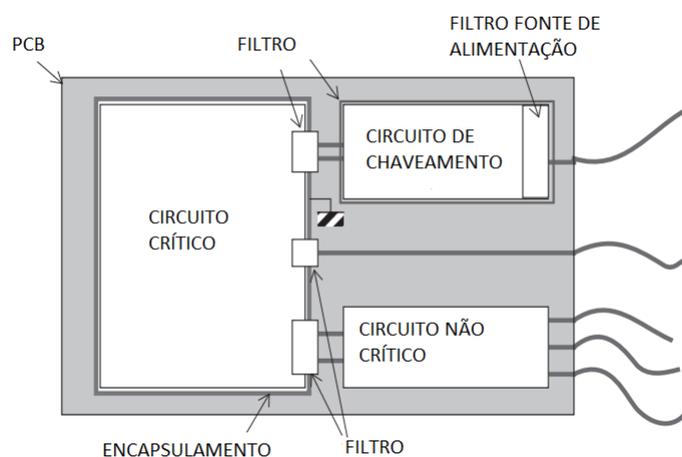
O layout da placa de circuito impresso tem enorme impacto no funcionamento do circuito. Williams (2016) estima que aproximadamente 90% dos problemas de EMC são resultados de layout ou aterramento inadequados. Considera-se que um layout e sistema de aterramento bem projetados podem oferecer imunidade e proteção contra sinais espúrios. Williams (2016) ainda cita os princípios considerados mais importantes nesse processo, entre eles estão:

- Particionar o sistema para permitir o controle de correntes de interferência;
- Considerar o GND como um caminho para o fluxo de corrente, tanto de interferência no equipamento, quanto conduzido a partir dele;
- Considerar o GND como um meio de evitar correntes de interferência que

afetam circuitos de sinal; isso significa colocação cuidadosa de pontos de aterramento, e minimizando a própria impedância de terra e sua impedância de transferência ao circuito;

Mark I Montrose (1996) também considera que o posicionamento adequado dos componentes é importante em qualquer layout quando se trata de supressão de EMC. A maioria dos projetos incorpora subseções funcionais ou áreas por função lógica. Esse agrupamento minimiza o comprimento de trilhas de sinal, o roteamento e a criação de antenas, evitando o acoplamento de sinais de rádio frequência indesejados. O posicionamento adequado dos componentes também facilita o roteamento de rastreamento, melhorando assim a integridade do sinal. A Figura 7 ilustra um sistema de particionamento.

Figura 7 – Sistema de Particionamento



Fonte: Adaptado de: (WILLIAMS, 2016)

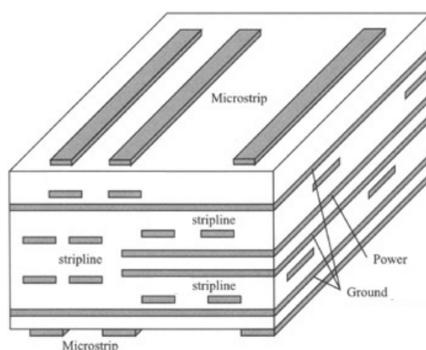
O capacitor de desacoplamento está presente em todos os circuitos e atua como filtro. O termo, do inglês "decoupling", significa, em termos gerais, "absorção de ruído". Esses capacitores estão localizados nos pinos de entrada de energia de quase todos os tipos de dispositivos ativos e seu principal objetivo é "desviar" o ruído elétrico para o GND. (VARTERESIAN, 2002) Capacitores podem ser usados com diversas finalidades, como temporização, modelagem de onda ou integração e filtragem. M Montrose (2017) cita três das principais aplicações quando o assunto layout é abordado. São elas:

- Desacoplamento - Remove a energia de RF injetada na distribuição de energia rede de componentes de alta frequência que consomem energia na velocidade que o dispositivo está comutando. Capacitores de desacoplamento também fornecem uma fonte localizada de energia CC para dispositivos e componentes, e é particularmente útil na redução de surtos de corrente de pico propagados de maneira geral.
- Filtro - Desvia os ruídos de rádio frequência indesejados.

- Bulk - Ajuda a manter a tensão DC constante e os níveis de corrente para os componentes quando todos os pinos de sinal mudam simultaneamente.

Um ponto importante a ser observado durante o layout é o roteamento. Para Varteresian (2002), em geral, trilhas mais curtas são melhores. Isso ocorre porque trilhas longas tendem a gerar ou captar mais ruído elétrico, atuando como uma antena. Se houver muita energia de sinal presente, o traço funcionará como uma antena transmissora. Se estiver conectado a um dispositivo sensível, será uma antena receptora. Esse efeito pode ser minimizado tornando as trilhas o mais curtas possível. Duas topologias primárias são utilizadas no projeto de PCBs: Microstrip e Stripline. A Figura 8 ilustra um corte de um empilhamento (Stackup) com tipos de roteamento.

Figura 8 – Stackup PCB



Fonte: Adaptado de: (MONTROSE, M., 2017)

Microstrip se refere às trilhas localizadas no “top” e “bottom” da placa. Stripline se refere às camadas de sinal entre dois planos sólidos.

Para Varteresian (2002), o GND é o sinal mais importante em todas as placas de circuito impresso. Quase todos os dispositivos ativos requerem aterramento sólido para atender às especificações do fabricante e, muitas vezes, até para funcionar corretamente. Como os dispositivos operam mais rápido e com tensões mais baixas, o aterramento se torna cada vez mais importante. Segundo Williams (2016), a finalidade do circuito de aterramento é fornecer uma referência para conexões externas ao sistema. A definição clássica de GND é “um ponto ou plano equipotencial que serve de referência para um circuito ou sistema”. Quando se trata de EMC, a função mais importante de um sistema de aterramento é minimizar as tensões de interferência em pontos críticos em comparação com o sinal desejado.

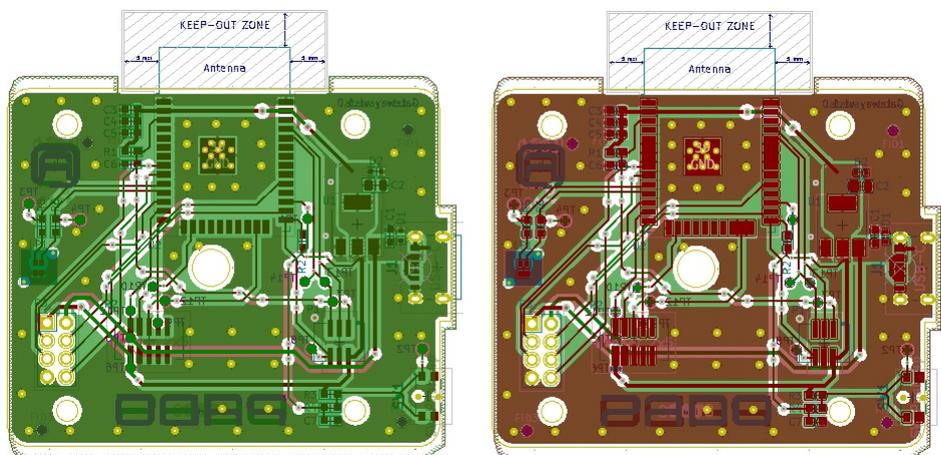
3 PROPOSTA DE GATEWAY

Este capítulo apresenta uma breve descrição das características do gateway Wi-fi/BLE, bem como, a análise e definição de requisitos de projeto para elaboração do hardware do novo sistema. Esse processo é utilizado na definição do ciclo de projeto de hardware do gateway multiprotocolo.

3.1 GATEWAY WI-FI/BLUETOOTH

Atualmente, o dispositivo presente no mercado consegue interagir apenas com outros dispositivos que possuem comunicação Wi-fi ou *Bluetooth*. Considerando o hardware, esse dispositivo possui, como núcleo central, o módulo ESP32-WROOM-32E, desenvolvido pela Espressif. Esse, possui processador *dual core*, com até 240MHz de velocidade, além disso, o chip é baseado em *firmware* RTOS, o que permite o gerenciamento multitarefas e gerenciamento dos núcleos da placa. A alimentação é realizada por meio de conexão USB e possui LED indicativo. A Figura 9 ilustra a PCB do dispositivo descrito acima.

Figura 9 – Gateway Wi-fi/BLE



Fonte: Próprio Autor

Como característica padrão, para o Wi-fi, a frequência de operação está entre 2412MHz a 2484 MHz. O padrão de rede é o IEEE 802.11b/g/n e possui o tipo de antena PCB, com impedância de saída de 50Ω. Para o *Bluetooth*, o protocolo padrão é V4.2 BR/EDR, com especificação de baixo consumo de energia.

3.2 FASE DE PROJETO

A demanda por projetos de sistemas embarcados é crescente e acompanha o crescimento da Internet das Coisas. Em decorrência da evolução tecnológica, projetos de *hardware* e *firmware* tornam-se cada vez mais complexos. Para que essa demanda seja atendida, a elaboração de um fluxograma de design auxilia no desenvolvimento do projeto. Desse modo, quando o assunto é *design* de *hardware*, é possível definir 7 estágios de desenvolvimento. São eles: (BRIATORE; GOLKAR, 2021).

1. Definição de conceitos;
2. Definição de requisitos;
3. Diagrama de bloco com identificação dos componentes principais;
4. Projeto esquemático;
5. Layout e roteamento da PCB;
6. Aquisição (fabricação e componentes);
7. Montagem e teste do protótipo;

A definição de conceito inicia o processo de desenvolvimento, é nessa etapa onde a ideia começa a ser discutida, onde serão elencadas qualidades do projeto. Na segunda etapa, serão mapeadas as suas funcionalidades. Em conjunto, as primeiras etapas dão origem a uma descrição funcional do sistema que será projetado. Dando sequência ao fluxograma, o diagrama de blocos é uma representação gráfica do resultado mapeado nas etapas anteriores, gerando a arquitetura do sistema. As etapas de projeto e layout tem como resultado a placa de circuito impresso, que deverá ser finalizada na etapa seguinte com a validação do protótipo. O desenvolvimento desse projeto é baseado nesses 7 estágios.

3.2.1 Definição de Conceitos de Projeto

O início do projeto é dado a partir de uma demanda. Partindo desse pressuposto, a análise é realizada baseada em um produto existente, o *gateway* Wi-fi/BLE. Nesse caso, a demanda é dada pela necessidade de integração entre os diferentes dispositivos inteligentes de redes domésticas. O que resulta na ideia de um *gateway* multiprotocolo.

A partir do conceito principal, são definidos os conceitos específicos. São eles:

- Deve ser capaz de comunicar com dispositivos novos, visando novas tecnologias;
- Deve ser capaz de comunicar com dispositivos legados;

- Deve possuir fonte de alimentação de fácil conexão;
- Deve ser de fácil instalação (*plug and play*);

3.2.2 Definição de requisitos

Os requisitos são definidos a partir dos conceitos obtidos na primeira etapa. Eles devem abordar as condições de operação do sistema. Para que essas definições sejam corretamente estabelecidas é realizada uma investigação acerca das tecnologias existentes e quais são as expectativas para o futuro das mesmas.

Inicialmente, a investigação aborda as formas de comunicação entre dispositivos IoT. Inúmeras investigações acerca desse tema foram realizadas em trabalhos relacionados, como em (SUMBUL *et al.*, 2022), (DATTA; SHARMA, 2017) e (NISHANDHI *et al.*, 2020). A partir da análise desses, são elencados os principais protocolos e abordadas suas principais características. No Brasil, alguns dos mais relevantes protocolos de comunicação são: Wi-fi, Bluetooth, Thread, Zigbee, Sigfox e LoRaWAN. A Tabela 2 apresenta uma relação de características que são consideradas pertinentes para esse trabalho.

Tabela 2 – Visão Geral sobre Protocolos IoT.

Tecnologia	Distância	Topologia	Taxa de Dados
Wi-fi	$\leq 70\text{m a.i.} \leq 250\text{ a.e}$	Estrela	1.2Gbit/s (Wi-fi 6)
Bluetooth	$\leq 100\text{m}$	Estrela	2 Mbit/s
Thread	$\leq 30\text{m}$	Mesh	250kbit/s
Zigbee	$\leq 30\text{m a.i.} \leq 100\text{m a.e.}$	Estrela ou Mesh	250kbit/s
Sigfox	$\leq 40\text{km}$	Estrela	100 bit/s
LoRaWAN	$\leq 20\text{km}$	Estrela	50kbit/s

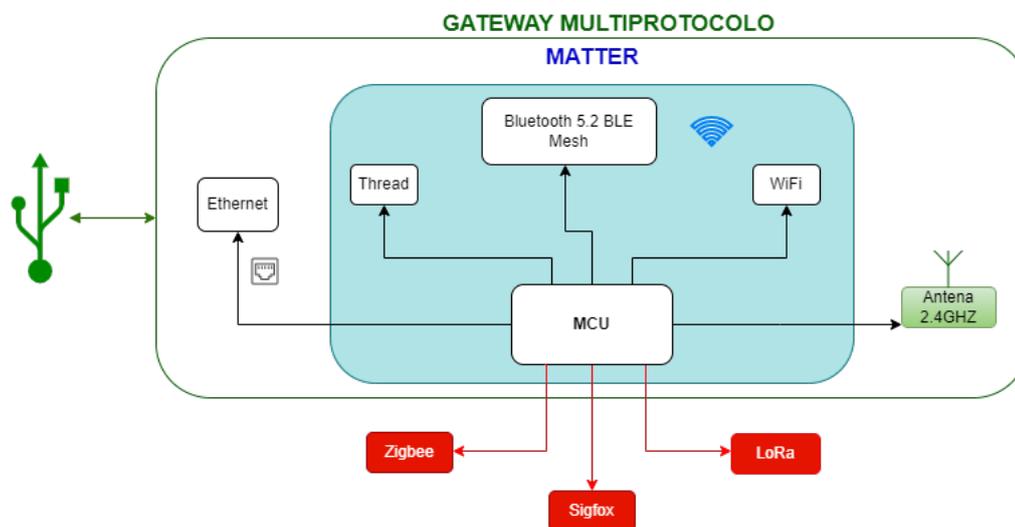
Fonte: Próprio Autor

O primeiro requisito estabelecido é a necessidade de comunicação por meio dos seguintes protocolos: Wi-fi, *Thread* e Bluetooth. Essa determinação é de suma importância, pois impacta diretamente na definição dos SoC's (System on Chip). Além disso, considerando a necessidade de fácil instalação, o sistema deve possuir fonte de alimentação com conexão USB. Não haverá troca de informação por meio dessa conexão.

3.2.3 Diagrama de Blocos

A representação gráfica dos requisitos é realizada por meio de um diagrama, como ilustra a Figura 10. Esse esquema é utilizado como base para o desenvolvimento da arquitetura do gateway.

Figura 10 – Diagrama do Gateway Multiprotocolo gerado a partir dos Requisitos



Fonte: Próprio Autor

Destaque para os elementos em vermelho, que representam tecnologias consideradas inicialmente, porém consideradas inviáveis para essa fase do projeto. No caso do Sigfox, foi considerado o investimento inicial devido à necessidade de instalação de antenas para cobertura do sinal. Em comparação ao LoRa, seu desempenho é considerado similar ao Thread por possuir baixa latência e baixo consumo de energia, e por isso desconsiderado para essa aplicação. No caso do Zigbee, a opção por não acrescentá-lo ao projeto é devido à necessidade de incorporar um chip dedicado ao projeto, o que envolve incluir componentes e custo extra. Cabe salientar, ainda, que tecnologias celular, como 4G e 5G, foram desconsideradas devido à disponibilidade de internet no ambiente residencial.

3.2.4 Projeto Esquemático e Layout

Com a arquitetura definida, é realizada a definição dos componentes do sistema. Para isso, é realizada a avaliação de componentes que atendem as especificidades do projeto, definindo seus objetivos e considerando a disponibilidade de mercado, bem como, o preço para produção. O esquemático representa os componentes interligados eletricamente. O design da placa de circuito impresso, ou *layout*, é um dos principais fatores na concepção de um produto eletrônico, pois é a partir dele que é obtido um sistema confiável.

3.2.5 Montagem e Teste

A validação de uma placa de circuito impresso é alcançada por meio de montagem, integração e verificação. Após a fabricação, o plano de montagem e verificação

da PCB é realizado, para que o funcionamento, nos requisitos propostos, seja garantido. Essa validação é desenvolvida em duas etapas, a primeira ao nível de *hardware* e a segunda ao nível *firmware*.

4 CICLO DE PROJETO DE HARDWARE

Nesse capítulo são descritos os aspectos técnicos, de arquitetura de *hardware*, bem como o desenvolvimento do projeto do circuito conforme os estágios estabelecidos no capítulo anterior.

4.1 ARQUITETURA

A partir dos conceitos e requisitos obtidos na análise inicial, para definir a arquitetura a ser utilizada no projeto, é necessário buscar informações com os fabricantes de componentes. É comum que a equipe de desenvolvedores de aplicações das empresas forneçam material detalhado sobre aspectos construtivos e funcionais desses componentes.

Nesse sentido, é inicialmente considerada a finalidade do microcontrolador. Deve-se considerar qual requisito esse componente deve atender. Portanto, a Tabela 3 mostra a relação entre o microcontrolador e a finalidade sugerida pelo fabricante. Lembrando que a definição busca dispositivos com suporte aos protocolos de comunicação, incluindo o Matter.

Tabela 3 – Comparativo de Microcontroladores por Finalidade

Fabricante	Aplicação	Microcontrolador	Finalidade
Espressif	Wifi end device	esp32	compatível matter
Espressif	Thread end device	esp32	thread/matter compatível
Espressif	Ethernet end device	esp32	controle ethernet externo
Espressif	Thread border router	esp32	thread border
Espressif	Matter Bridge	esp32	Matter/zigbee bridge
NXP	Hostless/standalone	k32w061	Sensor/Atuador
NXP	Hostless/standalonei	mw320	Sensor/Atuador
NXP	MCU hosted	iMX RT1069	Edge node
NXP	MCU hosted	k32w061	Edge node
NXP	MCU hosted	iW416	Edge node
NXP	Linux MPU Hosted	i.MX 8MM	Gateway border router
NXP	Linux MPU Hosted	i.MX 6ULL	Gateway border router
NXP	Linux MPU Hosted	k32W061	Gateway border router
NXP	Linux MPU Hosted	W3987	Gateway border router
Nordic		Raspberry/beagle	Matter border router
Nordic		nRF5340	2.4GHz proprietary
Nordic		nRF52840	
Texas Inst.		Raspberry/beagle	Matter border
Texas Inst.		CC2652	
Texas Inst.		CC3220	
Silicon Labs		Raspberry/beagle	Matter border
Silicon Labs		EFR32mg21	Matter/thread border
Silicon Labs		EFR32mg24e	Matter/thread border

Fonte: Próprio Autor

A partir dessa análise, para comunicação Wi-fi foi definido a utilização do Componente ESP32-C3. Foram considerados nessa decisão, a disponibilidade de mercado, funcionalidade e preço, ou seja, o melhor custo-benefício.

Seguindo com a análise, a Tabela 4 demonstra o comparativo de dispositivos com suporte aos protocolos Thread e Bluetooth. Bem como, capacidade de armazenamento. Nesse caso, a escolha foi pelo componente CC2652R7, o motivos de escolha são compatíveis com a escolha do ESP32.

Tabela 4 – Comparativo de Microcontroladores Thread/BLE

Fabricante	Code	Protocol Stack	Flash (kB)	RAM (kB)	GPIO (kB)
Silabs	EFR32MG21	Bluetooth 5.1 Zigbee Thread	1024	96	20
Silabs	EFR32MG21	Bluetooth 5.1 Zigbee Thread	512	64	20
Silabs	EFR32MG21	Bluetooth 5.1 Zigbee Thread	768	64	20
Silabs	EFR32MG24	Bluetooth 5.3 Matter Open Thread	1024	96	20
Texas Inst.	CC2651P3	Bluetooth 5.2 Zigbee 3.0 Thread	352	40	26
Texas Inst.	CC2651R3	Bluetooth 5.2 Zigbee 3.0 Thread	352	40	31
Texas Inst.	CC2652R	Bluetooth 5.2 Zigbee 3.0 Thread	352	88	31
Texas Inst.	CC2652P7	Bluetooth 5.2 Zigbee Matter	704	152	26
Texas Inst.	CC2652R7	Bluetooth 5.2 Zigbee Matter	704	152	31
NXP	k32W041	Bluetooth 5.0 Zigbee Thread	640	152	22
NXP	k32W061	Bluetooth 5.0 Zigbee Thread	640	152	22
ST	STM32WB1	Bluetooth 5.2 Zigbee Thread	1M/512	256/96	68

Fonte: Próprio Autor

A definição da utilização do módulo QSMP, se deu devido à recente publicação da primeira versão do protocolo Matter (Release 1.0). Como ainda há uma incerteza sobre as necessidades de hardware, principalmente no quesito processamento, é sabido que o protocolo ainda não foi otimizado e por isso, para uma primeira versão, opta-se por um módulo capaz de ser bastante exigido. A Tabela 5 mostra o comparativo entre os módulos QSMP disponíveis.

Tabela 5 – Comparativo entre Módulos QSMP

Part Number	QSMP-1570	QSMP-1530C	QSMP-1510C	QSMP-1510
Part Name	157C/512S4GF	157C/256S4GF	157C/256S4GF	157C/256S/128FF
Processor	STM32MP157	STM32MP157	STM32MP157	STM32MP151A
SDRAM	512	256	256	256
Flash	4GB eMMC	4GB eMMC	128MB	128MB
Display-IF	24-bit RGB	24-bit RGB	24-bit RGB	24-bit RGB

Fonte: Próprio Autor

A diferença consiste, basicamente, na capacidade de memória de armazenamento, então, independente do modelo escolhido, deve atender a demanda. O módulo em questão é ilustrado na Figura 11.

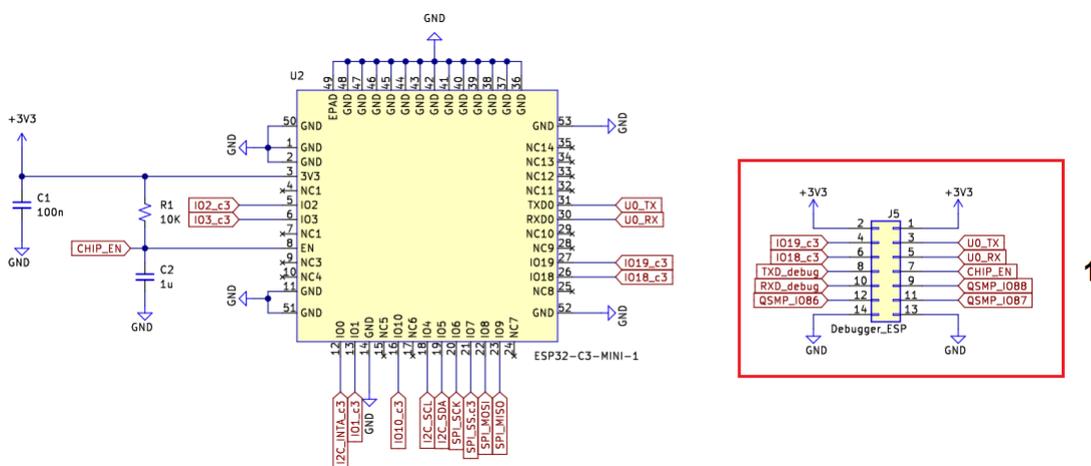
Figura 11 – CoM Ka-Ro Electronics



Fonte: Ka-Ro Electronics (2022)

O circuito elétrico é composto pela simbologia do módulo com as conexões de sinais e alimentação, e está ilustrado na Figura 12.

Figura 13 – Circuito Elétrico ESP32-C3, em (1) Conector de gravação

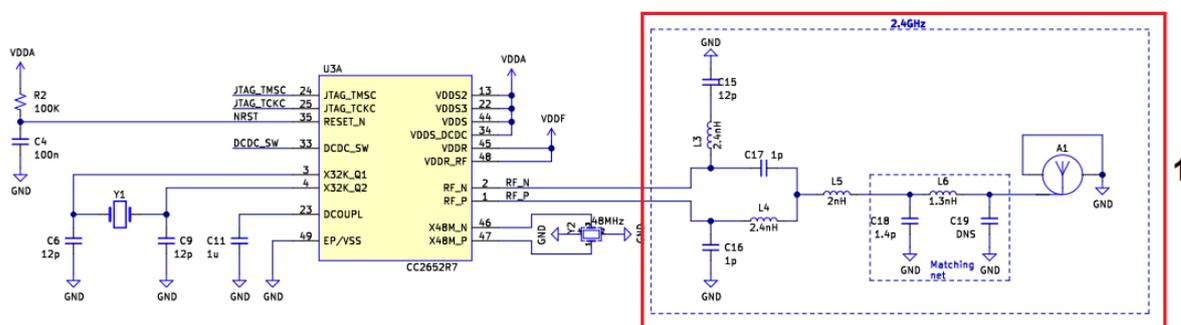


Fonte: Próprio Autor

Por se tratar de um módulo, o circuito externo utiliza poucos componentes.

O microcontrolador CC2652R, ilustrado na Figura 14 é um MCU multiprotocolo de 2,4GHz compatível com Thread, Zigbee, Bluetooth 5.2 LE, suporta o padrão IEEE 802.15.4 habilitado para IPv6 e inclui a pilha 15.4 desenvolvida pela Texas Instruments, com multiprotocolo concorrente por meio de driver DMM (*Dinamic Multiprotocol Manager*).

Figura 14 – Circuito Elétrico MCU CC2652, em (1) destaque para circuito de sintonização 2.4GHz



Fonte: Próprio Autor

É um microcontrolador otimizado para comunicação sem fio em aplicações IoT. Esse dispositivo faz parte da plataforma SimpleLink, também fornecida pela TI, que consiste em protocolos de comunicação que compartilham um desenvolvimento

comum com kit de desenvolvimento de *software* (SDK). Dispõe de processador Arm Cortex-M4F com frequência de 48MHz, 352kB de memória flash, 256kB de memória ROM. Periféricos digitais podem ser atribuídos a qualquer GPIO, possui UART, SSI, I2C e I2S. Por não se tratar de um módulo, não possui certificação RF, portanto o design da antena é realizado seguindo o guia de seleção de antena fornecido pela TI.

A Texas Instruments fornece projetos de referência de antenas com documentação relacionando o desempenho obtido conforme as características de projeto. É importante seguir as especificações do fabricante para obter o melhor desempenho. O design aplicado nesse projeto é chamado de antena F Invertida, uma antena de PCB usada com transceptores e transmissores 2.4GHz da TI. Seu ganho máximo é de +3.3dBi, com requisitos físicos de 25,7mm x 7,5mm. A Figura 15 ilustra o design da antena.

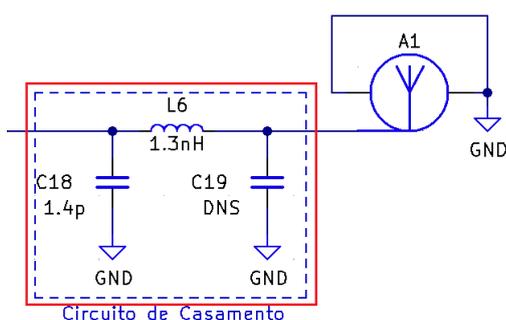
Figura 15 – Design da antena RF CC2652



Fonte: Próprio Autor

A impedância da antena é sintonizada para 50Ω na PCB de referência, porém esse valor pode sofrer alteração devido ao plano de GND, objetos próximos e aspectos construtivos. Por isso, é sugerido a utilização de um circuito de casamento de impedância. Esse circuito, Figura 16, também denominado filtro "PI", recebe este nome devido à forma que os componentes são alocados no ponto próximo da conexão com a antena.

Figura 16 – Circuito de Casamento de Impedância - Pi

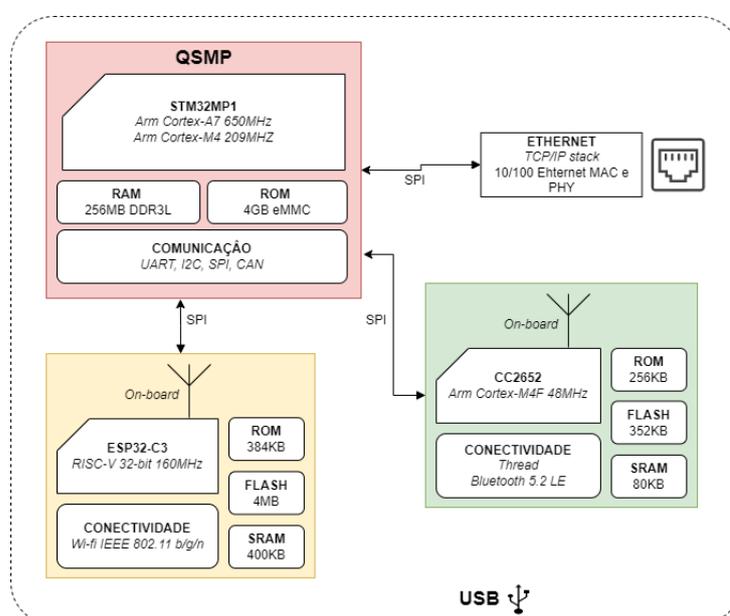


Fonte: Próprio Autor

Para processamento principal, foi definida a utilização do módulo QSMP cujo processador central é o STM32MP1 da STMicroelectronics. Esse SoM, incorpora um núcleo Arm Cortex-A7 de 650MHz, e um núcleo Arm Cortex-M4 de 209MHz. Possui 256MB de memória RAM e 4GB de memória ROM. Em relação a conectividade, suporta os protocolos UART, I2C, SPI, CAN e Ethernet, além de sistema operacional Linux. A utilização desse módulo torna o projeto mais ágil e reduz a área ocupada.

A Arquitetura proposta, ilustrada na Figura 17, implementa diversas interfaces de comunicação e deve comunicar com os microcontroladores por meio de SPI, assim como a conexão Ethernet.

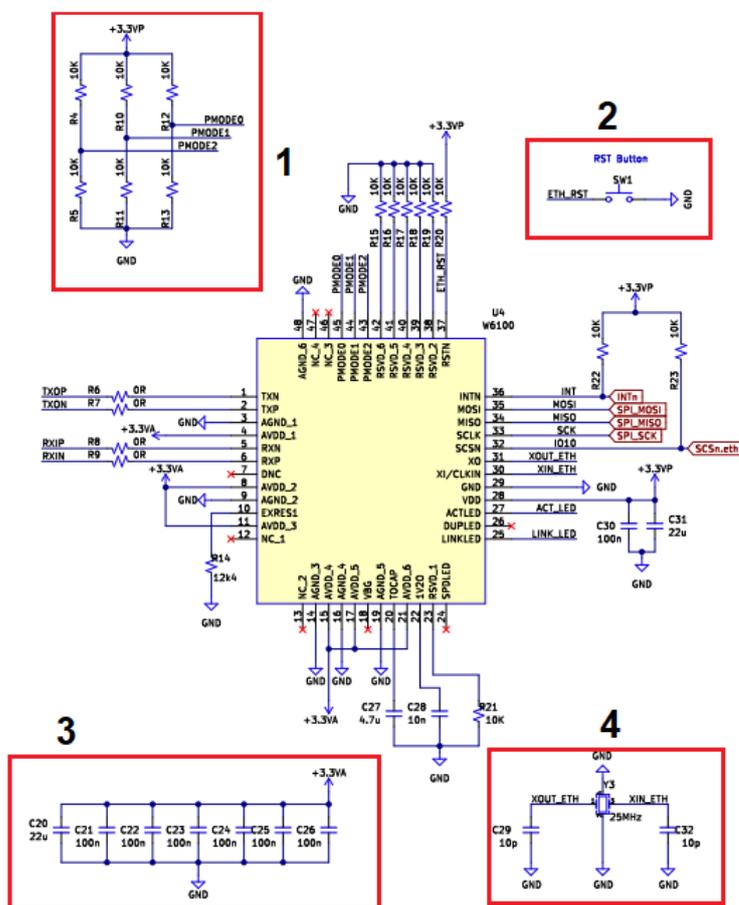
Figura 17 – Arquitetura Gateway Multiprotocolo



Fonte: Próprio Autor

Além dos circuitos com finalidade de comunicação sem fio, existe, também, a conexão Ethernet, ilustrado na Figura 18.

Figura 18 – Circuito Ethernet, em (1) Seleção PinMode, em (2) Botão Reset, em (3) Capacitores de Desacoplamento, em (4) Cristal



Fonte: Próprio Autor

Este circuito é projetado com o chip W6100, da Wiznet. Um chip bastante difundido e aplicado em sistemas embarcados, que fazem parte de módulos Ethernet para Arduino. O chip w6100 suporta pilha dupla IPv4/IPv6, protocolos TCP/IP como TCP, UDP, IPv4, ICMPv6, ICMPv4, IGMP, ARP, PPPoE e IPv6, esse último utilizado na implementação do Matter.

4.1.1 Circuito de Alimentação

A definição, do circuito de potência, considera os dados disponibilizados pelo fabricante de cada componente integrado. A Tabela 6 demonstra os requisitos de consumo, bem como a potência necessária para o correto funcionamento do circuito.

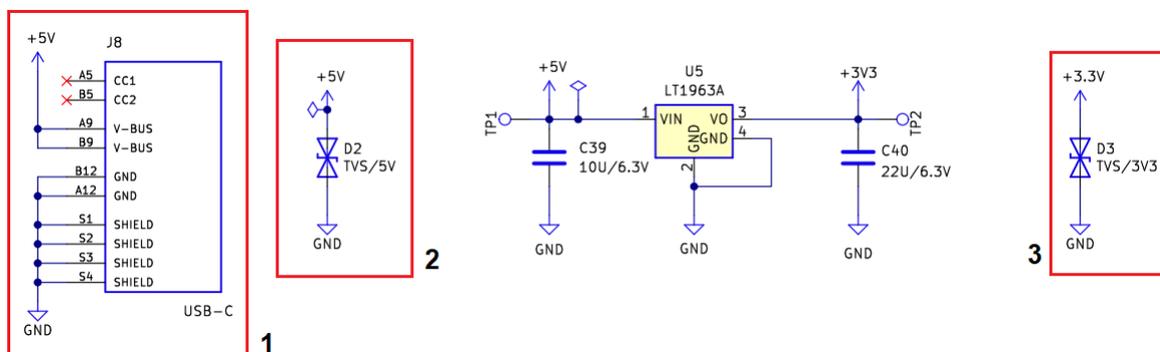
Tabela 6 – Dados referentes ao consumo de energia dos componentes eletrônicos.

Fabricante	Componente	Tensão(V)	Corrente(mA)	Potência(W)
Ka-Ro Electronics	QSMP	3,3	700	2,31
Texas Instruments	CC2652	3,3	10	0,033
Espressif	ESP-32-C3	3,3	335	1,11
Wiznet	W6100	3,3	20	0,066
TOTAL			1065	3,52

Fonte: Ka-Ro, TI(2021), Espressif(2023), Wiznet(2019)

Foram considerados os piores casos de consumo. Sendo esses, no caso do CC2652 e ESP32, na transmissão e recepção de dados. A partir disso, é definido o sistema de alimentação, em que são considerados, primordialmente, a eficiência e o custo. Nesse caso, será incorporado ao sistema uma fonte chaveada externa, de tensão 5V. A conexão com a PCB se dá por meio de conector USB. O circuito de transformação de 5V para 3,3V é realizado por meio de regulador linear, como ilustra a Figura 19.

Figura 19 – Circuito regulador, em (1) conector USB, em (2) proteção contra ESD 5V, em (3) proteção ESD 3,3V



Fonte: Próprio Autor

Os dados da folha técnica indicam corrente de saída de 1,5A e tensão de alimentação de 2,1V a 20V, o que atende ao requisito de potência do sistema.

Além das considerações acerca de desempenho, são analisados modelos de gateways com funcionalidades similares às aquelas que devem ser implementadas. A Tabela 7 apresenta uma relação de produtos disponíveis no mercado com base nos valores de venda.

Tabela 7 – Gateways Existentes no Mercado.

Fabricante	Funcionalidade	Custo R\$
Tuya	Zigbee 3.0	195,00
Ekasa	Zigbee	274,99
Tuya	Zigbee/Wi-fi/Bluetooth	219,00
Xiaomi	Wi-fi/Bluetooth	309,93
Tuya/Moes	Zigbee	223,12
Izy Intelbras	Zigbee	290,00

Fonte: Próprio Autor

Na análise de custo para a produção de 5 unidades de placas de circuito impresso, a PCB desenvolvida apresentou os seguintes custos (Tabela 8):

Tabela 8 – PCB Gateway Multiprotocolo.

Componente	Custo (R\$)
Módulo QSMP	238,31
ESP32-C3	10,14
CC2652	39,80
Componentes Passivos	42,73
PCB	7,28
Frete	45,55
TOTAL	383,81

Fonte: Próprio Autor

Considerando que esse custo é apenas para a produção das placas, existe uma expectativa de diminuição de aproximadamente 30% nesse custo total com a produção do produto em grande escala. É sabido que, mesmo com essa redução, o produto deve permanecer com preço superior aos concorrentes, porém será possível conectar uma gama maior de produtos, o que gera valor agregado.

5 HARDWARE GATEWAY MULTIPROTOCOLO

Nesse capítulo é apresentada a placa de circuito impresso, desenvolvida segundo as premissas abordadas nos capítulos anteriores.

5.1 DESENVOLVIMENTO DE HARDWARE

O layout de uma PCB é uma forma de arte. A definição do caminho de trilhas elétricas é mais complexo que apenas traçar linhas retas de um pino a outro. Ao planejar circuitos de alta precisão, a impedância da linha, a expansão térmica, a capacitância da camada e a integridade do sinal são apenas alguns fatores críticos a serem considerados no projeto. (KWASHNAK, 2020) O projeto elétrico, redução de custos e otimização de circuitos também devem ser considerados quando um produto é desenvolvido.

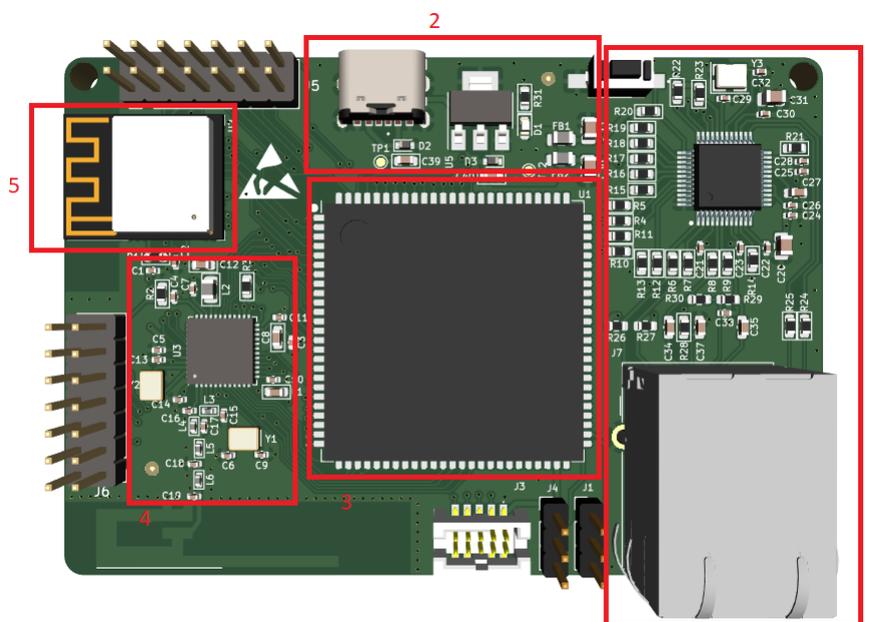
Usando um software eCAD (*Electronic Computer-Aided Design*), o projeto do circuito é sistematicamente controlado para seguir os rigorosos requisitos de fabricação de PCB. Isso permite o controle do comportamento determinístico do circuito (integridade do sinal e tempo de sinais), propriedades estáveis da placa, (rigidez mecânica, alívio térmico, capacitância geral da camada), facilidade de montagem (espaçamento dos componentes, espaço livre, tamanho do pad da máscara de solda) e para embalar o produto de maneira organizada e profissional. (KWASHNAK, 2020)

Existem diversas ferramentas de desenvolvimento, como EAGLE, orCAD, Altium Design. Nesse trabalho a ferramenta utilizada é o KiCAD. Um conjunto de software de código aberto para EDA (*Electronic Design Automation*). O programa trabalha com captura esquemática e layout de PCB com saída Gerber e roda em sistemas Windows, Linux e macOS. O objetivo do projeto KiCad é fornecer um aplicativo de design eletrônico multiplataforma para designers eletrônicos profissionais. Foi lançado pela primeira vez em 1992 por seu autor original, Jean-Pierre Charras e está em desenvolvimento contínuo desde então, sendo, agora, gerenciado pela equipe de desenvolvimento do KiCad. O nome teve origem das primeiras letras da empresa de um amigo de Jean-Pierre Charras, "Ki", combinada com "Cad". (KICAD, 2022)

5.2 LAYOUT GATEWAY

O projeto da placa de circuito impresso segue pela definição das dimensões e posicionamento dos componentes. Como ilustra a Figura 20.

Figura 20 – Placa de Circuito Impresso, em (1) Ethernet, em (2) alimentação, em (3) QSMP, em (4) CC2657, em (5) ESP32

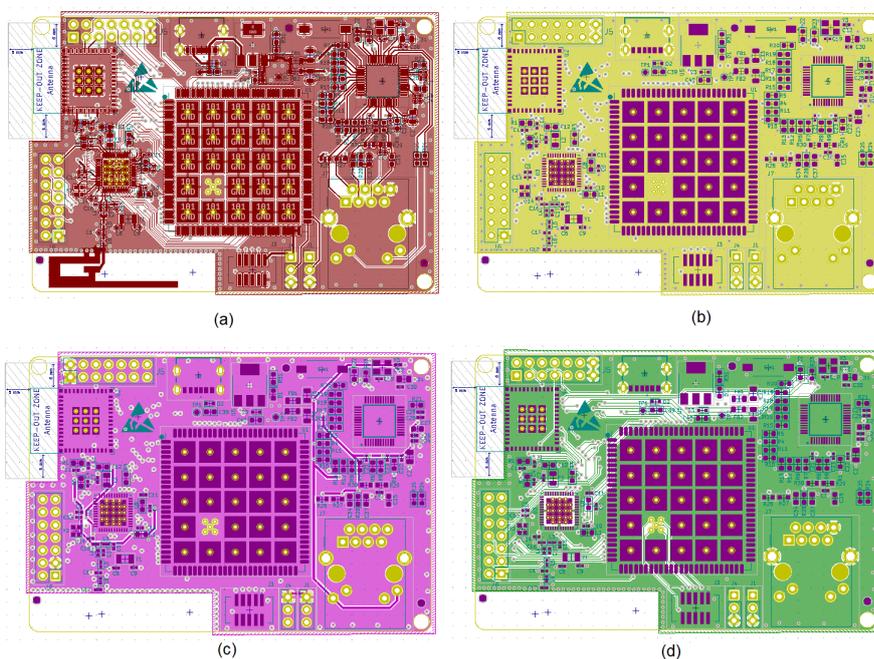


Fonte: Próprio Autor

O módulo de processamento, QSMP, é centralizado para auxiliar o roteamento. Circuitos de rádio frequência são posicionados de forma que a antena fique posicionada na região periférica da placa. A fonte de alimentação é posicionada de forma a tornar as trilhas de alimentação o mais curtas possível. O módulo de Ethernet também é posicionado na borda da placa, de forma a otimizar o roteamento.

O empilhamento da placa é realizado em 4 camadas, de forma simétrica. Como ilustrado detalhadamente na Figura 21.

Figura 21 – Detalhe do Layout da PCB. Camada 1 (a), Camada 2 (b), Camada 3 (c), Camada 4 (d)



Fonte: Próprio Autor

Nas camadas internas, 2 e 3, estão os plano de alimentação e GND. As definições de empilhamento físico estão ilustradas na Figura 22. O material de fabricação é definido como FR-4, com espessura de 1,51mm. A espessura total da placa é de 4,69mm.

Figura 22 – Empilhamento Físico PCB Gateway

Camada	Id	Tipo	Material	Espessura	Colorido	Épsilon R	Perda da Tan
F.Silkscreen		Serigrafia da parte de cima	Não especificado		Não especificado		
F.Paste		Pasta de solda da parte de baixo					
F.Mask		Máscara de solda da parte de cima	Não especificado	0,01 mm	Não especificado	3,3	0
F.Cu		Cobre		0,035 mm			
Dielétrico 1		Núcleo	FR4	1,51 mm		4,5	0,02
In1.Cu		Cobre		0,035 mm			
Dielétrico 2		PrePreg	FR4	1,51 mm		4,5	0,02
In2.Cu		Cobre		0,035 mm			
Dielétrico 3		Núcleo	FR4	1,51 mm		4,5	0,02
B.Cu		Cobre		0,035 mm			
B.Mask		Máscara de solda da parte de baixo	Não especificado	0,01 mm	Não especificado	3,3	0
B.Paste		Pasta de solda da parte de baixo					
B.Silkscreen		Serigrafia da parte de baixo	Não especificado		Não especificado		

Fonte: Próprio Autor

As restrições de regra de desenho definidas para o projeto estão ilustradas na

Figura 23.

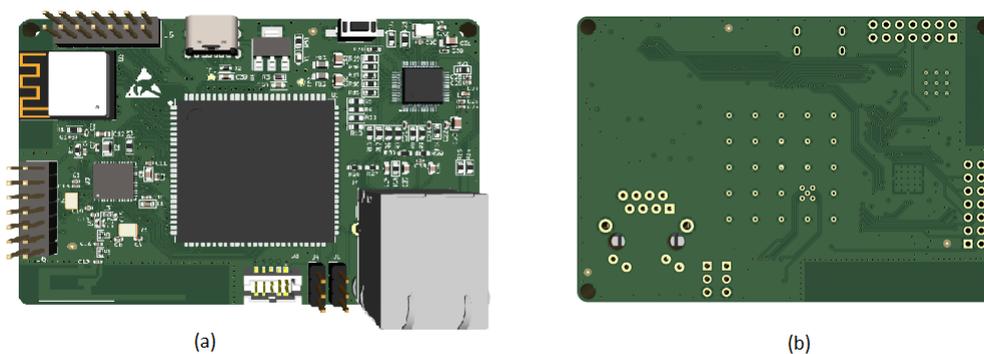
Figura 23 – Regras de Desenho

<p>Recursos permitidos</p> <p><input type="checkbox"/> Permite as vias cegas/encobertas</p> <p><input type="checkbox"/> Permite as micro vias (µVias)</p> <hr/> <p>Arco/círculo aproximado por segmentos</p> <p>Desvio máximo permitido: <input type="text" value="0,005"/> mm</p> <p>Nota: o preenchimento da zona pode ser lento quando < 0,005 mm.</p> <hr/> <p>Estratégia do preenchimento da zona</p> <p><input type="radio"/> Comportamento mímico legado</p> <p><input checked="" type="radio"/> Polígonos suavizados (melhor desempenho)</p> <p><input type="checkbox"/> Permite filetes fora do contorno da zona</p> <hr/> <p>Ajuste do comprimento</p> <p><input checked="" type="checkbox"/> Inclua a altura do empilhamento nos cálculos do comprimento da trilha</p>	<p>Cobre</p> <p><input type="text" value="0"/> mm</p> <p><input type="text" value="0,127"/> mm</p> <p><input type="text" value="0,05"/> mm</p> <p><input type="text" value="0,6"/> mm</p> <p><input type="text" value="0"/> mm</p> <p><input type="text" value="0,1"/> mm</p> <hr/> <p>Furos</p> <p><input type="text" value="0,3"/> mm</p> <p><input type="text" value="0,25"/> mm</p> <hr/> <p>uVias</p> <p><input type="text" value="0,2"/> mm</p> <p><input type="text" value="0,1"/> mm</p>
--	---

Fonte: Próprio Autor

A renderização 3D da placa de circuito impresso é ilustrada na Figura 24.

Figura 24 – Renderização 3D Gateway Multiprotocolo, TOP em (a), BOTTOM em (b)



Fonte: Próprio Autor

Os arquivos de fabricação são divididos em duas etapas. A primeira etapa é a geração dos arquivos "Assembly" e a segunda etapa é a geração dos arquivos "Manufacturing". Os arquivos *assembly*, são os arquivos de posição e lista de materias. Os arquivos *Manufacturing*, são arquivos de furação (Drill), Gerbers, versão PDF do esquemático e das camadas da PCB. Além disso, também são geradas as imagens 3D e o arquivo .STEP da PCB, esse último usado para integração com o sistema mecânico. A Figura 25 ilustra a placa montada.

6 CONSIDERAÇÕES FINAIS

Gateway é um sistema que estabelece a comunicação entre múltiplos dispositivos. Com ele, é possível realizar integração de dispositivos que se comunicam em diferentes protocolos. Com o rápido avanço da tecnologia IoT, milhares de dados são gerados a cada instante, tornando indispensável a utilização desses sistemas. Considerando a relevância desse dispositivo em diferentes aplicações, esse trabalho apresentou uma solução para a necessidade de evolução de um dispositivo Wi-fi, apresentando a proposta de um gateway multiprotocolo.

Para possibilitar o desenvolvimento do projeto de hardware, foram realizadas investigações sobre o ambiente de conectividade para dispositivos de rede doméstica, sendo abordados os protocolos de comunicação em redes de Internet das Coisas. Além disso, foi abordado o surgimento de um novo protocolo baseado em IP, chamado Matter, que visa promover a comunicação entre dispositivos domésticos inteligentes.

A elaboração do ciclo de desenvolvimento de projeto foi baseada em 7 estágios definidos como: Conceito; Requisitos; Diagrama de Blocos; Projeto Esquemático; Layout da PCB; Aquisição da PCB e componentes eletrônicos; Montagem e Testes. Os 3 primeiros estágios são base para a definição da arquitetura do gateway e os estágios seguintes englobam o projeto de hardware e o processo de geração da documentação de fabricação e compra dos componentes. Finalmente é realizada a montagem e testes elétricos para garantir que o sistema está apto a receber o *firmware* e avançar às etapas de validação do sistema como um todo.

A arquitetura proposta visou atender a necessidade de comunicação entre os protocolos wi-fi, Bluetooth e Thread, com a possibilidade de comunicação cabeada por meio de conexão Ethernet. As escolhas de microcontroladores foram baseadas em documentação técnica disponibilizadas pelos fabricantes, assim como o projeto da antena RF.

Considerando o crescimento do número de dispositivos conectados à internet e a necessidade de interoperabilidade, e por se tratar de um protocolo recente, como trabalho futuro, fica a sugestão de análise de operação do protocolo Matter, com a possibilidade de uma investigação aprofundada sobre o tema. Além disso, é possível realizar um estudo relacionado a inclusão da tecnologia 5G, bem como uma análise acerca das questões de segurança IoT, considerando o impacto na definição dos componentes de projeto.

REFERÊNCIAS

ASHTON, Kevin *et al.* That ‘internet of things’ thing. **RFID journal**, Hauppauge, New York, v. 22, n. 7, p. 97–114, 2009.

BRIATORE, Simone; GOLKAR, Alessandro. Estimating Task Efforts in Hardware Development Projects in a Scrum Context. **IEEE Systems Journal**, Institute of Electrical e Electronics Engineers Inc., v. 15, n. 4, p. 5119–5125, dez. 2021. ISSN 19379234. DOI: 10.1109/JSYST.2021.3049737.

COOMBS, C. **Printed Circuits Handbook**. [S.l.]: McGraw-Hill Education, 2007. (McGraw Hill professional). ISBN 9780071510790. Disponível em: https://books.google.com.br/books?id=1Pbkeu6dZ%5C_sC.

DATTA, Parul; SHARMA, Bhisham. A survey on IoT architectures, protocols, security and smart city based applications. **8th International Conference on Computing, Communications and Networking Technologies, ICCCNT 2017**, Institute of Electrical e Electronics Engineers Inc., dez. 2017. DOI: 10.1109/ICCCNT.2017.8203943.

DE GUGLIELMO, Domenico; BRIENZA, Simone; ANASTASI, Giuseppe. IEEE 802.15.4e: A survey. **Computer Communications**, v. 88, p. 1–24, 2016. ISSN 0140-3664. DOI: <https://doi.org/10.1016/j.comcom.2016.05.004>. Disponível em: <https://www.sciencedirect.com/science/article/pii/S0140366416301980>.

DOMÍNGUEZ-BOLAÑO, Tomás; CAMPOS, Omar; BARRAL, Valentín; ESCUDERO, Carlos J.; GARCÍA-NAYA, José A. An overview of IoT architectures, technologies, and existing open-source projects. **Internet of Things**, Elsevier, v. 20, p. 100626, nov. 2022. ISSN 2542-6605. DOI: 10.1016/J.IOT.2022.100626.

FAFOUTIS, Xenofon; TSIMBALO, Evgeny; ZHAO, Wenrui; CHEN, Haowen; MELLIOS, Evangelos; HARWIN, William; PIECHOCKI, Robert; CRADDOCK, Ian. BLE or IEEE 802.15.4: Which Home IoT Communication Solution is more Energy-Efficient? **EAI Endorsed Transactions on Internet of Things**, EAI, v. 2, n. 5, dez. 2016. DOI: 10.4108/eai.1-12-2016.151713.

GLÓRIA, André; CERCAS, Francisco; SOUTO, Nuno. Design and implementation of an IoT gateway to create smart environments. **Procedia Computer Science**, Elsevier B.V., v. 109, p. 568–575, 2017. ISSN 18770509. DOI: 10.1016/J.PROCS.2017.05.343.

GUANG, Nicholas Liew Long; LOGENTHIRAN, Thillainathan; ABIDI, Khalid.

Application of Internet of Things (IoT) for Home Energy Management Nicholas.

[S.l.: s.n.], 2017. ISBN 9781538613795.

GUTH, Jasmin; BREITENBUCHER, Uwe; FALKENTHAL, Michael; LEYMANN, Frank; REINFURT, Lukas. Comparison of IoT platform architectures: A field study based on a reference architecture. **2016 Cloudification of the Internet of Things, CloT 2016**, Institute of Electrical e Electronics Engineers Inc., mar. 2017. DOI:

10.1109/CIOT.2016.7872918.

HANGGORO, Delphi; ROSYIDI, Lukman; SARI, Riri Fitri. Design and Implementation of Multi-Protocol Gateway for Internet of Things. In: p. 64–69. DOI:

10.1109/ICIAICT.2019.8784849.

KAMBOURAKIS, Georgios; KOLIAS, Constantinos; GENEIATAKIS, Dimitrios; KAROPOULOS, Georgios; MAKRAKIS, Georgios Michail; KOUNELIS, Ioannis. **A state-of-the-art review on the security of mainstream IoT wireless PAN protocol stacks**. v. 12. [S.l.]: MDPI AG, abr. 2020. P. 579. DOI: 10.3390/SYM12040579.

KANG, Byungseok; CHOO, Hyunseung. An experimental study of a reliable IoT gateway. **ICT Express**, Elsevier, v. 4, p. 130–133, 3 set. 2018. ISSN 2405-9595. DOI: 10.1016/J.ICTE.2017.04.002.

KHANCHUEA, Kanitkorn; SIRIPOKARPIROM, Rawat. A Multi-Protocol IoT Gateway and WiFi/BLE Sensor Nodes for Smart Home and Building Automation: Design and Implementation. **10th International Conference on Information and**

Communication Technology for Embedded Systems, IC-ICTES 2019 - Proceedings, Institute of Electrical e Electronics Engineers Inc., abr. 2019. DOI:

10.1109/ICTEMSYS.2019.8695968.

KICAD. **About Kicad**. [S.l.: s.n.], 2022. Disponível em:

<https://www.kicad.org/about/kicad/>. Acesso em: 5 nov. 2022.

KIM, Hyung Sin; KUMAR, Sam; CULLER, David E. Thread/openthread: A compromise in low-power wireless multihop network architecture for the internet of things. **IEEE Communications Magazine**, Institute of Electrical e Electronics Engineers Inc., v. 57, n. 7, p. 55–61, jul. 2019. ISSN 15581896. DOI: 10.1109/MCOM.2019.1800788.

KRISHNAN, Janitha; VASUDEVAN, Shriram K. An Extensive Survey on IoT Smart Gateways, Software Architecture, Related Protocols and Challenges. **Proceedings - International Conference on Vision Towards Emerging Trends in Communication and Networking, ViTECoN 2019**, Institute of Electrical e Electronics Engineers Inc., mar. 2019. DOI: 10.1109/VITECON.2019.8899513.

KWASHNAK, Kenneth. **A Basic Introduction for Designing a Printed Circuit Board (PCB) with EAGLE eCAD/CAM Software**. [S.l.], 2020.

MOHAMMAD, Hasan. **Number of connected IoT devices growing 18% to 14.4 billion globally**. [S.l.: s.n.], 2022. Disponível em: <https://iot-analytics.com/number-connected-iot-devices/>. Acesso em: 6 dez. 2022.

MONTROSE, M. EMC and printed circuit board design. **The Institute of Electrical and Electronics Engineers Inc**, n. 6, 2017.

MONTROSE, Mark I. **Printed circuit board design techniques for EMC compliance**. [S.l.]: IEEE press Piscataway, NJ, 1996. v. 1.

NISHANDHI, S.; VIDHYA, J.; RAGASUDHA, I.; VISHNUPRIYA, M. Survey on various IOT standard protocols and its applications. **2020 International Conference on System, Computation, Automation and Networking, ICSCAN 2020**, Institute of Electrical e Electronics Engineers Inc., jul. 2020. DOI: 10.1109/ICSCAN49426.2020.9262444.

ONIGA, Bogdan; MUNTEANU, Adrian; DADARLAT, Vasile. Open-source multi-protocol gateway for Internet of Things. *In*: p. 1–6. DOI: 10.1109/ROEDUNET.2018.8514136.

RAHMAN, Taibur; CHAKRABORTY, Swarnendu Kumar. Provisioning technical interoperability within ZigBee and BLE in IoT environment. *In*. DOI: 10.1109/IEMENTECH.2018.8465272.

SILVA, Claudio Rodrigues M.; SILVA, Felipe Augusto Cortez M. An IoT Gateway for Modbus and MQTT Integration. **2019 SBMO/IEEE MTT-S International Microwave and Optoelectronics Conference, IMOC 2019**, Institute of Electrical e Electronics Engineers Inc., 2019-Janua, nov. 2019. DOI: 10.1109/IMOC43827.2019.9317637.

SOBIN, C C. A survey on architecture, protocols and challenges in IoT. **Wireless Personal Communications**, Springer, v. 112, n. 3, p. 1383–1429, 2020.

SUMBUL, H. Ekin *et al.* System-Level Design and Integration of a Prototype AR/VR Hardware Featuring a Custom Low-Power DNN Accelerator Chip in 7nm Technology for Codec Avatars. **Proceedings of the Custom Integrated Circuits Conference**, Institute of Electrical e Electronics Engineers Inc., 2022-April, 2022. ISSN 08865930. DOI: 10.1109/CICC53496.2022.9772810.

SWAMY, Sowmya Nagasimha; JADHAV, Dipti; KULKARNI, Nikita. Security threats in the application layer in IOT applications. **Proceedings of the International Conference on IoT in Social, Mobile, Analytics and Cloud, I-SMAC 2017**, Institute of Electrical e Electronics Engineers Inc., p. 477–480, out. 2017. DOI: 10.1109/I-SMAC.2017.8058395.

TRIPATHY, BK; ANURADHA, J. **Internet of things (IoT): technologies, applications, challenges and solutions**. [S.l.]: CRC press, 2017.

UNWALA, Ishaq; TAQVI, Zafar; LU, Jiang. IoT security: ZWave and thread. **IEEE Green Technologies Conference**, IEEE Computer Society, 2018-April, p. 176–182, jun. 2018. ISSN 21665478. DOI: 10.1109/GREENTECH.2018.00040.

VARGAS, Diana Cecilia Yacchirema; SALVADOR, Carlos Enrique Palau. Smart IoT gateway for heterogeneous devices interoperability. **IEEE Latin America Transactions**, IEEE Computer Society, v. 14, p. 3900–3906, 8 ago. 2016. ISSN 15480992. DOI: 10.1109/TLA.2016.7786378.

VARTERESIAN, Jon. **Fabricating printed circuit boards**. [S.l.]: Newnes, 2002.

WILLIAMS, Tim. **EMC for product designers**. [S.l.]: Newnes, 2016.

YAQOOB, Ibrar; AHMED, Ejaz; HASHEM, Ibrahim Abaker Targio; AHMED, Abdelmutilib Ibrahim Abdalla; GANI, Abdullah; IMRAN, Muhammad; GUIZANI, Mohsen. Internet of T hings. **2017 International Conference on Energy, Communication, Data Analytics and Soft Computing (ICECDS)**, December 2019, p. 3507–3508, 2017.

ZAMPOGNARO, Paolo; PARAGLIOLA, Giovanni; FALANGA, Vincenzo. A FHIR based architecture of a multiprotocol IoT Home Gateway supporting dynamic plug of new

devices within instrumented environments. In: p. 1–7. DOI:
10.1109/ISCC53001.2021.9631446.

Apêndices

APÊNDICE A – ESQUEMÁTICO GATEWAY MULTIPROTOCOLO

1 2 3 4

A

A

QSMP1



File: QSMP1.kicad_sch

Wi-fi



File: Wi-fi.kicad_sch

Thread-BLE



File: Thread-BLE.kicad_sch

Ethernet



File: Ethernet.kicad_sch

USB



File: USB.kicad_sch

B

B

C

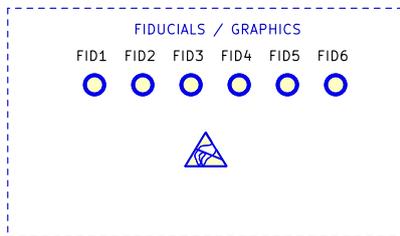
C

D

D

E

E



Sheet: /
File: gateway-multiprotocol.kicad_sch

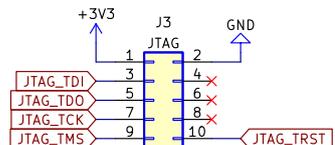
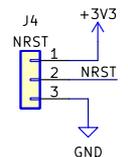
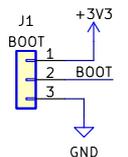
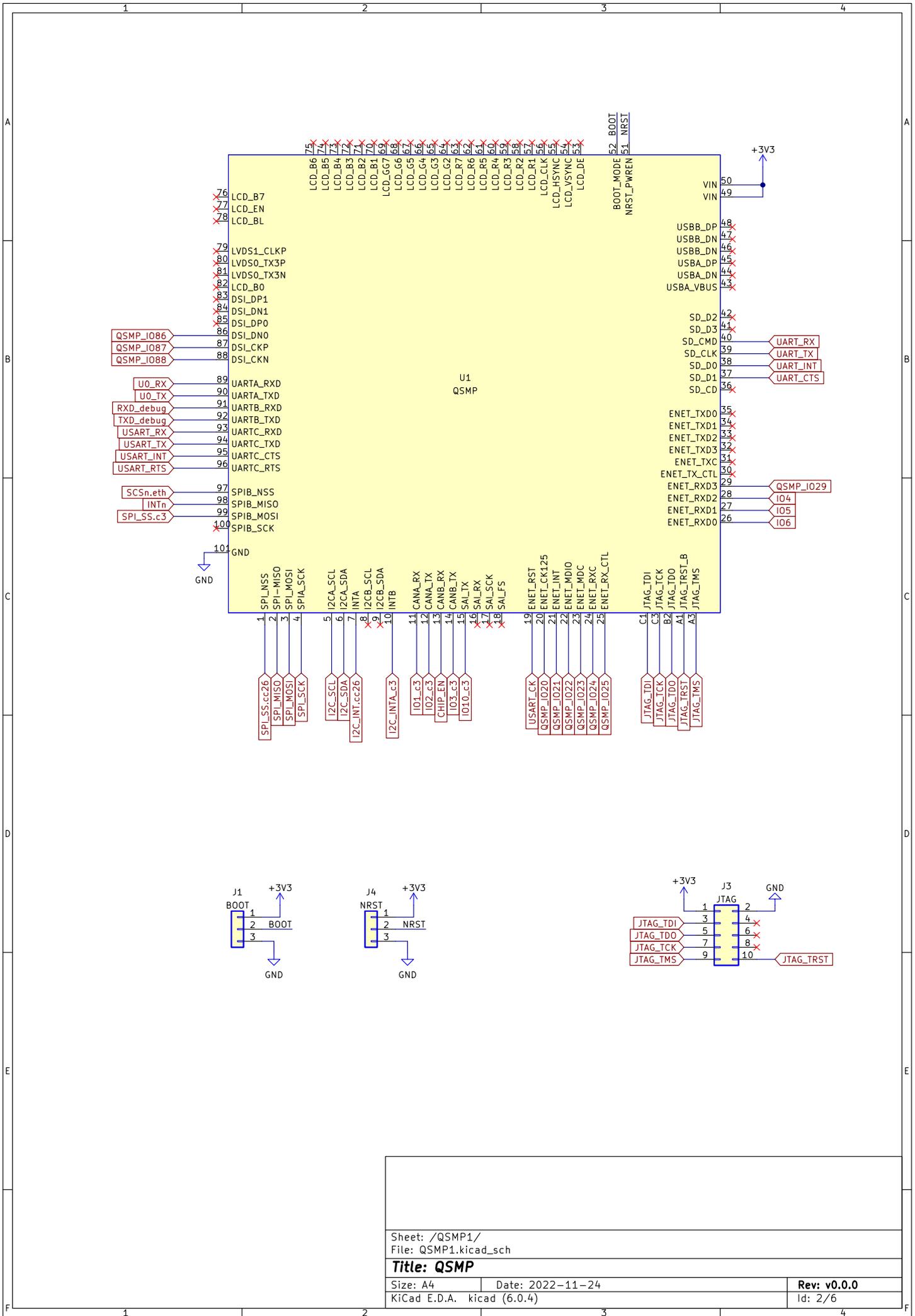
Title: Gateway

Size: A4	Date: 2022-11-24	Rev: v0.0.0
KiCad E.D.A. kicad (6.0.4)		Id: 1/6

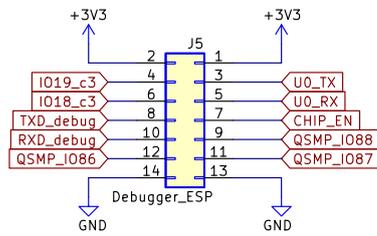
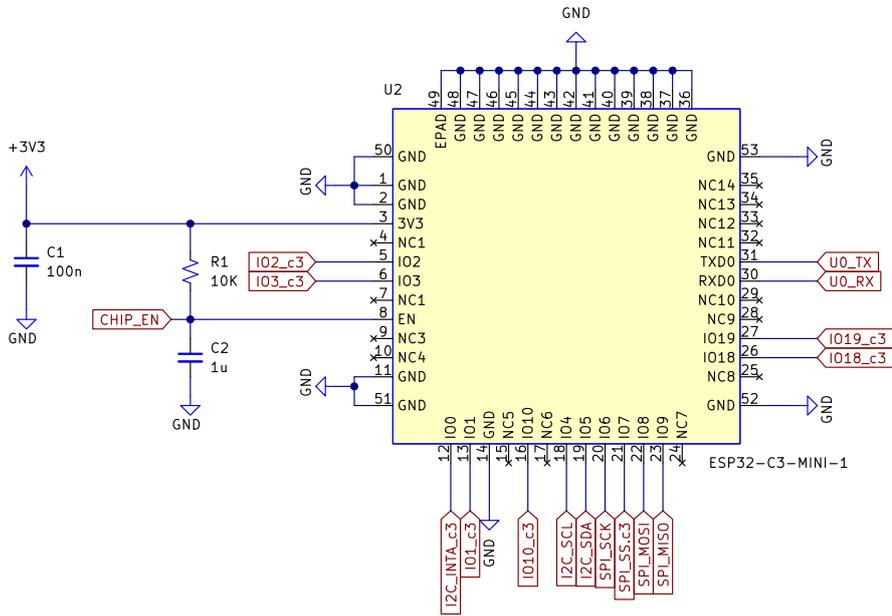
1 2 3 4

F

F



Sheet: /QSMP1/	
File: QSMP1.kicad_sch	
Title: QSMP	
Size: A4	Date: 2022-11-24
KiCad E.D.A. kicad (6.0.4)	Rev: v0.0.0
	Id: 2/6



Sheet: /Wi-fi/

File: Wi-fi.kicad_sch

Title: ESP32-C3-MINI

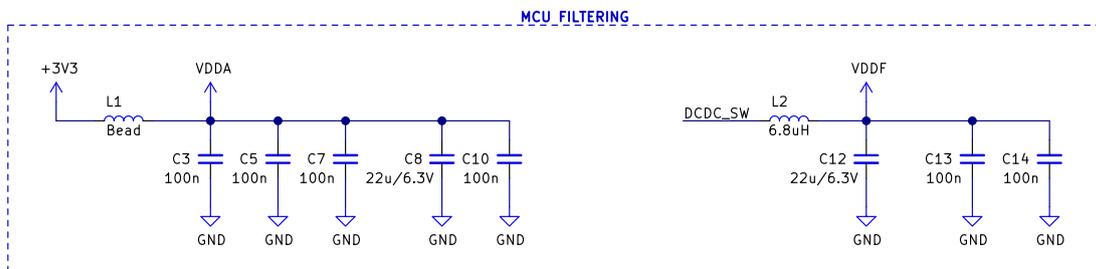
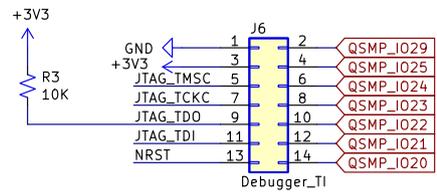
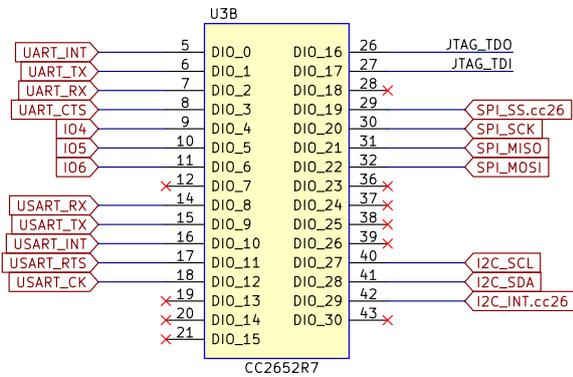
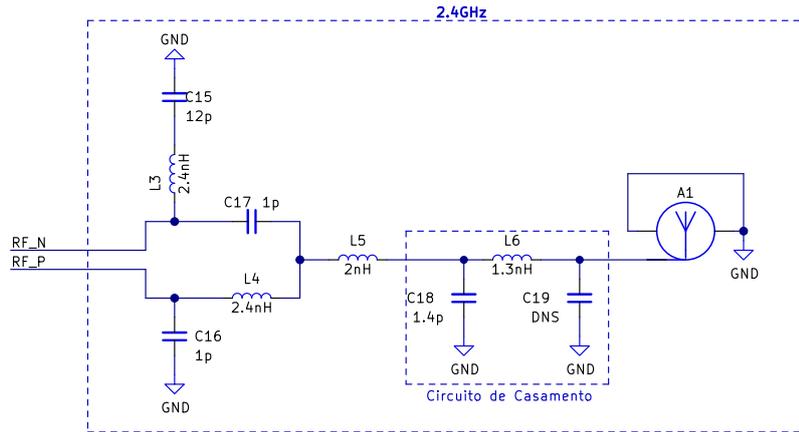
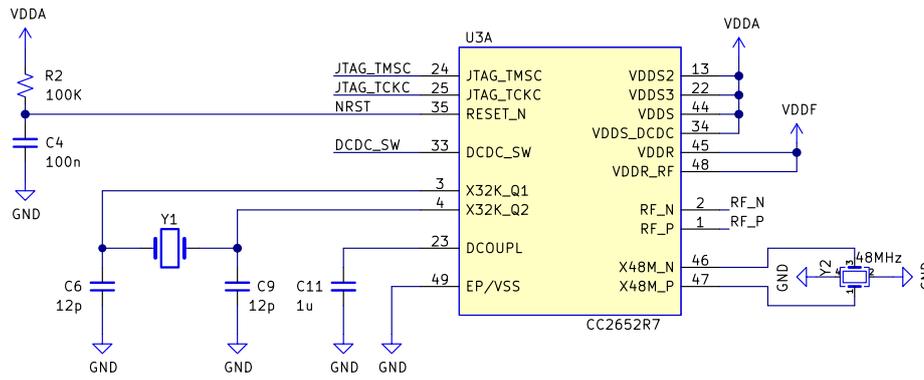
Size: A4

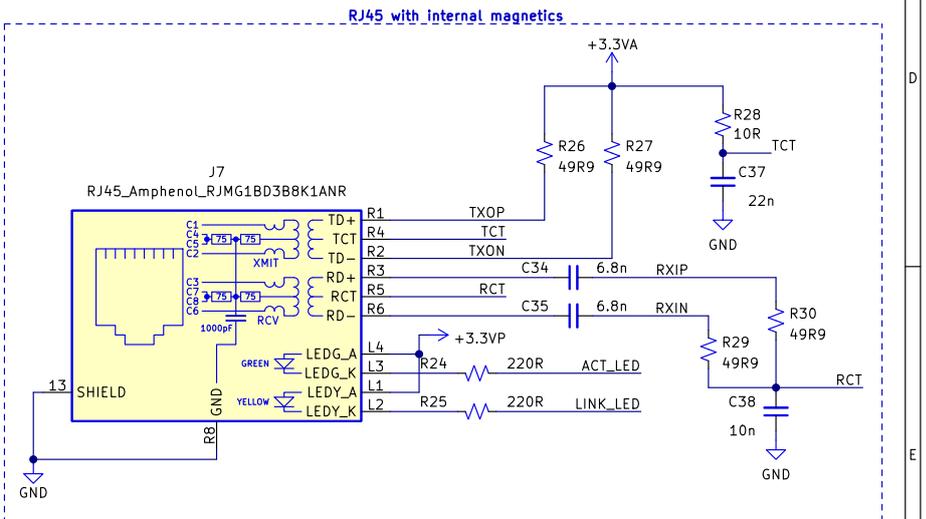
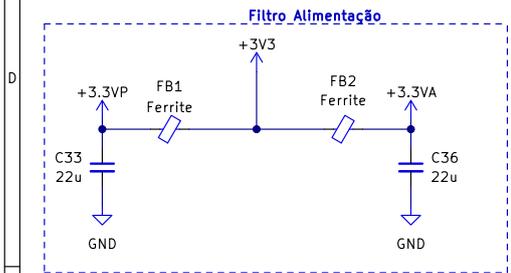
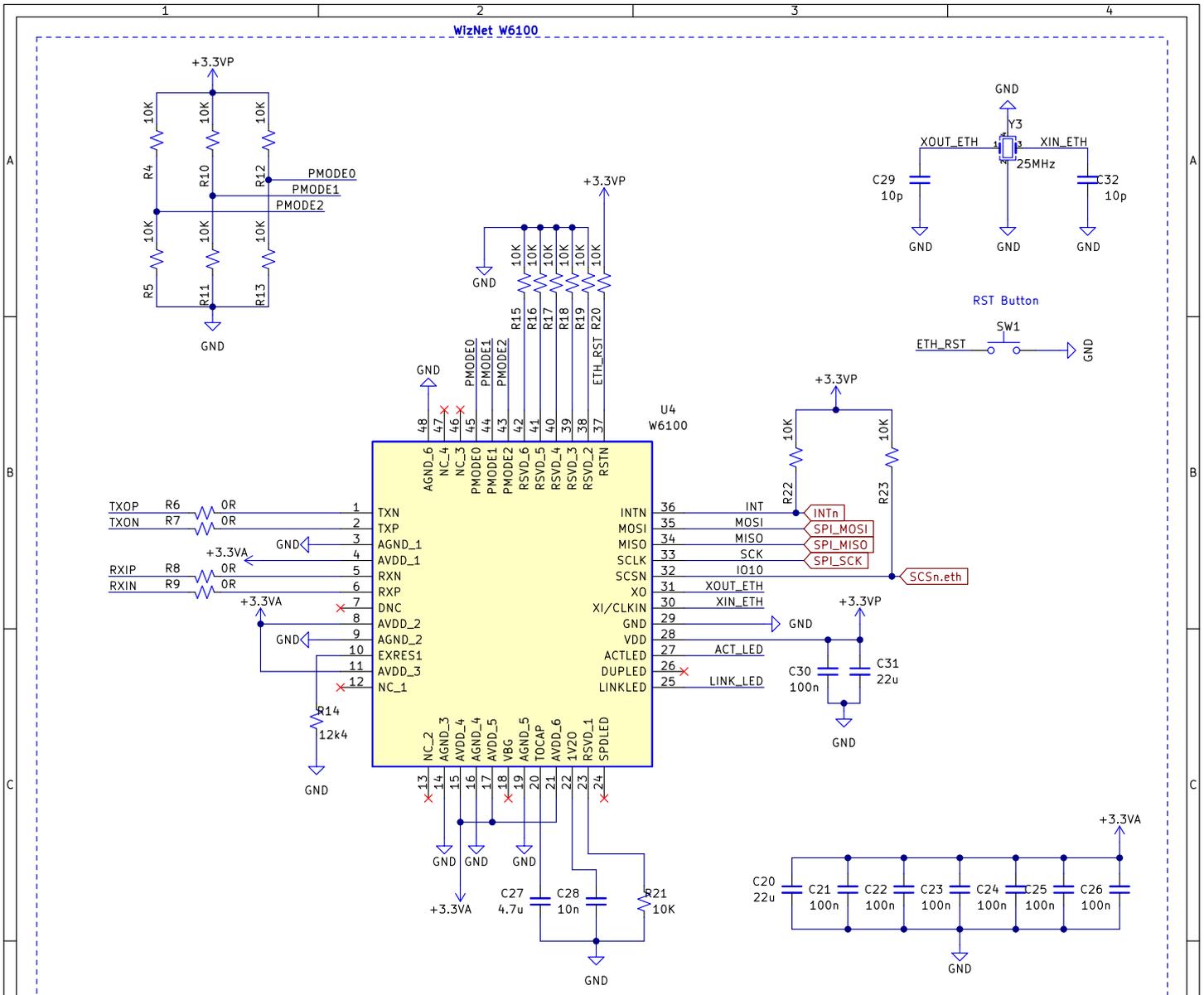
Date: 2022-11-24

KiCad E.D.A. kicad (6.0.4)

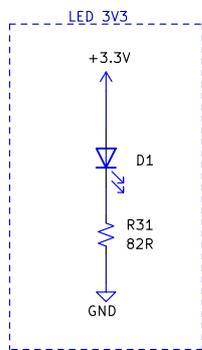
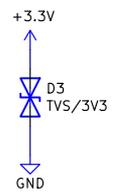
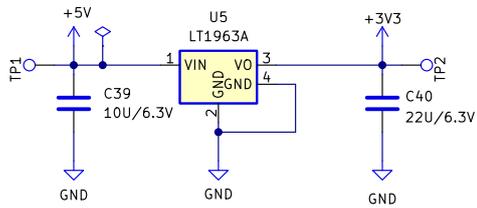
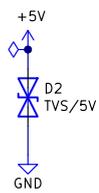
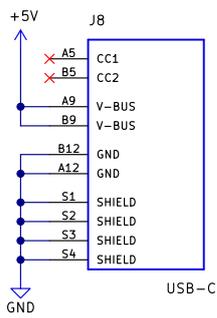
Rev: v0.0.0

Id: 3/6



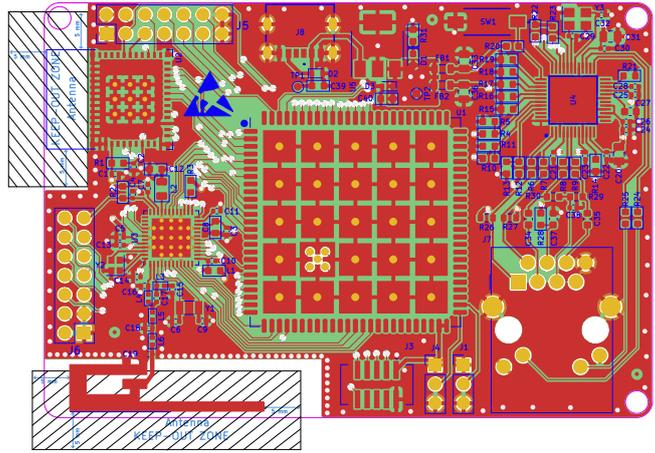


Sheet: /Ethernet/	
File: Ethernet.kicad_sch	
Title: Ethernet	
Size: A4	Date: 2022-11-24
KiCad E.D.A. kicad (6.0.4)	Rev: v0.0.0
	Id: 5/6



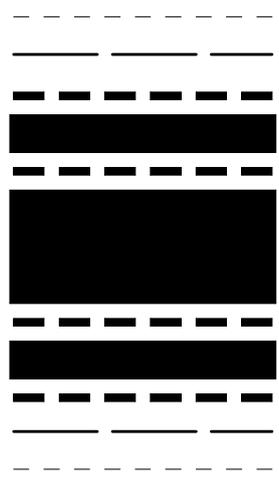
Sheet: /USB/		Date: 2022-11-24	
File: USB.kicad_sch		Rev: v0.0.0	
Title: USB		Id: 6/6	
Size: A4	KiCad E.D.A.	kiCad (6.0.4)	

APÊNDICE B – LAYOUT GATEWAY MULTIPROTOCOLO



Notes:

- 1.) Hole locations are indicated in separate .drl file, included with the gerber package. That file takes precedence over this drawing.
- 2.) Board outline indicated in separate Edge.Cuts file, included with the gerber package. That file takes precedence over this drawing.
- 3.) Vias are intentionally tented
- 4.) PCB thickness: 1.6mm
- 5.) Copper thickness: 1oz
- 6.) Used layers: Top silkscreen (F.Silk)
 Top solderpaste (F.Paste)
 Top soldermask (F.Mask)
 Top copper (F.Cu)
 Inner copper layer 1 (In1.Cu)
 Inner copper layer 2 (In2.Cu)
 Bottom copper (B.Cu)
 Bottom soldermask (B.Mask)
 Bottom solderpaste (B.Paste)
 Bottom silkscreen (B.Silk)
 Board outline (Edge.Cuts)
 Manufacturing notes (Dwgs.User)
- 7.) Please, provide actual stackup for impedance checking
- 8.) Solder mask: green
- 9.) Silkscreen: white



Layer (Material) Type	Layer (File) Name	Thickness (mm)	Dielectric Constant	Notes
Silkscreen	F.Silk	.	.	
Soldermask	F.Mask	.	.	
Copper	F.Cu	0.035	.	
Dielectric FR-4	----	0.175	.	
Copper	IN1.C1	0.035	.	
FR4 (Core)	----	1.1	.	
Copper	In2.Cu	0.035	.	
Dielectric FR-4	----	0.175	.	
Copper	B.Cu	0.035	.	
Soldermask	B.Mask	.	.	
Silkscreen	B.Silk	.	.	

Sheet:
 File: gateway-multiprotocol.kicad_pcb
Title: Multiprotocol Gateway
 Size: A4 Date: 2022-11-25
 KiCad E.D.A. kicad (6.0.4) **Rev: v0.0.0**
 Id: 1/1