



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO TECNOLÓGICO
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Ion Leandro dos Santos

**Família de Inversores Monofásicos Elevadores a Dois Interruptores e com
Referência Comum**

Florianópolis

2023

Ion Leandro dos Santos

**Família de Inversores Monofásicos Elevadores a Dois Interruptores e com
Referência Comum**

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do Grau de Mestre em Engenharia Elétrica.
Orientador: Prof. Dr. Telles Brunelli Lazzarin, Dr.

Florianópolis

2023

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Santos, Ion Leandro dos
Família de Inversores Monofásicos Elevadores a Dois
Interruptores e com Referência Comum / Ion Leandro dos
Santos ; orientador, Telles Brunelli Lazzarin, 2023.
122 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico, Programa de Pós-Graduação em
Engenharia Elétrica, Florianópolis, 2023.

Inclui referências.

1. Engenharia Elétrica. 2. Inversores monofásicos. 3.
Topologia. 4. Conversor bidirecional. 5. Conversor CC-CA.
I. Lazzarin, Telles Brunelli. II. Universidade Federal de
Santa Catarina. Programa de Pós-Graduação em Engenharia
Elétrica. III. Título.

Ion Leandro dos Santos

**Família de Inversores Monofásicos Elevadores a Dois Interruptores e com
Referência Comum**

O presente trabalho em nível de mestrado foi avaliado e aprovado por banca examinadora composta pelos seguintes membros:

Prof. Gilberto Valentim Silva, Dr.
Instituto Federal de Santa Catarina - IFSC

Jéssika Melo de Andrade, Dra.
Universidade Federal de Santa Catarina - UFSC

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi julgado adequado para obtenção do título de Mestre em Engenharia Elétrica.

Prof. Dr. Telles Brunelli Lazzarin, Dr.
Coordenador do Programa

Prof. Dr. Telles Brunelli Lazzarin, Dr.
Orientador

Florianópolis, 2023.

*Esse trabalho é dedicado a todos aqueles que contribuíram de alguma maneira à minha
formação pessoal e acadêmica*

Agradecimentos

Agradeço primeiramente à minha esposa, Karina, que durante todo o mestrado me deu apoio, me manteve motivado e, acima de tudo, esteve comigo por essa trajetória: obrigado por manter meus autovalores (e não mais os polos) no semi-plano esquerdo. Também agradeço meus pais e familiares: com vocês aprendi os fundamentos de quem sou hoje e, por isso, sou muito grato. Agradeço aos meus amigos, os quais ao meu ver são muitos: obrigado por me manterem bem humorado em sua presença. Agradeço aos muitos mestres que tive durante minha agora não mais tão curta carreira acadêmica: vocês me ensinaram a aprender e a ter resiliência. Agradeço os meus colegas de laboratório: a convivência diária me fez desenvolver muito a minha personalidade profissional. Agradeço ao meu orientador, que há muito me guia, me dá suporte e é referência em minhas atividades. Agradeço, por fim, os membros da banca: também referências e que inspiraram o tema dessa trabalho.

Muito obrigado!!!

*"Questions you cannot answer are usually far better for you than answers you cannot
question."*

Yuval Noah Harari

Resumo

Essa dissertação apresenta a proposta de três novas topologias de inversores monofásicos a dois interruptores com terra comum derivados dos conversores básicos não isolados. Primeiramente, faz-se uma breve revisão bibliográfica das classificações de inversores monofásicos quanto às suas construções e alguns últimos avanços presentes na literatura em topologias de mesmo tipo da proposição. Em seguida, realiza-se a derivação das topologias identificadas nesse trabalho como inversor *Buck*, *Buck-Boost* e *Boost*. Propõe-se a linearização estática dos ganhos estáticos dos inversores de maneira a se obter as expressões de tensão de saída compostas, idealmente, apenas pela componente de frequência senoidal almejada. Depois, são apresentadas as etapas de operação dos inversores, sendo derivadas suas respectivas expressões de valores médios quase instantâneos de suas grandezas elétricas. Também são calculadas as expressões de esforços, sendo validadas por cálculo numérico e simulação. Durante projeto, é proposta uma metodologia analítica de cálculo de perdas de comutação em *MOSFETs* e diodos aplicados a inversores. Ademais, realiza-se a modelagem dinâmica média do inversor *Boost* por meio de equações diferenciais, cujo modelo é validado por simulação. Com isso, é proposta a aplicação de uma estratégia de linearização dinâmica aplicada ao controle do inversor *Boost*, também sendo validada via rejeição de perturbação e rastreamento de referência. Por último, é projetado e testado um protótipo de inversor *Boost* com especificação técnica de tensão de entrada de 100 V, valor eficaz de tensão de saída de 110 V, máxima ondulação de corrente no indutor de 20 %, máxima ondulação de tensão na saída de 2,5 %, frequência fundamental da tensão de saída de 60 Hz, frequência de comutação de 100 kHz e potência nominal de 250 W. Logo, obtém-se um rendimento máximo do protótipo de 94,78 % e *THD* de 11,57 % em plena carga, Por fim, discute-se a influência do tempo morto na distorção harmônica de tensão desses inversores operando em malha aberta.

Palavras-chave: Inversores Monofásicos, Topologias, Terra Comum, Conversor CC-CA.

Abstract

This dissertation presents the proposal of three new topologies of single-phase inverters with two switches, common grounded, derived from the non-isolated basic converters. First, a brief bibliographical review of the classifications of single-phase inverters is carried out regarding their constructions and some recent advances in the literature about topologies of the same structures. Then, the derivation of the topologies identified in this work as *Buck*, *Buck-Boost* and *Boost* inverters is performed. It is proposed the static linearization of the static gains of the inverters in order to obtain the output voltage expressions composed, ideally, only by the desired sinusoidal frequency component. Afterwards, the operation steps of the inverters are presented, and their respective expressions of averaged values of their electrical variables are derived. Electrical stresses expressions are also calculated, being validated by numerical calculation and simulation. Furthermore, the average dynamic modeling of the *Boost* inverter is carried out by means of differential equations, whose model is validated by simulation. Therefore, it is proposed the application of a dynamic linearization strategy applied to the *Boost* inverter control, also being validated via disturbance rejection and reference tracking. Finally, a prototype inverter *Boost* is designed and tested with technical specification of input voltage of 100 V, output voltage of 110 V rms, maximum current ripple in the inductor of 20 %, maximum voltage ripple at the output of 2.5 %, fundamental frequency of the output voltage of 60 Hz, switching frequency of 100 kHz and nominal power of 250 W. During design, an analytical methodology for calculating switching losses in MOSFETs and diodes is proposed applied to inverters. Therefore, a maximum efficiency of the prototype of 94.78 % and *THD* of 11.57 % at full load is obtained. Finally, the influence of dead time on the voltage harmonic distortion of these inverters operating in open loop is discussed.

Key-words: Single-Phase Inverters, Topologies, Common Grounded, DC-AC converter.

Lista de ilustrações

Figura 2.1 – Conversor <i>Buck</i> com capacidade de bidirecionalidade	29
Figura 2.2 – Conversor <i>Buck-Boost</i> com capacidade de bidirecionalidade	29
Figura 2.3 – Conversor <i>Boost</i> com capacidade de bidirecionalidade	29
Figura 2.4 – Inversor diferencial <i>Boost</i> (Adaptado de (CACERES; BARBI, 1999)) .	31
Figura 2.5 – Derivação do inversor <i>Boost</i> - Substituição de um subconversor por um capacitor série com carga	32
Figura 2.6 – Derivação do inversor <i>Boost</i> - Realocação da carga para se obter terra comum entre fonte e carga	32
Figura 2.7 – Inversor <i>Buck</i>	32
Figura 2.8 – Inversor <i>Buck-Boost</i>	33
Figura 2.9 – Inversor <i>Boost</i>	33
Figura 3.1 – Estados topológicos do inversor <i>Buck</i>	41
Figura 3.2 – Estados topológicos do inversor <i>Buck-Boost</i>	41
Figura 3.3 – Estados topológicos do inversor <i>Boost</i>	42
Figura 4.1 – Validação do modelo dinâmico do subconversor <i>Boost</i> - Curvas dos estados de tensão de saída e corrente no indutor do circuito simulado sobrepostas pelas curvas geradas pelo modelo dinâmico analítico	60
Figura 4.2 – Diagrama de blocos de linearização dinâmica - Síntese ilustrativa . . .	62
Figura 4.3 – Esboço gráfico da linearização dinâmica - Transformação de estados e de entrada modificando a superfície que descreve o sistema; uma superfície descritiva não linear de $f(t, x, u)$ (à esquerda) e uma superfície descritiva linear de $g(t, x, z_{ref})$ (à direita)	63
Figura 4.4 – Circuito do inversor <i>Boost</i> a ser controlado	68
Figura 4.5 – Sistema de controle do inversor <i>Boost</i> por linearização dinâmica - malha interna de linearização dinâmica e controle de corrente e malha externa de linearização dinâmica e controle de tensão	69
Figura 4.6 – Validação da linearização dinâmica aplicada à malha de corrente do subconversor <i>Boost</i> - Curvas do estado de corrente no indutor e de degraus de referência	70
Figura 4.7 – Validação da linearização dinâmica aplicada à malha de corrente do subconversor <i>Boost</i> - Curvas do estado de tensão de saída e de degraus de referência	70
Figura 4.8 – Diagrama representativo de cargas utilizadas para validação por simulação da estratégia de controle	71
Figura 4.9 – Validação por degrau de carga via simulação da estratégia de controle aplicada ao inversor <i>Boost</i> - Curvas de tensão de saída (acima) e de corrente de saída (abaixo)	71
Figura 4.10 – Validação por degrau de referência via simulação da estratégia de controle aplicada ao inversor <i>Boost</i> - Curvas de tensão de saída (acima) e referência de tensão de saída (abaixo)	72
Figura 4.11 – Validação por degrau de tensão de entrada via simulação da estratégia de controle aplicada ao inversor <i>Boost</i> - Curvas de tensão de saída (acima), tensão de entrada (centro) e de razão cíclica (abaixo)	72

Figura 4.12–Validação com carga RL via simulação da estratégia de controle aplicada ao inversor Boost - Curvas de tensão de saída e de corrente de saída . . .	73
Figura 4.13–Validação com carga não linear via simulação da estratégia de controle aplicada ao inversor <i>Boost</i> - Curvas de tensão de saída e de corrente de saída	74
Figura 5.1 – Diagrama representativo de circuito de potência junto às cargas testadas	77
Figura 5.2 – Circuito de geração de comando dos interruptores S_1 e S_2 de comutação	85
Figura 5.3 – Protótipo implementado do inversor <i>Boost</i> proposto para potência de 250 W, tensão de entrada de 100 V, tensão eficaz de saída de 110V e frequência de comutação de 100 kHz	88
Figura 5.4 – Bancada com teste com inversor <i>Boost</i> operando em potência nominal	89
Figura 5.5 – Testes de <i>gate drivers</i> lento (a) e rápido (b) com as curvas de tensão v_{gs1} (azul) e v_{ds2} (amarelo) durante entrada em condução de S_1	89
Figura 5.6 – Testes de <i>gate drivers</i> lento (a) e rápido (b) com as curvas de tensão v_{gs1} (azul) e v_{ds2} (amarelo) durante entrada em bloqueio de S_1	90
Figura 5.7 – Curvas dos sinais moduladores d_1 (amarelo) e d_2 (azul) sem linearização estática aplicada aos interruptores S_1 e S_1 : (a) resultados de simulação e (b) resultados de experimentação	90
Figura 5.8 – Curvas dos sinais moduladores d_1 (amarelo) e d_2 (azul) com linearização estática aplicados aos interruptores S_1 e S_2 : (a) resultados de simulação e (b) resultados de experimentação	91
Figura 5.9 – Curvas de corrente no indutor i_L (rosa) - análise da ondulação em alta frequência: (a) resultados de simulação e (b) resultados de experimentação	92
Figura 5.10–Curvas de tensão v_{Co} (amarelo) e v_{Cf} (azul) com linearização estática: (a) resultados de simulação e (b) resultados de experimentação	92
Figura 5.11–Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) sem linearização estática - Visualização em escala de baixa frequência: (a) resultados de simulação e (b) resultados de experimentação	93
Figura 5.12–Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) sem linearização estática - Visualização em escala de alta frequência: (a) resultados de simulação e (b) resultados de experimentação	93
Figura 5.13–Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) com linearização estática - Visualização em escala de baixa frequência: (a) resultados de simulação e (b) resultados de experimentação	94
Figura 5.14–Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) com linearização estática - Visualização em escala de alta frequência: (a) resultados de simulação e (b) resultados de experimentação	94
Figura 5.15–Curvas de corrente i_L (rosa) e de tensão v_{out} (azul) sem linearização estática: (a) resultados de simulação e (b) resultados de experimentação	94
Figura 5.16–Curvas de tensão de entrada v_{in} (amarelo), corrente no indutor i_L (rosa), tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Visualização em escala de baixa frequência e sem linearização estática: (a) resultados de simulação e (b) resultados de experimentação	95
Figura 5.17–Curvas de tensão de entrada v_{in} (amarelo), corrente no indutor i_L (rosa), tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Visualização em escala de alta frequência: (a) resultados de simulação e (b) resultados de experimentação	95

Figura 5.18–Curvas de tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Operação com carga resistiva-indutiva série: (a) resultados de simulação e (b) resultados de experimentação	96
Figura 5.19–Curvas de tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Operação com carga resistiva-indutiva série com ampliação próximo ao cruzamento por zero: (a) resultados de simulação e (b) resultados de experimentação	97
Figura 5.20–Curvas de tensão de entrada v_{in} (amarelo), corrente no indutor i_L (rosa), tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Operação com carga resistiva-indutiva série com ampliação próximo ao cruzamento por zero: (a) resultados de simulação e (b) resultados de experimentação	97
Figura 5.21–Curva de rendimento em função da carga obtida experimentalmente . .	97
Figura 5.22–Curva de distorção harmônica total em função da carga obtida experi- mentalmente	98
Figura 5.23–Distribuição teórica de perdas em plena carga	98
Figura 5.24–Curvas de tensão de saída geradas por simulação de inversores <i>Boost</i> ideais - v_{out} inversor sem tempo morto (azul) e v_{outdt} inversor com tempo morto de 250 (vermelho)	99
Figura B.1 – Esquemático generalizado do <i>gate driver</i> utilizado	119
Figura B.2 – Esquemático do circuito do inversor <i>Boost</i>	120
Figura B.3 – Prévia da placa de circuito impresso do inversor <i>Boost</i>	121

Lista de tabelas

Tabela 2.1 – Expressões obtidas por meio de linearização estática	38
Tabela 3.1 – Especificação técnica de dados de entrada para cálculo numérico e simulação do inversor <i>Boost</i> para validação das expressões analíticas de esforços elétricos	50
Tabela 3.2 – Comparação entre valores obtidos por cálculo numérico e simulados, juntamente aos valores de erro absoluto e relativo	51
Tabela 3.3 – Especificação de projeto de um inversor <i>Boost</i>	52
Tabela 4.1 – Dados de distorção harmônica total e as amplitudes das componentes harmônicas ímpares (fundamental à 9 ^a harmônica) das curvas de tensão de saída para carga resistiva (R), resistiva-indutiva (RL) e não linear (NL)	74
Tabela 5.1 – Especificação de projeto do protótipo do inversor <i>Boost</i>	76
Tabela 5.2 – Indutância e capacitâncias mínimas para atendimento de especificação de projeto do protótipo do inversor <i>Boost</i>	77
Tabela 5.3 – Principais dados do <i>SiC MOSFET</i> SCT3080AL	80

Lista de abreviaturas e siglas

UPS	<i>Uninterruptible Power Supply</i>
cc	Corrente Aontínua
ca	Corrente Alternada
MCC	Modo de Condução Contínua
MCCr	Modo de Condução Crítica
MCD	Modo de Condução Descontínua
MOSFET	<i>Metal-Oxide Silicon Field Effect Transistor</i>
PID	Proporcional-Integral-Derivativo
P	Proporcional
CR	Capacitivo-Resistivo
AWG	<i>American Wire Gauge</i>
ESR	<i>Equivalent Series Resistance</i>
SiC	<i>Silicon Carbide</i>
GaN	<i>Gallium Nitride</i>
USB	<i>Universal Serial Bus</i>

Lista de símbolos

G	Ganho estático genérico
V_{out}	Tensão de saída estática
V_{in}	Tensão de entrada estática
S_1	Interruptores um
S_2	Interruptor dois
L	Indutância do indutor da célula de comutação de um conversor
C	Capacitância de um capacitor de uma topologia
R_o	Resistência de carga
G_{buck}	Ganho estático do conversor <i>Buck</i>
$G_{buck-boost}$	Ganho estático conversor <i>Buck-Boost</i>
G_{boost}	Ganho estático do conversor <i>Boost</i>
d	Razão cíclica
T_{on}	Intervalo de tempo em condução de um interruptor
T_{off}	Intervalo de tempo em bloqueio de um interruptor
T_s	Período de comutação
f_s	Frequência de comutação
C_f	Capacitor de bloqueio
v_{in}	Tensão de entrada
v_{out}	Tensão de saída
i_L	Corrente no indutor
i_{Co}	Corrente no capacitor de saída
i_{out}	Corrente de saída
v_{Co}	Tensão sobre o capacitor de saída
v_{Cf}	Tensão sobre o capacitor de boqueio
m	Sinal modulante
\in	Pertence a
c	Sinal portador

n	n-ésimo período de comutação
\mathbb{N}^*	Conjunto dos números naturais não nulos
s	Sinal lógico de comutação
\bar{s}	Sinal lógico de comutação negado
$d(t)$	Razão cíclica em função do tempo
D	Componente contínua do sinal de razão cíclica
δ	Amplitude da componente alternada da razão cíclica
ω_r	Frequência angular da componente fundamental da tensão de saída
π	Razão entre o perímetro e o diâmetro de qualquer círculo
f_r	Frequência da componente fundamental da tensão de saída
λ	Razão cíclica linearizante
$k_{cc}(D, \delta)$	Coefficiente da parcela contínua do ganho estático de um inversor
$k_{ca}(D, \delta)$	Coefficiente da parcela alternada do ganho estático de um inversor
\mathbb{R}	Conjunto dos números reais
$G_{buck-linearizado}$	Ganho estático do subconversor <i>Buck</i> linearizado
$d_{mín}$	Razão cíclica mínima
$d_{máx}$	Razão cíclica máxima
$G_{boost-linear}$	Ganho estático do subconversor <i>Boost</i> linearizado
$G_{buck-boost-linearizado}$	Ganho estático do subconversor <i>Buck-Boost</i> linearizado
\forall	Para todo
C_o	Capacitância de saída de um subconversor
Ω	Frequência angular genérica
H	Unidade de indutância no Sistema Internacional de Unidades
F	Unidade de capacitância no Sistema Internacional de Unidades
m	Prefixo de significado de múltiplo de 10^{-3} no Sistema Internacional de Unidades
μ	Prefixo de significado de múltiplo de 10^{-6} no Sistema Internacional de Unidades
n	Prefixo de significado de múltiplo de 10^{-9} no Sistema Internacional de Unidades

k	Prefixo de significado de múltiplo de 10^3 no Sistema Internacional de Unidades
Z_{Co}	Impedância relativa à capacitância de saída de um subconversor
A	Unidade de corrente no Sistema Internacional de Unidades
V	Unidade de tensão no Sistema Internacional de Unidades
W	Unidade de potência no Sistema Internacional de Unidades
f	Frequência genérica
Hz	Unidade de corrente no Sistema Internacional de Unidades
\ll	Muito menor que
\gg	Muito maior que
	Tende a
\Rightarrow	Então
\approx	Aproximadamente
i_{S1}	Corrente no interruptor 1
i_{S2}	Corrente no interruptor 2
ψ	Variável genérica
ψ_{max}	Máximo de uma variável genérica
ψ_{med}	Média de uma variável genérica
ψ_{ef}	Valor eficaz de uma variável genérica
v_{Comax}	Tensão máxima no capacitor de saída do subconversor
v_{s1max}	Tensão máxima no interruptor 1
i_{d1max}	Tensão máxima no diodo 1
v_{s2max}	Tensão máxima no interruptor 2
i_{d2max}	Tensão máxima no diodo 2
i_{Lmax}	Corrente máxima no indutor
i_{Lmin}	Corrente mínima no indutor
i_{Cfmax}	Corrente máxima no capacitor de bloqueio
v_{Comed}	Tensão média no capacitor de saída de um subconversor
v_{s1med}	Tensão média no interruptor 1
i_{d1med}	Tensão média no diodo 1

v_{s2med}	Tensão média no interruptor 2
i_{d2med}	Tensão média no interruptor 2
i_{Lmed}	Corrente média no indutor
i_{Cfmed}	Corrente média no capacitor de bloqueio
$v_{Coefficaz}$	Tensão eficaz no capacitor do subconversor
$v_{s1eficaz}$	Tensão eficaz no interruptor 1
$i_{d1eficaz}$	Tensão eficaz no diodo 1
$v_{s2eficaz}$	Tensão eficaz no interruptor 2
$i_{d2eficaz}$	Tensão eficaz no diodo 2
$i_{Lefficaz}$	Corrente eficaz no indutor
$i_{Cfefficaz}$	Corrente eficaz no capacitor de bloqueio
P_{out}	Potência média de saída
E_{abs}	Erro absoluto
E_{rel}	Erro relativo
ψ_{num}	Valor obtido por cálculo numérico de uma variável arbitrária
ψ_{sim}	Valor obtido por simulação de uma variável arbitrária
$v_{outefficaz}$	Tensão eficaz de saída
Δi_L	Ondulação absoluta de corrente no indutor
$\Delta i_L\%$	Ondulação percentual de corrente no indutor
Δv_{Co}	Ondulação absoluta de tensão no capacitor de saída do subconversor
$\Delta v_{Co}\%$	Ondulação percentual de tensão no capacitor de saída do subconversor
λ_{max}	Valor máximo da razão cíclica linearizante
$\dot{x}(t)$	Derivada no tempo da variável $x(t)$
$f(x(t), u(t))$	Função que define uma equação de estados de um sistema dinâmico
$y(x(t), u(t))$	Função que define a relação entrada-saída de um sistema dinâmico
$x(t)$	Estados de um sistema
$u(t)$	Entradas de um sistema
$y(t)$	Saídas de um sistema
h	Vetor de funções de comutação

h_i	i-ésimo vetor de comutação
Σ	Somatório
\int	Integral
A_i	i-ésima matriz de coeficientes de estados do i-ésimo estado de comutação
A_{avg}	Matriz de coeficientes de estados média
B_i	i-ésima matriz de coeficientes de entradas do i-ésimo estado de comutação
B_{avg}	Matriz de coeficientes de entradas média
$\frac{d}{dt}$	Derivada em relação ao tempo
l	Número de entradas
$\langle \rangle$	Valor médio
$x_0(t)$	Vetor de estados de equilíbrio
Δd	Degrau de razão cíclica
k_1	Variável arbitrária de uma equação dinâmica
k_2	Variável arbitrária de uma equação dinâmica
s	Variável de Laplace
$X(s)$	Função x representada em função da variável Laplace
$V(s)$	Função V representada em função da variável Laplace
$H(s)$	Função H representada em função da variável Laplace
e	Sinal de erro
$C(s)$	Função de transferência de um compensador
$I_L(s)$	Corrente no indutor função de variável da Laplace
$G_i(s)$	Função de transferência de corrente
I_L^{ref}	Referência de corrente no indutor linearizada
K_i	Ganho proporcional do controlador de corrente
p_{in}	Potência instantânea de entrada
p_i	Potência instantânea no i-ésimo elemento
p_r	Potência instantânea em uma resistência
p_L	Potência instantânea em uma indutância
p_C	Potência instantânea em uma capacitância

u_{Co}	Variável de controle de tensão
w	Entrada com a transformação de estados
$U_{Co}(s)$	Variável de controle de tensão no domínio de Laplace
$W(s)$	Entrada com a transformação de estados no domínio de Laplace
$G_v(s)$	Função de transferência de tensão
x_1	Estado número de um sistema
x_2	Estado número de dois sistema
z_1	Transformação do estado um do sistema
z_2	Transformação do estado dois do sistema
u_{Co}^{ref}	Referência de controle de tensão
v_{Co}^{ref}	Referência de tensão
K_v	Ganho do controlador de tensão
ϕ	Ângulo de fase entre tensão e corrente
V_{ds}	Tensão suportada entre <i>drain</i> e <i>source</i> do MOSFET
I_{ds}	Corrente entre <i>drain</i> e <i>source</i> do MOSFET
V_{gsth}	Tensão <i>gate-source</i> de disparo de condução do MOSFET
R_{dson}	Resistência de condução do MOSFET
R_{jc}	Resistência térmica junção-encapsulamento do dispositivo semiconductor
C_{iss}	Capacitância de entrada de pequenos sinais do MOSFET
C_{oss}	Capacitância de saída de pequenos sinais do MOSFET
C_{rss}	Capacitância de transferência reversa do MOSFET
t_r	Tempo de subida de condução do MOSFET
t_f	Tempo de descida de condução do MOSFET
I_s	Corrente média suportada do diodo de corpo
V_{sd}	Tensão de condução do diodo de corpo
t_{rr}	Tempo de recuperação reversa
Q_{rr}	Carga de recuperação reversa
P_{scond}	Perdas de condução de um MOSFET
P_{dcond}	Perdas de condução de um diodo

E_{scomut}	Energia dissipada na comutação de um interruptor
P_{scomut}	Potência dissipada na comutação de um interruptor
P_{dcomut}	Potência dissipada na comutação de um diodo
$P_{encaps1}$	Potência dissipada no encapsulamento um
$P_{encaps2}$	Potência dissipada no encapsulamento dois
R_{da}	Resistência térmica dissipador-ambiente
T_a	Temperatura ambiente de projeto
T_j	Temperatura de junção de projeto

Sumário

1	INTRODUÇÃO	24
1.1	INVERSORES	24
1.2	INVERSORES ELEVADORES DE TENSÃO ISOLADOS	25
1.3	INVERSORES DE TENSÃO NÃO ISOLADOS	25
1.4	OBJETIVO GERAL	26
1.5	OBJETIVOS ESPECÍFICOS	26
1.6	ESTRUTURA DA DISSERTAÇÃO	27
2	DERIVAÇÃO DAS NOVAS TOPOLOGIAS BASEADAS NOS CONVERSORES BÁSICOS	28
2.1	REVISÃO DE CONVERSORES BÁSICOS NÃO ISOLADOS	28
2.2	DERIVAÇÃO A PARTIR DO INVERSOR DIFERENCIAL COM LI- NEARIZAÇÃO ESTÁTICA	30
2.3	LINEARIZAÇÃO DE GANHO ESTÁTICO	33
2.3.1	Definições de modulação PWM e comutação	33
2.3.2	Definição de função de linearização de ganho estático	34
2.3.3	Derivação da função de linearização para o inversor Buck	35
2.3.4	Derivação da função de linearização para o inversor Boost	36
2.3.5	Resultado de derivação do inversor Buck-Boost	37
2.3.6	Sumarização de resultados	38
2.4	EXPRESSÕES ANALÍTICAS DAS TENSÕES DE SAÍDA	38
2.5	CONCLUSÕES DO CAPÍTULO	39
3	ANÁLISE DAS TOPOLOGIAS PROPOSTAS	40
3.1	ESTADOS TOPOLÓGICOS DOS CIRCUITOS PROPOSTOS	40
3.2	EXPRESSÕES DE VALORES MÉDIOS QUASE-INSTANTÂNEOS EM REGIME PERMANENTE QUASE-ESTÁTICO	43
3.2.1	Inversor Boost	44
3.2.2	Inversor Buck	45
3.2.3	Buck-Boost	46
3.3	ESFORÇOS NO INVERSOR <i>BOOST</i>	47
3.4	DIMENSIONAMENTO DOS ELEMENTOS PASSIVOS	51

3.4.1	Dimensionamento da resistência de carga	52
3.4.2	Dimensionamento da indutância do indutor L da topologia	52
3.4.3	Dimensionamento da capacitância do capacitor C_o	53
3.4.4	Dimensionamento da capacitância do capacitor de bloqueio C_f	54
3.5	CONCLUSÕES DO CAPÍTULO	55
4	ANÁLISE DINÂMICA E CONTROLE	56
4.1	FUNDAMENTOS DE MODELAGEM APLICADOS A CONVERSORES ESTÁTICOS	56
4.1.1	Modelo dinâmico e não linearidade do inversor	58
4.2	VISÃO GERAL DE PROPOSTAS DE ESTABILIZAÇÃO E RASTREAMENTO NA LITERATURA	60
4.3	REALIMENTAÇÃO PARA LINEARIZAÇÃO DINÂMICA E CONTROLE	61
4.4	EXEMPLO SIMPLIFICADO DE LINEARIZAÇÃO DINÂMICA	63
4.5	APLICAÇÃO DA LINEARIZAÇÃO DINÂMICA AO INVERSOR <i>BOOST</i>	64
4.5.1	Linearização dinâmica da equação diferencial descritiva do estado i_L de corrente no indutor e projeto de compensador da malha de controle interna de corrente	65
4.5.2	Linearização dinâmica da equação diferencial descritiva do estado v_{C_o} de tensão do capacitor C_o e projeto de compensador da malha de controle externa de tensão	66
4.6	RESULTADOS DE VALIDAÇÃO DA MODELAGEM DINÂMICA E DA ESTRATÉGIA DE CONTROLE POR SIMULAÇÃO	68
4.7	CONCLUSÕES DO CAPÍTULO	74
5	VALIDAÇÃO EXPERIMENTAL	76
5.1	ESPECIFICAÇÃO DA EXPERIMENTAÇÃO DO PROTÓTIPO DO INVERSOR <i>BOOST</i>	76
5.1.1	Projeto do indutor	77
5.1.2	Seleção dos capacitores C_o e C_f	78
5.1.3	Seleção dos interruptores	79
5.1.4	Cálculo de perdas de condução	80
5.1.5	Metodologia de cálculo de perdas de comutação	81
5.1.6	Projeto térmico	83
5.2	CIRCUITO DE COMANDO	84
5.2.1	Geração dos pulsos PWM	84
5.2.2	Gate driver	85

5.3	CRITÉRIOS DE PROJETO DE <i>LAYOUT</i> DA PCB DO PROTÓTIPO	86
5.4	RESULTADOS DE EXPERIMENTAÇÃO	87
5.4.1	Fontes, instrumentação e cargas	87
5.4.2	Protótipo e setup de teste	88
5.4.3	Comandos de gate driver	88
5.4.4	Sinais moduladores de PWM	90
5.4.5	Validação no projeto do indutor	91
5.4.6	Validação da seleção dos capacitores C_o e C_f	91
5.4.7	Tensão sobre os interruptores	91
5.4.8	Tensões e correntes de entrada e saída	93
5.4.9	Testes com carga de característica resistiva-indutiva (RL)	96
5.4.10	Curvas de rendimento, distorção harmônica total e distribuição de perdas	96
5.4.11	Evidência via simulação da influência do tempo morto na distorção harmônica de tensão de saída	98
5.4.12	Conclusões do capítulo	98
6	CONSIDERAÇÕES FINAIS	100
REFERÊNCIAS		102
APÊNDICE A	PROJETO DO INDUTOR DO INVERSOR <i>BOOST</i> , SELEÇÃO DO CAPACITOR C_o E SELEÇÃO DO CAPACITOR C_f	104
A.1	PROJETO DO INDUTOR L DO INVERSOR <i>BOOST</i>	104
A.2	SELEÇÃO DO CAPACITOR C_o DO INVERSOR <i>BOOST</i>	113
A.3	SELEÇÃO DO CAPACITOR C_f DO INVERSOR <i>BOOST</i>	115
APÊNDICE B	ESQUEMÁTICOS UTILIZADOS PARA IMPLEMENTAÇÃO DO <i>LAYOUT</i>	119

1. Introdução

1.1 INVERSORES

Dentro do contexto da Engenharia Elétrica, existem diferentes formas de efetuar o processamento de energia. Desde a geração até o consumo, a energia elétrica, atualmente, é quase na sua totalidade processada para adequar níveis de tensão, frequência e adequá-la aos padrões de qualidade das concessionárias para garantir operação das cargas. Havendo essas necessidades e tendo disponível o avanço tecnológico nas últimas décadas, a Eletrônica de Potência passou a ter um papel de maior relevância, principalmente nas interfaces entre os sistemas de conversão de energia renováveis, como módulos fotovoltaicos e turbinas eólicas, e os sistemas elétricos convencionais, como redes de transmissão, distribuição e cargas (ACHARYA; MISHRA, 2020; BARBI, 2006).

Os sistemas de eletrônica de potência que realizam essa interface são os conversores estáticos de potência. Esses podem ser classificados em quatro tipos considerando se possuem entrada ou saída em corrente contínua (*cc*) ou corrente alternada (*ca*): retificadores (*ca-cc*), *chopper* (*cc-cc*), cicloconversores (*ca-ca*) e inversores (*cc-ca*). Esse último é, hoje, o tipo de conversor estático que processa a maior parcela de energia elétrica consumida no mundo (BARBI, 2022). Uma das principais razões disso é que os inversores estão presentes em sistemas fotovoltaicos residenciais (industriais e de geração), sistemas eólicos (*on-shore* e *off-shore*), nas subestações de redes de transmissão de corrente contínua de alta tensão, fontes ininterruptas de energia (UPS), veículos elétricos, dentre outras aplicações (BARBI, 2006; ERICKSON; MAKSIMOVIC, 2011; BARBI, 2022).

Os inversores podem ser classificados nas seguintes formas (BARBI, 2022):

- se é fonte de tensão ou fonte de corrente;
- se é isolado ou conectado a rede (nesse último caso, se é formador de rede ou seguidor de rede);
- quanto ao número de fases;
- se é elevador ou abaixador de tensão;
- quanto ao número de estágios;
- se possui transformador de alta frequência;

- se possui ou não terra comum entre entrada e saída.

Dada essa classificação, a literatura se subdivide entre os itens citados para apresentar avanços nas figuras de mérito de inversores, tais como: capacidade de ganho, performance frente a perturbações, distorção harmônica total na tensão de saída ou corrente injetada, densidade de potência, eficiência, interferência eletromagnética gerada e custo.

1.2 INVERSORES ELEVADORES DE TENSÃO ISOLADOS

Dentre os desafios de Engenharia em sistemas de processamento de energia que utilizam inversores, existem aqueles em que o valor de tensão nos terminais de entrada é menor do que aquele necessário nos terminais de saída; nessas aplicações é, então, requisitado aplicação de sistemas elevadores de tensão, os quais podem ser compostos por dois estágios (um conversor cc-cc elevador em cascata com um inversor abaixador ou inversor abaixador em cascata com um transformador elevador) ou estágio único (inversores elevadores de nível de tensão). Assim, nesse contexto, pode-se utilizar inversores isolados; esses podem ter isolamento de alta frequência, na qual o transformador faz parte da topologia de inversor, ou isolamento de baixa frequência, na qual um transformador é colocado entre a saída do inversor e a carga. Em geral, inversores isolados que utilizam transformadores de alta frequência são menores em tamanho, mais leves e de menor custo se comparados aos inversores que utilizam transformadores de baixa frequência; todavia, inversores com isolamento de baixa frequência possuem maior eficiência (CHANDRA; JAIN, 2021).

Uma evidente desvantagem causada pela aplicação desses transformadores é a utilização de um elemento magnético *per se*, acarretando aumento de volume, peso e custo do inversor (GUO; HUA; MALINOWSKI, 2022). Ademais, a isolamento galvânica torna necessário o aterramento da entrada e da saída separadamente.

1.3 INVERSORES DE TENSÃO NÃO ISOLADOS

Em contraponto, há os inversores elevadores de tensão sem transformadores ou não isolados (MENESES et al., 2013). Dentre as topologias existentes, existem as topologias de terras distintos entre entrada e saída e as topologias de terra comum. Nos conversores em que não há terra comum, tem-se uma tensão de modo comum entre os terras. Em aplicações em sistemas fotovoltaicos e bancos de baterias, nas quais existe uma capacitância parasita entre as fontes primárias de tensão e o terra da carga, uma corrente de modo comum passa a circular entre os pontos de aterramento causando, então, estresses elétricos (CHANDRA; JAIN, 2021).

Tais tensões e correntes de modo comum consistem em componentes de alta (na ordem da frequência de comutação) e baixa frequência (na ordem de grandeza das

subharmônicas da rede elétrica, além de um *offset* de tensão) que são injetadas na carga podendo causar perdas indesejadas ou danificá-la. Além disso, também podem gerar interferência eletromagnética e problemas de segurança em eletricidade (CHANDRA; JAIN, 2021).

Para mitigar esses efeitos, inversores monofásicos elevadores com terra comum têm sido propostos nos últimos anos (MENESES et al., 2013). Porém, durante e após a pandemia da COVID-19, houve uma diminuição na manufatura de dispositivos semicondutores levando a um aumento de custo dos inversores. Portanto, atualmente, a viabilidade econômica desses dispositivos que possuem um número elevado de semicondutores tende a diminuir (VOAS; KSHETRI; DEFRANCO, 2021). Desta maneira, houve algumas propostas de topologias com número reduzido de interruptores (ASSUNÇÃO, 2022).

Tendo isso em vista, nesse trabalho serão propostas três novas topologias de inversores monofásicos com terra comum com 2 interruptores em suas topologias. Esses, por suas vez, serão derivados dos três conversores *cc-cc* básicos: *Buck*, *Buck-Boost* e *Boost*. Após a derivação, serão realizadas as análises estáticas e análises dinâmicas de cada um e apresentadas algumas estratégias de controle que poderão ser aplicadas. Também serão apresentados resultados experimentais do inversor *Boost* proposto, além da apresentação da avaliação de algumas figuras de mérito importantes de um inversor de tensão, tais como distorção harmônica total da tensão de saída e rendimento, validando então o conceito desse trabalho de dissertação.

1.4 OBJETIVO GERAL

O objetivo desse trabalho é propor uma família de inversores monofásicos baseados nos conversores *cc-cc* básicos não isolados e demonstrar, via análise estática, dinâmica e experimentação de um dos inversores propostos, a viabilidade da proposta junto às suas vantagens e desvantagens.

1.5 OBJETIVOS ESPECÍFICOS

Os objetivos específicos desse trabalho são:

- propor as topologias de inversores monofásicos baseadas nos conversores básico *Buck*, *Buck-Boost* e *Boost*;
- derivar as novas topologias a partir do conceito de inversores diferenciais;
- aplicar uma técnica de linearização estática a todos os inversores propostos;
- realizar toda a análise estática dos inversores;
- obter expressões analíticas dos esforços e validá-las;

- obter modelos dinâmicos médios do inversor *Boost* proposto;
- aplicar e validar por simulação a linearização dinâmica como técnica de controle ao inversor *Boost*;
- dimensionar, selecionar e projetar os elementos do circuito de potência;
- propor uma metodologia de cálculo de perdas de comutação para inversores;
- validar modulação em malha aberta com linearização estática em um protótipo;
- obter resultados experimentais de validação e compará-los a resultados de simulação.

1.6 ESTRUTURA DA DISSERTAÇÃO

No Capítulo 1, é apresentada uma introdução e uma breve revisão bibliográfica sobre os inversores em geral e inversores com terra comum. No Capítulo 2 é apresentada a derivação das novas topologias a partir dos inversores diferenciais. Já no Capítulo 3, é realizada a análise estática dos inversores propostos. Então, no Capítulo 4 é realizada a análise dinâmica e apresentada uma estratégia de controle baseada na linearização dinâmica do inversor *Boost*. Por fim, no Capítulo 5, são apresentados os resultados experimentais junto a uma comparação com os resultados por simulação. Por fim, é apresentada uma conclusão junto a sugestões de trabalhos futuros.

2. Derivação das novas topologias baseadas nos conversores básicos

Esse capítulo aborda a derivação das novas topologias de inversores propostas a partir dos conversores básicos. Primeiramente, serão mostrados os conversores *cc-cc* básicos não isolados consolidados na literatura, os quais fundamentarão as derivações posteriores. Será apresentada a derivação do inversor *Buck* proposto a partir do inversor meia-ponte clássico com ponto médio e a partir do inversor diferencial *Buck*. Em seguida, são derivados os inversores elevadores *Buck-Boost* e *Boost* a partir dos inversores diferenciais. Para esses últimos, são apresentados os principais desafios referentes às distorções harmônicas de tensão de saída causadas pelo ganho estático não linear herdado dos conversores fundamentais que os formam. Tendo isso em vista, é derivada a técnica de linearização de ganho estático, já explorada na literatura, de maneira a aplicá-la nas topologias. Obtém-se, então, inversores *Buck*, *Buck-Boost* e *Boost* que têm reduzida distorção harmônica de tensão de saída, derivados dos conversores clássicos não isolados de mesmo nome.

2.1 REVISÃO DE CONVERSORES BÁSICOS NÃO ISOLADOS

Os conversores estáticos *cc-cc* são sistemas de processamento de energia aplicados em situações nas quais deve-se adequar níveis de tensão em corrente contínua. Esses podem ser isolados ou não isolados. Os conversores *cc-cc* isolados, apesar de vantagens intrínsecas, possuem a inerente necessidade de um transformador de alta frequência em sua topologia. Assim, além de conversores não isolados não possuírem essa vantagem construtiva, eles possuem o terra comum entre entrada e saída. Nesse contexto, serão discutidos apenas os conversores básicos fundamentais com apenas dois elementos armazenadores de energia: *Buck*, *Buck-Boost* e *Boost* (MARTINS; BARBI, 2010).

Os conversores *cc-cc* não isolados *Buck*, *Buck-Boost* e *Boost* são conversores que possuem a característica de gerar um ganho em regime permanente de tensão G entre entrada e saída definido em 2.1 (MARTINS; BARBI, 2010).

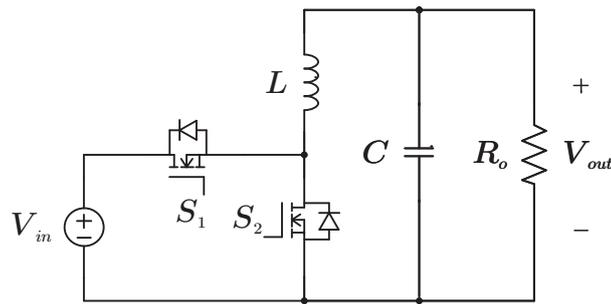
$$G = \frac{V_{out}}{V_{in}}. \quad (2.1)$$

Em sua forma clássica fundamental, são unidirecionais em corrente. A depender dos valores de corrente, tensão, potência, frequência de comutação, indutância e capacitância

na aplicação, o conversor pode estar em modo de condução contínua (MCC), modo de condução crítica (MCCr) ou modo de condução descontínua (MCD). Porém, almejando a derivação desses conversores para novas topologias de inversores, há a necessidade da bidirecionalidade do fluxo de corrente nos interruptores. Assim, por definição do modo de condução, conversores *cc-cc* com bidirecionalidade em corrente em seus interruptores estão sempre em MCC (MARTINS; BARBI, 2010).

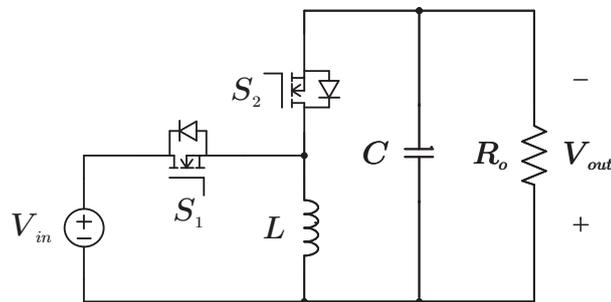
As topologias dos conversores citados são apresentados nas Figuras 2.1, 2.2 e 2.3.

Figura 2.1 – Conversor *Buck* com capacidade de bidirecionalidade



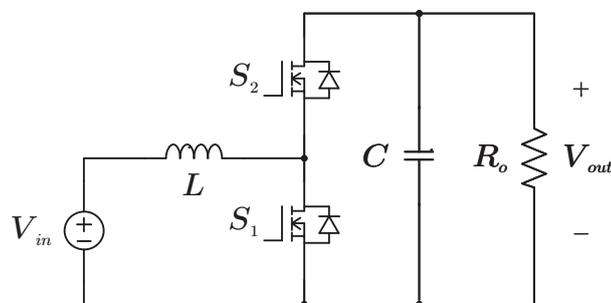
Fonte: autor

Figura 2.2 – Conversor *Buck-Boost* com capacidade de bidirecionalidade



Fonte: autor

Figura 2.3 – Conversor *Boost* com capacidade de bidirecionalidade



Fonte: autor

Os ganhos estáticos do conversor *Buck*, *Buck-Boost* e *Boost*, com as polaridades de tensão de entrada e saída definidas, são dados, respectivamente, por

$$G_{buck} = d \tag{2.2}$$

$$G_{buck-boost} = \frac{d}{1-d} \quad (2.3)$$

$$G_{boost} = \frac{1}{1-d} \quad (2.4)$$

nas quais d é a razão cíclica do conversor definida por

$$d = \frac{T_{on}}{T_s} \quad (2.5)$$

na qual T_{on} é o tempo em que os interruptores S_1 das topologias permanecem fechados e T_{off} é o tempo em que o interruptor S_1 das topologias permanecem abertos durante um período de comutação. O período de comutação T_s é dado por

$$T_s = \frac{1}{f_s} \quad (2.6)$$

na qual f_s é a frequência de comutação aplicada ao conversor (MARTINS; BARBI, 2010).

Ressalta-se que os interruptores S_1 e S_2 de cada topologia operam com lógica complementar. Isso se traduz para o fato que, em uma operação ideal, quando o interruptor S_1 está fechado, o interruptor S_2 está aberto; e vice-versa.

2.2 DERIVAÇÃO A PARTIR DO INVERSOR DIFERENCIAL COM LINEARIZAÇÃO ESTÁTICA

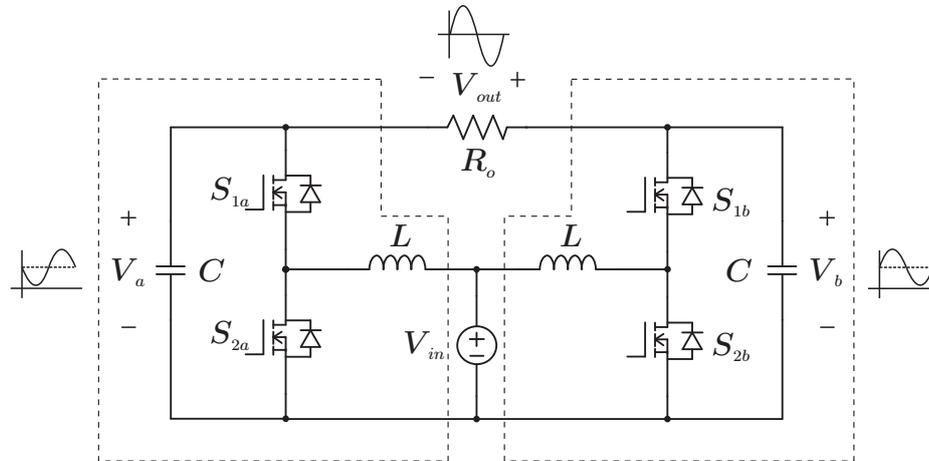
Uma família de topologias já derivadas dos conversores básicos é a dos inversores diferenciais propostos por (CACERES; BARBI, 1999). São formadas pelo inversor diferencial *Buck*, *Buck-Boost* e *Boost*, tendo como característica serem de estágio único de processamento e não possuírem terra comum. Existem diversos trabalhos que apresentam topologias derivadas, mostrando análises comparativas e ressaltando figuras de mérito dessas topologias (TRIPATHI et al., 2021). Além disso, algumas técnicas aplicadas à modulação e ao controle foram desenvolvidas recentemente para o aprimoramento de seus comportamentos dinâmicos e da qualidade da energia processada.

A partir da literatura, fez-se, então, a análise das topologias fundamentais de inversores diferenciais e são propostas nesse trabalho três novas topologias de inversores. Essas novas topologias herdam as características topológicas dos conversores *cc-cc* básicos não isolados e, portanto, possuem número reduzido de interruptores em relação aos inversores diferenciais. Para ilustrar o processo de derivação do novo circuito, será utilizado como estrutura primária o inversor diferencial *Boost*. Todavia, o processo dedutivo pode ser aplicado analogamente às outras duas novas topologias para se ter suas respectivas derivações.

Tendo isso em vista, considera-se inicialmente o inversor diferencial *Boost* proposto

por (CACERES; BARBI, 1999) na Figura 2.4.

Figura 2.4 – Inversor diferencial *Boost* (Adaptado de (CACERES; BARBI, 1999))



Fonte: Elaboração própria

Essa topologia de conversor *cc-ca* impõe em cada um dos capacitores de saída de seus subconversores *Boost* (subconversor (a) e subconversor (b)) uma tensão que é composta por um nível *cc* (ou *offset* de tensão) de mesmo valor e por uma componente *ca* de mesma amplitude formada, idealmente, apenas pela harmônica fundamental da tensão da frequência almejada da tensão de saída; todavia, devido à estratégia de modulação, as harmônicas das componentes *ca* de tais tensões estão defasadas em 180° entre si. Portanto, a tensão diferencial imposta sobre a carga terá valor médio nulo e o dobro da amplitude da componente *ca* de seus subconversores (ANDRADE, 2018; SILVA, 2018; CACERES; BARBI, 1999).

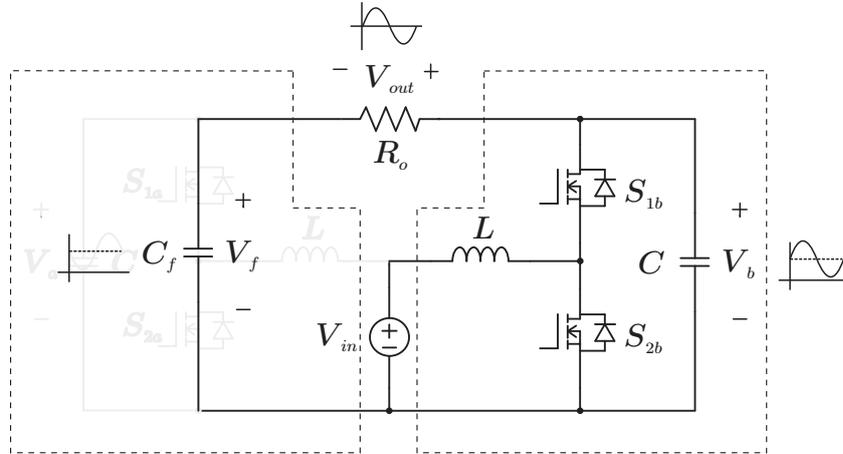
Pode-se então inferir que um subconversor tem duas funções estáticas principais na tensão sobre a carga: cancelamento do *offset* de tensão e aumento da amplitude da parcela *ca*. A primeira função é fundamental para o princípio de funcionamento do inversor; a segunda aprimora o ganho do inversor em relação à tensão de entrada.

Portanto, propõe-se a substituição de um subconversor por um capacitor série com a carga (Figura 2.5) para executar a função de cancelamento de *offset* sobre a carga. Porém, obtém-se uma limitação de ganho que será dado apenas por um subconversor.

Como dois elementos em série de um mesmo ramo de circuito podem ter suas posições trocadas entre si, faz-se então tal troca de posição dos elementos C_f e R_o de maneira a se obter uma conexão de terra comum entre a carga e fonte de tensão de entrada. Logo, obtém-se o circuito apresentado na Figura 2.6. Pode-se visualizar que o capacitor C_f bloqueia o nível *cc* de tensão da saída do subconversor deixando a carga apenas com a componente *ca* de tensão.

A derivação mostrada pode ser aplicada analogamente tanto ao inversor *Buck* quanto ao inversor *Buck-Boost*. Por fim, os inversores *Buck*, *Buck-Boost* e *Boost* propostos

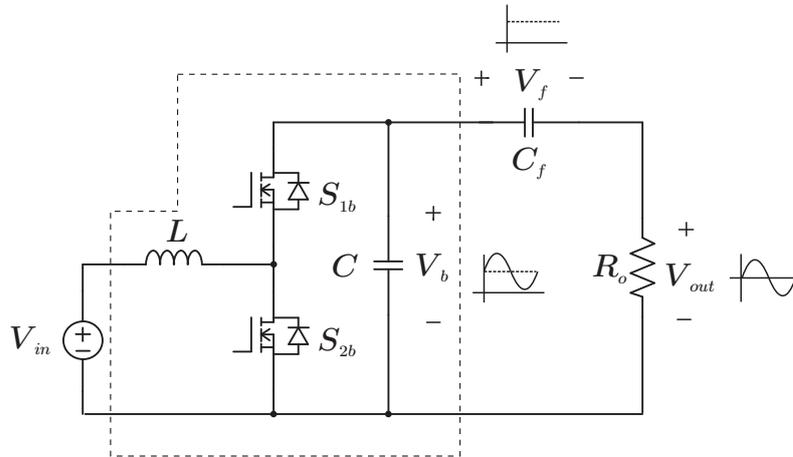
Figura 2.5 – Derivação do inversor *Boost* - Substituição de um subconversor por um capacitor série com carga



Fonte: Elaboração própria

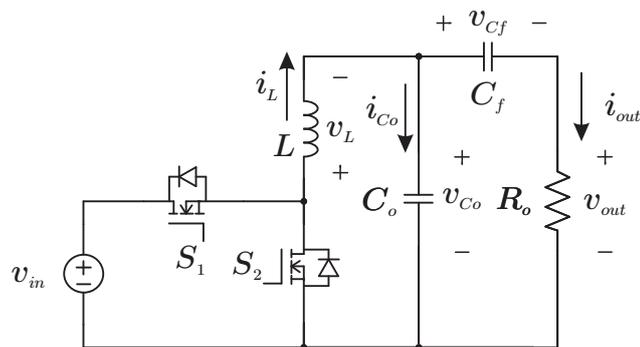
são apresentados nas Figuras 2.7, 2.8 e 2.9, respectivamente.

Figura 2.6 – Derivação do inversor *Boost* - Realocação da carga para se obter terra comum entre fonte e carga



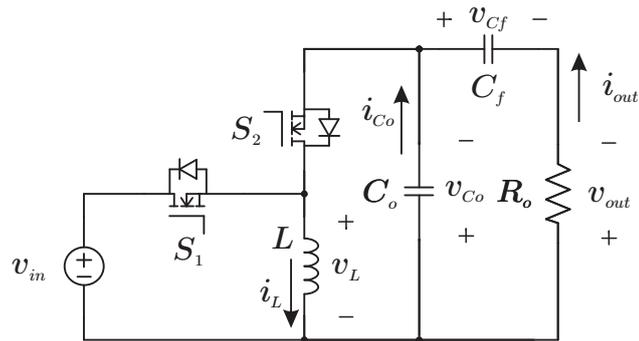
Fonte: Elaboração própria

Figura 2.7 – Inversor *Buck*



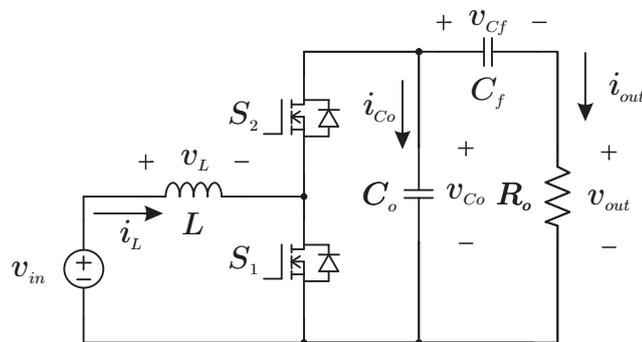
Fonte: Elaboração própria

Figura 2.8 – Inversor *Buck-Boost*



Fonte: Elaboração própria

Figura 2.9 – Inversor *Boost*



Fonte: Elaboração própria

2.3 LINEARIZAÇÃO DE GANHO ESTÁTICO

2.3.1 Definições de modulação PWM e comutação

Para se realizar uma operação adequada como inversor, o sinal modulante da modulação *PWM* aplicado deve ser adequadamente gerado para se ter tensões de saída nos inversores que se adéquem aos padrões mínimos de qualidade, apresentando na saída formas de onda de tensão de baixa distorção harmônica total sobre a carga. Portanto, é necessário compreender os comportamentos dos ganhos estáticos dos inversores, nos quais relacionam-se tensão de entrada V_{in} , tensão de saída V_{out} e razão cíclica d .

A razão cíclica d , para simplificação da análise, será definida como

$$d = m \tag{2.7}$$

na qual m é o sinal modulante, assumirá valores tais que

$$d \in [0, 1] \tag{2.8}$$

e a portadora c seja um sinal triangular tal que no n -ésimo período de comutação de

operação do inversor

$$\begin{cases} \frac{dc}{dt} = \frac{2}{T_s}, & t \in [(n-1)T_s, (n-1)T_s + \frac{T_s}{2}] \\ \frac{dc}{dt} = \frac{-2}{T_s}, & t \in ((n-1)T_s + \frac{T_s}{2}, nT_s] \end{cases} \quad (2.9)$$

nas quais

$$n \in \mathbb{N}^* \quad (2.10)$$

e, então,

$$c \in [0, 1] \quad (2.11)$$

Portanto, a função de comutação *PWM* que gera os pulsos de comando dos interruptores é dada por

$$s = \begin{cases} 1, & d \geq c \\ 0, & d < c \end{cases} \quad (2.12)$$

Para os inversores apresentados nas Figuras 2.7, 2.8 e 2.9, o comando lógico dos interruptores S_1 e S_2 são dados respectivamente por

$$S_1 \rightarrow s \quad (2.13)$$

e

$$S_2 \rightarrow \bar{s} = 1 - s \quad (2.14)$$

2.3.2 Definição de função de linearização de ganho estático

Os ganhos estáticos dos conversores *cc-cc* fundamentais são dados por 2.2, 2.3 e 2.4, tem-se que os ganhos estáticos dos conversores *Buck-Boost* e *Boost* são estaticamente não lineares¹ na função entre V_{out} e d (VRATISLAV; COTTIN; ARNO, 2016).

O objetivo é se obter uma tensão senoidal com um nível *cc* de tensão, uma das maneiras de se obter isso é aplicar uma razão cíclica com as mesmas propriedades. Porém, devido a não linearidade estática, haverá uma distorção harmônica intrínseca na componente *ca* da tensão de saída; esse comportamento, então, inviabilizaria a utilização do inversor em aplicações nas quais níveis apropriados de distorção harmônica total devem ser atingidos. Assim, para mitigar esses efeitos, será aplicada uma técnica de linearização de ganho estático proposta e aplicada em (ANDRADE, 2018; ASSUNÇÃO, 2022; SANTOS; BALBINO; LAZZARIN, 2020; SILVA, 2018).

O objetivo da aplicação de uma linearização estática é gerar uma função cuja entrada é a razão cíclica e a saída é a razão cíclica aplicada no conversor de maneira que tal

¹ Sistemas estaticamente não lineares são aqueles que possuem relação entrada-saída caracterizada por uma função linear, porém o estado $x(t_0)$ do sistema não depende de um estado $x(t)$ para todo $t < t_0$

função gere uma distorção no sinal de razão cíclica que cancele a não linearidade do ganho estático do conversor em questão. Dessa forma, o ganho estático global se torna linear e, portando, aplicando uma razão cíclica composta por um nível cc e uma componente senoidal, ter-se-á uma tensão de saída do subconversor interno ao inversor com as mesmas componentes harmônicas dadas por um ganho constante em cada uma de suas parcelas.

De maneira geral, a aplicação da técnica de linearização estática em um conversor estaticamente não linear, uma razão cíclica da forma

$$d = d(t) = D + \delta \text{sen}(\omega_r t) \quad (2.15)$$

na qual

$$\omega_r = 2\pi f_r \quad (2.16)$$

e f_r é a frequência fundamental almejada da tensão de saída, resultará em um ganho estático dos subconversores internos ao inversores da forma

$$G = k_{cc}(D, \delta) + k_{ca}(D, \delta) \text{sen}(\omega_r t) \quad (2.17)$$

na qual

$$k_{cc}(D, \delta), k_{ca}(D, \delta) \in \mathbb{R} \quad (2.18)$$

Então, define-se a função de linearização λ em função de D , δ e d

$$\lambda = \lambda(D, \delta, d) \quad (2.19)$$

Por fim, tem-se uma tensão v_{Co} (que é a tensão de saída do subconversor interno ao inversor) dada por

$$v_{Co} = k_{cc}(D, \delta)V_{in} + k_{ca}(D, \delta)V_{in} \text{sen}(\omega_r t) \quad (2.20)$$

garantindo-se, portanto, uma tensão v_{Co} com componente cc e senoidal para uma razão cíclica de entrada com componentes cc e senoidal.

Assim sendo, busca-se as expressões analíticas de $\lambda(D, \delta, d)$ para então encontrar $k_{cc}(D, \delta)$ e $k_{ca}(D, \delta)$ para aplicar nos inversores *Buck-Boost* e *Boost*, os quais são estaticamente não lineares em relação a razão cíclica e a tensão de saída.

2.3.3 Derivação da função de linearização para o inversor Buck

O subconversor *Buck* é estaticamente linear para a relação razão cíclica-tensão de saída; portanto, sua função de linearização é dada por

$$\lambda = d \quad (2.21)$$

Com isso e aplicando (2.17), tem-se para o inversor *Buck*

$$G_{buck-linearizado} = D + \delta \text{sen}(\omega_r t) \quad (2.22)$$

Portanto, nesse caso, tem-se

$$k_{cc}(D, \delta) = D \quad (2.23)$$

$$k_{ca}(D, \delta) = \delta \quad (2.24)$$

2.3.4 Derivação da função de linearização para o inversor Boost

Tendo as definições adequadas, faz-se a derivação da função de linearização do inversor *Boost*.

Primeiramente, reapresenta-se em (2.25) o ganho estático do conversor *Boost* que é o subconversor formador do inversor *Boost* proposto.

$$G_{boost}(d) = \frac{1}{1-d} \quad (2.25)$$

Sabe-se que para a razão cíclica mínima ($d_{mín} = 0$) e para a razão cíclica máxima ($d_{máx} = D + \delta$) de operação tem-se, respectivamente,

$$G(d_{mín}) = \frac{1}{1-d_{mín}} = 1 \quad (2.26)$$

e

$$G(d_{máx}) = \frac{1}{1-d_{máx}} = \frac{1}{1-D-\delta} \quad (2.27)$$

Para se encontrar o ganho estático linear equivalente, realiza-se uma interpolação de primeira ordem entre os pontos $(d_{mín}, G(d_{mín}))$ e $(d_{máx}, G(d_{máx}))$. O ganho estático equivalente linearizado será a equação que descreve o segmento de reta entre esses dois pontos. Tal equação é dada por

$$G_{boost-linear} = \frac{G(d_{máx})}{d_{máx}} d + 1 \quad (2.28)$$

Porém, será aplicada no subconversor *Boost* a razão cíclica oriunda da saída da função de linearização λ . Portanto, tem-se

$$G(\lambda) = \frac{1}{1-\lambda} \quad (2.29)$$

Entretanto, o ganho estático linearizado dado em (2.28) deve ser igual ao ganho

estático do subconversor *Boost* dado em (2.29) para todo d e, por consequência, λ de linearização. Assim, tem-se que

$$G_{boost-linear} = G(\lambda) \Rightarrow \frac{G(d_{m\acute{a}x})}{d_{m\acute{a}x}} d + 1 = \frac{1}{1 - \lambda} \quad (2.30)$$

Manipulando-se algebricamente a expressão (2.30) para isolar λ , obtém-se

$$\lambda = \frac{d}{d + (1 - D - \delta)(D + \delta)} \quad (2.31)$$

que é a expressão da função de linearização de ganho estático para o subconversor *Boost*. Portanto, reescreve-se a expressão (2.28) na forma de uma função que relaciona os parâmetros da razão cíclica aplicada ao ganho do subconversor. Tal função é apresentada em (2.32).

$$G_{boost-linear} = \frac{D}{(1 - D - \delta)(D + \delta)} + 1 + \frac{\delta}{(1 - D - \delta)(D + \delta)} \text{sen}(\omega_r t) \quad (2.32)$$

A partir de (2.32), vê-se que

$$k_{cc}(D, \delta) = \frac{D}{(1 - D - \delta)(D + \delta)} + 1 \quad (2.33)$$

e

$$k_{ca}(D, \delta) = \frac{\delta}{(1 - D - \delta)(D + \delta)} \quad (2.34)$$

no caso do subconversor *Boost*.

2.3.5 Resultado de derivação do inversor Buck-Boost

Analogamente, pode-se obter a função de linearização de ganho estático para o subconversor *Buck-Boost* apresentada em (2.35).

$$\lambda = \frac{d}{1 - D - \delta + d} \quad (2.35)$$

Utilizando essa função de linearização, tem-se que

$$G_{buck-boost-linearizado} = \frac{d}{1 - D - \delta} \quad (2.36)$$

Com isso,

$$k_{cc}(D, \delta) = \frac{D}{1 - D - \delta} \quad (2.37)$$

e

$$k_{ca}(D, \delta) = \frac{\delta}{1 - D - \delta} \quad (2.38)$$

2.3.6 Sumarização de resultados

Para os subconversores *Buck*, *Buck-Boost* e *Boost* formadores de seus respectivos inversores, tem-se a sumarização de resultados da linearização estática apresentada na Tabela 2.1.

Tabela 2.1 – Expressões obtidas por meio de linearização estática

Subconversor	Ganho estático não linearizado	Função de linearização	Ganho estático linearizado	$k_{cc}(D, \delta)$	$k_{ca}(D, \delta)$
<i>Buck</i>	d	d	d	1	1
<i>Buck-Boost</i>	$\frac{d}{1-d}$	$\frac{d}{1-D-\delta+d}$	$\frac{d}{1-D-\delta}$	$\frac{D}{1-D-\delta}$	$\frac{\delta}{1-D-\delta}$
<i>Boost</i>	$\frac{1}{1-d}$	$\frac{d}{d+(1-D-\delta)(D+\delta)}$	$\frac{D}{(1-D-\delta)(D+\delta)} + 1 + \frac{\delta}{(1-D-\delta)(D+\delta)}$	$\frac{D}{(1-D-\delta)(D+\delta)} + 1$	$\frac{\delta}{(1-D-\delta)(D+\delta)}$

Fonte: Elaboração própria

Ressalta-se o fato de que, dadas as definições apresentadas em (2.8), (2.11) e (2.15), deve-se ter

$$D > \delta, \quad \forall D, \delta \in [0, 1] \quad (2.39)$$

para as expressões na Tabela 2.1 válidas.

2.4 EXPRESSÕES ANALÍTICAS DAS TENSÕES DE SAÍDA

A operação adequada dos inversores propostos é dada quando uma tensão senoidal sem a componente constante causada pela modulação utilizada é imposta nos terminais da carga. Em razão disso, nas topologias apresentadas nas Figuras 2.7, 2.8 e 2.9, foram colocados capacitores, identificados como C_f , para bloqueio da componente média de tensão imposta nos capacitores C_o de saída dos subconversores. Todavia, para os capacitores C_f executarem o papel fundamental de bloqueio de tal componente sem atenuar significativamente a componente fundamental de frequência em f_r , seus dimensionamentos devem ser realizados adequadamente; esses dimensionamentos serão apresentados em capítulo posterior.

Assim, supondo o dimensionamento de C_f já realizado dessa forma, infere-se que nos terminais de saída dos inversores propostos ter-se-á somente a componente *ca* da tensão de saída. Assim, a partir de (2.22), (2.36) e (2.28) e eliminando as parcelas constantes de tais expressões, obtém-se as expressões

$$v_{out} = \delta v_{in} \text{sen}(w_r t) \quad (2.40)$$

$$v_{out} = \frac{\delta}{1-D-\delta} v_{in} \text{sen}(w_r t) \quad (2.41)$$

$$v_{out} = \frac{\delta}{(1-D-\delta)(D+\delta)} v_{in} \sin(\omega_r t) \quad (2.42)$$

as quais, respectivamente, são das tensões de saída dos inversores propostos *Buck*, *Buck-Boost* e *Boost*. Tais resultados demonstram analiticamente a operação das topologias propostas como conversores *cc-ca*.

2.5 CONCLUSÕES DO CAPÍTULO

Nesse capítulo, foi realizada a derivação dos inversores *Buck*, *Buck-Boost* e *Boost* a partir dos inversores diferenciais e conversores *cc-cc* básicos não isolados. Foram definidos aspectos da modulação *PWM* aplicada, além dos possíveis valores que o sinal modulante pode assumir. Foram definidas também funções de linearização para cada um dos inversores, resultando em expressões analíticas que possibilitam obter a linearização estática e as expressões de tensão de saída do subconversor formador de cada inversor e da própria tensão de saída dos inversores. Por fim, uma tabela foi gerada resumindo os principais resultados da linearização estática.

3. Análise das topologias propostas

Esse capítulo apresenta as etapas de operação dos inversores *Buck*, *Buck-Boost* e *Boost*. Foi dado foco ao inversor *Boost* durante a maior parte das seções desse capítulo devido ao fato de que esse foi o inversor modelado, linearizado e controlado no Capítulo 4 e o protótipo desenvolvido e testado no Capítulo 5; para os demais inversores, os conceitos e derivações são análogos para realização completa de sua análise. Há uma descrição completa das etapas de operação do inversor *Boost*. Para os três inversores, também foram obtidas as principais expressões analíticas de valores médios quase instantâneos e os esforços de corrente e tensão, quanto a valores máximos, médios e eficazes nos elementos do circuito; tais resultados foram validados por simulação. Por fim, dados uma especificação técnica apresentada e alguns critérios, foram dimensionados a resistência de carga, indutância do indutor do subconversor, capacitância de saída do subconversor e capacitância do capacitor de bloqueio, dados respectivamente por $R_o = 50,35 \Omega$, $L = 254,53 \text{ mH}$, $C_o = 2,02 \mu\text{F}$ e $C_f = 500 \mu\text{F}$.

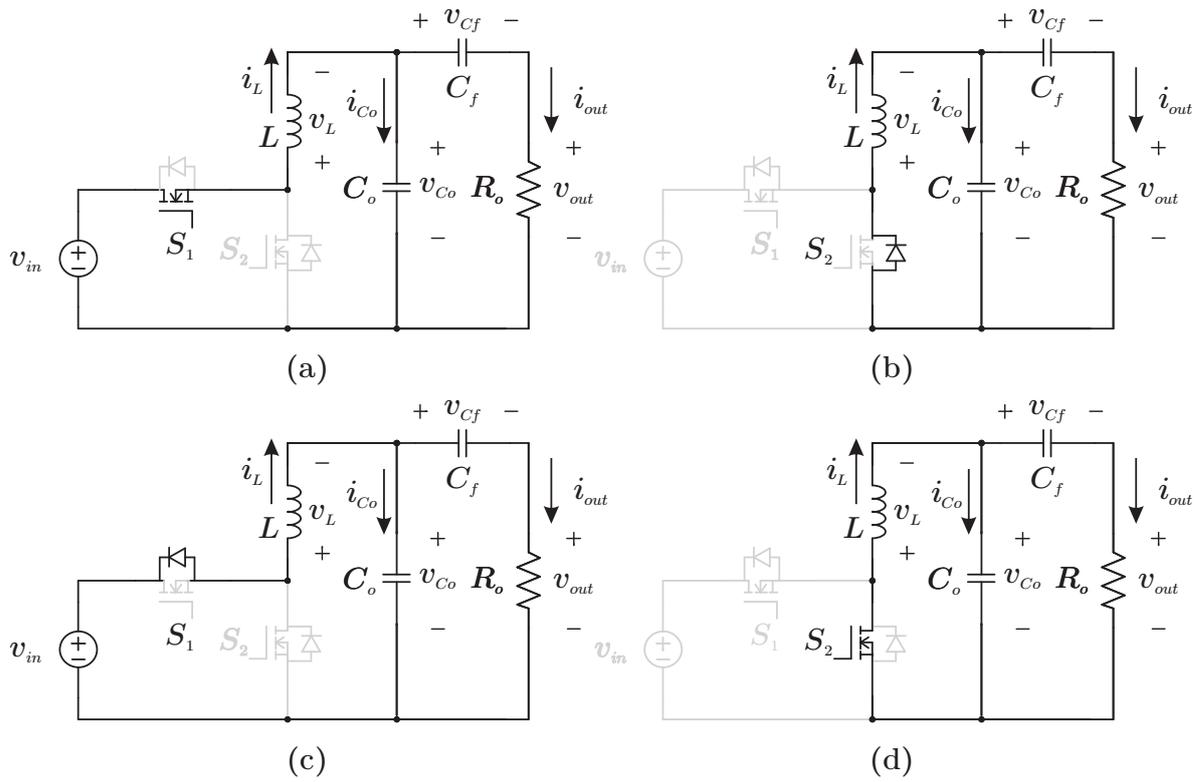
3.1 ESTADOS TOPOLÓGICOS DOS CIRCUITOS PROPOSTOS

Tendo em vista o que foi explicitado na Subseção 2.3.1, pode-se então analisar os estados topológicos nos inversores *Buck*, *Buck-Boost* e *Boost* propostos. Visto que o subconversor formador (conversor fundamental interno aos inversores) de cada um teria duas etapas de operação se operasse com apenas uma direção de fluxo de potência (MARTINS; BARBI, 2010), cada inversor terá duas etapas de operação (estados topológicos) para cada semiciclo da tensão v_{out} imposta na carga. Portanto, os inversores em questão terão 4 estados topológicos.

Esses estados são apresentados nas Figura 3.1, Figura 3.2 e Figura 3.3. Em cada uma dessas figuras, as etapas de operação apresentadas em (a) e (b) descrevem o semiciclo positivo da tensão v_{out} e (c) e (d) descrevem o semiciclo negativo de v_{out} . Ainda nas figuras mencionadas, os ramos e elementos de circuito representados na cor preta são os que estão em condução e os elementos em cinza são os que não estão em condução.

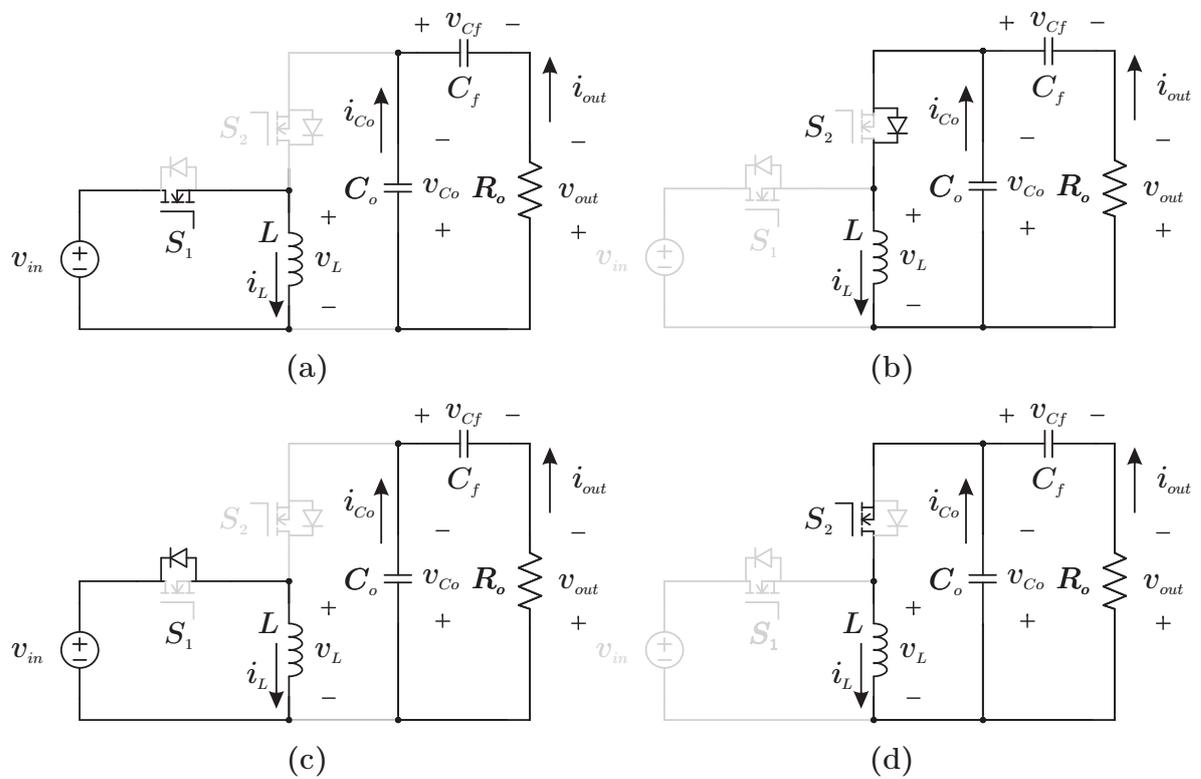
A descrição das etapas de operação dos inversores tema desse trabalho possuem os mesmos princípios de operação e características semelhantes, pois seus respectivos subconversores podem ser derivados a partir da mesma célula de comutação fundamental (LANDSMAN, 1979).

Figura 3.1 – Estados topológicos do inversor *Buck*



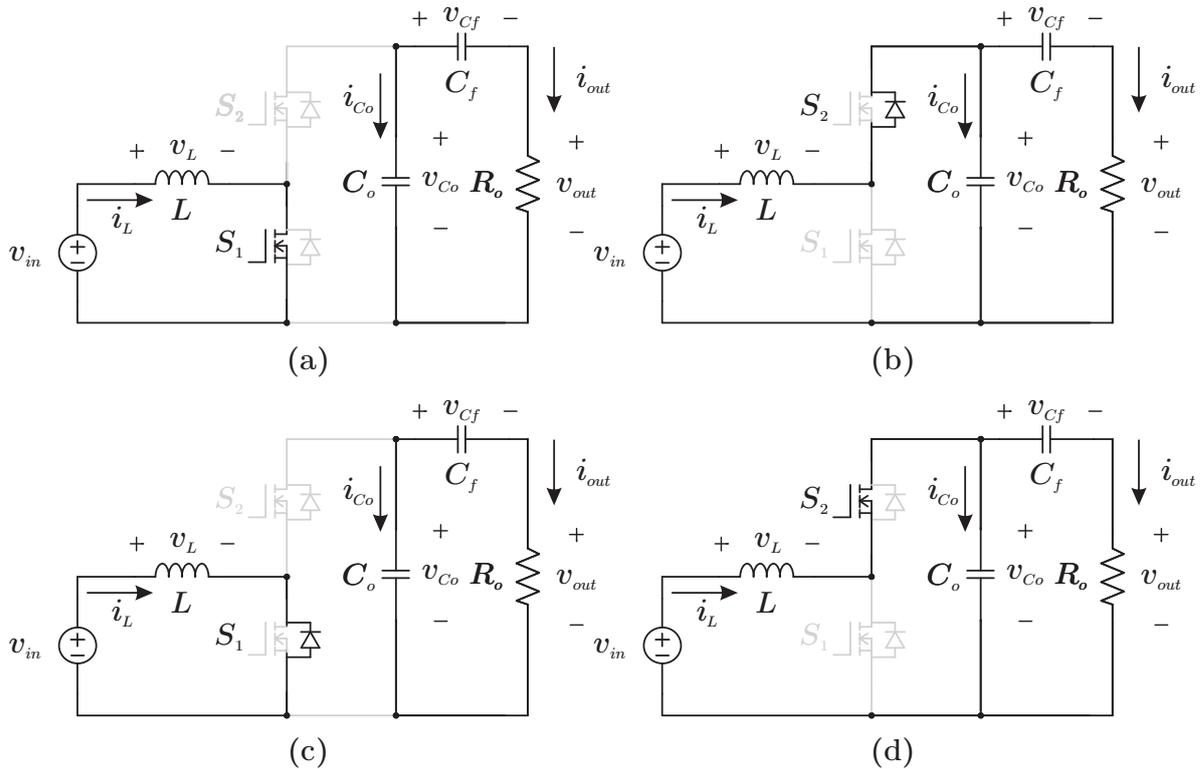
Fonte: Elaboração própria

Figura 3.2 – Estados topológicos do inversor *Buck-Boost*



Fonte: Elaboração própria

Figura 3.3 – Estados topológicos do inversor *Boost*



Fonte: Elaboração própria

Em razão disso, serão descritas detalhadamente apenas as etapas de operação do inversor *Boost* (Figura 3.3). As etapas de operação são descritas com os inversores operando em regime permanente, assumindo-se, portanto, que as etapas de operação (a) e (b) ocorrem nessa sequência de maneira cíclica e ininterrupta durante o semiciclo positivo de v_{out} e as etapas (c) e (d) da mesma maneira, porém no semiciclo negativo de v_{out} .

Na primeira etapa de operação (Figura 3.3 (a)), a função de comutação tem valor

$$s = 1 \tag{3.1}$$

e, portanto, o interruptor S_1 recebe comando lógico alto e seu transistor entra em condução enquanto seu diodo se mantém bloqueado, fazendo com que o indutor L armazene energia em forma de campo magnético pela fonte V_{in} . Já o interruptor S_2 recebe comando lógico baixo, tendo ambos seus interruptor e diodo bloqueados. O valor de capacitância C_f , para operação funcional desse inversor já é por hipótese muito maior que o valor de capacitância de C_o ; assim, o capacitor C_f é considerado plenamente carregado e, portanto, sua inércia de tensão elevada faz com que esse não descarregue e nem carregue nas etapas de operação em regime permanente. Enquanto isso, a capacitância C_o descarrega sua energia armazenada em forma de campo elétrico na carga R_o .

Durante a segunda etapa de operação (Figura 3.3 (b)), a função de comutação

assume valor

$$s = 0 \quad (3.2)$$

fazendo com que o interruptor S_1 receba comando lógico baixo e, por consequência, seu transistor e seu diodo encontram-se em bloqueio. O interruptor S_2 recebe comando lógico alto, porém o sentido e a inércia de corrente i_L do indutor L fazem com que o transistor de S_2 permaneça bloqueado enquanto seu diodo entra em condução, causando a transferência de energia do indutor L para o capacitor C_o , carregando esse último, e parte da energia provida pelo indutor é descarregada para a carga R_o .

Em seguida, durante a terceira etapa de operação (Figura 3.3 (c)), com o inversor com a tensão v_{out} em seu semiciclo negativo, a função de comutação tem valor

$$s = 1 \quad (3.3)$$

Então, o interruptor S_1 recebe comando lógico alto, porém a inércia de corrente i_L (que agora herda a característica negativa de i_{out} causada por v_{out} estar no semiciclo negativo) faz com que o transistor de S_1 permaneça bloqueado e seu diodo entre em condução, causando o carregamento de energia armazenada em L provida por v_{in} . Concomitantemente, com S_2 recebendo nível lógico baixo e seu transistor e diodo estarem em bloqueio, o capacitor C_o descarrega sua energia na carga R_o (o elemento C_f continua não atuante devido ao que já foi mencionado na descrição da primeira etapa de operação).

Por fim, na quarta etapa de operação (Figura 3.3 (d)), ainda no semiciclo negativo de v_{out} , a função de comutação recebe valor

$$s = 0 \quad (3.4)$$

Assim, S_1 recebe nível lógico baixo e seu transistor e seu diodo estão em bloqueio. Todavia, S_2 recebe nível lógico alto e, pela inércia de corrente do indutor L e seu sentido, seu transistor entra em condução enquanto seu diodo permanece em bloqueio. Enquanto isso, o indutor L transfere parte da sua energia para o capacitor C_o e o restante para a carga R_o .

Com a descrição dessas etapas de operação e a descrição analítica apresentada no Capítulo 2, pode-se então realizar a análise estática do inversor *Boost* e, analogamente, para os inversores *Buck* e *Buck-Boost*.

3.2 EXPRESSÕES DE VALORES MÉDIOS QUASE-INSTANTÂNEOS EM REGIME PERMANENTE QUASE-ESTÁTICO

As expressões analíticas de valores médios quase instantâneos em regime permanente são importantes não só para completar a análise estática de um conversor, mas

também na posterior utilização para análise de esforços elétricos em todos os elementos do circuito, dimensionamento e seleção de elementos passivos e seleção dos componentes ativos (interruptores).

As equações analíticas de análise estática serão derivadas para o inversor *Boost* em detalhes. Em contrapartida, para os inversores *Buck* e *Buck-Boost*, serão apresentados diretamente os resultados da derivação obtidos. Os sentidos das correntes dos elementos passivos são definidos como positivos se entrarem no terminal cujo potencial foi definido como positivo na Figura 2.7, Figura 2.8 e Figura 2.9; já o sentido de corrente dos interruptores é definido como positivo se entra no terminal de dreno e sai pelo terminal de fonte, no caso em que o interruptor é composto por um *MOSFET* com um diodo em antiparalelo.

3.2.1 Inversor Boost

Dada a expressão da tensão de saída do inversor *Boost* (2.42), juntamente ao fato que da impedância capacitiva de C_o e da impedância capacitiva de C_f possuem comportamentos e conclusões apresentadas em (3.5) e (3.6)

$$|Z_{C_o}(f \rightarrow f_r)| \gg R_o \Rightarrow i_{C_o} \ll i_{out} \Rightarrow i_{C_o} \approx 0 \quad (3.5)$$

$$|Z_{C_f}(f \rightarrow f_r) \ll R_o \Rightarrow v_{C_f}(f \rightarrow f_r) \ll v_{out} \Rightarrow v_{C_f} \approx 0 \quad (3.6)$$

e a aplicação da Lei de Ohm, tem-se que a corrente de saída injetada no resistor de carga R_o é

$$i_{out} = \frac{v_{out}}{R_o} = \frac{v_{in}\delta}{R_o(1-D-\delta)(D+\delta)} \text{sen}(\omega_r t) \quad (3.7)$$

Avaliando as etapas de operação e sabendo que $i_{C_o \rightarrow 0}$, tem-se que valor médio quase instantâneo de corrente no interruptor é dado por

$$i_{S2} = i_{out} \quad (3.8)$$

Ademais, tem-se λ que é a razão cíclica que deve ser aplicada para linearização estática do inversor *Boost* dada na Tabela 2.1 e rerepresentada em (3.9).

$$\lambda = \frac{d}{d + (1 - D - \delta)(D + \delta)} \quad (3.9)$$

Para se encontrar a expressão analítica de i_L , sabe-se que

$$i_L = i_{S2}, \quad t \in (\lambda T_s, T_s) \quad (3.10)$$

Portanto,

$$i_L(1 - \lambda) = i_{s2} \Rightarrow i_L = \frac{1}{1 - \lambda} i_{out} = \frac{1}{1 - \lambda} \frac{v_{out}}{R_o} \quad (3.11)$$

Substituindo (3.8) em (3.11) e realizando manipulações algébricas, tem-se que

$$i_L = \frac{(1 - D - \delta)(D + \delta) + d}{(1 - D - \delta)(D + \delta)} \frac{v_{in} \delta}{R_o(1 - D - \delta)(D + \delta)} \text{sen}(\omega_r t) \quad (3.12)$$

sendo que a corrente de entrada do inversor *Boost* é mesma de seu indutor e, portanto,

$$i_{in} = i_L \quad (3.13)$$

Também, inspecionando as etapas de operação, tem-se que

$$\begin{cases} i_{S1} = i_L, & t \in (1, \lambda T_s) \\ i_{S1} = 0, & t \in (\lambda T_s, T_s) \end{cases} \quad (3.14)$$

Logo, o valor médio quase instantâneo de i_{s1}

$$i_{S1} = \lambda i_L \Rightarrow i_{S1} = \frac{\lambda}{1 - \lambda} \frac{v_{out}}{R_o} \quad (3.15)$$

Já os valores médios quase instantâneos de tensão sobre o capacitor C_o e tensão sobre C_f , dadas as expressões apresentadas na Tabela 2.1, tem expressões tais que

$$v_{C_o} = \left(1 + \frac{D}{(1 - D - \delta)(D + \delta)}\right) v_{in} + \frac{\delta}{(1 - D - \delta)(D + \delta)} \text{sen}(\omega_r t) \quad (3.16)$$

e

$$v_{C_f} = \left(1 + \frac{D}{(1 - D - \delta)(D + \delta)}\right) v_{in} \quad (3.17)$$

3.2.2 Inversor Buck

Para o inversor *Buck*, seguindo as mesmas hipóteses de operação apresentadas nas expressões (3.5) e (3.6), as expressões dos valores médios quase instantâneos de corrente na carga i_{out} , corrente no indutor i_L , corrente no interruptor S_2 i_{S2} , corrente no interruptor S_1 i_{S1} e corrente de entrada i_{in} , apresentadas na Figura 2.7, são respectivamente

$$i_{out} = \frac{v_{out}}{R_o} \quad (3.18)$$

$$i_L = i_{out} \quad (3.19)$$

$$i_{S2} = (1 - \lambda)i_L = (1 - \lambda)i_{out} \quad (3.20)$$

$$i_{S1} = \lambda i_L = \lambda i_{out} \quad (3.21)$$

e

$$i_{in} = i_{S1} = \lambda i_{out} \quad (3.22)$$

com a razão cíclica λ para linearização estática do inversor *Buck* dada por

$$\lambda = d \quad (3.23)$$

As valores médios quase instantâneos de tensão v_{Co} e v_{Cf} nesse inversor são dados por

$$v_{Co} = Dv_{in} + \delta v_{in} \text{sen}(\omega_r t) \quad (3.24)$$

e

$$v_{Cf} = Dv_{in} \quad (3.25)$$

3.2.3 Buck-Boost

Para o inversor *Buck-Boost*, as expressões dos valores médios quase instantâneos de corrente na carga i_{out} , corrente no interruptor S_2 i_{S2} , corrente no indutor i_L , corrente no interruptor S_1 i_{S1} e corrente de entrada i_{in} , apresentadas na Figura 2.7, são respectivamente

$$i_{out} = \frac{v_{out}}{R_o} \quad (3.26)$$

$$i_{S2} = -i_{out} \quad (3.27)$$

$$i_L = \frac{1}{(1 - \lambda)} i_{S2} = -\frac{1}{(1 - \lambda)} i_{out} \quad (3.28)$$

$$i_{S1} = \lambda i_L = -\frac{\lambda}{1 - \lambda} i_{out} \quad (3.29)$$

e

$$i_{in} = i_{S1} = -\frac{\lambda}{1 - \lambda} i_{out} \quad (3.30)$$

com a razão cíclica λ para linearização estática do inversor *Buck* dada por

$$\lambda = \frac{d}{1 - D + \delta + d} \quad (3.31)$$

As valores médios quase instantâneos de tensão v_{Co} e v_{Cf} nesse inversor são dados

por

$$v_{Co} = Dv_{in} + \delta v_{in} \text{sen}(\omega_r) \quad (3.32)$$

e

$$v_{Cf} = Dv_{in} \quad (3.33)$$

3.3 ESFORÇOS NO INVERSOR *BOOST*

Os esforços elétricos de tensão e de corrente nos elementos dos circuitos são importantes não somente para o dimensionamento e seleção de seus componentes, mas também para questões de *layout* e de segurança elétrica. Os esforços de tais grandezas serão calculados utilizando o valor máximo, valor médio e valor eficaz das variáveis de interesse. Para uma variável arbitrária ψ , esses valores podem ser calculados respectivamente por

$$\psi_{max} = \psi(t_x), \quad \psi(t_x) \geq \psi(t), \quad \forall t \in \mathbb{R} \quad (3.34)$$

$$\psi_{med} = \frac{1}{T_x} \int_0^{T_x} \psi(t) dt \quad (3.35)$$

e

$$\psi_{ef} = \sqrt{\frac{1}{T_x} \int_0^{T_x} \psi(t)^2 dt} \quad (3.36)$$

nas quais T_x é o período de $\psi(t)$. A expressão de ψ_{max} é encontrada aplicando os conceitos de cálculo diferencial quanto a máximos e mínimos de funções. Assim, dada uma função $\psi(t)$, tem-se que $\psi(t_x)$ é máximo local se

$$\left. \frac{d\psi(t)}{dt} \right|_{t=t_x} = 0 \quad (3.37)$$

e

$$\left. \frac{d^2\psi(t)}{dt^2} \right|_{t=t_x} > 0 \quad (3.38)$$

Caso seja mínimo local, então

$$\left. \frac{d^2\psi(t)}{dt^2} \right|_{t=t_x} < 0 \quad (3.39)$$

Porém, $\psi(t)$ é periódica e, portanto, se $\psi(t_x)$ é máximo ou mínimo local, então também é máximo ou mínimo global.

As expressões dos esforços serão apresentadas somente para o inversor *Boost*, analisando suas etapas de operação mostradas na Figura 3.3. Para os demais inversores, é suficiente para encontrar suas expressões o conhecimento das etapas de operação, equações de valor médio quase instantâneo e as definições de valor máximo, médio e eficaz. Para

sintetização textual, as variáveis de esforços possuem subscrito de mesmo nome do elemento do circuito cujo esforço está sendo avaliado.

Para o inversor *Boost*, os valores máximos e mínimo são dados por

$$v_{Comax} = v_{in} + \frac{v_{in}(D + \delta)}{(1 - D - \delta)(D + \delta)} \quad (3.40)$$

$$v_{s1max} = v_{in} + \frac{D + \delta}{(1 - D - \delta)(D + \delta)} v_{in} + \frac{\Delta v_{out}}{2} \quad (3.41)$$

$$v_{s2max} = v_{in} + \frac{D + \delta}{(1 - D - \delta)(D + \delta)} v_{in} + \frac{\Delta v_{out}}{2} \quad (3.42)$$

$$i_{Lmax} = \frac{(1 - D - \delta)(D + \delta) + (D + \delta)}{(1 - D - \delta)(D + \delta)} \frac{v_{in}\delta}{R_o(1 - D - \delta)(D + \delta)} \quad (3.43)$$

$$i_{Lmin} = \frac{(1 - D - \delta)(D + \delta) + (D - \delta)}{(1 - D - \delta)(D + \delta)} \frac{-v_{in}\delta}{R_o(1 - D - \delta)(D + \delta)} \quad (3.44)$$

$$i_{Cfmax} = \frac{v_{outmax} + \Delta v_{out}}{R_o} = \frac{\frac{v_{in}\delta}{R_o(1 - D - \delta)(D + \delta)} + \Delta v_{out}}{R_o} \quad (3.45)$$

$$i_{s1max} = i_{Lmax} + \frac{\Delta i_L}{2} \quad (3.46)$$

$$i_{d1max} = -i_{Lmin} + \frac{\Delta i_L}{2} \quad (3.47)$$

$$i_{s2max} = -i_{Lmin} + \frac{\Delta i_L}{2} \quad (3.48)$$

$$i_{d2max} = i_{Lmax} + \frac{\Delta i_L}{2} \quad (3.49)$$

nas quais Δi_L e Δv_{out} são as ondulações de corrente no indutor e de tensão nos terminais de saída do inversor; mais detalhes sobre essas especificações serão apresentados na Seção 3.4.

Obtém-se suas expressões analíticas considerando o período $2\pi \text{ rad}$ para valores médios, visto que a variável de razão cíclica d e razão cíclica linearizante λ possuem tal período que se propagava pelas variáveis delas dependentes. As expressões de valor médio das grandezas de interesse são:

$$i_{Lmed} = \frac{1}{2\pi} \int_0^{2\pi} i_L d\omega t \quad (3.50)$$

$$i_{Comed} = \frac{1}{2\pi} \int_0^{2\pi} i_{Co} d\omega t = 0 \quad (3.51)$$

$$i_{Cfmed} = \frac{1}{2\pi} \int_0^{2\pi} i_{Co} d\omega t = 0 \quad (3.52)$$

$$v_{s1med} = \frac{1}{2\pi} \int_0^{2\pi} v_{Co}(1-\lambda) d\omega t \quad (3.53)$$

$$v_{s2med} = \frac{1}{2\pi} \int_0^{2\pi} v_{Co}\lambda d\omega t \quad (3.54)$$

$$i_{s1med} = \frac{1}{2\pi} \int_0^{2\pi} i_L \lambda d\omega t \quad (3.55)$$

$$i_{s2med} = \frac{1}{2\pi} \int_0^{2\pi} i_L(1-\lambda) d\omega t \quad (3.56)$$

$$i_{d1med} = \frac{1}{2\pi} \int_0^{2\pi} -i_L \lambda d\omega t \quad (3.57)$$

$$i_{d2med} = \frac{1}{2\pi} \int_0^{2\pi} -i_L(1-\lambda) d\omega t \quad (3.58)$$

Também há as expressões de valores eficazes para as variáveis do circuito. Essas foram obtidas aplicando o operador de valor eficaz no período de comutação T_s e, em seguida, o resultado era novamente aplicado no mesmo operador porém no período de operação $2\pi \text{ rad}$. Assim, obtém-se:

$$i_{Lefficaz} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} (i_L)^2 d\omega t} \quad (3.59)$$

$$i_{Coeficaz} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \sqrt{i_{out}^2 \lambda + (i_L - i_{out})^2 (1-\lambda)} d\omega t} \quad (3.60)$$

$$i_{Cfefficaz} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} (i_{out})^2 d\omega t} \quad (3.61)$$

$$i_{s1eficaz} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} (i_L \sqrt{\lambda})^2 d\omega t} \quad (3.62)$$

$$i_{d1eficaz} = \sqrt{\frac{1}{2\pi} \int_{\pi}^{2\pi} (i_L \sqrt{\lambda})^2 d\omega t} \quad (3.63)$$

$$i_{s2eficaz} = \sqrt{\frac{1}{2\pi} \int_{\pi}^{2\pi} (i_L \sqrt{(1-\lambda)})^2 d\omega t} \quad (3.64)$$

$$i_{d2eficaz} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} (i_L \sqrt{(1-\lambda)})^2 d\omega t} \quad (3.65)$$

Para validar os resultados referentes aos esforços de tensão e corrente, foram realizadas as operações numericamente no programa de cálculo numérico e simbólico *Mathcad* e uma simulação no programa de simulação de circuitos de eletrônica de potência e acionamentos elétricos *PSIM*. A especificação técnica das grandezas de entrada para o cálculo numérico e para a simulação são apresentadas na Tabela 3.1; tal especificação foi dada para ser equivalente ao projeto experimental do inversor, o qual terá detalhamento apresentado no Capítulo 5.

Fonte: autor.

Símbolo	Parâmetro	Valor
P_{out}	Potência média transferida para a carga	250 W
v_{in}	Tensão de entrada	100 V
L	Indutância da topologia	275,75 μ H
D	Parcela de razão cíclica cc	0,375
δ	Parcela de razão cíclica ca	0,33
f_s	Frequência de comutação	100 kHz
f_r	Frequência de v_{out} sobre a carga	60 Hz
C_o	Capacitância de saída do subconversor	2,2 μ F
C_f	Capacitância de bloqueio de nível cc	500 μ F
R_o	Resistência de carga	50,53 Ω

Tabela 3.1 – Especificação técnica de dados de entrada para cálculo numérico e simulação do inversor *Boost* para validação das expressões analíticas de esforços elétricos

A Tabela 3.2 mostra a comparação entre os valores das variáveis obtidos por cálculo numérico e simulação. Também são apresentados os erros absolutos e erros relativos entre as duas verificações. As expressões de erro absoluto e erro relativo de uma variável arbitrária ψ (com ψ_{num} sendo seu valor obtido via cálculo numérico e ψ_{sim} seu valor obtido via simulação) são apresentados em (3.66) e (3.67).

$$E_{abs} = |\psi_{num} - \psi_{sim}| \quad (3.66)$$

$$E_{rel} = \frac{|\psi_{num} - \psi_{sim}|}{\psi_{sim}} 100 \quad (3.67)$$

Os erros relativos entre cálculo numérico, utilizando as expressões apresentadas, e a simulação apresentaram erros relativos menores que 2,00 % em todas as variáveis avaliadas.

Fonte: autor.

Variável	Teórico	Simulação	Erro absoluto	Erro relativo
P_{out}	250 W	249,04 W	0,96 W	0,39 %
V_{out}^{pico}	158,67 V	158,39 V	0,28 V	0,18 %
i_{Lmax}	15,22 A	15,14 A	0,08 A	0,50%
V_{Comax}	449,96 V	446,24 V	3,72 V	0,83 %
v_{s1max}	444,47 V	443,03 V	1,44 V	0,33 %
v_{s2max}	444,47 V	443,03 V	1,44 V	0,33 %
i_{s1max}	15,22 A	15,43 A	0,21 A	1,39 %
i_{d1max}	5,22 A	5,16 A	0,06 A	1,09 %
i_{s2max}	5,22 A	5,16 A	0,06 A	1,09 %
i_{Lmed}	2,50 A	2,48 A	0,02 A	0,81 %
i_{Comed}	0,00 A	0,00 A	0,00 A	0,00 %
i_{Cfmed}	0,00 A	0,00 A	0,00 A	0,00 %
v_{s1med}	100 V	99,96 V	0,04 V	0,04 %
v_{s2med}	180,31 V	179,94 V	0,37 V	0,21 %
i_{s1med}	3,06 A	3,08 A	0,02 A	0,68 %
i_{d1med}	0,56 A	0,559 A	0,00 A	0,00 %
i_{s2med}	1,00 A	1,02 A	0,02 A	1,67 %
i_{d2med}	1,00 A	1,01 A	0,01 A	0,69 %
$i_{Lefficaz}$	6,96 A	7,05 A	0,09 A	1,30 %
$i_{Coefficaz}$	2,99 A	3,05 A	0,06 A	1,90 %
$i_{Cfefficaz}$	2,23 A	2,235 A	0,00 A	0,00 %
$i_{s1eficaz}$	5,71 A	5,77 A	0,06 A	0,99 %
$i_{d1eficaz}$	1,35 A	1,354 A	0,00 A	0,00 %
$i_{s2eficaz}$	1,90 A	1,901 A	0,00 A	0,00 %
$i_{d2eficaz}$	3,21 A	3,25 A	0,04 A	1,23 %

Tabela 3.2 – Comparação entre valores obtidos por cálculo numérico e simulados, juntamente aos valores de erro absoluto e relativo

Portanto, as expressões obtidas para os esforços elétricos foram consideradas validadas e representativas dos esforços de tensão e corrente do inversor *Boost* em regime permanente.

3.4 DIMENSIONAMENTO DOS ELEMENTOS PASSIVOS

A análise estática de um dado conversor deve ser capaz de descrever seu comportamento em regime permanente. Dessa forma, é possível descrever os valores médios quase instantâneos por meios de expressões matemáticas, estimar os esforços de tensão e corrente nos dispositivos que o compõe e descrever matematicamente a operação do conversor de forma a se dimensionar a resistência de carga, as capacitâncias e as indutâncias que compõe uma dada topologia. Por isso, com base nas expressões e descrições apresentadas nas seções 3.1, 3.2 e 3.3, pode-se realizar o dimensionamento da resistência de carga, capacitância e indutância das topologia dos elementos com base em uma especificação de projeto. Essa especificação é apresentada na Tabela 3.3.

Fonte: autor.

Símbolo	Parâmetro	Valor
P_{out}	Potência média transferida para a carga	250 W
v_{in}	Tensão de entrada	100 V
v_{out}	Tensão eficaz de saída	110 V
f_s	Frequência de comutação	100 kHz
f_r	Frequência de v_{out} sobre a carga	60 Hz
$\Delta i_L\%$	Ondulação máxima percentual da corrente i_L	20 %
$\Delta v_{out}\%$	Ondulação máxima percentual da tensão v_{out}	2,5 %

Tabela 3.3 – Especificação de projeto de um inversor *Boost*

Primeiramente, calcula-se D e δ para garantir o ganho estático adequado e, por consequência, o valor eficaz da tensão v_{out} . Na expressão (2.42), dado o valor de pico da tensão de saída que acarreta no valor eficaz da tensão de saída apresentado na Tabela 3.3, tem-se dois graus de liberdade para escolha do valor das componentes da razão cíclica d , desde que o critério apresentado em (2.39) seja atendido. Por conseguinte, para minimizar os esforços de tensão nos interruptores, os quais são diretamente proporcionais ao valor de tensão v_{Co} , e ter uma margem de diferença entre δ e D maior que 10 % para garantia de pulsos PWM suficientemente largos, define-se

$$D = 0,375 \quad (3.68)$$

$$\delta = 0,33 \quad (3.69)$$

tendo então um valor de pico da tensão de saída de 158,67 V. Esse valor é maior que o valor de $\sqrt{2} \cdot 110$ V requisitado na especificação. Entretanto, ele é justificável pelo fato que, inerentemente às não idealidades do circuito, haverá queda de tensão nos elementos internos do inversor.

3.4.1 Dimensionamento da resistência de carga

A resistência de carga é diretamente calculada pela definição de potência ativa em uma carga resistiva aplicando-se uma fonte de tensão em seus terminais.

$$P_{out} = \frac{v_{out\text{eficaz}}^2}{R_o} \Rightarrow R_o = \frac{v_{out\text{eficaz}}^2}{P_{out}} \quad (3.70)$$

3.4.2 Dimensionamento da indutância do indutor L da topologia

A equação constitutiva que relaciona tensão e corrente no indutor e dada por

$$v_L = L \frac{di_L}{dt} \quad (3.71)$$

Durante a primeira etapa de operação do inversor *Boost*, seu indutor é carregado diretamente pela fonte de tensão de entrada, idealmente sem nenhum outro elemento no circuito. Além disso, a razão cíclica aplicada ao conversor é a razão cíclica linearizante λ . Nesse caso, a equação diferencial em (3.71) se reduz a

$$v_{in} = L \frac{\Delta i_L}{\lambda T_s} \Rightarrow L = \frac{v_{in} \lambda}{f_s \Delta i_L} \quad (3.72)$$

O dimensionamento da indutância do indutor L é feito supondo que a máxima ondulação em alta frequência de corrente ocorre no mesmo instante ao valor médio quase instantâneo máximo de corrente. Como a corrente i_L no indutor possui ondulação em baixa frequência, essa possui um valor máximo em regime permanente. Além disso, manipulando-se (3.9), pode-se verificar que

$$\lambda_{max} = D + \delta \quad (3.73)$$

Aplicando o valor máximo de corrente apresentado em (3.44) e que

$$\Delta i_L = i_{Lmax} \Delta i_{L\%} \quad (3.74)$$

tem-se que

$$L = \frac{v_{in}(D + \delta)}{f_s i_{Lmax} \Delta i_{L\%}} \quad (3.75)$$

na qual i_{Lmax} é dada por (3.44).

Dessa forma, é obtida uma expressão analítica que depende dos dados da Tabela 3.3. Assim, a expressão (3.75) resulta em

$$L = 254,83 \text{ mH} \quad (3.76)$$

o qual é valor mínimo de indutância no indutor L para garantir ondulação máxima de 20 % no ponto de máximo da operação em regime permanente.

3.4.3 Dimensionamento da capacitância do capacitor C_o

Considera-se, a princípio, a equação constitutiva que relaciona corrente e tensão em um capacitor em (3.77) para o dimensionamento da capacitância C_o .

$$i_c = C \frac{dv_c}{dt} \quad (3.77)$$

Durante a etapa de operação (a) da Figura 3.3, o capacitor C_o descarrega sobre a carga com uma corrente aproximadamente constante devido ao baixo valor de ondulação de tensão e, por consequência, baixo valor de ondulação de corrente. Assim, a equação constitutiva

(3.77) se reduz a

$$i_{out} = C_o \frac{\Delta v_{out}}{\lambda T_s} \Rightarrow C_o = \frac{i_{out} \lambda}{f_s \Delta v_o} \quad (3.78)$$

É possível mostrar que o máximo valor de ondulação de tensão v_{C_o} ocorre no instante quando a razão cíclica tem valor igual ao mostrado na expressão (3.79).

$$\lambda_{max} = D + \delta \quad (3.79)$$

Além disso,

$$\Delta v_o = v_{C_{o_{max}}} \Delta v_{o\%} \quad (3.80)$$

Portanto, obtém-se

$$C_o = \frac{i_{out} \lambda}{f_s v_{C_{o_{max}}} \Delta v_{o\%}} \quad (3.81)$$

na qual $v_{C_{o_{max}}}$ é dada por (3.40). Por fim, substituindo a especificação dada na Tabela 3.3, tem-se que

$$C_o = 2,02 \mu F \quad (3.82)$$

3.4.4 Dimensionamento da capacitância do capacitor de bloqueio C_f

Considerando o inversor *Boost* da Figura 2.9, o dimensionamento da capacitância C_f é realizado de forma a se cumprir as hipóteses

$$\begin{cases} |Z_{C_f}(f \rightarrow 0)| \rightarrow \infty \\ |Z_{C_f}(f \rightarrow f_r)| \ll R_o \end{cases} \quad (3.83)$$

A primeira hipótese é cumprida naturalmente pela característica de bloqueio de componentes *cc* aplicada no capacitor, visto que para frequência nula (nível constante), tem-se

$$|Z_{C_f}(f)| = \frac{1}{2\pi f C_f} \Rightarrow |Z_{C_f}(f \rightarrow 0)| = \frac{1}{2\pi f C_f} \Big|_{f \rightarrow 0} \rightarrow \infty \quad (3.84)$$

para qualquer valor de C_f .

Todavia, pela segunda hipótese, define-se

$$|Z_{C_f}(f \rightarrow f_r)| \ll R_o \Rightarrow \frac{1}{2\pi f C_f} \ll R_o \quad (3.85)$$

Portanto,

$$C_f \gg \frac{1}{2\pi f R_o} = 52,68 \mu F \quad (3.86)$$

Assim, para garantir o cumprimento da desigualdade (3.86), seleciona-se uma capacitância que resulte em um módulo da impedância capacitiva de C_f na ordem de

dez vezes maior que a reatância capacitiva de módulo de mesmo valor de R_o , a qual é considerada para o valor de carga nominal. Para cargas menores que a nominal, R_o aumenta e, portanto, o valor da capacitância mínima de bloqueio para garantir as hipóteses de operação diminui. Logo, considera-se o pior caso e dimensiona-se a capacitância de bloqueio *cc* C_f tal que

$$C_f = 500 \mu F \quad (3.87)$$

3.5 CONCLUSÕES DO CAPÍTULO

As etapas de operação dos inversores propostos foram apresentadas nesse capítulo. Foi mostrado que possuem simetria entre semiciclo positivo e negativo, fazendo com que seus estados topológico sejam equivalentes. As expressões analíticas de valores médios quase instantâneos encontradas para cada um dos inversores mostram-se uma ferramenta fiel via análise para descrever o comportamento desses. Já as expressões dos esforços de tensão e corrente foram validados via comparação entre cálculo numérico e simulação, evidenciando que podem ser utilizados posteriormente para seleção e projeto de componentes físicos. Por fim, são realizados os dimensionamentos das principais grandezas dos elementos passivos, as quais apresentaram valores coerentes com as ordens de grandeza de elementos em projetos de inversores de especificação técnica semelhante e também acessíveis comercialmente.

4. Análise dinâmica e controle

Esse capítulo apresenta a análise dinâmica do inversor *Boost*, os conceitos de controle por realimentação linearizante (linearização dinâmica) e sua aplicação ao inversor. Também são apresentados resultados de simulação para validação da modelagem, da linearização dinâmica e da capacidade do controle de rastreamento de referência de tensão de saída para diferentes cargas e frente a perturbações de diferentes tipos. Tendo esses resultados, avalia-se qualitativamente e quantitativamente a qualidade da tensão de saída nos terminais do inversor verificando a distorção harmônica total e obtendo para carga resistiva, resistiva-indutiva e não linear os valores de distorção harmônica total de 0,44 %, 0,30 % e 4,88 %, respectivamente.

4.1 FUNDAMENTOS DE MODELAGEM APLICADOS A CONVERSORES ESTÁTICOS

Um sistema dinâmico pode ser descrito por meio das equações de estados nas equações (4.1) e (4.2).

$$\dot{x}(t) = f(x(t), u(t)) \quad (4.1)$$

$$y(t) = g(x(t), u(t)) \quad (4.2)$$

O modelo de um circuito comutado, que é um caso geral de modelo de conversores estáticos, pode ser dado por meio de funções de validação e equações de estados para cada etapa de operação. Esse modelo para n estados de comutação (ou estados topológicos) é dado por (4.3) (ADAM et al., 2015).

$$\dot{x}(t) = \sum_{i=1}^n (A_i x(t) + B_i u(t)) h_i \quad (4.3)$$

na qual $\dot{x}(t)$ é a derivada do vetor de estados, $x(t)$ é o vetor de estados, $u(t)$ é o vetor de entradas, A_i e B_i são matrizes de coeficientes das equações diferenciais descritivas do sistema e h_i é o i -ésimo elemento do vetor de funções de validação dado por (4.4).

$$h = [h_1 \ h_2 \ h_3 \ \dots \ h_n]^T \quad (4.4)$$

As funções de validação podem ser representadas por meio de funções de comutação. No

caso de um sistema comutado de dois estados topológicos, tem-se

$$h_1 = s \quad (4.5)$$

$$h_2 = 1 - s \quad (4.6)$$

na qual s é definida em (2.12) descrevendo o comportamento dos interruptores em relação aos seus estados de condução ou bloqueio.

Um circuito com n estados e l fontes independentes, os vetores e matrizes, juntamente às suas dimensões, são dados por (4.7), (4.8), (4.9), (4.10) e (4.11).

$$x(t) \in \mathbb{R}^n \quad (4.7)$$

$$u(t) \in \mathbb{R}^l \quad (4.8)$$

$$A_i \in \mathbb{R}^{n \times n} \quad (4.9)$$

$$B_i \in \mathbb{R}^{n \times l} \quad (4.10)$$

$$h_i \in \mathbb{R} \quad (4.11)$$

Para definir o modelo médio, deve-se primeiramente definir um operador que efetue a média das variáveis em um intervalo igual ao período de comutação. Esse operador é também chamado de Valor Médio Quase Instantâneo (VMQI) dado pela equação (4.12).

$$\langle x \rangle_{T_s} = \frac{1}{T_s} \int_{t-T_s}^t x(\tau) d\tau \quad (4.12)$$

Aplicando o VMQI à equação de estados (4.3), tem-se

$$\langle \dot{x}(t) \rangle = \left\langle \left(\sum_{i=1}^n (A_i x(t) + B_i u(t)) h_i \right) \right\rangle \quad (4.13)$$

Portanto,

$$\frac{d}{dt} \langle x(t) \rangle = \sum_{i=1}^n \langle h_i A_i x(t) \rangle + \sum_{i=1}^n \langle h_i B_i u(t) \rangle \quad (4.14)$$

Assim,

$$\frac{d}{dt} \langle x(t) \rangle \approx \sum_{i=1}^n \langle h_i A_i \rangle \langle x(t) \rangle + \sum_{i=1}^n \langle h_i B_i \rangle \langle u(t) \rangle \quad (4.15)$$

Define-se, então, as matrizes médias de coeficientes em (4.16) e (4.17).

$$A_{avg} = \sum_{i=1}^n \langle h_i A_i \rangle \quad (4.16)$$

$$B_{avg} = \sum_{i=1}^n \langle h_i B_i \rangle \quad (4.17)$$

Tem-se, por fim, o modelo médio do sistema comutado em (4.18).

$$\frac{d}{dt} \langle x(t) \rangle = A_{avg} \langle x(t) \rangle + B_{avg} \langle u(t) \rangle \quad (4.18)$$

Com o intuito de simplificar a notação, o símbolo do valor médio quase instantâneo de uma variável qualquer z será definido pelo mesmo símbolo da variável, como em (4.19).

$$\langle \psi \rangle = \psi \quad (4.19)$$

Assim, a expressão do modelo dinâmico médio do sistema é definida como

$$f(t, x) = \frac{dx(t)}{dt} = \dot{x}(t) = A_{avg}x(t) + B_{avg}u(t) \quad (4.20)$$

sendo que A_{avg} e B_{avg} podem possuir coeficientes dependentes do tempo e de outras variáveis do sistema. Isso, em geral, caracteriza a não linearidade do sistema. Em seguida, define-se ponto de equilíbrio $x_0(t)$ de um sistema dinâmico como

$$\dot{x}(t) = 0 \Rightarrow x_0(t) = -A_{avg}^{-1}B_{avg}u(t) \quad (4.21)$$

Ressalta-se que os autovalores da matriz A_{avg} são os elementos que contêm informações quanto a estabilidade do sistema em questão.

Se o ponto de equilíbrio for estável para a excitação (entrada) $u(t)$ contante no tempo, então esse será o ponto de operação do sistema atingido em regime permanente

$$x_0(t) = x(t \rightarrow \infty) \quad (4.22)$$

4.1.1 Modelo dinâmico e não linearidade do inversor

Assim, para o inversor *Boost*, analisando as etapas de operação apresentadas, aplicando relações constitutivas de indutores, capacitores, resistores e os equilíbrios volt-segundo e ampere-segundo, obtém-se as equações diferenciais descritivas do comportamento

dinâmico médio do inversor *Boost* apresentadas no sistema de equações em (4.23).

$$\begin{cases} L \frac{di_L}{dt} = v_{in} - v_{C_o}(1-d) \\ C_o \frac{dv_{C_o}}{dt} = i_L(1-d) - \frac{v_{C_o}}{R_o} + \frac{v_{C_f}}{R_o} \\ C_f \frac{v_{C_f}}{dt} = \frac{v_{C_o}}{R_o} - \frac{v_{C_f}}{R_o} \end{cases} \quad (4.23)$$

Já o modelo dinâmico do subconversor *Boost* é dado por (4.24).

$$\begin{cases} L \frac{di_L}{dt} = v_{in} - v_{C_o}(1-d) \\ C_o \frac{dv_{C_o}}{dt} = i_L(1-d) - \frac{v_{C_o}}{R_o} \end{cases} \quad (4.24)$$

Inspecionando os sistemas em (4.23) e (4.24), vê-se que o modelo médio do inversor *Boost* é composto por três equações diferenciais descritivas, enquanto para o subconversor *Boost* há somente duas; isso se deve ao fato do estado adicionado ao modelo pelo capacitor de bloqueio C_f . Além disso, pode-se ver que as equações dos estados presentes em ambos os modelos possuem coeficientes e variáveis equivalentes dado que o inversor *Boost* é derivado do subconversor *Boost*. Em razão disso, o comportamento dinâmico de ambos os conversores é semelhante e é considerado não linear (SLOTINE; LI, 1991).

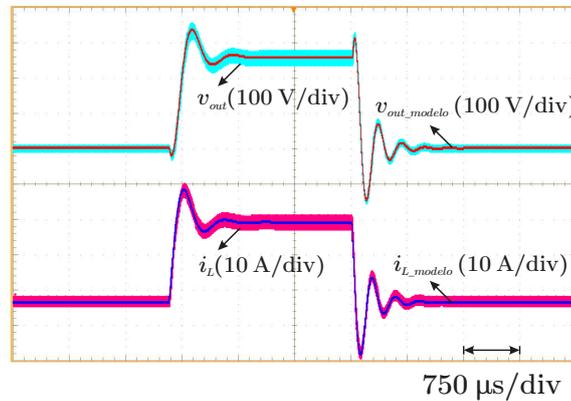
Sendo que o circuito modelado é o mesmo apresentado na Figura 2.3, cujos elementos foram definidos com os valores de $V_{in} = 100 \text{ V}$, $L = 275 \mu\text{H}$, $C_o = 2,2 \mu\text{F}$ e $R = 50 \Omega$. Foi feita uma simulação na qual foi simulado o subconversor *Boost* e o sistema de equações diferenciais de (4.24) implementado em diagrama de blocos. Para validação do modelo obtido, é aplicada uma razão cíclica de valor $d = 0,5$ até o conversor atingir regime permanente. Após isso, aplica-se um degrau de razão cíclica de valor $\Delta d = 0,2$ e, em seguida a um intervalo de tempo de acomodação suficientemente grande, aplica-se um degrau de razão cíclica de valor $\Delta d = -0,2$.

Pode-se visualizar na Figura 4.1 que o circuito e o modelo por equações diferenciais possui resposta dinâmica equivalente ao circuito comutado para valores médios quase instantâneos. Analisando as respostas transitórias aos degraus de razão cíclica, vê-se que o sistema possui resposta dinâmica distinta, tanto para o estado de tensão quanto para o de corrente, para os diferentes níveis de razão cíclica. Apesar de em um instante o degrau ser positivo e no outro instante negativo, se o sistema fosse linear, dever-se-ia visualizar respostas transitórias simétricas, com mesmo valor de sobressinal, amortecimento e frequência natural de oscilação. Entretanto, visualiza-se o oposto, evidenciando assim que o sistema é não linear.

Ademais, por inspeção do sistema (4.24), há produtos entre a variável de razão cíclica

d e as variáveis de estado, caracterizando um modelo dinâmico não linear e corroborando os resultados obtidos via Figura 4.1 (SLOTINE; LI, 1991).

Figura 4.1 – Validação do modelo dinâmico do subconversor *Boost* - Curvas dos estados de tensão de saída e corrente no indutor do circuito simulado sobrepostas pelas curvas geradas pelo modelo dinâmico analítico



Fonte: Elaboração própria

4.2 VISÃO GERAL DE PROPOSTAS DE ESTABILIZAÇÃO E RASTREAMENTO NA LITERATURA

Sistemas de controle são amplamente utilizados em Eletrônica de Potência. Desde em fonte chaveadas aplicadas a carregadores de dispositivos móveis de baixa potência até inversores trifásico de conexão de plantas de geração fotovoltaica à rede elétrica do sistema de potência, os sistemas de controle estão presentes. Com a aplicação desses tipos de sistemas, procura-se garantir estabilização dos conversores estáticos, injeção de corrente e tensão nos níveis requisitados pela carga ou pela fonte, proteção, garantia da qualidade da energia processada e rastreamento com erro nulo das referências ou trajetórias de tensão e corrente requisitadas (ALIAGA et al., 2022; LANDSMAN, 2012).

Havendo essas necessidades, foram propostas na literatura diversas arquiteturas de sistemas de controle. Existem as estratégias de controle que utilizam compensadores lineares consolidados na literatura e em aplicações industriais, sendo esses robustos e de reduzida complexidade se comparadas às estratégias de controle propostas recentemente, também chamados de controladores clássicos; controladores do tipo *PID* (*Proporcional-Integral-Derivativo*) e seus derivados, atraso e avanço de fase, *feedforward* são alguns exemplos dessa classe. Há também as estratégias de controle chamadas de controle moderno, as quais utilizam todos os estados do sistema a ser controlado em realimentação; alguns exemplos desses tipos de estratégias são as de controle ótimo, como *LQR* (*Linear Quadratic Regulator*) e *LQG* (*Linear Quadratic Gaussian*), e filtro de Kalman. Também há as técnicas de controle não lineares, as quais utilizam estratégias com característica dinâmica não linear para controle de sistemas; controle adaptativo, controle por modos deslizantes e realimentação linearizante são algumas técnicas delas (OGATA, 1995; SLOTINE; LI, 1991).

4.3 REALIMENTAÇÃO PARA LINEARIZAÇÃO DINÂMICA E CONTROLE

Existe uma fundamentação teórica presente na teoria de Sistemas Dinâmicos Não Lineares e de Controle Não Linear na qual a técnica aqui apresentada é fundamentada (SLOTINE; LI, 1991; LANDSMAN, 2012). As definições, hipóteses, teoremas e demonstrações não estão contidas no escopo desse trabalho. Todavia, sua utilização em Eletrônica de Potência vem sendo mostrada em alguns trabalhos demonstrando sua aplicabilidade a esses tipos de estruturas. Nesse trabalho, serão apresentados os conceitos fundamentais e a aplicação no inversor *Boost* proposto.

O controle por realimentação linearizante é um tipo de controle não linear aplicado a sistemas não lineares em que se utiliza realimentação de estados e de variáveis do sistema a ser controlado de maneira a se obter um sistema equivalente com comportamento dinâmico equivalente a um sistema linear. A partir dessa linearização, pode-se então projetar controladores clássicos para rastreamento de referência ou até estabilização do sistema (SLOTINE; LI, 1991).

Existem dois tipos de realimentação linearizante (ou realimentação dinâmica): linearização entrada-saída e linearização entrada-estado. Considere o sistema não linear generalista cujo modelo não linear é dado por

$$\begin{cases} \dot{x} = f(x, u) \\ y = h(x, u) \end{cases} \quad (4.25)$$

na qual x é o vetor de estados do sistema, \dot{x} é o vetor derivada do vetor de estados x e u as entradas do sistema. A linearização entrada-saída utiliza transformações não lineares na entrada e na saída com realimentação de estados em ambas; já a linearização entrada-estado utiliza transformações não lineares na entrada e nos estados com realimentação de estados (SLOTINE; LI, 1991).

Na realimentação entrada-estado, a entrada u do sistema é modificada via malha de linearização e passa a ser função de x e de v

$$u = u(x, v) \quad (4.26)$$

na qual v é a entrada do sistema linearizado realimentado.

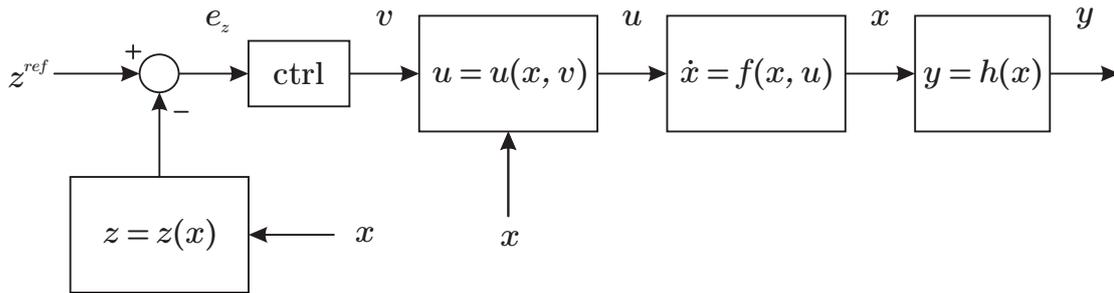
Com isso, a linearização dinâmica é garantida; porém, nada se afirma sobre a estabilidade do sistema resultante linearizado. Para a estabilidade do sistema ser garantida, é implementada uma malha externa de realimentação negativa dada por um vetor transformação de estados

$$z = z(x) \quad (4.27)$$

O sinal formado pela diferença entre a referência da malha externa e o vetor z é dado como entrada em um compensador linear, do tipo ótimo ou clássico, para alocação dos polos do sistema em locais adequados para se assegurar estabilidade e comportamento dinâmico adequado. O sinal de saída de tal compensador é o sinal v que é componente de geração do sinal u de entrada do sistema.

A síntese do sistema dinâmico linearizado descrito é apresentado na Figura 4.2.

Figura 4.2 – Diagrama de blocos de linearização dinâmica - Síntese ilustrativa



Fonte: Adaptado de **SLOTINE**

O novo sistema dinâmico linearizado é representado por

$$\begin{cases} \dot{z} = g(z, u) \\ y = p(z, u) \end{cases} \quad (4.28)$$

Uma maneira de visualizar a linearização dinâmica (LD) descrita é apresentada na Figura 4.3, na qual é representado um esboço gráfico de um sistema $f(x, u)$ onde

$$u = u(t) \quad (4.29)$$

e

$$x = x(t) = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} \quad (4.30)$$

Portanto, após a aplicação da linearização dinâmica, tem-se o novo sistema descrito por $g(z, z^{ref})$ com

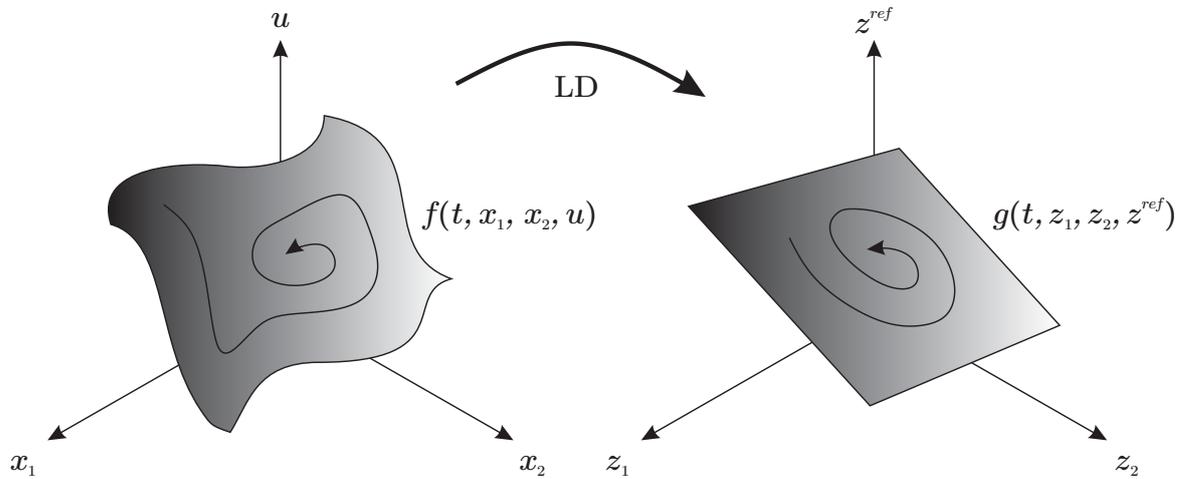
$$z^{ref} = z^{ref}(t) \quad (4.31)$$

e

$$z = z(t) = \begin{bmatrix} z_1 \\ z_2 \end{bmatrix} \quad (4.32)$$

Pode-se visualizar na Figura 4.3 as superfícies descritivas da dinâmica dos sistema antes e após linearização dinâmica com a trajetória dos estado para uma excitação variável.

Figura 4.3 – Esboço gráfico da linearização dinâmica - Transformação de estados e de entrada modificando a superfície que descreve o sistema; uma superfície descritiva não linear de $f(t, x, u)$ (à esquerda) e uma superfície descritiva linear de $g(t, x, z_{ref})$ (à direita)



Fonte: Elaboração própria

4.4 EXEMPLO SIMPLIFICADO DE LINEARIZAÇÃO DINÂMICA

Um exemplo de sistema não linear é mostrado a seguir para ilustrar a aplicação da técnica de linearização dinâmica.

Exemplo - Considere o sistema dinâmico não linear descrito pela equação diferencial

$$\dot{x} = k_1 - k_2xu \tag{4.33}$$

na qual x é o estado do sistema, u é a entrada e

$$k_1, k_2 \in \mathbb{R} \tag{4.34}$$

A nova variável de entrada v sistema linearizado é escolhida como

$$v = \dot{x} = k_1 - k_2xu \tag{4.35}$$

Portanto,

$$u = u(x, v) = \frac{k_1 - v}{k_2x} \tag{4.36}$$

fazendo com que u seja transformada em uma função dos estados e de v . Assim, o sistema linearizado é descrito por

$$v = \dot{x} \tag{4.37}$$

Como o sistema é linear, pode-se aplicar a Transformada de Laplace para se obter a

descrição do sistema no plano s . Assim,

$$V(s) = sX(s) \Rightarrow H(s) = \frac{X(s)}{V(s)} = \frac{1}{s} \quad (4.38)$$

na qual $H(s)$ é função de transferência do sistema linearizado.

Todavia, o sistema linearizado descrito por $H(s)$ é instável em malha aberta. Para estabilizá-lo, faz-se a realimentação de estados definidos pela transformação identidade

$$z = z(x) = x \quad (4.39)$$

Assim, o sinal de erro gerado para rastreamento de referência é dado por

$$e = x^{ref} - x \quad (4.40)$$

o qual é entrada do compensador $C(s)$. Realizando a análise do sistema em malha fechada e com base no Princípio do Modelo Interno, um compensador tal que

$$C(s) = 1 \quad (4.41)$$

basta para rastreamento de referência. Para corroborar o resultado, pode-se utilizar o Teorema do Valor Final para mostrar que o sistema de controle em malha fechada equivalente dado pela função de transferência $M(s)$ apresenta erro nulo em regime permanente para uma entrada (nesse caso, referência) dada por um degrau unitário.

$$\lim_{s \rightarrow 0} sU(s)M(s) = \lim_{s \rightarrow 0} s \frac{1}{s} \frac{C(s)G(s)}{1 + C(s)G(s)} = \lim_{s \rightarrow 0} s \frac{1}{s} \frac{\frac{1}{s}}{1 + \frac{1}{s}} = \lim_{s \rightarrow 0} \frac{1}{s + 1} = 1 \quad (4.42)$$

Logo, por um método analítico baseado na descrição apresentada na Seção 4.3, é evidenciada que a aplicação da técnica de linearização dinâmica cumpre sua proposta.

4.5 APLICAÇÃO DA LINEARIZAÇÃO DINÂMICA AO INVERSOR *BOOST*

Os passos a seguir são baseados em trabalhos disponíveis na literatura (SLOTINE; LI, 1991; LANDSMAN, 2012; ALIAGA et al., 2022). Porém, nesses textos não há aplicação da técnica de linearização dinâmica a inversores; essa, então, é a contribuição dessa seção.

O inversor *Boost* possui modelo dinâmico descrito por (4.23). Porém, como descrito na Seção 4.1.1, o comportamento dinâmico do inversor *Boost* é semelhante ao comportamento dinâmico do subconversor *Boost* apresentado em (4.24). Além disso, as parcelas não lineares das equações diferenciais dos modelos dos dois conversores são equivalentes. Portanto, a linearização dinâmica do subconversor *Boost* interno ao inversor *Boost* causará a linearização dinâmica do próprio inversor. De fato, realizando a linearização do

subconversor, ter-se-á um sistema linear em cascata com um filtro CR (capacitor em série com resistor) que, por sua vez, é linear. Logo, o cascadeamento de dois sistemas lineares forma um sistema global linear. Assim, é suficiente realizar a linearização dinâmica do subconversor *Boost* interno para se obter a linearização dinâmico do inversor *Boost*.

4.5.1 Linearização dinâmica da equação diferencial descritiva do estado i_L de corrente no indutor e projeto de compensador da malha de controle interna de corrente

Por conseguinte, considere o modelo dinâmico do subconversor *Boost* interno ao inversor *Boost*. A partir do sistema (4.24), tem-se

$$L \frac{di_L}{dt} = v_{in} - v_{co}(1 - d) \quad (4.43)$$

Assim, faz-se a redefinição da variável de entrada como

$$u = L \frac{di_L}{dt} \quad (4.44)$$

Portanto,

$$u = v_{in} - v_{Co}(1 - d) \quad (4.45)$$

Manipulando-se algebricamente a expressão (4.45), obtém-se

$$d = 1 + \frac{u - v_{in}}{v_{Co}} \quad (4.46)$$

Portanto, o equação diferencial descritiva da derivada da corrente i_L do indutor linearizada é expressada como

$$u = L \frac{di_L}{dt} \quad (4.47)$$

Tendo em vista que a expressão em (4.47) caracteriza uma equação diferencial ordinária linear, pode-se aplicar a Transformada de Laplace e ser obtida a função de transferência do sistema dinamicamente linearizado.

$$U(s) = sLI_L(s) \Rightarrow G_i(s) = \frac{1}{sL} \quad (4.48)$$

O sistema linearizado descrito por (4.48) é instável em malha aberta. Portanto, uma realimentação do estado de corrente i_L é realizada a partir de uma transformação de estado z do tipo identidade.

$$x_1 = i_L \Rightarrow z_1(x) = x_1 \quad (4.49)$$

Assim, um sinal de erro é gerado a partir da referência de corrente no indutor i_L^{ref} . Tal sinal de erro é aplicado na entrada do compensador linear de corrente $C_i(s)$. Todavia, a própria planta possui um integrador em seu modelo e, portanto, para rastreamento com

erro nulo em regime permanente a uma entrada do tipo degrau, é suficiente um controlador do tipo proporcional (P). Apesar do sinal de referência do inversor *Boost* não ser um sinal constante, o controlador do tipo P deve garantir em malha fechada alto ganho na frequência fundamental de I_L^{ref} . Isso pode ser facilmente alcançado, visto que dada a expressão de $G_i(s)$ e o tipo de controlador escolhido, verifica-se que a margem de ganho da malha é infinita, sendo seguimento de referência então $K_i \in \mathbb{R}^+$. A fase do sistema com esse controlador é $\frac{\pi}{2}$ rad para qualquer frequência; portanto, a margem de fase possui valor de 90° . Assim, por simplicidade, seleciona-se

$$C_i(s) = K_i = 1 \quad (4.50)$$

4.5.2 Linearização dinâmica da equação diferencial descritiva do estado v_{C_o} de tensão do capacitor C_o e projeto de compensador da malha de controle externa de tensão

As equações diferenciais descritivas do comportamento dinâmico do subconversor *Boost* apresentadas em (4.3) não são a única maneira de se descrever a dinâmica desse.

Tendo isso em vista, pelo princípio da conservação da energia, tem-se que

$$p_{in} = \sum_{i=1}^k p_i \quad (4.51)$$

na qual p_{in} é a potência instantânea de entrada do conversor estático, p_i é a potência instantânea absorvida pelo i -ésimo elemento do circuito e k é o número de elementos no circuito.

Sabe-se também que as potências instantâneas em um resistor, indutor e capacitor ideais são dadas, respectivamente, por

$$p_R = v_R i_r = v_R \frac{v_R}{R} = \frac{v_R^2}{R} \quad (4.52)$$

$$p_L = v_L i_L = v_L L \frac{di_L}{dt} = \frac{1}{2} L \frac{d(i_L^2)}{dt} \quad (4.53)$$

e

$$p_C = v_C i_C = v_C C \frac{dv_C}{dt} = \frac{1}{2} C \frac{d(v_C^2)}{dt} \quad (4.54)$$

Logo, para um subconversor *Boost*, tem-se

$$p_{in} = p_L + p_{C_o} + p_{R_o} \quad (4.55)$$

Então

$$v_{in} i_L = \frac{1}{2} L \frac{d(i_L^2)}{dt} + \frac{1}{2} C_o \frac{d(v_{C_o}^2)}{dt} + v_{C_o} i_{out} \quad (4.56)$$

Como o sistema com linearização dinâmica nos dois estados (i_L e v_{C_o} será composto por uma malha interna de controle de corrente e outra externa de controle de tensão, supõe-se que a dinâmica de corrente é constante do ponto de vista da linearização dinâmica da tensão de saída. Desse modo, a derivada de i_L^2 será nula. Manipulando-se algebricamente a expressão em (4.56), obtém-se

$$C_o \frac{d(v_{C_o}^2)}{dt} = 2(v_{in}i_L - v_{C_o}i_{out}) \quad (4.57)$$

Redefinindo a v_{C_o} e (4.57), respectivamente, como

$$v_{C_o}^2 = u_{C_o} \quad (4.58)$$

$$C_o \frac{d(v_{C_o}^2)}{dt} = w \quad (4.59)$$

tem-se que

$$i_L = \frac{w + 2v_{C_o}i_{out}}{2v_{in}} \quad (4.60)$$

Mas ainda, tem-se

$$C_o \frac{d(u_{C_o})}{dt} = w \quad (4.61)$$

A qual é uma equação diferencial linear em que pode-se aplicar a Transformada de Laplace e obter-se a função de transferência para controle de tensão

$$C_o s U_{C_o}(s) = W(s) \Rightarrow G_v(s) = \frac{U_{C_o}(s)}{W(s)} = \frac{1}{sC_o} \quad (4.62)$$

Analogamente à linearização dinâmica de tensão, o sistema descrito pela função de transferência em (4.62) é instável em malha aberta. Portanto, um sistema de controle em malha fechada para estabilização e rastreamento de referência deve ser projetado. Primeiramente, uma outra transformação de estado z do tipo identidade é aplicada ao estado de tensão v_{C_o} dada em (4.63).

$$x_2 = v_{C_o} \Rightarrow z_2(x) = x_2 \quad (4.63)$$

Porém, o equacionamento e escolha das transformações de linearização foi feito considerando o quadrado de v_{C_o} definido como u_{C_o} . Então, o sinal de referência de controle é dado por

$$u_{C_o}^{ref} = (v_{C_o}^{ref})^2 \quad (4.64)$$

cuja diferença entre esse e o sinal lido u_{C_o} gera um sinal de erro e_{uco} . Esse é dado como entrada ao compensador de tensão. O compensador, por sua vez, foi selecionado do tipo

proporcional. Como a planta $G_v(s)$ possui as mesmas características qualitativas da planta $G_i(s)$, escolheu-se também ganho unitário para o compensador de tensão tal que

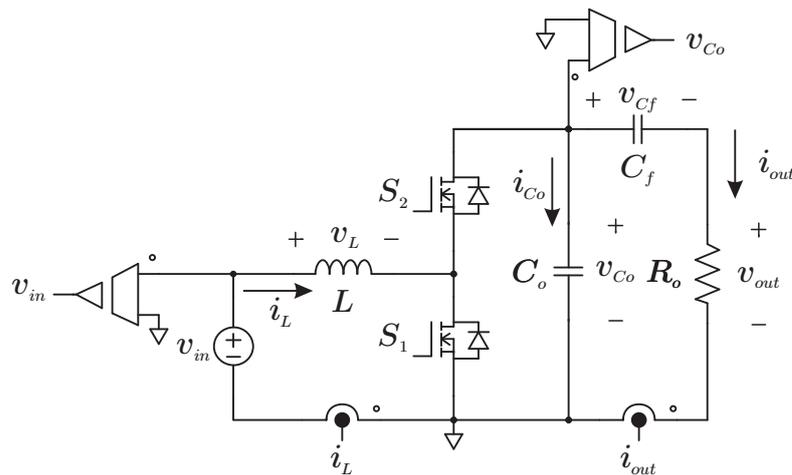
$$C_v(s) = K_v = 1 \tag{4.65}$$

Além disso, dadas as expressões de $G_i(s)$ e $G_v(s)$, o desacoplamento dinâmico entre as duas malhas, com K_i e K_v de valores unitários, se dá inerentemente às ordens de grandeza de L e C_o (no Capítulo 5, que disserta sobre o projeto e seleção dos componentes, será mostrado que o $C_o = 2,2 \mu F$ e $L \approx 275 \mu H$). Isso faz com que as frequências de cruzamento das malhas de controle estejam ao menos por duas décadas de ordem de grandeza.

4.6 RESULTADOS DE VALIDAÇÃO DA MODELAGEM DINÂMICA E DA ESTRATÉGIA DE CONTROLE POR SIMULAÇÃO

O circuito simulado a ser controlado é apresentado na Figura 4.4. Nela, é possível visualizar os elementos do inversor *Boost* juntamente aos sensores necessários para controle e linearização dinâmica, sendo eles relacionados às grandezas: v_{in} , i_L , v_{C_o} e i_{out} . Um ponto que pode ser discutido é o fato de se estar controlando a tensão v_{C_o} ao invés da tensão v_{out} ; porém, realiza-se um projeto adequado de maneira à C_f não atenuar a componente na frequência f_r requisitada na carga. Dessa forma, controla-se indiretamente v_{out} .

Figura 4.4 – Circuito do inversor *Boost* a ser controlado

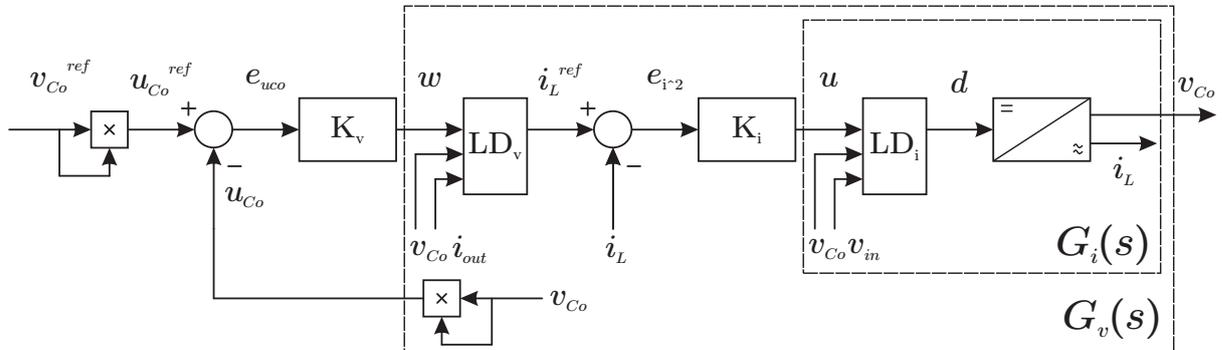


Fonte: Elaboração própria

Dadas todas as expressões e conceitos apresentados na Seção 4.3, o diagrama de blocos representativo da linearização dinâmica e controle do inversor *Boost* é apresentada na Figura 4.5. Inspeccionando-a, é possível visualizar todas as variáveis utilizadas para implementação do controle e as linearizações dinâmicas de cada equação diferencial descritiva dos estados linearizados; ademais, pode-se observar as plantas equivalentes

representadas então por funções de transferência, além das próprias realimentações e controladores do tipo proporcional utilizados.

Figura 4.5 – Sistema de controle do inversor *Boost* por linearização dinâmica - malha interna de linearização dinâmica e controle de corrente e malha externa de linearização dinâmica e controle de tensão



Fonte: Elaboração própria

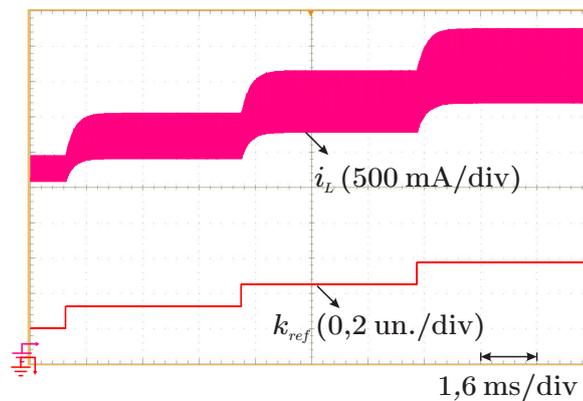
A partir do circuito da Figura 4.4 e do diagrama apresentado na Figura 4.5, primeiramente desabilita-se a malha externa de tensão juntamente aos seus blocos de linearização dinâmica e compensador de tensão, aplicando-se apenas uma referência de corrente inicial de valor $i_L^{ref} = 2,5 A$ com o fator de multiplicação k_{ref} inicialmente unitário. Após atingido o regime permanente, soma-se 0,2 a k_{ref} a cada 5 ms; dessa forma, aplica-se 3 degraus unitários de referência de corrente de larga amplitude.

Na Figura 4.6, é mostrada a curva de corrente i_L no indutor e a curva abaixo representa o fator de multiplicação k_{ref} . Pode-se ver que, para diferentes pontos de operação, o comportamento dinâmico do circuito se mostra equivalente, evidenciando a linearidade do sistema dinamicamente linearizado. Todavia, a ondulação de corrente aumenta com o aumento do seu valor médio quase instantâneo devido ao fato que, a ondulação é dada por um percentual pré-definido do seu valor médio quase instantâneo.

Em seguida, são habilitadas as demais malhas e blocos presentes na Figura 4.6. Aplica-se uma referência de tensão $v_{co}^{ref} = 260 V$ e, assim como na validação da linearização dinâmica de corrente, aumenta-se o fator de multiplicação de referência k_{ref} em 0,2 instantaneamente em três momentos distintos separados entre si, porém, de 25 ms. Nessa figura, observa-se a tensão v_{out} (acima) e k_{ref} (abaixo); vê-se que o comportamento dinâmico transitório da tensão é equivalente para os três degraus, também corroborando a operação adequada da linearização dinâmica da equação diferencial descritiva de tensão.

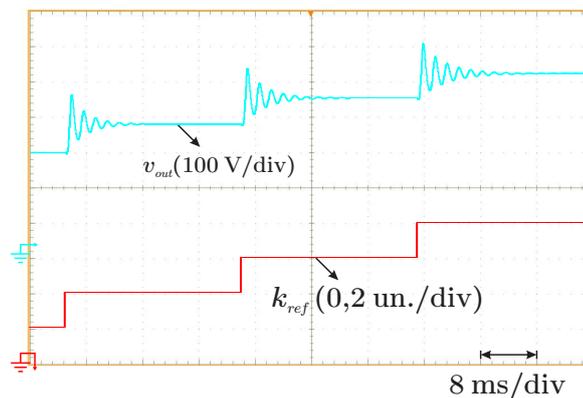
Em suma, os resultados de validação apresentados na Figura 4.6 e na Figura 4.7 evidenciam, por meio do comportamento dinâmico transitório, que a frequência natural, os polos e o amortecimento do sistema são equivalentes para diferentes pontos de operação. Isso caracteriza, portanto, um sistema globalmente linear.

Figura 4.6 – Validação da linearização dinâmica aplicada à malha de corrente do subconversor *Boost* - Curvas do estado de corrente no indutor e de degraus de referência



Fonte: Elaboração própria

Figura 4.7 – Validação da linearização dinâmica aplicada à malha de corrente do subconversor *Boost* - Curvas do estado de tensão de saída e de degraus de referência

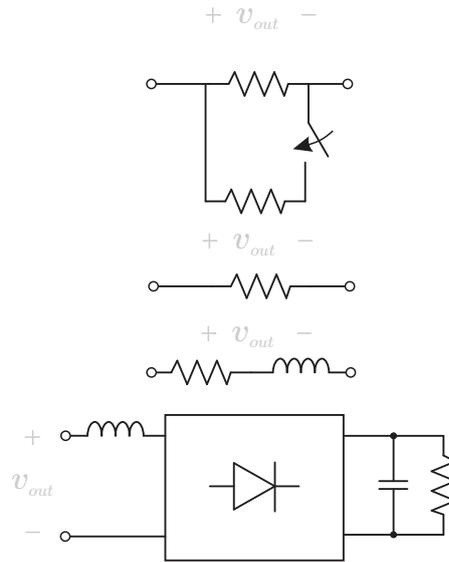


Fonte: Elaboração própria

Por conseguinte, para validar a estratégia de controle, avaliou-se a rejeição a perturbações e seguimento de referência com cargas de características distintas de uma carga resistiva pura. Em simulações distintas, foram aplicadas as perturbações de degrau de carga de 50 % para 100 %, degrau de referência de tensão de $-2v_{out}^{ref}$ (equivalente a degrau de fase de 180°) e degrau da tensão de saída realizando uma queda abrupta de tensão de 25 % da tensão de entrada. Para diferentes tipos de cargas, foi utilizada uma carga formada por um ramo série com um resistor de 50Ω e um indutor de 80 mH , além de uma carga não linear formada por um indutor de entrada de indutância de $275 \mu\text{H}$, um retificador de onda completa com uma saída com filtro capacitivo com capacitância de $100 \mu\text{F}$ e uma carga resistiva de resistência 90Ω , tendo um fator de crista cujo valor é 1,39 com uma fonte de tensão ideal em sua entrada de valor eficaz de 110 V . Um diagrama representativo das cargas utilizadas na simulação de controle é apresentada na Figura 4.8.

No caso do degrau de carga de 50 % para 100 %, o principal resultado é apresentado na Figura 4.9. Pode-se visualizar a curva referente à tensão de saída v_{out} (em azul) e a

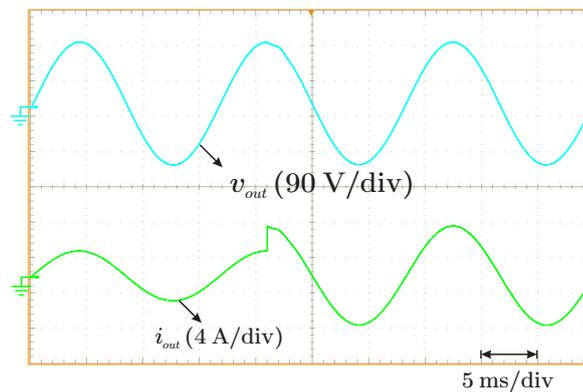
Figura 4.8 – Diagrama representativo de cargas utilizadas para validação por simulação da estratégia de controle



Fonte: Elaboração própria

curva da corrente de saída i_{out} (em verde). A resposta rápida de fornecimento de corrente para a carga é causada, principalmente, pela malha de controle de corrente. O efeito da malha de tensão pode ser visto no rastreamento da referência de tensão, sendo pequena a distorção de tensão transitória devido ao degrau em relação a amplitude da tensão senoidal de saída.

Figura 4.9 – Validação por degrau de carga via simulação da estratégia de controle aplicada ao inversor *Boost* - Curvas de tensão de saída (acima) e de corrente de saída (abaixo)

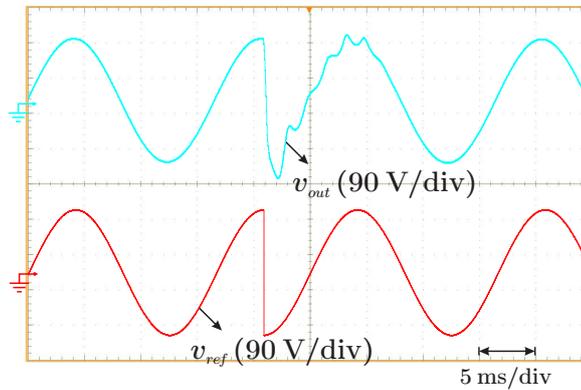


Fonte: Elaboração própria

Para validação de seguimento de referência com modificação dessa, faz-se a aplicação de um degrau de $-2v_{out}$, equivalente a uma inversão de fase. Tem-se o resultado obtido na Figura 4.10. Nessa, pode-se ver a curva da tensão de saída (azul) e a referência da tensão de saída (vermelho). A aplicação do degrau se dá no instante em que a tensão de saída está em seu valor de pico. Vê-se então que a tensão de saída sofre um impacto dinâmico transitório cujo tempo de acomodação é de aproximadamente $0,75T_r$, onde T_r é o período

da tensão de saída. Porém, o transitório possui reduzido valor de sobressinal se comparado a amplitude do sinal controlado em regime permanente.

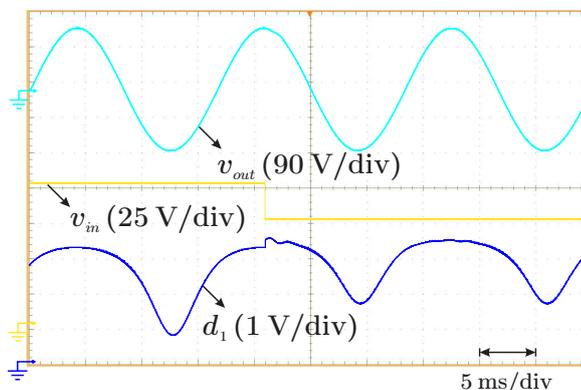
Figura 4.10 – Validação por degrau de referência via simulação da estratégia de controle aplicada ao inversor *Boost* - Curvas de tensão de saída (acima) e referência de tensão de saída (abaixo)



Fonte: Elaboração própria

O último resultado foi obtido frente à rejeição de perturbações, no qual foi aplicado um degrau de tensão de entrada v_{in} no inversor. O valor do degrau foi de -25 V com o objetivo de se avaliar o comportamento do sistema de controle em uma situação de abaixamento da tensão do barramento de entrada. As curvas de tensão de saída (azul claro), tensão de entrada (amarelo) e de razão cíclica aplicada ao conversor d_1 (azul escuro). Vê-se que, no momento da transição, o rastreamento da tensão de saída quase não sofre distúrbio; em contrapartida, há a elevação do valor máximo de razão cíclica, com dinâmica rápida se comparada a dinâmica de oscilação senoidal fundamental da tensão de saída. A amplitude do sinal d_1 é ajustada pelo controle após a perturbação frente ao ajuste ganho estático necessário para rastreamento da tensão de saída.

Figura 4.11 – Validação por degrau de tensão de entrada via simulação da estratégia de controle aplicada ao inversor *Boost* - Curvas de tensão de saída (acima), tensão de entrada (centro) e de razão cíclica (abaixo)

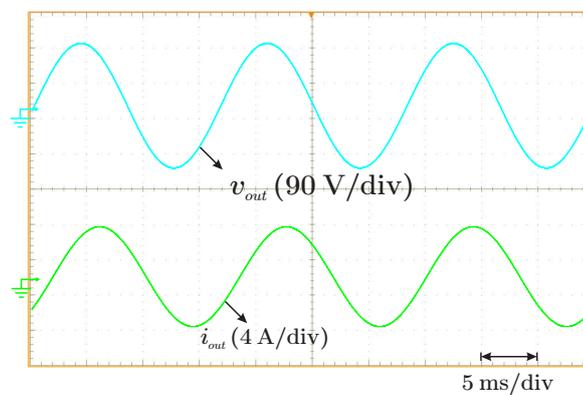


Fonte: Elaboração própria

Outra forma de avaliar o controle é verificando o seu comportamento frente a cargas

com características distintas daquelas utilizadas no modelo dinâmico para projeto de controle. A primeira carga utilizada foi composta por um ramo série contendo um resistor de resistência de 40Ω e um indutor de indutância de 80 mH . Na frequência fundamental almejada na carga (60 Hz), resulta-se em um fator de potência de $\cos(\phi) = 0,798$ indutivo, sendo fornecida pelo inversor uma potência aparente de $241,54 \text{ VA}$. As curvas de tensão e de corrente obtidas em regime permanente com a malha de controle atuante são apresentadas na Figura 4.12. Visualiza-se a curva de tensão v_{out} (azul) e da corrente de saída i_{out} (verde). Pode-se ver que a corrente está em atraso em relação à tensão, como esperado, devido ao efeito indutivo. Ademais, o rastreamento da referência senoidal foi efetuado de maneira adequada.

Figura 4.12 – Validação com carga RL via simulação da estratégia de controle aplicada ao inversor Boost - Curvas de tensão de saída e de corrente de saída



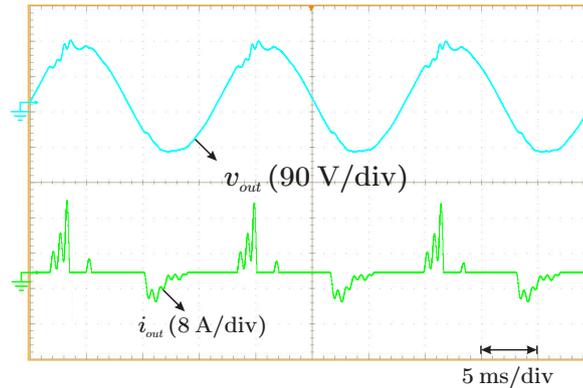
Fonte: Elaboração própria

Por fim, para validar a performance do controlador frente a diferentes tipos de carga, conecta-se aos terminais de saída do inversor *Boost* uma carga não linear formada por um indutor de entrada de indutância de 275

μH , um retificador de onda completa com uma saída com filtro capacitivo com capacitância de $100 \mu\text{F}$ e uma carga resistiva de resistência 90Ω , tendo um fator de crista cujo valor é $1,39$ com uma fonte de tensão ideal em sua entrada de valor eficaz de 110 V . A Figura 4.13 mostra os resultados obtidos em regime permanente via curvas da tensão de saída (azul) e da corrente de saída (verde). Assim, por inspeção visual, vê-se que a curva de tensão de saída apresenta distorção, porém com as amplitudes das componentes de distorção menores do que a amplitude da senoide fundamental. Já a corrente de saída possui característica de corrente de entrada de um retificador de onda completa com pouca ação de filtro em seu formato. Do ponto de vista dinâmico do controle do inversor, pode-se dizer que a exigência pela carga do fornecimento de um corrente pulsada atua como perturbações intermitentes de alta intensidade do tipo variação de carga. Dessa forma, espera-se que o controle consiga, ao menos, atenuar a distorção harmônica de tensão de saída.

Para sumarizar e comentar mais alguns aspectos relacionados aos resultados apre-

Figura 4.13 – Validação com carga não linear via simulação da estratégia de controle aplicada ao inversor *Boost* - Curvas de tensão de saída e de corrente de saída



Fonte: Elaboração própria

Fonte: autor.

Carga	<i>THD</i>	1 ^a	3 ^a h.	5 ^a h.	7 ^a h.	9 ^a h.
R	0,44 %	156,8 V	≈ 0 V	≈ 0 V	≈ 0 V	≈ 0 V
RL	0,30 %	156,1 V	≈ 0 V	≈ 0 V	≈ 0 V	≈ 0 V
NL	4,88 %	146,42 V	1,51 V	3,46 V	3,46 V	3,14 V

Tabela 4.1 – Dados de distorção harmônica total e as amplitudes das componentes harmônicas ímpares (fundamental à 9^a harmônica) das curvas de tensão de saída para carga resistiva (R), resistiva-indutiva (RL) e não linear (NL)

sentados nas Figura 4.12 e Figura 4.13, juntamente à operação em regime permanente com carga resistiva nominal, implementa-se a Tabela 4.1. Os resultados obtidos de distorção harmônica total para as cargas passivas (R e RL) evidenciam a qualidade da técnica de controle utilizada e o impacto da linearização dinâmica para redução do esforço de controle causando, por fim, valores de *THD* menores que 0,50 %; bem como as harmônicas 3^a, 5^a, 7^a e 9^a foram verificadas com valor aproximadamente nulo. Para a carga não linear, o valor de *THD* identificado foi de 4,88 %. As harmônicas ímpares apresentaram valores reduzidos, mas não nulos. Ademais, a carga não linear inerentemente à sua natureza exige componentes não lineares de corrente na saída do inversor, porém o sistema de controle nele aplicado reduz a distorção de tensão que seria imposta nos terminais de saída.

4.7 CONCLUSÕES DO CAPÍTULO

A modelagem do inversor *Boost* para valores médios quase instantâneos foi realizada juntamente a do seu subconversor interno; foram encontrados sistemas de equações diferenciais descritivos que, por simulação, foram validados como descreventes das dinâmicas do inversor *Boost*. Além disso, foi implementada a linearização dinâmica para controle do inversor, mostrando-se, também via simulação, uma ferramenta poderosa para linearizar o sistema globalmente (e não localmente, como na linearização em torno de um ponto de

operação). Como a linearização dinâmica entrega modelos linearizados precisos e simples, compensadores de baixa complexidade podem ser aplicados. Assim, compensadores do tipo proporcional foram aplicados. Por fim, o sistema de controle completo, junto a linearização dinâmica, mostrou-se eficaz na rejeição de perturbações e rastreamento de referência para diferentes cargas. Portanto, a estratégia de modelagem, linearização e controle aplicada mostrou evidências de ser adequada para o controle do inversor em questão em uma futura aplicação experimental de tais técnicas.

5. Validação experimental

Esse capítulo apresenta elementos do projeto físico do indutor L , critérios de seleção dos capacitores C_o e C_f , seleção dos interruptores utilizados em uma dada especificação técnica de um protótipo testado em bancada. Serão estimadas as perdas em todos os dispositivos que compõe a parte de potência do inversor *Boost* e será apresentada uma metodologia específica de estimativa de perdas de comutação para inversores. Será apresentado também conceitos do projeto térmico de dissipadores, implementação do circuito de comando dos interruptores e alguns critérios de desenvolvimento de *layout*. Também são apresentados os resultados de simulação juntamente aos de experimentação para comparação qualitativa entre as curvas obtidas, além da apresentação quantitativa de alguns resultados experimentais. Por fim, são mostradas curvas experimentais para análise de desempenho do inversor em malha aberta. O máximo rendimento obtido foi de 94,78 %.

5.1 ESPECIFICAÇÃO DA EXPERIMENTAÇÃO DO PROTÓTIPO DO INVERSOR *BOOST*

Para validar experimentalmente resultados obtidos, foi projetado um protótipo do inversor *Boost* cuja especificação de projeto é apresentada na Tabela 5.1. A frequência de comutação f_s foi definida com o valor de 100 kHz de maneira a se obter uma redução de volume de L e C_o ; dimensionamentos preliminares mostraram que, apesar da redução do volume do dissipador devido às perdas de comutação mais baixas em frequências de comutação mais baixas, o volume dos elementos L e C_o foi reduzido. Ademais, as perdas por condução em um indutor de menor indutância em um mesmo núcleo e inversor serão menores.

Fonte: Elaboração própria.

Símbolo	Parâmetro	Valor
P_{out}	Potência média transferida para a carga	250 W
v_{in}	Tensão de entrada	100 V
v_{out}	Tensão eficaz de saída	110 V
f_s	Frequência de comutação	100 kHz
f_r	Frequência de v_{out} sobre a carga	60 Hz
$\Delta i_L\%$	Ondulação máxima percentual da corrente i_L	20 %
$\Delta v_{out}\%$	Ondulação máxima percentual da tensão v_{out}	2,5 %

Tabela 5.1 – Especificação de projeto do protótipo do inversor *Boost*

Dada essa especificação, foi calculada a razão cíclica aplicada ao protótipo para atender a especificação de v_{out} . Assim,

$$d = 0,375 + 0,33sen(\omega_r t) \quad (5.1)$$

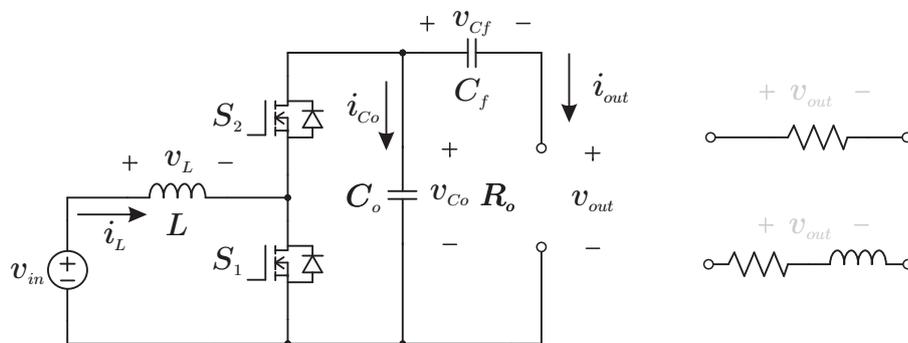
Dado o equacionamento e a análise estática apresentada no Capítulo 3, é possível realizar o dimensionamento da indutância e capacitâncias mínimas necessárias para operação do circuito; os valores de esforços elétricos serão apresentados diretamente assumindo as expressões apresentadas na Seção 3.3. O circuito a ser validado é apresentado na Figura 5.1

Fonte: Elaboração própria.

Símbolo	Parâmetro	Valor
$L_{mín}$	Indutância mínima	254,83 mH
$C_{omín}$	Capacitância mínima de saída do subconversor	2,02 μ F
C_{fmin}	Capacitância mínima de bloqueio de nível cc	500 μ F

Tabela 5.2 – Indutância e capacitâncias mínimas para atendimento de especificação de projeto do protótipo do inversor *Boost*

Figura 5.1 – Diagrama representativo de circuito de potência junto às cargas testadas



Fonte: Elaboração própria

Além disso, os esforços de tensão e de corrente foram calculados numericamente e validados por simulação. Os resultados são apresentados na Tabela Tabela 3.2 e serão consultados ao longo desse capítulo.

5.1.1 Projeto do indutor

A indutância mínima necessária para garantir máxima ondulação de corrente no indutor de 20 % é de valor 254,8 μ H. Para isso, para o projeto do indutor, selecionou-se o núcleo toroidal APH46P60 da fabricante AMOGREENTECH que utiliza a tecnologia de pó de ferro para gerar um *gap* distribuído e evitar a saturação (ANDRADE, 2018; SILVA, 2018). A fabricante propõe que, para um dado valor de indutância, o núcleo possibilita a

construção de indutores de volume reduzido e com menores perdas, sendo projetado para aplicações de conversores *cc-ca* e *ca-cc*.

Utilizando os dados fornecidos pelo fabricante do núcleo, é possível executar um projeto implementado por meio do *Mathcad* de forma a se obter a quantidade de espiras necessárias para se ter o valor de indutância necessário. Ademais, deve-se, durante o projeto executado, selecionar a densidade de corrente máxima no condutor, selecionar o cabo a ser utilizado e escolher o fator de utilização da janela interna do núcleo. Verifica-se algumas figuras de mérito, tais como o fator de execução, parâmetro no qual se estima a dificuldade de montagem do indutor, e as perdas totais no núcleo, de maneira a verificar a aplicabilidade do projeto em um elemento físico no protótipo. Os detalhes do projeto do indutor são apresentados no Apêndice A utilizando os esforços nesse elemento apresentados na Tabela 3.2.

Como resultado, o número de espiras mínimo foi de 43, sendo construído um indutor de 45 espiras. O enrolamento do indutor será composto por dois cabos *litz* (flexível, em alemão) cada um formado por 150 condutores sólidos de espessura *American Wire Gauge*, calibre de fio americano, em inglês (*AWG*), 38 isolados entre si. Dessa forma, para a frequência de comutação de 100 kHz, tem-se o efeito pelicular reduzido. Além disso, os condutores são justapostos em trajetórias em espiral para atenuação do efeito de proximidade. A quantidade de condutores foi superdimensionada de maneira a diminuir a resistência série do indutor e, por consequência, reduzir as perdas de condução do inversor *Boost*.

5.1.2 Seleção dos capacitores C_o e C_f

Para seleção do capacitor da topologia C_o , deve-se ter um capacitor com no mínimo 2,02 μF de capacitância e que suporte os esforços de corrente nesse dispositivo apresentados na Tabela 3.2. Para tanto, selecionou-se o modelo de capacitor de filme metalizado de polipropileno que suporta até 800 V à temperatura de 70 °C e tem capacitância de 2,2 μF cujo fabricante é a TDK e modelo é o B32674D6225+000. Mais detalhes da seleção são apresentados no Apêndice A, tais como estimativa de perdas.

Na seleção do capacitor de bloqueio *cc* C_f , deve-se ter no mínimo uma capacitância equivalente de 500 μF cujo capacitor possa suportar os esforços apresentados na Tabela 3.2. Existem capacitores eletrolíticos que atendem tais critérios. Porém, uma tecnologia de material que possua maior vida útil pode ser aplicada, visto que o estresse de corrente elétrica é causado por toda a corrente que é entregue a carga, o que torna o esforço de corrente relativamente alto se comparado aos esforços de corrente a aplicações de capacitores em barramento de corrente contínua para filtragem de alta frequência. Assim, seleciona-se 5 capacitores de filme metalizado de polipropileno de capacitância de 100 μF cada que suportam 500 V à temperatura de 70 °C e serão arranjados em paralelo. Além

disso, para um arranjo de capacitores de mesma capacitância em paralelo, tem-se que

$$i_{c_{arranjo}} = \frac{1}{j} i_{Cin} \quad (5.2)$$

na qual $i_{c_{arranjo}}$ é a corrente elétrica que passa através de um capacitor, i_{Cin} é a corrente que entra no arranjo e j é o número de capacitores do arranjo.

Como a potência dissipada em um capacitor não ideal é dada por

$$P_{ESR} = ESR i_{c_{arranjo}}^2 \quad (5.3)$$

e ESR é a resistência série equivalente do capacitor (*Equivalent Series Resistance*, em inglês), tem-se que

$$P_{ESRC} = ESR \frac{1}{j^2} i_{Cin}^2 = \frac{1}{j^2} ESR i_{Cin}^2 \quad (5.4)$$

Logo, as perdas por condução em um único capacitor caem com o quadrado do número de capacitores colocados em paralelo no arranjo. Nesse caso, como são cinco capacitores em paralelo, as perdas em um único capacitor seriam reduzidas em vinte e cinco vezes; esse fato aumenta a vida útil do capacitor consideravelmente. Porém, como é um arranjo, contabiliza-se a soma das perdas. Logo, a soma das perdas nos cinco capacitores é cinco vezes menor do que as perdas por condução que seriam resultantes em um único capacitor de mesma ESR. Em contrapartida, obtém-se um aumento expressivo no volume do inversor em questão.

Por fim, o modelo dos cinco capacitores selecionados arranjados em paralelo entre si é o Panasonic EZPE50107MTA.

5.1.3 Seleção dos interruptores

Por fim, como últimos componentes de potência a serem selecionados, tem-se os interruptores S_1 e S_2 . Esses são componentes essenciais ao funcionamento do inversor e impactam sensivelmente sua performance devido às perdas e à questões térmicas. Para seleção de tais componentes, existem muitos graus de liberdade, tais como: nível de tensão máximo entre os terminais de potência, resistência (ou tensão) de condução, tempo de subida e tempo de descida na comutação, carga de recuperação reversa (no caso do diodo de corpo), tensões de acionamento recomendadas, tensão de disparo, complexidade de circuito de acionamento, resistência térmica, temperatura máxima de junção, tipo de encapsulamento e custo do componente (MARTINS, 2018).

Além disso, há diversas opções quanto a tecnologia do material semicondutor utilizada no dispositivo e quanto a arquitetura interna. Algumas delas são: *Insulated Gate Bipolar Transistor*, transistor bipolar com porta isolada, em inglês (IGBT), *Metal Oxide Semiconductor Field Effect Transistor*, transistor de efeito de campo metal-óxido-

semicondutor, em inglês (*MOSFET*) de potência clássico, *Gallium Nitride Field Effect Transistor*, transistor de efeito de campo de nitreto de gálio, em inglês (*GaN FET*), Silicon Carbide, *MOSFET* de carbeto de silício, em inglês (*SiC MOSFET*). Cada tecnologia possui suas vantagens e desvantagens cujos detalhes não são parte do escopo desse texto. Ademais, em cada tipo dessas tecnologias, há ramificações para aprimorar algumas figuras de mérito dos conversores, descritas no parágrafo anterior, muitas vezes em detrimento de outras.

Considerando essas informações, utilizando os dados de esforços elétricos contidos na Tabela 3.2, a disponibilidade do dispositivo, baixa complexidade quanto ao circuito de acionamento e buscando um conversor que seja capaz de conduzir e comutar em alta frequência com perdas relativamente reduzidas, foi selecionado o interruptor composto por um *SiC MOSFET* e um diodo em antiparalelo contidos em um mesmo encapsulamento cujo modelo é o SCT3080AL da fabricante ROHM. Seu encapsulamento é do tipo TO-247N e é considerado um *MOSFET* de terceira geração. A sumarização das principais características desse interruptor é apresentada na Tabela 5.3.

Fonte: Elaboração própria.

Símbolo	Parâmetro	Valor
V_{ds}	Tensão <i>drain-source</i> máxima de bloqueio	350 V
I_{ds}	Corrente <i>drain-source</i> máxima de condução	21 A
V_{gsth}	Tensão <i>gate-source</i> mínima para entrada em condução	2,7 a 5,6 V
R_{dson}	Resistência <i>drain-source</i> de condução	80 mΩ
R_{jc}	Resistência térmica junção-encapsulamento	0,86 K/W
C_{iss}	Capacitância de entrada	571 pF
C_{oss}	Capacitância de saída	39 pF
C_{rss}	Capacitância de transferência reversa	19 pF
t_r	Tempo de subida	26 ns
t_f	Tempo de descida	16 ns
I_s	Corrente <i>source-drain</i> máxima de condução	30 A
V_{sd}	Tensão <i>source-drain</i> máxima de bloqueio	3,2 V
t_{rr}	Tempo de recuperação reversa	15 ns
Q_{rr}	Carga de recuperação reversa	53 nC

Tabela 5.3 – Principais dados do *SiC MOSFET* SCT3080AL

Esse modelo de *SiC MOSFET* será utilizado no interruptor S_1 e no interruptor S_2 do inversor *Boost* prototipado.

5.1.4 Cálculo de perdas de condução

As perdas de condução para um *MOSFET* podem ser dadas por

$$P_{scond} = \alpha_{Rds} R_{dson} i_{seficaz}^2 \quad (5.5)$$

na qual α é o coeficiente de temperatura da resistência de condução. Tendo em vista os dados de esforços elétricos na Tabela 3.2, tem-se para os *SiC MOSFET* dos interruptores S_1 e S_2 , respectivamente,

$$P_{s1cond} = 3,916 \text{ W} \quad (5.6)$$

e

$$P_{s2cond} = 0,434 \text{ W} \quad (5.7)$$

Em contrapartida, as perdas de condução em um diodo podem ser dadas por

$$P_{dcond} = V_{sd}i_{dmed} \quad (5.8)$$

Portanto, também com base na Tabela 3.2, as perdas por condução nos diodos são

$$P_{d1cond} = 1,787 \text{ W} \quad (5.9)$$

e

$$P_{d2cond} = 3,21 \text{ W} \quad (5.10)$$

5.1.5 Metodologia de cálculo de perdas de comutação

Com base na própria quantidade de variáveis envolvidas e fenômenos intrínsecos, as perdas de comutação possuem uma caracterização mais complexa do que as perdas de condução. Com isso, existem algumas metodologias analíticas e por simulação para estimativas das perdas de comutação (BARBI, 2006; MARTINS, 2018).

Um método simplificado seria utilizar a equação de perdas de comutação para *MOSFETs* e diodos aplicados em conversores *cc-cc* (BARBI, 2006; MARTINS, 2018) dadas por

$$P_{scomut} = \frac{t_r + t_f}{2} f_s v_{max} i_{max} \quad (5.11)$$

e

$$P_{dcomut} = Q_{rr} f_s v_{max} i_{max} \quad (5.12)$$

nas quais v_{max} e i_{max} os valores máximos de tensão e corrente imediatamente antes e imediatamente depois da comutação (considerando uma comutação ideal do ponto de vista de sobressinais).

Todavia, por serem considerados valores máximos e não considerarem a variação temporal as correntes e tensões em baixa frequência, essa metodologia superestima as perdas de comutação em inversores causando um superdimensionamento dos dissipadores, levando a maiores volumes e custos dos equipamentos.

No escopo do desafio de modelar de maneira mais precisa as perdas de comutação

em dispositivos semicondutores aplicados a Eletrônica de Potência, propõe-se um método em que é considerada a variação de tensão e corrente em baixa frequência dos inversores.

Suponha um *MOSFET* cuja tensão e corrente possuem mesmo período T_r tal que

$$\begin{cases} v_{ds} = v_{ds}(t) \\ i_{ds} = i_{ds}(t) \end{cases} \quad (5.13)$$

e que v_{ds} e i_{ds} não variam consideravelmente dentro de um período de comutação.

Suponha também que a frequência de comutação seja f_s e a componente de baixa frequência fundamental seja $f_r = \frac{1}{T_r}$. Assim, o número de comutações n em um período do sinal de baixa frequência é dado por

$$n = \frac{f_s}{f_r} \quad (5.14)$$

A energia dissipada na entrada em condução e na entrada em bloqueio em um período de comutação $T_s = \frac{1}{f_s}$ que contém o instante t_x é dada por (MARTINS, 2018)

$$E_{scomut} = \frac{t_r + t_f}{2} v_{ds}(t_x) i_{ds}(t_x) \quad (5.15)$$

Visto que essas comutações acontecem n vezes dentro de um período T_r , então pode-se escrever que

$$P_{scomut} = \frac{1}{T_r} \sum_{k=1}^n E_{scomut} = \frac{1}{T_r} \sum_{k=1}^n \frac{t_r + t_f}{2} v_{ds}(t_x) i_{ds}(t_x) \quad (5.16)$$

Por fim,

$$P_{scomut} = \frac{t_r + t_f}{2} \frac{1}{T_r} \sum_{k=1}^n v_{ds}\left(T_r \frac{k}{n}\right) i_{ds}\left(T_r \frac{k}{n}\right) \quad (5.17)$$

No caso quando f_s é muito maior que f_r , pode-se considerar, matematicamente, $n \rightarrow \infty$. Portanto, o somatório apresentando em (5.17) converge para um integral contínua. Logo,

$$P_{scomut} = \frac{t_r + t_f}{2} \frac{1}{T_r} f_s \int_0^{T_r} v_{ds}(t) i_{ds}(t) dt \quad (5.18)$$

Analogamente, pode-se encontrar expressões de somatório ou integral para descrever as perdas por comutação em diodos considerando as mesmas hipóteses. Então, tem-se que

$$P_{dcomut} = Q_{rr} \frac{1}{T_r} \sum_{k=1}^n v_{sd}\left(T_r \frac{k}{n}\right) \quad (5.19)$$

e, por conseguinte, com f_s muito maior que f_r ,

$$P_{dcomut} = Q_{rr} \frac{1}{T_r} f_s \int_0^{T_r} v_{sd}(t) dt \quad (5.20)$$

Por fim, dada a especificação de projeto na Tabela 5.1, a análise das etapas de operação, as equações analíticas de valores médios quase instantâneos para os elementos do inversor *Boost* apresentadas no Capítulo 3 e t_r , t_f e Q_{rr} dados na Tabela 5.3, tem-se que:

$$P_{s1comut} = \frac{t_r + t_f}{2} \frac{1}{T_r} f_s \int_0^\pi v_{C_o}(\omega t) i_L(\omega t) d\omega t = 3,48 \text{ W} \quad (5.21)$$

$$P_{d1comut} = Q_{rr} \frac{1}{T_r} f_s \int_\pi^{2\pi} v_{C_o}(\omega t) d\omega t = 0,475 \text{ W} \quad (5.22)$$

$$P_{s2comut} = \frac{t_r + t_f}{2} \frac{1}{T_r} f_s \int_\pi^{2\pi} -v_{C_o}(\omega t) i_L(\omega t) d\omega t = 0,537 \text{ W} \quad (5.23)$$

$$P_{d2comut} = Q_{rr} \frac{1}{T_r} f_s \int_0^\pi v_{C_o}(\omega t) d\omega t = 1,011 \text{ W} \quad (5.24)$$

Dessa forma, analiticamente, estima-se de maneira mais precisa as perdas de comutação no inversor *Boost* a ser testado.

5.1.6 Projeto térmico

Visto que para manter estabilidade térmica nos interruptores, deve-se colocar dissipadores de calor a ele acoplados termicamente para manter a temperatura de operação em regime permanente dentro dos parâmetros máximos de operação das junções. Assim, deve-se selecionar adequadamente os dissipadores.

Para isso, calcula-se primeiramente a potência dissipada em cada encapsulamento de semicondutores com base nas expressões e valores calculados na Subseção 5.1.5.

$$P_{encaps1} = P_{s1cond} + P_{s1comut} + P_{d1cond} + P_{d1comut} = 9,659 \text{ W} \quad (5.25)$$

$$P_{encaps2} = P_{s2cond} + P_{s2comut} + P_{d2cond} + P_{d2comut} = 5,191 \text{ W} \quad (5.26)$$

Supõe-se para o projeto dos dissipadores a temperatura de junção $T_{j1} = T_{j2} = 100$ °C e a temperatura ambiente $T_{a1} = T_{a2} = 40$ °C . Além disso, considera-se a resistência térmica junção-encapsulamento do SCT3080AL como $R_{jc} = 0,80 \frac{K}{W}$.

Assim, aplicando o circuito térmico composto pela resistência junção-encapsulamento, resistência encapsulamento-dissipador (R_{cd}) e a resistência dissipador-ambiente (R_{da1} e R_{da2}) e os respectivos fluxos de potência dissipada $P_{encaps1}$ e $P_{encaps2}$, tem-se que as resistências dissipador-ambiente máximas para garantir as temperaturas de junção especificadas são:

$$R_{da1} = \frac{T_{j1} - T_{a1}}{P_{encaps1}} - R_{jc} - R_{cd} = 5,112 \frac{K}{W} \quad (5.27)$$

$$R_{da2} = \frac{T_{j2} - T_{a2}}{P_{encaps2}} - R_{jc} - R_{cd} = 10,458 \frac{K}{W} \quad (5.28)$$

Com base nisso, seleciona-se dois dissipadores modelo H4225 da fabricante HS Dissipadores de 40 mm de altura. Ressalta-se que, no projeto térmico, foram considerados os piores casos, nos quais supõe-se ausência de ventilação forçada e temperatura ambiente de 40 °C.

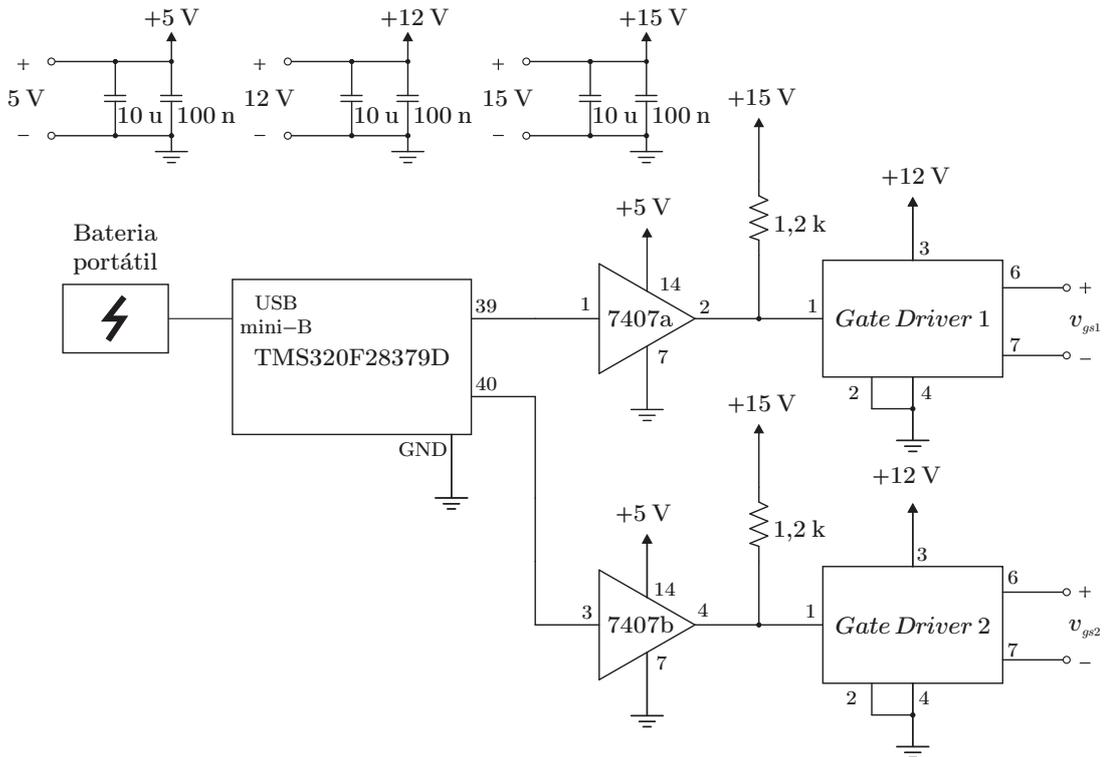
5.2 CIRCUITO DE COMANDO

5.2.1 Geração dos pulsos PWM

A modulação *PWM* para operação adequada de um dado conversor estático deve ser realizada de maneira a se garantir a operação com formas de onda, ganho, frequência de comutação dentro das faixas específicas e não gerar comutações indevidas (curto-circuito em dispositivos com comportamento de fonte de tensão e circuito-aberto em dispositivos com comportamento de fonte de corrente).

Para garantir a precisão, selecionou-se como dispositivo de geração de modulação *PWM* o TMS320F28379D. Com esse microcontrolador, é possível gerar dois pulsos *PWM* complementares, configurar o sinal de razão cíclica, frequência de comutação e tempo morto, sendo essas as principais variáveis para operação em malha aberta de um protótipo de inversor. Um diagrama representativo do circuito de geração de pulsos de comando para os interruptores é apresentado na Figura 5.2.

A alimentação do microcontrolador foi dada por meio de uma bateria portátil para dispositivos móveis conectada à porta USB mini-B daquele, visto que optou-se por uma fonte não conectada eletricamente às outras fontes utilizadas e à rede elétrica; a configuração do microcontrolador foi realizada conectando um computador pessoal por meio do ambiente de desenvolvimento *Code Composer Studio*. Os pulsos PWM de S_1 e S_2 são gerados nos pinos 39 e 40 do microcontrolador e a referência desses sinais é o pino de referência GND da placa. Utilizou-se também dois *buffers* de saída em coletor aberto contidos no encapsulamento de um SN7407, alimentado por um fonte de de tensão de 5 V. A saída em coletor aberto faz necessária a utilização de um resistor de 1,2 kΩ entre uma fonte de tensão de 15 V e o terminal de saída do *buffer*. Esse terminal de saída, então, é conectado ao seu respectivo *gate driver*, o qual é alimentado por um fonte de tensão de 12 V ajustável. As fontes de 5 V e de 15 V são geradas a partir de uma fonte isolada de múltiplas saídas. Além disso, todas as fontes possuem em paralelo um capacitor eletrolítico de 10 μF, responsável pela filtragem de componentes de baixa frequência e outro de filme metalizado de polipropileno de 100 nF responsável pela filtragem de alta frequência.

Figura 5.2 – Circuito de geração de comando dos interruptores S_1 e S_2 de comutação

Fonte: Elaboração própria

5.2.2 Gate driver

Circuitos de *gate driver* para acionamento de *MOSFETs* são sistemas que possuem complexidade e graus de liberdade suficiente para serem tratados como um sistema por si só. Por isso, sua apresentação será genérica e seu esquemático é apresentado no Apêndice B. Porém, uma breve discussão de tipos e principais características de *gate drivers* será explanada com base em (MARTINS, 2018).

Gate drivers são dispositivos responsáveis pelo acionamento de transistores que contém terminal de comando isolado. São comumente utilizados em *MOSFETs* e *IGBTs*, sendo importantes para o desempenho eficiente dos interruptores. Podem ser do tipo não isolados ou isolados.

Nesse caso, foi utilizado um *gate driver* isolado para acionamento de um *SiC MOSFET*. Sua isolação elétrica é gerada, basicamente, por um transformador de alta frequência interno e um opto-acoplador de sinal. Todavia, os principais componentes desse tipo de sistema são aqueles que realizam interface com o interruptor propriamente dito.

O primeiro deles é o resistor de *gate* R_g , passando através desse a corrente de *gate* i_g durante a entrada em condução do *MOSFET*, carregando principalmente a capacitância intrínseca do dispositivo C_{gd} de maneira colocá-lo em condução; sua ordem de grandeza varia entre $\approx 5 \Omega$ até no máximo 100Ω . O segundo é o resistor de *gate* R_{gn} em anti-série com um diodo ultra-rápido para comando de bloqueio do *MOSFET*. O diodo tem função

de permitir corrente através de R_{gn} somente quando o sinal de comando provido pelo *gate driver* possui valor baixo; já a ordem de grandeza de R_{gn} é cerca de dez vezes menor que R_g de maneira que durante o bloqueio a maior parte da corrente de *gate* passe por seus terminais e ocorra uma diminuição do intervalo de tempo decorrido durante a entrada em bloqueio em relação ao intervalo de tempo decorrido durante a entrada em condução.

Por último, tem-se o resistor de *pull-down* R_{pd} , conectado entre o *gate* e o *source* do transistor, de maneira a garantir o descarregamento da capacitância C_{gd} quando o pulso de *gate* estiver indefinido. Outra razão de sua aplicação é desequilibrar fortemente o divisor capacitivo da tensão v_{ds} formado pelas capacitâncias C_{gd} e C_{gs} do *MOSFET*, o qual pode eventualmente manter o *MOSFET* em condução indevidamente. O resistor R_{pd} tem sua resistência na ordem de grandeza entre 1 k Ω e 10 k Ω , pois não deve afetar significativamente as dinâmicas da corrente de *gate*, porém não pode ter valor elevado ao ponto de se comportar aproximadamente como um circuito aberto.

Com base nesses conceitos, definiu-se

$$R_g = 10 \Omega \quad (5.29)$$

$$R_{gn} = 1 \Omega \quad (5.30)$$

$$R_{pd} = 4,7 \text{ k}\Omega \quad (5.31)$$

e diodo de resistor de *gate* de entrada em bloqueio de modelo *FDLL4148*. Todos os dispositivos, por serem de baixa potência de dissipação, foram selecionados do tipo *Surface Mounted Device (SMD)*.

Testes preliminares de *gate drivers* com resistor de *gate* de 60 Ω (doravante chamado de *gate driver* lento) para os interruptores S_1 e S_2 mostraram rendimento do inversor *Boost* de aproximadamente 89 % em meia carga. Em contrapartida, ainda em testes preliminares, utilizando *gate drivers* com resistor de *gate* de 10 Ω (doravante chamado de *gate driver* rápido) mostraram rendimento em plena carga de 94 %. Isso se deve ao fato de o *gate driver* rápido permitir entrada em condução e entrada em bloqueio de forma rápida, reduzindo a área de sobreposição entre as curvas de subida/descida de corrente e descida/subida de tensão durante a comutação, causando, portanto, redução considerável das perdas por comutação.

5.3 CRITÉRIOS DE PROJETO DE *LAYOUT* DA PCB DO PROTÓTIPO

Para projeto do *layout*, as principais fontes de informação para direcionamento quanto a padrões de segurança e de operação de placas de circuito impresso (PCB, em

inglês) foi o IPC-2221A cujo título é "*Generic Standard on Printed Board Design*" e a referência teórica (JOHNSON; GRAHAM, 1993). As principais diretivas para garantir um *layout* eficaz diante do seu propósito foram: distância entre trilhas definidas por meio do nível de diferença de potencial, espessura de trilha de acordo com o nível de corrente, minimização dos comprimentos de trilha entre os interruptores S_1 , S_2 e C_o , minimização do comprimento das trilhas entre *gate drivers* e terminais de *gate* e *source* dos interruptores, separação de áreas da PCB dedicadas a circuitos de sinal e de circuito de potência e minimização de *crossstalk* entre trilhas de ramos de circuitos distintos (principalmente entre trilhas de sinal e trilhas de potência).

O resultado foi um *layout* em placa retangular de fenolite com camada de cobre de espessura de 1 oz cujo comprimento e largura foram de 22,5 cm e 13,7 cm. Imagens do esquemático do *layout* podem ser vistas no Apêndice B.

5.4 RESULTADOS DE EXPERIMENTAÇÃO

Resultados de experimentação são relevantes do ponto de vista de desenvolvimento e propostas de novas topologias de conversores estáticos de potência. Assim, para o protótipo do inversor *Boost* proposto, foram executados diferentes testes com o objetivo de validar a operação, obter dados relevantes, tais como rendimento e *THD*, e identificar aspectos a serem aprimorados em trabalhos futuros.

Os resultados experimentais foram realizados em bancada de forma a se validar a análise estática, projeto físico e a operação do inversor *Boost* proposto nesse trabalho. Foram realizados testes preliminares com potências até 125 W com tensão de entrada nominal para verificação de questões de *layout*, além de testes com os *gate drivers* lentos e com o *gate drivers* rápidos. Também foram executados testes com carga composta de resistores e indutores em série para validação conceitual de operação com carga resistiva-indutiva. Em seguida, foram aplicados diferentes níveis de carga para obtenção de curva de rendimento e de distorção harmônica total da tensão de saída.

5.4.1 Fontes, instrumentação e cargas

Para execução dos testes, foi utilizado como fonte de entrada um módulo amplificador de 4 quadrantes da fabricante Spitzenberger Spies com o intuito de se obter uma tensão de entrada no inversor precisa e com baixas ondulações em baixa e alta frequência em relação a amplitude de v_{in} . Além disso, foi utilizado um bateria portátil para dispositivos móveis aplicada ao microcontrolador gerador da modulação *PWM*, duas fontes isoladas, disponibilizando tensões de 5 V, 12 V e 15 V para os circuitos de geração de sinais e alimentação dos *gate drivers*.

Para registro de dados, curvas e obtenção de leituras em tempo real das grandezas elétricas do inversor, foram utilizados o analisador de energia WT500 da fabricante

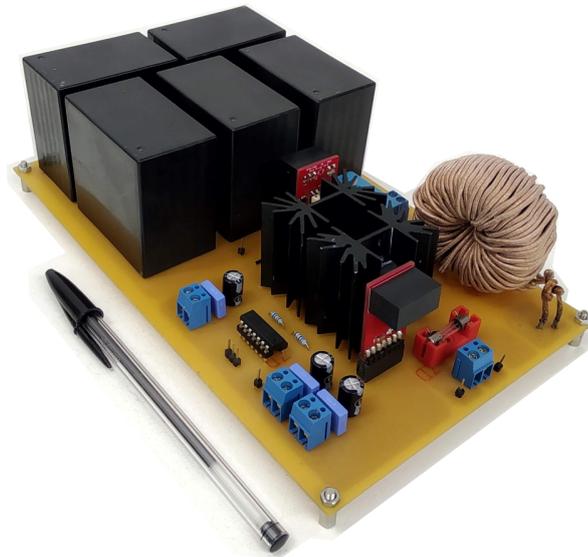
YOKOGAWA e um osciloscópio de modelo DPO 5034 da fabricante Tektronix.

Como carga, foram utilizados um banco de resistores variável de maneira discreta entre $50,2 \Omega$ e 400Ω e um banco de indutores em série de indutância de $17,94 \text{ mH}$.

5.4.2 Protótipo e setup de teste

O protótipo e bancada de teste em operação são apresentados respectivamente na Figura 5.3 e Figura 5.4.

Figura 5.3 – Protótipo implementado do inversor *Boost* proposto para potência de 250 W , tensão de entrada de 100 V , tensão eficaz de saída de 110V e frequência de comutação de 100 kHz

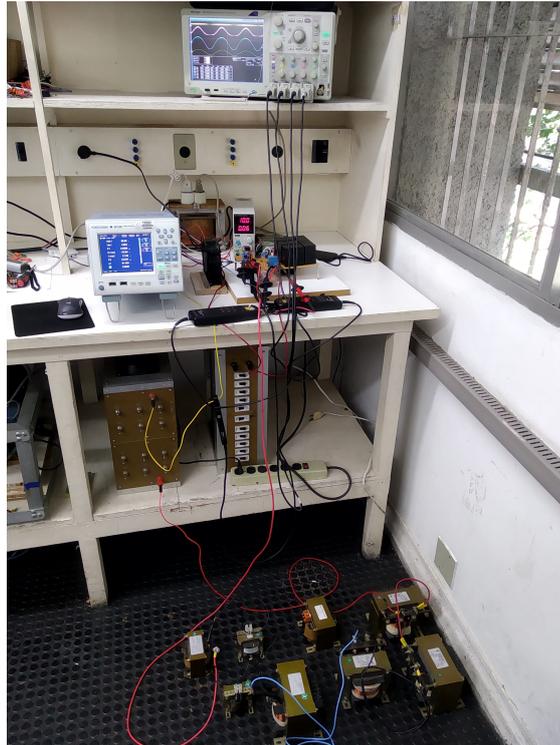


Fonte: Elaboração própria

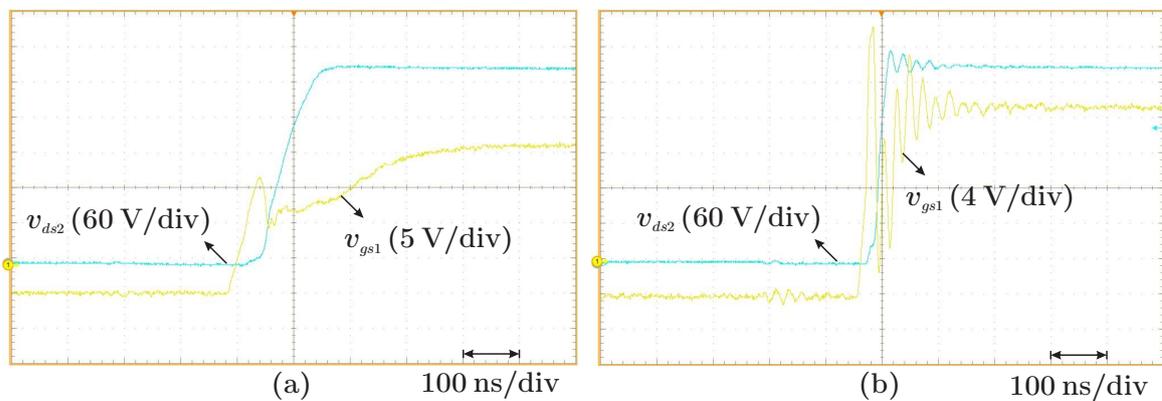
Os resultados obtidos nos testes experimentais são apresentados nas subseções seguintes.

5.4.3 Comandos de gate driver

As curvas de pulso de gate v_{gs1} (amarelo) e as curvas de tensão v_{ds2} (azul) durante a entrada em condução do *SiC MOSFET* em S_1 podem ser visualizadas nas Figuras 5.5 (a) e 5.5 (b). Pode-se observar que com o *gate driver* lento, cuja resistência de gate R_g é de 60Ω , a entrada de condução é mais lenta do que a entrada em condução utilizando-se *gate driver* rápido com resistência de gate R_g de 10Ω . Na Figura 5.5 (a) é possível visualizar o platô de Miller com uma entrada em condução majoritariamente com comportamento de um circuito de primeira ordem; em contrapartida, na Figura 5.5 (b), observa-se sobressinais tanto em v_{gs1} quanto em v_{ds2} devido à entrada em condução mais abrupta, causada pelo rápido carregamento da capacitância C_{gd} , levando a oscilações de alta frequência durante a transição de estado.

Figura 5.4 – Bancada com teste com inversor *Boost* operando em potência nominal

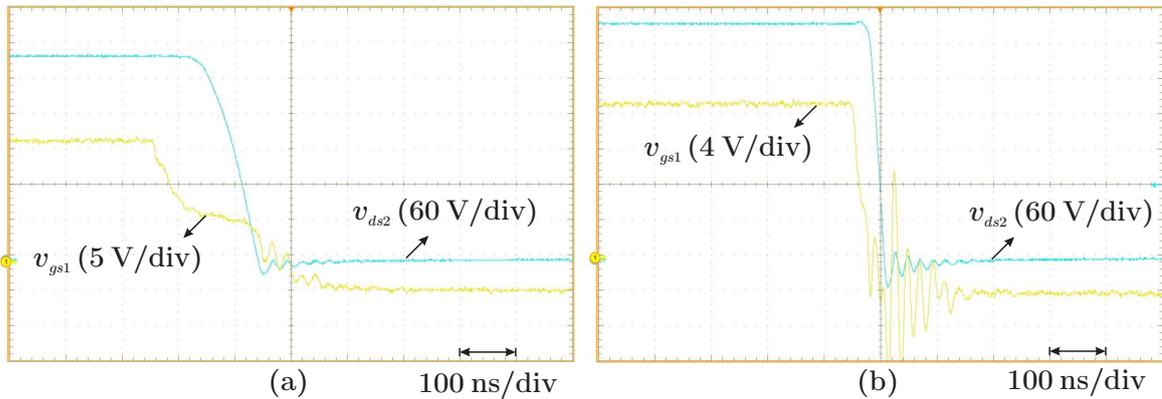
Fonte: Elaboração própria

Figura 5.5 – Testes de *gate drivers* lento (a) e rápido (b) com as curvas de tensão v_{gs1} (azul) e v_{ds2} (amarelo) durante entrada em condução de S_1 

Fonte: Elaboração própria

Nas Figuras 5.6 (a) e 5.6 (b), as curvas de pulso de *gate* v_{gs1} (amarelo) e as curvas de tensão v_{ds2} (azul) durante a entrada em bloqueio do transistor em S_1 podem ser observadas. Pelas mesmas razões referentes à entrada em condução de S_1 , 5.6 (a) é possível visualizar o platô de Miller na entrada em bloqueio; em contrapartida, na Figura 5.6 (b), observa-se sobressinais tanto em v_{gs1} quanto em v_{ds2} devido à entrada em bloqueio abrupta, causada pelo rápido descarregamento da capacitância C_{gd} , também com oscilações de alta frequência. Além disso, também é possível visualizar o efeito do tempo morto na comutação nas Figuras 5.5 e 5.6.

Figura 5.6 – Testes de *gate drivers* lento (a) e rápido (b) com as curvas de tensão v_{gs1} (azul) e v_{ds2} (amarelo) durante entrada em bloqueio de S_1



Fonte: Elaboração própria

5.4.4 Sinais moduladores de PWM

Os sinais moduladores de *PWM*, ou razão cíclica, são sinais responsáveis pela forma da curva tensão de saída. Assim, a verificação experimental dos seus formatos se faz necessária. Portanto, primeiramente são apresentadas nas Figuras 5.7 (a) (simulação) e (b) (experimentação) as curvas de razões cíclicas não linearizadas d_1 (amarelo) e d_2 (azul) aplicadas aos seus respectivos interruptores tais que

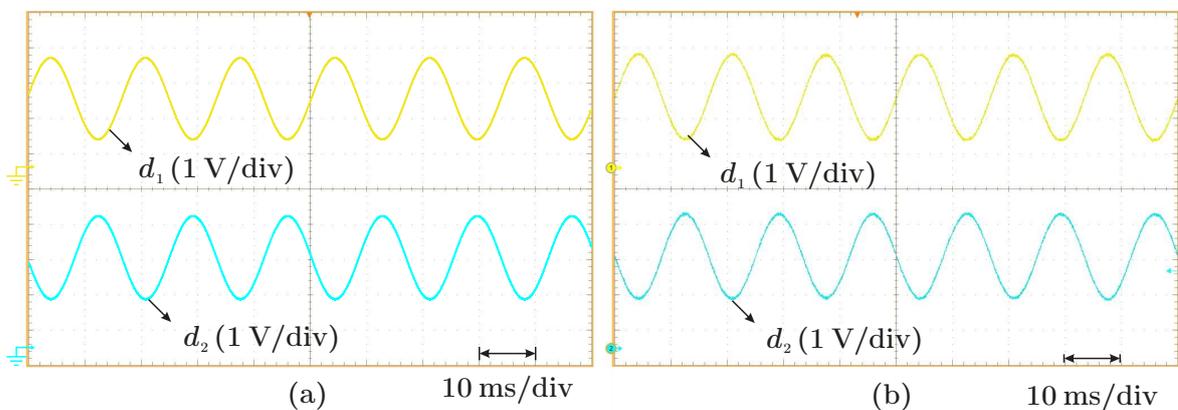
$$d_1 = d \tag{5.32}$$

e

$$d_2 = 1 - d \tag{5.33}$$

no teste em que inversor *Boost* não foi estaticamente linearizado.

Figura 5.7 – Curvas dos sinais moduladores d_1 (amarelo) e d_2 (azul) sem linearização estática aplicada aos interruptores S_1 e S_1 : (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

No caso em que o inversor *Boost* foi estaticamente linearizado, tem-se as curvas de

razão cíclica d_1 (amarelo) e d_2 (azul) tais que

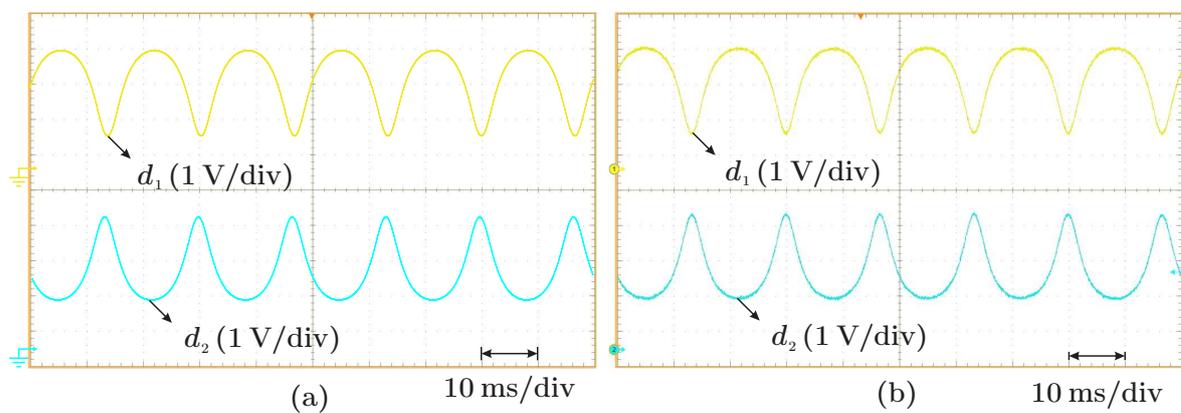
$$d_1 = \lambda_1 = \lambda \quad (5.34)$$

e

$$d_2 = \lambda_2 = 1 - \lambda \quad (5.35)$$

apresentadas nas Figuras 5.8 (a) (simulação) e (b) (experimentação). Pode-se ver que as razões cíclicas aplicadas possuem distorção de maneira a cancelar a distorção gerada pelo ganho estático natural do inversor *Boost*, gerando por fim um ganho estático linear.

Figura 5.8 – Curvas dos sinais moduladores d_1 (amarelo) e d_2 (azul) com linearização estática aplicados aos interruptores S_1 e S_2 : (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

5.4.5 Validação no projeto do indutor

Para validar o projeto físico do indutor e verificar o atendimento ao critério de máxima ondulação de corrente apresentado na Tabela 5.1 em plena carga, foram obtidos os resultados por simulação (Figura 5.9 (a)) e por experimentação (Figura 5.9 (b)). O máximo valor de ondulação obtido por simulação foi de 2,96 A e por experimentação foi de 2,9 A; o erro pode ser justificado pelo fato do circuito do inversor *Boost* possuir não idealidades não implementadas na simulação.

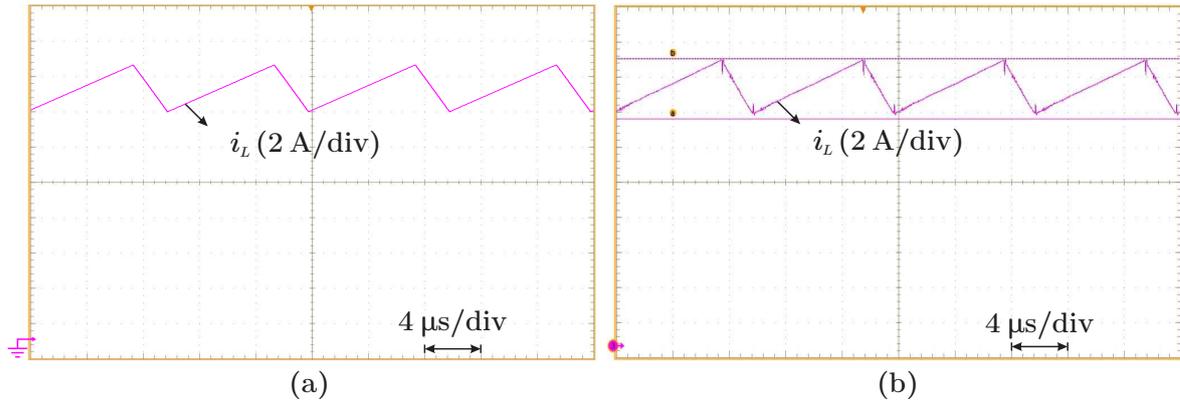
5.4.6 Validação da seleção dos capacitores C_o e C_f

As curvas de tensão v_{C_o} (amarelo) e v_{C_f} (azul) são apresentadas nas Figuras 5.10(a) (simulação) e (b) (experimentação). Os valores obtidos por simulação de $v_{C_{o,max}}$ e $v_{C_{f,med}}$ foram de 438,98 V e 280,75 V e, por experimentação, foram obtidos 440,70 V e 280,10 V.

5.4.7 Tensão sobre os interruptores

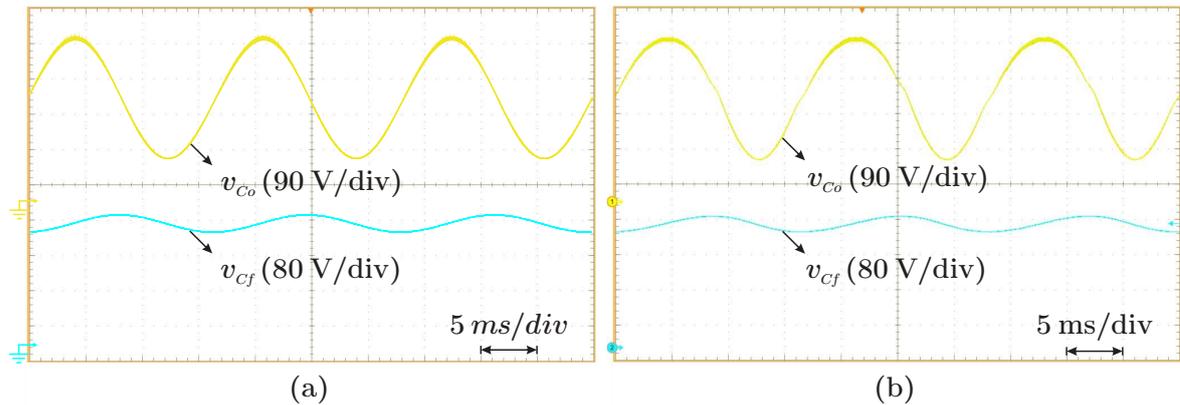
Sem a linearização estática, as envoltórias em baixa frequência das formas de onda v_{s1} (amarelo) e v_{s2} (azul) nas Figuras 5.11 (a) e (b) possuem forma distorcida pelas

Figura 5.9 – Curvas de corrente no indutor i_L (rosa) - análise da ondulação em alta frequência: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

Figura 5.10 – Curvas de tensão v_{Co} (amarelo) e v_{Cf} (azul) com linearização estática: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

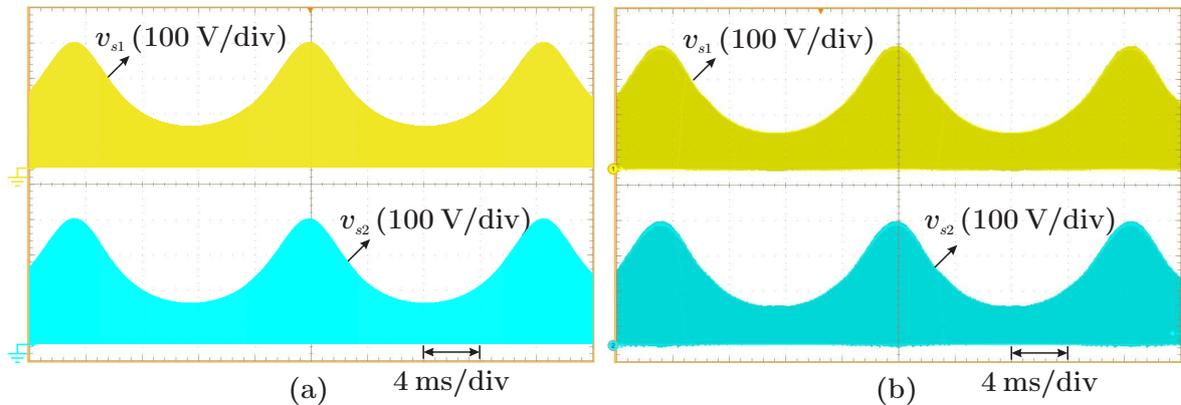
mesmas razões apresentadas na descrição da Figura 5.8.

Na Figura 5.12 pode-se observar v_{s1} e v_{s2} no caso sem linearização estática durante quatro períodos de comutação para se ter uma visualização nessa escala de tempo. Vê-se que a distinção entre a simulação e a experimentação nessa figura se dá pelas características de não idealidade no circuito, como o efeito de oscilação durante a comutação causada pela ressonância nas capacitâncias intrínsecas do interruptor e as indutâncias de trilha.

Com a linearização estática, as envoltórias em baixa frequência das formas de onda v_{s1} (amarelo) e v_{s2} (azul) nas Figuras 5.13 (a) e (b) possuem forma senoidal para possibilitar v_{out} senoidal na saída do inversor.

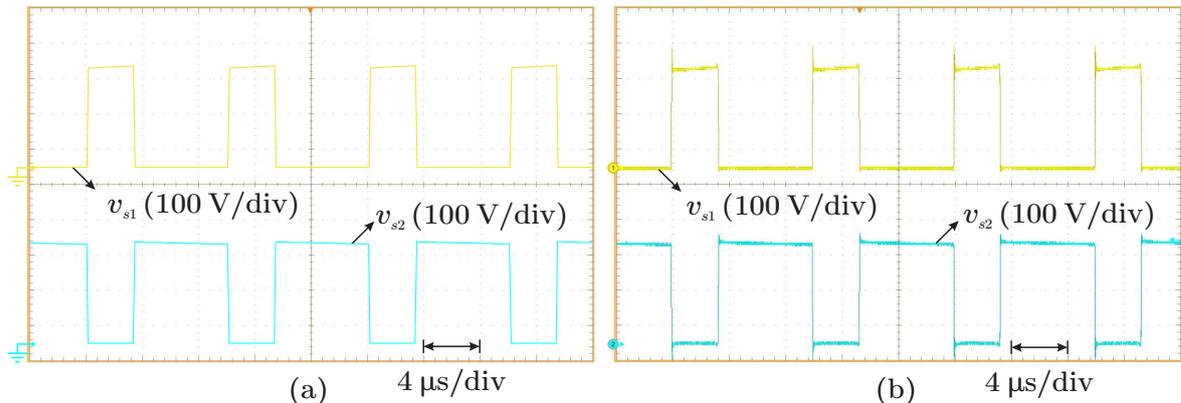
Como apresentado no Capítulo 3, os estados topológicos não dependem da forma de onda da razão cíclica aplicada ao inversor. Por isso, comparando a Figura 5.14 (a) com a Figura 5.14 (b), não se vê diferença expressiva nos efeitos da comutação, tanto por simulação quanto por experimentação; percebe-se apenas diferenças nos tempos em condução e em bloqueio que são dependentes da razão cíclica aplicada ao inversor.

Figura 5.11 – Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) sem linearização estática - Visualização em escala de baixa frequência: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

Figura 5.12 – Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) sem linearização estática - Visualização em escala de alta frequência: (a) resultados de simulação e (b) resultados de experimentação



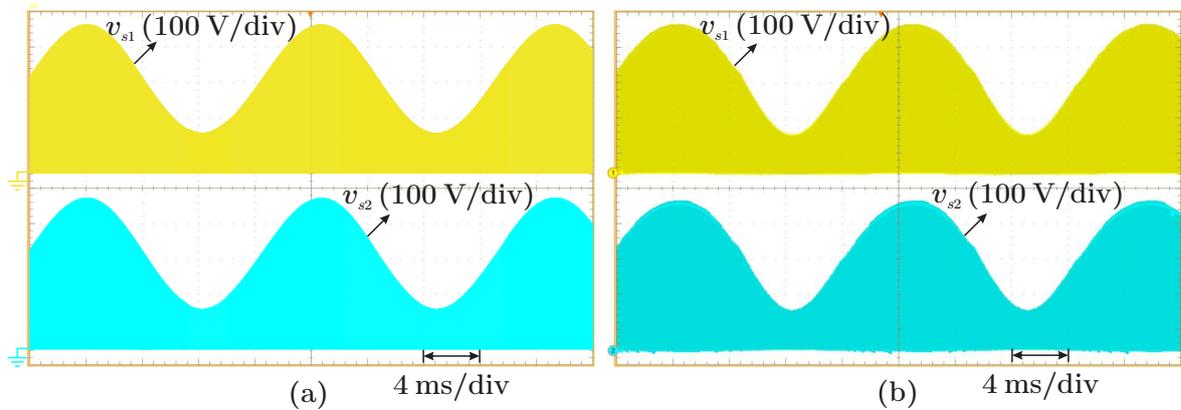
Fonte: Elaboração própria

5.4.8 Tensões e correntes de entrada e saída

Sem linearização estática (Figura 5.15), as formas de onda de corrente de entrada i_L (rosa) e tensão de saída v_{out} (azul) possuem distorção harmônica inerente à não linearidade do ganho estático inerente ao subconversor *Boost*. A distorção harmônica total de tensão de saída obtida sem linearização foi de 27,39 %. Como a expressão do ganho estático do inversor *Boost* sem linearização é menor do que o ganho estático do mesmo inversor com linearização estática em $d \in (0, D + \delta)$, a razão cíclica de entrada não causa valor eficaz de tensão de saída que atende a especificação da Tabela 5.1. Entretanto, as curvas obtidas por simulação são equivalentes.

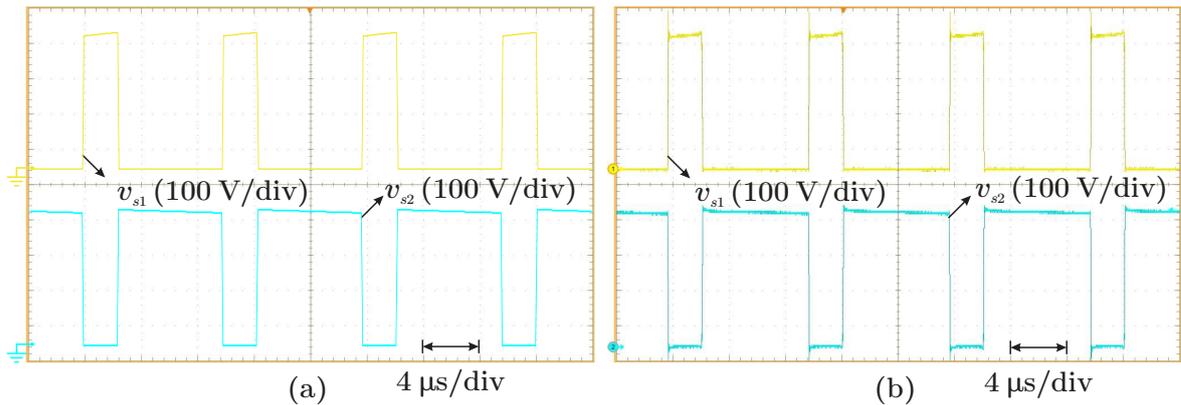
Na Figura 5.16, pode-se observar as curvas de tensão de entrada (amarelo), corrente de entrada (rosa), tensão de saída (azul) e corrente na carga (verde). Obteve-se, experimen-

Figura 5.13 – Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) com linearização estática - Visualização em escala de baixa frequência: (a) resultados de simulação e (b) resultados de experimentação



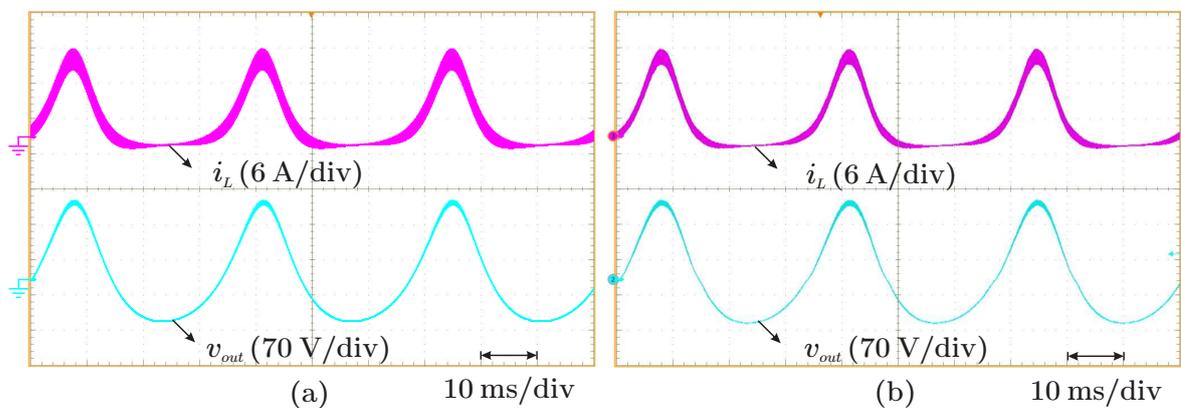
Fonte: Elaboração própria

Figura 5.14 – Curvas de tensão v_{s1} (amarelo) e v_{s2} (azul) com linearização estática - Visualização em escala de alta frequência: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

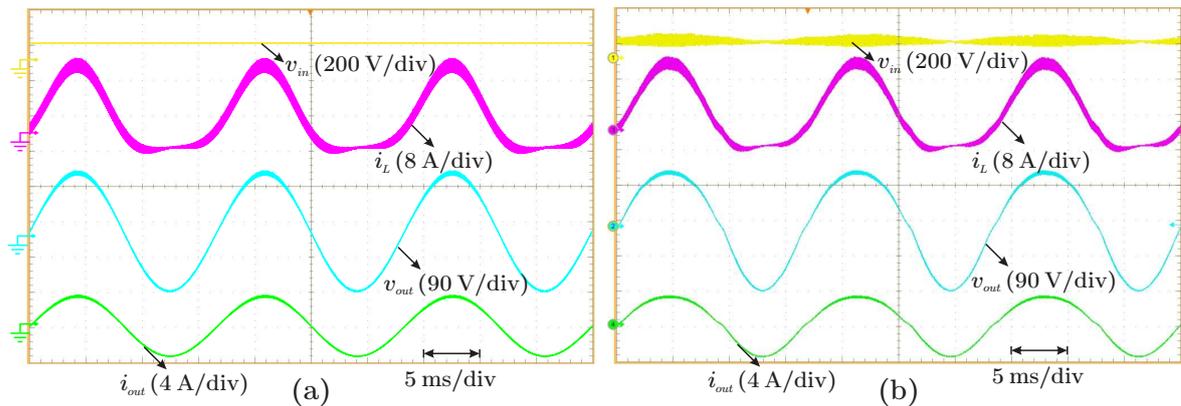
Figura 5.15 – Curvas de corrente i_L (rosa) e de tensão v_{out} (azul) sem linearização estática: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

talmente os valores: $v_{inmed} = 98,55$ V, $i_{Lefficaz} = 7,93$ A, $i_{Lpp} = 21,7$ A, $v_{outeficaz} = 108,54$ V, $v_{outpp} = 312,4$ V, $f_r = 60,02$ Hz, $i_{outeficaz} = 2,39$ A e $i_{outpp} = 6,94$ A. Os resultados de simulação e experimentação mostraram-se equivalentes. Entretanto, há uma visível distorção harmônica de tensão de saída próximo da região de cruzamento por zero da curva; obteve-se, nesse caso, uma THD na tensão de saída de 11,57 % em plena carga.

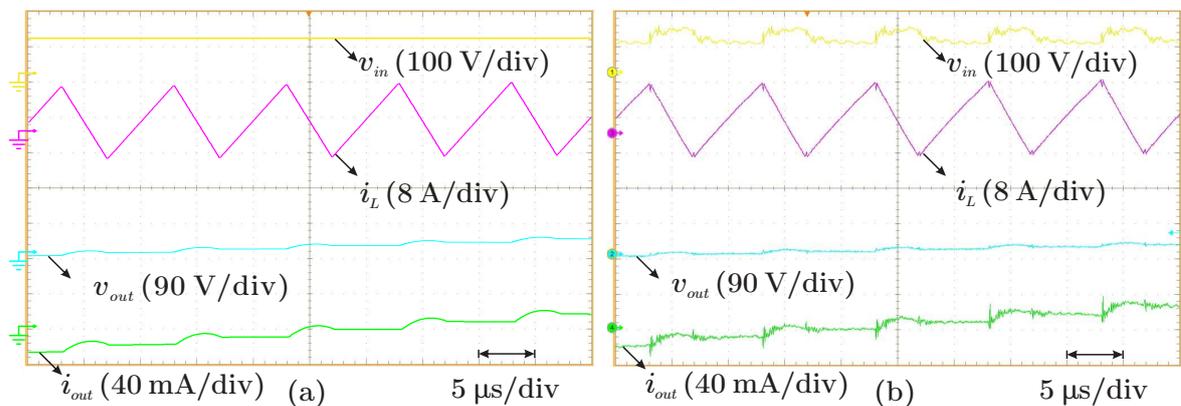
Figura 5.16 – Curvas de tensão de entrada v_{in} (amarelo), corrente no indutor i_L (rosa), tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Visualização em escala de baixa frequência e sem linearização estática: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

Uma visualização das mesmas curvas da Figura 5.16 em uma escala na qual se observa cinco períodos de comutação é apresentada na Figura 5.17. Pode-se ver os efeitos não ideais da comutação. Porém, na comparação entre simulação e experimentação, pode-se ver o efeito da comutação em todas as formas de onda. É observado que a curva de tensão de entrada v_{in} possui uma ondulação de alta frequência, a qual não é prevista no projeto do inversor.

Figura 5.17 – Curvas de tensão de entrada v_{in} (amarelo), corrente no indutor i_L (rosa), tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Visualização em escala de alta frequência: (a) resultados de simulação e (b) resultados de experimentação



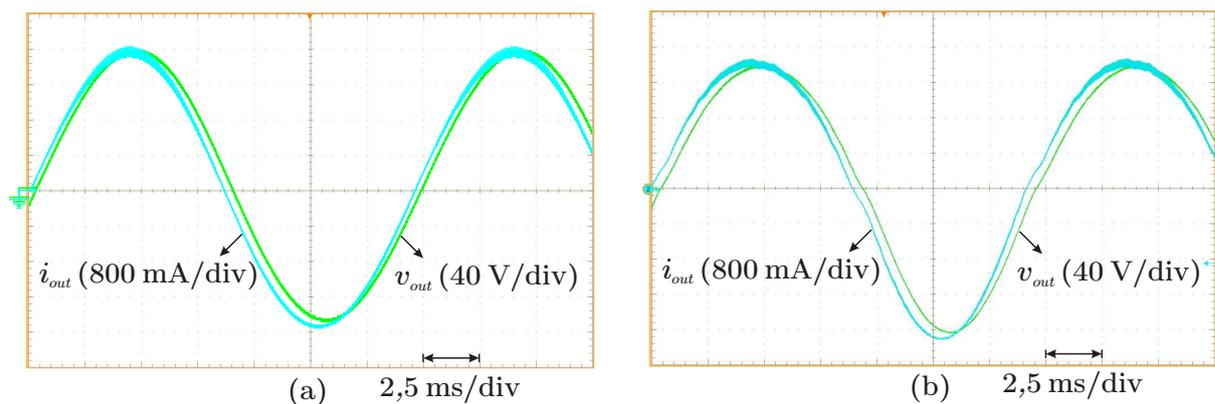
Fonte: Elaboração própria

5.4.9 Testes com carga de característica resistiva-indutiva (RL)

Para validar experimentalmente o inversor *Boost* operando com carga resistiva-indutiva, foi montada uma carga com a associação em série de um resistor de resistência $50,5 \Omega$ e um arranjo, com indutores em série de acordo com a disponibilidade para testes, de indutância equivalente de $17,94 \text{ mH}$. O fator de potência da carga obtido foi de $0,99$ indutivo, causando um atraso de corrente em relação à tensão de $7,63^\circ$.

Dessa forma, foram obtidas as Figura 5.18 e Figura 5.19, nas quais é possível visualizar o atraso gerado. Ademais, pode-se observar que as curvas obtidas por simulação e por experimentação são equivalentes, com exceção da distorção na passagem por zero da forma de ondas. O rendimento obtido foi de $91,50 \%$ a uma potência aparente processada de $237,48 \text{ VA}$. A *THD* de tensão de saída obtida experimentalmente foi de $10,45 \%$. Na Figura 5.20 são apresentadas em conjunto as curvas de tensão e corrente de entrada junto à tensão e corrente de saída.

Figura 5.18 – Curvas de tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Operação com carga resistiva-indutiva série: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

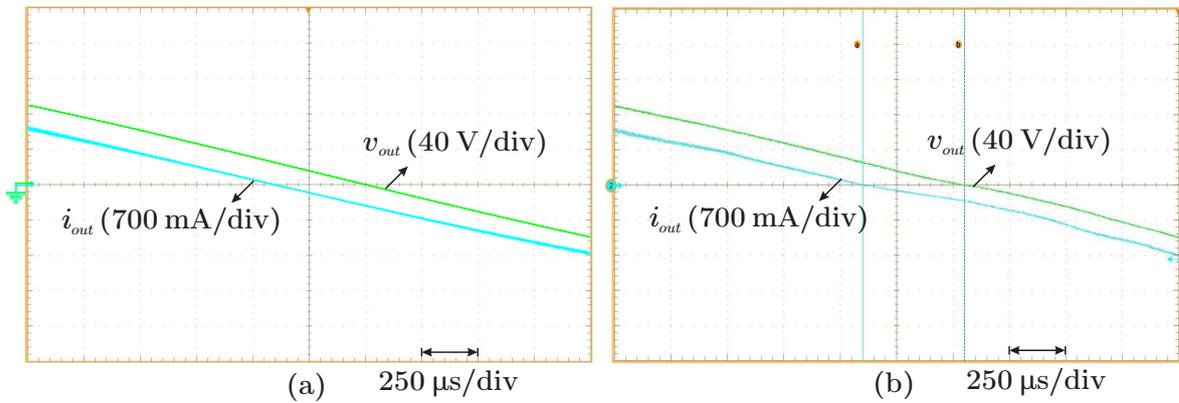
5.4.10 Curvas de rendimento, distorção harmônica total e distribuição de perdas

Foi realizado o ensaio para obtenção da curva de rendimento e da curva de distorção harmônica total, ambas em função da carga. A carga foi variada entre os valores de 426Ω e $50,2 \Omega$ obtendo-se 7 pontos de medição.

Os gráficos obtidos e sua interpolação polinomial são apresentados nas Figuras 5.21 e 5.22

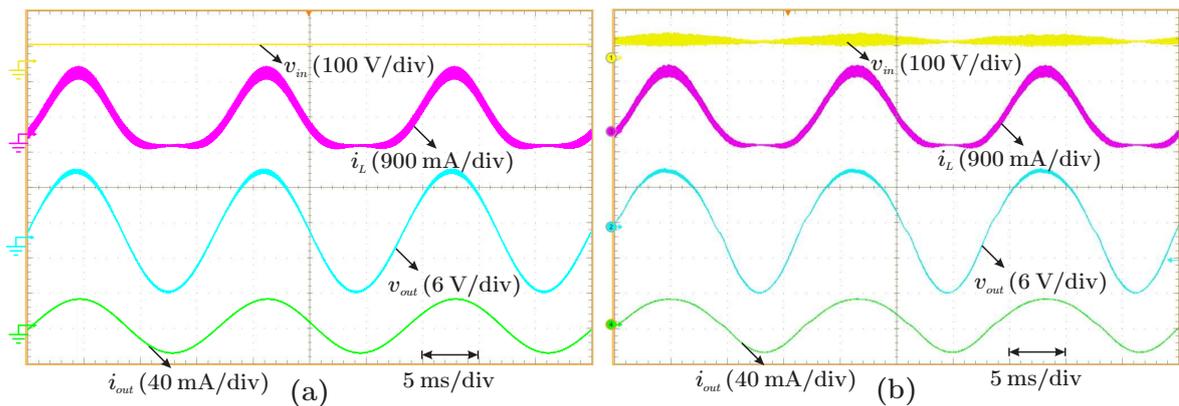
O valor máximo obtido de rendimento foi de $94,78 \%$ e a *THD* mínima foi de $4,51 \%$. Na maior carga testada, o inversor apresentou rendimento de $91,04 \%$ e *THD* de $11,57 \%$. Todos os resultados experimentais foram obtidos em malha aberta.

Figura 5.19 – Curvas de tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Operação com carga resistiva-indutiva série com ampliação próximo ao cruzamento por zero: (a) resultados de simulação e (b) resultados de experimentação



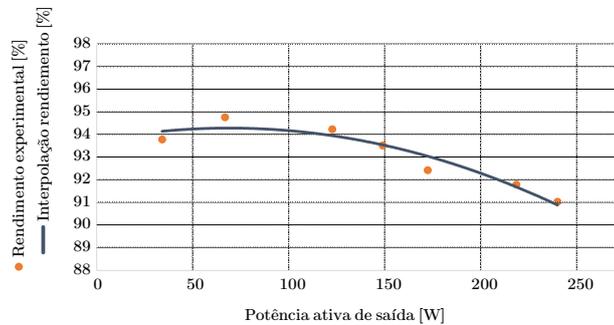
Fonte: Elaboração própria

Figura 5.20 – Curvas de tensão de entrada v_{in} (amarelo), corrente no indutor i_L (rosa), tensão de saída v_{out} (azul) e corrente de saída i_{out} (verde) - Operação com carga resistiva-indutiva série com ampliação próximo ao cruzamento por zero: (a) resultados de simulação e (b) resultados de experimentação



Fonte: Elaboração própria

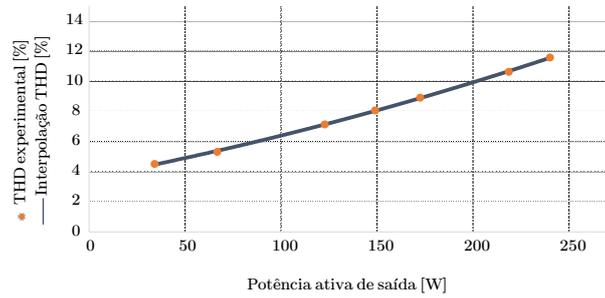
Figura 5.21 – Curva de rendimento em função da carga obtida experimentalmente



Fonte: Elaboração própria

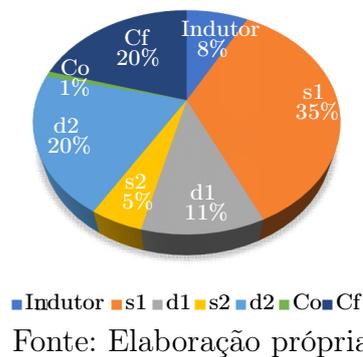
A distribuição teórica de perdas com base na análise teórica do inversor é apresentada na Figura 5.23. Pode-se ver que a maior parte das perdas se concentram no interruptor s_1 , d_1 , e Cf .

Figura 5.22 – Curva de distorção harmônica total em função da carga obtida experimentalmente



Fonte: Elaboração própria

Figura 5.23 – Distribuição teórica de perdas em plena carga



Fonte: Elaboração própria

5.4.11 Evidência via simulação da influência do tempo morto na distorção harmônica de tensão de saída

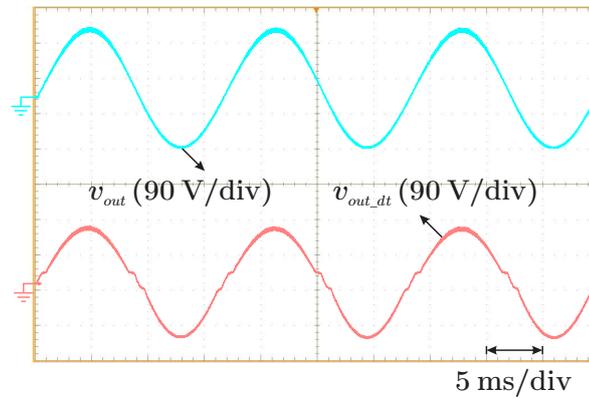
O tempo morto é definido como o intervalo de tempo em que nenhum dos interruptores de uma célula de comutação recebe sinal de comando alto durante um período de comutação (ERICKSON; MAKSIMOVIC, 2011). Para se verificar a influência do tempo morto na distorção harmônica total da tensão de saída, foi realizada uma simulação ideal via *PSIM* com dois inversores *Boost* iguais em todos os aspectos, com exceção de que um deles foi aplicado tempo de morto de 250 ns. A especificação técnica dos inversores *Boost* é a mesma da Tabela 5.1.

Por inspeção da Figura 5.24, pode-se verificar visualmente a distorção harmônica no sinal de tensão de saída v_{outdt} (vermelho) durante o cruzamento por zero, enquanto o sinal v_{out} mantém sua trajetória suave pelo mesmo instante de tempo. A distorção harmônica total da tensão de saída para o inversor sem tempo morto foi de 2,19 % e para o inversor com tempo morto a distorção harmônica total foi de 8,23 %. Isso evidencia, via simulação, a influência do tempo morto na operação de inversores de tensão em malha aberta.

5.4.12 Conclusões do capítulo

Nesse capítulo foi possível validar o inversor *Boost* da família de inversores proposta. Foi apresentado um projeto para uma dada especificação técnica, com dimensionamento,

Figura 5.24 – Curvas de tensão de saída geradas por simulação de inversores *Boost* ideais - v_{out} inversor sem tempo morto (azul) e v_{outdt} inversor com tempo morto de 250 (vermelho)



Fonte: Elaboração própria

seleção, estimativa de perdas dos dispositivos do circuito. As formas de onda obtidas por experimentação foram comparadas com as formas de ondas obtidas por simulação, obtendo-se curvas semelhantes, corroborando a análise teórica desenvolvida. A *THD* em plena carga obtida foi de 11,57 %, causada principalmente pelo tempo morto como foi mostrado por equacionamento de ganho estático e por simulação. O rendimento máximo obtido foi de 94,78 % e um rendimento de 91,04 % foi alcançado em plena carga. Resultados preliminares de simulação mostram que a performance do inversor *Boost* em malha fechada, com a proposta do Capítulo 4, pode ser aprimorada em relação a *THD* da tensão de saída.

6. Considerações finais

Esse trabalho teve como objetivo a proposição uma família de inversores monofásicos com terra comum derivados dos conversores *básicos* não isolados. O trabalho contempla como temas principais: análise estática, análise dinâmica, controle e validação experimental.

O estudo aborda uma contextualização quanto aos inversores não isolados com terra comum. A análise estática apresenta as etapas de operação. Faz-se a descrição dessa etapas do inversor *Boost* proposto em detalhes, visto que as deduções posteriores são baseadas no mesmo inversor. Para as demais topologias, é apresentado apenas o resultado final das derivações. É aplicada uma linearização estática que lineariza o ganho estático de tensão dos inversores. Assim, obtém-se as expressões relevantes para estudo, modelagem e projeto posteriores no texto.

Na análise dinâmica, foi obtido um modelo dinâmico médio por equações diferenciais que, dada a validação apresentada, descreve a dinâmica do inversor *Boost*. Em seguida, como contribuição ao estudo em controle de inversores, aplica-se uma técnica de controle não linear identificada na literatura como realimentação linearizante. Nesse trabalho, identifica-se essa abordagem como linearização dinâmica, em contraponto à linearização estática. A modelagem e a técnica de controle aplicadas são validadas por simulação por meio de rastreamento de referência em regime permanente, rejeição de perturbações e regulação com carga resistiva, resistiva-indutiva e não linear. Em regime permanente, obteve-se distorção harmônica total de 0,44 %, 0,30 % e 4,88 % para as respectivas cargas.

Para implementação experimental do inversor *Boost*, é realizado o cálculo dos esforços, dimensionamento e seleção dos elementos passivos. Outra contribuição é a proposição de uma metodologia de cálculo de perdas de comutação em inversores de maneira a se estimar com maior precisão tais perdas e ter dados mais precisos para projeto térmico. Em seguida, é implementado o inversor em uma placa de circuito impresso junto aos circuitos auxiliares e de comando dos interruptores. Assim, valida-se experimentalmente os resultados por meio de comparação entre curvas obtidas por simulação e por experimentação. A distorção harmônica total do inversor *Boost* em plena carga foi de 11,6 % com rendimento de 91,04 %. Foram levantadas curvas de rendimento e distorção harmônica total em função da carga, nas quais o maior rendimento obtido foi de 94,78 % e a menor *THD* foi de 4,51 %, em um protótipo de dimensões 22,5 cm x 13,7 cm x 6,0 cm.

Posteriormente a obtenção dos resultados experimentais, evidencia-se por simulação

que a distorção harmônica total é dependente do tempo morto aplicado ao interruptor, visto que esse é definido como 125 ns para descida do pulso de comando de S_1 e 125 ns para a descida do pulso de S_2 , representando um tempo morto total de 250 ns. Esse valor equivale a 2,5 % do período de comutação de 10 μ s. Entretanto, a influência do tempo morto é mais evidente na passagem por zero da corrente injetada na carga.

Para trabalhos futuros, sugere-se um estudo aprofundado do efeito do tempo morto na distorção harmônica de tensão ou corrente de saída em inversores operando em malha aberta. Também sugere-se uma avaliação quanto a performance do inversor *Boost* comparada ao inversor *Buck-Boost* como elevadores de nível de tensão. Otimização de projeto também é sugerida, além de um estudo sobre as faixa de potência em que a performance dos inversores propostos tenha melhor desempenho.

Do ponto de vista do controle, sugere-se a aplicação da técnica de linearização dinâmica em um protótipo de inversor para validação experimental. E, por fim, resultados preliminares por simulação se mostram promissores quanto a aplicação de células de ganho (capacitores ou indutores chaveados) para elevação da capacidade ganho dos inversores propostos nessa dissertação.

Referências

- ACHARYA, S.; MISHRA, S. K. A Review of High Gain Inverters for Smartgrid Applications. *2020 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)*, 2020. Citado na página 24.
- ADAM, G. et al. Generalized switching function model of modular multilevel converter. *2015 IEEE International Conference on Industrial Technology (ICIT)*, 2015. Citado na página 56.
- ALIAGA, R. et al. Implementation of Exact Linearization Technique for Modeling and Control of DC/DC Converters in Rural PV Microgrid Application. *IEEE Access*, p. 56925 – 56936, 2022. Citado 2 vezes nas páginas 60 e 64.
- ANDRADE, J. M. de. INVERSOR BOOST A CAPACITOR CHAVEADO PARA CONEXÃO COM À REDE ELÉTRICA. *Dissertação de mestrado, UFSC*, 2018. Citado 3 vezes nas páginas 31, 34 e 77.
- ASSUNÇÃO, G. d. O. Metodologia para a derivação de topologias não isoladas para conexão de baterias à rede elétrica com aterramento comum. *Tese de doutorado UFSC*, p. 214, 2022. Citado 2 vezes nas páginas 26 e 34.
- BARBI, I. *Eletrônica de Potência*. [S.l.: s.n.], 2006. 327 p. Citado 2 vezes nas páginas 24 e 81.
- BARBI, I. *Inversores Monofásicos*. [S.l.: s.n.], 2022. 397 p. Citado na página 24.
- CACERES, R. O.; BARBI, I. A boost DC-AC converter: analysis, design, and experimentation. *IEEE INDUSTRIAL ELECTRONICS MAGAZIN*, 1999. Citado 3 vezes nas páginas 9, 30 e 31.
- CHANDRA, C. S.; JAIN, S. K. A Review on Single-Phase Transformerless Inverter Topologies for PV Applications. *2021 International Conference on Control, Automation, Power and Signal Processing (CAPS)*, 2021. Citado 2 vezes nas páginas 25 e 26.
- ERICKSON, R. W.; MAKSIMOVIC, D. *Fundamentals of Power Electronics*. 3. ed. New York: Springer, 2011. Citado 2 vezes nas páginas 24 e 98.
- GUO, X.; HUA, C.; MALINOWSKI, M. Overview of Recent Advanced Topologies for Transformerless Dual-Grounded Inverters. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, p. 12679–12704, 2022. Citado na página 25.
- JOHNSON, H.; GRAHAM, M. *High Speed Digital Design: A Handbook of Black Magic*. [S.l.: s.n.], 1993. Citado na página 87.

- LANDSMAN, E. E. A UNIFYING DERIVATION OF SWITCHING DC-DC CONVERTER TOPOLOGIES. *IEEE*, 1979. Citado na página 40.
- LANDSMAN, E. E. REVIEW OF EXACT LINEARIZATION METHOD APPLIED TO POWER ELECTRONICS SYSTEM. *2012 Asia-Pacific Power and Energy Engineering Conference*, 2012. Citado 3 vezes nas páginas 60, 61 e 64.
- MARTINS, D. C. Transistores de Potência. *Edição do autor*, 2018. Citado 4 vezes nas páginas 79, 81, 82 e 85.
- MARTINS, D. C.; BARBI, I. *Conversores CC-CC Básicos Não Isolados*. [S.l.: s.n.], 2010. Citado 4 vezes nas páginas 28, 29, 30 e 40.
- MENESES, D. et al. Review and Comparison of Step-Up Transformerless Topologies for Photovoltaic AC-Module Application. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, IEEE, n. 6, p. 2649 – 2664, 2013. Citado 2 vezes nas páginas 25 e 26.
- OGATA, K. *Discrete-Time Control Systems*. 2. ed. New Jersey: Prentice-Hall, 1995. Citado na página 60.
- SANTOS, I. L. dos; BALBINO, A. J.; LAZZARIN, T. B. Aplicação de uma Técnica de Linearização de Ganho Estático no Inversor Diferencial Buck-Boost para a Redução da Distorção Harmônica. *Anais do Congresso brasileiro de Automática*, 2020. Citado na página 34.
- SILVA, G. V. Inversor Boost Diferencial a Capacitor Chaveado. *Tese de doutorado, UFSC*, 2018. Citado 3 vezes nas páginas 31, 34 e 77.
- SLOTINE, J.; LI, W. Applied Nonlinear Control. *IEEE*, 1991. Citado 4 vezes nas páginas 59, 60, 61 e 64.
- TRIPATHI, P. R. et al. Twenty-Five Years of Single-Stage Buck–Boost Inverters. *IEEE INDUSTRIAL ELECTRONICS MAGAZIN*, 2021. Citado na página 30.
- VOAS, J.; KSHETRI, N.; DEFRANCO, J. F. Scarcity and Global Insecurity: The Semiconductor Shortage. *IEEE Computer Society*, p. 78 – 82, 2021. Citado na página 26.
- VRATISLAV, M.; COTTIN, D.; ARNO, P. Boost DC/DC Converter Nonlinearity and RHP-Zero: Survey of the Control-to-Output Transfer Function Linearization Methods. *University of West Bohemia*, 2016. Citado na página 34.

A. Projeto do indutor do inversor *Boost*,
seleção do capacitor C_o e seleção do capacitor
 C_f

A.1 PROJETO DO INDUTOR L DO INVERSOR *BOOST*

Parâmetros de entrada do projeto do indutor

Indutância desejada de cada elemento:

$$L(P_{\text{out}}) = 2.548 \times 10^{-4} \text{ H}$$

Corrente eficaz no indutor:

$$I_{\text{Leficaz}}(P_o) := i_{\text{Lrms_fi}}(P_o)$$

$$I_{\text{Leficaz}}(P_{\text{out}}) = 6.956 \text{ A}$$

Corrente de pico no indutor:

$$I_{\text{Lpico}}(P_o) := i_{\text{Lmax_rea}}(P_o)$$

$$i_{\text{Lmax_rea}}(P_{\text{out}}) = 15.216 \text{ A}$$

Frequência de comutação:

$$f_s = 100 \text{ kHz}$$

Frequência da subarmônica fundamental:

$$f_r = 60 \text{ Hz}$$

Parâmetros do modelo de núcleo toroidal selecionado (APH46P60)

Densidade do fluxo de saturação:

$$B_{\text{sat}} := 1.5 \text{ T}$$

Densidade de corrente de saturação:

$$J_{\text{max}} := 600 \frac{\text{A}}{\text{cm}^2}$$

Fator de utilização da janela:

$$K_u := 0.5$$

Permeabilidade relativa do material do núcleo:

$$\mu_r := 60$$

Permeabilidade absoluta do ar:

$$\mu_{\text{ar}} := 4 \cdot \pi \cdot 10^{-7} \frac{\text{H}}{\text{m}}$$

$$D_i := 24.13 \text{ mm}$$

Diâmetro interno do núcleo:

$$D_e := 46.74 \text{ mm}$$

Diâmetro externo do núcleo:

Altura do núcleo:

$$h := 18.03 \text{ mm}$$

Área de superfície

$$A_{S_calc} := 2\pi \cdot \left[\left(\frac{D_e}{2} \right)^2 - \left(\frac{D_i}{2} \right)^2 \right] + \left(\frac{D_e}{2} + \frac{D_i}{2} \right) \cdot h \cdot \pi = 45.241 \text{ cm}^2$$

Volume:

$$V_{\text{volume}} := 21.373 \text{ cm}^3$$

$$V_{\text{volume_calc}} := \pi \cdot \left[\left(\frac{D_e}{2} \right)^2 - \left(\frac{D_i}{2} \right)^2 \right] \cdot h = 22.691 \text{ cm}^3$$

Massa:

$$m := 0.694 \text{ kg}$$

$$A_w := 4.27 \text{ cm}^2$$

$$A_{w_cal} := \pi \cdot \left(\frac{D_i}{2} \right)^2 = 4.573 \text{ cm}^2$$

Área interna do núcleo:

ou

$$A_L := 1.99 \text{ cm}^2$$

ou

$$A_{L_calc} := \frac{h}{2} \cdot (D_e - D_i) = 2.038 \text{ cm}^2$$

Área de seção magnética:

$$l_L := 10.74 \text{ n}$$

ou

$$l_{L_calc} := \frac{\pi}{2} \cdot (D_e + D_i) = 11.132 \text{ cm}$$

Comprimento do caminho magnético médio:

$$P_{\text{perimetro}} := D_e \cdot \pi = 146.838 \text{ mm}$$

Perimetro do núcleo:

AWG	Diâmetro Cobre [cm]	Area Cobre [cm ²]	Diâmetro Isolamento [cm]	Area Isolamento [cm ²]	Resistividade 20°C [Ohms/°C]	Resistividade 100°C [Ohms/°C]	Corrente [A] 450A/cm ²
10	0.259	0.052620	0.273	0.058572	0.000033	0.000044	23,679
11	0.231	0.041729	0.244	0.046738	0.000041	0.000055	18,778
12	0.205	0.033092	0.218	0.037309	0.000052	0.000070	14,892
13	0.183	0.026243	0.195	0.029793	0.000066	0.000080	11,809
14	0.163	0.020811	0.174	0.023800	0.000083	0.000111	9,365
15	0.145	0.016504	0.156	0.019021	0.000104	0.000140	7,427
16	0.129	0.013088	0.139	0.015207	0.000132	0.000176	5,890
17	0.115	0.010379	0.124	0.012164	0.000166	0.000222	4,671
18	0.102	0.008231	0.111	0.009735	0.000209	0.000280	3,704
19	0.091	0.006527	0.100	0.007794	0.000264	0.000353	2,937
20	0.081	0.005176	0.089	0.006244	0.000333	0.000445	2,329
21	0.072	0.004105	0.080	0.005004	0.000420	0.000561	1,847
22	0.064	0.003255	0.071	0.004013	0.000530	0.000708	1,465
23	0.057	0.002582	0.064	0.003221	0.000668	0.000892	1,162
24	0.051	0.002047	0.057	0.002586	0.000842	0.001125	0,921
25	0.045	0.001624	0.051	0.002078	0.001062	0.001419	0,731
26	0.040	0.001287	0.046	0.001671	0.001339	0.001789	0,579
27	0.036	0.001021	0.041	0.001344	0.001689	0.002256	0,459
28	0.032	0.000810	0.037	0.001083	0.002129	0.002845	0,364
29	0.029	0.000642	0.033	0.000872	0.002685	0.003587	0,289
30	0.025	0.000509	0.030	0.000704	0.003386	0.004523	0,229
31	0.023	0.000404	0.027	0.000568	0.004269	0.005704	0,182
32	0.020	0.000320	0.024	0.000459	0.005384	0.007192	0,144
33	0.018	0.000254	0.022	0.000371	0.006789	0.009070	0,114
34	0.016	0.000201	0.020	0.000300	0.008560	0.011437	0,091
35	0.014	0.00160	0.018	0.000243	0.010795	0.014422	0,072
36	0.013	0.000127	0.016	0.000197	0.013612	0.018186	0,057
37	0.011	0.000100	0.014	0.000160	0.017165	0.022932	0,045
38	0.010	0.000080	0.013	0.000130	0.021644	0.028917	0,036
39	0.009	0.000063	0.012	0.000106	0.027293	0.036464	0,028
40	0.008	0.000050	0.010	0.000086	0.034417	0.045981	0,023
41	0.007	0.000040	0.009	0.000070	0.043399	0.057982	0,018

Comprimento médio de uma espira no núcleo magnético:

$$MLT := 2 \cdot h + 2 \cdot (D_e - D_i) = 81.28 \text{ mm}$$

Dimensionamento do condutor AWG (selecionado AWG 12)

Número de espiras:

$$N_L(P_o) := \text{ceil} \left(\sqrt{\frac{L(P_o) \cdot I_L}{\mu_r \cdot \mu_{ar} \cdot A_L}} \right)$$

$$N_L(P_{\text{out}}) = 43$$

$$N_L(P_{\text{out}})^2 \cdot 135 \times 10^{-9} \text{ H} = 2.496 \times 10^{-4} \text{ H}$$

Intensidade máxima de campo:

$$H_{pk_fr}(P_o) := \frac{N_L(P_o) \cdot i_{Lmax}(P_o)}{l_L}$$

$$H_{pk_fr}(P_{out}) = 5.538 \times 10^3 \frac{A}{m}$$

Área da seção mínima dos condutores:

$$S_{min.l}(P_o) := \frac{I_{Leficaz}(P_o)}{J_{max}}$$

$$S_{min.l}(P_{out}) = 0.012 \text{cm}^2$$

Perfil de distribuição de corrente no condutor:

$$\Delta := \frac{7.5}{\sqrt{f_s}} = 0.024 \text{s}^{0.5}$$

$$H_{pk_fs}(P_o) := \frac{N_L(P_o) \cdot \frac{\Delta i_L(P_o)}{2}}{l_L}$$

Diâmetro mínimo do condutor selecionado:

$$2\Delta = 0.047 \text{s}^{0.5}$$

$$B_{pk_fr}(P_o) := \mu_r \cdot \mu_{ar} \cdot H_{pk_fr}(P_o)$$

$$B_{pk_fr}(P_{out}) = 0.418 \text{T}$$

$$B_{pk_fs}(P_o) := \mu_r \cdot \mu_{ar} \cdot H_{pk_fs}(P_o)$$

$$B_{pk_fs}(P_{out}) = 0.042 \text{T}$$

Parâmetros do condutor selecionado

Área AWG38 (x150 no Litz):

$$S_{litz} := 0.000080 \text{m}^2$$

Área AWG38 com isolamento:

$$S_{litz.isolado} := 0.000130 \text{m}^2$$

Número de fios em paralelo:

$$N_{\text{paralelo}} := 150$$

Resistividade a 100°C AWG38:

$$\rho_{\text{litz}} := 2.546 \frac{\Omega}{\text{m}}$$

Área total de condutores no enrolamento:

$$S_{\text{cabo}} := S_{\text{litz}} \cdot N_{\text{paralelo}} = 0.012 \text{ cm}^2$$

Área total fios de condutores isolados:

$$S_{\text{isolado}} := S_{\text{litz.isolado}} \cdot N_{\text{paralelo}} = 1.95 \text{ mm}^2$$

Resistividade do condutor:

$$R_{\text{por metro awg38 litz150}} := \frac{2.546}{150} \Omega$$

$$\frac{2.546}{150} = 0.017$$

Número de condutores em paralelo do enrolamento:

$$n_{\text{cond}}(P_o) := \text{ceil} \left(\frac{S_{\text{min.L}}(P_o)}{S_{\text{cabo}}} \right)$$

$$n_{\text{cond}}(P_{\text{out}}) = 1$$

$$n_{\text{cabos}} := 1 \cdot n_{\text{cond}}(P_{\text{out}}) = 1$$

Definidos dois cabos litz em paralelo

para diminuir a resistência

Comprimento do condutor com 30% de sobra:

$$C_{\text{cond}}(P_o) := 1.3 \cdot \text{MLT} \cdot N_L(P_o)$$

$$C_{\text{cond}}(P_{\text{out}}) = 4.544 \text{ m}$$

Lembrar que é o dobro de comprimento de cabo

Possibilidade de execução

Fator de ocupação para o indutor do filtro de saída:

$$A_{w.\text{min}}(P_o) := \frac{N_L(P_o) \cdot n_{\text{cond}}(P_o) \cdot n_{\text{cabos}} \cdot S_{\text{isolado}}}{K_u}$$

$$A_{w.\min}(P_{out}) = 1.677\text{cm}^2$$

Fator de Execução:

$$E_{xec}(P_o) := \frac{A_{w.\min}(P_o)}{A_w}$$

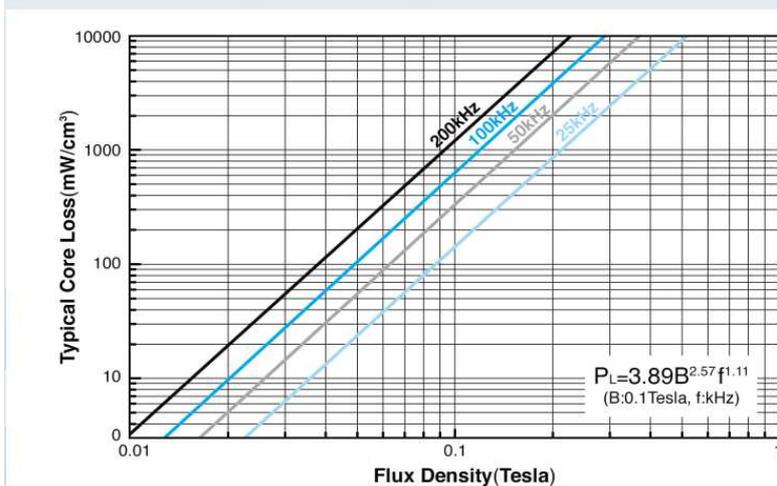
$$E_{xec}(P_{out}) = 0.393$$

Estimativa de perdas:

$$L(P_{out}) = 2.548 \times 10^{-4} \text{H}$$

$$MLT \cdot N_L(P_{out}) = 3.495\text{m}$$

Core Loss Density Curves, 60~90μ



$$R_{cond_varios_cabos} := R_{por_metro_awg38_litz150} \frac{1}{n_{cabos}} = 0.017\Omega$$

Dois cabos litz em paralelo

Resistência do condutor:

$$R_{cond} := R_{cond_varios_cabos} \cdot (4.958) = 0.084\Omega$$

$$R_{por_metro_awg38_litz150} = 0.017\Omega$$

Estimativa de perdas no cobre:

$$P_{cobre}(P_o) := R_{cond} \cdot I_{Leficaz}(P_o)^2$$

$$P_{cobre}(P_{out}) = 4.072\text{W}$$

$$R_{\text{cond}} = 0.084 \Omega$$

Densidade máxima de densidade de fluxo:

$$H_{\text{pk}}(P_{\text{out}}) = \blacksquare$$

$$H_{\text{pk_gauss}} := 89.8$$

Perdas por unidade de volume (fabricante):

$$P_{\text{vol_fs}}(f_s, P_o) := \left(\frac{\text{mW}}{\text{cm}^3} \right) \cdot 3.89 \left(0.1 B_{\text{pk_fs}}(P_o) \cdot T^{-1} \right)^{2.57} \cdot (f_s \cdot \text{Hz}^{-1})^{1.11}$$

$$P_{\text{vol_fs}}(f_s, P_{\text{out}}) = 1.06 \frac{\text{mW}}{\text{cm}^3}$$

Perdas por unidade de volume (fabricante):

$$P_{\text{vol_fr}}(f_r, P_o) := \left(\frac{\text{mW}}{\text{cm}^3} \right) \cdot 3.89 \left(0.1 B_{\text{pk_fr}}(P_o) \cdot T^{-1} \right)^{2.57} \cdot (f_r \cdot \text{Hz}^{-1})^{1.11}$$

$$P_{\text{vol_fr}}(f_r, P_{\text{out}}) = 0.104 \frac{\text{mW}}{\text{cm}^3}$$

Estimativa de perdas no núcleo:

$$P_{\text{nucleo}}(f_s, P_o, f_r) := \left[P_{\text{vol_fs}}(f_s, P_o) + P_{\text{vol_fr}}(f_r, P_o) \right] \cdot \text{Volume}$$

$$P_{\text{nucleo}}(f_s, P_{\text{out}}, f_r) = 0.025 \text{ W}$$

Estimativa de perdas totais no indutor:

$$P_{\text{indutor}}(f_s, P_o, f_r) := P_{\text{cobre}}(P_o) + P_{\text{nucleo}}(f_s, P_o, f_r)$$

$$P_{\text{indutor}}(f_s, P_{\text{out}}, f_r) = 4.097 \text{ W}$$

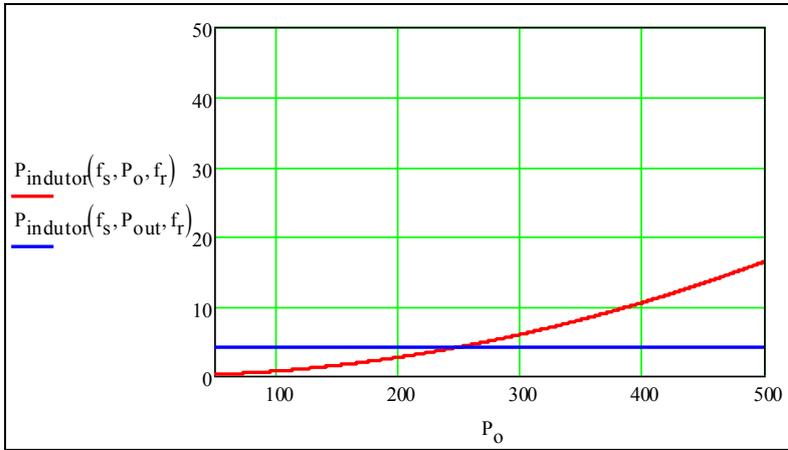
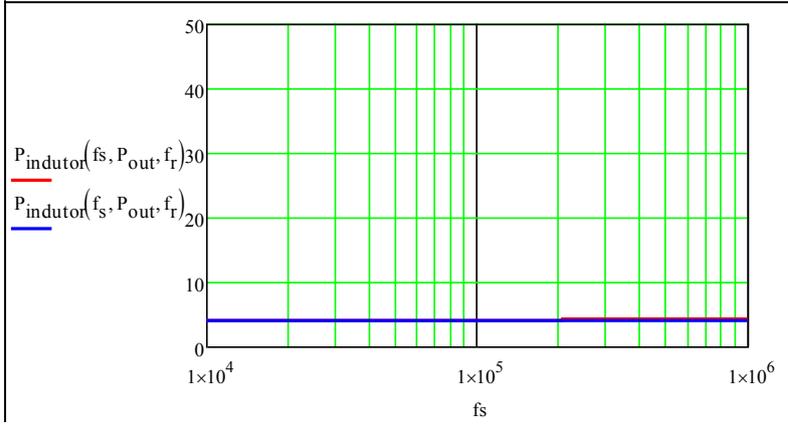
Parcela de perdas do indutor em relação

à potência total processada:

$$P_{\%}(f_s, P_o, f_r) := \frac{P_{\text{indutor}}(f_s, P_o, f_r)}{P_o} \cdot 100$$

$$P_{\%}(f_s, P_{\text{out}}, f_r) = 1.639$$

$$P_{\text{ind}}(f_s, P_o) := P_{\text{indutor}}(f_s, P_o, f_r)$$



A.2 SELEÇÃO DO CAPACITOR C_o DO INVERSOR *BOOST*

Seleção do capacitor da topologia

$C_R^{(1)}$	Max. dimensions w x h x l	Ordering code (composition see below)	$I_{RMS,max}^{(2)}$ 70 °C 10 kHz A	ESR_{typ} 70 °C 10 kHz mΩ	$ESL_{typ}^{(3)}$ nH	$\tan \delta$ 1 kHz 10 ⁻³	$\tan \delta$ 10 kHz 10 ⁻³	Un- taped pcs./ MOQ
μF	mm							

$$C_o(P_{out}) = 2.024\mu F$$

$$V_{pp} := 2 \cdot V_{omax} = 317.346V$$

$$C_o_{selec} := 2.2\mu F$$

$V_{R,85^\circ C} = 630 V DC, V_{op,70^\circ C} = 800 V DC$								
1.0	11.0 x 19.0 x 31.5	B32674D6105+000	4.0	26.1	17.0	0.6	2.7	1280
1.5	12.5 x 21.5 x 31.5	B32674D6155+000	5.5	17.9	19.0	0.6	2.7	1120
2.2	15.0 x 24.5 x 31.5	B32674D6225+000	7.5	12.4	21.0	0.6	2.7	960
3.3	16.0 x 32.0 x 31.5	B32674D6335+000	10.0	8.5	28.0	0.6	2.8	880
4.7	22.0 x 36.5 x 31.5	B32674D6475+000	13.5	6.0	31.0	0.6	3.0	640
5.0	22.0 x 36.5 x 31.5	B32674D6505+000	14.5	5.8	31.0	0.6	3.0	640

$$n_{cap_topologia} := \text{ceil}\left(\frac{C_o(P_{out})}{C_o_{selec}}\right) = 1$$

$$tg_{perdas} := 2.7 \cdot 10^{-3}$$

Para polipropileno

$$ESR_{selec} := 12.4 \cdot 10^{-3} \Omega$$

$$i_{Corms_fr}(P_{out}) = 2.992A$$

$$P_{dieletrico_fr}(P_o) := \frac{1}{2} \cdot C_o_{selec} \cdot V_{pp}^2 \cdot f_r \cdot tg_{perdas}$$

$$P_{dieletrico_fr}(P_{out}) = 0.018W$$

$$P_{dieletrico_fs}(f_s, P_o) := \frac{1}{2} \cdot C_o_{selec} \cdot \Delta V_o^2 \cdot f_s \cdot tg_{perdas}$$

$$P_{dieletrico_fs}(f_s, P_{out}) = 0.036W$$

$$P_{esr}(P_o) := ESR_{selec} \cdot i_{Corms_fr}(P_o)^2$$

$$P_{esr}(P_{out}) = 0.111W$$

$$P_{Co_1}(f_s, P_o) := P_{dieletrico_fr}(P_o) + P_{dieletrico_fs}(f_s, P_o) + P_{esr}(P_o)$$

$$P_{Co_1}(f_s, P_{out}) = 0.165W$$

$$P_{Co}(f_s, P_o) := n_{cap_topologia} \cdot P_{Co_1}(f_s, P_o)$$

$$P_{Co}(f_s, P_{out}) = 0.165W$$

A.3 SELEÇÃO DO CAPACITOR C_f DO INVERSOR *BOOST*

Seleção do capacitor de bloqueio

$$R_f(P_o) := R_o(P_o)$$

$$R_f(P_{out}) = 50.354\Omega$$

$$f_f := f_r \cdot \frac{1}{9} = 6.667 \frac{1}{s}$$

$$C_f(fc, P_o) := \frac{1}{2 \cdot \pi \cdot f_f} \cdot \frac{1}{R_f(P_o) \cdot fc}$$

$$C_f(1, P_{out}) = 474.106\mu F$$

$$\frac{1}{2 \cdot \pi \cdot f_r \cdot R_f(P_{out})} = 5.268 \times 10^{-5} F$$

$$H_f(\omega, fc, P_o) := \frac{(j \cdot \omega) \cdot \frac{R_f(P_{out})}{fc} \cdot C_f(fc, P_o)}{1 + (j \cdot \omega) \cdot \frac{R_f(P_{out})}{fc} \cdot C_f(fc, P_o)}$$

Função de transferência

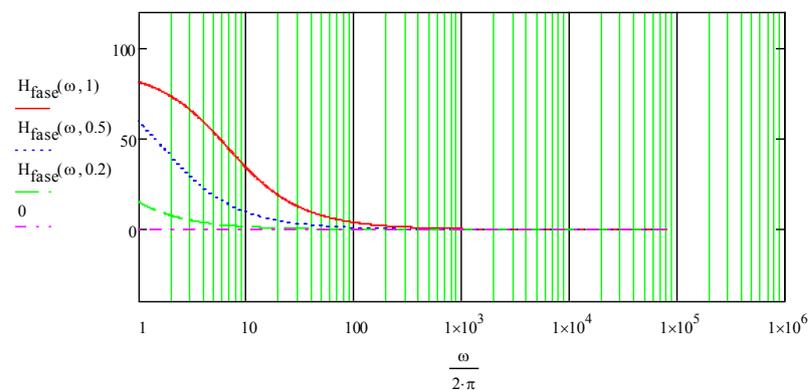
Ganho em dB do filtro passa alta

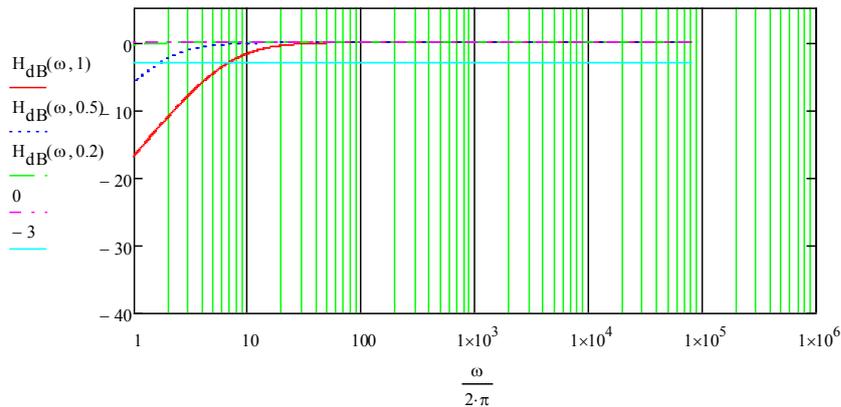
$$H_{dB}(\omega, fc) := 20 \log(|H_f(\omega, fc, P_{out})|)$$

$$H_{dB}[2 \cdot \pi(600Hz), 1] = -5.361 \times 10^{-4}$$

Fase em graus do filtro passa alta

$$H_{fase}(\omega, fc) := \frac{180}{\pi} \cdot \arg(H_f(\omega, fc, P_{out}))$$





$$V_{pp} := 2 \cdot V_{o\max} = 317.346V$$

$$C_{f_selec} := 100\mu F$$

$$n_{cap_bloqueio} := \text{ceil}\left(\frac{C_f(1, P_{out})}{C_{f_selec}}\right) = 5$$

$$tg_{perdas} := 2 \cdot 10^{-4}$$

Para polipropileno

$$ESR_{selec} := 4.7 \cdot 10^{-3} \Omega$$

Perdas no dielétrico

$$i_{C_bloqueio_rms}(P_o) := \sqrt{\frac{1}{2 \cdot \pi} \int_0^{2 \cdot \pi} \left(\frac{V_o(\tau)}{R_o(P_o)} \cdot \frac{1}{n_{cap_bloqueio}} \right)^2 d\tau}$$

$$i_{C_bloqueio_rms}(P_{out}) = 0.446A$$

$$R_{termica} := \blacksquare$$

$$P_{dieletrico_fr}(P_o) := \frac{1}{2} \cdot C_f(1, P_o) \cdot V_{pp}^2 \cdot f_s \cdot tg_{perdas}$$

$$P_{dieletrico_fr}(P_{out}) = 0.286W$$

$$P_{dieletrico_fs}(f_s, P_o) := \frac{1}{2} \cdot C_f(1, P_o) \cdot \Delta V_o^2 \cdot f_s \cdot tg_{perdas}$$

$$P_{dieletrico_fs}(f_s, P_{out}) = 0.571W$$

$$P_{esr}(P_o) := ESR_{selec} \cdot i_{C_bloqueio_rms}(P_o)^2$$

$$P_{\text{esr}}(P_{\text{out}}) = 9.334 \times 10^{-4} \text{ W}$$

$$P_{\text{c_1_bloqueio}}(f_s, P_o) := P_{\text{dieletrico_fr}}(P_o) + P_{\text{dieletrico_fs}}(f_s, P_o) + P_{\text{esr}}(P_o)$$

$$P_{\text{c_1_bloqueio}}(f_s, P_{\text{out}}) = 0.858 \text{ W}$$

$$P_{\text{Cf}}(f_s, P_o) := n_{\text{cap_bloqueio}} \cdot P_{\text{c_1_bloqueio}}(f_s, P_o)$$

$$P_{\text{Cf}}(f_s, P_{\text{out}}) = 4.292 \text{ W}$$

B. Esquemas utilizados para implementação do *layout*

Figura B.1 – Esquemático generalizado do *gate driver* utilizado

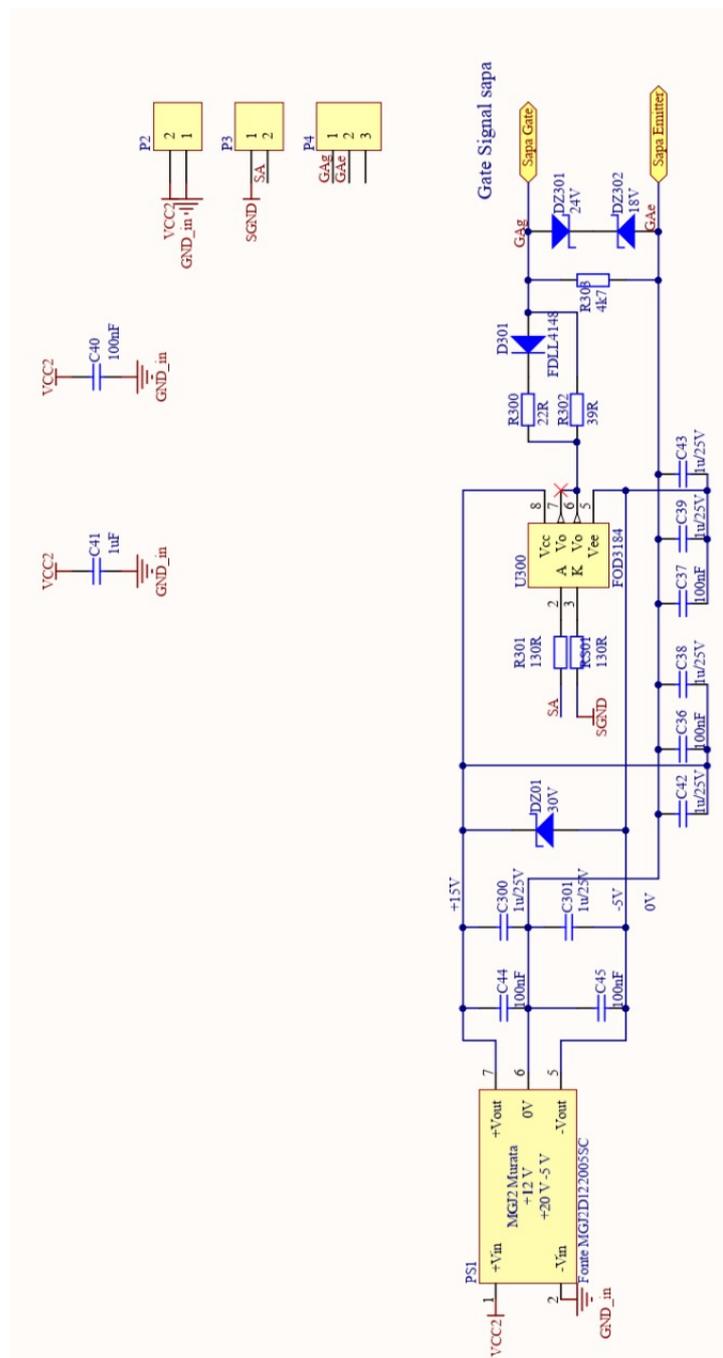
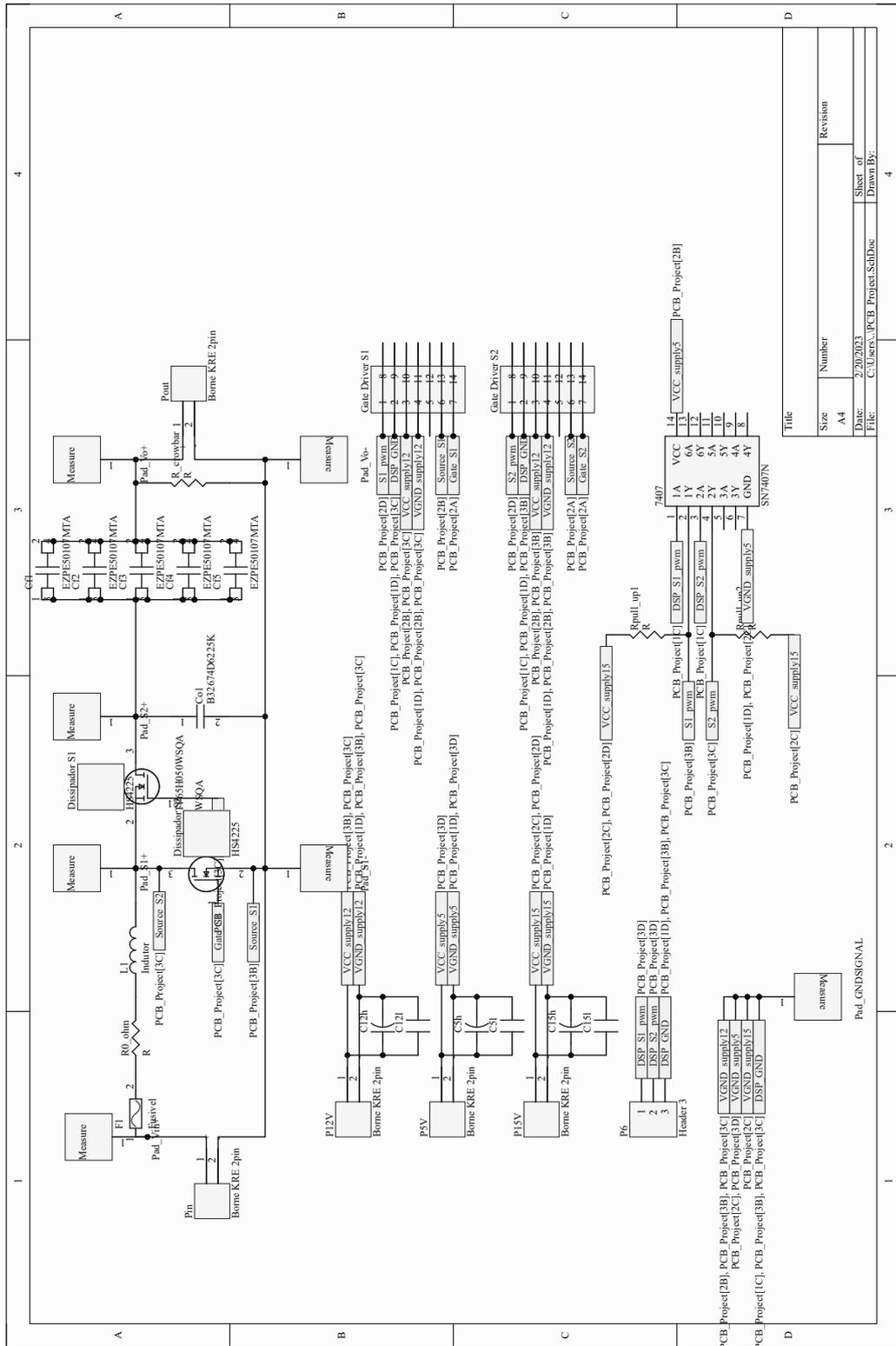


Figura B.2 – Esquemático do circuito do inversor Boost



Title	
Size	Number
A4	
Date:	Revision
2/20/2023	
File:	Sheet of
C:\Users\...PCB_Project\SchDoc	Drawn By:

Figura B.3 – Prévia da placa de circuito impresso do inversor *Boost*

