



UNIVERSIDADE FEDERAL DE SANTA CATARINA  
CAMPUS REITOR JOÃO DAVID FERREIRA LIMA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA  
NÍVEL MESTRADO

Jade Oumura Melo

**CONVERSOR CC-CC NÃO ISOLADO BIDIRECIONAL PARA INTEGRAÇÃO DE  
UM BANCO DE BATERIAS A UM BARRAMENTO DE CORRENTE CONTÍNUA**

Florianópolis  
2023

Jade Oumura Melo

**CONVERSOR CC-CC NÃO ISOLADO BIDIRECIONAL PARA INTEGRAÇÃO DE  
UM BANCO DE BATERIAS A UM BARRAMENTO DE CORRENTE CONTÍNUA**

Dissertação submetida ao Programa de Pós-Graduação  
em Engenharia Elétrica da Universidade Federal de Santa  
Catarina para a obtenção do título de Mestre em  
Engenharia Elétrica.  
Orientador: Prof. Ivo Barbi, Dr.

Florianópolis

2023

Melo, Jade Oumura  
CONVERSOR CC-CC NÃO ISOLADO BIDIRECIONAL PARA  
INTEGRAÇÃO DE UM BANCO DE BATERIAS A UM BARRAMENTO DE  
CORRENTE CONTÍNUA / Jade Oumura Melo ; orientador, Ivo Barbi, 2023.  
175 p.

Dissertação (mestrado) - Universidade Federal de Santa Catarina, Centro  
Tecnológico, Programa de Pós-Graduação em Engenharia Elétrica,  
Florianópolis, 2023.

Inclui referências.

1. Engenharia Elétrica. 2. Conversor CC -CC Bidirecional . I. Barbi, Ivo. II.  
Universidade Federal de Santa Catarina. Programa de Pós-Graduação em  
Engenharia Elétrica. III. Título.

Jade Oumura Melo

**CONVERSOR CC-CC NÃO ISOLADO BIDIRECIONAL PARA INTEGRAÇÃO DE  
UM BANCO DE BATERIAS A UM BARRAMENTO DE CORRENTE CONTÍNUA**

O presente trabalho em nível de mestrado foi avaliado e aprovado por banca  
examinadora composta pelos seguintes membros:

Prof. Ricardo Quadros Machado, Dr.

Universidade de São Paulo

Prof. Carlos Henrique Illa Font, Dr.

Universidade Tecnológica Federal do Paraná

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi  
julgado adequado para obtenção do título de mestre em Engenharia Elétrica.

---

Prof. Telles Brunelli Lazzarin, Dr.

Coordenador do Programa

---

Prof. Ivo Barbi, Dr.

Orientador

Florianópolis, 2023



## **AGRADECIMENTOS**

Agradeço inicialmente aos meus pais, Rosana e Francisco, e à minha irmã Yasmin pelo apoio em todos os momentos nesta jornada acadêmica.

Agradeço toda a população brasileira que pagaram meus estudos em uma universidade pública.

Agradeço à CAPES pela bolsa de estudos durante a dissertação de mestrado.

Ao meu orientador Ivo Barbi, por me aceitar como sua orientanda e me ajudar sempre da melhor maneira possível na minha formação acadêmica.

Aos professores Carlos Henrique Illa Font e Ricardo Quadros Machado, por aceitarem participar da minha banca de avaliação e pelas contribuições para a melhoria desta dissertação.

Ao professor Ricardo Rütther e ao grupo Fotovoltaica da UFSC, pela disponibilização da estrutura do laboratório para a realização deste trabalho.

A todos vocês, meus sinceros agradecimentos.



## RESUMO

Esta dissertação de mestrado teve como objetivo a proposta de uma topologia de um conversor CC-CC bidirecional não isolado baseada no conversor *Buck-Boost* não inversor para realizar a interface entre um barramento CC e um sistema de armazenamento de energia. Inicialmente, apresenta-se uma breve revisão bibliográfica sobre algumas topologias de conversores CC-CC bidirecionais não isolados. Em seguida, é apresentada a topologia estudada, incluindo detalhes sobre a técnica de modulação empregada, os estados topológicos, a modelagem do protótipo, o circuito equivalente e o ganho estático. Também são apresentados os cálculos para o dimensionamento dos componentes e seus respectivos esforços de corrente e tensão. O estudo foi validado por meio da experimentação de um protótipo de 1kW, que operou tanto em fluxo de potência positivo quanto negativo. O protótipo proposto apresentou ganho de tensão unitário e baixa ondulação de corrente na entrada e na saída, atingindo uma eficiência máxima de aproximadamente 92,6% em ambos os fluxos de potência.

**Palavras-chave:** Bidirecional. Conversor CC-CC. *Buck-Boost*. Baixa ondulação de corrente.



## ABSTRACT

This master's thesis proposes a topology of a non-isolated bidirectional DC-DC converter based on the non-inverter Buck-Boost converter to create an interface between a DC bus and an energy storage system. Initially, a brief bibliographic review is presented on some topologies of non-isolated bidirectional DC-DC converters. Then, the studied topology is presented, including details about the modulation technique used, the topological states, the prototype modeling, the equivalent circuit and the static gain. Also presented are the calculations for the sizing of the components and their respective current and voltage stresses. The study was validated through the experimentation of a 1kW prototype, which operated in both positive and negative power flow. The proposed prototype presented unity voltage gain and low current ripple at the input and at the output, reaching a maximum efficiency of approximately 92.6% in both power flows. **Keywords:** Bidirectional. DC-DC Converter. Buck-Boost. Low current ripple.

## LISTA DE FIGURAS

Figura 1.1 – Microrrede CC isolada: estrutura de potência.....	17
Figura 1.2 – Arquitetura típica do sistema elétrico de alimentação de um EV ou HEV .....	18
Figura 2.1 – Conversor CC-CC bidirecional .....	21
Figura 2.2 – Topologias básicas de conversores CC-CC bidirecionais não isolados.....	23
Figura 2.3 – Estados topológicos do conversor operando como <i>Buck</i> , <i>Boost</i> e <i>Buck-Boost</i> quando a potência flui de $V_1$ para $V_2$ .....	25
Figura 2.4 – Ganho do conversor operando como <i>Buck</i> , <i>Boost</i> e <i>Buck-Boost</i> .....	25
Figura 2.5 – Conversor <i>Buck-Boost</i> não inversor aplicado em uma unidade de controle de carga-descarga montada no telhado de um veículo leve sobre trilhos ( <i>Light rail</i> ).....	27
Figura 2.6 – (a): Conversor <i>Buck-Boost</i> não inversor bidirecional com Filtro <i>LC</i> , (b): Conversor Bidirecional Proposto. ....	27
Figura 3.1 – Conversor CC-CC Bidirecional Proposto .....	28
Figura 3.2 – Estados topológicos do conversor operando como <i>Buck</i> , <i>Boost</i> e <i>Buck-Boost</i> quando a potência flui de $V_1$ para $V_2$ .....	29
Figura 3.3 – Modulação e sinais de comando .....	30
Figura 3.4 – 1º Estado Topológico .....	31
Figura 3.5 - 2º Estado Topológico .....	32
Figura 3.6 – Principais formas de onda do conversor proposto: (a) para potência positiva, (b) para potência negativa .....	34
Figura 3.7 – Circuito Equivalente visto da conta $V_1$ .....	42
Figura 3.8 - Circuito Equivalente visto da conta $V_2$ .....	42
Figura 3.9 – Tensão sobre o capacitor $C_1$ parametrizada .....	43
Figura 3.10 – Tensão sobre o capacitor $C_2$ parametrizada .....	44
Figura 3.11 – Corrente $IL_1$ parametrizada .....	45
Figura 3.12 - Corrente $IL_2$ parametrizada .....	46
Figura 3.13 – Circuito montado no <i>PSIM</i> <sup>®</sup> .....	47
Figura 4.1 - Circuito montado no <i>PSIM</i> <sup>®</sup> .....	55
Figura 5.1 -Tensão nos capacitores $C_1$ e $C_2$ .....	57
Figura 5.2 – Corrente no capacitor $C_1$ .....	57
Figura 5.3 – Corrente no capacitor $C_2$ .....	59
Figura 5.4 – Corrente Eficaz parametrizada dos capacitores $C_1$ e $C_2$ .....	60

Figura 5.5 – Tensão no semicondutor $S_1$ .....	62
Figura 5.6 - Tensão no semicondutor $S_3$ .....	62
Figura 5.7 - Tensão no semicondutor $S_2$ .....	63
Figura 5.8 - Tensão no semicondutor $S_4$ .....	63
Figura 5.9 – Corrente nas chaves $S_1$ e $S_4$ .....	64
Figura 5.10 – Corrente nas chaves $S_2$ e $S_3$ .....	64
Figura 5.11 – Corrente eficaz parametrizada nos interruptores $S_1$ e $S_4$ .....	67
Figura 5.12 – Corrente eficaz parametrizada dos interruptores $S_2$ e $S_3$ .....	68
Figura 5.13 – Módulo da corrente no indutor $L_x$ .....	69
Figura 6.1 – Diagrama do circuito montado experimentalmente .....	73
Figura 6.2 – Resultado experimental da medição da indutância $L_1$ .....	80
Figura 6.3 – – Resultado experimental da medição da indutância $L_2$ .....	81
Figura 6.4 – – Resultado experimental da medição da indutância $L_3$ .....	81
Figura 6.5 – – Resultado experimental da medição da indutância $L_4$ .....	82
Figura 6.6 – As tecnologias de semicondutores em função da potência e frequência de operação .....	83
Figura 6.7 – Modelo de um MOSFET de potência incluindo elementos parasitas .....	83
Figura 6.8 – Sinais de comando com tempo morto .....	85
Figura 6.9 - Gráfico $R_{DS(on)}$ vs $T_{jc}$ retirado do datasheet .....	86
Figura 6.10 - Gráfico $I_{SD}$ vs $V_{SD}$ retirado do <i>datasheet</i> .....	89
Figura 6.11 – Modelo Térmico.....	90
Figura 6.12 – Diagrama de blocos do 1EDI60N12AF .....	95
Figura 6.13 – Conexão <i>Interlock</i> dos sinais dos interruptores .....	96
Figura 6.14 – Diagrama da saída do <i>gate driver</i> .....	96
Figura 6.15 - Circuito de condicionamento de sinais .....	99
Figura 6.16 - Circuito de condicionamento de sinais .....	101
Figura 7.1 – (a) Malha fechada não compensada / (b) Malha fechada compensada.....	104
Figura 7.2 – Sinal de referência do controle.....	105
Figura 7.3 – Circuito de controle com a malha fechada.....	106
Figura 7.4 – Diagrama de blocos completo do sistema de controle .....	106
Figura 7.5 - Diagrama de blocos do sistema de controle simplificado.....	107
Figura 7.6 – Circuito montado no <i>PSIM</i> <sup>®</sup> para a validação da planta $G_i(s)$ .....	111

Figura 7.7 - Resposta em frequência obtida na simulação. (a): Amplitude (dB). (b): Fase (°)	112
Figura 7.8 - <i>FTLANC</i> . (a): Amplitude (dB). (b): Fase (°)	114
Figura 7.9 - <i>FTLFC</i> . (a): Amplitude (dB). (b): Fase (°)	116
Figura 7.10 – Circuito montado no <i>PSIM</i> <sup>®</sup> para a validação da do controle	117
Figura 7.11 – Resultado da simulação. (a): Tensão de saída $V_2$ . (b): Em vermelho - Corrente de saída $iL_2(t)$ / Em azul - Sinal de referência	118
Figura 7.12 - Resultado da simulação – corrente de saída. (a): Corrente $iL_2(t)$ positiva. (b): Corrente $iL_2(t)$ negativa	119
Figura 8.1 – Protótipo confeccionado. (a): Vista superior. (b) Vista lateral.	120
Figura 8.2 – Esquemático do circuito montado para os testes experimentais. (a) Fluxo positivo. (b) Fluxo negativo	121
Figura 8.3 – (a) Sinal de comando. (b) Tempo morto 1. (c) Tempo morto 2	122
Figura 8.4 – Resultado experimental quando $V_1=79,6$ V. (a) $vS_1$ (100V/div), $vS_3$ (100V/div), $iL_1$ (5A/div) e $iL_2$ (5A/div). (b) $vS_2$ (100V/div), $vS_4$ (100V/div), $iL_3$ (5A/div) e $iL_4$ (5A/div).	126
Figura 8.5 – Resultado experimental quando $V_1=79,6$ V. (a) $vC_1$ (40V/div), $vC_2$ (40V/div), $iL_1$ (5A/div) e $iL_2$ (5A/div). (b) $V_1$ (40V/div), $V_2$ (40V/div), $iL_3$ (5A/div) e $iL_4$ (5A/div).	126
Figura 8.6 – Resultado experimental quando $V_1=79,6$ V. (a) $vS_1$ (100V/div) e $vS_3$ (100V/div). (b) $vS_2$ (100V/div) e $vS_4$ (100V/div).	127
Figura 8.7 – Resultado experimental quando $V_1=79,6$ V. (a) $vS_1$ (100V/div) e $vS_3$ (100V/div). (b) $vS_2$ (100V/div) e $vS_4$ (100V/div).	127
Figura 8.8 – Modelo de um <i>MOSFET</i> de potência incluindo os elementos parasitas e o circuito <i>snubber RC</i>	128
Figura 8.9 – Resultado experimental quando $V_1=96,1$ V. (a) $vS_1$ (40V/div), $vS_3$ (40V/div), $iL_1$ (2A/div) e $iL_2$ (2A/div). (b) $vS_2$ (40V/div), $vS_4$ (40V/div), $iL_3$ (2A/div) e $iL_4$ (2A/div).	134
Figura 8.10 – Resultado experimental quando $V_1=96,1$ V. (a) $vC_1$ (40V/div), $vC_2$ (40V/div), $iL_1$ (5A/div) e $iL_2$ (5A/div). (b) $v_1$ (40V/div), $v_2$ (40V/div), $iL_3$ (5A/div) e $iL_4$ (5A/div).	134
Figura 8.11 – Resultado experimental quando $V_1=96,1$ V. (a) $vS_1$ (40V/div) e $vS_3$ (40V/div). (b) $vS_2$ (40V/div) e $vS_4$ (40V/div).	135
Figura 8.12 – Resultado experimental quando $V_1=96,1$ V. (a) $vS_1$ (40V/div) e $vS_3$ (40V/div). (b) $vS_2$ (40V/div) e $vS_4$ (40V/div).	135

Figura 8.13 – Resultado experimental quando $V1=97,9$ V. (a) $vS1$ (40V/div), $vS3$ (40V/div), $iL1$ (5A/div) e $iL2$ (5A/div). (b) $vS2$ (40V/div), $vS4$ (40V/div), $iL3$ (5A/div) e $iL4$ (5A/div). .....	136
Figura 8.14 – Resultado experimental quando $V1=97,9$ V. (a) $vC1$ (20V/div), $vC2$ (20V/div), $iL1$ (5A/div) e $iL2$ (5A/div). (b) $v1$ (20V/div), $v2$ (20V/div), $iL3$ (5A/div) e $iL4$ (5A/div). .	136
Figura 8.15 – Resultado experimental quando $V1=97,9$ V. (a) $vS1$ (40V/div) e $vS3$ (40V/div). (b) $vS2$ (40V/div) e $vS4$ (40V/div). .....	137
Figura 8.16 – Resultado experimental quando $V1=97,9$ V. (a) $vS1$ (40V/div) e $vS3$ (40V/div). (b) $vS2$ (40V/div) e $vS4$ (40V/div). .....	137
Figura 8.17 – Resultado experimental quando $V2=98,6$ V. (a) $vS1$ (40V/div), $vS3$ (40V/div), $iL3$ (5A/div) e $iL4$ (5A/div) (b) $vS2$ (40V/div), $vS4$ (40V/div), . $iL1$ (5A/div) e $iL2$ (5A/div). .....	141
Figura 8.18 – Resultado experimental quando $V2=98,6$ V. (a) $vC1$ (20V/div), $vC2$ (20V/div), $iL1$ (2A/div) e $iL2$ (2A/div). (b) $v2$ (20V/div), $v1$ (20V/div).....	141
Figura 8.19 – Resultado experimental quando $V2=98,6$ V. (a) $vS1$ (40V/div) e $vS3$ (40V/div). (b) $vS2$ (40V/div) e $vS4$ (40V/div). .....	142
Figura 8.20 – Resultado experimental quando $V2=98,6$ V. (a) $vS1$ (40V/div) e $vS3$ (40V/div). (b) $vS2$ (40V/div) e $vS4$ (40V/div). .....	142
Figura 8.21 – Curva de eficiência do conversor proposto.....	145

## LISTA DE TABELAS

Tabela 3.1 – Valores médios: resultados teóricos e de simulação.....	47
Tabela 4.1 – Ondulações: resultados teóricos e de simulação.....	55
Tabela 5.1 – Corrente eficaz nos capacitores $C1$ e $C2$ : resultados teóricos e de simulação ....	71
Tabela 5.2 – Corrente eficaz nos interruptores $S1$ , $S2$ , $S3$ e $S4$ : resultados teóricos e de simulação .....	71
Tabela 5.3 – Corrente média nos interruptores $S1$ , $S2$ , $S3$ e $S4$ : resultados teóricos e de simulação .....	71
Tabela 5.4 – Corrente eficaz nos indutores $L1$ , $L2$ , $L3$ e $L4$ : resultados teóricos e de simulação .....	72
Tabela 6.1 - Especificações do dimensionamento.....	74
Tabela 6.2 – Características do capacitor C4AEJBW5300A3LJ .....	75
Tabela 6.3 – Características dos indutores construídos.....	80
Tabela 6.4 – Resultados do cálculo de perdas .....	89
Tabela 6.5 - Resultados da temperatura de junção .....	91
Tabela 6.6 – Especificações do sensor de corrente LAH 25 - NP.....	98
Tabela 6.7 – Especificações do sensor de tensão LV 25-P .....	100
Tabela 8.1 – Resultados teóricos para potência positiva.....	125
Tabela 8.2 – Resultados experimental – Interruptores sem <i>snubber</i> e razões cíclicas em torno de 0,485 .....	125
Tabela 8.3 – Resultados experimental – Potência positiva, interruptores com <i>snubber</i> e razões cíclicas iguais a 0,485.....	133
Tabela 8.4 – Resultados experimental – Potência positiva, interruptores com <i>snubber</i> e razões cíclica iguais a 0,511 e 0,462.....	133
Tabela 8.5 – Resultados teóricos para potência negativa .....	140
Tabela 8.6 – Resultados experimental – Potência negativa, interruptores com <i>snubber</i> e razões cíclica iguais a 0,511 e 0,462.....	140
Tabela 8.7 – Resultados experimentais para fluxo de potência positiva.....	144
Tabela 8.8 – Resultados experimentais para fluxo de potência negativa .....	144

## LISTA DE ABREVIATURAS E SIGLAS

<i>AWG</i>	<i>American Wire Gauge</i> – escala americana de bitolas de fios
CA	Corrente alternada
CC	Corrente contínua
DOE	Departamento de Energia dos EUA
<i>ESS</i>	<i>Energy Storage System</i> – sistema de armazenamento de energia
<i>EUA</i>	Estados Unidos da América
<i>EV</i>	<i>Electric Vehicle</i> – Veículo elétrico
<i>ESR</i>	<i>Equivalent Series Resistance</i> – resistência equivalente em série
<i>GND</i>	Ground - terra
<i>GTO</i>	<i>Gate turn-off thyristor</i> - Tiristor de Desligamento pelo Gatilho
<i>HEV</i>	<i>Hybrid Electric Vehicle</i> – Veículo elétrico híbrido
<i>IGBT</i>	<i>Insulated-gate bipolar transistor</i> - Transistor bipolar de porta isolada
<i>LED</i>	<i>Light emitter diode</i> – diodo emissor de luz
<i>MOSFET</i>	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i> - Transistor de Efeito de Campo de Metal-Oxido-Semicondutor
ODS	Objetivos de Desenvolvimento Sustentável
ONU	Organização das Nações Unidas
<i>PWM</i>	<i>Pulse Width Modulation</i> - Modulação por Largura de Pulso
PCB	<i>Printed Circuit Board</i> - Placa de circuito impresso
Vcc	Tensão contínua
TBJ	Transistor de junção bipolar
<i>UPS</i>	<i>Uninterruptible power supply</i> - Fonte de alimentação ininterrupta
<i>UVLO</i>	<i>Undervoltage Lockout, active shut-down e short circuit clamping</i> - Bloqueio de subtensão, desligamento ativo e fixação de curto-circuito
<i>ZOH</i>	<i>Zero-order hold</i> - segurador de ordem-zero

## LISTA DE SÍMBOLOS

$A$	Área de contato
$A_e$	Área da seção central do núcleo
$A_w$	Área da janela central do carretel
$A_{w_{min}}$	Área mínima da janela central do carretel
$S_{L_1}$	Área de cobre
$S_{AWG38}$	Área do condutor AWG38
$C$	Capacitor
$C_1$ e $C_2$	Capacitores 1 e 2
$C_{escolhido}$	Capacitor comercial escolhido
$C_{in}$	Capacitor na entrada do protótipo
$C_{out}$	Capacitor na saída do protótipo
$C_{gs}$	Capacitância entre o <i>gate</i> e o <i>source</i>
$C_{gd}$	Capacitância entre o dreno e o <i>gate</i>
$C_{ds}$	Capacitância entre o dreno e o <i>source</i>
$C_{iss}$	Capacitância de entrada
$C_{oss}$	Capacitância de saída
$C_{rss}$	Capacitância de transferência inversa
$C_{snubber}$	Capacitor do <i>snubber</i>
$Q_{rr}$	Carga de recuperação reversa
$Q_G$	Carga total
$i_L$	Corrente em um indutor variante no tempo
$i_{L_x}$	Corrente em um indutor x variante no tempo
$i_{L_1}, i_{L_2}, i_{L_3}$ e $i_{L_4}$	Corrente nos indutores 1, 2, 3 e 4 variantes no tempo
$I_L$	Corrente média em um indutor
$I_{L_x}$	Corrente média em um indutor x
$I_{L_{xmáx}}$	Corrente máxima em um indutor x
$I_{L_{xrms}}$	Corrente eficaz em um indutor x
$I_{L_1}, I_{L_2}, I_{L_3}$ e $I_{L_4}$	Corrente média nos indutores 1, 2, 3 e 4
$I_{L_{1rms}}, I_{L_{2rms}}, I_{L_{3rms}}$ e $I_{L_{4rms}}$	Corrente eficaz nos indutores 1, 2, 3 e 4
$I_{L_{1p}}$ e $I_{L_{2p}}$	Corrente média parametrizada nos indutores 1 e 2



$i_{C_x}$	Corrente em um capacitor x variante no tempo
$i_{C_1}$ e $i_{C_2}$	Corrente nos capacitores 1 e 2 variantes no tempo
$I_{C_{1rms}}$ e $I_{C_{2rms}}$	Corrente eficaz nos capacitores 1 e 2
$I_{C_{1rms\_p}}$ e $I_{C_{2rms\_p}}$	Corrente eficaz parametrizada nos capacitores 1 e 2
$i_1$	Corrente na entrada
$i_2$	Corrente na saída
$i_{in}$	Corrente entregue pela fonte 1
$i_o$	Corrente entregue pela fonte 2
$I_{S_x\ on\rightarrow\ off}$	Corrente no interruptor x após mudar de estado de condução para o de bloqueio
$I_{S_x\ off\rightarrow\ on}$	Corrente no interruptor x após mudar de estado de bloqueio para o de condução
$i_{S_1}, i_{S_2}, i_{S_3}$ e $i_{S_4}$	Corrente no interruptor variável no tempo
$I_{S_1}, I_{S_2}, I_{S_3}$ e $I_{S_4}$	Corrente média nos interruptores 1, 2, 3 e 4
$I_{S_{1rms}}, I_{S_{2rms}}, I_{S_{3rms}}$ e $I_{S_{4rms}}$	Corrente eficaz nos interruptores 1, 2, 3 e 4
$I_{SD}$	Corrente de dreno reversa
$I_G$	Corrente de <i>gate</i>
$I_{G_{on}}$	Corrente de gate para a entrada em condução
$I_{G_{off}}$	Corrente para o bloqueio
$I_{ref}$	Corrente do sinal referência
$l_{espira}$	Comprimento médio de uma espira
$K_h$	Constante igual a $4 \cdot 10^{-5}$
$K_f$	Constante igual a $4 \cdot 10^{-10}$
$K$	Condutividade térmica de um material genérico
$J_{max}$	Densidade de corrente máxima
$B_{max}$	Densidade do campo magnético máxima
$\dot{X}$	Derivada da matriz de estados
$Diâmetro_{máximo}$	Diâmetro máximo de um condutor
$D_{in}$	Diodo na entrada do protótipo
$e$	Espessura
Entreferro	Espessura do entreferro

$\Delta T$	Elevação de temperatura
$W_{S_{Xoff}}$	Energia dissipada no bloqueio do interruptor x
$W_{S_{Xon}}$	Energia dissipada no acionamento do interruptor x
$k_w$	Fator de utilização
$f_s$	Frequência de chaveamento
$f_c$	Frequência de corte do filtro <i>Sallen Key</i>
$Q$	Fator de qualidade do filtro <i>Sallen Key</i>
$FPB_i(s)$	Função de transferência do filtro passa baixa
ZOH(s)	Função de transferência do segurador de ordem zero
$FTLA_{NC}(s)$	Função de transferência de laço aberto não compensada
$FTLA_C(s)$	Função de transferência de laço aberto compensado
$FTLF_C(s)$	Função de transferência de laço fechada compensada
$C_i(s)$	Função de transferência do compensador
$G_i(s)$	Função de transferência do conversor
$\omega_c$	Frequência de cruzamento
$\omega_z$	Frequência em zero
$f_{ringing}$	Frequência de ressonância
$G$	Ganho
$k_{i.L}$	Ganho do sensor de corrente
$K_{offset}$	Ganho no estágio de <i>offset</i> no circuito de condicionamento
$K_{AD}$	Ganho que ocorre na quantização do sinal
$K_{PWM}$	Ganho do modulador <i>PWM</i>
$K_C$	Ganho do controlador
$x$	Índice de identificação dos componentes
$S_1, S_2, S_3$ e $S_4$	Interruptores 1, 2, 3 e 4
$K$	Condutividade térmica do material
$L$	Indutor
$L_x$	Indutor x
$L_{x1}$ e $L_{x2}$	Indutor x1 e x2
$L_1, L_2, L_3$ e $L_4$	Indutor 1, 2, 3 e 4
$L_{1eq}, L_{2eq}, L_{3eq}$ e $L_{4eq}$	Indutância equivalente 1, 2, 3 e 4
$L_{LK}$	Indutâncias parasitas

$A$	Matriz de estado
$A_1$ e $A_2$	Matriz de estado 1 e 2
$B$	Matriz de entrada
$B_1$ e $B_2$	Matriz de entrada 1 e 2
$M_\phi$	Margem de fase
$N_{L_1}$	Número de espiras
$n_{condutores}$	Número de condutores
<i>Offset</i>	Tensão de <i>offset</i>
$v_{Condulação}$	Ondulação da tensão sobre um capacitor variante no tempo
$\Delta v_{C_1}$ e $\Delta v_{C_2}$	Ondulações das tensões sobre os capacitores 1 e 2
$\widehat{v}_{C_1}$ e $\widehat{v}_{C_2}$	Ondulações das tensões sobre os capacitores 1 e 2 variantes no tempo
$i_{L_{ondulação}}$	Ondulação da corrente em um indutor variante no tempo
$\Delta i_{L_1}, \Delta i_{L_2}, \Delta i_{L_3}$ e $\Delta i_{L_4}$	Ondulações das correntes nos indutores 1, 2, 3 e 4
$\widehat{i}_{L_1}, \widehat{i}_{L_2}, \widehat{i}_{L_3}$ e $\widehat{i}_{L_4}$	Ondulações das correntes nos indutores 1, 2, 3 e 4 variantes no tempo
$\Delta i_{L_x}$	Ondulação da corrente em um indutor x
$\Delta i_{L_{1_p}}, \Delta i_{L_{2_p}}, \Delta i_{L_{3_p}}$ e $\Delta i_{L_{4_p}}$	Ondulações parametrizada das correntes nos indutores 1, 2, 3 e 4
$\hat{d}$	Ondulação da razão cíclica variante no tempo
$T_S$	Período de chaveamento
$T_{ref}$	Período do sinal de referência
$P_{cond}$	Perdas de condução
$P_{com}$	Perdas de comutação
$P_{S_x con}$	Perda de condução no interruptor x
$P_{D_{con}}$	Perda de condução no diodo
$P_{D_{rr}}$	Perda por conta da recuperação reversa do diodo
$P_{C_x}$	Perda em um capacitor x
$P_{L_{1cobre}}$	Perda no cobre do indutor 1
$P_{L_{1núcleo}}$	Perda magnética no núcleo do indutor 1

$\mu_0$	Permeabilidade magnética do ar no vácuo
$P_{S_x total}$	Perda total no interruptor x
$P_{G_{on}}$	Perda na entrada da condução do <i>MOSFET</i>
$P_{G_{off}}$	Perda na entrada do bloqueio do <i>MOSFET</i>
$P_{snubber}$	Perda no <i>snubber</i>
$D$	Razão cíclica constante
$d$	Razão cíclica variante no tempo
$D_{ref}$	Razão cíclica do sinal de referência
$q_{eq}$	Razão entre $r_S$ e $r$
$R_0$	Resistência na saída do protótipo
$r_{s1}, r_{s2}, r_{s3}$ e $r_{s4}$	Resistências intrínsecas dos interruptores 1, 2, 3 e 4
$r_S$	Resistência no interruptor
$r$	Resistência no indutor
$r_{Seq}$	Resistência equivalente dos interruptores
$r_{S23eq}$	Resistência equivalente igual a soma de $r_{S2}$ e $r_{S3}$
$r_{S14eq}$	Resistência equivalente igual a soma de $r_{S1}$ e $r_{S4}$
$R_{eq}$	Resistência equivalente
$r_1, r_2, r_3$ e $r_4$	Resistências intrínsecas dos indutores 1, 2, 3 e 4
$R_{L1}$	Resistência no enrolamento do indutor 1
$\rho_{AWG38}$	Resistividade de um fio AWG38
$R_{térmico}$	Resistência térmica do núcleo
$R_{DS_{on}}$	Resistência parasito do canal do <i>MOSFET</i>
$R_{th,jc}$	Resistência térmica entre junção e o case
$R_{th,iso}$	Resistência térmica do material isolante
$R_{th,pasta}$	Resistência térmica da pasta térmica
$R_{th,diss}$	Resistência térmica do dissipador
$R_{th,material}$	Resistência térmica em um material genérico
$R_{th,jd}$	Resistência térmica entre a junção e o dissipador
$R_G$	Resistor de <i>gate</i>
$R_{G_{on}}$	Resistência de <i>gate</i> para o acionamento do <i>MOSFET</i>
$R_{G_{off}}$	Resistência de <i>gate</i> para o bloqueio do <i>MOSFET</i>

$R_{G_{int}}$	Resistências internas do circuito do <i>MOSFET</i>
$R_{com_{int}}$	Resistências internas do circuito de comando
$R_M$	Resistor M do circuito de condicionamento
$R_{Mp}$	Resistência no primário do sensor de tensão
$R_1, R_2, R_3$ e $R_4$	Resistências usadas no estágio de offset no circuito de condicionamento
$R_5$ e $R_6$	Resistências do filtro <i>Sallen Key</i> no circuito de condicionamento
$X_L$	Reatância indutiva
$R_{snubber}$	Resistência do <i>snubber</i>
$g_1$ e $g_2$	Sinal de comando 1 e 2
$N_p/N_s$	Taxa de conversão do sensor de tensão
t	Tempo
$V_1$ e $V_2$	Tensão na fonte 1 e 2
$v_C$	Tensão sobre um capacitor variante no tempo
$v_{C_1}$ e $v_{C_2}$	Tensão sobre o capacitor 1 e 2 variantes no tempo
$V_{C_{1P}}$ e $V_{C_{2P}}$	Tensão média parametrizada sobre o capacitor 1 e 2
$V_C$	Tensão médio sobre um capacitor
$V_{C_1}$ e $V_{C_2}$	Tensão média sobre o capacitor 1 e 2
$V_{C_{1máx}}$ e $V_{C_{2máx}}$	Tensão máxima sobre os capacitores 1 e 2
$V_{S_x\ on\rightarrow\ off}$	Tensão sobre o interruptor x após mudar de estado de condução para o de bloqueio
$V_{S_x\ off\rightarrow\ on}$	Tensão sobre o interruptor x após mudar de estado de bloqueio para o de condução
$V_{S_{1máx}}, V_{S_{2máx}}, V_{S_{3máx}}$ e $V_{S_{4máx}}$	Tensão máxima sobre os interruptores 1, 2, 3 e 4
$V_{DS}$	Tensão entre o dreno e o <i>source</i> do <i>MOSFET</i>
$V_{SD}$	Tensão entre o <i>source</i> e o dreno do <i>MOSFET</i>
$V_{TH}$	Tensão <i>threshold</i>
$V_{GS}$	Tensão entre o <i>gate</i> e <i>source</i>
$V_G$	Tensão de <i>gate</i>
$tm_1$ e $tm_2$	Tempo morto 1 e 2

$T_{jc}$	Temperatura de junção
$T_{js_{Sx}}$	Temperatura de junção em um interruptor x
$T_{js_{S1}}, T_{js_{S2}}, T_{js_{S3}}$ e $T_{js_{S4}}$	Temperatura de junção nos interruptores 1, 2, 3 e 4
$T_{amb}$	Temperatura ambiente
$T_{iso}$	Temperatura no isolante
$T_{pasta}$	Temperatura na pasta térmica
$T_{diss}$	Temperatura no dissipador
$t_f$	<i>turn-off fall time</i> – tempo de descida
$t_r$	<i>turn-on rise time</i> – tempo de subida
$V_M$	Tensão sobre o resistor $R_M$ no circuito de condicionamento
$HV$	Tensão máxima lida pelo sensor de tensão
$V_{offset}$	Tensão de <i>offset</i>
$V_{eq}$	Tensão equivalente
$V_{Pico}$	Tensão de pico da portadora
$V_{fonte}$	Tensão na fonte CC unidirecional
T	Valores teóricos
S	Valores obtidos na simulação
$V_E$	Volume do núcleo
$K_1, K_2, K_3, K_4$ e $den$	Variáveis auxiliares
$X$	Variável auxiliar
$X$	Vetor de estado
$U$	Vetor de entrada

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>15</b>
1.1	OBJETIVOS .....	18
<b>1.1.1</b>	<b>Objetivo Geral.....</b>	<b>18</b>
<b>1.1.2</b>	<b>Objetivos Específicos .....</b>	<b>19</b>
1.2	ESTRUTURA DO TRABALHO .....	19
<b>2</b>	<b>Revisão bibliográfica .....</b>	<b>21</b>
<b>3</b>	<b>CONVERSOR CC-CC NÃO ISOLADO BIDIRECIONAL PROPOSTO ....</b>	<b>28</b>
3.1	INTRODUÇÃO .....	28
3.2	ESTRATÉGIA DE MODULAÇÃO .....	30
3.3	ESTADOS TOPOLÓGICOS .....	30
<b>3.3.1</b>	<b>Primeiro Estado Topológico .....</b>	<b>30</b>
<b>3.3.2</b>	<b>Segundo Estado Topológico .....</b>	<b>32</b>
3.4	MODELAGEM DO CONVERSOR POR MODELO MÉDIO .....	34
<b>3.4.1</b>	<b>Representação por espaço de estados .....</b>	<b>35</b>
3.5	Valores médios EM REGIME PERMANENTE .....	40
<b>3.5.1</b>	<b>Circuitos Equivalentes .....</b>	<b>41</b>
3.6	ANÁLISE DO Sistema simplificado.....	42
3.7	VALIDAÇÃO DAS EQUAÇÕES POR SIMULAÇÃO.....	46
<b>4</b>	<b>DIMENSIONAMENTO DOS INDUTORES E CAPACITORES.....</b>	<b>49</b>
4.1	INTRODUÇÃO.....	49
4.2	ONDULAÇÕES DE TENSÃO NOS capaciTORES .....	49
<b>4.2.1</b>	<b>Capacitância <math>C_1</math> e <math>C_2</math> .....</b>	<b>50</b>
4.3	ONDULAÇÕES DE corrente NOS induTORES .....	50
<b>4.3.1</b>	<b>Indutância <math>L_1</math>, <math>L_2</math>, <math>L_3</math> e <math>L_4</math>.....</b>	<b>53</b>
4.4	VALIDAÇÃO DAS EQUAÇÕES POR SIMULAÇÃO.....	54

<b>5</b>	<b>ESFORÇOS DE CORRENTE e tensão NOS COMPONENTES DO</b>	
	<b>CONVERTOR.....</b>	<b>56</b>
5.1	INTRODUÇÃO.....	56
5.2	CAPACITORES $C1$ E $C2$ .....	56
<b>5.2.1</b>	<b>Tensão máxima .....</b>	<b>56</b>
<b>5.2.2</b>	<b>Corrente eficaz.....</b>	<b>57</b>
5.3	INTERRUPTORES $S1$ , $S2$ , $S3$ e $S4$ .....	60
<b>5.3.1</b>	<b>Tensão .....</b>	<b>61</b>
<b>5.3.2</b>	<b>Corrente eficaz e média.....</b>	<b>64</b>
5.4	Indutores $L1$ , $L2$ , $L3$ e $L4$ .....	69
<b>5.4.1</b>	<b>Corrente.....</b>	<b>69</b>
5.5	VALIDAÇÃO DAS EQUAÇÕES POR SIMULAÇÃO.....	70
<b>6</b>	<b>DIMENSIONAMENTO DO estágio de potência CONVERTOR.....</b>	<b>73</b>
6.1	INTRODUÇÃO.....	73
6.2	DIMENSIONAMENTO DOS CAPACITORES $C1$ e $C2$ .....	75
6.3	DIMENSIONAMENTO DOS Indutores $L1$ , $L2$ , $L3$ e $L4$ .....	76
6.4	DIMENSIONAMENTO DOS INTERRUPTORES $S1$ , $S2$ , $S3$ e $S4$ .....	82
6.5	DIMENSIONAMENTO DO CIRCUITO DE ACIONAMENTO .....	91
6.6	DIMENSIONAMENTO DO sensor de corrente.....	97
6.7	DIMENSIONAMENTO DO sensor de tensão.....	100
<b>7</b>	<b>análise e DIMENSIONAMENTO DO estágio de controle .....</b>	<b>103</b>
7.1	INTRODUÇÃO.....	103
7.2	Análise dinâmica do conversor.....	107
7.3	Amostragem, quantizador e segurador de ordem-zero .....	112
7.4	GANHO DO modulador <i>PWM</i> .....	113
7.5	dimesionamento do controlador .....	113
<b>8</b>	<b>Resultados experimentais.....</b>	<b>120</b>
8.1	INTRODUÇÃO.....	120



8.2	eXPERIMENTO COM FLUXO DE POTÊNCIA POSITIVO .....	123
8.2.1	<b>Dimensionamento dos <i>snubbers</i>.....</b>	<b>128</b>
8.2.2	<b>Conversor com <i>snubbers</i> nos interruptores.....</b>	<b>130</b>
8.3	eXPERIMENTO COM FLUXO DE POTÊNCIA nEGATIVA .....	138
8.4	EFICIÊNCIA .....	143
9	<b>CONCLUSÃO E TRABALHOS FUTUROS.....</b>	<b>146</b>
9.1	TRABALHOS FUTUROS .....	147
	<b>REFERÊNCIAS.....</b>	<b>149</b>
	<b>APÊNDICE A – FUNÇÃO DE TRANSFERÊNCIA COMPLETA <math>G_i(s)</math> ...</b>	<b>151</b>
	<b>APÊNDICE B – CÓDIGO IMPLEMENTADO NO MICROCONTROLADOR.....</b>	<b>158</b>
	<b>APÊNDICE C – ESQUEMÁTICO E LAYOUT DA PLACA DE POTÊNCIA .....</b>	<b>160</b>
	<b>APÊNDICE D – ESQUEMÁTICO E LAYOUT DA PLACA DO GATE DRIVER .....</b>	<b>162</b>



## 1 INTRODUÇÃO

Em 2015, durante a Assembleia Geral da ONU, os países membros decidiram estabelecer novas metas para os próximos quinze anos. Como resultado, foram criados dezessete Objetivos de Desenvolvimento Sustentável (ODS). O Objetivo 7 (ODS 7) – Energia Limpa e Sustentável- visa “assegurar o acesso confiável, sustentável, moderno e a preço acessível à energia para todas e todos”. As metas incluem garantir o acesso universal a serviços de energia, aumentar a participação de energias renováveis na matriz energética global e dobrar a taxa global de melhoria da eficiência energética. Além disso, o objetivo inclui reforçar a cooperação internacional para facilitar o acesso a pesquisa e tecnologias de energia limpa e promover o investimento em infraestrutura de energia e em tecnologias de energia limpa. Também busca expandir a infraestrutura e modernizar a tecnologia para fornecer serviços de energia modernos e sustentáveis para todos nos países em desenvolvimento (ONU, 2015).

Com o avanço das fontes renováveis, com o estímulo da sustentabilidade e acessibilidade da energia elétrica atrelada com os avanços da eletrônica de potência, surgiu-se o conceito de microrredes. O Departamento de Energia dos EUA (DOE) define uma microrrede como “um grupo de cargas interconectadas e geradores distribuídos de energia dentro de limites elétricos claramente definidos que atua como uma única entidade controlável em relação à rede. A microrrede pode se conectar e desconectar da rede para permitir que ela opere tanto em redes conectadas ou modo ilhado” (DANLEY, 2019,p.4).

A rede elétrica centralizada tradicional é uma grande rede interconectada que leva energia de grandes usinas de geração de energia e a transmite por longas distâncias até os consumidores. A ideia da microrrede é que a energia é gerada mais perto de onde ela é necessária. Ou seja, é uma rede local que pode integrar diferentes gerações de energia, como energia fotovoltaica e eólica, com sistemas de armazenamento e o consumidor local. Ela pode estar conectada à rede elétrica centralizada tradicional funcionando como um complemento da rede ou operar de forma isolada (GARG; SHARMA, 2018; ZHOU; GUO; MA, 2015).

A microrrede permite que o consumidor local se torne mais independente da rede elétrica tradicional. Isso aumenta a confiabilidade e a disponibilidade da energia elétrica. Por exemplo, em caso de falha da rede principal o consumidor pode usar a energia armazenada e/ou gerada pela microrrede que o engloba. Além disso, permite o aumento da eficiência elétrica no processamento de energia elétrica, pois evita-se perdas ocasionadas na transmissão e distribuição (ZHOU; GUO; MA, 2015).

Em uma microrrede um sistema de armazenamento (*ESS - Energy Storage System*) é usado para manter o equilíbrio de potência entre a(s) fonte(s) e a(s) carga(s). Ele armazena ou disponibiliza a energia de acordo com a geração e o consumo. É importante evidenciar que essas fontes nem sempre estarão disponíveis ou fornecendo energia suficiente para a demanda da(s) carga(s). Por exemplo, a geração eólica e solar dependem da disponibilidade e da qualidade dos recursos naturais usados, o vento e a radiação solar. As baterias, os super capacitores e os eletrolisadores são alguns exemplos de *ESS* (GARG; SHARMA, 2018).

Os conversores estáticos permitem a integração de todos os elementos de uma microrredes. Eles podem ser CC-CC uni ou bidirecionais, CC-CA (inversores) ou CA-CC (retificadores).

As microrredes são classificadas de acordo com o barramento de distribuição usado, podendo ser um barramento de corrente contínua (CC) ou corrente alternada (CA).

A microrrede CC é uma alternativa promissora devido ao aumento das cargas DC associadas ao aumento das fontes de energia renováveis e de sistemas de armazenamento (PIRES V.; PIRES A.; CORDEIRO, 2023).

Em uma microrrede CA, cargas que operam em corrente contínua (CC), como luzes *LED*, veículos elétricos e data centers, precisam utilizar retificadores para converter a energia CA em CC para funcionar. Além disso, algumas fontes renováveis, como a energia solar, produzem energia CC que precisa ser convertida em CA para se conectar ao barramento da rede e depois convertida novamente em CC para ser usada nas cargas CC. As baterias também utilizam energia CC e precisam de conversão CA-CC para se conectar ao barramento CA. Essas conversões resultam em perdas que poderiam ser evitadas caso a microrrede fosse em CC (SAVAGE et al., 2010).

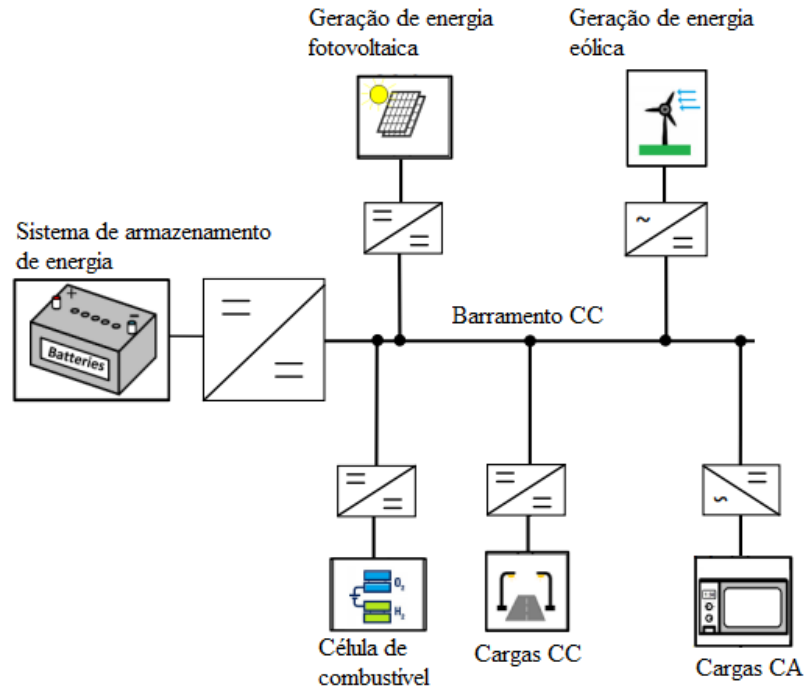
Além disso, as microrredes CC não apresentam problemas relacionados a sincronização da frequência e da fase entre as fontes e a rede, e nem problemas relacionados ao controle de potência reativa.

A Figura 1.1 mostra um exemplo de uma microrrede CC isolada. Percebe-se que todos os elementos estão conectados com o barramento CC por meio de um conversor estático.

Os sistemas de armazenamento de energia para armazenar ou disponibilizar a energia para barramento CC devem ser conectados ao barramento CC por meio de conversor com capacidade de transferência de energia bidirecional. Embora seja possível obter transferência bidirecional de energia usando dois conversores unidirecionais em paralelo, essa abordagem tem desvantagens como o volume ocupado pelos dois conversores, o custo e a duplicidade e

complexidade dos circuitos de controle. Assim, é mais vantajoso trabalhar com conversores bidirecionais.

Figura 1.1 – Microrrede CC isolada: estrutura de potência



Fonte: Adaptado de (PIRES V.; PIRES A.; CORDEIRO, 2023).

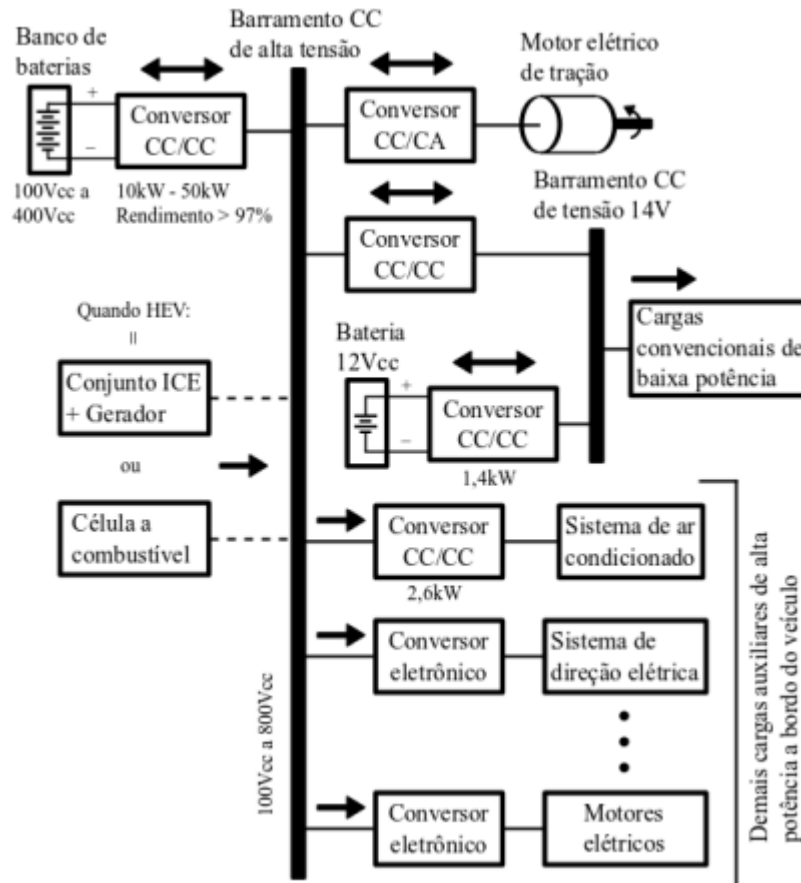
A aplicação de conversores CC-CC bidirecionais não se limita a microrredes. Esses conversores são amplamente utilizados em veículos elétricos (*EVs*) ou veículos elétricos híbridos (*HEVs*), fontes de alimentação ininterrupta (*UPS*), aplicações aeroespaciais e sistemas de energia renovável, como células de combustível e turbinas eólicas (GORJI et al., 2019; TYTELMAIER et al., 2016). Em geral, esses conversores podem ser empregados sempre que for necessário que o fluxo de potência seja bidirecional entre dois barramentos CC.

Por exemplo, em veículos elétricos ou elétricos híbridos, esses conversores podem ser aplicados no sistema de tração permitindo a energia fluir do sistema de armazenamento de energia e/ou fontes para o motor de tração, ou do motor para o sistema de armazenamento durante uma frenagem regenerativa. Além dessa aplicação, é possível utilizar esses conversores para realizar a interconexão entre diferentes níveis de tensão e diferentes fontes de energia a bordo (on-board) do veículo (MAYER; PÉRES; OLIVEIRA, 2015).

Segundo Mayer, Péres e Oliveira (2015), a Figura 1.2 representa uma arquitetura típica do sistema elétrico de alimentação de um *EV* ou *HEV*. Nela é possível perceber 3 conversores

CC-CC bidirecionais. O primeiro conversor faz a interconexão entre um banco de baterias de 100V-400V a um barramento CC de 100V-800V. O segundo conversor faz a interconexão entre os barramentos de 100V-800V e 14V. O último conversor faz a interconexão entre o barramento de 14V e uma bateria de 12V.

Figura 1.2 – Arquitetura típica do sistema elétrico de alimentação de um EV ou HEV



Fonte: (MAYER; PÉRES; OLIVEIRA, 2015).

Portanto, devido à sua popularidade em sistemas elétricos, este trabalho faz uma revisão de alguns os conversores CC-CC bidirecionais não isolados e propõe uma nova topologia nessa categoria de conversores estáticos.

## 1.1 OBJETIVOS

### 1.1.1 Objetivo Geral

O objetivo deste trabalho é propor uma topologia para um conversor CC-CC bidirecional não isolado, capaz de integrar um sistema de armazenamento de energia a um barramento CC. O conversor pertence à família *Buck-Boost* e apresenta bidirecionalidade no fluxo de potência, além de baixa ondulação de corrente tanto na entrada quanto na saída.

### 1.1.2 Objetivos Específicos

- Revisão bibliográfica sobre conversores CC-CC bidirecionais não isolados;
- Análise qualitativa e quantitativa do conversor proposto;
- Modelagem do conversor proposto;
- Validar o conversor proposto por meio de simulações no programa *PSIM*<sup>®</sup>;
- Propor um controle em malha fechada e simulá-lo computacionalmente;
- Desenvolver e testar o protótipo do conversor operando em malha aberta para ambos os fluxos de potência (positivo e negativo);
- Analisar os dados obtidos com o protótipo do conversor operando em malha aberta.

## 1.2 ESTRUTURA DO TRABALHO

O trabalho é dividido em nove capítulos. Neste primeiro capítulo, foi feita uma breve introdução sobre o tema desta dissertação, abordando a utilização de um conversor bidirecional em uma microrrede e em um sistema elétrico de alimentação de um *EV* ou *HEV*.

No segundo capítulo, é realizada uma revisão bibliográfica dos conversores bidirecionais, com foco em algumas topologias de conversores não isolados. Também é apresentada a topologia proposta neste trabalho.

O terceiro capítulo apresenta a topologia do conversor CC-CC bidirecional não isolado proposto, descrevendo a estratégia de modulação empregada e os estados topológicos. Além disso, é realizada uma análise estática do conversor e o circuito equivalente é apresentado.

No quarto capítulo é realizado o dimensionamento dos indutores e capacitores do conversor.

No quinto capítulo, são deduzidas as equações para os esforços de corrente e tensão dos componentes que integram o conversor.

O sexto capítulo apresenta o dimensionamento do estágio de potência.

No sétimo capítulo, é realizado o dimensionamento do estágio de controle. Primeiramente é feita análise dinâmica do conversor. Após isso, uma estratégia de controle para o conversor funcionar bidirecionalmente é apresentada e validada por meio de uma simulação computacional.

No oitavo capítulo, são apresentados os resultados experimentais para ambos os fluxos de potência, a fim de validar todas as análises apresentadas neste trabalho. Além disso, é mostrado o rendimento do conversor para ambos os fluxos de potência.

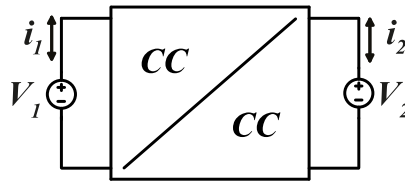
O último capítulo apresenta uma conclusão geral e algumas sugestões para os trabalhos futuros.



## 2 REVISÃO BIBLIOGRÁFICA

Define-se como conversor CC- CC bidirecional todo conversor capaz de realizar a transferência de energia bidirecional entre barramentos CC. A Figura 2.1 apresenta um diagrama simplificado desse conversor (GORJI et al., 2019; TYTELMAIER et al., 2016).

Figura 2.1 – Conversor CC-CC bidirecional



Fonte: Autoria própria

Existem na história da arte várias topologias de conversores CC-CC bidirecionais. Elas podem ser divididas como isoladas e não isoladas (GORJI et al., 2019; TYTELMAIER et al., 2016).

As topologias isoladas possuem um transformador de alta frequência que fornece isolamento galvânico e permite obter uma alta taxa de ganho. Essas topologias basicamente funcionam convertendo a tensão CC para CA, que passa pelo transformador e é retificada para obter uma tensão CC na saída. A presença do transformador faz com que elas apresentem algumas desvantagens, como tamanho, peso, custo e problemas relacionados à interferência magnética.

As topologias não isoladas transferem a potência sem isolamento galvânico. Embora elas não usem um transformador e não tenham as vantagens do isolamento galvânico, elas se beneficiam por terem uma configuração mais simples e não sofrem das desvantagens das topologias isoladas citadas anteriormente.

Este capítulo se concentrará em conversores não isolados. Serão revisadas algumas topologias desses conversores, bem como suas principais características.

A Figura 2.2(a) apresenta um conversor que funciona como um conversor *Boost* quando a potência flui de  $V_2$  para  $V_1$  e como um conversor *Buck* quando opera na direção oposta. Durante a operação como *Buck*, o interruptor  $S_1$  é comutado com uma razão cíclica e  $S_2$  permanece desligado, mas seu diodo anti-paralelo tem operação complementar com  $S_1$ . Quando opera como *Boost*,  $S_2$  é comutado com uma razão cíclica e  $S_1$  permanece desligado,

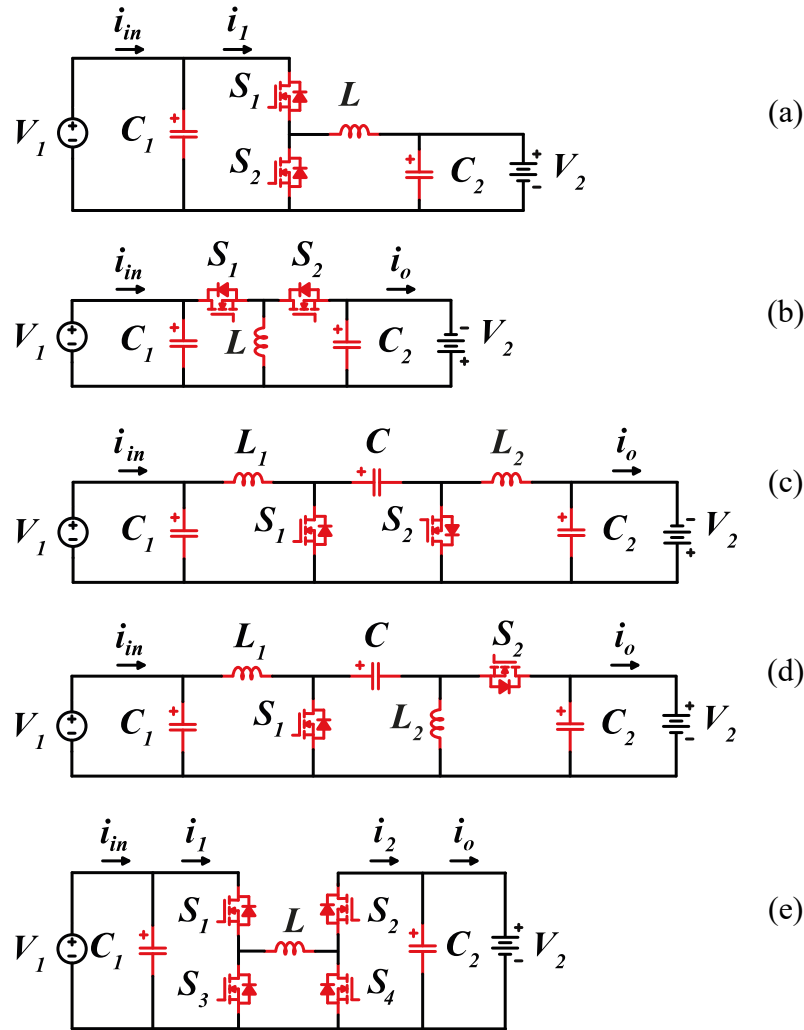
mas seu diodo anti-paralelo tem operação complementar com  $S_2$ . Nessa topologia  $V_1$  é sempre maior que  $V_2$  (GORJI et al., 2019; TYTELMAIER et al., 2016).

A Figura 2.2(b) apresenta um conversor bidirecional obtido a partir da topologia *Buck-Boost* inversora. Essa topologia é chamada de inversora, pois seus terminais têm polaridades diferentes. Além disso, ela funciona como um conversor *Buck-Boost* para ambos os fluxos de potência, ou seja, é capaz de realizar a transferência de energia bidirecional entre barramentos independentemente dos seus valores. Assim,  $V_1$  pode ser maior, igual ou menor que  $V_2$ . Quando a potência flui de  $V_1$  para  $V_2$ , o interruptor  $S_1$  é comutado com uma razão cíclica e  $S_2$  permanece desligado, mas seu diodo anti-paralelo tem operação complementar com  $S_1$ . Já quando a potência flui na direção oposta,  $S_2$  é comutado com uma razão cíclica e  $S_1$  permanece desligado, mas seu diodo anti-paralelo tem operação complementar com  $S_2$  (GORJI et al., 2019; TYTELMAIER et al., 2016).

A Figura 2.2(c) apresenta um conversor bidirecional obtido a partir da topologia *Ćuk*. Essa topologia conecta um *Boost* e um *Buck* em série com o capacitor de armazenamento de energia  $C$ . A tensão de saída pode ser maior, igual ou menor que a entrada em ambas as direções, porém com polaridade reversa. Tem como vantagem a baixa ondulação nas correntes de entrada e de saída. Os indutores  $L_1$  e  $L_2$  podem ser acoplados para diminuir ainda mais essas ondulações. Quando a potência flui de  $V_1$  para  $V_2$ , o interruptor  $S_1$  é comutado com uma razão cíclica e  $S_2$  permanece desligado, mas seu diodo anti-paralelo tem operação complementar com  $S_1$ . Já quando a potência flui na direção oposta,  $S_2$  é comutado com uma razão cíclica e  $S_1$  permanece desligado, mas seu diodo anti-paralelo tem operação complementar com  $S_2$  (GORJI et al., 2019; TYTELMAIER et al., 2016).

A Figura 2.2(d) apresenta um conversor bidirecional obtido a partir da topologia *SEPIC/Zeta*. Quando a potência flui de  $V_1$  para  $V_2$ , ele opera como um conversor *SEPIC*, o interruptor  $S_1$  é comutado com uma razão cíclica e  $S_2$  permanece desligado, mas seu diodo anti-paralelo tem operação complementar com  $S_1$ . Já quando a potência flui na direção oposta, ele opera como um conversor *Zeta*, o interruptor  $S_2$  é comutado com uma razão cíclica e  $S_1$  permanece desligado, mas seu diodo anti-paralelo tem operação complementar com  $S_2$ . A tensão de saída pode ser maior, igual ou menor que a entrada em ambas as direções e as polaridades dos barramentos são iguais. Os indutores  $L_1$  e  $L_2$  podem ser acoplados para reduzir a ondulação da tensão de saída e o estresse de tensão nos interruptores (GORJI et al., 2019; TYTELMAIER et al., 2016).

Figura 2.2 – Topologias básicas de conversores CC-CC bidirecionais não isolados



Fonte: Autoria própria

A Figura 2.2(e) apresenta o conversor utilizado como referência para a topologia proposta neste trabalho. Assim, será feita uma análise mais aprofundada desse conversor a seguir.

O conversor da Figura 2.2(e) pode ser obtido colocando o conversor *Buck* em cascata com o conversor *Boost*. Ele é conhecido como conversor *Buck-Boost* não inversor. Essa topologia é chamada de não inversora, pois seus terminais têm as mesmas polaridades. Além disso ela é bem flexível, pois pode funcionar, para ambos os fluxos de potência, como um conversor *Buck*, um conversor *Boost* ou um conversor *Buck-Boost*. Assim,  $V_1$  pode ser maior, igual ou menor que  $V_2$  (AXELROD; BERKOVICH; BECK, 2019).

Quando funciona como um conversor *Buck*, para a potência fluir de  $V_1$  para  $V_2$ , o interruptor  $S_1$  é comutado com uma razão cíclica e  $S_2$ ,  $S_3$  e  $S_4$  permanecem desligados. O diodo-

antiparalelo de  $S_2$  conduz durante todo período e o diodo de  $S_3$  tem operação complementar com  $S_1$ . Já para a potência fluir na direção oposta, o interruptor  $S_2$  é comutado com uma razão cíclica e  $S_1$ ,  $S_3$  e  $S_4$  permanecem desligados. O diodo-antiparalelo de  $S_1$  conduz durante todo período e o diodo de  $S_4$  tem operação complementar com  $S_2$  (AXELROD; BERKOVICH; BECK, 2019).

Quando funciona como um conversor *Boost*, para a potência fluir de  $V_1$  para  $V_2$ , o interruptor  $S_1$  está acionado durante todo o período de comutação e  $S_4$  é comutado com uma razão cíclica enquanto  $S_2$  e  $S_3$  permanecem desligados. O diodo-antiparalelo de  $S_2$  tem operação complementar com  $S_4$ . Já para a potência fluir na direção oposta, o interruptor  $S_2$  está acionado durante todo o período de comutação e  $S_3$  é comutado com uma razão cíclica enquanto  $S_1$  e  $S_4$  permanecem desligados. O diodo-antiparalelo de  $S_1$  tem operação complementar com  $S_3$  (AXELROD; BERKOVICH; BECK, 2019).

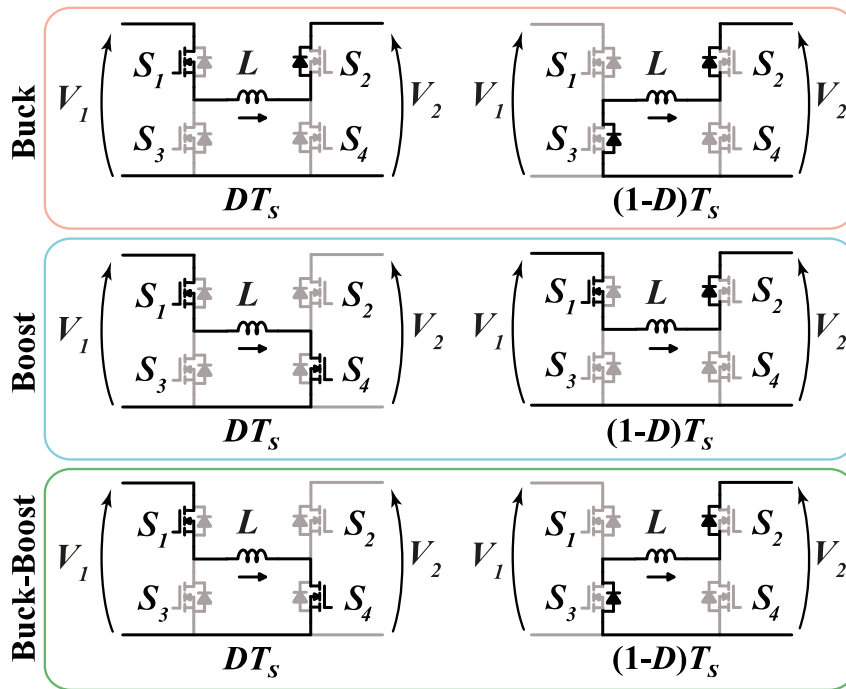
Quando funciona como um conversor *Buck-Boost*, para a potência fluir de  $V_1$  para  $V_2$ , o interruptor  $S_1$  e  $S_4$  são comutados com uma razão cíclica enquanto  $S_2$  e  $S_3$  permanecem desligados, mas seus diodos anti-paralelo tem operação complementar com  $S_1$  e  $S_4$ . Já para a potência fluir na direção oposta, os interruptores  $S_2$  e  $S_3$  são comutados com uma razão cíclica e  $S_1$  e  $S_4$  permanecem desligados, mas seus diodos anti-paralelo tem operação complementar com  $S_2$  e  $S_3$  (AXELROD; BERKOVICH; BECK, 2019).

A Figura 2.2 apresenta os conversores tendo *MOSFETs* como interruptores. Os *MOSFETs* possuem um diodo anti-paralelo intrínseco chamado diodo de corpo. Se os interruptores fossem por exemplo *IGBTs*, seria necessário adicionar um diodo em anti-paralelo com esse interruptor. Alguns modelos comerciais de *IGBTs* já incluem esse diodo em seu encapsulamento.

Nas explicações acima, se os interruptores forem bidirecionais em corrente, como o *MOSFET*, é possível acioná-los para criar um canal entre o dreno e o *source* e reduzir a perda de condução quando o diodo anti-paralelo estiver conduzindo. Como o canal do *MOSFET* pode conduzir corrente em ambas as direções, a corrente pode fluir no diodo e no canal quando a polarização for reversa. No entanto, se o interruptor for um *IGBT*, não adiantará acioná-lo, pois ele não é bidirecional em corrente.

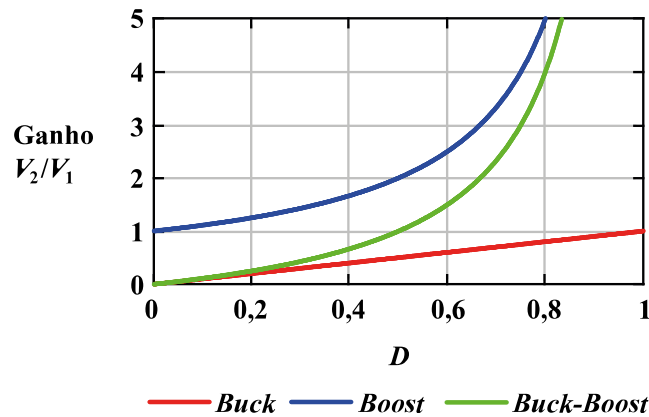
A Figura 2.3 apresenta os estados topológicos do conversor operando como *Buck*, *Boost* e *Buck-Boost* quando a potência flui de  $V_1$  para  $V_2$ . A Figura 2.4 apresenta o ganho do conversor quando opera com essas topologias.

Figura 2.3 – Estados topológicos do conversor operando como *Buck*, *Boost* e *Buck-Boost* quando a potência flui de  $V_1$  para  $V_2$



Fonte: Autoria própria

Figura 2.4 – Ganho do conversor operando como *Buck*, *Boost* e *Buck-Boost*



Fonte: Autoria própria

Uma vantagem dessa topologia é a capacidade de mudar o ganho de tensão de acordo com a modulação utilizada. Conforme mostrado na Figura 2.4, para um mesmo valor de razão cíclica, o ganho do conversor operando como *Buck-Boost* é menor do que o ganho do conversor operando como *Boost* e maior do que o ganho do conversor operando como *Buck*. Essa

característica de mudar a modulação para alterar o ganho pode colocar o conversor operando em outros pontos estáticos com melhor eficiência.

Dessa maneira, na literatura, é comum encontrar referências a esse conversor operando alternadamente como um conversor *Buck* ou como um conversor *Boost*, dependendo dos valores dos barramentos na entrada e na saída do conversor. Quando a potência flui de  $V_1$  para  $V_2$ , a operação como um conversor *Buck* ocorre quando  $V_1$  é maior que  $V_2$ . Já a operação como um conversor *Boost* ocorre quando  $V_1$  é menor que  $V_2$  (CARICCHI *et al.*, 1998; OGURA; NISHIMURA; OKU, 2019).

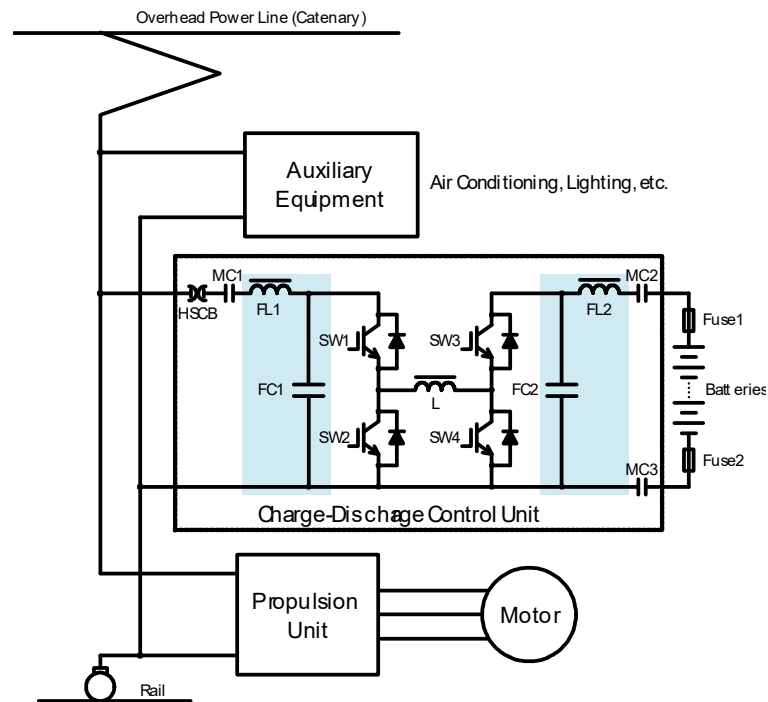
A operação como um conversor *Buck-Boost* tem como vantagem não depender dos valores dos barramentos. A tensão  $V_1$  pode ser menor, igual ou maior que  $V_2$ . Assim, a modulação e o controle são mais simples.

Esse conversor apresenta correntes tanto na entrada  $i_1(t)$  quanto na saída  $i_2(t)$  pulsadas. A corrente pulsada não é desejada, por exemplo, quando as fontes de tensão representam baterias, pois a vida útil das baterias depende da baixa ondulação da corrente que a carrega e a descarrega. Assim, coloca-se capacitores na entrada e na saída do conversor para diminuir essas ondulações de corrente. No entanto, dependendo da potência e da aplicação, os capacitores não são suficientes para filtrar as componentes de altas frequências, oriundas das correntes pulsadas. Desta maneira, são colocados indutores na entrada e na saída do conversor como mostrado na Figura 2.6(a).

A Figura 2.5 mostra a aplicação desse conversor, com filtros *LC* na entrada e na saída, como uma unidade de controle de carga-descarga montada no telhado de um veículo leve sobre trilhos (*Light rail*). O conversor garante um fornecimento constante de energia da bateria e o uso eficaz da energia regenerativa enquanto controla as flutuações no consumo de energia das linhas aéreas de energia. Essa unidade de controle possui as seguintes características: a tensão nominal da linha é de 600 Vcc, a tensão nominal da bateria é de 576 Vcc, a frequência de chaveamento de 4 kHz, a potência máxima de 250 kW e o peso é 680 kg (OGURA; NISHIMURA; OKU, 2019).

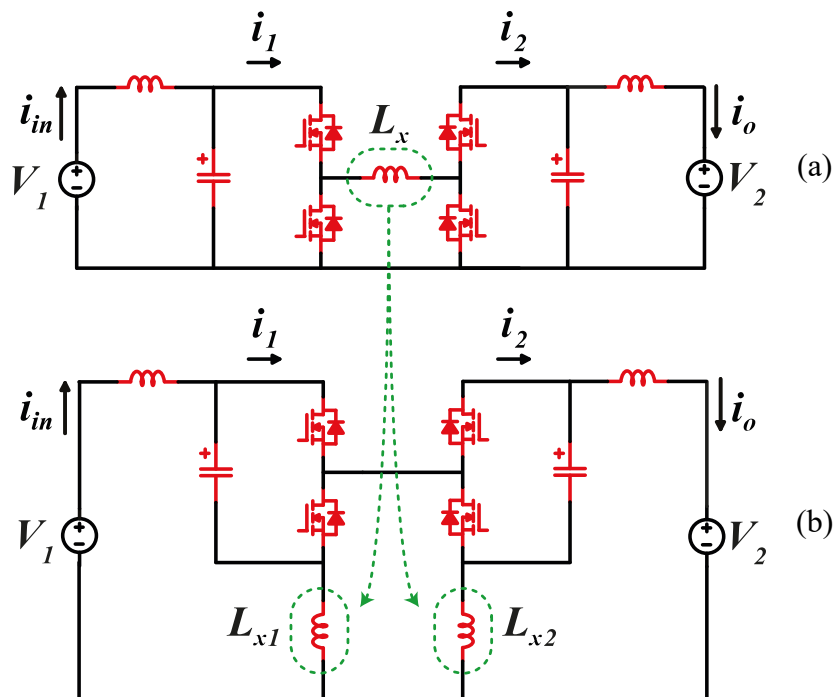
A Figura 2.6(b) mostra o conversor proposto. O indutor  $L_x$ , que na topologia *Buck-Boost* não inversora fica entre as duas células de comutação, será dividido em duas partes e cada parte será colocado em série com a célula de comutação como mostrado na figura. O conversor proposto apresenta as correntes na entrada e na saída com baixas ondulações. Tem como vantagem não precisar do uso de filtros externos para atingir essas baixas ondulações de corrente.

Figura 2.5 – Conversor *Buck-Boost* não inversor aplicado em uma unidade de controle de carga-descarga montada no telhado de um veículo leve sobre trilhos (*Light rail*).



Fonte: Adaptado de (OGURA; NISHIMURA; OKU, 2019).

Figura 2.6 – (a): Conversor *Buck-Boost* não inversor bidirecional com Filtro *LC*, (b): Conversor Bidirecional Proposto.



Fonte: Autoria própria.

### 3 CONVERSOR CC-CC NÃO ISOLADO BIDIRECIONAL PROPOSTO

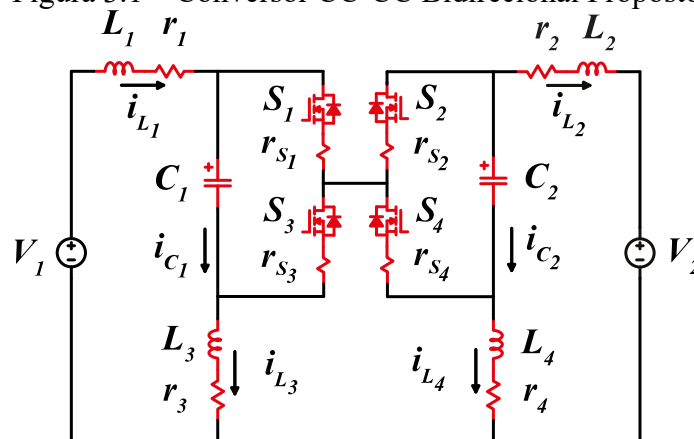
#### 3.1 INTRODUÇÃO

Este capítulo é dedicado à análise estática do conversor CC-CC bidirecional apresentado na Figura 3.1. Primeiramente, são descritos a estratégia de modulação e os estados topológicos. Em seguida, é apresentado o modelo médio do conversor em forma de espaço de estados e são obtidas as equações dos valores médios em regime permanente dos estados. Por fim, as equações são simplificadas, é obtido um circuito equivalente e é feita uma análise do comportamento do circuito.

O conversor proposto é constituído de 4 interruptores, 4 indutores e 2 capacitores. Na Figura 3.1 os interruptores são representados por  $S_1, S_2, S_3$  e  $S_4$ , e as suas resistências intrínsecas são representadas por  $r_{s1}, r_{s2}, r_{s3}$  e  $r_{s4}$ . Os indutores são representados por  $L_1, L_2, L_3$  e  $L_4$ , e as suas resistências intrínsecas são representadas por  $r_1, r_2, r_3$  e  $r_4$ . Já os capacitores são representados por  $C_1, C_2$ .

Para a análise do circuito do conversor proposto, as correntes que circulam nos indutores e nos capacitores foram definidas como sendo  $i_{L_x}$  e  $i_{C_x}$ , onde  $x$  é o índice que identifica o indutor ou o capacitor. As tensões sobre os capacitores serão sempre positivas e serão representadas por  $v_{C_1}$  e  $v_{C_2}$ .

Figura 3.1 – Conversor CC-CC Bidirecional Proposto



Fonte: Autoria própria

O conversor proposto neste trabalho, assim como o conversor *Buck-Boost* não inversor bidirecional explicado anteriormente, possui terminais com as mesmas polaridades e pode

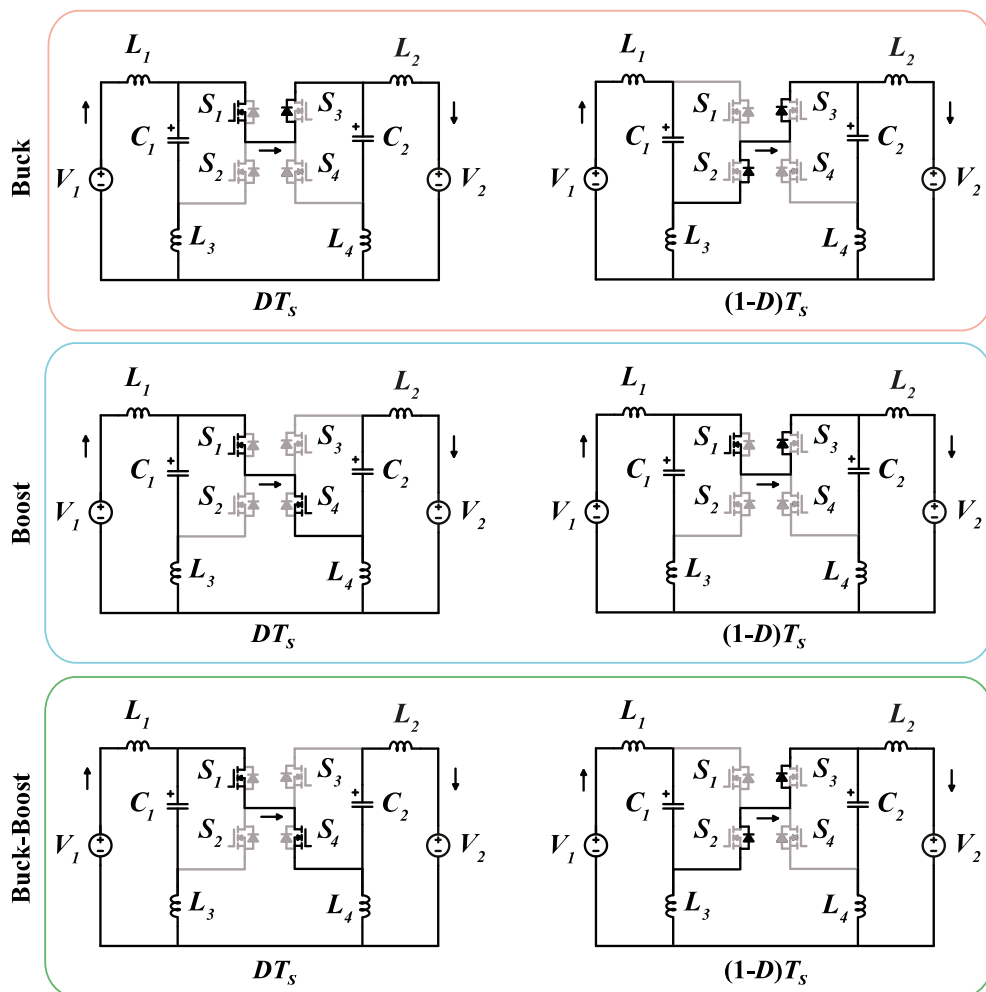


operar como um conversor *Buck*, *Boost* ou *Buck-Boost* para ambos os fluxos de potência. Assim,  $V_1$  pode ser maior, igual ou menor que  $V_2$ . Os estados dos interruptores para cada uma dessas operações seguem a explicação feita para o conversor *Buck-Boost* não inversor apresentado no capítulo anterior. A Figura 3.2 apresenta os estados topológicos do conversor operando como *Buck*, *Boost* e *Buck-Boost* quando a potência flui de  $V_1$  para  $V_2$ .

Este trabalho foi realizado considerando que o conversor opera como um *Buck-Boost*. A operação como *Buck* e como *Boost* não será abordada.

A operação como um conversor *Buck-Boost* tem como vantagem não depender dos valores das tensões dos barramentos. A tensão  $V_1$  pode ser menor, igual ou maior que  $V_2$ . Assim, a modulação e o controle são mais simples.

Figura 3.2 – Estados topológicos do conversor operando como *Buck*, *Boost* e *Buck-Boost* quando a potência flui de  $V_1$  para  $V_2$



Fonte: Autoria própria

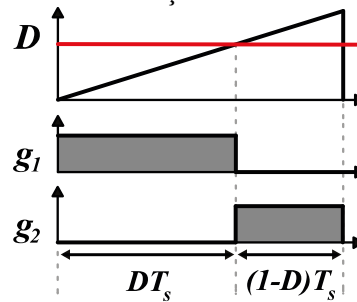
## 3.2 ESTRATÉGIA DE MODULAÇÃO

O processo de acionamento do interruptor utilizado, que determina os instantes de abertura e fechamento, é chamado de Modulação por Largura de Pulso (PWM - *Pulse Width Modulation*). Por esse método, determina-se um ciclo de trabalho ( $D$ ) através da comparação entre um sinal de controle e uma onda portadora dente de serra com frequência constante.

Nessa modulação os interruptores  $S_1$  e  $S_4$  são comandados pelo mesmo sinal  $g_1$ , e os interruptores  $S_2$  e  $S_3$  são comandadas por um sinal complementar  $g_2$  como mostrado na Figura 3.3.

O sinal  $g_1$  tem duração de  $DT_s$  e o sinal  $g_2$  de  $(1 - D)T_s$ , onde  $D$  é a razão cíclica e  $T_s$  o período de chaveamento das chaves.

Figura 3.3 – Modulação e sinais de comando



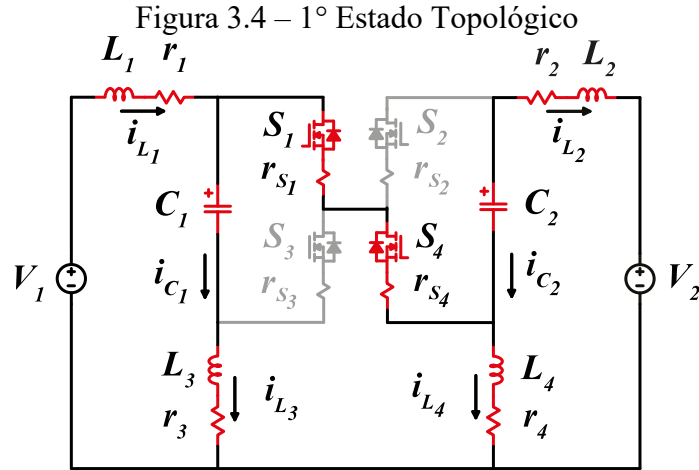
Fonte: Autoria própria

## 3.3 ESTADOS TOPOLÓGICOS

Como discutido no capítulo 2, o conversor proposto é um conversor CC-CC bidirecional. Isso significa que a fonte  $V_1$  pode fornecer energia para a fonte  $V_2$ , ou contrário, a fonte  $V_2$  fornece energia para a fonte  $V_1$ . Assim, para análise dos estados topológicos foram seguidas as orientações das flechas apresentadas na Figura 3.1. Dessa maneira, a potência do conversor será considerada positiva quando os valores médios das correntes  $i_{L_1}(t)$  e  $i_{L_2}(t)$  forem positivos, e será negativa quando esses valores forem negativos.

### 3.3.1 Primeiro Estado Topológico

O primeiro estado topológico é mostrado na Figura 3.4. Os interruptores  $S_1$  e  $S_4$  estão conduzindo e os interruptores  $S_2$  e  $S_3$  estão bloqueados. A duração deste estado topológico é de  $DT_S$ .



Fonte: Autoria própria

Para potência positiva ambos os capacitores  $C_1$  e  $C_2$  estão sendo descarregados, fazendo com que as correntes  $i_{C_1}(t)$  e  $i_{C_2}(t)$  sejam negativas. Os valores médios das correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$  e  $i_{L_4}(t)$  são positivos e as correntes crescem de forma linear, e o valor médio da corrente  $i_{L_3}(t)$  é negativo e a corrente decresce de forma linear. Os interruptores  $S_1$  e  $S_4$  estão conduzindo corrente pelo canal do interruptor.

No caso de potência negativa ambos os capacitores  $C_1$  e  $C_2$  estão sendo carregados, fazendo com que as correntes  $i_{C_1}(t)$  e  $i_{C_2}(t)$  sejam positivas. Os valores médios das correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$  e  $i_{L_4}(t)$  são negativos e as correntes crescem de forma linear, e o valor médio da corrente  $i_{L_3}(t)$  é positivo e a corrente decresce de forma linear. Os interruptores  $S_1$  e  $S_4$  estão conduzindo corrente pelo diodo anti-paralelo do interruptor. Caso o interruptor for bidirecional em corrente, como o *MOSFET*, o canal poderá também conduzir nesse intervalo.

O comportamento desse estado topológico é descrito pelas equações (3.1) a (3.6).

$$V_1 = L_1 \cdot \frac{d}{dt} i_{L_1}(t) + r_1 \cdot i_{L_1}(t) + v_{C_1}(t) + L_3 \cdot \frac{d}{dt} i_{L_3}(t) + r_3 \cdot i_{L_3}(t) \quad (3.1)$$

$$L_4 \cdot \frac{d}{dt} i_{L_4}(t) + r_4 \cdot i_{L_4}(t) + (r_{S_1} + r_{S_4}) \cdot [i_{L_2}(t) + i_{L_4}(t)] = v_{C_1}(t) + L_3 \cdot \frac{d}{dt} i_{L_3}(t) + r_3 \cdot i_{L_3}(t) \quad (3.2)$$

$$L_4 \cdot \frac{d}{dt} i_{L_4}(t) + r_4 \cdot i_{L_4}(t) + v_{C_2}(t) = V_2 + L_2 \cdot \frac{d}{dt} i_{L_2}(t) + r_2 \cdot i_{L_2}(t) \quad (3.3)$$

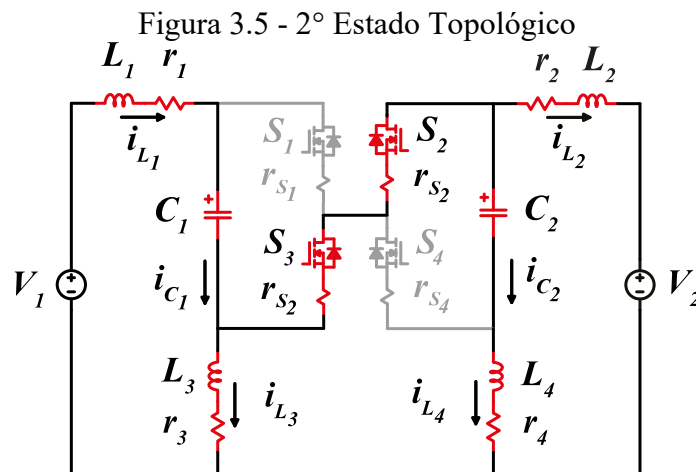
$$i_{L_1}(t) = i_{L_2}(t) + i_{L_3}(t) + i_{L_4}(t) \quad (3.4)$$

$$i_{L_3}(t) = C_1 \cdot \frac{d}{dt} v_{C_1}(t) \quad (3.5)$$

$$i_{L_2}(t) = -C_2 \cdot \frac{d}{dt} v_{C_2}(t) \quad (3.6)$$

### 3.3.2 Segundo Estado Topológico

O segundo estado topológico é mostrado na Figura 3.5. Os interruptores  $S_2$  e  $S_3$  estão conduzindo e os interruptores  $S_1$  e  $S_4$  estão bloqueados. A duração deste estado topológico é de  $(1-D)T_S$ .



Fonte: Autoria própria

Para potência positiva ambos os capacitores  $C_1$  e  $C_2$  estão sendo carregados, fazendo com que as correntes  $i_{C_1}(t)$  e  $i_{C_2}(t)$  sejam positivas. Os valores médios das correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$  e  $i_{L_4}(t)$  são positivos e as correntes decrescem de forma linear, e o valor médio da corrente  $i_{L_3}(t)$  é negativo e a corrente cresce de forma linear. Os interruptores  $S_2$  e  $S_3$  estão conduzindo

corrente pelo diodo anti-paralelo do interruptor. Caso o interruptor for bidirecional em corrente, como o *MOSFET*, o canal poderá também conduzir nesse intervalo.

No caso de potência negativa ambos os capacitores  $C_1$  e  $C_2$  estão sendo descarregados, fazendo com que as correntes  $i_{C_1}(t)$  e  $i_{C_2}(t)$  sejam negativas. Os valores médios das correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$  e  $i_{L_4}(t)$  são negativos e as correntes decrescem de forma linear, e o valor médio da corrente  $i_{L_3}(t)$  é positivo e a corrente cresce de forma linear. Os interruptores  $S_2$  e  $S_3$  estão conduzindo corrente pelo canal do interruptor.

O comportamento desse estado topológico é descrito pelas equações (3.7) a (3.12).

$$V_1 = L_1 \cdot \frac{d}{dt} i_{L_1}(t) + r_1 \cdot i_{L_1}(t) + v_{C_1}(t) + L_3 \cdot \frac{d}{dt} i_{L_3}(t) + r_3 \cdot i_{L_3}(t) \quad (3.7)$$

$$L_4 \cdot \frac{d}{dt} i_{L_4}(t) + r_4 \cdot i_{L_4}(t) + v_{C_2}(t) + (r_{S_2} + r_{S_3}) \cdot [i_{L_2}(t) + i_{L_4}(t)] = L_3 \cdot \frac{d}{dt} i_{L_3}(t) + r_3 \cdot i_{L_3}(t) \quad (3.8)$$

$$L_4 \cdot \frac{d}{dt} i_{L_4}(t) + r_4 \cdot i_{L_4}(t) + v_{C_2}(t) = V_2 + L_2 \cdot \frac{d}{dt} i_{L_2}(t) + r_2 \cdot i_{L_2}(t) \quad (3.9)$$

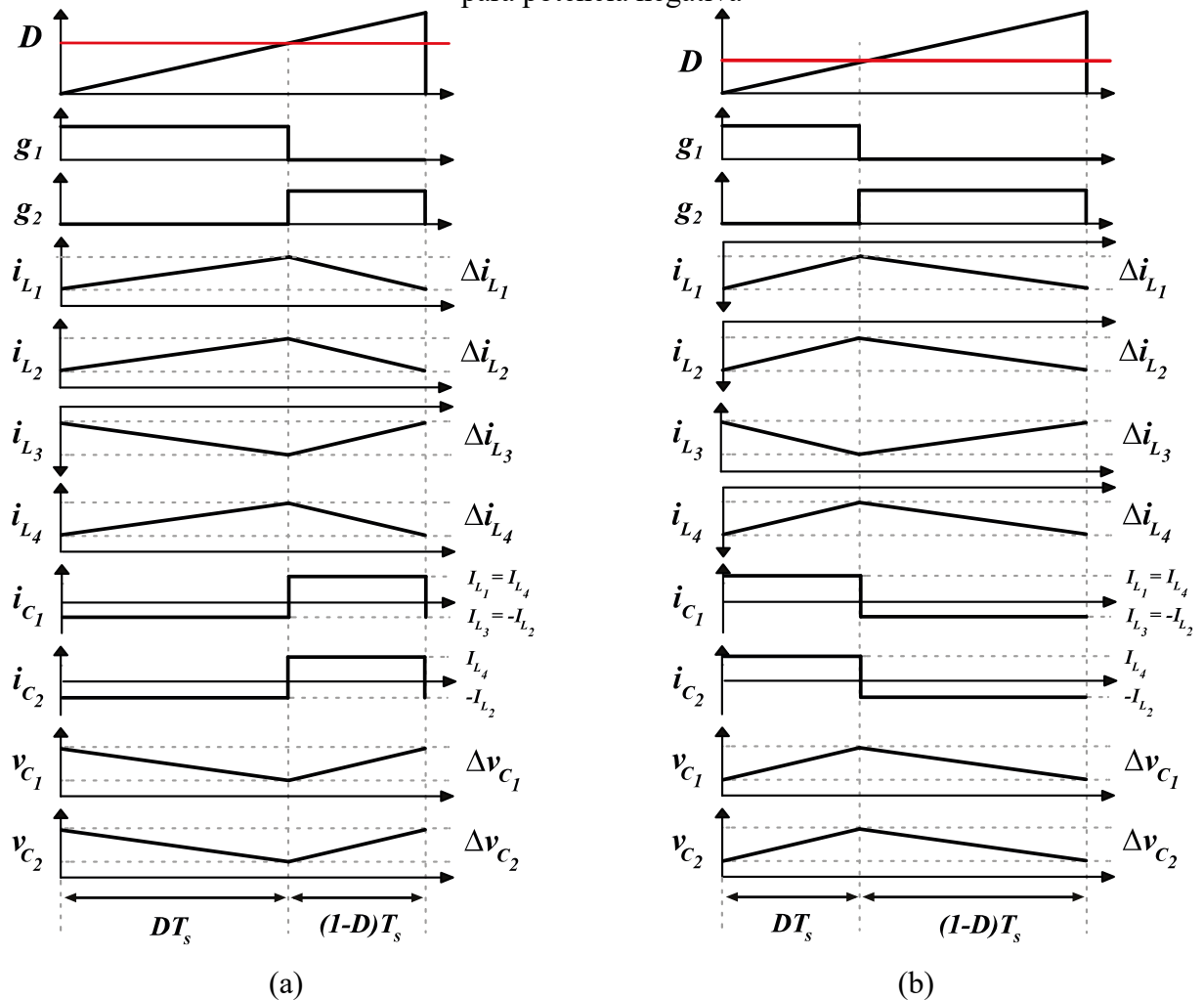
$$i_{L_1}(t) = i_{L_2}(t) + i_{L_3}(t) + i_{L_4}(t) \quad (3.10)$$

$$i_{L_1}(t) = C_1 \cdot \frac{d}{dt} v_{C_1}(t) \quad (3.11)$$

$$i_{L_4}(t) = C_2 \cdot \frac{d}{dt} v_{C_2}(t) \quad (3.12)$$

A Figura 3.6 mostra as principais formas de onda do conversor proposto operando com dois estados topológicos para potência positiva e negativa.

Figura 3.6 – Principais formas de onda do conversor proposto: (a) para potência positiva, (b) para potência negativa



Fonte: Autoria própria

### 3.4 MODELAGEM DO CONVERSOR POR MODELO MÉDIO

O comportamento de um conversor é descrito por meio de um modelo matemático, sendo normalmente escrito na forma de funções de transferências obtidas a partir da linearização em torno de um ponto de operação de equações anteriormente não lineares.

Os sinais de tensão e de corrente de conversores CC-CC apresentam uma componente principal CC (corrente contínua) e outra indesejada CA (corrente alternada) decorrente ao chaveamento das chaves semicondutoras.

O modelo médio de grandes sinais se concentra na componente CC fundamental dos sinais do conversor, desprezando assim as ondulações de alta frequência. Esse modelo é obtido substituindo os elementos comutados por seus valores médios quase instantâneos calculados em um período de chaveamento.

Na seção 3.3 foi visto que existem duas configurações topológicas para o circuito, uma com duração de  $DT_S$  e outra com duração  $(1-D)T_S$ . As equações do modelo médio de grandes sinais são obtidas por meio da ponderação dos termos de cada estado topológico em relação à duração de cada estado.

Multiplicam-se ambos os termos das equações (3.1) a (3.6) por  $d(t)$  e das equações (3.7) a (3.12) por  $[1-d(t)]$ . A fim de obter as equações que descrevem o modelo médio de grandes sinais do conversor proposto, somam-se as equações resultantes dos processos anteriormente descritos de modo a obter as equações (3.13) a (3.19).

$$V_1 = L_1 \cdot \frac{d}{dt} i_{L_1}(t) + r_1 \cdot i_{L_1}(t) + v_{C_1}(t) + L_3 \cdot \frac{d}{dt} i_{L_3}(t) + r_3 \cdot i_{L_3}(t) \quad (3.13)$$

$$\begin{aligned} L_4 \cdot \frac{d}{dt} i_{L_4}(t) + r_4 \cdot i_{L_4}(t) + [1-d(t)] \cdot v_{C_2}(t) + r_{S_{eq}}(t) \cdot [i_{L_2}(t) + i_{L_4}(t)] \\ = L_3 \cdot \frac{d}{dt} i_{L_3}(t) + r_3 \cdot i_{L_3}(t) + d(t) \cdot v_{C_1}(t) \end{aligned} \quad (3.14)$$

$$L_4 \cdot \frac{d}{dt} i_{L_4}(t) + r_4 \cdot i_{L_4}(t) + v_{C_2}(t) = V_2 + L_2 \cdot \frac{d}{dt} i_{L_2}(t) + r_2 \cdot i_{L_2}(t) \quad (3.15)$$

$$i_{L_1}(t) = i_{L_2}(t) + i_{L_3}(t) + i_{L_4}(t) \quad (3.16)$$

$$d(t) \cdot i_{L_3}(t) + [1-d(t)] \cdot i_{L_1}(t) = C_1 \cdot \frac{d}{dt} v_{C_1}(t) \quad (3.17)$$

$$-d(t) \cdot i_{L_2}(t) + [1-d(t)] \cdot i_{L_4}(t) = C_2 \cdot \frac{d}{dt} v_{C_2}(t) \quad (3.18)$$

$$r_{S_{eq}}(t) = [1 - d(t)] \cdot (r_{S_2} + r_{S_3}) + d(t) \cdot (r_{S_1} + r_{S_4}) \quad (3.19)$$

### 3.4.1 Representação por espaço de estados

As etapas de operação podem ser representadas em forma de espaço de estados, um modelo matemático que relaciona por meio de equações diferenciais de primeira ordem variáveis de entrada, de saída e de estado.

É possível reescrever as equações deduzidas em 3.3.1, referentes ao primeiro estado topológico, em forma de espaço de estados como mostrado na equação (3.20), onde  $X(t)$  é o vetor de estado,  $U(t)$  é o vetor de entrada,  $A_1$  é a matriz de estado e  $B_1$  é a matriz de entrada. As equações deduzidas em 3.3.2, referentes ao segundo estado topológico, também podem ser escritas em forma de espaço de estados como mostrado na equação (3.21).

O vetor  $\dot{X}(t)$  apresentado na equação (3.22) é a derivada do vetor de estados. O vetor de estados  $X(t)$  é apresentado na equação (3.23). O vetor de entradas é apresentado na equação (3.24).

$$\dot{X}(t) = A_1 \cdot X(t) + B_1 \cdot U(t) \quad (3.20)$$

$$\dot{X}(t) = A_2 \cdot X(t) + B_2 \cdot U(t) \quad (3.21)$$

$$\dot{X}(t) = \begin{pmatrix} \frac{d}{dt} i_{L_1}(t) \\ \frac{d}{dt} i_{L_2}(t) \\ \frac{d}{dt} i_{L_3}(t) \\ \frac{d}{dt} i_{L_4}(t) \\ \frac{d}{dt} v_{C_1}(t) \\ \frac{d}{dt} v_{C_2}(t) \end{pmatrix} \quad (3.22)$$

$$X(t) = \begin{pmatrix} i_{L_1}(t) \\ i_{L_2}(t) \\ i_{L_3}(t) \\ i_{L_4}(t) \\ v_{C_1}(t) \\ v_{C_2}(t) \end{pmatrix} \quad (3.23)$$

$$U(t) = \begin{pmatrix} V_1 \\ V_2 \end{pmatrix} \quad (3.24)$$



Com a finalidade de representar o modelo comutado do conversor em um único modelo médio equivalente, define-se a matriz de estados  $A$  e a matriz de entradas  $B$  como sendo a ponderação dos termos de cada estado topológico em relação a duração de cada estado como mostrado nas equações (3.25) e (3.26).

A equação (3.27) mostra o espaço de estados do modelo médio equivalente. A equação (3.28) mostra a matriz de estados completa do circuito proposto, já a equação (3.29) mostra a matriz de entradas do circuito proposto.

$$A=A_1 \cdot d(t)+A_2 \cdot [1-d(t)] \quad (3.25)$$

$$B=B_1 \cdot d(t)+B_2 \cdot [1-d(t)] \quad (3.26)$$

$$\dot{X}(t)=A \cdot X(t)+B \cdot U(t) \quad (3.27)$$

$$A = \begin{pmatrix} -\frac{r_1 \cdot (K_1 + L_2 L_4)}{\text{den}} & -\frac{K_1 \cdot r_{Seq}(t) + r_2 \cdot (L_3 L_4)}{\text{den}} & -\frac{r_3 \cdot (L_2 L_4)}{\text{den}} & -\frac{K_1 \cdot r_{Seq}(t) + r_4 \cdot (L_2 L_3)}{\text{den}} & \frac{K_1 \cdot (d(t) - 1) - L_2 L_4}{\text{den}} & \frac{K_1 \cdot d(t) - L_2 L_3}{\text{den}} \\ -\frac{r_1 \cdot (L_3 L_4)}{\text{den}} & -\frac{K_2 \cdot r_{Seq}(t) + r_2 \cdot (K_2 + L_1 L_3)}{\text{den}} & \frac{r_3 \cdot (L_1 L_4)}{\text{den}} & \frac{-K_2 \cdot r_{Seq}(t) + r_4 \cdot (L_1 L_3)}{\text{den}} & \frac{K_2 \cdot d(t) - L_3 L_4}{\text{den}} & \frac{K_2 \cdot d(t) + L_1 L_3}{\text{den}} \\ -\frac{r_1 \cdot (L_2 L_4)}{\text{den}} & \frac{K_3 \cdot r_{Seq}(t) + r_2 \cdot (L_1 L_4)}{\text{den}} & -\frac{r_3 \cdot (K_3 + L_2 L_4)}{\text{den}} & \frac{K_3 \cdot r_{Seq}(t) + r_4 \cdot (L_1 L_2)}{\text{den}} & -\frac{K_3 \cdot d(t) + L_2 L_4}{\text{den}} & \frac{-K_3 \cdot d(t) + L_1 L_2}{\text{den}} \\ -\frac{r_1 \cdot (L_2 L_3)}{\text{den}} & -\frac{K_4 \cdot r_{Seq}(t) - r_2 \cdot (L_1 L_3)}{\text{den}} & \frac{r_3 \cdot (L_1 L_2)}{\text{den}} & -\frac{K_4 \cdot r_{Seq}(t) + r_4 \cdot (K_4 + L_1 L_3)}{\text{den}} & \frac{K_4 \cdot d(t) - L_2 L_3}{\text{den}} & \frac{K_4 \cdot (d(t) - 1) - L_1 L_3}{\text{den}} \\ \frac{1 - d(t)}{C_1} & 0 & \frac{d(t)}{C_1} & 0 & 0 & 0 \\ 0 & -\frac{d(t)}{C_2} & 0 & \frac{(1 - d(t))}{C_2} & 0 & 0 \end{pmatrix} \quad (3.28)$$

$$B = \begin{pmatrix} \frac{K_1 + L_2 L_4}{\text{den}} & -\frac{L_3 L_4}{\text{den}} \\ \frac{L_3 L_4}{\text{den}} & -\frac{K_2 + L_1 L_3}{\text{den}} \\ \frac{L_2 L_4}{\text{den}} & \frac{L_1 L_4}{\text{den}} \\ \frac{L_2 L_3}{\text{den}} & \frac{L_1 L_3}{\text{den}} \\ 0 & 0 \\ 0 & 0 \end{pmatrix} \quad (3.29)$$

Onde:

$$r_{Seq}(t) = [1 - d(t)] \cdot (r_{S_2} + r_{S_3}) + d(t) \cdot (r_{S_1} + r_{S_4}) \quad (3.30),$$

$$K_1 = L_3(L_2 + L_4) \quad (3.31),$$

$$K_2 = L_4(L_1+L_3) \quad (3.32),$$

$$K_3 = L_1(L_2+L_4) \quad (3.33),$$

$$K_4 = L_2(L_1+L_3) \quad (3.34) \text{ e}$$

$$\text{den} = L_1L_2 \cdot (L_3+L_4) + L_3L_4 \cdot (L_1+L_2) \quad (3.35).$$

### 3.5 VALORES MÉDIOS EM REGIME PERMANENTE

Como já mencionado anteriormente, os sinais de tensão e de corrente de conversores CC-CC apresentam uma componente principal CC (valor médio) associada a uma ondulação CA. Na prática, os componentes como capacitores e indutores são dimensionados para que essa ondulação CA seja muito menor em magnitude que o valor médio. Dessa maneira, pode-se considerar que essas ondulações na corrente do indutor e na tensão do capacitor são nulas, como mostrado nas equações (3.36) e (3.37).

$$v_C(t) = V_C + \overbrace{v_{C_{\text{ondulação}}}(t)}^{\approx 0} = V_C \quad (3.36)$$

$$i_L(t) = I_L + \overbrace{i_{L_{\text{ondulação}}}(t)}^{\approx 0} = I_L \quad (3.37)$$

Em regime permanente, a corrente no indutor e a tensão no capacitor são periódicas. A energia armazenada nesses componentes no início e no fim de um período de chaveamento ( $T_S$ ) é a mesma. Assim, as tensões sobre os indutores e as correntes nos capacitores serão nulas, conforme mostrado pelas equações (3.38) e (3.39). Portanto, os valores médios dos vetores de estado ( $X(t)$ ) são obtidos considerando que a derivada deste vetor ( $\dot{X}(t)$ ) é nula.

$$\langle i_C(t) \rangle_{T_S} = \frac{1}{T_S} \cdot \int_0^{T_S} i_C(t) dt = \frac{1}{T_S} \cdot \int_0^{T_S} C \cdot \frac{d}{dt} v_C(t) dt = \frac{1}{T_S} \cdot \int_0^{T_S} C \cdot \overbrace{\frac{d}{dt} V_C}^0 dt = 0 \quad (3.38)$$

$$\langle v_L(t) \rangle_{T_S} = \frac{1}{T_S} \cdot \int_0^{T_S} v_L(t) dt = \frac{1}{T_S} \cdot \int_0^{T_S} L \cdot \frac{d}{dt} i_L(t) dt = \frac{1}{T_S} \cdot \int_0^{T_S} L \cdot \overbrace{\frac{d}{dt} I_L}^0 dt = 0 \quad (3.39)$$

Então, os valores médios das tensões sobre os capacitores  $C_1$  e  $C_2$  e das correntes nos indutores  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$  são descritas pelas equações (3.40) a (3.46). Nessas equações considera-se que  $D$  é o valor médio da razão cíclica.

$$V_{C_1} = \frac{\left[ r_2 \cdot (D-1)^2 + r_3 \cdot (1-D) + r_4 \cdot D^2 + r_{S_{eq}} \right] \cdot V_1 - [(D-1)^2 \cdot r_3 + r_1 \cdot D \cdot (D-1)] \cdot V_2}{(r_1 + r_4) \cdot D^2 + (r_2 + r_3) \cdot (D-1)^2 + r_{S_{eq}}} \quad (3.40)$$

$$V_{C_2} = \frac{\left[ r_2 \cdot D \cdot (1-D) - r_4 \cdot D^2 \right] \cdot V_1 + \left[ r_1 \cdot D^2 + r_3 \cdot (D-1)^2 + r_4 \cdot D + r_{S_{eq}} \right] \cdot V_2}{(r_1 + r_4) \cdot D^2 + (r_2 + r_3) \cdot (D-1)^2 + r_{S_{eq}}} \quad (3.41)$$

$$I_{L_1} = \frac{D^2 \cdot V_1 + D \cdot (D-1) \cdot V_2}{(r_1 + r_4) \cdot D^2 + (r_2 + r_3) \cdot (D-1)^2 + r_{S_{eq}}} \quad (3.42)$$

$$I_{L_2} = \frac{1-D}{D} \cdot I_{L_1} \quad (3.43)$$

$$I_{L_3} = -I_{L_2} \quad (3.44)$$

$$I_{L_4} = I_{L_1} \quad (3.45)$$

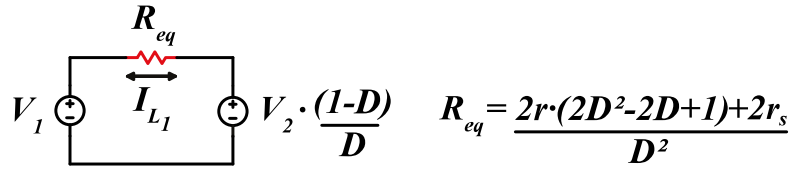
Onde:

$$r_{S_{eq}} = [1-D] \cdot (r_{S_2} + r_{S_3}) + D \cdot (r_{S_1} + r_{S_4}) \quad (3.46)$$

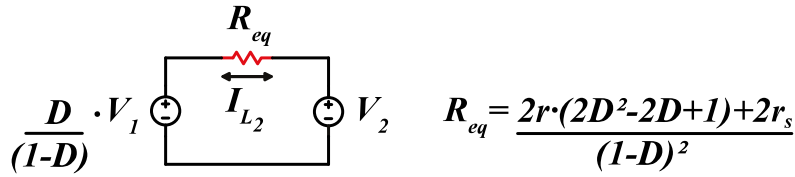
### 3.5.1 Circuitos Equivalentes

Para obter o circuito equivalente, as equações (3.42), (3.43) e (3.46) serão simplificadas. Para isso será considerado que as resistências dos indutores  $r_1$ ,  $r_2$ ,  $r_3$  e  $r_4$  são iguais a  $r$ , que as resistências nos interruptores  $r_{S_1}$ ,  $r_{S_2}$ ,  $r_{S_3}$  e  $r_{S_4}$  são iguais a  $r_S$ .

O primeiro circuito equivalente, apresentado na Figura 3.7, é o circuito visto pela fonte  $V_1$ . O segundo, apresentado na Figura 3.8, é o circuito visto pela fonte  $V_2$ . Observando essas figuras, conclui-se que quando as resistências dos indutores e dos interruptores forem muito pequenas, o ganho estático do conversor será  $D/(1-D)$ .

Figura 3.7 – Circuito Equivalente visto da conte  $V_1$ 

Fonte: Autoria própria

Figura 3.8 - Circuito Equivalente visto da conte  $V_2$ 

Fonte: Autoria própria

### 3.6 ANÁLISE DO SISTEMA SIMPLIFICADO

Para facilitar a análise do sistema, será considerado que as resistências  $r_1, r_2, r_3$  e  $r_4$  são iguais a  $r$ , que as resistências nos interruptores  $r_{S1}, r_{S2}, r_{S3}$  e  $r_{S4}$  são iguais a  $r_s$ , que o  $q_{eq}$  é igual a razão entre  $r_s$  e  $r$ , e que o ganho  $G$  é igual a razão entre  $V_2$  e  $V_1$ . Dessa forma, é possível simplificar as equações (3.40) a (3.46), escrevendo-as de forma parametrizada fazendo-as ficarem somente em função de  $q_{eq}, G$  e  $D$ .

As equações (3.47) e (3.48) mostram as funções das tensões sobre os capacitores  $C_1$  e  $C_2$  parametrizadas.

$$V_{C_{1P}}(D, G, q_{eq}) = \frac{V_{C_1}(D, G, q_{eq})}{V_1} = \frac{[(2 \cdot D^2 - 3 \cdot D + 1) \cdot (1 - G) + 1] + 2 \cdot q_{eq}}{2 \cdot [D^2 + (D - 1)^2] + 2 \cdot q_{eq}} \quad (3.47)$$

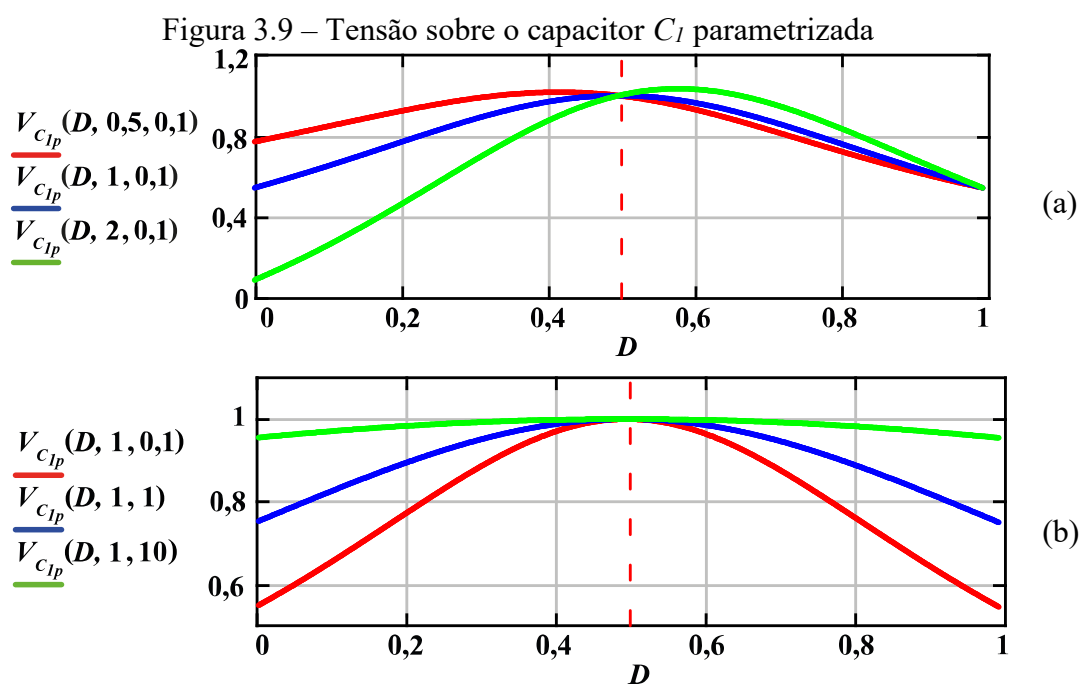
$$V_{C_{2P}}(D, G, q_{eq}) = \frac{V_{C_2}(D, G, q_{eq})}{V_1} = \frac{[(2 \cdot D^2 - D) \cdot (G - 1) + G] + 2 \cdot G \cdot q_{eq}}{2 \cdot [D^2 + (D - 1)^2] + 2 \cdot q_{eq}} \quad (3.48)$$

Onde:

$$q_{eq} = \frac{r_s}{r} \quad (3.49).$$

A Figura 3.9(a) apresenta três curvas que mostram o comportamento da tensão sobre o capacitor  $C_1$  para ganhos de 0,5, 1 e 2 e para uma proporção de  $q_{eq}$  igual a 0,1. Nessa figura é possível perceber que existem dois pontos em que o valor da tensão  $V_{C_{1P}}$  não depende do valor do ganho, que são quando a razão cíclica é igual  $D=0,5$  e  $D=1$ . Pode-se perceber também que quando a razão cíclica é maior que 0,5, quanto maior o ganho  $G$ , maior será  $V_{C_{1P}}$ . E quando a razão cíclica é menor que 0,5, quanto menor o ganho  $G$ , menor será  $V_{C_{1P}}$ .

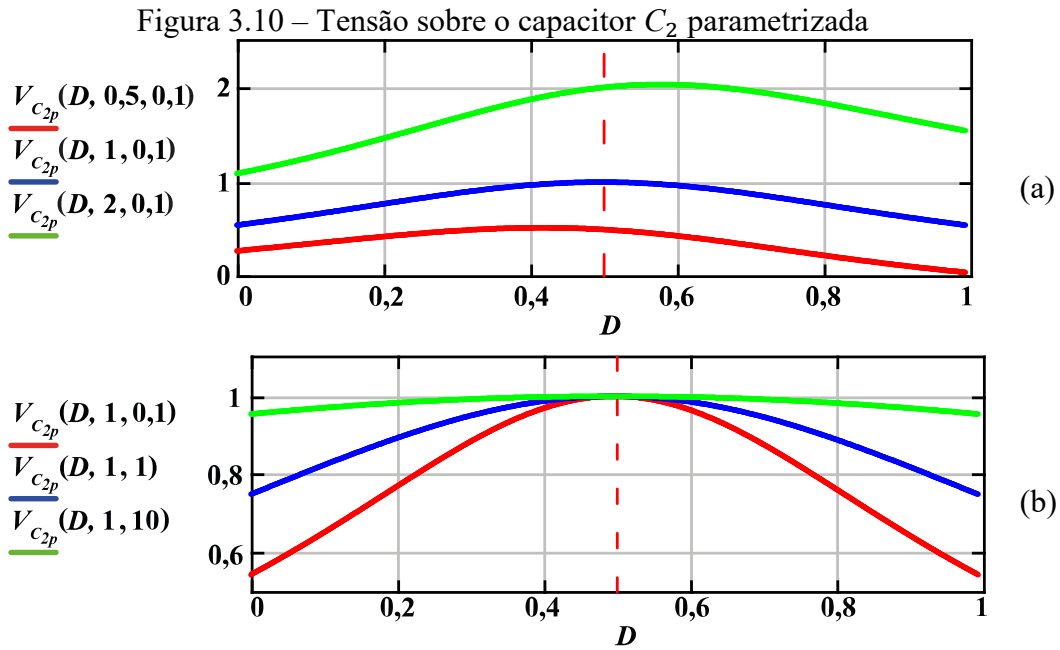
Na Figura 3.9(b) apresenta três curvas que mostram o comportamento da tensão sobre o capacitor  $C_1$  para  $q_{eq}$  de 0,1, 1 e 10 e para um ganho unitário. Nessa figura é possível perceber que quando a razão cíclica é  $D=0,5$  o valor da tensão  $V_{C_{1P}}$  não depende do valor de  $q_{eq}$  e será 1. Percebe-se também que quando a razão cíclica é diferente de 0,5, quanto maior o  $q_{eq}$ , maior será  $V_{C_{1P}}$ . Pode-se concluir que se os valores das resistências nos interruptores forem muito maiores do que as resistências nos indutores, a tensão  $V_{C_{1P}}$  será unitária para qualquer valor de razão cíclica.



Fonte: Autoria própria

A Figura 3.10(a) apresenta três curvas que mostram o comportamento da tensão sobre o capacitor  $C_2$  para ganhos de 0,5, 1 e 2 e para uma proporção de  $q_{eq}$  igual a 0,1. Nessa figura é possível perceber que quanto maior o ganho  $G$ , maior será  $V_{C_{2P}}$ .

Na Figura 3.10(b) apresenta três curvas que mostram o comportamento da tensão sobre o capacitor  $C_2$  para  $q_{eq}$  de 0,1, 1 e 10 e para um ganho unitário. Nessa figura é possível perceber que quando a razão cíclica é  $D=0,5$  o valor da tensão  $V_{C_{2p}}$  não depende do valor de  $q_{eq}$  e será 1. Perceber-se ainda que quando a razão cíclica é diferente de 0,5, quanto maior o  $q_{eq}$ , maior será  $V_{C_{2p}}$ . Pode-se concluir também que se os valores das resistências interruptores forem muito maiores que as resistências nos indutores a tensão  $V_{C_{2p}}$  será unitária para qualquer valor de razão cíclica.



Fonte: Autoria própria

As equações (3.50) e (3.51) mostram as funções dos valores médios das correntes nos indutores  $L_1$  e  $L_2$  parametrizadas.

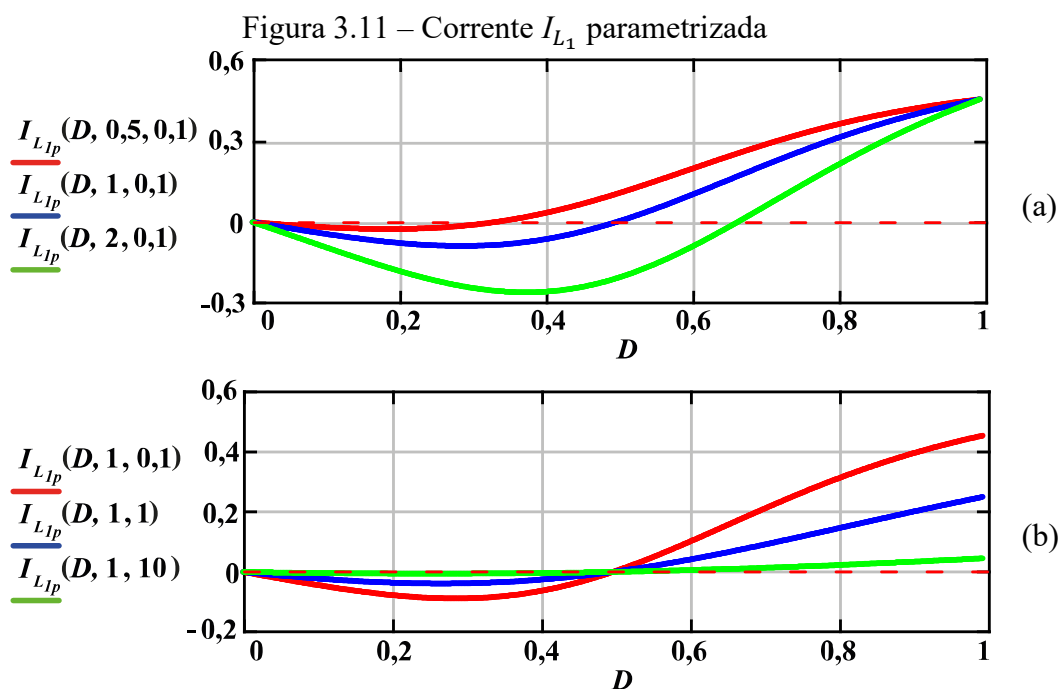
$$I_{L_{1p}}(D, G, q_{eq}) = \frac{I_{L_1}(D, G, q_{eq}) \cdot r}{V_1} = \frac{D^2 + D \cdot (D-1) \cdot G}{2 \cdot [D^2 + (D-1)^2] + 2 \cdot q_{eq}} \quad (3.50)$$

$$I_{L_{2p}}(D, G, q_{eq}) = \frac{I_{L_2}(D, G, q_{eq}) \cdot r}{V_1} = \frac{D \cdot (1-D) - (D-1)^2 \cdot G}{2 \cdot [D^2 + (D-1)^2] + 2 \cdot q_{eq}} \quad (3.51)$$



A Figura 3.11(a) apresenta três curvas que mostram o comportamento da corrente no indutor  $L_1$  para ganhos de 0,5, 1 e 2 e para uma proporção de  $q_{eq}$  igual a 0,1. Nessa figura é possível perceber que quanto maior o ganho  $G$ , menor será  $I_{L_{1p}}$ .

Na Figura 3.11(b) apresenta três curvas que mostram o comportamento da corrente no indutor  $L_1$  para  $q_{eq}$  de 0,1, 1 e 10 e para um ganho unitário. Nessa figura é possível perceber que existem dois pontos em que o valor da tensão  $I_{L_{1p}}$  não depende do valor do ganho, que são quando a razão cíclica é igual  $D=0$  e  $D=0.5$ . Pode-se perceber, também, que quando a razão cíclica é maior que 0,5, quanto maior  $q_{eq}$ , menor será  $I_{L_{1p}}$ . E quando a razão cíclica é menor que 0,5, quanto menor o  $q_{eq}$ , maior será  $I_{L_{1p}}$ .

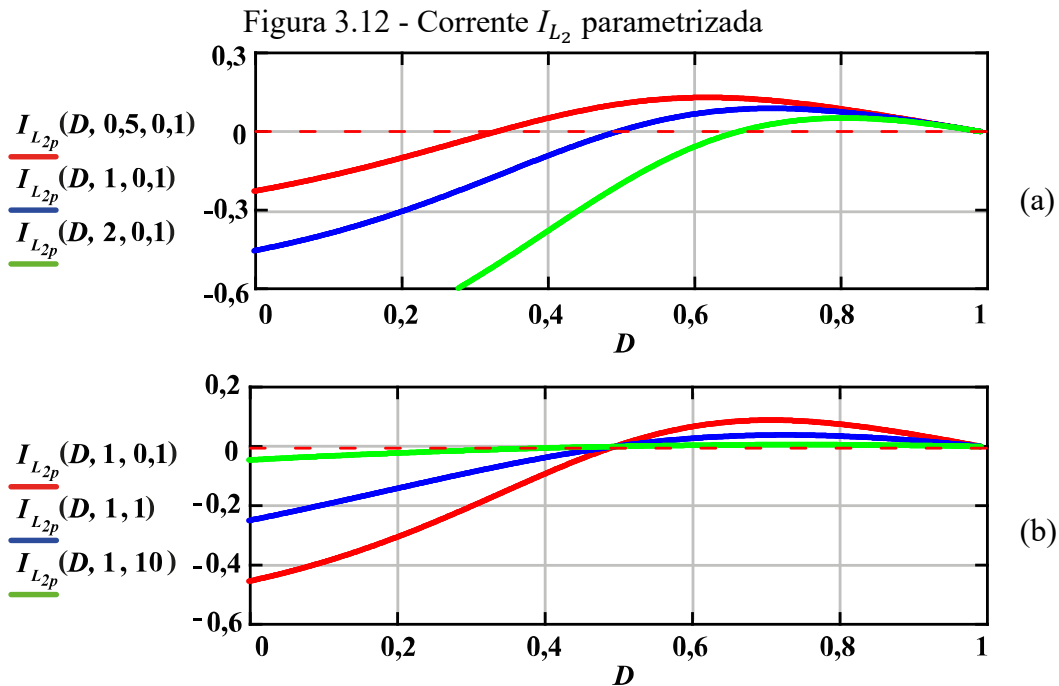


Fonte: Autoria própria

A Figura 3.12(a) apresenta três curvas que mostram o comportamento da corrente no indutor  $L_2$  para ganhos de 0,5, 1 e 2 e para uma proporção de  $q_{eq}$  igual a 0,1. Nessa figura é possível perceber que quanto maior o ganho  $G$ , menor será  $I_{L_{2p}}$ .

Na Figura 3.12(b) apresenta três curvas que mostram o comportamento da corrente no indutor  $L_2$  para  $q_{eq}$  de 0,1, 1 e 10 e para um ganho unitário. Nessa figura é possível perceber que existem dois pontos em que o valor da tensão  $I_{L_{2p}}$  não depende do valor do ganho, que são

quando a razão cíclica é igual  $D = 0,5$  e  $D = 1$ . Pode-se perceber que quando a razão cíclica é maior que 0,5, quanto maior  $q_{eq}$  menor será  $I_{L_{2p}}$ . E quando a razão cíclica é menor que 0,5, quanto maior o  $q_{eq}$ , maior será  $I_{L_{2p}}$ .



Fonte: Autoria própria

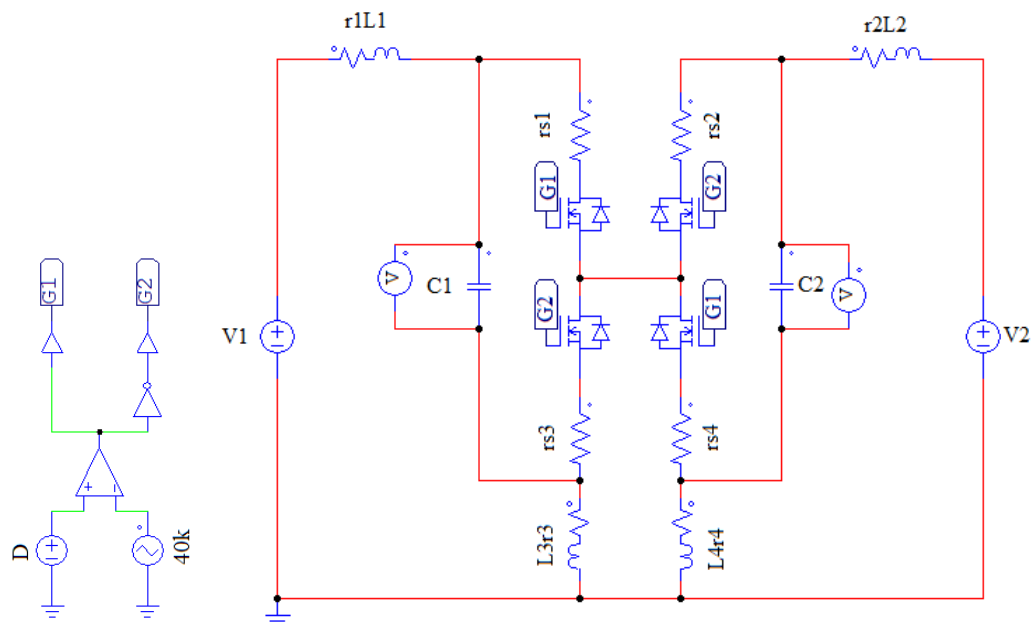
Observando a Figura 3.11(b) e a Figura 3.12(b) é possível perceber o funcionamento bidirecional do conversor. Por exemplo, para o ganho unitário é possível perceber que para valores de razão cíclica maiores que 0,5 as correntes nas fontes são positivas, ou seja, a fonte  $V_1$  fornece energia para a fonte  $V_2$ . E para valores de razão cíclica menores que 0,5 as correntes nas fontes são negativas, ou seja, a fonte  $V_2$  fornece energia para a fonte  $V_1$ .

### 3.7 VALIDAÇÃO DAS EQUAÇÕES POR SIMULAÇÃO

Nesta seção serão validadas as equações dos valores médios em regime permanente obtidas na seção 3.5. A validação será feita comparando os resultados teóricos, resultados das equações obtidas na seção 3.5, com os resultados de uma simulação feita pelo programa *PSIM*<sup>®</sup>. A Figura 3.13 mostra o circuito montado no programa *PSIM*<sup>®</sup>.

Os parâmetros utilizados neste exemplo numérico são:  $V_1 = 100\text{ V}$ ,  $V_2 = 100\text{ V}$ ,  $r_1 = r_2 = r_3 = r_4 = 25\text{ m}\Omega$ ,  $r_{S1} = r_{S2} = r_{S3} = r_{S4} = 5,75\text{ m}\Omega$ ,  $e$ ,  $L_1 = L_2 = L_3 = L_4 = 100\text{ }\mu\text{H}$ ,  $C_1 = C_2 = 100\text{ }\mu\text{F}$ .

Figura 3.13 – Circuito montado no *PSIM*<sup>®</sup>



A Tabela 3.1 mostra os resultados teóricos e de simulação. As abreviações “T” e “S” significam, respectivamente, os valores teóricos e os valores obtidos na simulação.

Tabela 3.1 – Valores médios: resultados teóricos e de simulação

	$D=0,25$		$D=0,5$		$D=0,75$	
	T	S	T	S	T	S
$V_{C1}$ (V)	85,38	85,38	100	100	85,38	85,38
$V_{C2}$ (V)	85,38	85,38	100	100	85,38	85,38
$I_{L1}$ (A)	-292,40	-292,24	0	0	877,19	877,13
$I_{L2}$ (A)	-877,19	-877,14	0	0	292,40	292,23
$I_{L3}$ (A)	877,19	877,14	0	0	-292,40	-292,23
$I_{L4}$ (A)	-292,40	-292,24	0	0	877,19	877,13

Fonte: Autoria Própria

Observando os resultados da Tabela 3.1 percebe-se que os valores médios obtidos nas equações são equivalentes aos obtidos na simulação. Assim, comprova-se que as equações obtidas na seção 3.5 conseguem descrever o comportamento estático do conversor.

## 4 DIMENSIONAMENTO DOS INDUTORES E CAPACITORES

### 4.1 INTRODUÇÃO

Este capítulo é dedicado à análise das ondulações das tensões sobre os capacitores  $C_1$  e  $C_2$  e das ondulações das correntes nos indutores  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$  visando o dimensionamento desses componentes.

### 4.2 ONDULAÇÕES DE TENSÃO NOS CAPACITORES

As ondulações de tensão nos capacitores são calculadas analisando as correntes nos capacitores durante o período em que eles carregam ou descarregam, e utilizando a conhecida equação mostrada em (4.1).

$$i_C(t) = C \cdot \frac{d}{dt} v_C(t) \quad (4.1)$$

Como visto no capítulo 3, o conversor proposto apresenta dois estados topológicos com duração  $DT_s$  e  $(1 - D)T_s$ . O estado de cada capacitor em cada período, carregando ou descarregando, irá depender da potência se ela for positiva ou negativa.

A análise das ondulações de tensão nos capacitores pode ser feita observando qualquer um dos dois estados topológicos. Nessa seção, optou-se por observar o segundo estado topológico de duração  $(1 - D)T_s$  apresentado no item 3.3.2.

Analisando as equações (3.11) e (3.12), tem-se que a corrente no capacitor  $C_1$  é  $I_{L_1}$ , e a corrente no capacitor  $C_2$  é  $I_{L_4}$ . Então, substituindo esses valores em (4.1) são obtidas as equações (4.2) e (4.3).

$$I_{L_1} = C_1 \cdot \frac{\Delta v_{C_1}}{\Delta t} = C_1 \cdot \frac{\Delta v_{C_1}}{(1-D)T_s} \quad (4.2)$$

$$I_{L_4} = C_2 \cdot \frac{\Delta v_{C_2}}{\Delta t} = C_2 \cdot \frac{\Delta v_{C_2}}{(1-D)T_s} \quad (4.3)$$

Reescrevendo as equações anteriores obtém-se as equações (4.4) e (4.5). Analisando-as percebe-se que as ondulações de tensão  $\Delta v_{C_1}$  e  $\Delta v_{C_2}$  atingem seu valor máximo quando a razão cíclica for nula.

$$\Delta v_{C_1} = (1-D) \cdot \frac{I_{L_1}}{C_1 \cdot f_s} \quad (4.4)$$

$$\Delta v_{C_2} = (1-D) \cdot \frac{I_{L_4}}{C_2 \cdot f_s} = (1-D) \cdot \frac{I_{L_1}}{C_2 \cdot f_s} \quad (4.5)$$

#### 4.2.1 Capacitância $C_1$ e $C_2$

Para calcular a capacitância necessária que garanta uma ondulação de tensão menor ou igual à  $\Delta v_{C_1}$  ou  $\Delta v_{C_2}$  para toda faixa de razão cíclica, deve-se considerar o pior caso, ou seja, o ponto de máxima ondulação de tensão. Como visto anteriormente, as ondulações de tensão atingem seu valor máximo quando a razão cíclica for nula.

As equações (4.6) e (4.7) mostram as equações utilizadas para calcular os valores de capacitância dos capacitores  $C_1$  e  $C_2$ .

$$C_1 = \frac{I_{L_1}}{\Delta v_{C_1} \cdot f_s} \quad (4.6)$$

$$C_2 = \frac{I_{L_1}}{\Delta v_{C_2} \cdot f_s} \quad (4.7)$$

### 4.3 ONDULAÇÕES DE CORRENTE NOS INDUTORES

As ondulações de corrente nos indutores são calculadas analisando as tensões nos indutores durante o período em que eles armazenam ou fornecem energia.

Como visto no capítulo 3, o conversor proposto apresenta dois estados topológicos com duração  $DT_s$  e  $(1-D)T_s$ . O estado de cada indutor em cada período irá depender da potência se ela for positiva ou negativa.

A análise das ondulações de corrente nos indutores pode ser feita observando qualquer um dos dois estados topológicos. Nessa seção optou-se por observar o primeiro estado topológico de duração  $DT_s$  apresentado no item 3.3.1. Sabendo que as resistências intrínsecas nos indutores e nos interruptores serão relativamente pequenas, para facilitar a análise, elas serão consideradas nulas. Assim, zerando as resistências  $r_1, r_2, r_3, r_4, r_{S1}, r_{S2}, r_{S3}$  e  $r_{S4}$  nas equações (3.1) a (3.4) são obtidas as equações (4.8) a (4.11).

Na Figura 3.6 percebe-se que durante o primeiro estado topológico as ondulações  $\Delta i_{L1}$ ,  $\Delta i_{L2}$  e  $\Delta i_{L4}$  são crescentes e  $\Delta i_{L3}$  é decrescente. Assim, é adotado que  $\Delta i_{L1}$ ,  $\Delta i_{L2}$  e  $\Delta i_{L4}$  possuem valores positivos e  $\Delta i_{L3}$  possui valor negativo.

$$V_1 = L_1 \cdot \frac{\Delta i_{L1}}{D \cdot T_s} + V_{C1} + L_3 \cdot \frac{\Delta i_{L3}}{D \cdot T_s} \quad (4.8)$$

$$L_4 \cdot \frac{\Delta i_{L4}}{D \cdot T_s} = V_{C1} + L_3 \cdot \frac{\Delta i_{L3}}{D \cdot T_s} \quad (4.9)$$

$$L_4 \cdot \frac{\Delta i_{L4}}{D \cdot T_s} + V_{C2} = V_2 + L_2 \cdot \frac{\Delta i_{L2}}{D \cdot T_s} \quad (4.10)$$

$$\Delta i_{L1} = \Delta i_{L2} + \Delta i_{L3} + \Delta i_{L4} \quad (4.11)$$

Em regime permanente, o valor médio das tensões sobre os capacitores  $V_{C1}$  e  $V_{C2}$  são, respectivamente,  $V_1$  e  $V_2$ . Então, substituindo esses valores nas equações (4.8), (4.9) e (4.10) são obtidas as equações (4.12) a (4.14).

$$\Delta i_{L1} = -\frac{L_3}{L_1} \cdot \Delta i_{L3} \quad (4.12)$$

$$\Delta i_{L2} = \frac{L_4}{L_2} \cdot \Delta i_{L4} \quad (4.13)$$

$$\Delta i_{L4} = \frac{V_1 \cdot D \cdot T_s - L_1 \cdot \Delta i_{L1}}{L_4} \quad (4.14)$$

A partir das equações (4.11) a (4.14) é possível obter as equações que definem as ondulações da corrente nos indutores  $L_1, L_2, L_3$  e  $L_4$ . Essas são mostradas nas equações (4.15) a (4.18).

$$\Delta i_{L_1} = \frac{V_1}{L_{1eq} \cdot f_s} \cdot D \quad (4.15)$$

$$\Delta i_{L_2} = \frac{V_1}{L_{2eq} \cdot f_s} \cdot D \quad (4.16)$$

$$\Delta i_{L_3} = -\frac{V_1}{L_{3eq} \cdot f_s} \cdot D \quad (4.17)$$

$$\Delta i_{L_4} = \frac{V_1}{L_{4eq} \cdot f_s} \cdot D \quad (4.18)$$

Onde:

$$L_{1eq} = \frac{L_1 L_2 \cdot (L_3 + L_4) + L_3 L_4 \cdot (L_1 + L_2)}{L_3 \cdot (L_2 + L_4)} \quad (4.19),$$

$$L_{2eq} = \frac{L_1 L_2 \cdot (L_3 + L_4) + L_3 L_4 \cdot (L_1 + L_2)}{L_4 \cdot (L_1 + L_3)} \quad (4.20),$$

$$L_{3eq} = \frac{L_1 L_2 \cdot (L_3 + L_4) + L_3 L_4 \cdot (L_1 + L_2)}{L_1 \cdot (L_2 + L_4)} \quad (4.21)$$

e

$$L_{4eq} = \frac{L_1 L_2 \cdot (L_3 + L_4) + L_3 L_4 \cdot (L_1 + L_2)}{L_2 \cdot (L_1 + L_3)} \quad (4.22).$$

Parametrizando as equações (4.15) a (4.18) em relação a  $(\Delta i_{L_x} \cdot L_{x_{eq}} \cdot f_s) / V_1$  obtém-se as ondulações de corrente parametrizadas apresentadas nas equações (4.23) a (4.26), em que  $x$  é o índice que identifica o indutor. Analisando-as, percebe-se que as ondulações de correntes atingem seu valor máximo quando a razão cíclica for 1.



$$\Delta i_{L_1,p} = \frac{\Delta i_{L_1} \cdot L_{1eq} \cdot f_s}{V_1} = D \quad (4.23)$$

$$\Delta i_{L_2,p} = \frac{\Delta i_{L_2} \cdot L_{2eq} \cdot f_s}{V_1} = D \quad (4.24)$$

$$\Delta i_{L_3,p} = \frac{\Delta i_{L_3} \cdot L_{3eq} \cdot f_s}{V_1} = D \quad (4.25)$$

$$\Delta i_{L_4,p} = \frac{\Delta i_{L_4} \cdot L_{4eq} \cdot f_s}{V_1} = D \quad (4.26)$$

### 4.3.1 Indutância $L_1, L_2, L_3$ e $L_4$

Ao observar as equações (4.8) a (4.11), pode-se perceber que quando as indutâncias são tratadas como variáveis do sistema, o sistema é classificado como um sistema possível indeterminado. Ou seja, como existem apenas três equações que relacionam as quatro variáveis a serem determinadas  $L_1, L_2, L_3$  e  $L_4$ , existem múltiplas soluções para o sistema.

Desta maneira, será considerado que a indutância  $L_3$  é proporcional a  $L_4$ . Sendo igual a razão de  $L_4/X$  como mostrado na equação (4.27).

$$L_3 = \frac{L_4}{X} \quad (4.27)$$

Assim, das equações (4.11) e (4.15) a (4.18), pode-se concluir que as indutâncias  $L_1, L_2, L_3$  e  $L_4$  são expressas pelas equações (4.28) a (4.31).

$$L_1 = \frac{\Delta i_{L_3}}{\Delta i_{L_1} \cdot (\Delta i_{L_3} - X \cdot \Delta i_{L_4})} \cdot \frac{V_1 \cdot D}{f_s} \quad (4.28)$$

$$L_2 = - \frac{X \cdot \Delta i_{L_4}}{\Delta i_{L_2} \cdot (\Delta i_{L_3} - X \cdot \Delta i_{L_4})} \cdot \frac{V_1 \cdot D}{f_s} \quad (4.29)$$

$$L_3 = -\frac{1}{\Delta i_{L_3} - X \cdot \Delta i_{L_4}} \cdot \frac{V_1 \cdot D}{f_s} \quad (4.30)$$

$$L_4 = -\frac{X}{\Delta i_{L_3} - X \cdot \Delta i_{L_4}} \cdot \frac{V_1 \cdot D}{f_s} \quad (4.31)$$

Então, substituindo a razão cíclica  $D$  por 1, obtém-se o valor de indutância que garante ondulação de corrente menor ou igual à  $\Delta i_{L_x}$  para toda faixa de razão cíclica, em que  $x$  é o índice que identifica o indutor.

As equações (4.32) a (4.35) mostram as equações utilizadas para calcular os valores das indutâncias  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$ .

$$L_1 = \frac{\Delta i_{L_3}}{\Delta i_{L_1} \cdot (\Delta i_{L_3} - X \cdot \Delta i_{L_4})} \cdot \frac{V_1}{f_s} \quad (4.32)$$

$$L_2 = -\frac{X \cdot \Delta i_{L_4}}{\Delta i_{L_2} \cdot (\Delta i_{L_3} - X \cdot \Delta i_{L_4})} \cdot \frac{V_1}{f_s} \quad (4.33)$$

$$L_3 = -\frac{1}{\Delta i_{L_3} - X \cdot \Delta i_{L_4}} \cdot \frac{V_1}{f_s} \quad (4.34)$$

$$L_4 = -\frac{X}{\Delta i_{L_3} - X \cdot \Delta i_{L_4}} \cdot \frac{V_1}{f_s} \quad (4.35)$$

#### 4.4 VALIDAÇÃO DAS EQUAÇÕES POR SIMULAÇÃO

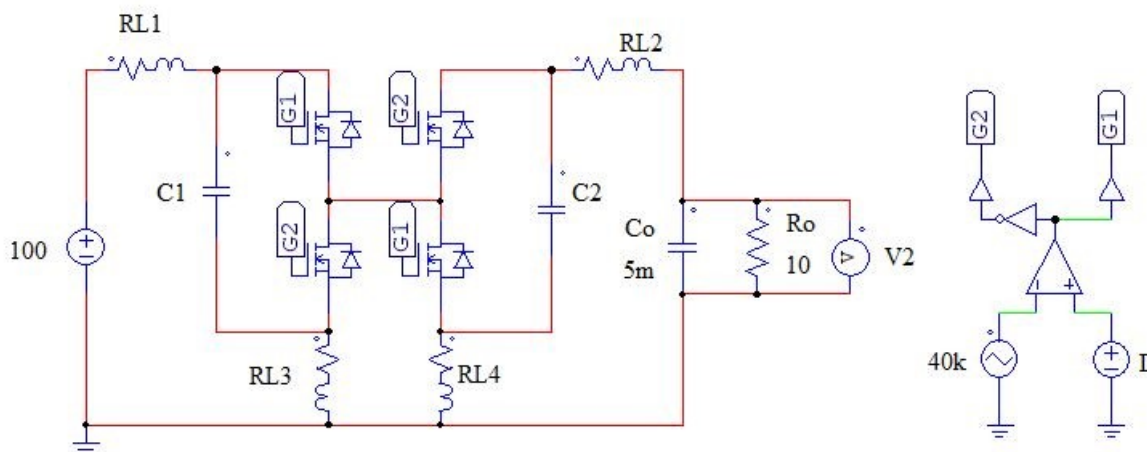
Nesta seção serão validadas as equações das ondulações das tensões sobre os capacitores  $C_1$  e  $C_2$  e das ondulações das correntes nos indutores  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$  apresentadas nas equações (4.4), (4.5), (4.15) a (4.18).

A validação foi feita comparando os resultados teóricos com os resultados de uma simulação feita pelo programa *PSIM*<sup>®</sup>. A Figura 4.1 mostra o circuito montado no programa *PSIM*<sup>®</sup>.

Os parâmetros utilizados neste exemplo numérico são:  $V_1 = 100$  V,  $R_0 = 10$   $\Omega$ ,  $L_1 = L_2 = L_3 = L_4 = 100$   $\mu$ H,  $r_1 = r_2 = r_3 = r_4 = 0,001$   $\Omega$ ,  $C_1 = C_2 = 100$   $\mu$ F.

No item 3.5.1 foi visto que quando as resistências intrínsecas são muito pequenas o ganho estático do conversor é  $D/(1-D)$ . Desta maneira,  $V_2 = D/(1-D) \cdot V_1$ , e  $I_{L_2} = V_2/R_o$ .

Figura 4.1 - Circuito montado no *PSIM*<sup>®</sup>



Fonte: Autoria própria

A Tabela 4.1 mostra os resultados teóricos e de simulação. A abreviação “T” significa valores teóricos, e “S” são os valores obtidos na simulação.

Tabela 4.1 – Ondulações: resultados teóricos e de simulação

$D$	$\Delta v_{C_1} (V)$		$\Delta v_{C_2} (V)$		$\Delta i_{L_1} (A)$		$\Delta i_{L_2} (A)$		$\Delta i_{L_3} (A)$		$\Delta i_{L_4} (A)$	
	T	S	T	S	T	S	T	S	T	S	T	S
0,25	0,21	0,21	0,21	0,21	3,13	3,06	3,13	3,06	-3,13	-3,06	3,13	3,06
0,5	1,25	1,23	1,25	1,23	6,25	6,20	6,25	6,20	-6,25	-6,20	6,25	6,20
0,75	5,63	5,60	5,63	5,60	9,38	9,30	9,38	9,30	-9,38	-9,30	9,38	9,30

Fonte: Autoria própria

Observando os resultados da Tabela 4.1 percebe-se que os valores de ondulações obtidos nas equações são equivalentes aos obtidos na simulação. Assim, comprova-se que as equações obtidas neste capítulo conseguem descrever o comportamento das ondulações do conversor bidirecional proposto neste trabalho.

## 5 ESFORÇOS DE CORRENTE E TENSÃO NOS COMPONENTES DO CONVERSOR

### 5.1 INTRODUÇÃO

Este capítulo é dedicado à análise dos esforços de corrente e de tensão dos componentes do conversor, sendo eles: os capacitores  $C_1$  e  $C_2$ , os interruptores  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ , e os indutores  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$ .

A análise dos esforços será feita considerando o conversor ideal. Ou seja, com resistências parasitas nulas.

### 5.2 CAPACITORES $C_1$ E $C_2$

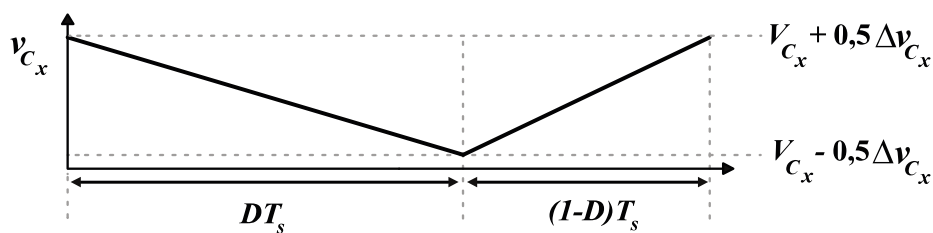
A escolha de um capacitor envolve quatro características (SARJEANT; ZIRNHELD; MACDOUGALL, 1998):

- I. Geometria dos componentes (dimensões mecânicas, dimensões dos terminais e localização dos terminais);
- II. Local de instalação (temperatura, umidade, tensão, frequência, altitude, vibrações etc.);
- III. Características elétricas (capacitância, tolerância e tensão nominal);
- IV. Características construtivas (variação de capacitância, fator de dissipação, resistência da isolação, coeficiente de temperatura da capacitância).

No capítulo anterior, no item 4.2.1 foi visto como são calculadas as capacitâncias dos capacitores usados no protótipo. Neste capítulo será visto o cálculo da tensão máxima e a corrente eficaz que esses capacitores deverão suportar. As outras características não serão abordadas nesse trabalho.

#### 5.2.1 Tensão máxima

A Figura 5.1 mostra a forma de onda da tensão nos capacitores  $C_1$  e  $C_2$  quando a potência é positiva, em que  $x$  é o índice que identifica o capacitor.

Figura 5.1 -Tensão nos capacitores  $C_1$  e  $C_2$ 

Fonte: Autoria própria

A tensão máxima suportada por um capacitor é a soma do valor médio da tensão sobre ele com metade da ondulação de tensão. As tensões máximas suportadas pelos capacitores  $C_1$  e  $C_2$  são dadas pelas equações (5.1) e (5.2).

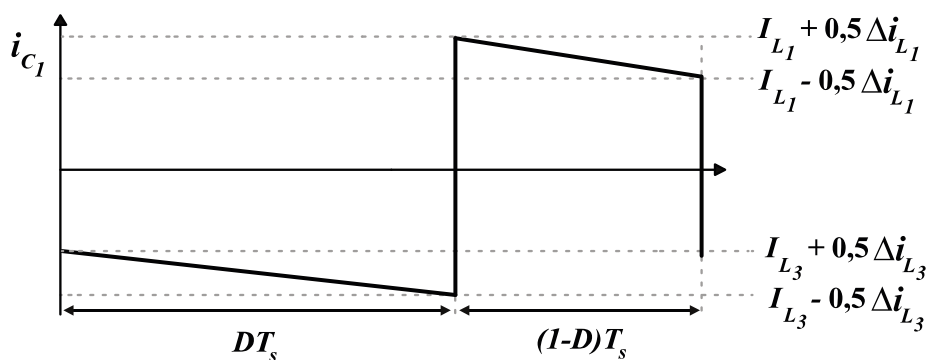
$$V_{C_{1m\acute{a}x}} = V_{C_1} + 0,5 \cdot \Delta v_{C_1} \quad (5.1)$$

$$V_{C_{2m\acute{a}x}} = V_{C_2} + 0,5 \cdot \Delta v_{C_2} \quad (5.2)$$

### 5.2.2 Corrente eficaz

A Figura 5.2 mostra a forma de onda da corrente no capacitor  $C_1$  quando a potência é positiva. A partir dela, será calculada a corrente eficaz no capacitor.

Quando as chaves  $S_1$  e  $S_4$  estiverem conduzindo, a corrente no capacitor  $C_1$  passa a ser igual a corrente no indutor  $L_3$ . Já quando as chaves  $S_1$  e  $S_4$  estiverem bloqueadas, a corrente no capacitor  $C_1$  passa a ser igual a corrente no indutor  $L_1$ .

Figura 5.2 – Corrente no capacitor  $C_1$ 

Fonte: Autoria própria

No intervalo de tempo de 0 a  $DT_s$ , a forma de onda da corrente no capacitor  $C_1$  pode ser escrita por meio de uma equação de primeiro grau apresentada em (5.3). Já no intervalo de tempo de  $DT_s$  a  $T_s$  o comportamento da corrente no capacitor  $C_1$  pode ser descrita por pela equação (5.4).

$$i_{C_1}(0, DT_s) = -\frac{\Delta i_{L_3}}{DT_s} \cdot t + I_{L_3} + \frac{\Delta i_{L_3}}{2} \quad (5.3)$$

$$i_{C_1}(DT_s, T_s) = \frac{\Delta i_{L_1}}{(D-1)T_s} \cdot t + I_{L_1} - \frac{\Delta i_{L_1}}{2} \cdot \frac{(D+1)}{(D-1)} \quad (5.4)$$

Assim, a corrente eficaz nesse capacitor é dada pela equação (5.5).

$$I_{C_{1rms}} = \sqrt{\frac{I}{T_s} \cdot \left[ \int_0^{DT_s} (i_{C_1}(0, DT_s))^2 dt + \int_{DT_s}^{T_s} (i_{C_1}(DT_s, T_s))^2 dt \right]} \quad (5.5)$$

Substituindo a equação (3.43) na equação (3.44) pode-se concluir que  $I_{L_3} = \frac{D-1}{D} \cdot I_{L_1}$ . Assim, resolvendo a equação (5.5), tem-se a equação (5.6).

$$I_{C_{1rms}} = \sqrt{\frac{I_{L_1}^2 \cdot (1-D)}{D} + \frac{\Delta i_{L_1}^2 \cdot (1-D) + \Delta i_{L_3}^2 \cdot D}{12}} \quad (5.6)$$

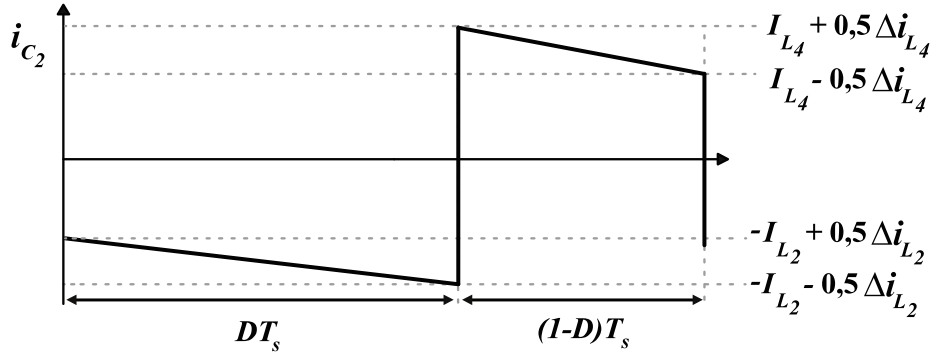
Considerando que as ondulações de corrente são bem menores que o valor médio da corrente  $I_{L_1}$ , pode-se simplificar a equação (5.6) obtendo a equação (5.7).

$$I_{C_{1rms}} = |I_{L_1}| \sqrt{\frac{(1-D)}{D}} \quad (5.7)$$

A Figura 5.3 mostra a forma de onda da corrente no capacitor  $C_2$  quando a potência é positiva. A partir dela, será calculada a corrente eficaz no capacitor.

Quando as chaves  $S_1$  e  $S_4$  estiverem conduzindo, a corrente no capacitor  $C_2$  passa a ser igual a corrente no indutor  $L_2$ . Já quando as chaves  $S_1$  e  $S_4$  estiverem bloqueadas, a corrente no capacitor  $C_2$  passa a ser igual a corrente no indutor  $L_4$ .

Figura 5.3 – Corrente no capacitor  $C_2$



Fonte: Autoria própria

No intervalo de tempo de 0 a  $DT_s$ , a forma de onda da corrente no capacitor  $C_2$  pode ser escrita por meio de uma equação de primeiro grau apresentada em (5.8). Já no intervalo de tempo de  $DT_s$  a  $T_s$ , o comportamento da corrente no capacitor  $C_2$  pode ser descrita por pela equação (5.9).

$$i_{C_2}(0, DT_s) = \frac{\Delta i_{L_2}}{DT_s} \cdot t - I_{L_2} + \frac{\Delta i_{L_2}}{2} \quad (5.8)$$

$$i_{C_2}(DT_s, T_s) = \frac{\Delta i_{L_4}}{(D-1)T_s} \cdot t + I_{L_4} - \frac{\Delta i_{L_4}}{2} \cdot \frac{(D+1)}{(D-1)} \quad (5.9)$$

Substituindo a equação (3.45) na equação (3.43) pode-se concluir que  $I_{L_2} = \frac{1-D}{D} \cdot I_{L_4}$ . Assim, a corrente eficaz nesse capacitor é dada pela equação (5.10).

$$I_{C_2rms} = \sqrt{\frac{1}{T_s} \cdot \left[ \int_0^{DT_s} (i_{C_2}(0, DT_s))^2 dt + \int_{DT_s}^{T_s} (i_{C_2}(DT_s, T_s))^2 dt \right]} \quad (5.10)$$

Resolvendo a equação (5.10), tem-se a equação (5.11).

$$I_{C_{2rms}} = \sqrt{\frac{I_{L_4}^2 \cdot (1-D)}{D} + \frac{\Delta i_{L_4}^2 \cdot (1-D) + \Delta i_{L_2}^2 \cdot D}{12}} \quad (5.11)$$

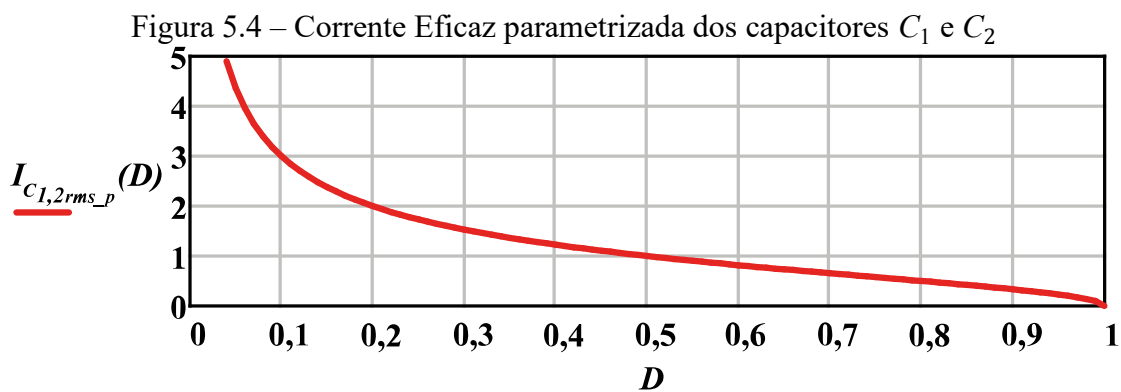
Considerando que as ondulações de corrente são bem menores que o valor médio da corrente  $I_{L_4}$ , pode-se simplificar a equação obtendo a equação (5.12).

$$I_{C_{2rms}} = |I_{L_4}| \sqrt{\frac{(1-D)}{D}} = |I_{L_1}| \sqrt{\frac{(1-D)}{D}} \quad (5.12)$$

Percebe-se que os valores eficazes das correntes nos capacitores  $C_1$  e  $C_2$  são iguais. Ambas são em função do valor médio da corrente no indutor  $L_1$  e da razão cíclica.

A equação (5.13) mostra as correntes eficazes nos capacitores  $C_1$  e  $C_2$  parametrizada em função de  $I_{L_1}$ , em que  $x$  é o índice que identifica o capacitor. A Figura 5.4 mostra o gráfico dessa corrente parametrizada.

$$I_{C_{xrms_p}} = \frac{I_{C_{xrms}}}{|I_{L_1}|} = \sqrt{\frac{(1-D)}{D}} \quad (5.13)$$



Fonte: Autoria própria

### 5.3 INTERRUPTORES $S_1$ , $S_2$ , $S_3$ E $S_4$

A escolha de um interruptor, assim como a escolha de um capacitor, envolve várias características além da geometria do componente e do local de instalação.



Existem diversas tecnologias de interruptores, como por exemplo: *MOSFETs*, *IGBTs*, *TBJs* e *GTOs*. Essas tecnologias podem ser classificadas a partir do número de terminais, do número de junções pn, do nível de acionamento e da capacidade da orientação do fluxo de potência. Assim, cada tecnologia possui características elétricas e construtivas únicas que devem ser observadas antes de se fazer uma escolha.

Neste trabalho a tecnologia escolhida foi o *MOSFET*. A explicação da escolha dessa tecnologia é apresentada no item 6.4.

As características elétricas mais básicas necessárias para começar o dimensionamento de um interruptor do tipo *MOSFET* são: a tensão máxima, a corrente eficaz, a corrente média e a corrente máxima que o interruptor deverá suportar. Além disso, é preciso calcular a potência dissipada nesse componente, que corresponde à soma das perdas de condução ( $P_{cond}$ ) com as de comutação ( $P_{com}$ ).

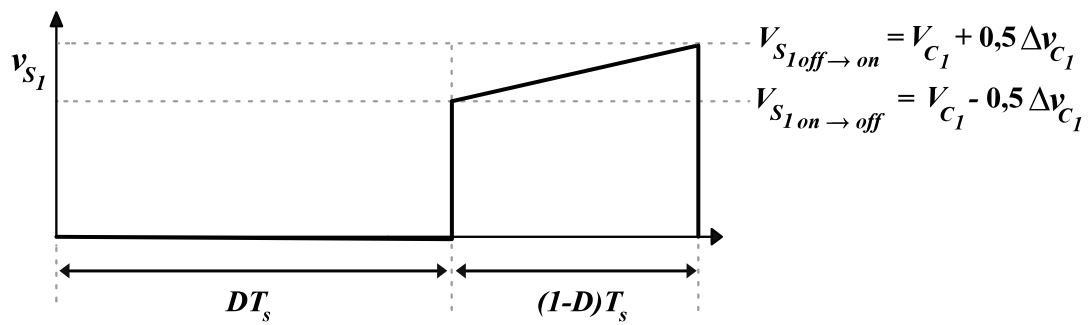
A perda de comutação ocorre por conta de existir um tempo de resposta para o interruptor mudar de estado (bloquear ou conduzir). Já as perdas de condução ocorrem devido à existência de uma resistência quando a chave conduz. O cálculo das perdas será abordado no capítulo 6.

Para calcular as perdas nos interruptores, é preciso saber quais são os valores de tensão e corrente nesses componentes durante as passagens do estado de bloqueio para o de condução (off→on), do estado de condução para o de bloqueio (on→off), e o comportamento da tensão e da corrente quando ele estiver bloqueado.

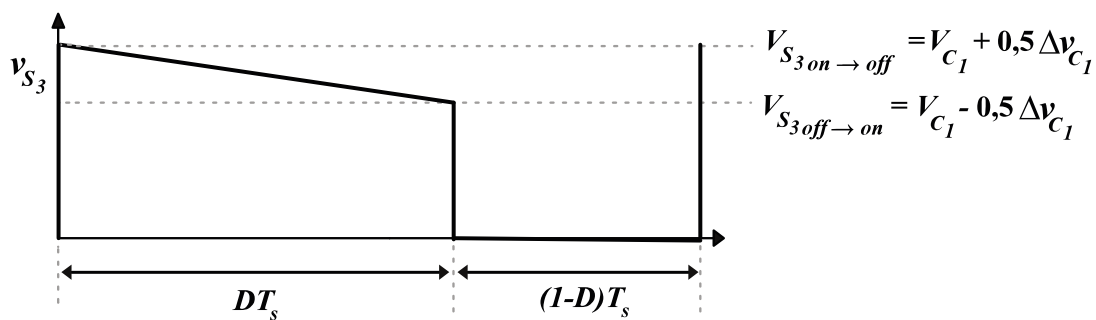
Este item irá primeiramente abordar a tensão sobre esses interruptores, e posteriormente, a corrente. Será deduzido como é calculado a corrente eficaz e média em todos os interruptores.

### 5.3.1 Tensão

Para entender como se comporta a tensão sobre os interruptores é necessário observar os estados topológicos apresentados no item 3.3. Quando as chaves  $S_1$  e  $S_4$  estiverem conduzindo, as tensões sobre os interruptores  $S_1$  e  $S_4$  serão nulas, e as tensões sobre os interruptores  $S_2$  e  $S_3$  serão, respectivamente,  $v_{C_2}$  e  $v_{C_1}$ . Já quando as chaves  $S_2$  e  $S_3$  estiverem conduzindo, as tensões sobre os interruptores  $S_1$  e  $S_4$  serão, respectivamente,  $v_{C_1}$  e  $v_{C_2}$ , e as tensões sobre os interruptores  $S_2$  e  $S_3$  serão nulas.

Figura 5.5 – Tensão no semicondutor  $S_1$ 

Fonte: Autoria própria

Figura 5.6 - Tensão no semicondutor  $S_3$ 

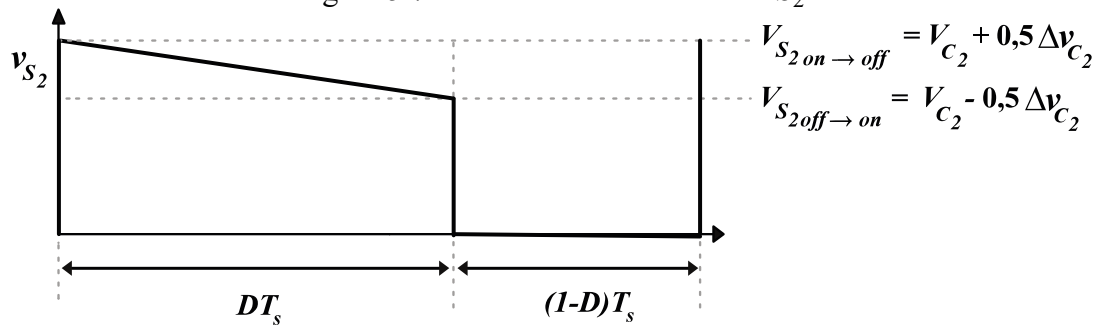
Fonte: Autoria própria

A Figura 5.5 e a Figura 5.6 apresentam a forma de onda da tensão sobre o interruptor  $S_1$  e  $S_3$ , respectivamente. Observa-se que logo após o interruptor  $S_1$  mudar de estado de condução para o de bloqueio, a tensão no interruptor será  $V_{S_1 \text{ on} \rightarrow \text{off}}$ . Sendo esse, o mesmo valor de tensão que o interruptor  $S_3$  atinge ao mudar de estado de bloqueio para o de condução ( $V_{S_3 \text{ off} \rightarrow \text{on}}$ ). Esse valor é mostrado na equação (5.14).

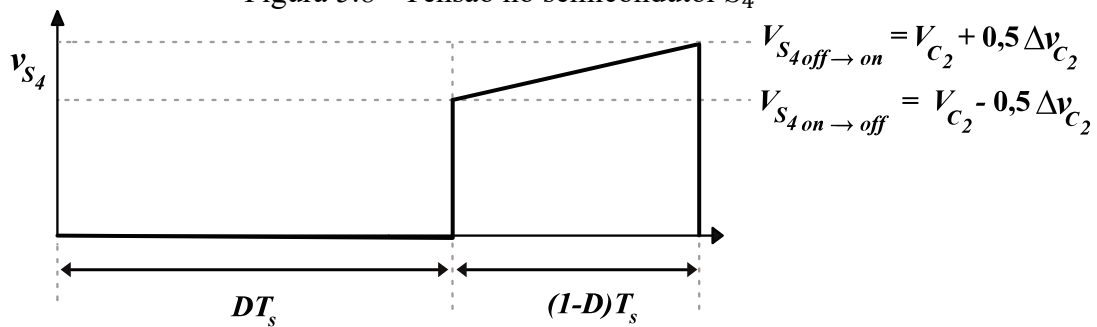
Da mesma maneira, percebe-se que a tensão no interruptor  $S_1$  ao mudar de estado de bloqueio para o de condução será  $V_{S_1 \text{ off} \rightarrow \text{on}}$ . Sendo esse o mesmo valor de tensão que o interruptor  $S_3$  atinge ao mudar de estado de condução para o de bloqueio ( $V_{S_3 \text{ on} \rightarrow \text{off}}$ ). Esse valor é mostrado na equação (5.15).

$$V_{S_1 \text{ on} \rightarrow \text{off}} = V_{S_3 \text{ off} \rightarrow \text{on}} = V_{C_1} - 0,5 \Delta v_{C_1} \quad (5.14)$$

$$V_{S_1 \text{ off} \rightarrow \text{on}} = V_{S_3 \text{ on} \rightarrow \text{off}} = V_{C_1} + 0,5 \Delta v_{C_1} \quad (5.15)$$

Figura 5.7 - Tensão no semicondutor  $S_2$ 

Fonte: Autoria própria

Figura 5.8 - Tensão no semicondutor  $S_4$ 

Fonte: Autoria própria

A Figura 5.7 e a Figura 5.8 apresentam a forma de onda da tensão sobre o interruptor  $S_2$  e  $S_4$ , respectivamente. Observa-se que logo após o interruptor  $S_2$  mudar de estado de plena condução para o de bloqueio, a tensão no interruptor será  $V_{S_2 on \rightarrow off}$ . Sendo esse, o mesmo valor de tensão que o interruptor  $S_4$  atinge ao mudar de estado de bloqueio para o de condução ( $V_{S_4 off \rightarrow on}$ ). Esse valor é mostrado na equação (5.17).

Da mesma maneira, percebe-se que a tensão no interruptor  $S_2$  ao mudar de estado de bloqueio para o de condução será  $V_{S_2 off \rightarrow on}$ . Sendo esse, o mesmo valor de tensão que o interruptor  $S_4$  atinge ao mudar de estado de condução para o de bloqueio ( $V_{S_4 on \rightarrow off}$ ). Esse valor mostrado na equação (5.16).

$$V_{S_2 off \rightarrow on} = V_{S_4 on \rightarrow off} = V_{C_2} - 0,5 \Delta v_{C_2} \quad (5.16)$$

$$V_{S_2 on \rightarrow off} = V_{S_4 off \rightarrow on} = V_{C_2} + 0,5 \Delta v_{C_2} \quad (5.17)$$

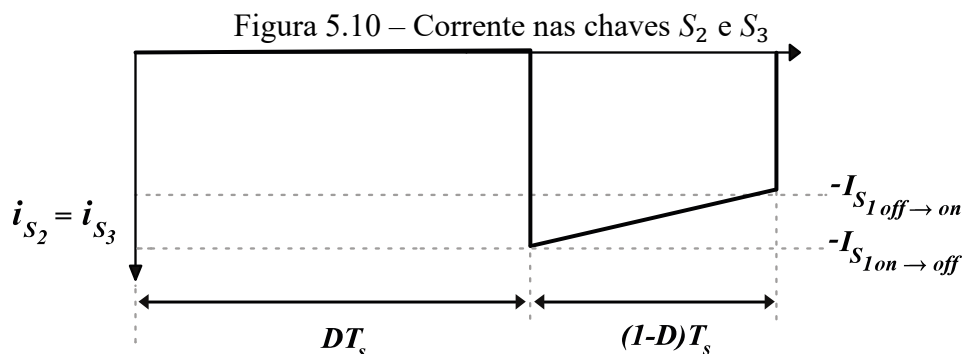
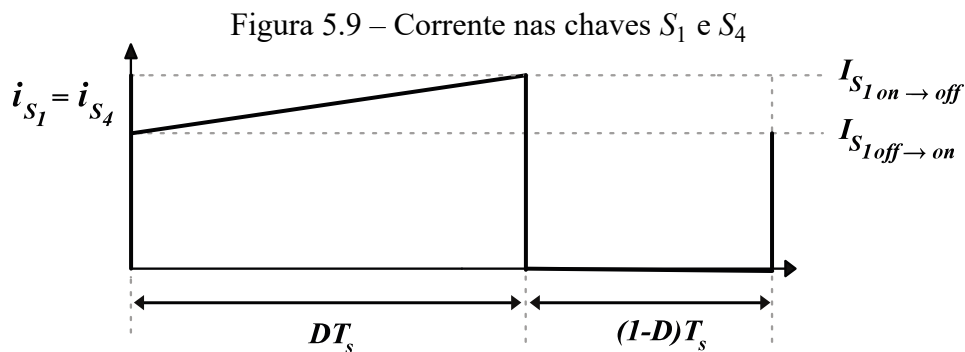
### 5.3.2 Corrente eficaz e média

Para entender como se comporta a corrente sobre os interruptores é necessário observar os estados topológicos apresentados no item 3.3.

Observando a Figura 5.9 e a Figura 5.10, fica evidente que quando as chaves  $S_1$  e  $S_4$  conduzem ( $0 < t \leq DT_s$ ), a corrente que flui nessas chaves é a mesma. Do mesmo modo, quando as chaves  $S_2$  e  $S_3$  conduzem ( $DT_s < t \leq T_s$ ), a corrente que flui nelas é a mesma.

No *MOSFET*, a orientação da corrente é tomada como corrente positiva quando a corrente flui do dreno para o *source*. Assim, a corrente que flui nas chaves  $S_1$  e  $S_4$  é igual a diferença entre  $i_{L1}$  e  $i_{L3}$ . Já a corrente que flui nas chaves no  $S_2$  e  $S_3$  é igual a diferença entre  $i_{L1}$  e  $i_{L3}$ , porém terá orientação negativa. A equação (5.18) resume tal explicação.

$$i_{L1}(t) - i_{L3}(t) = \begin{cases} i_{S1}(t) = i_{S4}(t), & 0 < t \leq DT_s \\ -i_{S2}(t) = -i_{S3}(t), & DT_s < t \leq T_s \end{cases} \quad (5.18)$$



Na Figura 5.9 percebe-se que logo após o interruptor  $S_1$  mudar do estado de condução para o de bloqueio, o valor da corrente no interruptor será  $I_{S_1\ on\rightarrow\ off}$ . Além disso, percebe-se que a corrente no interruptor  $S_1$  ao mudar de estado de bloqueio para o de condução será  $I_{S_1\ off\rightarrow\ on}$ .

As equações (5.19) e (5.20) mostram que os valores de  $I_{S_1\ on\rightarrow\ off}$  e  $I_{S_1\ off\rightarrow\ on}$  ficam em função  $I_{L_1}$ ,  $D$ ,  $\Delta i_{L_1}$  e  $\Delta i_{L_3}$ .

$$I_{S_1\ on\rightarrow\ off} = i_{L_1}(DT_s) - i_{L_3}(DT_s) = \frac{I_{L_1}}{D} + \frac{(\Delta i_{L_1} - \Delta i_{L_3})}{2} \quad (5.19)$$

$$I_{S_1\ off\rightarrow\ on} = i_{L_1}(T_s) - i_{L_3}(T_s) = \frac{I_{L_1}}{D} - \frac{(\Delta i_{L_1} - \Delta i_{L_3})}{2} \quad (5.20)$$

A partir da equação (5.18), pode-se afirmar que o valor de corrente que os interruptores  $S_1$  e  $S_4$  atingem ao mudar do estado de condução para o de bloqueio é o mesmo valor de corrente que os interruptores  $S_2$  e  $S_3$  atingem ao mudar do estado de bloqueio para o de condução, e vice-versa. As equações (5.21) e (5.22) resumem tal explicação. Importante notar que devido à orientação da corrente que flui no *MOSFET* adotada anteriormente, os valores da corrente nos interruptores  $S_2$  e  $S_3$  ficam com os sinais trocados quando comparado com os valores dos interruptores  $S_1$  e  $S_4$ .

$$I_{S_1\ on\rightarrow\ off} = -I_{S_2\ off\rightarrow\ on} = -I_{S_3\ off\rightarrow\ on} = I_{S_4\ on\rightarrow\ off} \quad (5.21)$$

$$I_{S_1\ off\rightarrow\ on} = -I_{S_2\ on\rightarrow\ off} = -I_{S_3\ on\rightarrow\ off} = I_{S_4\ off\rightarrow\ on} \quad (5.22)$$

No intervalo de tempo de 0 a  $DT_s$ , a forma de onda da corrente que flui pelos interruptores  $S_1$  e  $S_4$  pode ser escrita por meio de uma equação de primeiro grau apresentada em (5.23), em que  $x$  é o índice que identifica o interruptor 1 e 4. Já no intervalo de tempo de  $DT_s$  a  $T_s$ , a corrente é nula.

$$i_{S_x}(0, DT_s) = \frac{\Delta i_{L_1} - \Delta i_{L_3}}{DT_s} \cdot t + \frac{I_{L_1}}{D} - \frac{\Delta i_{L_1} - \Delta i_{L_3}}{2} \quad (5.23)$$

Partindo-se da forma de onda apresentada na Figura 5.9, na equação (5.24) calcula-se o valor médio da corrente dos interruptores  $S_1$  e  $S_4$ . Conclui-se que o valor médio da corrente nesses interruptores é igual ao valor médio da corrente no indutor  $L_1$ .

$$I_{S_1} = I_{S_4} = \frac{I}{T_s} \cdot \left[ \int_0^{DT_s} (i_{S_{1,4}}(0, DT_s)) dt \right] = I_{L_1} \quad (5.24)$$

Ainda observando a Figura 5.9, na equação (5.25) calcula-se o valor eficaz da corrente dos interruptores  $S_1$  e  $S_4$ .

$$I_{S_{1rms}} = I_{S_{4rms}} = \sqrt{\frac{I}{T_s} \cdot \left[ \int_0^{DT_s} (i_{S_{1,4}}(0, DT_s))^2 dt \right]} \quad (5.25)$$

Resolvendo a integral, obtém-se a equação (5.26).

$$I_{S_{1rms}} = I_{S_{4rms}} = \sqrt{\frac{I_{L_1}^2}{D} + \frac{D \cdot (\Delta i_{L_1} - \Delta i_{L_3})^2}{12}} \quad (5.26)$$

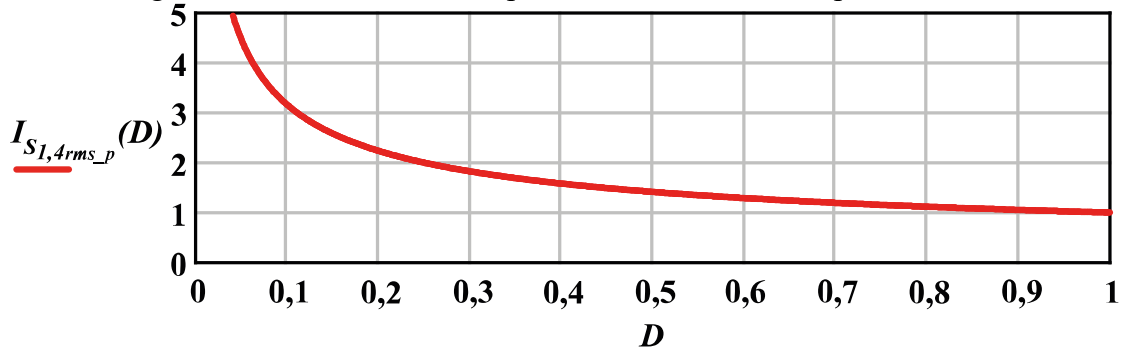
Considerando que as ondulações de corrente são bem menores que o valor médio da corrente  $I_{L_1}$ , pode-se simplificar a equação obtendo a equação (5.27)

$$I_{S_{1rms}} = I_{S_{4rms}} = |I_{L_1}| \sqrt{\frac{1}{D}} \quad (5.27)$$

A equação (5.28) mostra a corrente parametrizada em função de  $I_{L_1}$ , em que  $x$  é o índice que identifica o interruptor 1 e 4. A Figura 5.11 mostra o gráfico da corrente eficaz parametrizada.

$$I_{S_{xrms\_p}} = \frac{I_{S_{xrms}}}{|I_{L1}|} = \sqrt{\frac{1}{D}} \quad (5.28)$$

Figura 5.11 – Corrente eficaz parametrizada nos interruptores  $S_1$  e  $S_4$



Fonte: Autoria própria

No intervalo de tempo de  $DT_s$  a  $T_s$ , a forma de onda da corrente que flui pelos interruptores  $S_2$  e  $S_3$  pode ser escrita por meio de uma equação de primeiro grau apresentada em (5.29), em que  $x$  é o índice que identifica o interruptor 2 e 3. Já no intervalo de tempo de 0 a  $DT_s$ , a corrente é nula.

$$i_{S_x}(DT_s, T_s) = \frac{\Delta i_{L1} - \Delta i_{L3}}{(1-D)T_s} \cdot t - \frac{I_{L1}}{D} + \frac{\Delta i_{L1} - \Delta i_{L3}}{2} \cdot \frac{(D+1)}{(D-1)} \quad (5.29)$$

Partindo-se da forma de onda apresentada na Figura 5.10, na equação (5.30) calcula-se o valor médio da corrente dos interruptores  $S_2$  e  $S_3$ . Pode-se afirmar que a o valor médio da corrente desses interruptores é igual a  $I_{L1} \cdot \frac{(D-1)}{D}$ .

$$I_{S_2} = I_{S_3} = \frac{1}{T_s} \cdot \left[ \int_{DT_s}^{T_s} (i_{S_{2,3}}(DT_s, T_s)) dt \right] = I_{L1} \cdot \frac{(D-1)}{D} \quad (5.30)$$

Ainda observando a Figura 5.10, na equação (5.31) calcula-se o valor eficaz da corrente dos interruptores  $S_2$  e  $S_3$ .

$$I_{S_{2rms}} = I_{S_{3rms}} = \sqrt{\frac{1}{T_s} \cdot \left[ \int_{DT_s}^{T_s} (i_{S_{2,3}}(DT_s, T_s))^2 dt \right]} \quad (5.31)$$

Resolvendo a integral, obtém-se a equação.(5.32).

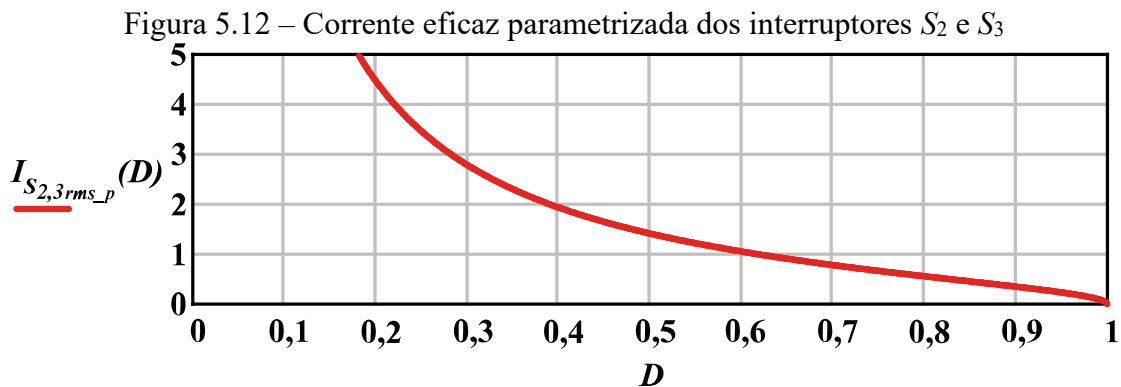
$$I_{S_{2rms}} = I_{S_{3rms}} = \sqrt{\frac{I_{L_1}^2 \cdot (1-D)}{D^2} + \frac{(\Delta i_{L_1} - \Delta i_{L_3})^2 \cdot (1-D)}{12}} \quad (5.32)$$

Considerando que as ondulações de corrente são bem menores que o valor médio da corrente  $I_{L_1}$ , pode-se simplificar a equação obtendo a equação (5.33).

$$I_{S_{2rms}} = I_{S_{3rms}} = |I_{L_1}| \sqrt{\frac{(1-D)}{D^2}} \quad (5.33)$$

A equação (5.34) mostra a corrente parametrizada em função de  $I_{L_1}$ , em que  $x$  é o índice que identifica o interruptor 2 e 3. A Figura 5.11 mostra o gráfico da corrente eficaz parametrizada.

$$I_{S_{xrms\_p}} = \frac{I_{S_{xrms}}}{|I_{L_1}|} = \sqrt{\frac{(1-D)}{D^2}} \quad (5.34)$$



Fonte: Autoria própria



## 5.4 INDUTORES $L_1, L_2, L_3$ E $L_4$

Para dimensionar um indutor, é necessário, além da indutância e da frequência de operação, saber a corrente máxima e a corrente eficaz que o indutor deverá suportar.

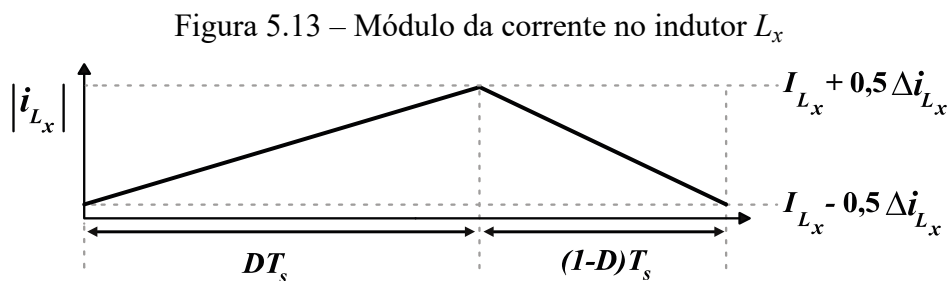
Este item irá, primeiramente, abordar a corrente máxima, e posteriormente, como é calculado a corrente eficaz em todos os indutores.

### 5.4.1 Corrente

A seguir, a análise será feita para um indutor  $L_x$  genérico, pois as correntes em todos os indutores do conversor proposto apresentam a mesma forma de onda. O índice  $x$  identifica o indutor.

A Figura 5.13 mostra a forma de onda do módulo da corrente em um indutor  $L_x$ .

O valor máximo da corrente em um indutor é obtido somando-se o valor médio da corrente que flui no indutor com metade da amplitude da ondulação dessa corrente. A equação (5.35) mostra a corrente máxima atingida no indutor  $L_x$ .



Fonte: Autoria própria

$$I_{L_{x\text{máx}}} = I_{L_x} + \frac{\Delta i_{L_x}}{2} \quad (5.35)$$

No intervalo de tempo de 0 a  $DT_s$ , a forma de onda da corrente no indutor  $L_x$  pode ser escrita por meio de uma equação de primeiro grau apresentada em (5.36). Já no intervalo de tempo de  $DT_s$  a  $T_s$ , o comportamento da corrente no indutor  $L_x$  pode ser descrita por pela equação (5.37).

$$i_{L_x}(0, DT_s) = \frac{\Delta i_{L_x}}{DT_s} \cdot t + I_{L_x} - \frac{\Delta i_{L_x}}{2} \quad (5.36)$$

$$i_{L_x}(DT_s, T_s) = \frac{\Delta i_{L_x}}{(D-1)T_s} \cdot t + I_{L_x} + \frac{\Delta i_{L_x}}{2} \cdot \frac{(1+D)}{(1-D)} \quad (5.37)$$

Assim, a corrente eficaz no indutor é dada pela equação (5.38).

$$I_{L_{xms}} = \sqrt{\frac{1}{T_s} \cdot \left[ \int_0^{DT_s} (i_{L_x}(0, DT_s))^2 dt + \int_{DT_s}^{T_s} (i_{L_x}(DT_s, T_s))^2 dt \right]} \quad (5.38)$$

Resolvendo a equação (5.38), tem-se a equação (5.39).

$$I_{L_{xms}} = \sqrt{I_{L_x}^2 + \frac{\Delta i_{L_x}^2}{12}} \quad (5.39)$$

Considerando que as ondulações de corrente são bem menores que o valor médio da corrente  $I_{L_x}$ , pode-se simplificar a equação obtendo a equação (5.40). Pode-se afirmar que o valor eficaz das correntes nos indutores é igual ao módulo dos seus valores médios.

$$I_{L_{xms}} = |I_{L_x}| \quad (5.40)$$

## 5.5 VALIDAÇÃO DAS EQUAÇÕES POR SIMULAÇÃO

Nesta seção serão validadas as equações da corrente eficaz nos capacitores  $C_1$  e  $C_2$ , nos indutores  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$  e nos interruptores  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ . Também serão validadas as equações das correntes médias nos interruptores mencionados anteriormente.

A validação será feita comparando os resultados teóricos com os resultados de uma simulação feita pelo programa *PSIM*<sup>®</sup>. Os resultados considerados teóricos são os resultados das equações (5.6), (5.11), (5.24), (5.26), (5.30), (5.32) e (5.39). O circuito utilizado na simulação foi o mesmo circuito do capítulo anterior, mostrado na Figura 4.1.

Os parâmetros utilizados neste exemplo numérico são:  $V_1 = 100 \text{ V}$ ,  $R_0 = 10 \text{ } \Omega$ ,  $L_1 = L_2 = L_3 = L_4 = 100 \text{ } \mu\text{H}$ ,  $r_1 = r_2 = r_3 = r_4 = 0,001 \text{ } \Omega$ ,  $C_1 = C_2 = 100 \text{ } \mu\text{F}$ .

As Tabela 5.1, Tabela 5.2, Tabela 5.3, Tabela 5.4 mostram os resultados teóricos e de simulação. A abreviação “T” significa valores teóricos, e “S” são os valores obtidos na simulação.

Tabela 5.1 – Corrente eficaz nos capacitores  $C_1$  e  $C_2$ : resultados teóricos e de simulação

$D$	$I_{C_{1rms}} (A)$		$I_{C_{2rms}} (A)$	
	T	S	T	S
0,25	2,13	2,12	2,13	2,12
0,5	10,16	10,17	10,16	10,16
0,75	51,93	52,12	51,93	52,12

Fonte: Autoria própria

Tabela 5.2 – Corrente eficaz nos interruptores  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ : resultados teóricos e de simulação

$D$	$I_{S_{1rms}} (A)$		$I_{S_{2rms}} (A)$		$I_{S_{3rms}} (A)$		$I_{S_{4rms}} (A)$	
	T	S	T	S	T	S	T	S
0,25	2,40	2,39	4,15	4,15	4,15	4,15	2,40	2,39
0,5	14,37	14,40	14,37	14,33	14,37	14,33	14,37	14,40
0,75	103,82	103,80	59,94	60,17	59,94	60,17	103,82	103,80

Fonte: Autoria própria

Tabela 5.3 – Corrente média nos interruptores  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ : resultados teóricos e de simulação

$D$	$I_{S_1} (A)$		$I_{S_2} (A)$		$I_{S_3} (A)$		$I_{S_4} (A)$	
	T	S	T	S	T	S	T	S
0,25	1,11	1,11	-3,33	-3,33	-3,33	-3,33	1,11	1,11
0,5	10,00	10,02	-10,00	-9,97	-10,00	-9,97	10,00	10,02
0,75	89,82	89,68	-29,94	-30,18	-29,94	-30,18	89,82	89,68

Fonte: Autoria própria

Tabela 5.4 – Corrente eficaz nos indutores  $L_1, L_2, L_3$  e  $L_4$ : resultados teóricos e de simulação

$D$	$I_{L_1rms} (A)$		$I_{L_2rms} (A)$		$I_{L_3rms} (A)$		$I_{L_4rms} (A)$	
	T	S	T	S	T	S	T	S
0,25	1,43	1,43	3,45	3,45	3,45	3,45	1,43	1,43
0,5	10,16	10,20	10,16	10,16	10,16	10,12	10,16	10,16
0,75	89,86	89,94	30,06	30,05	30,06	30,05	89,86	89,94

Fonte: Autoria própria

Observando os resultados das tabelas percebe-se que os valores eficazes e médio das correntes obtidos nas equações são equivalentes aos obtidos na simulação. Assim, pode-se comprovar que as equações obtidas neste capítulo conseguem descrever o comportamento das ondulações do conversor bidirecional proposto neste trabalho.

## 6 DIMENSIONAMENTO DO ESTÁGIO DE POTÊNCIA CONVERSOR

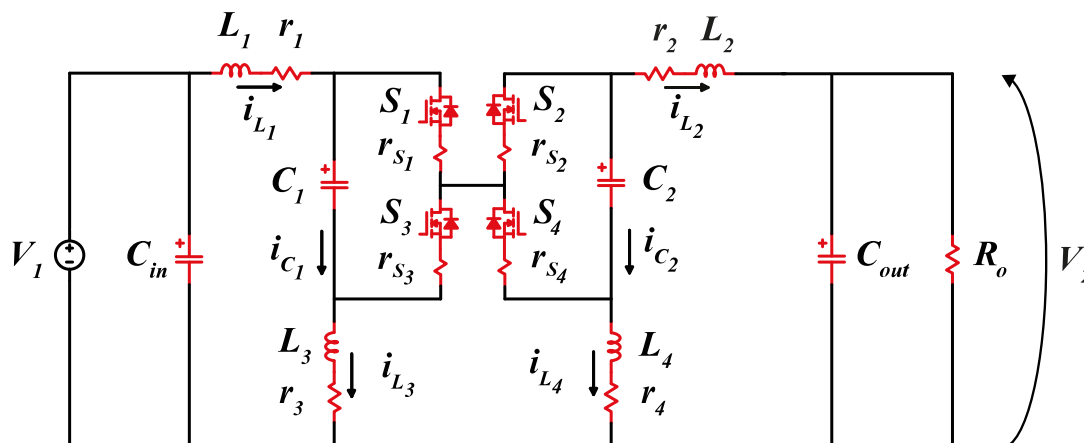
### 6.1 INTRODUÇÃO

A Figura 6.1 apresenta o diagrama do estágio de potência do circuito montado experimentalmente quando o fluxo de potência é positivo. Durante os testes experimentais, a fonte  $V_1$  será uma fonte CC unidirecional e a fonte  $V_2$  será representada por um capacitor em paralelo com um resistor. Este capítulo apresenta o dimensionamento desse circuito cujas especificações são mostradas na Tabela 6.1.

Para desenvolver o dimensionamento do conversor utilizou-se os conceitos e equações apresentados nos Capítulos 4 e 5. Iniciando com a escolha dos capacitores  $C_1$  e  $C_2$ , seguido do dimensionamento e construção dos indutores  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$ , e finalizando com o dimensionamento térmico dos semicondutores que integram a topologia.

Os valores de  $C_{in}$ ,  $C_{out}$  e  $R_o$  irão variar de acordo com os testes experimentais. Isso será tratado nos capítulos 7 e 8.

Figura 6.1 – Diagrama do circuito montado experimentalmente



Fonte: Autoria própria

Antes de realizar o dimensionamento dos componentes, é necessário calcular os principais parâmetros de acordo com as especificações do dimensionamento definidas na Tabela 6.1. A definição desses parâmetros será feita considerando os componentes ideais, livre de perdas. Ou seja, as resistências intrínsecas dos indutores e dos interruptores serão consideradas nulas para o cálculo desses parâmetros.

Tabela 6.1 - Especificações do dimensionamento

Parâmetro	Símbolo	Valor
Tensão de saída	$V_2$	100 V
Corrente de saída nominal	$I_{L_2}$	10 A
Potência de saída nominal	$P_2$	1000 W
Frequência de comutação	$f_s$	40 kHz
Ondulação relativa da tensão no capacitor $C_1$	$\Delta v_{C_1}$	1 %
Ondulação relativa da tensão no capacitor $C_2$	$\Delta v_{C_2}$	1 %
Ondulação relativa da corrente no indutor $L_1$	$\Delta i_{L_1}$	40 %
Ondulação relativa da corrente no indutor $L_2$	$\Delta i_{L_2}$	40 %
Ondulação relativa da corrente no indutor $L_3$	$\Delta i_{L_3}$	40 %
Ondulação relativa da corrente no indutor $L_4$	$\Delta i_{L_4}$	40 %
Razão Cíclica	$D$	0,5

Fonte: Autoria própria

Observando os circuitos equivalentes mostrados no item 3.5.1 é possível chegar na equação (6.1). Nota-se que o valor de  $V_1$  irá depender dos valores das resistências intrínsecas dos indutores ( $r$ ) e dos interruptores ( $r_S$ ). Se considerarmos a razão cíclica igual a 0,5, a tensão de saída  $V_2$  igual a 100 V e a corrente de no indutor  $L_2$  igual a 10 A, pode-se afirmar que a tensão  $V_1$  será maior que 100 V. No entanto, não é possível saber qual é seu valor antes de realizar o dimensionamento dos indutores e dos interruptores. Para o dimensionamento dos componentes será considerado que essas resistências intrínsecas são nulas. Assim,  $V_1$  é igual a 100 V. O protótipo será dimensionado para trabalhar com o ganho unitário.

$$V_1 = \frac{2 \cdot r \cdot (D^2 - 2 \cdot D + 1) + 2 \cdot r_S}{D^2} \cdot \frac{D \cdot I_{L_2}}{1 - D} + \frac{(1 - D) \cdot V_2}{D} \quad (6.1)$$

Desta maneira, observando as equações (3.43), (3.44) e (3.45) conclui-se que o valor médio das correntes nos indutores  $L_1, L_2, L_3$  e  $L_4$  são iguais, em módulo, a 10 A. E as ondulações de corrente nesses indutores serão de 4 A. A partir das equações (3.40) e (3.41), conclui-se que

as tensões nos capacitores  $C_1$  e  $C_2$  são iguais a  $V_1$  e  $V_2$ . Ou seja, 100 V. E as ondulações de tensões nesses capacitores serão de 1 V.

## 6.2 DIMENSIONAMENTO DOS CAPACITORES $C_1$ E $C_2$

Os capacitores  $C_1$  e  $C_2$  foram calculados para uma ondulação máxima de tensão de 1 %, para uma corrente de  $I_{L_1}$  de 10 A e para uma frequência de comutação de 40 kHz.

$$C_1 = (1-D) \cdot \frac{I_{L_1}}{\Delta v_{C_1} \cdot f_s} = (1-0,5) \cdot \frac{10 \text{ A}}{1 \text{ V} \cdot 40 \text{ kHz}} = 125 \mu\text{F} \quad (6.2)$$

$$C_2 = (1-D) \cdot \frac{I_{L_1}}{\Delta v_{C_2} \cdot f_s} = (1-0,5) \cdot \frac{10 \text{ A}}{1 \text{ V} \cdot 40 \text{ kHz}} = 125 \mu\text{F} \quad (6.3)$$

Dadas as equações (5.1) e (5.2) conclui-se que a tensão máxima sobre os capacitores  $C_1$  e  $C_2$  será de 100,5 V.

Usando as equações (5.7) e (5.12) conclui-se que a corrente eficaz nesses capacitores será de 10 A.

Para selecionar capacitores comerciais adequados para o projeto, é necessário que tais componentes suportem uma tensão contínua maior que 100,5 V, atendam uma corrente eficaz maior que 10 A na frequência de 40 kHz, e que tenham uma capacitância de 125  $\mu\text{F}$ .

No projeto foram utilizados 4 capacitores em paralelo de 30  $\mu\text{F}$  do modelo *KEMET* C4AEJBW5300A3LJ no lugar de  $C_1$  e de  $C_2$ . Ou seja, no total foram utilizados 8 capacitores. As características desse modelo de capacitor estão expostas pela Tabela 6.2

Tabela 6.2 – Características do capacitor C4AEJBW5300A3LJ

Parâmetro	Valor
Capacitância	30 $\mu\text{F}$
Tensão contínua máxima	700 V
Corrente eficaz com 10 kHz/70°C	16,5 Arms
Coeficiente de perda- $\tan(\delta)$	0,0060319
ESR com 10 kHz/70°C	3,2 $\text{m}\Omega$

Fonte: Autoria própria

Os capacitores reais possuem indutâncias e resistências parasitas que fazem com que o componente tenha perdas durante o seu funcionamento. As resistências parasitas são divididas em resistência em paralelo e em série ao capacitor.

A resistência em paralelo é responsável por descarregar o capacitor quando ele está desligado. Seu valor está relacionado ao dielétrico utilizado no capacitor.

A indutância série está relacionada a ligação interna do capacitor. Seu valor só irá influenciar nas perdas em frequências muito altas na ordem de mega-hertz.

A resistência série (ESR) é responsável por maior parte das perdas sofridas em um capacitor. O seu valor varia conforme a frequência.

A equação (6.4) mostra o cálculo do valor de ESR para uma unidade do capacitor escolhido ( $C_{\text{escolhido}}$ ) na frequência de 40kHz.

Como os capacitores  $C_1$  e  $C_2$  são constituídos por 4 capacitores em paralelo. A perda total de  $C_1$  e  $C_2$  pode ser calculada como sendo quatro vezes a perda de um capacitor escolhido. Como os capacitores estão em paralelo, apenas um quarto da corrente  $i_{C_x}(t)$  passa em cada capacitor. Desta forma, o cálculo para perda total nesses capacitores ( $P_{C_x}$ ) é apresentado na equação (6.5), em que  $x$  é o índice que identifica o capacitor. Observa-se que como as correntes eficazes em ambos os capacitores são iguais, as perdas também são. Ou seja, tanto em  $C_1$  quanto em  $C_2$  são dissipados 0,02W.

$$ESR = \frac{\tan(\delta)}{2\pi f_s C_{\text{escolhido}}} = \frac{0,0060319}{2\pi \cdot 40 \text{ kHz} \cdot 30\mu\text{F}} = 0,0008 \Omega \quad (6.4)$$

$$P_{C_x} = 4 \cdot ESR \cdot \left(\frac{I_{C_{x\text{rms}}}}{4}\right)^2 = 4 \cdot 0,0008 \Omega \cdot \left(\frac{10\text{A}}{4}\right)^2 = 0,02 \text{ W} \quad (6.5)$$

### 6.3 DIMENSIONAMENTO DOS INDUTORES $L_1, L_2, L_3$ E $L_4$

Os indutores são dimensionados utilizando as equações apresentadas no capítulo 4. Conforme apresentado no item 4.3.1, por não ser possível obter uma solução do sistema de equações é necessário estabelecer uma relação entre as indutâncias  $L_3$  e  $L_4$ .

Neste dimensionamento foi estabelecido que a razão entre  $L_4$  e  $L_3$  será unitária, ou seja,  $X=1$ . Desta maneira, as indutâncias  $L_1, L_2, L_3$  e  $L_4$  podem ser calculadas conforme as equações (6.6) a (6.9).



$$L_1 = \frac{\Delta i_{L_3}}{\Delta i_{L_1} \cdot (\Delta i_{L_3} - X \cdot \Delta i_{L_4})} \cdot \frac{V_1 \cdot D}{f_s} = \frac{-4 \text{ A} \cdot 100 \text{ V} \cdot 0,5}{4 \text{ A} \cdot (-4 \text{ A} - 1 \cdot 4 \text{ A}) \cdot 40 \text{ kHz}} = 156 \text{ } \mu\text{H} \quad (6.6)$$

$$L_2 = \frac{-X \cdot \Delta i_{L_4}}{\Delta i_{L_2} \cdot (\Delta i_{L_3} - X \cdot \Delta i_{L_4})} \cdot \frac{V_1 \cdot D}{f_s} = \frac{-4 \text{ A} \cdot 100 \text{ V} \cdot 0,5}{4 \text{ A} \cdot (-4 \text{ A} - 1 \cdot 4 \text{ A}) \cdot 40 \text{ kHz}} = 156 \text{ } \mu\text{H} \quad (6.7)$$

$$L_3 = \frac{-1}{\Delta i_{L_3} - X \cdot \Delta i_{L_4}} \cdot \frac{V_1 \cdot D}{f_s} = \frac{-100 \text{ V} \cdot 0,5}{(-4 \text{ A} - 1 \cdot 4 \text{ A}) \cdot 40 \text{ kHz}} = 156 \text{ } \mu\text{H} \quad (6.8)$$

$$L_4 = -\frac{X}{\Delta i_{L_3} - X \cdot \Delta i_{L_4}} \cdot \frac{V_1 \cdot D}{f_s} = \frac{-1 \cdot 100 \text{ V} \cdot 0,5}{(-4 \text{ A} - 1 \cdot 4 \text{ A}) \cdot 40 \text{ kHz}} = 156 \text{ } \mu\text{H} \quad (6.9)$$

Como as indutâncias deram iguais e os valores de corrente média e ondulação de corrente são idênticas, pode-se concluir que o dimensionamento e a montagem desses indutores são idênticos. Dessa maneira será explicado apenas o dimensionamento do indutor  $L_1$ . Os indutores foram dimensionados com base em (BARBI, 2007).

O núcleo de *Ferrite* escolhido para a montagem do indutor foi o E55/28/21. Esse núcleo apresenta a área da seção central do núcleo ( $A_e$ ) igual a  $3,54 \text{ cm}^2$  e a área da janela do carretel ( $A_w$ ) igual a  $2,5 \text{ cm}^2$ . Para validar a escolha do núcleo é preciso saber se o produto  $A_e A_w$  calculado é menor que  $8,85 \text{ cm}^4$ . Para isso supõe-se que a densidade de corrente seja no máximo ( $J_{max}$ )  $450 \text{ A/cm}^2$ , o fator de utilização ( $k_w$ ) seja de  $0,7$  e a máxima densidade de campo magnético ( $B_{max}$ ) igual a  $0,3 \text{ T}$ .

Substituindo as variáveis em (6.10), o produto  $A_e A_w$  será:

$$A_e A_w = \frac{I_{L_{rms1}} \cdot I_{L_{1m\acute{a}x}} \cdot L_1}{B_{max} \cdot J_{max} \cdot k_w} = \frac{10 \text{ A} \cdot 12 \text{ A} \cdot 156 \text{ } \mu\text{H}}{0,3 \text{ T} \cdot 450 \text{ A/cm}^2 \cdot 0,7} = 1,984 \text{ cm}^4 \quad (6.10).$$

O número de espiras enroladas envolta do núcleo do indutor ( $N_{L_1}$ ) é dado por (6.11). O indutor foi construído com 18 espiras.

$$N_{L_1} = \frac{L_1 \cdot I_{L_{1m\acute{a}x}}}{B_{max} \cdot A_e} = \frac{156 \text{ } \mu\text{H} \cdot 12 \text{ A}}{0,3 \text{ T} \cdot 3,54 \text{ cm}^2} = 17,655 \quad (6.11)$$

O entreferro, espaço entre os núcleos de *Ferrites*, é calculado em (6.12). A permeabilidade magnética do ar no vácuo ( $\mu_0$ ) é de  $4\pi 10^{-7}$  H/m.

$$\text{Entreferro} = \frac{N_{L_1}^2 \cdot \mu_0 \cdot A_e}{L_1} = \frac{18^2 \cdot 4\pi 10^{-7} \cdot 3,54 \text{ cm}^2}{156 \mu\text{F}} = 0,922 \text{ mm} \quad (6.12)$$

A área de cobre ( $S_{L_1}$ ) calculado em (6.13) é o valor mínimo de área de cobre necessário para condução da corrente no indutor dentro da densidade máxima desejada.

$$S_{L_1} = \frac{I_{L_1}}{J_{max}} = \frac{10 \text{ A}}{450 \text{ A/cm}^2} = 0,022 \text{ cm}^2 \quad (6.13)$$

A escolha dos fios utilizados deve ser feita considerando o efeito pelicular, que é a tendência de a corrente alternada percorrer na borda do condutor. Assim, para haver melhor utilização da área de cobre do condutor, define-se que o diâmetro máximo que o condutor possa ter é de 0,075 cm como calculado em (6.14).

$$\text{Diâmetro}_{máximo} = \frac{2 \cdot 7,5}{\sqrt{f_s}} = 0,075 \text{ cm} \quad (6.14)$$

Então, utilizou-se 1 fio *Litz* com 400 condutores ( $n_{condutores}$ ) AWG38 na construção desse indutor. Os condutores AWG38 apresentam uma bitola com área igual a  $0,00013 \text{ cm}^2$  ( $S_{AWG38}$ ).

Para ver a possibilidade de execução do dimensionamento do indutor é necessário calcular a menor janela  $A_{w_{min}}$  que os condutores irão ocupar, essa por sua vez precisa ser menor que o valor da janela do núcleo utilizado. Em (6.15) concluiu-se que o dimensionamento é executável.

$$A_{w_{min}} = \frac{N_{L_1} \cdot n_{condutores} \cdot S_{AWG38}}{k_w} = \frac{18 \cdot 400 \cdot 0,00013 \text{ cm}^2}{0,7} = 1,337 \text{ cm}^2 \quad (6.15)$$

A perda no cobre ( $P_{L_{1cobre}}$ ) é a perda relacionada a resistência do enrolamento ( $R_{L_1}$ ) calculada em (6.16), onde:  $\rho_{AWG38}$  é a resistividade de um fio AWG38 por cm (2,2  $\Omega/m$ ) e  $l_{espira}$  é o comprimento médio de uma espira do núcleo usado (11,2 cm).

$$R_{L_1} = \frac{N_{L_1} \cdot \rho_{AWG38} \cdot l_{espira}}{n_{condutores}} = \frac{18 \cdot 2,2 \Omega/m \cdot 11,2 \text{ cm}}{400} = 11 \text{ m}\Omega \quad (6.16)$$

A perda no cobre é calculada em (6.17), onde o valor eficaz da corrente no indutor foi aproximado pelo valor médio dela.

$$P_{L_{1cobre}} = R_{L_1} \cdot I_{L_1}^2 = 1,11 \text{ W} \quad (6.17)$$

A perda magnética no núcleo é dada em (6.18), onde:  $K_h$  é  $4 \cdot 10^{-5}$ ,  $K_f$  é  $4 \cdot 10^{-10}$  e  $V_E$  é o volume do núcleo E55/28/21 (42,50  $\text{cm}^3$ ).

$$P_{L_{1nucleo}} = \left( \frac{\Delta I_{L_1} \cdot B_{max}}{I_{L_1}} \right)^{2,4} \cdot (K_h \cdot f_s + K_f \cdot f_s^2) \cdot V_E =$$

$$\left( \frac{4\text{A} \cdot 0,3 \text{ T}}{10 \text{ A}} \right)^{2,4} \cdot (4 \cdot 10^{-5} \cdot 40 \text{ kHz} + 4 \cdot 10^{-10} \cdot 40 \text{ kHz}^2) \cdot 42,50 \text{ cm}^3 =$$

$$0,587 \text{ W} \quad (6.18)$$

O núcleo irá sofrer uma elevação na temperatura ( $\Delta T$ ) de 17,408  $^\circ\text{C}$  (6.20). Para o cálculo da elevação da temperatura é necessário primeiramente calcular a resistência térmica do núcleo, apresentado em (6.19).

$$R_{térmico} = 23 \cdot (A_e \cdot A_w)^{-0,37} = 10,265 \text{ }^\circ\text{C/W} \quad (6.19)$$

$$\Delta T = R_{térmico} \cdot (P_{L_{1cobre}} + P_{L_{1nucleo}}) = 17,408 \text{ }^\circ\text{C} \quad (6.20)$$

A Tabela 6.3 resume as principais as características dos indutores construídos experimentalmente. Tais informações foram obtidas nas Figura 6.2, Figura 6.3, Figura 6.4 e

Figura 6.5. Essas figuras foram obtidas utilizando um analisador de impedância para conferir o resultado experimental da montagem dos indutores  $L_1$ ,  $L_2$ ,  $L_3$  e  $L_4$ .

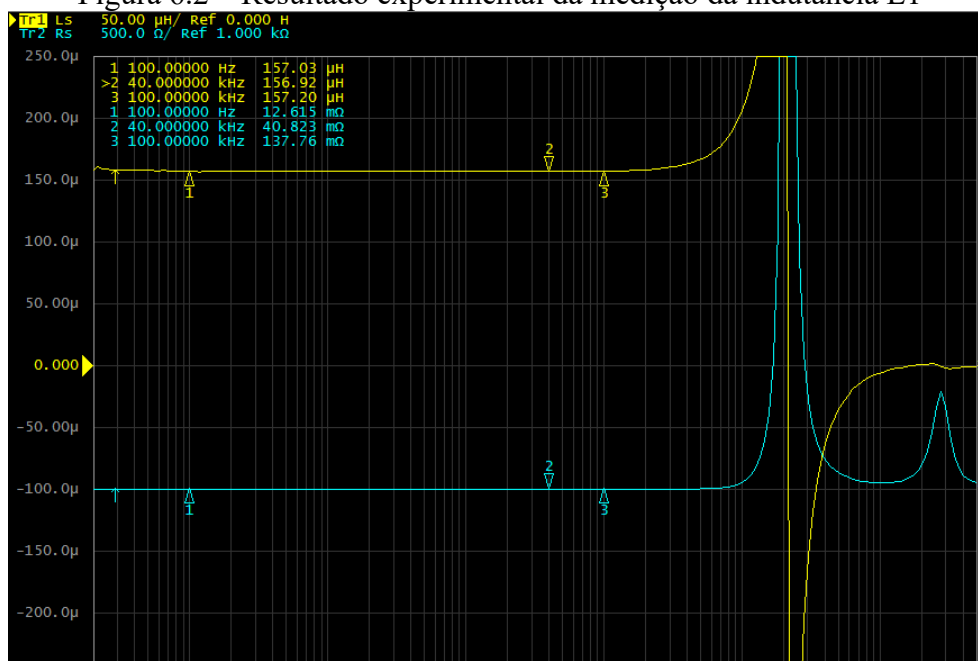
Dadas essas informações, conclui-se que a resistência série no indutor medido em baixa frequência (100Hz) se aproxima muito com o valor calculado em (6.16). Quando essa mesma resistência é medida para a frequência de chaveamento (40kHz) a resistência é por volta de 3,3 vezes maior. Isso influencia nas perdas no cobre e na elevação de temperatura do núcleo. Essas passariam a ter valores próximos de 4,3W e 50°C.

Tabela 6.3 – Características dos indutores construídos

Indutor	Indutância	Resistência série	Resistência série
	em 40kHz	em 100Hz	em 40kHz
$L_1$	156,92 $\mu\text{H}$	12,615 $\text{m}\Omega$	40,823 $\text{m}\Omega$
$L_2$	156,81 $\mu\text{H}$	13,065 $\text{m}\Omega$	43,110 $\text{m}\Omega$
$L_3$	156,56 $\mu\text{H}$	12,974 $\text{m}\Omega$	40,506 $\text{m}\Omega$
$L_4$	156,84 $\mu\text{H}$	12,519 $\text{m}\Omega$	42,393 $\text{m}\Omega$

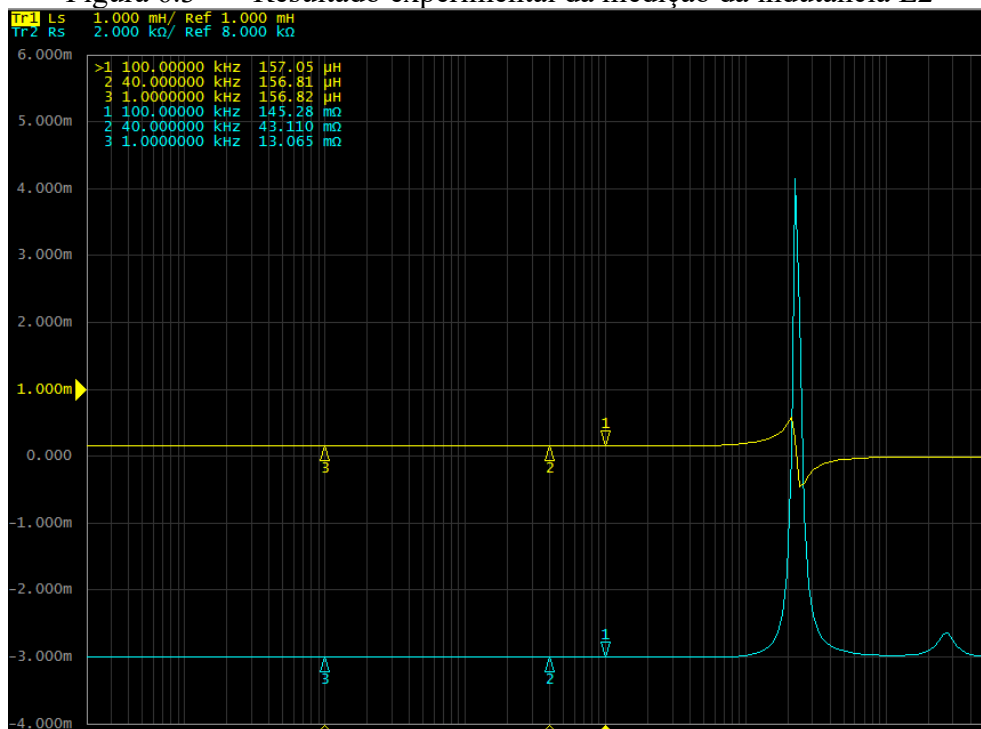
Fonte: Autoria própria

Figura 6.2 – Resultado experimental da medição da indutância L1



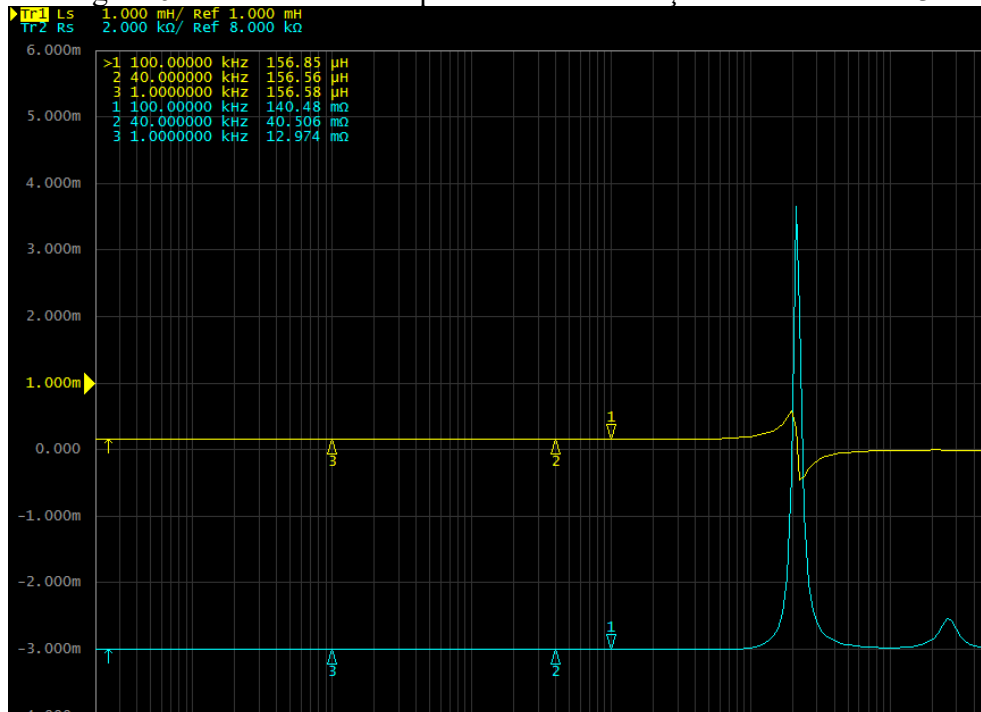
Fonte: Autoria própria.

Figura 6.3 – Resultado experimental da medição da indutância L2



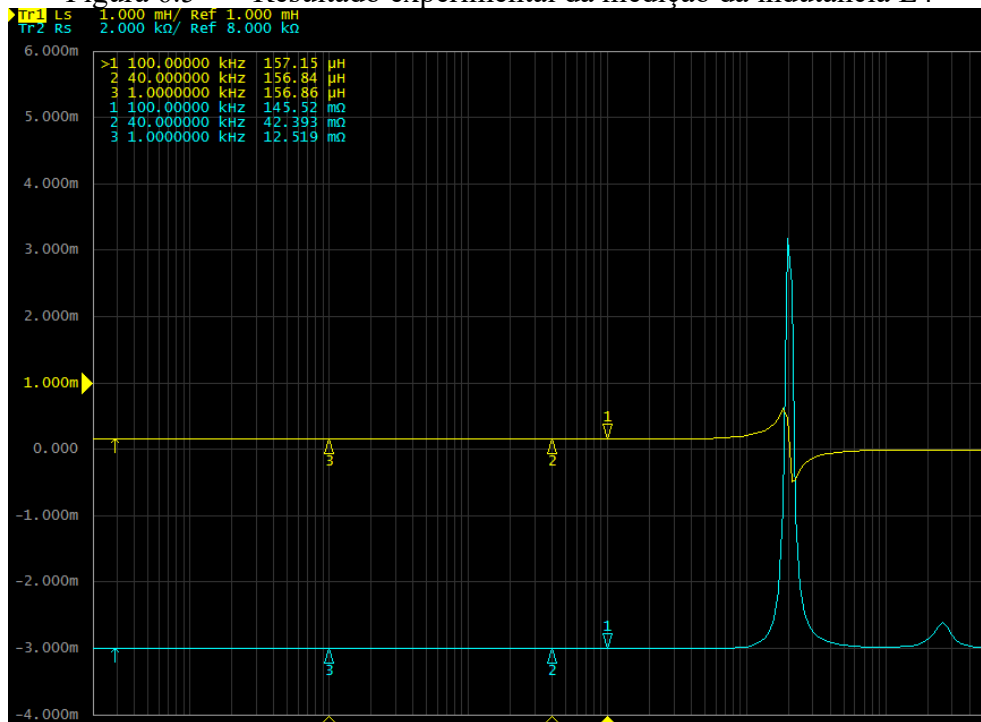
Fonte: Autoria própria.

Figura 6.4 – Resultado experimental da medição da indutância L3



Fonte: Autoria própria.

Figura 6.5 – Resultado experimental da medição da indutância L4



Fonte: Autoria própria.

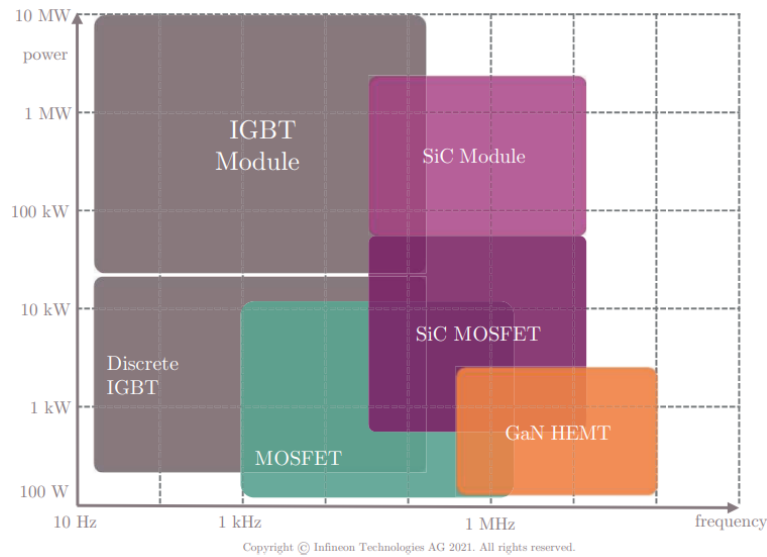
#### 6.4 DIMENSIONAMENTO DOS INTERRUPTORES $S_1$ , $S_2$ , $S_3$ E $S_4$

A seleção dos interruptores deve levar em consideração diversos fatores tais como a tensão de ruptura, a corrente de operação, frequência de comutação, a faixa de temperatura, o formato do dispositivo, as perdas no dispositivo, o custo e disponibilidade no mercado.

A Figura 6.6 apresenta um gráfico fornecido pela *Infineon Technologies*<sup>®</sup> que relaciona as tecnologias de semicondutores em função da potência processada e a frequência de operação. Nela pode-se chegar à conclusão de que o *MOSFET* é a tecnologia mais compatível para este dimensionamento.

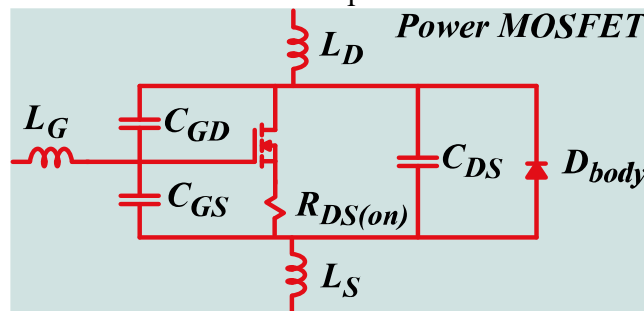
A Figura 6.7 apresenta o modelo de um *MOSFET* de potência incluindo elementos parasitas. Esses elementos parasitas influenciam no comportamento da tensão e da corrente quando esses interruptores são chaveados.

Figura 6.6 – As tecnologias de semicondutores em função da potência e frequência de operação



Fonte: (SHEPARD, 2020)

Figura 6.7 – Modelo de um MOSFET de potência incluindo elementos parasitas



Fonte: Adaptado de (RISSEH; NEE; KOSTOV, 2018)

Quando o estado da chave muda de bloqueado para conduzindo ou vice-versa, a energia armazenada nas indutâncias e capacitâncias parasitas presentes no *MOSFET* e na placa *PCB* é liberada, causando sobretensões e sobrecorrentes nos interruptores (TOSHIBA, 2018a).

Os valores dessas sobretensões e sobrecorrentes estão atrelados aos valores dos elementos parasitas e com a duração da comutação das chaves. Dependendo dos valores dessas sobretensões e sobrecorrente os interruptores poderão queimar.

Existem diversas abordagens para solucionar a ocorrência de sobretensões e sobrecorrentes nos interruptores, tais como: circuitos de grampeamentos, *snubbers*, aumentar duração da comutação das chaves, diminuir a frequência de chaveamento, escolher chaves com

valores de indutância e capacitância parasitas menores, melhorar o *layout* da placa *PCB* visando diminuir as indutâncias e capacitâncias parasitas, entre outros.

A resistência parasita  $R_{DS_{on}}$  é a resistência entre o dreno e a *source* de um *MOSFET* que surge quando ele é acionado (ON). Ou seja, é a resistência que aparece no canal que é criado entre o dreno e o *source* quando o *gate* for polarizado. Em geral, quanto maior a tensão de ruptura do *MOSFET* maior a resistência  $R_{DS_{on}}$ . E por consequência, maiores serão as perdas por condução (DODGE, 2006).

O diodo de corpo (*body diode*) do *MOSFET* é outro elemento parasita. Devido à sua presença, a corrente de dreno reversa não pode ser bloqueada. A corrente de dreno reversa é definida como a corrente flui do *source* para dreno (DODGE, 2006).

Quando um *MOSFET* é usado como um interruptor simples, o diodo de corpo não conduz, pois nunca é aplicado uma polarização reversa, ou seja, a tensão  $V_{DS}$  não fica negativa. Esse diodo tem perda durante a sua recuperação reversa, ou seja, quando ele muda do estado de polarização direta (*forward-biased*) para o estado polarização reversa (*reverse-biased*). A recuperação reversa do diodo ocorre porque em sua junção pn é armazenada uma pequena energia. Isso faz com que o diodo continue conduzindo corrente mesmo após essa atingir zero. Durante um intervalo de tempo conhecido como tempo de recuperação reversa, a corrente no diodo será negativa. O diodo só irá bloquear após a corrente de recuperação reversa retornar a zero. (TOSHIBA, 2018b)

A energia armazenada na junção pn do diodo ao ser liberada causa sobretensões e sobrecorrentes nas chaves (TOSHIBA, 2018b).

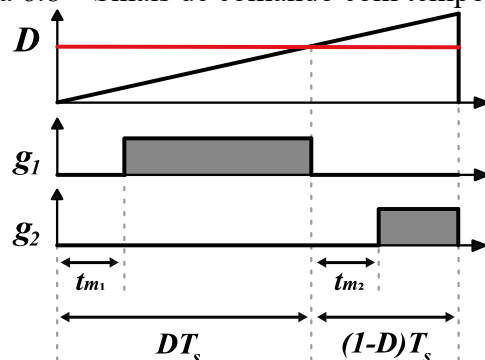
No circuito proposto, considerando que a potência é positiva, durante o segundo estado topológico os diodos das chaves  $S_2$  e  $S_3$  entrarão em condução. Para reduzir a perda de condução nessa etapa, polariza-se o terminal do *gate* para criar um canal entre o dreno e o *source* para a corrente de dreno reversa passar por ele. Ou seja, os elétrons além de fluírem através do diodo de corpo, poderão atravessar o canal (DODGE, 2006). Quando o circuito operar com potência negativa serão os diodos das chaves  $S_1$  e  $S_4$  que irão conduzir.

No item 3.2 foi visto que o sinal de comando  $g_1$  aciona as chaves  $S_1$  e  $S_4$ , e o sinal de comando  $g_2$  aciona as chaves  $S_2$  e  $S_3$ . Nessa topologia, é importante colocar um atraso de tempo, conhecido como tempo morto (*dead-time*), entre os sinais de comando  $g_1$  e  $g_2$  para evitar curto-circuito do conversor. Isso acontece porque existe sempre um atraso entre o



acionamento/bloqueio da chave e a condução/interrupção da corrente pela chave. A Figura 6.8 mostra como fica os sinais de comando com a adição dos tempos mortos  $tm_1$  e  $tm_2$ .

Figura 6.8 – Sinais de comando com tempo morto



Fonte: Autoria própria

Nessa topologia, para potência positiva, os diodos das chaves  $S_2$  e  $S_3$  estarão no processo de recuperação reversa após  $tm_1$ . Já para a potência negativa os diodos de  $S_1$  e  $S_4$  estarão no processo de recuperação reversa após  $tm_2$ .

A análise do comportamento da comutação e da condução é importante quando se trata do dimensionamento do módulo de potência, pois as perdas ocorridas nesses processos influenciam na temperatura do *MOSFET*, e várias características elétricas do *MOSFET* depende fortemente da temperatura, como por exemplo a resistência  $R_{DSon}$  e a corrente de dreno.

O *MOSFET* selecionado foi o IRFB4332 com  $R_{DSon}$  de  $29\text{ m}\Omega$ ,  $V_{DS}$  de  $250\text{ V}$ ,  $I_{Dnom}$  de  $60\text{ A}$  e faixa de temperatura de  $-55^\circ\text{C}$  a  $175^\circ\text{C}$ .

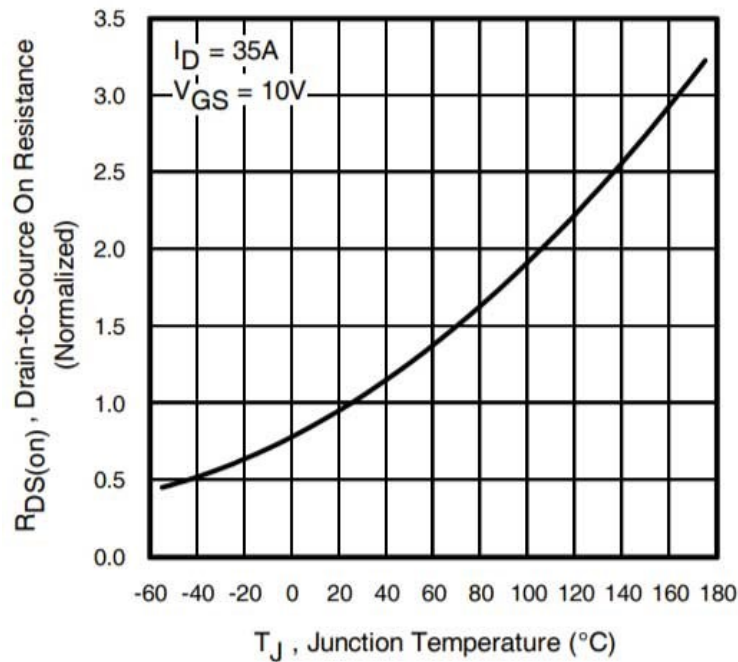
A Figura 6.9 mostra um gráfico retirado do datasheet do *MOSFET* selecionado que relaciona a  $R_{DSon}$  com a temperatura de junção ( $T_{jc}$ ). Nela percebe-se que o valor a resistência  $R_{DSon}$  aumenta com o aumento da temperatura de junção do *MOSFET*. O aumento dessa resistência irá acarretar no aumento das perdas de condução. Por esse motivo, atrelado ao limite de temperatura da chave, são utilizados métodos para diminuir a temperatura de junção da chave. O primeiro método é a utilização de um dissipador. O segundo método é a utilização de uma ventilação forçada que irá forçar a renovação de ar em volta do dispositivo.

Para dimensionar um dissipador é necessário calcular a potência dissipada pelos interruptores, que corresponde à soma das perdas de condução ( $P_{cond}$ ) com as de comutação ( $P_{com}$ ).

A perda de comutação ocorre por conta de existir um tempo de resposta para o interruptor mudar de estado (bloqueado ou conduzindo). As perdas ocasionadas na recuperação reversa do diodo são consideradas perdas de comutação.

Já as perdas de condução ocorrem devido à presença da resistência  $R_{DS(on)}$  e do diodo de corpo.

Figura 6.9 - Gráfico  $R_{DS(on)}$  vs  $T_{jc}$  retirado do datasheet



Fonte: Datasheet do IRFB4332

O tempo para o interruptor mudar de estado de conduzindo para bloqueado é chamado de *turn-off fall time* ( $t_f$ ). Já o tempo para o interruptor mudar de bloqueado para o estado de condução é chamado de *turn-on rise time* ( $t_r$ ). No datasheet IRFB4332 não são especificados os  $t_f$  e  $t_r$ , mas é especificado um tempo morto de 100 ns. Dessa maneira será considerado que  $t_f$  e  $t_r$  são iguais a 100 ns.

Para calcular a perda de comutação de um interruptor é necessário calcular a energia dissipada durante a comutação. Essa energia consiste na soma da energia dissipada no bloqueio ( $W_{S_{Xoff}}$ ) com a energia dissipada no acionamento ( $W_{S_{Xon}}$ ) do interruptor representados, respectivamente, pelas equações (6.21) e (6.22). Desta maneira, a perda por comutação é calculada conforme a equação (6.23).

Como não são todas as chaves que terão perda por conta da recuperação reversa dos diodos ( $P_{Drr}$ ) ela será calculada separadamente na equação (6.24). Em  $P_{Drr}$ , o índice  $x$  na variável  $V_{S_{xon \rightarrow off}}$  representa o índice da chave que apresenta o diodo conduzindo, e  $Q_r$  é a carga envolvida na recuperação reversa. No caso de potência positiva são as chaves  $S_2$  e  $S_3$  que terão os diodos conduzindo. E potência negativa são as chaves  $S_1$  e  $S_4$  que terão os diodos conduzindo.

$$W_{S_{xoff}} = 0,5 \cdot V_{S_{xon \rightarrow off}} \cdot I_{S_{xon \rightarrow off}} \cdot t_f \quad (6.21)$$

$$W_{S_{xon}} = 0,5 \cdot V_{S_{xoff \rightarrow on}} \cdot I_{S_{xoff \rightarrow on}} \cdot t_r \quad (6.22)$$

$$P_{S_{xcom}} = (W_{S_{xoff}} + W_{S_{xon}}) \cdot f_s \quad (6.23)$$

$$P_{Drr} = Q_r \cdot V_{S_{xon \rightarrow off}} \cdot f_s \quad (6.24)$$

Para calcular a perda de condução é necessário saber o valor da resistência intrínseca do interruptor e o valor eficaz da corrente que circula nele ao conduzir. Assim, a perda de condução é calculada conforme a equação (6.25).

Como não são todas as chaves que terão o diodo de corpo conduzindo, a perda por condução do diodo de corpo será calculada separadamente na equação (6.26). O índice  $x$  na variável  $I_{S_x}$  representa o índice da chave que apresenta o diodo conduzindo. A tensão  $V_{SD}$  é a tensão de polarização direta no diodo (*Diode Forward Voltage*)

$$P_{S_{xcon}} = R_{DSon} \cdot I_{S_{xms}}^2 \quad (6.25)$$

$$P_{Dcon} = I_{S_x} \cdot V_{SD} \quad (6.26)$$

Nas chaves que tiverem a tensão  $V_{DS}$  negativa durante a sua condução. Será considerado para o cálculo das perdas o pior caso, que seria toda a corrente passar pelo diodo de corpo.

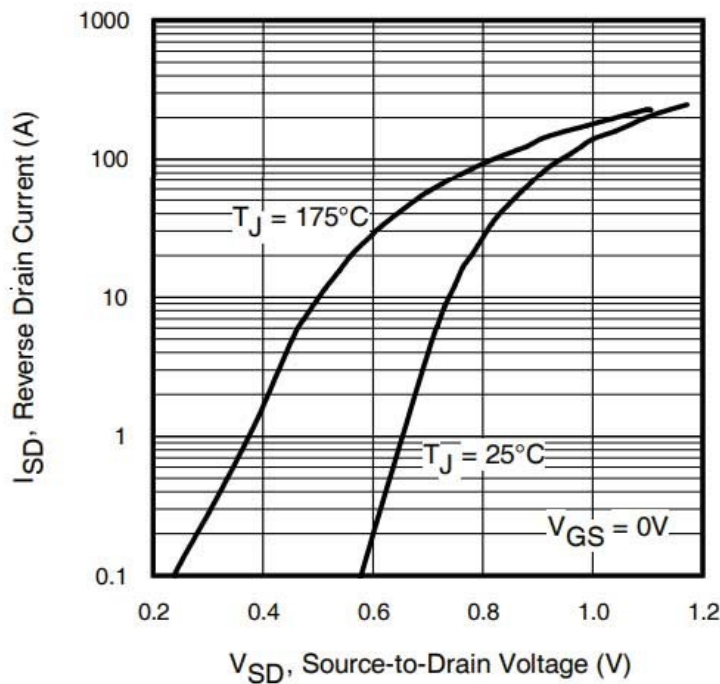
Portanto, a perda total nas chaves que não apresentaram diodo conduzindo é calculada conforme a equação (6.27). Já a perda total nas chaves que tiveram o diodo de corpo conduzindo é apresentada na equação (6.28).

$$P_{S_{xtotal}} = P_{S_{xcom}} + P_{S_{xcon}} \quad (6.27)$$

$$P_{S_{xtotal}} = P_{S_{xcom}} + P_{D_{rr}} + P_{D_{con}} \quad (6.28)$$

Pelo gráfico apresentado na Figura 6.9 é possível perceber que o valor da resistência  $R_{DS_{on}}$  depende da temperatura de junção do *MOSFET*. O dimensionamento térmico para a seleção do dissipador foi realizado de modo que a temperatura de junção dos *MOSFETs* estivesse abaixo do limite de 175°C. Nesse dimensionamento foi definida a temperatura de junção de 100 °C e temperatura ambiente  $T_{amb}$  equivalente a 40°C. No gráfico é possível perceber que o valor máximo de  $R_{DS_{on}}$  é de aproximadamente duas vezes 29 mΩ (58 mΩ) quando a temperatura de junção for 105 C.

A Figura 6.10 mostra um gráfico retirado do *datasheet* do *MOSFET* selecionado que relaciona a corrente de dreno reversa ( $I_{SD}$ ) com a tensão de polarização direta no diodo ( $V_{SD}$ ). Nela percebe-se que o valor da tensão  $V_{SD}$  depende da corrente  $I_{SD}$ , da temperatura do componente e da tensão  $V_{GS}$ . Para o cálculo da perda por condução do diodo de corpo foi considerado o pior caso, que será o valor máximo que  $V_{SD}$  que é 1,3V segundo o *datasheet*.

Figura 6.10 - Gráfico  $I_{SD}$  vs  $V_{SD}$  retirado do *datasheet*

Fonte: Datasheet do IRFB4332

A Tabela 6.4 mostra os resultados do cálculo das perdas para os quatro interruptores quando a potência for positiva.

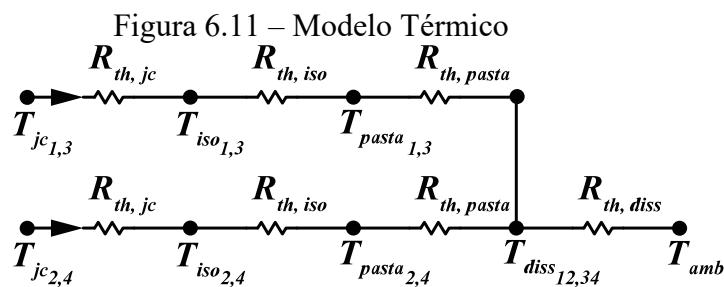
Tabela 6.4 – Resultados do cálculo de perdas

Interruptores	$W_{S_{xoff}}$	$W_{S_{xon}}$	$P_{Drr}$	$P_{S_{xcom}}$	$P_{S_{xon}}$	$P_{Dcon}$	$P_{S_{xtotal}}$
$S_1$	119,4 $\mu$ J	80,4 $\mu$ J	0	7,992 W	11,6 W	0	19,592 W
$S_2$	80,4 $\mu$ J	119,4 $\mu$ J	4,945 W	7,992 W	0	13 W	25,937 W
$S_3$	80,4 $\mu$ J	119,4 $\mu$ J	4,945 W	7,992 W	0	13 W	25,937 W
$S_4$	119,4 $\mu$ J	80,4 $\mu$ J	0	7,992 W	11,6 W	0	19,592 W

Fonte: Autoria própria

Para entender o comportamento térmico da chave é utilizado um modelo térmico. Ele é representado a partir de um circuito elétrico equivalente como o mostrado na Figura 6.11. Na figura em questão,  $R_{th,jc}$  corresponde à resistência térmica entre junção e o case do *MOSFET*.  $R_{th,iso}$  é resistência térmica do material isolante.  $R_{th,pasta}$  é a resistência térmica da pasta térmica. E  $R_{th,diss}$  é resistência térmica do dissipador. Percebe-se também que duas chaves foram

colocadas no mesmo dissipador. Assim foram utilizados dois dissipadores, um com as chaves  $S_1$  e  $S_2$ , e outro com  $S_3$  e  $S_4$ .



Fonte: Autoria própria

O valor de  $R_{th,jc}$  é obtido através do datasheet do *MOSFET*. No caso do RFB4332  $R_{th,jc}$  vale  $0,38 \text{ }^\circ\text{C/W}$ .

$R_{th,iso}$  e  $R_{th,pasta}$  são obtidos através da equação (6.29) onde:  $e$  é a espessura do material,  $A$  é a área de contato e  $K$  é a condutividade térmica do material.

$$R_{th,material} = \frac{e}{A \cdot K} \quad (6.29)$$

É necessário fazer a isolação elétrica entre o *MOSFET* e o dissipador para não curto circuitar os *MOSFETs*. Por esse motivo foi utilizado um material isolante com uma boa dissipação térmica. O isolante utilizado foi de mica cuja espessura é de  $0,12 \text{ mm}$  e a condutividade térmica é de  $1,9 \text{ W/m}^\circ\text{C}$ .

Entre o isolante e o dissipador foi aplicada uma camada fina de pasta térmica que preenche os espaços de ar inerentes da superfície do dissipador. Estima-se que a espessura dessa camada seja de  $0,05 \text{ mm}$ . A condutividade térmica da pasta térmica é de  $1 \text{ W/m}^\circ\text{C}$ .

Desta maneira,  $R_{th,iso}$  é igual a  $0,439^\circ\text{C/W}$  e  $R_{th,pasta}$  é igual a  $0,348^\circ\text{C/W}$ .

O dissipador escolhido foi o HS 15559 com  $5 \text{ cm}$  de comprimento da HS Dissipadores<sup>®</sup>. Esse dissipador apresenta o  $R_{th,diss}$  igual a  $1,044^\circ\text{C/W}$  com ventilação natural. Nos testes práticos foi colocado uma ventilação forçada com velocidade de  $3 \text{ m/s}$ . Assim a resistência térmica do dissipador foi menor, em torno de  $0,4^\circ\text{C/W}$ . No entanto, para os cálculos térmicos foi considerado o pior cenário que seria com a ventilação natural.

Então, pode-se calcular que a resistência térmica entre a junção e o dissipador  $R_{th,jd}$  é de  $1,167^{\circ}\text{C}/\text{W}$ , como mostrando na equação (6.30).

$$R_{th,jd} = R_{th,jc} + R_{th,iso} + R_{th,pasta} = 1,167 \text{ }^{\circ}\text{C}/\text{W} \quad (6.30)$$

Com o valor de  $R_{th,jd}$  pode-se calcular a temperatura de junção no *MOSFET*. Para isso, é necessário saber a potência que será dissipada pelo dissipador e a temperatura ambiente. As equações (6.31), (6.32), (6.33) e (6.34) mostram o cálculo para a obtenção da temperatura de junção das chaves  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ . A Tabela 6.5 mostra os resultados calculados da temperatura de junção nos quatro interruptores.

$$T_{js_{S_1}} = T_{amb} + (P_{S_1 \text{ total}} + P_{S_2 \text{ total}}) \cdot R_{th,diss} + P_{S_1 \text{ total}} \cdot R_{th,jd} \quad (6.31)$$

$$T_{js_{S_2}} = T_{amb} + (P_{S_1 \text{ total}} + P_{S_2 \text{ total}}) \cdot R_{th,diss} + P_{S_2 \text{ total}} \cdot R_{th,jd} \quad (6.32)$$

$$T_{js_{S_3}} = T_{amb} + (P_{S_3 \text{ total}} + P_{S_4 \text{ total}}) \cdot R_{th,diss} + P_{S_3 \text{ total}} \cdot R_{th,jd} \quad (6.33)$$

$$T_{js_{S_4}} = T_{amb} + (P_{S_3 \text{ total}} + P_{S_4 \text{ total}}) \cdot R_{th,diss} + P_{S_4 \text{ total}} \cdot R_{th,jd} \quad (6.34)$$

Tabela 6.5 - Resultados da temperatura de junção

Interruptores	$T_{js_{S_x}}$
$S_1$	110,384°C
$S_2$	117,787°C
$S_3$	117,787°C
$S_4$	110,384°C

Fonte: Autoria própria

## 6.5 DIMENSIONAMENTO DO CIRCUITO DE ACIONAMENTO

Devido à sua estrutura, os *MOSFETs* possuem capacitâncias parasitas que definem suas características dinâmicas.

Na Figura 6.7 são apresentadas as três capacitâncias parasitas.  $C_{gs}$  é a capacitância entre o *gate* e o *source*.  $C_{gd}$  é a capacitância entre o dreno e o *gate*. E  $C_{ds}$  é a capacitância entre o dreno e o *source*. No entanto, nas folhas de dados dos *MOSFETs* são sempre apresentados os seguintes três parâmetros:  $C_{iss}$ ,  $C_{oss}$  e  $C_{rss}$ .

$C_{iss}$  é a capacitância de entrada sendo definida como a soma de  $C_{gs}$  com  $C_{gd}$ .  $C_{oss}$  é a capacitância de saída sendo definida como a soma de  $C_{ds}$  com  $C_{gd}$ .  $C_{rss}$  é a capacitância de transferência inversa sendo igual a  $C_{gd}$ .

O *MOSFET* é um dispositivo acionado por tensão. Ele só começará a conduzir se a tensão entre o *gate* e o *source* ( $V_{GS}$ ) atingir a tensão *threshold* ( $V_{TH}$ ), que é a tensão mínima necessária para criar um canal entre o dreno e o *source*.

Para não comprometer o funcionamento da chave esse canal precisa ter um tamanho adequado. Para isso é necessário que a tensão  $V_{GS}$  atinja um valor de tensão  $V_G$  grande o suficiente para carregar os capacitores de entrada. Na folha de dados do *MOSFET* sempre são informados os limites da tensão  $V_{GS}$  suportados pelo interruptor.

Quando o *MOSFET* é acionado, uma corrente flui até o *gate* carregando as capacitâncias  $C_{gs}$  e  $C_{gd}$ , e elevando a tensão  $V_{GS}$  até o valor  $V_G$ .

Quando o *MOSFET* é bloqueado, a energia acumulada nesses capacitores deve ser descarregada. Para isso, é colocado um resistor ( $R_G$ ) no *gate* do *MOSFET*. Esse não bloqueia até a tensão do  $V_{GS}$  volte a atingir a tensão *threshold*  $V_{TH}$ .

A corrente necessária para carregar e descarregar a capacitância de entrada  $C_{iss}$  é conhecida como corrente de *gate*  $I_G$ . Essa corrente, na entrada da condução por exemplo, é definida como a razão entre a carga total ( $Q_G$ ) necessária para carregar essa capacitância até a tensão  $V_G$  e o tempo percorrido nessa ação.

Alguns modelos de *MOSFET* o tempo de subida ( $t_r$ ) e o tempo de descida ( $t_f$ ) da tensão *gate-source* diferem entre si. Assim, a corrente de *gate* para a entrada em condução ( $I_{Gon}$ ) será diferente da corrente para o bloqueio ( $I_{Goff}$ ) do *MOSFET*. As equações (6.35) e (6.36) mostram como são calculadas essas correntes.

$$I_{Gon} = \frac{Q_G}{t_r} \quad (6.35)$$



$$I_{G_{off}} = \frac{Q_G}{t_f} \quad (6.36)$$

Após calculadas as correntes de *gate*, podem-se definir duas resistências de *gate* externas  $R_g$  para limitar as correntes  $I_{G_{on}}$  e  $I_{G_{off}}$ . Para isso, calcula-se a razão entre a tensão  $V_G$  aplicada no *gate* e corrente  $I_G$  em questão. Depois, subtraí essa razão pelas resistências internas do circuito de comando ( $R_{com_{int}}$ ) e do próprio *MOSFET* ( $R_{G_{int}}$ ). A equação (6.37) mostra o equacionamento para a obtenção da resistência de *gate* para o acionamento do *MOSFET* ( $R_{G_{on}}$ ), e a equação (6.38), para o bloqueio do *MOSFET*.

$$R_{G_{on}} = \frac{V_G}{I_{G_{on}}} - R_{com_{int}} - R_{G_{int}} \quad (6.37)$$

$$R_{G_{off}} = \frac{V_G}{I_{G_{off}}} - R_{com_{int}} - R_{G_{int}} \quad (6.38)$$

A potência dissipada durante a condução e o bloqueio nos resistores de *gate* serão  $P_{G_{on}}$  e  $P_{G_{off}}$ , respectivamente, representados na equação (6.39) e (6.40).

$$P_{G_{on}} = 0,5 \cdot Q_G \cdot V_G \cdot f_s \cdot \frac{R_{G_{on}}}{R_{G_{on}} + R_{com_{int}} + R_{G_{int}}} \quad (6.39)$$

$$P_{G_{off}} = 0,5 \cdot Q_G \cdot V_G \cdot f_s \cdot \frac{R_{G_{off}}}{R_{G_{off}} + R_{com_{int}} + R_{G_{int}}} \quad (6.40)$$

Para acionar o *MOSFET* é necessário o uso de um circuito denominado circuito de acionamento ou *gate driver*. Esse circuito precisa ser capaz de fornecer uma tensão  $V_G$  entre o *gate* e o *source* maior que a tensão *threshold*  $V_{TH}$  e grande o suficiente para a formação de um canal de espessura adequada entre o dreno e o *source*. Além disso, esse circuito precisa suprir e absorver corrente suficiente para carregar e descarregar a capacitância de entrada  $C_{iss}$  do *MOSFET*.

Uma outra característica que deve ser observada ao escolher um circuito de acionamento é a posição do interruptor. Por exemplo, o circuito de comando do conversor *Buck* é diferente do circuito de comando do conversor *Boost*.

No conversor *Boost*, o *source* do *MOSFET* está no mesmo potencial do *ground* do circuito fazendo com que o *source* seja sempre 0 V. Assim para acionar o interruptor basta o circuito de acionamento fornecer uma tensão  $V_G$  que normalmente é 12 V/ 15 V. Essa configuração é chamada de *low-side*.

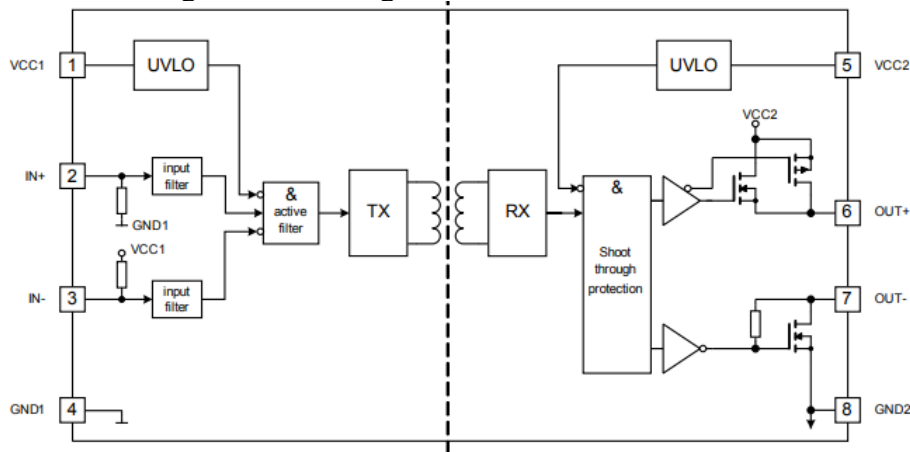
No conversor *Buck*, o *source* do *MOSFET* encontra-se em um potencial diferente do *ground* do circuito. Esse potencial varia conforme o interruptor é chaveado. Quando o *MOSFET* se encontra bloqueado, o diodo conduz deixando o *source* com 0 V. Já quando o *MOSFET* conduz, o potencial do *source* se aproxima ao valor da fonte de entrada do circuito. Desta forma, verifica-se que a tensão de comando  $V_G$ , aplicada entre o *gate* e o *source*, deve acompanhar esta flutuação de tensão do *source*. Essa configuração é chamada de *high-side*.

O conversor proposto nesse trabalho apresenta as quatro chaves com o *source* flutuando em relação ao *ground* do circuito. Por isso, será necessário utilizar um circuito de acionamento do tipo *high-side*.

Existem diversas soluções para fazer esse acionamento *high-side*. Uma das soluções é isolar o circuito de comando de modo que o *source* do *MOSFET* passe a ser o referencial do estágio de saída do circuito de acionamento. Dessa forma, a tensão entre o *gate* e o *source* será sempre uma tensão de comando  $V_G$  de aproximadamente 15 V. Essa isolação pode ser feita por meio de um optoacoplador ou por meio de transformadores de pulso. Além disso, tal isolação garante uma maior proteção para o circuito de controle.

O *gate driver* selecionado foi circuito integrado 1ED160N12AF da *Infineon*<sup>®</sup> cujo diagrama de bloco está representado na Figura 6.12. Observando a figura, percebe-se que o componente possui apenas um canal isolado, ou seja, serão necessários 4 componentes para fazer o acionamento de todas as 4 chaves do protótipo.

Figura 6.12 – Diagrama de blocos do 1EDI60N12AF



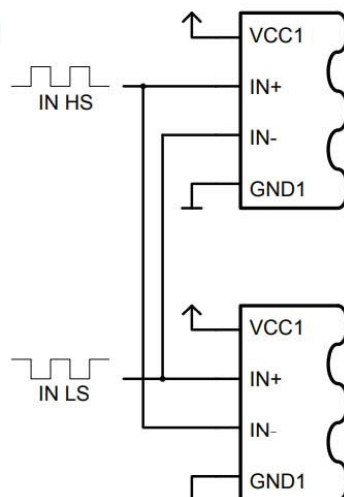
Fonte: (INFINEON, 2015)

O CI (circuito integrado) possui duas entradas. IN+ é a entrada não inversora e IN- é a entrada inversora. Essas entradas podem ser conectadas de modo a realizar o intertravamento (*interlock*) dos sinais de acionamento dos interruptores de um mesmo braço. O intertravamento é uma ação de segurança que impede que os *MOSFETs* de um mesmo braço acionem ao mesmo tempo, e por consequência, curto circuitem a fonte de entrada. A Figura 6.13 mostra a conexão necessária que deve ser realizada entre os dois *gate drivers* de um braço do conversor.

Observa-se também na Figura 6.12, que existem duas saídas independentes. Essas saídas podem ser utilizadas para obter dinâmicas diferentes na comutação do *MOSFET*. Como já explicado anteriormente, valores distintos de resistência de *gate* ( $R_G$ ) conectados no *gate* geraram tempos de comutação diferentes.

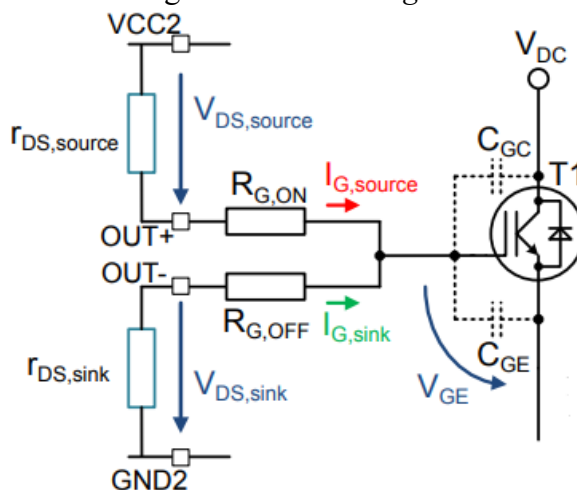
A saída OUT+ é utilizada no acionamento do interruptor. Já a saída OUT- é utilizada no bloqueio do interruptor. Assim, a resistência de *gate*  $R_{G_{on}}$  será ligada a saída OUT+, e a resistência de *gate*  $R_{G_{off}}$  será ligada a saída OUT- conforme mostrado na Figura 6.14.

Figura 6.13 – Conexão *Interlock* dos sinais dos interruptores



Fonte: (INFINEON, 2017)

Figura 6.14 – Diagrama da saída do *gate driver*



Fonte: (INFINEON, 2017)

O *gate driver* apresenta uma função de proteção chamada *UVLO - Undervoltage Lockout, active shut-down e short circuit clamping*. Essa função garante que os sinais de comando sejam aplicados no *MOSFET* apenas quando os níveis de tensão de alimentação do *gate driver* alcançarem determinado nível mínimo. Caso a tensão de alimentação estiver abaixo dos valores mínimos, o sinal de entrada é desconsiderado e a saída do *gate driver* permanecerá em nível lógico baixo.

Outra função é o *active shut-down*. Essa função garante que o *MOSFET* seja desligado de forma segura. Ela grampeia o terminal de *gate* para o GND2 caso a saída do *gate driver* não estiver conectada na fonte de alimentação.

A função *short circuit clamping* faz com que a tensão terminal de saída seja limitada para um valor um pouco maior que a tensão de alimentação caso haja um curto-circuito no *MOSFET*. Pois quando o *MOSFET* é curto circuitado, a tensão de *gate* tende a se elevar devido ao retorno via capacitância de Miller.

Esse CI possui uma tensão de isolamento de entrada para saída de 1200 V. Além disso, o permite uma corrente de pico de 10 A para o nível alto e 9,4 A para o nível baixo.

Após conhecer o funcionamento do CI, determina-se que a tensão  $V_G$  fornecida pelo circuito de acionamento será de 15 V. Observando o datasheet do *MOSFET* escolhido, determina-se que a carga total  $Q_G$  para fazer a tensão  $V_{gs}$  ir de 0 V a 15 V é de aproximadamente de 140 nC.

Assumindo que o tempo de subida  $t_r$  e de descida  $t_f$  serão iguais a 100 ns, pode-se calcular que as correntes  $I_{G_{on}}$  e  $I_{G_{off}}$  serão iguais a 1,4 A.

Das folhas de dados do *MOSFET* e do *gate driver*, as resistências internas de *gate* e de saída do drive são iguais a 1,6  $\Omega$  e 1,1  $\Omega$ , respectivamente. Assim, substituindo os valores nas equações (6.37) e (6.38), obtém-se que  $R_{G_{on}}$  e  $R_{G_{off}}$  são iguais a 8,014  $\Omega$ . Como os tempos  $t_r$  e  $t_f$  são iguais, utilizou-se um único resistor de *gate* para o acionamento e para o bloqueio. O valor escolhido foi de 10  $\Omega$ . Desta maneira, a potência dissipada nesses resistores será de 33,07 mW.

## 6.6 DIMENSIONAMENTO DO SENSOR DE CORRENTE

No capítulo 7, será visto que o controle em malha fechada do protótipo foi feito monitorando a corrente de saída do circuito, que é a corrente  $i_{L_2}(t)$ . Para a realização desse monitoramento é necessário utilizar um sensor de medição de corrente.

A medição da corrente de saída foi feita pelo transdutor LAH 25-NP da LEM<sup>®</sup>, o qual é um sensor isolado baseado em efeito Hall. As especificações do LAH 25-NP são apresentada na Tabela 6.6.

Tabela 6.6 – Especificações do sensor de corrente LAH 25 - NP

Modelo	LAH 25-NP
Fabricante	LEM
Corrente nominal (rms)	25 A
Faixa de medição	0...±55 A
Corrente nominal de saída (rms)	25 mA
Taxa de conversão ( $k_k$ )	1:1000
Tensão de alimentação	15 V
Isolado	Sim
Sinal de saída	Em corrente

Fonte: Autoria própria

No capítulo 7, será visto que no protótipo desta pesquisa, optou-se pela técnica de controle digital. Para tanto utilizou-se a placa de desenvolvimento LAUNCHXL-F28069M, baseada no microcontrolador TMS320F28069 da família C2000™ da *Texas Instruments*.

As entradas analógicas desse *DSP* operam em uma faixa de 0 a 3,3 V. Como apontado na Tabela 6.6, o sensor escolhido tem saída em corrente. Portanto, faz-se necessário o uso de um resistor ( $R_M$ ) para receber esse sinal em corrente e gerar uma diferença de potencial ( $V_M$ ) aceitável para as entradas analógicas do controlador. A equação (6.41) apresenta o ganho dado pelo circuito do sensor de corrente ( $k_{i,L}$ ). Já a equação (6.42) mostra como é calculada essa tensão  $V_M$ .

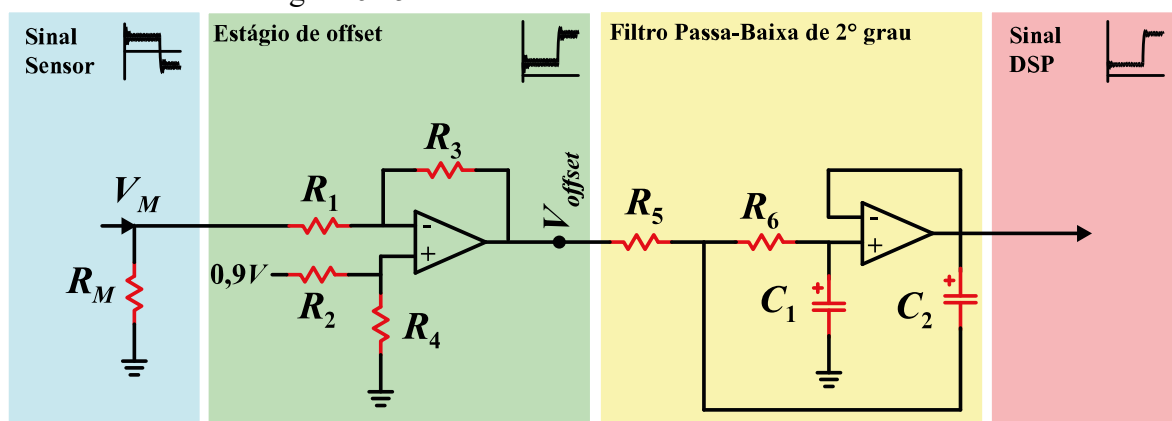
$$k_{i,L} = k_k \cdot R_M \quad (6.41)$$

$$V_M(t) = k_{i,L} \cdot i_{L2}(t) \quad (6.42)$$

Definindo que os valores de picos de corrente aceitáveis na leitura serão de +/-20 A. Para obtermos a variação de 3,3 V na entrada do DSP será necessário utilizar uma resistência de 56  $\Omega$ .

Como o protótipo proposto é bidirecional, o sensor de corrente irá ler tanto correntes positivas quanto negativas. Assim, é necessário o emprego de um sistema capaz de aplicar um “*offset*” para ajustar o nível de tensão do sinal entregue ao DSP. Esse sistema é conhecido como sistema de condicionamento de sinais.

Figura 6.15 - Circuito de condicionamento de sinais



Fonte: Autoria própria

O circuito de condicionamento de sinais utilizado é apresentado na Figura 6.15. O estágio *offset* ajusta o sinal proveniente da tensão de entrada, que poderá ter valores negativos, por meio de um amplificador subtrator com *AMPOP*. O sinal na saída desse estágio ( $V_{offset}$ ), definido na equação (6.43), deverá estar entre a faixa de operação das entradas analógicas do DSP. Dessa forma, escolheu-se que as resistências  $R_1$ ,  $R_2$  e  $R_3$  fossem iguais a  $1,1 \text{ k}\Omega$  e  $R_4$  igual a  $10 \text{ k}\Omega$ .

$$V_{offset} = K_{offset} \cdot V_M + Offset \quad (6.43)$$

$$K_{offset} = -\frac{R_2}{R_1} \quad (6.44)$$

$$Offset = \frac{R_4 \cdot (R_1 + R_2)}{R_1 \cdot (R_3 + R_4)} 0,9 \text{ V} \quad (6.45)$$

O próximo estágio do circuito de condicionamento de sinais, é um filtro passa-baixa de 2ª ordem. Esse filtro é do tipo *Sallen Key*, com ganho unitário, cuja função é atenuar os ruídos de alta frequência provenientes do chaveamento dos interruptores.

O filtro dimensionado apresenta a frequência de corte ( $f_c$ ) igual a  $4,8 \text{ kHz}$ , ganho unitário na banda passante e fator de qualidade ( $Q$ ) igual a  $0,5$ . Para obter essas características, as resistências  $R_5$  e  $R_6$  são iguais a  $10 \text{ k}\Omega$  e os capacitores  $C_1$  e  $C_2$  são iguais a  $3,3 \text{ nF}$ . As equações (6.46) e (6.47) mostram como calcular a frequência de corte e o fator de qualidade.

$$f_c = \frac{1}{2 \cdot \pi \cdot \sqrt{R_5 \cdot R_6 \cdot C_1 \cdot C_2}} = 4,823 \text{ kHz} \quad (6.46)$$

$$Q = \frac{\sqrt{R_5 \cdot R_6 \cdot C_1 \cdot C_2}}{C_1 \cdot (R_5 + R_6)} = 0,5 \quad (6.47)$$

A função de transferência desse filtro é mostrada na equação (6.48).

$$FPB_i(s) = \frac{1}{R_5 \cdot R_6 \cdot C_1 \cdot C_2 \cdot s^2 + C_1 \cdot (R_5 + R_6) \cdot s + 1} \quad (6.48)$$

## 6.7 DIMENSIONAMENTO DO SENSOR DE TENSÃO

No capítulo 7, será explicado como a medição da tensão de entrada será utilizada no controle em malha fechada do protótipo.

A medição da tensão de entrada foi feita pelo LV 25-P da LEM<sup>®</sup>, que é um sensor com separação galvânica entre o circuito primário e o circuito secundário. As especificações do LV 25-P são apresentadas na Tabela 6.7.

Tabela 6.7 – Especificações do sensor de tensão LV 25-P

Modelo	LV 25-P
Fabricante	LEM
Corrente nominal no primário (rms)	10 mA
Faixa de medição da corrente no primário	0 ... ± 14mA
Corrente nominal no secundário (rms)	25 mA
Faixa de medição	10 ... 500 V
Taxa de conversão ( $N_P/N_S$ )	2500:1000
Tensão de alimentação	± 12 ... 15 V
Isolado	Sim
Sinal de saída	Em corrente

Fonte: Autoria própria



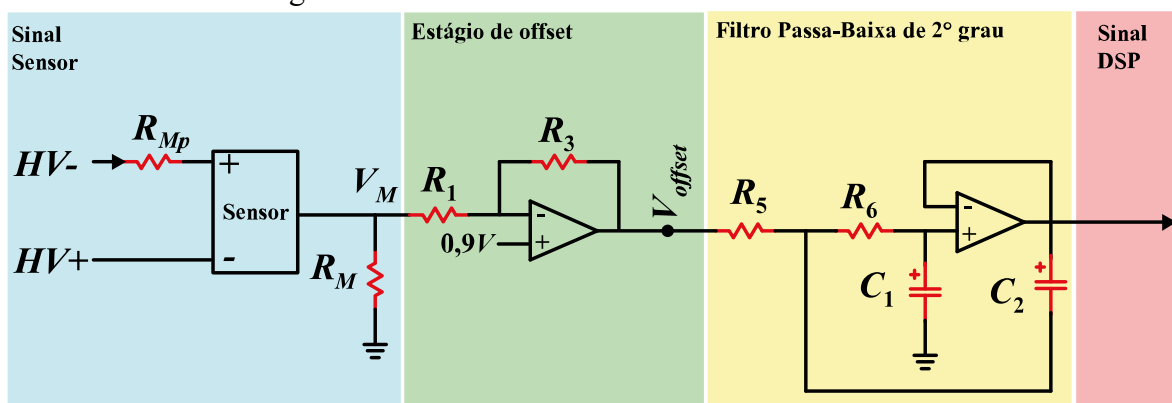
O circuito de condicionamento de sinais utilizado é apresentado na Figura 6.16. Como apontado na Tabela 6.7, o sensor escolhido tem saída em corrente. Portanto, faz-se necessário o uso de um resistor ( $R_M$ ) para receber esse sinal em corrente e gerar uma diferença de potencial ( $V_M$ ) aceitável para as entradas analógicas do controlador. A equação (6.49) mostra como é calculada essa tensão  $V_M$ .

$$V_M = R_M \cdot \frac{N_P}{N_S} \cdot \frac{HV}{R_{Mp}} \quad (6.49)$$

Define-se que o valor máximo da tensão  $HV$  aceitável na leitura é de 120 V. Assim, para a corrente no primário fique dentro da faixa de medição especificada pelo fabricante será necessário utilizar  $R_{Mp}$  igual a 9,6 k $\Omega$ . E para obtermos a variação de 3,3 V na entrada do DSP será necessário utilizar  $R_M$  igual a 100  $\Omega$ .

A tensão  $V_{offset}$  é calculada conforme mostra a equação (6.50). Pode-se observar que se  $V_M$  for 3,3 V (limite de tensão do DSP) a tensão  $V_{offset}$  será negativa para qualquer valor de  $R_1$  e  $R_2$ . Assim, para conseguir um valor de  $V_{offset}$  positivo é necessário inverter a polaridade da entrada do sensor de tensão como mostrado na Figura 6.16. Isso fará com que o valor de  $V_M$  fique negativo. Escolheu-se que  $R_1$  e  $R_2$  são iguais a 10 k $\Omega$  e 5,6 k $\Omega$ .

Figura 6.16 - Circuito de condicionamento de sinais



Fonte: Autoria própria

$$V_{offset} = 0,9 \text{ V} \cdot \left(1 + \frac{R_2}{R_1}\right) - V_M \cdot \frac{R_2}{R_1} \quad (6.50)$$

O próximo estágio do circuito de condicionamento de sinais, é um filtro passa-baixa de 2ª ordem. Esse filtro é do tipo *Sallen Key*, com ganho unitário, cuja função é atenuar os ruídos de alta frequência provenientes do chaveamento dos interruptores.

O filtro dimensionado apresenta a frequência de corte ( $f_c$ ) igual a 4,8 kHz, ganho unitário na banda passante e fator de qualidade ( $Q$ ) igual a 0,5. Para obter essas características, as resistências  $R_5$  e  $R_6$  são iguais a 10 k $\Omega$  e os capacitores  $C_1$  e  $C_2$  são iguais a 3,3 nF. As equações (6.51) e (6.52) mostram como calcular a frequência de corte e o fator de qualidade.

$$f_c = \frac{1}{2 \cdot \pi \cdot \sqrt{R_5 \cdot R_6 \cdot C_1 \cdot C_2}} = 4,823 \text{ kHz} \quad (6.51)$$

$$Q = \frac{\sqrt{R_5 \cdot R_6 \cdot C_1 \cdot C_2}}{C_1 \cdot (R_5 + R_6)} = 0,5 \quad (6.52)$$

A função de transferência desse filtro é mostrada na equação (6.53).

$$FPB_i(s) = \frac{1}{R_5 \cdot R_6 \cdot C_1 \cdot C_2 \cdot s^2 + C_1 \cdot (R_5 + R_6) \cdot s + 1} \quad (6.53)$$

## 7 ANÁLISE E DIMENSIONAMENTO DO ESTÁGIO DE CONTROLE

### 7.1 INTRODUÇÃO

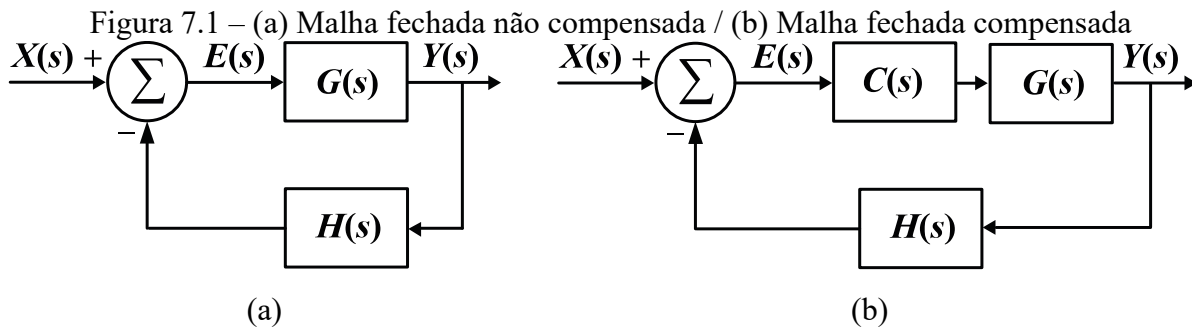
A literatura descreve diversas técnicas de controle. Todas têm como objetivo o controle de determinadas variáveis de um sistema. O controle clássico baseia-se no princípio de realimentação negativa, também conhecido como controle em malha fechada por realimentação negativa.

O controle de malha fechada por realimentação negativa, exemplificado na Figura 7.1 (a), compara uma referência desejada  $X(s)$  com a saída do sistema  $Y(s)$  e a diferença entre as duas, chamada de erro  $E(s)$ , é usada como entrada do sistema, de forma que o sistema convirja para um valor na saída.  $G(s)$  é a planta do sistema e  $H(s)$  é a planta do sistema de medição utilizado na realimentação (OGATA, 1998).

O controle em malha fechada apresenta diversas vantagens quando comparado ao controle em malha aberta. Os sistemas com realimentação apresentam melhor precisão, menor sensibilidade a perturbações, a variações nos parâmetros e a efeitos de não-linearidade do sistema. Porém, podem tornar um sistema estável (em malha aberta) em um sistema muito oscilatório ou até mesmo instável (NISE, 2002; OGATA, 1998).

Existem diversos requisitos de desempenho que a saída do sistema em malha fechada precisa atingir para a viabilidade e eficiência do controle. Um desempenho no transitório com a estabilidade, o amortecimento e o tempo de resposta. E em regime permanente com erros baixos ou nulos à referência ou/e a perturbações. Como normalmente, só fechando a malha esses requisitos não são atingidos, coloca-se um controlador  $C(s)$  em série com a planta do sistema  $G(s)$  modificando o sistema em malha fechada para que este sistema apresente as características de desempenho desejadas. A Figura 7.1 (b) mostra a representação em blocos da malha fechada compensada (OGATA, 1998).

O sistema a ser controlado nesse trabalho é o protótipo bidirecional proposto. Para isso será necessário fazer a modelagem desse conversor, também referido como planta, que trará a relação de duas variáveis do conversor.



Fonte: Autoria própria

Neste trabalho o objetivo da aplicação de uma malha de controle é provar o funcionamento bidirecional do conversor. Para isso será medida a corrente de saída no indutor  $L_2$  ( $i_{L_2}$ ). Essa corrente será processada pelo circuito de condicionamento de sinais que adaptará o sinal lido para os limites de tensão permitidos pela porta ADC do *DSP*. O sinal ao chegar no *DSP* será amostrado, quantizado e passará por um tratamento de sinal em que será recompensado o ganho e o *offset* dado pelo circuito de condicionamento de sinais. O ganho relativo ao quantizador também será recompensado na etapa de tratamento de sinal.

Após isso, o sinal medido será comparado com um outro sinal de referência, representado Figura 7.2. Esse sinal é uma onda quadrada que varia de  $I_{ref}$  a  $-I_{ref}$  com período igual a  $T_{ref}$  e razão cíclica de  $D_{ref}$ . De 0 a  $D_{ref}T_{ref}$  a corrente de referência é igual a  $I_{ref}$ , e de  $D_{ref}T_{ref}$  a  $T_{ref}$  a corrente de referência é igual a  $-I_{ref}$ . Isso permite o conversor funcionar como um conversor bidirecional, uma vez que durante um intervalo a potência é positiva e no outro intervalo a potência é negativa. Se  $D_{ref}$  for maior que 0,5 a potência total processada pelo conversor em um período  $T_{ref}$  será positiva.

O valor médio desse sinal de referência é igual ao valor médio do sinal que será comparado com ele, ou seja, igual ao valor médio da corrente no indutor  $L_2$  ( $I_{L_2}$ ).

Como visto na Tabela 6.1, foi especificado que neste trabalho a tensão de entrada  $V_1$  e a tensão de saída  $V_2$  são iguais, ou seja, ganho unitário.

A equação (7.1) apresentada a equação para obter  $I_{L_2}$ . Reorganizando os termos essa equação, conclui-se que  $I_{ref}$  é obtida através da equação (7.2).

No *DSP*, o sinal de referência será realizado medindo a tensão  $V_1$ , determinando o valor  $I_{ref}$  e realizando uma onda quadrada como o da Figura 7.2. Dessa maneira, o valor de  $I_{ref}$

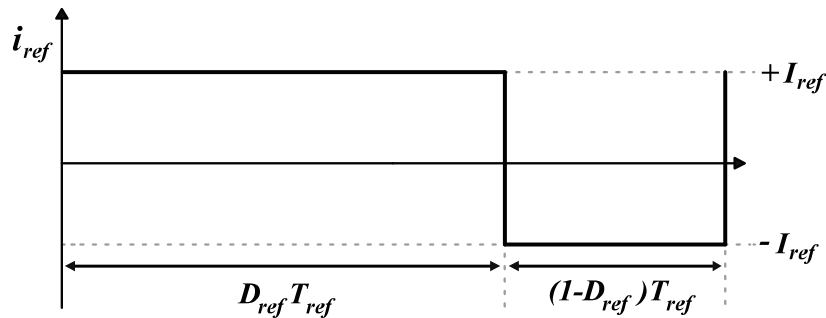
aumenta conforme a tensão de entrada  $V_1$  vai sendo aumentada. Isso faz com que a tensão de saída  $V_2$  também varie conforme  $V_1$ , de modo que o ganho seja sempre unitário.

Nesse dimensionamento, determinou-se que  $R_o=33\Omega$ ,  $D_{ref} = 0,65$  e  $T_{ref} = 0,1$  s.

Quando  $V_1$  for igual a 100V, a corrente  $I_{ref}$  será de 10 A. Assim a corrente de saída  $i_{L_2}(t)$  irá variar 20 A. Dessa maneira o capacitor  $C_{out}$  irá precisar ser grande o suficiente para absorver essa variação de corrente.

Como o ganho é unitário,  $i_{L_1}(t)$  também irá variar 20 A. Para proteger a fonte de entrada  $V_1$  contra essa variação de corrente é colocado um capacitor na entrada do conversor denominado  $C_{in}$ . Esse capacitor também precisará ser grande o suficiente para absorver essa variação de 20 A. Então define-se que  $C_{in}$  e  $C_{out}$  serão iguais a 50 mF.

Figura 7.2 – Sinal de referência do controle



Fonte: Autoria própria

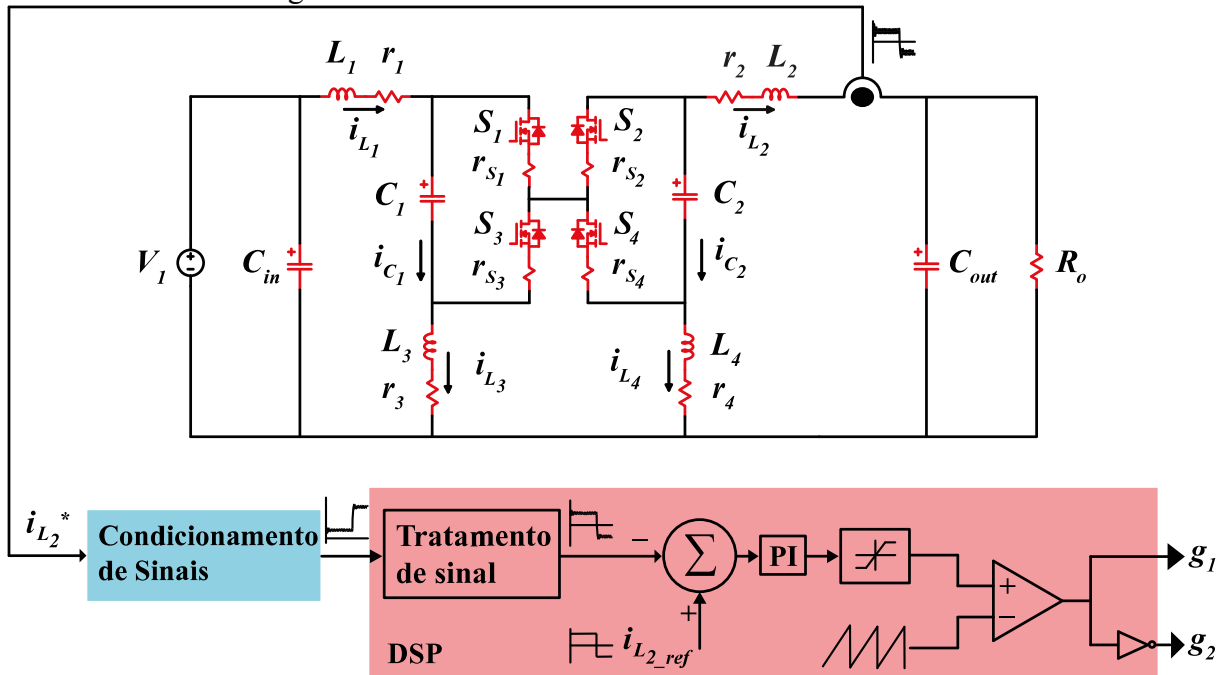
$$I_{L_2} = \frac{V_2}{R_o} = \frac{V_1}{R_o} = \frac{1}{T_{ref}} \cdot [I_{ref} D_{ref} T_{ref} - I_{ref} (1 - D_{ref}) T_{ref}] \quad (7.1)$$

$$I_{ref} = \frac{V_1}{R_o} \cdot \frac{1}{2D_{ref} - 1} \quad (7.2)$$

A diferença entre o sinal o medido com o sinal de referência será processada por um controlador proporcional-integral. Que por fim será comparada com um sinal dente de serra que fará o sinal *PWM*.

A Figura 7.3 mostra o circuito de controle com a malha fechada.

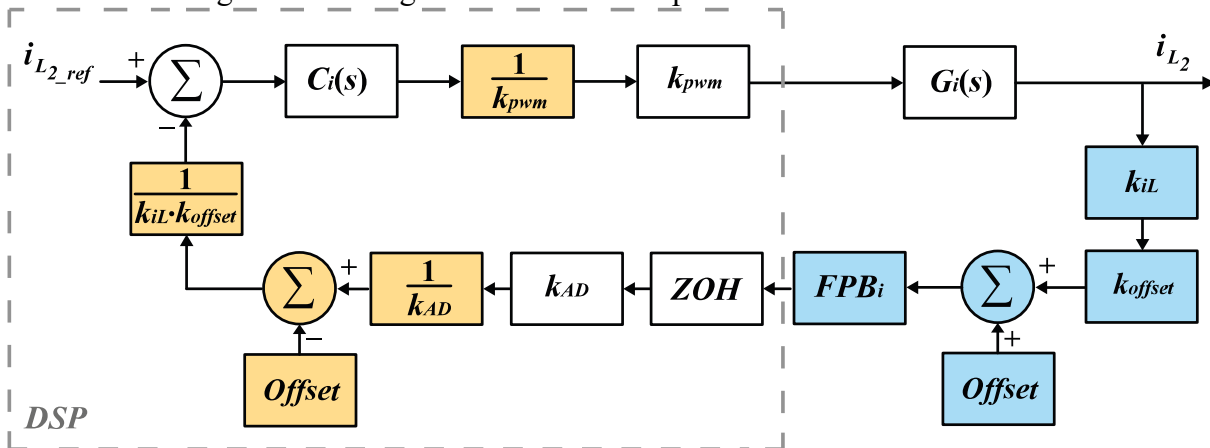
Figura 7.3 – Circuito de controle com a malha fechada



Fonte: Autoria própria

A Figura 7.4 apresenta o diagrama de blocos completo do sistema de controle. Destacado em azul estão representados os termos referentes ao sensor e ao circuito de condicionamento. Já destacado em laranja, estão representados os termos que fazem a recompensação dos ganhos referentes ao circuito de condicionamento, ao quantizador e a geração do *PWM*.

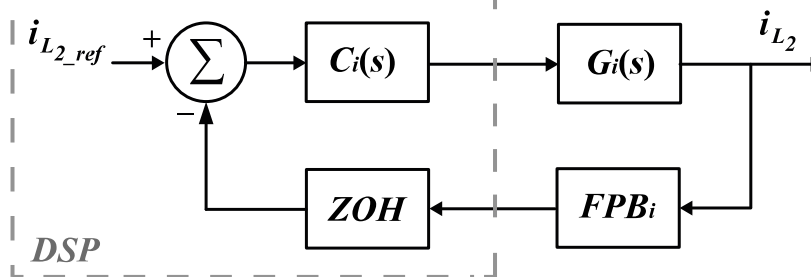
Figura 7.4 – Diagrama de blocos completo do sistema de controle



Fonte: Autoria própria

Pode-se perceber na Figura 7.5 que o diagrama de blocos do sistema de controle pode ser simplificado, uma vez que os ganhos referentes ao do circuito de condicionamento, ao quantizador e a geração da *PWM* foram compensados no código do *DSP*. Desta maneira, para o dimensionamento do compensador PI só serão levados em consideração o atraso referente a amostragem e ao filtro passa-baixa.

Figura 7.5 - Diagrama de blocos do sistema de controle simplificado



Fonte: Autoria própria

## 7.2 ANÁLISE DINÂMICA DO CONVERSOR

Para a elaboração do controle, é fundamental o conhecimento de como o conversor se comporta diante variações em seus parâmetros e/ou sinais.

No capítulo 3 na seção 3.4 foi explicado que o modelo médio de grandes sinais foca na componente CC fundamental dos sinais do conversor. Foi visto também que os valores médios de tensão e corrente costumam ser funções não lineares, pois são compostos pela multiplicação de parâmetros que variam no tempo.

Para utilizar a técnica de controle linear, é necessário realizar a linearização desse modelo. Este trabalho será utilizado a modelagem de pequenos sinais.

A modelagem de pequenos sinais é o estudo dos desvios a partir de um ponto de operação de um sistema. A obtenção desse modelo é feita por meio da inclusão de perturbações nas variáveis médias do modelo médio de grandes sinais. Supõe-se que as perturbações são tão pequenas que o sistema pode ser considerado linear. A partir desse modelo são extraídas as funções transferências do conversor.

O modelo médio de grandes sinais do conversor proposto neste trabalho já foi obtido no capítulo 3 na seção 3.4. Assim, para a obtenção do modelo de pequenos sinais do conversor proposto é necessário realizar primeiro a linearização das grandezas do circuito.

O modelo médio de grandes sinais obtido no capítulo 3 considera que a tensão de saída  $V_2$  é uma fonte DC. Como na prática, essa fonte foi representada por um capacitor ( $C_{out}$ ) em paralelo com um resistor ( $R_o$ ), o valor desse capacitor precisa ser grande o suficiente para que o modelo de pequenos sinais que será deduzido nesse item represente o comportamento do conversor montado experimentalmente. No APÊNDICE A foi apresentado a função de transferência que considera a dinâmica imposta por  $C_{out}$  e  $R_o$ .

As equações (7.3) a (7.9) mostram a linearização das grandezas do circuito.

$$i_{L_1}(t) = I_{L_1} + \widehat{i}_{L_1}(t) \quad (7.3)$$

$$i_{L_2}(t) = I_{L_2} + \widehat{i}_{L_2}(t) \quad (7.4)$$

$$i_{L_3}(t) = I_{L_3} + \widehat{i}_{L_3}(t) \quad (7.5)$$

$$i_{L_4}(t) = I_{L_4} + \widehat{i}_{L_4}(t) \quad (7.6)$$

$$v_{C_1}(t) = V_{C_1} + \widehat{v}_{C_1}(t) \quad (7.7)$$

$$v_{C_2}(t) = V_{C_2} + \widehat{v}_{C_2}(t) \quad (7.8)$$

$$d(t) = D + \widehat{d}(t) \quad (7.9)$$

Substituindo as grandezas linearizadas das equações (7.3) a (7.9) nas equações (3.13) a (3.19) obtêm-se as equações que apresentam (7.10) a (7.19). Percebe-se que nas equações existem dois termos. Os termos CC são aqueles que são constantes, representando as componentes de regime permanente. Os termos CA são aqueles que representam os termos que variam no tempo. Percebe-se também que foi desconsiderado a multiplicação entre duas perturbações, uma vez que o valor seria insignificante perante os valores dos outros termos.



$$\underbrace{V_1 - V_{C_1} - r_1 \cdot I_{L_1} - r_3 \cdot I_{L_3}}_{CC} = 0 = \underbrace{L_1 \cdot \frac{d}{dt} \widehat{i}_{L_1}(t) + r_1 \cdot \widehat{i}_{L_1}(t) + \widehat{v}_{C_1}(t) + L_3 \cdot \frac{d}{dt} \widehat{i}_{L_3}(t) + r_3 \cdot \widehat{i}_{L_3}(t)}_{CA} \quad (7.10)$$

$$\underbrace{-r_{S_{eq}} \cdot (I_{L_2} + I_{L_4}) + D \cdot V_{C_1} + (D-1) \cdot V_{C_2} + r_3 \cdot I_{L_3} - r_4 \cdot I_{L_4}}_{CC} = 0 = \underbrace{L_3 \cdot \frac{d}{dt} \widehat{i}_{L_3}(t) + r_3 \cdot \widehat{i}_{L_3}(t) - L_4 \cdot \frac{d}{dt} \widehat{i}_{L_4}(t) - r_4 \cdot \widehat{i}_{L_4}(t) + V_{eq} \cdot \widehat{d}(t) + D \cdot \widehat{v}_{C_1}(t) + (D-1) \cdot \widehat{v}_{C_2}(t) - r_{S_{eq}} \cdot (\widehat{i}_{L_2}(t) + \widehat{i}_{L_4}(t))}_{CA} \quad (7.11)$$

$$\underbrace{V_{C_2} - V_2 - r_2 \cdot I_{L_2} + r_4 \cdot I_{L_4}}_{CC} = 0 = \underbrace{L_2 \cdot \frac{d}{dt} \widehat{i}_{L_2}(t) + r_2 \cdot \widehat{i}_{L_2}(t) - (L_4 \cdot \frac{d}{dt} \widehat{i}_{L_4}(t) + r_4 \cdot \widehat{i}_{L_4}(t) + \widehat{v}_{C_2}(t))}_{CA} \quad (7.12)$$

$$\underbrace{I_{L_2} + I_{L_3} + I_{L_4} - I_{L_1}}_{CC} = 0 = \underbrace{\widehat{i}_{L_2}(t) + \widehat{i}_{L_3}(t) + \widehat{i}_{L_4}(t) - \widehat{i}_{L_1}(t)}_{CA} \quad (7.13)$$

$$\underbrace{D \cdot I_{L_3} + (1-D) \cdot I_{L_1}}_{CC} = 0 = \underbrace{C_1 \cdot \frac{d}{dt} \widehat{v}_{C_1}(t) - D \cdot \widehat{i}_{L_3}(t) - (1-D) \cdot \widehat{i}_{L_1}(t) - (I_{L_3} - I_{L_1}) \cdot \widehat{d}(t)}_{CA} \quad (7.14)$$

$$\underbrace{-D \cdot I_{L_2} + (1-D) \cdot I_{L_4}}_{CC} = 0 = \underbrace{C_2 \cdot \frac{d}{dt} \widehat{v}_{C_2}(t) + D \cdot \widehat{i}_{L_2}(t) - (1-D) \cdot \widehat{i}_{L_4}(t) - (I_{L_2} + I_{L_4}) \cdot \widehat{d}(t)}_{CA} \quad (7.15)$$

$$r_{S_{eq}} = (1-D) \cdot r_{S_{23eq}} + D \cdot r_{S_{14eq}} \quad (7.16)$$

$$V_{eq} = (r_{S_{23eq}} - r_{S_{14eq}}) \cdot (I_{L_2} + I_{L_4}) + (V_{C_1} + V_{C_2}) \quad (7.17)$$

$$r_{S_{23eq}} = r_{S_2} + r_{S_3} \quad (7.18)$$

$$r_{S_{14eq}} = r_{S_1} + r_{S_4} \quad (7.19)$$

Com intuito de realizar o dimensionamento do controlador, é necessário trabalhar com os termos CA das equações (7.10) a (7.19). Além disso é preciso passar essas equações para o domínio da frequência. Dessa forma, ao trabalhar com essas equações, é possível obter uma função de transferência  $\frac{\widehat{i}_{L_2}(s)}{\widehat{d}(s)}$ .

A equação (7.20) apresenta a função de transferência  $\frac{\widehat{i}_{L_2}(s)}{\widehat{d}(s)}$  considerando que as capacitâncias, indutâncias e resistências são todas iguais ( $C_1=C_2=C$ ,  $L_1=L_2=L_3=L_4=L$ ,  $r_1=r_2=r_3=r_4=r$  e  $r_{S_1}=r_{S_2}=r_{S_3}=r_{S_4}=r_s$ ).

$$\frac{\widehat{i}_{L_2}(s)}{\widehat{d}(s)} = G_i(s) = - \frac{(2 \cdot r_s + 2 \cdot D \cdot X_L) \cdot \frac{I_{L_2}}{1-D} - (V_{C_1} + V_{C_2}) \cdot (C \cdot X_L \cdot s - D + 1)}{(2 \cdot C \cdot X_L \cdot s + 1) \cdot 2 \cdot r_s + (2 \cdot D^2 - 2 \cdot D + 1 + C \cdot X_L \cdot s) \cdot 2 \cdot X_L} \quad (7.20)$$

Onde:

$$X_L = L \cdot s + r \quad (7.21).$$

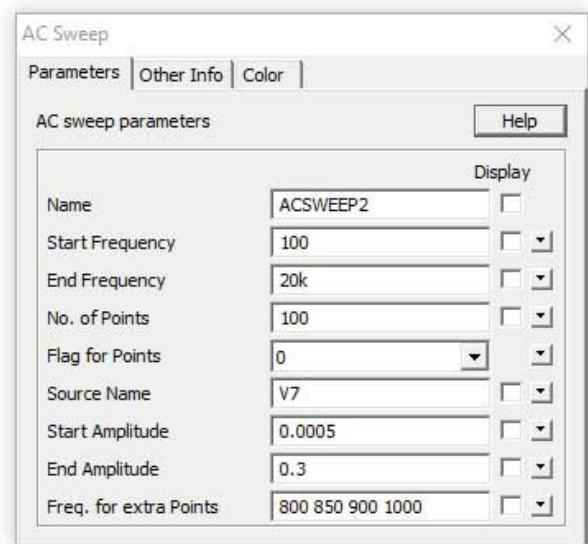
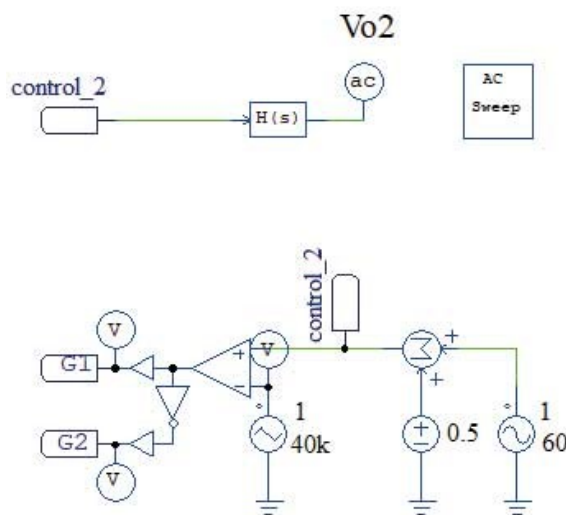
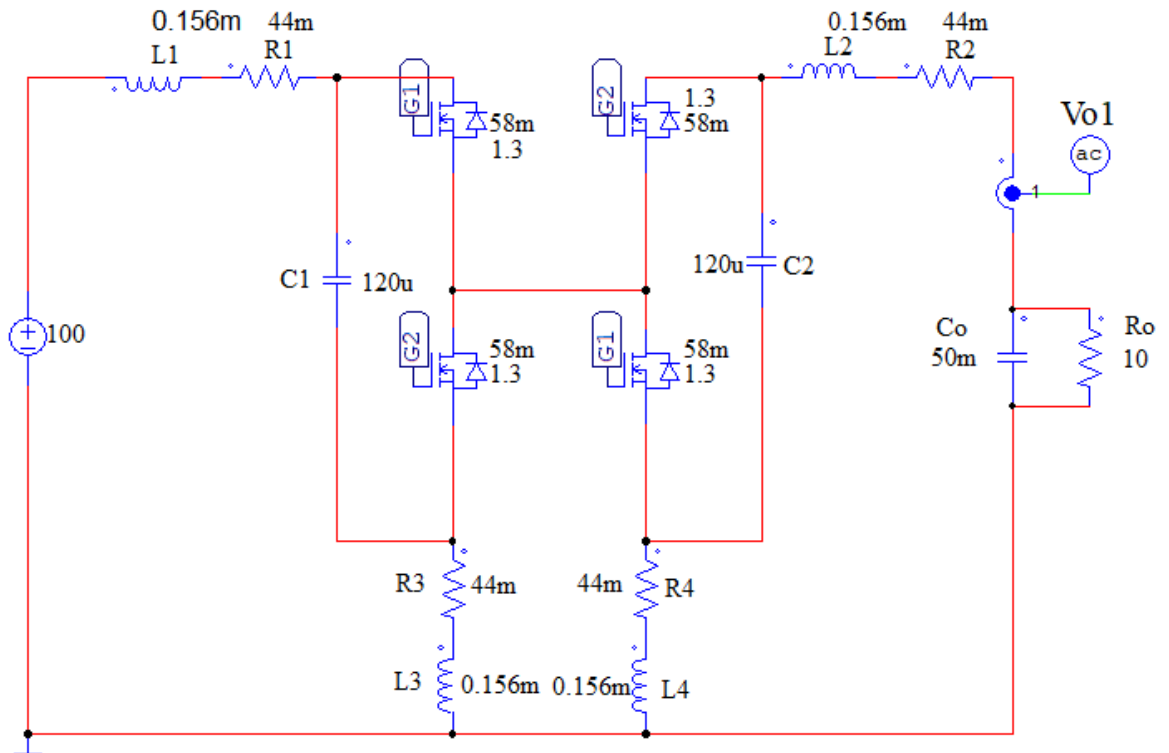
A validação da planta de corrente foi feita a partir da análise da resposta em frequência comparando as respostas da função de transferência obtida em (7.20) com a resposta do circuito elétrico. Esta comparação foi realizada por meio de um recurso disponível no software *PSIM*<sup>®</sup> conhecido como *AC Sweep*.

No *PSIM*<sup>®</sup> foi montado o circuito do conversor bidirecional proposto, mostrado na Figura 7.6. Os parâmetros utilizados foram:  $V_1 = 100$  V,  $L = 156$   $\mu$ H,  $r = 0,044$   $\Omega$ ,  $r_s = 0,058$   $\Omega$ ,  $C = 120$   $\mu$ F e  $V_{SD} = 1.3$  V. Substituindo esses parâmetros na equação (7.20) é obtido a planta  $G_i(s)$  apresentada na equação (7.22). Essa planta foi escrita no *PSIM*<sup>®</sup> usando o bloco *s-domain Transfer Function*.

$$G_i(s) = \frac{2,925e9 \cdot s^2 - 1,6125e12 \cdot s + 7,5625e16}{4563 \cdot s^3 + 5,967e6 \cdot s^2 + 1,23195e11 \cdot s + 1,25e14} \quad (7.22)$$

A simulação foi feita no ponto de operação ( $D = 0,5$ ) com uma perturbação senoidal em série com amplitudes e frequências variadas na razão cíclica. Este sinal foi recebido como entrada do bloco que contém a planta  $G_i(s)$ . Na saída deste bloco foi colocado a ponteira de *AC Sweep Probe*, nomeada de Vo2. No circuito montado foi adicionado outra ponteira *AC Sweep Probe* no sensor de corrente que lê a corrente  $i_{L_2}$ , que é a corrente que se deseja controlar. Essa ponteira é Vol.

Figura 7.6 – Circuito montado no *PSIM*<sup>®</sup> para a validação da planta  $G_i(s)$

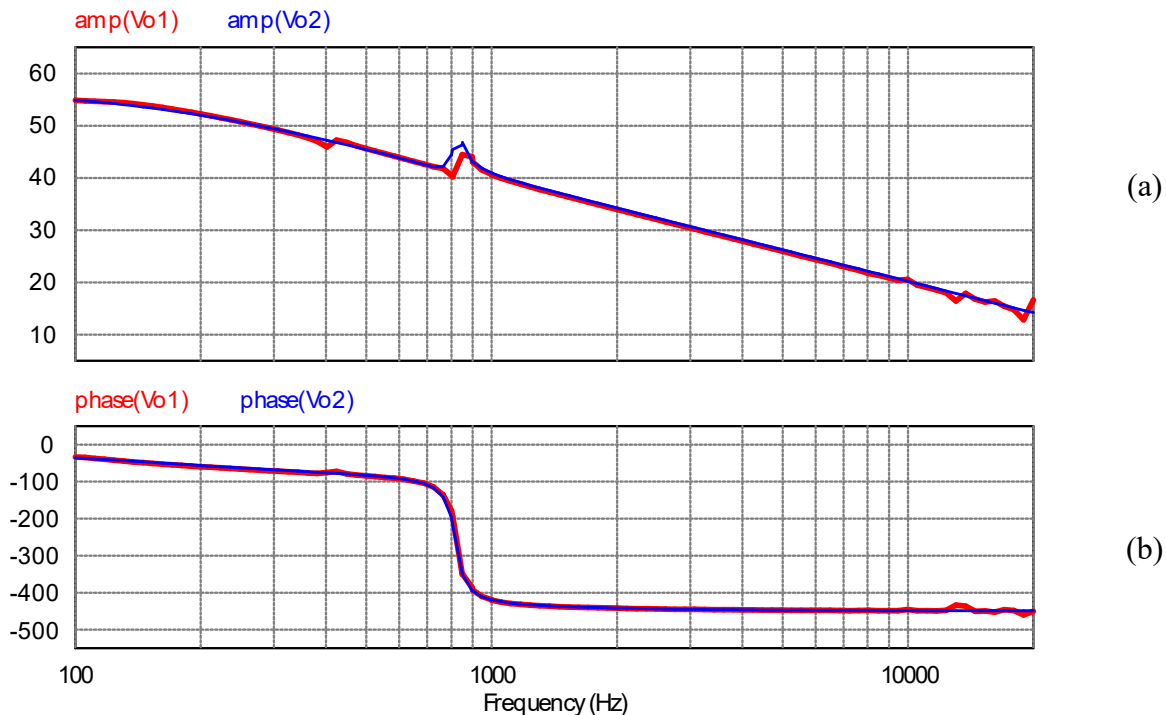


Fonte: Autoria própria

A Figura 7.7 apresenta a resposta em frequência obtida na simulação. A Figura 7.7(a) apresenta a amplitude desta resposta em dB. Já a Figura 7.7(b) apresenta a fase desta resposta em graus.

Observando a curvas obtidas pode-se concluir que foi validado a planta  $G_i(s)$  obtida em (7.22).

Figura 7.7 - Resposta em frequência obtida na simulação. (a): Amplitude (dB).  
(b): Fase (°)



Fonte: Autoria própria

### 7.3 AMOSTRAGEM, QUANTIZADOR E SEGURADOR DE ORDEM-ZERO

O sinal medido, o  $i_{L_2}(t)$ , até o fim do circuito de condicionamento é um sinal contínuo. Ao chegar no *DSP*, para esse sinal ser processado ele é amostrado, passa por um segurador de ordem-zero e posteriormente é quantizado.

A amostragem é um processo no qual se obtém amostras de um sinal em instantes de tempos discretos. Nesse trabalho, a amostragem será feita periodicamente em um período  $T_a$  e  $T_a$  será metade de  $T_s$ .

Após a amostragem, o sinal passa por um segurador de ordem-zero (ZOH - zero-order hold) que tem como objetivo “segurar” o valor amostrado até a tomada da próxima amostra. O ZOH causa um atraso à malha de controle justamente por conta que o valor do sinal recebido pelo sensor é atualizado uma única vez por período de amostragem. A equação (7.23) a função de transferência de ZOH.

$$\text{ZOH}(s) = \frac{1 - e^{-sT_a}}{sT_a} \quad (7.23)$$

Após passar por ZOH, o sinal é quantizado. O processo de quantização consiste em atribuir valores discretos para os valores amostrados. Esses valores discretos podem ser vistos como patamares. O número de patamares será definido pelo número de bits que o microcontrolador possuir. Quanto maior o número de bits, menor será o erro no sinal amostrado em relação ao sinal original.

O DSP utilizado nesse trabalho apresenta 12 bits e trabalha com um intervalo de tensão na porta ADC de 3,3 V. Desta maneira, é possível dividir os 3,3 V da porta do ADC em 4095 ( $2^{12}-1$ ) patamares. Ou seja, poderão ser atribuídos 4095 valores para o sinal amostrado.

O ganho  $K_{AD}$ , apresentado na equação (7.24), é o ganho relativo a esse processo de quantização feito nas portas ADC do DSP.

$$K_{AD} = \frac{2^{12} - 1}{3,3} = 1240,91 \quad (7.24)$$

#### 7.4 GANHO DO MODULADOR PWM

O ganho do modulador PWM é calculado conforme a equação (7.26), onde  $V_{Pico}$  é o valor do pico da portadora.

A equação (7.25) mostra como é calculado  $V_{Pico}$  conforme o manual do DSP F28069M, onde  $CLOCK_{DSP}$  é o valor do clock do DSP e  $f_s$  é o valor da frequência de chaveamento desejada.

$$V_{Pico} = \frac{CLOCK_{DSP}}{f_s} + 1 = \frac{90\text{MHz}}{40\text{ kHz}} + 1 = 2251 \quad (7.25)$$

$$K_{PWM} = \frac{1}{V_{Pico}} = \frac{1}{2251} \quad (7.26)$$

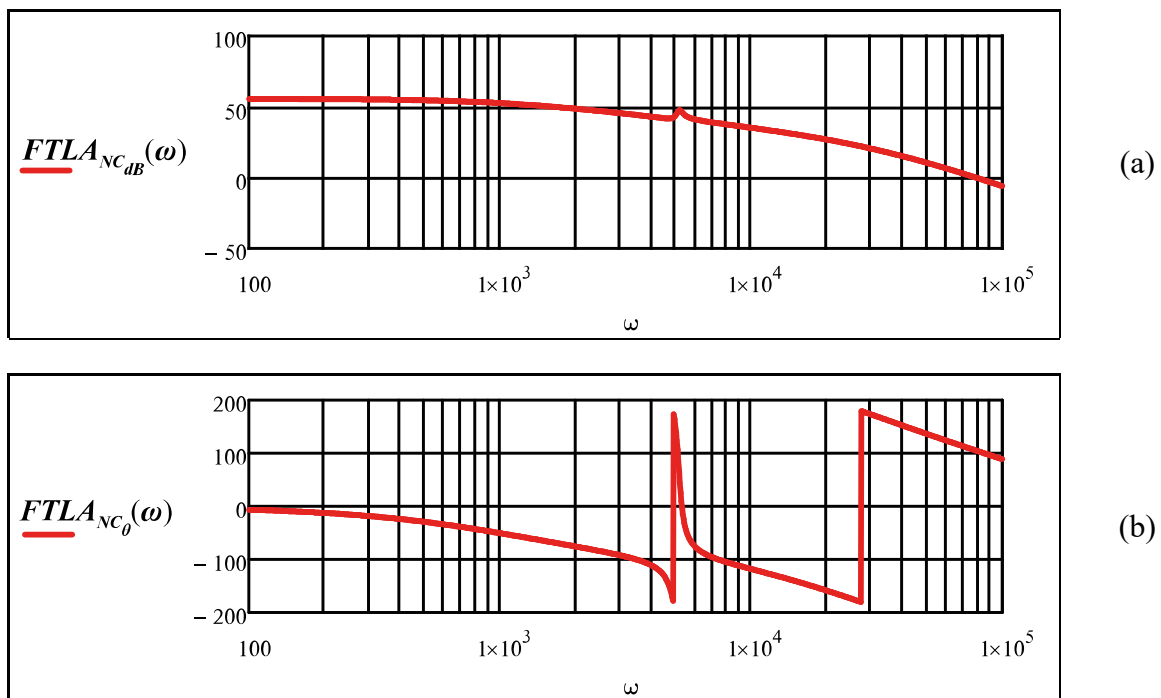
#### 7.5 DIMENSIONAMENTO DO CONTROLADOR

Primeiramente, para o dimensionamento do compensador deve-se conhecer a função de transferência de laço aberto não compensada ( $FTLA_{NC}$ ) do sistema. A equação (7.27) mostra a  $FTLA_{NC}$  do sistema.  $G_i(s)$  é definida com o sendo  $\frac{\widehat{i}_{L_2}(s)}{\widehat{a}(s)}$ .

$$FTLA_{NC}(s) = G_i(s) \cdot FPB_i(s) \cdot ZOH(s) \quad (7.27)$$

A resposta em frequência da  $FTLA_{NC}$  resultante é mostrada na Figura 7.8

Figura 7.8 -  $FTLA_{NC}$ . (a): Amplitude (dB). (b): Fase ( $^\circ$ )



Fonte: Autoria própria

Adicionando um controlador  $C_i(s)$  ao sistema, o sistema pode ser descrito pela função de transferência de laço aberto compensado ( $FTLA_C$ ) expressa pela equação (7.28).

$$FTLA_C(s) = C_i(s) \cdot G_i(s) \cdot FPB_i(s) \cdot ZOH(s) = C_i(s) \cdot FTLA_{NC}(s) \quad (7.28)$$

Sabendo que a função de transferência de laço fechada compensada ( $FTLF_C$ ) é dada pela equação (7.29), chega-se a conclusão de que os polos do sistema em malha fechada podem ser encontrados quando  $C_i(s) \cdot G_i(s) \cdot FPB_i(s) \cdot ZOH(s) = -1$ . Assim, é necessário que o módulo de  $FTLA_C$  seja igual a 1 e que a fase seja igual a  $\pm 180^\circ$ . Desse modo, é possível afirmar que em

uma frequência de cruzamento desejada  $\omega_c$ , o módulo e a fase do compensador são definidos conforme mostrado nas equações (7.30) e (7.31).

Para o entendimento das equações (7.30) e (7.31) define-se que a frequência de cruzamento  $\omega_c$ , é a frequência na qual o ganho do sistema é 0dB ou 1. E que a margem de fase  $M_\phi$  é a quantidade de fase negativa que se pode adicionar ao sistema para que sua fase resultante seja maior que  $-180^\circ$ , ou seja, o quanto de fase se pode adicionar na frequência de cruzamento sem deixar o sistema instável. Para sistemas estáveis a margem de fase precisa ser maior que  $0^\circ$ .

$$FTLF_C(s) = \frac{C_i(s) \cdot G_i(s)}{1 + C_i(s) \cdot G_i(s) \cdot FPB_i(s) \cdot ZOH(s)} \quad (7.29)$$

$$|C_i(j\omega_c)| = \frac{1}{FTLA_{NC}(j\omega_c)} \quad (7.30)$$

$$\angle C_i(j\omega_c) = M_\phi - 90^\circ - \angle FTLA_{NC}(\omega_c) \quad (7.31)$$

Um controlador simples que permite obter um erro nulo à entrada degrau é o controlador proporcional – integral (PI). Na equação (7.32) pode-se perceber que o controlador PI possui um polo na origem e um zero em  $\omega_z$ .

$$C_i(s) = \frac{K_C \cdot (s + \omega_z)}{s} \quad (7.32)$$

A frequência em zero ( $\omega_z$ ) e o ganho ( $K_C$ ) desse controlador PI são dadas pelas equações (7.33) e (7.34).

$$\omega_z = \frac{\omega_c}{\tan(M_\phi - 90^\circ - \angle FTLA_{NC}(\omega_c))} \quad (7.33)$$

$$K_C = \frac{\omega_c}{\sqrt{\omega_c^2 + \omega_z^2}} \cdot \frac{1}{|FTLA_{NC}(\omega_c)|} \quad (7.34)$$

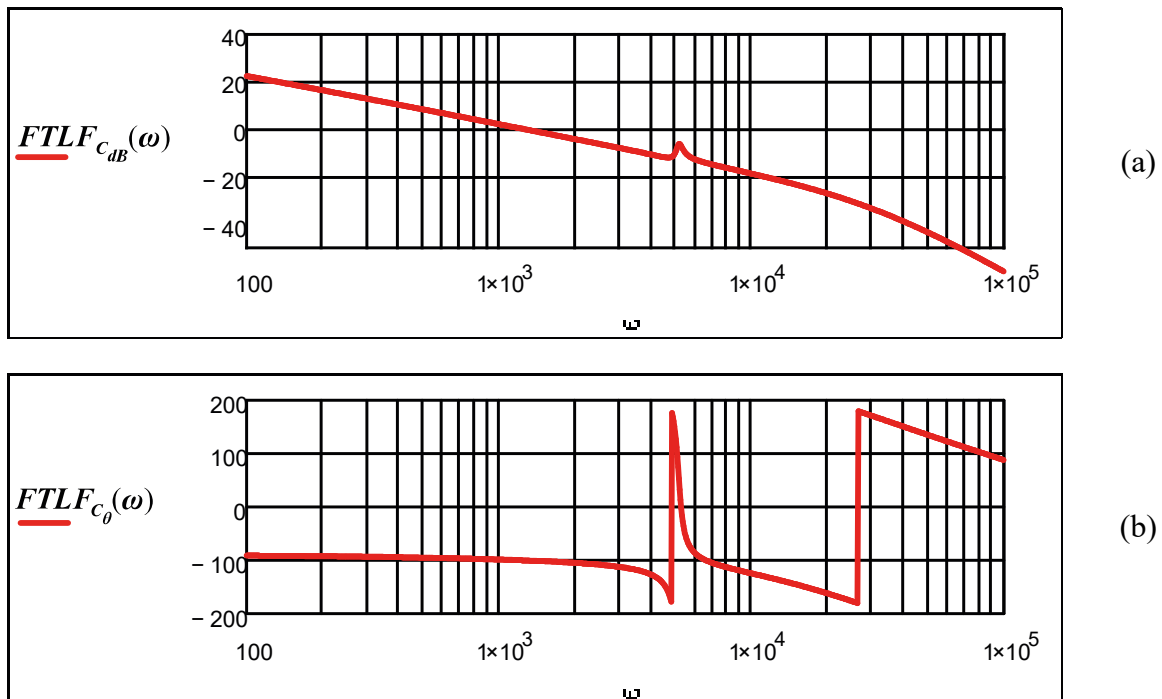
Tem-se os seguintes requisitos para esse sistema de controle:  $M_\theta = 80^\circ$  e  $\omega_c = 1275,774$  rad/s.

Substituindo os valores de  $M_\theta$  e  $\omega_c$  nas equações (7.33) e (7.34) conclui-se que  $\omega_z = 1110,341$  e  $K_C = 1,997e-3$ .

Assim, o compensador resultante é apresentado na equação (7.35). Já a resposta frequência da  $FTLF_C$  é mostrada na Figura 7.9.

$$C_i(s) = \frac{1,997e-3 \cdot (s + 1110,341)}{s} \quad (7.35)$$

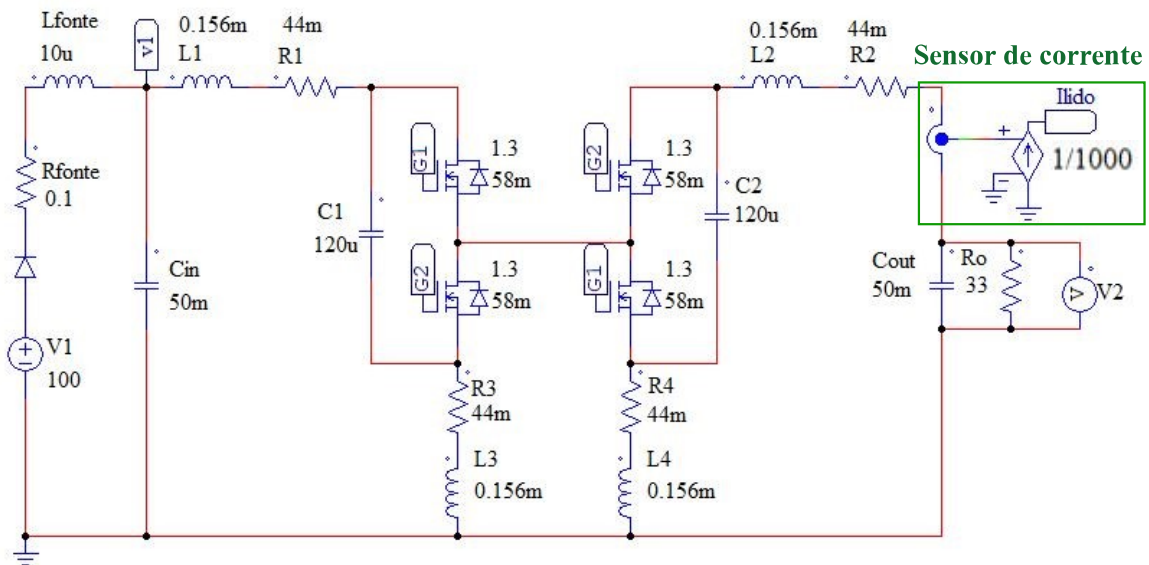
Figura 7.9 -  $FTLF_C$ . (a): Amplitude (dB). (b): Fase ( $^\circ$ )



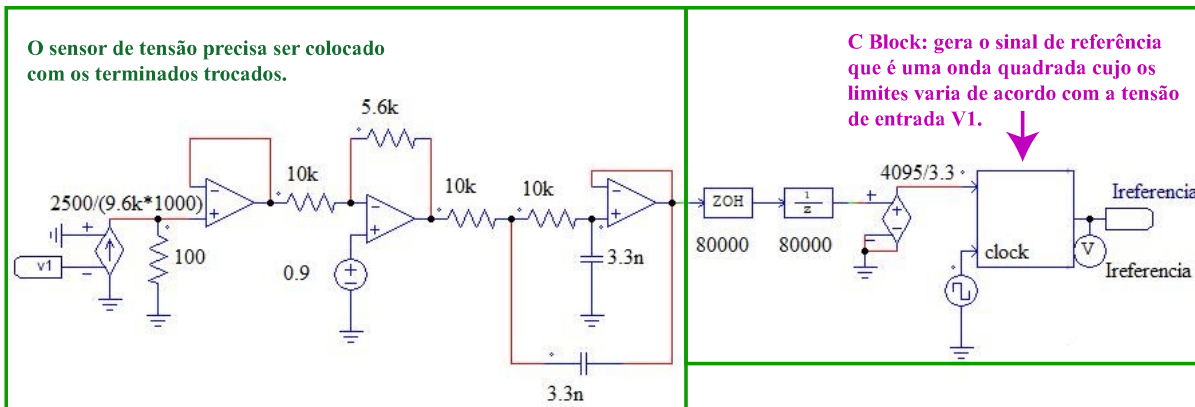
Fonte: Autoria própria



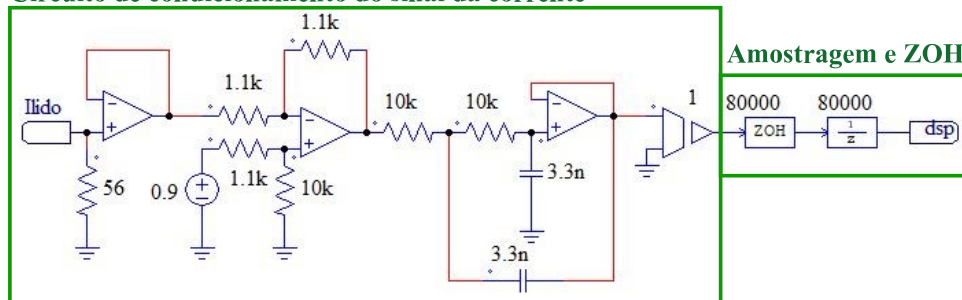
Figura 7.10 – Circuito montado no PSIM® para a validação da do controle



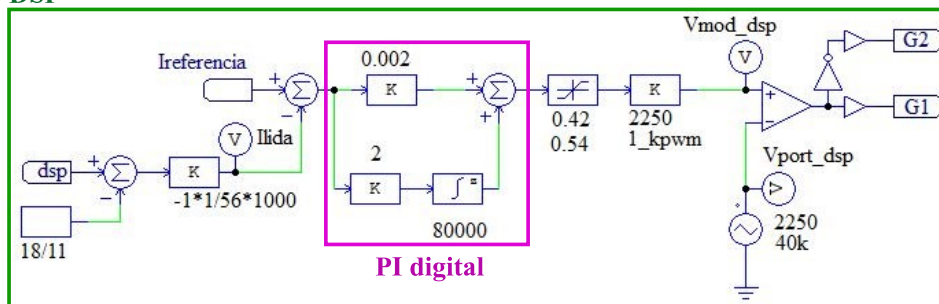
Circuito de condicionamento do sinal da tensão



Circuito de condicionamento do sinal da corrente

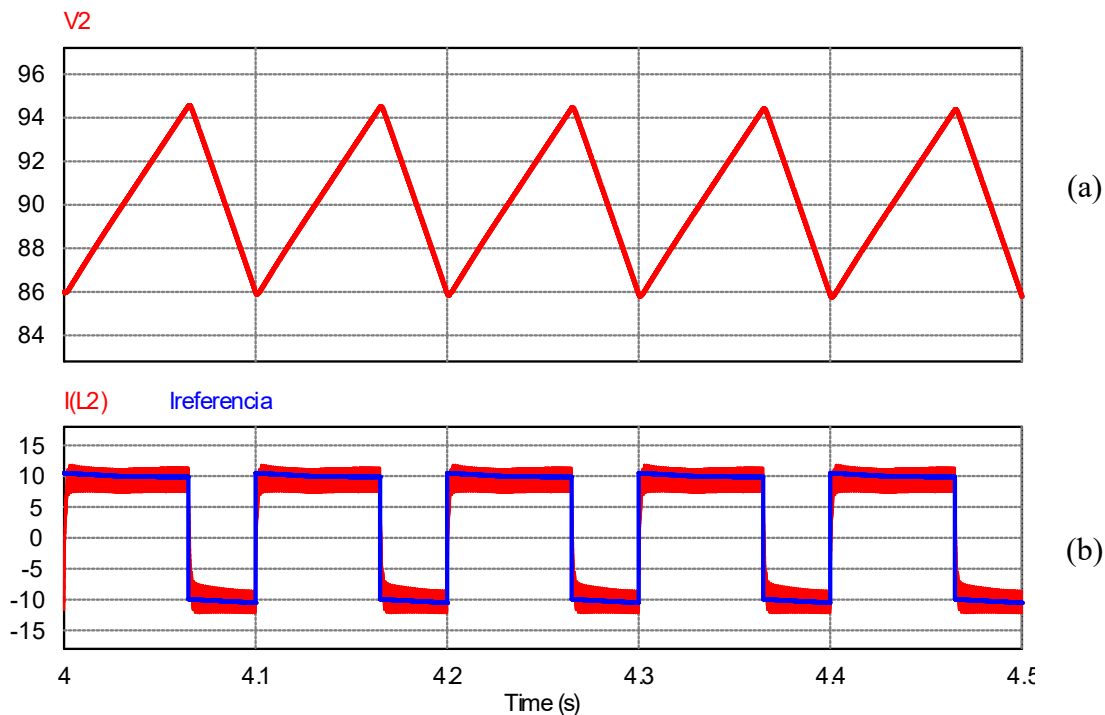


DSP



Fonte: Autoria própria

Figura 7.11 – Resultado da simulação. (a): Tensão de saída  $V_2$ . (b): Em vermelho - Corrente de saída  $i_{L_2}(t)$ / Em azul - Sinal de referência



Fonte: Autoria própria

A validação do estágio de controle foi feita por meio de simulação computacional. A Figura 7.10 apresenta o circuito montado no *PSIM*<sup>®</sup>. A Figura 7.11 e a Figura 7.12 apresentam os resultados obtidos.

A Figura 7.11(a) apresenta a tensão na saída  $V_2$ . A Figura 7.11(b) apresenta a corrente  $i_{L_2}(t)$  e o sinal de referência. Percebe-se que o controle em malha fechada proposto nesse capítulo funciona, pois a corrente  $i_{L_2}(t)$  segue a referência. Além disso, valida-se a bidirecionalidade do protótipo, pois percebe-se que a corrente  $i_{L_2}(t)$  pode ser positiva ou negativa.

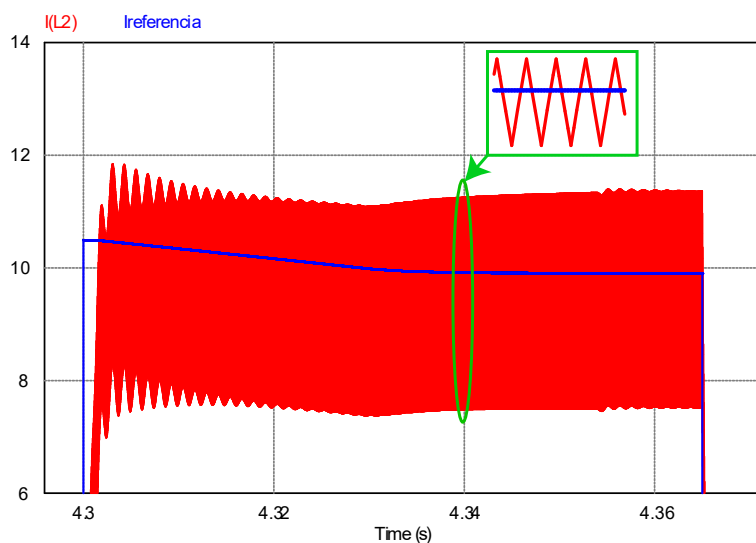
A Figura 7.12(a) apresenta o intervalo onde o fluxo de potência é positivo. Ou seja, a corrente  $i_{L_2}(t)$  é positiva. Já a Figura 7.12(b) apresenta o intervalo em que o fluxo de potência é negativo, ou seja, a corrente  $i_{L_2}(t)$  é negativa.

Na Figura 7.11(a), observa-se que o valor médio da tensão de saída foi de 90V, abaixo do esperado devido às perdas ocasionadas pelas resistências intrínsecas dos indutores e interruptores, e porque o valor médio da corrente  $i_{L_2}(t)$  ficou menor que o esperado. O valor esperado era de 3,33 A e o valor obtido foi 2,72 A.

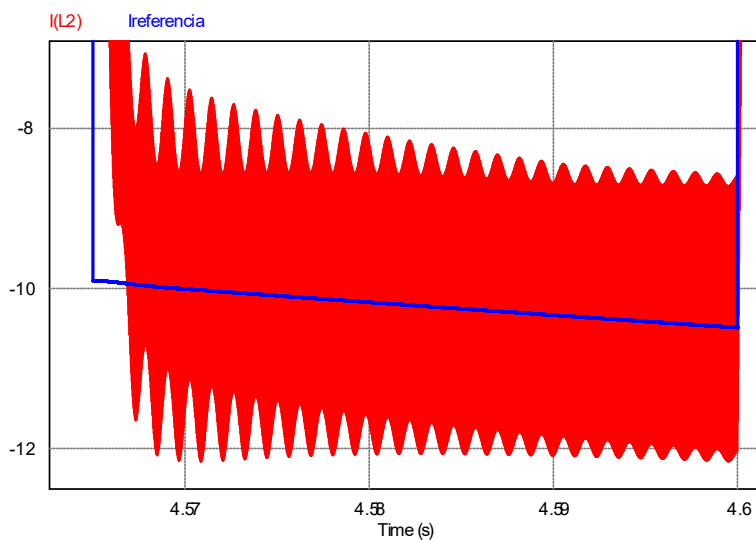
Na Figura 7.12(a), nota-se que o valor médio da corrente  $i_{L_2}(t)$  quando o fluxo de potência é positivo foi cerca de 9,5 A, e não 10 A como esperado. Isso resultou em um valor médio da corrente  $i_{L_2}(t)$  em um período  $T_{ref}$  menor que o esperado, e conseqüentemente uma tensão na saída também menor que a esperada.

Figura 7.12 - Resultado da simulação – corrente de saída. (a): Corrente  $i_{L_2}(t)$  positiva.

(b): Corrente  $i_{L_2}(t)$  negativa



(a)



(b)

Fonte: Autoria própria

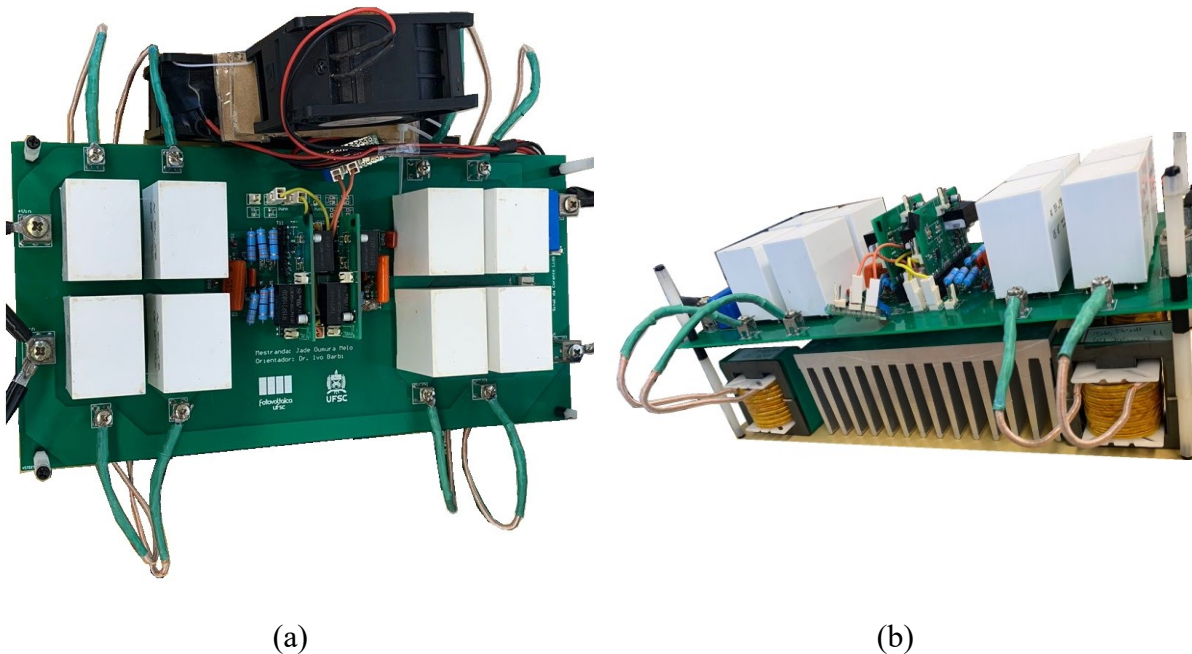
## 8 RESULTADOS EXPERIMENTAIS

### 8.1 INTRODUÇÃO

Este capítulo apresenta os resultados experimentais do conversor dimensionado no Capítulo 6. Para verificar a bidirecionalidade do conversor foram realizados dois testes experimentais. O primeiro o conversor operou somente com fluxo de potência positiva. E o segundo, ele operou com fluxo de potência negativa.

A Figura 8.1 apresenta o protótipo confeccionado que foi desenvolvido com auxílio do software *Altium Designer*<sup>®</sup>.

Figura 8.1 – Protótipo confeccionado. (a): Vista superior. (b) Vista lateral.



Fonte: Autoria própria

A Figura 8.2 apresenta o esquemático do circuito montado para a realização dos testes experimentais. Durante esses testes, a fonte  $V_{fonte}$  foi uma fonte CC unidirecional e a fonte  $V_2$  foi representada por um capacitor ( $C_{out}$ ) em paralelo com um resistor ( $R_o$ ).

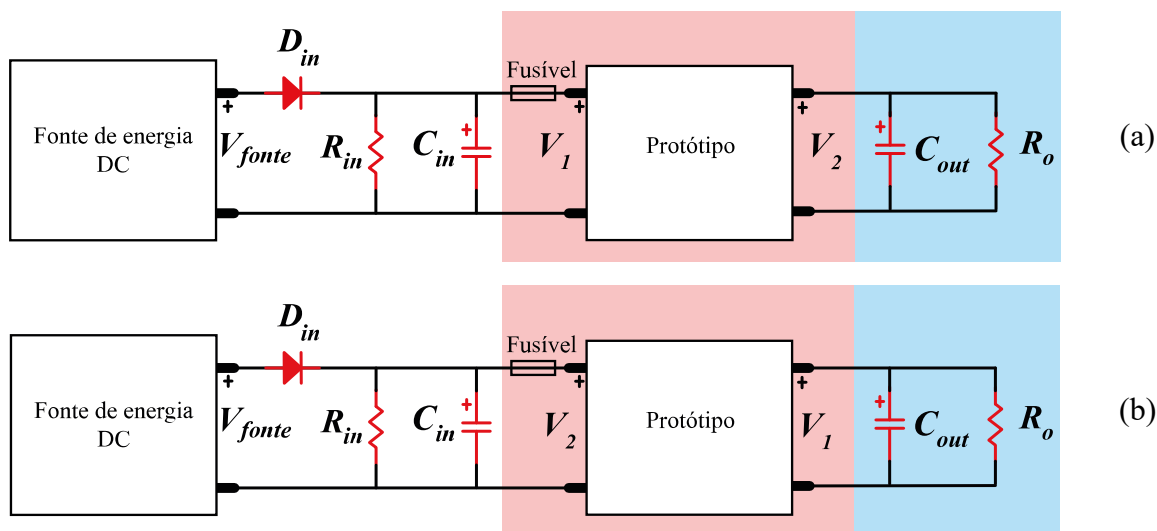
Observando a figura, o diodo  $D_{in}$  é colocado em série com a saída positiva da fonte para protegê-la. Como a fonte é unidirecional, esse diodo é usado para bloquear qualquer corrente reversa que tentar “entrar” na fonte. Além disso é colocado um capacitor na saída da

fonte ( $C_{in}$ ) visando protegê-la contra grandes variações de corrente. Foi usado um capacitor eletrolítico de 2.2 mF/350V.

O resistor  $R_{in}$  é usado para descarregar a capacitância de  $C_{in}$  quando a fonte for desligada. O valor escolhido para esse resistor foi de 330  $\Omega$ .

Um capacitor eletrolítico de 2.2 mF/350V foi usado para o capacitor  $C_{out}$ . O resistor  $R_o$  foi obtido através de associações em série e em paralelo de resistores de potências de 4,7  $\Omega$ /100W e tem o valor de 10  $\Omega$ .

Figura 8.2 – Esquemático do circuito montado para os testes experimentais. (a) Fluxo positivo. (b) Fluxo negativo



Fonte: Autoria própria

Foram analisadas as principais formas de onda relativas à operação do conversor em ambos os fluxos de potência. Os dados analisados foram:

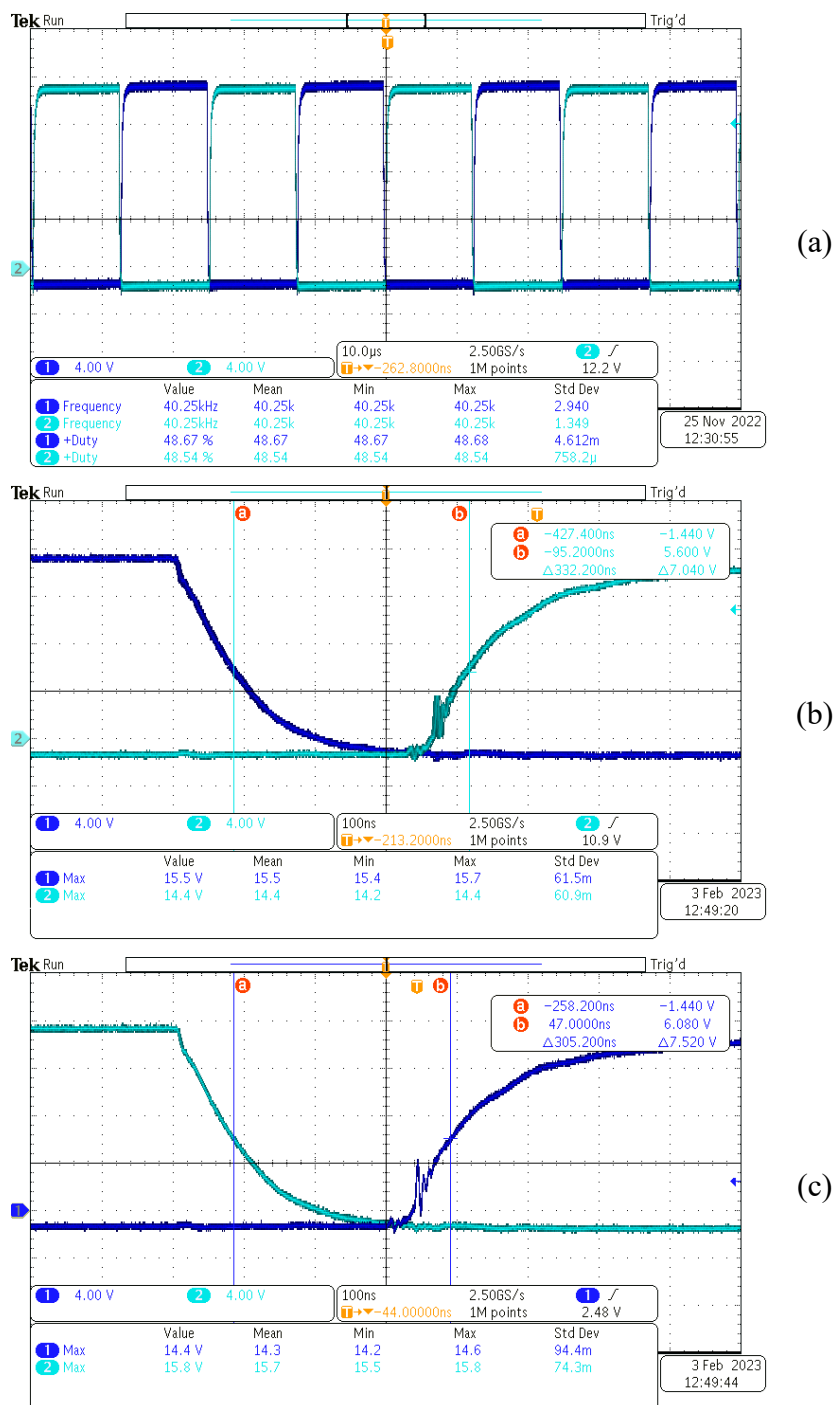
- Valor médio da corrente nos indutores ( $I_{L_1}$ ,  $I_{L_2}$ ,  $I_{L_3}$  e  $I_{L_4}$ );
- Valor médio da tensão de entrada ( $V_1$ );
- Valor médio da tensão de saída ( $V_2$ );
- Valor médio da tensão sobre os capacitores  $C_1$  e  $C_2$  ( $V_{C_1}$ ,  $V_{C_2}$ );
- Valor máximo da tensão sobre os interruptores ( $V_{S_{1m\acute{a}x}}$ ,  $V_{S_{2m\acute{a}x}}$ ,  $V_{S_{3m\acute{a}x}}$  e  $V_{S_{4m\acute{a}x}}$ );
- Ondulação da corrente nos indutores ( $\Delta i_{L_1}$ ,  $\Delta i_{L_2}$ ,  $\Delta i_{L_3}$  e  $\Delta i_{L_4}$ ).

As formas de onda apresentadas ao longo deste capítulo foram obtidas com o uso do osciloscópio MDO3014 da Tektronix®. Os dados utilizados para análise da eficiência foram

obtidos com o uso do analisador de potência PA4000 do mesmo fabricante. O protótipo foi alimentado com a fonte IT6525D da *ITECH*<sup>®</sup> de 3kW/500V/20A.

Os testes foram realizados aumentando a tensão fornecida pela fonte  $V_{fonte}$  aos poucos até a tensão nominal de 100 V. Os dados foram coletados em passos de 10V.

Figura 8.3 – (a) Sinal de comando. (b) Tempo morto 1. (c) Tempo morto 2



Fonte: Autoria própria

A Figura 8.3(a) apresenta os sinais de comando  $g_1$  e  $g_2$  que acionam os *MOSFET*. Esses sinais têm frequência de 40,25kHz e a razão cíclica é em torno de 0,485.

As Figura 8.3 (b) e(c) apresentam o tempo morto medido entre os sinais de comando  $g_1$  e  $g_2$ . O tempo morto 1 ( $tm_1$ ) é 330ns e tempo morto 2 ( $tm_2$ ) é 305ns. A duração do tempo morto é escolhida de modo que os interruptores de uma mesma célula de comutação não conduzam ao mesmo tempo. Assim, escolheu-se trabalhar com tempo morto maior que 300ns.

Observando a Figura 6.8 pode-se concluir que os valores de  $tm_1$  e  $tm_2$  afetam os valores das razões cíclicas dos sinais  $g_1$  e  $g_2$ . Quanto maior os valores de  $tm_1$  e  $tm_2$ , menor serão os valores dessas razões cíclicas. Por isso que na Figura 8.3(a) as razões cíclicas desses sinais não são de 0,5 como especificado na Tabela 6.1.

Será visto nesse capítulo que, por conta das perdas, os valores dessas razões cíclicas irão precisar mudar para o protótipo conseguir atingir a potência nominal.

## 8.2 EXPERIMENTO COM FLUXO DE POTÊNCIA POSITIVO

A Tabela 8.1 apresenta os resultados teóricos de um conversor ideal, livre de perdas, operando com o fluxo de potência positivo.

A Tabela 8.2 apresenta os resultados experimentais do protótipo operando com o fluxo de potência positivo, com os sinais de comando dos interruptores com a frequência de chaveamento de 40,25kHz e razões cíclicas em torno de 0,485.

Comparando os dados entre a Tabela 8.2 e a Tabela 8.1 pode-se concluir que as perdas atreladas aos valores da razão cíclica dos sinais de comando  $g_1$  e  $g_2$  afetam os valores médios das correntes e da tensão de saída. O protótipo não está trabalhando com ganho unitário como esperado, ele está com o ganho entorno de 0,91. Assim, ele entrega uma potência na saída menor que a esperada. Uma solução para esse problema é aumentar o tempo em que ocorre a transferência de energia da fonte de entrada para a saída. Ou seja, aumentar a razão cíclica do sinal  $g_1$ .

Além disso, analisando os valores máximos das tensões nos interruptores, percebe-se que nos interruptores  $S_2$  e  $S_3$  esses valores são aproximadamente duas vezes maiores que as tensões  $V_{C_2}$  e  $V_{C_1}$ , que são os valores impostos quando essas chaves estão bloqueadas. Essas sobretensões ocorrem nos interruptores em que os diodos intrínsecos dos *MOSFET* conduzem, durante o processo de recuperação reversa desses diodos.

Por conta disso só foi possível trabalhar de forma segura com o conversor até aproximadamente 80V ( $V_1 = 79,6$  V). As Figura 8.4(a) e (b) mostram as tensões sobre os interruptores quando a tensão  $V_1 = 79,6$  V. Nelas, percebe-se que  $V_{S_{2\text{máx}}}$  e  $V_{S_{3\text{máx}}}$  são respectivamente iguais a 172 V e 192 V. Como o limite da chave é de 250 V seria muito arriscado continuar os testes, aumentando a tensão de entrada.

Ainda observando essas figuras, percebe-se que as correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$ ,  $i_{L_3}(t)$  e  $i_{L_4}(t)$  se comportam como o esperado. Elas são ondas triangulares, as correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$  e  $i_{L_4}(t)$  são positivas e  $i_{L_3}(t)$  é negativa. Além disso,  $i_{L_1}(t) = i_{L_2}(t) + i_{L_3}(t) + i_{L_4}(t)$ ,  $I_{L_4} = I_{L_1}$  e  $I_{L_3} = -I_{L_2}$ .

A Figura 8.5(a) e (b) apresentam, respectivamente, as tensões nos capacitores  $C_1$  e  $C_2$ , e as tensões na entrada e na saída do protótipo quando a tensão  $V_1 = 79,6$  V. Nelas, percebe-se que que sobretensões causadas no chaveamento dos interruptores são sentidas pelos capacitores  $C_1$  e  $C_2$ , pela fonte e pela carga.

A Figura 8.6 e Figura 8.7 mostram com mais clareza as sobretensões nos interruptores. Percebe-se que os interruptores  $S_2$  e  $S_3$  além de terem picos de tensão maiores do que os interruptores  $S_1$  e  $S_4$ , eles demoram mais tempo sair do estado de condução para o de bloqueio. Isso acontece devido à recuperação reversa dos diodos de corpo dessas chaves. Os diodos de corpo  $S_1$  e  $S_4$  não entram em condução quando a potência é positiva, por isso que os picos de tensão sobre essas chaves são menores.

Vale lembrar que a recuperação reversa dos diodos acontece devido à presença de uma energia na junção pn desses diodos. Essa energia ao ser liberada causa sobretensões e sobrecorrentes no interruptor.

Esse teste do protótipo foi feito sem nenhum mecanismo nos interruptores para minimizar as sobretensões e sobrecorrentes nela. Para conseguir chegar até a tensão nominal de 100 V, escolhe-se colocar um circuito  $RC$  chamado *snubber* que visa amortecer essas sobretensões e sobrecorrentes.

Vale lembrar que, apesar de as correntes nos interruptores não terem sido medidas, o processo de sobrecorrente ainda ocorre nelas como reflexo da ocorrência da sobretensão.



Tabela 8.1 – Resultados teóricos para potência positiva

$V_1$ (V)	$V_2$ (V)	$V_{C_1}$ (V)	$V_{C_2}$ (V)	$V_{S_1máx}$ (V)	$V_{S_2máx}$ (V)	$V_{S_3máx}$ (V)	$V_{S_4máx}$ (V)	$I_{L_1}$ (A)	$\Delta i_{L_1}$ (A)	$I_{L_2}$ (A)	$\Delta i_{L_2}$ (A)	$I_{L_3}$ (A)	$\Delta i_{L_3}$ (A)	$I_{L_4}$ (A)	$\Delta i_{L_4}$ (A)	Potência (W)
10,00	10,00	10,00	10,00	10,05	10,05	10,05	10,05	1,00	0,40	1,00	0,40	-1,00	0,40	1,00	0,40	10
20,00	20,00	20,00	20,00	20,10	20,10	20,10	20,10	2,00	0,80	2,00	0,80	-2,00	0,80	2,00	0,80	40
30,00	30,00	30,00	30,00	30,16	30,16	30,16	30,16	3,00	1,20	3,00	1,20	-3,00	1,20	3,00	1,20	90
40,00	40,00	40,00	40,00	40,21	40,21	40,21	40,21	4,00	1,60	4,00	1,60	-4,00	1,60	4,00	1,60	160
50,00	50,00	50,00	50,00	50,26	50,26	50,26	50,26	5,00	2,00	5,00	2,00	-5,00	2,00	5,00	2,00	250
60,00	60,00	60,00	60,00	60,31	60,31	60,31	60,31	6,00	2,40	6,00	2,40	-6,00	2,40	6,00	2,40	360
70,00	70,00	70,00	70,00	70,36	70,36	70,36	70,36	7,00	2,80	7,00	2,80	-7,00	2,80	7,00	2,80	490
80,00	80,00	80,00	80,00	80,42	80,42	80,42	80,42	8,00	3,21	8,00	3,21	-8,00	3,21	8,00	3,21	640
90,00	90,00	90,00	90,00	90,47	90,47	90,47	90,47	9,00	3,61	9,00	3,61	-9,00	3,61	9,00	3,61	810
100,00	100,00	100,00	100,00	100,52	100,52	100,52	100,52	10,00	4,01	10,00	4,01	-10,00	4,01	10,00	4,01	1000

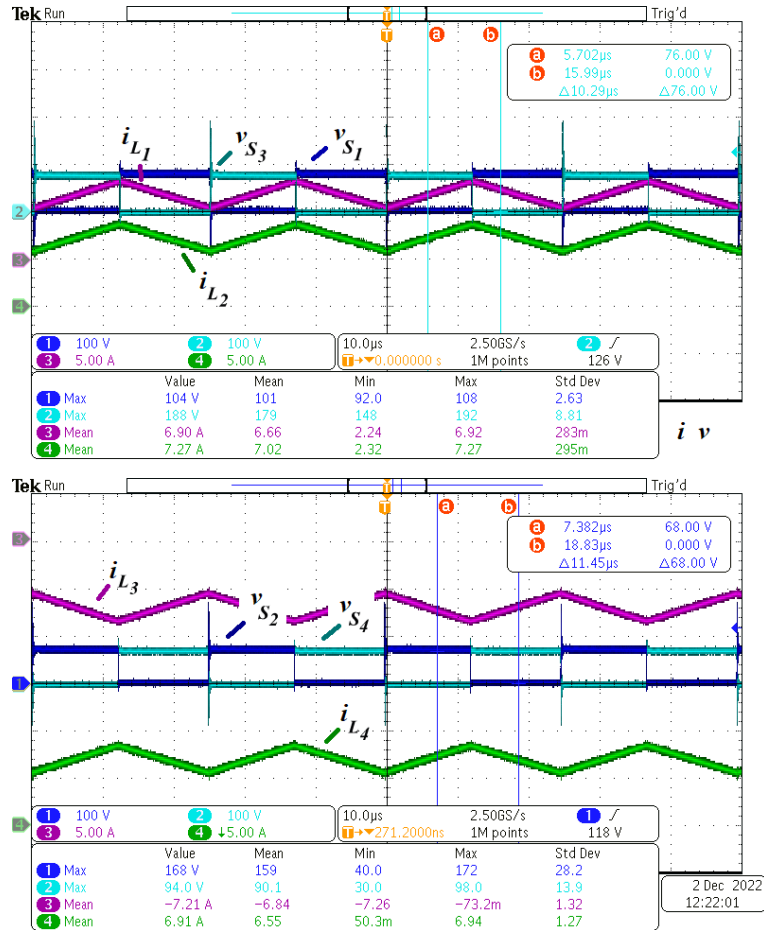
Fonte: Autoria própria

Tabela 8.2 – Resultados experimental – Interruptores sem *snubber* e razões cíclicas em torno de 0,485

$V_1$ (V)	$V_2$ (V)	$V_{C_1}$ (V)	$V_{C_2}$ (V)	$V_{S_1máx}$ (V)	$V_{S_2máx}$ (V)	$V_{S_3máx}$ (V)	$V_{S_4máx}$ (V)	$I_{L_1}$ (A)	$\Delta i_{L_1}$ (A)	$I_{L_2}$ (A)	$\Delta i_{L_2}$ (A)	$I_{L_3}$ (A)	$\Delta i_{L_3}$ (A)	$I_{L_4}$ (A)	$\Delta i_{L_4}$ (A)	Potência (W)
10,7	9,26	10,6	9,74	15,2	20,4	22	14	0,884	0,38	0,906	0,34	-0,928	0,4	0,904	0,38	8,9359
21	19,3	21	19,4	30,4	39,2	42,4	28	1,87	0,82	1,91	0,82	-1,92	0,8	1,86	0,8	37,828
32,5	29,6	32,4	29,6	45,6	60,8	64,8	42,4	2,86	1,2	2,94	1,2	-2,96	1,2	2,9	1,2	89,984
41,2	37,8	40,3	37	56	75,2	81,6	51,2	3,63	1,4	3,7	1,44	-3,67	1,44	3,58	1,44	145,908
48,8	44,9	49,3	45,2	65,6	92,8	101	62,4	4,34	1,76	4,45	1,76	-4,54	1,84	4,39	1,84	208,785
59,9	54,8	59,8	55	78,4	114	125	73,6	5,3	2,24	5,47	2,16	-5,54	2,2	5,39	2,2	309,62
71,1	64,7	69,8	63,7	91,2	136	157	83,2	6,12	2,4	6,29	2,4	-6,3	2,48	6,1	2,48	427,667
79,6	72,5	80,6	73,5	108	172	192	98	6,92	2,88	7,28	2,88	-7,22	2,88	6,93	2,88	530,7

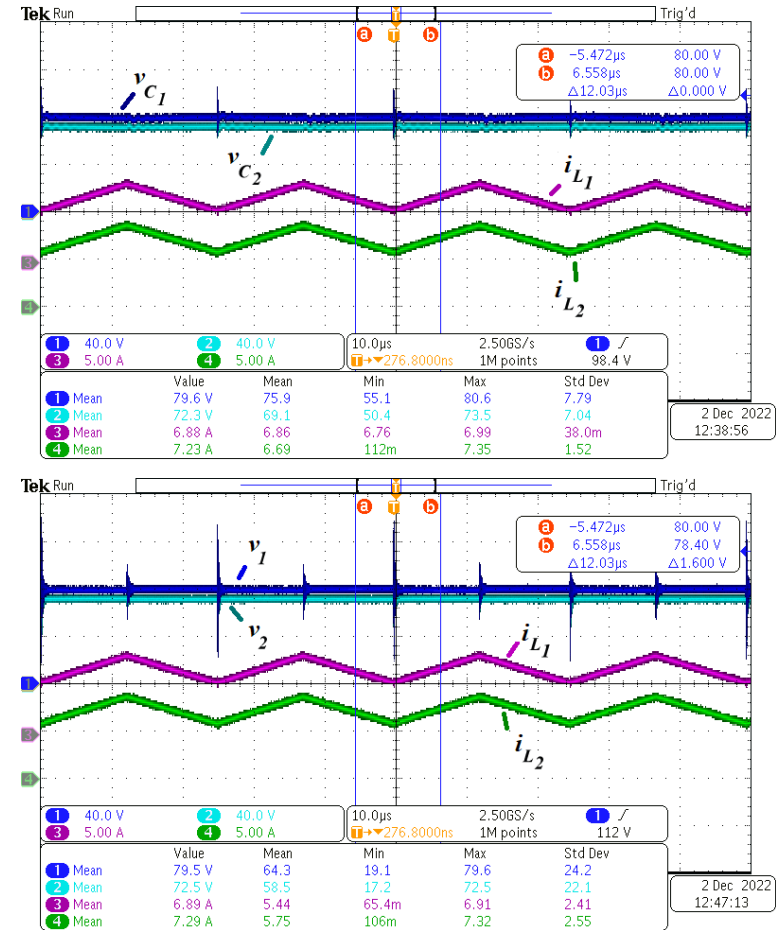
Fonte: Autoria própria

Figura 8.4 – Resultado experimental quando  $V_1=79,6$  V. (a)  $v_{S1}$  (100V/div),  $v_{S3}$  (100V/div),  $i_{L1}$  (5A/div) e  $i_{L2}$  (5A/div). (b)  $v_{S2}$  (100V/div),  $v_{S4}$  (100V/div),  $i_{L3}$  (5A/div) e  $i_{L4}$  (5A/div).



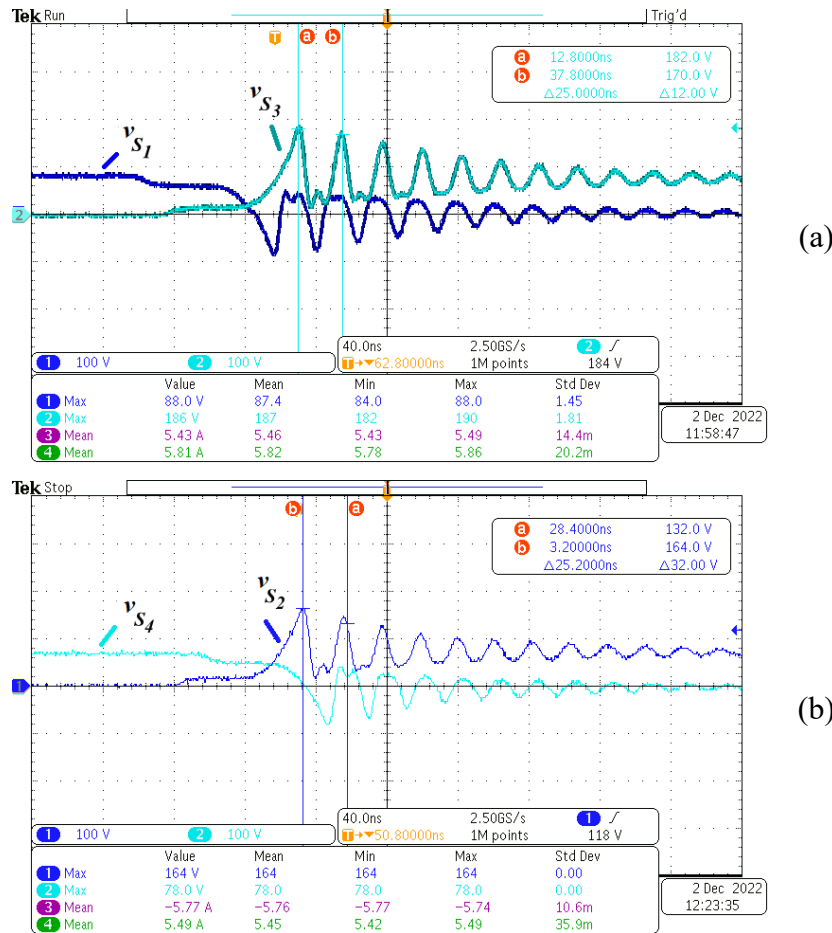
Fonte: Autoria própria

Figura 8.5 – Resultado experimental quando  $V_1=79,6$  V. (a)  $v_{C1}$  (40V/div),  $v_{C2}$  (40V/div),  $i_{L1}$  (5A/div) e  $i_{L2}$  (5A/div). (b)  $V_1$  (40V/div),  $V_2$  (40V/div),  $i_{L3}$  (5A/div) e  $i_{L4}$  (5A/div).



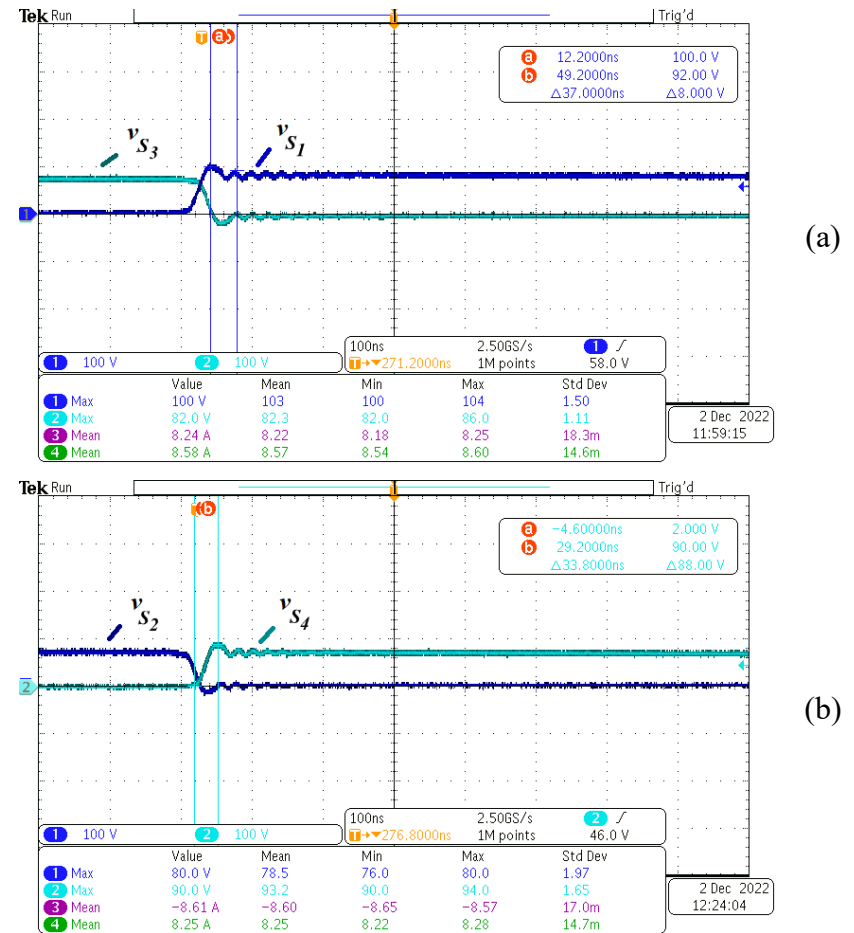
Fonte: Autoria própria

Figura 8.6 – Resultado experimental quando  $V_1=79,6$  V. (a)  $v_{S1}$  (100V/div) e  $v_{S3}$  (100V/div). (b)  $v_{S2}$  (100V/div) e  $v_{S4}$  (100V/div).



Fonte: Autoria própria

Figura 8.7 – Resultado experimental quando  $V_1=79,6$  V. (a)  $v_{S1}$  (100V/div) e  $v_{S3}$  (100V/div). (b)  $v_{S2}$  (100V/div) e  $v_{S4}$  (100V/div).



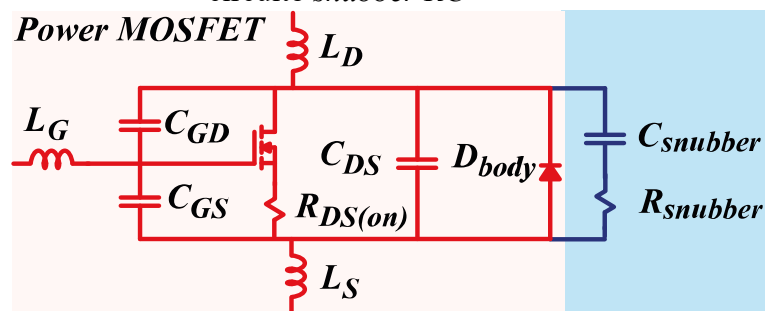
Fonte: Autoria própria

### 8.2.1 Dimensionamento dos snubbers

No item 6.4, foi mencionado que a sobretensão e a sobrecorrente são causadas pela liberação da energia armazenada nas indutâncias e capacitâncias parasitas presentes no *MOSFET* e na placa *PCB* quando os interruptores mudam de estado.

A Figura 8.8 apresenta o modelo de um *MOSFET* de potência incluindo os elementos parasitas e o circuito *snubber RC*. O circuito *snubber* visa amortecer essas oscilações diminuindo assim a sobretensão e a sobrecorrente.

Figura 8.8 – Modelo de um *MOSFET* de potência incluindo os elementos parasitas e o circuito *snubber RC*



Fonte: Autoria própria

As Figura 8.6 e Figura 8.7 apresentam as formas de ondas das tensões sobre os interruptores  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ . É possível observar que as sobretensões nos interruptores são acompanhadas por uma oscilação, que geralmente ocorre devido à ressonância entre o capacitor  $C_{DS}$  e a indutância  $L_{LK}$ , que é a soma de  $L_D$ ,  $L_S$  e outras indutâncias parasitas presentes na trilha da placa *PCB*.

O amortecimento das oscilações é feito colocando em paralelo ao interruptor um resistor ( $R_{snubber}$ ) em série com um capacitor ( $C_{snubber}$ ). Não é possível colocar apenas um resistor, pois isso iria fazer um curto no interruptor, já que esse resistor, que possui um valor pequeno, faria com que a corrente passasse por ele e não pelo canal do interruptor. Dessa maneira, o capacitor é adicionado para evitar que a componente CC dessa corrente passe pelo resistor (STEP-BY-STEP... 2023).

A energia armazenada nos elementos parasitas passará a interagir com  $R_{snubber}$  e  $C_{snubbers}$  e começará a dissipar em  $R_{snubber}$ .

Observando a Figura 8.6 é possível calcular a frequência da ressonância ( $f_{ringing}$ ) de  $C_{DS}$  com  $L_{LK}$ . Para isso, é necessário medir o intervalo entre picos causados pela oscilação da tensão sobre os interruptores. Na figura, observa-se que esse intervalo é de aproximadamente 25 ns. Assim, a frequência de ressonância, que é o inverso desse intervalo, é de 40MHz ( $\frac{1}{25ns}$ ).

Olhando o datasheet do *MOSFET* IRFB4332, concluiu-se que quando a tensão  $V_{DS}$  é 100 V, o valor de  $C_{DS}$  é em torno de 360pF. Assim, é possível estimar o valor de  $L_{LK}$  com a equação (8.1) (STEP-BY-STEP... 2023).

O valor da resistência  $R_{snubber}$  é calculado usando a equação (8.2) e resulta em 11  $\Omega$ . No protótipo, no *snubber* de cada chave, foram usados 3 resistores de 33  $\Omega$ /5W em paralelo (STEP-BY-STEP... 2023).

A potência dissipada no *snubber* irá depender do valor escolhido para  $C_{snubber}$ . Quando maior o seu valor, mais amortecido será a sobretensão da tensão e maior será a potência dissipada por  $R_{snubber}$ . O valor escolhido para  $C_{snubber}$  foi de 10 nF. Assim a potência dissipada, calculada na equação (8.3), foi de 4W (STEP-BY-STEP... 2023).

$$L_{LK} = \frac{1}{(2 \cdot \pi \cdot f_{ringing})^2 \cdot C_{DS}} = 44nH \quad (8.1)$$

$$R_{snubber} = \sqrt{\frac{L_{LK}}{C_{DS}}} = 11\Omega \quad (8.2)$$

$$P_{snubber} = C_{snubber} \cdot V_{SD}^2 \cdot f_s = 10nF \cdot 100V^2 \cdot 40kHz = 4W \quad (8.3)$$

Os *snubbers* foram colocados em todos os quatro interruptores, uma vez que o conversor é bidirecional.

Observando a Figura 8.6 e a Figura 8.7, percebe-se que as sobretensões apresentadas durante o bloqueio dos interruptores  $S_2$  e  $S_3$  são maiores que as sobretensões apresentadas em  $S_1$  e  $S_4$ . Isso pode levar a uma falsa conclusão de que só os interruptores  $S_2$  e  $S_3$  irão precisar de *snubbers*. Porém quando o protótipo for funcionar com potência negativa, os interruptores  $S_1$  e  $S_4$  que irão apresentar uma alta sobretensão, pois sofreram com o processo de recuperação reversa dos seus diodos de corpo.

### 8.2.2 Conversor com *snubbers* nos interruptores

Com os *snubbers* colocados, foram realizados dois novos testes. O primeiro teste foi com o protótipo operando com fluxo de potência positivo, com os sinais de comando dos interruptores com a frequência de chaveamento de 40,25kHz e razões cíclicas em torno de 0,485. Esse teste foi realizado para verificar o funcionamento do *snubber* em diminuir os valores de picos.

O segundo teste foi feito com o protótipo operando com fluxo de potência positivo, com os sinais de comando dos interruptores com a frequência de chaveamento de 40,25kHz, com  $g_1$  com razão cíclica igual a 0,511 e  $g_2$  com a razão cíclica igual a 0,462. O intuito desse teste é aumentar o ganho do protótipo, deixando-o unitário e verificando se ele consegue trabalhar conforme as especificações do dimensionamento.

A Tabela 8.3 apresenta os resultados experimentais do primeiro teste, em que o protótipo operou com razões cíclicas em torno de 0,485.

Comparando os dados entre a Tabela 8.3 e a Tabela 8.2 conclui-se os *snubbers* conseguiram diminuir os valores máximos das tensões nos interruptores. A redução foi bem significativa nas tensões sobre os interruptores  $S_2$  e  $S_3$ . Observando os valores dessas tensões quando a tensão de entrada ( $V_1$ ) é próxima de 80 V, percebe-se que  $V_{S_2máx}$  foi de 172 V para 110 V e  $V_{S_3máx}$  foi de 192 V para 126 V.

Por conta dessa redução, foi possível colocar a tensão nominal do dimensionamento na entrada do conversor. Percebe-se que quando a tensão de entrada ( $V_1$ ) for de 96,1 V, as tensões máximas nos interruptores  $S_2$  e  $S_3$  são iguais a 132 V e 151 V. Esses valores estão bem abaixo do limite de tensão de 250 V do interruptor utilizado.

Analisando os dados obtidos com a tensão  $V_1$  de 10V a 80 V pode-se concluir que a introdução dos *snubbers* nos interruptores não afetou a potência entregue pelo conversor e não afetou significativamente os valores de  $I_{L_1}$ ,  $I_{L_2}$ ,  $I_{L_3}$ ,  $I_{L_4}$ ,  $V_1$ ,  $V_2$ ,  $V_{C_1}$ ,  $V_{C_2}$ ,  $\Delta i_{L_1}$ ,  $\Delta i_{L_2}$ ,  $\Delta i_{L_3}$  e  $\Delta i_{L_4}$ .

A seguir, foram analisadas as formas de ondas do conversor após a introdução dos *snubbers* nos interruptores. As formas de onda foram obtidas quando a tensão  $V_1$  foi igual 96,1V.

As Figura 8.9(a) e (b) mostram as tensões sobre os interruptores, como já discutido anteriormente, percebe-se que os seus valores máximos diminuíram.

As Figura 8.10(a) e (b) apresentam, respectivamente, as tensões nos capacitores  $C_1$  e  $C_2$ , e as tensões na entrada e na saída do protótipo. Nelas, percebe-se que as sobretensões causadas no chaveamento dos interruptores são “menos sentidas” pelos capacitores  $C_1$  e  $C_2$ , e pela fonte. Ainda existem picos na tensão, porém eles são menores quando comparado com os picos de tensão com o protótipo operando sem *snubbers*.

A Figura 8.11 e a Figura 8.12 mostram com mais clareza as sobretensões nos interruptores. Percebe-se que os *snubbers* não apenas reduzem os valores máximos das tensões, mas também diminuem suas oscilações.

A Tabela 8.4 apresenta os resultados experimentais do segundo teste, em que o protótipo operou com o sinal de comando  $g_1$  com a razão cíclica igual a 0,511 e o sinal de comando  $g_2$  com a razão cíclica igual a 0,462. Observando essa tabela, observa-se que o aumento da razão cíclica do sinal de comando  $g_1$  fez com que mais potência fosse entregue para a carga, aumentando assim os valores médios das correntes nos indutores, da tensão de saída  $V_2$  e da tensão no capacitor  $C_2$ .

Tirando os valores máximos nos interruptores, percebeu-se que os resultados obtidos ficaram bem próximos dos valores apresentados na Tabela 8.1, que são os resultados teóricos. Dessa maneira, foi possível validar o funcionamento do conversor dimensionado e construído neste trabalho, comprovando que ele consegue entregar para a carga a potência para a qual ele foi dimensionado.

A seguir, foram analisadas as formas de ondas do conversor após a introdução dos *snubbers* nos interruptores e o ajuste das razões cíclicas. As formas de onda foram obtidas quando a tensão  $V_1$  foi igual a 97,9 V.

As Figura 8.13(a) e (b) mostram as tensões sobre os interruptores, como já discutido anteriormente, percebe-se que os seus valores máximos diminuiram com a introdução dos *snubbers*.

As Figura 8.14(a) e (b) apresentam, respectivamente, as tensões nos capacitores  $C_1$  e  $C_2$ , e as tensões na entrada e na saída do protótipo. Nelas, percebe-se que as sobretensões causadas no chaveamento dos interruptores são “menos sentidas” pelos capacitores  $C_1$  e  $C_2$ , pela fonte e pela carga. Ainda existem picos na tensão, porém eles são menores quando comparado com os picos de tensão com o protótipo operando sem *snubbers*.

A Figura 8.15 e a Figura 8.16 mostram com mais clareza as sobretensões nos interruptores. Percebe-se que os *snubbers* não apenas reduzem os valores máximos das tensões,

mas também diminuem suas oscilações. Além disso, percebe-se que os interruptores  $S_2$  e  $S_3$  demoram mais tempo para sair do estado de condução para o de bloqueio do que os interruptores  $S_1$  e  $S_4$ . Isso aconteceu devido à recuperação reversa dos diodos de corpo dessas chaves. Os diodos de corpo  $S_1$  e  $S_4$  não entram em condução quando a potência é positiva, por isso que os picos de tensão sobre essas chaves foram menores.



Tabela 8.3 – Resultados experimental – Potência positiva, interruptores com *snubber* e razões cíclicas iguais a 0,485

$V_1$ (V)	$V_2$ (V)	$V_{C_1}$ (V)	$V_{C_2}$ (V)	$V_{S_{1máx}}$ (V)	$V_{S_{2máx}}$ (V)	$V_{S_{3máx}}$ (V)	$V_{S_{4máx}}$ (V)	$I_{L_1}$ (A)	$\Delta i_{L_1}$ (A)	$I_{L_2}$ (A)	$\Delta i_{L_2}$ (A)	$I_{L_3}$ (A)	$\Delta i_{L_3}$ (A)	$I_{L_4}$ (A)	$\Delta i_{L_4}$ (A)	Potência (W)
9,81	9,3	9,95	9,38	12,2	16,4	19,4	11,6	0,932	0,36	0,937	0,36	-0,925	0,36	0,917	0,36	8,8164
20,8	19,8	20,4	19,3	23,2	33	38	22,6	1,91	0,76	1,94	0,8	-1,92	0,78	1,89	0,78	39,006
31,6	29,7	30,9	29,5	34,8	49,8	57,2	33	2,93	1,2	2,97	1,2	-2,97	1,2	2,95	1,12	88,803
38,4	36,7	38,8	36,6	45,6	61,2	71,2	42,8	3,64	1,44	3,65	1,4	-3,65	1,44	3,63	1,44	137,625
47,1	44,7	47,7	44,9	54	74	82,8	52,4	4,42	1,6	4,52	1,76	-4,47	1,72	4,43	1,76	203,385
59,5	55,6	59,4	55,4	68,8	88	101	64,4	5,55	2,08	5,59	2,24	-5,63	2,4	5,53	2,32	313,584
67,9	64,3	67,8	64,3	79,2	99,6	113	74	6,37	2,48	6,37	2,48	-6,51	2,48	6,38	2,56	416,664
78,4	73,1	78,5	73,1	88,8	110	126	85,6	7,22	2,72	7,26	2,72	-7,34	2,88	7,21	2,8	535,092
86,3	80,8	87,6	81,2	99,2	118	138	93,6	8,02	3,28	8,09	3,04	-8,14	3,12	8,02	3,2	653,672
96,1	89,7	96,1	89,9	110	132	151	103	8,89	3,44	8,99	3,44	-9	3,52	8,87	3,44	820,755

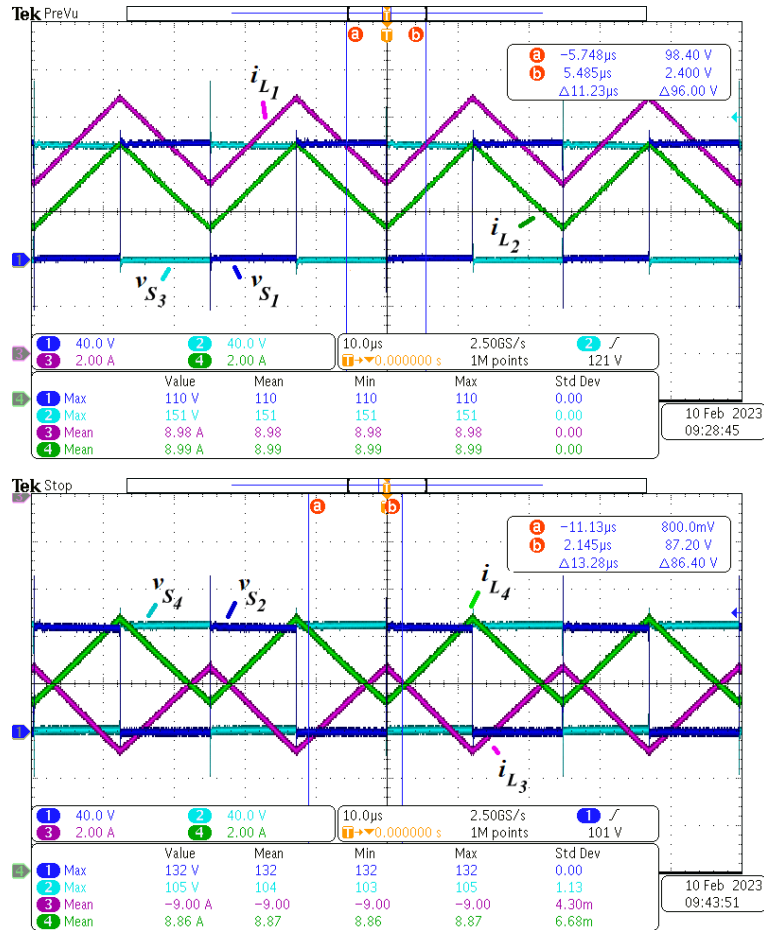
Fonte: Autoria Própria

Tabela 8.4 – Resultados experimental – Potência positiva, interruptores com *snubber* e razões cíclica iguais a 0,511 e 0,462

$V_1$ (V)	$V_2$ (V)	$V_{C_1}$ (V)	$V_{C_2}$ (V)	$V_{S_{1máx}}$ (V)	$V_{S_{2máx}}$ (V)	$V_{S_{3máx}}$ (V)	$V_{S_{4máx}}$ (V)	$I_{L_1}$ (A)	$\Delta i_{L_1}$ (A)	$I_{L_2}$ (A)	$\Delta i_{L_2}$ (A)	$I_{L_3}$ (A)	$\Delta i_{L_3}$ (A)	$I_{L_4}$ (A)	$\Delta i_{L_4}$ (A)	Potência (W)
9,95	10,1	9,93	10	12,4	18,2	19,4	12,9	1,11	0,4	1,05	0,4	-1,05	0,4	1,12	0,4	10,302
20,5	21	20,3	21	23,4	36,2	38,6	24,2	2,25	0,8	2,13	0,84	-2,12	0,8	2,31	0,8	45,36
32,1	32,5	30,9	32,2	36,4	54,8	58	38	3,53	1,2	3,25	1,12	-3,27	1,2	3,55	1,2	108,225
38,8	39,6	38,5	40	46	67,6	70,8	46,8	4,38	1,56	4,02	1,64	-4,02	1,52	4,37	1,56	161,964
47,6	48,4	47,2	48,8	56,6	80,4	83,6	58	5,29	1,84	4,93	1,92	-5,06	1,84	5,44	1,8	240,548
57,7	60,4	57,6	60,3	68,8	95,2	99,2	70,8	6,57	2,4	6,06	2,32	-6,08	2,4	6,56	2,32	367,836
69,1	70,4	69,2	70,5	81,6	107	114	83,2	7,65	2,56	6,98	2,56	-7,11	2,8	7,61	2,8	495,616
78,1	79,3	78,2	79,4	91,2	119	128	92	8,64	3,04	7,88	3,04	-7,95	2,96	8,57	2,88	629,642
87,4	88,5	87,4	88,5	101	134	141	103	9,62	3,36	8,83	3,36	-8,88	3,36	9,61	3,28	783,225
97,9	98,4	97,8	98,5	113	147	158	114	10,9	4	9,85	4	-9,92	4	10,8	4	984

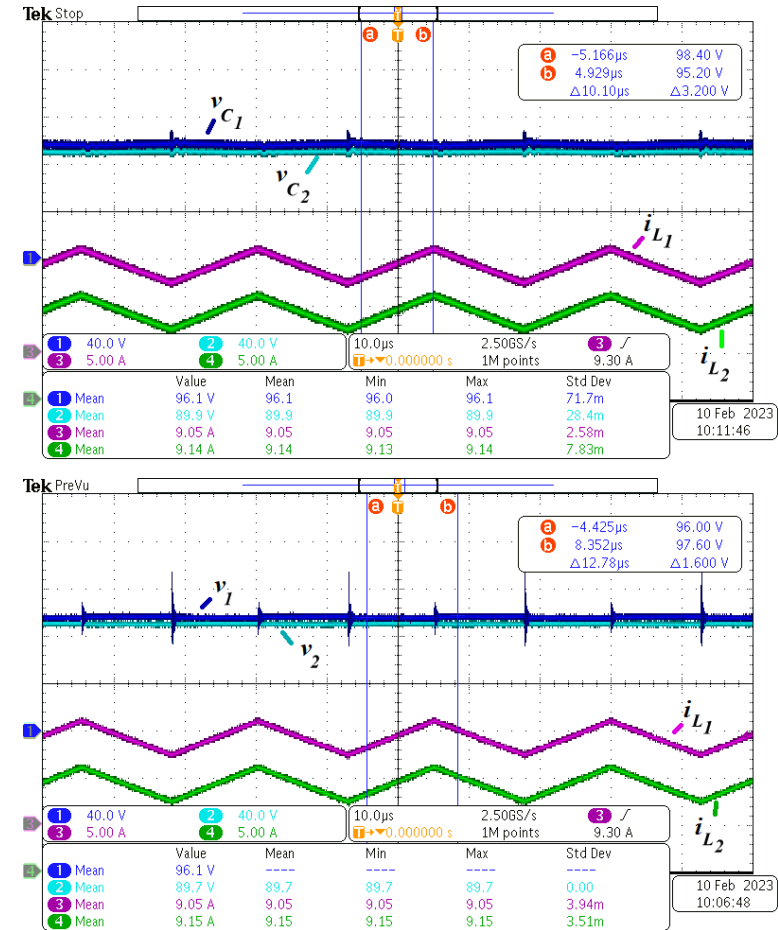
Fonte: Autoria Própria

Figura 8.9 – Resultado experimental quando  $V_1=96,1$  V. (a)  $v_{S_1}$  (40V/div),  $v_{S_3}$  (40V/div),  $i_{L_1}$  (2A/div) e  $i_{L_2}$  (2A/div). (b)  $v_{S_2}$  (40V/div),  $v_{S_4}$  (40V/div),  $i_{L_3}$  (2A/div) e  $i_{L_4}$  (2A/div).



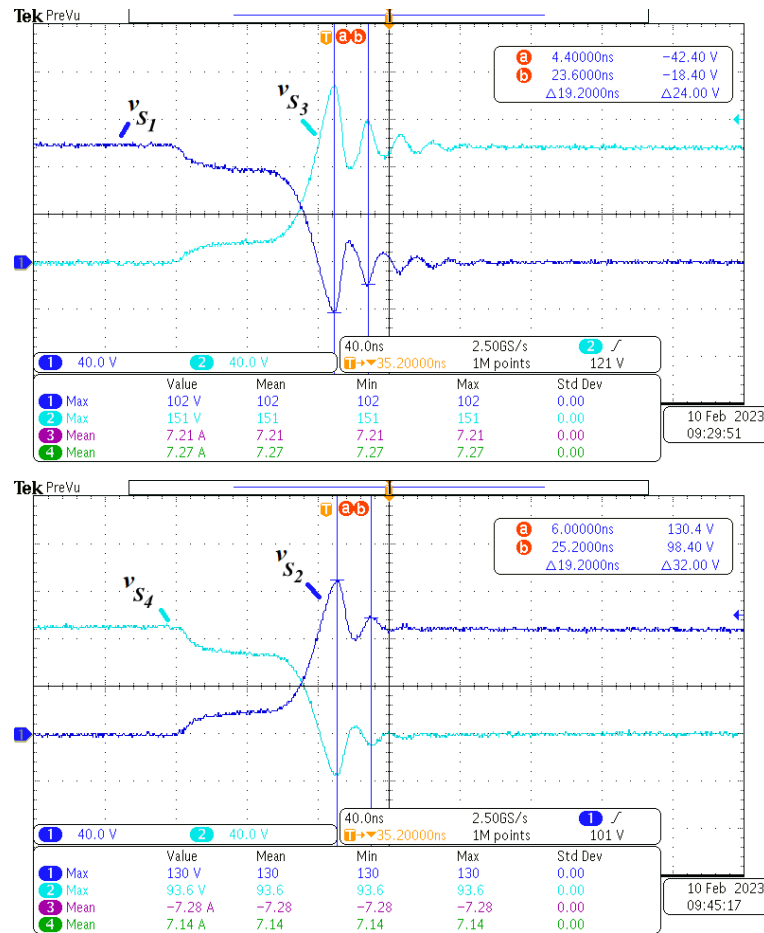
Fonte: Autoria própria

Figura 8.10 – Resultado experimental quando  $V_1=96,1$  V. (a)  $v_{C_1}$  (40V/div),  $v_{C_2}$  (40V/div),  $i_{L_1}$  (5A/div) e  $i_{L_2}$  (5A/div). (b)  $v_1$  (40V/div),  $v_2$  (40V/div),  $i_{L_3}$  (5A/div) e  $i_{L_4}$  (5A/div).



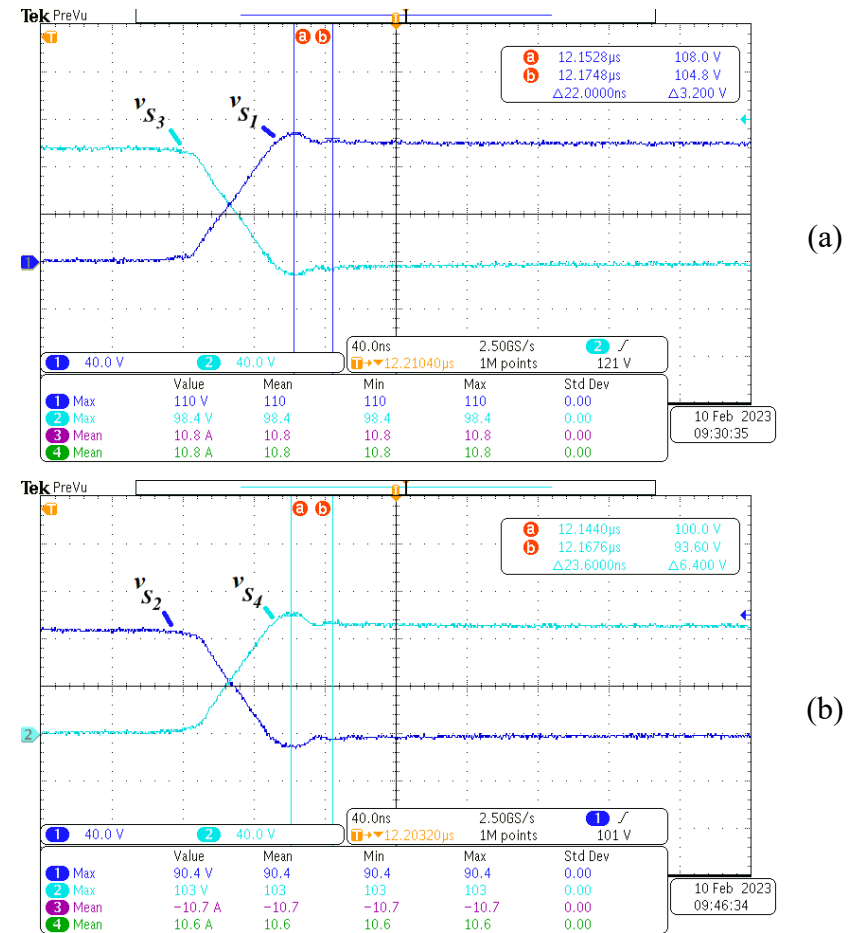
Fonte: Autoria própria

Figura 8.11 – Resultado experimental quando  $V_1=96,1$  V. (a)  $v_{S1}$  (40V/div) e  $v_{S3}$  (40V/div). (b)  $v_{S2}$  (40V/div) e  $v_{S4}$  (40V/div).



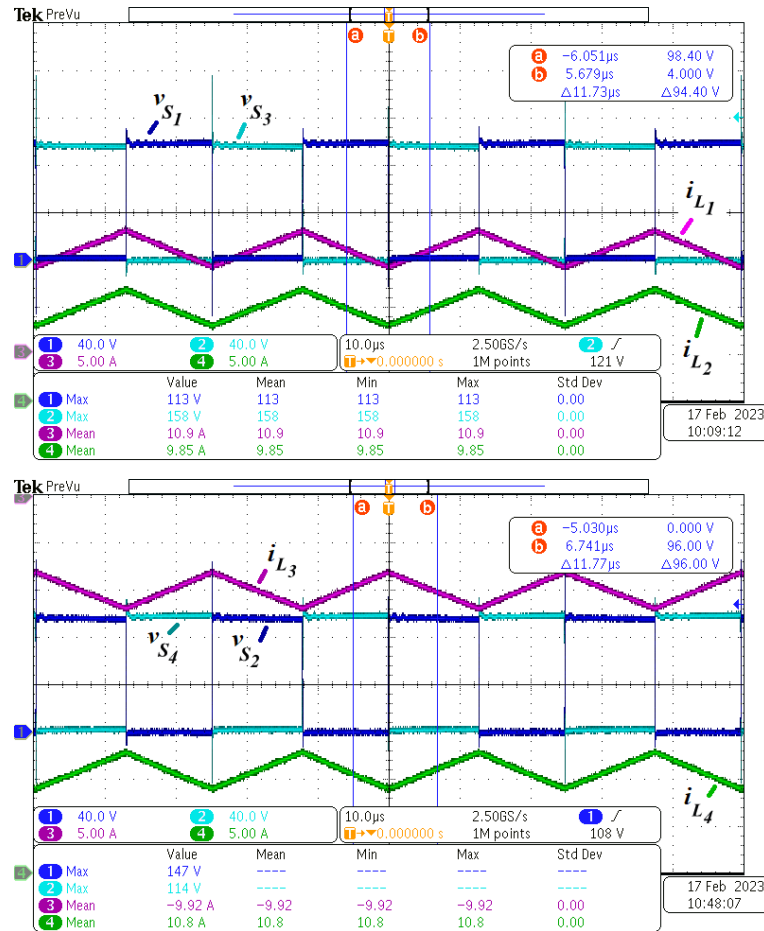
Fonte: Autoria própria

Figura 8.12 – Resultado experimental quando  $V_1=96,1$  V. (a)  $v_{S1}$  (40V/div) e  $v_{S3}$  (40V/div). (b)  $v_{S2}$  (40V/div) e  $v_{S4}$  (40V/div).



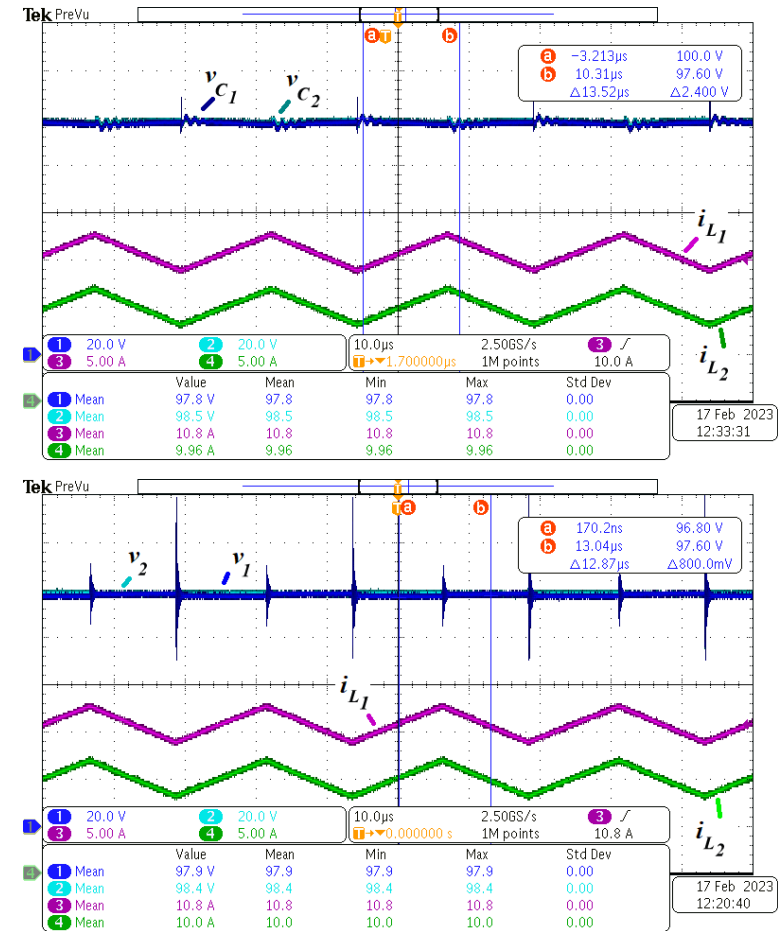
Fonte: Autoria própria

Figura 8.13 – Resultado experimental quando  $V_1=97,9$  V. (a)  $v_{S1}$  (40V/div),  $v_{S3}$  (40V/div),  $i_{L1}$  (5A/div) e  $i_{L2}$  (5A/div). (b)  $v_{S2}$  (40V/div),  $v_{S4}$  (40V/div),  $i_{L3}$  (5A/div) e  $i_{L4}$  (5A/div).



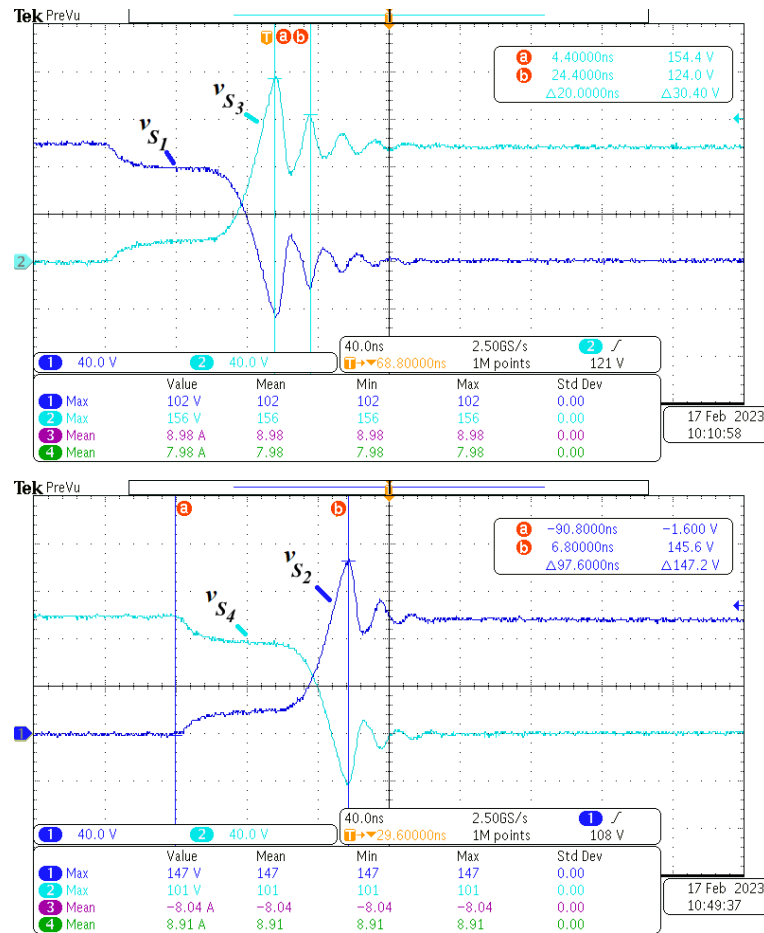
Fonte: Autoria própria

Figura 8.14 – Resultado experimental quando  $V_1=97,9$  V. (a)  $v_{C1}$  (20V/div),  $v_{C2}$  (20V/div),  $i_{L1}$  (5A/div) e  $i_{L2}$  (5A/div). (b)  $v_1$  (20V/div),  $v_2$  (20V/div),  $i_{L3}$  (5A/div) e  $i_{L4}$  (5A/div).



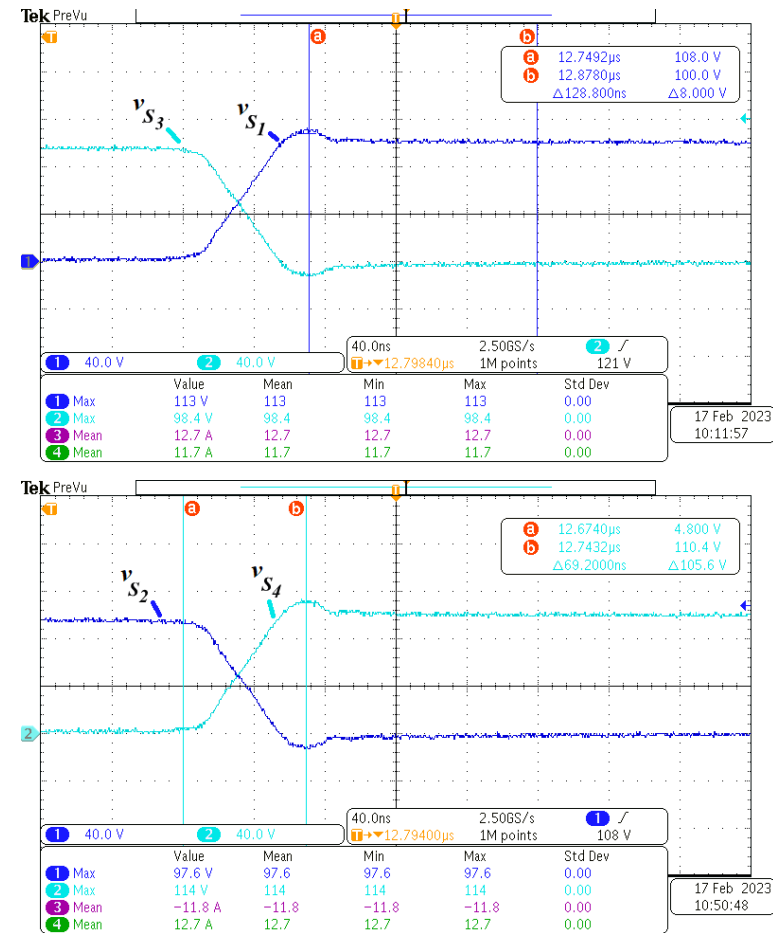
Fonte: Autoria própria

Figura 8.15 – Resultado experimental quando  $V_1=97,9$  V. (a)  $v_{S_1}$  (40V/div) e  $v_{S_3}$  (40V/div). (b)  $v_{S_2}$  (40V/div) e  $v_{S_4}$  (40V/div).



Fonte: Autoria própria

Figura 8.16 – Resultado experimental quando  $V_1=97,9$  V. (a)  $v_{S_1}$  (40V/div) e  $v_{S_3}$  (40V/div). (b)  $v_{S_2}$  (40V/div) e  $v_{S_4}$  (40V/div).



Fonte: Autoria própria

### 8.3 EXPERIMENTO COM FLUXO DE POTÊNCIA NEGATIVA

A Figura 8.2(b) mostra o esquemático montado para a realização dos testes com fluxo de potência negativa. Os terminais de  $V_2$  foram conectados à fonte de alimentação. E os terminais de  $V_1$  foram conectados à carga  $R_o$ .

A Tabela 8.5 apresenta os resultados teóricos de um conversor ideal, livre de perdas, operando com o fluxo de potência negativo.

A Tabela 8.6 apresenta os resultados experimentais do protótipo operando com o fluxo de potência negativo, com os sinais de comando dos interruptores com a frequência de chaveamento de 40,25kHz, com  $g_1$  com razão cíclica igual a 0,462 e  $g_2$  com a razão cíclica igual a 0,511.

Tirando os valores máximos nos interruptores, percebe-se que os resultados obtidos ficaram bem próximos dos valores apresentados da Tabela 8.5, que são os resultados teóricos. Dessa maneira, foi possível validar o funcionamento do conversor dimensionado e construído neste trabalho, comprovando que ele consegue entregar para a carga a potência para a qual ele foi dimensionado. Além disso, foi possível validar o seu funcionamento bidirecional, já que ele funcionou operando com potências positiva e negativa.

A seguir, foram analisadas as formas de ondas do conversor quando a tensão  $V_2$  foi igual a 98,6 V.

A Figura 8.17 mostra as tensões sobre os interruptores, como já discutido anteriormente, percebe-se que os seus valores máximos diminuíram com a introdução dos *snubbers*. Ainda observando essas figuras, percebe-se que as correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$ ,  $i_{L_3}(t)$  e  $i_{L_4}(t)$  se comportam como o esperado. Elas são ondas triangulares, as correntes  $i_{L_1}(t)$ ,  $i_{L_2}(t)$  e  $i_{L_4}(t)$  são negativas e  $i_{L_3}(t)$  é positiva. Além disso,  $i_{L_1}(t) = i_{L_2}(t) + i_{L_3}(t) + i_{L_4}(t)$ ,  $I_{L_4} = I_{L_1}$  e  $I_{L_3} = -I_{L_2}$ .

As Figura 8.18(a) e (b) apresentam, respectivamente, as tensões nos capacitores  $C_1$  e  $C_2$ , e as tensões na entrada e na saída do protótipo. Nelas, percebe-se que as sobretensões causadas no chaveamento dos interruptores são “menos sentidas” pelos capacitores  $C_1$  e  $C_2$ , pela fonte e pela carga. Ainda existem picos na tensão, porém eles são menores quando comparado com os picos de tensão com o protótipo operando sem *snubbers*.

A Figura 8.19 e a Figura 8.20 mostram com mais clareza as sobretensões nos interruptores. Percebe-se que os *snubbers* não apenas reduzem os valores máximos das tensões, mas também diminuem suas oscilações. Além disso, percebe-se que os interruptores  $S_1$  e  $S_4$  demoram mais tempo sair do estado de condução para o de bloqueio do que os interruptores  $S_2$  e  $S_3$ . Isso acontece devido à recuperação reversa dos diodos de corpo dessas chaves. Os diodos de corpo  $S_2$  e  $S_3$  não entram em condução quando a potência é negativa, por isso que os picos de tensão sobre essas chaves são menores.

Tabela 8.5 – Resultados teóricos para potência negativa

$V_1$ (V)	$V_2$ (V)	$V_{C1}$ (V)	$V_{C2}$ (V)	$V_{S1máx}$ (V)	$V_{S2máx}$ (V)	$V_{S3máx}$ (V)	$V_{S4máx}$ (V)	$I_{L1}$ (A)	$\Delta i_{L1}$ (A)	$I_{L2}$ (A)	$\Delta i_{L2}$ (A)	$I_{L3}$ (A)	$\Delta i_{L3}$ (A)	$I_{L4}$ (A)	$\Delta i_{L4}$ (A)	Potência (W)
10,00	10,00	10,00	10,00	10,05	10,05	10,05	10,05	-1,00	0,40	-1,00	0,40	1,00	0,40	-1,00	0,40	10
20,00	20,00	20,00	20,00	20,10	20,10	20,10	20,10	-2,00	0,80	-2,00	0,80	2,00	0,80	-2,00	0,80	40
30,00	30,00	30,00	30,00	30,16	30,16	30,16	30,16	-3,00	1,20	-3,00	1,20	3,00	1,20	-3,00	1,20	90
40,00	40,00	40,00	40,00	40,21	40,21	40,21	40,21	-4,00	1,60	-4,00	1,60	4,00	1,60	-4,00	1,60	160
50,00	50,00	50,00	50,00	50,26	50,26	50,26	50,26	-5,00	2,00	-5,00	2,00	5,00	2,00	-5,00	2,00	250
60,00	60,00	60,00	60,00	60,31	60,31	60,31	60,31	-6,00	2,40	-6,00	2,40	6,00	2,40	-6,00	2,40	360
70,00	70,00	70,00	70,00	70,36	70,36	70,36	70,36	-7,00	2,80	-7,00	2,80	7,00	2,80	-7,00	2,80	490
80,00	80,00	80,00	80,00	80,42	80,42	80,42	80,42	-8,00	3,21	-8,00	3,21	8,00	3,21	-8,00	3,21	640
90,00	90,00	90,00	90,00	90,47	90,47	90,47	90,47	-9,00	3,61	-9,00	3,61	9,00	3,61	-9,00	3,61	810
100,00	100,00	100,00	100,00	100,52	100,52	100,52	100,52	-10,00	4,01	-10,00	4,01	10,00	4,01	-10,00	4,01	1000

Fonte: Autoria própria

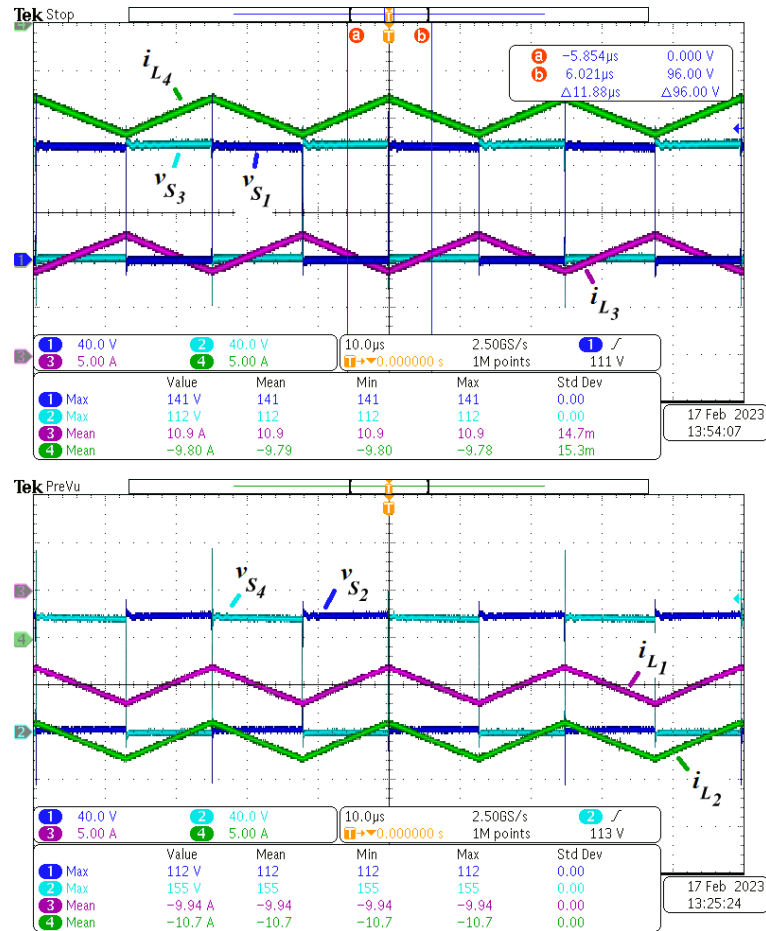
Tabela 8.6 – Resultados experimental – Potência negativa, interruptores com *snubber* e razões cíclica iguais a 0,511 e 0,462

$V_1$ (V)	$V_2$ (V)	$V_{C1}$ (V)	$V_{C2}$ (V)	$V_{S1máx}$ (V)	$V_{S2máx}$ (V)	$V_{S3máx}$ (V)	$V_{S4máx}$ (V)	$I_{L1}$ (A)	$\Delta i_{L1}$ (A)	$I_{L2}$ (A)	$\Delta i_{L2}$ (A)	$I_{L3}$ (A)	$\Delta i_{L3}$ (A)	$I_{L4}$ (A)	$\Delta i_{L4}$ (A)	Potência (W)
9,81	10,2	10,3	9,8	18,5	12,4	12,9	20,2	-1,08	0,38	-1,14	0,38	1,12	0,36	-1,02	0,42	10,40
20,2	21,1	21,3	20,2	36,6	22,6	24,2	38,2	-2,05	0,74	-2,22	0,76	2,31	0,76	-2,11	0,8	44,73
31,6	32,6	32,8	31,7	54,8	36,4	37,2	58,8	-3,26	1,2	-3,55	1,24	3,55	1,12	-3,26	1,2	106,60
39,1	40,1	40,3	39,1	66,8	45,2	46,8	71,6	-4,03	1,52	-4,38	1,52	4,39	1,56	-4,01	1,52	161,20
47,1	48,7	48,9	47,1	78,8	55,6	56,8	84,4	-5	1,76	-5,37	1,84	5,35	1,84	-4,87	1,84	239,12
59,1	60,4	60,4	59	92	68,8	70,4	99,2	-6,07	2,32	-6,6	2,32	6,6	2,32	-6,06	2,48	369,65
69,2	70,4	70,3	69	104	80,8	81,6	114	-7,04	2,64	-7,67	2,72	7,62	2,80	-7,01	2,72	500,54
77,3	79,8	79,7	77,4	115	91,2	91,2	126	-7,99	2,96	-8,65	2,96	8,59	3,12	-7,87	3,2	636,80
86,4	88,2	88,2	87,7	126	99,2	102	139	-8,81	3,2	-9,53	3,28	9,65	3,28	-8,8	3,28	782,33
98,3	98,6	98	97,8	141	112	112	155	-9,94	4	-10,7	4,2	10,9	3,90	-9,78	4	977,13

Fonte: Autoria própria

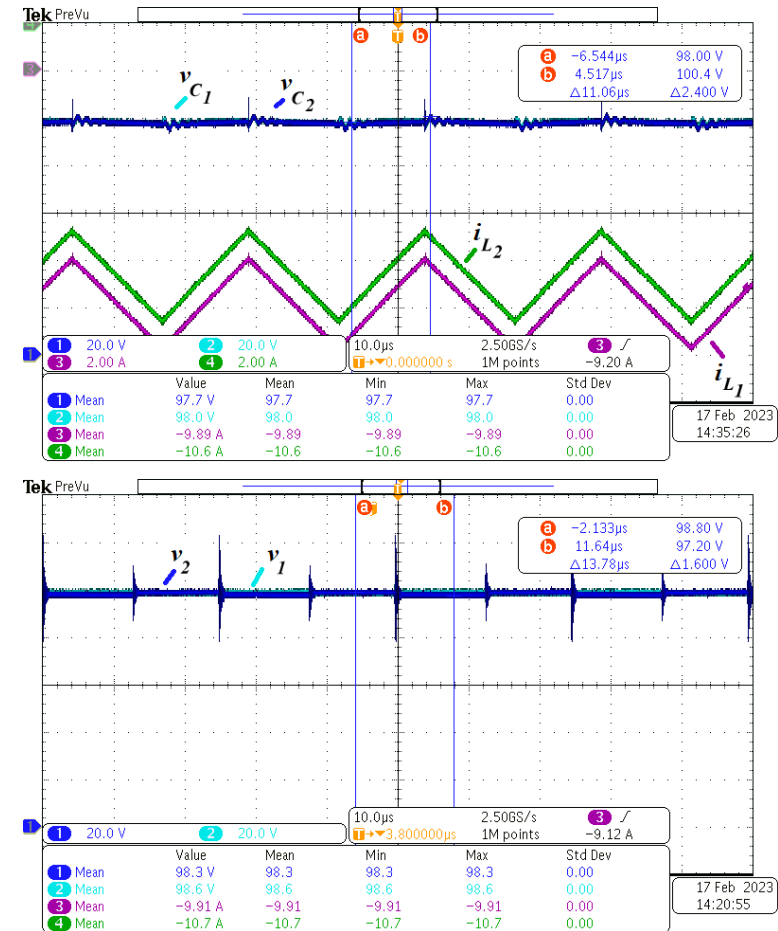


Figura 8.17 – Resultado experimental quando  $V_2=98,6$  V. (a)  $v_{S1}$  (40V/div),  $v_{S3}$  (40V/div),  $i_{L3}$  (5A/div) e  $i_{L4}$  (5A/div) (b)  $v_{S2}$  (40V/div),  $v_{S4}$  (40V/div),  $i_{L1}$  (5A/div) e  $i_{L2}$  (5A/div).



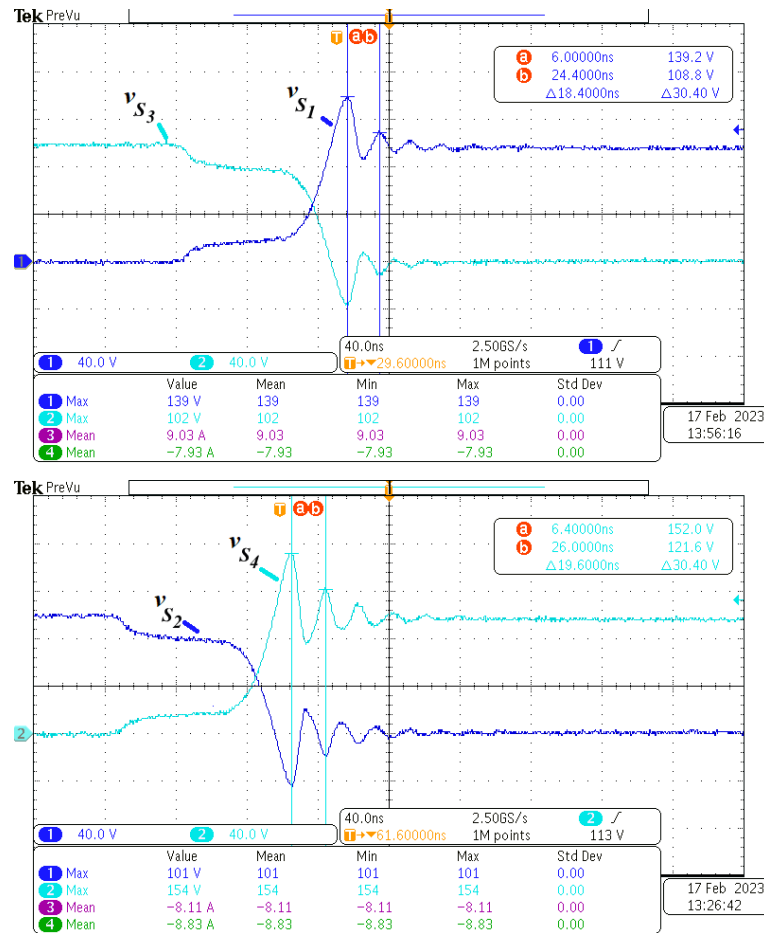
Fonte: Autoria própria

Figura 8.18 – Resultado experimental quando  $V_2=98,6$  V. (a)  $v_{C1}$  (20V/div),  $v_{C2}$  (20V/div),  $i_{L1}$  (2A/div) e  $i_{L2}$  (2A/div). (b)  $v_2$  (20V/div),  $v_1$  (20V/div).



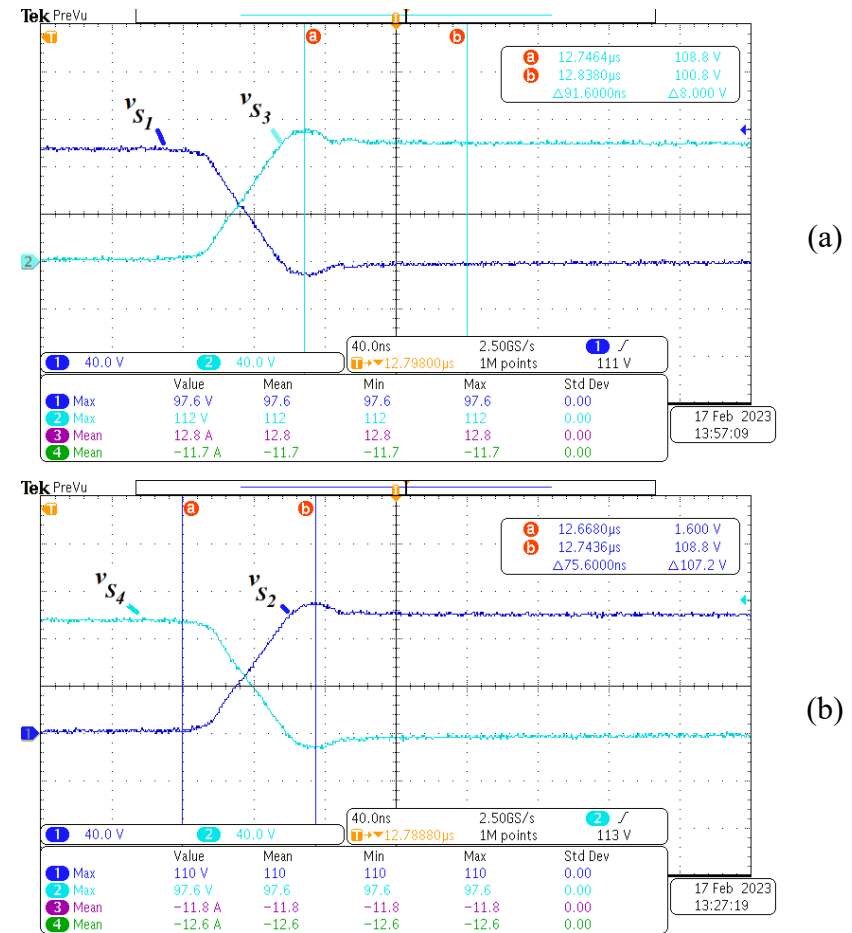
Fonte: Autoria própria

Figura 8.19 – Resultado experimental quando  $V_2=98,6$  V. (a)  $v_{S1}$  (40V/div) e  $v_{S3}$  (40V/div). (b)  $v_{S2}$  (40V/div) e  $v_{S4}$  (40V/div).



Fonte: Autoria própria

Figura 8.20 – Resultado experimental quando  $V_2=98,6$  V. (a)  $v_{S1}$  (40V/div) e  $v_{S3}$  (40V/div). (b)  $v_{S2}$  (40V/div) e  $v_{S4}$  (40V/div).



Fonte: Autoria própria

## 8.4 EFICIÊNCIA

Para finalizar este capítulo, serão apresentados os resultados referentes à eficiência do conversor. A eficiência foi feita medindo as potências na entrada e na saída do protótipo com o analisador de potência.

A Figura 8.2 mostra o esquemático montado para a realização dos testes com fluxo de potência positiva e negativa. Quando o fluxo da potência é positivo, os terminais de  $V_1$  são conectados a fonte de alimentação e os terminais de  $V_2$  são conectados a carga  $R_o$ . Já quando o fluxo da potência foi negativo, os terminais de  $V_2$  são conectados a fonte de alimentação e os terminais de  $V_1$  são conectados a carga  $R_o$ .

A potência  $P_1$  será o produto da tensão  $V_1$  com  $I_{L1}$ . E a potência  $P_2$  será o produto da tensão  $V_2$  com  $I_{L2}$ .

Quando o fluxo de potência é positivo, a eficiência é a razão de  $P_2$  e  $P_1$ . Já quando o fluxo é negativo, a eficiência é a razão de  $P_1$  e  $P_2$ .

O experimento foi conduzido da seguinte maneira: A tensão da fonte de alimentação foi ajustada para 100 V e após esperar 20 minutos para permitir que o protótipo atingisse o equilíbrio térmico, a primeira medição foi realizada. Posteriormente, a tensão da fonte de alimentação foi diminuída em 10 V a cada 10 minutos.

A Tabela 8.7 apresenta os resultados experimentais para o fluxo de potência positiva. Já a Tabela 8.8 apresenta os resultados experimentais para o fluxo de potência negativa. A Figura 8.21 apresenta a curva de eficiência obtida experimentalmente do conversor proposto.

A perda máxima é de 85 W e ela ocorre quando o protótipo trabalha perto da potência nominal. A equação (8.4) apresenta a soma dos valores teóricos das perdas dos componentes. Há uma diferença de 29W, que pode ser atribuída ao fato de que o pior cenário foi sempre considerado ao calcular os valores das perdas. Por exemplo, ao calcular as perdas de condução em chaves em que o diodo de corpo conduz, foi assumido que toda a corrente passava pelo diodo e nenhuma pelo canal do *MOSFET*. Além disso, foi considerado que a dissipação dessas perdas no dissipador foi com ventilação natural, mas na realidade foram utilizados ventiladores para circular o ar em volta do protótipo.

O conversor obteve uma eficiência máxima de aproximadamente 92,6% em 17% da potência nominal em ambos os fluxos. E tem uma eficiência média de 92,2%.

$$\begin{aligned}
Perda_{total} = & P_{C_1} + P_{C_2} + P_{L_{1cobre}} + P_{L_{1cobre}} + P_{L_{2cobre}} + P_{L_{3cobre}} + P_{L_{4cobre}} + P_{L_{1n\u00edcleo}} \\
& + P_{L_{2n\u00edcleo}} + P_{L_{3n\u00edcleo}} + P_{L_{4n\u00edcleo}} + P_{S_1 total} + P_{S_2 total} + P_{S_3 total} \\
& + P_{S_4 total} + 4 \cdot P_{snubber} = 114W
\end{aligned} \tag{8.4}$$

Tabela 8.7 – Resultados experimentais para fluxo de pot\u00eancia positiva

$V_1$ (V)	$I_{L_1}$ (A)	$V_2$ (V)	$I_{L_2}$ (A)	$P_1$ (W)	$P_2$ (W)	Perdas (W)	Efici\u00eancia (%)
98,38	10,10	98,37	9,23	993,29	908,06	85,23	91,42
88,56	9,15	88,86	8,38	810,47	744,32	66,14	91,84
79,26	8,24	79,71	7,54	652,90	601,38	51,51	92,11
69,90	7,32	70,41	6,71	511,53	472,36	39,17	92,34
60,12	6,34	60,63	5,82	381,25	352,67	28,58	92,50
48,71	5,18	49,18	4,75	252,29	233,62	18,67	92,60
39,86	4,27	40,28	3,92	170,31	157,75	12,57	92,62
32,28	3,48	32,58	3,19	112,26	103,88	8,38	92,53
20,95	2,27	21,12	2,08	47,57	43,91	3,66	92,30
10,10	1,10	10,16	1,00	11,10	10,19	0,91	91,77

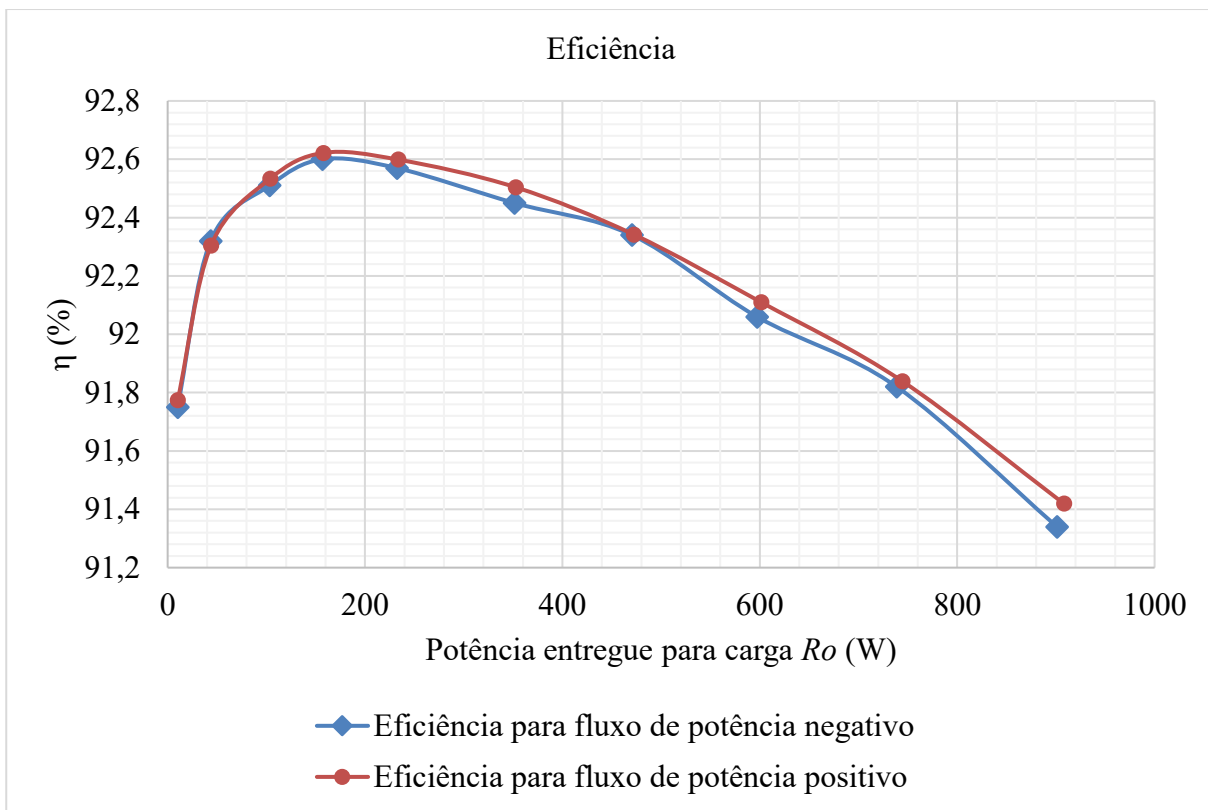
Fonte: Autoria pr\u00f3pria

Tabela 8.8 – Resultados experimentais para fluxo de pot\u00eancia negativa

$V_2$ (V)	$I_{L_2}$ (A)	$V_1$ (V)	$I_{L_1}$ (A)	$P_2$ (W)	$P_1$ (W)	Perdas (W)	Efici\u00eancia (%)
98,15	10,05	97,97	9,2	986,59	901,16	85,44	91,34
88,36	9,1	88,56	8,34	804,47	738,67	65,8	91,82
79,08	8,2	79,43	7,52	648,72	597,21	51,51	92,06
69,84	7,3	70,27	6,7	509,54	470,51	39,03	92,34
60,08	6,33	60,52	5,81	380,1	351,42	28,69	92,45
48,61	5,16	49,02	4,74	250,79	232,15	18,64	92,57
39,79	4,26	40,16	3,9	169,31	156,78	12,52	92,6
32,23	3,46	32,49	3,18	111,64	103,29	8,36	92,51
20,91	2,26	21,06	2,07	47,28	43,65	3,63	92,32
10,07	1,09	10,12	1	11,02	10,11	0,91	91,75

Fonte: Autoria pr\u00f3pria

Figura 8.21 – Curva de eficiência do conversor proposto



Fonte: Autoria própria

## 9 CONCLUSÃO E TRABALHOS FUTUROS

Com o avanço das fontes renováveis, com o estímulo da sustentabilidade e acessibilidade da energia elétrica atrelada com os avanços da eletrônica de potência, surgiu-se o conceito de microrredes CC.

Em uma microrrede CC, os sistemas de armazenamento de energia são conectados ao barramento CC por meio de um conversor capaz de transferir energia bidirecionalmente. Esses conversores são conhecidos como conversores CC-CC bidirecionais e têm aplicações que vão além das microrredes. Eles são amplamente utilizados em veículos elétricos (*EVs*), veículos elétricos híbridos (*HEVs*), fontes de alimentação ininterrupta (*UPS*), aplicações aeroespaciais, sistemas de energia renovável e outras aplicações.

Devido à sua popularidade em sistemas elétricos, no capítulo 1 foi realizada uma revisão de alguns os conversores CC-CC bidirecionais não isolados e proposta uma nova topologia nessa categoria de conversores estáticos.

O conversor proposto e estudado neste trabalho é um conversor CC-CC bidirecional não isolado baseado no conversor *Buck-Boost* não inversor. Ele pode operar como conversor *Buck*, *Boost* e *Buck-Boost* para ambos os fluxos de potência. Isso permite que o conversor tenha um alto ganho, pois para uma mesma razão cíclica é possível obter um ganho maior quando opera como *Boost* ou menor quando opera como *Buck* do que um conversor *Buck-Boost*. Além disso, o conversor apresenta baixa ondulação de corrente tanto na entrada quanto na saída e seus terminais apresentam a mesma polaridade.

Neste trabalho, foi escolhido operar a topologia proposta como *Buck-Boost* pela facilidade do controle e modulação. Esse modo de operação não depende dos valores de  $V_1$  e  $V_2$ . Assim,  $V_2$  podendo ser maior, igual ou menor que  $V_1$ . A modulação aplicada foi a Modulação por Largura de Pulso. Nessa modulação os interruptores  $S_1$  e  $S_4$  são comandados pelo mesmo sinal  $g_1$ , e os interruptores  $S_2$  e  $S_3$  são comandadas por um sinal complementar  $g_2$  independentemente do fluxo de potência.

Após apresentar a técnica de modulação e os estados topológicos do conversor, foi feita a modelagem de grandes sinais do conversor. Foram obtidas as equações para os valores médios das tensões sobre os capacitores e das correntes nos indutores. Essas equações foram validadas por meio de simulação computacional, comparando os resultados teóricos com os resultados obtidos na simulação. As simulações computacionais foram realizadas por meio do programa *PSIM*<sup>®</sup>.

Em seguida, foram obtidas as equações utilizadas para o dimensionamento dos indutores e capacitores. Essas equações também foram validadas por meio da comparação dos valores teóricos e simulados.

Além disso, foram deduzidas as equações para os esforços de corrente e tensão dos componentes que integram o conversor (capacitores, indutores e interruptores). A validação dessas equações também foi feita comparando os resultados teóricos com os de simulações computacionais.

O sexto capítulo apresentou o dimensionamento do estágio de potência do protótipo. Foi dimensionado um protótipo de 1kW com ganho unitário, com ondulações de corrente na entrada e na saída de 4A, com tensão de saída de 100V e corrente de saída de 10A.

No sétimo capítulo, foi realizado o dimensionamento do estágio de controle. Primeiramente, foi feita a análise dinâmica do conversor. Em seguida, foi apresentada e validada por meio de simulação computacional uma estratégia de controle para o conversor funcionar bidirecionalmente.

No oitavo capítulo, foram apresentados os resultados experimentais para ambos os fluxos de potência, a fim de validar todas as análises apresentadas neste trabalho. Observando os resultados obtidos, pode-se concluir que o conversor conseguiu operar conforme previsto. As ondulações das correntes e os valores médios das correntes e das tensões obtidos se comportaram conforme esperado. Além disso, foi comprovado o funcionamento bidirecional do conversor, uma vez que foi possível fazer o conversor operar para ambos os fluxos de potência.

Também foi visto o efeito que a recuperação reserva no diodo tem nas tensões sobre os interruptores. Foi visto e discutido o uso de *snubbers* para diminuir os picos e as oscilações das tensões sobre os interruptores. Foi visto que foi necessário o uso dos *snubbers* para evitar a queima dos interruptores por sobretensão.

Por fim, foi visto que a eficiência média obtida para ambos os fluxos de potência foi de 92,2%.

De forma geral, os resultados obtidos validam as análises da metodologia do dimensionamento empregado, e demonstram que o conversor estudado é uma alternativa viável para integrar um sistema de armazenamento de energia a um barramento CC.

## 9.1 TRABALHOS FUTUROS

Como trabalhos futuros, é proposto realizar o experimento da malha de controle fechada, a fim de implementar o controle proposto no capítulo 7.

Também é proposto realizar o estudo do conversor proposto operando como *Buck* e *Boost*. E comparar os resultados com a operação *Buck-Boost*, que foi abordada nesse trabalho.

Uma proposta interessante seria realizar estudos teóricos e experimentais com o objetivo de comparar as vantagens e desvantagens do conversor proposto em relação ao conversor bidirecional Buck-Boost clássico não inversor.



**REFERÊNCIAS**

- AXELROD, Boris; BERKOVICH, Yefim; BECK, Yuval. Family of universal bidirectional DC–DC converters with an extended voltage gain. *Iet Power Electronics*, [S.L.], v. 12, n. 13, p. 3562-3570, 23 set. 2019. Institution of Engineering and Technology (IET). <http://dx.doi.org/10.1049/iet-pel.2018.6243>.
- BARBI, I. *Eletrônica de Potência: Projetos de fontes chaveadas*. Edição do Autor. Florianópolis: [s.n.], 2007.
- CARICCHI, F.; CRESCIMBINI, F.; CAPPONI, F.G.; SOLERO, L.. Study of bi-directional buck-boost converter topologies for application in electrical vehicle motor drives. *Apec '98 Thirteenth Annual Applied Power Electronics Conference And Exposition, Anaheim*, v. 1, p. 287-293, 1998. IEEE. <http://dx.doi.org/10.1109/apec.1998.647705>
- DANLEY, Douglas R. (org.). *Defining a Microgrid Using IEEE 2030.7*. Business & Technology Surveillance. [S.I.], p. 1-10. nov. 2019. Disponível em: <https://www.cooperative.com/programs-services/bts/documents/techsurveillance/surveillance-defining-microgrids-november-2019.pdf>. Acesso em: 02 abr. 2023.
- DODGE, Jonathan. *Power MOSFET Tutorial*. [S. L.]: Advanced Power Technology, 2006. 12 p.
- GARG, Vijay Kumar; SHARMA, Sudhir. Overview on Microgrid System. 2018 Fifth International Conference On Parallel, Distributed And Grid Computing (Pdgc), Solan, v. 18, p. 694-699, dez. 2018. IEEE. <http://dx.doi.org/10.1109/pdgc.2018.8745849>.
- GORJI, Saman A.; SAHEBI, Hosein G.; EKTESABI, Mehran; RAD, Ahmad B.. Topologies and Control Schemes of Bidirectional DC–DC Power Converters: an overview. *Ieee Access*, [S.L.], v. 7, p. 117997-118019, 2019. Institute of Electrical and Electronics Engineers (IEEE). <http://dx.doi.org/10.1109/access.2019.2937239>.
- INFINEON. *1EDI EiceDRIVER™ Compact: separate output variant for mosfet*. 2. ed. Munique: Infineon Technologies Ag, 2015. 22 p.
- INFINEON. *AN2014-06 1EDC/1EDI Compact family technical description*. [S. L.]: Infineon Technologies, 2017. 14 p.
- MAYER, Robson; PÉRES, Adriano; OLIVEIRA, Sérgio Vidal Garcia. Conversor CC-CC multifásico bidirecional em orrente não isolado aplicado a sistemas elétricos de tração de veículos elétricos e híbridos. *Eletrônica de Potência, Campo Grande*, v. 20, n. 3, p. 311-321, ago. 2015. Associação Brasileira de Eletrônica de Potência SOBRAEP. <http://dx.doi.org/10.18618/rep.2015.3.2521>.
- NISE, Norman S. *Engenharia de sistemas de controle*. 3. ed. Rio de Janeiro: LTC, 2002. 695 p.
- OGATA, Katsuhiko. *Engenharia de controle moderno*. 3. ed. Rio de Janeiro: Ltc, 1998. 813 p.

OGURA, Koki; NISHIMURA, Kazuya; OKU, Yasumasa. A Bidirectional DC-DC Converter for Battery Electric Light Rail Vehicle and Its Test Run Results. 2019 Ieee 13Th International Conference On Power Electronics And Drive Systems (Peds), Toulouse, p. 1-6, jul. 2019. IEEE. <http://dx.doi.org/10.1109/peds44367.2019.8998957>.

ONU. Organização das Nações Unidas. Objetivos de Desenvolvimento Sustentável. 2015. <https://brasil.un.org/pt-br/sdgs/7>. Acesso em: 02 abr. 2023.

PIRES, Vitor Fernão; PIRES, Armando; CORDEIRO, Armando. DC Microgrids: benefits, architectures, perspectives and challenges. *Energies*, [S.L.], v. 16, n. 3, p. 1217, 22 jan. 2023. MDPI AG. <http://dx.doi.org/10.3390/en16031217>.

RISSEH, Arash Edvin; NEE, Hans-Peter; KOSTOV, Konstantin. Realization of a Planar Power Circuit with Silicon Carbide MOSFETs on Printed Circuit Board. 2018 International Symposium On Power Electronics, Electrical Drives, Automation And Motion (Speedam), [S.L.], v. 18, p. 1079-1083, jun. 2018. IEEE. <http://dx.doi.org/10.1109/speedam.2018.8445375>.

SARJEANT, W. J.; ZIRNHELD, J.; MACDOUGALL, F. W.. Capacitors. *IEEE Transactions on Plasma Science*, vol. 26, no. 5, pp. 1368-1392, Oct. 1998, doi: 10.1109/27.736020

SAVAGE, P.; NORDHAUS, R.; JAMIESON, P.S. Dc microgrids: Benefits and barriers. *From Silos to Systems: Issues in Clean Energy and Climate Change*, p. 51-66. [S.l.: s.n.], 2010.

SHEPARD, Jeff. How to Simplify Motor Drive and Inverter Designs Using IGBT Modules. 2020. Disponível em: <https://www.digikey.com/en/articles/how-to-simplify-motor-drive-and-inverter-designs-using-igbt-modules>. Acesso em: 02 abr. 2023.

STEP-BY-STEP Snubber and Clamp Design for Power Supplies. Roteiro: Ali Shirsavar. [S. L.]: Omicronlabtutorials, 2023. (43 min.), son., color. Disponível em: <https://www.youtube.com/watch?v=K6ovijw4yiU>. Acesso em: 31 abr. 2023.

TOSHIBA. Parasitic Oscillation and Ringing of Power MOSFETs. [S. L.]: Toshiba Electronic Devices & Storage Corporation, 2018a.

TOSHIBA. Reverse Recovery Operation and Destruction of MOSFET Body Diode. [S. L.]: Toshiba Electronic Devices & Storage Corporation, 2018b.

TYTELMAIER, Kostiantyn et al. A review of non-isolated bidirectional dc-dc converters for energy storage systems. 2016 II International Young Scientists Forum On Applied Physics And Engineering (Ysf), Kharkiv, v. 16, p. 22-28, out. 2016. IEEE. <http://dx.doi.org/10.1109/ysf.2016.7753752>.

ZHOU, Xuesong; GUO, Tie; MA, Youjie. An overview on microgrid technology. 2015 Ieee International Conference On Mechatronics And Automation (Icma), Beijing, v. 15, p. 76-81, ago. 2015. IEEE. <http://dx.doi.org/10.1109/icma.2015.7237460>.

## APÊNDICE A – FUNÇÃO DE TRANSFERÊNCIA COMPLETA $G_i(s)$

No capítulo 7 foi apresentado a função de transferência  $\frac{\widehat{i}_{L_2}(s)}{\widehat{d}(s)}$  obtido a partir do modelo médio de grandes sinais apresentado no capítulo 3 que considera que a tensão de saída  $V_2$  é uma fonte CC.

No experimento prático, essa fonte foi representada por um capacitor ( $C_{out}$ ) em paralelo com um resistor ( $R_o$ ). No capítulo 7, foi assumido que o valor do capacitor era suficientemente grande para que o modelo de pequenos sinais, deduzido no mesmo capítulo, representasse adequadamente o comportamento do conversor montado experimentalmente. Porém não foi debatido para quais valores de  $C_{out}$  a função de transferência seria válida. Neste apêndice será apresentada a função de transferência que considera a dinâmica imposta por  $C_{out}$  e  $R_o$ .

A adição dos componentes  $C_{out}$  e  $R_o$  faz com que o modelo médio de grandes sinais apresente mais uma equação além daquelas já apresentadas no capítulo 3, sendo a equação apresentada em (A.0). Além disso, é preciso considerar que o valor da tensão de saída é uma função que varia com o tempo  $v_2(t)$ , e não uma constante  $V_2$ .

$$i_{L_2}(t) = C_{out} \cdot \frac{d}{dt} v_2(t) + \frac{v_2(t)}{R_o} \quad (A.0)$$

Para obter o modelo de pequenos sinais é necessário fazer linearização das grandezas como já abordado no capítulo 7.

Assim, pode-se concluir que a função de transferência completa  $G_i(s)$  é apresentada em (A.1). Essa função de transferência considera a dinâmica imposta por  $C_{out}$  e  $R_o$ .

$$\frac{\widehat{i}_{L_2}(s)}{\widehat{d}(s)} = \frac{\psi \cdot K_4 \cdot K_5 \cdot (K_1 + K_2) - I_{L_2} \cdot K_4 \cdot K_{12}}{(K_9 + K_{11}) \cdot K_2 \cdot K_6 + K_1 \cdot K_6 \cdot (K_8 + K_9) + K_4 \cdot K_5 \cdot [K_1 \cdot (K_8 + K_{10}) + K_2 \cdot (K_{10} + K_{11})]} \quad (A.1)$$

Onde:

$$X_{L_x} = L_x \cdot s + r_x \quad (A.2),$$

$$K_1 = C_1 \cdot X_{L_1} \cdot s - D + 1 \quad (A.3),$$

$$\mathcal{K}_2 = D + C_1 \cdot X_{L3} \cdot s \quad (\text{A.4}),$$

$$\mathcal{K}_3 = D + C_2 \cdot X_{L2} \cdot s \quad (\text{A.5}),$$

$$\mathcal{K}_4 = C_{out} \cdot R_o \cdot s + 1 \quad (\text{A.6}),$$

$$\mathcal{K}_5 = C_2 \cdot X_{L4} \cdot s - D + 1 \quad (\text{A.7}),$$

$$\mathcal{K}_6 = R_o \cdot C_2 \cdot s + \mathcal{K}_4 \cdot \mathcal{K}_3 \quad (\text{A.8}),$$

$$\mathcal{K}_7 = \frac{C_1 \cdot (1 - D) - C_2 \cdot D}{C_1 \cdot C_2 \cdot s} \quad (\text{A.9}),$$

$$\mathcal{K}_8 = X_{L3} + \frac{D^2}{C_1 \cdot s} \quad (\text{A.10}),$$

$$\mathcal{K}_9 = X_{L4} + \Gamma + \frac{(D - 1)^2}{C_2 \cdot s} \quad (\text{A.11}),$$

$$\mathcal{K}_{10} = \Gamma + \frac{D \cdot (D - 1)}{C_2 \cdot s} \quad (\text{A.12}),$$

$$\mathcal{K}_{11} = \frac{D \cdot (D - 1)}{C_1 \cdot s} \quad (\text{A.13}),$$

$$\mathcal{K}_{12} = (\mathcal{K}_1 + \mathcal{K}_2) \cdot (\mathcal{K}_9 - \mathcal{K}_5 \cdot \mathcal{K}_7) + (\mathcal{K}_1 - \mathcal{K}_5) \cdot \mathcal{K}_8 + (\mathcal{K}_2 + \mathcal{K}_5) \cdot \mathcal{K}_{11} \quad (\text{A.14}),$$

$$I_{L2}' = \frac{I_{L2}}{1 - D} \quad (\text{A.15}),$$

$$\psi = V_{C_1} + V_{C_2} + I_{L2}' \cdot [(r_{S_1} + r_{S_4}) - (r_{S_2} + r_{S_3})] \quad (\text{A.16 e})$$

$$\Gamma = D \cdot (r_{S_1} + r_{S_4}) - (D - 1) \cdot (r_{S_2} + r_{S_3}) \quad (\text{A.17}).$$

A validação da planta de corrente foi feita a partir da análise da resposta em frequência comparando as respostas da função de transferência obtida em (A.1) com a resposta do circuito elétrico. Esta comparação foi realizada através de um recurso disponível no software *PSIM*<sup>®</sup> conhecido como *AC Sweep*.

No *PSIM*<sup>®</sup> foi montado o circuito do conversor bidirecional proposto, mostrado na Figura 7.6. Os parâmetros utilizados foram:  $V_1 = 100 \text{ V}$ ,  $L = 156 \text{ } \mu\text{H}$ ,  $r = 0,044 \text{ } \Omega$ ,  $r_s = 0,058 \text{ } \Omega$ ,  $C = 120 \text{ } \mu\text{F}$ ,  $V_{SD} = 1.3 \text{ V}$  e  $R_o = 10 \text{ } \Omega$ .

A validação foi feita para quatro valores diferentes de  $C_{out}$  a fim de comparar como o valor desse capacitor afeta a função de transferência.

No item 7.2, foi visto que a equação (7.20) é a função de transferência obtida considerando que a tensão  $V_2$  é uma fonte ideal. A equação (7.22), reescrita abaixo, apresenta a função de transferência quando os parâmetros do dimensionamento são substituídos na equação (7.20).

$$G_i(s) = \frac{2,925e9 \cdot s^2 - 1,6125e12 \cdot s + 7,5625e16}{4563 \cdot s^3 + 5,967e6 \cdot s^2 + 1,23195e11 \cdot s + 1,25e14} \quad (7.22)$$

No *PSIM*<sup>®</sup> foram escritas duas funções de transferência usando o bloco *s-domain Transfer Function*. O bloco 1 apresentou a função de transferência apresentada na equação (7.22). Já o bloco 2 apresentou a função de transferência obtida na equação (A.1). Para cada uma das quatro simulações realizadas foi obtida uma função de transferência diferente, uma vez que o valor de  $C_{out}$  foi alterado de uma simulação para outra.

As simulações foram feitas no ponto de operação ( $D = 0,5$ ) com uma perturbação senoidal em série com amplitudes e frequências variadas na razão cíclica. Este sinal foi recebido como entrada dos blocos 1 e 2. No circuito montado foi adicionado outra ponteira *AC Sweep Probe* no sensor de corrente que lê a corrente  $i_{L_2}(t)$ , que é a corrente que se deseja controlar. Essa ponteira é Vo1. Na saída do bloco 1 foi colocado uma ponteira de *AC Sweep Probe*, nomeada de Vo2. Já na saída do bloco 2 foi colocado uma ponteira de *AC Sweep Probe*, nomeada de Vo3.

### A.1 - SIMULAÇÃO COM $C_{out} = 50$ mF

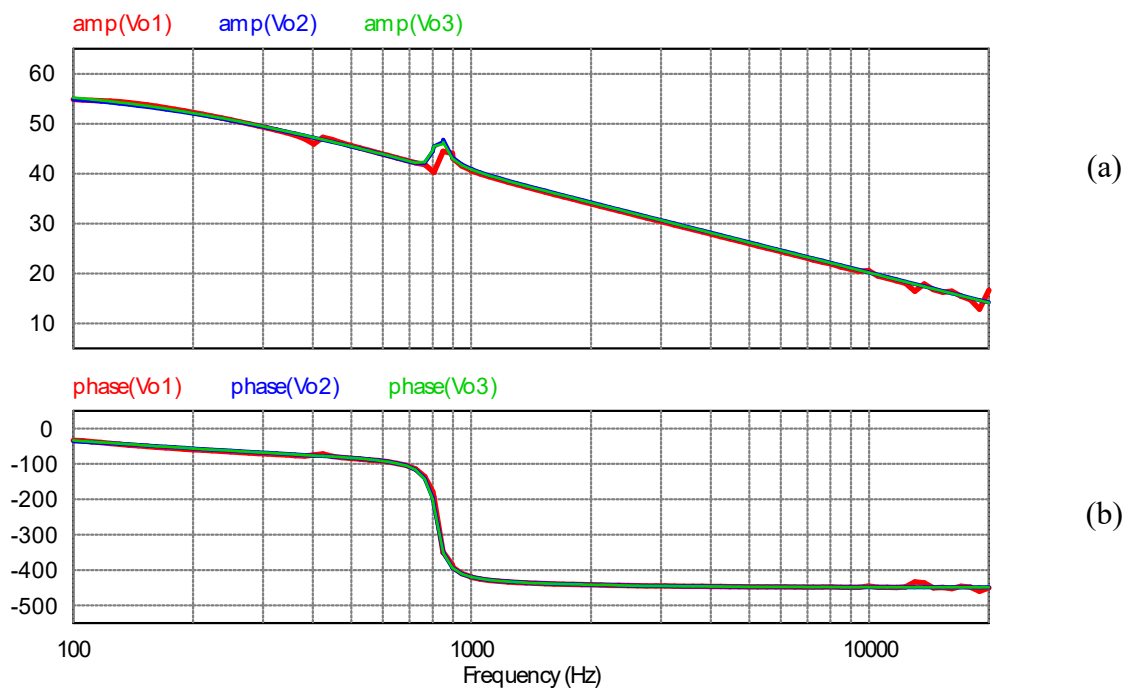
A equação (A.18) apresenta a função de transferência quando  $C_{out} = 50$  mF. A Figura A.1 apresenta a resposta em frequência obtida na simulação.

Observando as curvas obtidas pode-se concluir que as plantas  $G_i(s)$  obtidas em (7.22) e em (A.18) fornecem a mesma resposta em frequência, que é igual a resposta em frequência obtida pelo circuito. Assim a equação (7.20) pode ser usada para obter a resposta em frequência do conversor quando  $C_{out} = 50$  mF.

$$G_i(s) = \frac{2,9250e9 \cdot s^3 - 1,6066e12 \cdot s^2 + 7,5622e16 \cdot s + 1,5125e17}{4563 \cdot s^4 + 5,9671e6 \cdot s^2 + 1,2365e11 \cdot s^2 + 1,2559e14 \cdot s + 4,1563e15} \quad (\text{A.18})$$

Figura A.1 - Resposta em frequência obtida na simulação com  $C_{out} = 50$  mF.

(a): Amplitude (dB). (b): Fase (°).



Fonte: Autoria própria

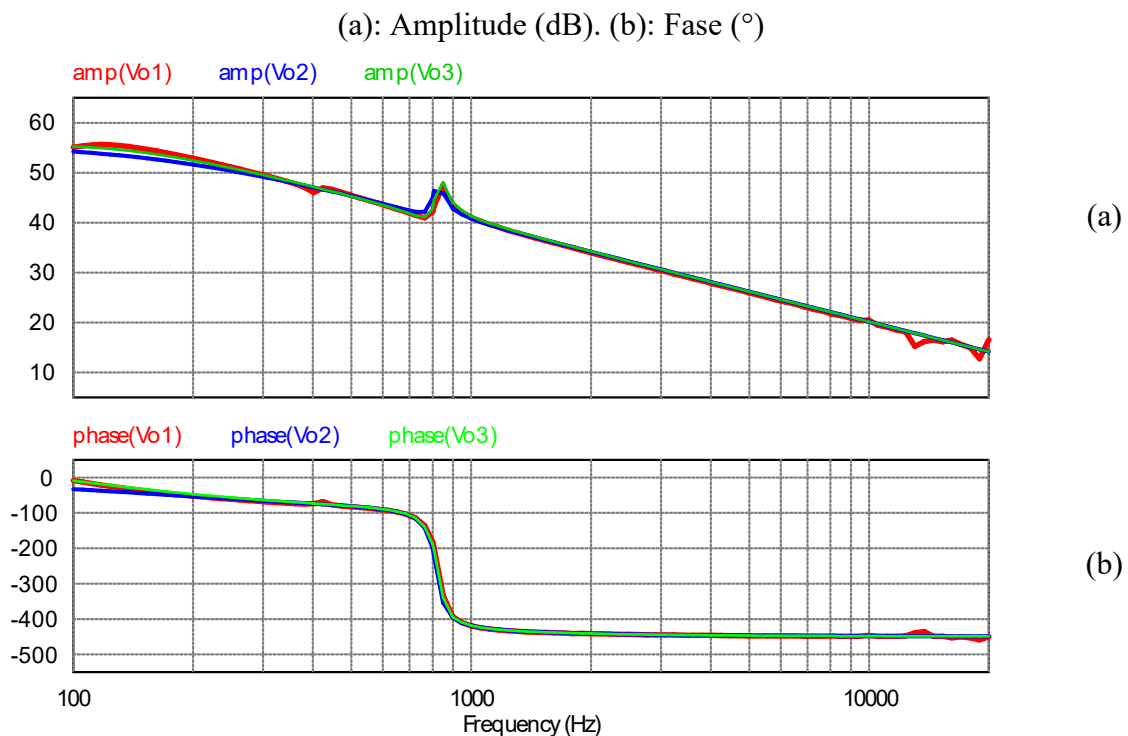
### A.2 - SIMULAÇÃO COM $C_{out} = 5$ mF

A equação (A.19) apresenta a função de transferência quando  $C_{out} = 5$  mF. A Figura A.2 apresenta a resposta em frequência obtida na simulação.

Observando as curvas obtidas pode-se concluir que as plantas  $G_i(s)$  obtidas em (7.22) e em (A.19) fornecem a mesma resposta em frequência, que é igual a resposta em frequência obtida pelo circuito. Assim a equação (7.20) pode ser usada para obter a resposta em frequência do conversor quando  $C_{out} = 5$  mF.

$$G_i(s) = \frac{2,9250e9 \cdot s^3 - 1,5540e12 \cdot s^2 + 7,5593e16 \cdot s + 1,5125e18}{4563 \cdot s^4 + 6,0583e6 \cdot s^3 + 1,2770e11 \cdot s^2 + 1,3088e14 \cdot s + 4,1563e16} \quad (\text{A.19})$$

Figura A.2 - Resposta em frequência obtida na simulação com  $C_{out} = 5$  mF.



Fonte: Autoria própria

### A.3 - SIMULAÇÃO COM $C_{out} = 500$ $\mu$ F

A equação (A.20) apresenta a função de transferência quando  $C_{out} = 500$   $\mu$ F. A Figura A.3 apresenta a resposta em frequência obtida na simulação.

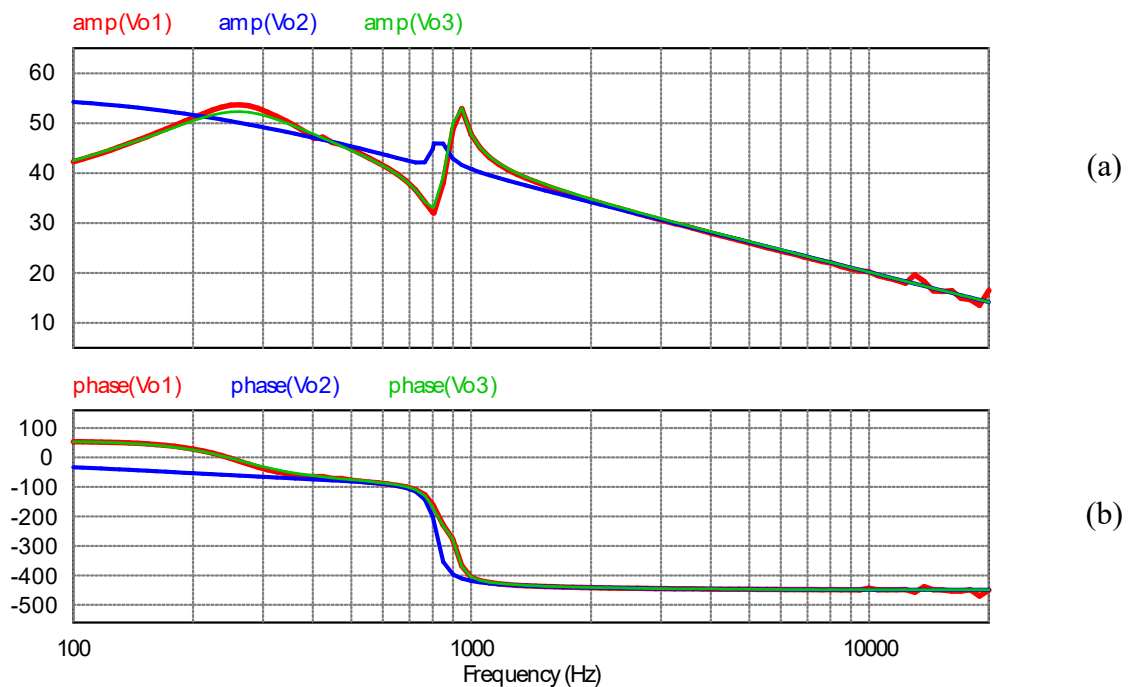
Observando as curvas obtidas pode-se concluir que as plantas  $G_i(s)$  obtidas em (7.22) e em (A.20) não fornecem a mesma resposta em frequência. Assim a equação (7.20) não pode ser usada para obter a resposta em frequência do conversor quando  $C_{out} = 500$   $\mu$ F.

Pode-se perceber que a resposta em frequência obtida pelo bloco 2 (Vo3) é igual a resposta em frequência obtida pelo circuito (Vo1). Isso valida a equação (A.1).

$$G_i(s) = \frac{2,9250e9 \cdot s^3 - 1,0275e12 \cdot s^2 + 7,5303e16 \cdot s + 1,5125e19}{4563 \cdot s^4 + 6,8796e6 \cdot s^3 + 1,6826e11 \cdot s^2 + 1,8376e14 \cdot s + 4,1563e17} \quad (\text{A.20})$$

Figura A.3 - Resposta em frequência obtida na simulação com  $C_{out} = 500 \mu\text{F}$ .

(a): Amplitude (dB). (b): Fase ( $^\circ$ )



Fonte: Autoria própria

#### A.4 - SIMULAÇÃO COM $C_{out} = 5 \mu\text{F}$

A equação (A.21) apresenta a função de transferência quando  $C_{out} = 5 \mu\text{F}$ . A Figura A.4 apresenta a resposta em frequência obtida na simulação.

Observando as curvas obtidas pode-se concluir que as plantas  $G_i(s)$  obtidas em (7.22) e em (A.21) não fornecem a mesma resposta em frequência. Assim a equação (7.20) não pode ser usada para obter a resposta em frequência do conversor quando  $C_{out} = 5 \mu\text{F}$ .

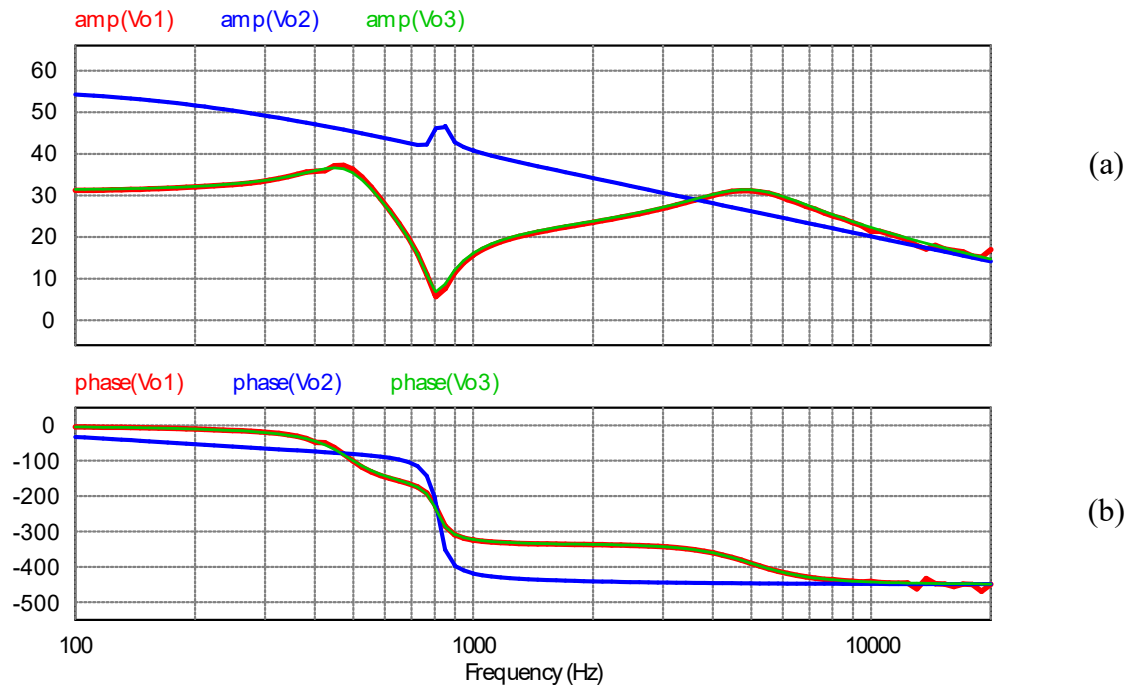
Pode-se perceber que a resposta em frequência obtida pelo bloco 2 (Vo3) é igual a resposta em frequência obtida pelo circuito (Vo1). Isso valida a equação (A.1).



$$G_i(s) = \frac{2,9250e9 \cdot s^3 + 5,6888e13 \cdot s^2 + 4,3375e16 \cdot s + 1,5125e21}{4563 \cdot s^4 + 9,7227e7 \cdot s^3 + 4,6300e12 \cdot s^2 + 6,0014e15 \cdot s + 4,1563e19} \quad (\text{A.21})$$

Figura A.4 - Resposta em frequência obtida na simulação com  $C_{out} = 5 \mu\text{F}$ .

(a): Amplitude (dB). (b): Fase ( $^\circ$ )



Fonte: Autoria própria

## APÊNDICE B – CÓDIGO IMPLEMENTADO NO MICROCONTROLADOR

```

#include "DSP28x_Project.h"
//Protótipos das demais funções utilizadas:
void configure_EPWM1(void);
Uint16 EPWM6TBPRD = 2249; //Frequencia
Uint16 EPWM6CMPA = 1124; //Duty Cycle
Uint16 EPWM6_F_DB= 34; //Tempo morto FALL
Uint16 EPWM6_R_DB= 31; //Tempo morto RISE
void main()
{
    extern Uint16 RamfuncsLoadStart;
    extern Uint16 RamfuncsLoadSize;
    extern Uint16 RamfuncsRunStart;
    memcpy(&RamfuncsRunStart, &RamfuncsLoadStart, &RamfuncsLoadSize);
    InitFlash();
    //Inicialização do sistema (Clock, PLL, etc)
    InitSysCtrl();
    //Desabilite as interrupções
    DINT;
    EALLOW;
    GpioCtrlRegs.GPAMUX1.bit.GPIO10=0x01; //EPWM6A //Pino 76
    GpioCtrlRegs.GPAMUX1.bit.GPIO11=0x01; //EPWM6B //Pino 75
    EDIS;
    //Configura os módulos PWM
    configure_EPWM6();
    while(1){
        ;
    }
}

void configure_EPWM6(void)
{

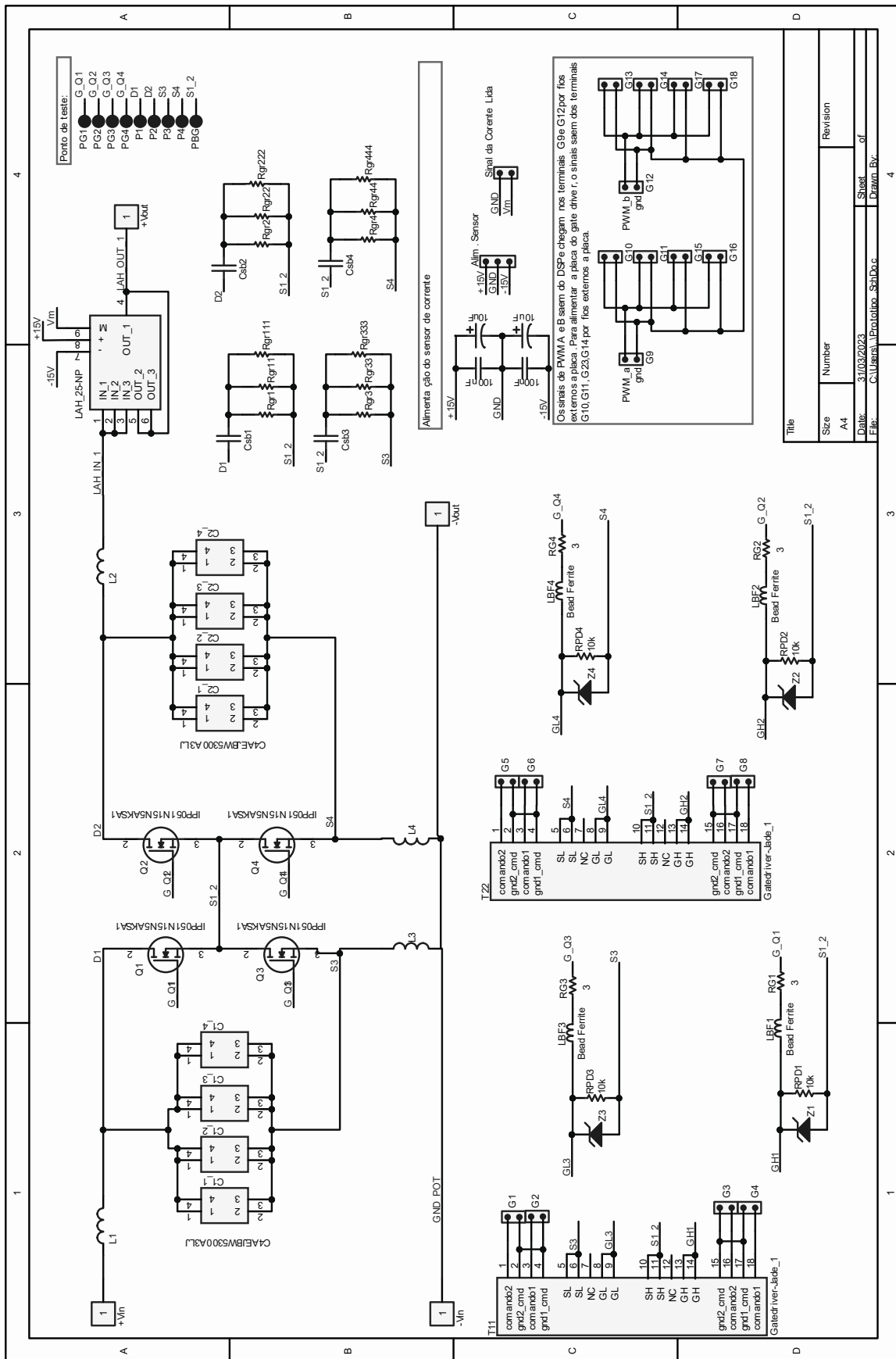
```

```

EPwm6Regs.TBPRD = EPWM6TBPRD;    // switching signal frequency setting
EPwm6Regs.CMPA.half.CMPA = EPWM6CMPA; //duty cycle setting
EPwm6Regs.TBCTR = 0x0000;        // Clear counter
EPwm6Regs.TBPHS.half.TBPHS = 0; // Set Phase register to zero
EPwm6Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP; // symmetrical mode
EPwm6Regs.TBCTL.bit.PHSEN = TB_DISABLE; // Master module
EPwm6Regs.TBCTL.bit.PRDL = TB_SHADOW;
EPwm6Regs.TBCTL.bit.SYNCSEL = TB_CTR_ZERO; // Sync down-stream module
EPwm6Regs.TBCTL.bit.HSPCLKDIV = 000; // Pré-scale do clock
// Clock PWM = SYSCLK/(HSPCLKDIV*CLCDIV)
EPwm6Regs.TBCTL.bit.CLKDIV = 000; // Pré-scale do clock 100 Divide por 16
// Clock PWM = SYSCLK/(HSPCLKDIV*CLCDIV)
EPwm6Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;
EPwm6Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm6Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO; // load on CTR=Zero
EPwm6Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO; // load on CTR=Zero
EPwm6Regs.AQCTLA.bit.PR = AQ_CLEAR; // set actions for EPWM1A
EPwm6Regs.AQCTLA.bit.CAU = AQ_SET;
EPwm6Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE; // enable Dead-band
module
EPwm6Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC; // Active Hi complementary
EPwm6Regs.DBFED = EPWM6_R_DB;
EPwm6Regs.DBRED = EPWM6_F_DB;
}
//

```

# APÊNDICE C – ESQUEMÁTICO E LAYOUT DA PLACA DE POTÊNCIA





# APÊNDICE D – ESQUEMÁTICO E LAYOUT DA PLACA DO GATE DRIVER

