



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Rafael Sanchotene Silva

**Sistema de Predição de Crises Epilépticas Baseado na Dinâmica da Regulação
Autônoma Cardíaca Empregando Circuito Integrado para Aquisição e
Detecção de Batimentos Cardíacos**

Florianópolis
2023

Rafael Sanchoene Silva

**Sistema de Predição de Crises Epilépticas Baseado na Dinâmica da Regulação
Autônoma Cardíaca Empregando Circuito Integrado para Aquisição e
Detecção de Batimentos Cardíacos**

Tese submetida ao Programa de Pós-Graduação
em Engenharia Elétrica da Universidade Federal de
Santa Catarina para a obtenção do título de doutor
em Engenharia Elétrica.

Orientador: Prof. Jefferson Luiz Brum Marques, Dr.
Coorientador: Prof. Cesar Ramos Rodrigues, Dr.

Florianópolis
2023

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Silva, Rafael Sanchotene

Sistema de Predição de Crises Epilépticas Baseado na Dinâmica da Regulação Autônoma Cardíaca Empregando Circuito Integrado para Aquisição e Detecção de Batimentos Cardíacos / Rafael Sanchotene Silva ; orientador, Jefferson Luiz Brum Marques, coorientador, Cesar Ramos Rodrigues, 2023.
151 p.

Tese (doutorado) - Universidade Federal de Santa Catarina, Centro Tecnológico, Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis, 2023.

Inclui referências.

1. Engenharia Elétrica. 2. Predição de Crises Epilépticas. 3. Variabilidade da Frequência Cardíaca. 4. Circuitos Integrados CMOS. I. Marques, Jefferson Luiz Brum . II. Rodrigues, Cesar Ramos. III. Universidade Federal de Santa Catarina. Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

Rafael Sanchotene Silva

**Sistema de Predição de Crises Epilépticas Baseado na Dinâmica da Regulação
Autonômica Cardíaca Empregando Circuito Integrado para Aquisição e
Detecção de Batimentos Cardíacos**

O presente trabalho em nível de doutorado foi avaliado e aprovado por banca
examinadora composta pelos seguintes membros:

Prof. Percy Nohama, Dr.
Pontifícia Universidade Católica do Paraná

Prof. Cesar Augusto Prior, Dr.
Universidade Federal de Santa Maria

Prof. Fabian Leonardo Cabrera Riaño, Dr.
Universidade Federal de Santa Catarina

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi
julgado adequado para obtenção do título de doutor em Engenharia Elétrica.

Prof. Telles Brunelli Lazzarin, Dr.
Coordenação do Programa de
Pós-Graduação

Prof. Jefferson Luiz Brum Marques, Dr.
Orientador

Prof. Cesar Ramos Rodrigues, Dr.
Coorientador

Florianópolis, 2023.

Este trabalho é dedicado à minha família.

AGRADECIMENTOS

Gostaria de agradecer aos meus pais, Iara e Rubens, aos meus irmãos, Rubens Filho e Rodrigo por estarem sempre comigo em todos os momentos de minha vida, acreditarem e me incentivarem a atingir os meus objetivos com seu apoio incondicional. Também em especial, à minha esposa, Victoria, pelo amor, incentivo, paciência, conselhos, e por estar comigo em todos os momentos desde a nossa graduação.

Aos professores, Jefferson e Cesar, gostaria de agradecer pela paciência, incentivo, amizade e oportunidade. Também agradeço aos técnicos e amigos, Wilson S. Costa, Marcelo Siqueira e Lis Cunha por todos os momentos de apoio e descontração durante essa jornada de pós-graduação que se iniciou no mestrado na UFSC. Agradeço à CAPES pelo apoio financeiro e, ao mesmo tempo, ao desenvolvimento da ciência brasileira, disponibilizando um suporte científico por meio do Portal de Periódicos. Gostaria de agradecer à equipe IEB-UFSC, e aos professores do programa de pós-graduação pelos ensinamentos transmitidos ao longo desses anos, obrigado.

Aos meus colegas e amigos do Laboratório de Circuitos Integrados da UFSC, gostaria de agradecer em especial à Franciele e ao Luis, pelo incentivo, aos ótimos momentos em que passamos juntos, as discussões de ideias que contribuíram enormemente para o enriquecimento do meu conhecimento e do conteúdo apresentado nesta tese.

Muito obrigado!

*"Knowing a great deal is not the same as being smart; intelligence is not information alone but also judgement, the manner in which information is coordinated and used."
(Carl Sagan)*

RESUMO

A epilepsia é um distúrbio neurológico caracterizado por convulsões recorrentes devido a descargas anormais nas redes corticais do cérebro. Esse comportamento neuronal inesperado seja, focal ou generalizado, reflete-se no indivíduo por meio de movimentos involuntários, percepções distorcidas, inconsciência, danos cerebrais permanentes e em casos mais graves, a morte súbita inesperada. Um método de predição de crises que possua características como baixa taxa de falso-positivos, alto nível de confiança e nenhum efeito colateral relevante pode melhorar significativamente a qualidade de vida dos indivíduos. A análise da variabilidade da frequência cardíaca (VFC) surge como uma das alternativas mais promissoras para a predição de crises convulsivas. Na abordagem por VFC, o sistema nervoso autônomo (SNA) é avaliado indiretamente por meio da análise da dinâmica do ritmo cardíaco e com isso, algoritmos de inteligência artificial (IA) podem ser treinados e usados para distinguir as diferentes fases de um evento epiléptico, em especial, o estágio pré-ictal. Esta tese apresenta um sistema para predição de crises dedicado à aplicações implantáveis e vestíveis, realizado por meio do projeto, desenvolvimento e validação de um *front-end* analógico (AFE, do inglês *Analog Front-End*) de baixo consumo, isto é, de apenas 6,42 μW . O AFE é constituído por novas topologias de circuitos para aquisição e detecção de batimentos cardíacos, as quais foram desenvolvidas utilizando a tecnologia CMOS (do inglês *Complementary Metal Oxide Semiconductor*) de 180 nm. Além destes circuitos, o sistema compreende um modelo treinado e validado para classificação de períodos pré-ictais, embarcado em um microcontrolador ESP32[®]. O modelo de predição utilizado, Máquina de Vetores de Suporte (SVM, do inglês *Support Vector Machine*), foi escolhido por meio de um estudo que consistiu na comparação de resultados estatísticos dos diversos classificadores implementados para classificação de períodos pré-ictais. Para treinamento dos modelos foram aplicadas 97,47 h de sinais oriundos de indivíduos de duas bases de dados públicas contendo sinais de eletrocardiograma (ECG) com registros de eventos epilépticos. Os classificadores foram testados por meio de 14,08 h de novos dados adquiridos de seis indivíduos, não utilizados durante a etapa de treinamento. Os principais resultados obtidos com o uso do SVM na predição de crises foram a acurácia (ACC) de 97,57%, sensibilidade (Sen) de 97,70%, especificidade (Spe) de 97,51%, valor preditivo negativo (VPN) de 98,83%, e a taxa de falso-positivos (TFP) de 0,02 h^{-1} , obtida a partir da base de dados MIT/BIH com 31,17 h de ECG sem crises convulsivas. Além do projeto do AFE e do estudo comparativo de classificadores, nesta tese foram demonstrados estudos com o uso de três métricas derivadas da VFC, as quais permitiram a identificação de períodos pré-ictais de até 5 minutos antes do início de uma crise epiléptica. O conjunto de análises e resultados obtidos nesta tese corrobora com a possibilidade da aplicação do sistema proposto como uma alternativa complementar para uso em indivíduos com epilepsia refratária aos tratamentos convencionais. Os recursos proporcionados pelo AFE, tais como saídas individuais de cada circuito projetado e a sua grande largura de banda de operação, de 0,1 à 500 Hz, beneficiará também estudos que poderão fazer uso do sistema para outros contextos fisiológicos, incluindo aplicações que recorrem aos sinais de eletroencefalograma (EEG), fotopletismograma (PPG), eletromiograma (EMG), entre outros.

Palavras-chave: Predição de Crises Epilépticas. Variabilidade da Frequência Cardíaca. Circuitos Integrados CMOS.

ABSTRACT

Epilepsy is a neurological disorder characterized by recurrent seizures due to abnormal discharges in the brain's cortical networks. This unexpected neuronal behavior, whether focal or generalized, is reflected in the individual through involuntary movements, distorted perceptions, unconsciousness, permanent brain damage, and, in more serious cases, unexpected sudden death. A seizure prediction method that has characteristics such as a low false-positive rate, a high level of confidence, and no relevant side effects can significantly improve the quality of life of individuals. The analysis of heart rate variability (HRV) arises as one of the most promising alternatives for predicting seizures. In the HRV approach, the autonomic nervous system (ANS) is evaluated indirectly through the analysis of the dynamics of the cardiac rhythm, and based on that, artificial intelligence (AI) algorithms can be trained and used to distinguish the different phases of an epileptic event, in particular, the pre-ictal period. This thesis presents a seizure prediction system dedicated to implantable and wearable applications, carried out through the design, development, and validation of an analog front-end (AFE) of low consumption, that is, only 6.42 μW . The AFE consists of new circuit topologies for the acquisition, and detection of heartbeats, which were developed using 180 nm CMOS (Complementary Metal Oxide Semiconductor) technology. In addition to these circuits, the system comprises a trained and validated model for classifying pre-ictal periods, embedded in an ESP32[®] microcontroller. The prediction model used, Support Vector Machine (SVM), was chosen through a study that consisted of comparing the statistical results of different classifiers implemented to classify pre-ictal periods. For models' training, 97.47 h of signals from individuals from two public databases containing electrocardiogram (ECG) signals with epileptic events records were applied. The classifiers were tested using 14.08 h of new data acquired from six individuals, not used during the training stage. The main results obtained with the use of SVM in predicting seizures were accuracy (ACC) of 97.57%, sensitivity (Sen) of 97.70%, specificity (Spe) of 97.51%, negative predictive value (NPV) of 98.83%, and false positive rate (TFP) of 0.02 h^{-1} , from the database MIT/BIH with 31.17 h of ECG without seizures. In addition to the AFE design and the comparative study of classifiers, this thesis demonstrates research using three metrics derived from HRV, which allowed the identification of pre-ictal periods of up to 5 minutes before the onset of an epileptic seizure. The set of analyzes and results obtained in this thesis corroborates the possibility of applying the proposed system as a complementary alternative for use in individuals with refractory epilepsy to conventional treatments. The features provided by the AFE, such as individual outputs of each designed circuit and its large operating bandwidth, from 0.1 to 500 Hz, will also benefit studies that may make use of the system for other physiological contexts, including applications that resort to electroencephalogram (EEG), photoplethysmograph (PPG), electromyogram (EMG) signals, among others.

Keywords: Prediction of Epileptic Seizures. Heart Rate Variability. CMOS Integrated Circuits.

LISTA DE FIGURAS

- Figura 1 – Diagrama esquemático do sistema proposto para predição de crises epiléticas. O AFE é constituído por circuitos para aquisição e condicionamento de sinais de ECG. Os batimentos detectados pelo AFE são subtraídos sucessivamente dando origem à VFC. A partir de um classificador embarcado em um microcontrolador é possível identificar os períodos pré-ictais, conforme destacado em vermelho no gráfico ilustrativo. 23
- Figura 2 – Diagrama estrutural da divisão do SN em SNP e SNC. O SNC contém o encéfalo e a medula espinhal, enquanto o SNP compreende os sistemas autônomo e somático. 27
- Figura 3 – Ilustração de complexos QRS e derivação da VFC a partir da subtração de pares de batimentos cardíacos sucessivos. 29
- Figura 4 – Representação de uma série temporal da VFC extraída de um sinal de ECG real contendo uma crise epilética a partir do tempo igual à 670 s. Em b) observe a tendência da VFC em diminuir à medida que há um desequilíbrio entre os ramos do SNA, conforme representado em a). 30
- Figura 5 – Representação do gráfico de dispersão de Poincaré para extração de métricas não-lineares a partir de intervalos-RR. 34
- Figura 6 – Diagrama esquemático do AFE proposto. O primeiro estágio é composto por um LNA para a aquisição do ECG. O ECG é então amplificado por meio de um VGA, e também condicionado por estágios de filtragem, passa-baixas e passa-banda. Um bloco final chamado de SD é projetado para a detecção dos batimentos cardíacos. Diversos outros circuitos auxiliares são desenvolvidos para suporte do AFE, exemplos incluem as chaves seletoras realizadas por meio de multiplexadores, uma referência de corrente, os conversores digitais-analógicos, e um registrador deslocamento. 40
- Figura 7 – Bio-amplificador proposto em (HARRISON; CHARLES, 2003) e projetado neste trabalho como LNA. 42

Figura 8 – Diagrama esquemático do LNA utilizando a topologia do OTA Nauta. Os dois inversores de entrada, formados por M_{p1} - M_{n1} e M_{p4} - M_{n4} formam os pares de inversores <i>feedforward</i> que funcionam como mecanismos de conversão de tensão em corrente e que geram a função de transcondutância. A diferença da transcondutância entre os pares de inversores auto-acoplados, formados por M_{p2} - M_{n2} e M_{p5} - M_{n5} , e os pares de inversores de acoplamento cruzado, M_{p3} - M_{n3} e M_{p6} - M_{n6} , é usada para determinar a tensão de modo comum dos nós de saída.	44
Figura 9 – Circuitos projetados para o LNA. (a) inversor modificado e utilizado para construção do OTA Nauta. b) circuito comparador, gerador da tensão regulada para a alimentação dos inversores. (c) e (d) circuitos adicionais para proteção dos transistores, e (e) topologia Nauta utilizada como bloco principal do LNA.	46
Figura 10 – Pseudo-resistores em (a) e circuito de polarização por topologia seguidor de fonte em (b).	48
Figura 11 – Leiaute do LNA realizado com a técnica de centroide comum. Em (a) capacitores C_{in} e C_{fb} , (b) amplificador de transcondutância Nauta. (c) pseudo-resistores, e em (d) chaves para FS.	50
Figura 12 – Resistência equivalente do pseudo-resistor para diferentes <i>corners</i> e correção por meio da corrente de polarização.	51
Figura 13 – Resposta obtida por meio da análise AC do LNA, considerando a simulação pré-leiaute e pós-leiaute.	52
Figura 14 – Resposta do LNA ao IRN, considerando apenas a simulação pós-leiaute.	52
Figura 15 – Resposta obtida por meio da análise transiente do LNA quando aplicado um sinal de entrada diferencial de 4 mV _{pp} com frequência de 17 Hz.	53
Figura 16 – Distorção harmônica total do LNA considerando apenas a simulação pós-leiaute para entradas com amplitude de 5 a 20 mV.	54
Figura 17 – Diagrama esquemático do VGA. Em a) está representado o núcleo do VGA com seleção de ganho realizado por meio de um sinal oriundo de um multiplexador 4:1. Em b) a configuração interna do bloco mostrado em a). É possível escolher quatro configurações de ganho. As topologias mostradas em c) com entrada diferencial e saída simples e d) com entrada e saída simples são os circuitos internos dos estágios de ganho destacados em vermelho e azul, respectivamente.	55

Figura 18 – Leiaute do amplificador de ganho variável com capacitor de carga e multiplexador utilizado para seleção dos diferentes ganhos.	56
Figura 19 – Resposta obtida por meio da análise de ganho AC dos diferentes estágios do VGA proposto.	57
Figura 20 – Resposta AC avaliando-se CMRR e PSRR de um único estágio de ganho de 12 dB do VGA.	58
Figura 21 – Resposta obtida por meio da análise transiente considerando um sinal diferencial de entrada com amplitude de 216 mV _{pp}	59
Figura 22 – Distorção harmônica total considerando um sinal diferencial de entrada com amplitude de 216 mV _{pp} . O estágio de ganho utilizado para esta análise é 12 dB.	59
Figura 23 – (a) diagrama de blocos do circuito. O bloco OTA destacado em cinza representa os seguintes circuitos em (b): ① fonte de corrente de cauda, ② transistores de degeneração de fonte ativa, ③ o par de entrada diferencial PMOS e ④ duas associações de transistores idênticas (entradas dos espelhos de corrente). Esta seção de entrada é compartilhada pelas ramificações de saída identificadas como ⑤, e ⑥, que correspondem aos fatores de espelhamento de corrente, k_1 , k_2 , e as condutâncias de saída g_{o1} e g_{o2} representadas em (a). . .	60
Figura 24 – Análise de Monte-Carlo para descasamento e variações de processo. Nesta avaliação, verificou-se o impacto do valor de α , assim como o tamanho unitário dos transistores nas transcondutâncias g_{m1} e g_{m2} . A diferença entre as curvas verde e ciano diz respeito à área ocupada pelos transistores, ou seja, $W/L = 0,5 \mu\text{m}/0,94 \mu\text{m}$ e $W/L = 1,15 \mu\text{m}/2,15 \mu\text{m}$, respectivamente.	64
Figura 25 – Circuito de polarização e réplica do OTA para redução de tensão de <i>offset</i>	68
Figura 26 – <i>Leiaute</i> do OTA proposto utilizando um valor de $\alpha = 0,032$. A área total ocupada pelo circuito corresponde a $400 \mu\text{m} \times 188 \mu\text{m}$	68
Figura 27 – Resultados de simulação para as simulações nominais da topologia simétrica padrão (G_{m1}), e do OTA proposto (G_m). (a) transcondutâncias, (b) visão ampliada das transcondutâncias, (c) correntes de saída, (d) visão ampliada das correntes de saída, (e) ganho de tensão, (f) CMRR e (g) ruído referenciado à entrada.	70

Figura 28 – Avaliação do circuito proposto por meio de 500 rodadas de Monte-Carlo considerando o descasamento, variações de processo e temperatura. Em (a) a transcondutância de G_m para $\alpha = 0,112$, (b) ganho de tensão de G_m para $\alpha = 0,112$, (c) transcondutância de G_m para $\alpha = 0,032$, (d) ganho de tensão de G_m para $\alpha = 0,032$, (e) transcondutância em função do processo de fabricação, e (f) transcondutância em função da temperatura.	72
Figura 29 – (a) Primeira versão do filtro passa-banda para um possível uso no AFE. Em (b) a comparação da função de transferência $H(s)$ de 4 th ordem ideal, e a função de transferência de 4 th ordem do filtro passa-banda proposto. A frequência dos polos estreita conforme ilustrada no gráfico foi conquistada por meio de três OTAs idênticos utilizando $\alpha = 0,112$. Além disso, é possível observar um desvio de magnitude em torno de 100 Hz causado pela inevitável capacitância parasita inserida pelo aumento da largura de porta dos transistores nas associações a fim de aumentar a insensibilidade do amplificador frente ao descasamento e variação do processo.	74
Figura 30 – As simulações transientes apresentam a filtragem de um fluxo de dados de ECG aplicado ao filtro; observe que o filtro proposto obteve resultados semelhantes a um filtro BPF de função de transferência, $H(s)$, de quarta ordem.	75
Figura 31 – Topologia Tow-Thomas de segunda ordem.	76
Figura 32 – Diagrama de circuito OTA proposto: ① circuito de polarização; ② transistores da fonte de corrente; ③ par diferencial com degeneração de fonte ativa (KRUMMENACHER; JOEHL, 1988); ④ par diferencial com técnica de linearização pelo <i>bulk</i> (LEHMANN; CASSIA, 2001; GAK; MIGUEZ; ARNAUD, Alfredo, 2013); ⑤ entrada do espelho corrente formado por associações de transistores paralelos; ⑥ amplificador fonte comum com carga ativa; ⑦ saída de espelho de corrente feita de uma implementação de associação de transistor trapezoidal modificada para divisão de corrente.	77
Figura 33 – Leiaute do filtro de segunda-ordem Tow-Thomas.	79
Figura 34 – OTA (a) Corrente de saída (b) Transcondutância.	80
Figura 35 – OTA (a) Resultados da análise AC em malha aberta e (b) análise transiente para verificação da THD.	81
Figura 36 – Respostas AC do filtro Tow-Thomas de segunda-ordem.	82
Figura 37 – Diagrama conceitual da referência PTAT.	83
Figura 38 – Diagrama esquemático da referência de corrente proposta.	85
Figura 39 – Configuração <i>self-cascode</i>	86

Figura 40 – Leiaute da referência de corrente projetada.	90
Figura 41 – Corrente de saída em função da tensão de alimentação. Observe que o circuito começa a operar a partir de 934 mV com uma corrente de 2 nA.	91
Figura 42 – Erro da corrente de saída com relação à corrente nominal em função da variação de temperatura.	91
Figura 43 – Corrente de saída em função da tensão de alimentação para diferentes temperaturas de operação.	92
Figura 44 – Resultados da análise transiente considerando uma fonte de tensão de alimentação pulsada com período de 1 segundo e amplitude máxima de 1,8 V.	93
Figura 45 – Resultados obtidos por meio da análise de Monte-Carlo para 500 rodadas considerando o descasamento de transistores e variações de processo de fabricação.	93
Figura 46 – Diagrama do circuito de energia de derivada proposto. Em a) o bloco em azul ilustra o par diferencial de entrada PMOS; os blocos em verde os capacitores e pseudo-resistores que implementam o diferenciador passivo; em amarelo é ilustrado o transistor na configuração diodo; em cinza destaca-se o estágio fonte comum degenerado com carga passiva cascode, e por último, em vermelho mostram-se os inversores usados no circuito comparador mostrado em b). . . .	96
Figura 47 – Micrografia do <i>chip</i> com o circuito ED e comparadores em espaço roxo destacado, a área ocupada pelo circuito proposto corresponde a 0,007 mm ² da matriz de silício.	98
Figura 48 – a) Configuração experimental para medir o desempenho do circuito integrado do detector de QRS com registros de ECG do MIT-BIH. b) Saída ED, observe a resposta ao quadrado para uma entrada de onda triangular. c) Saída do comparador, observe $V_{th}=1,64$ V, e d) Resposta do detector de QRS (topo) para ECG (parte inferior). . . .	99
Figura 49 – Análise no domínio do tempo para a funcionalidade V_{ctrl} . (a) saídas <i>versus</i> entradas em função de V_{ctrl} , e (b) Saída do comparador <i>versus</i> entradas em função de V_{ctrl}	100
Figura 50 – Uma amostra de 50 s do registro 228 da arritmia MIT com rótulos de detecção (a) Detecção de batimento ED-spike-detector (b) Sinal de ECG filtrado por passagem de banda (c).	102

Figura 51 – Detector de picos polarizado por corrente e utilizado como estágio final do AFE. (a) filtro passa-alta, constituído por um pseudo-resistor e um capacitor de entrada, (b) núcleo do detector, e (c) topologia do comparador Schmitt Trigger que permite a geração dos picos referentes a ondas R dos complexos QRS.	103
Figura 52 – Leiaute do detector de picos versão com a polarização por corrente.	104
Figura 53 – Caracterização DC das principais tensões e correntes do detector de picos polarizado por uma corrente de 2,3 nA e com uma varredura de entrada de 0 a 1 V.	105
Figura 54 – Resposta obtida por meio da análise transiente para verificação do limite de amplitude aceite pelo detector considerando uma corrente de comparação de 2,63 nA.	106
Figura 55 – Resposta obtida por meio da análise transiente para um sinal de ECG real aplicado com onda R de 425 mV de amplitude e corrente igual à 3,3 nA. Observe a atuação do comparador Schmitt Trigger quando a onda S ultrapassa o limiar de comparação.	107
Figura 56 – Diagrama da topologia do conversor digital-analógico <i>W-2W current-steering</i> adaptada de (GUPTA <i>et al.</i> , 2009).	108
Figura 57 – Leiaute do DAC de 4-bits.	110
Figura 58 – Resultados da análise transiente do DAC 4bits.	112
Figura 59 – Diagrama esquemático do registrador de 32-bits construído a partir de 8 registradores de 4-bits, contendo cada um, 4 flip-flops do tipo D com <i>reset</i> assíncrono.	114
Figura 60 – Leiaute do registrador de 32-bits construído a partir de 8 registradores de 4-bits, contendo cada um 4 flip-flops do tipo D com <i>reset</i> assíncrono.	114
Figura 61 – Simulação transiente aplicando-se 50 μ s de sinal de relógio no registrador de deslocamento de 32-bits.	115
Figura 62 – Topo do <i>chip</i> pronto para fabricação e destaque para o leiaute final do AFE proposto contendo todos os circuitos apresentados com as dimensões totais de 826,2 μ m x 578,955 μ m.	116
Figura 63 – Diagrama esquemático utilizado para teste do AFE.	117

Figura 64 – Prova de conceito final. Um sinal de ECG é aplicado no LNA, gerando um sinal amplificado em sua saída. O sinal passa pelo VGA, cujo estágio de ganho é selecionado por meio do multiplexador. Na sequência, o sinal de saída do VGA passa pelos filtros BPF e LPF, cujas saídas estão mostradas nas cores verde e roxa, respectivamente. O sinal resultante da filtragem é inserido no detector de picos, cuja saída é mostrada por meio de pulsos correspondentes aos batimentos cardíacos identificados.	119
Figura 65 – Diferentes períodos em uma gravação de ECG contendo crises epiléticas. No período interictal, uma detecção é considerada alarme falso, enquanto no período pré-ictal é considerada alarme verdadeiro.	121
Figura 66 – Exemplo da técnica de validação cruzada utilizada durante o treinamento e escolha dos melhores conjuntos de parâmetros dos modelos de classificação. É importante observar que o esquema está simplificado com apenas 3 dobras e um vetor de 12 elementos, totalizando 4 rodadas de avaliação.	121
Figura 67 – Fluxograma de trabalho para a extração das métricas da VFC e classificação dos diferentes períodos de um sinal contendo crises epiléticas.	124
Figura 68 – Evolução temporal das métricas normalizadas média RR, AT e CSI modificado. Nesta análise foram considerados quatro casos de pacientes oriundos da base de dados do Departamento de Neurologia e Neurofisiologia do College of Siena (DETTI; VATTI; ZABALO MANRIQUE DE LARA, 2020). Em (a) é possível observar alterações significativas em todas as métricas analisadas, representando uma variação 1,5 vezes nas médias das três métricas medidas na fase pré-ictal, neste caso, 5 minutos antes da crise. Em (b) observa-se a partir de 3 minutos antes da crise, uma grande variação nas métricas correspondentes a média RR e CSI modificado, com variações respectivas de 1,6 e 6,3 vezes as medições realizadas na fase interictal. Em (c), no período pré-ictal, isto é, 5 minutos antes da crise, é possível observar variações de 1,3 na média RR, 2,1 no CSI modificado e 2,7 vezes a média de AT medida entre os períodos interictal e pré-ictal. Por último, em (d) é possível observar variações de 1,3 vezes no valor médio medido a partir de 3 minutos antes do início da crise.	126
Figura 69 – Características extraídas e normalizadas de uma paciente com três crises. (a) média dos intervalos RR, (b) CSI modificado, e (c) a métrica da atividade de Hjorth (AT).	127

Figura 70 – Diferentes configurações de transistores. a) As associações retangulares têm o mesmo tamanho nos transistores terminais de dreno e fonte, b) as associações trapezoidais podem ser divididas em duas associações retangulares. No terminal dreno desta topologia, o número de transistores em paralelo é maior que no terminal fonte. . . 149

LISTA DE TABELAS

Tabela 1 – Dimensionamento dos transistores utilizados no LNA.	47
Tabela 2 – Dimensionamento dos transistores do pseudo-resistor utilizado no LNA e seu circuito de polarização.	50
Tabela 3 – Dimensionamento dos transistores utilizados no projeto do filtro passa banda com a técnica de subtração de correntes.	65
Tabela 4 – Resultados sumarizados do OTA proposto.	71
Tabela 5 – Comparação do circuito proposto com projetos de integradores simulados (S) e medidos (M).	73
Tabela 6 – Resumo das dimensões dos transistores utilizados no OTA.	80
Tabela 7 – Resultados da simulação de Monte-Carlo para 1000 rodadas.	81
Tabela 8 – Comparação de circuitos integrados simulados (S) e medidos (M).	82
Tabela 9 – Dimensionamento dos transistores utilizados na referência de corrente.	89
Tabela 10 – Avaliação da corrente de referência para diferentes cenários e análises.	90
Tabela 11 – Pós- <i>leiaute</i> — parâmetros construtivos e de ponto de operação dos transistores.	97
Tabela 12 – Comparação do sistema de detecção de QRS utilizando o conceito de ED e circuitos da literatura.	101
Tabela 13 – Dimensionamento dos transistores utilizados na topologia do detector de picos.	105
Tabela 14 – Resumo do dimensionamento utilizado nos transistores do DAC.	111
Tabela 15 – Sumarização das correntes fornecidas pelo DAC projetado.	113
Tabela 16 – Resultados de validação para diferentes modelos preditores supervisionados.	128

SUMÁRIO

1	INTRODUÇÃO	20
1.1	OBJETIVOS	24
1.1.1	Objetivos específicos	24
1.1.2	Contribuições	24
1.1.2.1	Publicação de artigos e trabalhos científicos	25
1.2	ORGANIZAÇÃO	26
2	REVISÃO DE CONCEITOS	27
2.1	SISTEMA NERVOSO AUTÔNOMO — SNA	27
2.1.1	Definições	27
2.1.2	Importantes funções e ramificações do SNA	28
2.2	VARIABILIDADE DA FREQUÊNCIA CARDÍACA - VFC	29
2.2.1	Definição	29
2.2.2	Métricas derivadas da VFC	31
3	PROJETO DOS CIRCUITOS INTEGRADOS	39
3.1	DESCRIÇÃO DO SISTEMA	39
3.2	AMPLIFICADOR DE BAIXO RUÍDO — LNA	42
3.2.1	Conceitos	42
3.2.2	Leiaute do LNA	49
3.2.3	Resultados de simulação do LNA	50
3.3	AMPLIFICADOR DE GANHO VARIÁVEL - VGA	54
3.3.1	Conceitos	54
3.3.2	Leiaute do VGA	56
3.3.3	Resultados de simulação do VGA	57
3.4	TOPOLOGIAS DE FILTROS	60
3.4.1	Conceitos	60
3.4.1.1	Técnica de subtração de correntes	60
3.4.1.1.1	<i>Princípio de funcionamento</i>	62
3.4.1.1.2	<i>Leiaute do OTA utilizado no filtro passa banda com a técnica de subtração de correntes</i>	68
3.4.1.1.3	<i>Resultados de simulação do filtro passa banda com a técnica de subtração de correntes</i>	69
3.4.1.2	Técnica de divisão de correntes	76
3.4.1.2.1	<i>Princípio de funcionamento</i>	77
3.4.1.2.2	<i>Leiaute do filtro Tow-Thomas de segunda ordem</i>	78
3.4.1.2.3	<i>Resultados de simulação do OTA com a técnica por divisão de corrente</i>	79
3.5	REFERÊNCIA DE CORRENTE — SERRA GRAELLS	82
3.5.1	Conceitos	83

3.5.2	Leiaute da referência de corrente	89
3.5.3	Resultados de simulação da referência de corrente	89
3.6	DETECTOR DE PICOS	94
3.6.1	Detector de picos polarizado por tensão	94
3.6.1.1	Conceitos	95
3.6.1.2	Microfotografia do circuito fabricado	97
3.6.1.3	Resultados de simulação e experimentais do detector de picos polarizado por tensão	98
3.6.2	Detector de picos polarizado por corrente	102
3.6.2.1	Conceitos	102
3.6.2.2	Leiaute do detector de picos polarizado por corrente	104
3.6.2.3	Resultados de simulação do detector de picos polarizado por corrente	104
3.7	CONVERSOR DIGITAL-ANALÓGICO — DAC	108
3.7.1	Conceitos	108
3.7.2	Leiaute do DAC	110
3.7.3	Resultados de simulação do DAC	111
3.8	REGISTRADOR DE DESLOCAMENTO	112
3.8.1	Conceitos	112
3.8.2	Leiaute do registrador de deslocamento	113
3.8.3	Resultados de simulação do registrador de 32 bits	113
3.9	PROVA DE CONCEITO FINAL DO AFE	115
3.9.1	Leiaute do AFE completo	116
3.9.2	Resultados das simulações do AFE	116
4	ESTUDO COMPARATIVO DE MODELOS DE CLASSIFICADORES SUPERVISIONADOS	120
4.1	MATERIAIS E MÉTODOS UTILIZADOS	120
4.1.1	Bases de dados	122
4.1.2	Extração da VFC	122
4.1.3	Hipóteses	122
4.2	CLASSIFICADORES DE APRENDIZADO DE MÁQUINA SUPERVISIONADOS	123
4.2.1	Resultados e discussões	125
5	CONCLUSÃO	130
5.1	TRABALHOS FUTUROS	131
	REFERÊNCIAS	132
	APÊNDICE A – APÊNDICE A - ASSOCIAÇÕES DE TRANSISTORES	149

1 INTRODUÇÃO

A epilepsia é um dos transtornos neurológicos crônicos mais comuns, atingindo cerca de 50 milhões de pessoas no mundo (WHO, 2022). Estima-se que 80% das pessoas com epilepsia vivam em países com baixos Índices de Desenvolvimento Humano (IDH) e, além disso, mais da metade destes indivíduos encontra-se sem nenhum tipo de tratamento ou acompanhamento (WHO, 2022).

Em países emergentes, as taxas de incidência e prevalência são maiores do que em países desenvolvidos, fato este vinculado à alta proporção de indivíduos jovens e também as condições de saneamento, socioeconômicas e de saúde pública (JOVEL *et al.*, 2018). Embora as crises epilépticas geralmente possam ser controladas com medicamentos ou procedimentos cirúrgicos, cerca de 30 a 40% dos indivíduos são resistentes, ou seja, não possuem controle sobre as crises, mesmo utilizando os melhores recursos disponíveis (ROY *et al.*, 2019).

Segundo a ILAE (do inglês, *International League Against Epilepsy*), a epilepsia é a disposição recorrente do cérebro em gerar crises epilépticas e pelas consequências neurobiológicas, cognitivas, psicológicas e sociais dessa condição. A epilepsia é definida como duas ou mais crises não provocadas ocorrendo com mais de 24 h de intervalo, uma única crise não provocada se o risco de recorrência for alto (um risco superior a 60% nos próximos 10 anos) ou o diagnóstico específico de uma síndrome de epilepsia (FISHER, 2015). As crises epilépticas são associadas com alterações temporárias e reversíveis no Sistema Nervoso Autônomo (SNA), caracterizadas pela hiper-sincronização das redes neuronais do cérebro (STAFSTROM; CARMANT, 2015), causando diversas manifestações clínicas. Essa ativação elétrica anormal seja, focal ou generalizada, reflete-se no indivíduo por meio de movimentos involuntários (FREITAS *et al.*, 2019), percepções distorcidas, inconsciência, danos cerebrais permanentes e em casos mais graves, a Morte Súbita Inesperada na Epilepsia (SUDEP, do inglês *Sudden Unexpected Death in Epilepsy*) (TRUONG *et al.*, 2021; CHEN, Z. S. *et al.*, 2022).

Os métodos preditivos são importantes ferramentas e, portanto, o foco em recentes pesquisas (ABDELHAMEED; BAYOUMI, 2021; LEAL *et al.*, 2021; SUNG *et al.*, 2020; PINTO *et al.*, 2022; YAN *et al.*, 2022) para lidar com a aparente imprevisibilidade das crises em indivíduos com epilepsia resistente a medicamentos. A partir da definição dos períodos, em particular o pré-ictal que corresponde ao intervalo medido entre a atividade cerebral considerada normal e o início da descarga epiléptica, seria possível treinar modelos para predição de crises em tempo real.

Os principais métodos de predição de crises são baseados no uso de sinais fisiológicos, o eletroencefalograma (EEG) (ZHANG, Y. *et al.*, 2020; PARVEZ; PAUL, 2017; TANG *et al.*, 2020; YAN *et al.*, 2022; ABDELHAMEED; BAYOUMI, 2021) e o eletrocar-

diograma (ECG) (JEPPESEN *et al.*, 2020; PAVEI *et al.*, 2017; BILLECI *et al.*, 2018; FUJIWARA *et al.*, 2016; MUHAMMAD USMAN; KHALID; ASLAM, 2020; MORIDANI; FARHADI, 2017). Embora as predições de crises epiléticas usando sinais de EEG tenham alcançado sensibilidades e especificidades confiáveis (YAN *et al.*, 2022; ABDELHAMEED; BAYOUMI, 2021), a intolerância resultante aos artefatos de movimento por meio de registros de EEG oriundos de eletrodos acoplados no couro cabeludo (YAN *et al.*, 2022; GAO *et al.*, 2022), ou por meio de técnicas de craniotomia, necessárias para EEG invasivo (ISLAM *et al.*, 2022), são uma grande barreira à disseminação dessa abordagem. Há também problemas relacionados à recuperação dos pacientes quanto ao procedimento cirúrgico e às possíveis infecções, sangramentos e danos cerebrais. Além disso, a obtenção e análise em tempo real do EEG convencionalmente é realizada utilizando taxas de amostragem superiores a 500 Hz, exigindo máquinas com maiores recursos computacionais para processamento desses dados (YAMAKAWA *et al.*, 2020). Há também o grande volume de dados gerados pelos diversos canais posicionados para obtenção destes sinais. Neste sentido, os métodos baseados em EEG são impraticáveis para dispositivos implantáveis ou vestíveis, não só devido aos recursos computacionais limitados desses equipamentos, mas também pela localização em que são usualmente inseridos, como em toucas com eletrodos encaixados (YAN *et al.*, 2022; TRUONG *et al.*, 2021) que, além de prejudicarem tarefas básicas do cotidiano do indivíduo, podem causar desconfortos em público, discriminações, *bullying* ou estereotipagens.

Dadas as limitações e desvantagens mencionadas com relação aos métodos baseados em EEG, e tendo o compromisso de viabilizar uma solução utilizando dispositivos portáteis, a metodologia de análise da Variabilidade da Frequência Cardíaca (VFC) surge como uma alternativa promissora nos contextos de predição e detecção de crises epiléticas (PAVEI *et al.*, 2017; JEPPESEN *et al.*, 2020; DONO *et al.*, 2022). A escolha do ECG é imediata, ao oferecer muitas vantagens, como facilidade de aquisição por meios não invasivos, processamento e menor custo, tornando-se uma solução adequada para sistemas de detecção e predição de crises e também fornecendo uma abordagem em dispositivo para um maior conforto ao paciente.

A VFC representa as variações dos intervalos de tempo entre os batimentos cardíacos (complexos QRS) sucessivos e extraídos a partir do ECG. Com a obtenção da série temporal da VFC, um sistema pode verificar a estabilidade da frequência cardíaca modulada pelo SNA em função dos mecanismos de controle simpático e parassimpático, isto é, as ramificações do sistema nervoso autônomo. Por meio de métricas derivadas da VFC, é possível inferir sobre o funcionamento cerebral ou atividade do sistema nervoso e, com isso prever a ocorrência de crises epiléticas. Este importante recurso poderia evitar até mesmo os casos críticos que ocorrem em pacientes com convulsões tônico-clônicas generalizadas (CTCG) e que estão associadas

ao risco de SUDEP durante o sono (TRUONG *et al.*, 2021; PAVEI *et al.*, 2017).

Dado o exposto, é crescente o número de pesquisas utilizando algoritmos para extração de métricas a partir da VFC. Alguns estudos anteriores nos contextos de predição e detecção de crises epiléticas (PAVEI *et al.*, 2017; JEPPESEN *et al.*, 2020; BILLECI *et al.*, 2018) revelaram que a análise da atividade do SNA permite a identificação de alterações em seu estado e, a partir disso, a identificação de quando uma crise poderá ocorrer. Embora a literatura apresente pesquisas com importantes resultados a partir da aplicação de algoritmos na detecção e predição de crises, ainda faltam soluções embarcadas em dispositivos vestíveis conforme exposto em (BENICZKY *et al.*, 2021). Sistemas de baixo consumo e os quais permitam uma fácil utilização durante o dia-a-dia, seja pelo próprio indivíduo ou em ambientes controlados, tais como médico-hospitalares, seriam muito importantes para um melhor preparo frente às futuras crises, um melhor entendimento por parte dos profissionais da saúde com relação às crises, além de redução de custos de internação, tempo dedicado pelos profissionais, e, portanto, uma maior independência e conforto para o indivíduo.

A evolução nos cuidados da saúde vai ao encontro do que é proposto com a Saúde 4.0, dita como a manifestação da Quarta Revolução Industrial na área da Saúde. Essa modernização trará soluções baseadas em bio-sensoriamento em tempo real e sistemas altamente integrados, sendo um importante recurso no monitoramento contínuo de sinais vitais e prevenção de doenças (BENICZKY *et al.*, 2021). Por meio dos avanços da microeletrônica, esses dispositivos irão transferir parte dos serviços de saúde das unidades médicas para as residências, permitindo tanto a redução da carga financeira sobre os sistemas de saúde quanto na melhor qualidade de vida para pacientes e cuidadores. A detecção e intervenção bioeletrônica poderá ser usada para essas novas tendências nos cuidados da saúde, como exemplos, o desenvolvimento de próteses retiniais (JEONG *et al.*, 2022), neuroestimuladores (BAURA, 2021) e dispositivos de monitoramento de síndromes neurais (JEPPESEN *et al.*, 2019; JORGENSEN; ZIBRANDTSEN; KJAER, 2019), sendo estes últimos, o tema principal desta tese.

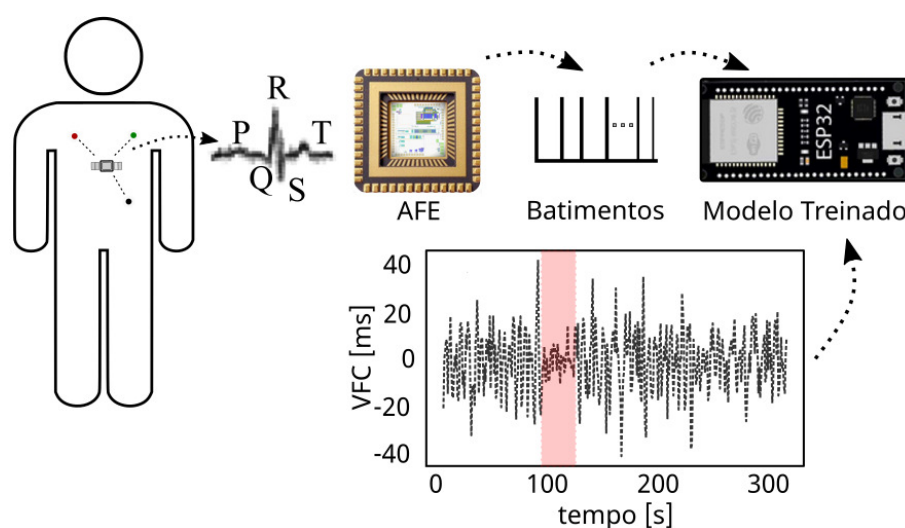
Nos últimos anos, os circuitos integrados são requisitos na evolução de diversos campos de pesquisa, uma particularidade está no desenvolvimento de sistemas para aplicações biomédicas em diversos contextos fisiológicos. Sistemas completos integrados de ultra baixo consumo e miniaturizados são confinados em um único *chip* e aplicados no registro e condicionamento de sinais fisiológicos, além de seu uso como estimuladores.

Com o avanço da área de circuitos integrados, seja por meio do projeto e desenvolvimento de novas topologias de amplificadores de instrumentação, conversores, filtros, detectores de características fisiológicas, entre outras, somado às novas tendências propostas na Saúde 4.0 permitirão uma grande combinação de técnicas e uma evolução constante na engenharia de dispositivos para uso nos cuidados com

a saúde. Sendo assim, a motivação desta tese de doutorado está na união entre os conhecimentos de microeletrônica e desenvolvimento de circuitos integrados como ferramentas de registro, tratamento e condicionamento de sinais com as mais recentes técnicas para predição e detecção de crises epiléticas. Por meio de um sistema completo abre-se um horizonte de novas possibilidades e contribuições significativas no tratamento da epilepsia, bem como, no auxílio ao tratamento de diversas outras doenças neurológicas que poderão se beneficiar dos resultados deste estudo.

Motivados a partir dos desafios mencionados, nesta tese, são apresentados o projeto, desenvolvimento e validação de circuitos integrados em tecnologia CMOS (do inglês *Complementary Metal-Oxide Semiconductor*) de 180 nm para uso em um AFE como parte do sistema de predição de crises epiléticas. O projeto do AFE é baseado no desenvolvimento de novas topologias de circuitos para operação de baixo consumo, e tendo esses, o objetivo de aquisição e identificação de batimentos cardíacos a partir de registros reais de ECG. Além dos circuitos do AFE, esta tese apresenta o estudo, implementação e comparação de modelos de aprendizado de máquina supervisionados para classificação de estágios pré-ictais. A partir do classificador escolhido com base em uma análise estatística, este é embarcado em um microcontrolador, e então integrado à solução final com o AFE. A partir do AFE e dos algoritmos implementados, o sistema apresentado será um importante recurso a ser utilizado em futuros dispositivos de alarme, predição e prevenção de crises epiléticas, conforme ilustrado no diagrama da Figura 1.

Figura 1 – Diagrama esquemático do sistema proposto para predição de crises epiléticas. O AFE é constituído por circuitos para aquisição e condicionamento de sinais de ECG. Os batimentos detectados pelo AFE são subtraídos sucessivamente dando origem à VFC. A partir de um classificador embarcado em um microcontrolador é possível identificar os períodos pré-ictais, conforme destacado em vermelho no gráfico ilustrativo.



Fonte: Próprio Autor.

1.1 OBJETIVOS

O objetivo geral desta tese é apresentar o projeto, desenvolvimento e validação de um sistema para predição de crises epiléticas. O sistema será composto por circuitos integrados CMOS para aquisição e condicionamento de sinais de ECG gerando em sua saída a detecção de batimentos cardíacos. Além dos circuitos, o sistema contará com a implementação de algoritmos de construção, extração de métricas derivadas da série temporal da VFC, e um classificador para predição de períodos pré-ictais.

1.1.1 Objetivos específicos

Os objetivos específicos mostrados a seguir foram elencados de tal modo a atingir o objetivo geral proposto.

1. Projetar novas topologias de circuitos analógicos de baixo consumo, tais como amplificadores, filtros, e detectores de batimentos cardíacos;
2. Desenvolver o sistema do AFE para aquisição e condicionamento de sinais de ECG;
3. Validar o sistema por meio de simulações elétricas e utilizando sinais reais de ECG;
4. Implementar o algoritmo para construção da série temporal da VFC;
5. Implementar os algoritmos para extração de métricas da VFC;
6. Estudar as diversas métricas lineares e não-lineares extraídas da série temporal;
7. Estudar os principais algoritmos de inteligência artificial supervisionados apresentados no estado-da-arte;
8. Implementar os modelos supervisionados para classificação de períodos pré-ictais;
9. Comparar estatisticamente os resultados dos classificadores;
10. Escolher o melhor modelo para predição de crises epiléticas;
11. Embarcar o melhor modelo em microcontrolador ESP32[®];
12. Testar o sistema completo;

1.1.2 Contribuições

As principais contribuições desta tese são:

1. O desenvolvimento de novas topologias de circuitos analógicos de baixo consumo, tais como, amplificadores, filtros, e detectores de batimentos cardíacos, além de contribuições significativas em circuitos apresentados no estado-da-arte;
2. A aplicação direta da metodologia baseada em VFC em um sistema pretendido à dispositivos implantáveis e/ou vestíveis para predição de crises epiléticas;
3. O algoritmo de construção da série temporal da VFC;
4. Os algoritmos para extração de métricas lineares e não lineares a partir da VFC;
5. A validação da metodologia por VFC para predição de crises convulsivas, por meio da implementação de algoritmos de inteligência artificial;
6. O estudo comparativo dos modelos implementados para classificação de estágios pré-ictais;
7. A validação do sistema final e seu uso como uma solução alternativa complementar aos métodos convencionais para predição de crises epiléticas;
8. A possibilidade de emprego do AFE em diversos outros contextos da engenharia biomédica, não sendo este limitado ao uso do ECG como sinal de entrada.

1.1.2.1 Publicação de artigos e trabalhos científicos

Durante o desenvolvimento desta tese foram publicados os resultados das diferentes etapas do estudo nos seguintes periódicos e congressos:

- Rafael Sanchotene Silva, Cesar Ramos Rodrigues, Roger Walz, and Jefferson Luiz Brum Marques, **"A Comparison of Classifiers for Epileptic Seizure Prediction based on Heart Rate Variability"**, "IX Latin American Congress on Biomedical Engineering" and "XXVIII Brazilian Congress on Biomedical Engineering", October 24th to 28th, 2022, Florianópolis, Santa Catarina - Brazil.
- Rafael Sanchotene Silva, Afonso Roberto Plantes Neto, Jefferson Luiz Brum Marques, Omid Kavehei, Cesar Ramos Rodrigues, **"A compact QRS detection system based on 0.79 μ W analog CMOS Energy-of-Derivative circuit."**, *Microelectronics Journal*, v. 113, p. 105097, 2021. ISSN 0026-2692. doi: 10.1016/j.mejo.2021.105097.
- Rafael Sanchotene Silva, Luis Henrique Rodovalho, Orazio Aiello, and Cesar Ramos Rodrigues, **"A 1.9 nW, Sub-1 V, 542 pA/V Linear Bulk-Driven OTA with 154 dB CMRR for Bio-Sensing Applications."**, *Journal of Low*

Power Electronics and Applications, v. 11, n. 4, 2021. ISSN 2079-9268. doi: 10.3390/jlpea11040040.

- Rafael Sanchotene Silva, Luís Henrique Rodvalho, Jefferson Luiz Brum Marques, and Cesar Ramos Rodrigues, "**A 59 pA/V and 62 nW differential OTA with 0.35 % THD for Biomedical Applications.**", Journal of Integrated Circuits and Systems, v. 16, n. 2, 2021. doi: 10.29292/jics.v16i2.490.
- Luis Henrique Rodvalho, Rafael Sanchotene Silva, and Cesar Ramos Rodrigues "**A 1V, 450 pS OTA Based on Current-Splitting and Modified Series-Parallel Mirrors.**", 2021 IEEE 12th Latin America Symposium on Circuits and System (LASCAS), pp. 1-4, doi: 10.1109/LASCAS51355.2021.9459122.

Além dos artigos publicados, vale destacar o **prêmio Cândido Pinto de Melo** conquistado no XXVIII Congresso Brasileiro de Engenharia Biomédica (CBEB) realizado na cidade de Florianópolis no ano de 2022. O Prêmio Cândido Pinto de Melo é a mais alta distinção científica concedida pela SBEB aos estudantes de pós-graduação que atuam em engenharia biomédica.

1.2 ORGANIZAÇÃO

Os capítulos que seguem estão organizados na seguinte ordem:

- **Capítulo 2:** apresenta uma revisão dos conceitos relacionados ao SNA e as principais funções dos ramos simpático e parassimpático. Além disso, será apresentada a definição da VFC, bem como as métricas lineares e não lineares derivadas da série temporal que possam ser utilizadas pelos modelos de predição de crises epiléticas.
- **Capítulo 3:** apresenta o AFE proposto e seus circuitos demonstrados por meio de conceitos, topologias, projetos, leiautes e simulações elétricas. Ao final do capítulo será apresentada a simulação do sistema completo para aquisição e condicionamento dos sinais de ECG.
- **Capítulo 4:** apresenta os algoritmos implementados para a classificação de períodos pré-ictais, além do estudo comparativo desses modelos e a escolha do classificador utilizado no sistema final. Neste capítulo apresenta-se também os resultados da predição de crises em pacientes de bases de dados públicas a partir de três métricas utilizadas como biomarcadores derivadas da VFC.
- **Capítulo 5:** apresenta as conclusões e perspectivas de trabalhos futuros a partir desta tese.

2 REVISÃO DE CONCEITOS

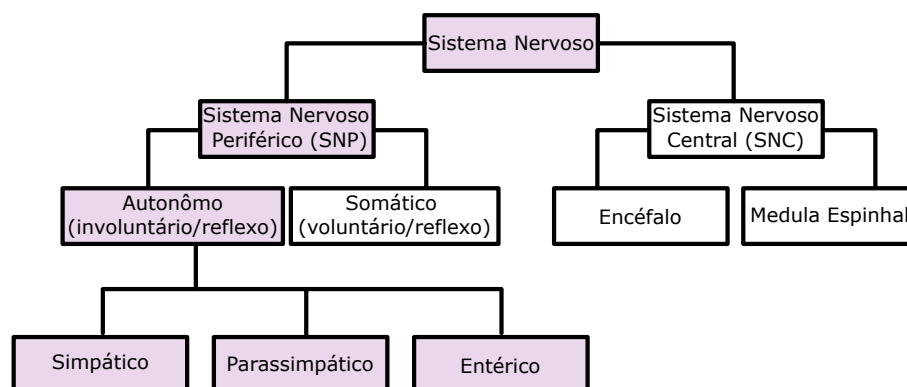
Neste capítulo será apresentada uma revisão dos conceitos relacionados ao SNA e as principais funções dos ramos simpático e parassimpático que compõem este sistema. Além disso, será apresentada a definição da VFC, assim como, as métricas extraídas desta série temporal que possam servir como biomarcadores para a predição de crises epiléticas. Ao final deste capítulo, será mostrado um levantamento de hipóteses que servirão de base para a abordagem por VFC na predição de crises epiléticas.

2.1 SISTEMA NERVOSO AUTÔNOMO — SNA

2.1.1 Definições

O sistema nervoso (SN) consiste basicamente em neurônios e células da glia que garantem o suporte aos primeiros, como isolamento, apoio e nutrição (ANGELO MACHADO, 2013). O SN exerce o controle dos demais sistemas do corpo humano sendo este nos níveis comportamental (motor), homeostático (fisiológico) e controle cognitivo (emocional) (SILVERTHORN DEE UNGLAUB, 2017). A Figura 2 apresenta a porção do SN referente ao sistema nervoso periférico (SNP) que se divide em sistema autônomo (SNA) e sistema somático (SNS). Por definição o SNA é a porção do SNP responsável por regular as funções neurovegetativas cujo controle é involuntário, tais como exercidos nos sistemas respiratório, cardiovascular, renal, digestório e endócrino (ANGELO MACHADO, 2013).

Figura 2 – Diagrama estrutural da divisão do SN em SNP e SNC. O SNC contém o encéfalo e a medula espinhal, enquanto o SNP compreende os sistemas autônomo e somático.



Fonte: Adaptado de (SILVERTHORN DEE UNGLAUB, 2017).

2.1.2 Importantes funções e ramificações do SNA

O SNA auxilia o corpo a manter um ambiente interno constante ou balanço fisiológico global das funções corpóreas (homeostase), por meio de comandos que levam à ações compensatórias em decorrência de estímulos internos e externos (SILVERTHORN DEE UNGLAUB, 2017).

Há basicamente três ramificações no SNA, o ramo simpático, parassimpático e entérico, este último não será abordado, ao fugir do escopo deste trabalho visto que é o menos citado na literatura, tratando do controle da motilidade e encarregando-se de estímulos emocionais a partir da secreção de neurotransmissores (ANGELO MACHADO, 2013).

No que diz respeito às importantes diferenças entre as subdivisões simpática e parassimpática para esta pesquisa temos os aspectos fisiológicos, visto que os ramos trabalham de forma antagônica na maioria das funções corpóreas destinadas ao controle da homeostase.

Conforme exposto anteriormente, métricas derivadas a partir de sinais fisiológicos, tais como, EEG e ECG, são úteis como biomarcadores de eventuais alterações no SNA e possibilitam a identificação de manifestações clínicas durante uma pré-crise epiléptica.

Para melhor ilustrar o papel das subdivisões do SNA no controle da homeostase, algumas considerações são feitas abaixo:

- **Ramo simpático:** responsável por preparar o organismo para o gasto de energia, caracteriza-se pelo aumento do metabolismo de glicose, liberação de hormônios da glândula supra-renal (adrenalina), aumento da frequência cardíaca (FC) e pressão arterial (PA), causadas pela contração dos vasos, broncodilatação, inibição da motilidade, da atividade gastrointestinal (isto é, o sangue vai para os músculos), e também pela dilatação da pupila (midríase). No coração, a via simpática apresenta-se nos ventrículos, controlando a força de contração ou inotropismo (SILVERTHORN DEE UNGLAUB, 2017).
- **Ramo parassimpático:** exerce a função de recomposição da energia gasta após uma atividade física ou situação de estresse. Seu funcionamento é caracterizado por reações de repouso e digestão (SILVERTHORN DEE UNGLAUB, 2017). Dentre as suas funções básicas estão a diminuição da FC por meio dos nodos e átrios (cronotropismo), diminuição da PA, resultante da dilatação dos vasos sanguíneos, além da compressão dos brônquios, contração da pupila (miose), estimulação da motilidade e da atividade gastrointestinal, visto que prioriza o fluxo sanguíneo nesta tarefa. A principal via de saída do sistema parassimpático por meio do nervo vago, décimo (X) par de nervos cranianos, possuindo cerca de 75% de todas as fibras

parassimpáticas (ANGELO MACHADO, 2013).

O nervo vago é responsável pela redução da FC e atividade contrátil do coração, como também redução da secreção e bronco-constricção, ativação da secreção e movimento peristáltico do estômago e intestino, além de relaxamento dos esfíncteres digestivos e secreção de enzimas digestivas pelo pâncreas (SILVERTHORN DEE UNGLAUB, 2017).

Em resumo, as funções apresentadas pelas ramificações do SNA correspondem aos comandos que levam a ações compensatórias para manutenção da homeostase, isto é, o equilíbrio ou estabilidade dinâmica do organismo.

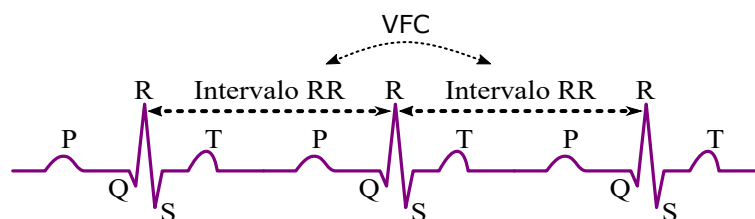
Portanto, a ocorrência de uma alteração autonômica em função de uma crise epiléptica é explicada devido às descargas elétricas atingirem diversas zonas do SN que incluem as regiões de funções autonômicas. As manifestações clínicas em pacientes com epilepsia sugerem a mediação do SNA, já que geralmente durante uma crise há alterações na frequência dos batimentos, hipertensão, apneia, distúrbios na motilidade gástrica, resposta galvânica da pele (GSR, do inglês *Galvanic Skin Response*), entre outras (BAUMGARTNER; LURGER; LEUTMEZER, 2001).

2.2 VARIABILIDADE DA FREQUÊNCIA CARDÍACA - VFC

2.2.1 Definição

A variabilidade da frequência cardíaca é o nome dado à variação no intervalo entre batimentos cardíacos consecutivos, conforme ilustrado na Figura 3.

Figura 3 – Ilustração de complexos QRS e derivação da VFC a partir da subtração de pares de batimentos cardíacos sucessivos.

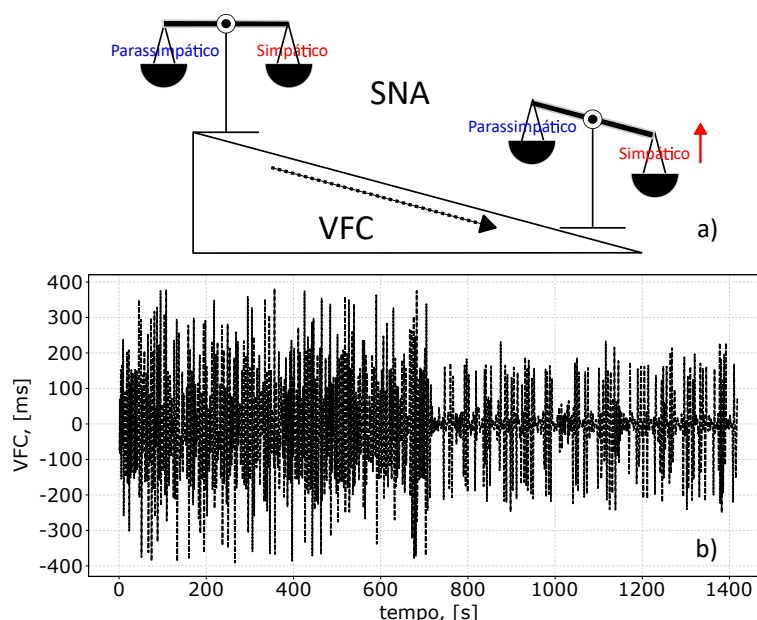


Fonte: Próprio Autor.

A atividade neural, em particular nas regiões do córtex cerebral possui grande influência no controle cardiovascular por meio das vias autonômicas. Portanto, a VFC reflete indiretamente a interação dinâmica entre os ramos simpático e parassimpático do SNA, e portanto, regula a frequência cardíaca e a pressão arterial. Essa influência pode ser analisada mediante alterações na regulação dos batimentos cardíacos em períodos pré-ictais e ictais (WESTRHENEN *et al.*, 2018; JANSEN; LAGAE, 2010). Estudos revelaram haver uma prevalência de 80 a 100% de aumento súbito do tônus simpático, correspondendo a taquicardia ictal (SEVCENCU; STRUIJK, 2010; JANSEN;

LAGAE, 2010), sendo esta uma característica das crises convulsivas (ou seja, crises tônico-clônicas focais a bilaterais, bem como crises tônico-clônicas generalizadas). Além disso, já se sabe que a origem das crises é mais comum no lobo temporal com relação ao lobo extratemporal (WESTRHENEN *et al.*, 2018). A Figura 4 ilustra uma representação da VFC em função das vias simpática e parassimpática, nesta, é possível ver que o aumento da VFC indica uma mudança em direção ao equilíbrio (homeostase), enquanto uma redução da VFC corresponde a períodos de alta atividade do tônus simpático, conforme representado durante uma crise epiléptica.

Figura 4 – Representação de uma série temporal da VFC extraída de um sinal de ECG real contendo uma crise epiléptica a partir do tempo igual à 670 s. Em b) observe a tendência da VFC em diminuir à medida que há um desequilíbrio entre os ramos do SNA, conforme representado em a).



Fonte: Próprio Autor.

Em (SEVCENCU; STRUIJK, 2010) é apresentado um estudo onde se mostra que a taquicardia pré-ictal tem uma taxa de incidência em aproximadamente um terço das convulsões. Além disso, há estudos que revelam uma taxa de mortalidade acima da média global em pacientes com epilepsia em decorrência de alterações cardiovasculares (LEUTMEZER *et al.*, 2003; JANSEN; LAGAE, 2010), incluindo até mesmo sinais sutis de isquemia (LEUTMEZER *et al.*, 2003). O estudo realizado em (LEUTMEZER *et al.*, 2003) mostrou uma incidência de taquicardia acima de 86% durante o período ictal e bradicardia em cerca de 1,4% de todas as crises observadas. Este fato deve-se principalmente em decorrência da região de origem da crise, sendo o baixo índice de bradicardia associado aos casos de pacientes com crises epilépticas do lobo temporal esquerdo (TINUPER *et al.*, 2002).

Em indivíduos com epilepsia de longa duração e múltiplas convulsões, há argu-

mentos convincentes (LEUTMEZER *et al.*, 2003) para a disfunção crônica do sistema nervoso autônomo, as arritmias embora sejam as mais comuns, são consideradas autolimitadas, enquanto arritmias e apneias pós-ictais podem levar a SUDEP (LENDE *et al.*, 2015). A SUDEP geralmente ocorre vários minutos após uma convulsão (média de 10 min, com um intervalo de 2 a 17 min) (RYVLIN *et al.*, 2013). Há diversas alterações morfológicas no sistema cardiovascular citadas em (KWAN *et al.*, 2010) que estão correlacionadas a SUDEP, tais anomalias incluem: dilatação e hipertrofia cardiovascular, fibrose em artérias coronárias, atrofia dos cardiomiócitos, degeneração miofibrilar, infiltração leucocitária indicando miocardite focal, além de alterações morfológicas do sistema de condução cardíaco.

Dado o exposto, a VFC pode ser um importante biomarcador de disfunção autonômica com relação à epilepsia. O reconhecimento dessas alterações cardíacas a curto e longo prazo pode ser de extrema importância na predição de convulsões, além de possibilitar uma orientação de um tratamento mais especializado para cada paciente, como também possibilitar o desenvolvimento de sistemas de alarme para intervenções oportunas.

2.2.2 Métricas derivadas da VFC

Com o uso da abordagem por VFC, diversas métricas podem ser extraídas e utilizadas em algoritmos de aprendizado de máquina para a classificação das diferentes fases de um sinal contendo eventos epiléticos. Como exemplo de prática clínica, a VFC pode ser monitorada e analisada em pacientes com epilepsia nos períodos entre as convulsões (interictais ou linha base), durante as convulsões (ictais), antes das convulsões (pré-ictais) e após as convulsões (pós-ictais). A VFC pode ser analisada em períodos de 24 h, de curto prazo (ST, do inglês *Short-Term*), períodos de 5 min, e ultracurtos (UST, do inglês *Ultra-Short Term*), sendo registros de menos de 5 min (SHAFFER, Fred; GINSBERG, Jay P., 2017).

Com relação aos tipos de extrações de métricas, as medidas podem ser feitas no domínio do tempo e no domínio da frequência, seja por meio de técnicas lineares ou não lineares. Considerando que os registros mais longos representam melhor os processos com flutuações mais lentas (por exemplo, ritmos circadianos), os valores extraídos em períodos de curto a ultracurto prazo não podem ser comparados aos valores extraídos em gravações de 24 horas.

As métricas extraídas da VFC no domínio do tempo quantificam a variabilidade nas medições do intervalo entre batimentos (IBI, do inglês *Interbeat interval*). Esses valores podem ser representados tanto em seu formato original, quanto em valores representados em logaritmo natural para fins de obter uma distribuição normal (TARVAINEN *et al.*, 2019). As principais métricas lineares da VFC extraídas no domínio do tempo são:

- Média dos intervalos RR normais consecutivos: o termo "normal" significa que batimentos anormais, batimentos ectópicos, ou seja, os batimentos cardíacos que se originam fora do nó sinoatrial do átrio direito foram removidos;
- Raiz quadrada da média da soma do quadrado das diferenças sucessivas dos intervalos RR normais (RMSSD, do inglês *Root Mean Square of Successive Differences*), obtido por meio de,

$$RMSSD = \sqrt{\frac{1}{N-1} \sum_{i=1}^N (RR_{i+1} - RR_i)^2}, \quad (1)$$

em que N é o número de intervalos RR normais e i é o intervalo RR analisado. Essa métrica reflete a variação batimento a batimento na FC e é o principal biomarcador no domínio do tempo usado para estimar as alterações refletidas na VFC, mediadas pelo nervo vago;

- Desvio Padrão dos Intervalos RR normais (SDNN, do inglês *Standard Deviation of NN intervals*): calculado a partir de

$$SDNN = \sqrt{\frac{1}{N-1} \sum_{i=1}^N (RR_i - \overline{RR})^2}, \quad (2)$$

em que \overline{RR} é a média dos intervalos RR. Enquanto o padrão convencional de gravação de curto prazo é de 5 min (MALIK, 1996), há pesquisas que incluem períodos de gravação de ultracurto prazo que variam entre 60 a 240 seg (SALAHUDDIN *et al.*, 2007; BAEK *et al.*, 2015). Há também uma variação que é o desvio padrão das diferenças sucessivas de intervalos RR (SDSD, do inglês *Standard Deviation of Successive RR Interval Differences*) que representa apenas a variabilidade de curto prazo (KUUSELA, 2012).

- NN50: O número de intervalos NN adjacentes que diferem uns dos outros por mais de 50 ms (NN50) e que requer uma época de 2 min para sua análise.
- Porcentagem de Intervalos RR consecutivos diferindo por mais de 50 milissegundos (pNN50);

Com relação ao domínio da frequência, as métricas são extraídas para estimar a distribuição da potência absoluta ou relativa em quatro bandas de frequência. A Força-Tarefa da Sociedade Europeia de Cardiologia e da Sociedade Norte-Americana de Estimulação e Eletrofisiologia (MALIK, 1996) classificou as oscilações da frequência cardíaca (FC) em ultrabaixa frequência (ULF, do inglês *Ultra-Low Frequency*), muito baixa frequência (VLF, do inglês *Very-Low Frequency*), baixa frequência (LF, do inglês *Low-Frequency*) e a banda de alta frequência (HF, do inglês *High-Frequency*).

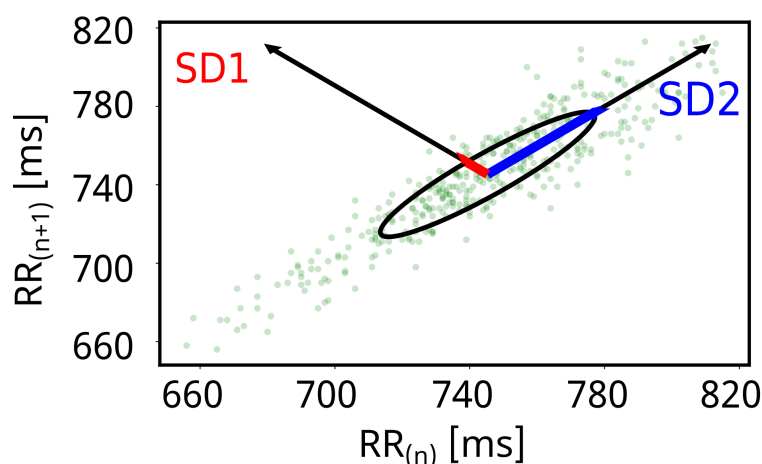
A potência absoluta é expressa ms^2/Hz , já a potência relativa é estimada como a porcentagem da potência total da VFC ou em unidades normais (nu, do inglês *normal unit*), sendo a razão da potência absoluta para uma banda de frequência específica pela potência absoluta somada das bandas LF e HF. Por meio da potência relativa é possível comparar diretamente as medições no domínio da frequência de dois indivíduos saudáveis de mesma idade, mesmo que haja uma grande variação na potência de banda específica e potência total (SHAFFER, Fred; GINSBERG, Jay P., 2017).

- Banda ULF: corresponde as frequências menores ou iguais a 0,003 Hz e representa as variações dos intervalos entre batimentos que compreendem períodos de 5 min a 24 h (KLEIGER; STEIN, P. K.; BIGGER JR., 2005);
- Banda VLF: corresponde a períodos de 0,003 a 0,04 Hz e contém ritmos com períodos entre 25 e 300 seg (KUUSELA, 2012);
- Banda LF: compreende a faixa de 0,04 a 0,15 Hz e é composta por ritmos com períodos entre 7 e 25 seg sendo influenciada pela respiração de 3 a 9 bpm, como exemplo, em uma amostra de 5 min há de 12 a 45 ciclos completos de oscilação (SHAFFER, Fred; GINSBERG, Jay P., 2017);
- Banda HF: também chamada de banda respiratória, corresponde a faixa de 0,15 a 0,40 Hz sendo influenciada pela respiração de 9 a 24 bpm (MALIK, 1996);
- Razão LF/HF: permite estimar o equilíbrio entre a atividade do sistema nervoso simpático e do sistema nervoso parassimpático sob condições controladas;
- Potência total: soma da energia nas bandas ULF, VLF, LF e HF para registros de 24 h e as bandas VLF, LF e HF para gravações de curto prazo (SHAFFER, Fredric; MCCRATY; ZERR, 2014).

As métricas não lineares podem ser utilizadas para quantificar a imprevisibilidade de uma série temporal (STEIN, P.; REDDY, 2005) tal como a VFC, para isso é comum a utilização do gráfico de Poincaré (SATTI *et al.*, 2019; HSU *et al.*, 2012), conforme ilustrado na Figura 5.

- **SD1**: desvio padrão dos pontos contidos no gráfico de Poincaré perpendicular à linha identidade. Este parâmetro é normalmente interpretado como uma medida da VFC de curto prazo (BRENNAN; PALANISWAMI; KAMEN, 2001). Este índice é equivalente à métrica linear RMSSD (CICCONE *et al.*, 2017);
- **SD2**: desvio padrão dos pontos do gráfico de Poincaré ao longo da linha de identidade. Este parâmetro é interpretado como uma medida da VFC de curto e longo prazo (BRENNAN; PALANISWAMI; KAMEN, 2001).

Figura 5 – Representação do gráfico de dispersão de Poincaré para extração de métricas não-lineares a partir de intervalos-RR.



Fonte: Próprio Autor.

- **S**: é a área da elipse que representa a VFC total, é proporcional a $SD1$ multiplicado por $SD2$;
- **Razão $SD1/SD2$** : este índice avalia a imprevisibilidade da série temporal RR e é utilizada para medir o balanço autonômico quando o período de monitoramento é suficientemente longo (24 h), havendo ativação do sistema simpático. A razão $SD1/SD2$ está correlacionada com a relação LF/HF (BEHBAHANI; JAFARNIA DABANLOO; MOTIE NASRABADI, 2013);
- **CVI**: índice cardiovagal (do inglês *Cardiac Vagal Index*), definido por

$$CVI = \log(L \times T). \quad (3)$$

- **CSI**: índice cardio simpático (do inglês *Cardiac Sympathetic Index*), definido como

$$CSI = \frac{L}{T}, \quad (4)$$

em que T (transversal) e L (longitudinal) são equivalentes a quatro vezes os desvios padrão de $SD1$ e $SD2$, respectivamente (TOICHI *et al.*, 1997).

O comprimento transversal representa a variabilidade dos intervalos RR, em que é possível correlacionar com a predominância da atividade parassimpática, por meio do nervo vago (MASSIMELLO *et al.*, 2022). Por outro lado, o comprimento longitudinal corresponde a influência na VFC modulada por ambos os sistemas, isto é, simpático e parassimpático.

- **CSI modificado**: proposto por (JEPPESEN *et al.*, 2015a), pode ser obtido por meio de

$$CSI_{mod} = \frac{L^2}{T}, \quad (5)$$

podendo indicar a influência da atividade simpática na VFC.

Diversas outras métricas não lineares podem ser consideradas para a análise da VFC, as quais podemos utilizar para quantificar a auto-similaridade em uma série temporal, como os intervalos NN formados a partir de batimentos normais identificados, tais métricas são definidas abaixo:

- **ApEn**: entropia aproximada (do inglês *Approximate entropy*), índice que mede a regularidade e complexidade de uma série temporal;
- **SampEn**: entropia de amostra (do inglês *Sample Entropy*) é uma modificação da ApEn e também mede a regularidade e a complexidade de uma série temporal;
- **DFA (α_1)**: análise de flutuação sem tendência (do inglês *Detrended fluctuation analysis*), que descreve flutuações de curto prazo;
- **DFA (α_2)**: análise de flutuação sem tendência, que descreve flutuações de longo prazo;
- **Dimensão Correlação (D_2)**: estima o número mínimo de variáveis necessárias para construir um modelo de dinâmica de sistemas;
- **Parâmetros de Hjorth**: são índices estatísticos de uma série temporal, comumente utilizados nos métodos baseados em EEG. Há três parâmetros que podem ser utilizados na análise da VFC, sendo estes, a mobilidade (MH, do inglês *Hjorth Mobility*), relativa ao desvio padrão da potência do sinal (veja (6)), a complexidade (CH, do inglês *Hjorth Complexity*), que compara a similaridade de um sinal a ser analisado com uma onda senoidal pura (veja (7)), e por último o parâmetro da atividade (AH, do inglês *Hjorth Activity*) que representa a variância de uma função no tempo (veja (8)).

$$MH = \frac{\text{Var} \left[\frac{df(t)}{dt} \right]}{\text{Var} [f(t)]}, \quad (6)$$

$$CH = \frac{MH \left[\frac{df(t)}{dt} \right]}{MH [f(t)]}, \quad (7)$$

$$AH = \text{Var} [f(t)], \quad (8)$$

em que *Var* é a variância da série temporal RR, ou de qualquer função $f(t)$. A variância é dada por

$$Var = \frac{1}{N} \sum_{i=1}^N (RR_i - \overline{RR})^2, \quad (9)$$

em que \overline{RR} é a média e RR_i é o intervalo RR pertencente ao conjunto de valores analisados.

Com relação aos diversos índices mencionados, sabe-se a partir da literatura (KUUSELA, 2012; MALIK, 1996) que os valores dados pela média dos intervalos RR, RMSSD e pNN50 são dependentes de alterações de curto prazo da FC, e, portanto, os valores extraídos destas métricas estão fortemente correlacionadas com a potência HF e a métrica não linear SD1 (SHAFFER, Fred; GINSBERG, Jay P., 2017). A RMSSD é obtida por meio do registro de 5 minutos de ECG, porém há também pesquisas que obtém este índice em períodos de ultracurto prazo, de 10, 30 e 60 seg (SALAHUDDIN *et al.*, 2007; BAEK *et al.*, 2015). Visto que a RMSSD está correlacionada com a componente HF, a influência da frequência respiratória nesta métrica ainda é incerta (PENTTILÄ *et al.*, 2008). Outro importante aspecto a ser notado é o impacto na atividade parassimpática, que possui um maior destaque quando analisado por meio da métrica RMSSD do que no índice SDNN. Além disso, em (DEGIORGIO *et al.*, 2010) sugere-se que valores mais baixos de RMSSD estão correlacionados com os casos de SUDEP.

O SDNN por sua vez reflete todos os componentes que contribuem para a VFC e devida a sua dependência com o período em que as análises são feitas, valores extraídos em diferentes períodos não devem ser comparados (SHAFFER, Fred; GINSBERG, Jay P., 2017).

Com relação às métricas não lineares, a literatura mostra que a SampEn possui valores menos tendenciosos e mais confiáveis da regularidade e complexidade da série analisada do que quando utilizada a ApEn (LIPPMAN; STEIN, K. M.; LERMAN, 1994). As medidas relacionadas à SampEn são interpretadas e usadas do mesmo modo que a ApEn, porém difere-se da última, visto que pode ser calculada a partir de um conjunto menor de valores, isto é, contendo menos de 200 amostras (KUUSELA, 2012).

Analisando os índices DFA que extraem as correlações entre intervalos RR sucessivos em diferentes escalas de tempo, é possível observar que a inclinação α_1 descreve as flutuações de curta duração, enquanto a inclinação α_2 descreve as flutuações de longo prazo (KUUSELA, 2012). As correlações de α_1 refletem o reflexo barorreceptor, um dos mecanismos homeostáticos que ajuda a manter a pressão arterial em níveis quase constantes. Por outro lado, as correlações de longo prazo (α_2) refletem os mecanismos regulatórios que limitam a flutuação do ciclo cardíaco. Portanto, a métrica DFA permite analisar gravações com várias horas de dados.

Por último, o índice D_2 é uma medida da dimensionalidade do espaço ocupado por um conjunto de pontos aleatórios, e permite estimar o número mínimo de variáveis necessárias para construir ou prever uma série temporal. Quanto mais variáveis forem necessárias para prever a série temporal, maior será sua complexidade. Um atrator é um conjunto de valores para os quais uma variável em um sistema dinâmico converge ao longo do tempo. Portanto, o índice D_2 mede a dimensão do atrator de um sistema, que pode ser um inteiro ou fractal (KUUSELA, 2012).

As métricas derivadas da VFC e explicadas até este ponto foram consideradas nos algoritmos desenvolvidos nesta tese. As métricas serviram como bio-marcadores utilizados nos modelos supervisionados que foram implementados para a classificação dos diferentes períodos mostrados nos registros de ECG contendo eventos epiléticos. Além disso, como será visto em seu capítulo correspondente, a análise por meio da matriz de correlação e também do algoritmo de redução de dimensionalidade PCA (do inglês *Principal Component Analysis*) (JOLLIFFE; CADIMA, 2016) permitiram o uso de apenas três métricas para identificação de estágios pré-ictais.

Para a aplicação da abordagem por VFC para a predição de crises epiléticas, esta tese é baseada em hipóteses levantadas por diversos estudos publicados anteriormente (JANSEN; LAGAE, 2010; JEPPESEN *et al.*, 2019; JORGENSEN; ZIBRANDTSEN; KJAER, 2019; PAVEI *et al.*, 2017). As afirmações permitem relacionar os impactos das crises epiléticas, com desequilíbrios nos ramos simpático e parassimpático presentes no SNA com consequências no sistema cardiovascular que se refletem por meio da VFC.

A primeira hipótese utiliza-se das abordagens com sinais de EEG, que apresentam um entendimento de que as crises não ocorrem repentinamente, ou seja, há um processo fisiológico, o qual é desencadeado vários minutos, horas ou dias antes das manifestações clínicas. Este processo pode ser identificado por meio de análises das séries temporais derivadas de registros de sinais fisiológicos, tais como, ECG e EEG. Baseados nessa hipótese, pesquisas anteriores (YAN *et al.*, 2022; ABDELHAMEED; BAYOUMI, 2021; CHEN, H.-H.; CHERKASSKY, 2020a) extraíram diversas características ou bio-marcadores do comportamento cerebral para entender as mudanças pré-ictais significativas nos sinais de EEG. Essa mesma suposição também é aplicada na abordagem baseada em VFC, conforme alguns estudos anteriores (JEPPESEN *et al.*, 2020; PARVEZ; PAUL, 2017).

A segunda hipótese preannuncia haver alterações significativas em métricas lineares e não lineares derivadas da VFC. As alterações indicam um desequilíbrio entre os ramos do SNA a medida em que uma crise aproxima-se de seu início, ou seja, em indivíduos com epilepsia, há um desequilíbrio entre os ramos simpático e parassimpático momentos antes e durante uma crise, sendo o ramo simpático hiperativo e o ramo parassimpático hipoativo (PAVEI *et al.*, 2017).

Na última hipótese, há um entendimento de que o uso da VFC como biomarcador para predição de estágios pré-ictais e ictais pode atingir resultados comparáveis, ou até melhores àquelas abordagens convencionais com o uso de EEG intracraniano (JEPPESEN *et al.*, 2020; PAVEI *et al.*, 2017), tendo como vantagens, utilizar um sinal menos complexo, genérico, ou seja, menos dependente do padrão fisiológico de cada indivíduo, trazendo menos riscos para sua aquisição, e permitindo o seu uso em soluções minimamente invasivas.

Baseado na revisão dos conceitos descritos e por meio das hipóteses mencionadas, os próximos capítulos apresentarão a solução proposta nesta tese, trazendo o projeto, o desenvolvimento e a validação de circuitos e dos algoritmos empregados no sistema de predição de crises epiléticas utilizando a abordagem por VFC.

No capítulo a seguir será apresentado o AFE, bem como os circuitos que o compõem para a aquisição e o condicionamento de sinais de ECG, bem como a sua utilização na extração dos batimentos cardíacos mediante a um circuito de detecção de ondas R a partir dos complexos QRS identificados.

3 PROJETO DOS CIRCUITOS INTEGRADOS

Neste capítulo, serão apresentados os circuitos que compõem o AFE, tendo estes, a finalidade de aquisição, condicionamento, e de detecção de batimentos cardíacos a partir de sinais de ECG. Além da explicação dos conceitos básicos dos blocos do sistema, também serão analisadas as respostas obtidas por meio de simulações elétricas pós-leiaute, ou seja, considerando os circuitos prontos para a prototipação. Ao final deste capítulo, será mostrada a simulação do AFE completo, cuja saída, será a detecção dos batimentos cardíacos, identificados por meio da geração de ondas pulsadas. Os batimentos detectados serão enviados aos algoritmos de construção da série temporal da VFC, como também, aos algoritmos de derivação de métricas que serão utilizadas como biomarcadores pelos classificadores dos diferentes estágios de um sinal de ECG contendo crises epiléticas.

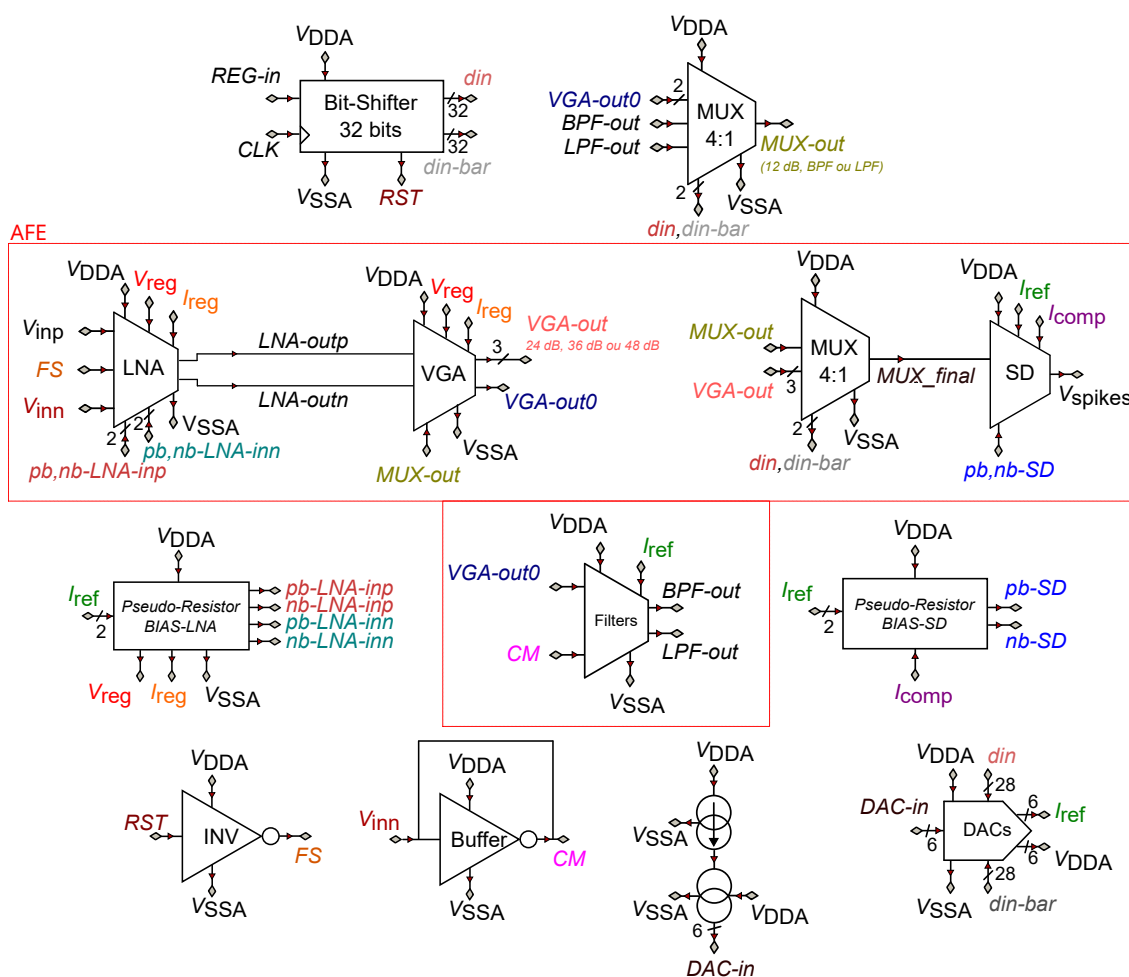
3.1 DESCRIÇÃO DO SISTEMA

Considerando a aplicação do AFE à dispositivos implantáveis e/ou vestíveis, onde a área de silício e o consumo de energia são requisitos cruciais, neste projeto adotou-se a mesma abordagem de estudos anteriores, isto é, por meio do projeto de dispositivos de sinais mistos ou puramente analógicos, ao invés de soluções algorítmicas. Entre as opções de detecção de batimentos, destacam-se os AFEs cujas saídas são providas por meio de operadores analógicos de energia não linear (NEO, do inglês *Non-Linear Operators*). Circuitos baseados em NEO já são usados em aplicações emergentes, que incluem interfaces cérebro-máquina (BMIs, do inglês *Brain-machine interfaces*) (TARIQ *et al.*, 2017; LEUNG *et al.*, 2018), dispositivos de gravação neural (TRAN; CHA, 2021; SALDAÑA-PUMARICA; SILVA-CÁRDENAS; DELMORAL-HERNANDEZ, 2016; HOLLEMAN *et al.*, 2008; KOUTSOS; PARASKEVOPOULOU; CONSTANDINO, 2013), e também para a extração de biomarcadores a partir de sinais de ECG (BEYRAMIENANLOU; LOTFIVAND, 2018; MORSHEDLOU; RAVANSHAD, N.; REZAEI-DEHSORKH, H., 2018; REZAEIYAN *et al.*, 2018).

Em sua respectiva seção, será visto que a função NEO pode ser ainda mais simplificada (LI, Y.-G. *et al.*, 2013; SILVA, Rafael Sanchotene *et al.*, 2021), realizada usando apenas um dos termos da função NEO, chamada de energia da derivada (ED, do inglês *Energy Derivative*). Conforme proposto em (SILVA, Rafael Sanchotene *et al.*, 2021), a ideia desta manipulação algébrica permite a redução do consumo e área ocupada pelo circuito, ou seja, um número menor de blocos é necessário para a realização da componente principal da função NEO, ao passo que são obtidos resultados comparáveis à função completa (LI, Y.-G. *et al.*, 2013). Isso sugere a viabilidade de AFEs destinados à detecção de batimentos cardíacos de forma simples e eficiente. Além do detector de batimentos, o AFE proposto nesta tese e mostrado na Figura 6 é baseado

em novas topologias de amplificadores, filtros e circuitos auxiliares, tais como uma referência de corrente, conversores digitais-analógicos, registrador de deslocamento, multiplexadores, *buffers*, e diversos outros circuitos a serem mostrados no decorrer deste capítulo.

Figura 6 – Diagrama esquemático do AFE proposto. O primeiro estágio é composto por um LNA para a aquisição do ECG. O ECG é então amplificado por meio de um VGA, e também condicionado por estágios de filtragem, passa-baixas e passa-banda. Um bloco final chamado de SD é projetado para a detecção dos batimentos cardíacos. Diversos outros circuitos auxiliares são desenvolvidos para suporte do AFE, exemplos incluem as chaves seletoras realizadas por meio de multiplexadores, uma referência de corrente, os conversores digitais-analógicos, e um registrador deslocamento.



Fonte: Próprio Autor.

Conforme é possível observar na Figura 6, o AFE contém estágios de aquisição, amplificação e filtragem propostos para o condicionamento do sinal de ECG. Neste diagrama há um amplificador de baixo ruído, LNA (do inglês *Low Noise Amplifier*), um amplificador de ganho variável, VGA (do inglês *Variable Gain Amplifier*), diferentes saídas de filtros dadas por BPF (do inglês *Bandpass Filter*) e LPF (do inglês *Lowpass Filter*), pseudo-resistores, responsáveis pela construção dos filtros passa-altas que são

componentes internos às topologias de LNA e do circuito de detecção de batimentos, SD (do inglês *Spike Detector*). Além dos circuitos mencionados, o diagrama apresenta também os conversores digitais-analógicos, DACs (do inglês *Digital-Analog Converters*) responsáveis pelo espelhamento de correntes de polarização, as quais são oriundas da referência de corrente projetada (*DAC-in*). Há também um registrador de deslocamento (do inglês *Bit-Shifter*), cuja finalidade, é controlar os DACs por meio de códigos gerados a partir de um sinal de relógio (*CLK*).

Os sinais ilustrados no diagrama da Figura 6 serão explicados a seguir: primeiramente, o sinal de ECG é aplicado na entrada não inversora do LNA, V_{inp} . Ao passo que, em V_{inm} há um circuito de isolamento (*buffer*) gerando uma tensão de modo comum DC (*CM*) que será utilizada como nível de entrada dos filtros. Ainda no LNA, os sinais, *pb*, *nb-LNA-inp* (*inm*), representam as correntes de polarização dos circuitos pseudo-resistores, as quais são oriundas do circuito representado por *Pseudo-Resistor Bias-LNA*. O LNA possui duas saídas, rotuladas de *LNA-outp*, e *LNA-outn*, isto é, cópias do sinal de ECG, pré-filtradas, amplificadas e invertidas entre si. Conforme será visto na próxima seção, o sinal *FS* é um sinal de controle do LNA responsável por um rápido retorno ao nível DC em respostas transientes. Além deste, há um circuito inversor (INV) responsável por receber um sinal de controle do registrador (RST) e com isso, reiniciar o funcionamento do LNA em casos de mal funcionamento do sistema.

No VGA, existem três sinais importantes, são eles: *MUX-out*, o sinal oriundo de um multiplexador que irá selecionar uma entre as quatro entradas possíveis, isto é, a saída com ganho de 12 dB do VGA (*VGA-out0*), a saída do filtro BPF (*BPF-out*), a saída do filtro LPF (*LPF-out*) ou uma das saídas de ganho do VGA dado por *VGA-out* (24 dB, 36 dB, ou 48 dB). No circuito *MUX 4:1* há dois sinais de controle de seleção, dados por *din* e *din-bar*, tais sinais permitem a seleção das saídas do circuito para a entrada do estágio de detecção de batimentos, realizado por meio do SD. No SD, há duas entradas de corrente (*pb* e *nb-SD*), respectivas à polarização do circuito pseudo-resistor que compõe um filtro passa-altas interno. O sinal de saída do circuito SD, *Vspikes*, caracteriza-se por meio de ondas pulsadas, correspondentes aos batimentos cardíacos detectados.

O principal sinal DC utilizado nos conversores (DACs) é o *DAC-in*, que é exatamente uma cópia da corrente de referência (*Iref*) utilizada para polarização de todos os circuitos do AFE. No registrador existem dois sinais, *din* e *din-bar*, utilizados para configurar os DACs por meio de pesos que modificam a corrente gerada especificamente para cada um dos circuitos do AFE. O maior ajuste de correntes proporcionado pelos DACs é útil do ponto de vista de ocorrência de desvios no funcionamento dos circuitos após a fabricação do sistema, e, portanto, permite uma correção na operação dos dispositivos de forma individual. De modo geral, os sinais V_{DDA} , V_{SSA} , V_{reg} , I_{reg} e I_{ref} são, a tensão de alimentação de 1,8 V, a tensão terra do sistema, 0 V, a tensão

regulada do sistema de 1,5 V, a corrente regulada do sistema que pode ser ajustada com os DACs, e a corrente de referência correspondente à 2 nA, respectivamente.

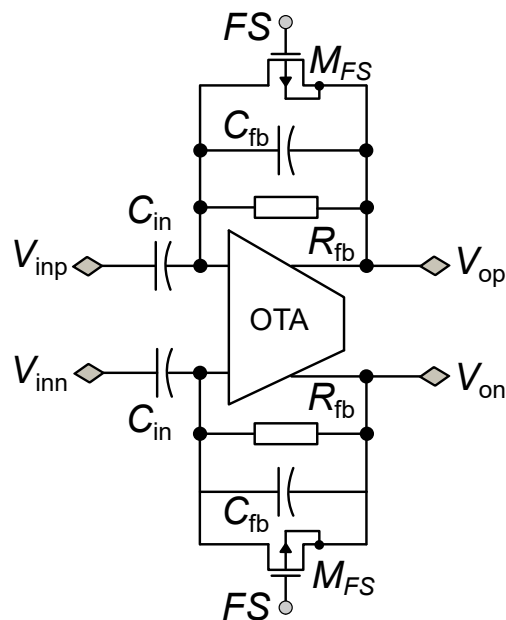
As próximas seções apresentam os blocos do AFE proposto, seus conceitos básicos, além de caracterizações elétricas e de validação pós-leiaute.

3.2 AMPLIFICADOR DE BAIXO RUÍDO — LNA

3.2.1 Conceitos

A topologia mostrada na Figura 7 é derivada do bio-amplificador proposto por (HARRISON; CHARLES, 2003).

Figura 7 – Bio-amplificador proposto em (HARRISON; CHARLES, 2003) e projetado neste trabalho como LNA.



Fonte: Próprio Autor.

O LNA utilizado nesta tese é desenvolvido a partir de um amplificador de transcondutância (OTA, do inglês *Operational Transconductance Amplifier*), simétrico e totalmente diferencial. A escolha por essa topologia deve-se à simplicidade de projeto, ao baixo consumo de potência, e à ampla largura de banda de operação, sendo esta última ideal para aplicações biomédicas. Nessa topologia, o máximo ganho é definido pela razão das capacitâncias $A_v = C_{in}/C_{fb}$. Ao considerarmos o capacitor de entrada C_{in} e o de carga, C_L , muito maiores do que o capacitor de realimentação, C_{fb} , é possível calcular a largura de banda, tal como $G_m/(A_v C_L)$, em que G_m , A_v e C_L representam a transcondutância do OTA, ganho de tensão e capacitor de carga, respectivamente. Além disso, é possível observar que a topologia apresenta resistores na malha de realimentação (veja Figura 7), R_{fb} . Os resistores identificados por R_{fb} podem ser implementados por meio de transistores configurados como MOS-BJT, atingindo

elevados valores de resistência. Com isso, para diferenças de potenciais negativas entre porta-fonte (V_{GS}), os transistores se comportam como diodos PMOS. Por outro lado, para valores de V_{GS} positivos, a junção bipolar parasita entre fonte-substrato-dreno é ativada e com isso os transistores se comportam como diodos BJT (HARRISON; CHARLES, 2003). Logo, as resistências obtidas por meio dessa configuração são da ordem de $G\Omega$ a $T\Omega$. Vale ressaltar que dois transistores MOS-BJT podem ser colocados em série para reduzir a distorção para grandes sinais de saída. Com isso, o filtro passa-altas gerado pela combinação de pseudo-resistor e capacitor de realimentação possui uma frequência de corte dada por $f_{inf} = 1/(2R_{eq}C_{fb})$ (HARRISON; CHARLES, 2003).

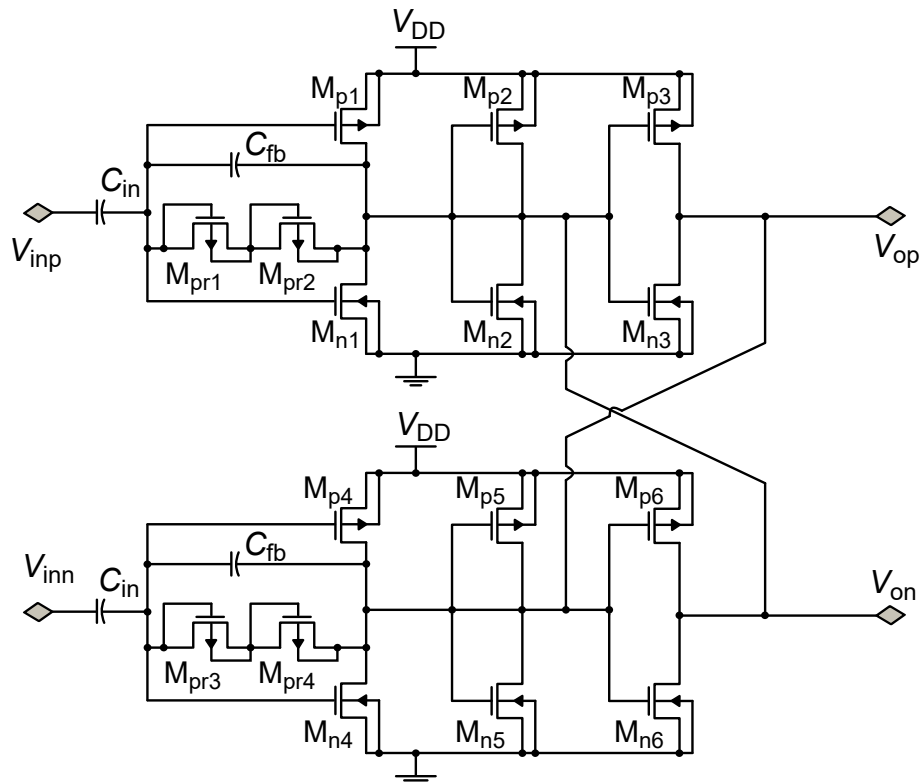
Dentre os principais desafios do projeto do LNA estão o dimensionamento dos transistores e a escolha de uma corrente de polarização adequada a fim de manter um bom compromisso entre alto ganho, CMRR, PSRR, além de baixo ruído, consumo de potência e área ocupada pelo circuito. A Figura 8 apresenta a topologia de LNA, na qual o núcleo do circuito consiste no OTA Nauta (NAUTA, 1992) com saída totalmente diferencial.

O OTA Nauta é uma estrutura simples baseada em inversores, isto é, uma topologia *Push-Pull*, em que não há nós internos, ou seja, há uma redução de capacitâncias parasitas. Conforme mencionado, o inversor CMOS é o bloco básico de construção e usado para criar não somente o LNA como também a topologia do amplificador de ganho variável proposto nesta tese. As principais características de desempenho de um amplificador do tipo *Push-Pull* são: a transcondutância, largura de banda, consumo de energia, taxa de rejeição ao modo comum (CMRR), e taxa de rejeição as variações da fonte de alimentação (PSRR). Tais características estarão diretamente ligadas a qualidade do projeto do inversor CMOS e suas propriedades intrínsecas, que incluem, os parâmetros de grande e pequeno sinais, as variabilidades do processo de fabricação, temperatura e a dependência da tensão de alimentação (RODOVALHO, 2018).

De maneira resumida, o desempenho desta topologia de amplificador é bastante interessante por providenciar grande largura de banda devido a redução das capacitâncias internas, como também, a tensão mínima necessária para operação neste caso mais baixa do que quando comparado à outras topologias, além de uma grande excursão de sinal (NAUTA, 1992; RODOVALHO, 2018; WEI *et al.*, 2019).

Conforme é possível observar na Figura 8, o OTA Nauta totalmente diferencial consiste em seis inversores. Os dois inversores de entrada, formados por M_{p1} - M_{n1} e M_{p4} - M_{n4} formam os pares de inversores *feedforward* que funcionam como mecanismos de conversão de tensão em corrente e que geram a função de transcondutância. A diferença da transcondutância entre os pares de inversores auto-acoplados, formados por M_{p2} - M_{n2} e M_{p5} - M_{n5} , e os pares de inversores de acoplamento cruzado, M_{p3} - M_{n3} e M_{p6} - M_{n6} , é usada para determinar a tensão de modo comum dos nós de saída. A

Figura 8 – Diagrama esquemático do LNA utilizando a topologia do OTA Nauta. Os dois inversores de entrada, formados por M_{p1} - M_{n1} e M_{p4} - M_{n4} formam os pares de inversores *feedforward* que funcionam como mecanismos de conversão de tensão em corrente e que geram a função de transcondutância. A diferença da transcondutância entre os pares de inversores auto-acoplados, formados por M_{p2} - M_{n2} e M_{p5} - M_{n5} , e os pares de inversores de acoplamento cruzado, M_{p3} - M_{n3} e M_{p6} - M_{n6} , é usada para determinar a tensão de modo comum dos nós de saída.



Fonte: Adaptado de (NAUTA, 1992).

impedância de saída extremamente alta do circuito totalmente diferencial é obtida em decorrência da resistência negativa formada pelos inversores de acoplamento cruzado. Como o transcondutor não possui nós internos, é possível implementar circuitos com grandes larguras de banda, conforme mostrado em (RODOVALHO, 2018).

A transcondutância diferencial desta topologia, g_{md} , é definida por

$$g_{md} = (V_{DD} - V_{thN} - V_{thP}) \sqrt{\beta_N \beta_P}, \quad (10)$$

em que V_{DD} e $V_{thN(P)}$ são respectivamente, a tensão de alimentação, e a tensão de limiar dos transistores de entrada. Além disso, o parâmetro intrínseco $\beta_{N,P}$ é igual a $\mu_{N(P)} C_{ox} S_{U(N(P))}$, em que $\mu_{N(P)}$, C_{ox} e $S_{U(N(P))}$ são mobilidade dos portadores, capacitância de óxido e razão de aspecto (W/L) dos transistores do tipo NMOS e PMOS, respectivamente. Considerando a transcondutância de um inversor dada por g_{mi} e a sua condutância de saída por g_{oi} , a resistência de saída do modo diferencial será dada

por

$$R_{md} = \frac{1}{g_{o1} + g_{o5} + g_{o6} + g_{m5} - g_{m6}}, \quad (11)$$

e a resistência de modo comum pode ser calculada por

$$R_{mc} = \frac{1}{g_{o1} + g_{o5} + g_{o6} + g_{m5} + g_{m6}}, \quad (12)$$

por último, o ganho diferencial DC é dado por

$$A_v = \frac{g_o}{g_{o1} + g_{o5} + g_{o6} + g_{m5} - g_{m6}}. \quad (13)$$

A partir de (13), é possível concluir que o ganho diferencial da topologia poderia ser infinito para a condição de $g_{m6} = g_{o1} + g_{o5} + g_{o6} + g_{m5}$, o que não ocorre na prática em decorrência das variações de processo dos transistores.

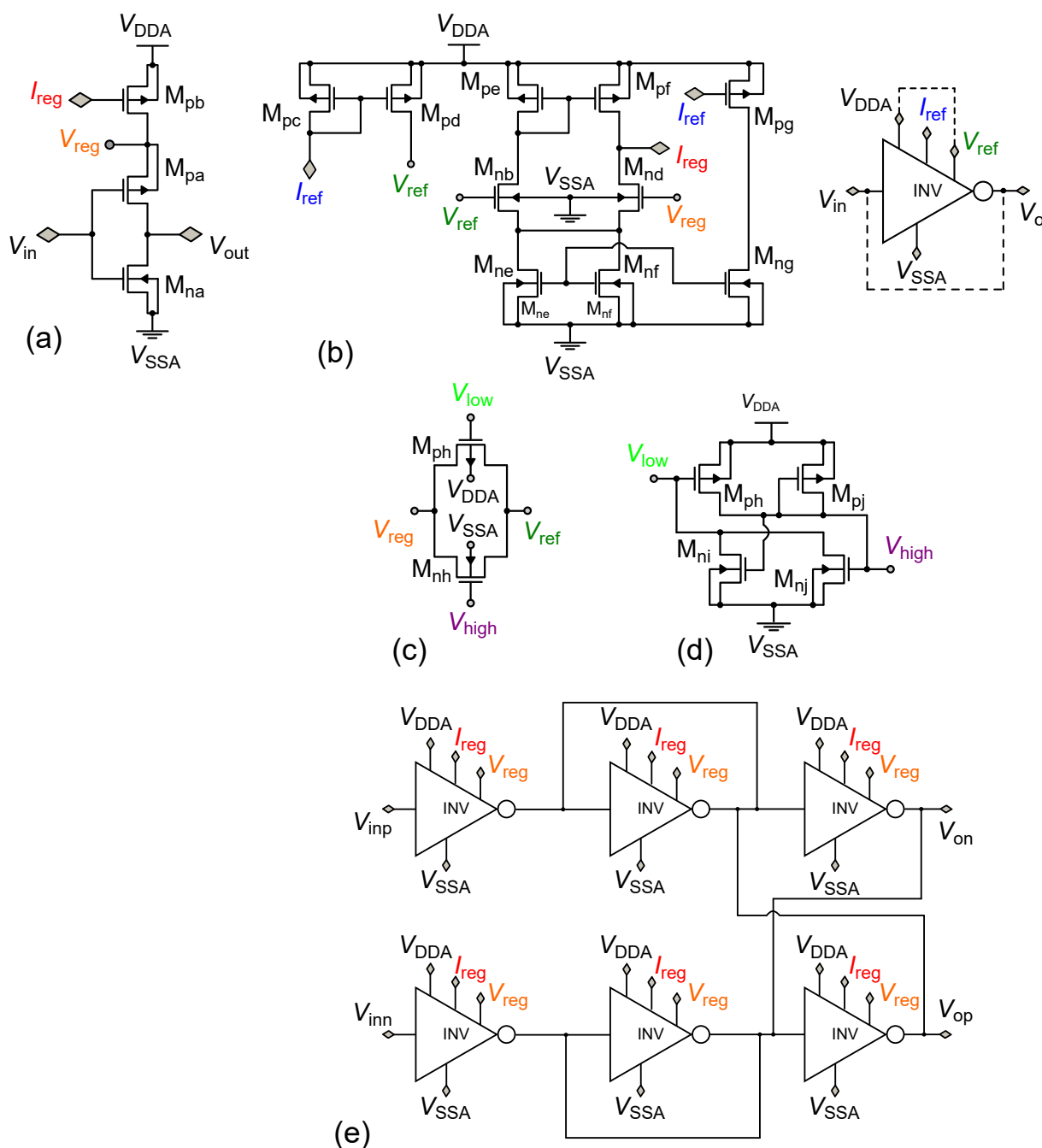
Cada inversor utilizado para construção do transconductor Nauta foi realizado via associações de transistores em série visando aumentar o ganho e a resistência de saída da topologia. Embora uma resposta do amplificador de poucos Hz seja desejável para a aplicação proposta, a constante de tempo longa proporcionada pela configuração leva a uma recuperação muito lenta das cargas na entrada do amplificador principalmente em respostas transientes. Para contornar esse problema, os transistores M_{FS} ilustrados na Figura 7 são utilizados como chaves MOS para uma rápida resposta de assentamento DC, isto é, quando os transistores PMOS M_{FS} são ligados pelo sinal FS correspondendo a zero-volts, a saída do amplificador retorna rapidamente à linha de base DC desejada.

A Figura 9 apresenta os diversos blocos projetados para a construção do LNA. Na Figura 9 (a) é mostrado o inversor que difere do circuito CMOS convencional, já que é acrescido de um transistor, M_{pb} , sendo este, utilizado para a polarização do circuito.

A polarização do inversor é realizada por meio do circuito mostrado na Figura 9 (b). Este circuito de polarização recebe uma corrente de referência, I_{ref} , produzindo uma tensão V_{ref} no inversor curto-circuitado, cuja conexão está mostrada em linha pontilhada no diagrama. O transistor mencionado possui a função de controlar a tensão de alimentação regulada, V_{ref} , do inversor mostrado na Figura 9 (a), neste caso, ao invés de definir V_{ref} proporcionalmente a uma tensão de referência externa, define-se em função de uma corrente de polarização de referência I_{reg} . Com isso, o principal objetivo deste circuito é forçar a corrente quiescente do inversor cópia, mostrado na Figura 9 (b), siga a I_{ref} oriunda do circuito de referência de corrente. Além disso, a topologia projetada considera que exista uma tensão de alimentação, V_{DDA} , superior à tensão de referência, V_{ref} , desejada para o adequado funcionamento.

O circuito mostrado na Figura 9 (b), compara as tensões V_{ref} e V_{reg} e regula a tensão de porta dos transistores PMOS entre V_{DDA} e V_{reg} . A tensão de regulação,

Figura 9 – Circuitos projetados para o LNA. (a) inversor modificado e utilizado para construção do OTA Nauta. b) circuito comparador, gerador da tensão regulada para a alimentação dos inversores. (c) e (d) circuitos adicionais para proteção dos transistores, e (e) topologia Nauta utilizada como bloco principal do LNA.



Fonte: Próprio Autor.

V_{reg} , possui o valor de 1,5 V gerado a partir de uma referência de corrente de 2 nA. Além disso, como há uma grande trilha de alimentação entre V_{reg} e as portas de entrada dos circuitos, há uma chave sempre fechada, mostrada na Figura 9 (c), que funciona como proteção para as portas dos transistores. Neste ponto, vale mencionar

que todos os inversores que compõem ambos os circuitos do OTA Nauta e do VGA são alimentados por meio da tensão regulada, V_{reg} . Além disso, os inversores são polarizados no ponto de máxima linearidade para que ocorra um bom funcionamento do VGA como um todo. Com os inversores polarizados por meio de uma corrente ao invés de uma tensão de alimentação, é possível manter o ponto de polarização para uma alta linearidade do amplificador. Conforme será visto, a corrente de referência que polariza os circuitos recorre a uma topologia auto-polarizada, ou seja, sem o uso de resistores passivos CMOS, isso evita que as variações de processo de fabricação não impactem na linearidade dos amplificadores projetados.

A fim de reduzir a corrente de curto-circuito nos inversores, foram utilizadas as associações séries de 32 transistores PMOS e 32 transistores NMOS, acrescido de um transistor de polarização PMOS, totalizando 65 transistores para cada inversor utilizado. A área de $0,001609 \text{ mm}^2$ contribui para a redução do ruído *flicker* predominante em baixas frequências, espectro onde estão centrados os complexos QRS de um sinal de ECG.

Conforme já mencionado, o AFE contém células especiais de proteção mostradas na Figura 9 (d). Essas células são chamadas de *tie-high* e *tie-low*, sendo usadas para evitar a conexão direta dos terminais de porta dos transistores à tensão de alimentação, em especial dos transistores *dummy*.

Na Figura 9 (e), é mostrado o diagrama esquemático do OTA Nauta totalmente diferencial, e na Tabela 1 são apresentados os dimensionamentos dos transistores utilizados para o projeto do LNA proposto.

Conforme mostrado na Figura 7, a configuração do LNA contém dois resistores de realimentação, R_{fb} , que permitem a construção de um filtro passa-altas em conjunto com os capacitores, C_{fb} .

Tabela 1 – Dimensionamento dos transistores utilizados no LNA.

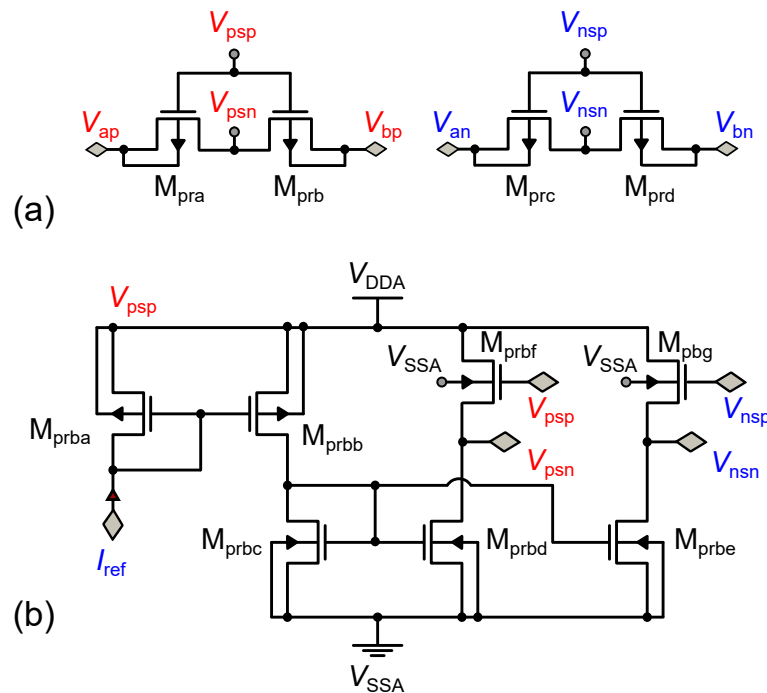
Transistor	Tipo	N_p/N_s	$W/L [\mu\text{m}/\mu\text{m}]$
M_{pa}	PMOS	1/32	4,3/5
M_{pb}	PMOS	1/1	4,3/5
$M_{pc,pd}$	PMOS	7/1	4,3/5
M_{pe-pj}	PMOS	1/1	4,3/5
M_{na}	NMOS	1/32	1/5
M_{nb-ni}	NMOS	1/1	1/5
M_{FS}	PMOS	2/1	4,3/5
C_{in}	MIM	28/1	15,72/15,72
C_{fb}	MIM	2/1	15,72/15,72

N_p e N_s representam o número de dispositivos em associações paralelas e séries, respectivamente, W/L é a razão de aspecto de um transistor unitário.

Fonte: Próprio Autor.

Para realizar os resistores do LNA, foram projetados pseudo-resistores e seu circuito de polarização para o ajuste da resistência equivalente da topologia. Os pseudo-resistores estão ilustrados na Figura 10 (a) e Figura 10 (b), respectivamente. Apesar do aumento do ruído térmico oriundo do circuito de divisor de tensão usado nas topologias de pseudo-resistores, este não se compara ao introduzido por um resistor passivo CMOS de mesmo valor. Isso se deve à capacitância parasita distribuída que um resistor real exibe em relação ao substrato. Além disso, resistores integrados de alto valor, isto é, na faixa de $G\Omega$ ocupam uma área proibitiva em um *chip*, isto é, de dezenas de mm^2 , comportando-se portanto, como uma linha RC distribuída a partir de uma baixa frequência que é aproximadamente dada por $\pi/(8RC_p)$, em que C_p é a capacitância parasita total do resistor (GHAUSI, 1968). Por outro lado, a impedância de alta frequência do resistor, $Z_R(f)$, diminui proporcionalmente à raiz quadrada da frequência (SZEKELY, 1991).

Figura 10 – Pseudo-resistores em (a) e circuito de polarização por topologia seguidor de fonte em (b).



Fonte: Próprio Autor.

Os pseudo-resistores ilustrados na Figura 10 (a) foram baseados na proposta por (TAJALLI; LEBLEBICI; BRAUER, 2008). A estrutura de polarização é bastante simples, realizada por um seguidor de fonte, conforme mostrado na Figura 10 (b). O gerador de tensão de polarização é fundamental para permitir a sintonização da resistência (R_{eq}) do pseudo-resistor, alterando o comportamento do transistor por meio da condutividade de seu canal.

Para implementar esses resistores de alto valor utilizando os transistores MOS

convencionais são necessários dispositivos de canal muito longo, para isso utilizaram-se associações séries de transistores, contendo cada uma, 8 transistores do tipo PMOS de óxido espesso, cuja tensão de operação nominal é de 3 V. Na configuração apresentada, o *bulk* do dispositivo PMOS (sendo um n-well isolado) é conectado ao seu dreno. Com isso, ao aumentar a tensão, V_{SD} , a tensão de limiar do dispositivo é modificada e, conseqüentemente, a corrente de dreno aumentará. Esta dependência da corrente na tensão de dreno resulta em uma alta condutância de saída finita que pode ser expressa por:

$$G_{SD} = \frac{I_{SD}}{n\varphi_t} \left[\frac{n}{\left(1 - e^{-V_{SD}/\varphi_t}\right) - 1} \right], \quad (14)$$

em que φ_t é a tensão térmica, e n é o fator de inclinação na região sub-limiar do dispositivo PMOS. Além disso, também pode ser mostrado que, para uma diferença de potencial igual a zero nos terminais de fonte-dreno, a condutância finita (ou resistência de saída) do dispositivo pode ser dada por

$$G_{SD0} = G_{SD}|_{V_{SD}=0} \frac{I_0}{\varphi_t} \left[e^{(V_{SG}/n\varphi_t)} \right], \quad (15)$$

em que a corrente $I_0 = 2n_p\mu C_{ox}(W/L_{eq})\varphi_t^2 e^{-|V_{T0}|/(n\varphi_t)}$, μ é a mobilidade das lacunas no dispositivo PMOS, C_{ox} é a capacitância de óxido de porta por unidade de área, V_{T0} é a tensão de limiar do dispositivo PMOS, W é a largura e L_{eq} é o comprimento efetivo do dispositivo, respectivamente. A condutância, G_{SD0} depende da diferença de potencial V_{SG} e, portanto, o valor da resistência pode ser ajustado por meio de V_{SG} . É importante observar que as expressões (14) e (15) são válidas para $V_{SD} \geq 0$. Para o caso de V_{SD} se tornar negativo, o dispositivo muda para inversão moderada e a corrente aumenta consideravelmente.

A Tabela 2 apresenta o dimensionamento dos transistores utilizados nos pseudo-resistores e em seu circuito de polarização.

3.2.2 Leiaute do LNA

A Figura 11 ilustra o leiaute do LNA projetado, contendo os pseudo-resistores, circuito de polarização, as chaves para rápido assentamento DC e os capacitores de entrada e realimentação utilizados, a área total ocupada pelo circuito foi de 0,0713 mm².

É possível observar nos leiautes a utilização da técnica de centroide comum com o uso das associações série-paralelo contendo transistores unitários de mesmo tamanho. É graças a essas técnicas que foi possível obter desenhos modulares que permitiram um bom casamento entre os dispositivos, reduzindo o *offset* intrínseco, e, além disso, facilitando a integração entre os diferentes circuitos do sistema proposto.

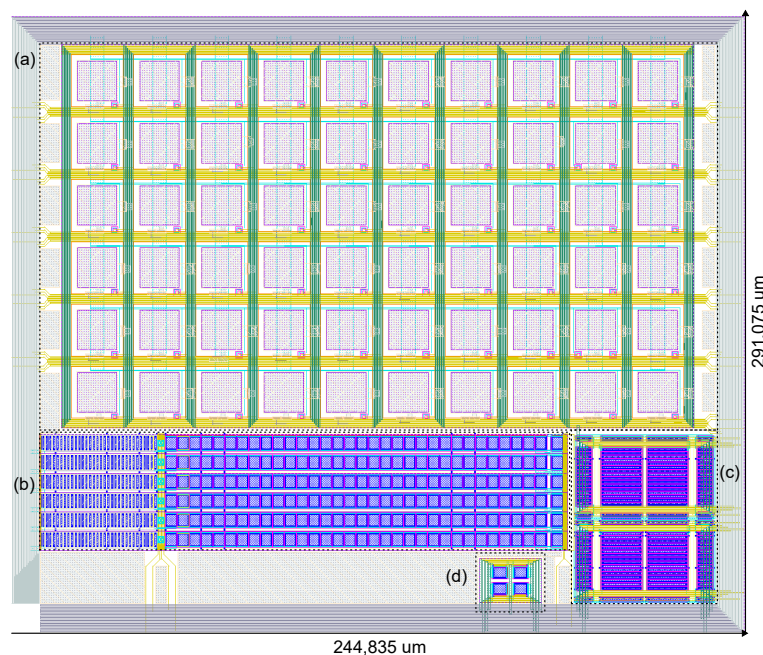
Tabela 2 – Dimensionamento dos transistores do pseudo-resistor utilizado no LNA e seu circuito de polarização.

Transistor	Tipo	N_P/N_S	W/L [$\mu\text{m}/\mu\text{m}$]
$M_{\text{pra-prb, prc-prd}}$	PMOS	1/8	1/15
$M_{\text{prba-prbb}}$	PMOS	2/1	4,3/5
$M_{\text{prba-prbb}}$	PMOS	2/1	4,3/5
M_{prbc}	NMOS	2/1	1/5
$M_{\text{prbd-prbe}}$	NMOS	1/1	1/5
$M_{\text{prbf-prbg}}$	NMOS	1/1	5/1

N_P e N_S representam o número de dispositivos em associações paralelas e séries, respectivamente, W/L é a razão de aspecto de um componente unitário.

Fonte: Próprio Autor.

Figura 11 – Leiaute do LNA realizado com a técnica de centroide comum. Em (a) capacitores C_{in} e C_{fb} , (b) amplificador de transcondutância Nauta. (c) pseudo-resistores, e em (d) chaves para FS.



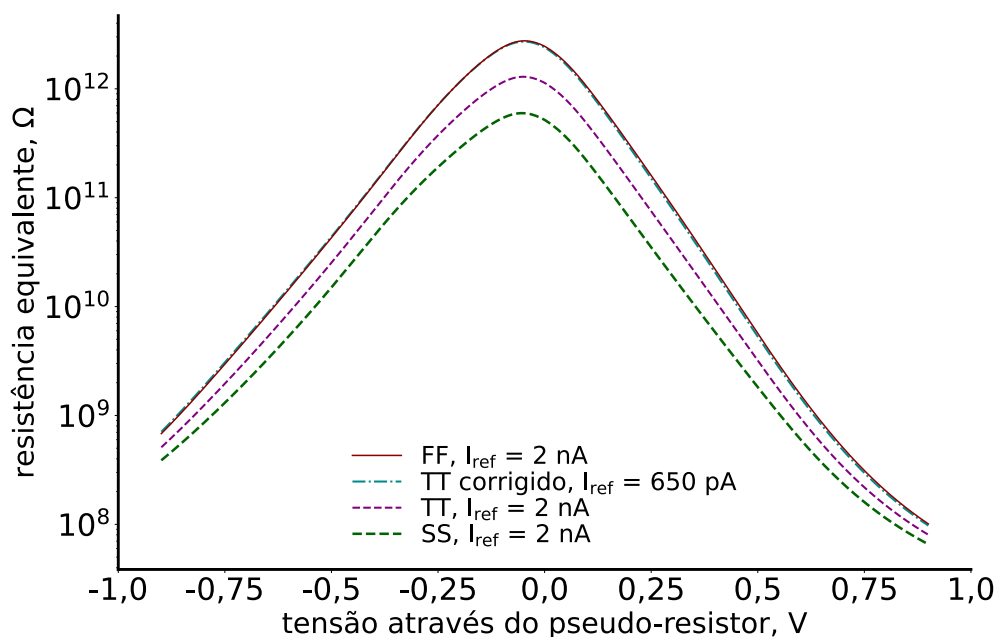
Fonte: Próprio Autor.

3.2.3 Resultados de simulação do LNA

Na primeira análise realizada do LNA foram considerados apenas os pseudo-resistores. A topologia utilizada foi avaliada levando-se em consideração as diversas variações de processo dos transistores (do inglês, *corners*), com o intuito de verificar os impactos dessas variações na resistência equivalente. A Figura 12 mostra a variação de tensão DC nos terminais V_{ap} . Para a realização dessa análise foi fixado o valor DC de V_{bp} em 900 mV, variando a tensão de V_{ap} de 0 a 1,8 V.

Os resultados mostram que apesar de haver uma variação de mais de 1 T Ω com

Figura 12 – Resistência equivalente do pseudo-resistor para diferentes *corners* e correção por meio da corrente de polarização.



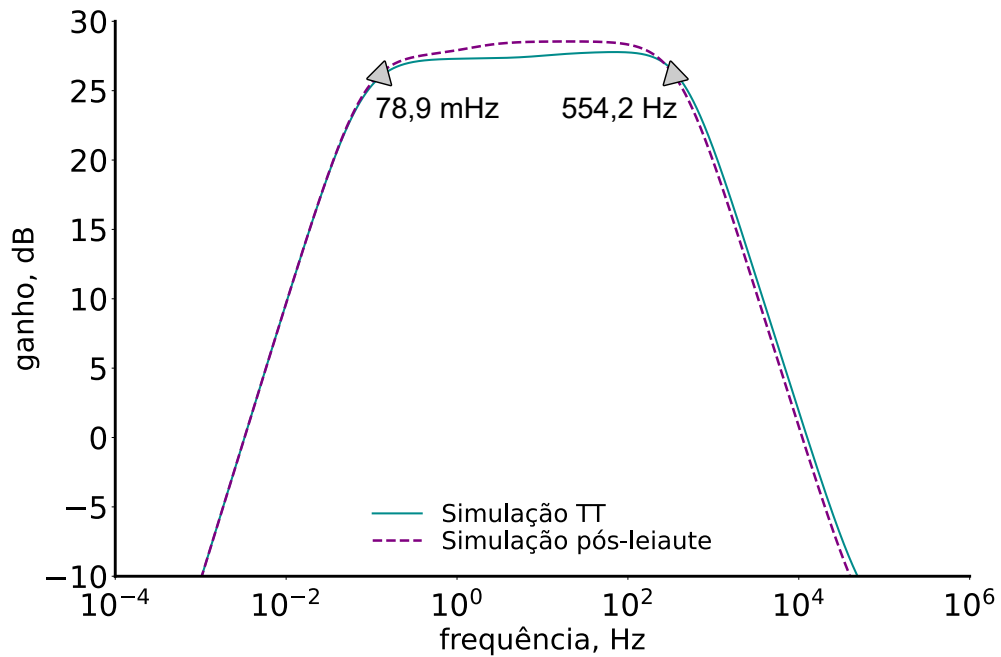
Fonte: Próprio Autor.

relação aos diferentes *corners* utilizados, é possível corrigir essa diferença por meio da corrente de polarização conforme mostrado no gráfico da Figura 12. Para isso, será visto na penúltima seção deste capítulo que o sistema conta com o uso de conversores analógicos-digitais utilizados para fornecer diferentes correntes para possíveis ajustes na polarização dos blocos do AFE proposto. Conforme mostrado na Figura 12 é possível observar valores de resistência na ordem T Ω , tendo em vista que o capacitor de realimentação está na ordem de 1 pF, é possível calcular o valor aproximado da frequência de corte do passa-altas do LNA que será na faixa de 500 mHz, ideal para uso com sinais de eletrocardiograma. A topologia do Nauta com polarização por corrente e tensão regulada de 1,5 V foi caracterizada mediante simulações pós-leiaute. Os resultados obtidos foram o ganho diferencial de 56,6 dB, CMRR de 67,9 dB e PSRR de 67,6 dB,

A Figura 13 apresenta o ganho AC obtido pela nova topologia de LNA, considerando uma tensão de alimentação de 1,5 V e uma corrente de polarização de 2 nA, o circuito consumiu aproximadamente 1,38 μ W.

No gráfico mostrado pela Figura 13 é possível observar que o ganho AC do LNA considerando a simulação elétrica pós-leiaute foi de 28,5 dB, cerca de 1 dB a mais do que a simulação pré-leiaute. Com os resultados, também é possível concluir que as frequências de corte alcançadas pelo LNA, não só permitem o emprego do circuito na aquisição de sinais de ECG presentes na faixa de 0,1 a 300 Hz, como também na aquisição de outros sinais fisiológicos, tais como o espectro do EEG (0,1 a 100 Hz), do eletro-oculograma (0,1 a 10 Hz) e parte do eletromiograma (50 Hz a 3 kHz).

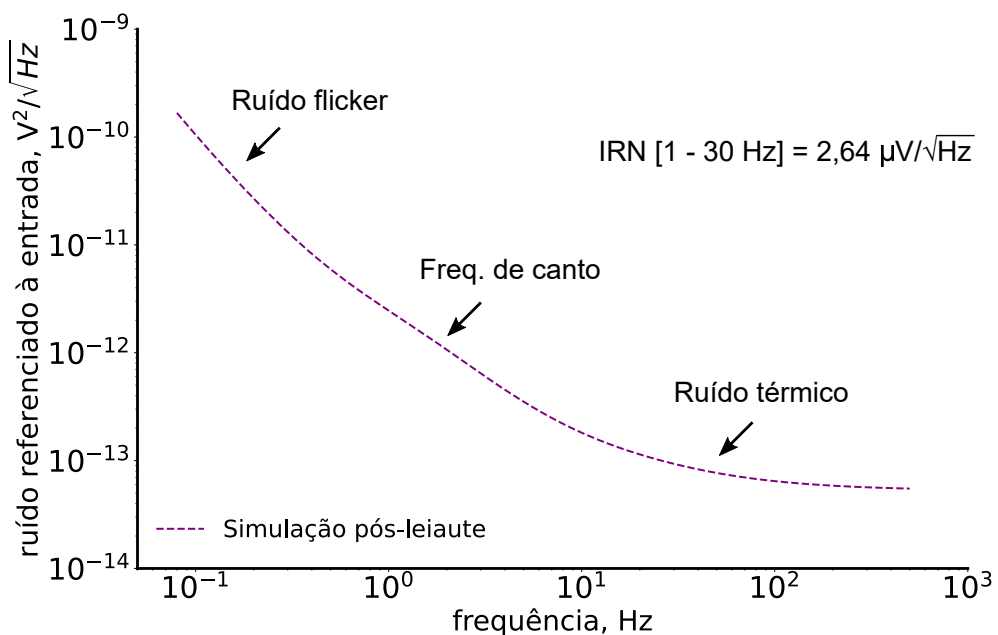
Figura 13 – Resposta obtida por meio da análise AC do LNA, considerando a simulação pré-leiaute e pós-leiaute.



Fonte: Próprio Autor.

O circuito do LNA pós-leiaute também foi testado em termos de ruído referenciado a entrada (IRN, do inglês *Input Referred Noise*) sendo o ruído gerado pelo próprio circuito considerando as contribuições do ruído térmico e *flicker*, conforme mostrado na Figura 14.

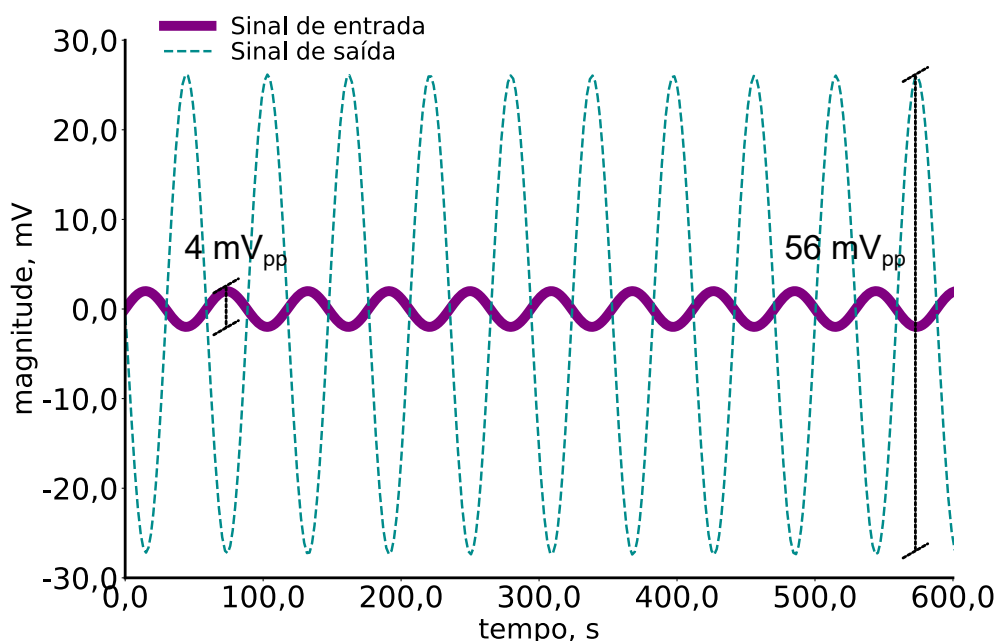
Figura 14 – Resposta do LNA ao IRN, considerando apenas a simulação pós-leiaute.



Fonte: Próprio Autor.

Além das caracterizações anteriores, o LNA também foi submetido à análise transiente, conforme mostrada na Figura 15. O gráfico apresenta as saídas diferenciais em função de um sinal senoidal de entrada aplicado em ambas as entradas do LNA. O sinal aplicado foi gerado de modo a simular as características de amplitude e frequência similares de um sinal fisiológico típico como o ECG, isto é, tendo o complexo QRS situado na frequência central de 17 Hz.

Figura 15 – Resposta obtida por meio da análise transiente do LNA quando aplicado um sinal de entrada diferencial de 4 mV_{pp} com frequência de 17 Hz.



Fonte: Próprio Autor.

É possível observar na saída diferencial do LNA que o sinal de entrada foi amplificado em 26 dB, confirmando o mesmo ganho AC mostrado na análise anterior.

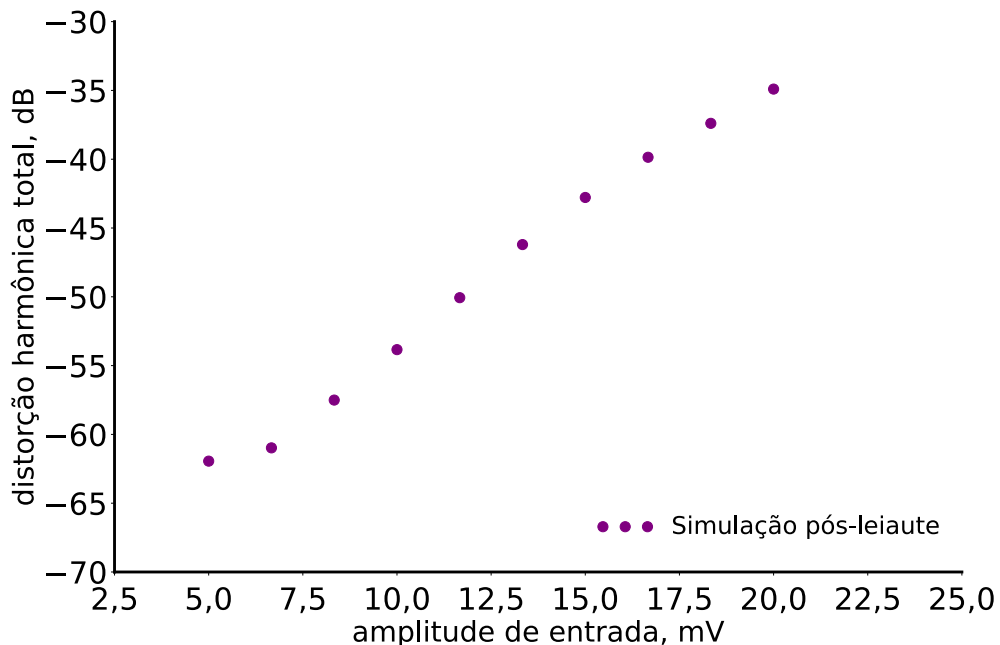
A partir da análise transiente computou-se a distorção harmônica total (THD, do inglês *Total Harmonic Distortion*) com relação ao sinal de saída do circuito. Segundo a definição de Fourier, a distorção harmônica é uma das características oriundas da não linearidade dos amplificadores, e por meio desta, é possível analisar o sinal de saída de um amplificador como uma combinação de sinais cujas frequências são múltiplas do seu valor fundamental, sendo estes sinais múltiplos, chamados de harmônicas. Portanto, a distorção harmônica total será a composição das distorções harmônicas individuais e na qual medirá o grau de desvio do sinal senoidal de saída do amplificador em relação a um sinal ideal, para isso usualmente referencia-se ao valor da componente fundamental. A THD pode ser calculada de duas formas como segue:

$$THD_F = \frac{\sqrt{\sum_{i=2}^n h_i^2}}{h_1} = \frac{\sqrt{h_1^2 + h_2^2 + \dots + h_n^2}}{h_1}, \quad (16)a$$

$$THD_{RMS} = \frac{\sqrt{\sum_{i=2}^n h_i^2}}{\sqrt{\sum_{i=1}^n h_i^2}} = \frac{\sqrt{h_2^2 + h_3^2 + \dots + h_n^2}}{\sqrt{h_1^2 + h_2^2 + h_3^2 + \dots + h_n^2}}, \quad (16)b$$

em que h_i representa as amplitudes dos harmônicos de ordem i . Além disso, a THD pode ser expressa em dB conforme mostrado na Figura 16. Tendo em vista que os sinais aplicados nas entradas do LNA serão oriundos de bases de dados contendo sinais de ECG com episódios de crises epilépticas, isto é, sinais com amplitudes que variam de centenas de μV a poucas dezenas de mV, considerou-se na análise transiente para o cálculo da THD, sinais com amplitudes até 20 mV_{pp}.

Figura 16 – Distorção harmônica total do LNA considerando apenas a simulação pós-leiaute para entradas com amplitude de 5 a 20 mV.



Fonte: Próprio Autor.

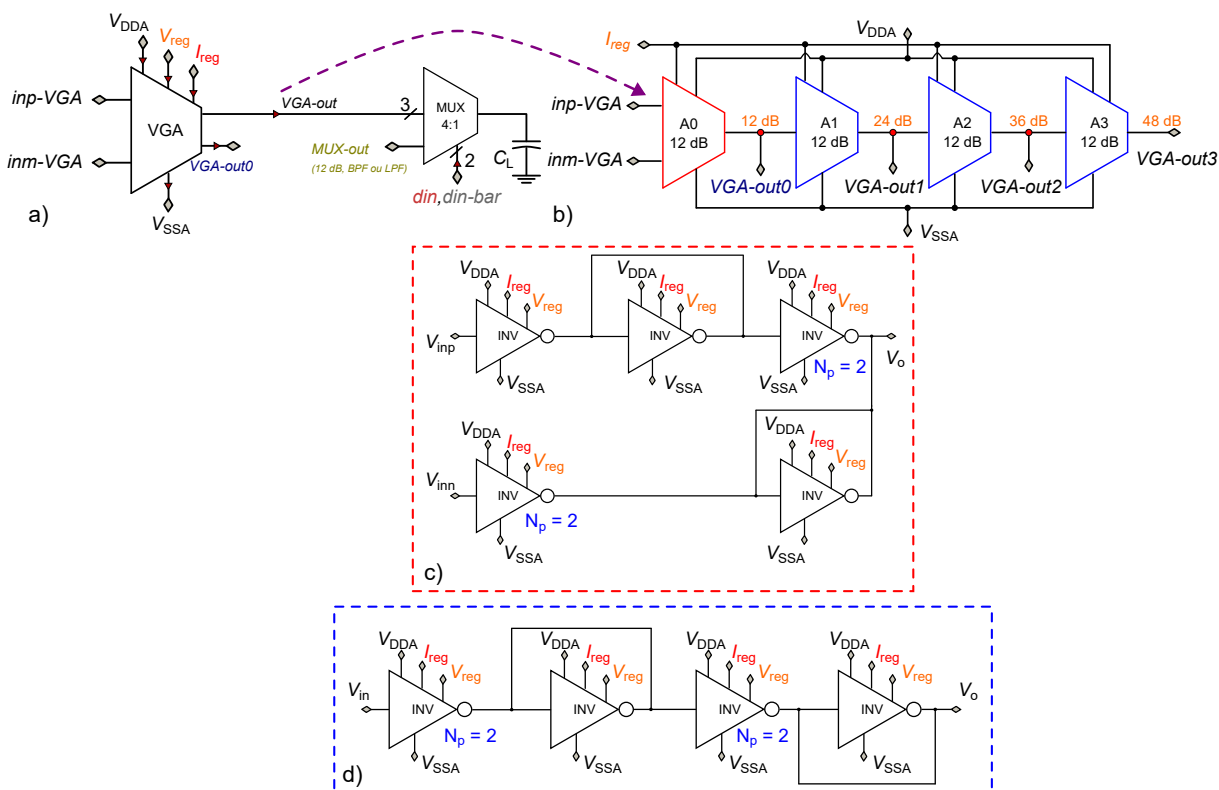
A partir das características levantadas do LNA proposto, o próximo bloco a ser apresentado será o amplificador de ganho variável.

3.3 AMPLIFICADOR DE GANHO VARIÁVEL - VGA

3.3.1 Conceitos

O amplificador de ganho variável (VGA, do inglês *Variable Gain Amplifier*) proposto está mostrado na Figura 17 (a). O circuito foi projetado utilizando-se a mesma topologia Nauta do circuito do LNA, porém neste último circuito foi realizada uma pequena modificação para torná-lo com saída simples, conforme apresentado na Figura 17 (b).

Figura 17 – Diagrama esquemático do VGA. Em a) está representado o núcleo do VGA com seleção de ganho realizada por meio de um sinal oriundo de um multiplexador 4:1. Em b) a configuração interna do bloco mostrado em a). É possível escolher quatro configurações de ganho. As topologias mostradas em c) com entrada diferencial e saída simples e d) com entrada e saída simples são os circuitos internos dos estágios de ganho destacados em vermelho e azul, respectivamente.



Fonte: Próprio Autor.

O controle de ganho de um circuito de ganho variável pode ser realizado de duas formas, analógico ou digital. Abordagens digitais usam sinais de controle digital em redes de resistores (ou pseudo-resistores) e capacitores para alterar o ganho do circuito. Com essa abordagem digital, para um ganho elevado poder ser obtido é necessário maior resolução, refletindo em um aumento no número de bits de controle e maiores redes de chaveamento, ou seja, maior complexidade de projeto. Com isso, são preferíveis as abordagens de controle analógico. Existem quatro métodos principais de controle de ganho utilizados em VGAs, (1) por variação da resistência de realimentação do amplificador, (2) por meio da transcondutância (eficiência) dos transistores MOS operados na região de saturação, (3) por meio da resistência de carga e (4) pela resistência de degeneração da fonte, neste caso transistores MOS operados na região sub-limiar.

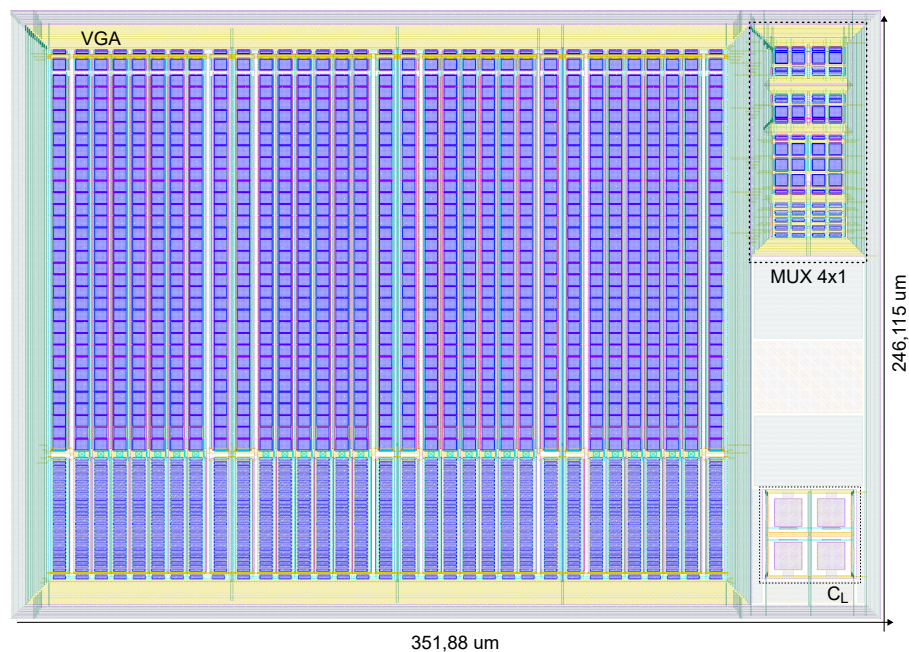
Conforme já mencionado, a base do transconductor Nauta é o inversor estático. Embora largamente empregado no domínio digital, ou seja, na construção de portas

lógicas, a topologia é muito versátil, permitindo a sua utilização em uma ampla gama de aplicações analógicas, desde o processamento de sinais de alta velocidade (NAUTA, 1992) sob tensões de alimentação típicas até aplicações de ultra-baixas tensões (LV *et al.*, 2019). Outro ponto importante é a simplicidade do projeto e o leiaute que pode se tornar modular via associações de transistores. A topologia consiste em um inversor de entrada, um de carga e um de realimentação, no qual o ganho é obtido por meio da manipulação da quantidade de inversores utilizados para cada segmento. No projeto do VGA, o primeiro estágio de ganho é realizado por meio de uma topologia com entrada diferencial e saída simples, o ganho de 12 dB é conquistado por meio da relação de 2 inversores em paralelo na entrada, 1 inversor de carga e 1 de realimentação. Além disso, todos os inversores são polarizados visando atingir seu ponto de máxima linearidade. Os demais ganhos dos VGA são conquistados mediante 3 estágios de entrada e saída simples, cada um com um ganho de 12 dB, assim, a topologia adotada possibilita a configuração de 4 estágios de ganho, isto é, 12 dB, 24 dB, 36 dB e 48 dB, os quais podem ser escolhidos por meio de um multiplexador 4x1.

3.3.2 Leiaute do VGA

A Figura 18 apresenta o leiaute do sistema proposto para o VGA, contendo o capacitor de carga e o multiplexador utilizado para seleção das diferentes configurações de ganho. A área total ocupada pelos circuitos foi de 0,0866 mm².

Figura 18 – Leiaute do amplificador de ganho variável com capacitor de carga e multiplexador utilizado para seleção dos diferentes ganhos.



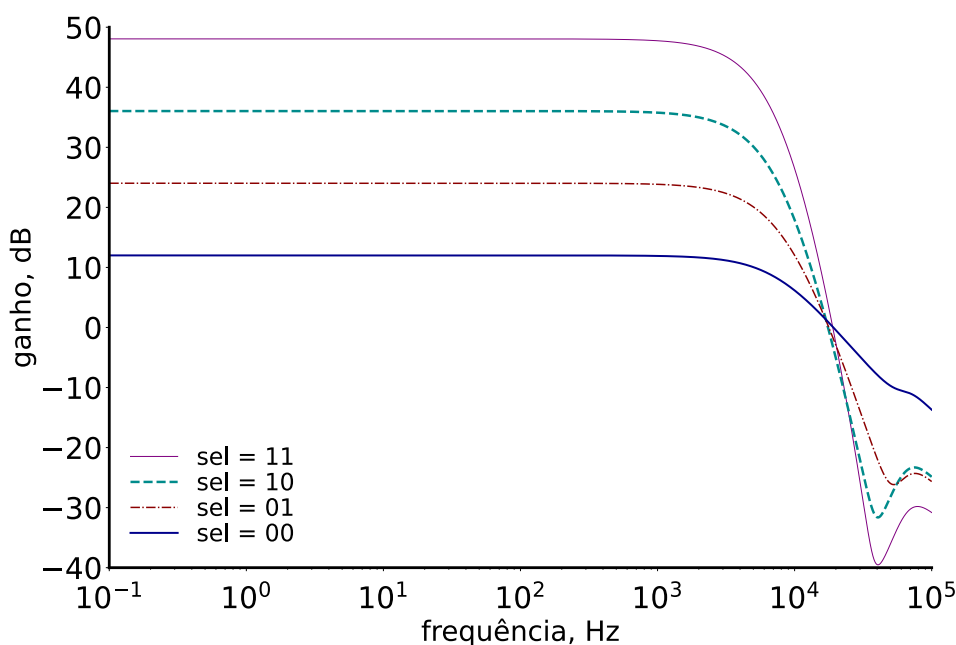
Fonte: Próprio Autor.

A seguir serão apresentados os resultados obtidos com VGA por meio de simulações pós-leiaute.

3.3.3 Resultados de simulação do VGA

A Figura 19 apresenta os resultados obtidos a partir de uma análise AC considerando os diferentes estágios de ganho do VGA. As saídas podem ser selecionadas por um multiplexador ou chave seletora, conforme ilustrado na Figura 17 a). A seleção das contribuições de cada estágio é realizada com o sinal *sel* de dois bits proveniente do registrador de deslocamento que será mostrado ao final deste capítulo.

Figura 19 – Resposta obtida por meio da análise de ganho AC dos diferentes estágios do VGA proposto.



Fonte: Próprio Autor.

A CMRR é um parâmetro muito importante dos amplificadores visto que é a medida da taxa de rejeição à dois sinais iguais (CMRR, do inglês *Common Mode Rejection Ratio*), isto é, de mesma frequência, amplitude e fase, quando estes são colocados em suas entradas inversora e não inversora. Um amplificador ideal deve cancelar e nenhuma saída deve aparecer. Entretanto, em amplificadores reais, um pequeno sinal ainda poder surgir em sua saída, sendo especificado em dB a razão ao ganho diferencial máximo em termos de atenuação ou rejeição. Assim a razão de rejeição ao modo comum é calculada conforme

$$CMRR = \frac{A_v}{A_{cm}}, \quad (17)$$

em que A_v e A_{cm} são os ganhos diferencial e de modo comum respectivamente.

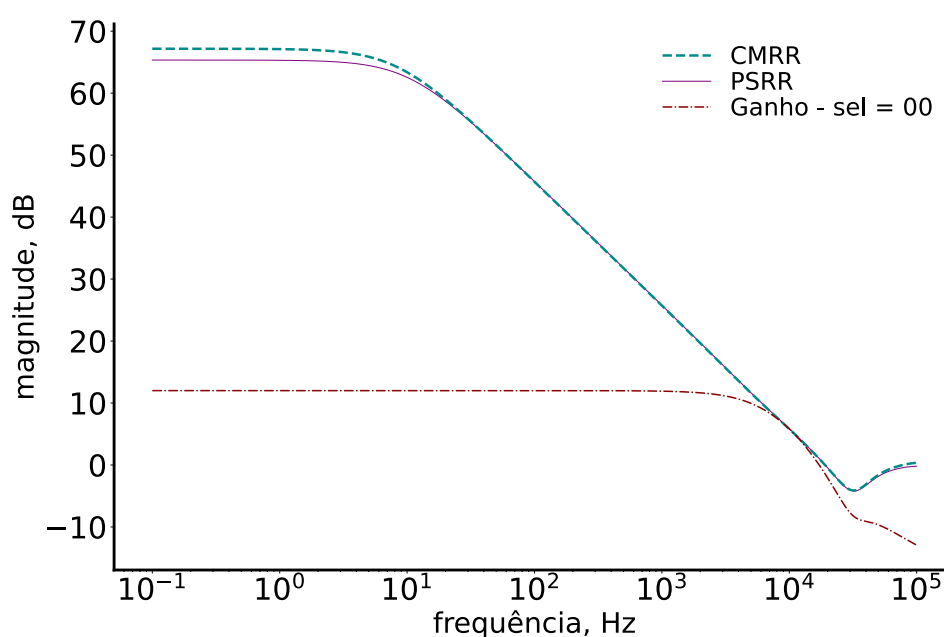
A capacidade de um amplificador ser insensível às variações da fonte de alimentação é chamada de Razão de Rejeição a Fonte de Alimentação (PSRR, do inglês *Power-Supply Rejection Ratio*). A principal consequência da variação da fonte de alimentação é uma tensão de *offset* que surge na entrada não-inversora do amplificador, chamada de V_{PS} . A PSRR é dada por

$$PSRR = \frac{V_{PS}}{\Delta V_{PS}}, \quad (18)$$

em que V_{PS} é a tensão de *offset* inserida pela variação da tensão de alimentação ΔV_{PS} .

Com as definições dadas para CMRR e PSRR, e ainda na análise AC, estes parâmetros foram caracterizados considerando-se um único estágio de ganho de 12 dB. Conforme mostrado na Figura 20 observa-se uma máxima CMRR e PSRR de 67 dB e 65 dB, respectivamente.

Figura 20 – Resposta AC avaliando-se CMRR e PSRR de um único estágio de ganho de 12 dB do VGA.



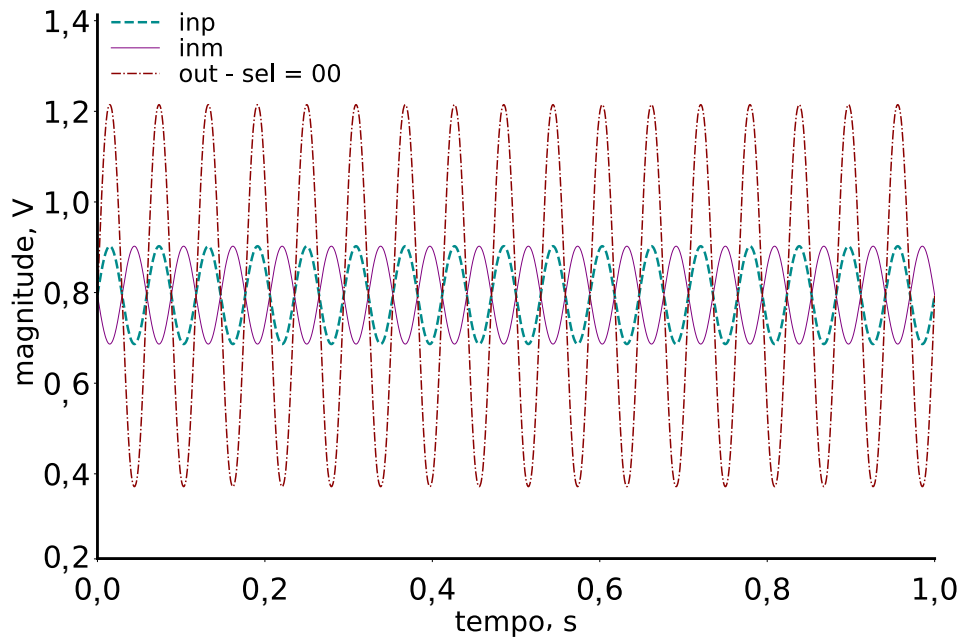
Fonte: Próprio Autor.

A seleção de diferentes ganhos do VGA permite a amplificação de uma grande faixa de amplitudes de sinais de ECG, bem como de diversos sinais fisiológicos usados em outros contextos e aplicações.

É possível observar na Figura 21 o resultado da análise transiente para um estágio de ganho de 12 dB, mostrando a excursão do sinal de saída de 843 mV_{pp} considerando uma entrada de até 216 mV_{pp}.

A distorção harmônica total resultante da análise transiente é mostrada na Figura 22. Como resultado desta análise é possível observar que para uma excursão de

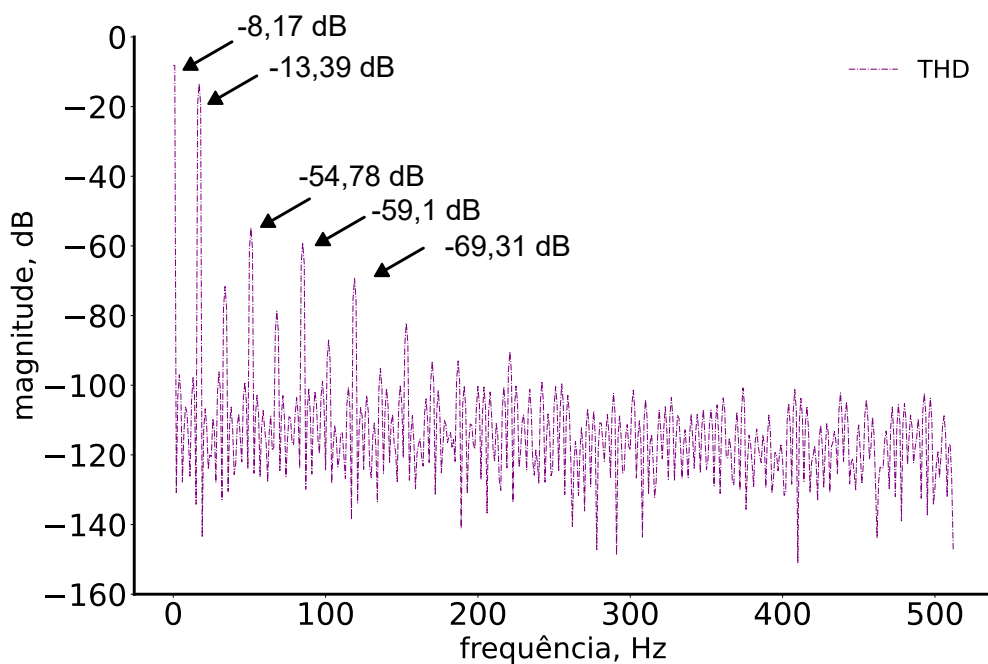
Figura 21 – Resposta obtida por meio da análise transiente considerando um sinal diferencial de entrada com amplitude de 216 mV_{pp}.



Fonte: Próprio Autor.

sinal de saída de 843 mV_{pp} obtém-se uma THD de 1 %.

Figura 22 – Distorção harmônica total considerando um sinal diferencial de entrada com amplitude de 216 mV_{pp}. O estágio de ganho utilizado para esta análise é 12 dB.



Fonte: Próprio Autor.

O consumo total do VGA considerando o seu circuito de polarização foi de 4 μ W, utilizando como tensão de alimentação a fornecida pelo regulador, isto é, de 1,5 V.

3.4 TOPOLOGIAS DE FILTROS

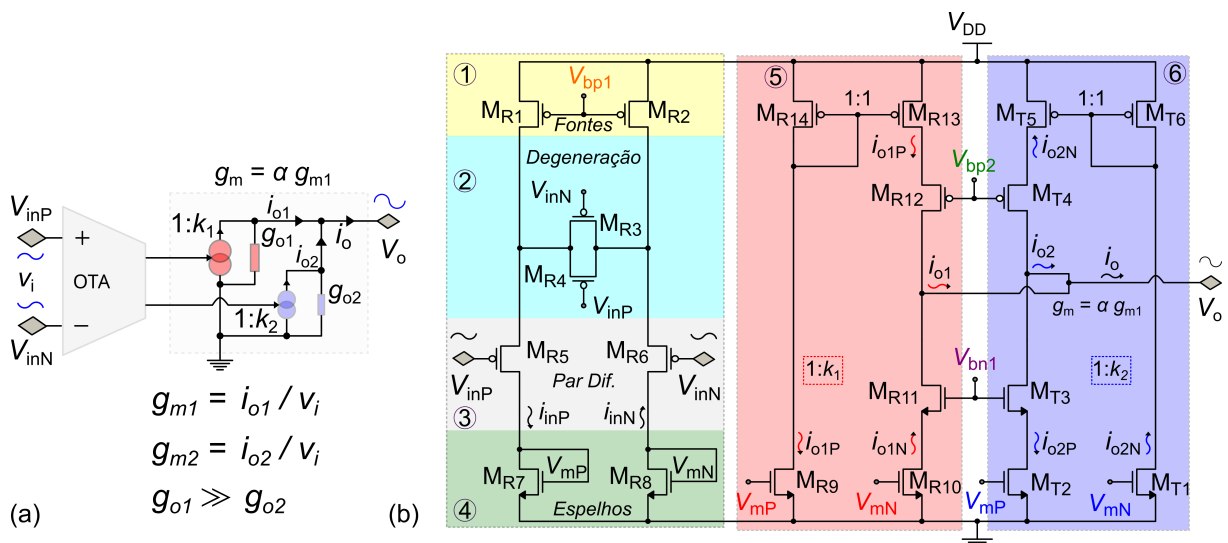
3.4.1 Conceitos

Nesse projeto desenvolveram-se topologias de transcondutores para projetar filtros do tipo G_m -C com grandes constantes de tempo, ou seja, importantes para o condicionamento dos sinais fisiológicos como o ECG. O primeiro circuito elaborado para essa função foi realizado em tecnologia CMOS de 130 nm devido a uma possível rodada de fabricação, e, portanto, este circuito foi utilizado como uma prova de conceito da técnica a ser apresentada a seguir. A ideia do circuito baseou-se na subtração de transcondutâncias para evitar o uso de pseudo-resistores, que conforme mencionado anteriormente aumentaria o ruído e distorção no sistema.

3.4.1.1 Técnica de subtração de correntes

A técnica empregada pela topologia ilustrada na Figura 23 consiste na redução da transcondutância conquistada por meio da criação de cópias ligeiramente diferentes das correntes de entrada de um par diferencial que ao final são subtraídas no nó de saída, de modo a quase se anularem.

Figura 23 – (a) diagrama de blocos do circuito. O bloco OTA destacado em cinza representa os seguintes circuitos em (b): ① fonte de corrente de cauda, ② transistores de degeneração de fonte ativa, ③ o par de entrada diferencial PMOS e ④ duas associações de transistores idênticas (entradas dos espelhos de corrente). Esta seção de entrada é compartilhada pelas ramificações de saída identificadas como ⑤, e ⑥, que correspondem aos fatores de espelhamento de corrente, k_1 , k_2 , e as condutâncias de saída g_{o1} e g_{o2} representadas em (a).



Fonte: Próprio Autor.

Há dois desafios que surgem na realização desse projeto: primeiro, o ajuste com precisão das duas correntes que serão subtraídas, e segundo, superar a severa redução de ganho devido à baixa corrente de saída. Uma solução viável para ambos os desafios foi proposta por Arnaud *et al.* (ARNAUD, A.; FIORELLI; GALUP-MONTORO, 2006), que introduziu espelhos de corrente aprimorados chamados de trapezoidais devido a sua geometria, implementados com associações série-paralelo de transistores. A adoção de transistores trapezoidais em um espelho de corrente provou reduzir o erro da relação de espelhamento e aumentar o ganho de tensão, devido a uma maior resistência de saída (ARNAUD, A.; FIORELLI; GALUP-MONTORO, 2006). Para elaboração de filtros passa-baixas com grandes constantes de tempo, em que a relação é dada por G_m/C , implementou-se um OTA de transcondutância de pA/V com capacitores de dimensões reduzidas. O circuito também permite atingir uma baixa THD, além de baixo consumo de energia e moderada CMRR. Esses recursos são particularmente importantes para o objetivo do trabalho conforme já exposto anteriormente.

O conceito proposto de subtração de g_m está representado na Figura 23 (a). Na figura, a transcondutância G_m é a razão entre a corrente de pequeno sinal de saída, i_o e a tensão de pequeno sinal de entrada, $v_i = (V_{inP} - V_{inN})$. Ao contrário do que foi realizado em (MORENO; BARÚQUI; PETRAGLIA, 2015), no qual os transistores estão atuando em inversão forte e a subtração de corrente é realizada no par diferencial de entrada, neste projeto a redução é conquistada subtraindo-se duas correntes de saída ligeiramente diferentes ($i_o = i_{o1} - i_{o2}$), copiadas de um par diferencial de entrada comum a ambos os ramos de saída, em que a cópia das correntes é realizada mediante espelhos não balanceados intencionalmente. Esta tarefa de subtração de corrente é controlada com precisão pela adoção de espelhos de corrente avançados (ARNAUD, A.; FIORELLI; GALUP-MONTORO, 2006; GALUP-MONTORO; SCHNEIDER, M. C.; LOSS, 1994b), que consistem no uso de associações de transistores série-paralelo no lugar de dispositivos individuais e uma definição cuidadosa do número de dispositivos que fazem parte de cada ramo de saída. A transcondutância resultante pode ser estimada, de acordo com

$$G_m = \frac{i_o}{v_i} = g_{m1} - g_{m2} = \frac{g_{m1} - g_{m2}}{g_{m1}} g_{m1} = \alpha g_{m1}, \quad (19)$$

em que $g_{m1} = (i_{o1}/v_i)$ e $g_{m2} = (i_{o2}/v_i)$ são ligeiramente diferentes devido ao desequilíbrio entre i_{o1} e i_{o2} , a atenuação da transcondutância pode ser representada por um fator α em relação a g_{m1} .

Devido às diferenças topológicas entre as associações demonstradas em (SILVA, R. S. *et al.*, 2021) e adotadas na implementação das ramificações de saída dos espelhos de corrente (M_{R9} - M_{T2} e M_{R10} - M_{T1}), a condutância de saída geral é, portanto, dominada por g_{o1} . Consequentemente, o ganho de tensão (A_v) do OTA proposto pode

ser estimado conforme mostrado em (20), cuja característica também é atenuada por α . A partir de (19) e (20), é possível concluir que existe um *trade-off* entre transcondutância e ganho de tensão.

$$A_v = \frac{g_{m1} - g_{m2}}{g_{o1} + g_{o2}} \approx \alpha \frac{g_{m1}}{g_{o1}}. \quad (20)$$

O diagrama de blocos da Figura 23 (a) ilustra o conceito de redução de transcondutância, e a Figura 23 (b) detalha cada parte do circuito. As partes indicadas como ①, ② e ③ compõem o estágio de entrada do circuito, e ④ é a entrada dos espelhos de corrente que copiam o efeito de pequenos sinais do par diferencial para o nó de saída. Em cada espelho de corrente há duas saídas diferentes que fazem parte de ramificações identificadas por ⑤ e ⑥.

Enquanto cada transistor é representado como uma entidade única neste esquema, eles são na realidade implementados como associações retangulares ou trapezoidais de transistores unitários (SILVA, R. S. *et al.*, 2021). A diferença construtiva básica entre uma associação retangular e trapezoidal é que a segunda sempre tem o transistor conectado ao terminal de dreno mais largo do que o transistor conectado ao terminal de fonte, tornando sua condutância de saída menor do que a de uma associação retangular de mesmo tamanho e condição de polarização (GALUP-MONTORO; SCHNEIDER, M. C.; LOSS, 1994a). Para simplificar, utilizou-se M_{Ri} e M_{Ti} para identificar associações retangulares e trapezoidais, respectivamente. De acordo com (GALUP-MONTORO; SCHNEIDER, M. C.; LOSS, 1994a), a adoção de associações série-paralelo geralmente melhora o casamento de transistores, condutância de saída e imunidade contra variações de processo (particularmente para tensões de limiar). Também aumenta a CMRR, enquanto mantém o OTA com uma grande linearidade (KUO; LEUCIUC, 2001; KRUMMENACHER; JOEHL, 1988; ARNAUD, A. *et al.*, 2019). Os dois tipos de associações série-paralelo empregados neste trabalho (retangular e trapezoidal) são detalhados no Apêndice — Associações de Transistores. O apêndice também inclui as informações necessárias para entender os detalhes de dimensionamento e leiaute dos transistores.

3.4.1.1.1 Princípio de funcionamento

O funcionamento do circuito pode ser entendido da seguinte forma: o estágio de entrada consiste em um par diferencial PMOS (M_{R5-6}), uma fonte de corrente de cauda (M_{R1} e M_{R2}), uma fonte de degeneração ativa (M_{R3} e M_{R4}), e os dispositivos de entrada (M_{R7} e M_{R8}) dos dois espelhos de corrente mencionados acima, que constituem uma carga passiva para o par diferencial.

Para forçar os transistores de degeneração (M_{R3} e M_{R4}) a operar na região linear, suas razões de aspecto (S_{R3} , S_{R4}) devem ser mantidas pelo menos quatro ve-

zes menores que aquelas do par diferencial de entrada (M_{R5} e M_{R6}) (KUO; LEUCIUC, 2001). Assim, duas cópias atenuadas diferentes (i_{o1} e i_{o2}) são geradas em M_{R9}/M_{T2} de i_{inP} , e em M_{R10}/M_{T1} de i_{inN} , respectivamente. A atenuação de corrente em cada espelho pode ser identificada pelos fatores de corrente $k_1 = i_{o1}/i_{in}$ e $k_2 = i_{o2}/i_{in}$.

Em (21)a e (21)b os fatores de atenuação das correntes, k_i , são definidos em termos de razão de aspecto dos transistores ($S_i = W_i/L_i$), em que W_i e L_i são a largura e o comprimento do canal equivalente do transistor M_i .

$$k_1 = \frac{S_{R9}}{S_{R7}} = \frac{S_{R10}}{S_{R8}}, \quad (21)a \quad k_2 = \frac{S_{T1}}{S_{R7}} = \frac{S_{T2}}{S_{R8}}, \quad (21)b$$

no qual o sinal de corrente de saída é dado por

$$i_o = 2(i_{o1} - i_{o2}) = 2 \left(1 - \frac{k_2}{k_1}\right) i_{o1} = 2 \alpha i_{o1}, \quad (22)$$

em que i_{o1} e i_{o2} são as correntes de saída de ⑤ e ⑥, respectivamente.

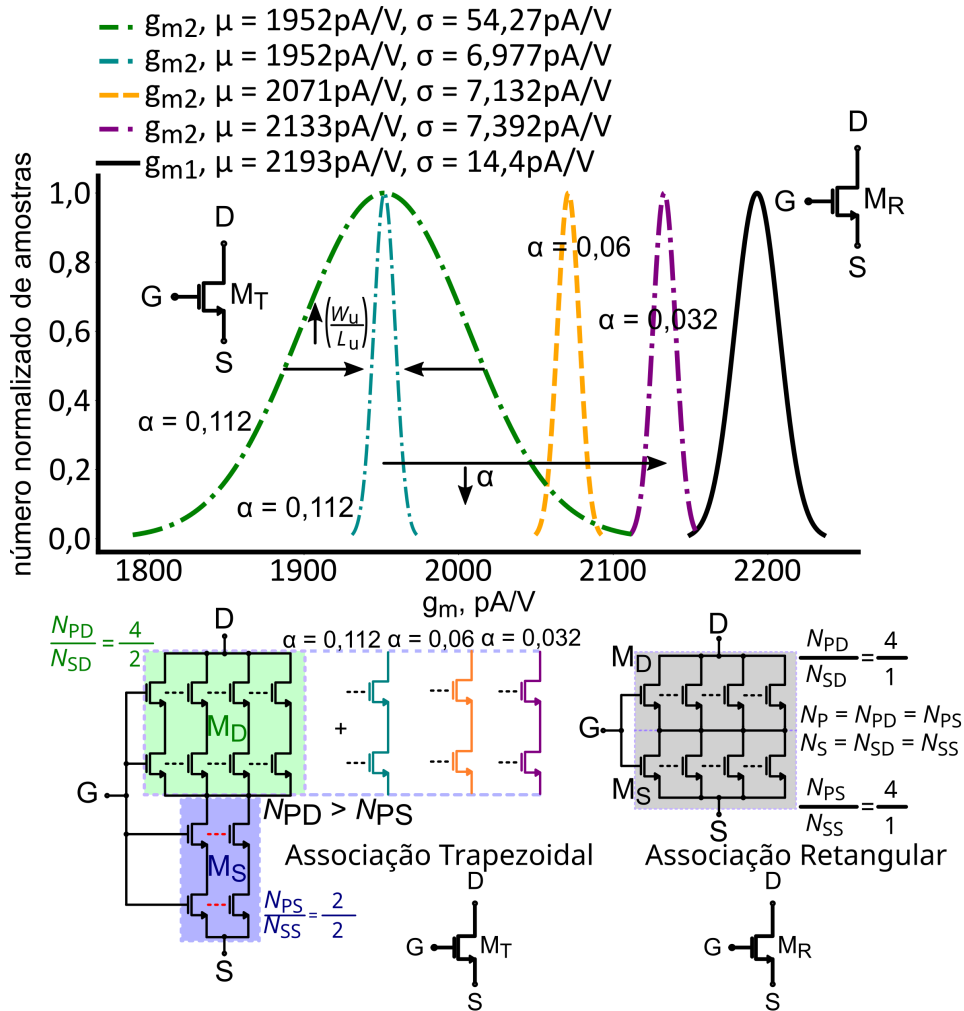
De (19) a (22) conclui-se que tanto o ganho quanto a transcondutância podem ser ajustados escolhendo os parâmetros geométricos dos transistores utilizados nos espelhos de corrente.

A configuração dos parâmetros pode ser entendida com a ajuda da Figura 24. É possível observar a relação do aumento do número de transistores no terminal de dreno das associações trapezoidais (M_{T3} e M_{T4}) com o g_m e, conseqüentemente, α . Ainda nesta análise, observe que a curva ciano tem menor variabilidade que a verde, o que se deve a maior área utilizada nas dimensões dos transistores unitários. Além disso, a mesma razão de aspecto foi utilizada para construir as configurações relacionadas às curvas laranja e roxa, diferenciando o número de transistores no ramo trapezoidal como pode ser observado no diagrama à direita. A curva preta corresponde a transcondutância de G_{m1} que possui apenas as associações retangulares.

Como o transistor retangular tem área fixa, a modulação da transcondutância global em função de α é alterada pela adição de mais transistores no terminal de dreno da associação trapezoidal. Pode-se observar que a cada nova associação de *self-cascode* adicionada em M_D , representada pelos dispositivos destacados em ciano, laranja e roxo, move o valor médio de g_m , representado pelas curvas tracejadas com cores correspondentes, em direção à associação retangular M_{R11} e M_{R12} (linha preta sólida).

Ainda, na Figura 24, pode-se observar o efeito devido ao aumento de área efetiva, isto é, da largura vezes o comprimento dos dispositivos individuais que compõem a associação trapezoidal, tal efeito está ilustrado na curva gaussiana mais à esquerda do gráfico. Conforme previsto pela lei de Pelgrom (PELGROM; TUINHOUT; VERTREGT, 1998), o descasamento é reduzido à metade ao se aumentar em quatro vezes a área efetiva dos transistores unitários. Essas relações entre as geometrias dos

Figura 24 – Análise de Monte-Carlo para descasamento e variações de processo. Nesta avaliação, verificou-se o impacto do valor de α , assim como o tamanho unitário dos transistores nas transcondutâncias g_{m1} e g_{m2} . A diferença entre as curvas verde e ciano diz respeito à área ocupada pelos transistores, ou seja, $W/L = 0,5 \mu\text{m}/0,94 \mu\text{m}$ e $W/L = 1,15 \mu\text{m}/2,15 \mu\text{m}$, respectivamente.



Fonte: Próprio Autor.

dispositivos individuais, número de dispositivos que compõem M_D e diferenças entre transcondutâncias são de suma importância para a técnica proposta. Essas relações definem os limites da técnica, considerando o *trade-off* de redução de g_m e área de silício ocupada. Para este projeto, cujos tamanhos dos transistores são mostrados na Tabela 3, a redução mínima dada por $\alpha = 0,032$ é limitada pelas tolerâncias M_T e M_R (assumindo $3.\sigma$). O limite é representado pelas curvas gaussianas preta e roxa na Figura 24. À medida que mais dispositivos em M_T são adicionados, cada vez mais as curvas irão se sobrepor, aumentando assim o número de transcondutores com problemas de inversão de fase do sinal de g_m .

Conforme já apresentado na literatura, outras técnicas de redução de trans-

Tabela 3 – Dimensionamento dos transistores utilizados no projeto do filtro passa banda com a técnica de subtração de correntes.

Transistor	Type	N_{PD}/N_{SD}	N_{PS}/N_{SS}	N_P/N_S	W_U/L_U	$(W/L)_{eq}$
$M_{R1,R2,R15}$	PMOS	-	-	32/2	1,15/2,15	8,558
$M_{R24,R25}$	PMOS	-	-	32/2	1,15/2,15	8,558
$M_{R3,R4}$	PMOS	-	-	2/1	4/10	0,8
$M_{R5,R6,R26,R27}$	PMOS	-	-	8/1	4/10	3,2
$M_{R12,R13,R14}$	PMOS	-	-	4/16	1,15/2,15	0,134
$M_{R16,R17,R18,R19}$	PMOS	-	-	4/16	1,15/2,15	0,134
$M_{R33,R34,R35}$	PMOS	-	-	4/16	1,15/2,15	0,134
$M_{T4,T5,T6}$	PMOS	8/4	4/16	-	1,15/2,15	0,118
$M_{T10,T11,T12}$	PMOS	8/4	4/16	-	1,15/2,15	0,118
$M_{T10,T11,T12}$	PMOS	16/4	4/16	-	1,15/2,15	0,125
$M_{T10,T11,T12}$	PMOS	16/4	4/16	-	1,15/2,15	0,125
$M_{T4,T5,T6}$	PMOS	32/4	4/16	-	1,15/2,15	0,129
$M_{T10,T11,T12}$	PMOS	32/4	4/16	-	1,15/2,15	0,129
$M_{R9,R10,R11}$	NMOS	-	-	4/16	4/4	0,25
$M_{R7,R8,R28,R29}$	NMOS	-	-	32/2	4/4	16
$M_{R20,R21,R22,R23}$	NMOS	-	-	4/16	4/4	0,25
$M_{R30,R31,R32}$	NMOS	-	-	4/16	4/4	0,25
$M_{T1,T2,T3}$	NMOS	8/4	4/16	-	4/4	0,222
$M_{T7,T8,T9}$	NMOS	8/4	4/16	-	4/4	0,222
$M_{T1,T2,T3}$	NMOS	16/4	4/16	-	4/4	0,235
$M_{T7,T8,T9}$	NMOS	16/4	4/16	-	4/4	0,235
$M_{T1,T2,T3}$	NMOS	32/4	4/16	-	4/4	0,242
$M_{T7,T8,T9}$	NMOS	32/4	4/16	-	4/4	0,242

As associações trapezoidais consistem em uma associação em série de dois blocos: M_D representa um vetor de N_{PD} conexões paralelas e N_{SD} conexões em série de transistores PMOS de tamanho mínimo; M_S é um arranjo similar feito de N_{PS} associações NMOS em paralelo e de N_{SS} em série. O terminal de porta do dispositivo trapezoidal é conectado a todas as portas individuais, o terminal de dreno principal vai para os drenos dos dispositivos PMOS superiores em M_D , e o terminal de fonte é conectado a todas as fontes dos transistores NMOS inferiores, M_S .

Fonte: Próprio Autor.

condutância (ARNAUD, A.; FIORELLI; GALUP-MONTORO, 2006; KULEJ, 2015; AB-BASALIZADEH; SHEIKHAEI; FOROUZANDEH, 2015), também sofrem do mesmo problema da técnica de subtração de corrente proposta neste projeto, isto é, a sua limitação imposta pela sensibilidade à variabilidade do processo, mais especificamente ao descasamento dos transistores. Entretanto, é importante mencionar que na técnica proposta é possível conhecer os limites, ao contrário de abordagens baseadas em pseudo-resistores. Como o objetivo principal é obter uma transcondutância muito pequena a partir de espelhos de corrente desbalanceados, um descasamento excessivo de transcondutância pode causar não apenas um desvio de frequência no filtro, como também pode resultar em uma inversão de fase de transcondutância (uma transcondutância positiva se torna negativa ou vice-versa). Na pior das hipóteses, ou seja, uma

inversão de fase transformaria a realimentação negativa em positiva, o que poderia causar instabilidade, inviabilizando o projeto do filtro. Por exemplo, um filtro passa-banda não só teria uma frequência central diferente, mas poderia ter mais atenuação do que o previsto durante o projeto. Portanto, os transistores devem ser aumentados de tamanho o máximo possível, respeitando o aumento da capacitância parasita e as restrições da tecnologia.

No circuito projetado, o bloco de entrada mostrado na Figura 23 (a) (OTA destacado em cinza) e o circuito de polarização são responsáveis por definir a transcondutância básica da nova topologia. Supondo um casamento perfeito entre os transistores, M_{R3-4} , M_{R5-6} , e desprezando os efeitos de corpo e da modulação do comprimento do canal, as correntes de saída (i_{nN} e i_{nP}) do transcondutor são dadas por

$$i_{nN(P)} = \frac{\sqrt{2 \beta_{R5} I_{bias}}}{\Phi} v_i \sqrt{1 - \frac{\beta_{R5} v_i^2}{\Phi^2 I_{bias}}}, \quad (23)$$

em que β_i é o parâmetro de transcondutância tecnológica de M_i dado por

$$\beta = \mu C_{ox}, \quad (24)$$

em que μ , C_{ox} são a mobilidade média dos portadores no canal e a capacitância de óxido por unidade de área da porta do transistor, respectivamente. O parâmetro Φ possui relação com a transcondutância dos transistores no par diferencial de entrada e os transistores de fonte degenerativa ativa, sendo dado por

$$\Phi = 1 + \frac{\beta_{R5}}{4 \beta_{R3}}. \quad (25)$$

De acordo com (KUO; LEUCIUC, 2001; KRUMMENACHER; JOEHL, 1988), os termos da raiz quadrada geralmente são menores que a unidade, levando a um aumento na linearidade e na faixa dinâmica de entrada. Por outro lado, essa linearidade aumentada reflete em transcondutâncias equivalentes menores, mantendo as características de largura de banda e ruído semelhantes a um simples par diferencial de entrada. A tensão de entrada mínima necessária para que o esquema de linearização funcione bem é dada por

$$|v_i| > \sqrt{\frac{4 I_{bias}}{\beta_{R5}}} \frac{\Phi}{\sqrt{1 - 2\Phi + 2\Phi^2}}, \quad (26)a$$

$$i_{nN(P)} = \left(\frac{v_i \sqrt{\beta_{R5} (4\Phi - 2) + \sqrt{(8\Phi - 2) I_{bias} - \beta_{R5} v_i^2}}}{4\Phi - 1} \right)^2. \quad (26)b$$

Da análise de (26)a, quando a tensão de entrada tem um valor superior ou inferior à expressão mais à direita de (26)a, um desses transistores de degeneração, M_{R3-4} entra em inversão forte e o outro não, portanto, a corrente de saída pode ser

aproximada por (26)b. É possível concluir que a polarização do par diferencial de entrada e o nível de inversão do transistor definem a tensão mínima de alimentação, transcondutância nominal e área, tal como proposto por (KUU; LEUCIUC, 2001).

A tensão de *offset* de entrada e o ruído *flicker* são limitados pela área ativa dos dispositivos de entrada (M_{R5} e M_{R6}). Considerando uma corrente de polarização fixa, se a relação de aspecto dos transistores do par de entrada for aumentada, o nível de inversão diminui, levando assim a linearidade a diminuir também. Para um nível de inversão muito baixo, o comprimento do transistor e a área resultante tendem a ser muito grandes. Se considerarmos um projeto de filtro integrado, grandes transistores exibem menor descasamento, mas também aumentam a capacitância de carga parasita, a qual pode estar na mesma faixa de magnitude dos capacitores do filtro (e as frequências de corte do filtro não devem ser definidas pela capacitância parasita, a menos que seja parte do próprio projeto). Isso leva à conclusão de que o projeto de um OTA deve minimizar o descasamento, sem aumentar significativamente a capacitância parasita, pois isso pode alterar as frequências dos polos do filtro G_m -C projetado.

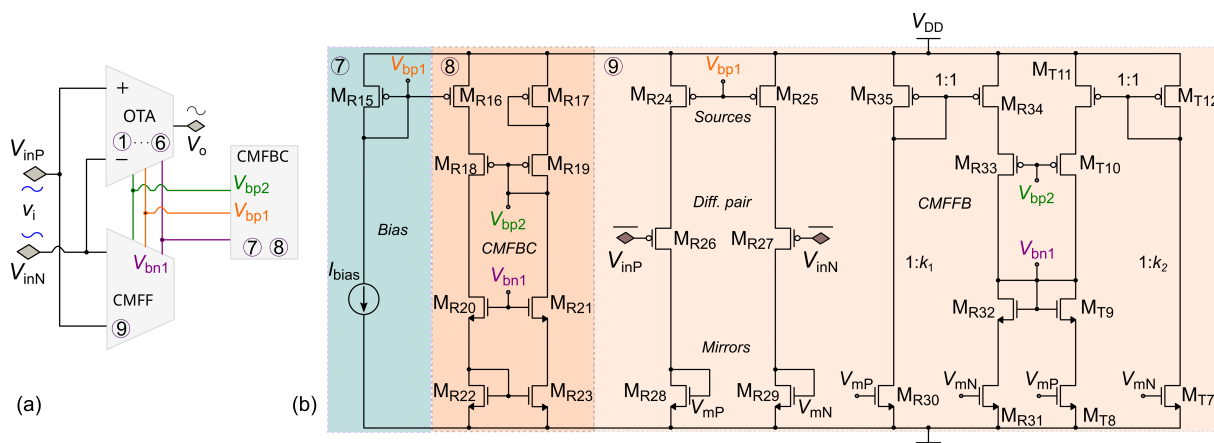
A CMRR por sua vez é definida como as não idealidades das fontes de corrente de cauda do OTA. No circuito apresentado, um alto CMRR é obtido usando fontes de corrente *cascode*, o que, por outro lado, reduz a excursão da tensão de entrada e aumenta a tensão mínima de alimentação. Além disso, a transcondutância nominal é limitada pelas restrições de linearidade do par diferencial de entrada, conforme mostrado em (ARNAUD, A.; FIORELLI; GALUP-MONTORO, 2006). A transcondutância de saída é uma função da razão de espelhamento, por meio das configurações paralelo-série e paralelo-trapezoidal, ou seja, a subtração de corrente nos espelhos aprimorados e desbalanceados intencionalmente.

Além do OTA destacado em cinza, na Figura 23 (a), parte da transcondutância também é definida pela corrente de polarização mostrada na Figura 25. A Figura 25 (b) ilustra o circuito que fornece todas as tensões de polarização, isto é, V_{bp1} , V_{bp2} e V_{bn1} , controlando a tensão de *offset* DC na saída do transcondutor (V_o).

A estratégia de controle de *offset* baseia-se no projeto do circuito de polarização como um bloco *feedforward* de modo comum (CMFFB, do inglês *Common-Mode Feedforward Block*) para o circuito mostrado na Figura 23 (b). O conceito ilustrado na Figura 25 (a), no qual o circuito de polarização consiste em dois espelhos de corrente *cascode bootstrap* [®] acionados por uma referência de corrente (I_{bias}) [Ⓣ], e um circuito de realimentação de modo comum (CMFBC) o qual é quase uma réplica do transcondutor, exceto pelas conexões de diodo em M_{R32} e M_{T9} , não presentes em M_{R11} e M_{T3} .

A diferença de potencial, V_{bp1} , causada pelo fluxo de I_{bias} por meio de M_{R15} , permite que todas as correntes de polarização no transcondutor sejam definidas por meio desta referência. Uma malha de realimentação é estabelecida usando V_{bp2} para

Figura 25 – Circuito de polarização e réplica do OTA para redução de tensão de *offset*.



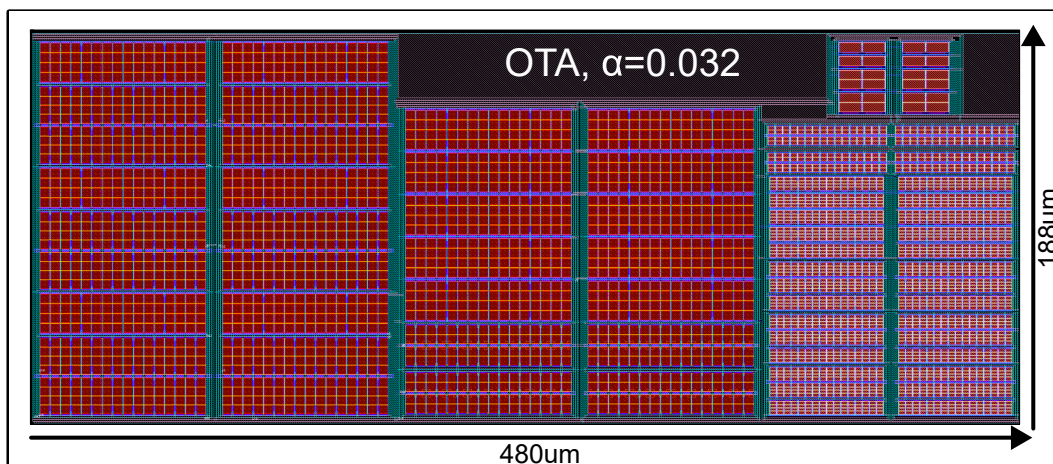
Fonte: Próprio Autor.

controlar os transistores *cascode* de saída, isto é, (M_{R33} e M_{T10}), aplicando a tensão de saída (V_{bn1}) de volta às portas de M_{R20-21} . Observe que as correntes e quedas de tensão nas fontes de corrente cascode de saída de ⑨ (M_{R31-34} e M_{T8-11}) são conjuntamente definidas por I_{bias} e a tensão de entrada de modo comum.

3.4.1.1.2 Leiaute do OTA utilizado no filtro passa banda com a técnica de subtração de correntes

O leiaute mostrado na Figura 26 foi realizado em tecnologia CMOS de 130 nm e serviu de base para estimar a área do OTA proposto utilizando um valor mínimo de alfa, ou seja, o menor valor de transcondutância permitido pela nova topologia com o uso desta tecnologia.

Figura 26 – Leiaute do OTA proposto utilizando um valor de $\alpha = 0,032$. A área total ocupada pelo circuito corresponde a 400 μm x 188 μm .



Fonte: Próprio Autor.

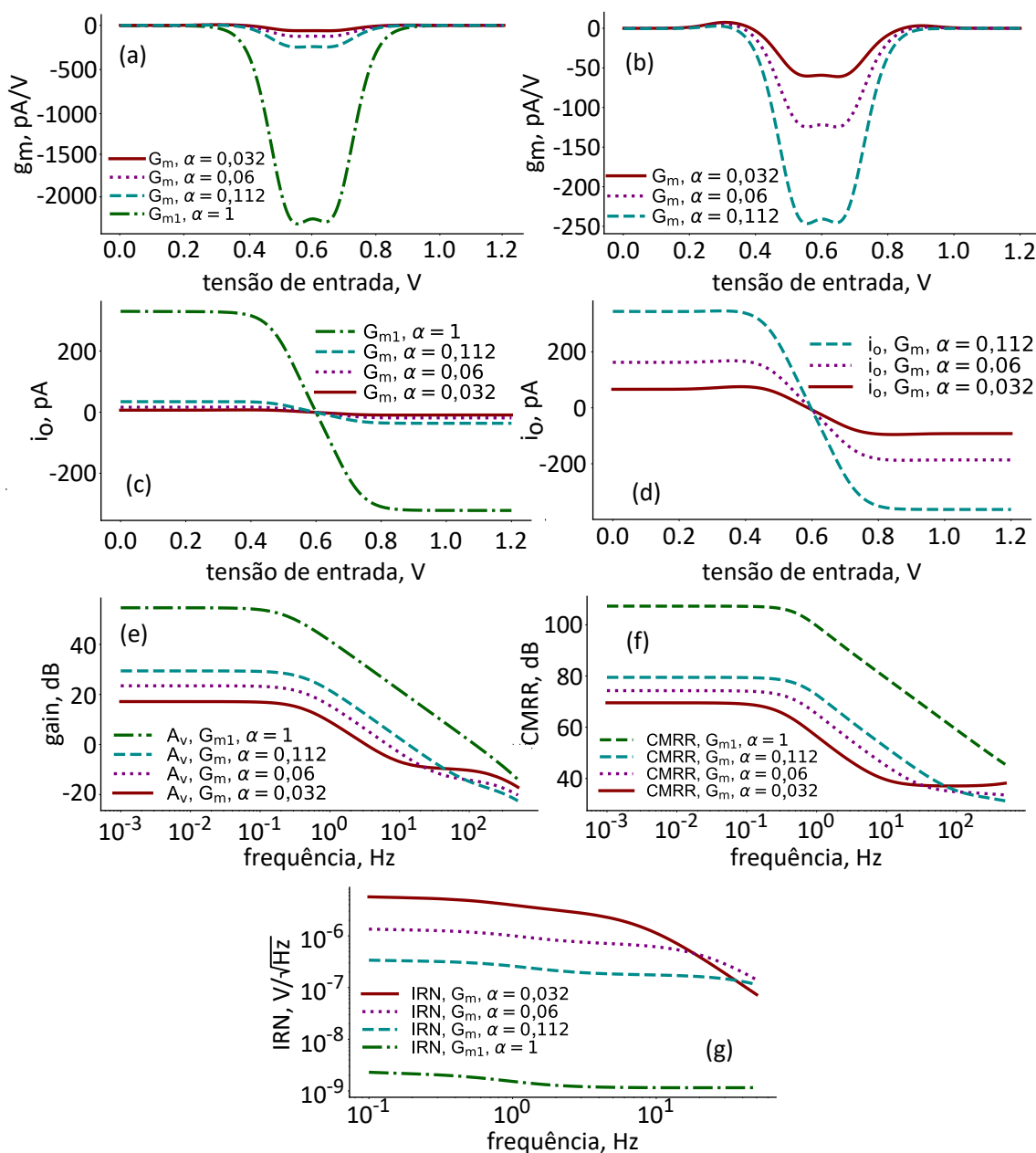
3.4.1.1.3 Resultados de simulação do filtro passa banda com a técnica de subtração de correntes

O desempenho do circuito foi analisado por meio de simulações de pós-leiaute e 500 rodadas de Monte-Carlo (MC) considerando a variabilidade de processo e desca-samento. Utilizou-se no projeto um processo CMOS comercial de 130 nm. Na Tabela 3, a implementação de cada transistor é detalhada em termos do número de transistores unitários em cada associação e a razão de aspecto dos transistores equivalentes correspondentes. Para a avaliação dos resultados obtidos pela nova topologia foram consideradas as principais métricas de desempenho para OTAs, tais como a transcondutância (g_m), ganho de tensão (A_v), consumo dinâmico de energia, THD, CMRR e PSRR.

Os resultados obtidos para simulações nominais são mostrados na Figura 27 e resumidos na Tabela 4. Como é possível observar nos resultados, a adoção do método de subtração de corrente proposto levou a uma redução de transcondutância de aproximadamente 37 vezes com relação a uma OTA usando espelhos de corrente self-cascode clássico, ou seja, $g_m \approx g_{m1}/37$. Conforme sugerido pela Figura (28), a transcondutância pode ser diminuída ainda mais reduzindo o desvio padrão das correntes, ao custo de mais área de silício. Observe na Figura 27 a linearidade de 150 mV na curva da transcondutância. Além disso, note que a simetria na transcondutância e nas correntes de saída se deve ao alto CMRR alcançado pela nova topologia. Além disso, a redução de (g_m) veio à custa do aumento do THD, enquanto outros recursos permaneceram praticamente inalterados. Ainda na Tabela 4, é possível observar que a largura de banda obtida pela nova topologia permite a implementação de filtros totalmente integrados usando pequenos capacitores sem comprometer muita área de silício, o que é muito difícil de se conseguir com os clássicos topologias.

Ainda avaliando os resultados das simulações também é possível observar que as desvantagens inevitáveis da topologia proposta são o ganho de tensão e a PSRR relativamente baixos. Tais características são provenientes da redução drástica da corrente de saída. Conforme foi mostrado, a corrente de saída resulta de uma subtração entre duas correntes quase iguais, cuja diferença é definida pelos elementos em paralelo (N_{SD}) nas associações de transistores trapezoidais, pois as associações retangulares são mantidas fixas (confira o Apêndice para mais detalhes). Quanto maior o número de transistores paralelos (N_{SD}) no dreno da associação trapezoidal, menor é a diferença entre os espelhos desbalanceados, ou seja, α atinge valores menores. Dentre as vantagens sobre os pseudo-resistores apresentam grande variação com o processo de fabricação, a técnica permite que os projetistas adotem diferentes configurações trapezoidais e retangulares nos estágios de saída para controlar tanto o ganho quanto a transcondutância conforme os requisitos da aplicação.

Figura 27 – Resultados de simulação para as simulações nominais da topologia simétrica padrão (G_{m1}), e do OTA proposto (G_m). (a) transcondutâncias, (b) visão ampliada das transcondutâncias, (c) correntes de saída, (d) visão ampliada das correntes de saída, (e) ganho de tensão, (f) CMRR e (g) ruído referenciado à entrada.



Fonte: Próprio Autor.

Conforme demonstrada, a técnica proposta reduz a transcondutância, g_m , por meio da subtração de duas correntes de saída ligeiramente diferentes ($i_o = i_{o1} - i_{o2}$), copiadas de um par diferencial de entrada comum mediante espelhos de corrente não balanceados, portanto, este esquema deve garantir que um ramo sempre tenha condutância de saída maior que o outro, a fim de reduzir a transcondutância geral. Portanto, o descasamento entre os espelhos de saída deve ser mantido controlado, pois a téc-

Tabela 4 – Resultados sumarizados do OTA proposto.

Parâmetros	G_{m1}	$G_m, \alpha = 0,112$	$G_m, \alpha = 0,06$	$G_m, \alpha = 0,032$
g_m [pA/V]	-2192	-240,8	-121,7	-59,22
i_o [pA]	-0,374	-0,726	-0,720	-0,710
A_v [dB]	54,3	29,4	23,4	17,2
Pot. [nW]	60,89	61,68	61,73	61,75
BW [Hz]	1,508	1,195	0,9244	0,6316
GBW [Hz]	115,3	12,75	6,402	2,885
IRN [nV/ $\sqrt{\text{Hz}}$]	2,3	339	1350	5690
THD [%]	0,03	0,08	0,18	0,35
CMRR [dB]	107,7	79,5	74,3	69,5
PSRR [dB]	57,7	32,7	26,7	20,5

$V_{DD} = 1,2$ V, $I_{bias} = 10$ nA, i_o calculado para $V_{in-DC} = 600$ mV. Usando a configuração do integrador, a OTA foi analisada em relação ao ganho de tensão (A_v), largura de banda (BW), taxa de rejeição de modo comum (CMRR), taxa de rejeição da fonte de alimentação (PSRR). A distorção harmônica total (THD) foi calculada com a OTA proposta em configuração de buffer unitário e utilizou-se outra OTA como carga com um capacitor de 0,8 pF, além de um sinal de entrada com as seguintes características $V_{in} = 100$ mV_{pp} e 100 mHz.

Fonte: Próprio Autor.

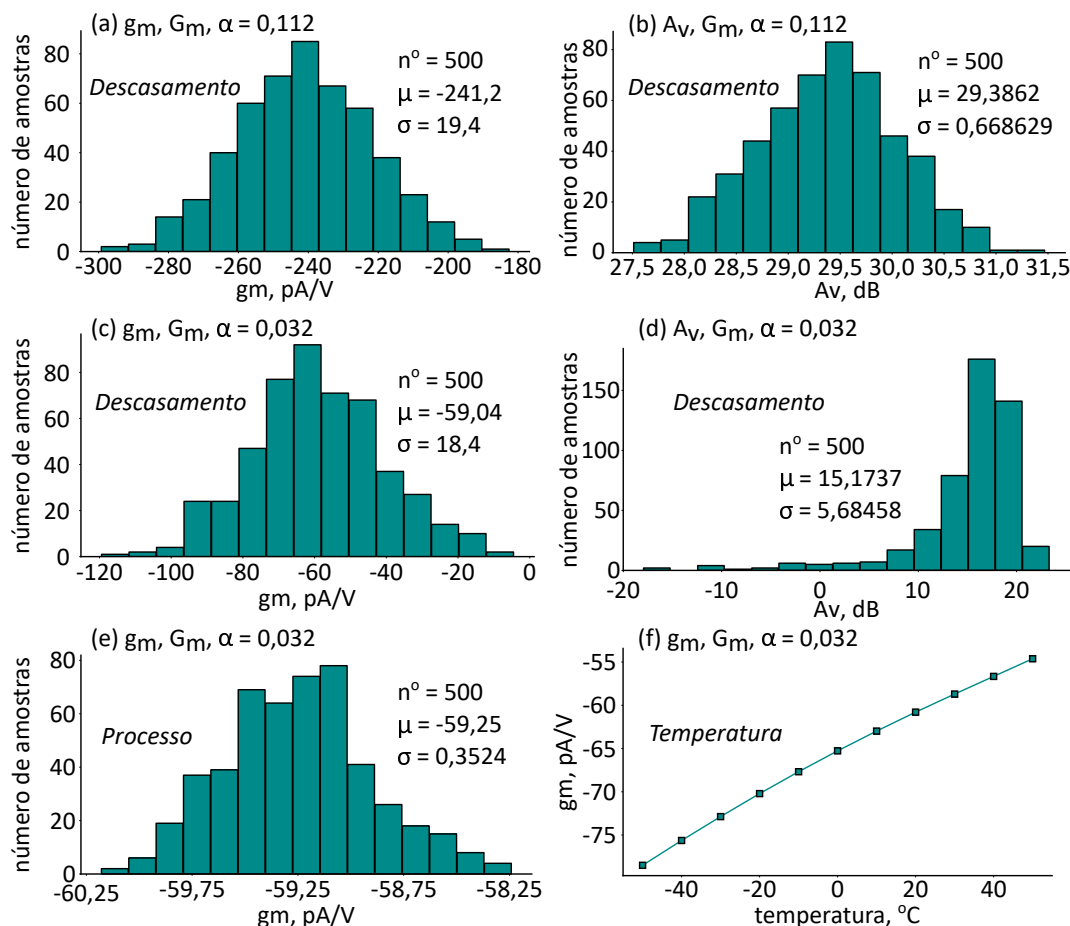
nica depende de suas correntes desequilibradas. Conseqüentemente, se um ramo se torna mais condutivo do que o outro, conseqüentemente o sinal de transcondutância pode se inverter, significando uma soma de correntes e um aumento de g_m . As simulações de Monte-Carlo (MC) foram executadas 500 vezes avaliando o descasamento, variação com o processo e temperatura. Os principais parâmetros testados foram a transcondutância e o ganho de tensão. A partir da análise de MC, os casos extremos são apresentados na Figura 28.

Conforme a Figura 28 a topologia proposta alcançou $\sigma/\mu = 8\%-31,17\%$ e $\sigma/\mu = 2,27\%-37,46\%$ para transcondutância e ganho de tensão, respectivamente. Além disso, esses resultados ilustram os limites da técnica proposta usando este processo CMOS de 130 nm. Os parâmetros avaliados são fortemente dependentes da tecnologia empregada na fabricação dos transistores e das técnicas de *leiaute* utilizadas no circuito, uma vez que o coeficiente de variação (CV) depende das características de incompatibilidade e variação do processo. Esses resultados representam os melhores e piores casos em termos do CV.

Na Tabela 5 os valores de desempenho obtidos com a técnica são comparados com outras topologias de redução de g_m encontradas na literatura.

Os resultados sumarizados na Tabela 5 mostram que o OTA baseado na técnica de divisão de corrente proporciona um bom conjunto de recursos quando comparado aos demais amplificadores apresentados no estado-da-arte. É possível observar um

Figura 28 – Avaliação do circuito proposto por meio de 500 rodadas de Monte-Carlo considerando o descasamento, variações de processo e temperatura. Em (a) a transcondutância de G_m para $\alpha = 0,112$, (b) ganho de tensão de G_m para $\alpha = 0,112$, (c) transcondutância de G_m para $\alpha = 0,032$, (d) ganho de tensão de G_m para $\alpha = 0,032$, (e) transcondutância em função do processo de fabricação, e (f) transcondutância em função da temperatura.



Fonte: Próprio Autor.

equilíbrio entre consumo de potência, área de silício e THD. Além disso, o maior CMRR, de 56 dB, obtido pela nova topologia em comparação às demais, bem como, o ganho de tensão DC e a reduzida transcondutância obtida, isto é, de apenas 450 pA/V, torna a topologia ideal para implementar filtros com frequências de corte de poucas dezenas de Hz conforme será mostrado a seguir.

Para demonstrar a aplicação da topologia proposta, foi projetado e simulado um filtro passa-banda (BPF, do inglês *Band-Pass Filter*) G_m -C de quarta ordem totalmente integrado, o circuito é mostrado na Figura 29 (a). O BPF utiliza três OTAs permitindo definir fator de qualidade (Q) e frequência central (f_c) (DELIYANNIS; SUN; FIDLER, 2019). Conforme mencionado no início desta seção, o filtro tem por finalidade ser empregado no *front-end* analógico para condicionar o sinal de ECG proveniente dos eletrodos encaixados ao corpo do paciente. As frequências de corte foram definidas

Tabela 5 – Comparação do circuito proposto com projetos de integradores simulados (S) e medidos (M).

Parâmetros	Prop. (S)	1 (S)	2 (M)	3 (M)	4 (M)	5 (S)	6 (M)	7 (S)
Alim. [V]	1,2	3,3	3,2	0,25	0,3	3,3	1,5	1,5
Proc. [nm]	130	130	350	130	180	350	800	350
V_{th}	0,5	-	-	0,22	0,5	-	-	-
Técnica	CS	DD	CD	BD	BD	CD	GG	TR
Pot. [nW]	61,75	200	-	10	13	5700	230	114
I_{bias} [nA]	10	20	-	10	2,5	14,55	1700	-
A_v [dB]	17,2	0	-	-	33,3	-	0	33,4
g_m [pA/V]	^a 59,2	0,7	3	22000	68000	5	100	1860
BW [Hz]	0,676	0,01	35	-	50	0,0318	0,066	14,8
Cap. [pF]	0,8	0,8	0,025	20	220	18	70	20
CMRR [dB]	69,5	-	-	-	57	-	-	-
PSRR [dB]	20,5	-	-	-	39,9	-	-	-
THD [%]	^b 0,35	1,7	-	0,53	0,15	-	-	< 1
Área [mm ²]	0,090	-	0,025	0,053	0,035	0,073	0,1	-

Trabalhos: **1** - (RODRIGUES; SILVA, R. S., 2015); **2** - (GOZZINI; FERRARI; SAMPIETRO, 2006); **3** - (COLLETTA; FERREIRA, 2014); **4** - (KHATEB *et al.*, 2018); **5** - (YUAN *et al.*, 2008); **6** - (RIEGER; DEMOSTHENOUS; TAYLOR, 2004); **7** - (AGOSTINHO *et al.*, 2008).

Técnicas comparadas: CS — *Current Subtraction*; DD — *Drain-Driven*; CD — *Current Division*; BD — *Bulk-Driven*; GG — g_m^{-1}/g_m chains; TR — *Triode region*; ^a Valor absoluto; ^b Configuração de *buffer* de ganho unitário, $V_{in} = 100$ mV_{pp} e $f = 100$ mHz;

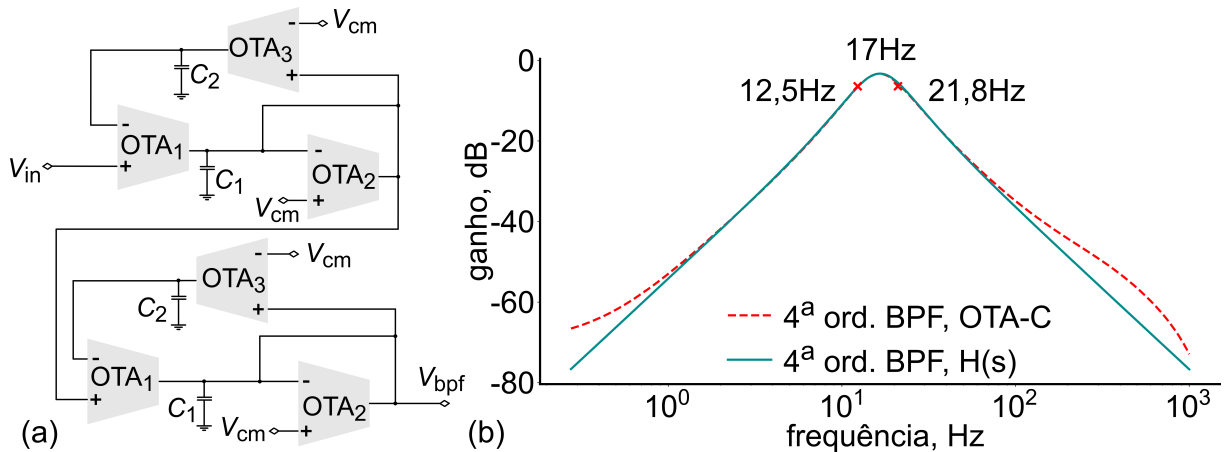
Fonte: Próprio Autor.

de tal modo a remover artefatos de baixo ruído, tais como linha de base e DC, além das interferências de 50/60Hz. Por fim, o filtro deve preservar as características dos complexos QRS, mais especificamente os picos R cujo conteúdo de frequência central encontra-se em 17Hz (NGUYEN *et al.*, 2019).

Ao isolar as ondas R e subtraí-las sucessivamente, a VFC pode ser extraída de forma mais confiável com a ajuda de detectores de pico simples (YAO; CHEN, Y.; BASU, 2016). Além disso, vale ressaltar que esse tipo de filtro pode ser aplicado a outros sinais fisiológicos, tais como o eletroencefalograma (EEG: 0,1 — 70 Hz), eletromiograma (EMG: 10 — 500 Hz), eletroneurograma (ENG: 0,2 — 5 kHz), eletrogramas intracardíacos (IEGM: 0,7 — 70 Hz), simplesmente ajustando os valores das capacidades de carga.

Cada segmento do filtro G_m -C de quarta ordem mostrado na Figura 29 (a) usa três dos transdutores idênticos, além de dois pequenos capacitores de 0,3 e 0,5 pF, C_1 e C_2 , respectivamente. Conforme as simulações de Monte-Carlo e considerando as restrições do projeto do filtro integrado, adotou-se um projeto de OTA com $\alpha = 0,112$ devido ao bom compromisso de área, descasamento e consumo de energia.

Figura 29 – (a) Primeira versão do filtro passa-banda para um possível uso no AFE. Em (b) a comparação da função de transferência $H(s)$ de 4th ordem ideal, e a função de transferência de 4th ordem do filtro passa-banda proposto. A frequência dos polos estreita conforme ilustrada no gráfico foi conquistada por meio de três OTAs idênticos utilizando $\alpha = 0,112$. Além disso, é possível observar um desvio de magnitude em torno de 100 Hz causado pela inevitável capacitância parasita inserida pelo aumento da largura de porta dos transistores nas associações a fim de aumentar a insensibilidade do amplificador frente ao descasamento e variação do processo.



Fonte: Próprio Autor.

Além disso, o filtro aplicado ao sinal de ECG não requer uma frequência *corner* muito baixa (< 500 mHz), conseqüentemente valores de α maiores podem ser usados. A relação de aspecto dos transistores de tamanho unitário (S_u), fonte de tensão (V_{DD}) são os mesmos mostrados na Tabela 3, com exceção da corrente de polarização, $I_{bias} = 16$ nA empregado para definir f_c . A função de transferência de quarta ordem é obtida acoplando pares de estágios de segunda ordem cuja função de transferência é mostrada por (27).

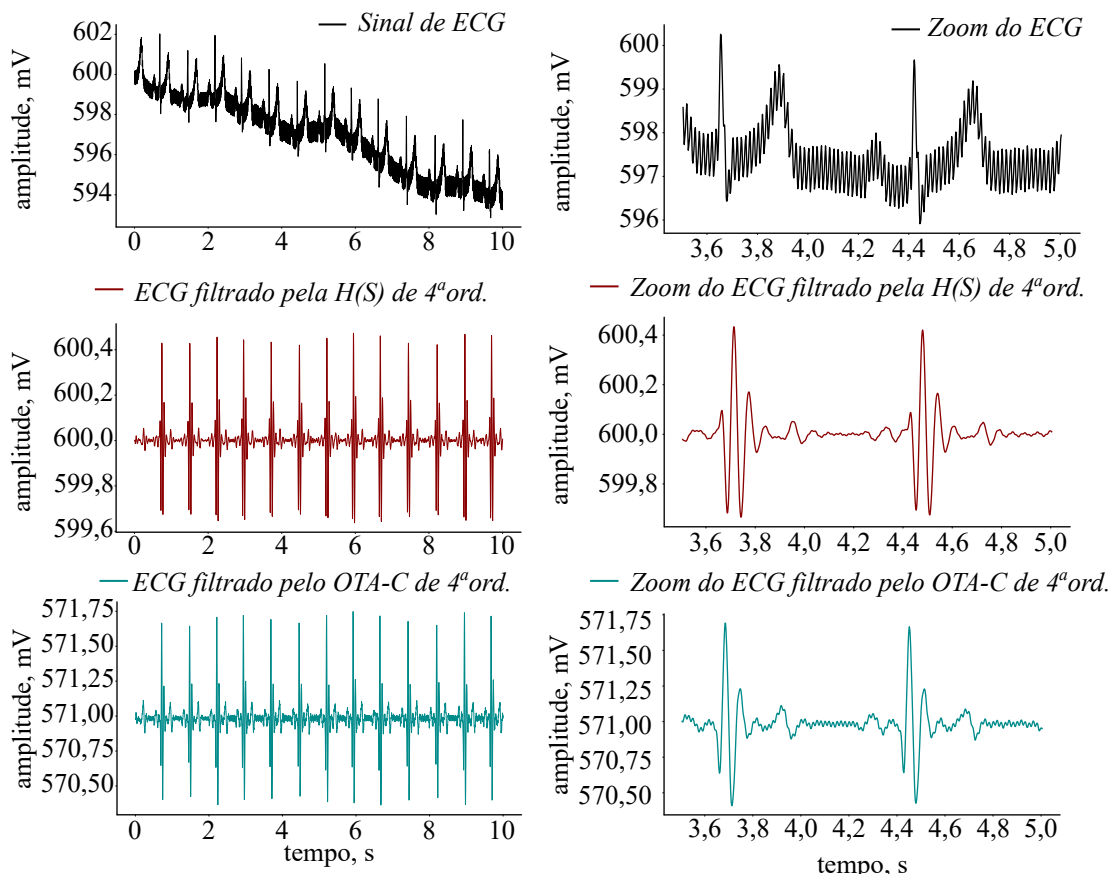
$$H(s) = \frac{B s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} = \frac{\frac{g_{m2}}{C_2} s}{s^2 + \frac{g_{m3}}{C_2} s + \frac{g_{m1} g_{m2}}{C_1 C_2}}, \quad (27)a$$

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}}, \quad (27)b$$

$$BW = \frac{\omega_0}{Q} = \frac{g_{m3}}{C_2}, \quad (27)c$$

$$Q = \sqrt{\frac{g_{m1} g_{m2} C_2}{C_1 C_2 g_{m3}}}, \quad (27)d$$

Figura 30 – As simulações transientes apresentam a filtragem de um fluxo de dados de ECG aplicado ao filtro; observe que o filtro proposto obteve resultados semelhantes a um filtro BPF de função de transferência, $H(s)$, de quarta ordem.



Fonte: Próprio Autor.

$$H(s) = \frac{-76.0514107s}{s^2 + 91.9033177s + 10830.5216329}, \quad (27)e$$

em que $w_0 = 104,07$ rad/s, $BW = 91,9$ Hz e $Q = 1,14$.

A viabilidade da nova topologia proposta para implementação de filtros totalmente integrados pode ser verificada na Figura 29 (b), a qual mostra a função de transferência obtida pelo filtro, e comparada à de um filtro com função de transferência, $H(s)$ ideal. É possível notar que a função do filtro implementado com o novo OTA desvia-se do ideal para frequências acima de 100 Hz. Tal fato decorre das capacitâncias parasitas significativas presentes da largura do canal dos transistores nas associações. Essa não-idealidade levanta uma preocupação relevante quanto ao projeto de filtros integrados com grandes constantes de tempo. Para isso, deve-se avaliar cuidadosamente questões como evitar o aumento das capacitâncias parasitas e implementar transistores de dimensões muito reduzidas, os quais sofrem de descasamentos e sensibilidade às variações do processo proibitivas para implementação. Ambas as restrições precisam ser equilibradas ao definir a resposta de magnitude e as frequên-

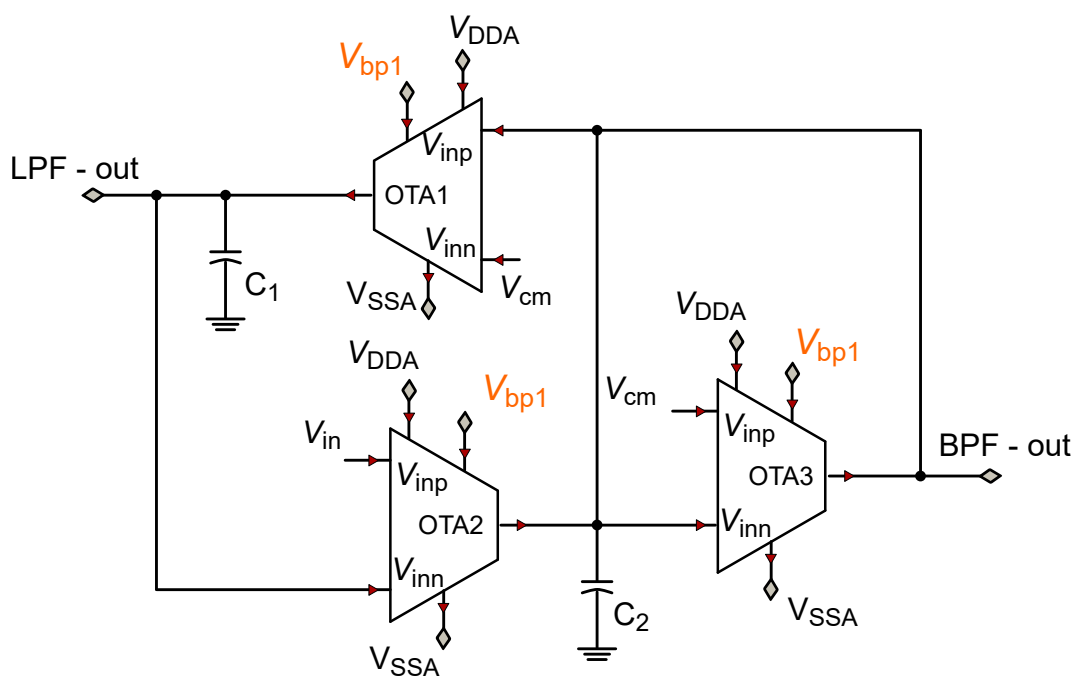
cias dos polos. É importante mencionar que esse desvio seria ainda maior se o circuito fosse implementado com dispositivos únicos ao invés de associações.

A resposta no domínio do tempo mostrada na Figura 30 confirma a viabilidade do filtro, visto que este preserva as principais características do ECG após a filtração. Outra característica importante é o baixo consumo de energia obtido, isto é, de apenas 494,4 nW, habilitando o circuito para uso em sistemas de bio-sensoriamento, dispositivos vestíveis e até implantáveis.

3.4.1.2 Técnica de divisão de correntes

A segunda topologia de filtro proposta nesta tese foi a Tow-Thomas de segunda ordem, com múltiplas funções de transferência, isto é, com saída passa-baixa e passa-banda, conforme ilustrado na Figura 31.

Figura 31 – Topologia Tow-Thomas de segunda ordem.



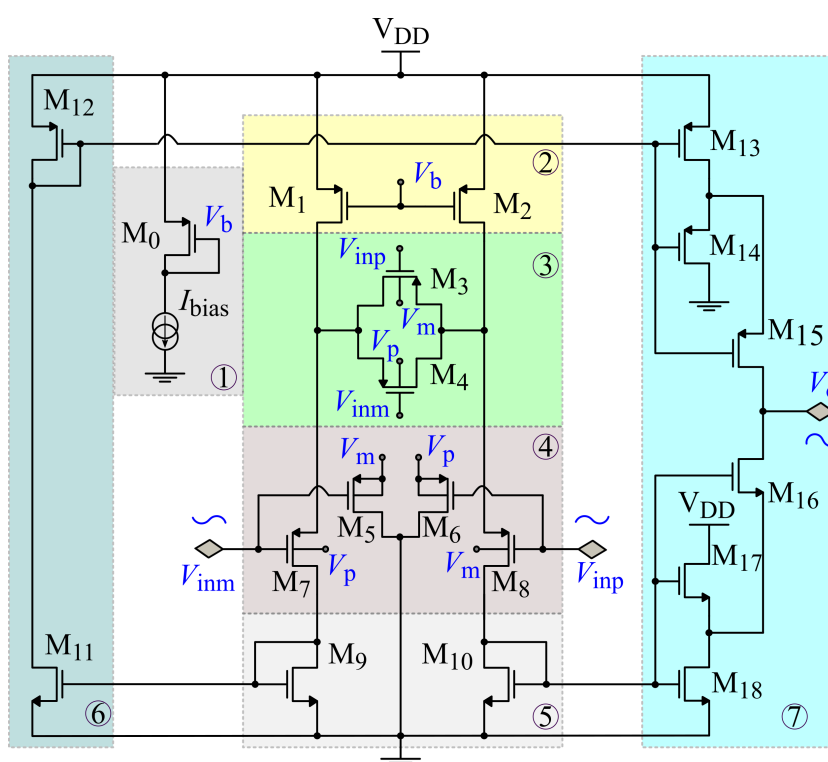
Fonte: Próprio Autor.

Esta topologia foi integrada ao AFE proposto por fornecer as características de duas funções de transferência, ideal para eventuais ajustes conforme o sinal de ECG oriundo do paciente. Para a realização do OTA, bloco básico da topologia de filtro, foi proposto uma nova topologia baseada em divisão de corrente e espelhos de corrente modificados por meio de associações de transistores conforme mostrados na primeira topologia de filtro.

3.4.1.2.1 Princípio de funcionamento

O circuito do OTA é mostrado na Figura 32, no qual é possível observar as modificações realizadas com relação à topologia mostrada anteriormente.

Figura 32 – Diagrama de circuito OTA proposto: ① circuito de polarização; ② transistores da fonte de corrente; ③ par diferencial com degeneração de fonte ativa (KRUMMENACHER; JOEHL, 1988); ④ par diferencial com técnica de linearização pelo *bulk* (LEHMANN; CASSIA, 2001; GAK; MIGUEZ; ARNAUD, Alfredo, 2013); ⑤ entrada do espelho corrente formado por associações de transistores paralelos; ⑥ amplificador fonte comum com carga ativa; ⑦ saída de espelho de corrente feita de uma implementação de associação de transistor trapezoidal modificada para divisão de corrente.



Fonte: Próprio Autor.

Como qualquer OTA com um par diferencial degenerado, as fontes de corrente são polarizadas por uma referência I_{BIAS} , que por sua vez define a tensão de polarização PMOS, V_b , do transistor de cauda. A cauda é dividida em dois transistores (M_1 e M_2) e é conectada a cada terminal de fonte do par diferencial com degeneração e carga ativa. Entre os terminais da fonte do par diferencial, há uma carga ativa simétrica e composta pelos transistores M_3 e M_4 , conforme proposto em (KRUMMENACHER; JOEHL, 1988), mas é independentemente polarizado pelos sinais de tensão de entrada *bufferizados*, V_p e V_m , que serão mais detalhados no parágrafo seguinte.

Para este projeto apresentam-se duas melhorias principais em relação a outros OTAs simétricos como os apresentados em (VEERAVALLI; SANCHEZ-SINENCIO;

SILVA-MARTÍNEZ, 2002; ARNAUD, A.; FIORELLI; GALUP-MONTORO, 2006; GAK; MIGUEZ; ARNAUD, Alfredo, 2013): a técnica de cancelamento de g_m com polarização de *bulk* e o espelho de corrente de saída elaborado na configuração trapezoidal.

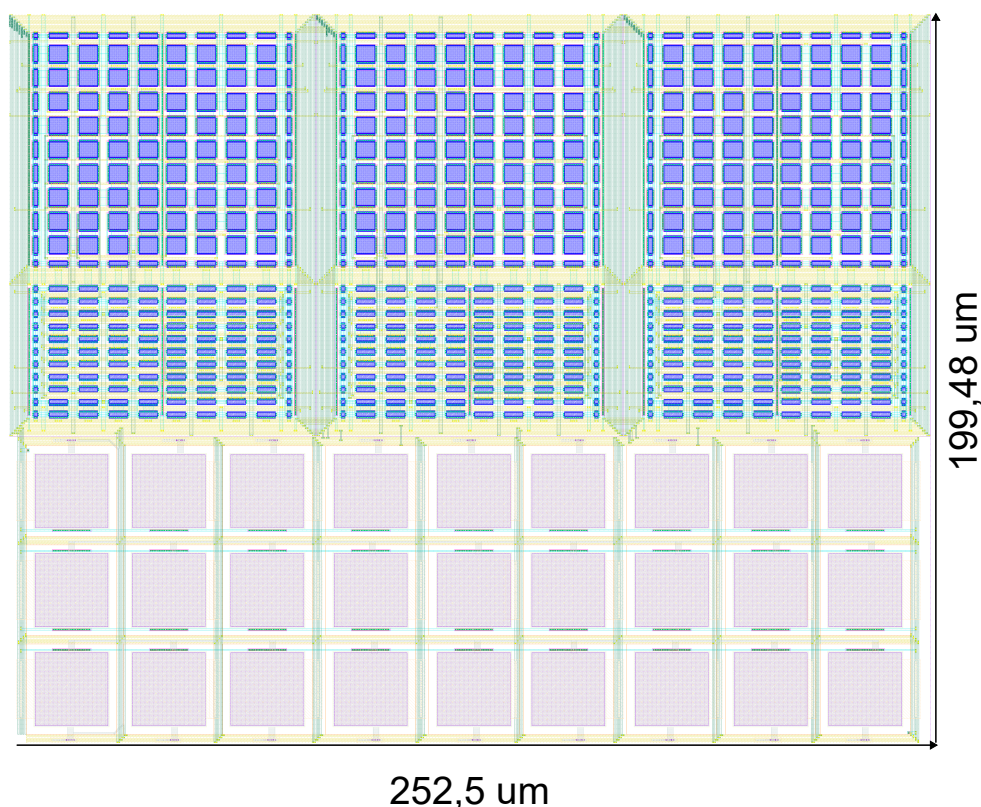
O circuito funciona da seguinte maneira: primeiro, o par diferencial de entrada, formado pelos transistores M_7 e M_8 , é polarizado simultaneamente por duas entradas: porta e *bulk*. Os terminais da porta são conectados às entradas de sinal de tensão $V_{inp(m)}$ e os terminais de *bulk* são conectados indiretamente às entradas opostas $V_{m(p)}$, implementando assim a técnica de cancelamento de g_m (SILVA-MARTINEZ; SALCEDO-SUÑER, 1997). O OTA proposto difere da técnica usada em (GAK; MIGUEZ; ARNAUD, Alfredo, 2013) porque, em vez de conectar os terminais de *bulk* do par diferencial aos terminais de fonte do par oposto, neste projeto eles são conectados ao terminal de fonte dos transistores M_5 e M_6 . Conseqüentemente, esses transistores funcionam como um seguidor de tensão e limitam a corrente de polarização do *bulk*. Ao mesmo tempo, eles impedem uma impedância de entrada DC finita, já que nenhuma corrente DC flui dos terminais de fonte do par diferencial para o terminal de entrada, uma vez que eles são armazenados em *buffer* (LINDERT *et al.*, 1999). Como um efeito colateral favorável, a inversão do canal é aumentada enquanto a corrente de polarização DC é mantida constante, diminuindo conseqüentemente a tensão porta-fonte, V_{GS} , e, portanto, a tensão de alimentação mínima necessária (LEHMANN; CASSIA, 2001).

A segunda parte do circuito é composta pelos espelhos de corrente usando arranjos de transistores trapezoidais modificados, conforme apresentados na topologia anterior. Os transistores M_9 e M_{10} são as entradas do espelho de corrente sendo conectados na configuração de diodo. O sinal negativo é invertido em uma etapa adicional por um amplificador de fonte comum com carga ativa, composto pelos transistores M_{11} e M_{12} , sendo o próprio M_{12} a entrada de outro espelho de corrente. Cada saída do espelho é feita por meio dos transistores M_{13-15} e M_{16-18} , que compõem uma associação de transistor trapezoidal. O terminal de dreno do transistor M_{13} é conectado aos terminais de fonte e dreno dos transistores M_{14} e M_{15} , respectivamente. Considerando que ambos os transistores compartilham as mesmas tensões de porta e fonte, a corrente de dreno de M_{13} é dividida entre eles proporcionalmente as suas razões equivalentes. Dessa forma, parte dessa corrente é dissipada na tensão de alimentação enquanto o restante flui para a saída, reduzindo bastante a transcondutância do OTA.

3.4.1.2.2 Leiaute do filtro Tow-Thomas de segunda ordem

A Figura 33 mostra o leiaute do filtro Tow-Thomas de segunda ordem, ocupando uma área total de 0,0504 mm².

Figura 33 – Leiaute do filtro de segunda-ordem Tow-Thomas.



Fonte: Próprio Autor.

3.4.1.2.3 Resultados de simulação do OTA com a técnica por divisão de corrente

Para integrar com o AFE proposto, o novo OTA ilustrado na Figura 32 foi projetado usando a tecnologia CMOS de 180 nm e suas simulações foram realizadas com a tensão de alimentação de 1 V, parâmetros de processo típicos e temperatura ambiente e polarizado com uma fonte de corrente de 10 nA. Todos os transistores PMOS e NMOS representados no diagrama de circuito OTA são arranjos de transistores retangulares feitos de transistores unitários de 1 µm de largura e 4 µm de comprimento. Suas dimensões estão resumidas na Tabela 6 usando o formato contendo o número de associações de transistores em paralelo e em série.

As Figuras 34a e 34b mostram a corrente de saída do OTA e os resultados da simulação de transcondutância DC, respectivamente. Observa-se que a corrente de saída varia entre cerca de 100 pA e -100 pA, quando a corrente máxima na entrada do espelho de corrente é de 20 nA, imposta pela corrente de polarização, o que significa que a corrente de saída foi atenuada em pelo menos um fator 200 vezes. Isso se traduz em uma transcondutância de 450 pS e uma resposta linear entre a faixa de entrada de 350 e 650 mV.

A Figura 35a mostra os resultados da simulação AC em malha aberta. Observa-se que o OTA possui um ganho de tensão diferencial de 36,6 V/V, um GBW de 6,9 Hz

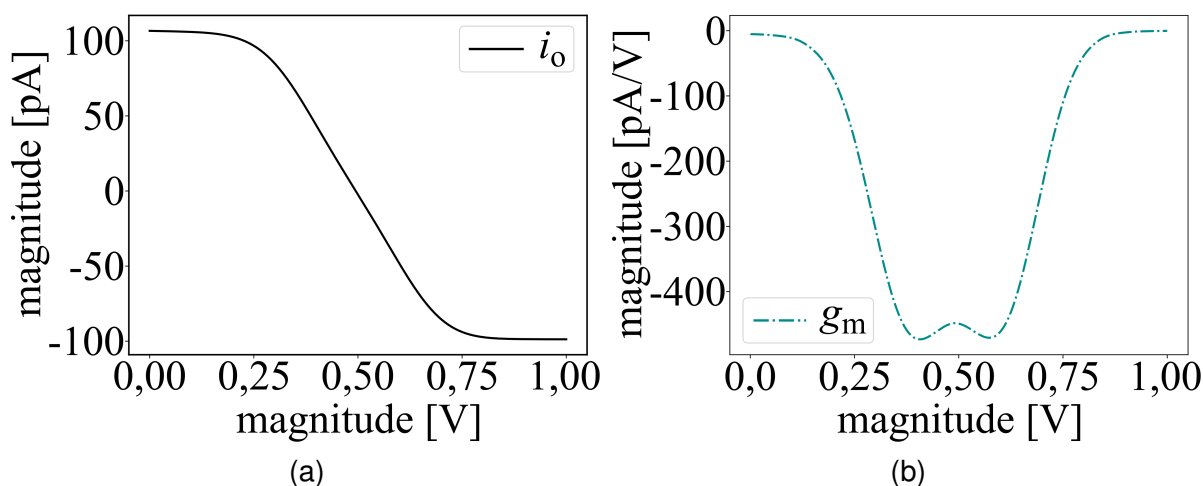
Tabela 6 – Resumo das dimensões dos transistores utilizados no OTA.

Transistor	Tipo	N_P/N_S	W/L [$\mu\text{m}/\mu\text{m}$]
$M_{0-2,14}$	PMOS	8/1	1/4
M_{3-4}	PMOS	2/8	1/4
$M_{12-13,15}$	PMOS	2/4	1/4
M_{5-6}	PMOS	2/4	1/4
M_{7-8}	PMOS	4/4	1/4
$M_{9-10,17}$	NMOS	8/1	1/4
$M_{11,16,18}$	NMOS	2/4	1/4

N_P e N_S representam o número de dispositivos em associações paralelas e séries, respectivamente, W/L é a razão de aspecto de um componente unitário.

Fonte: Próprio Autor.

Figura 34 – OTA (a) Corrente de saída (b) Transcondutância.

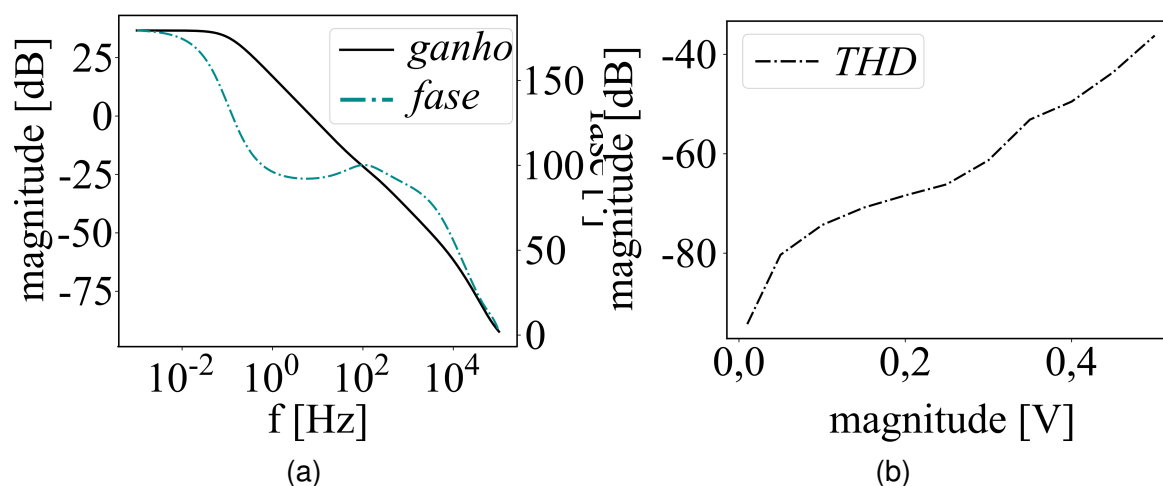


Fonte: Próprio Autor.

e uma margem de fase de aproximadamente 90° , ao possuir apenas um estágio de ganho. A Figura 35b ilustra os resultados da análise transiente considerando a THD para o circuito em malha fechada. Como a saída OTA está conectada à entrada inversora, a linearidade do sinal de saída não é limitada pela linearidade da transcondutância, mas pela faixa de excursão da tensão de entrada e saída do OTA. As simulações mostram uma THD de 60 dB e 40 dB para uma amplitude pico a pico do sinal de saída de 300 mV e 450 mV, respectivamente.

Para avaliar o circuito frente as variações de processo, descasamento e ambos, realizou-se 1000 rodadas de Monte Carlo, e os resultados estão resumidos na Tabela 7. Observa-se que os parâmetros do OTA não variam significativamente apenas com a variabilidade do processo, pois apenas o desvio padrão do descasamento é muitas vezes maior do que apenas o processo. O circuito mostra um *offset* de tensão referenciada à entrada intrínseca de 5,33 mV e um desvio padrão de 5,07, resultando em um

Figura 35 – OTA (a) Resultados da análise AC em malha aberta e (b) análise transiente para verificação da THD.



Fonte: Próprio Autor.

offset máximo de cerca de 20 mV, considerando 3σ .

Tabela 7 – Resultados da simulação de Monte-Carlo para 1000 rodadas.

MC	A_V [dB]	G_m [pS]	P_T [nW]	V_{OS} [mV]
Processo	36,6 0,06	450 3,72	32,1 0,03	5,10 0,37
Descasamento	36,6 0,20	450 12,1	32,3 0,42	4,93 4,93
Proc.+ Descas.	36,6 0,20	449 12,6	32,2 0,42	5,33 5,07

Fonte: Próprio Autor.

A Tabela 8 mostra uma comparação do desempenho OTA proposto com integradores no estado da arte. Conforme os resultados, nota-se que a técnica proposta proporcionou um bom compromisso entre desempenho, área e consumo de potência. Além disso, o novo OTA alcançou CMRR e baixa frequência semelhante aos demais, além de um dos menores consumos, e o maior ganho entre os integradores. Com base neste conjunto de características projetou-se a versão final do filtro empregado no AFE proposto.

Na Figura 36 é possível observar as duas funções de transferência do filtro proposto, isto é, a saída passa-baixas com uma frequência de corte de 29 Hz e a saída da função passa-banda com as frequências de corte de 13,6 Hz e 42,7 Hz.

Com relação à análise transiente, esta forneceu valores de THD de -50 dB para ambas as saídas, considerando um sinal de entrada de 20 mV_{pp}. O consumo final do filtro proposto e já inserido no AFE, considerando a tensão de 1,8 V foi de 960 nW.

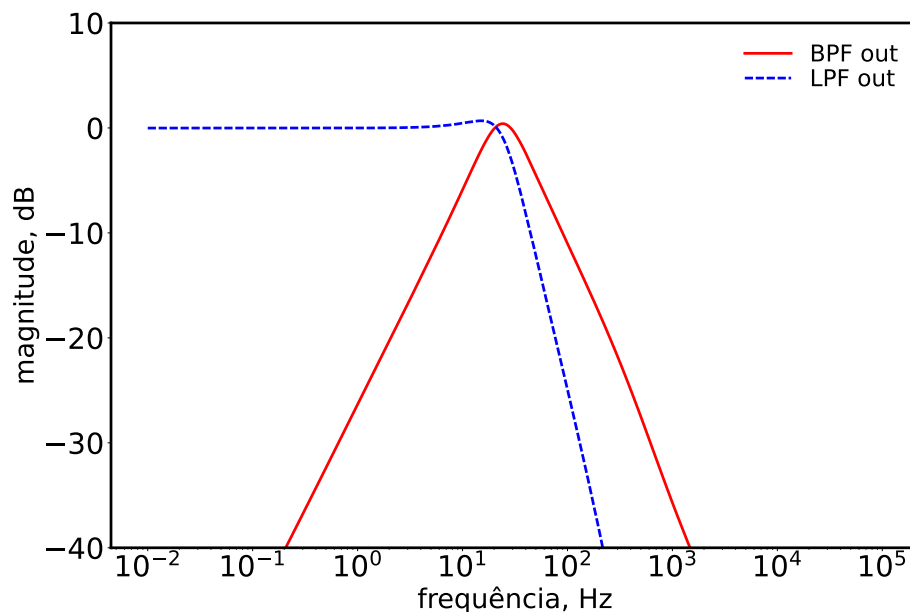
Tabela 8 – Comparação de circuitos integrados simulados (S) e medidos (M).

Parâm.	(a) (S)	(b) (S)	(c) (M)	(d) (S)	(e) (M)	(f) (S)	(g) (S)	(h) (S)
Alim. [V]	1,0	3,3	3,2	3,3	1,5	1,5	0,5	1,0
Proc. [nm]	180	130	350	350	800	350	130	180
V_{th} [mV]	450	-	-	-	-	-	-	400
P_T [nW]	32	200	-	5700	230	114	26	27
Ibias [nA]	10	20	-	14,55	1700	-	1	-
A_v [dB]	37	0	-	-	0	33,4	42	40
g_m [pA/V]	450	0,7	3	5	100	1860	6770	27000
GBW [Hz]	6,9	0,01	35	0,0318	0,066	14,8	-	1210
Cap. [pF]	10	0,8	0,025	18	70	20	-	2
CMRR [dB]	56	-	-	-	-	-	52	-
PSRR [dB]	36	-	-	-	-	-	-	-
THD [%]	1	1,7	-	-	-	< 1	1	1

Trabalhos comparados: ^(a) Circuito proposto; ^(b) (RODRIGUES; SILVA, R. S., 2015); ^(c) (GOZZINI; FERRARI; SAMPIETRO, 2006); ^(d) (YUAN *et al.*, 2008); ^(e) (RIEGER; DEMOSTHENOUS; TAYLOR, 2004); ^(f) (AGOSTINHO *et al.*, 2008); ^(g) (RISCO SÁNCHEZ *et al.*, 2019); ^(h) (RAJAN *et al.*, 2020).

Fonte: Próprio Autor.

Figura 36 – Respostas AC do filtro Tow-Thomas de segunda-ordem.



Fonte: Próprio Autor.

3.5 REFERÊNCIA DE CORRENTE — SERRA GRAELLS

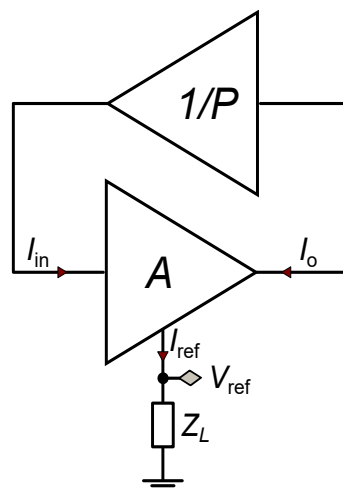
A topologia proposta para referência de corrente é uma adaptação dos circuitos criados por Serra-Graells em (SERRA-GRAELLS; HUERTAS, 2003) e Camacho (CAMACHO-GALEANO *et al.*, 2005). As duas topologias tem em comum a vantagem da não necessidade de transistores bipolares ou resistores passivos integrados, ou seja, o circuito proposto aqui é uma fonte de corrente autopolarizada (SBCS, do

inglês *Self-Biased Current Source*). A técnica comum aos trabalhos mencionados consiste em produzir uma referência de corrente de ultra-baixa tensão que seja proporcional a temperatura absoluta (PTAT, do inglês *Proportional to Absolute Temperature*). Os transistores do circuito operam em região de inversão fraca, isto é, sub-limiar. Referências estáticas do tipo PTAT são necessárias em sistemas monolíticos, tais como dispositivos embarcados e aplicados a área da saúde como foi inicialmente proposto para sistemas auditivos, visto que permitem cancelar as dependências térmicas de primeira ordem, como, por exemplo, referências do tipo *Bandgap* ou processamentos no domínio logarítmico, e por isso optou-se pelo projeto desta topologia.

3.5.1 Conceitos

O princípio de funcionamento do circuito pode ser explicado com o auxílio da Figura 37.

Figura 37 – Diagrama conceitual da referência PTAT.



Fonte: Adaptado de (SERRA-GRAELLS; HUERTAS, 2003).

O diagrama apresenta um gerador de tensão PTAT no domínio logarítmico desempenhado por meio de um amplificador de corrente controlado por tensão, chamado de A que está em uma malha de realimentação negativa com um fator de atenuação dado por $1/P$. Logo, temos que o ganho é dado por

$$A = \frac{I_o}{I_{in}} \approx e^{(V_{ref}/\varphi_t)}, \quad (28)$$

em que V_{ref} e φ_t representam a tensão PTAT e a tensão térmica, respectivamente. O resultado da realimentação é dado por $A/P \equiv 1$, produzindo nos terminais do amplificador uma tensão de referência que pode ser calculada por

$$V_{ref} = \varphi_t \ln(P). \quad (29)$$

Por fim, o comportamento PTAT é obtido graças a operação em região de inversão fraca dos transistores que implementam A . Tal característica é alcançada pela característica logarítmica de V_{ref} com relação as correntes do circuito. Além disso, vale mencionar que esse comportamento do circuito não depende da impedância aterrada, Z_L , desde que os transistores operem na região de inversão fraca, cuja relação de corrente e tensão é exponencial, conforme já mencionado.

Nesta topologia, a referência de corrente operando como PTAT pode ser projetada por meio de Z_L , sendo uma impedância usada para a linearidade do circuito.

Toda a referência de corrente deve ter um alto nível de precisão em um de seus parâmetros de projeto. Neste projeto em questão, o principal problema de imprecisão provém do fator de atenuação P . Com isso, é importante avaliar a tensão V_{ref} em função de variações deste fator, tal como

$$\left(\frac{\Delta V_{ref}}{V_{ref}}\right) = \frac{\ln\left(1 + \frac{\Delta P}{P}\right)}{\ln(P)} \approx \frac{1}{\ln(P)} \left(\frac{\Delta P}{P}\right), \quad (30)$$

essa expressão é válida para variações do fator, $\Delta P \ll P$. A partir de (30) é possível ver que devido à dependência logarítmica do fator P , a máxima sensibilidade de V_{ref} está no limite inferior, isto é, para $P \rightarrow 1^+$. Por outro lado, a robustez de V_{ref} aumenta a medida que o fator $P \rightarrow \infty$.

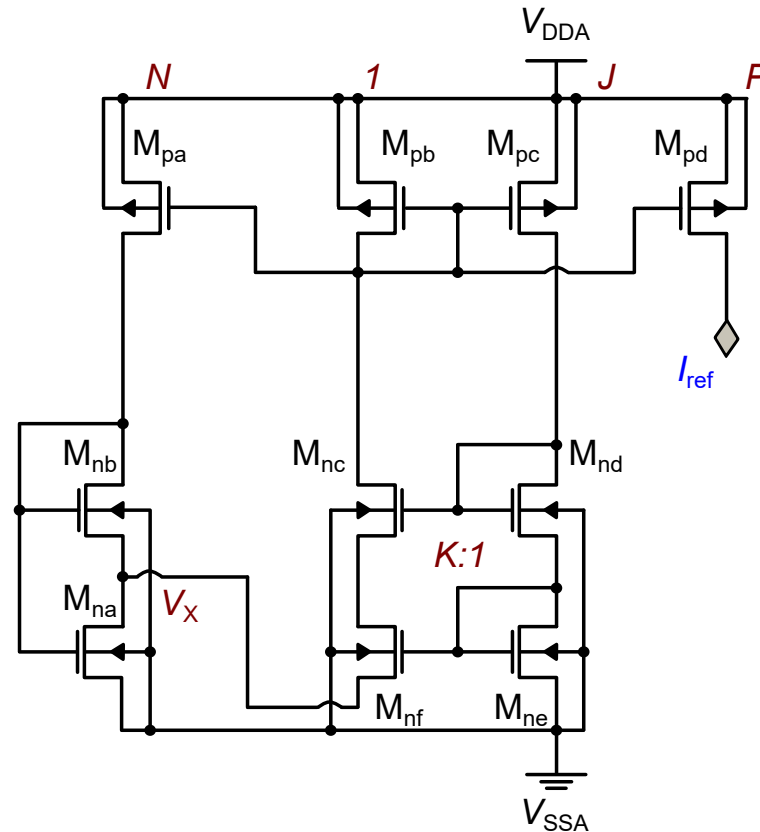
Em resumo, deve-se otimizar a razão de P , evitando regiões de alta sensibilidade e permitindo com isso a obtenção de altos valores de V_{ref} . Além disso, nota-se que a variação representada por ΔP é caracterizada pelos descasamentos dos transistores do amplificador, logo como já mencionado em outros projetos, deve-se projetar o circuito evitando o uso de dimensões mínimas de largura e comprimento de canal. Do ponto de vista de implementação do circuito, a realimentação pode ser facilmente obtida mediante espelhos de corrente, que para tal serão utilizadas mais uma vez as associações série-paralelo de transistores. Com relação à função logarítmica dada no amplificador A , está será sintetizada com um par diferencial de entrada operando em região de inversão fraca, que em suma é um amplificador logarítmico.

O circuito foi projetado seguindo a metodologia proposta por (CAMACHO-GALEANO *et al.*, 2005), porém utilizando associações de transistores de modo a melhorar o casamento entre os transistores. O circuito final é mostrado na Figura 38.

Conforme o trabalho original proposto em (CAMACHO-GALEANO *et al.*, 2005), as equações do circuito foram mantidas utilizando o modelo ACM (do inglês *Advanced Compact Mosfet*), sendo um modelo baseado em corrente relacionando os níveis de inversão do transistor. Segundo o modelo ACM, a corrente de dreno pode ser dividida em corrente direta (I_F) e reversa (I_R)

$$I_D = I_F - I_R = I_S (\dot{i}_f - \dot{i}_r), \quad (31)a$$

Figura 38 – Diagrama esquemático da referência de corrente proposta.



Fonte: Próprio Autor.

$$I_S = I_{SQ} \left(\frac{W}{L} \right) = I_{SQ} S, \quad (31)b$$

$$I_{SQ} = \mu C'_{ox} n \frac{\phi_t^2}{2}, \quad (31)c$$

em que I_S é a corrente específica (normalização), e I_{SQ} é corrente específica para a razão de aspecto do transistor igual à unidade, também chamada de corrente específica de folha. Os parâmetros μ , C'_{ox} , n , i_f e i_r são a mobilidade, capacitância de óxido por unidade de área, fator de inclinação, nível de inversão direto e reverso, respectivamente. Além disso, I_F e I_R dependem da diferença de potencial de porta-fonte e porta-dreno, respectivamente.

Em saturação direta, $I_F \gg I_R$ e a corrente de dreno é dada por $I_D \approx I_F = I_S i_f$.

No modelo ACM, a relação entre corrente e tensões do transistor são dadas por

$$\frac{V_P - V_{S(D)}}{\phi_t} = \sqrt{1 + i_{f(r)}} - 2 \ln \left(\sqrt{1 + i_{f(r)}} - 1 \right), \quad (32)$$

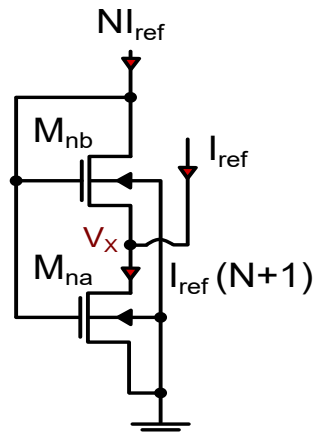
em que V_P é a tensão de *pinch-off* dada por $V_P \approx (V_G - V_{T0})/n$, em que V_{T0} é a tensão de limiar do transistor para $V_{SB}=0$. Mais informações sobre o modelo usado neste

projeto podem ser encontradas em (CUNHA; SCHNEIDER, M.; GALUP-MONTORO, 1998).

Utilizando a metodologia g_m/I_D (SANCHOTENE SILVA *et al.*, 2019) é possível extrair os parâmetros utilizados no modelo ACM para a tecnologia CMOS de 180 nm, logo, a corrente específica de folha dos transistores NMOS e PMOS são 136 nA e 39 nA, respectivamente. Além disso, o fator de inclinação na região de inversão fraca é de 1,31, e as tensões de limiar são $V_{T0n} = 450,1$ mV, $V_{T0p} = -443,6$ mV.

O núcleo da referência de corrente é a composição *self-cascode* mostrada na Figura 39 pelos transistores M_{na-nb} , tal configuração é ideal para dispositivos de ultra-baixo consumo (CAMACHO-GALEANO *et al.*, 2005).

Figura 39 – Configuração *self-cascode*.



Fonte: Próprio Autor.

Utilizando como base (31)a-(32) é possível deduzir as equações do circuito conforme mostrado a seguir. Partindo de M_{nb} operando em inversão forte, a corrente de dreno deste transistor é tal como

$$I_{D_{nb}} = I_{F_{nb}} = I_{S_{nb}} i_{f_{nb}}, \quad (33)$$

com M_{na} operando em inversão fraca, tem-se

$$I_{D_{na}} = I_{F_{na}} - I_{R_{na}} = I_{S_{na}} (i_{f_{na}} - i_{r_{na}}) = I_{ref} (N + 1), \quad (34)$$

uma vez que $V_{P_{na}} = V_{P_{nb}} = V_P$, $V_{D_{na}} = V_{S_{nb}}$, então, $i_{r_{na}} = i_{f_{nb}}$, logo, a relação entre os níveis de inversão dos transistores será

$$i_{f_{na}} = i_{f_{nb}} \left[1 + \frac{S_{nb}}{S_{na}} \left(1 + \frac{1}{N} \right) \right]. \quad (35)$$

Aplicando (32) ao nó V_X com relação ao terminal de dreno de M_{nb} obtém-se

$$\frac{V_P - V_X}{\varphi_t} = \sqrt{1 + i_{f_{nb}} - 1} + \ln \left(\sqrt{1 + i_{f_{nb}} - 1} \right) - 1. \quad (36)$$

Por sua vez, com relação ao terminal de fonte de M_{na} , a relação é

$$\frac{V_P}{\varphi_t} = \sqrt{1 + i_{f_{na}} - 1} + \ln \left(\sqrt{1 + i_{f_{na}} - 1} \right) - 1, \quad (37)$$

a partir das expressões (36) e (37) é possível verificar que há três incógnitas que são pontos-chave do projeto, são elas, V_P , $i_{f_{na}}$ e $i_{f_{nb}}$. Assim, a obtenção desses parâmetros é imediata a partir da geração de uma tensão V_X pré-determinada para o projeto e realizando o fator N por meio de espelhos de corrente. Para a obtenção da tensão V_X pode-se utilizar a configuração autopolarizada mostrada na Figura 38 pelos transistores M_{pb-pc} — M_{nc-nf} . Assumindo que M_{ne-nf} operem em inversão fraca na região de saturação e utilizando novamente (32), tem-se que $V_{P_{ne}} = V_{P_{nf}}$, $I_{D_{nf}} = I_{D_{ne}}/J$, e $V_X = V_{S_{nf}}$, logo

$$V_X = V_{S_{ne}} + \varphi_t \ln(JK), \quad (38)$$

em que, J é o fator de espelhamento PMOS dado por $J = S_{pc}/S_{pb}$ e $K = S_{nf}/S_{ne}$. Note que (38) é igual a (29), logo $V_X = V_{ref}$.

Neste ponto é possível observar na Figura 38 que há uma modificação realizada na topologia original proposta em (CAMACHO-GALEANO *et al.*, 2005). Aqui, há o uso de um espelho de corrente cascode NMOS, M_{nc-nf} que contribui com a impedância de saída da fonte de corrente além de minimizar os efeitos de descasamento, porém ao custo de uma diminuição da excursão da tensão de saída. A impedância de saída nesta configuração é dada por $Z_{nc} = g_{m_{nc}} r_{o_{nc}} r_{o_{nf}}$.

Em termos de funcionamento, quando M_{ne-nf} operam em inversão fraca há um deslocamento de tensão PTAT, para $KJ > 1$, entre os dois transistores. Logo, a tensão V_X é dada por (38), com $V_{S_{ne}} = 0$. Conforme já mostrado em (SERRA-GRAELLS; HUERTAS, 2003), o circuito é estável para $JK > 1$ e muito preciso para $JK > 10$. As especificações de projeto comuns a toda referência de corrente são geralmente a tensão mínima de alimentação ($V_{DD_{min}}$), consumo de potência, área de silício e sensibilidades, além do próprio valor de corrente gerada.

A tensão de alimentação mínima para a topologia mostrada na Figura (29) é dada por

$$V_{DD} \geq \max \left[|V_{DS_{SAT,P}}| + V_{GS_{na}}, |V_{GS_P}| + V_{DS_{SAT,nf}} + V_X \right], \quad (39)$$

em que $V_{DS_{SAT,nf}}$ é uma tensão da ordem de 100 mV devido à operação do transistor em inversão fraca (i.e., região sub-limiar). Todos os transistores PMOS mostrados no circuito operam com nível de inversão próximo à unidade, permitindo a obtenção de um $V_{DS_{SAT,nf}}$ abaixo de 100 mV e V_{GS_P} próximo à tensão de limiar. Com isso, V_X também é menor do que 100 mV, além disso, a partir do transistor M_{nb} operando em região de inversão moderada (nível de inversão entre 3 e 8), pode-se obter uma maior

insensibilidade as variações da tensão de alimentação (CAMACHO-GALEANO *et al.*, 2005). É importante notar que o nível de inversão de M_{nb} deve ser baixo próximo ao limite para que a tensão entre porta-fonte do transistor seja muito próxima da tensão de sua tensão de limiar. Com essas afirmações, é possível concluir que $V_{GS_{na}} = V_{GS_{nb}} \approx V_{TN} + 100 \text{ mV}$, logo, a tensão de alimentação mínima deverá ser

$$V_{DD} \geq \max[V_{TN}, |V_{TP}|] + 200 \text{ mV}. \quad (40)$$

A partir de (35)-(37) é possível derivar a sensibilidade da topologia dada por

$$\frac{\Delta I_{ref}}{I_{ref}} = 2 \frac{\Delta V_X}{\varphi_t} \left[\left| \sqrt{1 + i_{f_{na}}} - \sqrt{1 + \frac{i_{f_{na}}}{1 + \frac{2S_{nb}}{S_{na}}}} \right| \right]^{-1}, \quad (41)$$

em que ΔV_X e ΔI_{ref} são desvios na tensão e corrente de referência, respectivamente. De acordo com (41) é possível observar que a sensibilidade da referência de corrente é acentuada quanto menor for o nível de inversão do transistor M_{na} . Conforme mostrado em (CAMACHO-GALEANO *et al.*, 2005) a relação da corrente gerada pelo circuito com a tensão de alimentação é inversamente proporcional a expressão contida nos colchetes em (41) o que significa que é possível reduzir a sensibilidade ao descasamento e tensão de alimentação da corrente de referência com o uso de níveis de inversão mais altos para M_{nb} . Além disso, devido ao efeito Early nos transistores simples, especificamente de M_{nf} e M_{pd} há um aumento intrínseco na sensibilidade, o que é evitado neste projeto com o uso de associações retangulares e trapezoidais ao invés do uso de transistores simples (mais informações no Apêndice A).

Conforme é possível observar no circuito mostrado na Figura 38 a corrente é espelhada de M_{pb} para M_{pa} e M_{pd} , então a corrente é multiplicada por 4 em M_{pa} e ajustada na saída de M_{pd} para o valor de 2 nA. Os transistores da topologia do espelho cascode NMOS tem a mesma dimensão e utilizam oito elementos em série com exceção de M_{nf} em que é utilizado dois transistores em paralelo, produzindo um valor de $V_X = 85 \text{ mV}$, o que é muito próximo do valor calculado em (38) para $J = 1$ e $K = 16$, cujo valor da tensão térmica é de 26 mV. O dimensionamento dos transistores e demais relações seguidas no projeto foram as mesmas utilizadas em (CAMACHO-GALEANO *et al.*, 2005). Os níveis de inversão de M_{na} e M_{nb} foram calculados a partir de um $i_{f_{nb}} \approx 3,5$ para evitar a sensibilidade conforme mencionado anteriormente. Logo, com $N = 4$ é possível obter a razão de aspecto de M_{nb} e o nível de inversão, $i_{f_{na}} = 8$, a partir de

$$\frac{S_{nb}}{S_{na}} = \frac{i_{f_{na}} - 3}{3 \left(1 + \frac{1}{N}\right)}, \quad (42a)$$

$$i_{f_{nb}} = \frac{I_{D_{nb}}}{I_{SQ} S_{nb}} = N \frac{I_{ref}}{I_{SQ} S_{nb}}. \quad (42b)$$

A Tabela 9 apresenta os valores de dimensionamento dos transistores e capacitores utilizados na referência de corrente projetada para uso no *front-end* analógico. Conforme mostrado em (CAMACHO-GALEANO *et al.*, 2005), para $J_{ref} \ll I_{SQ}$, $S_{ne} = J$, mantém o transistor M_{ne} em inversão fraca e o fator N define o *trade-off* que existe entre consumo de potência e área de silício ocupada pelo circuito. Os níveis de inversão dos transistores PMOS são menores do que 1, ao operarem em inversão fraca para redução de consumo, portanto, neste projeto utilizou-se 8 transistores em série, conforme mostrado na Tabela 9.

Tabela 9 – Dimensionamento dos transistores utilizados na referência de corrente.

Transistor	Tipo	N_p/N_s	W/L [$\mu\text{m}/\mu\text{m}$]
M_{pa}	PMOS	4/8	4,3/5
M_{pb-pc}	PMOS	1/8	4,3/5
M_{pd}	PMOS	1/4	4,3/15
M_{na}	NMOS	1/16	1/10
M_{nb}	NMOS	1/12	1/5
M_{nc-ne}	NMOS	1/8	1/5
$M_{nf,nsa}$	NMOS	2/1	1/5
M_{nsb}	NMOS	1/2	1/5

N_p e N_s representam o número de dispositivos em associações paralelas e séries, respectivamente, W/L é a razão de aspecto de um componente unitário, C_{comps} e C_s são capacitores do tipo *Metal-Insulator-Metal* (MIM) de 50 fF.

Fonte: Próprio Autor.

A partir da Tabela 9 é possível calcular os valores de K e J . Logo, $K = S_{nf}/S_{ne}$ é igual a 16 e por sua vez, o valor de $J = S_{pc}/S_{pb}$ é igual a 1.

3.5.2 Leiaute da referência de corrente

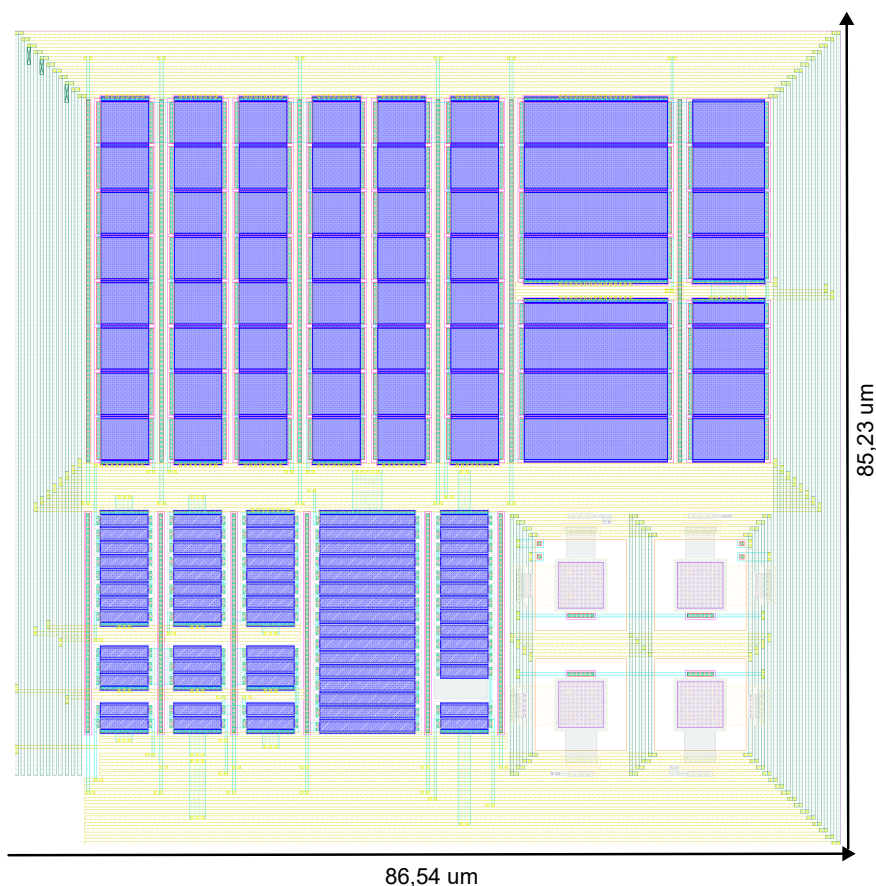
A Figura 40 ilustra o leiaute da referência de corrente proposta. A área total do circuito é de 0,0074 mm².

3.5.3 Resultados de simulação da referência de corrente

A primeira análise realizada no circuito de referência foi uma varredura DC da tensão de alimentação considerando diferentes *corners*, bem como a comparação com a curva do circuito pós-leiaute, tal resposta é mostrada na Figura 41.

A partir da Figura 41 é possível verificar que não há diferença significativa entre a curva do *corner* TT e a vista extraída pós-leiaute, em ambas as configurações o circuito começou a funcionar aplicando-se uma tensão de alimentação de aproximadamente 934 mV. Com relação aos demais *corners* analisados, observa-se a diferença de 4 % para ambas as configurações com relação à tensão nominal de 2,054 nA. Ainda nesta

Figura 40 – Leiaute da referência de corrente projetada.



Fonte: Próprio Autor.

análise, pode-se verificar que por meio do *corner* FF a referência de corrente passa a funcionar a partir de 800 mV da tensão de alimentação, já, por outro lado, com o *corner* SS, o circuito começa a fornecer a corrente desejada somente a partir de 1 V.

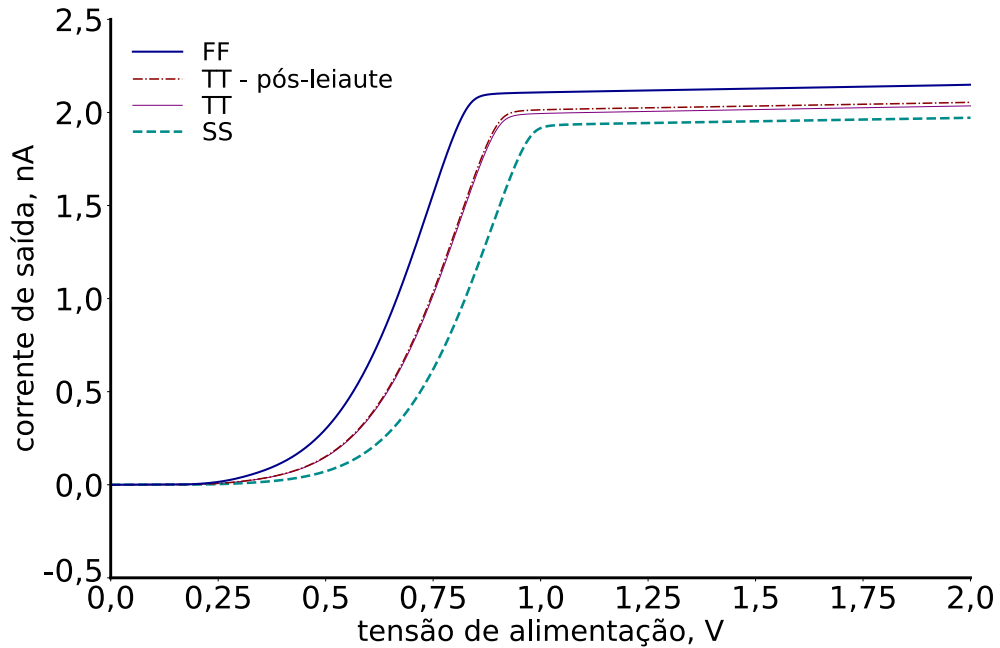
A Tabela 10 traz um resumo dos resultados pertinentes a avaliação da corrente de referência considerando os diferentes corners, 500 rodadas de Monte-Carlo (MC) para processo e descasamento, além da variação de temperatura de $-50\text{ }^{\circ}\text{C}$ a $125\text{ }^{\circ}\text{C}$ e por último a simulação pós-leiaute.

Tabela 10 – Avaliação da corrente de referência para diferentes cenários e análises.

Tipo de Simulação	I_{ref} [nA]	* $\varepsilon I_{\text{ref}}$ [%]	Pot. [nW] @ $V_{\text{DDA}}=1,8\text{V}$
TT	2,054	—	34,94
FF	2,149	4,62	36,75
SS	1,972	4,01	33,26
Pós-leiaute	2,035	0,91	34,91
TT @ $T = -50\text{ }^{\circ}\text{C}$	1,7727	13,7	29,63
TT @ $T = 0\text{ }^{\circ}\text{C}$	1,9686	4,16	33,28
TT @ $T = 125\text{ }^{\circ}\text{C}$	2,2563	9,85	39,08

Fonte: Próprio Autor.

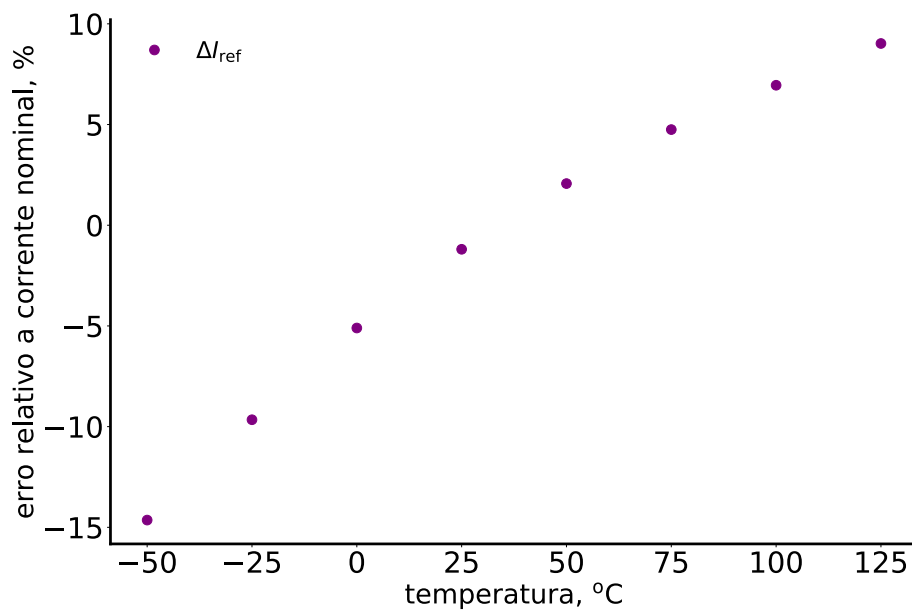
Figura 41 – Corrente de saída em função da tensão de alimentação. Observe que o circuito começa a operar a partir de 934 mV com uma corrente de 2 nA.



Fonte: Próprio Autor.

A referência de corrente projetada para polarizar todos os circuitos do AFE também foi avaliada em termos de variação de temperatura. Para isso, computou-se o erro relativo a corrente nominal de *corner* típico.

Figura 42 – Erro da corrente de saída com relação à corrente nominal em função da variação de temperatura.

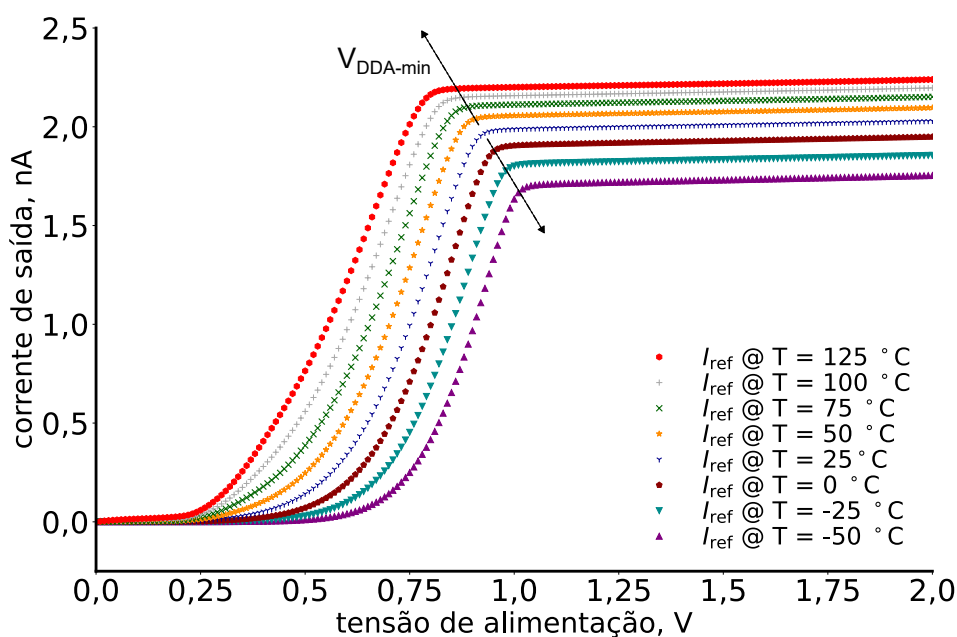


Fonte: Próprio Autor.

A partir da Figura 42 é possível conhecer os limites de operação do circuito

em função da temperatura. O pior caso observado no gráfico apresentado foi para a temperatura de $-50\text{ }^{\circ}\text{C}$ gerando um desvio de 15 % na corrente fornecida. As curvas referentes a cada temperatura analisada estão mostradas na Figura 43, onde é possível observar que além da variação da corrente de saída, também há a redução ou aumento da tensão de operação do circuito. A tensão mínima observada foi de 748mV para a temperatura de $125\text{ }^{\circ}\text{C}$ e a máxima foi de 1.03V operando em $-25\text{ }^{\circ}\text{C}$.

Figura 43 – Corrente de saída em função da tensão de alimentação para diferentes temperaturas de operação.

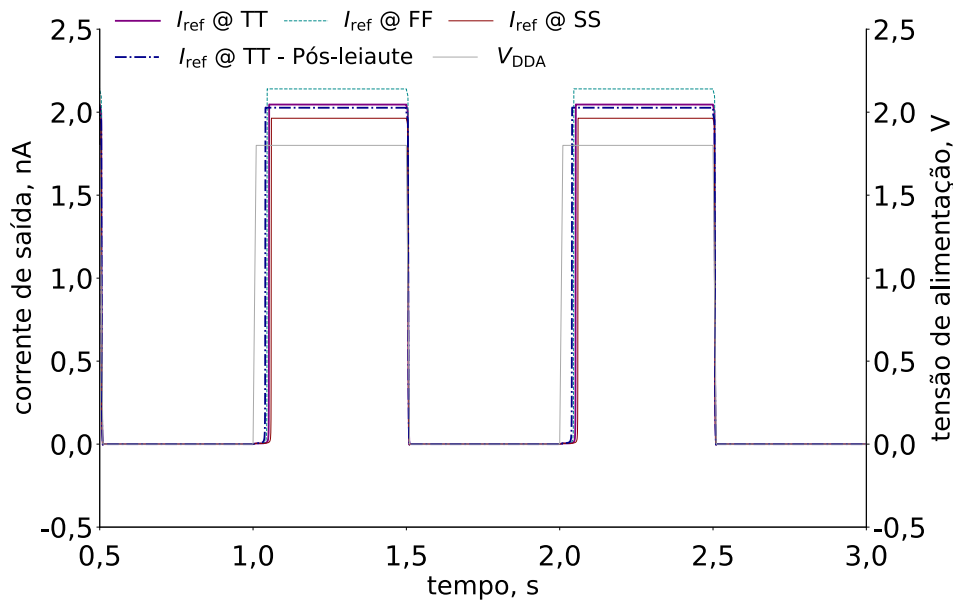


Na Figura 44 são mostradas as curvas correspondentes a análise transiente considerando os diferentes *corners* e vista pós-leiaute. Esta análise foi realizada inserindo-se uma fonte de tensão pulsada com período de 1 segundo e amplitude máxima de 1,8 V na alimentação da referência de corrente. Os resultados mostram que as correntes geradas nos diferentes *corners* bem como na vista pós-leiaute não apresentam oscilações, ou seja, a corrente de referência é estável ($KJ \gg 10$). Os circuitos propostos no AFE desta tese são projetados para operarem com a variação de 2,13 nA (*corner* FF) a 1,96 nA (*corner* SS) observada no gráfico.

Para finalizar os testes da referência de corrente, foi realizada a análise de Monte-Carlo (MC) cujos resultados estão ilustrados na Figura 45. A análise foi feita por meio de 500 rodadas considerando-se os impactos do descasamento e das variações de processo.

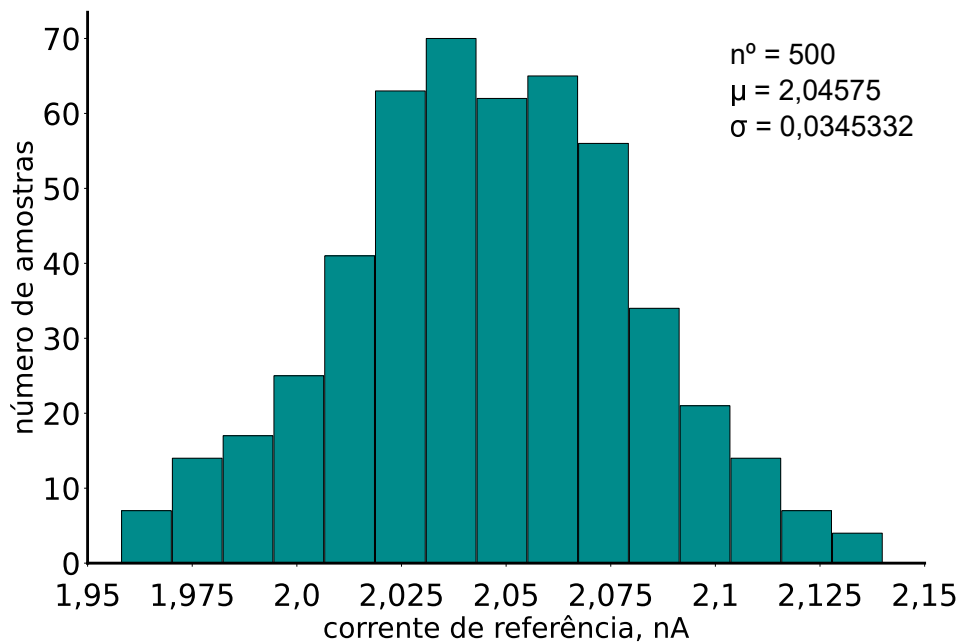
Com relação ao coeficiente de variação, a referência projetada obteve um valor de 1,69 % considerando as 500 rodadas de MC para descasamento e variações de processo, representando amostras homogêneas, ou seja, com baixa dispersão.

Figura 44 – Resultados da análise transiente considerando uma fonte de tensão de alimentação pulsada com período de 1 segundo e amplitude máxima de 1,8 V.



Fonte: Próprio Autor.

Figura 45 – Resultados obtidos por meio da análise de Monte-Carlo para 500 rodadas considerando o descasamento de transistores e variações de processo de fabricação.



Fonte: Próprio Autor.

Finalizado o projeto da referência de corrente que será utilizada para polarização de todos os blocos do AFE, nas próximas seções serão apresentadas as últimas topologias propostas para completar o sistema de aquisição, condicionamento e detecção

de batimentos cardíacos.

3.6 DETECTOR DE PICOS

Circuitos baseados em NEO são utilizados na extração de características de sinais que apresentam a razão sinal-ruído (SNR, do inglês *Signal-Noise Ratio*) muito baixa (MUKHOPADHYAY; RAY, 1998). Esta abordagem é particularmente útil em aplicações biomédicas, tais como interfaces cérebro-máquina (IMC) (EFTEKHAR; SIVYLLA; TIMOTHY, 2010) que recorrem a uma grande matriz de microeletrodos de alta densidade (MEAs, do inglês *Micro-Electrode Arrays*), cujos sinais produzidos estão imersos ao ruído e às interferências. A função matemática NEO foi validada em diversos detectores de potenciais de ação e dispositivos de registro neural (YAO; CHEN, Y.; BASU, 2016; OGI *et al.*, 2019). Sistemas que usam implementações algorítmicas também são úteis na função de extrair e processar as informações relevantes do EEG e de diversos outros sinais que possuem componentes em frequências específicas e de interesse como biomarcadores. Embora úteis, quase todas as soluções apresentadas na literatura precisam de diversos blocos para a realização da função NEO, isto é, circuitos multiplicadores, somadores e comparadores. Com relação às aplicações embarcadas as quais os recursos de *hardware* são bastante limitados, esses diversos circuitos tornam-se inviáveis em dispositivos para um uso contínuo pelo paciente. Para contornar essa questão, diversas pesquisas (YAO; CHEN, Y.; BASU, 2016; LI, Y. *et al.*, 2013; SILVA, Rafael Sanchothene *et al.*, 2021) propuseram o uso de apenas um dos termos da função NEO, chamada de ED. Com a ED foram alcançados desempenhos superiores na detecção de biomarcadores em sinais de EEG. Vislumbrando a aplicação com sinais de ECG, em (MORSHELOU; RAVANSHAD, N.; REZAAE-DEHSORKH, H., 2018) validou-se um circuito do tipo NEO analógico na detecção de complexos QRS por meio de simulações analíticas utilizando o *software* Matlab[®], porém uma demonstração em *chip* com sinais reais ainda estava faltando. Portanto, o primeiro circuito integrado proposto e fabricado nesta tese foi um detector de picos R polarizado por tensão, que recebe os dados oriundos dos complexos QRS adquiridos pelo LNA, amplificados pelo VGA e condicionados pelos filtros mencionados nas seções anteriores.

3.6.1 Detector de picos polarizado por tensão

A seguir será apresentado o circuito que foi fabricado e utilizado em diversos testes com as bases de dados de uso público contendo sinais de pacientes com epilepsia.

3.6.1.1 Conceitos

De acordo com (43), a saída $y(t)$ de função ED pode ser calculada ao elevar ao quadrado a derivada de um sinal de entrada, resultando na amplificação das componentes de alta frequência do sinal de ECG (isto é, as ondas R) e atenua os de baixa frequência, tal como

$$y(t) = \left[\frac{dx(t)}{dt} \right]^2. \quad (43)$$

A topologia proposta é mostrada na Figura 46 a) e implementa a equação (43). O circuito funciona da seguinte maneira: um sinal de ECG diferencial pré-filtrado em 17 Hz com amplitudes na faixa de 1 mV–100 mV é derivado passivamente por C_1-R_1 e C_2-R_2 . Simultaneamente, os resistores implementados como pseudo-resistores ($M_{P4}-M_{P5}$) definem a polarização DC em 900 mV no par diferencial de entrada (M_{P1} e M_{P2}). O sinal derivado resultante dos blocos destacados em verde (número 2) alimenta M_{P1} e M_{P2} (bloco azul, número 1). No bloco destacado em amarelo, número 3, o transistor M_{P3} opera na região de saturação, recebendo correntes de pequeno sinal do terminal de dreno dos transistores, $M_{P1}-M_{P2}$. Neste ponto, a função de elevar ao quadrado é realizada no sinal diferencial proveniente dos diferenciadores passivos. Então, o sinal diferencial ao quadrado é espelhado para o estágio de saída por meio de I_{prod} . Neste último estágio (bloco cinza, número 4), o comparador realizado por uma configuração em fonte comum PMOS degenerada com carga cascode passiva ($M_{P1-P2}-M_{N5-N6}$) tem sua tensão de limiar controlada por V_{ctrl} para ajustar a sensibilidade do circuito ED. Por fim, a saída do comparador ED aciona um comparador digital (bloco vermelho, número 5) responsável por gerar pulsos correspondentes às ondas R a partir do ECG e que serão usadas para o pós-processamento, isto é a extração da VFC.

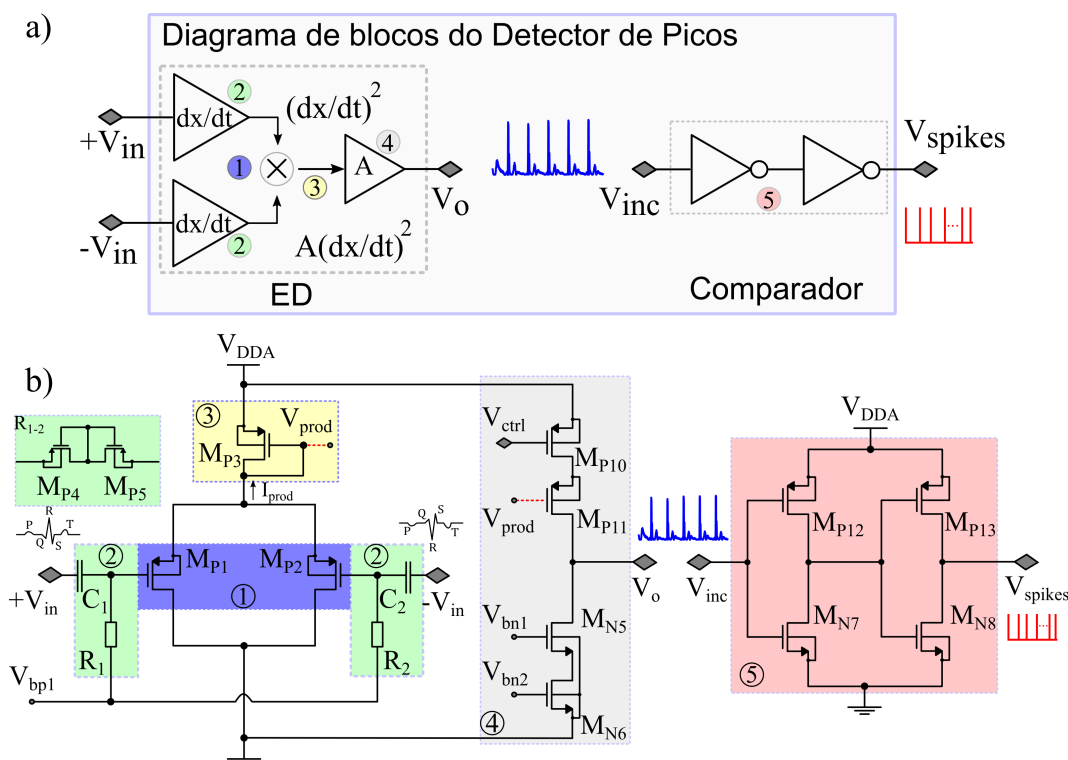
Os blocos básicos do circuito podem ser resumidos da seguinte forma:

- **Diferenciador passivo:** Em ambos os lados do circuito, um par capacitor-resistor (C_1-R_1 e C_2-R_2) atua como um diferenciador passivo, $dx(t)/dt$, em que $x(t)$ é o sinal de entrada. Capacitores C_1-C_2 removem a tensão DC do sinal de entrada. Pseudo-resistores ($M_{P4}-M_{P5}$) são usados para implementar impedâncias na faixa de $G\Omega$ a $T\Omega$ e polarizar o par diferencial de entrada ($M_{P1}-M_{P2}$).
- **Par diferencial de entrada e transistor M_{P3} :** Na configuração de diodo, o transistor realiza a elevação ao quadrado dos sinais de entrada (RAZAVI, 2001). A corrente de saída deste estágio é dada por:

$$I_{\text{prod}} = \frac{k'}{2} \Delta V_{\text{in}}^2, \quad (44)$$

em que k' é o parâmetro de transcondutância do processo (RAZAVI, 2001).

Figura 46 – Diagrama do circuito de energia de derivada proposto. Em a) o bloco em azul ilustra o par diferencial de entrada PMOS; os blocos em verde os capacitores e pseudo-resistores que implementam o diferenciador passivo; em amarelo é ilustrado o transistor na configuração diodo; em cinza destaca-se o estágio fonte comum degenerado com carga passiva cascode, e por último, em vermelho mostram-se os inversores usados no circuito comparador mostrado em b).



Fonte: Próprio Autor.

- **Fonte Comum Degenerada PMOS com Carga Cascode Passiva:** Este último estágio converte I_{prod} na tensão de saída ED, dada por V_o . Além disso, o circuito funciona como um comparador no qual V_{ctrl} é usado para ajustar sua tensão limite.

O ponto-chave do circuito ED proposto é fornecer o efeito de diferenciação e elevação ao quadrado dos sinais, executados pelos blocos números 1-2 e 3, respectivamente, o que faz com que o sinal de ECG forneça um aumento duplo dos picos-R. O primeiro ganho depende da frequência enquanto o segundo é devido à amplitude. Visto que o diferenciador aumenta as amplitudes dos sinais de mudança rápida, a característica quadrática do ED impõe maior amplificação aos sinais com magnitudes maiores.

Portanto, a detecção do QRS é baseada em comparações entre as amplitudes de saída do ED (V_o) e a tensão de limiar do comparador digital (V_{th}). Na Figura 46 b), o circuito de polarização foi omitido por questões de simplicidade, fornece a tensão V_{bp1} . Já as tensões V_{bn1} , V_{bn2} , e V_{ctrl} vêm de uma referência externa para ajustar o

Tabela 11 – Pós-leiaute — parâmetros construtivos e de ponto de operação dos transistores.

Trans.	S [$\mu\text{m}/\mu\text{m}$]	i_d [nA]	g_m [nS]	g_{ds} [pS]
M _{P1}	2/6	6	120	131
M _{P2}	2/6	6	120	131
M _{P3}	2/6	12	204	277
M _{P4}	1/10	4	0,000127	2,46
M _{P5}	1/10	4	0,000127	2,46
M _{P6}	2/1,55	18	402,2	1560
M _{P7}	2/6	18	286,6	416
M _{P8}	2/6	50	559,3	981
M _{P9}	2/6	50	559,3	981
M _{P10}	4/2	113	2347,3	453299
M _{P11}	4/2	113	2468,0	6598
M _{P12}	5/0,28	-	-	-
M _{P13}	5/0,28	-	-	-
M _{N1}	2/12	18	319,8	451,2
M _{N2}	2/6	18	353,9	680,2
M _{N3}	2/2	50	984,3	3940
M _{N4}	4/6	25	470,5	884,1
M _{N5}	2/2	113	2347,3	6199
M _{N6}	2/2	113	2468,0	2428390
M _{N7}	0,28/5	-	-	-
M _{N8}	0,28/5	-	-	-

$V_{DD}=1,8$ V, $V_{th}=1,64$ V, $V_{ctrl}=1,39$ V, $V_{prod}=1,34$ V, $V_{bp1}=916,7$ mV, $V_{bn1}=403,5$ mV e $V_{bn2}=386,5$ mV.

Fonte: Próprio Autor.

limiar do comparador ED.

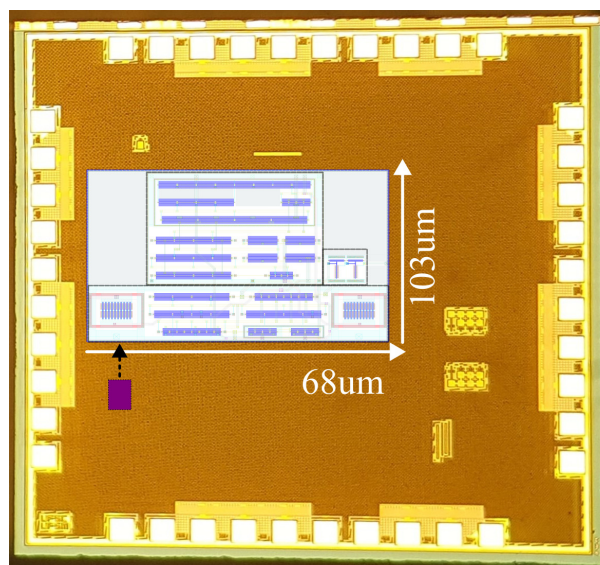
Neste projeto utilizaram-se as respectivas dimensões dos transistores e seus pontos de operação resumidos na Tabela 11. Além disso, foi utilizada uma tensão de limiar para o comparador ED de $V_{th}=1,64$ V. Com base nesses parâmetros e simulações pós-leiaute, os circuitos foram fabricados em tecnologia CMOS de 180 nm.

3.6.1.2 Microfotografia do circuito fabricado

A Figura 47 mostra a microfotografia do detector de picos polarizado por tensão. O circuito ocupou uma área total de $0,007$ mm² e possibilitou a realização da prova de conceito cujo objetivo é a identificação dos complexos QRS por meio das ondas R convertidas em pulsos na saída do comparador simples do tipo inversor.

As saídas pulsadas serão então enviadas para os algoritmos de extração da VFC e suas métricas derivadas para então serem inseridos nos modelos de classificação das diferentes fases presentes durante as crises epilépticas.

Figura 47 – Micrografia do *chip* com o circuito ED e comparadores em espaço roxo destacado, a área ocupada pelo circuito proposto corresponde a $0,007 \text{ mm}^2$ da matriz de silício.



Fonte: Próprio Autor.

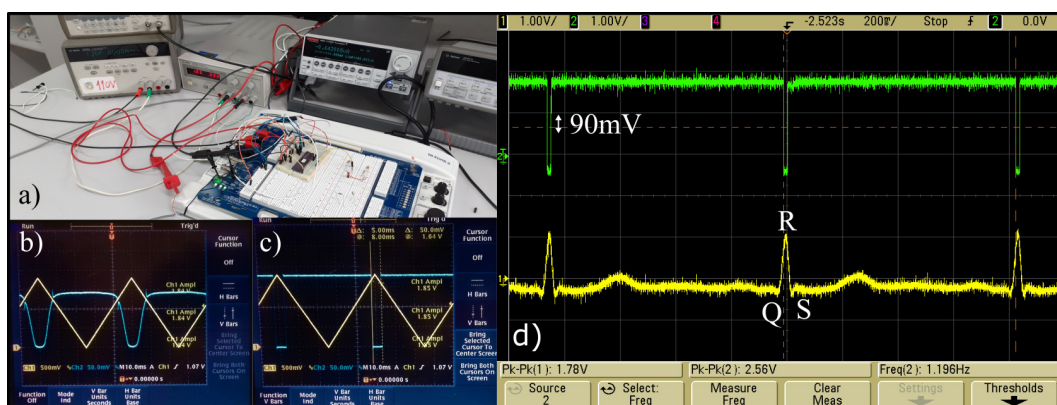
3.6.1.3 Resultados de simulação e experimentais do detector de picos polarizado por tensão

O sistema de detecção de QRS foi testado para identificar picos de complexos QRS em um conjunto de 48 ECGs de duas derivações de meia hora totalmente registrados do MIT/BIH Arrhythmia Database (GOLDBERGER *et al.*, 2000; MOODY; MARK, 2001). Para os testes iniciais, uma função Butterworth de terceira ordem do *software* LabVIEW[®] filtrou os sinais, tendo como frequências de corte (-3 dB) definidas em 10 Hz e 22 Hz para remover as componentes de alta frequência e também a linha de base DC dos dados de ECG. Além disso, um NI ELVIS II[®] foi responsável por gerar os sinais de ECG e registrar os picos relacionados ao QRS com uma frequência de amostragem de 360 Hz. A Figura 48a mostra a configuração.

Os testes consistiram primeiramente, na avaliação dos circuitos em uma análise no domínio do tempo conforme as figuras 48b e 48c, respectivamente. Na Figura 48b, a característica de elevar o sinal ao quadrado e a diferenciação fornecida pela função ED é mostrada para uma entrada de onda triangular. Em seguida, o sinal de saída ED foi comparado com o valor de limiar do comparador e, finalmente, os picos (V_{spikes}) foram gerados, conforme ilustrado na Figura 48c. Além disso, a topologia proposta foi avaliada por meio de uma aplicação de ECG pré-filtrado nas entradas de ED. Como a onda R é destacada de outros componentes de ECG na saída da função ED, um comparador digital simples foi usado para gerar cada pico do complexo QRS correspondente, conforme mostrado na Figura 48d (topo).

Antes de enviar o circuito para a fabricação, foram realizadas 1.000 rodadas de

Figura 48 – a) Configuração experimental para medir o desempenho do circuito integrado do detector de QRS com registros de ECG do MIT-BIH. b) Saída ED, observe a resposta ao quadrado para uma entrada de onda triangular. c) Saída do comparador, observe $V_{th}=1,64$ V, e d) Resposta do detector de QRS (topo) para ECG (parte inferior).



Fonte: Próprio Autor.

Monte Carlo para observar os impactos das variações do processo na tensão do limiar do comparador e seus respectivos impactos na taxa de detecção do QRS. Os resultados da simulação mostraram que uma variação de limiar de 90 mV ($\pm 3\sigma$) impacta em apenas 0,3% a sensibilidade, dada por Se , e a precisão, dada por $+P$. A Figura 48d fornece uma percepção precisa da ordem de grandeza desse desvio em relação a V_0 no sinal medido. Em aplicações vestíveis, o controle por V_{ctrl} possibilita compensar qualquer variação inesperada do processo de fabricação.

Outra análise no domínio do tempo é apresentada na Figura 49 (a) e 49 (b). Neste teste, é testada a funcionalidade de V_{ctrl} no comparador ED e na resposta do comparador digital.

O desempenho do sistema também foi avaliado por meio de suas métricas de sensibilidade, Se , precisão, $+P$, e taxa de erro de detecção DER , de acordo com (45)a, (45)b, e (45)c, respectivamente.

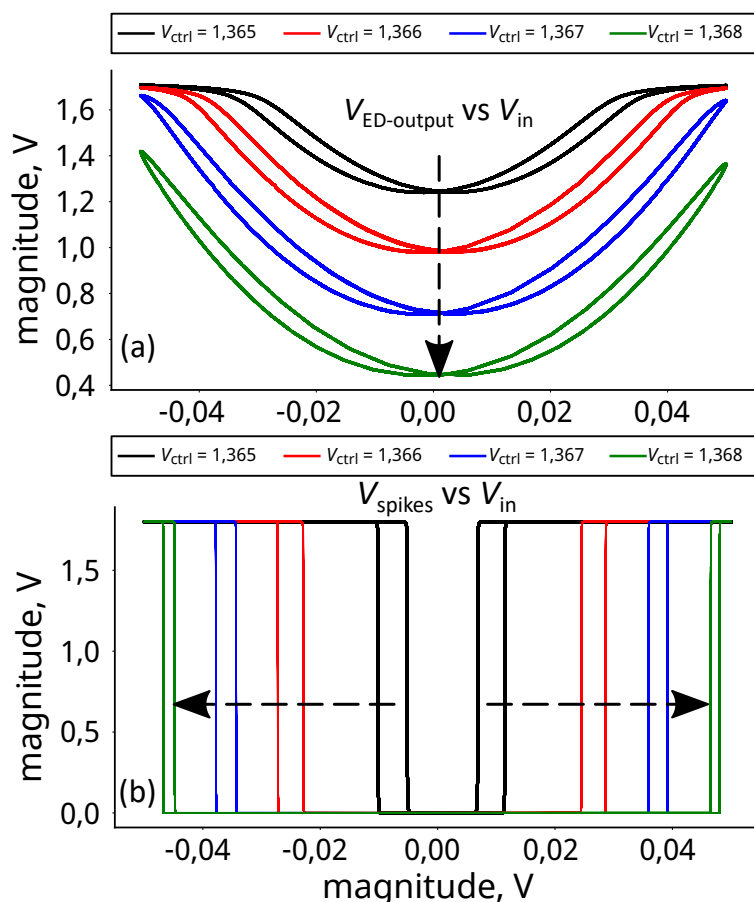
$$Se = \frac{TP}{TP + FN}, \quad (45)a$$

$$+P = \frac{TP}{TP + FP}, \quad (45)b$$

$$DER = \frac{FN + FP}{TP + FN}, \quad (45)c$$

em que TP é o número de verdadeiro-positivos, FN é o número de falso-negativos e FP é o número de detecções de batimentos cardíacos falso-positivos. O sistema de detecção de QRS atingiu 97,81 % de sensibilidade e 99,71 % de precisão para todo o banco de dados.

Figura 49 – Análise no domínio do tempo para a funcionalidade V_{ctrl} . (a) saídas *versus* entradas em função de V_{ctrl} , e (b) Saída do comparador *versus* entradas em função de V_{ctrl} .



Fonte: Próprio Autor.

Na Figura 50, uma amostra da detecção do QRS a partir dos sinais medidos é mostrada. Uma análise detalhada revela que o desvio da linha de base DC e os ruídos de alta frequência são as principais causas de falha na detecção de QRS.

Não obstante, o conjunto de recursos exibidos pelo circuito proposto o torna um candidato relevante para ser integrado em front-ends de processamento de sinais bio-médicos para detectar picos como ondas R em complexos QRS. Tabela 12 mostra uma comparação de detector de QRS baseado em ED com outras topologias atuais. Até o momento desta pesquisa, uma única tentativa de usar a implementação de NEO analógico na detecção de QRS foi encontrada na literatura (MORSHEDLOU; RAVANSHAD, N.; REZAAEE-DEHSORKH, H., 2018). Em Morshedlou foi proposto um NEO em modo de corrente, consumindo 71 nW. O circuito conta com três filtros com frequências de corte muito baixas, blocos de corrente retificadora/quadrada, um deslocador de nível e blocos digitais para gerar os pulsos para sinalizar ondas R detectadas. Apesar de seu menor consumo de energia com relação à topologia proposta, o circuito requer capacitâncias superiores a 2 pF e 22 pF para a implementação dos filtros. Por outro

Tabela 12 – Comparação do sistema de detecção de QRS utilizando o conceito de ED e circuitos da literatura.

Ref.	Tipo	Tec. [nm]	Alim. [V]	P [μ W]	A [mm ²]	Se [%]	+P [%]
Prop.	ED	180	1,8	0,79	0,011	97,81	99,71
[1]	^a NEO	180	1,8	0,071	—	98,89	99,40
[2]	^b LC	180	1,8	0,19	0,046	99,07	99,47
[3]	^c MF	350	1,5	1,5	—	99,82	99,71
[4]	^b LC	180	1,8	0,102	0,05	98,89	99,40
[5]	^d SSLMS	350	2,4	0,96	1,56	99,58	99,57
[6]	^b LC	130	1,2	0,447	0,016	98,89	99,40
[7]	^b LC	130	0,3	0,034	0,1	97,76	98,59
[8]	^e QSWT	350	1,8	0,83	1,11	99,31	99,70

¹ ICBME'18 (MORSHEDLOU; RAVANSHAD, N.; REZAAE-DEHSORKH, H., 2018) — Simulado; [2] ICEE'18 (AMIN; SABZEVARI, 2018) — Simulado; [3] TCSII'18 (DEEPU, C. J. *et al.*, 2018) — Medido; [4] ICEE'17 (RAVANSHAD, Nassim; REZAAE-DEHSORKH, Hamidreza, 2017) — Simulado; [5] TCSII'16 (DEEPU, Chacko John *et al.*, 2016) — Medido; [6] JBHI'14 (RAVANSHAD, Nassim *et al.*, 2014) — Simulado; [7] TBCAS'13 (ZHANG, X.; LIAN, 2014) — Simulado; [8] TBCAS'12 (IEONG *et al.*, 2012) — Medido.

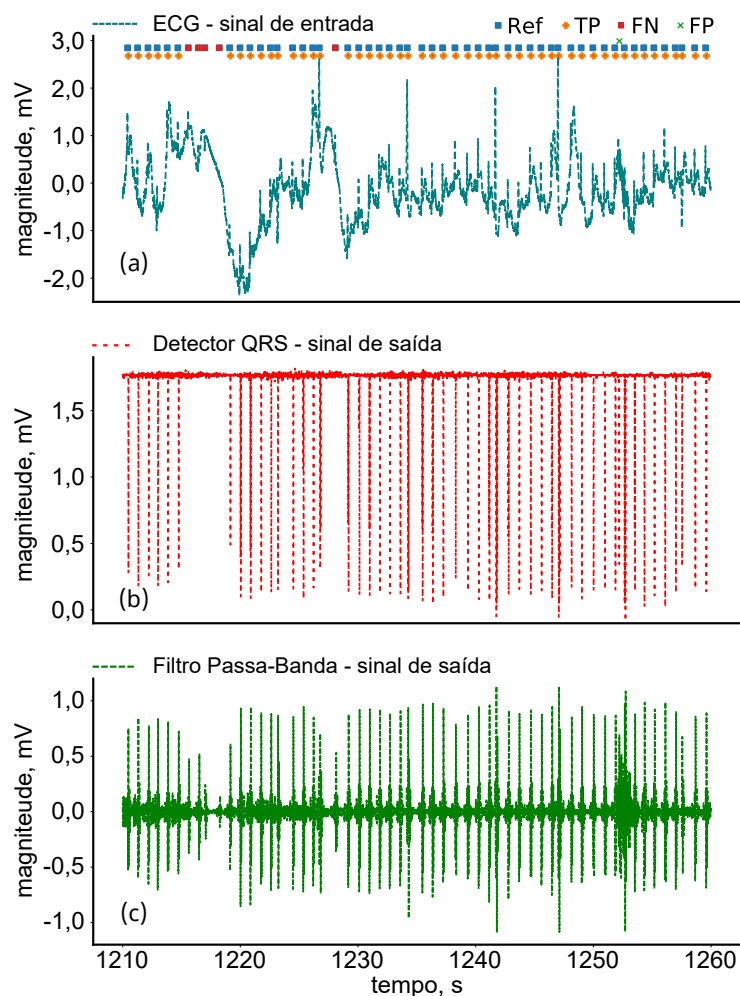
^aAnalog Nonlinear Energy Operator. ^bDigital Level-Crossing. ^cDigital Morphological Filter. ^dDigital Sign-Sign Least Mean Square Predictor. ^eDigital Quadratic Spline Wavelet Transform.

Fonte: Próprio Autor.

lado, o detector de QRS proposto não requer grandes capacitores (apenas 250 fF) alcançando resultados semelhantes com menor complexidade em termos de topologia de circuito. Os trabalhos restantes comparados na Tabela 12 são sistemas digitais ou baseados em algoritmos com áreas de silício maiores, com comparáveis desempenhos de classificação.

As comparações foram estabelecidas em termos de consumo de energia, área ocupada, sensibilidade e precisão. Incluíram-se as contribuições de fontes de energia externas usadas na bancada de teste para comparações justas com outros sistemas similares. Segundo a Tabela 12, o circuito proposto obteve a menor área e o menor consumo de energia entre os resultados medidos. Conforme mencionado anteriormente, abordagens algorítmicas ou sistemas complexos podem não ser adequados para a implementação de sistemas vestíveis ou implantáveis precisamente devido aos requisitos de área e consumo. Portanto, com o conjunto de recursos obtidos para o sistema de detecção de QRS proposto, é mais simples integrar com os mais novos AFEs em implantes e dispositivos vestíveis, mantendo o desempenho semelhante aos sistemas comparados. O circuito proposto também exibiu um desempenho muito competitivo em termos de sensibilidade e precisão, contando com blocos simples em comparação com outras topologias analógicas (MORSHEDLOU; RAVANSHAD, N.; REZAAE-DEHSORKH, H., 2018) e digitais abordagens (AMIN; SABZEVARI, 2018; DEEPU, C. J. *et al.*, 2018; RAVANSHAD, Nassim; REZAAE-DEHSORKH, Hamidreza, 2017; DEEPU, Chacko John *et al.*, 2016; RAVANSHAD, Nassim *et al.*, 2014; ZHANG,

Figura 50 – Uma amostra de 50 s do registro 228 da arritmia MIT com rótulos de detecção (a) Detecção de batimento ED-spike-detector (b) Sinal de ECG filtrado por passagem de banda (c).



Fonte: Próprio Autor.

X.; LIAN, 2014; IEONG *et al.*, 2012).

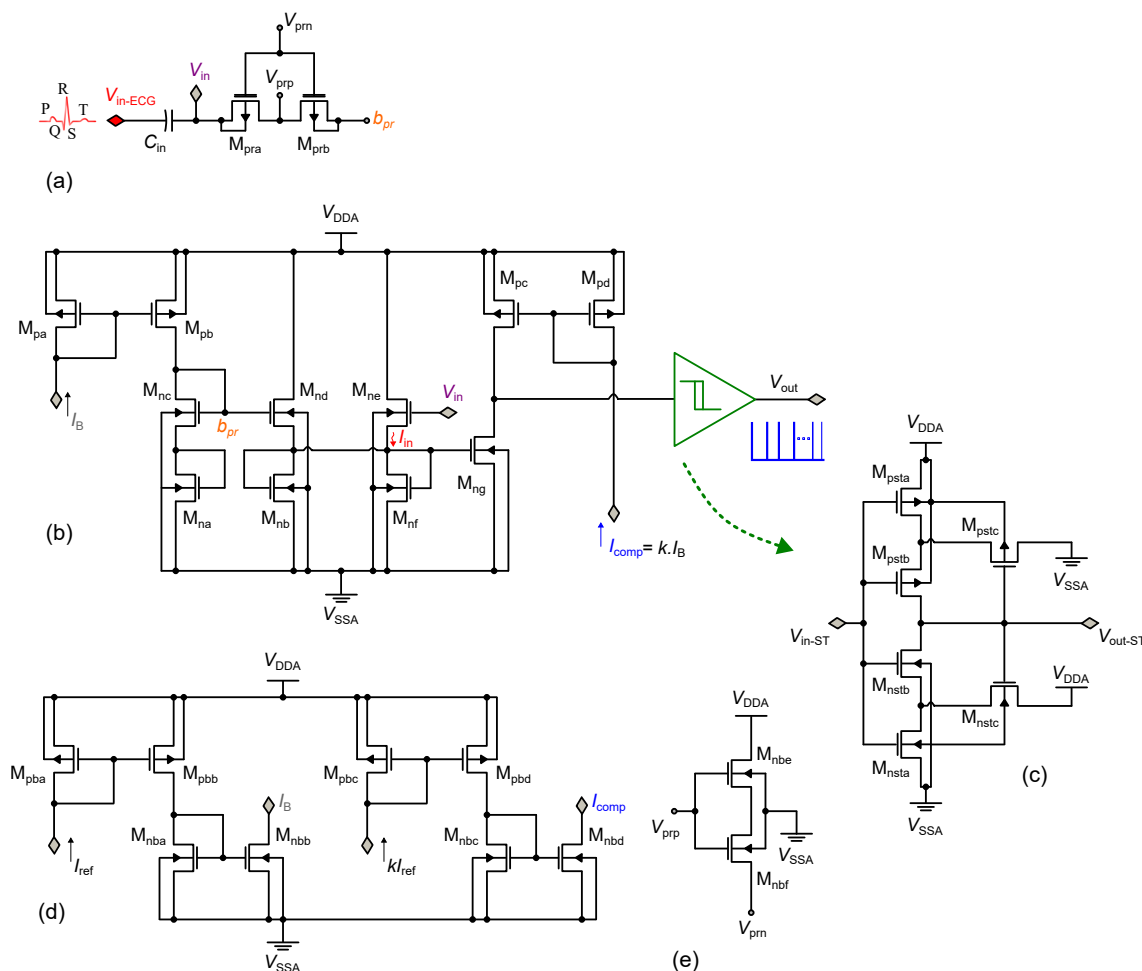
3.6.2 Detector de picos polarizado por corrente

Foi realizada uma adaptação do detector de picos mostrado anteriormente com o intuito de operar em conjunto com o AFE proposto de modo que se possam utilizar a polarização por corrente e os DACs de ajuste mostrados na próxima subseção.

3.6.2.1 Conceitos

A Figura 51 ilustra a topologia modificada, onde é possível observar o uso de três correntes, isto é, a corrente de polarização, I_B , a de limiar de comparação, I_{comp} , e a corrente de entrada, I_{in} , sendo a derivada do sinal de tensão de saída do filtro ou do VGA, rotulado no diagrama por V_{in-ECG} .

Figura 51 – Detector de picos polarizado por corrente e utilizado como estágio final do AFE. (a) filtro passa-alta, constituído por um pseudo-resistor e um capacitor de entrada, (b) núcleo do detector, e (c) topologia do comparador Schmitt Trigger que permite a geração dos picos referentes a ondas R dos complexos QRS.



Fonte: Próprio Autor.

Neste ponto, a ideia é que a partir do momento em que um batimento chega à entrada do circuito, o pico de corrente relacionado a onda R do complexo QRS, ultrapasse a corrente de limiar definida no circuito (kI_B), fazendo com que um pulso seja gerado a cada novo batimento cardíaco. Para realizar a geração do pulso mencionado, uma topologia de comparador com histerese Schmitt Trigger é usada. O comparador com realimentação positiva funciona da seguinte forma: quando o nível de tensão de entrada é maior que um limiar escolhido, a saída sobe para nível alto (V_{DDA}); por outro lado, quando a entrada está abaixo de outro limiar definido, a saída vai para nível baixo (V_{SSA}); e por fim quando a entrada se encontra entre os dois limiares definidos, a saída fica retida no valor anterior até a entrada se alterar suficientemente para mudar o estado da saída. Essa ação dos dois limiares definidos no circuito corresponde a histerese. O benefício de um comparador do tipo Schmitt Trigger com relação a

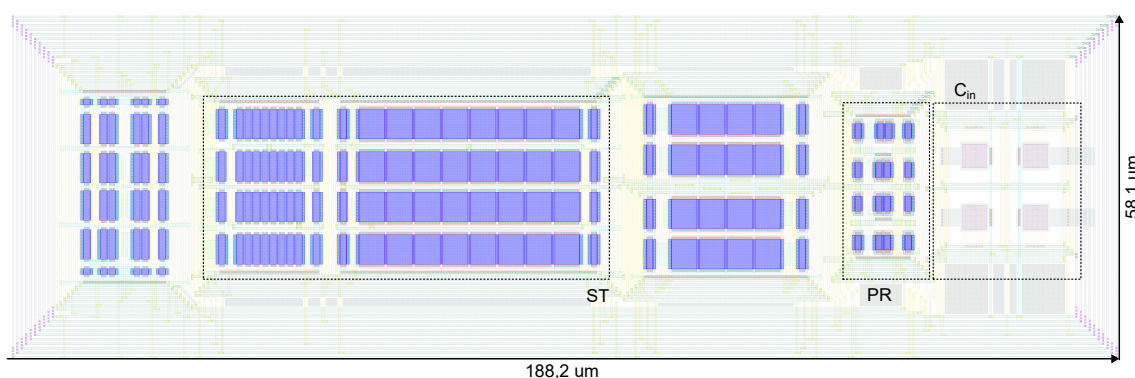
um inversor simples conforme apresentado no primeiro detector fabricado é a sua estabilidade maior, isto é, uma maior imunidade ao ruído de entrada.

A próxima subseção apresenta o leiaute final do circuito projetado para ser o bloco de saída do AFE, gerando os picos que serão fornecidos ao microcontrolador que terá o algoritmo de inteligência artificial embarcado com o modelo de predição das crises epiléticas.

3.6.2.2 Leiaute do detector de picos polarizado por corrente

Na Figura 52 é possível observar o leiaute do detector de picos polarizado por corrente. A dimensão total do circuito foi de $0,0109 \text{ mm}^2$, considerando todos os seus blocos internos, isto é, o comparador Schmitt Trigger (ST), o pseudo-resistor (PR), e também o capacitor de entrada do filtro, cujo valor utilizado foi de $142,4 \text{ fF}$.

Figura 52 – Leiaute do detector de picos versão com a polarização por corrente.



Fonte: Próprio Autor.

Para realizar o leiaute do dispositivo foram utilizadas as associações série-paralelo que possibilitaram o uso da técnica de centroide comum. É possível observar facilmente no leiaute do capacitor de entrada, a utilização de 4 instâncias de $35,6 \text{ } \mu\text{m}$.

A seguir serão apresentadas as características do detector de picos com polarização por corrente.

3.6.2.3 Resultados de simulação do detector de picos polarizado por corrente

Na Tabela 13 estão sumarizadas as dimensões dos componentes utilizados para o projeto do detector. Vale ressaltar que foram utilizadas associações séries de transistores a fim de obter um melhor casamento entre os dispositivos, assim como as vantagens já mencionadas anteriormente com relação a esse tipo de configuração.

Com as dimensões dos transistores mostrados na Tabela 13 o circuito projetado foi caracterizado por meio das análises DC e transiente. A Figura 53 ilustra a resposta obtida pelo circuito submetido a uma varredura DC sem o uso do filtro passa-altas de entrada, mostrado na Figura 51 (a).

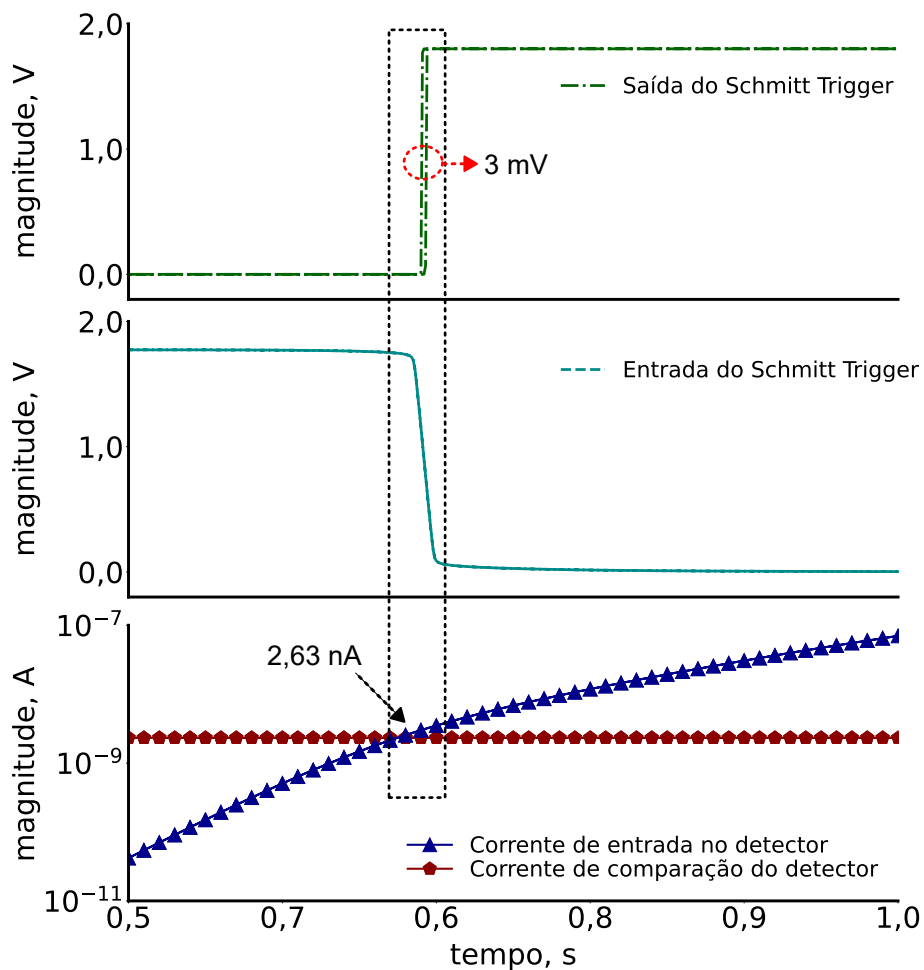
Tabela 13 – Dimensionamento dos transistores utilizados na topologia do detector de picos.

Transistor	Tipo	N_p/N_S	W/L [$\mu\text{m}/\mu\text{m}$]
M_{pa-pd}	PMOS	1/2	4,3/5
$M_{psta-pstc}$	PMOS	1/4	4,3/5
$M_{pra-prb}$	PMOS	2/1	1/2,5
M_{na-ng}	NMOS	1/2	1/5
$M_{nsta-nstc}$	NMOS	1/4	1/5

N_p e N_S representam o número de dispositivos em associações paralelas e séries, respectivamente, W/L é a razão de aspecto de um componente unitário. C_{comps} e C_S são capacitores do tipo *Metal-Insulator-Metal* (MIM) de 50 fF.

Fonte: Próprio Autor.

Figura 53 – Caracterização DC das principais tensões e correntes do detector de picos polarizado por uma corrente de 2,3 nA e com uma varredura de entrada de 0 a 1 V.



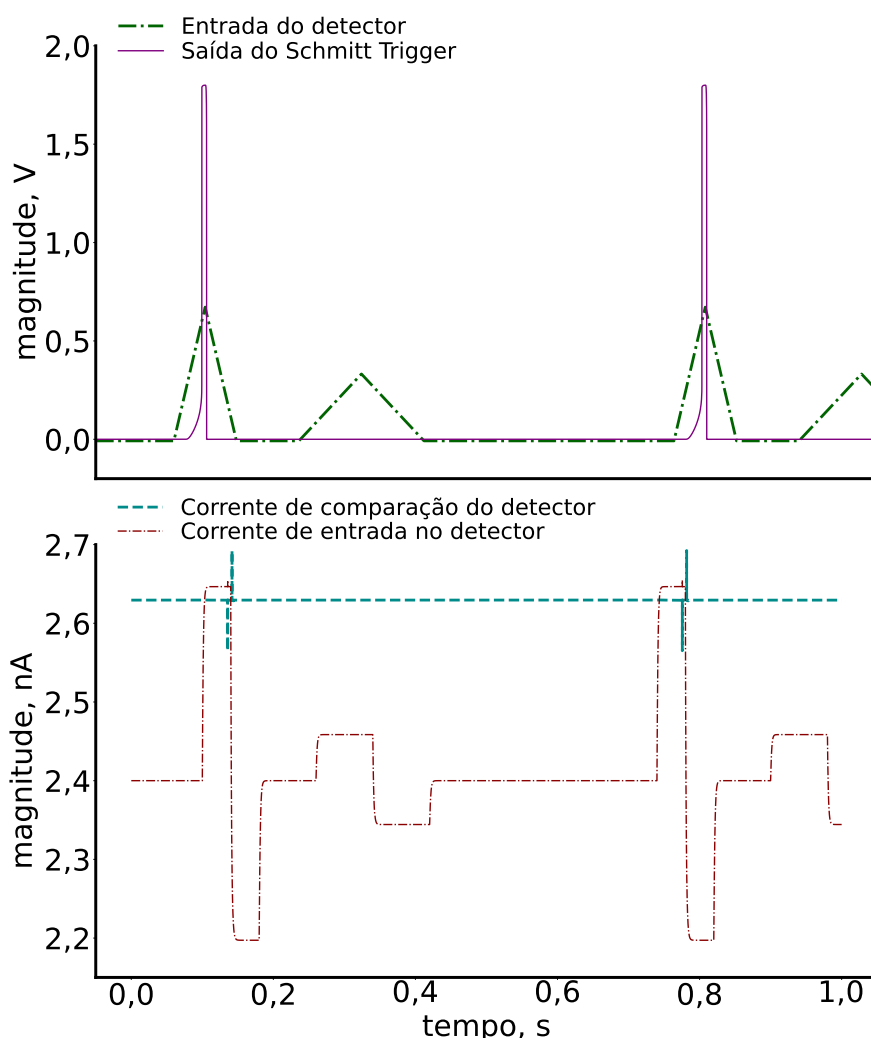
Fonte: Próprio Autor.

A partir de uma varredura DC é possível observar o momento exato em que a

corrente de entrada que seria oriunda de um pico R ultrapassa o valor definido para a corrente de comparação, isto é 2,63 nA. Isso significa que a saída do Schmitt Trigger sai do nível baixo, 0 V, para o nível alto, 1,8 V, ou seja, o pico é detectado corretamente. Vale ressaltar neste ponto que ainda que manualmente, todas as correntes como também a histerese do circuito podem ser ajustadas conforme as condições do sinal de entrada. Para a análise em questão foi estabelecida uma janela de histerese de 3 mV e uma corrente de polarização de 2,3 nA.

Os resultados da análise transiente podem ser observados na Figura 54.

Figura 54 – Resposta obtida por meio da análise transiente para verificação do limite de amplitude aceito pelo detector considerando uma corrente de comparação de 2,63 nA.

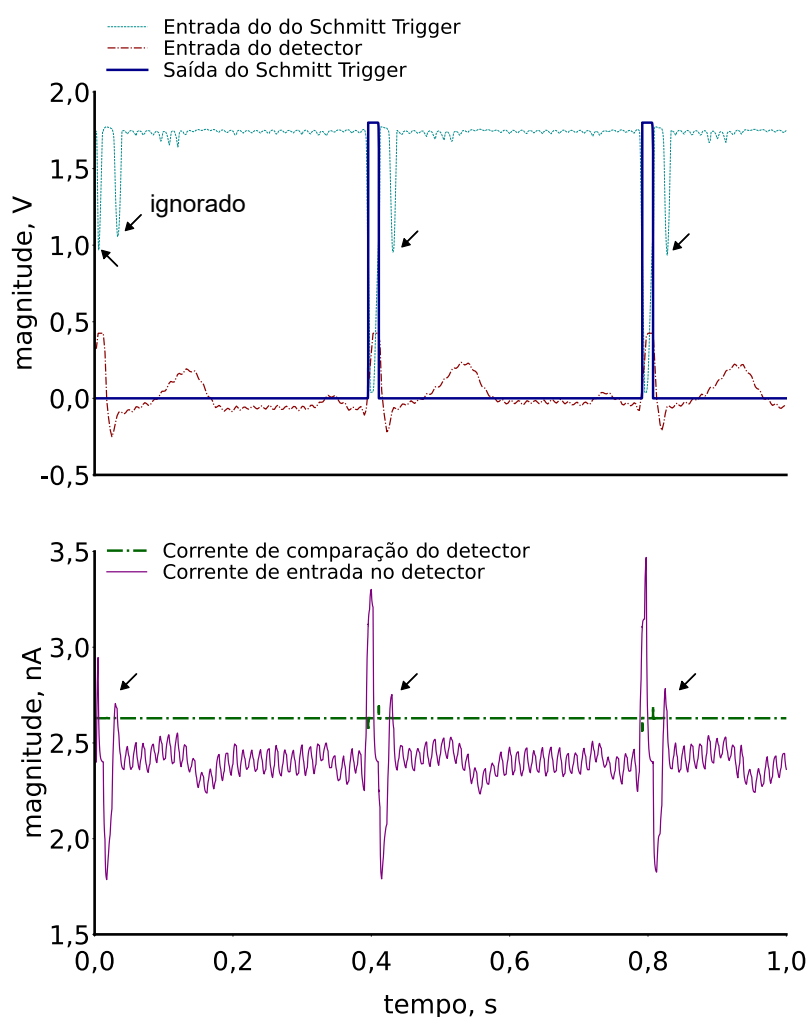


Fonte: Próprio Autor.

É possível verificar um range de operação do circuito a partir de sinais de entrada com amplitudes de 680 mV a 1,8 V. Os resultados mostrados a seguir são oriundos da análise transiente, cujo objetivo foi avaliar o range de amplitudes do detector de picos e o teste com um sinal de ECG real. A Figura 54 ilustra a resposta obtida para

o valor mínimo de amplitude possível, isto é, 680 mV, considerando-se uma corrente de comparação de 2,63 nA. Esta análise consiste da aplicação de um sinal gerado por meio de uma fonte PWL, variando em amplitude, neste caso de 500 mV a 1,8 V. O sinal teve por finalidade emular um complexo QRS de modo a possibilitar a análise com relação aos limites de amplitude detectáveis pelo circuito, isto é, os limites do detector de picos na identificação dos batimentos cardíacos.

Figura 55 – Resposta obtida por meio da análise transiente para um sinal de ECG real aplicado com onda R de 425 mV de amplitude e corrente igual à 3,3 nA. Observe a atuação do comparador Schmitt Trigger quando a onda S ultrapassa o limiar de comparação.



Fonte: Próprio Autor.

O último teste que está mostrado na Figura 55, foi realizado por meio da aplicação de sinal de ECG real oriundo de uma das bases de dados que serão detalhadas no próximo capítulo. O sinal possui uma amplitude de 425 mV e um pico de corrente de 3,3 nA correspondente a onda R que será identificada pelo circuito. A resposta deste teste está representada na , onde é possível observar a atuação do comparador Schmitt Trigger que mantém o sinal ao nível baixo (0 V) mesmo para os casos em que

a onda S ultrapasse por pouco os limites da corrente de comparação, representando com isso uma maior robustez do circuito quando comparado ao anterior. O consumo total do circuito, considerando o comparador, pseudo-resistores e todos os circuitos de polarização, foi de 40 nW.

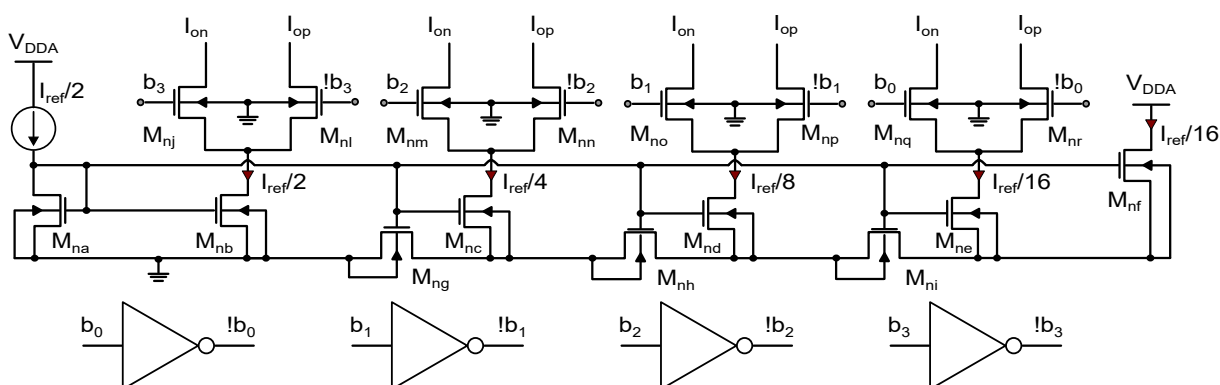
3.7 CONVERSOR DIGITAL-ANALÓGICO — DAC

Nesta seção final serão apresentados os circuitos do conversor digital-analógico (DAC, do inglês *Digital-to-Analog Converter*) e do registrador de deslocamento. Ambos os circuitos são importantes para que as correntes e os sinais alcancem todos os dispositivos apresentados até o momento, seja polarizando-os ou realizando alguma função específica.

3.7.1 Conceitos

O DAC proposto é baseado na topologia *W-2W Current-steering* com pesos binários (GUPTA *et al.*, 2009). O DAC de peso binário é implementado usando a abordagem compacta de espelhos de corrente, conforme mostrado na Figura 56. A topologia baseia-se no fato de que, quando dois transistores, com a mesma razão de aspecto W/L , são conectados em paralelo, o resultado é um dispositivo equivalente de tamanho $2W/L$, enquanto em série eles são equivalentes a um dispositivo de tamanho $W/2L$.

Figura 56 – Diagrama da topologia do conversor digital-analógico *W-2W current-steering* adaptada de (GUPTA *et al.*, 2009).



Fonte: Próprio Autor.

A escolha por esse circuito se deu principalmente pela facilidade de projeto e redução considerável de área de silício (GUPTA *et al.*, 2009). Conforme apresentado na Figura 56, a resolução da topologia é diretamente dependente do número de fontes de corrente adicionadas. Os pesos binários permitem que a entrada do sistema seja um simples código binário, sem a necessidade de decodificadores ou circuitos adicionais.

Para o correto funcionamento do circuito a corrente que circula em M_{na} e M_{nb} deve ser a mesma e igual a corrente de entrada do circuito. A soma das correntes oriundas dos demais dispositivos devem ser igual a $I_{ref}/2$. Para mais detalhes sobre associações retangulares do tipo paralela e série de transistores veja o Apêndice A. Simplificando o circuito da esquerda para a direita, as associações de transistores podem ser combinadas gerando um único transistor com o mesmo tamanho que M_{na} e M_{nb} e tendo uma corrente de dreno igual a $I_{ref}/2$.

Cada fonte de corrente que realiza um bit do DAC pode ser expressa por $I_j = I_{nom} + \Delta I_j$, em que $j = 1, 2, 3, \dots, 2^{N-1}$. Como I_{ideal} é a corrente ideal e ΔI_j é o desvio da corrente relacionado ao descasamento intrínseco dos transistores. Nesta topologia, o pior caso para dado I_j gerado será

$$I_{out} = I_{ideal} + 2^{N-1} \Delta |I_{ideal}|_{max} \quad (46)$$

Conforme a Figura ?? mostra, neste projeto foi considerado um conversor de 4-bits, no qual a adição de estágios sucessivos divide a corrente de entrada por 2 consecutivamente, mantendo $I_{ref}/2$ como a soma das correntes, que flui por meio do dispositivo M_{na} e M_{nb} . Ainda analisando a Figura ??, é possível ver que as chaves mostradas direcionam a corrente dos espelhos para o nó de saída. A redução de corrente na primeira subdivisão é igual a corrente de entrada, que por sua vez é equivalente ao MSB (do inglês *Most Significant Bit*), enquanto os dois últimos ramos caem para $I_{ref}/2^N$.

As fontes de corrente podem ser melhor combinadas quando os dois pares de transistores que atuam como chaves estão conectados às mesmas entradas b_0 e $!b_0$. O fundo de escala da topologia é igual a I_{ref} conforme mostrado em (GUPTA *et al.*, 2009). Por fim, os complementos dos bits são realizados por meio dos inversores lógicos mostrados na Figura 56.

Conforme mencionado anteriormente, o DAC projetado possui 4-bits de entrada, logo a variação de corrente quando há a variação de um LSB (do inglês *Least Significant Bit*) é dada por

$$I_{LSB} = \frac{I_{ref}}{2^N}, \quad (47)$$

em que I_{ref} é oriunda da referência de corrente dada por 2,041 nA, logo $I_{LSB} = 127,5$ pA.

Um LSB é dado por,

$$LSB = \frac{1}{2^N}, \quad (48)$$

ou seja, $LSB = 0,0625$. O fundo de escala (FS) para essa topologia é duas vezes o valor de referência de corrente, definido como 2 nA, ou a diferença entre a saída

analógica da menor palavra digital (0000) e a maior (1111), portanto

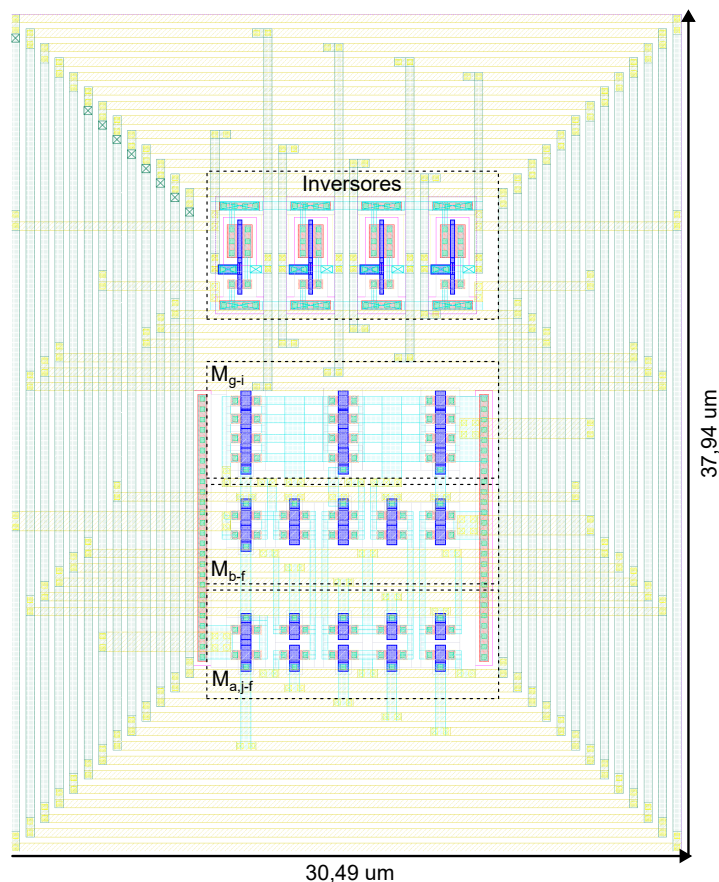
$$FS = 2 (I_{ref} - I_{LSB}), \quad (49)$$

isto é, aproximadamente 4 nA. Neste ponto, vale ressaltar que o DAC projetado tem por objetivo apenas espelhar a corrente de referência, polarizando os diversos circuitos do AFE proposto, por essa questão, as diversas análises comuns a conversores não foram consideradas neste contexto.

3.7.2 Leiaute do DAC

Os transistores utilizados para o projeto do DAC possuem a razão de aspecto idêntica, variando apenas em número de associações em paralelo. Com isso, é possível realizar um leiaute compacto e simétrico conforme mostrado na Figura 57. O leiaute realizado desta forma ajuda a reduzir o descasamento entre dispositivos e o impacto com relação às variações oriundas do processo de fabricação.

Figura 57 – Leiaute do DAC de 4-bits.



Fonte: Próprio Autor.

A área total ocupada pelo DAC de 4-bits projetado foi de 0,001162 mm². Vale ressaltar que o AFE utiliza ao todo 6 DACs, sendo 2 para o sistema de polarização do LNA,

incluindo seus pseudo-resistores, 1 para a polarização do filtro passa-banda/passa-baixa e 3 para a geração das correntes de comparação e polarização do circuito detector de picos e do pseudo-resistor utilizado para o seu filtro passa-alta.

Conforme já mencionado, o circuito do DAC recebe internamente como entrada a corrente de 2 nA produzida pelo circuito de referência Serra-Graells. Então, os DACs de corrente são configurados a partir do código gerado pelo registrador de deslocamento (mostrado na próxima subseção) possibilitando um ajuste caso necessário após a fabricação de todos os circuitos do AFE mostrados até agora.

A seguir são mostrados os dimensionamentos utilizados pelo DAC projetado, assim como os resultados de simulação do circuito.

3.7.3 Resultados de simulação do DAC

A Tabela 14 traz as dimensões dos componentes utilizados no projeto.

Tabela 14 – Resumo do dimensionamento utilizado nos transistores do DAC.

Transistor	Tipo	N_p/N_s	W/L [$\mu\text{m}/\mu\text{m}$]
M_{na-nf}	PMOS	2/1	0,45/0,45
M_{ng-ni}	PMOS	4/1	0,45/0,45
M_{nj-nr}	PMOS	1/1	0,45/0,45

Os inversores digitais utilizados para complementação do bit possuem transistores PMOS com razão de aspecto $W = 1,5 \mu\text{m}$ e $L = 180 \text{ nm}$ e NMOS com razão de aspecto $W = 450 \text{ nm}$ e $L = 180 \text{ nm}$.

Fonte: Próprio Autor.

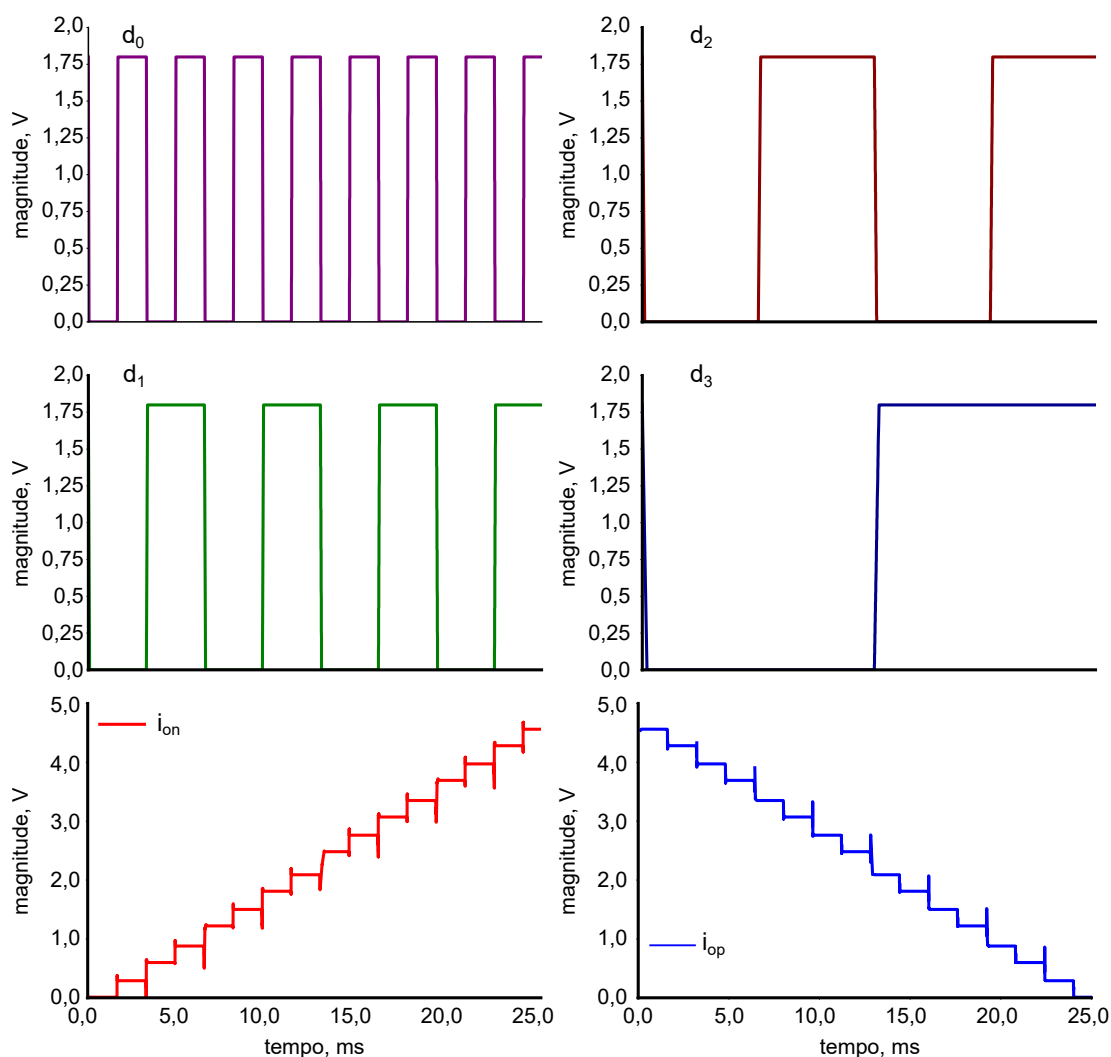
Na Figura 58 é mostrado o funcionamento do DAC de 4-bits, cujas saídas são obtidas por meio de uma análise transiente.

A Tabela 15 contém a sumarização das correntes correspondentes a cada código inserido no DAC projetado. Conforme mencionado anteriormente, os circuitos serão polarizados com aproximadamente 2 nA, o que corresponderá ao código 0111.

Na próxima seção, será mostrado o último circuito desenvolvido no AFE proposto antes do capítulo sobre os algoritmos desenvolvidos. O circuito a ser apresentado a seguir será o registrador de deslocamento de 32 bits, formado pelos DACs de corrente mostrados. Este circuito final será responsável por controlar os DACs de corrente que alimentarão cada bloco individualmente. Além desta tarefa, o registrador terá por objetivo o controle dos sinais das chaves formadas pelos multiplexadores, como também do *reset* do LNA, bem como de diversos outros sinais importantes para o devido funcionamento do AFE após a prototipagem.

Vale ressaltar que o registrador a ser apresentado é o único bloco do AFE que é implementado no domínio digital, isto é, formado por portas lógicas, tais como flip-flops do tipo D, e cujo sinal de referência é um *clock* externo.

Figura 58 – Resultados da análise transiente do DAC 4bits.



Fonte: Próprio Autor.

3.8 REGISTRADOR DE DESLOCAMENTO

O registrador escolhido para configuração dos DACs é do tipo de deslocamento ou *bit-shifter*.

3.8.1 Conceitos

Essa classe de registrador é comumente utilizada como um meio de atrasar um sinal digital mediante um número inteiro de ciclos de relógio (do inglês *clock*). Desta forma, o sinal digital é aplicado na entrada serial do registrador e com isso é deslocado por sucessivos pulsos de relógio até a sua saída no registrador. Neste projeto implementou-se um registrador de 32-bits por meio de blocos menores, isto é, oito registradores de 4-bits, ou seja, cada um contendo quatro flip-flops do tipo D com *reset* assíncrono. A Figura 59 mostra a configuração do registrador proposto.

Por serem topologias bastante conhecidas na literatura foram omitidas a es-

Tabela 15 – Sumarização das correntes fornecidas pelo DAC projetado.

Código	I_{ref} [nA]
0000	0,009
0001	0,290
0010	0,598
0011	0,879
0100	1,221
0101	1,501
0110	1,890
0111	2,090
1000	2,482
1001	2,762
1010	3,071
1011	3,351
1100	3,693
1101	3,973
1110	4,282
1111	4,562

Fonte: Próprio Autor.

estrutura interna do flip-flop do tipo D, como também as redes *pull-up* e *pull-down* que compõem as portas lógicas NAND e inversores.

3.8.2 Leiaute do registrador de deslocamento

A Figura 60 mostra o leiaute final do registrador que configura os DACs de corrente mostrados na seção anterior. Conforme explicado, o conjunto do registrador e DACs são peça chave para polarização dos diversos circuitos apresentados e permitem o ajuste no funcionamento dos circuitos, caso necessário após a prototipagem do *chip*.

3.8.3 Resultados de simulação do registrador de 32 bits

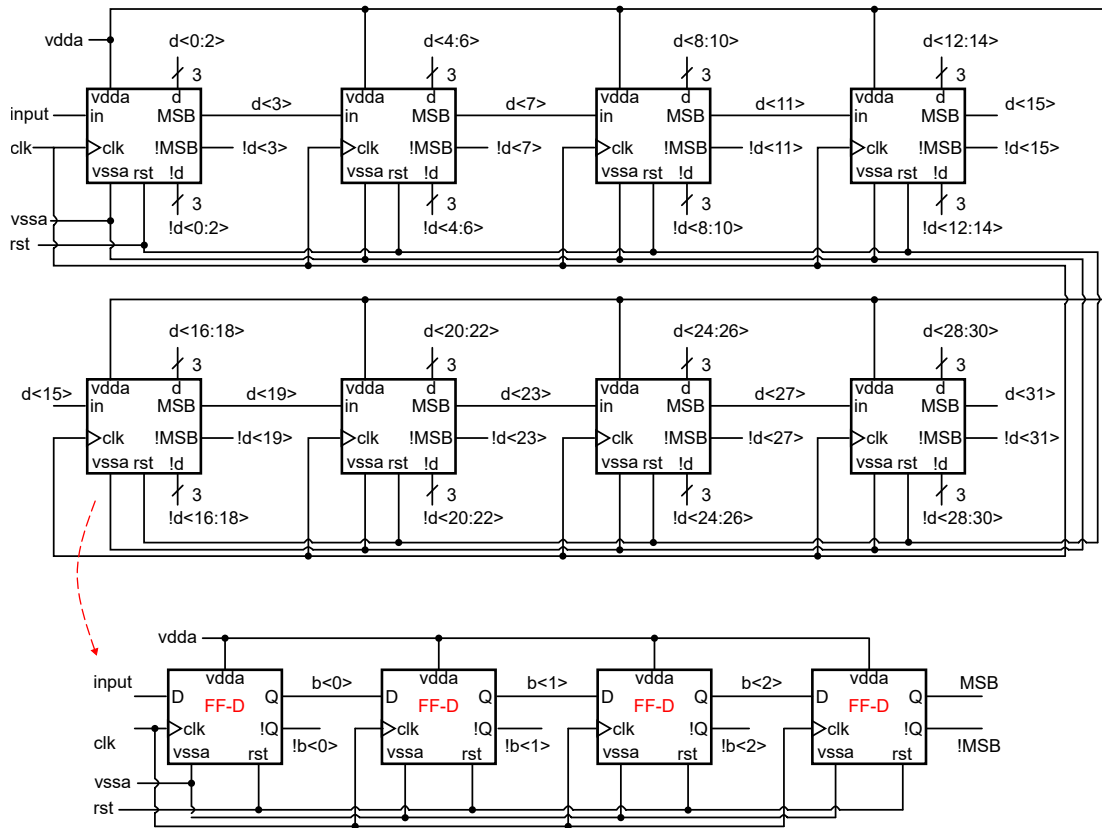
Para o projeto do registrador foram utilizados transistores de comprimento de canal mínimo, isto é, 180 nm, nos quais os transistores PMOS possuem $W = 1,5 \mu\text{m}$, e os NMOS, $W = 450 \text{ nm}$.

Por questões de simplicidade, a Figura 61 ilustra o funcionamento do registrador de deslocamento quando um sinal de relógio de $50 \mu\text{s}$ é aplicado, mostrando apenas os primeiros bits e o último.

O consumo total do registrador de 32 bits foi de 4,71 nW, considerando a tensão de alimentação de 1,8 V.

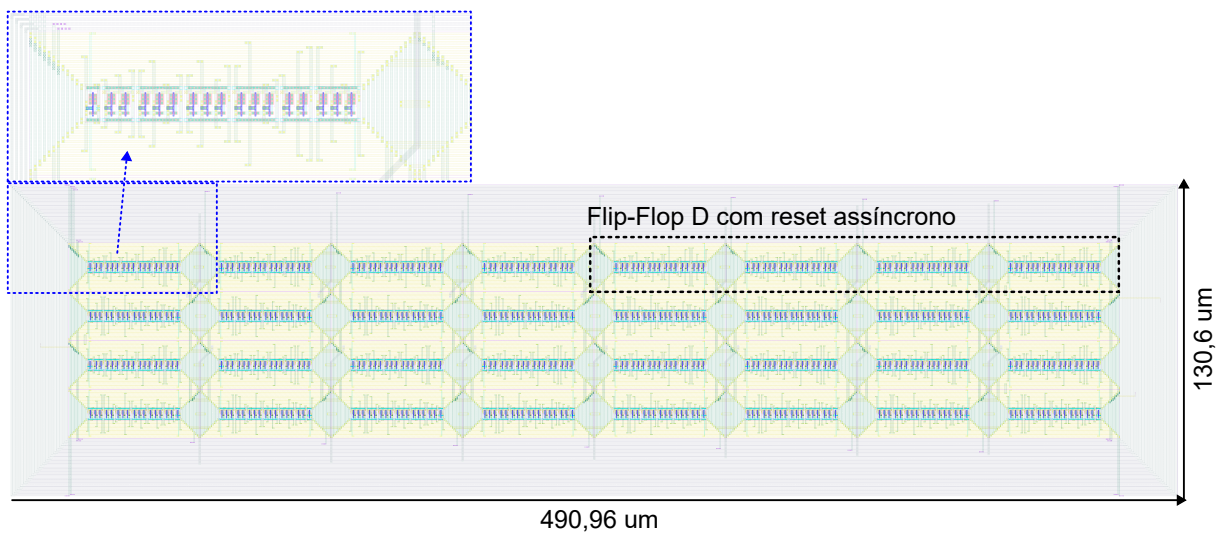
Na próxima seção será mostrada a prova de conceito do AFE proposto, em que serão considerados todos os circuitos apresentados até este momento integrados

Figura 59 – Diagrama esquemático do registrador de 32-bits construído a partir de 8 registradores de 4-bits, contendo cada um, 4 flip-flops do tipo D com *reset* assíncrono.



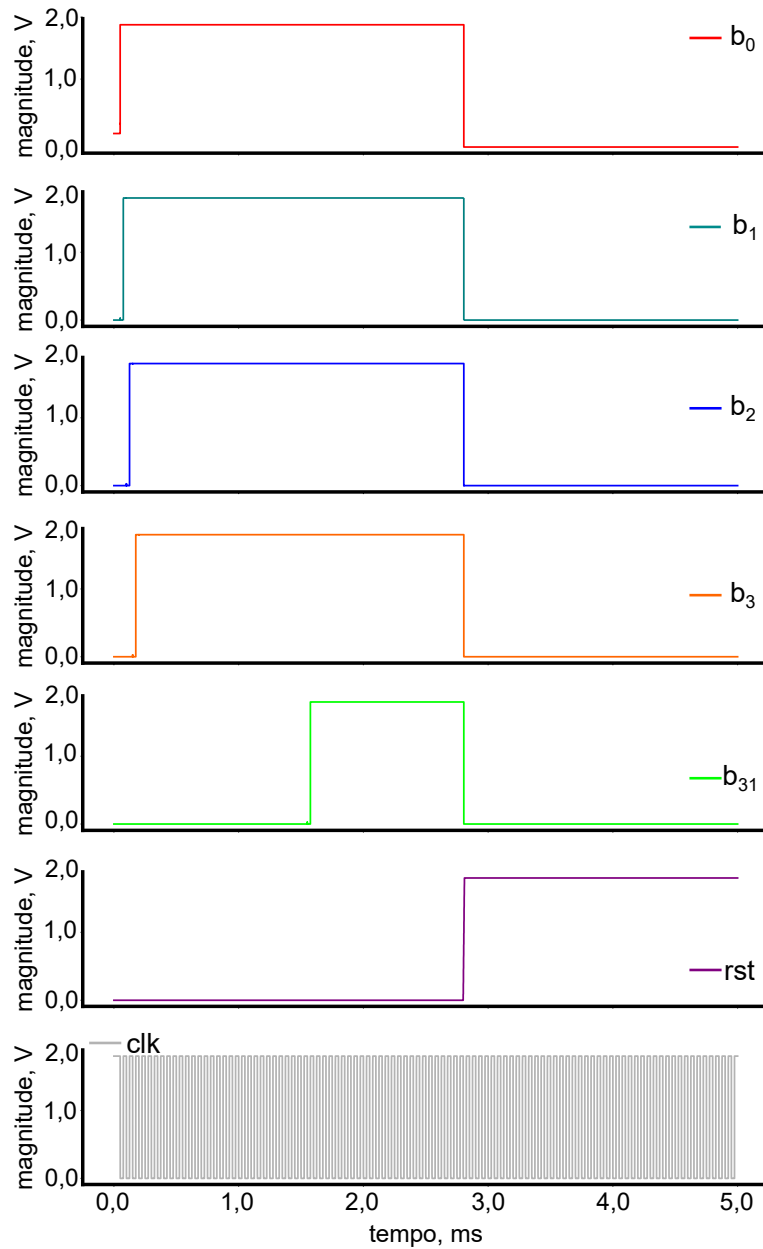
Fonte: Próprio Autor.

Figura 60 – Leiaute do registrador de 32-bits construído a partir de 8 registradores de 4-bits, contendo cada um 4 flip-flops do tipo D com *reset* assíncrono.



Fonte: Próprio Autor.

Figura 61 – Simulação transiente aplicando-se 50 μ s de sinal de relógio no registrador de deslocamento de 32-bits.



Fonte: Próprio Autor.

em único sistema e operando conjuntamente para a aquisição, condicionamento e detecção dos batimentos cardíacos oriundos de um sinal de ECG real.

3.9 PROVA DE CONCEITO FINAL DO AFE

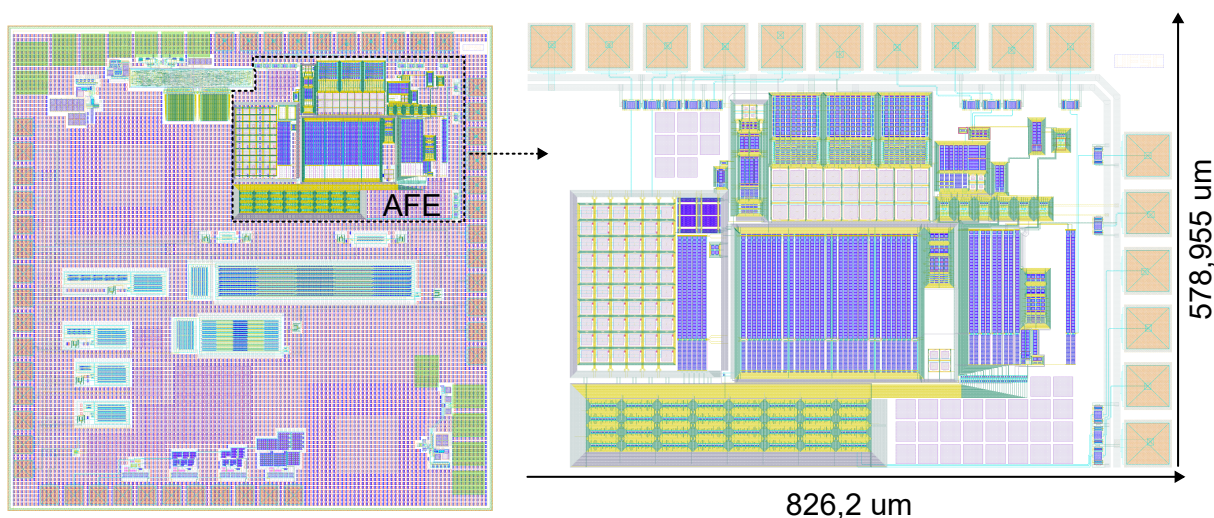
Os circuitos que constituem o sistema final do AFE são: o LNA, VGA, o filtro com a topologia Tow-Thomas de segunda ordem e o detector de picos polarizado por corrente. Além destes, são usados circuitos *buffers* para o isolamento das saídas do LNA para as entradas do VGA, bem como das saídas do filtro para a entrada do

detector de picos. Estes *buffers* são compostos por dois inversores com as mesmas dimensões utilizadas no circuito do LNA mostrado. A referência de corrente projetada para fornecer 2 nA é utilizada para polarizar todos os circuitos por meio dos 6 DACs de corrente configurados pelo registrador de deslocamento mostrado na seção anterior.

3.9.1 Leiaute do AFE completo

A Figura 62 ilustra o leiaute completo do AFE proposto, contendo os seguintes circuitos: o LNA polarizado por corrente, o VGA, a topologia de filtro Tow-Thomas, contendo as funções de transferência passa-baixa e passa-banda, a referência de corrente, os DACs de corrente para polarização dos circuitos, o registrador de 32-bits para o controle dos DACs, o detector de picos polarizado por corrente, circuitos de isolamento (*buffers*), chaves para escolha da saída que será enviada para a entrada do detector, podendo esta ser a saída do VGA, ou do passa-baixa ou do passa-banda. Os circuitos auxiliares para proteção das portas dos transistores também foram adicionados no leiaute e os circuitos de proteção ESD (do inglês, *Electrostatic Discharge*).

Figura 62 – Topo do *chip* pronto para fabricação e destaque para o leiaute final do AFE proposto contendo todos os circuitos apresentados com as dimensões totais de 826,2 μm x 578,955 μm .



Fonte: Próprio Autor.

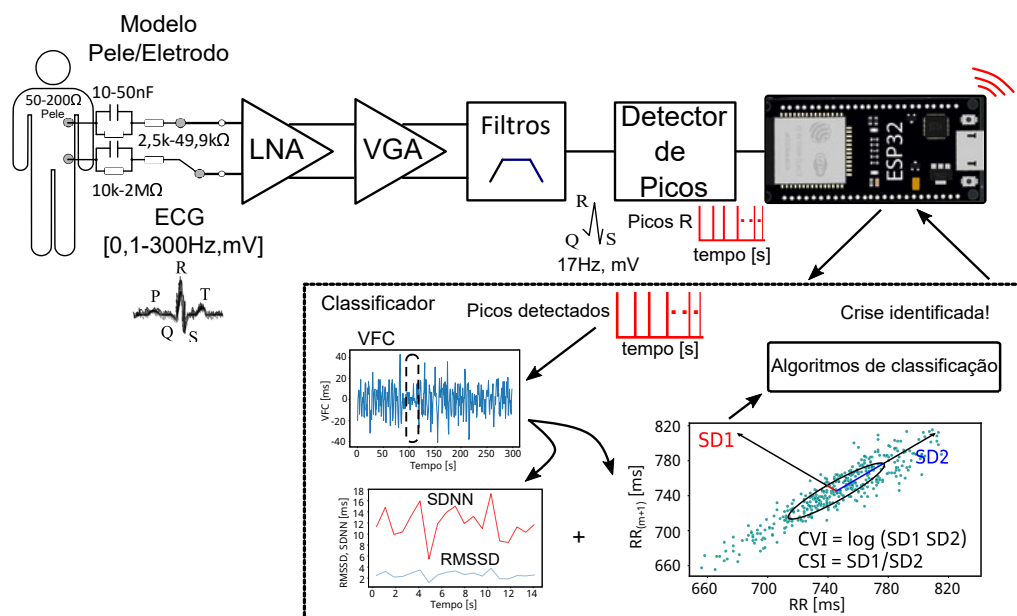
A dimensão total do AFE foi de 0,478 mm² contendo todos os circuitos mencionados.

3.9.2 Resultados das simulações do AFE

Nesta última etapa serão mostrados os resultados da prova de conceito do circuito completo do AFE. O sistema foi simulado inserindo-se como sinal entrada, um ECG real oriundo de umas das bases de dados as quais serão detalhadas no próximo

capítulo. A Figura 63 ilustra o diagrama elaborado para o teste. Para a sua realização consideraram-se os modelos de eletrodos comumente utilizados para a aquisição de sinais de ECG tais como em (METTING VAN RIJN; PEPPER; GRIMBERGEN, 1990; CÖMERT; HONKALA; HYTTINEN, 2013).

Figura 63 – Diagrama esquemático utilizado para teste do AFE.



Fonte: Próprio Autor.

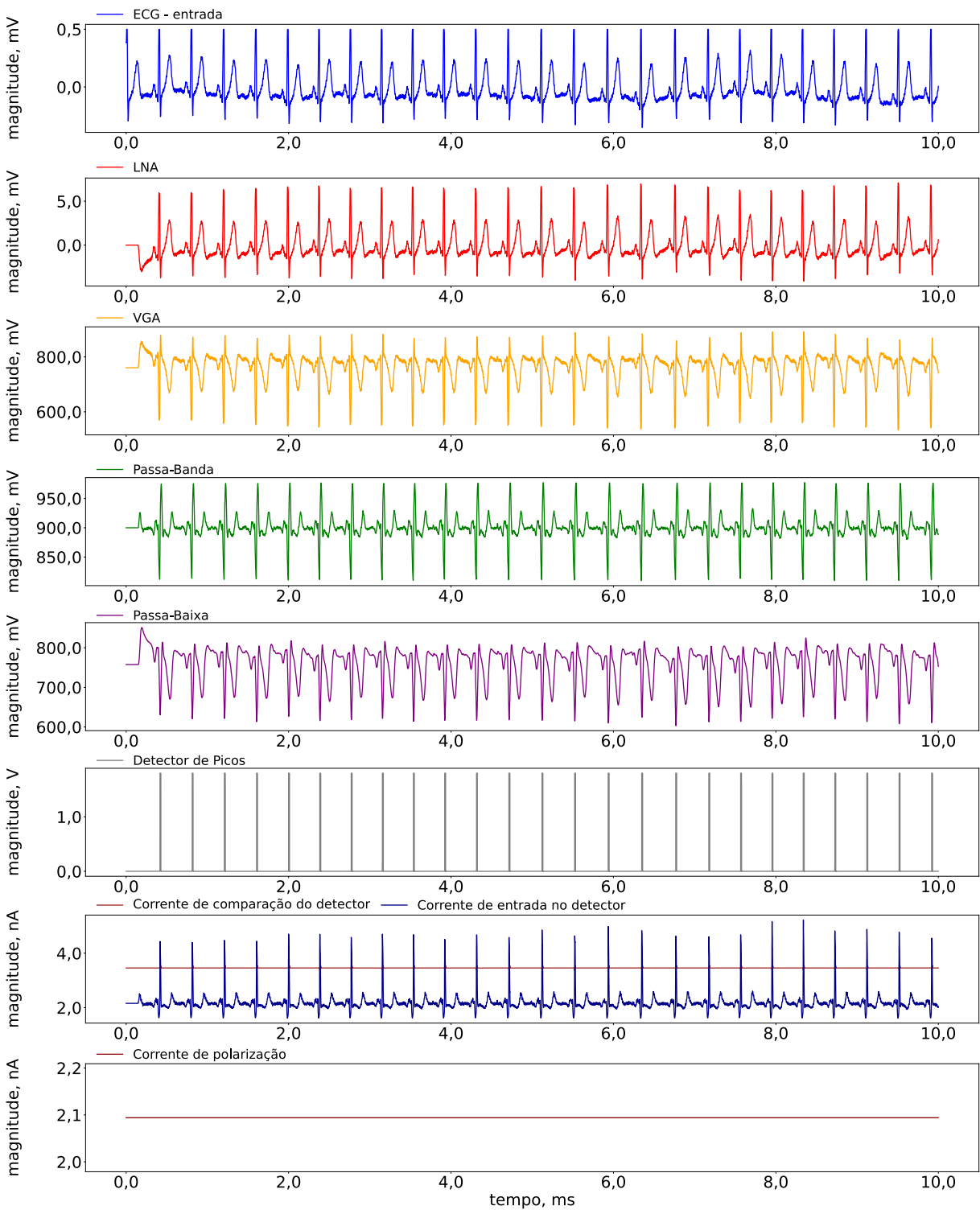
Na Figura 64 está ilustrada a resposta do circuito com relação à análise transiente. Observa-se um sinal de entrada de $6 \mu\text{V}$, o qual é amplificado primeiramente em 10 vezes e filtrado (0,08 — 550 Hz) na saída do LNA, passando para o estágio de ganho do VGA configurado como 40 dB, e após isso pelos filtros passa-banda e passa-baixas, sendo escolhida a saída do filtro passa-baixas para alimentar a entrada do detector que por fim gera os marcadores dos batimentos que por sua vez serão enviados para extração da VFC e de suas métricas.

É importante observar no gráfico o momento exato em que o pico de corrente correspondente ao batimento cardíaco ultrapassa o valor do limiar de corrente definido no detector de picos por meio do DAC. Conforme mencionado durante a apresentação dos circuitos, a referência de corrente projetada gera 2 nA que pode ser espelhada diretamente ou ajustada para polarização e configuração dos circuitos por meio dos DACs de corrente. Os diferentes códigos aplicados aos DACs são gerados pelo registrador, possibilitando um ajuste fino caso seja necessário após a fabricação dos circuitos.

Com a finalização desta etapa com a prova de conceito do AFE proposto, no próximo capítulo será apresentado o estudo final, que consistirá na comparação dos modelos empregados para classificação dos períodos pré-ictais, tendo como foco a predição de crises epiléticas. Neste estudo os batimentos detectados pelo AFE proposto serão utilizados como entrada para os modelos de classificação, os quais

foram treinados, testados e validados a partir do uso de três bases de dados contendo sinais reais de pacientes com hospitalizados.

Figura 64 – Prova de conceito final. Um sinal de ECG é aplicado no LNA, gerando um sinal amplificado em sua saída. O sinal passa pelo VGA, cujo estágio de ganho é selecionado por meio do multiplexador. Na sequência, o sinal de saída do VGA passa pelos filtros BPF e LPF, cujas saídas estão mostradas nas cores verde e roxa, respectivamente. O sinal resultante da filtragem é inserido no detector de picos, cuja saída é mostrada por meio de pulsos correspondentes aos batimentos cardíacos identificados.



Fonte: Próprio Autor.

4 ESTUDO COMPARATIVO DE MODELOS DE CLASSIFICADORES SUPERVISI- ONADOS

Conforme exposto na introdução desta tese, há diversas pesquisas no estado-da-arte que usam o sinal de EEG para a finalidade de detecção e predição de crises epiléticas. Mais recentemente, o foco está sendo nas comparações entre modelos supervisionados de inteligência artificial para encontrar o melhor classificador para a predição de convulsões, exemplos destes estudos incluem (BHATTACHARYA; BAWEJA; KARRI, 2022; SHASHA *et al.*, 2021; ABDELHAMEED; BAYOUMI, 2021; XU *et al.*, 2020; SELIM *et al.*, 2019). Embora existam essas recentes pesquisas, ainda faltam trabalhos que possibilitem a avaliação dos modelos para predição de crises baseadas em abordagens não invasivas através do ECG. Entre os melhores exemplos nesta área estão os trabalhos de (PAVEI *et al.*, 2017; BURGUERA, 2019), porém, ambos os estudos recorrem ao modelo SVM (do inglês, *Support Vector Machine*), porém não consideram as características exigidas para operação em tempo real conforme proposto nesta tese.

Esta etapa do trabalho é uma sequência da anterior que consistiu no projeto e validação do circuito integrado para aquisição do sinal de ECG e extração dos batimentos cardíacos para aplicações com VFC. O principal objetivo nesta etapa é mostrar a comparação e seleção do melhor modelo de classificador treinado e validado adequado para aplicações vestíveis com base na VFC para predição de crises epiléticas.

4.1 MATERIAIS E MÉTODOS UTILIZADOS

Embora o número de pesquisas no estado-da-arte utilizando a abordagem por EEG seja elevado, ainda não há um consenso com relação à duração da fase pré-ictal. A Figura 65 mostra as diferentes fases de um registro de ECG, os quais podem ser classificados em até quatro intervalos, segundo (GADHOUMI; LINA; GOTMAN, 2013): interictal correspondente a linha de base do sinal e pelo menos a 30 minutos antes do início da convulsão; pré-ictal, período compreendido entre 5 a 15 minutos antes do início das crises; ictal, início da convulsão identificada no conjunto de dados; e a fase pós-ictal, correspondente ao período imediatamente após o término da convulsão. Seguindo as abordagens por EEG, a predição de convulsões com ECG proposta neste trabalho será baseada na identificação das diferentes fases do sinal. Neste sentido, os alarmes verdadeiros serão correspondentes aos períodos pré-ictais detectados em um intervalo predeterminado (CHEN, H.-H.; CHERKASSKY, 2020b).

A fim de avaliar o desempenho dos modelos de aprendizado de máquina supervisionados, serão consideradas as métricas estatísticas tais como a acurácia (ACC), a sensibilidade (Se) e especificidade (Spe), o valor preditivo positivo (PPV), o valor preditivo negativo (NPV) e as taxas de falso-positivos (FPRs). Para a estimativa do

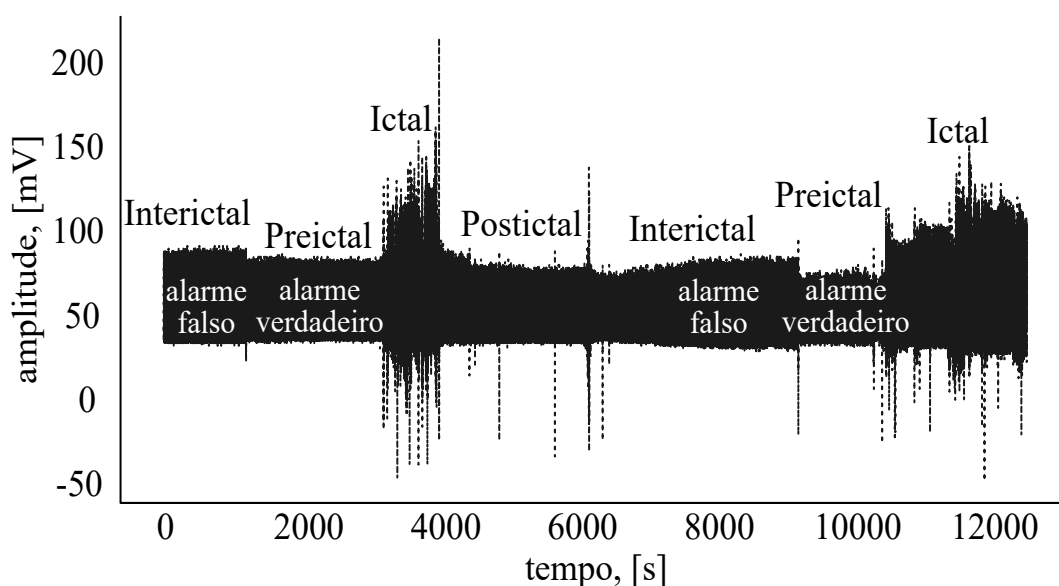


Figura 65 – Diferentes períodos em uma gravação de ECG contendo crises epiléticas. No período interictal, uma detecção é considerada alarme falso, enquanto no período pré-ictal é considerada alarme verdadeiro.

tempo computacional gasto, foi utilizada a média de 20 execuções para treinamento e validação. Além disso, foi utilizada nesta etapa, a técnica de validação cruzada (do inglês, *Cross-Validation*), conforme o exemplo mostrado na Figura 66, ao qual neste trabalho considerou-se uma busca aleatória com vinte iterações e cinco dobras (*5-folds*). Para simplificar a etapa de classificação dos diferentes períodos e considerando que as fases pós-ictais não são significativamente diferentes das fases interictais, foram consideradas apenas as classificações interictais, pré-ictais e ictais.

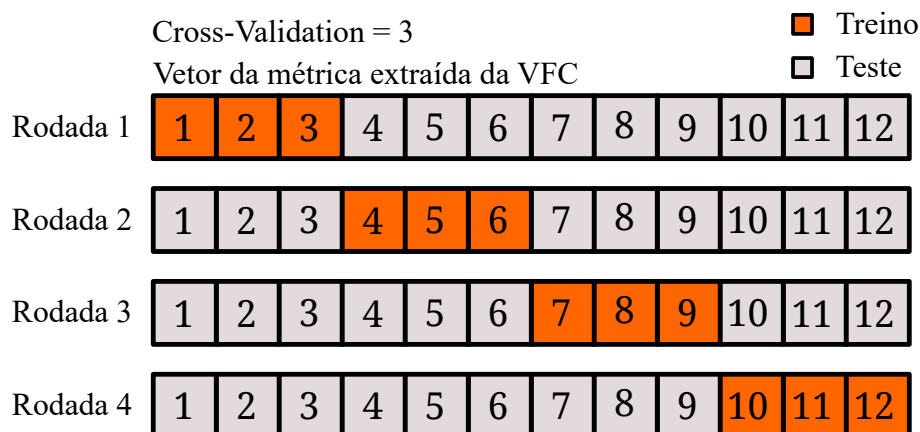


Figura 66 – Exemplo da técnica de validação cruzada utilizada durante o treinamento e escolha dos melhores conjuntos de parâmetros dos modelos de classificação. É importante observar que o esquema está simplificado com apenas 3 dobras e um vetor de 12 elementos, totalizando 4 rodadas de avaliação.

4.1.1 Bases de dados

Os algoritmos de IA foram avaliados por meio de três bancos de dados públicos da plataforma PhysioNet (GOLDBERGER *et al.*, 2000). O primeiro conjunto de dados consistiu em um conjunto de sete gravações contendo sinais de ECG com um total de dez crises epilépticas identificadas. Os sinais são oriundos de um grupo heterogêneo de pacientes com epilepsia parcial, que exibiam oscilações pós-ictais da frequência cardíaca. Além disso, as gravações foram amostradas a 200 Hz e contém sinais transitórios notáveis de baixa frequência, situados na faixa de 10 a 100 mHz. O segundo conjunto de dados incluiu gravações de quatorze pacientes internados no Departamento de Neurologia e Neurofisiologia do College of Siena (DETTI; VATTI; ZABALO MANRIQUE DE LARA, 2020). Os pacientes, nove homens (25 – 71 anos) e cinco mulheres (20 – 58 anos), foram monitorados com vídeo-EEG contendo gravações de 1 ou 2 canais de ECG com uma taxa de amostragem de 512 Hz. Por fim, uma terceira base de dados, MIT/BIH Arrhythmia contendo sinais sem crises foi utilizada para os testes dos modelos quanto a alarmes falsos.

4.1.2 Extração da VFC

Para as predições baseadas em VFC há várias métricas que já foram extraídas e estudadas em trabalhos anteriores (JEPPESEN *et al.*, 2020; PAVEI *et al.*, 2017). As métricas podem ser classificadas em dois grandes grupos: linear e não linear. Entre as principais métricas lineares derivadas da série temporal construída com intervalos de tempo entre batimentos cardíacos estão: a média dos intervalos NN, a raiz média da diferença quadrada entre batimentos cardíacos normais consecutivos (RMSSD) e o desvio padrão dos intervalos NN (SDNN).

Com relação às métricas não lineares, estas podem ser derivadas a partir do gráfico de Poincaré que possui a finalidade de ajudar a quantificar a autossimilaridade de uma série temporal. As principais métricas deste grupo são: o índice cardio-simpático (CSI), o índice cardio-vagal (CVI), o CSI modificado (JEPPESEN *et al.*, 2015b) e a razão CSI/CVI. Além das métricas mencionadas, neste estudo explorou-se um dos parâmetros de Hjorth que é comumente utilizado para analisar sinais de EEG, refletindo a variação de uma função temporal, tal característica é chamada de atividade Hjorth (AT) (Y *et al.*, 2019).

4.1.3 Hipóteses

Seguindo as abordagens comuns das pesquisas com os sinais de EEG para predição de crises epilépticas, a suposição básica é que uma convulsão não ocorre de maneira repentina, ou seja, o processo se inicia vários minutos a horas antes das manifestações clínicas, ou seja, durante a fase pré-ictal (XU *et al.*, 2020). Baseado

nessa afirmação, diversas pesquisas anteriores (XU *et al.*, 2020; CHEN, H.-H.; CHERKASSKY, 2020b; ABDELHAMEED; BAYOUMI, 2021; GADHOUMI; LINA; GOTMAN, 2013) tiveram por objetivo a extração de características cerebrais para compreender melhor as mudanças significativas que ocorrem durante a fase pré-ictal e que são úteis para os estudos de predição de crises baseadas em sinais de EEG (CHEN, H.-H.; CHERKASSKY, 2020b). Deste modo, é possível basear-se nesta mesma hipótese com relação a VFC (ROMIGI *et al.*, 2020; PAVEL *et al.*, 2017), seja a partir da avaliação de métricas relevantes na predição de convulsões a partir de sinais de ECG. A seguir serão levantadas diversas suposições baseadas na literatura para que se possa classificar as diferentes fases dos sinais de ECG contendo indícios de crises epiléticas.

- **Métricas lineares:** ao analisar as métricas lineares, fizemos as seguintes suposições com base em (SHAFFER, Fred; GINSBERG, J. P., 2017): à medida que a frequência dos batimentos cardíacos aumenta, os intervalos NN, como também a VFC, diminuem em valor absoluto, isto é, os intervalos de tempo entre os batimentos cardíacos ficam mais curtos. Durante os períodos ictais, a frequência cardíaca aumenta, indicando uma diminuição da VFC com relação à fase interictal (linha de base), e há também uma dominância do ramo simpático (ativado em condições de estresse) em contrapartida, à atividade vagal (ativada em momentos de repouso).
- **Métricas não lineares:** uma baixa variabilidade no SNA indica um papel dominante do sistema nervoso simpático (frequência cardíaca mais alta) sobre o ramo parassimpático (SHAFFER, Fred; GINSBERG, J. P., 2017). É razoável supor que a métrica CVI não se altere significativamente devido à atividade parassimpática durante as fases pré-ictal e ictal, visto que é um índice de avaliação deste ramo. Por outro lado, espera-se que os índices CSI e CSI modificado aumentem subitamente momentos imediatamente anteriores ao início de uma crise (pré-ictal), como também durante a crise (ictal) quando comparado a linha de base do sinal (fase interictal). Espera-se também que o parâmetro de Hjorth apresente a tendência de desequilíbrio entre os ramos simpático e parassimpático, ou seja, a medida que o início de uma crise se aproxime, o valor de AT tenderá a aumentar com relação à linha de base.

4.2 CLASSIFICADORES DE APRENDIZADO DE MÁQUINA SUPERVISIONADOS

Para equilibrar a etapa de treinamento do estimador, foi utilizada a técnica de estratificação que mantém a mesma porcentagem de amostras para cada fase rotulada (PEDREGOSA *et al.*, 2011). Seguindo o fluxo mostrado na Figura 67, a primeira

etapa se inicia com a aquisição dos intervalos RR a partir do front-end analógico conforme mostrado no capítulo anterior, então os intervalos RR identificados são avaliados por algoritmos que possuem como finalidade remover eventuais batimentos ectópicos e *outliers*. Na sequência, além da extração da VFC a partir da construção da série temporal com os batimentos detectados, as métricas derivadas da VFC também são extraídas e segmentadas. A característica extraída e segmentada é então normalizada com base no valor mínimo e máximo para uma faixa de zero a um. Na última etapa, os modelos são treinados, validados e testados com dados totalmente novos, e o melhor modelo em termos de custos computacionais, acurácia, sensibilidade, especificidade e taxa de falsos positivos é escolhido e embarcado em um microcontrolador.

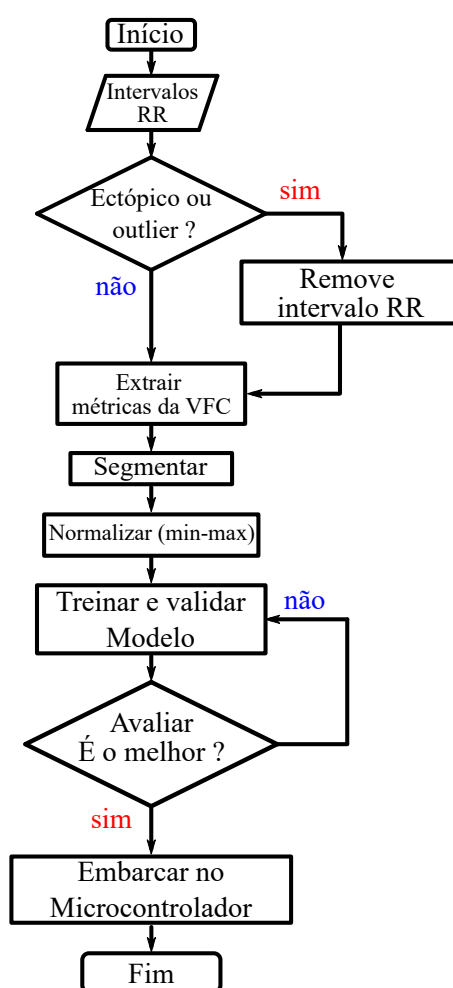


Figura 67 – Fluxograma de trabalho para a extração das métricas da VFC e classificação dos diferentes períodos de um sinal contendo crises epilépticas.

Dos modelos treinados, validados e testados, este trabalho considerou para comparação apenas aqueles que obtiveram uma sensibilidade acima de 85 % para as três fases de classificação possíveis. Essa consideração permite que o modelo escolhido seja usado em aplicações de tempo real de forma confiável. Os modelos de aprendizado de máquina supervisionados utilizados neste trabalho foram: a árvore de decisão (DT, do inglês *Decision Tree*), a árvore extra (ET, do inglês *Extra Tree*), a

floresta aleatória (RF, do inglês *Random Forest*), k-vizinhos mais próximos (KNN, do inglês *K-Nearest Neighbors*), boost adaptativo (ADA, do inglês *Adaptive Boosting*), a máquina de vetores de suporte (SVM, do inglês *Support Vector Machine*) e a rede neural artificial (ANN, do inglês *Artificial Neural Network*).

4.2.1 Resultados e discussões

Usando a análise de componentes principais (PCA) (SCHÖLKOPF; SMOLA; MÜLLER, 1998) foi possível reduzir a dimensionalidade de dezessete métricas abordadas para apenas três, são elas: a média dos intervalos RR, a atividade de Hjorth (AT) e o CSI modificado. Os primeiros resultados extraídos a partir da VFC estão mostrados na Figura 68.

Nesta análise foram considerados quatro casos de pacientes oriundos da base de dados do Departamento de Neurologia e Neurofisiologia do College of Siena (DETTI; VATTI; ZABALO MANRIQUE DE LARA, 2020). Na evolução temporal das métricas normalizadas, isto é, média RR, AT e CSI modificado é possível observar na Figura 68 (a) alterações significativas em todas as métricas analisadas, representando uma variação de 1,5 vezes nas médias das três métricas medidas na fase pré-ictal, que neste caso era de 5 minutos antes da crise. Na Figura 68 (b) é possível observar a partir de 3 minutos antes da crise, uma grande variação nas métricas correspondentes a média RR e CSI modificado, com variações respectivas de 1,6 e 6,3 vezes às médias obtidas durante a fase interictal. Em (c), com relação ao período interictal, no período pré-ictal, isto é, 5 minutos antes da crise, é possível observar variações de 1,3 vezes na média RR, 2,1 vezes no CSI modificado e 2,7 vezes na AT medida. Por último, em (d) é possível observar variações de 1,3 vezes no valor médio medido a partir de 3 minutos antes do início da crise. Os resultados obtidos nesta análises são muito úteis do ponto de vista da aplicação dessas métricas em futuros sistemas preditivos para envios de sinais de alarme ao indivíduo ou cuidador.

Outra análise foi realizada visando analisar as características extraídas de um sinal de ECG do mesmo conjunto de dados. Os resultados mostrados a seguir na Figura 69 são oriundos da extração de métricas da VFC de uma mulher de 27 anos com três inícios focais de consciência prejudicada (IAS, do inglês *impaired awareness seizures*).

As seguintes medições foram coletadas pelo algoritmo de pré-processamento dos batimentos detectados, utilizando uma janela de aquisição de 5 minutos com um passo deslizante de 1 s. Segundo os achados, a medida que o início das crises se aproxima, a frequência dos batimentos cardíacos aumenta, resultando na diminuição da VFC e, conseqüentemente, dos intervalos RR. Por outro lado, ambas as métricas da atividade de Hjorth (AT) e CSI modificado aumentam significativamente, conforme mostrado pelos marcadores destacados em verde na figura. Também é possível observar

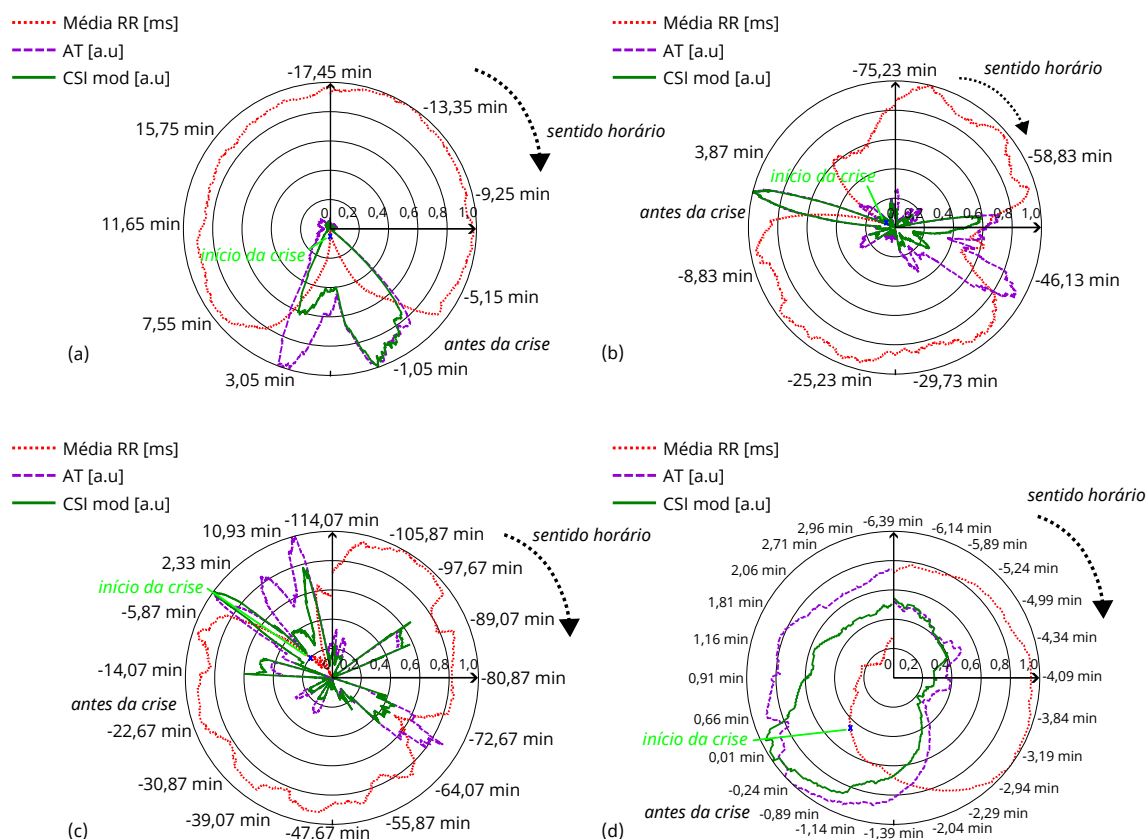


Figura 68 – Evolução temporal das métricas normalizadas média RR, AT e CSI modificado. Nesta análise foram considerados quatro casos de pacientes oriundos da base de dados do Departamento de Neurologia e Neurofisiologia do College of Siena (DETTI; VATTI; ZABALO MANRIQUE DE LARA, 2020). Em (a) é possível observar alterações significativas em todas as métricas analisadas, representando uma variação 1,5 vezes nas médias das três métricas medidas na fase pré-ictal, neste caso, 5 minutos antes da crise. Em (b) observa-se a partir de 3 minutos antes da crise, uma grande variação nas métricas correspondentes a média RR e CSI modificado, com variações respectivas de 1,6 e 6,3 vezes as medições realizadas na fase interictal. Em (c), no período pré-ictal, isto é, 5 minutos antes da crise, é possível observar variações de 1,3 na média RR, 2,1 no CSI modificado e 2,7 vezes a média de AT medida entre os períodos interictal e pré-ictal. Por último, em (d) é possível observar variações de 1,3 vezes no valor médio medido a partir de 3 minutos antes do início da crise.

que a Figura 69 (b) mostra dois marcadores destacados em vermelho, os quais correspondem ao parâmetro CSI modificado sem alterações, significando uma classificação incorreta pelos modelos, ou seja, há um falso-positivo.

As bases de dados "Postictal" e "Siena" compreendem de sinais que apresentam as fases interictal, pré-ictal e ictal, e por isso foram utilizadas no treinamento e validação dos modelos de classificação, totalizando 97,47 horas. Além disso, utilizou-se 14,08 horas de dados totalmente novos obtidos de seis pacientes, os quais foram usados para testar os modelos. Na última avaliação de teste, as taxas de falsos positivos

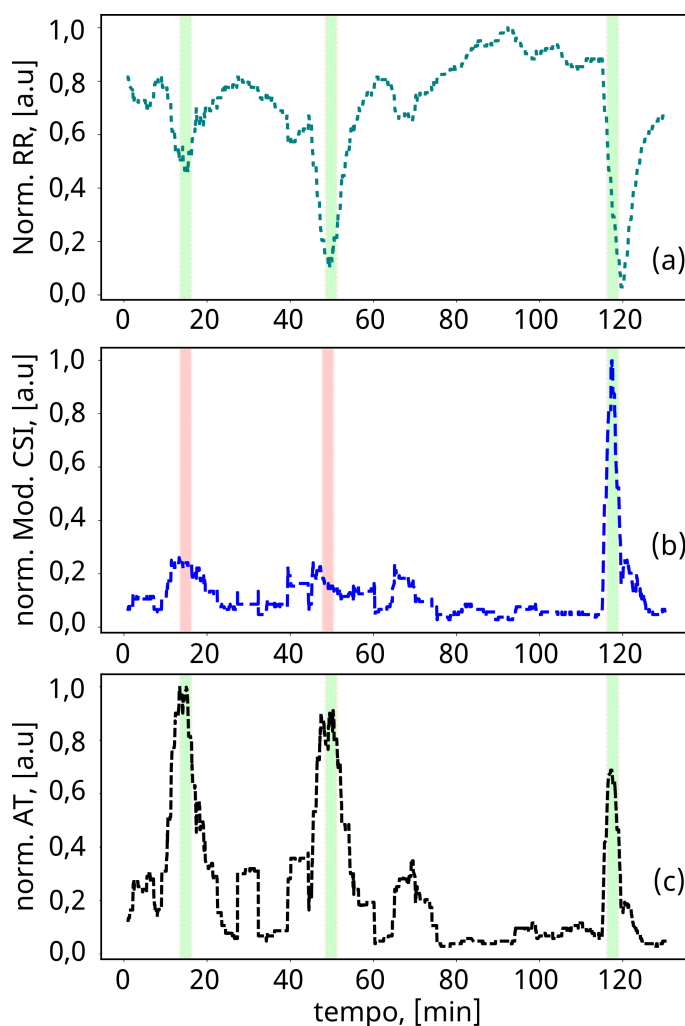


Figura 69 – Características extraídas e normalizadas de uma paciente com três crises. (a) média dos intervalos RR, (b) CSI modificado, e (c) a métrica da atividade de Hjorth (AT).

dos modelos foram calculadas usando 31,17 horas de períodos classificados como interictais da base MIT/BIH Arrhythmia. Para o estudo comparativo foi usada a biblioteca Python Scikit Learn (PEDREGOSA *et al.*, 2011) que possibilitou a construção dos modelos supervisionados e que estão apresentados abaixo.

- **Decision Tree (DT):** class weight: "balanced", criterion: "entropy", maximum depth: 64, minimum samples leaf: 4, minimum samples split: 16;
- **Extra Tree (ET):** criterion: "entropy", maximum depth: 30, minimum samples leaf: 2, minimum samples split: 16;
- **Random Forest (RF):** bootstrap: "false", maximum depth: 20, minimum samples leaf: 2;
- **K-Nearest Neighbours (KNN):** algorithm: "kd_tree", leaf size: 40;
- **Adaptive Boost (ADA):** learning rate: 0.8, number of estimators: 32, base estimator: Decision Tree;

- **Support Vector Machine Classifier (SVM):** *C: 100, class weight: "balanced", coef0: 1, decision function shape: "ovo", degree: 10, kernel: "poly";*
- **Artificial Neural Network:** *weight constraint: 5, loss: "categorical_crossentropy", epochs: 200, dropout rate: 0.0, batch size: 100, activation: "softmax".* Construída com duas camadas escondidas contendo 128 neurônios, e 64 perceptrons utilizando a função de ativação "relu".

As diversas configurações mostradas na Tabela 16 foram escolhidas a partir da técnica de busca aleatória, por meio da variação dos parâmetros internos dos modelos durante as rodadas de treinamento/validação, isto é, para classificação dos conjuntos de métricas extraídas da VFC e as quais foram utilizadas como entradas desses modelos.

Tabela 16 – Resultados de validação para diferentes modelos preditores supervisionados.

Modelo	Fase	ACC (%)	Sen (%)	Spe (%)	PPV (%)	NPV (%)	^a FPR	^b FPR
DT	Interictal	97,70	100,0	96,55	93,55	100,0	0,03448	-
	Preictal	84,29	93,10	79,89	69,83	95,86	0,20115	0,03568
	Ictal	86,59	59,77	100,0	100,0	83,25	0,00000	0,01001
ET	Interictal	92,59	100,0	88,89	81,82	100,0	0,11111	-
	Preictal	89,27	77,39	95,21	88,99	89,39	0,04789	0,02913
	Ictal	96,68	90,42	99,81	99,58	95,42	0,00192	0,00860
RF	Interictal	95,27	100,0	92,91	87,58	100,0	0,07088	-
	Preictal	89,78	85,82	91,76	83,90	92,83	0,08238	0,03311
	Ictal	94,51	83,52	100,0	100,0	92,39	0,00000	0,00862
KNN	Interictal	89,40	100,0	84,10	75,87	100,0	0,15900	-
	Preictal	83,14	73,18	88,12	75,49	86,79	0,11877	0,02933
	Ictal	89,91	70,50	99,62	98,92	87,10	0,00383	0,00950
ADA	Interictal	96,17	100,0	94,25	89,69	100,0	0,05747	-
	Preictal	95,27	88,51	98,66	97,06	94,50	0,01341	0,03810
	Ictal	99,11	97,32	100,0	100,0	98,68	0,00000	0,00816
SVM	Interictal	96,93	100,0	95,40	91,58	100,0	0,04598	-
	Preictal	97,57	97,70	97,51	95,15	98,83	0,02490	0,04245
	Ictal	94,76	86,21	99,04	97,83	93,49	0,00958	0,01835
ANN	Interictal	94,13	84,67	98,85	97,36	92,81	0,01149	-
	Preictal	94,25	100,0	91,38	85,29	100,0	0,08621	0,03100
	Ictal	91,19	84,67	94,44	88,40	92,50	0,05556	0,00907

^aTaxa de falsos positivos referentes a aplicação dos bancos de dados "Postictal" e "Siena", contendo 31,17 horas das fases interictal, pré-ictal e ictal; ^bTaxa de falsos positivos considerando 14,07 horas de dados interictais da base de dados MIT-BIH Arrhythmia. Configuração utilizada: 8 GB de memória, CPU i5-1,8 GHz. Custo computacional médio considerando 20 execuções de treinamento e validação dos modelos: DT — 3,24 min.; ET — 17,3 min.; RF — 121,23 min.; KNN — 155,26 min.; ADA — 159,32 min.; SVM — 1538,4 min.; ANN — 6306,31 min.

Conforme a Tabela 16, é possível tirar as seguintes conclusões: o ANN foi o classificador que obteve a maior sensibilidade e conseguiu reconhecer períodos pré-ictais com sensibilidade de 100 %, como também quando observado o valor preditivo negativo (VPN), significando a probabilidade de 100 % de um paciente não estar no período pré-ictal. Esses resultados são especialmente interessantes, ao poderem ser aplicados a sistemas de alarme vestíveis, que podem alertar o paciente em casos de crises, ou caso contrário, se não ocorrer nenhum alarme, o paciente pode continuar realizando as suas tarefas normalmente.

Em termos de especificidade (Spe), que significa a proporção de dados de entrada classificados como não pré-ictais entre os que não o são, o melhor modelo obtido foi o ADA com 98,66 %. O ADA também alcançou o menor FPR, apenas 0,013, e o maior valor preditivo positivo (PPV) 97,06 % para períodos pré-ictais entre todos os modelos ao considerar ambos os conjuntos de dados. Apesar dos resultados interessantes, ADA perdeu quase 11,6 % dos períodos pré-ictais em comparação com ANN, o que pode ser um problema para pacientes com várias crises em curtos períodos. Ainda analisando os resultados, o modelo SVM alcançou a melhor acurácia de 97,57 % para identificação do período pré-ictal. Apesar do segundo maior custo computacional, o modelo SVM ficou em segundo lugar quando consideradas as métricas de sensibilidade, especificidade e valor preditivo negativo, com as taxas de 97,70 %, 97,51 % e 98,83 %, respectivamente.

Este conjunto de características torna o modelo SVM como o melhor classificador para predição de crises levando-se em consideração os conjuntos de dados utilizados. Além disso, para aplicações vestíveis, o modelo SVM pode ser treinado de modo *offline* ou utilizando-se das vantagens da computação em nuvem e, em seguida, embarcado em um microcontrolador, minimizando-se com isso, o problema dos custos para treinamento.

A partir do último resultado, chega-se ao final das análises realizadas nesta tese e também das contribuições propostas para o estudo da predição de crises epiléticas. Por meio de um sistema composto por diversos circuitos que poderão ser utilizados no condicionamento de sinais de ECG, bem com na extração de batimentos cardíacos e por fim na classificação dos diferentes períodos de uma crise epilética, abre-se a partir disso um novo horizonte para futuros equipamentos que possam ser utilizados como ferramentas em tratamentos alternativos ou complementares aos métodos convencionais propostos até o momento.

5 CONCLUSÃO

Esta tese apresentou uma solução alternativa aos métodos convencionais baseados no uso do EEG para o monitoramento de pacientes com epilepsia. A solução proposta consistiu em um sistema inteiramente integrado para a aquisição e condicionamento de sinais de ECG e detecção de batimentos cardíacos. Os pulsos gerados da detecção dos batimentos foram utilizados para a extração da variabilidade da frequência cardíaca e suas métricas, que por sua vez foram utilizadas para o treinamento, validação e testes de algoritmos de aprendizado de máquina. Ao final do estudo, o melhor modelo foi escolhido e embarcado em um microcontrolador tendo como objetivo a predição de crises epiléticas. O AFE completo com os circuitos auxiliares consumiu apenas 6,42 μW de potência o que é ideal para o uso em sistemas embarcados e dispositivos biomédicos vestíveis ou implantáveis. Além disso, novas topologias de circuitos foram propostas e validadas como também contribuições significativas em circuitos já presentes na literatura, objetivando-se o uso em aplicações de baixo consumo.

Conforme visto durante o estudo, foram comparados algoritmos de aprendizado de máquina supervisionados para a predição de crises epiléticas. Três métricas extraídas da VFC foram usadas para treinar, validar e testar os modelos estudados. Além disso, três bases contendo mais de 100 horas de dados foram utilizadas para a avaliação dos algoritmos. Segundo os resultados obtidos, considerando apenas os períodos pré-ictais, o melhor modelo estudado foi o SVC que obteve a maior acurácia de 97,57 %, e, além disso, um dos melhores resultados considerando as métricas de sensibilidade, especificidade e valor preditivo negativo, alcançando taxas de 97,70 %, 97,51 % e 98,83 %, respectivamente.

Algumas limitações do sistema proposto incluem a operação com sinais presentes na faixa de 0,1 a 500 Hz, correspondente a banda de operação do LNA, para não ocorrerem eventuais distorções. Além disso, a tensão de alimentação de 1,8 V necessária para o devido funcionamento do sistema projetado pode diferir das tensões de alimentação dos microcontroladores comerciais, sendo necessário o uso de reguladores lineares de tensão. E por fim, a necessidade de um ajuste manual na corrente de comparação do novo detector de batimentos cardíacos o que não é um problema, pois os sinais que chegam em sua entrada são filtrados e possuem um nível DC estabelecido, ou seja, não há flutuações no sinal, beneficiando a operação do circuito.

Baseado no desempenho do sistema proposto, isto é, o AFE e os algoritmos estudados, espera-se que futuramente os indivíduos que possuem crises epiléticas e especificamente aos que possuem quadros refratários aos tratamentos convencionais possam se beneficiar das contribuições desta tese. Além disso, os resultados proporcionados por este estudo com relação às características derivadas da VFC po-

derão servir de base para futuros sistemas de predição de crises, possibilitando a uma melhoria na qualidade de vida dos indivíduos e cuidadores, seja por meio de dispositivos vestíveis ou para tratamentos futuros que surjam a partir deste e de outros estudos. Neste sentido, espera-se também que os circuitos desenvolvidos nesta tese possam ser utilizados em novos projetos de sistemas de baixo consumo totalmente integrados a serem aplicados na área de Engenharia Biomédica, seja para aquisição ou condicionamento de sinais como também a extração de métricas compreendidas em diversos outros contextos fisiológicos, não se limitando o uso do sistema aos sinais de eletrocardiograma.

5.1 TRABALHOS FUTUROS

Visto que todos os circuitos elaborados nesta tese encontram-se em fase final, isto é, com as validações pós-leiaute completas, a próxima etapa será a prototipagem do *chip* em tecnologia CMOS. Após isso, devem ser realizados os testes de caracterização elétrica em bancada dos circuitos individuais, bem como do sistema completo. Concluída a etapa de validação em bancada, deverá ser proposta a utilização do sistema *in-vivo*, sendo esta realizada por meio da integração do *chip* fabricado com o algoritmo embarcado em microcontrolador em uma única placa de circuito impresso dedicada a predição de crises epilépticas.

Espera-se que ao final deste longo projeto, pacientes com epilepsia refratária aos tratamentos convencionais possam se beneficiar desta solução alternativa complementar, tendo a oportunidade de se preparar frente a imprevisibilidade das crises. Há também a perspectiva de que trabalhos futuros possam utilizar a predição proporcionada pelo sistema proposto com o intuito de estudar mecanismos de prevenção das crises, seja por meio da estimulação vagal, medicamentos, ou eventuais soluções que possam surgir a partir dos achados desta tese.

REFERÊNCIAS

ABBASALIZADEH, Soolmaz; SHEIKHAEI, Samad; FOROUZANDEH, Behjat. A 0.8-V supply bulk-driven operational transconductance amplifier and Gm-C filter in 0.18 μm CMOS process. **International Journal of Circuit Theory and Applications**, v. 43, n. 7, p. 929–943, 2015. eprint:
<https://onlinelibrary.wiley.com/doi/pdf/10.1002/cta.1985>.

ABDELHAMEED, Ahmed; BAYOUMI, Magdy. A Deep Learning Approach for Automatic Seizure Detection in Children With Epilepsy. **Frontiers in Computational Neuroscience**, v. 15, 2021. ISSN 1662-5188.

AGOSTINHO, Peterson R.; HADDAD, Sandro A. P.; DE LIMA, Jader A.; SERDIJN, Wouter A. An ultra low power CMOS pA/V transconductor and its application to wavelet filters. **Analog Integrated Circuits and Signal Processing**, v. 57, n. 1, p. 19–27, nov. 2008. ISSN 1573-1979.

AMIN, Seyed; SABZEVARI, Hosseini. An Ultra-Low-Power QRS-Detection System Based on Level-Crossing Sampling. *In*: 2018 Iranian Conference on Electrical Engineering (ICEE). [S.l.]: IEEE, 2018. P. 1456–1461.

ANGELO MACHADO, Lucia Machado Haertel. **Neuroanatomia funcional**. 3. ed. Brasil: Atheneu, 2013. P. 360. ISBN 9788538804574.

ARNAUD, A.; FIORELLI, R.; GALUP-MONTORO, C. Nanowatt, Sub-nS OTAs, With Sub-10-mV Input Offset, Using Series-Parallel Current Mirrors. **IEEE Journal of Solid-State Circuits**, v. 41, n. 9, p. 2009–2018, jul. 2006.

ARNAUD, A.; PUYOL, R.; HARDY, D.; MIGUEZ, M.; GAK, J. Bulk Linearization Techniques. *In*: 2019 IEEE International Symposium on Circuits and Systems (ISCAS). [S.l.: s.n.], mai. 2019. P. 1–5.

BAEK, Hyun; CHO, Chul-Ho; CHO, Jaegeol; WOO, Jong-Min. Reliability of Ultra-Short-Term Analysis as a Surrogate of Standard 5-Min Analysis of Heart Rate Variability. **Telemedicine journal and e-health : the official journal of the American Telemedicine Association**, v. 21, mar. 2015.

BAUMGARTNER, Christoph; LURGER, S; LEUTMEZER, Fritz. Autonomic symptoms during epileptic seizures. **Epileptic disorders : international epilepsy journal with videotape**, v. 3, p. 103–16, out. 2001.

BAURA, Gail. Chapter 15 - Cochlear implants. *In*: BAURA, Gail (Ed.). **Medical Device Technologies (Second Edition)**. Second Edition. [S.l.]: Academic Press, 2021. P. 373–396. ISBN 978-0-12-811984-6.

BEHBAHANI, Soroor; JAFARNIA DABANLOO, Nader; MOTIE NASRABADI, Ali. Ictal Heart Rate Variability Assessment with Focus on Secondary Generalized and Complex Partial Epileptic Seizures. **advances in bio research**, v. 4, p. 50–58, mar. 2013.

BENICZKY, Sándor; WIEBE, Samuel; JEPPESEN, Jesper; TATUM, William O.; BRAZDIL, Milan; WANG, Yuping; HERMAN, Susan T.; RYVLIN, Philippe. Automated seizure detection using wearable devices: A clinical practice guideline of the International League Against Epilepsy and the International Federation of Clinical Neurophysiology. **Clinical Neurophysiology**, v. 132, n. 5, p. 1173–1184, 2021. ISSN 1388-2457.

BEYRAMIENANLOU, Hamed; LOTFIVAND, Nasser. An Efficient Teager Energy Operator-Based Automated QRS Complex Detection. **Journal of Healthcare Engineering**, v. 2018, 2018.

BHATTACHARYA, Abhijeet; BAWEJA, Tanmay; KARRI, S. P. K. Epileptic Seizure Prediction Using Deep Transformer Model. **International Journal of Neural Systems**, v. 32, n. 02, p. 2150058, 2022. PMID: 34720065. eprint: <https://doi.org/10.1142/S0129065721500581>.

BILLECI, Lucia; MARINO, Daniela; INSANA, Laura; VATTI, Giampaolo; VARANINI, Maurizio. Patient-specific seizure prediction based on heart rate variability and recurrence quantification analysis. **PLOS ONE**, Public Library of Science, v. 13, n. 9, p. 1–21, set. 2018.

BRENNAN, M.; PALANISWAMI, M.; KAMEN, P. Do existing measures of Poincare plot geometry reflect nonlinear features of heart rate variability? **IEEE Transactions on Biomedical Engineering**, v. 48, n. 11, p. 1342–1347, 2001.

BURGUERA, Antoni. Using Machine Learning and Heart Rate Variability Features to Predict Epileptic Seizures. *In*.

CAMACHO-GALEANO; E.M.; GALUP-MONTORO, C.; SCHNEIDER, M.C. A 2-nW 1.1-V self-biased current reference in CMOS technology. **IEEE Transactions on Circuits and Systems II: Express Briefs**, v. 52, n. 2, p. 61–65, 2005.

CHEN, Hsiang-Han; CHERKASSKY, Vladimir. Performance metrics for online seizure prediction. **Neural Networks**, v. 128, p. 22–32, 2020. ISSN 0893-6080.

CHEN, Hsiang-Han; CHERKASSKY, Vladimir. Performance metrics for online seizure prediction. **Neural Networks**, v. 128, p. 22–32, 2020. ISSN 0893-6080.

CHEN, Zhe Sage *et al.* Interictal EEG and ECG for SUDEP Risk Assessment: A Retrospective Multicenter Cohort Study. **Frontiers in Neurology**, v. 13, 2022. ISSN 1664-2295.

CICCONE, Anthony B.; SIEDLIK, Jacob A.; WECHT, Jill M.; DECKERT, Jake A.; NGUYEN, Nhuquynh D.; WEIR, Joseph P. Reminder: RMSSD and SD1 are identical heart rate variability metrics. **Muscle & Nerve**, v. 56, n. 4, p. 674–678, 2017. eprint: <https://onlinelibrary.wiley.com/doi/pdf/10.1002/mus.25573>.

COLLETTA, Gustavo; FERREIRA, Luis and Pimenta, Tales. A 0.25-V 22-nS symmetrical bulk-driven OTA for low-frequency G_m G_m -C applications in 130-nm digital CMOS process. **Analog Integrated Circuits and Signal Processing**, v. 81, p. 377–383, nov. 2014.

CÖMERT, Alper; HONKALA, Markku; HYTTINEN, Jari. Effect of pressure and padding on motion artifact of textile electrodes. **Biomedical engineering online**, v. 12, p. 26, abr. 2013.

CUNHA, A.I.A.; SCHNEIDER, M.C.; GALUP-MONTORO, C. An MOS transistor model for analog circuit design. **IEEE Journal of Solid-State Circuits**, v. 33, n. 10, p. 1510–1519, 1998.

DEEPU, C. J.; XU, X. Y.; WONG, D. L.T.; HENG, C. H.; LIAN, Y. A 2.3 μ W ECG-On-Chip for Wireless Wearable Sensors. **IEEE Transactions on Circuits and Systems II: Express Briefs**, v. 65, n. 10, p. 1385–1389, 2018. ISSN 15497747.

DEEPU, Chacko John; ZHANG, Xiaoyang; HENG, Chun Huat; LIAN, Yong. A 3-Lead ECG-on-chip with QRS detection and lossless compression for wireless sensors. **IEEE**

Transactions on Circuits and Systems II: Express Briefs, IEEE, v. 63, n. 12, p. 1151–1155, 2016. ISSN 15497747.

DEGIORGIO, Christopher; MILLER, Patrick; MEYMANDI, Sheba; CHIN, Alex; EPPS, Jordan; GORDON, Steven; GORNBEIN, Jeffrey; HARPER, Ronald. RMSSD, a measure of vagus-mediated heart rate variability, is associated with risk factors for SUDEP: The SUDEP-7 Inventory. **Epilepsy & behavior : E&B**, v. 19, p. 78–81, set. 2010.

DELIYANNIS, T.; SUN, Y.; FIDLER, J.K. **Continuous-Time Active Filter Design**. [S.l.]: CRC Press, 2019. (Electronic Engineering Systems). ISBN 9781439821879.

DETTI, Paolo; VATTI, Giampaolo; ZABALO MANRIQUE DE LARA, Garazi. EEG Synchronization Analysis for Seizure Prediction: A Study on Data of Noninvasive Recordings. **Processes**, v. 8, n. 7, 2020. ISSN 2227-9717.

DONO, Fedele *et al.* Perampanel enhances the cardiovagal tone and heart rate variability (HRV) in patients with drug-resistant temporal lobe epilepsy. **Seizure**, v. 99, p. 16–23, 2022. ISSN 1059-1311.

EFTEKHAR, A.; SIVYLLA, E. P.; TIMOTHY, G. C. Towards a next generation neural interface: Optimizing power, bandwidth and data quality, p. 122–125, 2010.

FISHER, Robert S. Redefining epilepsy. **Current opinion in neurology**, v. 28, n. 2, p. 130–135, abr. 2015. ISSN 1350-7540.

FREITAS, Maria Eliza; RUIZ-LOPEZ, Marta; DALMAU, Josep; ERRO, Roberto; PRIVITERA, Michael; ANDRADE, Danielle; FASANO, Alfonso. Seizures and movement disorders: phenomenology, diagnostic challenges and therapeutic approaches. *BMJ Publishing Group Ltd*, v. 90, n. 8, p. 920–928, 2019.

FUJIWARA, Koichi *et al.* Epileptic Seizure Prediction Based on Multivariate Statistical Process Control of Heart Rate Variability Features. **IEEE Transactions on Biomedical Engineering**, v. 63, n. 6, p. 1321–1332, 2016.

GADHOUMI, Kais; LINA, jean-marc; GOTMAN, Jean. Seizure prediction in patients with mesial temporal lobe epilepsy using EEG measures of state similarity. **Clinical neurophysiology : official journal of the International Federation of Clinical Neurophysiology**, v. 124, mai. 2013.

GAK, Joel; MIGUEZ, Matias R; ARNAUD, Alfredo. Nanopower OTAs with improved linearity and low input offset using bulk degeneration. **IEEE Transactions on Circuits and Systems I: Regular Papers**, IEEE, v. 61, n. 3, p. 689–698, 2013.

GALUP-MONTORO, C.; SCHNEIDER, M. C.; LOSS, I. J. B. Low output conductance composite MOSFET's for high frequency analog design. v. 5, p. 783–786, 1994.

GALUP-MONTORO, C.; SCHNEIDER, M. C.; LOSS, I. J. B. Series-parallel association of FET's for high gain and high frequency applications. **IEEE Journal of Solid-State Circuits**, v. 29, n. 9, p. 1094–1101, jul. 1994. ISSN 1558-173X.

GAO, Yikai; CHEN, Xun; LIU, Aiping; LIANG, Deng; WU, Le; QIAN, Ruobing; XIE, Hongtao; ZHANG, Yongdong. Pediatric Seizure Prediction in Scalp EEG Using a Multi-Scale Neural Network With Dilated Convolutions. **IEEE Journal of Translational Engineering in Health and Medicine**, v. 10, p. 1–9, 2022.

GHAUSI, Mohammed Shuaib. Introduction to distributed-parameter networks. *In*.

GOLDBERGER, Ary L. *et al.* PhysioBank, PhysioToolkit, and PhysioNet. **Circulation**, v. 101, n. 23, e215–e220, 2000. eprint:

<https://www.ahajournals.org/doi/pdf/10.1161/01.CIR.101.23.e215>.

GOZZINI, F.; FERRARI, G.; SAMPIETRO, M. Linear transconductor with rail-to-rail input swing for very large time constant applications. **Electronics Letters**, v. 42, n. 19, p. 1069–1070, 2006.

GUPTA, Shantanu; SAXENA, Vishal; CAMPBELL, Kristy; BAKER, R. W-2W Current Steering DAC for Programming Phase Change Memory. *In*: p. 1–4.

HARRISON, R.R.; CHARLES, C. A low-power low-noise CMOS amplifier for neural recording applications. **IEEE Journal of Solid-State Circuits**, v. 38, n. 6, p. 958–965, 2003.

HOLLEMAN, Jeremy; MISHRA, Apurva; DIORIO, Chris; OTIS, Brian. A micro-power neural spike detector and feature extractor in .13 μ m CMOS. *In*: 2008 IEEE Custom Integrated Circuits Conference. [S.l.: s.n.], 2008. P. 333–336.

HSU, Che-Hao; TSAI, Ming-Ya; HUANG, Go-Shine; LIN, Tso-Chou; CHEN, Kuen-Pao; HO, Shung-Tai; SHYU, Liang-Yu; LI, Chi-Yuan. Poincaré plot indexes of heart rate

variability detect dynamic autonomic modulation during general anesthesia induction. **Acta Anaesthesiologica Taiwanica**, v. 50, n. 1, p. 12–18, 2012. ISSN 1875-4597.

IEONG, Chio In; MAK, Pui In; LAM, Chi Pang; DONG, Cheng; VAI, Mang I.; MAK, Peng Un; PUN, Sio Hang; WAN, Feng; MARTINS, Rui P. A 0.83- μ W QRS detection processor using quadratic spline wavelet transform for wireless ECG acquisition in 0.35- μ m CMOS. **IEEE Transactions on Biomedical Circuits and Systems**, v. 6, n. 6, p. 586–595, 2012. ISSN 19324545.

ISLAM, Md; ZHAO, Xuyang; MIAO, Yao; SUGANO, Hidenori; TANAKA, Toshihisa. Epileptic seizure focus detection from interictal electroencephalogram: a survey. **Cognitive Neurodynamics**, mai. 2022.

JANSEN, K.; LAGAE, L. Cardiac changes in epilepsy. **Seizure**, v. 19, n. 8, p. 455–460, 2010. ISSN 1059-1311.

JEONG, Hyunbeen; KIM, Jisung; SEO, Jong-Mo; NEVIANI, Andrea. Neurostimulators for high-resolution artificial retina: ASIC design challenges and solutions. **Journal of Neural Engineering**, v. 19, nov. 2022.

JEPPESEN, Jesper; BENICZKY, Sándor; JOHANSEN, Peter; SIDENIUS, Per; FUGLSANG-FREDERIKSEN, Anders. Detection of epileptic seizures with a modified heart rate variability algorithm based on Lorenz plot. **Seizure**, v. 24, p. 1–7, 2015. ISSN 1059-1311.

JEPPESEN, Jesper; BENICZKY, Sándor; JOHANSEN, Peter; SIDENIUS, Per; FUGLSANG-FREDERIKSEN, Anders. Detection of epileptic seizures with a modified heart rate variability algorithm based on Lorenz plot. **Seizure**, v. 24, p. 1–7, jan. 2015.

JEPPESEN, Jesper; FUGLSANG-FREDERIKSEN, Anders; JOHANSEN, Peter; CHRISTENSEN, Jakob; WÜSTENHAGEN, Stephan; TANKISI, Hatice; QERAMA, Erisela; BENICZKY, Sándor. Seizure detection using heart rate variability: A prospective validation study. **Epilepsia**, v. 61, S1, s41–s46, 2020. eprint: <https://onlinelibrary.wiley.com/doi/pdf/10.1111/epi.16511>.

JEPPESEN, Jesper; FUGLSANG-FREDERIKSEN, Anders; JOHANSEN, Peter; CHRISTENSEN, Jakob; WÜSTENHAGEN, Stephan; TANKISI, Hatice; QERAMA, Erisela; HESS, Alexander; BENICZKY, Sándor. Seizure detection based on

heart rate variability using a wearable electrocardiography device. **Epilepsia**, v. 60, set. 2019.

JOLLIFFE, Ian T.; CADIMA, Jorge. Principal component analysis: a review and recent developments. **Philosophical Transactions of the Royal Society A: Mathematical, Physical and Engineering Sciences**, v. 374, n. 2065, p. 20150202, 2016. eprint: <https://royalsocietypublishing.org/doi/pdf/10.1098/rsta.2015.0202>.

JORGENSEN, Sofie D.; ZIBRANDTSEN, Ivan C.; KJAER, Troels W. Ear-EEG-based sleep scoring in epilepsy: A comparison with scalp-EEG. **Journal of Sleep Research**, n/a, n/a, e12921, 2019. eprint: <https://onlinelibrary.wiley.com/doi/pdf/10.1111/jsr.12921>.

JOVEL, C.A.; TOLEDANO, Rafael; ALEDO-SERRANO, Ángel; GARCÍA-MORALES, Irene; GIL-NAGEL, Antonio. Epidemiological profile of epilepsy in low income populations. **Seizure**, v. 56, fev. 2018.

KHATEB, Fabian; KULEJ, Tomasz; AKBARI, Meysam; ŠTEFFAN, Pavel. 0.3-V Bulk-Driven Nanopower OTA-C Integrator in 0.18 μm CMOS. **Circuits, Systems, and Signal Processing**, v. 38, jul. 2018.

KLEIGER, Robert E.; STEIN, Phyllis K.; BIGGER JR., J. Thomas. Heart Rate Variability: Measurement and Clinical Utility. **Annals of Noninvasive Electrocardiology**, v. 10, n. 1, p. 88–101, 2005. eprint: <https://onlinelibrary.wiley.com/doi/pdf/10.1111/j.1542-474X.2005.10101.x>.

KOUTSOS, Ermis; PARASKEVOPOULOU, Sivylla E.; CONSTANDINOU, Timothy G. A 1.5 μW NEO-based spike detector with adaptive-threshold for calibration-free multichannel neural interfaces. *In*: 2013 IEEE International Symposium on Circuits and Systems (ISCAS). [S.l.: s.n.], 2013. P. 1922–1925.

KRUMMENACHER, Francois; JOEHL, Norbert. A 4-MHz CMOS continuous-time filter with on-chip automatic tuning. **IEEE Journal of Solid-State Circuits**, IEEE, v. 23, n. 3, p. 750–758, 1988.

KULEJ, Tomasz. 0.5-V bulk-driven OTA and its applications. **International Journal of Circuit Theory and Applications**, v. 43, n. 2, p. 187–204, 2015. eprint:

<https://onlinelibrary.wiley.com/doi/pdf/10.1002/cta.1932>.

KUO, Ko-Chi; LEUCIUC, Adrian. A linear MOS transconductor using source degeneration and adaptive biasing. **IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing**, IEEE, v. 48, n. 10, p. 937–943, 2001.

KUUSELA, Tom. Methodological Aspects of Heart Rate Variability Analysis. *In*: [S.l.: s.n.], out. 2012. P. 9–42. ISBN 978-1-4398-4980-4.

KWAN, Patrick *et al.* Definition of drug resistant epilepsy: Consensus proposal by the ad hoc Task Force of the ILAE Commission on Therapeutic Strategies. **Epilepsia**, v. 51, n. 6, p. 1069–1077, 2010. eprint:

<https://onlinelibrary.wiley.com/doi/pdf/10.1111/j.1528-1167.2009.02397.x>.

LEAL, Adriana; PINTO, Mauro; LOPES, Fábio; BIANCHI, Anna; HENRIQUES, Jorge; RUANO, Maria; CARVALHO, Paulo de; DOURADO, Antonio; TEIXEIRA, César. Heart rate variability analysis for the identification of the preictal interval in patients with drug-resistant epilepsy. **Scientific Reports**, v. 11, mar. 2021.

LEHMANN, Torsten; CASSIA, Marco. 1-V power supply CMOS cascode amplifier. **IEEE Journal of Solid-State Circuits**, IEEE, v. 36, n. 7, p. 1082–1086, 2001.

LENDE, Marije van der; SURGES, Rainer; SANDER, Ley; THIJS, Roland. Cardiac arrhythmias during or after epileptic seizures. **J Neurol Neurosurg Psychiatry**, v. 192, jun. 2015.

LEUNG, Vincent W.; LEE, Jihun; LI, Siwei; YU, Siyuan; KILFOVLE, Chester; LARSON, Lawrence; NURMIKKO, Arto; LAIWALLA, Farah. A CMOS Distributed Sensor System for High-Density Wireless Neural Implants for Brain-Machine Interfaces. *In*: ESSCIRC 2018 - IEEE 44th European Solid State Circuits Conference (ESSCIRC). [S.l.: s.n.], 2018. P. 230–233.

LEUTMEZER, Fritz; SCHERNTHANER, Christiana; LURGER, Stefanie; PÖTZELBERGER, Klaus; BAUMGARTNER, Christoph. Electrocardiographic Changes at the Onset of Epileptic Seizures. **Epilepsia**, v. 44, n. 3, p. 348–354, 2003. eprint:

<https://onlinelibrary.wiley.com/doi/pdf/10.1046/j.1528-1157.2003.34702.x>.

LI, Y.; MA, Q.; HAIDER, M. R.; MASSOUD, Y. Ultra-low-power high sensitivity spike detectors based on modified nonlinear energy operator, p. 137–140, 2013.

LI, Yang-Guo; MA, Qingyun; HAIDER, Mohammad Rafiqul; MASSOUD, Yehia. Ultra-low-power high sensitivity spike detectors based on modified nonlinear energy operator. *In: IEEE. 2013 IEEE International Symposium on Circuits and Systems (ISCAS)*. [S.l.: s.n.], 2013. P. 137–140.

LINDERT, Nick; SUGII, Toshihiro; TANG, Stephen; HU, Chenming. Dynamic threshold pass-transistor logic for improved delay at lower power supply voltages. **IEEE Journal of Solid-State Circuits**, IEEE, v. 34, n. 1, p. 85–89, 1999.

LIPPMAN, N.; STEIN, K. M.; LERMAN, B. B. Comparison of methods for removal of ectopy in measurement of heart rate variability. **American Journal of Physiology-Heart and Circulatory Physiology**, v. 267, n. 1, h411–h418, 1994. PMID: 7519408. eprint: <https://doi.org/10.1152/ajpheart.1994.267.1.H411>.

LUIZ AITA, A.; BAMPI, S.; JUNG HYUN CHOI. A generator of trapezoidal association of transistors (TAT): improving analog circuits in a pre-diffused transistor array. *In: PROCEEDINGS 13th Symposium on Integrated Circuits and Systems Design (Cat. No.PR00843)*. [S.l.: s.n.], 2000. P. 99–104.

LV, Lishan; ZHOU, Xiong; QIAO, Zhiliang; LI, Qiang. Inverter-Based Subthreshold Amplifier Techniques and Their Application in 0.3-V $\Delta\Sigma$ -Modulators. English. **IEEE journal of solid-state circuits**, IEEE, v. 54, n. 5, p. 1436–1445, mai. 2019. ISSN 0018-9200.

MALIK, Marek. Heart rate variability: Standards of measurement, physiological interpretation, and clinical use. **Circulation**, v. 93, p. 1043–1065, mar. 1996.

MASSIMELLO, Francesca; BILLECI, Lucia; CANU, Alessio; MONTT-GUEVARA, Maria Magdalena; IMPASTATO, Gaia; VARANINI, Maurizio; GIANNINI, Andrea; SIMONCINI, Tommaso; MANNELLA, Paolo. Music Modulates Autonomic Nervous System Activity in Human Fetuses. **Frontiers in Medicine**, v. 9, 2022. ISSN 2296-858X.

METTING VAN RIJN, Coen; PEPPER, Abraham; GRIMBERGEN, Cornelis. High quality recording of bioelectric events. Part 1. Interference reduction, theory and practice. **Medical & biological engineering & computing**, v. 28, p. 389–97, out. 1990.

MOODY, G.B.; MARK, R.G. The impact of the MIT-BIH Arrhythmia Database. **IEEE Engineering in Medicine and Biology Magazine**, v. 20, n. 3, p. 45–50, 2001.

MORENO, Ricardo F.L.; BARÚQUI, Fernando A.P.; PETRAGLIA, Antonio. Bulk-tuned Gm–C filter using current cancellation. **Microelectronics Journal**, v. 46, n. 8, p. 777–782, 2015. ISSN 0026-2692.

MORIDANI, M K; FARHADI, Hamed. Heart rate variability as a biomarker for epilepsy seizure prediction. **Bratislavske lekarske listy**, v. 118 1, p. 3–8, 2017.

MORSHELOU, F.; RAVANSHAD, N.; REZAEI-DEHSORKH, H. A Low-Power Current-Mode Analog QRS-Detection Circuit for Wearable ECG Sensors, p. 1–6, 2018.

MUHAMMAD USMAN, Syed; KHALID, Shehzad; ASLAM, Muhammad Haseeb. Epileptic Seizures Prediction Using Deep Learning Techniques. **IEEE Access**, v. 8, p. 39998–40007, 2020.

MUKHOPADHYAY, S.; RAY, G. C. A new interpretation of nonlinear energy operator and its efficacy in spike detection. **IEEE Transactions on Biomedical Engineering**, v. 45, n. 2, p. 180–187, 1998.

NAUTA, B. A CMOS transconductance-C filter technique for very high frequencies. **IEEE Journal of Solid-State Circuits**, v. 27, n. 2, p. 142–153, fev. 1992. ISSN 1558-173X.

NGUYEN, Tam; QIN, Xiaoli; DINH, Anh; BUI, Francis. Low Resource Complexity R-peak Detection Based on Triangle Template Matching and Moving Average Filter. **Sensors**, v. 19, p. 3997, set. 2019.

OGI, Jun *et al.* A 4.8 μ Vrms-Noise CMOS-Microelectrode Array With Density-Scalable Active Readout Pixels via Disaggregated Differential Amplifier Implementation. **Frontiers in Neuroscience**, v. 13, mar. 2019.

PARVEZ, Mohammad Zavid; PAUL, Manoranjan. Seizure Prediction Using Undulated Global and Local Features. **IEEE Transactions on Biomedical Engineering**, v. 64, n. 1, p. 208–217, 2017.

PAVEI, Jonatas; HEINZEN, Renan; NOVAKOVA, Barbora; WALZ, Roger; SERRA, Andrey; REUBER, Markus; PONNUSAMY, Athi; MARQUES, Jefferson. Early Seizure Detection Based on Cardiac Autonomic Regulation Dynamics. **Frontiers in Physiology**, v. 8, p. 765, out. 2017.

PEDREGOSA, F. *et al.* Scikit-learn: Machine Learning in Python. **Journal of Machine Learning Research**, v. 12, p. 2825–2830, 2011.

PELGROM, M. J. M.; TUINHOUT, H. P.; VERTREGT, M. Transistor matching in analog CMOS applications. *In: INTERNATIONAL Electron Devices Meeting 1998. Technical Digest (Cat. No.98CH36217)*. [S.l.: s.n.], 1998. P. 915–918.

PENTTILÄ, Jani; HELMINEN, Antti; JARTTI, Tuomas; KUUSELA, Tom; HUIKURI, Heikki; TULPPO, Mikko; COFFENG, René; SCHEININ, Harry. Time domain, geometrical and frequency domain analysis of cardiac vagal outflow: Effects of various respiratory patterns. **Clinical Physiology**, v. 21, p. 365–376, jun. 2008.

PINTO, Mauro; COELHO, Tiago; LEAL, Adriana; LOPES, Fábio; DOURADO, António; MARTINS, Pedro; TEIXEIRA, César. Interpretable EEG seizure prediction using a multiobjective evolutionary algorithm. **Scientific Reports**, v. 12, p. 4420, mar. 2022.

RAJAN, V Senthil; KISHORE, K Hari; SANJAY, R; KUMARAVEL, S; VENKATARAMANI, B. A novel programmable attenuator based low Gm-OTA for biomedical applications. **Microelectronics Journal**, Elsevier, v. 97, p. 104721, 2020.

RAVANSHAD, Nassim; REZAEI-DEHSORKH, Hamidreza. An event-based ECG-monitoring and QRS-detection system based on level-crossing sampling. *In: 2017 25th Iranian Conference on Electrical Engineering, ICEE 2017*. [S.l.]: IEEE, 2017. P. 302–307.

RAVANSHAD, Nassim; REZAEI-DEHSORKH, Hamidreza; LOTFI, Reza; LIAN, Yong. A level-crossing based QRS-detection algorithm for wearable ECG sensors. **IEEE Journal of Biomedical and Health Informatics**, IEEE, v. 18, n. 1, p. 183–192, 2014. ISSN 21682194.

- RAZAVI, B. **Design of Analog CMOS Integrated Circuits**. [S.l.]: McGraw-Hill, 2001. (McGraw-Hill electrical engineering series). ISBN 9780071188159.
- REZAEIYAN, Yasser; ZAMANI, Milad; SHOAEI, Omid; SERDIJN, Wouter A. A 0.5 μA /Channel front-end for implantable and external ambulatory ECG recorders. **Microelectronics Journal**, v. 74, p. 79–85, 2018. ISSN 0026-2692.
- RICCO, B. Effects of channel geometries on FET output conductance in saturation. **IEEE Electron Device Letters**, v. 5, n. 9, p. 353–356, set. 1984. ISSN 1558-0563.
- RIEGER, R.; DEMOSTHENOUS, A.; TAYLOR, J. A 230-nW 10-s time constant CMOS integrator for an adaptive nerve signal amplifier. **IEEE Journal of Solid-State Circuits**, v. 39, n. 11, p. 1968–1975, nov. 2004. ISSN 1558-173X.
- RISCO SÁNCHEZ, Arnaldo del; MORENO, Robson L; FERREIRA, Luis Henrique; CREPALDI, Paulo C. Biasing technique to improve total harmonic distortion in an ultra-low-power operational transconductance amplifier. **IET Circuits, Devices & Systems**, IET, v. 13, n. 6, p. 920–927, 2019.
- RODOVALHO, L. H. Push-Pull Based Operational Transconductor Amplifier Topologies for Ultra Low Voltage Supplies. *In*: 2018 31st Symposium on Integrated Circuits and Systems Design (SBCCI). [S.l.: s.n.], ago. 2018. P. 1–6.
- RODRIGUES, C. R.; SILVA, R. S. 0.7 pA/V transconductor allowing Gm-C filters in range of mHz using sub-pF capacitors. **Electronics Letters**, v. 51, n. 15, p. 1148–1149, 2015.
- ROMIGI, Andrea; RICCIARDO RIZZO, Giada; IZZI, Francesca; GUERRISI, Maria; CACCAMO, Marco; TESTA, Federica; CENTONZE, Diego; MERCURI, Nicola B.; TOSCHI, Nicola. Heart Rate Variability Parameters During Psychogenic Non-epileptic Seizures: Comparison Between Patients With Pure PNES and Comorbid Epilepsy. v. 11, 2020. ISSN 1664-2295.
- ROY, Pragma Laboni; RONQUILLO, Lizbeth Hernandez; LADINO, Lady Diana; TELLEZ-ZENTENO, Jose F. Risk factors associated with drug resistant focal epilepsy in adults: A case control study. **Seizure**, v. 73, p. 46–50, 2019. ISSN 1059-1311.
- RYVLIN, Philippe *et al.* Incidence and mechanisms of cardiorespiratory arrests in epilepsy monitoring units (MORTEMUS): A retrospective study. **The Lancet**

Neurology, Lancet Publishing Group, v. 12, n. 10, p. 966–977, out. 2013. ISSN 1474-4422.

SALAHUDDIN, Lizawati; CHO, Jaegeol; JEONG, Myeong; KIM, Desok. Ultra Short Term Analysis of Heart Rate Variability for Monitoring Mental Stress in Mobile Settings. **Conference proceedings : ... Annual International Conference of the IEEE Engineering in Medicine and Biology Society. IEEE Engineering in Medicine and Biology Society. Conference**, v. 2007, p. 4656–9, fev. 2007.

SALDAÑA-PUMARICA, Julio; SILVA-CÁRDENAS, Carlos; DEL-MORAL-HERNANDEZ, Emilio. A CMOS implementation of the discrete time nonlinear energy operator based on a transistor-squarer circuit. *In*: 2016 IEEE 7th Latin American Symposium on Circuits & Systems (LASCAS). [S.l.: s.n.], 2016. P. 395–398.

SANCHOTENE SILVA, Rafael; PEREIRA LUIZ, Lucas; CHEREM SCHNEIDER, Márcio; GALUP-MONTORO, Carlos. A Test Chip for Characterization of the Series Association of MOSFETs. **IEEE Transactions on Very Large Scale Integration (VLSI) Systems**, v. 27, n. 8, p. 1967–1971, 2019.

SATTI, Reem; ABID, Noor-UI-Hoda; BOTTARO, Matteo; DE RUI, Michele; GARRIDO, Maria; RAOUFY, Mohammad R.; MONTAGNESE, Sara; MANI, Ali R. The Application of the Extended Poincaré Plot in the Analysis of Physiological Variabilities. **Frontiers in Physiology**, v. 10, 2019. ISSN 1664-042X.

SCHÖLKOPF, Bernhard; SMOLA, Alexander; MÜLLER, Klaus-Robert. Nonlinear Component Analysis as a Kernel Eigenvalue Problem. **Neural Computation**, v. 10, n. 5, p. 1299–1319, 1998.

SELIM, Sahar; ELHINAMY, Ethar; OTHMAN, Hisham; ABOUELSAADAT, Wael; SALEM, Mohammed A.-M. A Review of Machine Learning Approaches for Epileptic Seizure Prediction. *In*: 2019 14th International Conference on Computer Engineering and Systems (ICCES). [S.l.: s.n.], 2019. P. 239–244.

SERRA-GRAELLS, F.; HUERTAS, J.L. Sub-1-V CMOS proportional-to-absolute temperature references. **IEEE Journal of Solid-State Circuits**, v. 38, n. 1, p. 84–88, 2003.

SEVCENCU, Cristian; STRUIJK, Johannes J. Autonomic alterations and cardiac changes in epilepsy. **Epilepsia**, v. 51, n. 5, p. 725–737, 2010. eprint: <https://onlinelibrary.wiley.com/doi/pdf/10.1111/j.1528-1167.2009.02479.x>.

SHAFFER, Fred; GINSBERG, J. P. An Overview of Heart Rate Variability Metrics and Norms. **Frontiers in Public Health**, v. 5, 2017. ISSN 2296-2565.

SHAFFER, Fred; GINSBERG, Jay P. An Overview of Heart Rate Variability Metrics and Norms. **Frontiers in Public Health**, v. 5, 2017.

SHAFFER, Fredric; MCCRATY, Rollin; ZERR, Christopher. A healthy heart is not a metronome: An integrative review of the heart's anatomy and heart rate variability. **Frontiers in Psychology**, v. 5, set. 2014.

SHASHA, Zhang; CHEN, Dan; RANJAN, R.; HENGJIN, ke; TANG, Yunbo; ZOMAYA, Albert. A lightweight solution to epileptic seizure prediction based on EEG synchronization measurement. **The Journal of Supercomputing**, v. 77, p. 1–19, abr. 2021.

SILVA, R. S.; RODOVALHO, L. H.; MARQUES, J. L. B.; RODRIGUES, C. R. A 59pA/V and 62nW differential OTA with 0.35% THD for biomedical applications. **Journal of Integrated Circuits and Systems**, v. 16, n. 2, p. 1–11, ago. 2021. ISSN 1872-0234.

SILVA, Rafael Sanchotene; PLANTES NETO, Afonso Roberto; MARQUES, Jefferson Luiz Brum; KAVEHEI, Omid; RODRIGUES, Cesar Ramos. A compact QRS detection system based on 0.79 μ W analog CMOS energy-of-derivative circuit. **Microelectronics Journal**, v. 113, p. 105097, 2021. ISSN 0026-2692.

SILVA-MARTINEZ, José; SALCEDO-SUÑER, Jorge. IC voltage to current transducers with very small transconductance. **Analog Integrated Circuits and Signal Processing**, Springer, v. 13, n. 3, p. 285–293, 1997.

SILVERTHORN DEE UNGLAUB, Ph.D. **Fisiologia Humana - Uma Abordagem Integrada**. 7. ed. Brasil: Artmed, 2017. P. 960. ISBN 9788582714034.

STAFSTROM, Carl; CARMANT, Lionel. Seizures and Epilepsy: An Overview for Neuroscientists. **Cold Spring Harbor Perspectives in Medicine**, v. 5, a022426–a022426, jun. 2015.

STEIN, Phyllis; REDDY, Anand. Non-Linear Heart Rate Variability and Risk Stratification in Cardiovascular Disease. **Indian pacing and electrophysiology journal**, v. 5, p. 210–20, fev. 2005.

SUNG, Chih-Wei *et al.* Machine Learning Analysis of Heart Rate Variability for the Detection of Seizures in Comatose Cardiac Arrest Survivors. **IEEE Access**, v. 8, p. 160515–160525, 2020.

SZEKELY, V. On the representation of infinite-length distributed RC one-ports. **IEEE Transactions on Circuits and Systems**, v. 38, n. 7, p. 711–719, 1991.

TAJALLI, Armin; LEBLEBICI, Yusuf; BRAUER, Elizabeth. Implementing Ultra-high-Value Floating Tunable CMOS Resistors. **Electronics Letters**, v. 44, fev. 2008.

TANG, Lihan; XIE, Ning; ZHAO, Menglian; WU, Xiaobo. Seizure Prediction Using Multi-View Features and Improved Convolutional Gated Recurrent Network. **IEEE Access**, v. 8, p. 172352–172361, 2020.

TARIQ, Taimoor; SATTI, Muhammad Hashim; SAEED, Maryam; KAMBOH, Awais Mehmood. Low SNR neural spike detection using scaled energy operators for implantable brain circuits. *In: 2017 39th Annual International Conference of the IEEE Engineering in Medicine and Biology Society (EMBC)*. [S.l.: s.n.], 2017. P. 1074–1077.

TARVAINEN, P.; PH., D.; LIPPONEN, Jukka Antero; NISKANEN, Juha-Pekka. Kubios HRV (ver . 3 . 3) USER ' S GUIDE HRV Standard HRV Premium June, 2019.

TINUPER, P; BISULLI, Francesca; CERULLO, A; CARCANGIU, Roberta; MARINI, C; PIERANGELI, G; CORTELLI, Pietro. Ictal bradycardia in partial epileptic seizures: Autonomic investigation in three cases and literature review. **Brain : a journal of neurology**, v. 124, p. 2361–71, jan. 2002.

TOICHI, Motomi; SUGIURA, Takeshi; MURAI, Toshiya; SENGOKU, Akira. A new method of assessing cardiac autonomic function and its comparison with spectral analysis and coefficient of variation of R–R interval. **Journal of the Autonomic Nervous System**, v. 62, n. 1, p. 79–84, 1997. ISSN 0165-1838.

TRAN, Luat; CHA, Hyouk-Kyu. An ultra-low-power neural signal acquisition analog front-end IC. **Microelectronics Journal**, v. 107, p. 104950, 2021. ISSN 0026-2692.

TRUONG, Nhan Duy; YANG, Yikai; MAHER, Christina; KUHLMANN, Levin; MCEWAN, Alistair; NIKPOUR, Armin; KAVEHEI, Omid. Seizure Susceptibility Prediction in Uncontrolled Epilepsy. **Frontiers in Neurology**, v. 12, 2021. ISSN 1664-2295.

VEERAVALLI, Anand; SANCHEZ-SINENCIO, E.; SILVA-MARTÍNEZ, José. Transconductance Amplifier Structures With Very Small Transconductances: A comparative Design Approach. **Solid-State Circuits, IEEE Journal of**, v. 37, p. 770–775, jul. 2002.

WEI, J.; YAO, Y.; LUO, L.; MA, S.; YE, F.; REN, J. A Novel Nauta Transconductor for Ultra-Wideband gm-C Filter with Temperature Calibration. *In*: 2019 IEEE International Symposium on Circuits and Systems (ISCAS). [S.l.: s.n.], mai. 2019. P. 1–4.

WESTRHENEN, Anouk; DE COOMAN, Thomas; LAZERON, Richard; HUFFEL, Sabine; THIJS, Roland. Ictal autonomic changes as a tool for seizure detection: a systematic review. **Clinical Autonomic Research**, v. 29, out. 2018.

WHO, World Health Organisation -. Epilepsy, 2022. Acessado em 15/05/2022.

XU, Yankun; YANG, Jie; ZHAO, Shiqi; WU, Hemmings; SAWAN, Mohamad. An End-to-End Deep Learning Approach for Epileptic Seizure Prediction. *In*: 2020 2nd IEEE International Conference on Artificial Intelligence Circuits and Systems (AICAS). [S.l.: s.n.], 2020. P. 266–270.

Y, Höller; E, Trinka; G, Kalss; G, Schiepek; R., Michaelis. Correlation of EEG spectra, connectivity, and information theoretical biomarkers with psychological states in the epilepsy monitoring unit - A pilot study. **Epilepsy Behavior**, v. 99, 2019.

YAMAKAWA, Toshitaka *et al.* Wearable Epileptic Seizure Prediction System with Machine-Learning-Based Anomaly Detection of Heart Rate Variability. **Sensors**, v. 20, n. 14, 2020. ISSN 1424-8220.

YAN, Jianzhuo; LI, Jinnan; XU, Hongxia; YU, Yongchuan; XU, Tianyu. Seizure Prediction Based on Transformer Using Scalp Electroencephalogram. **Applied Sciences**, v. 12, n. 9, 2022. ISSN 2076-3417.

YAO, E.; CHEN, Y.; BASU, A. A 0.7V, 40nW Compact, Current-Mode Neural Spike Detector in 65nm CMOS. **IEEE Transactions on Biomedical Circuits and Systems**, v. 10, n. 2, p. 309–318, 2016.

YUAN, Sitong; JOHNSON, Louis G; LIU, Cheng C; HUTCHENS, Chris; RENNAKER, Robert L. Current biased pseudo-resistor for implantable neural signal recording applications. *In: 2008 51st Midwest Symposium on Circuits and Systems*. [S.l.]: IEEE, 2008. P. 658–661.

ZHANG, Xiaoyang; LIAN, Yong. A 300-mV 220-nW event-driven ADC with real-time QRS detection for wearable ECG sensors. **IEEE Transactions on Biomedical Circuits and Systems**, IEEE, v. 8, n. 6, p. 834–843, 2014. ISSN 19324545.

ZHANG, Yuan; GUO, Yao; YANG, Po; CHEN, Wei; LO, Benny. Epilepsy Seizure Prediction on EEG Using Common Spatial Pattern and Convolutional Neural Network. **IEEE Journal of Biomedical and Health Informatics**, v. 24, n. 2, p. 465–474, 2020.

APÊNDICE A – APÊNDICE A - ASSOCIAÇÕES DE TRANSISTORES

Este apêndice apresenta os diferentes tipos de associações de transistores, bem como calcular suas razões de aspecto equivalentes.

A associação de transistores é frequentemente usada por dois motivos principais, primeiro, para resolver a tensão de *offset* intrínseca que pode ser causada pelo descasamento dos transistores e variações de processo de fabricação (GALUP-MONTORO; SCHNEIDER, M. C.; LOSS, 1994a), e segundo pelo baixo ganho alcançado pelos amplificadores em tecnologias mais recentes (GALUP-MONTORO; SCHNEIDER, M. C.; LOSS, 1994b; SANCHOTENE SILVA *et al.*, 2019). O tamanho dos transistores é comumente aumentado para superar esses problemas em tecnologias maiores do que 130 nm, o que resulta em melhor tolerância ao descasamento e variação do processo, embora aumentando as capacitâncias parasitas. Nas tecnologias mais novas, que já possuem capacitâncias parasitas maiores, tensões Early mais baixas (*V_A*), esta solução pode ser proibitiva, apesar da limitada área de silício disponível. Adicionalmente, o alargamento da porta do transistor não melhora o ganho dos amplificadores nas tecnologias mais recentes. Assim, a solução encontrada é a associação de transistores em diferentes configurações (SANCHOTENE SILVA *et al.*, 2019).

As figuras 70 a) e b) mostram os diferentes tipos de associações de transistores, ou seja, retangular e trapezoidal. A principal diferença entre essas associações é que o trapezoidal tem o transistor de dreno mais largo que o transistor de origem. Ambas as associações consistem em combinações de transistores em série e paralelo no interior.

Uma associação retangular pode ser calculada com (50).

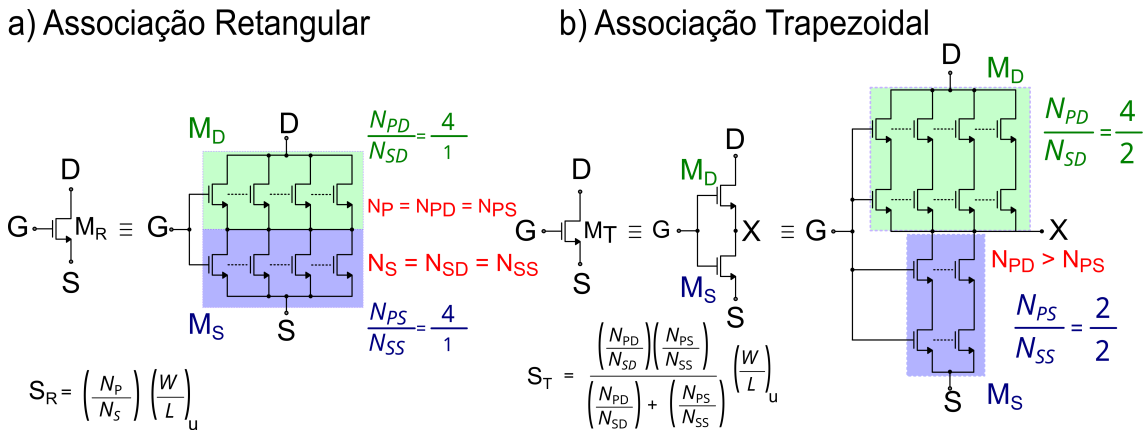


Figura 70 – Diferentes configurações de transistores. a) As associações retangulares têm o mesmo tamanho nos transistores terminais de dreno e fonte, b) as associações trapezoidais podem ser divididas em duas associações retangulares. No terminal dreno desta topologia, o número de transistores em paralelo é maior que no terminal fonte.

$$S_R = \left(\frac{N_P}{N_S} \right) \cdot S_u, \tag{50}$$

onde $S_u=(W/L)_u$ é a proporção de transistores de tamanho unitário, N_p e N_s são o número de transistores de tamanho unitário em paralelo e série, respectivamente.

As associações trapezoidais foram propostas pela primeira vez em (RICCO, 1984), e têm sido largamente utilizadas em pesquisas nos últimos anos (GALUP-MONTORO; SCHNEIDER, M. C.; LOSS, 1994a; LUIZ AITA; BAMPI; JUNG HYUN CHOI, 2000). A estrutura original consistia em dois transistores na associação série, em que o transistor conectado ao terminal dreno era mais largo que o transistor conectado ao terminal fonte. Entre as vantagens dessa topologia, está o fato de os transistores trapezoidais demonstrarem uma relação de transcondutância para condutância de saída tão alta quanto a de um único transistor de canal longo, usando comprimento de canal físico menor, o que permite economia de área e melhor correspondência. Portanto, usamos a menor condutância de saída apresentada por essas associações em relação às retangulares para aplicar nossa técnica de subtração de corrente proposta.

Os transistores trapezoidais são mostrados na Figura 70 b), e o tamanho equivalente do arranjo pode ser calculado com (51).

$$S_T = \frac{\left(\frac{N_{PD}}{N_{SD}}\right) \cdot \left(\frac{N_{PS}}{N_{SS}}\right)}{\left(\frac{N_{PD}}{N_{SD}}\right) + \left(\frac{N_{PS}}{N_{SS}}\right)} \cdot S_u, \quad (51)$$

onde $S_u=(W/L)_u$ é a razão de aspecto dos transistores de tamanho unitário, N_{PD} e N_{SD} são o número de transistores de tamanho unitário em paralelo e em série no transistor terminal de dreno, e N_{PS} e N_{SS} são o número de unidades transistores de tamanho em paralelo e transistores em série no terminal da fonte, respectivamente.