



UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA

Artur Magnus Piacentini

MODELAGEM TÉRMICA DE UM INVERSOR
TRIFÁSICO PARA APLICAÇÕES EM VEÍCULOS
ELÉTRICOS DE PEQUENO PORTE

Florianópolis, Santa Catarina – Brasil

4 de outubro de 2023

Artur Magnus Piacentini

Modelagem Térmica de um Inversor Trifásico para Aplicações em Veículos Elétricos de Pequeno Porte

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do Grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Telles Brunelli Lazzarin, Dr.

Coorientador: Prof. Gierry Waltrich, Dr.

Florianópolis, Santa Catarina – Brasil

4 de outubro de 2023

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Piacentini, Artur Mangus

Modelagem térmica de um inversor trifásico para aplicações em veículos elétricos de pequeno porte / Artur Mangus Piacentini ; orientador, Telles Brunelli Lazzarin, coorientador, Gierry Waltrich, 2023.

136 p.

Dissertação (mestrado) - Universidade Federal de Santa Catarina, Centro Tecnológico, Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis, 2023.

Inclui referências.

1. Engenharia Elétrica. 2. Eletrônica de Potência. 3. Modelo Térmico. 4. Inversor Trifásico. 5. Veículos Elétricos. I. Lazzarin, Telles Brunelli. II. Waltrich, Gierry. III. Universidade Federal de Santa Catarina. Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

Artur Magnus Piacentini

Modelagem Térmica de um Inversor Trifásico para Aplicações em Veículos Elétricos de Pequeno Porte

Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, na área de concentração em Eletrônica de Potência e Acionamento Elétrico, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.

Florianópolis, 4 de outubro de 2023.

Prof. Telles Brunelli Lazzarin, Dr.
Coordenador do Programa de
Pós-Graduação em Engenharia Elétrica

Orientador:

Prof. Telles Brunelli Lazzarin, Dr.
Orientador
Universidade Federal de Santa Catarina –
UFSC

AGRADECIMENTOS

Agradeço a minha família e amigos, em especial a minha noiva Beatriz, meus pais Dolores e Edilton e minha irmã Júlia. Sem o apoio e a compreensão de vocês esse trabalho não seria possível.

“All that we have to decide is what to do with the time that is given us.”
Gandalf the Grey

RESUMO

Este estudo concentra-se na análise e modelagem térmica de diferentes placas eletrônicas por meio da comparação de modelos térmicos. São examinados fundamentos teóricos que abrangem transporte de calor, perdas de potência em semicondutores e simulações de circuitos elétricos e térmicos. Duas tecnologias de fabricação de placas de circuito impresso são discutidas e a descrição detalhada do cálculo dos modelos térmicos de cada uma é fornecida, incluindo a avaliação das perdas de potência no inversor. Testes experimentais são conduzidos para validar os modelos e os resultados fornecem um comparativo com a teoria. A comparação entre os modelos térmicos calculados, simulados e experimentais contribui para a validação e o aperfeiçoamento das metodologias de análise térmica utilizadas.

Palavras-chaves: Engenharia elétrica. Eletrônica de potência. Modelo térmico. Inversor trifásico. Veículos elétricos.

ABSTRACT

This study focuses on the thermal analysis and modeling of different electronic boards through the comparison of thermal models. Theoretical fundamentals covering heat transport, power losses in semiconductors, and electrical and thermal circuit simulations are examined. Two printed circuit board manufacturing technologies are discussed, and a detailed description of the calculation of thermal models for each is provided, including the evaluation of power losses in the inverter. Experimental tests are conducted to validate the models, and the results provide a comparison with theory. The comparison between the calculated, simulated, and experimental thermal models contributes to the validation and improvement of the thermal analysis methodologies used.

Key-words: Electrical engineering. Power electronics. Thermal model. Three phase inverter. Electric vehicles.

LISTA DE ILUSTRAÇÕES

Figura 1.1 – Vantagens da aplicação de barramentos de 48 V em aplicações automotivas	25
Figura 2.1 – Fluxos de calor que podem ser atingidos por diferentes meios de resfriamento	30
Figura 2.2 – Representação de um inversor trifásico	32
Figura 2.3 – Regiões de operação do MOSFET de acordo com sua tensão de gate	33
Figura 2.4 – Região de operação segura do MOSFET	34
Figura 2.5 – Perdas de condução como uma função do número de semicondutores em paralelo	35
Figura 2.6 – Modelo dinâmico não ideal do MOSFET	36
Figura 2.7 – Formas e onda envolvidas na comutação do MOSFET	38
Figura 2.8 – Perdas de comutação como uma função do número de semicondutores em paralelo	40
Figura 3.1 – Consideração realizada para o cálculo da resistência térmica de convecção do protótipo de alumínio	45
Figura 3.2 – Efeito da proximidade da fonte de calor no valor da resistência térmica	47
Figura 3.3 – Divisão das camadas da placa FR4 e resistências térmicas associadas	49
Figura 3.4 – Divisão das camadas da placa IMS e resistências térmicas associadas a cada parcela	50
Figura 3.5 – Circuito térmico equivalente da placa FR4	51
Figura 3.6 – Circuito térmico equivalente da placa IMS	51
Figura 4.1 – Curva de resistência normalizada série do MOSFET pela temperatura de junção	54
Figura 4.2 – Curva de tensão de queda direta do diodo de corpo pela corrente ¹	55
Figura 4.3 – Curva de corrente direta pela tensão gate-source do componente	57
Figura 4.4 – Distribuição de perdas calculadas para o inversor	59
Figura 5.1 – Circuito utilizado para gerar valores simulados de temperatura na junção	62
Figura 5.2 – Fluxograma de simulações computacionais	62
Figura 5.3 – Parametrização do MOSFET dentro do Device Database Editor	63
Figura 5.4 – Parametrização do diodo de corpo dentro do Device Database Editor	63
Figura 5.5 – Formas de onda de tensão de linha e corrente de saída do inversor simuladas	64
Figura 5.6 – Formas de onda das perdas de potência e temperatura de junção simuladas	64
Figura 6.1 – Placa FR4 montada na configuração ponte completa trifásica	68
Figura 6.2 – Placa IMS montada na configuração meia ponte monofásica	68
Figura 6.3 – Protótipo placa FR4 montado para testes térmicos com cinco MOSFETs em paralelo	69

Figura 6.4 – Protótipo placa IMS montado para testes térmicos com cinco MOSFETs em paralelo	69
Figura 6.5 – Pinagem da placa de desenvolvimento utilizada	70
Figura 6.6 – Diagrama de blocos da biblioteca MCPWM com suas principais funcionalidades	71
Figura 6.7 – Exemplo de forma de onda PWM simétrica complementar com tempo morto implementada para modulação do inversor	71
Figura 6.8 – Organização das tarefas do sistema operacional e esquema de entradas e saídas	72
Figura 6.9 – Setup experimental de testes da bancada E-8	73
Figura 6.10–Posicionamento dos sensores de temperatura na placa FR4	74
Figura 6.11–Posicionamento dos sensores de temperatura na placa IMS	75
Figura 6.12–Sensor de temperatura Dallas DS18B20 versão sem encapsulamento (esquerda) e versão com encapsulamento (direita)	75
Figura 6.13–Fixação dos termopares para o ensaio de desvio	76
Figura 6.14–Diferença de medidas entre termopares com e sem encapsulamento	76
Figura 7.1 – Conexões para medição de tensão e corrente com o medidor de potência	80
Figura 7.2 – Valores medidos para tensão e corrente na entrada e na saída do inversor	80
Figura 7.3 – Conexões para Captura das formas de onda com o osciloscópio	81
Figura 7.4 – Tensões de linha VAB, VBC e VCA junto da corrente de saída da fase A	81
Figura 7.5 – Tensão de fase VAN e corrente de saída da fase A	82
Figura 7.6 – Tensão de linha VAB	82
Figura 7.7 – Corrente de saída da fase A	83
Figura 7.8 – Gráfico de elevação da temperatura da placa em relação ao ambiente	84
Figura 7.9 – Gráfico de aumento da temperatura médio do protótipo	84
Figura 7.10–Gráfico utilizado para cálculo da capacitância térmica do protótipo FR4	85
Figura 7.11–Circuito térmico equivalente da condição de ensaio FR47200	86
Figura 7.12–Conexões para medição de tensão e corrente com o medidor de potência	87
Figura 7.13–Valores medidos para tensão e corrente na entrada e na saída do inversor	87
Figura 7.14–Conexões para captura das formas de onda com o osciloscópio	88
Figura 7.15–Tensão e corrente na saída do inversor meia-ponte	88
Figura 7.16–Gráfico de elevação da temperatura da placa em relação ao ambiente	89
Figura 7.17–Gráfico de aumento da temperatura médio do protótipo	89
Figura 7.18–Gráfico utilizado para cálculo da capacitância térmica do protótipo IMS	90
Figura 7.19–Circuito térmico equivalente da condição de ensaio IMS7200	91
Figura 7.20–Fluxograma de cálculo das temperaturas de junção utilizadas no comparativo teórico experimental	94
Figura 7.21–Circuitos térmicos equivalentes para cálculo das temperaturas de junção	95
Figura 7.22–Gráfico comparativo dos valores simulados, calculados e medidos para todas as condições de ensaio	96
Figura C.1–Transformador trifásico utilizado e dados de placa	109
Figura C.2–Circuito equivalente do motor de indução trifásico	110
Figura C.3–Circuito equivalente por fase do transformador trifásico curto-circuitado	111
Figura C.4–Circuito equivalente do transformador trifásico durante o ensaio a vazio	111
Figura C.5–Circuito equivalente do transformador trifásico durante o ensaio de curto circuito	112
Figura C.6–Circuito equivalente do transformador trifásico utilizado em simulações	113
Figura D.1–Processo de manufatura dos protótipos	117

LISTA DE TABELAS

Tabela 2.1 – Perdas de condução como uma função do número de semicondutores em paralelo	35
Tabela 2.2 – Perdas de comutação como uma função do número de semicondutores em paralelo	39
Tabela 3.1 – Condições de ensaio e respectivos identificadores	42
Tabela 3.2 – Coeficientes convectivos calculados para cada ensaio térmico	44
Tabela 3.3 – Resistência térmica de convecção calculada para cada condição de ensaio . .	45
Tabela 3.4 – Valores utilizados nos cálculos da resistência térmica condutiva da placa FR4	47
Tabela 3.5 – Valores utilizados nos cálculos da resistência térmica condutiva da placa IMS	48
Tabela 4.1 – Correção dos valores de resistência série do MOSFET com base na temperatura de junção	54
Tabela 4.2 – Parâmetros envolvidos no cálculo dos tempos de comutação da condição FR47200CC	58
Tabela 6.1 – Valores de projeto do inversor trifásico apresentado na nota de aplicação (Texas Instruments, 2016)	67
Tabela 6.2 – Equipamentos utilizados nos testes experimentais	73
Tabela 7.1 – Valores coletados durante o ensaio térmico da condição FR47200_CC	80
Tabela 7.2 – Temperaturas obtidas com o gráfico da Figura 7.9	85
Tabela 7.3 – Valores utilizados para o cálculo da capacitância térmica da placa FR4 . . .	86
Tabela 7.4 – Valores coletados durante o ensaio térmico da condição <i>IMS7200</i>	87
Tabela 7.5 – Temperaturas obtidas com o gráfico da Figura 7.17	90
Tabela 7.6 – Valores utilizados para o cálculo da capacitância térmica da placa IMS . . .	91
Tabela 7.7 – Valores registrados com medidor de potência para os ensaios da placa FR4 conectada ao transformador com secundário em curto	92
Tabela 7.8 – Valores registrados com medidor de potência para placa IMS conectada ao transformador com secundário em curto	92
Tabela 7.9 – Valores registrados com osciloscópio para os ensaios da placa FR4 conectada ao transformador com carga resistiva	93
Tabela 7.10 – Valores calculados e simulados de perdas e resistência térmica utilizados no cálculo da temperatura de junção	95
Tabela 7.11 – Valores simulados, calculados e medidos de temperatura teórica na junção .	96
Tabela C.1 – Valores medidos com medidor de potência durante os ensaios no transformador trifásico	110
Tabela C.2 – Valores de resistência magnetizante calculados	112
Tabela C.3 – Valores de indutância magnetizante calculados	112
Tabela C.4 – Valores de resistência série equivalente calculados	112

Tabela C.5 – Valores de indutância série equivalente calculados	113
Tabela D.1 – Perfil de aquecimento do forno elétrico	117

LISTA DE ABREVIATURAS E SIGLAS

MOSFET	Metal Oxide Semiconductor Field Effect Transistor
VSI	Voltage Source Inverter
SOA	Safe Operation Aarea
SMD	Surface-mounted device
PCB	Printed Circuit Board
IMS	Insulated Metal Substrate
FR-4	Flame retardant matherial
BIOS	Basic Input Output System
PWM	Pulse Width Modulation
JTAG	Joint Test Action Group
IDF	IoT Development Framework
CPU	Central Processing Unit
VE	Veículo Elétrico
LSEV	Low Speed Eletric Vehicle
NEV	Neighborhood Eletric Vehicle

SUMÁRIO

1	INTRODUÇÃO	23
	INTRODUÇÃO	23
1.1	MOTIVAÇÃO	23
	MOTIVAÇÃO	23
1.1.1	Veículos Elétricos	23
1.1.1.1	Papel dos Veículos Elétricos na Eletrificação	23
1.1.1.2	Veículos Elétricos de Pequeno Porte	23
1.1.2	Topologias de Inversores	24
1.1.3	Modelo Térmico	25
1.2	OBJETIVOS	26
	OBJETIVOS	26
1.2.1	Objetivos Gerais	26
1.2.2	Objetivos Específicos	27
1.3	ESTRUTURAÇÃO DO TRABALHO	27
	ESTRUTURAÇÃO DO TRABALHO	27
	CAPÍTULO 2	29
2	FUNDAMENTAÇÃO TEÓRICA	29
2.1	CONCEITOS BÁSICOS DE MODELO TÉRMICO	29
2.1.1	Trocas Térmicas	29
2.2	TECNOLOGIAS DE PLACAS DE CIRCUITO IMPRESSO	30
2.3	PERDAS NO INVERSOR TRIFÁSICO	31
2.4	PERDAS DE POTÊNCIA EM SEMICONDUTORES MOSFET	32
2.4.1	Característica Ideal do MOSFET	32
2.4.2	Perdas de Condução	33
2.4.3	Perdas de Comutação	36
2.5	CONCLUSÕES DO CAPÍTULO	40
	CAPÍTULO 3	41

3	CÁLCULO DO MODELO TÉRMICO	41
3.1	MECANISMOS DE TRANSPORTE DO CALOR	41
3.2	ENSAIOS TÉRMICOS REALIZADOS PARA A MODELAGEM	41
3.2.1	Condições dos Ensaios	42
3.3	MODELO PARA CONVECÇÃO	42
3.3.1	Cálculo dos Coeficientes Convectivos	43
3.3.1.1	Coeficiente convectivo entre a parte inferior da placa e o ambiente	43
3.3.1.2	Coeficiente convectivo entre a parte superior da placa e o ambiente	43
3.3.1.3	Coeficiente convectivo entre componentes da placa e ambiente	44
3.3.2	Valores Obtidos de Resistência Térmica Convectiva	44
3.4	MODELO PARA CONDUÇÃO	46
3.4.1	Cálculo da Resistência Condutiva para Placa FR4	46
3.4.2	Cálculo da Resistência para Placa IMS	48
3.5	CÁLCULO DOS MODELOS TÉRMICOS EQUIVALENTES	49
3.5.1	Modelo da Placa FR4	49
3.5.2	Modelo da Placa IMS	50
3.6	MODELOS COMPLETOS	51
3.6.1	Modelo Completo da Placa FR4	51
3.6.2	Modelo Completo da Placa IMS	51
3.7	CONCLUSÕES DO CAPÍTULO	52
CAPÍTULO 4		53
4	CÁLCULO DAS PERDAS DE POTÊNCIA	53
4.1	PERDAS DE CONDUÇÃO	53
4.1.1	Perdas de Condução no MOSFET	53
4.1.2	Perdas de Condução no Diodo de Corpo	55
4.2	PERDAS DE COMUTAÇÃO	55
4.2.1	Perdas de Comutação no MOSFET	55
4.3	CONCLUSÕES DO CAPÍTULO	59
CAPÍTULO 5		60
5	SIMULAÇÕES COMPUTACIONAIS	61
5.1	SIMULAÇÕES NO SOFTWARE PSIM	61
5.2	CONCLUSÕES DO CAPÍTULO	65
CAPÍTULO 6		66
6	PROTÓTIPOS E MONTAGEM DOS ENSAIOS EXPERIMENTAIS	67

6.1	DESIGN DE REFERÊNCIA DOS PROTÓTIPOS	67
6.1.1	Protótipos Montados	67
6.2	MODULAÇÃO E CONTROLE DO INVERSOR	70
6.2.1	Escolha do Microprocessador	70
6.3	SETUP EXPERIMENTAL	72
6.4	ENSAIOS TÉRMICOS	74
6.4.1	Correção da Temperatura dos Termopares	75
6.5	CONCLUSÕES DO CAPÍTULO	77
CAPÍTULO 7		78
7	RESULTADOS DOS ENSAIOS EXPERIMENTAIS	79
7.1	ENSAIOS NA PLACA FR4	79
7.2	ENSAIOS NA PLACA IMS	86
7.3	COMPARATIVO DOS RESULTADOS	92
7.4	VALORES MEDIDOS NOS ENSAIOS	92
7.5	COMPARATIVO TEÓRICO EXPERIMENTAL	93
7.6	CONCLUSÕES DO CAPÍTULO	97
8	CONCLUSÃO	99
CONCLUSÃO		99
8.1	CONCLUSÕES GERAIS	99
CONCLUSÕES GERAIS		99
8.2	CONTRIBUIÇÕES FUTURAS	100
CONTRIBUIÇÕES FUTURAS		100
REFERÊNCIAS		101
APÊNDICE A – CÓDIGO FONTE DA MODULAÇÃO		105
APÊNDICE B – PLANILHA DE CÁLCULO DA TEMPERATURA DE JUNÇÃO		107
APÊNDICE C – MODELO EQUIVALENTE DA CARGA UTILIZADA		109
C.1	– CARGA TRIFÁSICA	109
C.1.1	Comparativo com o Modelo do Motor de Indução	110

C.2	–	ENSAIOS PARA MODELAGEM DA CARGA	111
C.2.1		Ensaio a Vazio	111
C.2.2		Ensaio de Curto-circuito	111
C.3	–	CIRCUITO EQUIVALENTE	113
APÊNDICE D – ASPECTOS CONSTRUTIVOS DO PROJETO . . .			115
D.1	–	ALTERAÇÕES NO DESIGN TIDA364	115
D.2	–	FABRICAÇÃO DOS PROTÓTIPOS	116
ANEXO A – ESQUEMÁTICOS DO PROJETO			121

CAPÍTULO 1

INTRODUÇÃO

1.1 MOTIVAÇÃO

1.1.1 Veículos Elétricos

1.1.1.1 Papel dos Veículos Elétricos na Eletrificação

A eletrificação da frota de carros pode ser vantajosa no Brasil por uma série de motivos, dentre eles, o menor custo por quilômetro rodado, a redução da emissão de gases poluentes e a simplificação do sistema de tração em comparação com um veículo à combustão (MIT Energy Initiative, 2019). Além disso, o país possui uma matriz energética majoritariamente renovável, com destaque para a geração hidrelétrica, e uma participação crescente de fontes limpas, como a solar e eólica (EPE, 2022). Isso significa que a eletricidade utilizada para carregar os veículos elétricos é proveniente de fontes mais sustentáveis, contribuindo para a redução das emissões de gases de efeito estufa e para a mitigação das mudanças climáticas.

No entanto, para que esses veículos funcionem, é necessário o uso de sistemas eletrônicos que controlam o fluxo de energia entre suas baterias e seus motores elétricos. Além disso, é importante que esses sistemas sejam projetados para garantir a segurança e a eficiência do veículo, levando em consideração a dissipação de calor e o tamanho reduzido do sistema. Esse trabalho busca desenvolver e modelar um inversor para acionamento de veículos elétricos que ao mesmo tempo busca inovar no campo da dissipação térmica e manter a confiabilidade de um design simples e robusto.

1.1.1.2 Veículos Elétricos de Pequeno Porte

Veículos elétricos (VEs) têm ganhado significativa atenção e popularidade nos últimos anos devido aos seus benefícios ambientais e eficiência energética (MIT Energy Initiative, 2019). Os veículos elétricos pequenos, com potência de operação limitada até 5 kW (CHANG; BAEK; HONG, 2014), atendem a um nicho específico no transporte e podem ser categorizados em diversos tipos, cada um com suas próprias aplicações e características:

1. Veículos Elétricos de Baixa Velocidade (LSEVs): Veículos elétricos de baixa velocidade são compactos, leves e limitados a velocidades relativamente baixas, entre 20 a 45 km/h

(MUETZE; TAN, 2005). Eles são ideais para transporte de curta distância em áreas urbanas, como carrinhos de golfe, veículos elétricos de vizinhança (NEVs) e *scooters* elétricas. LSEVs são eficientes em termos de energia e ecologicamente corretos, sendo adequados para tarefas como deslocamentos dentro de condomínios fechados, realização de tarefas em bairros urbanos ou como opções de transporte para a última milha.

2. Bicicletas Elétricas (*e-Bikes*): Bicicletas elétricas estão se tornando cada vez mais populares tanto para fins recreativos quanto para deslocamentos. Geralmente, têm potência inferior a 1 kW (MUETZE; TAN, 2005), auxiliando os ciclistas na pedalada ou fornecendo propulsão elétrica exclusiva. As *e-bikes* são versáteis, ecologicamente corretas e uma forma econômica de navegar por ruas congestionadas da cidade, enfrentar terrenos íngremes ou ampliar as distâncias de deslocamento.
3. Micro-VEs para Mobilidade Pessoal: Veículos elétricos micro incluem carros elétricos compactos, como carros urbanos de dois lugares e quadriciclos. Esses veículos frequentemente se enquadram na faixa de potência de 1 kW a 5 kW (KARACA; BILAL; TOPAÇ, 2018) e são projetados para deslocamentos urbanos de curta distância. Eles oferecem uma alternativa mais sustentável aos carros convencionais a gasolina, com emissões reduzidas e custos operacionais mais baixos.

As principais diferenças entre veículos elétricos pequenos e seus equivalentes maiores residem em seu uso pretendido e características de desempenho. VEs pequenos, são projetados para deslocamentos de curta distância, mobilidade urbana e fins recreativos. Geralmente, possuem saídas de potência mais baixas e são otimizados para eficiência, tornando-os adequados para ambientes urbanos de baixa velocidade. Por outro lado, VEs maiores, como carros elétricos e ônibus elétricos, são projetados para viagens de longa distância e velocidades mais altas. Eles têm saídas de potência e capacidade de bateria mais substanciais. Esses VEs maiores são adequados para deslocamentos diários, viagens rodoviárias e transporte de longa distância, atendendo a uma variedade mais ampla de aplicações e necessidades dos consumidores.

Em resumo, veículos elétricos com potência de até 5 kW, atendem a nichos específicos no transporte urbano e de curta distância. Eles são caracterizados por seu tamanho compacto, eficiência e adequação para deslocamentos urbanos de baixa velocidade, como comutação urbana, transporte em bairros e uso recreativo.

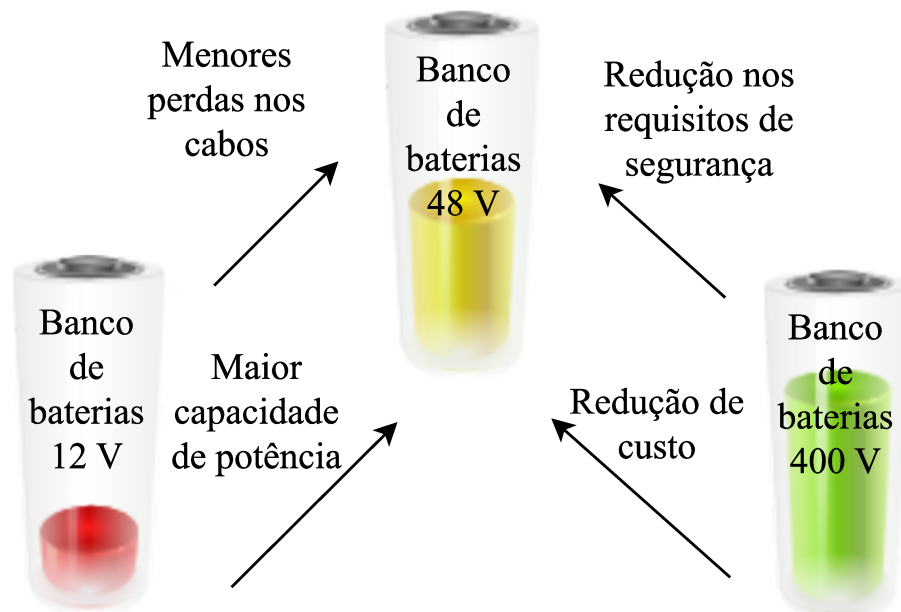
1.1.2 Topologias de Inversores

A topologia de projeto está atrelada a um design de referência da empresa Texas Instruments, no caso, um inversor tipo fonte de tensão, projetado para baixas tensões (menores que 60 V) e altas potências (maiores que 3 kW) (Texas Instruments, 2016). Os inversores fonte de tensão (VSI) oferecem vantagens importantes, como controle preciso de tensão e frequência, alta eficiência, baixa distorção harmônica, capacidade de regeneração e flexibilidade de configuração. Essas características tornam os inversores VSI uma escolha popular em utilitários elétricos, fornecendo um desempenho confiável, eficiência energética e uma experiência de condução otimizada.

No caso do projeto, as especificações de alta potência e baixa tensão trazem consigo algumas vantagens, sendo algumas das principais em relação a outras topologias destacadas na Figura 1.1.

A escolha da tensão contínua na entrada de 48 V, como demonstrado na Figura 1.1, traz algumas vantagens em relação às demais, tais como:

Figura 1.1 – Vantagens da aplicação de barramentos de 48 V em aplicações automotivas



Fonte: Autor

1. Há uma redução nos requisitos de segurança, aliada a uma redução de custos, em comparação com uma contrapartida de 400 V;
2. Há um aumento na capacidade de potência na saída e uma diminuição das perdas em conexões, em comparação a uma contrapartida de 12 V, tendo vista que podem-se usar cabos menores (Yashovardhan Rastogi, 2018).

Outro ponto interessante de se considerar é que um aumento marginal na tensão de 12 V para 24 V ou até 36 V não ocasionará uma melhora suficiente, ao passo que passando de 60 V a tensão de operação do motor deixa de ser um nível seguro para toque e já precisa atender requisitos mais severos de segurança (Yashovardhan Rastogi, 2018). Adicionalmente, pode-se obter módulos de 48 V associando módulos de 3 à 4 V de lítio, o que facilita uma eventual produção do sistema.

Para esse tipo de topologia, em que a corrente de saída atinge níveis superiores a 100A, um modelo térmico é muito importante para garantir que o circuito projetado mantenha níveis seguros de temperatura quando em regime. Na partida do motor elétrico os níveis de corrente podem atingir até cinco vezes o valor de regime (SEN, 2013), portanto, quando já opera-se com níveis maiores de corrente, a partida pode ser um problema para o inversor. Com um modelo térmico preciso, pode-se ter uma boa estimativa da resposta ao degrau de potência na temperatura de junção dos semicondutores utilizados no inversor, dando mais confiança ao projeto e a execução de testes experimentais.

1.1.3 Modelo Térmico

A monitoração da temperatura de junção dos semicondutores é de extrema importância e pode trazer benefícios ao conversor. Um controle adequado da temperatura de junção é essencial para garantir a eficiência e a vida útil desses componentes, evitando falhas prematuras.

Nesse contexto, um modelo térmico preciso da placa de circuito impresso desempenha um papel fundamental. Esse modelo consiste em uma representação matemática que descreve

como o calor é transferido e dissipado dentro da placa. Ele leva em consideração parâmetros como a condutividade térmica dos materiais, área de dissipação de calor, dissipadores e outras características do sistema. Com um modelo térmico acurado, é possível prever com maior exatidão a temperatura de junção dos semicondutores.

Fazendo uso de um modelo térmico, pode-se estimar as temperaturas que cada componente atingirá em operação. Devido às perdas de potência pelos elementos parasitas e não idealidades dos semicondutores, sempre haverá uma geração de calor interna, e com o modelo térmico, pode-se equacionar essas perdas para calcular a elevação de temperatura resultante na junção do componente. Todo calor que não é transferido ao ambiente permanece no semicondutor, aumentando sua temperatura. Assim sendo, com o modelo térmico e uma estimativa das perdas, deve-se garantir que a temperatura na junção do semicondutor nunca passe do limite informado pelo fabricante.

Além disso, um modelo térmico preciso permite otimizar o projeto da placa de circuito impresso, considerando fatores como a distribuição dos componentes, o posicionamento e dimensionamento dos dissipadores de calor e a seleção adequada de materiais. Isso resulta em uma melhor gestão térmica do sistema, minimizando o risco de superaquecimento e garantindo um desempenho estável e seguro dos semicondutores.

Uma forma de evitar o aquecimento excessivo de um conversor é por meio da dissipação de calor, que muitas vezes é associada diretamente ao dissipador de alumínio fixado nas placas. O uso de dissipadores maiores e mais eficientes pode melhorar o desempenho geral do sistema. Entretanto, há outros caminhos de calor que também podem ser otimizados, como, por exemplo, o caminho entre o semicondutor e o dissipador. O uso de placas especiais para alto desempenho térmico, como as de substrato metálico isolado (Insulated Metal Substrate - IMS), pode garantir um caminho até 45% mais fácil para o fluxo de calor (Sivabalan Mohan, 2019). Além disso, são compostas de materiais que suportam temperaturas mais elevadas que os compostos FR4 (*Flame retardant* - de acordo com a norma UL94V-0) de placas comuns. Para uso automotivo, não raro encontra-se temperaturas ambientes entre 85 e 100 °C (NEXPERIA, 2020), o que limita a elevação de temperatura permissível aos componentes de projeto. Mesmo que projetadas para uma troca térmica suficiente, placas comuns não suportam temperaturas muito superiores a 130 °C (Association Connecting Electronics Industries (IPC), 2017) e, portanto, acabam diminuindo os limites de operação do projeto. Por isso, é importante otimizar tanto quanto possível a dissipação de calor do sistema, ainda que não ao custo de um aumento excessivo do seu volume.

1.2 OBJETIVOS

1.2.1 Objetivos Gerais

O principal objetivo deste trabalho é desenvolver uma metodologia simples e direta para modelagem térmica utilizando a realimentação das temperaturas da placa medidas durante um ensaio térmico preliminar.

Com um modelo preciso, pode-se comparar alternativas comerciais disponíveis e definir qual é a mais adequada para a aplicação em questão. Para isso, deseja-se implementar um design de referência de um circuito conhecido, disponibilizado por uma empresa consolidada neste mercado, mas feito em duas placas com diferentes processos de fabricação e composição. A primeira placa tem uma abordagem comum, composta por fibra de vidro e epóxi (materiais FR4), porém, com vias de cobre dispostas por toda sua seção para melhor desempenho térmico. A

segunda tem uma abordagem diferente, do tipo IMS - uma tecnologia específica para desempenho térmico e robustez mecânica. Apesar de mais cara, esta abordagem tem algumas vantagens frente a comum, ponto que deseja-se comprovar com base em literatura ou resultados experimentais.

Para realizar essa comparação, deseja-se também modelar termicamente ambas as placas, com base em equações de termodinâmica e circuitos elétricos, buscando validar esses modelos por meio de simulações e ensaios experimentais. Os modelos térmicos são desenvolvidos com base nas dimensões e propriedades físicas dos materiais utilizados no inversor, assim como em informações de temperatura coletadas durante os testes experimentais. Ao final do trabalho, deseja-se comparar os dois modelos calculados e simulados, para que por meio dos resultados seja possível validar os cálculos e simulações.

Além disso, para validação do modelo térmico, um dos objetivos é fazer o cálculo das perdas de comutação do inversor. Para isso, deseja-se utilizar metodologias conhecidas e comprovadas pela literatura e fazer uso da realimentação de temperatura para a correção de parâmetros da folha de dados do semiconductor, o que tende a melhorar as estimativas de cálculo.

1.2.2 Objetivos Específicos

Os objetivos específicos do trabalho são:

- Produzir um inversor trifásico em duas placas fabricadas com tecnologias diferentes;
- Implementar uma modulação senoidal trifásica para comandar o inversor utilizando um microprocessador que fornece um sistema operacional de tempo real;
- Calcular um modelo térmico para cada placa utilizando realimentação de ensaios experimentais e equações conhecidas da literatura;
- Calcular e simular as perdas de potência do inversor, chegando em valores teóricos de temperatura na junção dos semicondutores;
- Validar por meio das simulações e ensaios experimentais o modelo térmico calculado.

1.3 ESTRUTURAÇÃO DO TRABALHO

No segundo capítulo é feita uma fundamentação teórica de tópicos relevantes para o trabalho como: trocas térmicas e fenômenos de transporte de calor no contexto da eletrônica de potência; tecnologias de fabricação de placas de circuito impresso; características estáticas e dinâmicas dos semicondutores; cálculo das perdas de potência em semicondutores e características da conexão paralelo dos MOSFETs.

No terceiro capítulo é feita uma descrição detalhada de como foi calculado o modelo térmico de cada placa, focando nas diferenças entre as tecnologias utilizadas, vantagens e desvantagens de cada uma, chegando ao final no circuito equivalente de cada uma.

No quarto capítulo é apresentado em detalhes o processo de cálculo das perdas de potência do inversor para diferentes pontos de operação e frequências de comutação.

No quinto capítulo apresenta-se como foram feitas as simulações utilizando o módulo térmico do software PSIM, mostra-se o circuito e a carga simulados e parâmetros dos componentes utilizados, bem como algumas formas de onda como exemplo.

No sexto capítulo comenta-se brevemente sobre o design utilizado como referência para o trabalho, sobre a montagem de testes experimentais, equipamentos utilizados nos ensaios, considerações e calibrações feitas nos testes e condições de ensaios térmicos.

No sétimo capítulo apresenta-se o resultado dos ensaios experimentais e o modelo térmico obtido através das medições dos testes experimentais, trazendo um exemplo de uma condição de ensaio para cada tecnologia de placa. Dando sequência, apresenta-se brevemente os resultados obtidos para todas as condições de ensaios térmicos, junto de uma tabela comparativa dos modelos calculados, simulados e ensaiados experimentalmente, utilizada para validação do trabalho.

Por fim, é feita uma conclusão dos objetivos propostos junto de algumas possíveis contribuições futuras ao trabalho.

CAPÍTULO 2

FUNDAMENTAÇÃO TEÓRICA

2.1 CONCEITOS BÁSICOS DE MODELO TÉRMICO

Dentro do contexto de eletrônica é comum traçar um paralelo elétrico para as perdas térmicas. Utiliza-se para os cálculos um modelo elétrico equivalente, baseado nas seguintes analogias: a temperatura funciona como o potencial elétrico, a taxa do fluxo de calor como a corrente e a resistência e capacitância térmicas como as correspondentes elétricas (CENGEL, 2003). Simplificando, da mesma maneira que uma diferença de potencial entre dois pontos gera uma corrente elétrica entre eles, estando limitada pela resistência elétrica do caminho, a diferença de temperatura entre dois meios gera um fluxo de calor, limitado pela resistência térmica do caminho. Assim, enquanto não houver um equilíbrio térmico no sistema, haverá um fluxo de calor. Para um mesmo ponto de operação, as perdas de potência funcionam como uma fonte de calor constante. Portanto, o sistema atingirá o equilíbrio térmico apenas quando o fluxo de calor for suficiente para não elevar mais a temperatura do sistema. Dessa forma, em regime, para que o conversor opere de maneira estável, todo o calor gerado pelas perdas de potência deve ser transferido ao ambiente.

Devido às perdas de potência pelos elementos parasitas e não idealidades dos semicondutores, sempre haverá uma geração de calor interna no *chip*. Estas perdas podem ser equacionadas através do modelo térmico, o que torna possível calcular a elevação de temperatura resultante na junção do componente. Como todo calor que não é transferido ao ambiente permanece no semicondutor, aumentando sua temperatura, deve-se garantir que a temperatura na junção do semicondutor nunca passe do limite informado pelo fabricante. Assim, o modelo térmico apropriado é fundamental para o projeto de um conversor, uma vez que fazendo uso dele pode-se estimar as temperaturas que cada componente atingirá em operação.

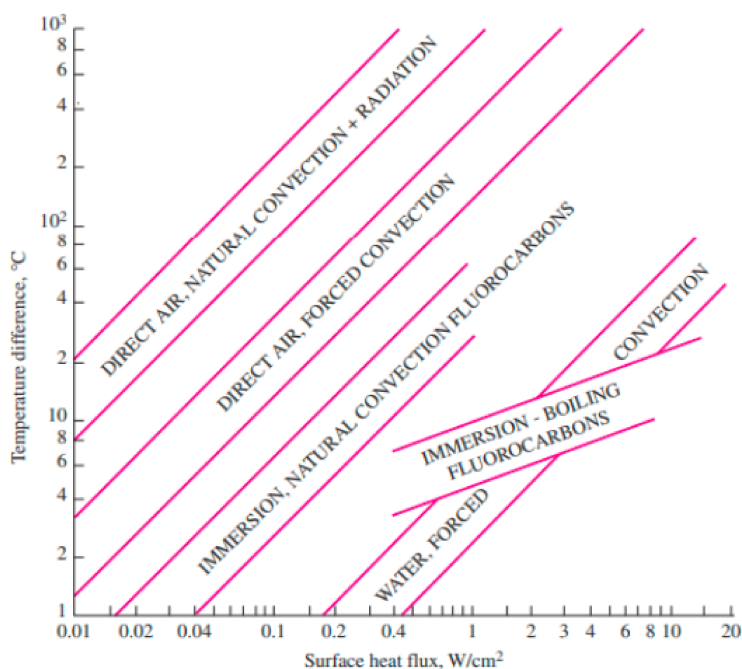
2.1.1 Trocas Térmicas

Haverá um fluxo de calor da junção do semicondutor para o ambiente sempre que houver diferença de temperatura entre os meios, cujo caminho deve ser projetado adequadamente, de forma a impedir que o calor fique represado em certas regiões, elevando suas temperaturas. Quando não se utiliza um dissipador de calor (comum em projetos de inversores de veículos elétricos), a própria superfície da placa deve ser capaz de transferir todo o calor proveniente

das perdas de potência para o ambiente. Dessa forma, ou as perdas devem ser pequenas o suficiente para que possam ser dissipadas pelo conversor, ou a placa deve ter área o suficiente para direcionar todo o calor dos semicondutores.

Na Figura 2.1 adaptada de (CENGEL, 2003) apresenta-se a curva do fluxo de calor por área superficial pela diferença de temperatura entre os meios para diferentes meios de transporte de calor, sendo que cada curva corresponde a um mecanismo de resfriamento. Nesse caso, as curvas correspondem ao limite físico de fluxo correspondente a uma determinada diferença de temperatura. Assim, caso seja preciso manter uma diferença de temperatura de Y graus em relação ao ambiente, é preciso no mínimo um fluxo térmico de $X \text{ W/cm}^2$, a depender da forma de transmissão.

Figura 2.1 – Fluxos de calor que podem ser atingidos por diferentes meios de resfriamento



Fonte: Adaptada da referência (CENGEL, 2003)

Fazendo uso da Figura 2.1 e da potência nominal do conversor, pode-se ter uma boa noção dos meios de resfriamento necessários para a operação, sejam eles um dissipador de calor, ventilação forçada ou até mesmo resfriamento líquido. Ao considerar-se, por exemplo, o método de resfriamento por convecção natural e uma placa de 10 cm^2 com um fluxo de 1 W , haverá uma diferença de $100 \text{ }^\circ\text{C}$, ao passo que por convecção forçada haverá uma diferença de aproximadamente $10 \text{ }^\circ\text{C}$.

Em resumo, a capacidade de transferência do fluxo de calor conduzido pelos meios de resfriamento da placa, sejam eles naturais ou não, deve ser maior que a quantidade de calor gerada pela operação do conversor. Dessa forma, garante-se que a placa chegará em regime permanente com uma temperatura fixa, e portanto, será um sistema estável. Caso o fluxo máximo de calor dissipado pela placa seja menor que a capacidade de transmissão da placa, a sua temperatura irá aumentar indefinidamente.

2.2 TECNOLOGIAS DE PLACAS DE CIRCUITO IMPRESSO

Uma das tecnologias para projetos de conversores sem o uso de dissipadores (usando a placa como elemento dissipativo) é a placa de substrato metálico isolado (Insulated Metal

Substrate - IMS). Como o nome sugere, a placa é sustentada por um substrato metálico, isolado das vias de cobre por um material termicamente condutor, facilitando a troca térmica.

Essa é uma tecnologia presente há algum tempo (Sivabalan Mohan, 2019), (Texas Instruments, 2016), (Yashovardhan Rastogi, 2018) que atualmente vem ganhando mais visibilidade, pois é um complemento ideal para componentes SMD de potência, como MOSFETs de GaN (*Gallium Nitride* - Nitreto de gálio), SiC (*Silicon Carbide* - Carbetto de silício) e Si (*Silicon* - silício) (NEXPERIA, 2020). A capacidade de dissipar calor de maneira eficiente é crítica, e uma placa não otimizada para essa função pode prejudicar o rendimento de um conversor de potência. A escolha do material e das dimensões corretas para a placa de circuito impresso, portanto, pode determinar a viabilidade ou não de um projeto.

A maior parte das placas IMS são construídas em um substrato de alumínio, porém também há modelos de cobre ou aço-inox, podendo ter espessura e condutividade térmica controladas pelo fabricante. A condutividade da placa pode variar de de 1 a 12 $W/(m \cdot ^\circ C)$, dependendo da camada de material isolante, cuja espessura pode variar de 0,05 mm a 0,2 mm (TechnoBoards, 2023).

Apesar de ser possível confeccionar placas IMS com mais de uma camada, esse é um processo que pode aumentar substancialmente o custo e, portanto, costuma-se limitar o projeto a uma única camada. Ainda assim, o custo da placa de alumínio é cerca de três vezes maior que uma alternativa similar em material comum (Sivabalan Mohan, 2019). Uma prática comum, e utilizada neste trabalho, é separar a parte de potência do conversor em uma placa IMS e deixar os circuitos de condicionamento, medição e processamento de sinais em outra placa a parte, de forma a facilitar o projeto e otimizar os custos.

Em placas desse tipo, com apenas uma camada, não se pode utilizar componentes *through-hole*, o que limita o projetista. Por outro lado, isto favorece a redução do volume total, pois obriga a escolha de componentes menores. Esse tipo de placa leva vantagem principalmente no ramo automotivo, pois suporta maiores estresses mecânicos e pode ser fixada com mais torque em um dissipador.

Outra vantagem é a utilização de materiais de interface térmica condutores, a base de prata ou ouro, otimizando a interface da placa com o dissipador. Ainda assim, há uma troca entre o aumento da superfície de contato proporcionado pela interface e a resistência térmica imposta pelo material utilizado. Quando aumenta-se a superfície de contato a resistência térmica da interface diminui, contudo, como insere-se mais material, ainda há um caminho de espessura L pelo qual o calor deve ser conduzido, aumentando sua resistência. Utilizando pastas térmicas comuns, esse caminho pode aumentar significativamente a resistência térmica da interface e, por consequência, prejudicar a capacidade de troca da junção com o ambiente. No caso de pastas térmicas de base metálica, o valor da resistividade térmica é menor e, portanto, esse efeito é suavizado e o aumento da área de contato proporcionado pelo material na interface pesa mais, tornando o conjunto mais eficiente (Sivabalan Mohan, 2019).

Placas de alumínio, portanto, fornecem uma maior robustez mecânica e dispensam uma interface isolante entre superfície da placa e dissipador, o que viabiliza maior torque de aperto nos parafusos de fixação, logo, melhor interface térmica entre os meios.

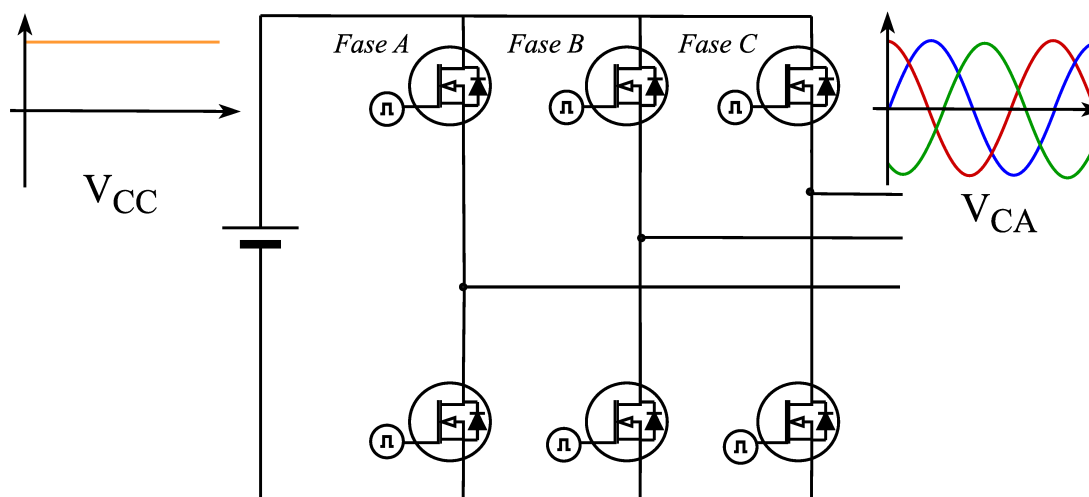
2.3 PERDAS NO INVERSOR TRIFÁSICO

Em um inversor trifásico as perdas de potência não vêm exclusivamente dos semicondutores. Os circuitos de acionamento, cabos e barramento de capacitores também contribuem nas

perdas. Apesar disso, a análise de perdas deste trabalho é focada apenas nos semicondutores, pois devido ao contato físico com a placa são o que mais contribui para o seu aquecimento direto.

Na figura 2.2 apresenta-se a representação de um inversor trifásico. O inversor é composto por seis conjuntos de semicondutores que por meio de uma modulação por largura de pulso, transformam a tensão contínua do barramento de entrada em uma tensão de saída alternada, com frequência e amplitude controladas pelo usuário. No caso de um inversor trifásico, são geradas três tensões com o mesmo valor eficaz e defasadas igualmente em 120 graus.

Figura 2.2 – Representação de um inversor trifásico



Fonte: Autor

essa forma, o máximo esforço de tensão nos semicondutores será o próprio barramento de entrada, e o máximo esforço de corrente será a corrente de saída de uma das fases. Para diminuir os esforços de corrente, conectam-se semicondutores em paralelo. Por conta das características dos MOSFETs, quando conectados em paralelo, a corrente divide-se igualmente entre eles (NEXPERIA, 2020). Com isso, seu esforço de corrente passa a ser a corrente de saída dividida pelo número de semicondutores utilizados em cada braço do inversor.

2.4 PERDAS DE POTÊNCIA EM SEMICONDUCTORES MOSFET

Para a análise teórica das perdas de potência, primeiramente é feita uma breve descrição do modelo do MOSFET e como ele se comporta no contexto desta aplicação.

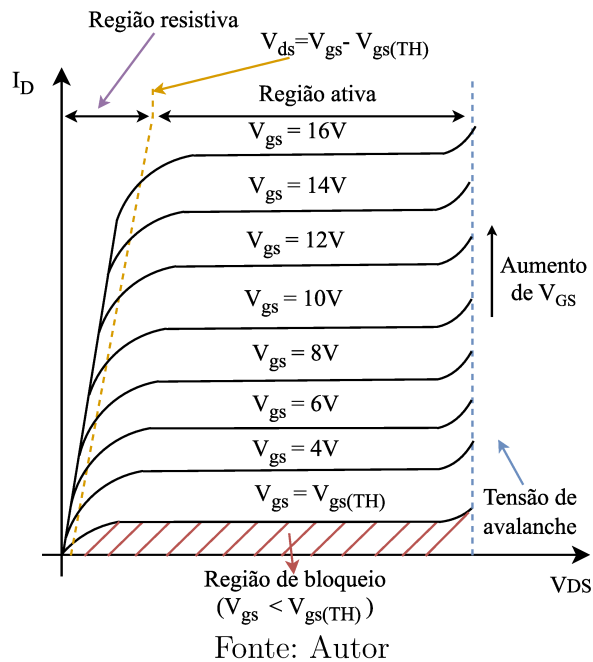
2.4.1 Característica Ideal do MOSFET

Idealmente, o MOSFET deveria se comportar como uma resistência de valor nulo quando ativo. Quando aberto, como um circuito aberto, mantendo o valor da tensão V_{ds} entre os terminais dreno e *source*. Por conta das não idealidades, o modelo real do MOSFET se comporta de acordo com a Figura 2.3, tendo três principais regiões de operação: bloqueio, ativa e resistiva.

Para a aplicação em questão, o MOSFET opera em condução (região resistiva) ou bloqueio. Portanto, há perda de potência quando em condução, e na troca de estado entre condução e bloqueio.

Quando em condução, o MOSFET apresenta um comportamento resistivo, tendo como consequência perdas de condução por efeito joule. Quando há uma troca de estado, esse processo

Figura 2.3 – Regiões de operação do MOSFET de acordo com sua tensão de gate



não é instantâneo e, portanto, a corrente ou tensão leva um certo tempo até atingir os novos níveis de patamar. Durante esse período, há como consequência perdas de potência por conta de um produto tensão por corrente não nulo no semicondutor.

Um fator limitante no projeto de um semicondutor é conseguir manter a temperatura na junção do chip dentro de valores suportados pela estrutura física dos materiais que o compõem. Para isso, deve-se levar em conta que as perdas de potência transformarão uma parcela da energia elétrica em energia térmica, portanto, na ausência de um fluxo de calor adequado, a temperatura no semicondutor irá aumentar até que ocorra um equilíbrio térmico com o ambiente. Caso esse equilíbrio ocorra em uma temperatura muito elevada, o material do chip pode ser danificado.

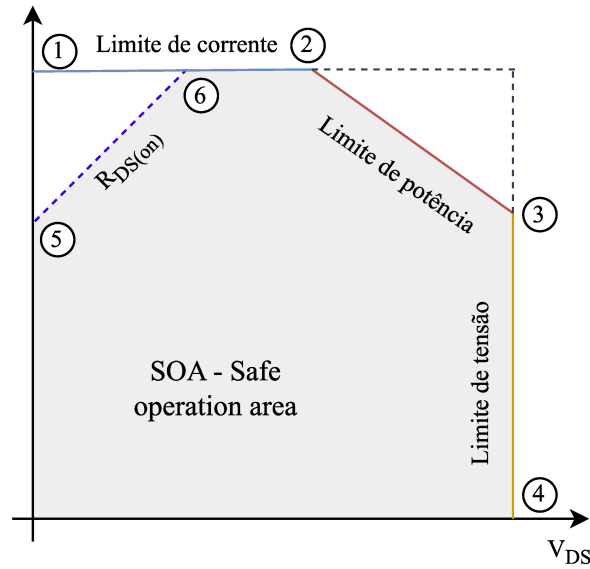
Para garantir a operação segura do semicondutor, pode-se levar em conta o gráfico da área de operação segura do MOSFET (Safe Operation Area - SOA), como a apresentada no exemplo da Figura 2.4.

No contexto das perdas de potência do semicondutor, o limite mais importante a se considerar é o 2-3, ou seja, a máxima energia que pode ser dissipada mantendo uma temperatura segura na junção. Deve-se, limitar as perdas de potência ao limite informado pelo fabricante. Esse valor depende de fatores como a resistência térmica do encapsulamento, temperatura máxima permitida na junção, frequência de operação do semicondutor e design do circuito da aplicação.

2.4.2 Perdas de Condução

As perdas de condução ocorrem quando o MOSFET está ativo, ou seja, com uma tensão positiva entre *gate* e *source*. Essas perdas são geradas pela passagem de corrente pela resistência parasita entre dreno e *source*, $R_{ds(on)}$. Portanto, sua magnitude depende apenas da magnitude da corrente I_d e do valor da resistência parasita. É comum semicondutores de potência com tensão de isolamento V_{ds} menor terem valores menores de $R_{ds(on)}$ (NEXPERIA, 2020). No caso de um inversor trifásico, a corrente de fase na saída flui de maneira complementar

Figura 2.4 – Região de operação segura do MOSFET



Fonte: Autor

entre os MOSFETs superiores e inferiores de um braço. Portanto, ao utilizar uma modulação por largura de pulso (Pulse width modulation - PWM) simétrica, a corrente passando por cada semicondutor pode ser estimada como o valor eficaz de meio ciclo da corrente de fase na saída do inversor (Texas Instruments, 2016). As perdas de condução geradas por essa corrente podem ser calculadas para cada semicondutor utilizando a equação 2.1:

$$P_{COND/FET} = \left(\frac{I_{RMS}}{n\sqrt{2}} \right)^2 \cdot R_{DS(on)} \quad (2.1)$$

Da equação apresentada, destaca-se que as perdas de condução são inversamente proporcionais à quantidade "n" de MOSFETs em paralelo de cada fase, o que é uma das principais vantagens em se utilizar mais semicondutores em paralelo. Levando em conta o número total de semicondutores do projeto, dois grupos de "n" MOSFETs em cada um dos três braços, pode-se estimar a quantia total de perdas por condução do inversor trifásico pela expressão 2.2:

$$P_{COND/VSI} = \left(\frac{I_{RMS}}{n\sqrt{2}} \right)^2 \cdot R_{DS(on)} \cdot n \cdot 2 \cdot 3 \quad (2.2)$$

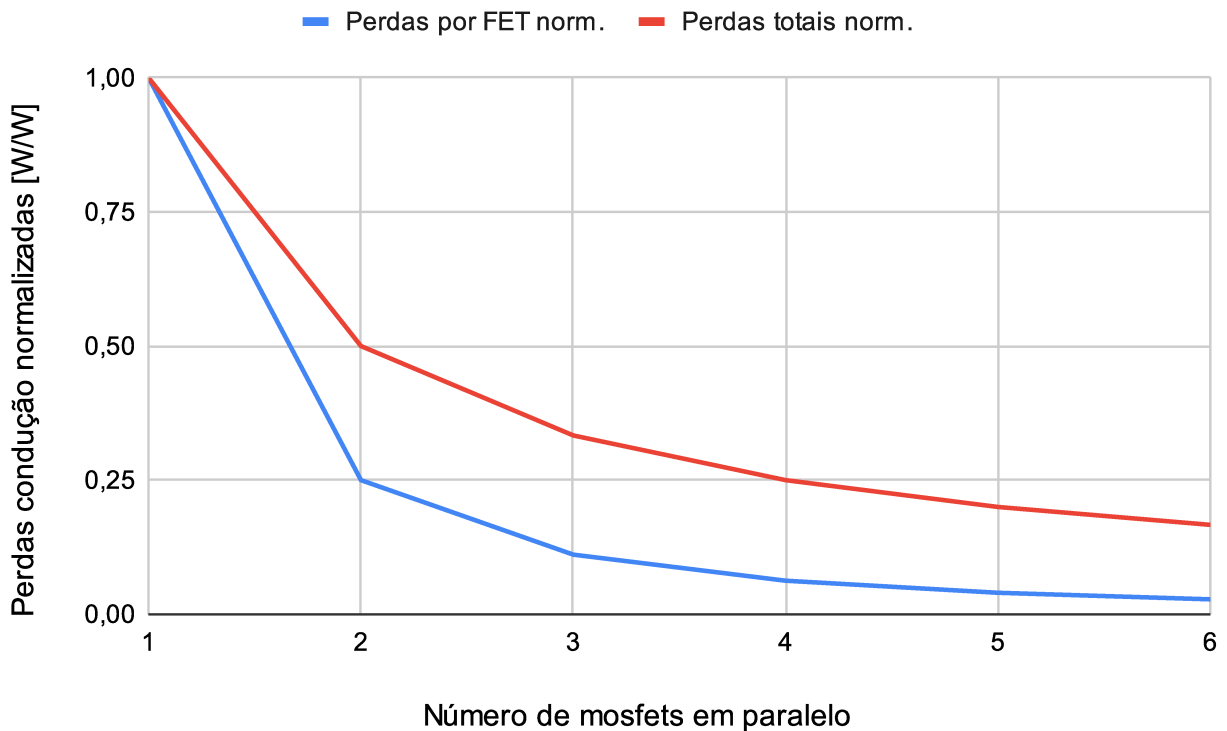
O efeito do aumento de semicondutores em paralelo pode ser analisado melhor com o suporte da Tabela 2.1 e da Figura 2.5. A Tabela mostra as perdas de condução por MOSFET e as perdas de condução totais do inversor para diferentes quantidades de semicondutores em paralelo normalizadas pelo valor calculado com apenas um MOSFET.

Nos cálculos, a corrente de fase considerada foi 21 A (RMS) e a resistência $R_{ds(on)}$ 3,9 mΩ. Observando a Figura 2.5 e a Tabela 2.1 adaptadas de (Texas Instruments, 2016), conclui-se que as perdas de condução por semicondutor diminuem quatro vezes e que as perdas totais decaem pela metade quando dois semicondutores são colocados em paralelo. Observa-se também que a partir de um determinado número de semicondutores em paralelo não há uma diminuição expressiva das perdas, o que desfavorece uma abordagem com um número maior que seis semicondutores por fase.

Tabela 2.1 – Perdas de condução como uma função do número de semicondutores em paralelo

Mosfets em paralelo	P/FET [W]	Ptotais [W]	P/FET norm.	Ptotais norm.
1	1,4967	8,9802	1	1
2	0,1891	2,2698	0,25	0,5
3	0,0840	1,5132	0,1111	0,3333
4	0,0472	1,1349	0,0625	0,25
5	0,0302	0,9079	0,04	0,2
6	0,0210	0,7566	0,02777	0,1667

Figura 2.5 – Perdas de condução como uma função do número de semicondutores em paralelo

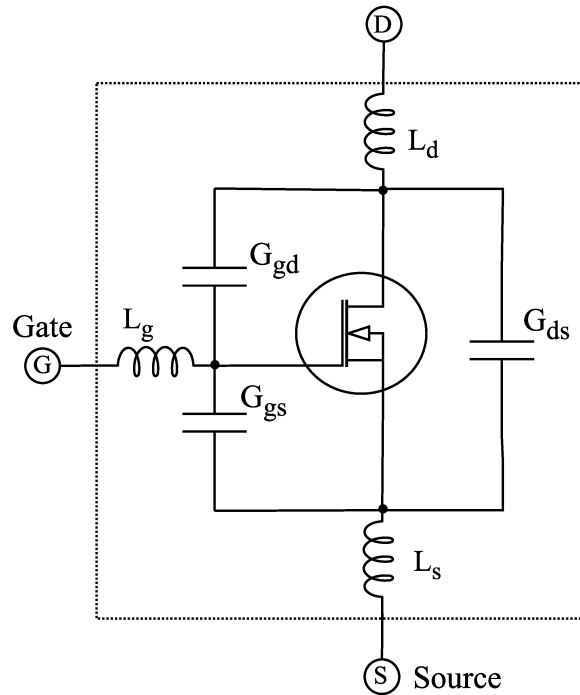


Fonte: Autor

Além disso, há perdas decorrentes do diodo de corpo do MOSFET, que a depender do modelo, podem ser significativas. Por conta de aspectos construtivos, o MOSFET tem um diodo de corpo intrínseco, que apesar de garantir a bidirecionalidade de corrente, gera perdas tanto na comutação, quanto na condução. As perdas de condução advêm principalmente da queda de tensão direta do componente. Também há uma resistência série no componente, cujo valor é pequeno frente a resistência série do MOSFET. Pode-se, portanto, aproximar as perdas de condução do diodo de corpo como o resultado do produto entre a queda de tensão direta e a corrente média passando pelo componente. As perdas de condução do diodo podem ser calculadas com a equação 2.3:

$$P_{\text{COND/DIODE}} = I_{\text{MED}} \cdot V_{\text{TO}} + I_{\text{RMS}}^2 \cdot R_{\text{D(on)}} \approx \left(\frac{I_{\text{RMS}}}{n\sqrt{2}} \right) \cdot V_{\text{TO}} \quad (2.3)$$

Figura 2.6 – Modelo dinâmico não ideal do MOSFET



Fonte: Autor

2.4.3 Perdas de Comutação

O estudo das perdas de comutação, exige a análise do modelo dinâmico do MOSFET e suas principais capacitâncias parasitas. Na Figura 2.6 apresenta-se o modelo não ideal do MOSFET, destacando seus principais parâmetros parasitas.

Os valores de capacitâncias parasitas do chip dependem principalmente de sua construção física, não sendo influenciados por parâmetros de circuito. Apesar disso, podem-se inserir outras capacitâncias e indutâncias parasitas adicionais ao conjunto, a depender de como são dispostos os semicondutores na placa de circuito impresso. Portanto, apesar de não influenciar os parâmetros internos do semicondutor, o cenário de operação pode afetar o valor final de capacitância e indutância parasita do sistema. C_{gd} , C_{gs} e C_{ds} são respectivamente as capacitâncias entre gate-dreno, gate-source e dreno-source. É comum esses parâmetros serem apresentados em catálogos de fabricantes como capacitâncias de entrada (C_{iss}), saída (C_{oss}) e transferência reversa (C_{rss}), onde:

$$\begin{aligned} C_{oss} &= C_{gd} + C_{ds} \\ C_{iss} &= C_{gd} + C_{gs} \\ C_{rss} &= C_{gd} \end{aligned} \tag{2.4}$$

Dentre os parâmetros apresentados, o que mais impacta as perdas de comutação do MOSFET é a capacitância de entrada. Toda vez que o semicondutor troca o estado de operação, este capacitor deve ser carregado e descarregado pelo circuito de acionamento do MOSFET. O tempo dessa carga ou descarga será diretamente proporcional ao tempo de subida ou descida da tensão-corrente no semicondutor. Portanto, esse processo ditará a velocidade com a qual o MOSFET troca de estado, e quanto maior essa velocidade, menores as perdas envolvidas no processo. Como as capacitâncias parasitas do MOSFET não são fortemente influenciadas pela temperatura de junção (MARTINS, 2018), considera-se que o tempo de comutação e

temperatura de operação são desacoplados.

As indutâncias parasitas estão associadas a cada terminal do semicondutor e também podem afetar as perdas de comutação, pois a mudança no fluxo de corrente passando pelo semicondutor gera sobretensões prejudiciais ao processo. Quanto maior for a frequência de comutação, mais aparente é o efeito das indutâncias parasitas. Portanto, para a aplicação em questão, elas não são um fator relevante. Apesar disso, vale ressaltar que um design otimizado do circuito de comando do MOSFET, posicionado-o o mais próximo possível do terminal de gate, pode minimizar as indutâncias parasitas externas do semicondutor.

As perdas de comutação ocorrem no período onde o semicondutor está trocando de estado, seja de ativo para aberto ou vice-versa. Durante esse período, há tensão e corrente não nulas no chip e, portanto, uma perda de potência. As perdas de comutação vão depender principalmente da frequência de comutação, magnitudes de tensão e corrente sendo comutadas e valores dos tempos de subida e descida do semicondutor.

O tempo de subida é um dado de *datasheet* que define o intervalo necessário para que a tensão ou corrente do semicondutor saia de um valor nulo até um valor de regime. O tempo de descida, da mesma forma, é um parâmetro de *datasheet* que define o tempo que a tensão ou corrente demora para sair do valor de regime até o valor nulo.

A seguir comenta-se brevemente sobre a entrada em condução e em bloqueio do MOSFET, bem como as principais formas de onda e grandezas envolvidas no processo. Apresenta-se também as equações utilizadas no cálculo das perdas de comutação.

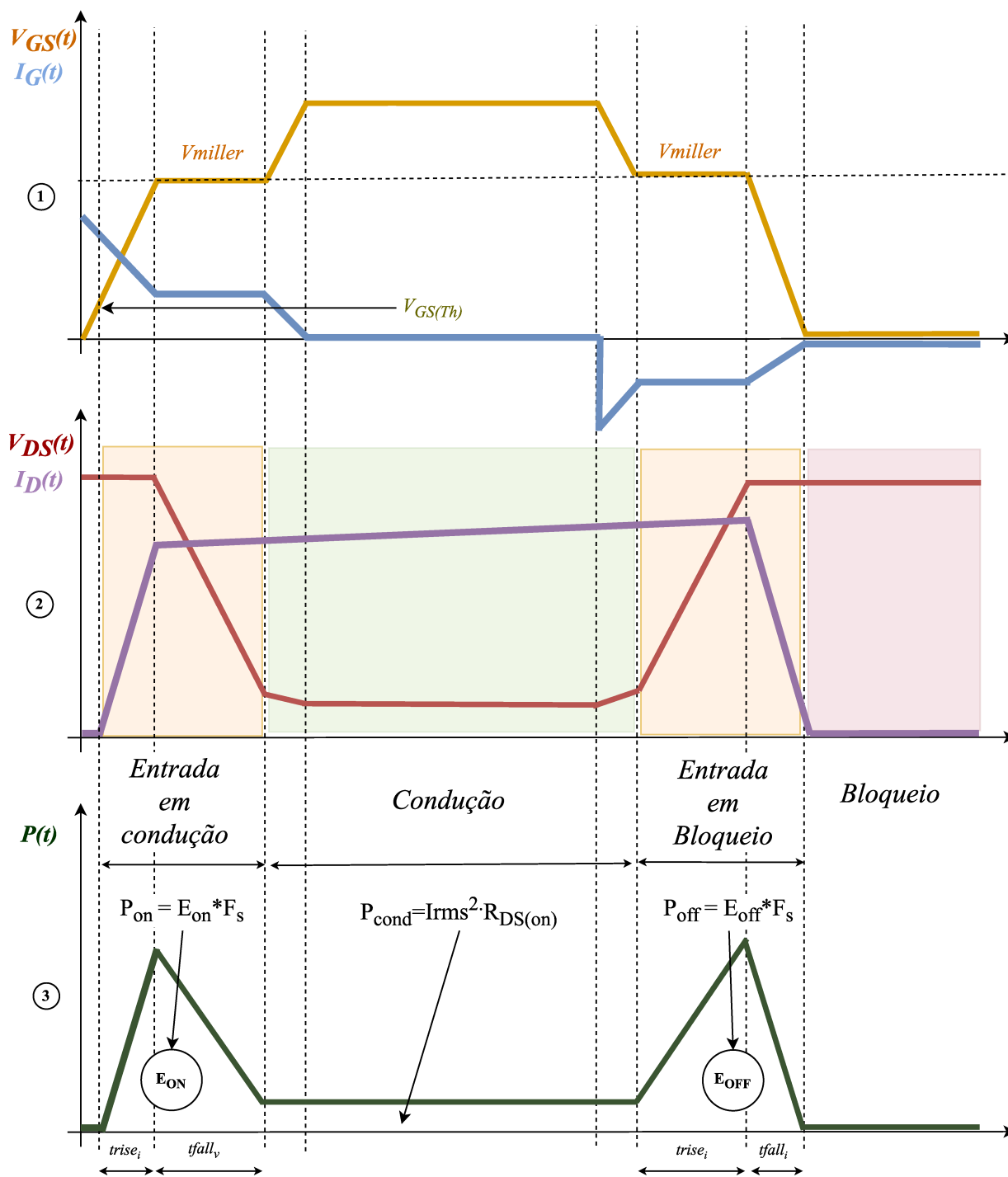
O processo de entrada em condução ocorre quando um sinal positivo é aplicado no canal de gate do MOSFET. A partir desse momento, a tensão entre o terminal dreno e o terminal source, V_{ds} , começa a decair, ao mesmo tempo que a corrente de dreno, I_d , começa a subir (no caso de uma carga resistiva), até que sejam atingidos os valores de regime. O tempo que o MOSFET demora para entrar em condução depende basicamente da constante de tempo entre a resistência de gate e a capacitância de entrada (C_{iss}). Como destacado, quanto mais rápido for esse processo, menor o tempo de descida da tensão e subida da corrente e, conseqüentemente, menores as perdas na entrada em condução.

A entrada em bloqueio ocorre quando há uma interrupção do sinal presente do gate do MOSFET. A partir desse momento, a tensão V_{ds} começa a subir, ao mesmo tempo que a corrente I_d começa a decair (no caso de uma carga resistiva), até que sejam atingidos os valores de regime.

Para o caso de uma carga fortemente indutiva como um motor de indução, por conta da inércia natural na mudança do valor da corrente, a comutação demora um pouco mais. Nesse caso, a tensão V_{ds} só começa a decair quando a tensão V_{gs} chega em um platô, valor de tensão de Miller, o que ocorre apenas no momento em que a corrente de dreno atinge o valor de regime. Portanto, o tempo total de comutação é dado pela soma do tempo de subida da corrente com o tempo de descida da tensão. A mesma soma dos tempos é válida para o processo de entrada em condução com carga indutiva.

Um exemplo de comutação com carga fortemente indutiva é apresentado na Figura 2.7, adaptada de (Dr. Dušan Graovac, Marco Pürschel, Andreas Kiep, 2006), no qual se destaca tanto a entrada em condução, quanto a entrada em bloqueio. Na Figura 2.7 (1) são mostradas as curvas de corrente no gate e tensão aplicada, destacando o nível de limiar $V_{gs(th)}$, a partir do qual a corrente direta começa a fluir, e a tensão de Miller, o valor do platô da tensão enquanto a corrente muda de estado. Na Figura 2.7 (2) apresenta-se formas de onda de tensão V_{ds} e

Figura 2.7 – Formas e onda envolvidas na comutação do MOSFET



corrente direta no componente durante a comutação, com destaque laranja nas trocas de estado, vermelho para o bloqueio e verde para a condução. Por fim, na Figura 2.7 (3) mostra-se a forma de onda de potência instantânea no MOSFET durante o processo, onde apresenta-se as energias envolvidas na entrada em condução e bloqueio, bem como a equação utilizada para cálculo das perdas de comutação. Também são apresentados em destaque na Figura 2.7 (3) os respectivos tempos de subida e descida do processo.

Apesar de ser um parâmetro de *datasheet*, tanto o tempo de subida quanto o de descida estão diretamente relacionados ao design da placa, dependendo do caminho ou "loop" de comutação e circuito de acionamento do chip, por isso, podem variar de acordo com as condições

de uso. Para obter uma estimativa mais precisa, pode-se ou realizar um ensaio em protótipo, para efetivamente medir os tempos de subida e descida, ou utilizar de formas de onda do *datasheet* junto de parâmetros do circuito para chegar em cálculos mais coerentes.

Ao multiplicar-se a forma de onda instantânea da tensão pela corrente, obtém-se a forma de onda hachurada na Figura 2.7 (3), que é uma representação da energia gasta no processo de entrada em condução ou bloqueio. Adicionalmente, há uma parcela de energia gasta pelo diodo intrínseco do MOSFET quando entra em bloqueio. Essa perda é diretamente proporcional ao valor da carga de recuperação reversa (Q_{rr}) necessária para que o diodo entre em condução. O valor de Q_{rr} é um dado de *datasheet*, porém como os outros parâmetros parasitas, serve apenas para uma aproximação do valor calculado, não substituindo uma medição direta para obter um cálculo mais preciso.

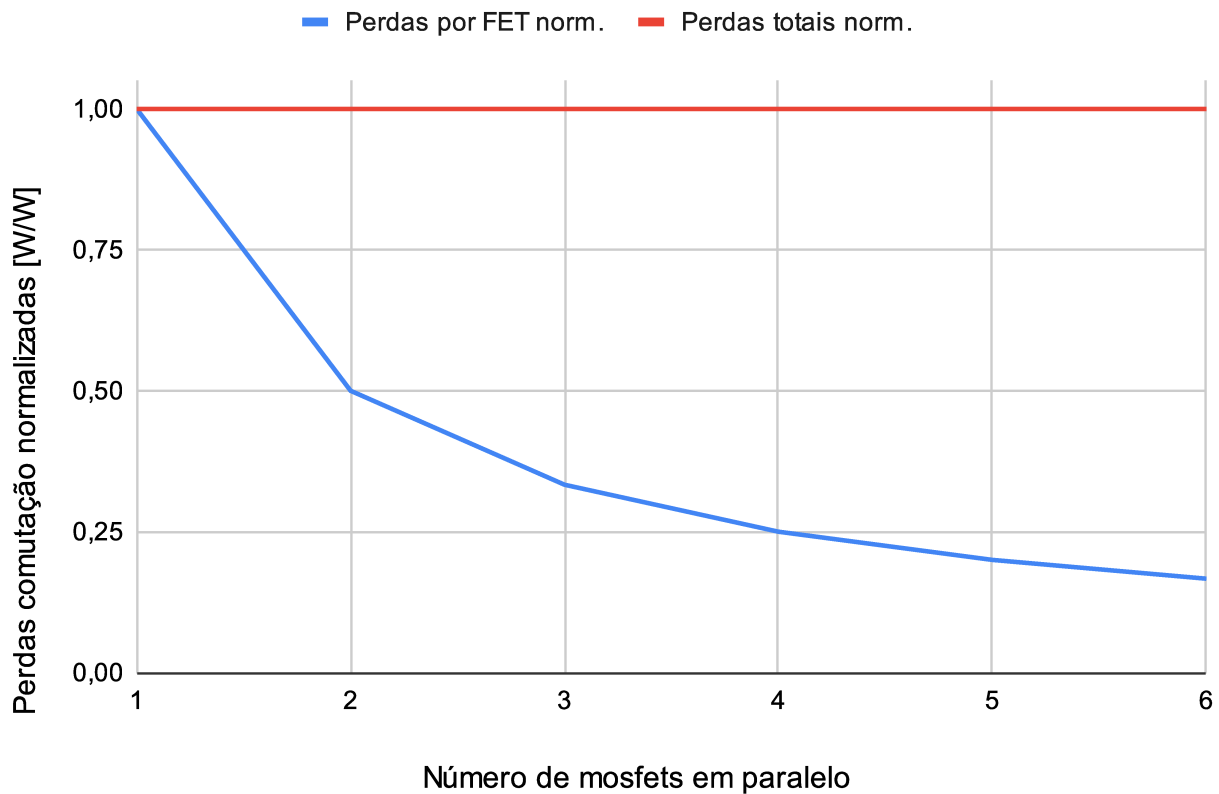
Com o auxílio da Tabela 2.2 e da Figura 2.8, pode-se observar o impacto do aumento de semicondutores em paralelo no valor das perdas de comutação por MOSFET e totais do inversor. Nos cálculos, a corrente de fase considerada foi 21 A (RMS), frequência de comutação 7,2 kHz, barramento de 40 V e um tempo total de subida e descida de 363 ns.

Tabela 2.2 – Perdas de comutação como uma função do número de semicondutores em paralelo

Mosfets em paralelo	P/FET [W]	Ptotais [W]	P/FET norm.	Ptotais norm.
1	1,4967	8,9802	1	1
2	0,7483	8,9802	0,5	1
3	0,4989	8,9802	0,3333	1
4	0,3741	8,9802	0,25	1
5	0,2993	8,9802	0,2	1
6	0,2494	8,9802	0,1667	1

Observando a Figura 2.8 e a Tabela 2.2, adaptadas de (Texas Instruments, 2016), conclui-se que as perdas de condução por semicondutor diminuem cerca de quatro vezes quando há quatro semicondutores em paralelo, em decorrência da diminuição da corrente eficaz de cada semicondutor. Porém, observa-se que as perdas totais se mantêm as mesmas, pois aumentam proporcionalmente com o número de semicondutores. Assim, mesmo tendo menos perdas por semicondutor, ao aumentar o número de MOSFETs aumentamos o número de comutações por fase, o que também incrementa as perdas totais, mantendo o mesmo valor resultante.

Figura 2.8 – Perdas de comutação como uma função do número de semicondutores em paralelo



Fonte: Autor

Concluindo, há uma diminuição expressiva das perdas de condução com o aumento do número de semicondutores em paralelo, ao passo que não há um aumento das perdas de comutação. Ainda assim, o aumento do número de semicondutores também ocasiona um aumento do volume total e do custo do projeto. Portanto, a escolha do número de semicondutores em paralelo não pode-se basear apenas na melhora do rendimento do projeto e exige uma análise criteriosa do projetista, uma vez que os critérios de custo e densidade de potência podem ser importantes em determinadas aplicações.

2.5 CONCLUSÕES DO CAPÍTULO

Este capítulo apresentou a fundamentação teórica utilizada para os cálculos do modelo térmico e das perdas de potência dos semicondutores, além da contextualização de diferentes tecnologias de circuito impresso que podem melhorar o desempenho térmico de um conversor.

Primeiramente foram abordados os mecanismos de transporte de calor, em sequência os diferentes tipos de placa que são utilizados no trabalho como meios de transferência do calor, as não idealidades dos semicondutores, que geram as perdas de potência (fontes de calor), e por fim os impactos da conexão em paralelo dos MOSFETs nas perdas de potência.

CAPÍTULO 3

CÁLCULO DO MODELO TÉRMICO

3.1 MECANISMOS DE TRANSPORTE DO CALOR

Neste capítulo, busca-se deduzir o modelo térmico para o inversor e contextualizar o leitor sobre conceitos básicos de termodinâmica e circuitos de potência e calcular um circuito térmico equivalente para cada placa. Destaca-se também as diferenças de placas FR4 e IMS e quais considerações e simplificações foram realizadas no processo de cálculo.

Em ambos os casos, para os cálculos térmicos considera-se apenas o fluxo e calor perpendicular, ou seja, um modelo simplificado. Para considerar um modelo térmico completo é necessário utilizar softwares de simulação em elementos finitos, modelando também o fluxo de calor paralelo à superfície da placa. Porém, como justificado na sessão de resultados, o modelo simplificado traz resultados com boa exatidão, o que dispensa a aplicação de técnicas mais complexas. As análises deste capítulo consideram um fluxo de calor perpendicular à superfície da placa, o qual é carregado por condução até chegar na superfície inferior, de onde é propagado por irradiação e principalmente por convecção até o ambiente.

Os três principais mecanismos pelos quais o fluxo de calor ocorre são: a condução, quando passa apenas por meios sólidos; a convecção, quando de meios sólidos para fluidos como o ar; e a irradiação, quando por ondas infravermelhas de um corpo para outro (CENGEL, 2003). O fluxo térmico é conduzido por meios sólidos da junção do semicondutor até a superfície do conversor, e então, por convecção e irradiação para o ambiente. A grande vantagem da utilização de placas com substrato metálico é a melhora na condução do calor até a superfície que transfere calor para o ambiente via convecção (Sivabalan Mohan, 2019). Os efeitos da irradiação de calor foram desprezados, pois não têm um impacto expressivo na operação de circuitos eletrônicos (CENGEL, 2003).

3.2 ENSAIOS TÉRMICOS REALIZADOS PARA A MODELAGEM

Para realizar os cálculos dos modelos térmicos uma série de testes foi realizada. Mediu-se a temperatura em diferentes regiões do conversor, durante diferentes pontos de operação. A seguir, apresenta-se brevemente as condições dos ensaios para contextualizar o leitor acerca dos dados com os quais cada coeficiente do modelo térmico foi calculado.

3.2.1 Condições dos Ensaio

Nesta sessão apresenta-se as condições em que cada ensaio foi realizado, bem como uma breve explicação da identificação dos nomes utilizados no decorrer do texto do trabalho. O identificador do ensaio compila o tipo da placa, frequência de comutação e carga, na seguinte disposição: “PLACA-FREQ-CARGA”. Assim, por exemplo, o ensaio realizado com frequência de comutação de 7200 Hz na placa de FR4, tendo como carga o transformador curto-circuitado, é denominado *FR47200_CC*. Como todos os ensaios nas placas de alumínio foram realizados com a mesma carga, omitiu-se a última parcela do identificador. Na Tabela 3.1 apresenta-se todas as condições de ensaio realizadas e o respectivo identificador de cada uma delas.

Tabela 3.1 – Condições de ensaio e respectivos identificadores

Tipo da Placa	Freq. de Co-mut. [Hz]	Modo de Operação e Carga	Identif.
IMS	3600	Monofásico meia-ponte, transformador com secundário curto-circuitado	IMS3600
IMS	5400	Monofásico meia-ponte, transformador com secundário curto-circuitado	IMS5400
IMS	7200	Monofásico meia-ponte, transformador com secundário curto-circuitado	IMS7200
FR4	3600	Trifásico, transformador com carga resistiva de 0,55R por fase em Y no secundário	FR43600_R
FR4	5400	Trifásico, transformador com carga resistiva de 0,55R por fase em Y no secundário	FR45400_R
FR4	7200	Trifásico, transformador com carga resistiva de 0,55R por fase em Y no secundário	FR47200_R
FR4	3600	Trifásico, transformador com secundário curto-circuitado	FR43600_CC
FR4	5400	Trifásico, transformador com secundário curto-circuitado	FR45400_CC
FR4	7200	Trifásico, transformador com secundário curto-circuitado	FR47200_CC

Mais detalhes sobre os ensaios e medições são abordados no capítulo de resultados do trabalho.

3.3 MODELO PARA CONVECÇÃO

Parte do calor será transferido via convecção natural da superfície do protótipo para o ambiente. Para modelar a convecção de calor entre a placa e o ambiente é necessário calcular a resistência térmica à convecção natural entre o protótipo e o ambiente. Para isso, utiliza-se a expressão 3.1, que leva em conta a área superficial da placa, A , e seu coeficiente de transferência de calor convectivo, H_{conv} , cujo cálculo também é apresentado.

$$Rth_{conv} = \frac{1}{A \cdot H_{conv}} \quad (3.1)$$

Inserindo na expressão 3.1 os valores calculados nesta sessão, pode-se obter o valor de resistência térmica da placa para o fluxo de calor via convecção.

3.3.1 Cálculo dos Coeficientes Convectivos

O coeficiente condutivo de transferência do calor depende apenas do material e de suas propriedades físicas. Para o caso do coeficiente de transferência de calor convectivo, outros fatores também entram no cálculo, como a diferença de temperatura entre os dois meios, dimensões dos componentes, rugosidade, cor, turbulência dos meios etc. A compilação de todos esses fatores é feita por meio de simulações de elementos finitos, a partir das quais pode-se obter uma estimativa do valor real rapidamente. Esta estimativa é compilada na forma de um coeficiente, o qual carrega todas as propriedades comentadas.

Neste trabalho, foram aplicadas três equações para calcular o coeficiente convectivo de diferentes elementos do sistema. A diferença entre as equações está em um coeficiente calculado na referência (CENGEL, 2003) proporcional a proximidade da região à fonte de calor (semicondutores). Utilizou-se uma expressão para calcular o coeficiente convectivo entre a parte inferior da placa e o ambiente, uma para o coeficiente entre a parte superior da placa e o ambiente e uma para o coeficiente entre os componentes soldados na placa e o ambiente. O paralelo das três resistências convectivas resulta num valor único que traduz a troca térmica entre as partes em questão e o ambiente. Apresenta-se em detalhes o cálculo dos coeficientes de apenas uma condição de carga por placa, as contas feitas para as demais condições estão disponíveis nas planilhas de cálculo do Anexo B.

3.3.1.1 Coeficiente convectivo entre a parte inferior da placa e o ambiente

A expressão 3.2 de (CENGEL, 2003) calcula o coeficiente convectivo para a parte inferior da placa:

$$H_{inf_{conv}} = 0.59 \cdot \left(\frac{\Delta T}{L} \right)^{0.25} \quad (3.2)$$

Onde L é um fator que leva em conta a geometria do elemento, sendo definido pela expressão 3.3 de (CENGEL, 2003):

$$L = \frac{4 \cdot A}{perimetro} \quad (3.3)$$

No cálculo desse coeficiente considerou-se a variação entre valor de temperatura medido na superfície inferior da placa e medido no ambiente durante o patamar do ensaio térmico. O fator L foi calculado levando em conta as dimensões da PCB (Printed circuit-board - PCB) e a temperatura foi medida durante ensaios térmicos com um sensor fixado na superfície inferior da placa.

3.3.1.2 Coeficiente convectivo entre a parte superior da placa e o ambiente

Para a parte superior da placa, utilizou-se a expressão 3.2 de (CENGEL, 2003):

$$H_{sup_{conv}} = 1.32 \cdot \left(\frac{\Delta T}{L} \right)^{0.25} \quad (3.4)$$

Novamente, L é um fator que leva em conta a geometria do elemento. No cálculo desse coeficiente considerou-se a variação entre valor de temperatura medido na superfície superior

da placa e medido no ambiente durante o patamar do ensaio. O fator L foi calculado levando em conta as dimensões da PCB e a temperatura foi obtida com um sensor fixado na superfície superior da placa.

3.3.1.3 Coeficiente convectivo entre componentes da placa e ambiente

A expressão 3.5 de (CENGEL, 2003) calcula o coeficiente para os componentes soldados na parte superior da placa:

$$H_{comp_{conv}} = 2.44 \cdot \left(\frac{\Delta T}{L} \right)^{0.25} \quad (3.5)$$

Sendo L o mesmo fator calculado anteriormente. No cálculo desse coeficiente considerou-se a diferença entre valor de temperatura medido no encapsulamento dos MOSFETs e medido no ambiente durante o patamar do ensaio. O fator L foi calculado levando em conta as dimensões da PCB e o valor de temperatura foi uma média simples dos seis pontos de medição dispostos nos braços do inversor.

Cada ensaio térmico teve um coeficiente convectivo diferente, pois em regime atingiu temperaturas diferentes, sendo assim, dependente do ponto de operação do inversor. Cada modelo térmico foi calculado para as condições do ensaio que estava representado e, por isso, se tem variações nos coeficientes convectivos de cada condição. O mesmo protótipo pode ter diferentes temperaturas de regime a depender das perdas de comutação, temperatura ambiente, ventilação, dentre outros fatores. Na Tabela 3.2 apresenta-se o valor de coeficiente convectivo calculado para cada condição de ensaio, utilizando a realimentação dos valores de temperatura medidos nos testes térmicos do trabalho, apresentados no capítulo de resultados.

Tabela 3.2 – Coeficientes convectivos calculados para cada ensaio térmico

Condição de ensaio	Coeficiente calculado [W/m ² · °C]
IMS3600	13,0619
IMS5400	14,0798
IMS7200	15,3167
FR43600	13,3553
FR45400	13,8414
FR47200	14,9143

Em ambos cenários a superfície da placa não terá um valor de temperatura uniforme, mesmo em regime. Portanto, considerar apenas um ponto de medição é uma aproximação que leva a um erro de cálculo. Esse efeito deve ficar mais evidente na placa FR4, pois sua inércia térmica é menor e sua composição mais heterogênea. Regiões com mais cobre, por onde passam vias térmicas, terão uma temperatura diferente de regiões com mais resina, onde não há a presença de vias. No caso da placa IMS, o substrato de alumínio facilita a homogeneização da temperatura, minimizando esse efeito. A melhor forma de contornar esse problema é ter diferentes pontos de medição de temperatura e fazer a média dos valores obtidos.

3.3.2 Valores Obtidos de Resistência Térmica Convectiva

Para o cálculo da resistência equivalente da placa considera-se um paralelo entre as três resistências térmicas de convecção: entre o topo da placa e o ambiente; entre base da placa e o ambiente; e entre os componentes e o ambiente.

Cada resistência térmica convectiva pode ser calculada de acordo com a equação 3.1 utilizando seu respectivo coeficiente. Somando os coeficientes convectivos de cada parte do protótipo se obtém os valores resultantes da Tabela 3.2, a partir dos quais calculou-se a resistência térmica resultante, que modela a oposição ao fluxo de calor da placa para o ambiente. Calculando a resistência convectiva dessa forma, despreza-se a queda de temperatura entre as partes da placa. Como a resistência térmica de condução entre essas partes é baixa, pode-se fazer essa simplificação no modelo sem inserir erros consideráveis.

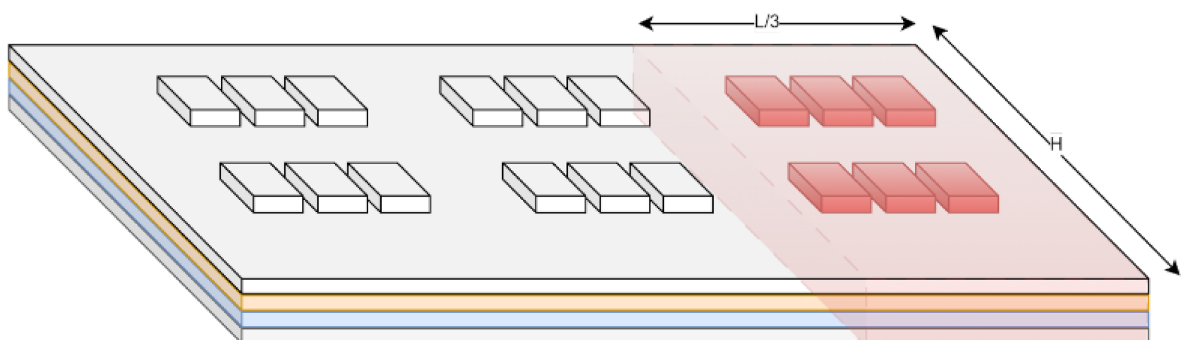
Na Tabela 3.3 apresenta-se os valores de resistência térmica convectiva resultantes calculados com a expressão 3.1 e com as dimensões de cada protótipo.

Tabela 3.3 – Resistência térmica de convecção calculada para cada condição de ensaio

Condição de ensaio	Resistência térmica [$^{\circ}\text{C}/\text{W}$]
IMS3600	7,635
IMS5400	7,086
IMS7200	6,517
FR43600	2,513
FR45400	2,426
FR47200	2,254

Como apresentado na tabela 6.4, a placa de alumínio operou como um inversor monofásico. Isto foi necessário devido a um acidente nos testes de operação, que ocasionou a queima do circuito de *bootstrap* de um dos braços do inversor. Assim, o valor do coeficiente convectivo elevado nos casos da placa IMS justifica-se pela operação de apenas um braço do inversor. Apenas um terço dos MOSFETs conduziu corrente gerando perdas de potência, e para compensar esse fato, considerou-se apenas um terço da área efetiva do protótipo nos cálculos. Esse detalhe é apresentado em destaque na Figura 3.1, e por conta disso, a equação da resistência convectiva da placa IMS retorna um valor maior.

Figura 3.1 – Consideração realizada para o cálculo da resistência térmica de convecção do protótipo de alumínio



Fonte: Autor

Após a análise dos resultados obtidos verificou-se que foi uma consideração válida. Sem mais pontos de medição ou uma imagem térmica da placa não há como definir com certeza a parcela efetiva de área superficial que afeta a convecção de calor, portanto, espera-se um erro inerente dessa aproximação. Comenta-se um pouco mais sobre as condições de ensaio e valores de operação na sessão de resultados experimentais.

Outro ponto interessante apresentado na Tabela 3.3 é a diminuição da resistência resultante com o aumento da frequência de comutação, o que comprova-se após uma análise

dos dados experimentais. Comenta-se mais sobre o tópico na sessão pertinente, porém, o fato justifica-se pelo aumento da temperatura do protótipo decorrente do aumento das perdas de comutação, proporcionais à frequência de comutação. Segundo as equações 3.5, 3.2 e 3.4 o coeficiente convectivo é diretamente proporcional a diferença de temperatura entre os dois meios, portanto, quanto maior a temperatura do protótipo menor sua resistência térmica para o ambiente. O mesmo fenômeno é justificado em (HS Dissipadores, 2022), onde apresentam-se curvas de correção da resistência térmica dos dissipadores com base na temperatura de operação do componente, uma informação muito utilizada para projetos térmicos e escolha de dissipadores de calor.

3.4 MODELO PARA CONDUÇÃO

A transmissão de calor por condução ocorre desde a junção do semicondutor até a parte inferior da placa de circuito impresso. Nessa sessão descreve-se como são calculadas as resistências térmicas que modelam esse fenômeno para cada um dos protótipos.

A resistência térmica condutiva de uma placa de circuito impresso é calculada levando em consideração as propriedades térmicas dos materiais que a compõem, tais como o coeficiente de condutividade térmica, espessura das camadas de cobre, espessura da placa e materiais do substrato e do dielétrico. Essas propriedades são utilizadas para determinar a resistência térmica de cada camada individual e, em seguida, a resistência térmica total é obtida somando-se as resistências térmicas de todas as camadas.

Como o fluxo de calor paralelo a superfície da placa é desconsiderado para os cálculos, o modelo da placa IMS terá mais camadas que o modelo da placa comum, onde considera-se que todo o fluxo de calor passa continuamente pelas vias de cobre que vão da superfície até a parte inferior da placa. Isso pode gerar uma resistência de condução maior no caso da placa IMS. De acordo com (CENGEL, 2003), não se perde muita exatidão do modelo ao desconsiderar o fluxo de calor paralelo à superfície, pois a resistência térmica deste caminho é muito superior à do fluxo perpendicular. Entretanto, em uma aplicação onde há a presença de um dissipador de calor, espera-se que o desempenho da placa IMS seja superior, por conta da menor resistência de contato entre os dois componentes (Sivabalan Mohan, 2019).

3.4.1 Cálculo da Resistência Condutiva para Placa FR4

Na placa FR4, o caminho por qual o fluxo de calor gerado pelas perdas de potência é conduzido passa da junção para os encapsulamentos dos componentes, em sequência pelas vias de cobre da superfície da placa para a sua parte inferior, onde por fim, é conduzido por convecção natural até o ambiente.

O valor de resistência térmica da junção para o encapsulamento do componente é informado pelo seu fabricante na folha de dados. Para o MOSFET utilizado, o valor da resistência térmica é $0,6 \text{ } ^\circ\text{C}/\text{W}$.

O valor de resistência térmica do conjunto de vias de cobre é calculado com base na expressão 3.6:

$$R_{th_{cond}} = \frac{Le}{A \cdot K} \quad (3.6)$$

Na expressão 3.6, Le é a espessura da placa em metros, A a área da superfície em metros quadrados e K a condutividade térmica do material em watt por metro vezes grau celsius

$W/(m \cdot ^\circ C)$. O valor é calculado em $^\circ C/W$.

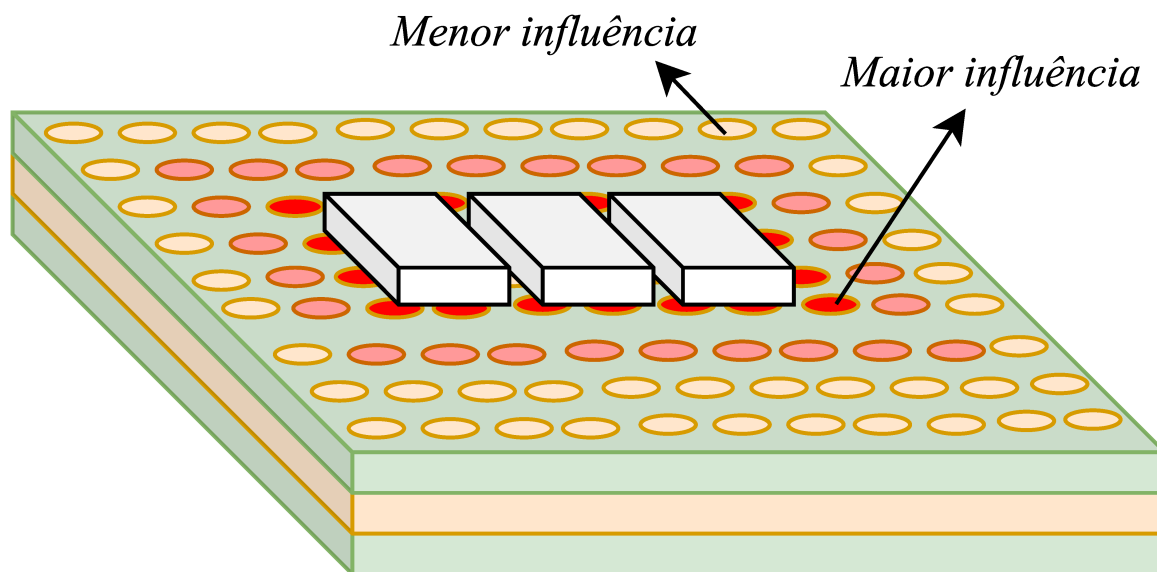
Para o cálculo da resistências térmica das vias de cobre a área utilizada é a multiplicação do número de vias pela área útil (diâmetro externo menos o diâmetro interno). A espessura utilizada é a da própria placa de circuito impresso. A condutividade térmica utilizada é a do cobre, material que compõe as vias. Os valores utilizados no cálculo e o valor obtido encontram-se dispostos na Tabela 3.4.

Tabela 3.4 – Valores utilizados nos cálculos da resistência térmica condutiva da placa FR4

Variável	Valor
Área efetiva de condução da placa [m ²]	0,0000533
Espessura da placa [m]	0,0016
Condutividade térmica do cobre [W/m·°C]	401
Resistência térmica condutiva calculada [°C/W]	0,066

Na prática, vias mais próximas dos semicondutores têm uma resistência menor que as vias mais afastadas, pois o caminho que o calor deve percorrer até lá é menor. Como o fluxo de calor paralelo a superfície foi negligenciado, o efeito da proximidade foi desprezado para os cálculos do trabalho. Assim, há um erro inerente ao ser considerado uma fonte de calor uniforme distribuída por toda a superfície da placa, pois algumas áreas da placa têm maior influência na condução, enquanto outras têm menor influência, conforme apresentado na Figura 3.2.

Figura 3.2 – Efeito da proximidade da fonte de calor no valor da resistência térmica



Fonte: Autor

Definir qual a área efetiva real que está transferindo o calor depende de uma simulação de elementos finitos, imagens térmicas ou cálculos mais complexos. A consideração utilizada é uma boa alternativa para solucionar o problema de forma simples. Outra alternativa é aplicar um fator de correção, como é comum em catálogos de dissipadores. Em (HS Dissipadores, 2022) apresenta-se um fator de correção pelo qual pode-se multiplicar o valor de resistência térmica fornecido a fim de corrigir este efeito.

3.4.2 Cálculo da Resistência para Placa IMS

Na placa IMS o caminho para condução do calor atravessa mais interfaces da junção até a sua superfície inferior, pois sua composição tem camadas de materiais diferentes. O calor é conduzido da junção para os encapsulamentos e, em sequência, dos encapsulamentos para a parte superior da placa. Da camada superior da placa vai até a camada dielétrica, depois, da camada dielétrica para o substrato de alumínio. Por fim, o calor é conduzido até a superfície inferior da placa, onde é dissipado por convecção natural até o ambiente.

O valor de resistência térmica das outras camadas é calculado através da expressão 3.6, mesma utilizada para a placa FR4, com a diferença na placa IMS sendo a quantidade de camadas. Mesmo assim, L é a espessura de cada camada em metros, A a área de condução em metros quadrados e K a condutividade térmica do material em watt por metro vezes grau celsius. A área chamada $A_{\text{útil}}$ é área de contato entre os semicondutores e a placa, definida como a multiplicação do número de MOSFETs por sua área, no caso, o comprimento vezes a largura do componente. A espessura utilizada é a de cada camada, considerando o valor escolhido no projeto da placa. A condutividade térmica utilizada é a do material de cada camada, no caso, cobre, dielétrico e alumínio. Os valores utilizados no cálculo e o valor obtido encontram-se dispostos na Tabela 3.5.

Tabela 3.5 – Valores utilizados nos cálculos da resistência térmica condutiva da placa IMS

Variável	Valor
Área efetiva de condução da placa [m ²]	0,00007396
Espessura do cobre [m]	0,00006958
Espessura do dielétrico [m]	0,0000152
Espessura do substrato [m]	0,00150
Condutividade térmica do Alumínio [W/m·°C]	237
Condutividade térmica do dielétrico [W/m·°C]	2
Condutividade térmica do cobre [W/m·°C]	401
Resistência térmica condutiva calculada [°C/W]	0,106

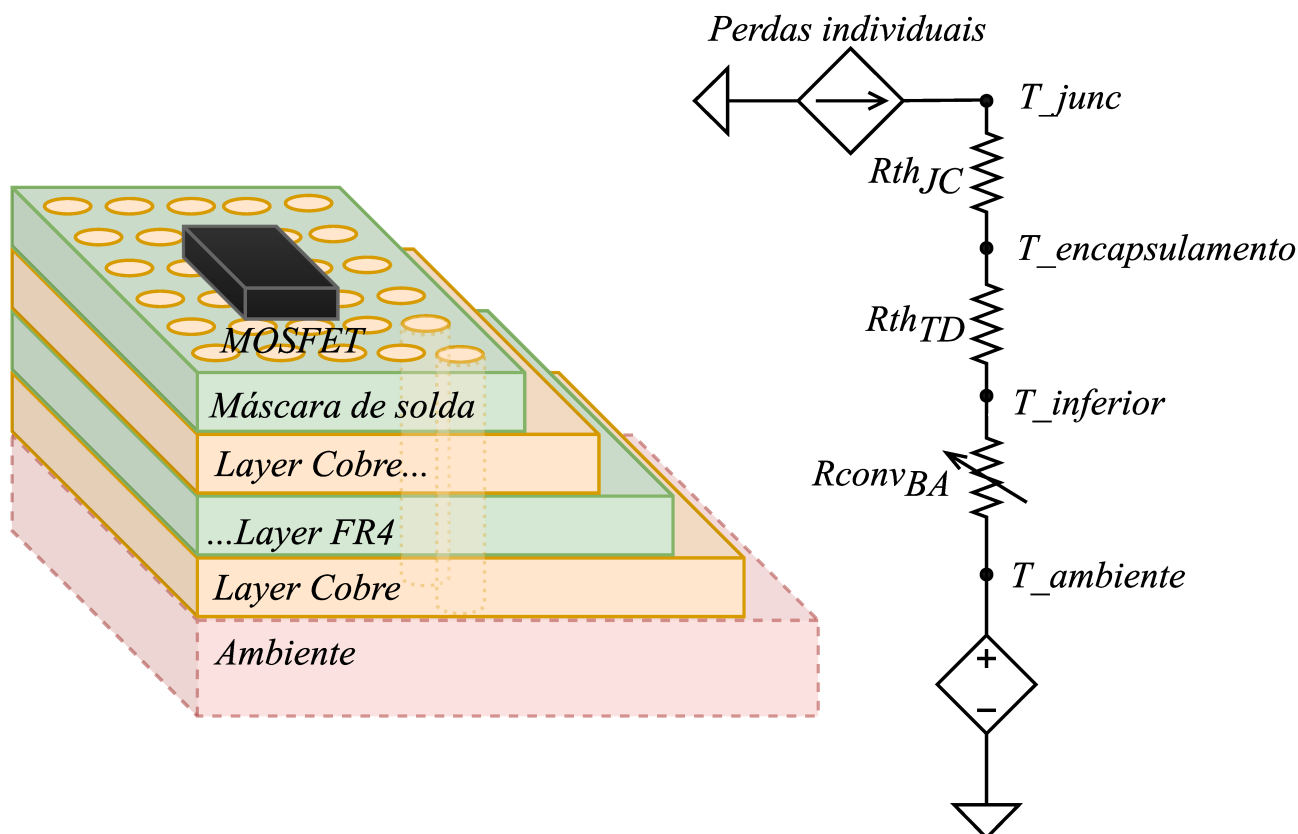
Pode-se observar que a área efetiva de condução considerada para a placa IMS é ligeiramente menor, devido ao número de semicondutores utilizados nos ensaios térmicos. Além disso, há resistências adicionais entre cada interface que não são consideradas e, com isso, espera-se um erro decorrente dessas não idealidades.

3.5 CÁLCULO DOS MODELOS TÉRMICOS EQUIVALENTES

3.5.1 Modelo da Placa FR4

Com os valores de resistência térmica condutiva e convectiva de cada protótipo pode-se calcular o modelo térmico equivalente de cada placa. Primeiramente, calcula-se um modelo de apenas um semiconductor fixado na superfície da placa de circuito impresso e, em sequência, replica-se para os demais. Considera-se, para isso, os circuitos apresentados à direita das Figuras 3.3 e 3.4, que modelam as fatias das placas apresentadas à esquerda das figuras.

Figura 3.3 – Divisão das camadas da placa FR4 e resistências térmicas associadas



Fonte: Autor

Na Figura 3.3, $R_{th_{JC}}$ simboliza a resistência condutiva da junção para o encapsulamento, $R_{th_{TD}}$ a resistência condutiva entre a parte superior e a inferior da placa, e $R_{conv_{BA}}$ a resistência convectiva entre a superfície inferior e o ambiente. É feita a associação série das resistências condutivas e convectivas do protótipo, sendo a última variável e dependente da temperatura de operação, como comentado na sessão anterior.

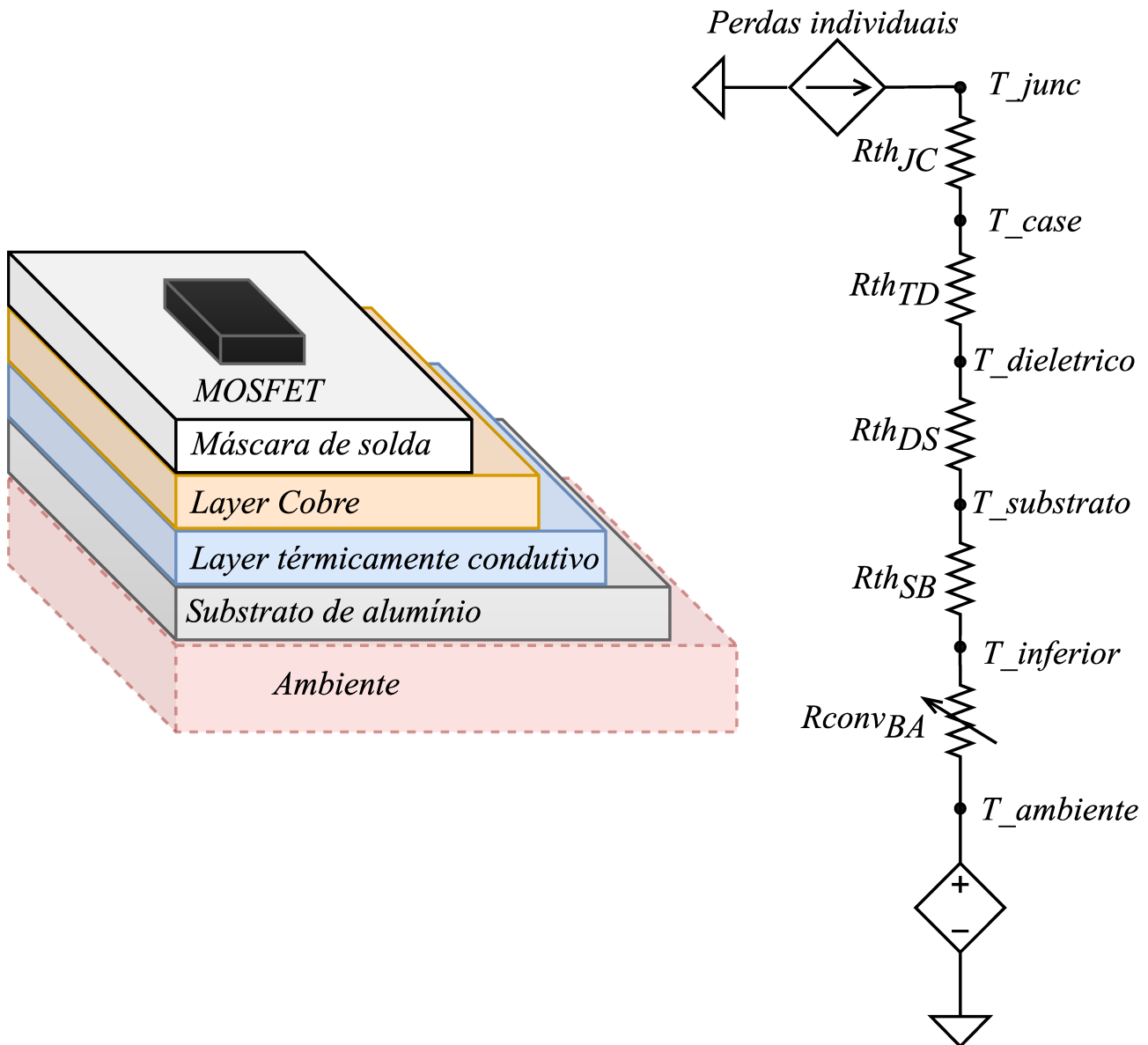
O modelo da placa FR4 tem apenas uma única resistência entre o encapsulamento e a camada inferior, sendo descrito pela equação 3.7, que representa o modelo completo do inversor.

$$R_{th_{JA}FR4} = \frac{R_{th_{JC}}}{n} + \frac{Le}{A_{vias} \cdot K_{cu}} + \frac{1}{A \cdot (H_{comp_{conv}} + H_{sup_{conv}} + H_{inf_{conv}})} \quad (3.7)$$

3.5.2 Modelo da Placa IMS

O mesmo conjunto é apresentado na Figura 3.4 para a placa IMS, onde Rth_{JC} simboliza a resistência condutiva da junção para o encapsulamento, Rth_{TD} a resistência condutiva entre a superfície superior da placa e a camada dielétrica, Rth_{DS} a resistência condutiva entre a camada dielétrica e o substrato de alumínio, Rth_{SB} entre o substrato de alumínio e a superfície inferior da placa e $Rconv_{BA}$ a resistência convectiva entre a superfície inferior e o ambiente.

Figura 3.4 – Divisão das camadas da placa IMS e resistências térmicas associadas a cada parcela



Fonte: Autor

O modelo térmico da placa IMS é descrito pela equação 3.8, que representa o modelo completo do inversor. Cada camada tem sua resistência de condução, sendo desprezadas as resistências de interface entre elas.

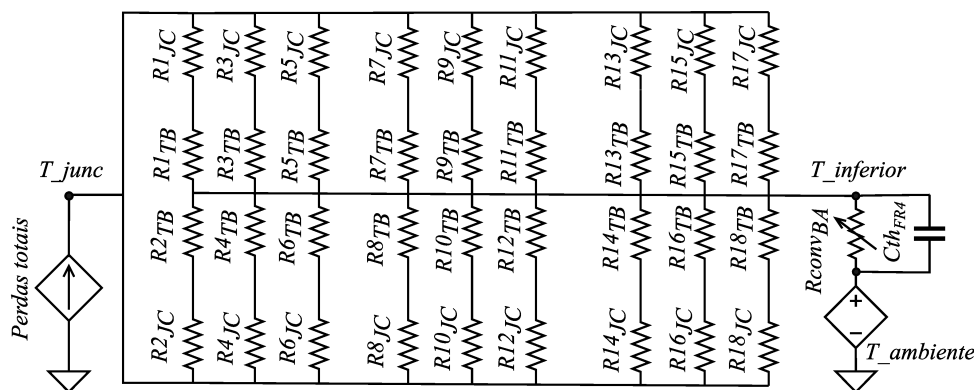
$$Rth_{JAIMS} = \frac{Rth_{JC}}{n} + \frac{L_{cu}}{A_{ef} \cdot K_{cu}} + \frac{L_{di}}{A \cdot K_{di}} + \frac{L_{sub}}{A \cdot K_{al}} + \frac{1}{A \cdot (H_{comp_{conv}} + H_{sup_{conv}} + H_{inf_{conv}})} \quad (3.8)$$

3.6 MODELOS COMPLETOS

3.6.1 Modelo Completo da Placa FR4

Para o cálculo do modelo completo do protótipo é feita a associação paralelo da resistência condutiva de cada MOSFET, em série com a resistência convectiva entre a camada inferior da placa e o ambiente. Como é apresentado no circuito da Figura 3.5, considera-se a resistência térmica de dezoito MOSFETs em paralelo, em série com uma única resistência convectiva.

Figura 3.5 – Circuito térmico equivalente da placa FR4

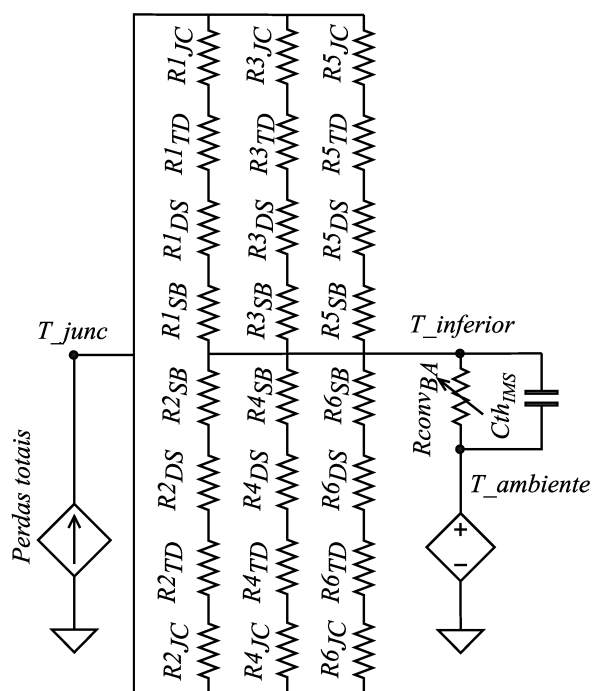


Fonte: Autor

3.6.2 Modelo Completo da Placa IMS

O mesmo é apresentado para a placa IMS na Figura 3.6. Na Figura 3.1, mostra-se a região considerada no cálculo da resistência convectiva e o número de MOSFETs considerado para o cálculo da resistência condutiva, onde apenas um braço do inversor operou nos testes térmicos.

Figura 3.6 – Circuito térmico equivalente da placa IMS



Fonte: Autor

Em ambos modelos equivalentes há uma parcela capacitiva C_{th} que modela a dinâmica térmica da placa, a qual é calculada e apresentada em detalhes no capítulo de resultados. Essa capacitância térmica não foi modelada nessa seção pois sua estimativa demanda medidas de peso, densidade dos materiais e composição precisa tanto da placa quanto dos componentes. Nesse caso, uma aproximação não traria resultados tão bons quanto os que são feitos para a resistência térmica e, portanto, optou-se por apenas medir o valor da capacitância térmica com base no tempo de resposta medido da placa e o valor calculado de resistência térmica.

3.7 CONCLUSÕES DO CAPÍTULO

Este capítulo discutiu os principais mecanismos de transporte do calor envolvidos na operação de um conversor de potência e abordou como modelar cada um deles em um circuito térmico equivalente. Primeiramente, a convecção de calor e como pode-se chegar a uma fórmula para a resistência térmica convectiva. Em sequência, a condução e como foi calculada a resistência térmica condutiva para cada tecnologia considerada de PCB. Apresentou-se ainda o modelo matemático da resistência térmica entre a placa e o ambiente e como foi calculado o circuito térmico equivalente para cada uma delas, unindo as resistências condutivas e convectivas.

CAPÍTULO 4

CÁLCULO DAS PERDAS DE POTÊNCIA

A fundamentação teórica apresentada no capítulo 2 é aplicada neste capítulo para o cálculo das perdas em uma das condições de teste. Este capítulo apresenta o processo utilizado para obter os valores de perdas expostos na Tabela 7.10 do capítulo 7.

4.1 PERDAS DE CONDUÇÃO

As perdas de condução são calculadas a partir da corrente eficaz registrada pelo medidor de potência durante os ensaios térmicos. Nos próximos parágrafos, comenta-se sobre como foi feito o cálculo das perdas de condução do MOSFET e do diodo de corpo do MOSFET.

4.1.1 Perdas de Condução no MOSFET

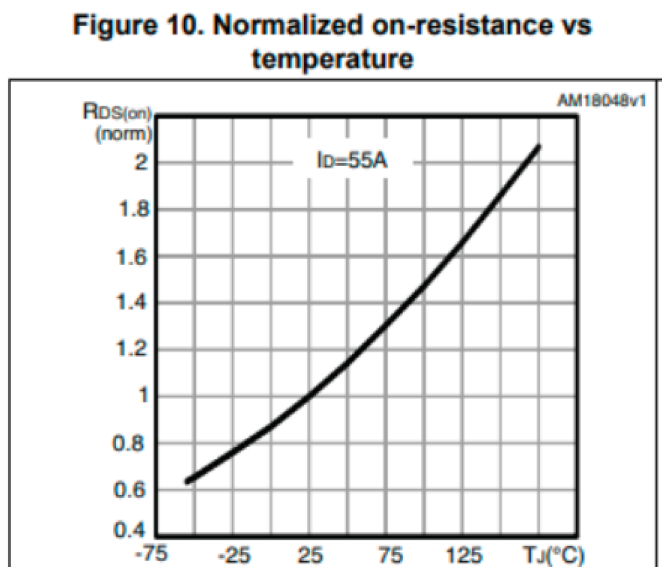
O valor das perdas de condução é calculado pela expressão 2.1. O ponto a destacar-se nesta seção é a correção do valor de resistência série utilizado para o MOSFET.

A temperatura de junção é um fator que influencia o desempenho do MOSFET. O aumento da temperatura de operação aumenta a resistência de condução do MOSFET (RASHID, 2013), que é conhecida como resistência de canal ou resistência série. Isso ocorre porque o aumento da temperatura reduz a mobilidade dos portadores de carga no canal. Como resultado, a resistência de condução aumenta, aumentando as perdas de potência e a dissipação de calor. Como foram coletados dados de temperatura da placa no decorrer dos ensaios térmicos, foi possível fazer uma realimentação dos valores de temperatura medidos a fim de corrigir o valor de resistência série do MOSFET.

Inicia-se o cálculo das perdas utilizando o valor de resistência série típico do *datasheet*, que informa o valor de perdas inicial. Com esse valor inicial e a resistência térmica da placa, pode-se calcular o valor inicial de temperatura de junção do semicondutor. Sabendo a temperatura de junção, pode-se corrigir a resistência série do semicondutor com a expressão 4.1, de forma a obter um valor mais próximo do real. Com esse novo valor de resistência, calcula-se um novo valor de perdas e uma nova temperatura da junção, repetindo esse processo por algumas iterações, até convergir para um valor próximo do passo anterior.

A relação que descreve o aumento da resistência série de um MOSFET pela temperatura de junção é dada pela equação 4.1 de (NEXPERIA, 2020):

Figura 4.1 – Curva de resistência normalizada série do MOSFET pela temperatura de junção



Fonte: Adaptada da referência (STMicroelectronics, 2016)

$$R_{DS(on)}(T_j) = R_{DS(on)}(25^\circ C) [1 + \alpha(T_j - 25^\circ C)] \quad (4.1)$$

Na expressão 4.1, $R_{ds(on)}(T_j)$ é a resistência série do MOSFET na temperatura de junção T_j , $R_{ds(on)}(25^\circ C)$ é a resistência série do MOSFET a $25^\circ C$, e alfa é o coeficiente de temperatura da resistência do MOSFET. Essa equação indica que a resistência série aumenta com a temperatura de junção, com uma taxa de variação determinada pelo valor do coeficiente alfa. Alfa é um coeficiente inerente de cada MOSFET, e pode ser obtido com uma análise da folha de dados do componente. O coeficiente alfa do MOSFET utilizado no projeto pode ser obtido a partir da curva apresentada na Figura 4.1, disponível em (STMicroelectronics, 2016).

Utilizando dois pontos da curva da Figura 4.1 pode-se linearizar a curva obtendo a inclinação da reta $R_{DS(on)}$ por T_{junc} , o que é uma boa estimativa do coeficiente alfa. Partindo da Figura 4.1, calculou-se o valor de $0,0025\Omega/^\circ C$, que está coerente com valores típicos para MOSFETs de potência.

Tendo como ponto inicial a temperatura de $25^\circ C$ na junção e o valor inicial de resistência série, apresenta-se na Tabela 4.1 os valores calculados nas três primeiras iterações da equação 4.1. Considerou-se o critério de parada um incremento menor que dez por cento de uma iteração para outra, convergindo na terceira iteração para o valor considerado nos cálculos de perdas de condução.

Tabela 4.1 – Correção dos valores de resistência série do MOSFET com base na temperatura de junção

Iteração	Rds(on) [Ohm]	Temperatura na junção [°C]
0	3,3500E-03	25,0000
1	3,6327E-03	56,2415
2	3,6555E-03	58,7560

Inserindo na equação 2.1 o valor de resistência corrigido e a corrente eficaz medida nos

testes experimentais, calculou-se o valor de perdas de condução do MOSFET.

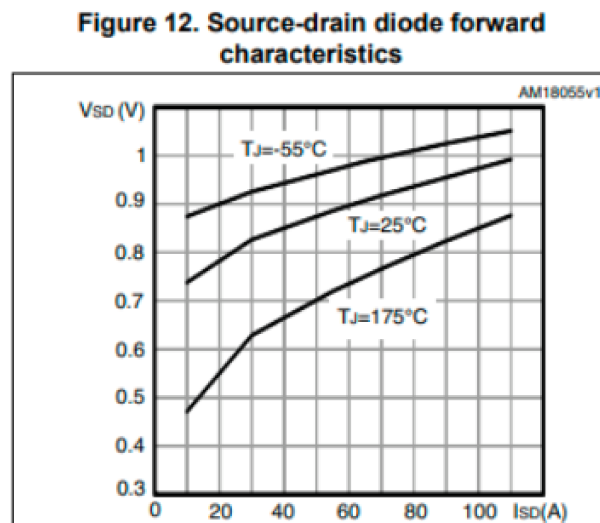
4.1.2 Perdas de Condução no Diodo de Corpo

Para as perdas de condução do diodo, utilizou-se a equação 4.2 apresentada em (BELUSSO, 2021), que considera o produto da corrente média no componente pela queda de tensão direta e o produto da resistência série do componente pela corrente eficaz ao quadrado.

$$P_{condD} = V_{TO} \cdot \frac{I_o}{n \cdot \sqrt{2}} \cdot \left(\frac{1}{2\pi} \frac{2M \cdot \cos(\phi)}{3\pi} \right) \quad (4.2)$$

O valor de queda de tensão direto do diodo de corpo do MOSFET também é influenciado pela temperatura de junção e pode ser corrigido com uma expressão similar a 4.1. Entretanto, a folha de dados do componente não fornece uma curva na qual se basear, o que dificulta o processo. Destaca-se que o valor da queda direta é inversamente proporcional à temperatura de junção e, dessa forma, o valor real das perdas nos componentes será menor do que o calculado pela expressão. O valor da queda direta de tensão do diodo foi extraído da folha de dados do componente (STMicroelectronics, 2016), sendo o ponto inicial da reta V_{SD} por I_{SD} na temperatura de junção de 25 °C, mostrada na Figura 4.3.

Figura 4.2 – Curva de tensão de queda direta do diodo de corpo pela corrente¹



Fonte: Adaptada da referência (STMicroelectronics, 2016)

4.2 PERDAS DE COMUTAÇÃO

As perdas de comutação são calculadas a partir da corrente e tensão no momento da comutação e tempos de entrada em condução e bloqueio, calculados utilizando a metodologia apresentada em (Texas Instruments, 2016). Nos próximos parágrafos, comenta-se sobre como foi feito o cálculo das perdas de comutação do MOSFET e do diodo de corpo do MOSFET.

4.2.1 Perdas de Comutação no MOSFET

As perdas de comutação do MOSFET foram calculadas com base no seu tempo de comutação. Para isso, calcula-se o tempo de subida e o tempo de descida e, com isso, a energia gasta para entrar em bloqueio e para entrar em condução. As perdas de comutação então são calculadas como o produto da frequência de comutação pela energia gasta no processo.

O cálculo do tempo de troca de estado é calculado com base no circuito de *gate-driver* e suas capacidades de operação na aplicação em questão. Assim, os tempos são calculados com base na capacidade de corrente instantânea do circuito utilizado como *gate-driver* e no quão rápido ele pode carregar e descarregar as capacitâncias parasitas do MOSFET em questão.

Primeiramente, calcula-se a corrente de *gate* para *source* de cada MOSFET como a razão da queda de tensão em condução pela soma das resistências de *gate*, utilizando a expressão 4.3:

$$I_{gate-source}/FET = \frac{\left(\frac{V_{gate}-V_{miller}}{R_{pu}+R_2+R_{eq}}\right)}{n} \quad (4.3)$$

Onde: V_g é a tensão de *gate* aplicada, V_{miller} a tensão de Miller de cada MOSFET, R_{pu} a resistência interna do *gate-driver*, disponível na folha de dados do componente, R_2 o resistor de *gate* de cada braço e R_{eq} a soma do resistor de *gate* individual do MOSFET com seu resistor de *gate* interno.

O tempo de descida pode ser calculado pela equação 4.4, sendo o tempo levado para acumular a carga Q_{GD} (disponível na folha de dados) suficiente para colocar o MOSFET em condução.

$$T_{fall} = \frac{Q_{gd}}{I_{gate-source}/FET} \quad (4.4)$$

Para o cálculo do tempo de subida, primeiro calcula-se a corrente de *gate* efetiva para cada MOSFET. Como não há tensão no *gate* do componente, a corrente pode ser calculada pela expressão 4.5, sendo R_{eq} a soma do resistor de *gate* interno do MOSFET e seu resistor individual externo.

$$IG_{sink}/FET = \frac{V_{miller}}{R_{eq}} \quad (4.5)$$

O tempo de subida, então, será equivalente ao tempo necessário para remover a carga Q_{GD} por meio da corrente IG_{sink}/FET , sendo calculado pela expressão 4.6:

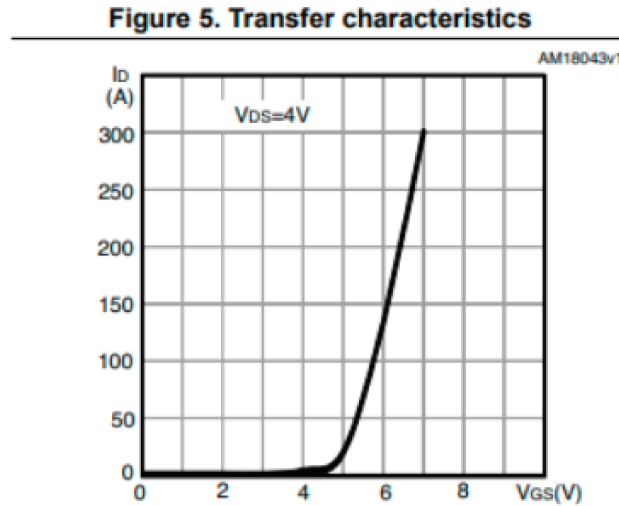
$$T_{rise} = \frac{Q_{gd}}{IG_{sink}/FET} \quad (4.6)$$

Em sequência, apresenta-se os parâmetros utilizados para o cálculo dos tempos de comutação. A maior parte dos dados estão disponíveis na folha de dados do MOSFET diretamente, como a capacitância Q_{GD} , ou são parâmetros de projeto, como os resistores de *gate*. Ainda assim, certos parâmetros não estão disponíveis diretamente, exigindo cálculo adicional, como o caso da tensão de Miller do MOSFET e seu resistor de *gate* interno. O valor típico do resistor de *gate* interno para MOSFETs dessa classe foi encontrado na referência (Dr. Dušan Graovac, Marco Pürschel, Andreas Kiep, 2006) e a tensão de Miller foi calculada de acordo com a referência (Texas Instruments, 2002).

O cálculo da tensão de Miller foi feito a partir da curva I_D por V_{GS} , da Figura 4.3, disponível na folha de dados do componente. Escolhe-se dois pontos de I_D e V_{GS} da curva e aplica-se a relação apresentada em (Texas Instruments, 2002) para obter uma aproximação do valor de tensão de Miller do componente em questão.

A sequência de cálculo apresentada nas equações 4.7, 4.8, 4.9, 4.10 e 4.11 é utilizada para obter o valor da tensão de Miller do MOSFET, partindo de dois pontos da curva da Figura 4.3.

Figura 4.3 – Curva de corrente direta pela tensão gate-source do componente



Fonte: Adaptada da referência (STMicroelectronics, 2016)

$$I_{D1} = K \cdot (V_{gs1} - V_{th})^2 \quad (4.7)$$

$$I_{D2} = K \cdot (V_{gs2} - V_{th})^2 \quad (4.8)$$

$$V_{th} = \frac{V_{GS1}\sqrt{I_{D2}} - V_{GS2}\sqrt{I_{D1}}}{\sqrt{I_{D2}} - \sqrt{I_{D1}}} \quad (4.9)$$

$$K = \frac{I_{D1}}{(V_{GS1} - V_{th})^2} \quad (4.10)$$

$$V_{GS,miller} = V_{th} + \sqrt{\frac{I_{load}}{K}} \quad (4.11)$$

Assim, com os pontos 150A para 6V e 300A para 7V, sendo I_{load} a corrente de carga para cada condição de ensaio, chegou-se ao valor de V_{Miller} utilizado nos cálculos. Na Tabela 4.2 apresenta-se como exemplo os parâmetros utilizados no cálculo dos tempos de comutação do MOSFET para a condição de ensaio *FR47200_CC*.

Os cálculos dos tempos de comutação com base na operação real do semiconductor são importantes, pois os valores calculados podem divergir dos apresentados na folha de dados do semiconductor. Os parâmetros da folha de dados traduzem apenas um ponto de operação do componente e, portanto, na maioria das vezes são apenas uma aproximação razoável. Citando o exemplo do MOSFET em questão, o *STH150N10F7*, os valores dispostos na folha de dados são de 33ns para T_{fall} e 57ns para T_{rise} , divergindo consideravelmente dos calculados. Portanto, utilizar os valores fornecidos traria uma estimativa mais otimista, pois para as condições de teste apresentadas em (STMicroelectronics, 2016) o MOSFET comuta mais rápido que nas condições de operação reais.

Com os tempos de subida e descida, o cálculo da energia de comutação é feito pelas expressões 4.13 e 4.12. O cálculo da energia gasta no bloqueio do MOSFET pode ser calculado de acordo com a expressão :

Tabela 4.2 – Parâmetros envolvidos no cálculo dos tempos de comutação da condição FR47200CC

Parâmetro	Valor
Tensão de gate (Vg)	12 [V]
Tensão de miller (V _{mill})	4,482 [V]
Resistor de pullup gate-driver (R _{pulup})	0,9 [Ω]
Resistor de gate coletivo de cada braço (R ₂)	22 [Ω]
Resistor de gate interno do MOSFET (R _{gint})	1,8 [Ω]
Resistor de gate individual do MOSFET (R ₂₀)	6,8 [Ω]
Número de MOSFETs em paralelo (n)	3
Carga gate-dreno (Q _{gd})	26 [nC]
Corrente de gate para source por MOSFET (I _{Gsource/FET})	0,0812 [A]
Corrente de afundamento por MOSFET (I _{Gsink/FET})	0,521 [A]
Corrente de carga da aplicação (I _{load})	20,67 [A]
Tempo de descida (T _{fall})	320 [nS]
Tempo de subida (T _{rise})	49,9 [nS]

$$E_{offM} = \frac{V_{CC} \cdot I_D \cdot (T_{rise} + T_{fall})}{2} \quad (4.12)$$

Para a entrada em condução do MOSFET ainda há uma outra parcela que deve ser levada em conta. Deve-se considerar a energia gasta na recuperação reversa, onde Q_{rr} é a carga de recuperação reversa, disponível na folha de dados do componente. Assim, a energia gasta para entrada em condução do MOSFET pode ser calculada pela expressão 4.13:

$$E_{onM} = \frac{V_{CC} \cdot I_D \cdot (T_{rise} + T_{fall})}{2} + Q_{rr} V_{CC} \quad (4.13)$$

Deve-se considerar também a energia gasta para carregar a capacitância de saída do MOSFET, que pode ser calculada pela expressão 4.14. O valor de C_{oss} está disponível na folha de dados do componente. Assim, a energia gasta para carga da capacitância de saída do componente pode ser calculada por 4.14:

$$E_{C_{oss}} = \frac{V_{CC}^2 \cdot C_{oss}}{2} \quad (4.14)$$

Para o diodo de corpo do MOSFET considera-se apenas a energia gasta para entrada em condução, que também é proporcional a carga de recuperação reversa do componente. O valor da energia gasta para entrada em condução do diodo pode ser calculado pela expressão 4.15:

$$E_{onD} = \frac{V_{CC} \cdot Q_{rr}}{4} \quad (4.15)$$

O valor total de perdas é a soma de toda a energia gasta durante a comutação de um semicondutor, multiplicada pelo número de semicondutores no protótipo e pela frequência

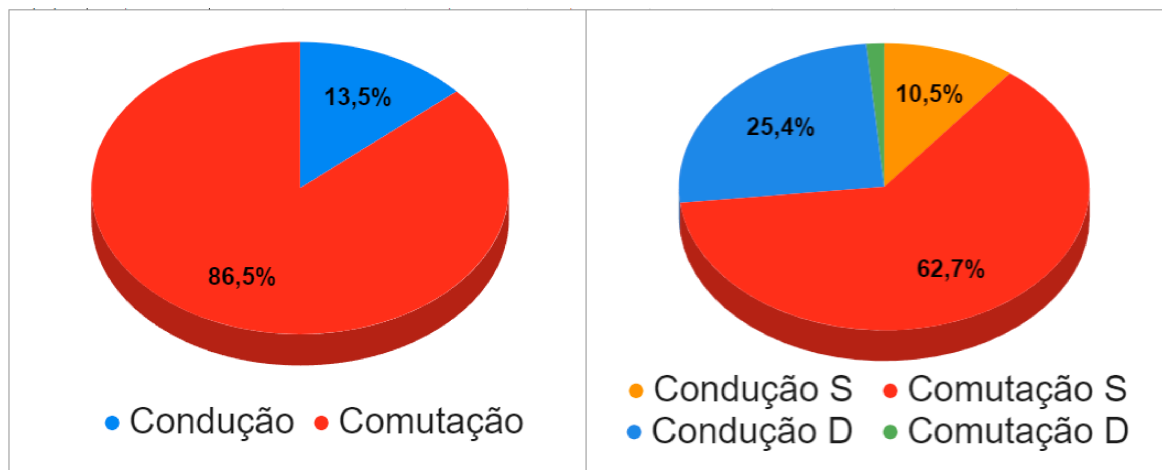
com que os semicondutores comutam. Assim, as perdas de comutação do protótipo podem ser calculadas utilizando a expressão 4.16:

$$P_{VSI} = 6 \cdot n \cdot F_{sw} \cdot (E_{onD} + E_{onM} + E_{offM} + E_{Coss}) \quad (4.16)$$

A partir dessa expressão e dos valores de corrente medidos em cada ensaio, calcula-se os valores de perdas utilizados na modelagem térmica das placas. Os valores calculados para cada condição de ensaio estão disponíveis na Tabela 7.10 do capítulo 7.

Na Figura 4.4 apresenta-se a distribuição de perdas do inversor. Para o ponto de operação com potência consideravelmente menor que a nominal, percebe-se que as perdas de comutação são maiores que as de condução. Contudo, quando em potência nominal, o esperado é que os percentuais invertam-se, de acordo com a distribuição apresentada em (Texas Instruments, 2016) e (Sivabalan Mohan, 2019).

Figura 4.4 – Distribuição de perdas calculadas para o inversor



Fonte: Autor

4.3 CONCLUSÕES DO CAPÍTULO

Este capítulo apresentou o processo de cálculo das perdas de potência do inversor. Inicialmente, as perdas de condução para o MOSFET e seu diodo de corpo, seguidas pelas perdas de comutação.

Na sessão sobre perdas de condução comentou-se sobre a realimentação da temperatura de junção do semiconductor no cálculo das perdas e como essa informação pode corrigir o valor da resistência série do MOSFET. Em sequência, as perdas de condução do diodo de corpo do semiconductor e quais os valores utilizados nos cálculos.

A sessão sobre perdas de comutação descreveu a metodologia utilizada para o cálculo dos tempos de comutação dos semicondutores e os parâmetros utilizados nos cálculos.

Por fim, apresentou-se a fórmula utilizada para cálculo das perdas totais do inversor, considerando todos os semicondutores.

CAPÍTULO 5

SIMULAÇÕES COMPUTACIONAIS

5.1 SIMULAÇÕES NO SOFTWARE PSIM

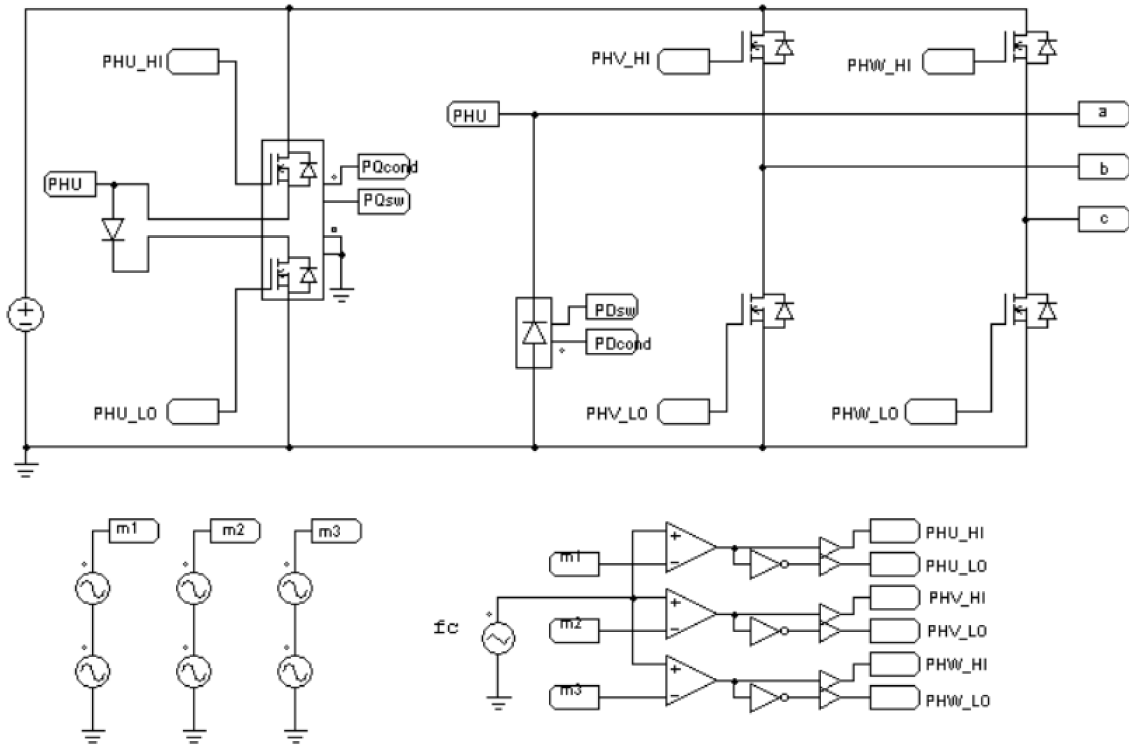
Neste capítulo, apresenta-se um pouco sobre o procedimento de simulação e como foram obtidos os dados utilizados para comparação com os valores medidos. A validação dos cálculos experimentais foi realizada através de simulações no software PSIM, utilizando o módulo térmico para estimar uma temperatura de junção com base nos dados do semiconductor utilizado. Simulou-se o circuito implementado no mesmo ponto de operação, acoplado ao modelo calculado da carga, para medir o valor de perdas do modelo térmico do simulador. Com o valor de perdas simulado, montou-se uma malha térmica com as resistências térmicas calculadas anteriormente. Alimentando fontes de corrente controladas com os valores de perdas calculados no simulador, pode-se montar um equivalente do circuito térmico real e, com isso, simular uma temperatura de junção para cada condição de ensaio.

Na Figura 5.1 apresenta-se o circuito simulado. Utilizou-se a modulação por largura de pulso senoidal com injeção de terceira harmônica, a fim de aproveitar todo o valor de pico do barramento. Em um dos braços do inversor utilizou-se o modelo térmico dos semicondutores, sendo necessário inserir o diodo antiparalelo como um componente separado, deixando o modelo térmico do MOSFET unidirecional.

Na Figura 5.2 apresenta-se um fluxograma descrevendo o processo de simulações computacionais. Além do circuito mostrado na Figura 5.1, são expostos o modelo de carga calculado, em azul, cujos valores são apresentados na seção de resultados, e a malha térmica, em laranja, a partir da qual calcula-se a temperatura de junção T_{junc} .

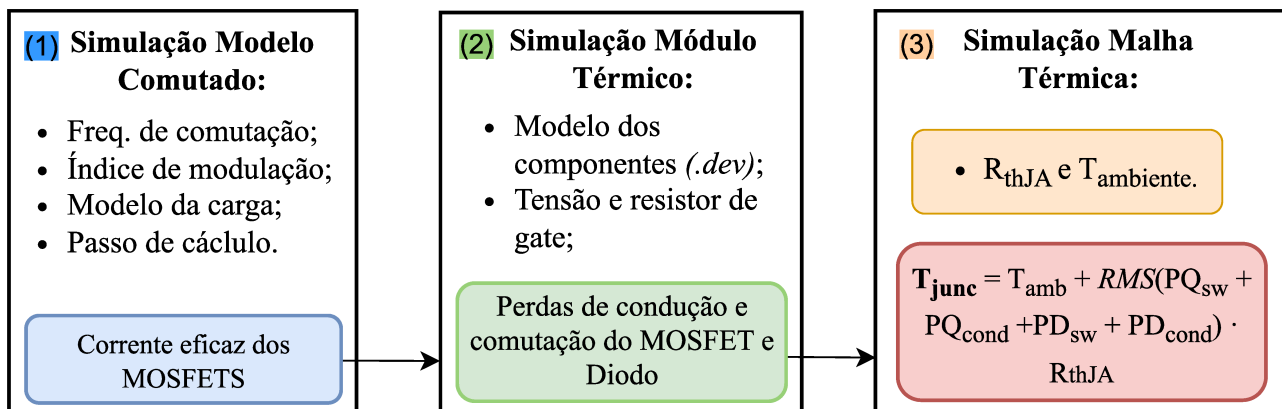
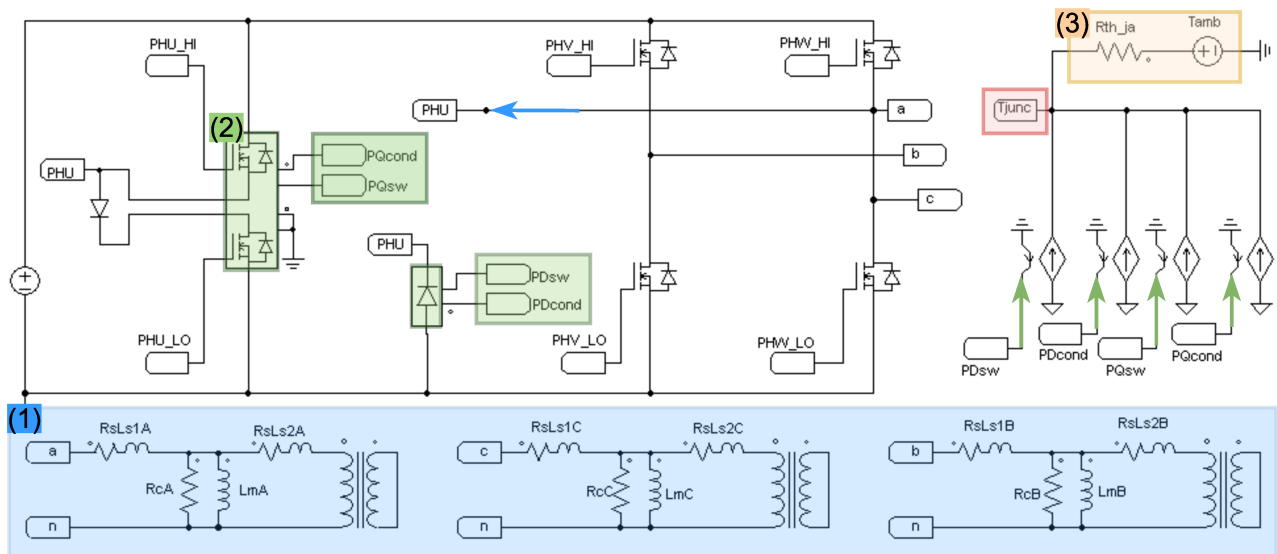
A frequência de comutação, índice de modulação e modelo da carga são entradas do usuário, que resultam na corrente eficaz dos MOSFETS. A partir da corrente eficaz, frequência de comutação, tensão e resistores de *gate*, o modelo térmico (destacado em verde na Figura 5.2) retorna as perdas de condução e comutação dos semicondutores. As perdas de potência entram na malha térmica (destacado em laranja na Figura 5.2) como fontes de corrente controladas, a partir das quais calcula-se a temperatura de junção. Também são entradas para a malha térmica a temperatura ambiente e resistência térmica da junção ao ambiente (R_{thJA}). A temperatura de junção T_{junc} é calculada como a tensão sobre o resistor R_{thJA} , pela fórmula destacada em vermelho na Figura 5.2, com base nos valores eficazes de perdas.

Figura 5.1 – Circuito utilizado para gerar valores simulados de temperatura na junção



Fonte: Autor

Figura 5.2 – Fluxograma de simulações computacionais



Fonte: Autor

Os modelos térmicos do MOSFET e do diodo foram inseridos como novos componentes no “*Device Database*” do simulador. Para isso, utilizou-se a folha de dados do semiconductor, na qual estavam disponíveis todos os parâmetros necessários para modelá-lo.

O módulo térmico do simulador calcula as perdas como o produto da energia gasta em cada comutação pela frequência de comutação. Na Figura 5.3 apresenta-se a parametrização do modelo criado para o MOSFET deste trabalho e na Figura 5.4 para o seu diodo de corpo. Os dados da janela “*Electrical Characteristics - Diode*” foram transferidos para forma de gráficos constantes para o modelo individual do diodo.

Figura 5.3 – Parametrização do MOSFET dentro do Device Database Editor

Manufacturer: ST Microelectronics | Part Number: STH150N10F7-2-diode

Package: Discrete (n channel) | Style: H2PAK

Absolute Maximum Ratings: VDS,max (V): 100 | ID,max (A): 110 | Tj,max (°C): 175

Electrical Characteristics - Transistor

Parameter	Value	Test Conditions
RDS(on)	0.0039	TJ: 25
Temperature Coefficient	0.006	VGS: 20
VGS(th)	4.5	ID: 110
gfs (S)	150	ID: 0.00025
tr (ns)	57	VDS: 4
tf (ns)	33	ID: 55
		RG: 4.7
Qg (nC)	117	VDS: 50
Qgs (nC)	47	VGS: 10
Qgd (nC)	26	ID: 110
Ciss (pF)	8115	VDS: 50
Coss (pF)	1510	VGS: 0
Crss (pF)	67	Freq. (MHz): 1

Note: All voltages are in V, currents in A, and resistances in Ohm.

Electrical Characteristics - Diode

Vd vs. IF | Edit

Parameter	Value	Test Conditions
trr (ns)	70	IF (A): 110
Qrr (µC)	0.165	di/dt (A/µs): 100
		TJ (°C): 150

Thermal Characteristics: Rth(j-c): 0.6 | Rth(c-s): 0.6 (all in °C/W)

Dimensions and Weight: Length (mm): 15.3 | Width (mm): 10 | Height (mm): 4.3 | Weight (g): 30

Fonte: Autor

Figura 5.4 – Parametrização do diodo de corpo dentro do Device Database Editor

Manufacturer: International Rectifiers | Part Number: STH150N10F7_DIODE

Package: Discrete | Style: MOS-DIODE

Absolute Maximum Ratings: Vrm,max (V): 100 | IF,max (A): 110 | Tj,max (°C): 175

Electrical Characteristics

Vd vs. IF | Edit | trr vs. IF | Edit | Irr vs. IF | Edit | Qrr vs. IF | Edit | Err vs. IF | Edit

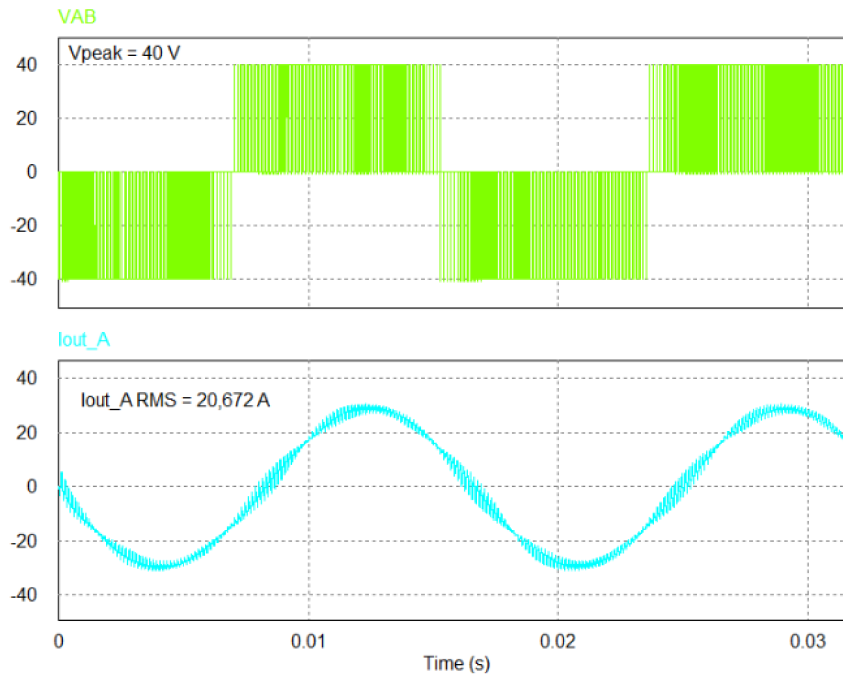
Thermal Characteristics: Rth(j-c): 0.6 | Rth(c-s): 0.2 (all in °C/W)

Dimensions and Weight: Length (mm): 0 | Width (mm): 0 | Height (mm): 0 | Weight (g): 0

Fonte: Autor

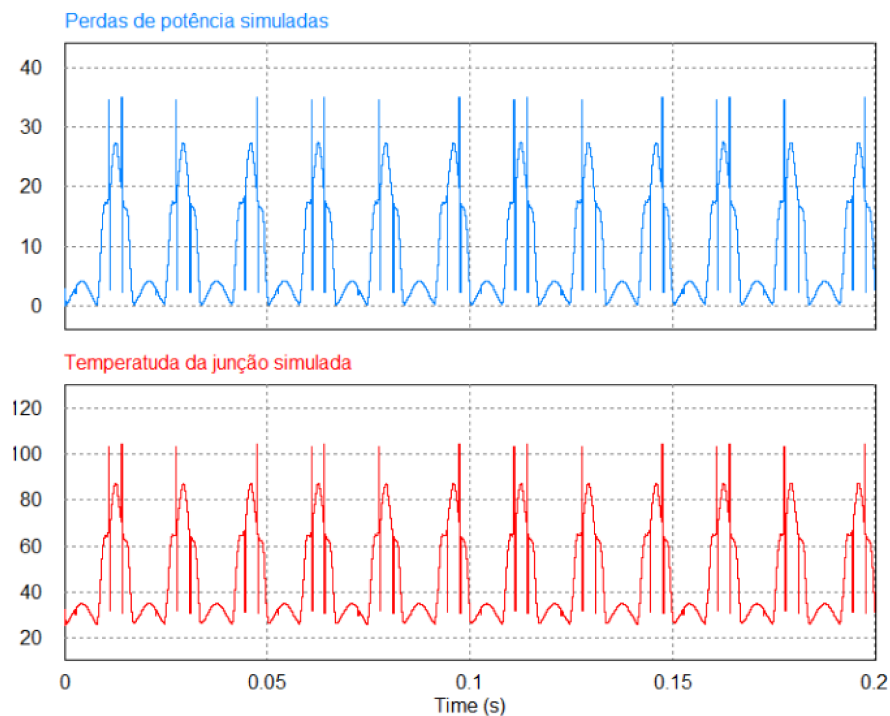
Por fim, apresenta-se algumas formas de onda obtidas nas simulações do circuito para a condição 'FR4_7200_CC'. Destaca-se os valores de tensão e corrente da simulação realizada na Figura 5.5, onde observa-se que o circuito simulado teve valores similares aos medidos em testes (apresentado na Figura 7.4 do capítulo 6), validando a simulação.

Figura 5.5 – Formas de onda de tensão de linha e corrente de saída do inversor simuladas



Fonte: Autor

Figura 5.6 – Formas de onda das perdas de potência e temperatura de junção simuladas



Fonte: Autor

Na Figura 5.6 apresenta-se um exemplo das perdas de potência simuladas e da temperatura de junção resultante. Em ambos os casos o valor eficaz das variáveis é considerado como

figura de mérito para comparação tanto com os valores calculados quanto medidos. A malha térmica simulada não considera a dinâmica do sistema, deixando a capacitância térmica de fora. A capacitância térmica atuaria como um filtro na temperatura de junção, removendo os picos e transições presentes na Figura 5.6. A dinâmica não foi considerada porque a simulação foi realizada com a finalidade de calcular as perdas do modelo comutado, com um passo de cálculo menor. Por conta disso, não era viável simular o circuito por tempo suficiente para uma análise da dinâmica do sistema.

5.2 CONCLUSÕES DO CAPÍTULO

Este capítulo apresentou as simulações computacionais realizadas no estudo para obter os valores de temperatura de junção via simulação. Apresentou-se o circuito simulado, modelo da carga e malha térmica utilizados. Em sequência, quais informações da folha de dados foram inseridos nas simulações e onde foram carregados como dados de entrada. Por fim, foram mostradas capturas de tela de uma simulação realizada e quais figuras de mérito foram utilizadas para comparação dos resultados nos capítulos finais.

CAPÍTULO 6

PROTÓTIPOS E MONTAGEM DOS ENSAIOS EXPERIMENTAIS

6.1 DESIGN DE REFERÊNCIA DOS PROTÓTIPOS

A validação experimental dos modelos térmicos foi realizada com um protótipo baseado em um *design* de referência de uma empresa conceituada na área, a fim de evitar falhas no *design* e diminuir o tempo de implementação e validação. Optou-se pelo modelo implementado na referência (Texas Instruments, 2016) pela empresa *Texas Instruments*. O circuito desenvolvido trata-se de um inversor trifásico, de baixa tensão e elevada corrente, cujos valores de projeto são expostos na Tabela 6.1.

Tabela 6.1 – Valores de projeto do inversor trifásico apresentado na nota de aplicação (Texas Instruments, 2016)

Componente	Parâmetro	Mín.	Típ.	Máx.
Inversor	V_{input} do inversor [VCC]	42	48	56
	I_{output} do inversor [A (RMS)]		130	
	Frequência de saída [Hz]		50	
	Eficiência [%]		95	
Gate driver	Frequência de comut. [kHz]		8	
	Cap. de corrente [A (pk.)]		4	
	Tensão de operação [VCC]		12	

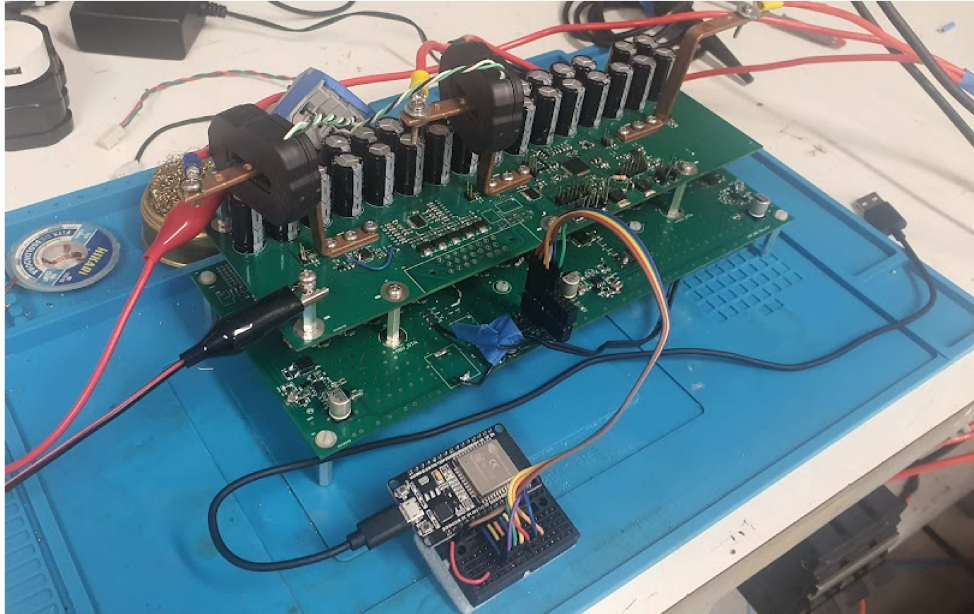
A indisponibilidade de alguns componentes e mudanças no projeto exigiram alterar tanto o esquemático quanto a lista de materiais do *design*. Ambos encontram-se no Anexo A deste trabalho. No Apêndice D comenta-se sobre algumas alterações realizadas para inserir novas funcionalidades ao protótipo e sobre o processo produtivo das placas, descrevendo como foram feitos os protótipos em mais detalhes.

6.1.1 Protótipos Montados

A Figura 6.1 apresenta o protótipo da placa FR4, montado na configuração de ponte-completa trifásica. Foram utilizados barramentos de cobre para a conexão das fases do inversor

com a carga trifásica e espaçadores de alumínio para conexão entre a placa de potência e a placa de controle, que contém os capacitores de entrada do inversor. A conexão entre a placa de desenvolvimento (modulador) e os *gate-drivers* do inversor foi feita por meio de um cabo externo, como também pode ser visto na Figura 6.1.

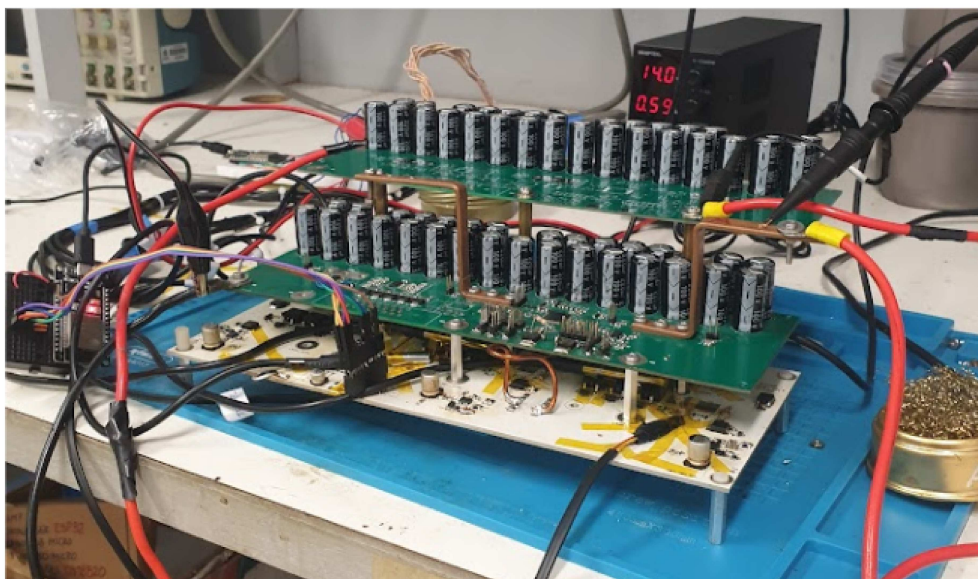
Figura 6.1 – Placa FR4 montada na configuração ponte completa trifásica



Fonte: Autor

A Figura 6.2 apresenta o protótipo da placa IMS, na configuração meia-ponte monofásica. Para essa implementação, montou-se uma segunda placa de barramento e criou-se um ponto médio para a conexão da carga, de acordo com o esquema apresentado no capítulo 7. Foi utilizado um barramento de latão para conexão entre as placas contendo os capacitores de entrada do inversor e dois resistores de $2\text{ k}\Omega$ para equalização nas tensões dos barramentos contínuos.

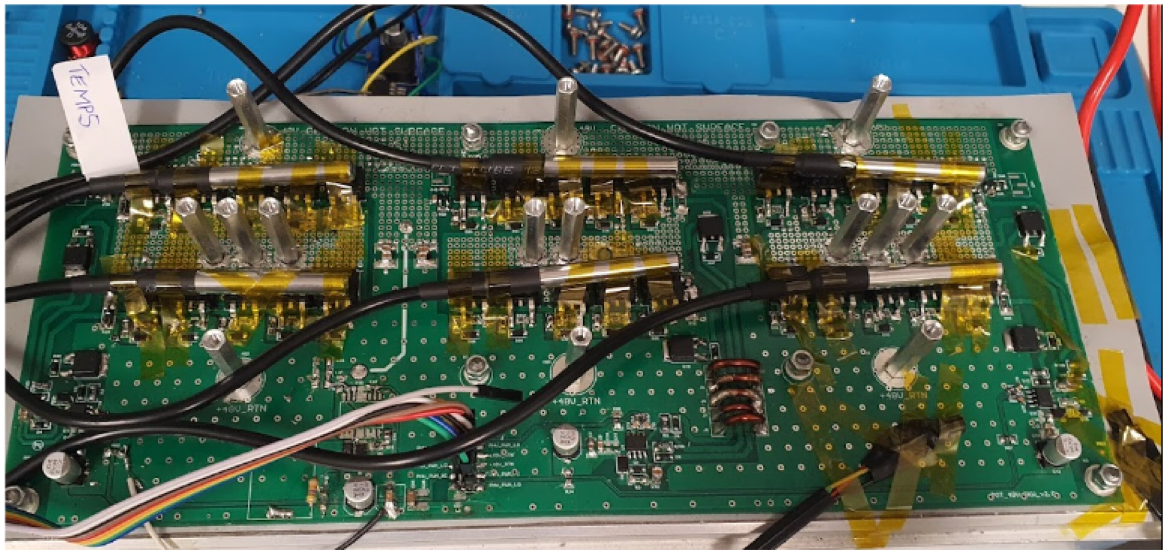
Figura 6.2 – Placa IMS montada na configuração meia ponte monofásica



Fonte: Autor

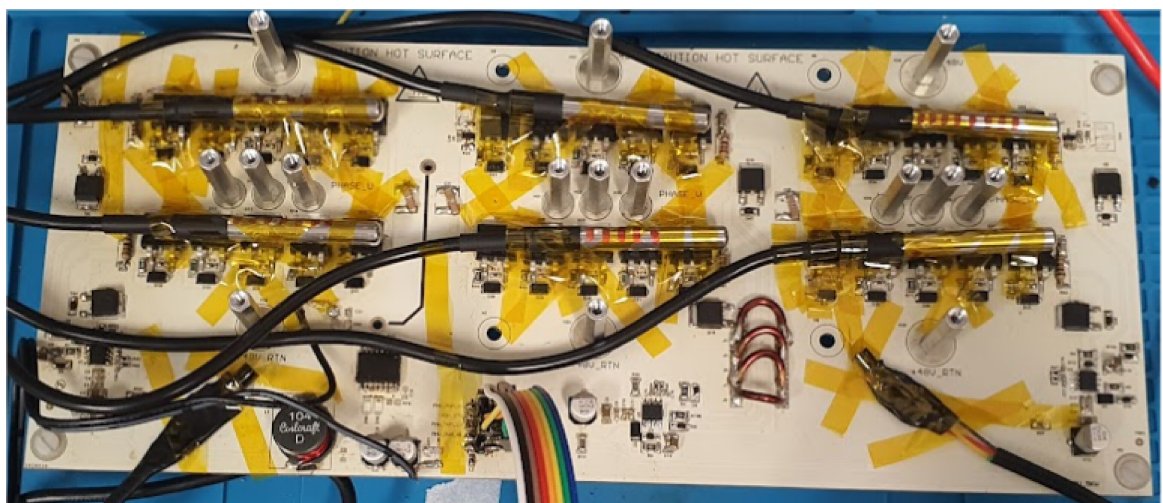
Ambas as imagens mostradas anteriormente são dos protótipos finais, contendo apenas três semi-condutores em paralelo. Também foram feitos protótipos seguindo o projeto original da nota de aplicação, com cinco semi-condutores em paralelo, como mostrado nas Figuras 6.3 e 6.4. Devido a baixa capacidade de potência disponível para testes, os protótipos com mais semicondutores não dissiparam potência suficiente para aquecer a placa, obtendo um aquecimento inferior ao apresentado no capítulo de resultados. Portanto, descartou-se os testes realizados com os protótipos das Figuras 6.3 e 6.4 e fabricou-se novos protótipos, como mostrado nas Figuras 6.1 e 6.2. O mesmo comentário vale para os testes feitos com dissipador de calor: os testes foram feitos, porém foram desconsiderados, uma vez que o resultado final não aqueceu a superfície da placa o suficiente.

Figura 6.3 – Protótipo placa FR4 montado para testes térmicos com cinco MOSFETs em paralelo



Fonte: Autor

Figura 6.4 – Protótipo placa IMS montado para testes térmicos com cinco MOSFETs em paralelo



Fonte: Autor

6.2 MODULAÇÃO E CONTROLE DO INVERSOR

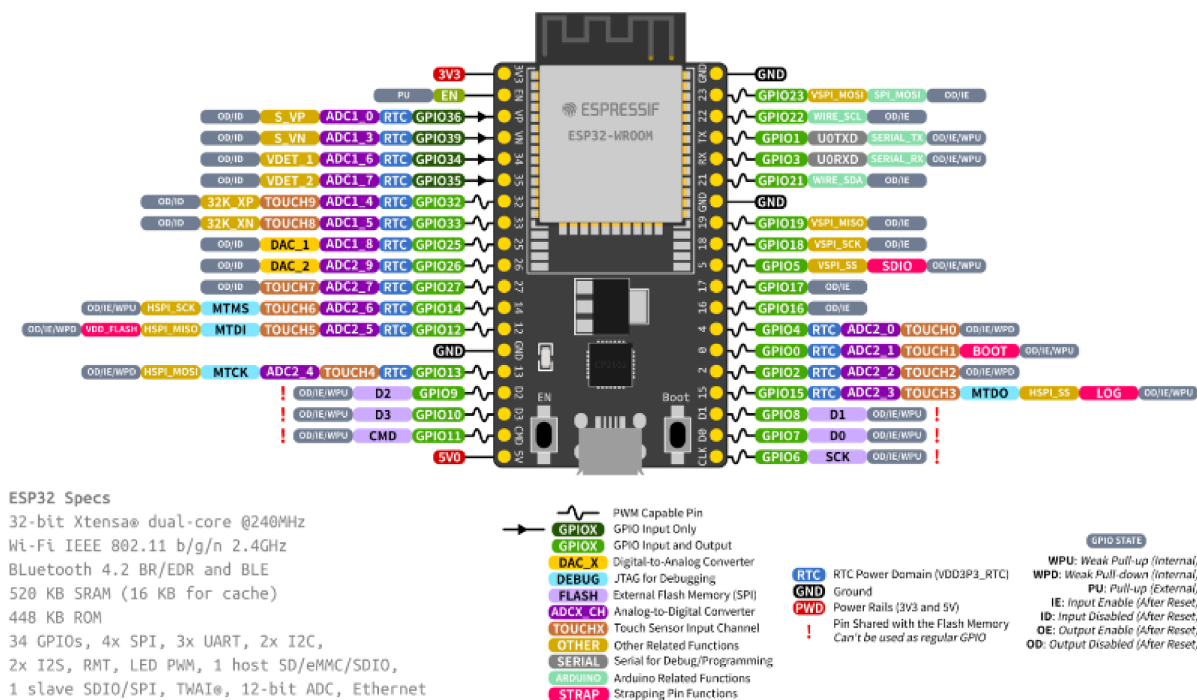
6.2.1 Escolha do Microprocessador

Em (Texas Instruments, 2016) utilizou-se o processador TMS320F28069M da *Texas Instrument*, contudo, a indisponibilidade de alguns modelos de processadores comerciais exigiu o uso de diferentes alternativas. Em um primeiro momento, o código de modulação e controle foi desenvolvido para os processadores da família C2000, robustos e com uma ampla gama de exemplos e documentações para suporte ao desenvolvedor. Além disso, os processadores da família C2000 fornecem diversas bibliotecas focadas no controle e modulação de motores, como a *C2000MotorWARE* (Texas Instruments, 2021) e a *InstaSPINf-FOC* (Texas Instruments, 2013), facilitando muito a implementação dos algoritmos.

Sendo assim, o código de modulação e controle foi desenvolvido no microprocessador TMS320F28379D, portado para o TMS320F28069M, em sequência para o TMS320F28027F e por fim para o TMS320F280025, o que exigiu um grande esforço em adaptações de rotinas de cálculo e processamento de sinais. As substituições foram necessárias por conta de problemas com as placas de desenvolvimento e acidentes nos testes.

No entanto, durante o desenvolvimento deste trabalho, devido a problemas na cadeia de suprimentos, todas as alternativas da Texas Instrument ficaram indisponíveis. Com isso, optou-se pelo uso de um microprocessador da Espressif, com melhor disponibilidade no mercado nacional. O processador selecionado foi o ESP32-WROOVER-S2 inserido no kit de desenvolvimento DevKitC, que tem a pinagem de acordo com a Figura 6.5. A placa é equipada com um microprocessador de 32 bits, dois núcleos e frequência de clock superior aos modelos da família C2000, sendo compatível com a aplicação.

Figura 6.5 – Pinagem da placa de desenvolvimento utilizada



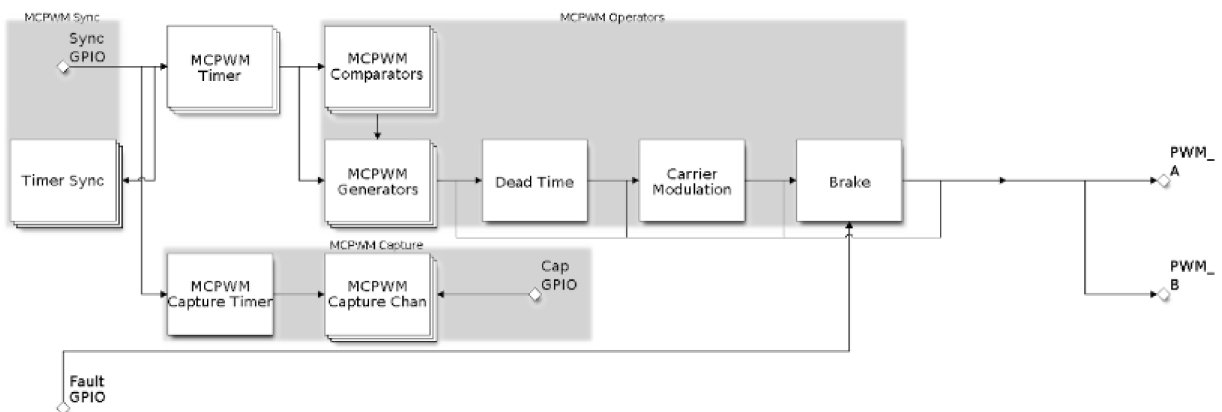
Fonte: <https://www.espressif.com/sites/default/files/documentation/esp32-wroom-32d_esp32-wroom-32u_datasheet_en.pdf>

O código fonte desenvolvido é baseado no *framework* de desenvolvimento da Espressif, IDF versão 5.0.1, com interface visual pelo programa *VSCoDe* da Microsoft. A IDF (*Espressif*

IoT Development Framework) é o *framework* oficial de desenvolvimento de software para o microcontrolador ESP32 da Espressif Systems. Trata-se de conjunto de ferramentas, bibliotecas e exemplos que permitem aos desenvolvedores criar aplicativos para a plataforma ESP32, similar às bibliotecas C2000Ware da *Texas Instrument*.

Adicionalmente, foi necessário utilizar as bibliotecas para suporte ao sistema operacional embarcado FreeRTOS e para a modulação por largura de pulso (*Motor Control Pulse Width Modulator* (MCPWM) da empresa Espressif). Ambas as bibliotecas em versões compatíveis com o *framework* de desenvolvimento Espressif-IDF versão 5.0.1. Na Figura 6.6 apresenta-se um diagrama dos submódulos e das principais funcionalidades da biblioteca MCPWM.

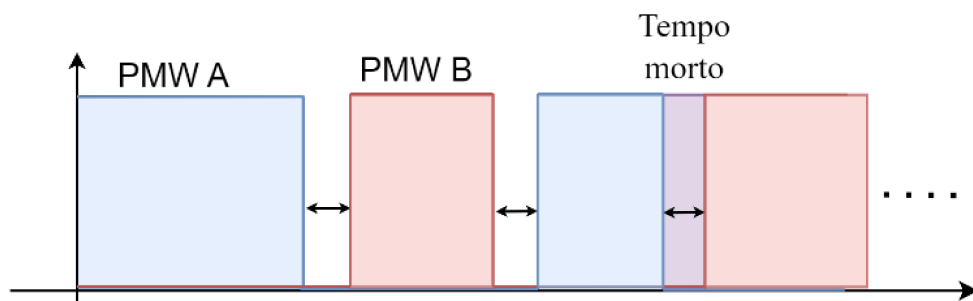
Figura 6.6 – Diagrama de blocos da biblioteca MCPWM com suas principais funcionalidades



Fonte: <<https://docs.espressif.com/projects/esp-idf/en/latest/esp32/api-reference/peripherals/mcpwm.html>>

A configuração dos periféricos envolvidos na modulação implementa uma modulação por largura de pulso (PWM) simétrica e complementar para cada braço do inversor, com um tempo morto de quinhentos nanossegundos. Apresenta-se um exemplo das formas de onda resultantes na Figura 6.7, onde em azul mostra-se o pulso mestre (PWM A), em vermelho o complementar (PWM B) e em roxo o tempo morto entre a troca de estado.

Figura 6.7 – Exemplo de forma de onda PWM simétrica complementar com tempo morto implementada para modulação do inversor



Fonte: Autor

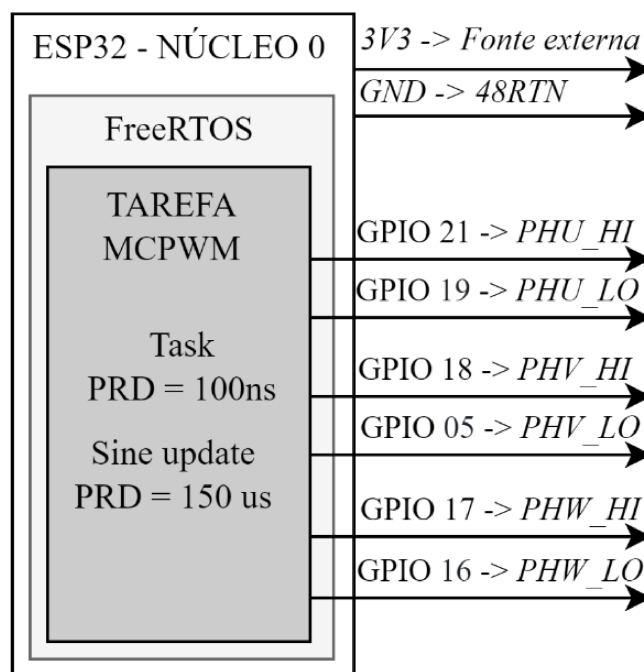
Foi utilizada uma tabela de valores com algumas centenas de pontos para geração das moduladoras senoidais, nas quais empregou-se a técnica de injeção de uma terceira harmônica para maior aproveitamento da tensão de barramento do inversor (RASHID, 2013). A atualização do comparador que gera o ciclo de tarefa da modulação era feita periodicamente a cada ciclo da tarefa de modulação, de maneira a obter uma forma de onda com frequência fixa. Mais detalhes

acerca da modulação estão disponíveis no Apêndice B deste trabalho, que contém o repositório do código implementado.

Apesar do processador ter duas CPUs (*Central Processing Unit*) o projeto foi configurado para rodar em apenas uma, evitando troca de informação entre regiões especiais da memória do processador e configurações adicionais da placa. A configuração do processador foi feita via BIOS do sistema, realizada com o auxílio da extensão “*Make MenuConfig*”, da própria Espressif, uma interface visual que auxilia o processo de configuração do DSP. O *tick* da tarefa principal do sistema operacional foi definido para cem nanossegundos e o *timer* da modulação por largura de pulso para cento e cinquenta e cinco microssegundos.

Na Figura 6.8 apresenta-se um diagrama das conexões físicas de placa e dos seis pinos utilizados na modulação. Apresenta-se também a organização interna do sistema operacional e como as tarefas ficaram dispostas.

Figura 6.8 – Organização das tarefas do sistema operacional e esquema de entradas e saídas



Fonte: Autor

O código modula uma onda de sessenta Hertz, com diferentes frequências de portadora. O usuário pode configurar o índice de modulação de amplitude, m_a , e frequência, m_f . No trabalho se manteve o índice de modulação de amplitude fixo e variou-se o índice de frequência para os valores de trinta, sessenta e noventa, de forma a obter as frequências de comutação informadas no capítulo 7. Utilizou-se índice de modulação de amplitude base quinze por cento acima do valor unitário e uma terceira harmônica com cerca de vinte cinco por cento do valor unitário, o que garantia o valor de pico da tensão de linha com o mesmo nível do barramento contínuo. Nos comentários do código fonte apresentado no Apêndice B há um guia informando como o usuário pode configurar tais variáveis.

6.3 SETUP EXPERIMENTAL

Os testes experimentais foram conduzidos na bancada E-8 do laboratório de Eletrônica de Potência (INEP) da Universidade Federal de Santa Catarina (UFSC) com a estrutura de equipamentos descrita na Tabela 6.2 e mostrada na Figura 6.9. Na Figura 6.9 apresenta-se

a bancada de testes mostrando o protótipo durante um ensaio, osciloscópio, analisador de potência, banco de cargas resistivo e fonte de alimentação contínua. A temperatura ambiente foi controlada por ar condicionado, com janelas e portas da sala fechadas para evitar o fluxo de ar pelo ambiente.

Tabela 6.2 – Equipamentos utilizados nos testes experimentais

Equip.	Marca	Modelo	Função
Osciloscópio digital	Tektronix	DPO 5034	Aquisição das formas de onda de tensão e corrente
Ponteira de corrente de osciloscópio	Tektronix	TCP0030A	Aquisição das formas de onda de tensão
Ponteira diferencial de osciloscópio	Tektronix	P5203A	Aquisição das formas de onda de tensão
Medidor de potência digital	YOKOGAWA	WT230	Medição de valores eficazes de tensão e corrente
Transformador trifásico	Blutrafos	AN10214501 D-Y	Carga indutiva trifásica
Fonte de corrente contínua	TECTROL	TCA 40-30A	Alimentação do inversor
Banco de cargas resistivas	ELETELE	CAR28	Carga resistiva trifásica
Datalogger microprocessado	Espressif	ESP32 WrooverD	Aquisição da temperatura do protótipo
Sensores digitais de temperatura	Dallas Semiconductor	DS18B20	Medição da temperatura do protótipo
Multímetro digital	Agilent	U1241B	Medições elétricas em geral

Figura 6.9 – Setup experimental de testes da bancada E-8



Fonte: Autor

Quanto aos equipamentos, era de interesse realizar algumas imagens térmicas do protótipo para embasar os resultados, contudo, o equipamento do laboratório não estava disponível para uso durante o período de ensaios.

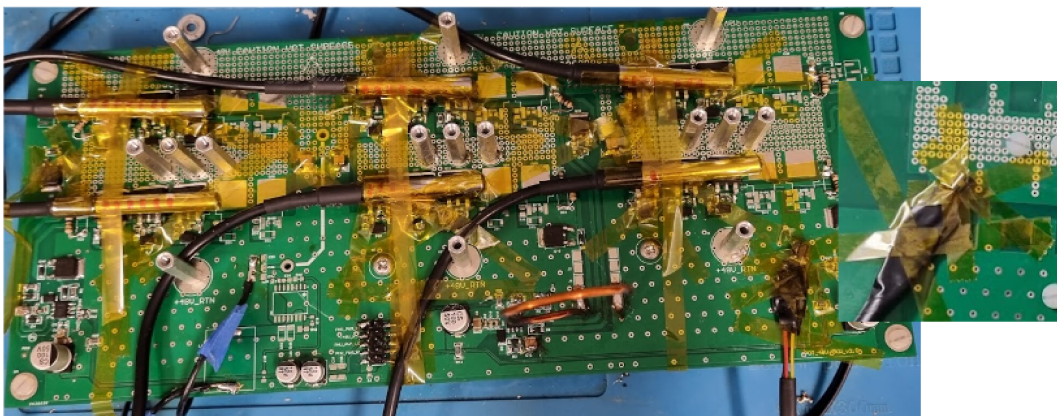
Na parte de potência, também seria necessário um banco resistivo que fosse capaz de dissipar mais potência em níveis de tensão menores que 50 V. O laboratório tinha cargas apropriadas para potências elevadas, contudo, pelos níveis de operação do projeto, o valor de resistência na saída do protótipo era baixo, inferior a 50 mΩ, o que não é usual. Por isso, foi necessário realizar os testes com uma capacidade menor de potência na saída, mesmo utilizando toda a carga de baixa tensão disponível no laboratório.

6.4 ENSAIOS TÉRMICOS

O teste térmico consiste em energizar o protótipo com a fonte contínua, subindo a tensão de entrada até obter valor nominal da fonte dentro de um curto período de tempo. No decorrer do teste monitora-se a temperatura em nove pontos do sistema com os sensores digitais de temperatura. A temperatura foi coletada com um tempo de amostragem de dez segundos, e monitorada em tempo real pelo computador. O critério de atingimento do regime permanente foi definido como uma variação de temperatura menor que um grau celsius em relação ao ambiente dentro de uma hora. Monitora-se também tensão e corrente na entrada e saída do conversor com o analisador de potência e formas de onda de tensão e corrente com o osciloscópio. O teste térmico foi aplicado em todas as condições de operação expostas na tabela apresentada no capítulo de modelagem térmica.

Nas Figuras 6.10 e 6.11 apresenta-se os pontos de medição da temperatura em ambos os protótipos. Os sensores foram fixados com fita *kaptan* de dez milímetros, de forma a ficarem o mais próximos da superfície de interesse possível. Em destaque nas figuras apresenta-se o termopar fixado na superfície inferior da placa. Caso o protótipo estivesse fixado em um dissipador de calor, o posicionamento correto do sensor seria na superfície do dissipador, ponto onde ocorre a troca térmica por convecção com o ambiente.

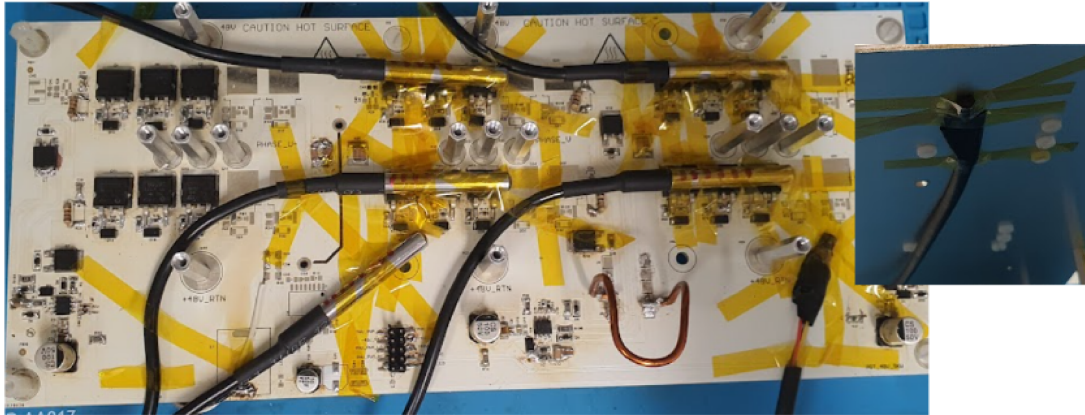
Figura 6.10 – Posicionamento dos sensores de temperatura na placa FR4



Fonte: Autor

Como pode ser visto na Figura 6.11, os ensaios da placa IMS foram realizados com o inversor operando no modo meia-ponte monofásico e, portanto, apenas a fase C estava funcionando com carga. No entanto, em testes iniciais, o inversor operou no modo ponte-completa monofásico e fixou-se também dois termopares na fase B. Em ambas as condições não

Figura 6.11 – Posicionamento dos sensores de temperatura na placa IMS



Fonte: Autor

há corrente circulando pela fase A e, por isso, não há nenhum sensor fixado nessa região da placa.

6.4.1 Correção da Temperatura dos Termopares

Nesta seção comenta-se brevemente sobre o ensaio adicional realizado para aplicar uma correção na medição de temperatura dos sensores com encapsulamento. Apesar de se tratar do mesmo sensor, ao analisar os gráficos de temperatura de ambos os modelos apresentados na Figura 6.12 (com e sem encapsulamento), percebeu-se havia um desvio de alguns graus em regime no mesmo ponto, o que motivou um ensaio para corrigir essa diferença.

Figura 6.12 – Sensor de temperatura Dallas DS18B20 versão sem encapsulamento (esquerda) e versão com encapsulamento (direita)

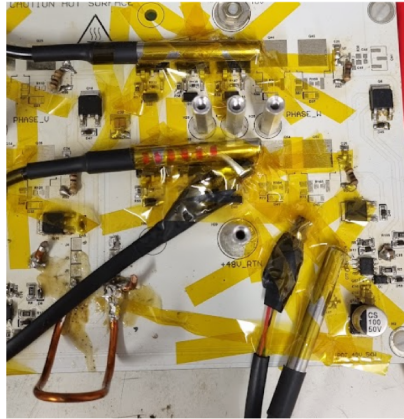


Fonte: <<https://www.eletrogate.com/sensor-de-temperatura-ds18b20-a-prova-dagua>>

Para isso, fixou-se um sensor com encapsulamento e um sensor sem encapsulamento no mesmo ponto de medição, realizou-se um ensaio térmico e mediu-se o desvio em graus celsius das duas medidas. Foi feita uma média dos dois pontos de medição analisados e o valor foi inserido como um nível médio no patamar das medidas registradas para os demais ensaios. Na Figura 6.13 apresenta-se a fixação dos sensores para o ensaio de correção do desvio de temperatura gerado pela diferença no encapsulamento dos sensores.

Na Figura 6.14 apresenta-se um gráfico com as curvas da diferença de temperatura nos dois pontos de medição do ensaio de correção, encapsulamento dos MOSFETs e superfície da placa. O eixo X do gráfico corresponde ao tempo de execução do ensaio e o o eixo Y a diferença entre a temperatura medida pelo sensor com encapsulamento e sem encapsulamento. Analisando a curva, percebe-se que a diferença nas medições chegou até três graus celsius, sendo a curva em

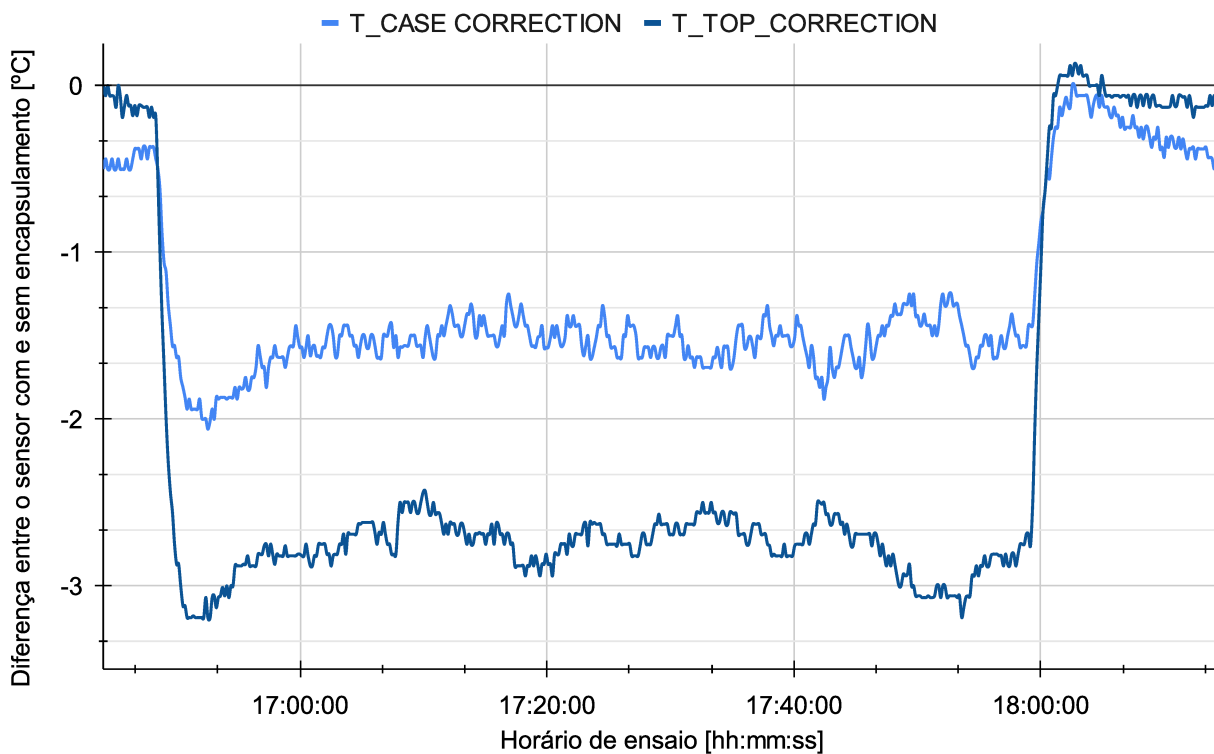
Figura 6.13 – Fixação dos termopares para o ensaio de desvio



Fonte: Autor

azul claro o ponto de medição no encapsulamento dos MOSFETs e em azul escuro na superfície da placa.

Figura 6.14 – Diferença de medidas entre termopares com e sem encapsulamento



Fonte: Autor

É esperado que o modelo de sensor com encapsulamento meça uma temperatura menor devido a resistência térmica adicional até a junção do componente. Como o sensor com encapsulamento metálico é feito para imersão em líquidos, todo o interior da parte metálica externa é preenchido com resina, o que acrescenta uma resistência térmica adicional. Essa resistência térmica adicional faz com que para a mesma quantidade de calor na superfície haja uma elevação menor na temperatura de junção quando comparado com o modelo sem encapsulamento. Outro ponto que contribui para a diferença das medidas é a área de contato com a superfície de interesse, que pode divergir por conta da diferente geometria e fixação dos sensores.

A folha de dados do fabricante informa que há diferença entre a resistência térmica de diferentes modelos do componente (Maxim Integrated, 2019) e, portanto, a consideração feita está coerente.

6.5 CONCLUSÕES DO CAPÍTULO

Este capítulo apresentou o *design* utilizado como referência e o microcontrolador utilizado para comandar a placa, modulação implementada, organização do software, setup de testes experimentais, condições dos ensaios térmicos e considerações das medidas.

Inicialmente apresenta-se os dados de projeto do *design* de referência utilizado, as bibliotecas utilizadas para o desenvolvimento do firmware, a organização do sistema operacional e a modulação implementada para comandar os MOSFETs do inversor. É mostrado o setup experimental e equipamentos utilizados na validação dos modelos, a montagem e procedimento aplicado no teste térmico, um descritivo de todas as condições de ensaio e aspectos de medição e correção dos testes térmicos.

CAPÍTULO 7

RESULTADOS DOS ENSAIOS EXPERIMENTAIS

Nas próximas seções apresenta-se os resultados de duas condições de testes diferentes, uma para cada tipo de placa. Em sequência, um compilado de todos os testes realizados é apresentado e é feito um comparativo. Compara-se os valores calculados com base nas perdas do capítulo de perdas experimentais, simulados no capítulo de simulações e medidos com base nos dados de temperatura dos ensaios térmicos.

O capítulo é organizado com a seguinte sequência: descritivo da condição de ensaio, capturas dos valores eficazes medidos no medidor de potência, capturas de forma de onda do osciloscópio, curvas de aquecimento da placa capturadas com o *datalogger*, valores resultantes do ensaio, cálculo da capacitância térmica da placa e por fim o circuito equivalente com os valores medidos de temperatura. Cada condição de teste teve um circuito térmico ligeiramente diferente e, por conta disso, apresenta-se os valores de cada ponto de operação em uma tabela para facilitar as análises. A sequência descrita é apresentada para uma condição de ensaio da placa FR4 e uma condição de ensaio da placa IMS: *FR4_7200_CC* e *IMS_7200*.

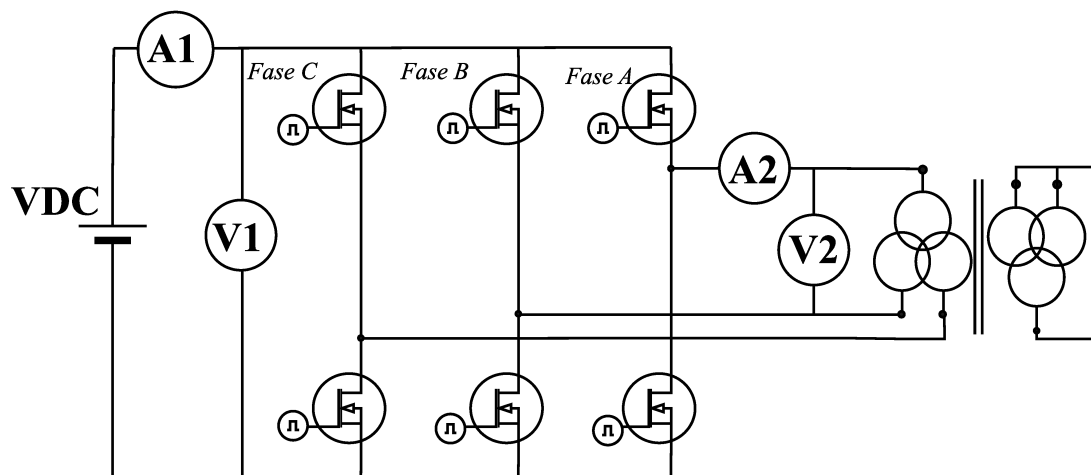
7.1 ENSAIOS NA PLACA FR4

A seguir apresenta-se os dados do teste térmico do protótipo FR4 com frequência de comutação de 7200 Hz e transformador trifásico com secundário curto-circuitado como carga. Para medir os valores eficazes das variáveis de interesse, o wattímetro foi conectado de acordo com a Figura 7.1. A medida 1 de corrente (A1) corresponde ao valor eficaz na entrada do inversor e a medida 2 (A2) ao valor eficaz na saída da fase A. A medida 1 de tensão (V1) é o valor eficaz do barramento contínuo e a medida 2 (V2) o valor eficaz da tensão de linha V_{AB} na saída do inversor.

Na Figura 7.2 apresenta-se os valores do medidor de potência para as medidas 1 e 2 de tensão e corrente. Em sequência, apresenta-se na Tabela 7.1 um compilado dos valores obtidos no teste térmico.

Para fazer a captura das formas de onda conectou-se o osciloscópio de acordo com a Figura 7.3. Utilizou-se duas ponteiros diferenciais (CH1, CH3) e uma comum (CH4) para as tensões de linha além de uma ponteira de corrente (CH2) para a corrente de saída da fase A. Utilizou-se a mesma ponteira não isolada do canal quatro (CH4) para captura da tensão de fase V_{AN} , conectada entre a fase e a referência negativa da fonte V_{DC} .

Figura 7.1 – Conexões para medição de tensão e corrente com o medidor de potência



Fonte: Autor

Figura 7.2 – Valores medidos para tensão e corrente na entrada e na saída do inversor



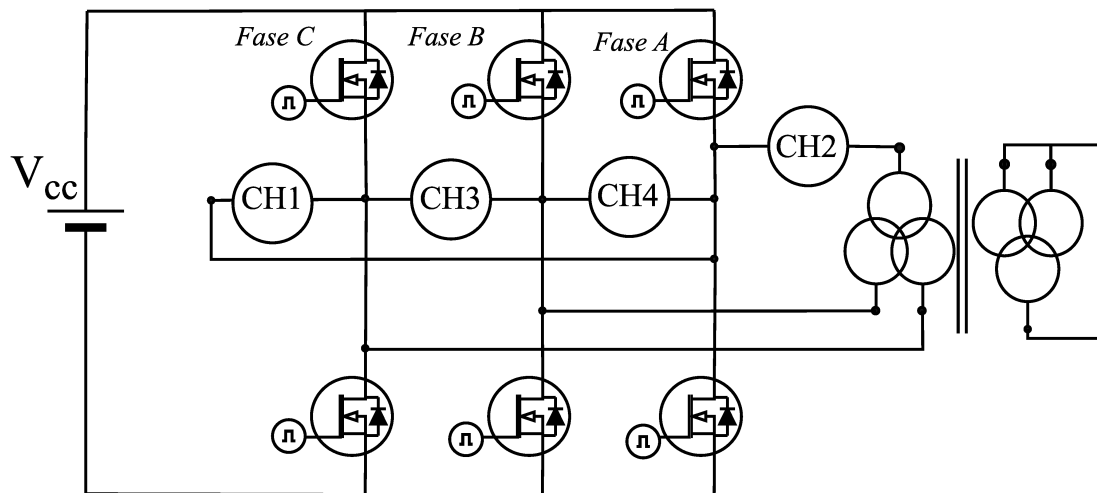
Fonte: Autor

Tabela 7.1 – Valores coletados durante o ensaio térmico da condição FR47200_CC

Variável	Valor eficaz
Tensão de entrada	39,043 V
Corrente de entrada	21,848 A
Tensão de linha V_{AB}	27,991 V
Corrente de saída fase A	20,676 A

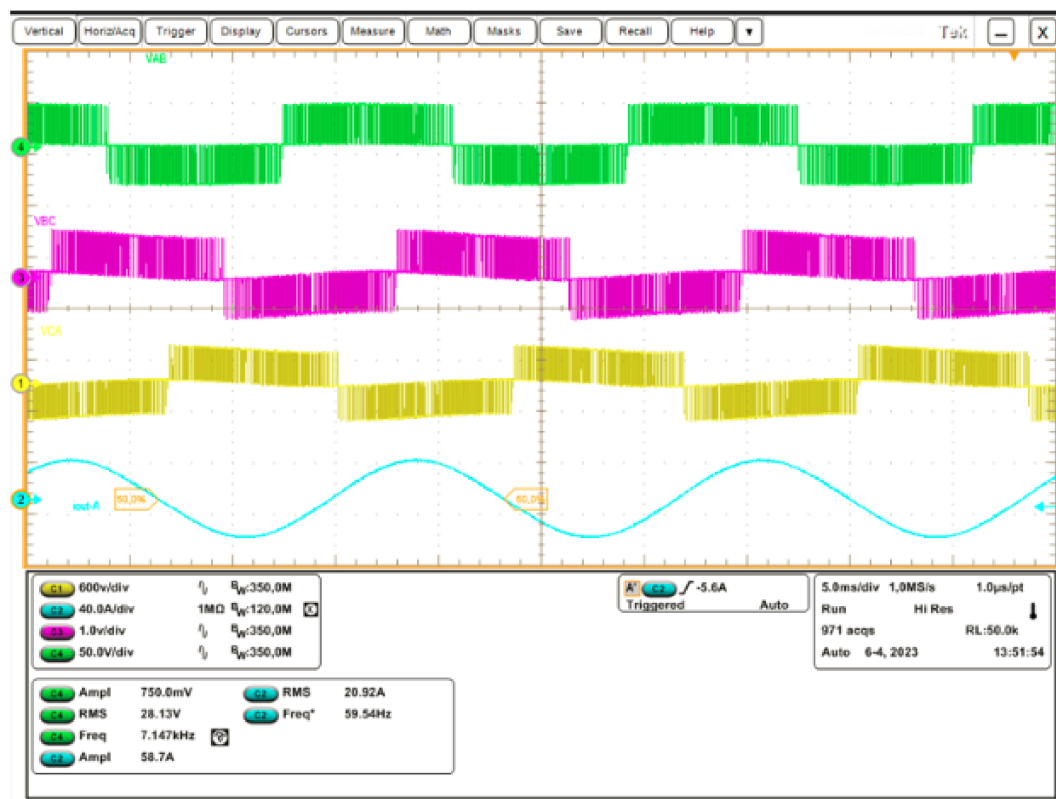
Na Figura 7.4 apresenta-se as três tensões de linha do inversor, junto da corrente de saída da fase A. Observando a figura, pode-se comprovar o que o inversor operou corretamente no decorrer do ensaio térmico. Adicionalmente, pode-se fazer o paralelo com a Figura 5.5 do capítulo 5, que simulou o mesmo circuito e obteve valores eficazes próximos.

Figura 7.3 – Conexões para Captura das formas de onda com o osciloscópio



Fonte: Autor

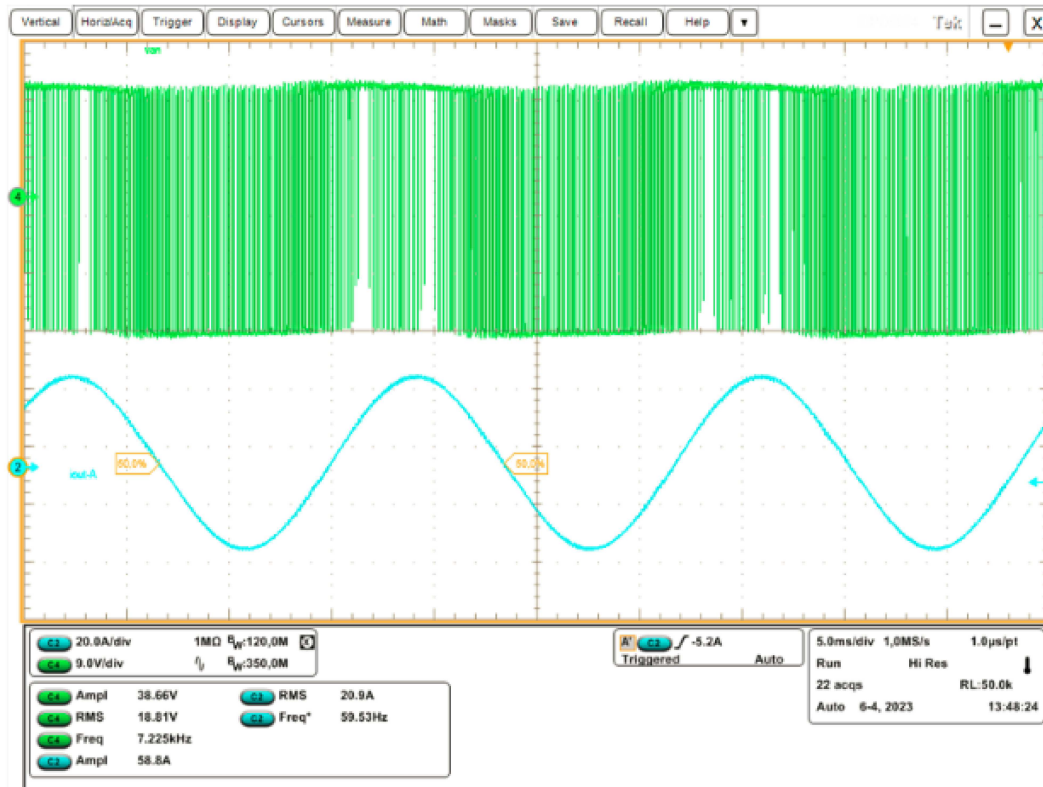
Figura 7.4 – Tensões de linha VAB, VBC e VCA junto da corrente de saída da fase A



Fonte: Autor

Em sequência, na Figura 7.5 apresenta-se a tensão de fase V_{AN} do protótipo junto da corrente de saída da fase A. Na forma de onda da Figura 7.5 percebe-se que o acoplamento da ponteira está no modo corrente alternada. Por conta disso, o nível médio da tensão está nulo, ao contrário do que espera-se para tensão de fase do inversor, que altera entre a referência e o nível do barramento de entrada.

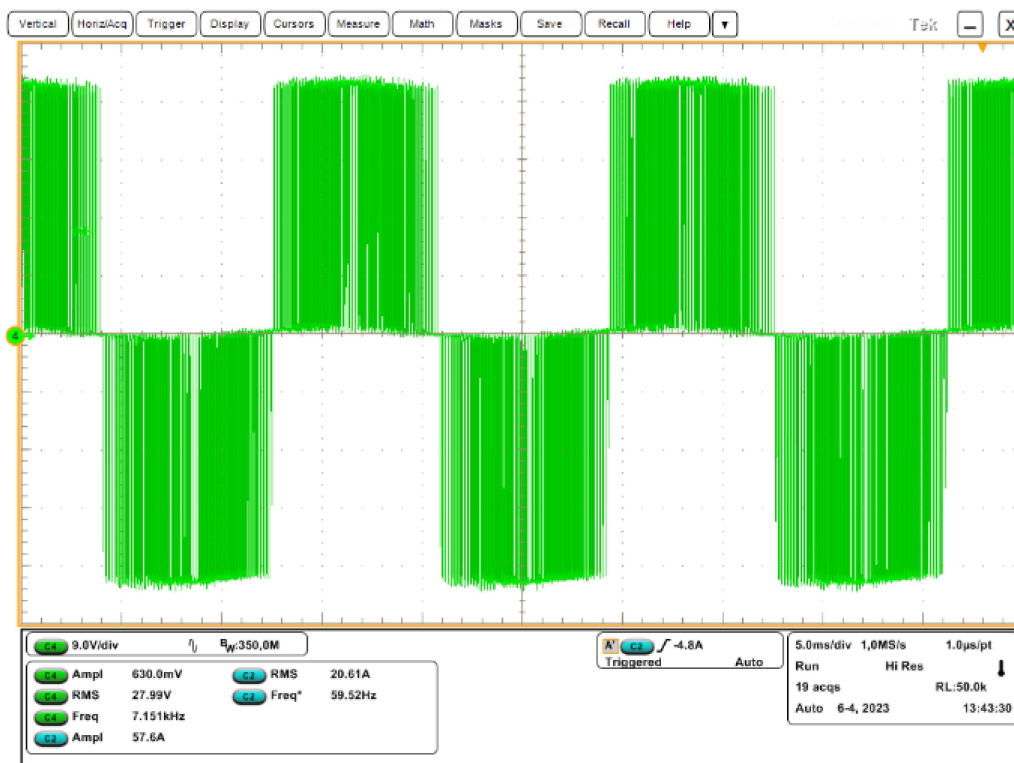
Figura 7.5 – Tensão de fase VAN e corrente de saída da fase A



Fonte: Autor

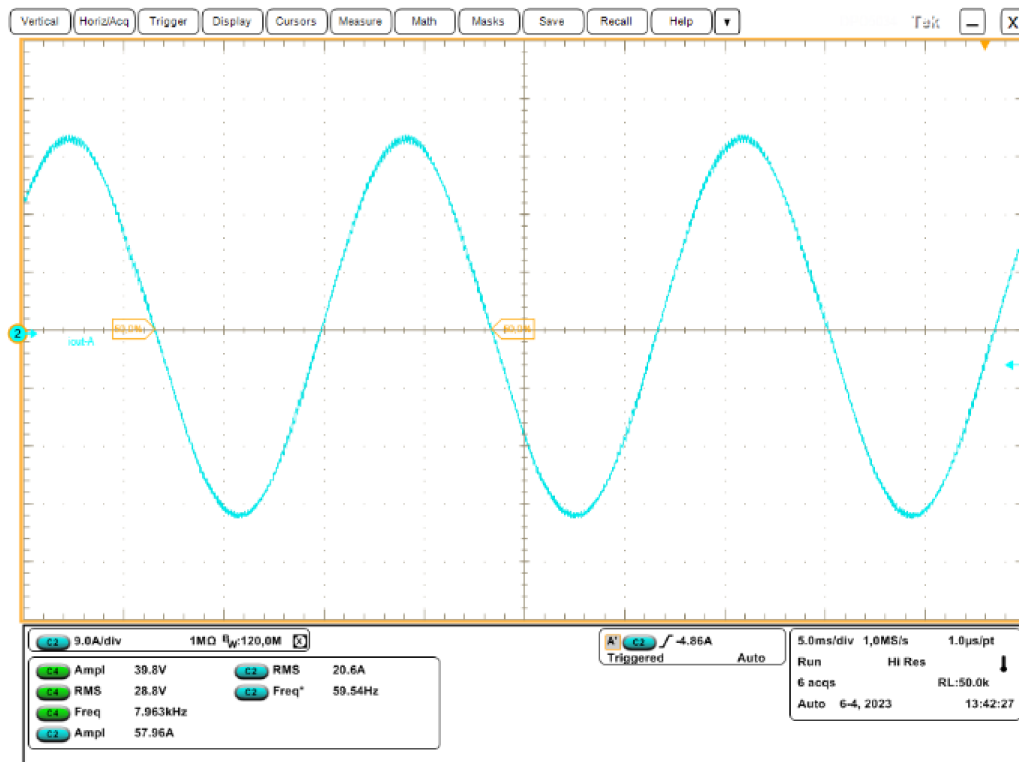
Apresenta-se também as formas de onda da tensão de linha V_{AB} na Figura 7.6 e da corrente de saída da fase A na Figura 7.7.

Figura 7.6 – Tensão de linha VAB



Fonte: Autor

Figura 7.7 – Corrente de saída da fase A



Fonte: Autor

Além disso, apresenta-se nas Figuras 7.8 e 7.9 os gráficos com as curvas de elevação de temperatura do protótipo durante o ensaio térmico. Em ambos os gráficos o eixo x corresponde ao tempo de ensaio e o eixo y à temperatura relativa ao ambiente de cada sensor. No caso da temperatura ambiente, apresenta-se o próprio valor medido, referenciado pelo eixo Y esquerdo, para fornecer uma noção da temperatura real da placa durante o teste.

No gráfico da Figura 7.8, DT_1 corresponde ao sensor no encapsulamento dos MOSFETs superiores do braço da fase A; DT_4 no encapsulamento dos MOSFETs inferiores do braço da fase A; DT_5 no encapsulamento dos MOSFETs superiores do braço da fase B; DT_6 no encapsulamento dos MOSFETs inferiores do braço da fase B; DT_7 no encapsulamento dos MOSFETs superiores do braço da fase C; DT_8 no encapsulamento dos MOSFETs inferiores do braço da fase C; DT_3 corresponde ao sensor de temperatura na superfície superior da placa; e DT_2 ao sensor de temperatura na superfície inferior da placa.

Na Figura 7.9 mostra-se o gráfico utilizado para análise dos valores de aumento da temperatura. Neste gráfico estão presentes apenas a média entre todas as temperaturas nos encapsulamentos e as temperaturas na superfície superior e inferior da placa. A partir do cálculo do desvio padrão das medidas, obteve-se o critério de atingimento de regime permanente, a partir do qual considera-se cerca de uma hora de medições para calcular a média de temperatura utilizada nos cálculos. O critério de atingimento do regime era o ponto a partir do qual o desvio padrão do conjunto de medidas era inferior a um grau celsius. Assim, a partir do gráfico da Figura 7.9, pode-se obter os valores dispostos na Tabela 7.2, utilizados nos cálculos e simulações.

Figura 7.8 – Gráfico de elevação da temperatura da placa em relação ao ambiente

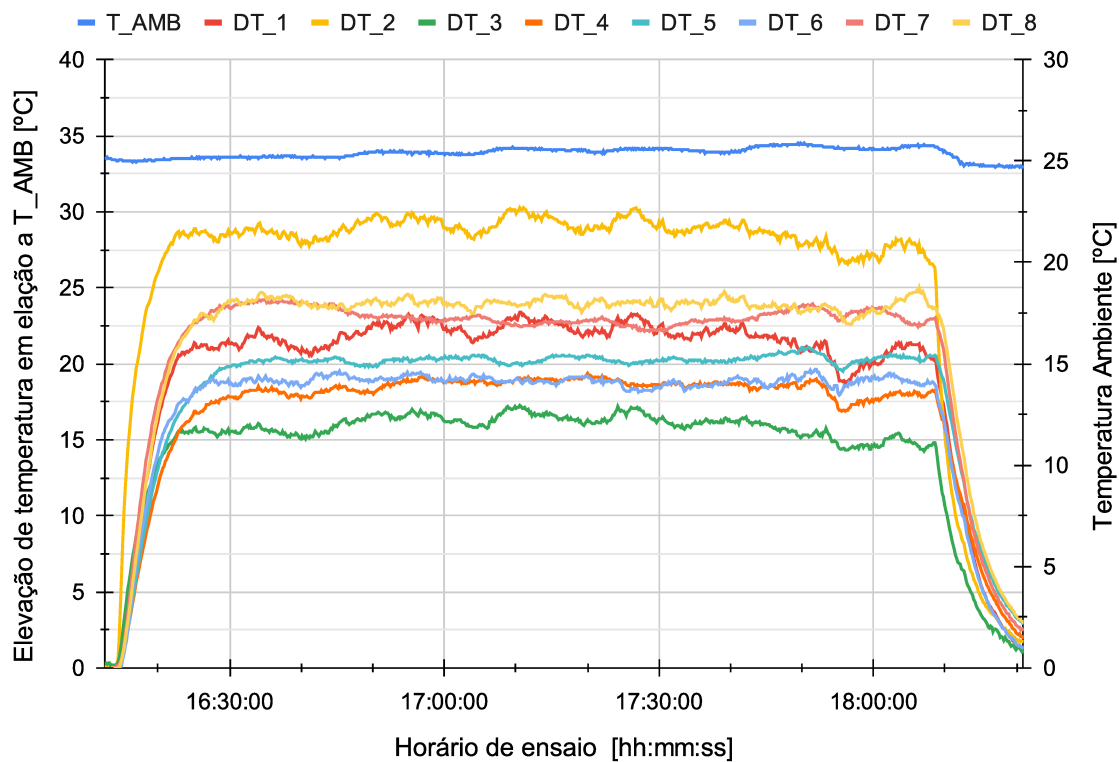
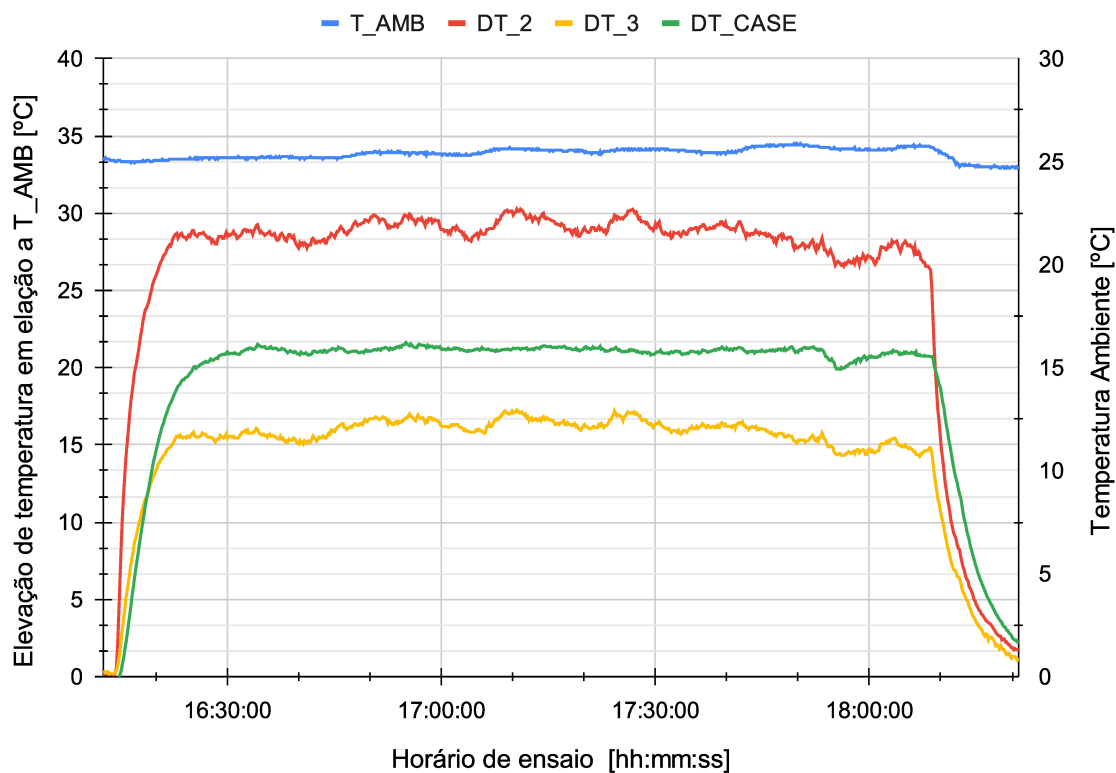


Figura 7.9 – Gráfico de aumento da temperatura médio do protótipo



Na Tabela 7.2 apresenta-se a média e desvio padrão calculados a partir do gráfico da

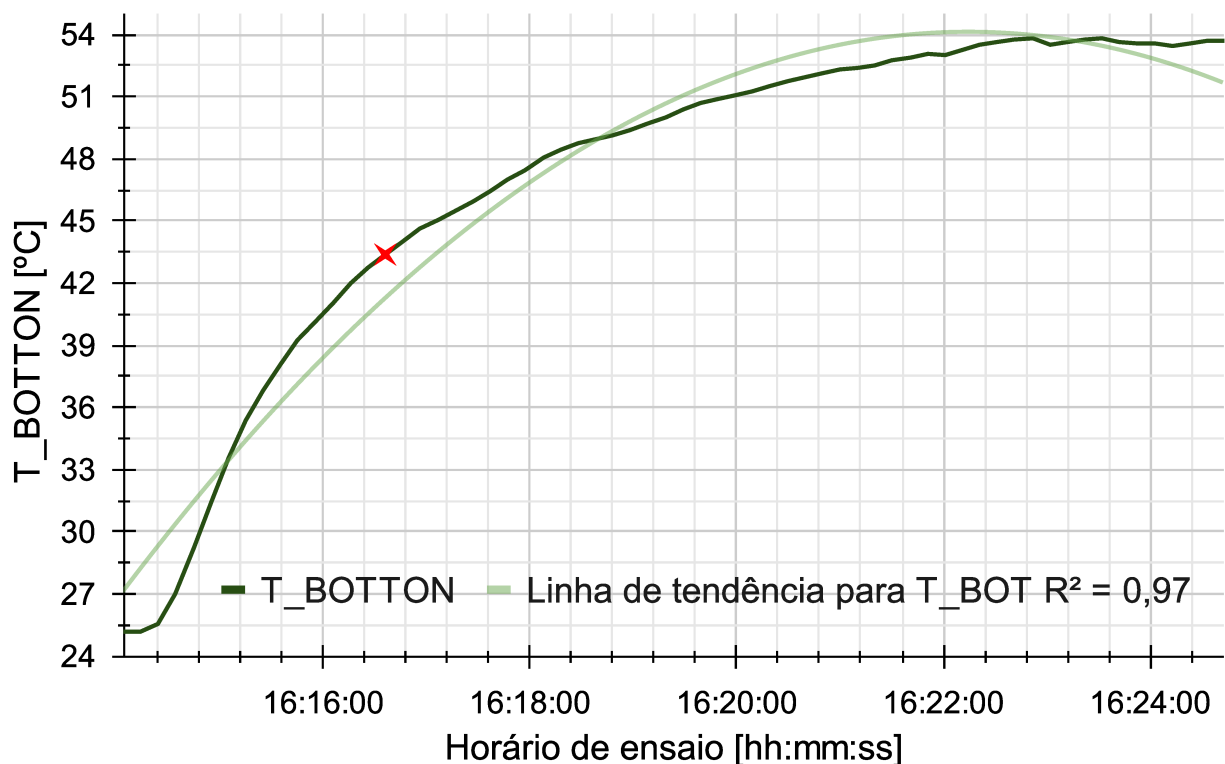
Figura 7.9. Foi aplicada a correção na temperatura de medição dos encapsulamentos devido à diferença entre os sensores, como comentado no capítulo anterior.

Tabela 7.2 – Temperaturas obtidas com o gráfico da Figura 7.9

Ponto de medição	Média [°C]	σ [°C]
Ambiente	25,47	$\pm 0,19$
Superfície superior da placa	41,43	$\pm 0,8$
Superfície inferior da placa	54,22	$\pm 0,78$
Encapsulamento dos MOSFETs	49,52	$\pm 0,37$

Com base nos instantes iniciais do gráfico, calculou-se o tempo de resposta ao degrau de potência da placa, com o qual pode-se chegar na capacitância térmica do protótipo. Na Figura 7.10 apresenta-se os primeiros minutos de ensaio, onde o eixo X corresponde ao horário do ensaio e o eixo y à temperatura medida na superfície inferior da placa. Em destaque no gráfico apresenta-se o ponto de temperatura que corresponde a 63,2% do seu valor em regime. Com base no tempo que a temperatura levou para atingir o ponto em destaque, pode-se obter a constante de tempo do sistema. Então, com base no tempo de resposta de primeira ordem e no valor de resistência térmica calculado anteriormente, calcula-se um valor de capacitância térmica para o protótipo.

Figura 7.10 – Gráfico utilizado para cálculo da capacitância térmica do protótipo FR4



Fonte: Autor

A capacitância térmica de uma PCB é um indicativo da quantidade de energia térmica necessária para elevar a temperatura da placa em um grau Celsius. É uma propriedade importante para projetos de eletrônica, pois afeta diretamente a capacidade da placa em armazenar o calor gerado pelos componentes eletrônicos.

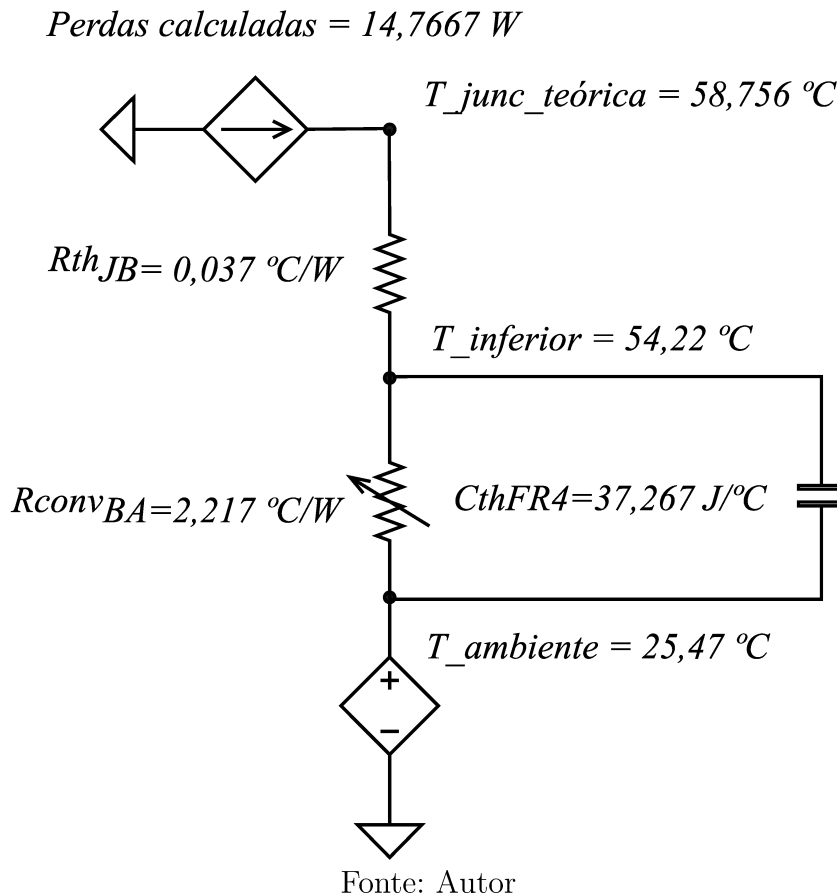
Na Tabela 7.3 apresenta-se os valores utilizados para o cálculo da capacitância térmica, bem como o valor obtido nos cálculos.

Tabela 7.3 – Valores utilizados para o cálculo da capacitância térmica da placa FR4

Variável	Valor
Temperatura em regime	54,22 [°C]
Tempo de resposta da placa	84 [s]
Resistência térmica calculada	2,254 [°C/W]
Capacitância térmica calculada (tr/Rth)	37,267 [J/°C]

Com os valores de temperatura, resistências térmicas e capacitância térmica, define-se o circuito equivalente da Figura 7.11. O circuito apresentado é válido apenas para o ensaio *FR4_7200_CC*, pois outras condições de teste têm resistências convectivas diferentes por conta dos diferentes coeficientes convectivos. Por conta disso, o símbolo R_{convBA} é apresentado com uma seta variável.

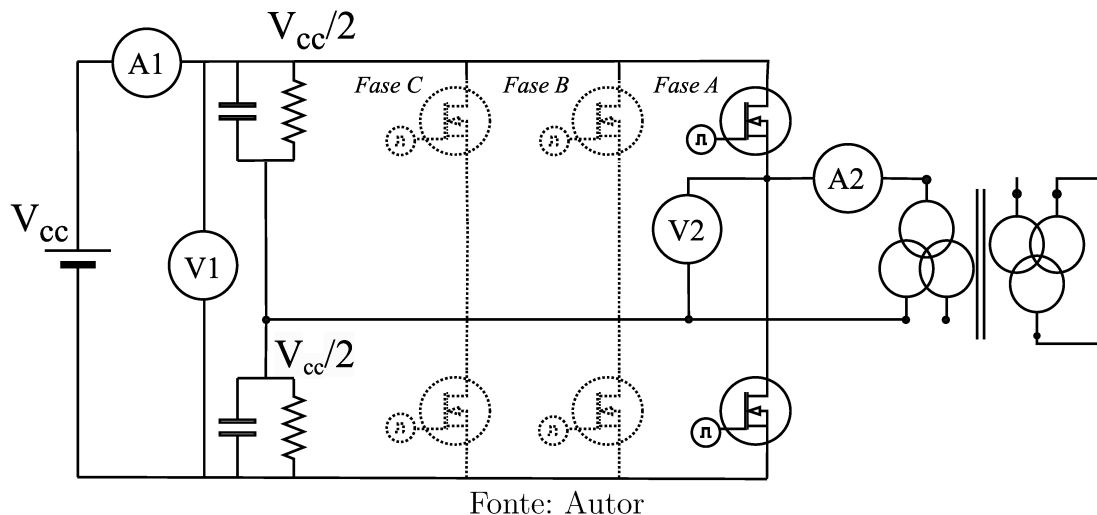
Figura 7.11 – Circuito térmico equivalente da condição de ensaio FR47200



7.2 ENSAIOS NA PLACA IMS

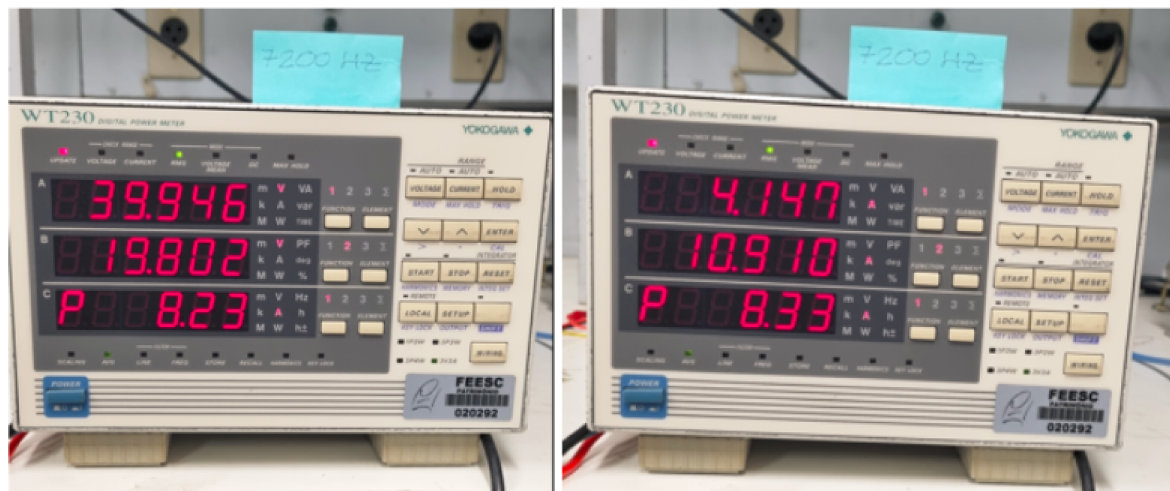
Esta seção apresenta os resultados para outra condição de ensaio, com a placa IMS. Para medir os valores eficazes das variáveis de interesse, o wattímetro foi conectado de acordo com a Figura 7.12, sendo a medida 1 de corrente o valor eficaz na entrada do inversor e a medida 2 o valor eficaz na saída da fase A. A medida 1 de tensão é o valor eficaz do barramento contínuo e a medida 2 o valor eficaz da tensão de fase V_{AN} na saída do inversor.

Figura 7.12 – Conexões para medição de tensão e corrente com o medidor de potência



Na Figura 7.13 apresenta-se os valores do medidor de potência para as medidas 1 e 2 de tensão e corrente. Em sequência, apresenta-se na Tabela 7.4 o compilado dos valores obtidos.

Figura 7.13 – Valores medidos para tensão e corrente na entrada e na saída do inversor



Fonte: Autor

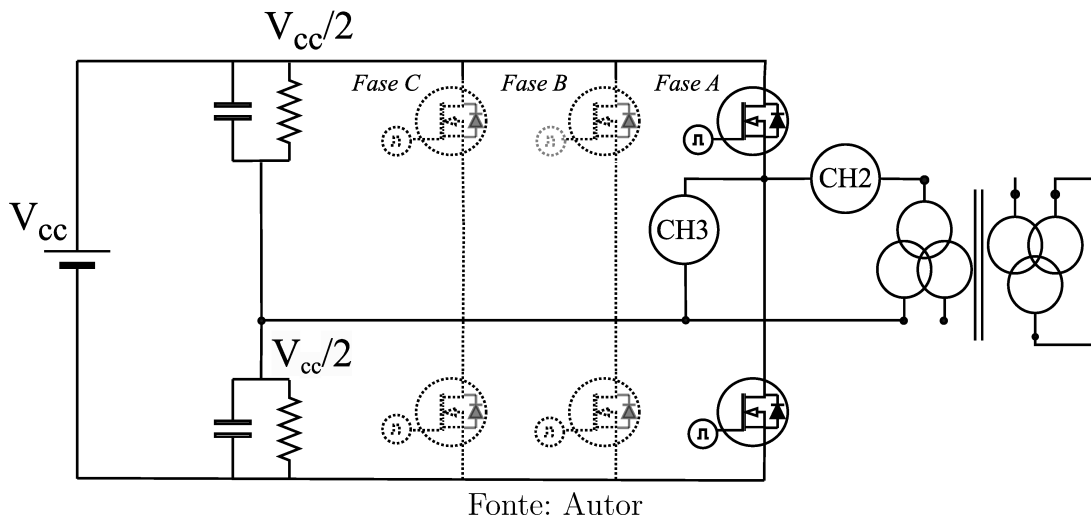
Tabela 7.4 – Valores coletados durante o ensaio térmico da condição IMS7200

Variável	Valor eficaz
Tensão de entrada	39,946 V
Corrente de entrada	4,147 A
Tensão de fase V_{AN}	19,802 V
Corrente de saída fase A	10,910 A

Para fazer a captura das formas de onda, se conectou o osciloscópio de acordo com a Figura 7.14. Utilizou-se uma ponteira comum para tensão de saída V_{AN} (CH3) e uma ponteira de corrente para a corrente de saída da fase A (CH2).

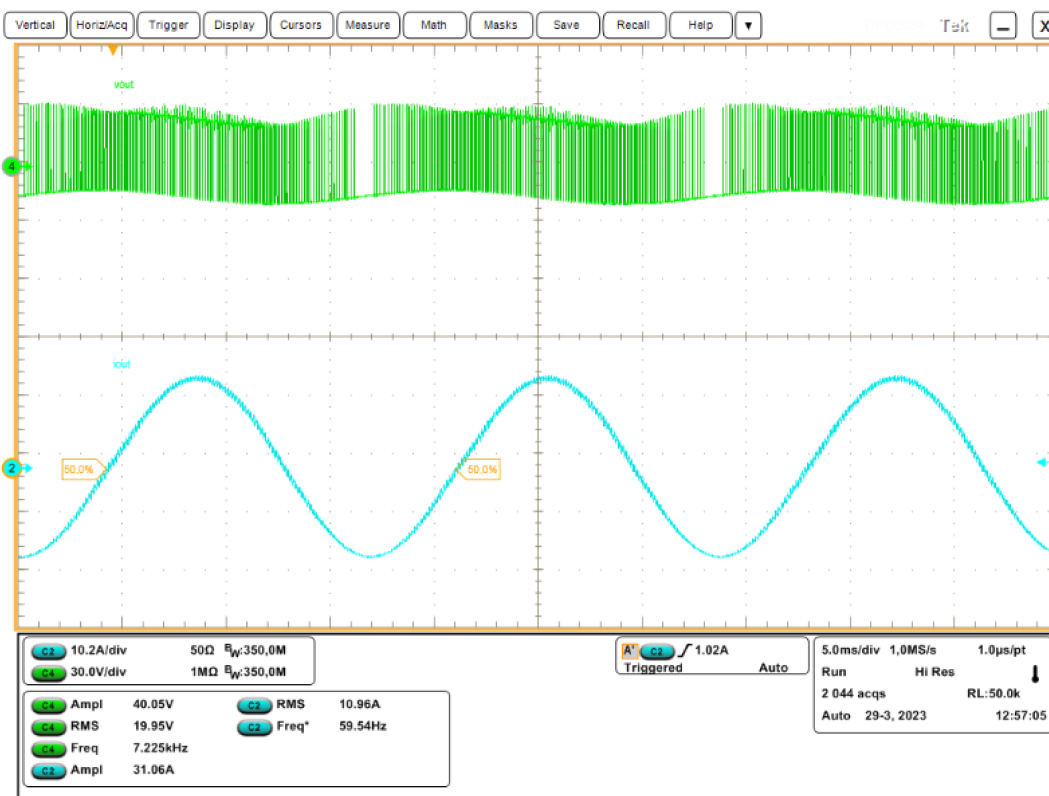
A Figura 7.15 mostra a tensão de saída do inversor junto da corrente de saída, de onde pode-se verificar que o inversor operava de acordo com o projeto no decorrer do ensaio térmico.

Figura 7.14 – Conexões para captura das formas de onda com o osciloscópio



Por se tratar do inversor meia-ponte, a forma de onda na saída tem apenas metade do valor eficaz do cenário com o inversor trifásico.

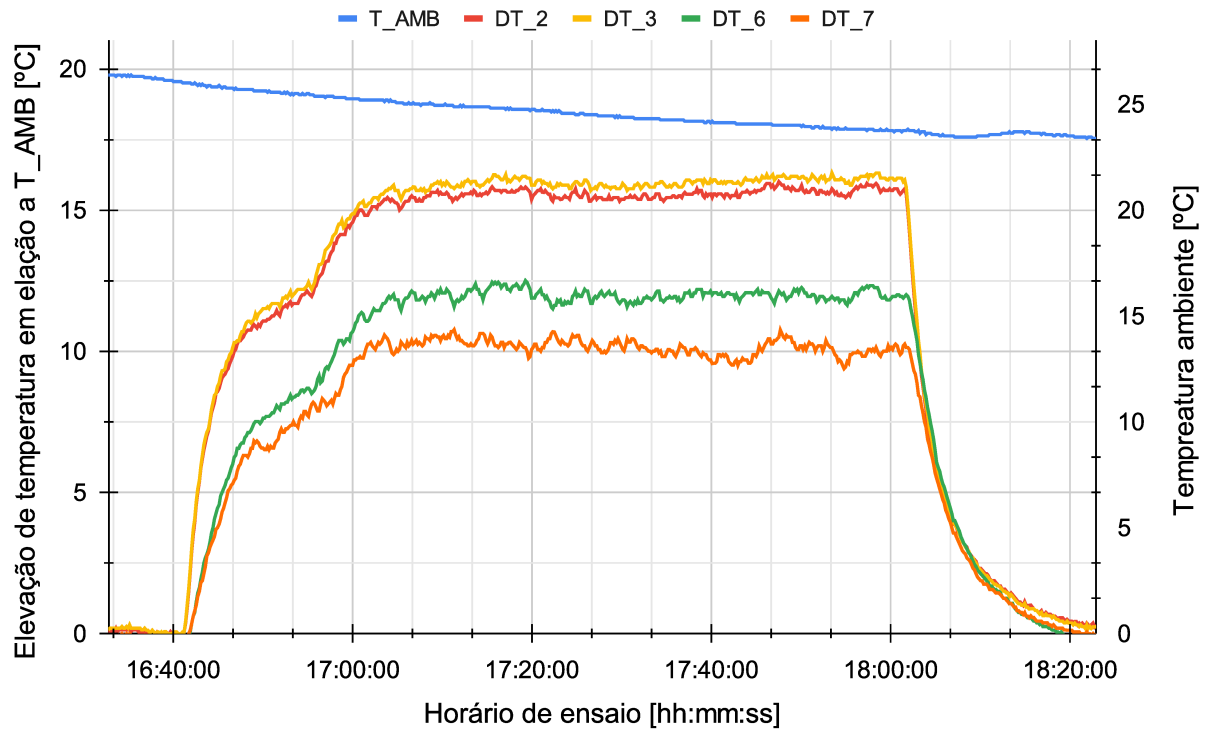
Figura 7.15 – Tensão e corrente na saída do inversor meia-ponte



Fonte: Autor

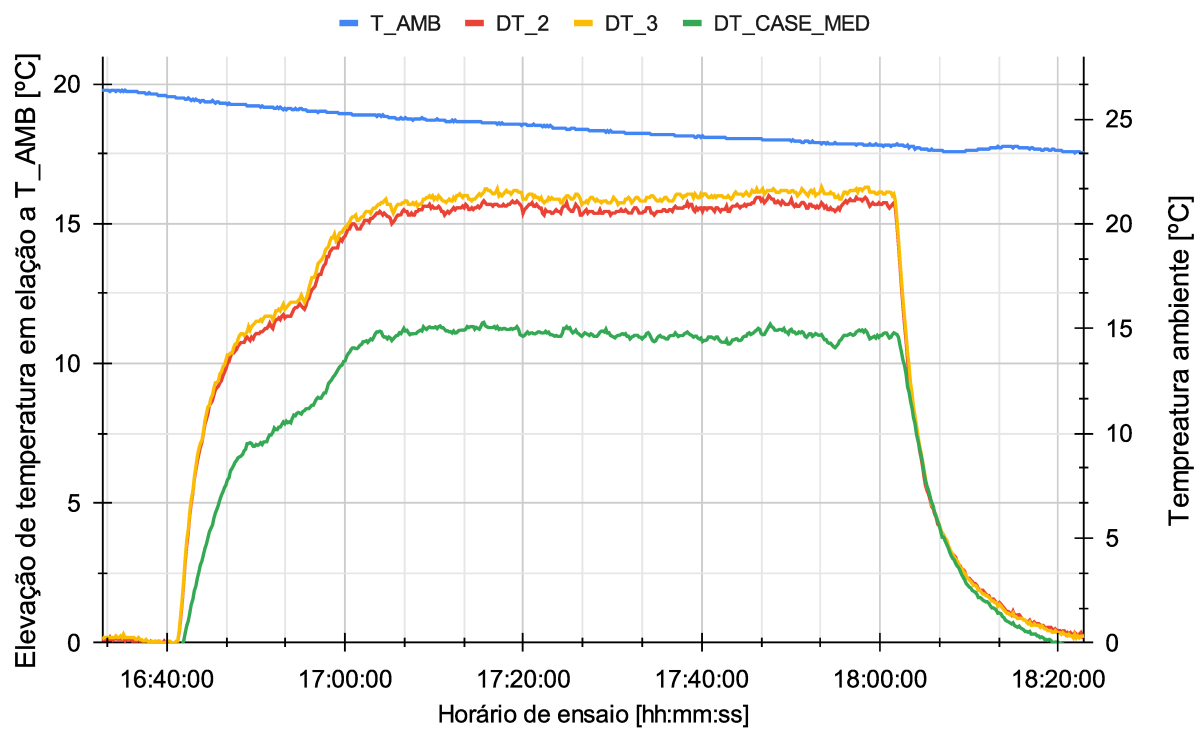
Nas Figuras 7.16 e 7.17 apresenta-se os gráficos das curvas de elevação de temperatura do protótipo durante o ensaio térmico. Em ambos os gráficos o eixo x corresponde ao tempo de ensaio e o eixo y à temperatura relativa ao ambiente de cada sensor. No caso da temperatura ambiente, apresenta-se o próprio valor medido no eixo Y secundário do gráfico, para fornecer uma noção da temperatura real da placa durante o teste.

Figura 7.16 – Gráfico de elevação da temperatura da placa em relação ao ambiente



Fonte: Autor

Figura 7.17 – Gráfico de aumento da temperatura médio do protótipo



Fonte: Autor

No gráfico da Figura 7.16, DT_6 corresponde ao sensor no encapsulamento dos MOSFETs inferiores do braço da fase C; DT_7 no encapsulamento dos MOSFETs superiores do braço da fase C; DT_8 no encapsulamento dos MOSFETs inferiores do braço da fase C; DT_3 corresponde

ao sensor de temperatura na superfície superior da placa; e DT_2 ao sensor de temperatura na superfície inferior da placa.

Na Figura 7.17 apresenta-se o gráfico utilizado para análise dos valores de aumento da temperatura. Neste gráfico, apresenta-se apenas a média entre temperaturas nos encapsulamentos e as temperatura nas superfícies superior e inferior da placa. Assim, a partir do gráfico da Figura 7.17, pode-se obter os valores dispostos na Tabela 7.5 utilizados nos cálculos e simulações.

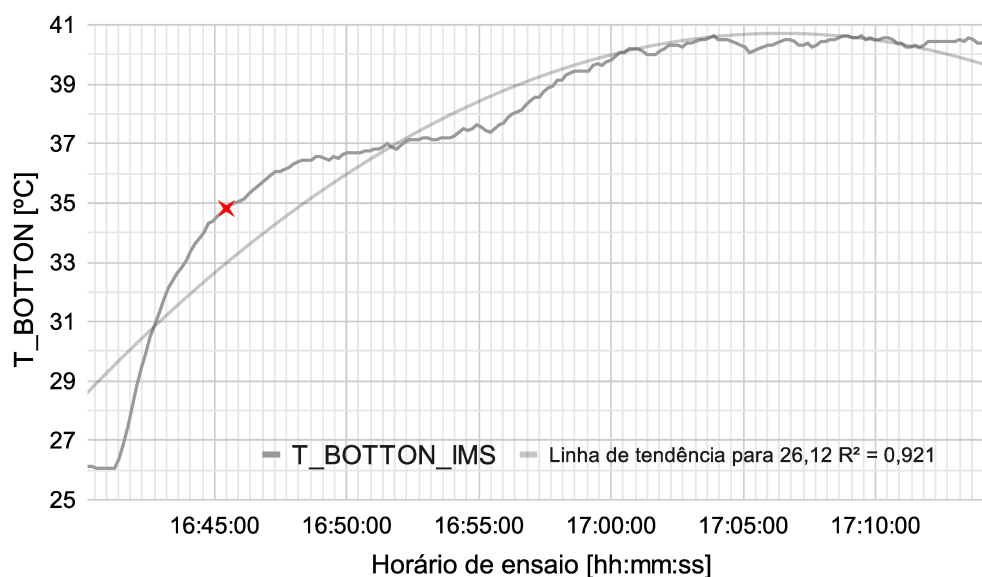
Na Tabela 7.5 apresenta-se a média e desvio padrão calculados a partir do gráfico da Figura 7.17. Novamente, a correção na temperatura de medição dos encapsulamentos foi aplicada devido à diferença dos sensores comentada no capítulo anterior.

Tabela 7.5 – Temperaturas obtidas com o gráfico da Figura 7.17

Ponto de medição	Média [°C]	σ [°C]
Ambiente	23,79	$\pm 0,38$
Superfície superior da placa	40,30	$\pm 0,33$
Superfície inferior da placa	39,89	$\pm 0,34$
Encapsulamento dos MOSFETs	38,35	$\pm 0,47$

Com base nos instantes iniciais do gráfico, calculou-se o tempo de resposta ao degrau de potência da placa, com o qual se calcula o valor de capacitância térmica do protótipo. Na Figura 7.18 apresenta-se os primeiros minutos de ensaio, onde no eixo x dispõe-se a temperatura medida na superfície inferior da placa. Em destaque no gráfico apresenta-se o ponto de temperatura que corresponde a 63,2% do seu valor em regime. Com base no tempo que a temperatura atingiu o ponto em destaque, pode-se obter a constante de tempo do sistema. Então, com base no tempo de resposta de primeira ordem e no valor de resistência térmica calculado anteriormente, calcula-se um valor de capacitância térmica para o protótipo.

Figura 7.18 – Gráfico utilizado para cálculo da capacitância térmica do protótipo IMS



Na Tabela 7.6 apresenta-se os valores utilizados para o cálculo da capacitância térmica, bem como o valor obtido nos cálculos.

Tabela 7.6 – Valores utilizados para o cálculo da capacitância térmica da placa IMS

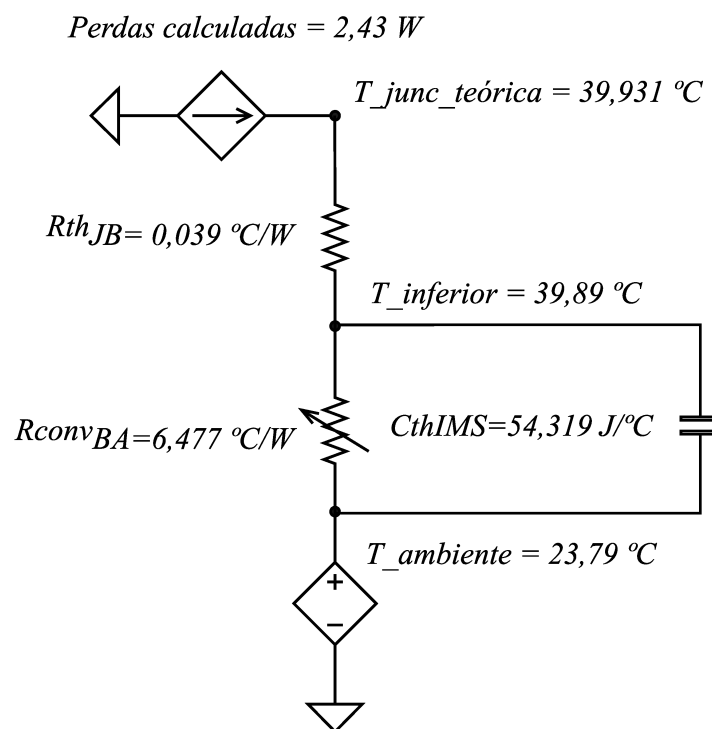
Variável	Valor
Temperatura em regime	39,89 [°C]
Tempo de resposta da placa	354 [s]
Resistência térmica calculada	6,517 [°C/W]
Capacitância térmica calculada (tr/Rth)	54,319 [J/°C]

No caso do ensaio com a placa IMS, percebe-se que esta tem uma capacitância térmica maior que a placa FR4 devido à sua composição. A placa IMS é composta por uma camada de metal, uma camada dielétrica e uma camada de cobre. O metal da placa IMS é altamente condutivo e possui uma alta capacidade térmica. Isso significa que a placa IMS pode absorver e dissipar mais calor do que uma placa FR4, que é composta principalmente por material dielétrico e fibra de vidro com uma camada fina de cobre. A baixa condutividade térmica do material dielétrico da placa FR4 resulta em uma menor capacidade de dissipação de calor em comparação com a placa IMS.

Uma alta capacitância térmica pode indicar uma maior capacidade da placa em absorver calor. No entanto, também pode indicar uma menor eficiência na dissipação de calor, o que pode prejudicar o desempenho do sistema em geral. A capacitância térmica da placa é um indicativo direto do tempo de resposta da temperatura da placa a degraus de potência.

Tendo todos os valores de temperatura, resistências térmicas e capacitância térmica, pode-se chegar ao circuito equivalente da Figura 7.19 para essa condição de ensaio.

Figura 7.19 – Circuito térmico equivalente da condição de ensaio IMS7200



Fonte: Autor

7.3 COMPARATIVO DOS RESULTADOS

Para concluir os capítulos de resultados apresenta-se um compilado de todos os testes de forma mais resumida. Optou-se por trazer em detalhes apenas uma condição por placa para não estender demais o trabalho.

7.4 VALORES MEDIDOS NOS ENSAIOS

Foram feitos registros de nove ensaios térmicos, que ficaram organizados com os identificadores explicados no capítulo 6. Nas Tabelas 7.7, 7.9 e 7.8 apresenta-se um compilado de todos os dados registrados pelo medidor de potência para cada ensaio. Os testes feitos na placa FR4 com carga resistiva não têm registros do analisador de energia, pois o equipamento não estava disponível para uso no período de testes. Sendo assim, valores de tensão e corrente dessa condição de carga foram medidos com o osciloscópio Tektronix DP5040.

Tabela 7.7 – Valores registrados com medidor de potência para os ensaios da placa FR4 conectada ao transformador com secundário em curto

Condição de ensaio	Variável	Valor eficaz
FR4-7200-CC	Tensão de entrada	39,043 V
	Corrente de entrada	21,848 A
	Tensão de linha V_{AB}	27,991
	Corrente de saída fase A	20,676 A
FR4-5400-CC	Tensão de entrada	39,098 V
	Corrente de entrada	21,995 A
	Tensão de linha V_{AB}	28,134 V
	Corrente de saída fase A	20,738 A
FR4-3600-CC	Tensão de entrada	39,164 V
	Corrente de entrada	21,896 A
	Tensão de linha V_{AB}	28,261 V
	Corrente de saída fase A	20,704 A

Tabela 7.8 – Valores registrados com medidor de potência para placa IMS conectada ao transformador com secundário em curto

Condição de ensaio	Variável	Valor eficaz
IMS-7200	Tensão de entrada	39,946 V
	Corrente de entrada	4,147 A
	Tensão de saída V_{AN}	19,802 V
	Corrente de saída fase A	10,910 A
IMS-5400	Tensão de entrada	39,951 V
	Corrente de entrada	4,177 A
	Tensão de saída V_{AN}	19,794 V
	Corrente de saída fase A	10,951 A
IMS-3600	Tensão de entrada	39,935 V
	Corrente de entrada	4,216 A
	Tensão de saída V_{AN}	19,840 V
	Corrente de saída fase A	11,012 A

Tabela 7.9 – Valores registrados com osciloscópio para os ensaios da placa FR4 conectada ao transformador com carga resistiva

Condição de ensaio	Variável	Valor eficaz
FR4-7200	Tensão de entrada	-
	Corrente de entrada	-
	Tensão de linha V_{AB}	28,2 V
	Corrente de saída fase A	11,69 A
FR4-5400	Tensão de entrada	-
	Corrente de entrada	-
	Tensão de linha V_{AB}	28,8 V
	Corrente de saída fase A	12,44 A
FR4-3600	Tensão de entrada	-
	Corrente de entrada	-
	Tensão de linha V_{AB}	28,84 V
	Corrente de saída fase A	12,39 A

7.5 COMPARATIVO TEÓRICO EXPERIMENTAL

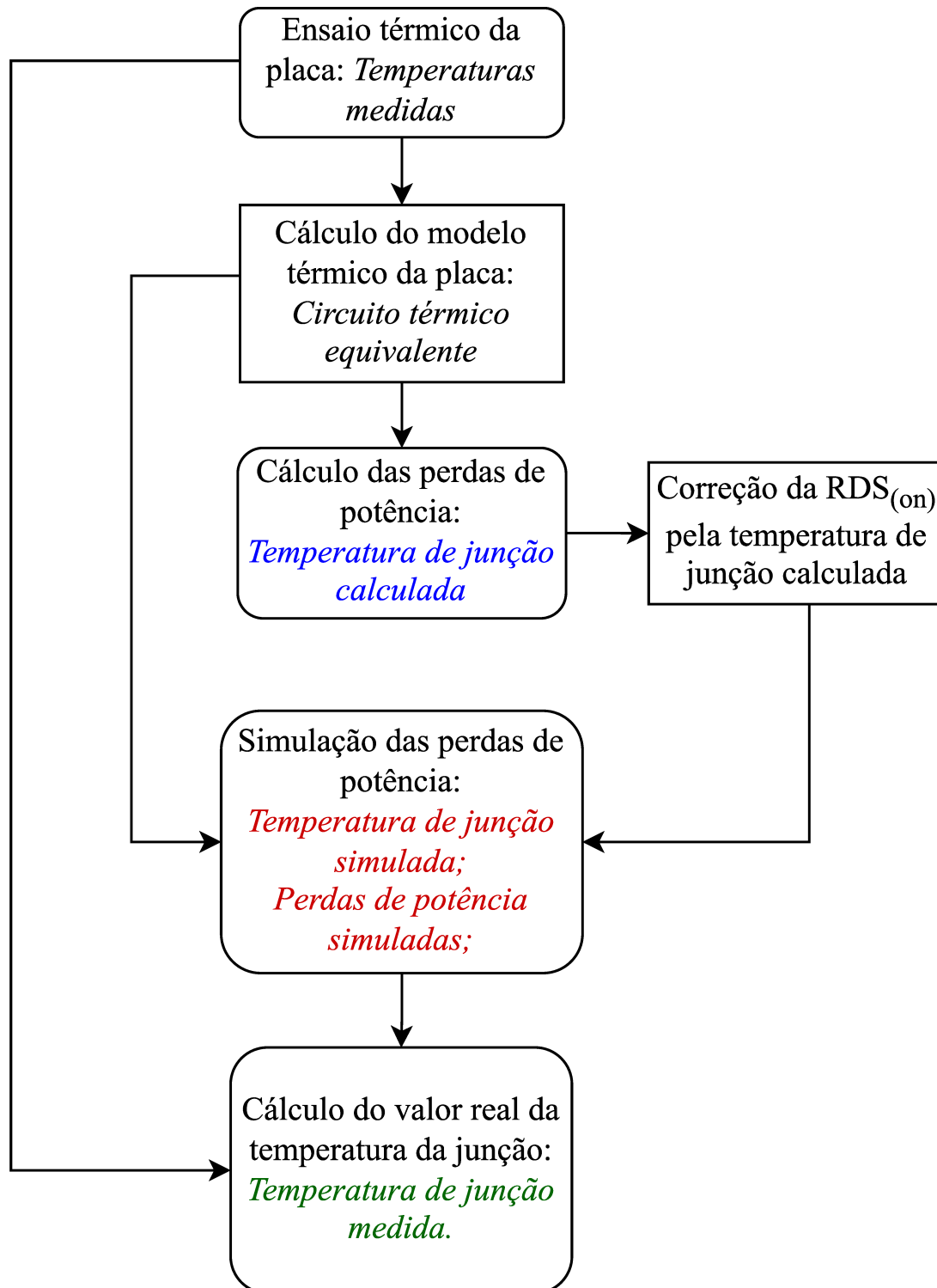
Com base nos valores de tensão e corrente das Tabelas 7.7, 7.9 e 7.8, calculou-se as perdas de potência com os métodos apresentados no capítulo 4. Usando os valores de resistência térmica condutiva e convectiva calculados no capítulo 3, chegou-se nos circuitos térmicos equivalentes de cada condição, nos quais ao inserir os valores de temperatura medidos no ensaio, pode-se estimar um valor de temperatura de junção. O processo utilizado para o cálculo das temperaturas de junção calculadas, simuladas e medidas se encontra exposto na Figura 7.20.

A primeira etapa do processo consiste no ensaio térmico da placa, que tem como saída os dados de temperatura em regime. Com as temperaturas, pode-se calcular os modelos térmicos condutivos e convectivos seguindo os métodos do capítulo 3. A partir dos modelos, pode-se chegar no valor calculado da temperatura de junção resolvendo o circuito térmico para o valor de perdas calculado no capítulo 4. Com o valor de temperatura da junção calculado é feita uma correção no valor da resistência série $RDS_{(on)}$ do MOSFET para realizar as simulações computacionais apresentadas no capítulo 5, com as quais obtém-se o valor das perdas de potência simuladas e, conseqüentemente, de temperatura da junção simulada. Por fim, com os dados de temperatura do encapsulamento dos MOSFETs coletados nos ensaios térmicos e o valor de perdas simulados computacionalmente, estima-se o valor real da temperatura de junção dos semicondutores. Para isso, utiliza-se apenas a resistência térmica da junção ao encapsulamento, informada em (STMicroelectronics, 2016).

Na Tabela 7.10 apresenta-se os valores calculados e simulados de perdas de potência em cada um dos cenários de teste, bem como os valores de resistência térmica e de temperatura ambiente.

Observando a Tabela 7.10, percebe-se que há um aumento nas perdas de potência com o aumento da frequência de comutação, o que é um resultado esperado. Adicionalmente, percebe-se também um aumento da resistência térmica do protótipo com a diminuição da frequência de comutação, justificado pelo menor aquecimento da placa nesses cenários. Quanto menor a frequência da portadora, menores as perdas de comutação. Com isso, é menor o fluxo de calor da junção para o ambiente e, portanto, menor a temperatura na superfície da placa e menor a diferença entre a superfície da placa e o ambiente. Uma diferença menor entre a superfície e o ambiente resulta em um menor coeficiente convectivo de troca térmica e, com isso, uma maior

Figura 7.20 – Fluxograma de cálculo das temperaturas de junção utilizadas no comparativo teórico experimental



Fonte: Autor

resistência térmica, como pode ser visto na Tabela 7.10.

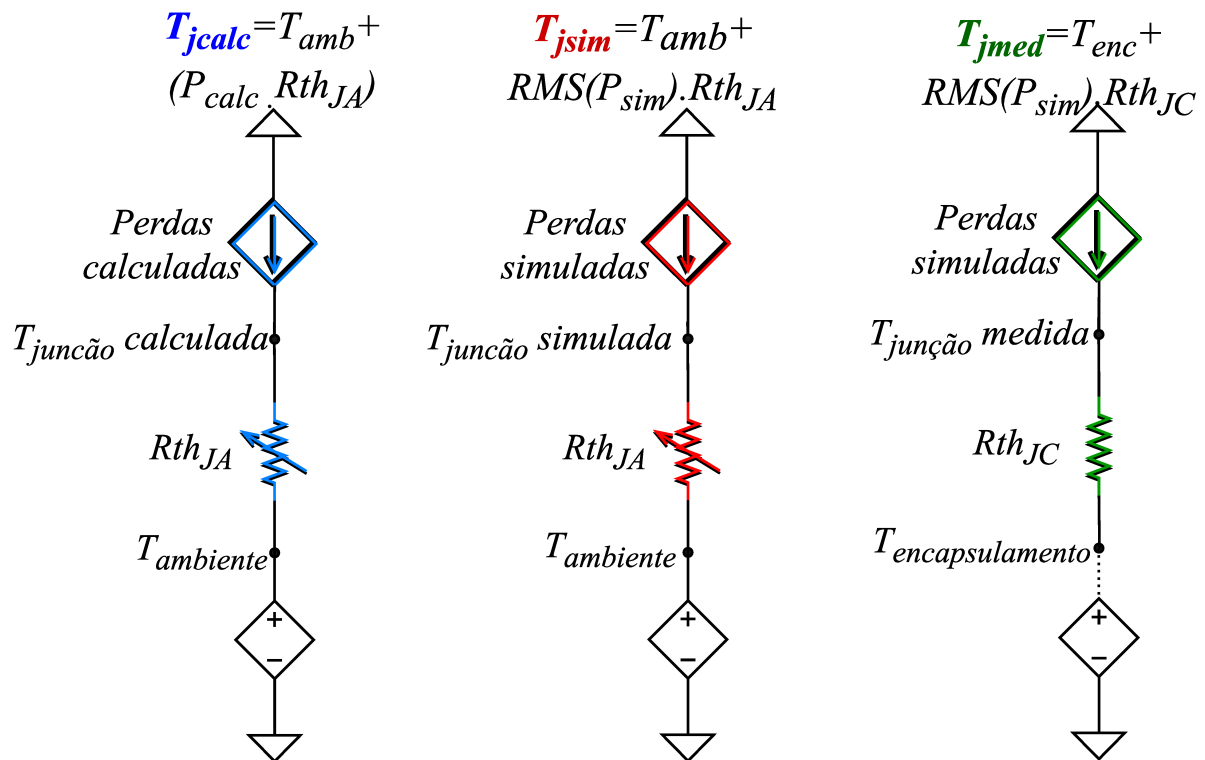
Com os dados de perdas e modelos térmicos calculados anteriormente foi feita uma estimativa da temperatura de junção do modelo, da simulação e dos testes experimentais.

Tabela 7.10 – Valores calculados e simulados de perdas e resistência térmica utilizados no cálculo da temperatura de junção

Condição	Valor de Perdas Calc. [W]	Valor de Perdas Sim. [W]	Resistência Térmica JA [°C/W]	Temp. Amb. [°C]
IMS3600	1,5809	1,4597	7,635	23,299
IMS5400	2,0177	1,8867	7,086	22,444
IMS7200	2,4305	2,2995	6,517	23,792
FR43600	5,0183	4,5684	2,721	24,090
FR45400	6,2660	5,0920	2,539	24,992
FR47200	7,6578	7,2687	2,448	25,163
FR43600_CC	10,0273	8,6579	2,513	23,415
FR45400_CC	12,4371	11,0561	2,426	23,683
FR47200_CC	14,7668	13,4258	2,254	25,468

Na Figura 7.21 apresenta-se o circuito equivalente a partir do qual calcula-se as temperaturas de junção medidas, simuladas e calculadas, com as quais compõe-se a Tabela 7.11 e a Figura 7.22.

Figura 7.21 – Circuitos térmicos equivalentes para cálculo das temperaturas de junção



Fonte: Autor

Partindo dos valores de temperatura ambiente medida e perdas calculadas, chegou-se no valor de temperatura de junção calculado. Com base nos valores de temperatura ambiente medida e perdas simuladas, tem-se o valor de temperatura de junção simulado. Com base na

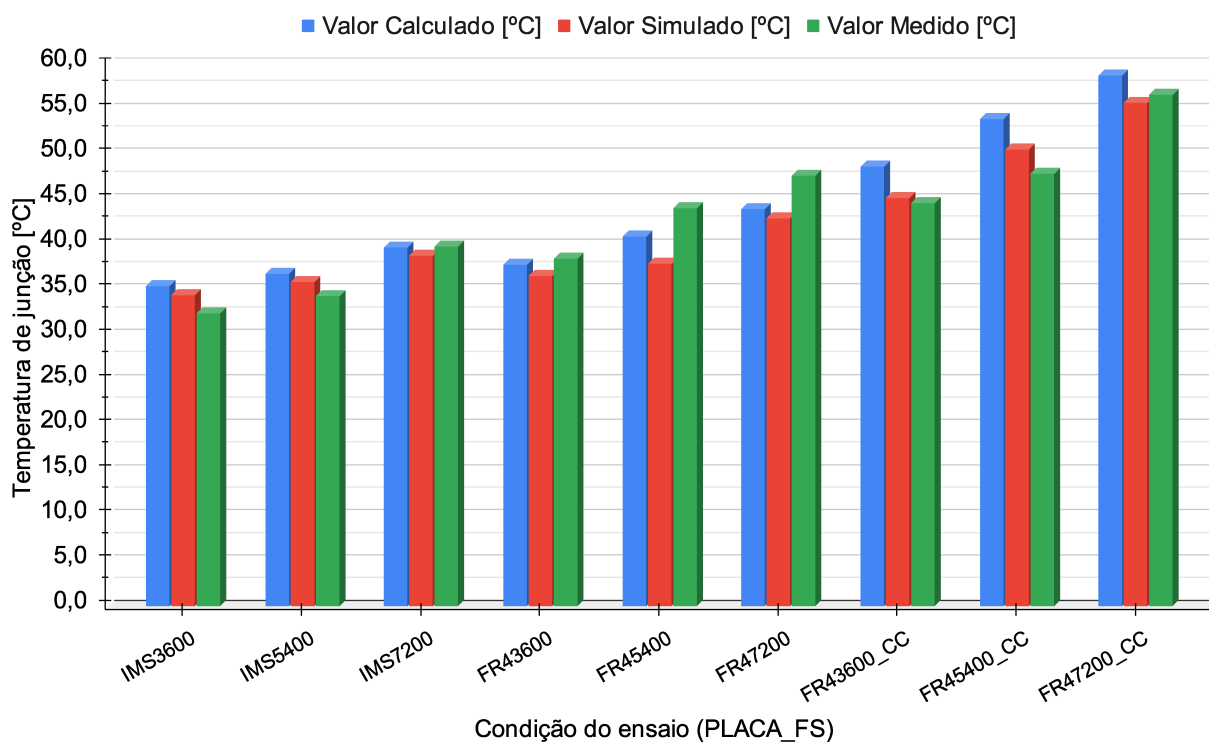
temperatura do encapsulamento medida no ensaio e perdas simuladas, calcula-se o valor de temperatura de junção medido.

Tabela 7.11 – Valores simulados, calculados e medidos de temperatura teórica na junção

Condição	Calculado [°C]	Simulado [°C]	Medido [°C]
IMS3600	35,4	34,4	32,4
IMS5400	36,7	35,8	34,3
IMS7200	39,6	38,8	39,7
FR43600	37,7	36,5	38,4
FR45400	40,9	37,9	44,0
FR47200	43,9	43,0	47,7
FR43600_CC	48,6	45,2	44,6
FR45400_CC	53,9	50,5	47,9
FR47200_CC	58,8	55,7	56,6

A partir dos valores da Tabela 7.11 compila-se o gráfico da Figura 7.22, onde para cada condição de ensaio compara-se os valores calculados, simulados e medidos de temperatura na junção. Observando as barras do gráfico, pode-se concluir que tanto o modelo quanto a simulação obtiveram boa precisão ao representar o fenômeno de interesse, principalmente levando em conta o desvio padrão das medidas e a precisão de medição do sensor informada pelo fabricante. Ao levar em conta essas tolerâncias, pode-se afirmar que a diferença entre os valores teóricos e experimentais está dentro de um limite aceitável na representação de fenômenos físicos que englobam tantas variáveis distintas, como no caso do representado.

Figura 7.22 – Gráfico comparativo dos valores simulados, calculados e medidos para todas as condições de ensaio



7.6 CONCLUSÕES DO CAPÍTULO

Este capítulo apresentou em detalhes os resultados experimentais de duas condições de teste, uma para cada tecnologia de PCB. Para cada condição, apresentou-se: as formas de onda e valores obtidos durante os testes experimentais; as curvas de temperatura do inversor e elevação de temperatura em relação ao ambiente utilizadas para cálculo das temperaturas de junção; as figuras utilizadas para cálculo da constante térmica da placa; e, por fim, o circuito térmico equivalente de cada uma. Foi feita uma breve análise dos resultados e uma contextualização de quais dados foram utilizados no comparativo teórico experimental.

Em sequência, foi apresentado um compilado de todos os resultados experimentais obtidos com o inversor e um comparativo teórico experimental das temperaturas de junção simuladas, calculadas e medidas. Primeiramente apresentou-se os dados obtidos em cada ensaio e o fluxograma utilizado para obtenção dos resultados, junto dos valores de perdas calculados e simulados nos capítulos anteriores, compilados em uma tabela. Apresentou-se também os circuitos utilizados para o cálculo das temperaturas de junção e por fim um gráfico comparativo de valores calculados, simulados e medidos para cada condição de ensaio.

Observando os circuitos equivalentes calculados pode-se notar que o valor de resistência térmica equivalente é uma função da temperatura da placa, que, por sua vez, depende das perdas de potência. Não ficou evidente a vantagem da placa IMS, contudo, foi possível verificar experimentalmente a maior inércia térmica dessa alternativa, o que fica claro ao comparar os valores de capacitância térmica e o tempo de resposta dessa tecnologia com os da placa FR4.

Com base na diferença dos valores apresentados no gráfico, é possível validar tanto a parte computacional quanto teórica do trabalho, pois o erro entre os valores ficou dentro de um patamar aceitável.

Nos ensaios com carga indutiva, observou-se uma maior proximidade entre os valores simulados e medidos, algo esperado, pois foram usadas as perdas simuladas para o cálculo da temperatura de junção medida, já com um valor corrigido da resistência série dos MOSFETs. Ainda assim, os valores calculados não divergiram tanto das outras medidas, o que reforça a validade das equações e metodologias de cálculo apresentados nos capítulos iniciais.

A partir dos gráficos conclui-se também que o modelo calculado é mais conservador em comparação ao valor medido, pois retorna valores maiores de temperatura, algo que traz segurança ao projeto.

CAPÍTULO 8

CONCLUSÃO

8.1 CONCLUSÕES GERAIS

O desenvolvimento deste trabalho teve como principais objetivos: a montagem de um inversor trifásico de referência utilizando duas placas com tecnologias diferentes; a implementação de uma modulação senoidal trifásica para comandar o conversor; o cálculo de um modelo térmico para cada placa utilizando realimentação de ensaios experimentais e equações conhecidas da literatura; a simulação das perdas de potência do inversor; e a validação do modelo térmico calculado por meio de simulações e ensaios experimentais.

Para atingir esses objetivos, foram realizados estudos teóricos sobre os conceitos de eletrônica de potência e termodinâmica, sobre os quais comenta-se brevemente na seção de fundamentação teórica. Foram selecionadas duas tecnologias de placas de circuito impresso, FR4 e IMS, para serem utilizadas na montagem do inversor trifásico de referência. Ambas puderam ser montadas e validadas como apresentado no capítulo de resultados.

Além disso, foi selecionado um microprocessador com maior disponibilidade de compra e menor custo. O microcontrolador operou com um sistema operacional de tempo real, o qual foi programado para realizar uma modulação por largura de pulso senoidal funcionando da mesma forma que um microprocessador mais caro. Os resultados obtidos mostram que a implementação da modulação senoidal trifásica foi bem sucedida e permitiu o controle adequado do inversor.

O modelo térmico calculado de ambas as placas foi validado por meio de ensaios experimentais, pois os resultados obtidos confirmaram a sua exatidão em variadas condições de operação. Como apresentado na seção de resultados, foi obtida uma exatidão razoável entre modelos calculados, simulados e medidos, principalmente levando em conta as limitações de medição e dos sensores utilizados. A modelagem térmica das placas utilizando realimentação de ensaios experimentais e equações conhecidas da literatura é uma contribuição importante, pois permite uma análise precisa e rápida das perdas de potência do inversor e, conseqüentemente, da temperatura na junção dos semicondutores. Além disso, a validação do modelo térmico por meio de simulações e ensaios experimentais possibilita uma maior confiabilidade do sistema.

Apesar de não ficar tão visível na resistência térmica, o cálculo da capacitância térmica pôde comprovar a diferença entre as placas do tipo FR4 e do tipo IMS. Na placa de alumínio obteve-se uma capacitância térmica maior e, conseqüentemente, um tempo de resposta mais

lento. Dessa forma, a placa demora um pouco mais para atingir uma temperatura de regime ou responder a degraus de potência, o que pode ser vantajoso em aplicações automotivas, como no caso da partida do veículo ou acelerações repentinas.

Portanto, conforme o apresentado nesse capítulo, considera-se que os objetivos gerais e específicos foram atingidos no desenvolvimento do trabalho, ainda assim, deixando espaço para contribuições futuras.

8.2 CONTRIBUIÇÕES FUTURAS

Podem-se destacar algumas contribuições futuras que seriam valorosas ao desenvolvimento do trabalho, as quais não foram realizadas por falta de tempo hábil ou estrutura de equipamentos:

1. Ensaiai o inversor com uma carga maior, chegando próximo dos valores nominais de projeto: para isso, seria necessário conectar o inversor a um banco de baterias de 48 V e ter uma carga preparada para consumir até 5 kW de potência em um nível de tensão baixo, o que não é tão usual;
2. Medir as perdas de potência por meio dos ensaios de duplo pulso: para isso, seria necessário portar o código de modulação implementado para outro microprocessador e conseguir uma forma confiável de operar o ESP32 com depuração em tempo real. Além disso, seria necessário medir a corrente dos MOSFETs do braço inferior, o que não foi possível com o leiaute atual. Seria ideal implementar uma revisão do leiaute com melhores pontos de prova ou operar a placa no modo meia-ponte monofásica para medir os tempos de comutação;
3. Ensaiai o inversor com um motor de indução trifásico: para isso também seria necessário portar o código de controle implementado em outro microprocessador e obter uma estrutura de testes com um motor e uma carga mecânica para inserir torque no eixo;
4. Fabricar as placas por um processo de *reflow* industrial, evitando o processo de fabricação artesanal e obtendo maior qualidade e padronização dos protótipos.
5. Realizar a simulação térmica em algum software de elementos finitos para validação dos modelos térmicos: para isso, é necessário o estudo de algum software de simulação térmica para poder começar uma simulação do inversor em questão ou buscar alguma parceria com outro laboratório que tenha mão de obra especializada nisso.

Em suma, o trabalho viabilizou o desenvolvimento de um inversor trifásico de referência utilizando diferentes tecnologias de placas de circuito impresso, além de ter fornecido um modelo térmico que permite ter um valor de temperatura na junção do componente de acordo com o cálculo e simulação das perdas de potência do inversor.

As contribuições futuras destacadas mostram o potencial de continuidade do trabalho e a possibilidade de avançar ainda mais na pesquisa sobre inversores trifásicos e eletrificação veicular. Assim, é possível concluir que o trabalho apresentou resultados relevantes e que contribuem para o avanço da área, além de apontar possibilidades de desenvolvimento futuro. Espera-se que os resultados obtidos possam ser utilizados no desenvolvimento de novos inversores mais eficientes e compactos.

REFERÊNCIAS

- Association Connecting Electronics Industries (IPC). *IPC-4101: Specification for Base Materials for Rigid and Multilayer Printed Boards*. [S.l.], 2017. Citado na página 26.
- BELUSSO, M. H. Dissertação de mestrado, *Desenvolvimento de Inversor para o Acionamento de Motores de Indução Trifásicos Aplicados em Veículos Elétricos Compactos*. Florianópolis: [s.n.], 2021. Orientador: Ivo Barbi. Citado na página 55.
- CENGEL, Y. A. *Heat Transfer: A Practical Approach*. 2nd. ed. [S.l.: s.n.], 2003. Citado 6 vezes nas páginas 29, 30, 41, 43, 44 e 46.
- CHANG, N.; BAEK, D.; HONG, J. Power consumption characterization, modeling and estimation of electric vehicles. In: *2014 IEEE/ACM International Conference on Computer-Aided Design (ICCAD)*. [S.l.: s.n.], 2014. p. 175–182. Citado na página 23.
- CUPERTINO, A. F. Aula 9: Ensaio para determinação dos parâmetros de um transformador. Apresentação em sala de aula. 2020. Citado 2 vezes nas páginas 111 e 112.
- Dr. Dušan Graovac, Marco Pürschel, Andreas Kiep. *MOSFET Power Losses Calculation Using the Data-Sheet Parameters*. [S.l.], 2006. Citado 2 vezes nas páginas 37 e 56.
- EPE. *Balanço energético Nacional 2022*. [S.l.], 2022. Disponível em: <<https://www.epe.gov.br/sites-pt/publicacoes-dados-abertos/publicacoes/PublicacoesArquivos/publicacao-675/topico-638/BEN2022.pdf>>. Citado na página 23.
- HS Dissipadores. *Catálogo HS Dissipadores 2021/22*. [S.l.], 2022. Citado 2 vezes nas páginas 46 e 47.
- KARACA, M.; BILAL, L.; TOPAÇ, M. M. Lightweight urban electric microcars: An overview. In: *2018 2nd International Symposium on Multidisciplinary Studies and Innovative Technologies (ISMSIT)*. [S.l.: s.n.], 2018. p. 1–7. Citado na página 24.
- MARTINS, C. D. *Transistores de Potência*. 1st. ed. [S.l.: s.n.], 2018. Citado na página 36.
- Maxim Integrated. *DS18B20 Datasheet*. 2019. 21 p. Acesso em: 2022. Disponível em: <<https://br.mouser.com/datasheet/2/609/DS18B20-3122759.pdf>>. Citado na página 77.
- MIT Energy Initiative. *Insights into Future Mobility*. [S.l.], 2019. Disponível em: <<https://energy.mit.edu/research/mobilityofthefuture/>>. Citado na página 23.
- MUETZE, A.; TAN, Y. Performance evaluation of electric bicycles. In: *Fourtieth IAS Annual Meeting. Conference Record of the 2005 Industry Applications Conference, 2005*. [S.l.: s.n.], 2005. v. 4, p. 2865–2872 Vol. 4. Citado na página 24.

- NEXPERIA. *MOSFET and GANFET Application Handbook: A Power Design Engineer's Guide*. [S.l.]: Nexperia, 2020. Citado 5 vezes nas páginas 26, 31, 32, 33 e 53.
- RASHID, M. H. *Power Electronics: Devices, Circuits, and Applications*. 4th. ed. [S.l.]: Pearson, 2013. Citado 2 vezes nas páginas 53 e 71.
- SEN, P. C. *Principles of electric machines and Power Electronics*. 3rd. ed. [S.l.]: John Wiley and Sons, 2013. Citado 4 vezes nas páginas 25, 110, 111 e 112.
- Sivabalan Mohan. *Thermal Comparison of FR-4 and Insulated Metal Substrate PCB for GaN Inverter*. [S.l.], 2019. <<https://www.ti.com/lit/an/tida030/tida030.pdf>>. Citado 5 vezes nas páginas 26, 31, 41, 46 e 59.
- STMicroelectronics. *STH150N10F7-2 Datasheet*. 2016. Acesso em: 2021. Disponível em: <<https://www.st.com/resource/en/datasheet/sth150n10f7-2.pdf>>. Citado 5 vezes nas páginas 54, 55, 57, 93 e 116.
- TechnoBoards. *TechnoBoards: IMS Catalog*. [S.l.], 2023. Disponível em: <https://www.technoboards-kc.com/images/documents/tK_IMS_en.pdf>. Citado na página 31.
- Texas Instruments. *Seminar 1400 Topic - AP A*. [S.l.], 2002. <<https://www.ti.com/lit/ml/slup170/slup170.pdf>>. Citado na página 56.
- Texas Instruments. *InstaSPIN-FOC™ and InstaSPIN-MOTION™ User's Guide*. [S.l.], 2013. Disponível em: <<https://www.ti.com/lit/ug/tidubi4/tidubi4.pdf>>. Citado na página 70.
- Texas Instruments. *TI Designs 48-VDC Battery Powered Inverter Power Stage Reference Design for 5-kW Forklift AC Traction Motor*. [S.l.], 2016. Disponível em: <<https://www.ti.com/lit/ug/tiducb6/tiducb6.pdf?ts=1691150744489>>. Citado 10 vezes nas páginas 15, 24, 31, 34, 39, 55, 59, 67, 70 e 115.
- Texas Instruments. *C2000Ware Software Guide*. [S.l.], 2021. Disponível em: <https://software-dl.ti.com/C2000/docs/software_guide/c2000ware/index.html>. Citado na página 70.
- Yashovardhan Rastogi. *Design and Testing of a 3-Phase Voltage source Inverter for Mild Hybrid Vehicle Application*. Dissertação (Master's thesis in Electric Power Engineering) — Chalmers University of Technology, Gothenburg, Sweden, 2018. Citado 2 vezes nas páginas 25 e 31.

Apêndices

APÊNDICE A

CÓDIGO FONTE DA MODULAÇÃO

O código fonte da modulação encontra-se disponível no repositório: <https://github.com/arturmagnus/inverter_esp32>

APÊNDICE B

PLANILHA DE CÁLCULO DA TEMPERATURA DE JUNÇÃO

A planilha utilizada para cálculo da temperatura de junção encontra-se disponível em:
<<https://acesse.one/docs-google-compilado-spreadsheet>>

APÊNDICE C

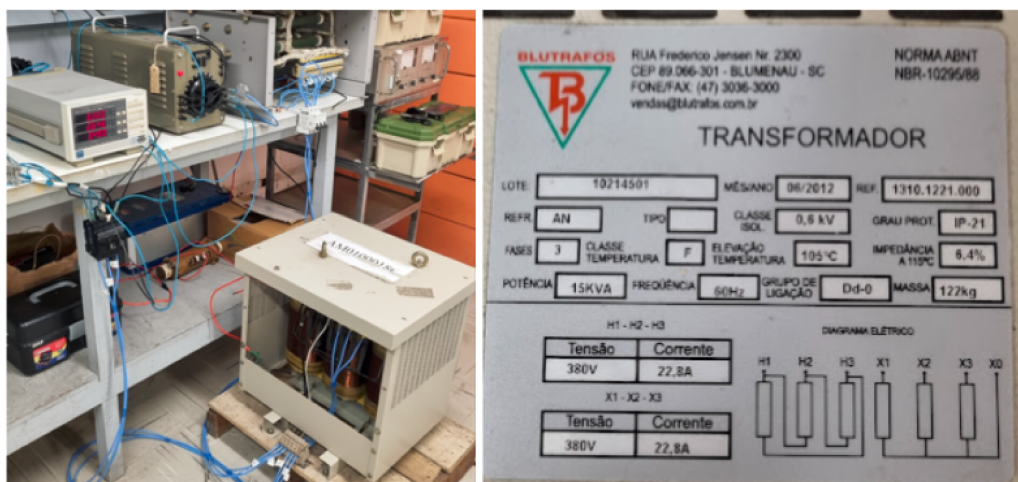
MODELO EQUIVALENTE DA CARGA UTILIZADA

C.1 CARGA TRIFÁSICA

Devido a falta de um motor de indução trifásico com os valores de placa compatíveis com as especificações do inversor, utilizou-se como carga um transformador trifásico com o secundário curto-circuitado, simulando uma carga RL . Neste apêndice são apresentados os ensaios realizados no transformador para obtenção de seu modelo equivalente. Na figura C.1 apresenta-se a bancada de testes onde foram realizados os ensaios do capítulo, bem como os instrumentos de medida e de alimentação. Os dados de placa do transformador também encontram-se na figura C.1.

Realizaram-se dois ensaios no transformador: o ensaio à vazio para obter os parâmetros do ramo de magnetização do circuito equivalente; o ensaio de curto circuito para obter a indutância e resistência série dos enrolamentos. Utilizando um varivolt trifásico alimentou-se o primário do transformador com tensão nominal no caso do ensaio a vazio e corrente próxima da nominal

Figura C.1 – Transformador trifásico utilizado e dados de placa



Fonte: Autor

no caso do ensaio de curto. Mediu-se com o wattímetro Yokogawa WT-230 tensão, corrente e potência ativa do primário. Os valores obtidos em cada um dos ensaios encontram-se dispostos na tabela C.1.

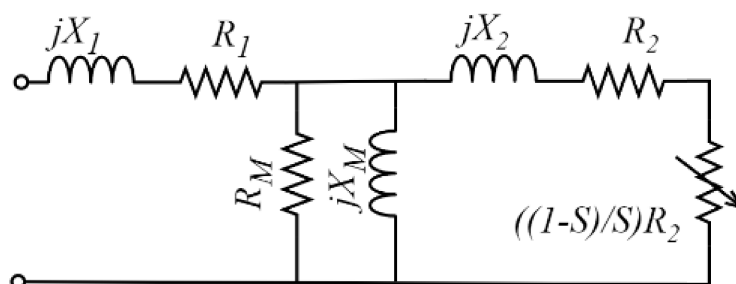
Tabela C.1 – Valores medidos com medidor de potência durante os ensaios no transformador trifásico

Variável medida	Ensaio à vazio	Ensaio de curto
Tensão de linha VAB [V (RMS)]	374,29	8,553
Tensão de linha VBC [V (RMS)]	380,64	8,845
Tensão de linha VCA [V (RMS)]	380,66	8,711
Corrente de linha IA [A (RMS)]	1,154	10,487
Corrente de linha IB [A (RMS)]	0,694	9,269
Corrente de linha IC [A (RMS)]	0,886	9,643
Potência ativa PA [kW]	0,3687	0,0882
Potência ativa PB [kW]	0,241	0,0800
Potência ativa PC [kW]	0,185	0,0838

C.1.1 Comparativo com o Modelo do Motor de Indução

Na figura C.2 apresenta-se o modelo equivalente por fase de um motor de indução trifásico, onde percebe-se que há na resistência de carga uma dependência do escorregamento da máquina.

Figura C.2 – Circuito equivalente do motor de indução trifásico

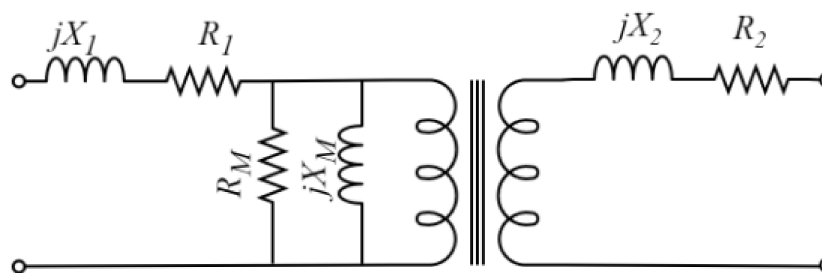


Fonte: Autor

Mesmo que houvesse um motor disponível para testes, não há uma bancada de carga mecânica pronta para uso no laboratório, o que implica na operação a vazio do motor, sem torque no eixo. Operando sem torque contrário no eixo, temos um escorregamento muito próximo da unidade, fazendo com que o valor da resistência de carga do circuito equivalente fique muito próximo de zero (SEN, 2013).

Na figura C.6 é apresentado um circuito equivalente de um transformador trifásico. Observando a figura percebe-se que ao curto-circuitar o secundário do equipamento, temos um circuito equivalente muito próximo ao do motor de indução trifásico quando operando a vazio, sendo, portanto, uma condição próxima da desejada.

Figura C.3 – Circuito equivalente por fase do transformador trifásico curto-circuitado



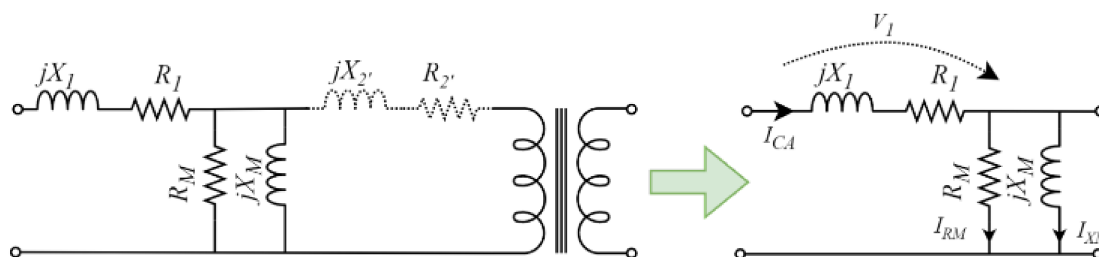
Fonte: Autor

C.2 ENSAIOS PARA MODELAGEM DA CARGA

C.2.1 Ensaio a Vazio

O ensaio a vazio permite estimar os parâmetros do ramo de magnetização, alimenta-se usualmente o lado de baixa tensão e mede-se a corrente circulando no primário do transformador. O circuito equivalente do ensaio a vazio é apresentado na figura C.4. Assume-se que a queda de tensão na impedância série ($R_1 + L_1$) é desprezível, o que é válido em transformadores com corrente de magnetização menor que 5% da corrente nominal do enrolamento (CUPERTINO, 2020), (SEN, 2013). Dessa forma, considera-se a queda de tensão V_1 como a queda sobre a resistência magnetizante do transformador. Como são medidos os valores de tensão, corrente e potência, pode-se calcular facilmente o valor desta resistência.

Figura C.4 – Circuito equivalente do transformador trifásico durante o ensaio a vazio



Fonte: Autor

Considera-se também que a corrente de magnetização é composta por duas parcelas em quadratura, uma parcela I_{c1} e uma parcela I_{m1} . De posse do valor da resistência de magnetização do transformador calculado no passo anterior pode-se chegar no valor da indutância de magnetização. Ambos parâmetros estão referidos ao lado em que foi realizado o ensaio, porém, como o transformador em questão tem relação de transformação unitária os valores calculados para o primário são iguais aos do secundário.

Os valores calculados de resistência de magnetização e de indutância de magnetização estão dispostos nas tabelas C.2 e C.3. Foram calculados os valores nas três fases, pois devido a características construtivas e imperfeições no núcleo é comum que não sejam iguais. Isso pode ser visto pelos valores apresentados nas tabelas.

C.2.2 Ensaio de Curto-circuito

O ensaio de curto-circuito é utilizado para estimar os demais parâmetros do circuito equivalente. Alimenta-se tipicamente o lado de alta tensão com corrente nominal e mede-se a queda de tensão nos enrolamentos e potência ativa consumida. Na figura C.5 apresenta-se o

Tabela C.2 – Valores de resistência magnetizante calculados

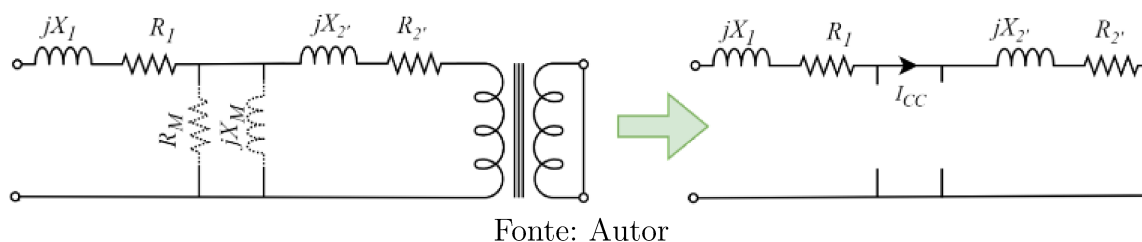
R_{c_A} [Ohm]	R_{c_B} [Ohm]	R_{c_C} [Ohm]
379,9647521	601,1900813	783,2542465

Tabela C.3 – Valores de indutância magnetizante calculados

X_{m_A} [H]	X_{m_B} [H]	X_{m_C} [H]
622,6392325	1339,38153	513,8417926

circuito equivalente do ensaio de curto circuito. Assume-se que a corrente circulando pelo ramo de magnetização é desprezível, o que é uma aproximação razoável quando a queda de tensão no ensaio é menor que 7% da tensão de placa do transformador (CUPERTINO, 2020), (SEN, 2013).

Figura C.5 – Circuito equivalente do transformador trifásico durante o ensaio de curto circuito



Como são medidas a potência e a corrente, utilizando relações de circuito elétrico é fácil calcular a resistência equivalente, composta pela soma das resistências série do primário e secundário ponderadas pela relação de transformação. Também é possível calcular a impedância equivalente pela relação da tensão e corrente, e por fim, a reatância equivalente com a resistência e impedância calculadas nos passos anteriores.

Os valores calculados de resistência e reatância equivalentes do transformador em questão encontram-se dispostos nas tabelas C.4 e C.5.

Tabela C.4 – Valores de resistência série equivalente calculados

R_{eq_A} [Ohm]	R_{eq_B} [Ohm]	R_{eq_C} [Ohm]
1,1633926	0,7276964913	0,976204665

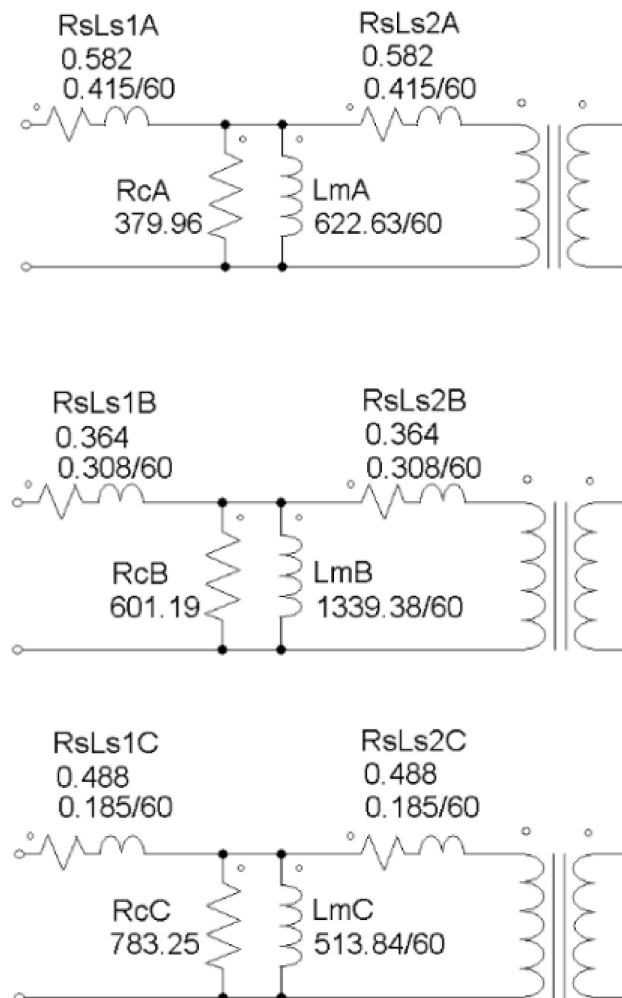
Tabela C.5 – Valores de indutância série equivalente calculados

X_{eq_A} [H]	X_{eq_B} [H]	X_{eq_C} [H]
0,829644294	0,6173026519	0,3700474082

C.3 CIRCUITO EQUIVALENTE

A partir dos valores calculados nos ensaios, modelou-se os circuitos equivalentes apresentados na figura C.6 para cada fase do transformador trifásico utilizado como carga. Destaca-se que foi utilizado um fator de correção da resistência série por conta do seu aumento com a temperatura do núcleo e nos enrolamentos. Utilizou-se um coeficiente para modelar esse efeito pois o valor inicial da corrente chegou a ser até 30% maior que o valor medido em regime, o que justificaria um aumento da resistência.

Figura C.6 – Circuito equivalente do transformador trifásico utilizado em simulações



Fonte: Autor

APÊNDICE D

ASPECTOS CONSTRUTIVOS DO PROJETO

D.1 ALTERAÇÕES NO DESIGN TIDA364

Foram feitas algumas modificações no projeto original de (Texas Instruments, 2016) para adicionar novas funcionalidades ao protótipo, entretanto não foi possível validá-las em tempo hábil e por isso não foram utilizadas nos testes experimentais. Mesmo assim, vale citá-las pois podem auxiliar desenvolvimentos futuros tanto pelas vantagens que podem trazer, quanto pelas desvantagens que trouxeram ao design nessa fase de teste e validação.

A primeira modificação introduz uma fonte isolada de 12 V integrada à placa de potência, utilizando um chip que contém um conversor *CC-CC* integrado (NCV33163). Porém, como ela foi projetada para a tensão nominal do sistema, 48 V, só era possível utilizá-la de maneira satisfatória em tensão nominal, o que já inviabiliza um teste inicial de comutação das fases por exemplo, ou a investigação de algum eventual problema ou curto circuito que ocorra no circuito de *bootstrap*. Os problemas decorrentes desta implementação foram contornados utilizando uma fonte isolada de 12 V externa, o que além de simplificar a montagem e testes iniciais do sistema, diminui o número de componentes e facilita a identificação e correção de problemas.

A segunda modificação foi a inserção de um microcontrolador na placa que contém os capacitores de barramento. Isso foi uma tentativa de migrar o desenvolvimento do código de controle de uma placa de desenvolvimento para uma alternativa mais comercial, porém acabou não dando certo. Foram encontrados problemas para a gravação do código e conexão da placa via JTAG, bem como para o desenvolvimento do código de controle de um motor em um microprocessador mais limitado em funcionalidades e capacidade de processamento. Adicionalmente, quaisquer defeitos que ocorram na placa demandam muito tempo de investigação e correção, o que atrasa bastante o projeto em tempo de desenvolvimento. Outro ponto importante de destacar é que em uma eventual queima do microprocessador, com essa abordagem o projetista fica “refém” da disponibilidade de chips em comércio, o que ultimamente vem sendo uma enorme problema tanto no ambiente industrial, quanto no ambiente acadêmico. Ao fixar o *footprint* do componente na placa de protótipo, para utilizar uma alternativa que não é pino a pino compatível se faz necessário uma reforma completa no leiaute. Isso além de atrasar o desenvolvimento do sistema adiciona uma nova etapa de validação do novo design. Os problemas decorrentes desta implementação foram contornados utilizando placas de desenvolvimento comerciais das empresas Texas Instrument e Espressif. No total, por conta de danos causados nos testes e validação da

placa, foram utilizados seis tipos diferentes de microprocessadores com essa abordagem, o que só foi possível fazendo uso de placas de desenvolvimento.

Ambas modificações são muito valiosas e agregam em funcionalidades ao projeto final, porém não são compatíveis com o desenvolvimento de um protótipo de testes. Para o cenário de testes iniciais de bancada o ideal é um protótipo com o mínimo de componentes necessários, e caso possível, componentes que sejam de fácil reposição ou substituição, o que não é o caso das modificações realizadas no protótipo.

Portanto, mesmo sendo adições essenciais a um eventual produto comercial, a adição da fonte isolada e microcontrolador embarcado à placa agregam também muita complexidade e incertezas aos testes, o que acaba sendo um facilitador para eventuais problemas, diminuindo a confiabilidade do protótipo.

Quanto a trocas de componentes, foram alterados os parafusos de fixação da placa, resistores de gatilho individuais dos semicondutores e o modelo do MOSFET utilizado. Optou-se um MOSFET diferente do empregado na nota de aplicação por conta de uma evolução natural nas famílias de semicondutores, viabilizando a escolha de um MOSFET com melhores parâmetros do que o anterior, além do fato do modelo original não estar disponível para compra no momento da organização da lista de componentes da placa. O modelo de MOSFET escolhido foi o STH150N10F7-2 (STMicroelectronics, 2016). Os resistores de gate foram alterados para garantir uma comutação um pouco mais rápida que a original, diminuindo assim as perdas de comutação. Por fim, os parafusos foram substituídos por modelos de nylon para compatibilizar a fixação da placa no modelo FR4 aos dissipadores de calor, o que não seria possível com os modelos listados na nota de aplicação.

D.2 FABRICAÇÃO DOS PROTÓTIPOS

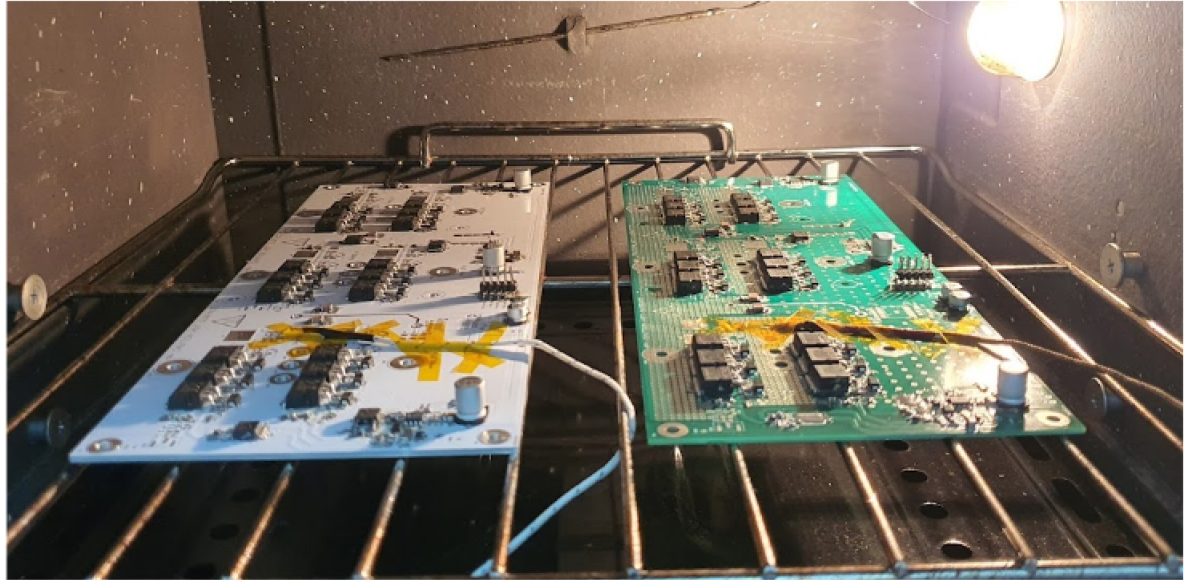
Foram fabricados ao total cinco protótipos. O processo produtivo de montagem das placas contendo semicondutores com encapsulamento D2PAK foi complexo, o que junto do fato da grande quantidade de componentes SMD, motivou a implementação de um processo de refusão ou "reflow", utilizando um forno elétrico comercial modificado. Devido à característica térmica das placas, o calor dissipa-se com muita facilidade por sua superfície, por isso, realizar a solda com um estanhador comum se torna um processo difícil. Além disso, a grande área de contato com a placa dos componentes D2PAK dificulta o aquecimento de toda essa região para garantir a correta ligação entre solda, componente e placa. Para contornar todas essas dificuldades, a produção de todos os protótipos foi feita por refusão ou "reflow".

No processo de refusão, os componentes eletrônicos são previamente colocadas em uma placa de circuito impresso e depois levados a um forno, onde o calor é aplicado para fundir a pasta de solda e fixar as peças na placa. Esse processo é muito comum na fabricação de placas eletrônicas. As placas foram manufaturadas com pasta de solda e fluxo pastoso, fazendo o posicionamento manual de cada componente e garantindo o aquecimento correto de cada placa de circuito impresso. As placas foram posicionadas no centro do forno, como mostrado na Figura D.1, que operou com resistências aquecendo ambas superfícies, inferior e superior.

A temperatura na superfície dos protótipos foi monitorada com um termopar e um multímetro digital, que era utilizado para regular o aquecimento do forno com base nesse valor medido, implementando um perfil de aquecimento de acordo com a Tabela D.1.

Foram montados no total cinco protótipos, dois completos, ou seja, com cinco MOSFETs em paralelo, e três parcialmente completos, com apenas três MOSFETs em paralelo por braço.

Figura D.1 – Processo de manufatura dos protótipos



Fonte: Autor

Tabela D.1 – Perfil de aquecimento do forno elétrico

Patamar	<i>Setpoint</i> [°C]	T_{subida} [min]	$T_{patamar}$ [min]	$Temp_{in}$ [°C]	$Temp_{fin}$ [°C]
1	150	10	0	25	130
2	220	5	0	130	170
3	250	1	2	170	180
4	0	10	10	180	25

Anexos

ANEXO A

ESQUEMÁTICOS DO PROJETO

1	2	3	4	5	6												
A	B	C	D	<table border="1"> <thead> <tr> <th colspan="2">Revision History</th> <th>Approved by</th> <th>Notes</th> </tr> </thead> <tbody> <tr> <td>Rev</td> <td>ECN #</td> <td>Approved Date</td> <td></td> </tr> <tr> <td>N/A</td> <td>N/A</td> <td>N/A</td> <td>N/A</td> </tr> </tbody> </table>		Revision History		Approved by	Notes	Rev	ECN #	Approved Date		N/A	N/A	N/A	N/A
Revision History		Approved by	Notes														
Rev	ECN #	Approved Date															
N/A	N/A	N/A	N/A														

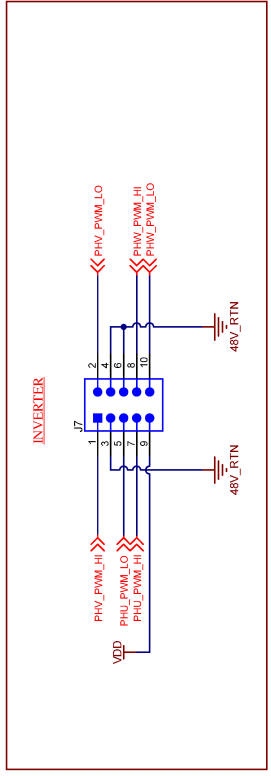
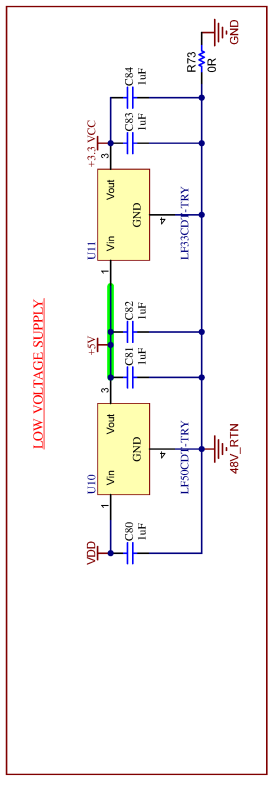
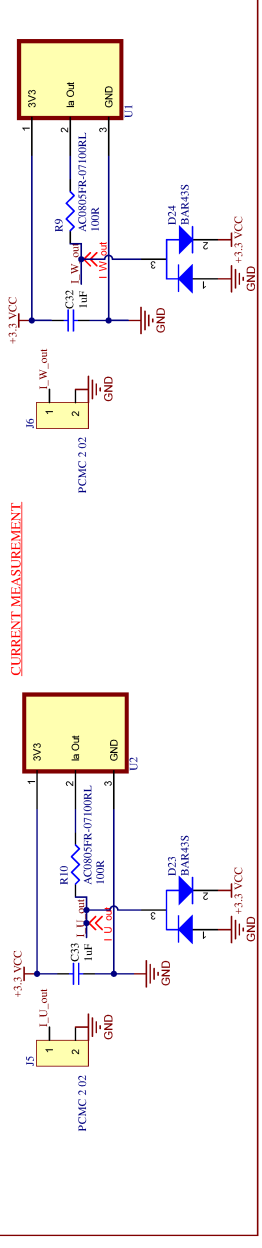
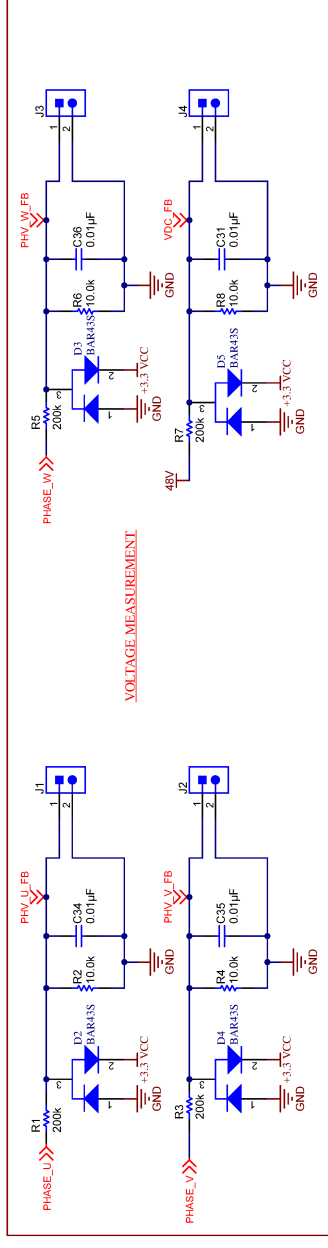
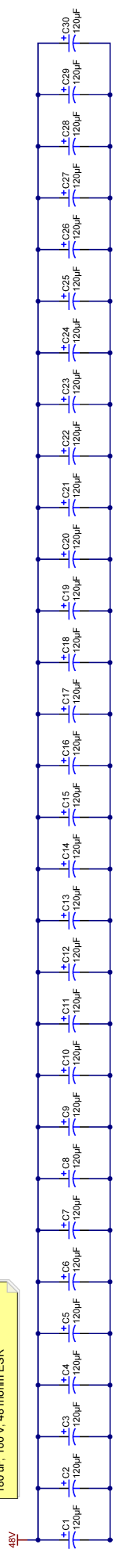
Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.

Orderable: N/A	Designed for: Public Release	Mod. Date: 30/09/2016
TID #: TDA00364 CB	Project Title: 48V/130 Arms Power Stage for Forklift	
Number: TDA00364 CB Rev. E1	Sheet Title: Coversheet	
ISVN Rev.: Not in version control	Assembly Variant: No Variations	Sheet 1 of 3
Drawn By: Pawan N	File: TDA00364 CB_Coversheet_SchDoc	Size: B
Engineer: Pawan N	Contact: http://www.ti.com/support	



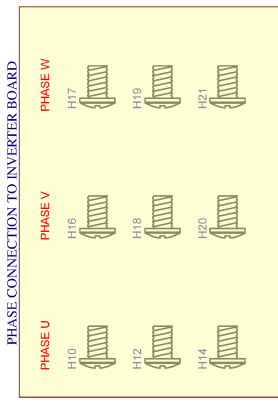
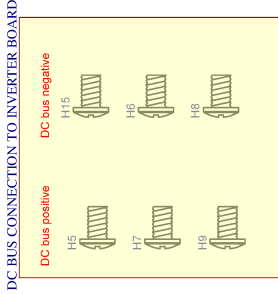
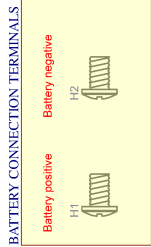
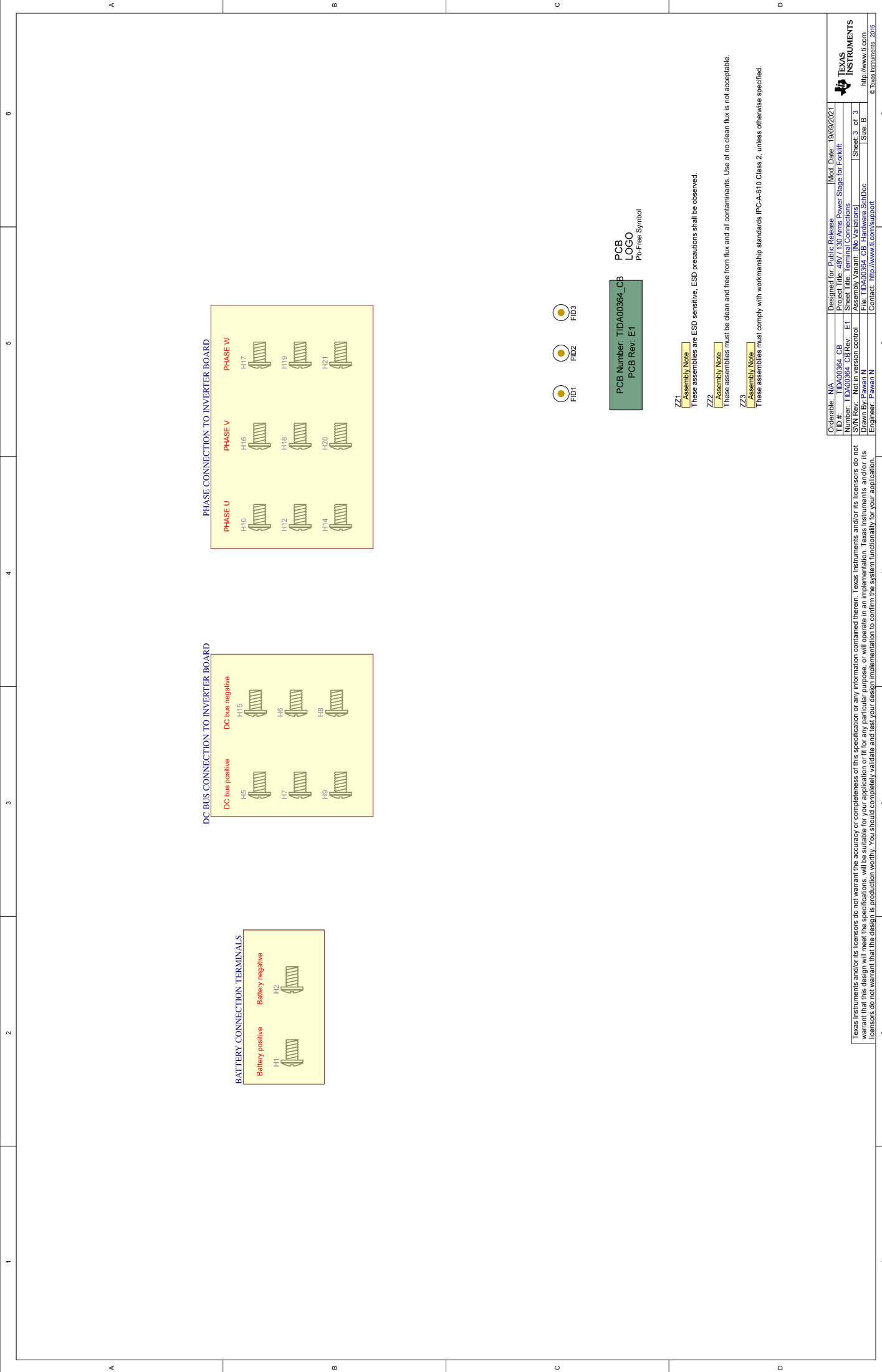
© Texas Instruments 2016
<http://www.ti.com>

Capacitor used EKYB101ELL181MK20S
180 uF, 100 V, 48 mohm ESR



Orderable	N/A	Designed for Public Release	Mod. Date	10/09/2021
TID #	TIDA00364	CB	Project Title	48V/130 Arms Power Stage for Forklift
Number	TIDA00364	CB Rev.	Sheet Title	DC bus link capacitor bank
SWN Rev.	Not in version control	E1	Assembly Variant	No Variations
Drawn By	Pawan N		File	TIDA00364_CB_CapacitorBank_SchDoc
Engineer	Pawan N		Contact	http://www.ti.com/support
			Sheet 2 of 3	Size B
				© Texas Instruments 2019

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.



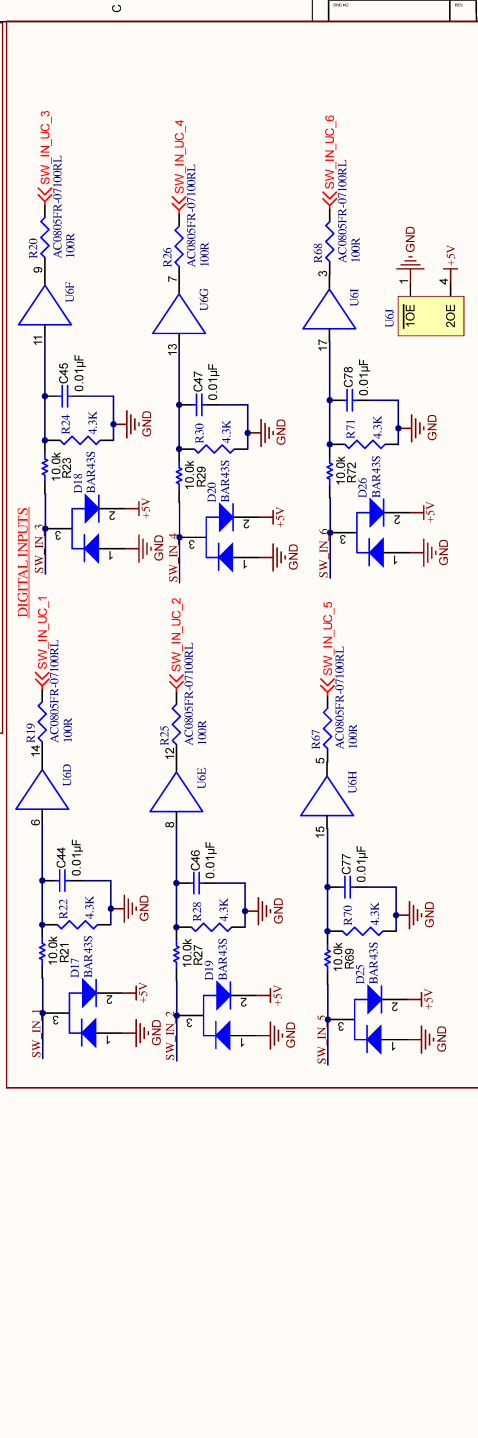
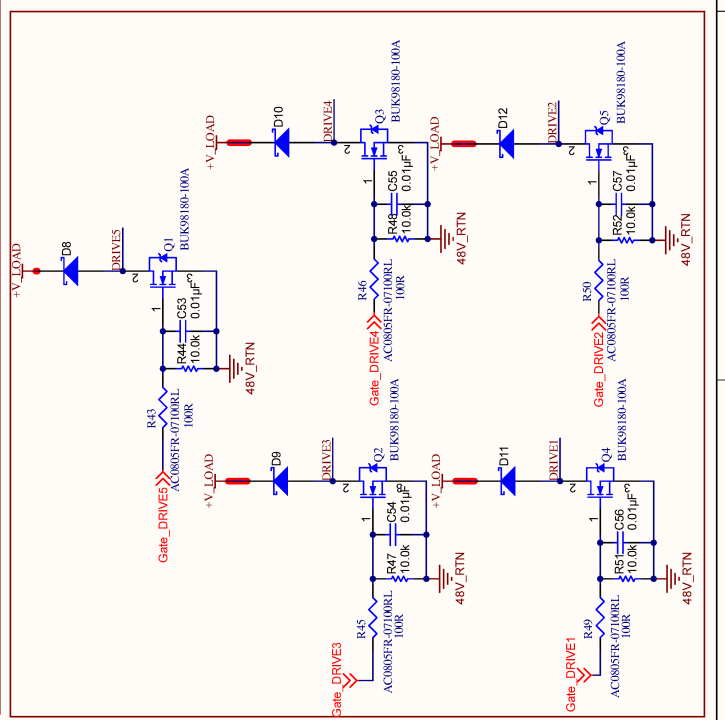
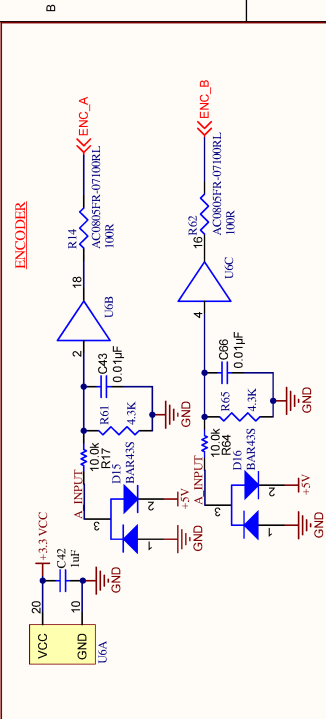
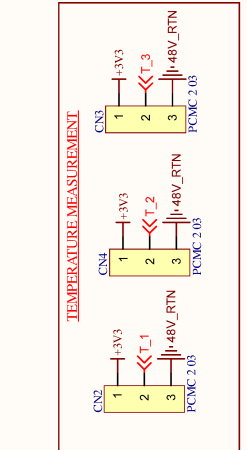
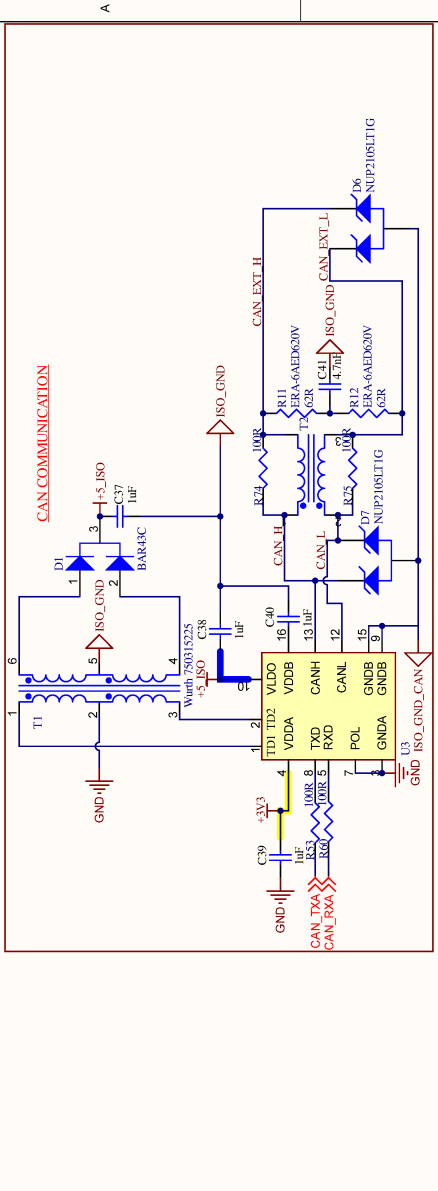
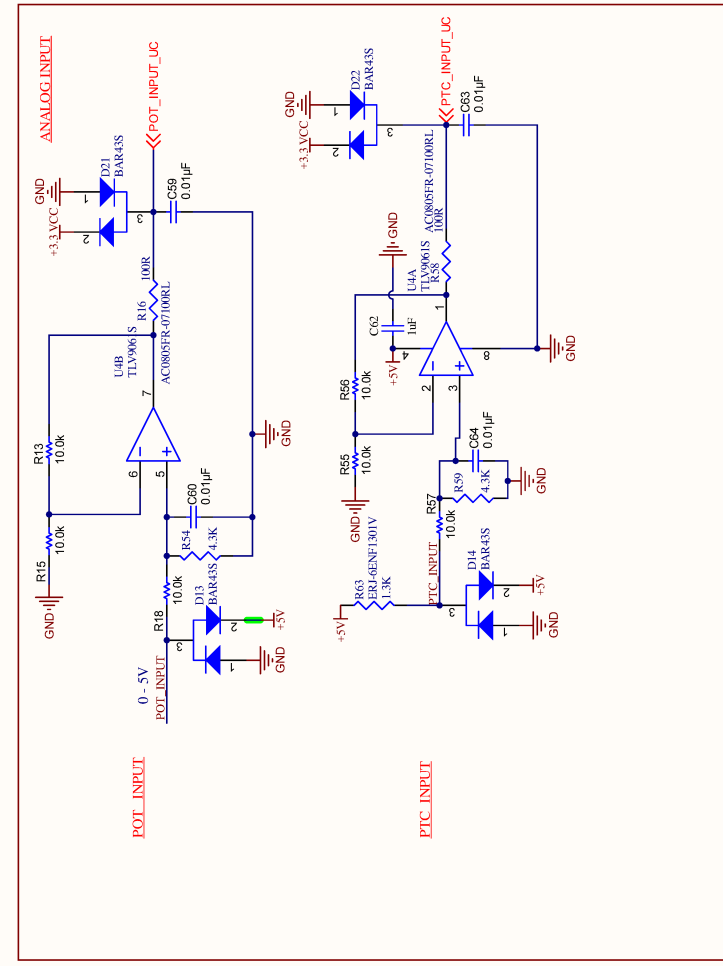
PCB Number: TIDA00364_CB
 PCB Logo
 Pb-Free Symbol

- ZZ1 Assembly Note**
 These assemblies are ESD sensitive. ESD precautions shall be observed.
- ZZ2 Assembly Note**
 These assemblies must be clean and free from flux and all contaminants. Use of no clean flux is not acceptable.
- ZZ3 Assembly Note**
 These assemblies must comply with workmanship standards IPC-A-610 Class 2, unless otherwise specified.

Orderable Part Number	N/A	Designed for Public Release	Mod. Date	10/09/2021
TID #	TIDA00364_CB	Project Title	48V/130 Arms Power Stage for Forklift	
Sheet Title	Terminal Connections	Sheet Title	Terminal Connections	
Assembly Variant	Not in version control	Assembly Variant	No Variations	
SWN Rev.	Not in version control	SWN Rev.	Not in version control	
Drawn By	Pawan N	File	TIDA00364_CB_Hardware_SchDoc	
Engineer	Pawan N	Contact	http://www.ti.com/support	
 TEXAS INSTRUMENTS http://www.ti.com © Texas Instruments 2019				

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.

THIS DOCUMENT AND THE DATA DISCLOSED HEREIN ARE HEREBY AS THE PROPERTY OF ALTUM LIMITED AND MAY BE FREELY DISTRIBUTED IN WHOLE OR IN PART. NO RIGHTS ARE RESERVED OR EXPRESS OR IMPLIED WARRANTIES GIVEN.

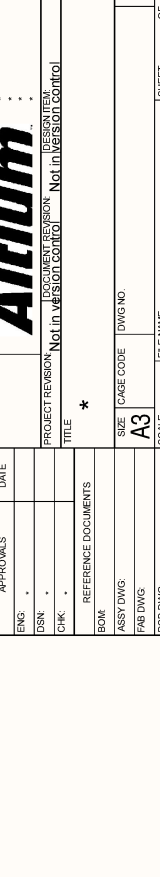
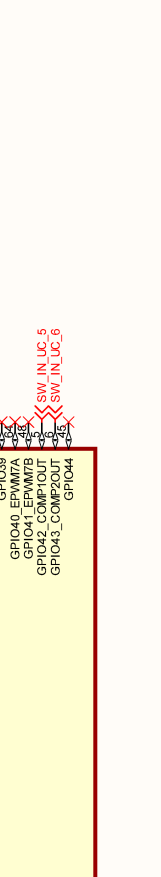
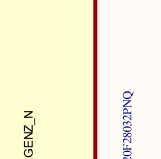
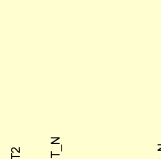
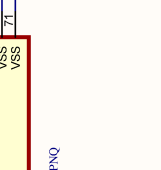
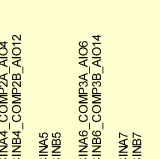
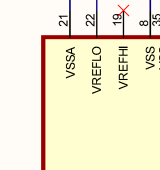
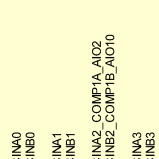
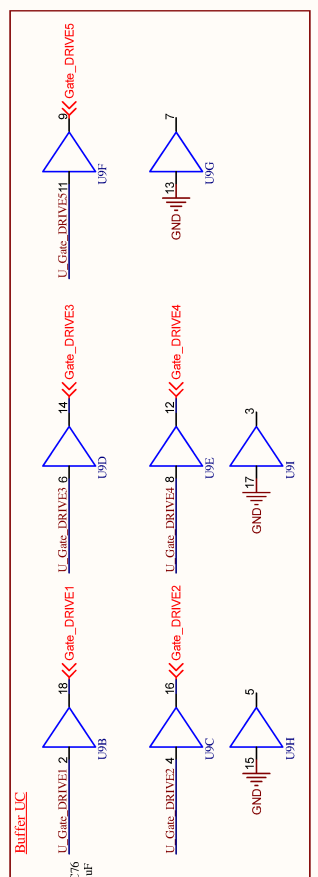
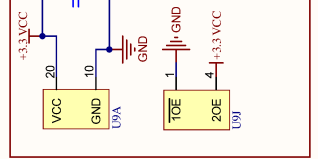
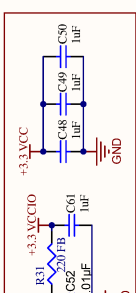
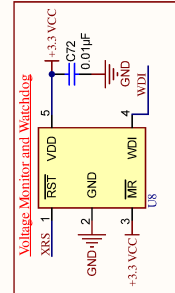
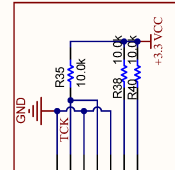
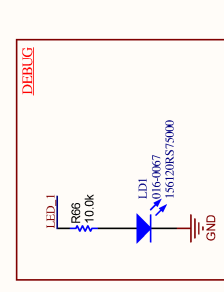
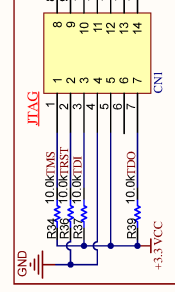
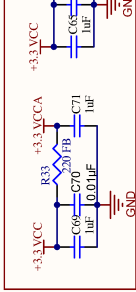


APPROVALS	DATE	PROJECT
ENG:		
DSN:		
CHK:		
REF:		
ASST DWGS:		
FAB DWGS:		
FCB DWGS:		

REVISION	DESCRIPTION
1	Initial Release
2	Design Change
3	Design Change
4	Design Change
5	Design Change
6	Design Change

PROJECT	DATE	PROJECT
ALTUM		
DOCUMENT REVISION:		
DESIGN ITEM:		
PROJECT REVISION:		
NOT IN VERSION CONTROL:		
TITLE:		
REFERENCE DOCUMENTS:		
SIZE:		
CASE CODE:		
DWG NO.:		
SCALE:		
FILE NAME:		
TID: A00364		
CB Communication		
Sheet 04		

THIS DOCUMENT AND THE DATA DISCLOSED HEREIN ARE HEREBY AS THE PROPERTY OF ALTUM LIMITED AND MAY BE FREELY DISTRIBUTED IN WHOLE OR IN PART. NO RIGHTS ARE RESERVED OR EXPRESS OR IMPLIED WARRANTIES GIVEN.



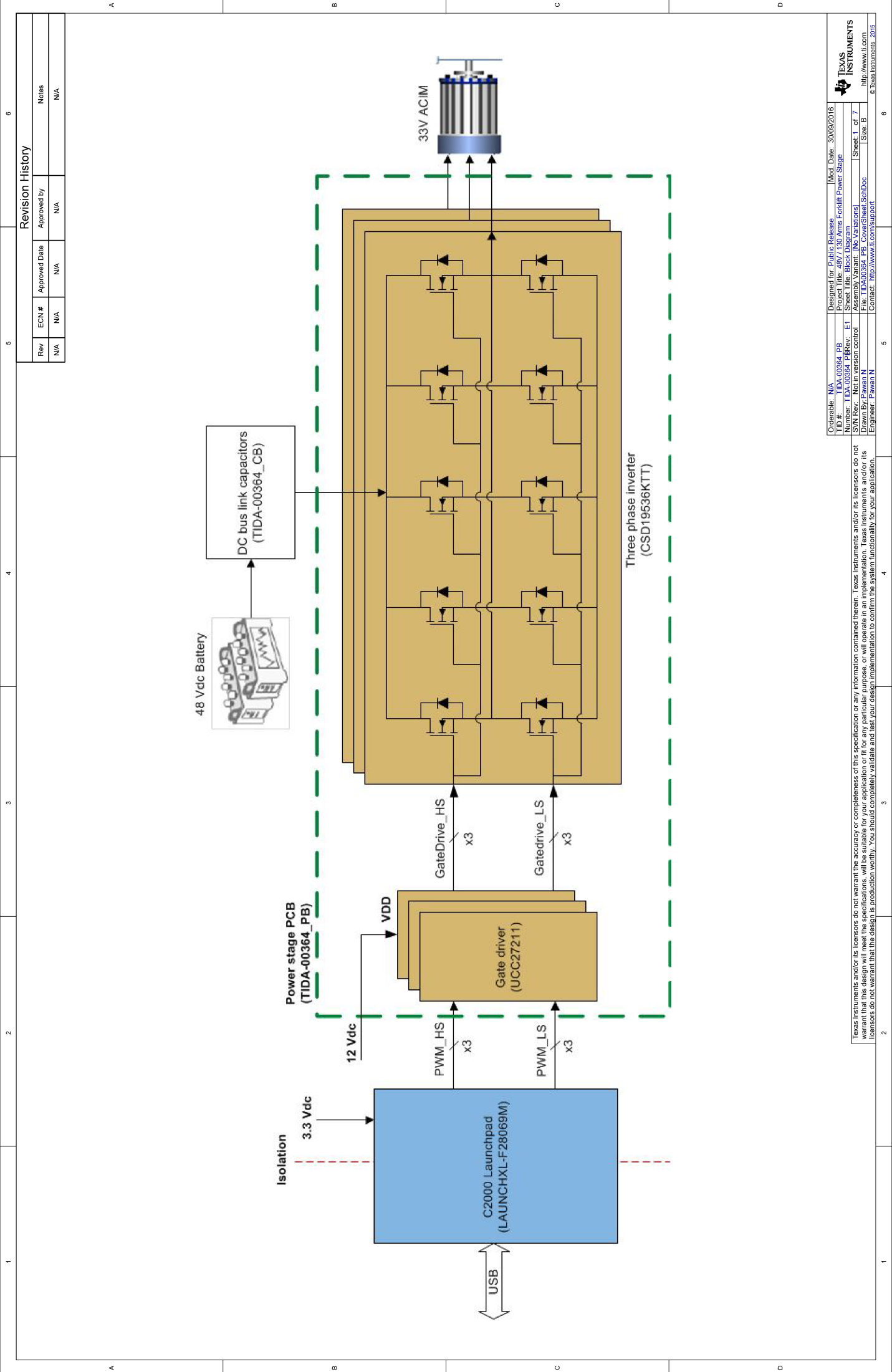
APPROVALS	DATE	PROJECT
ENG		
DSN		
CHK		
REFERENCE DOCUMENTS		
* ASSIST/DWG		
FAB DWG		
SCALE		
FILE NAME		
SHEET		
OF		
REV		

APPROVALS	DATE	PROJECT
ENG		
DSN		
CHK		
REFERENCE DOCUMENTS		
* ASSIST/DWG		
FAB DWG		
SCALE		
FILE NAME		
SHEET		
OF		
REV		

Altium
DOCUMENT REVISION: Not in Version Control
PROJECT REVISION: Not in Version Control

PROJECT: TMS320F28032PNO
DATE: 01/16/2025
DESCRIPTION: CB Control SnDdoc
REVISION: A3
DATE: 01/16/2025
APPROVED: [Signature]

Comment	Description	Designator	Footprint	Libref	Quantity
Printed Circuit Board	PCB1	C1, C2, C3, C4, C5, C6, C7, C8, C9, C10, C11, C12, C13, C14, C15, C16, C17, C18, C19, C20, C21, C22, C23, C24, C25, C26, C27, C28, C29, C30		PCB	1
	CAP, AL, 120µF, 100 V, +/-20%, 0.16mm, TH		HE_125x2000	UHE2A121MH06	30
	CAP, CERMA, 0.01µF, 50V, +/-10%, X7R, 0603, RES, 10.0k, 1%, 0.1W, 0603	C31, C34, C35, C36, R2, R4, R6, R8	0603	C1688K7R1H103K CRCW060310K0FKEA	8
003-0022	1uF	C32, C33, C37, C38, C39, C40, C41, C42, C48, C49, C50, C51, C51, C52, C55, C58, C59, C60, C63, C64, C66, C67, C70, C72, C73, C81, C82, C83, C84, C83, C84, C85, C86, C47, C52, C53, C54, C55, C56, C57, C59, C60, C63, C64, C66, C67, C70, C72, C73, C74, C75, C77, C78	0805-106	CMP-01L-0016-6	24
	CAP, CERMA, 0.01µF, 50V, +/-10%, X7R, 0603		c_0603_m	C1688K7R1H103K	24
Header.14	Conector PTH Pitch = 2.54	CN1	Header.14	Header.14	1
PCMC.2.03	Diode Schottky SMD	CN2, CN3, CN4	Header SMD 3 Vias	PCMC.2.03	3
BAR43C	Diode Schottky SMD	D1	SOT73-3M	BAR43C	1
BAR43S	Diode Schottky SMD	D2, D3, D4, D5, D13, D14, D15, D16, D17, D18, D19, D20, D21, D22, D23, D24, D25, D26	SOT73-3M	BAR43S	18
TVS	Diodes TVS para protecao de ESD/EFT	D6, D7	SOT73-3M	TVS	2
	Diode Schottky, 200 V, 2.A, SOD-123FL	D8, D9, D10, D11, D12	SOD-123FL	MBR2006FTTG	5
Fiducial	Fiducial mark. There is nothing to buy or mount.	FID1, FID2, FID3	Fiducial10-20	Fiducial	3
	MACHINE SCREW PAN PHILLIPS M3	H1, H2, H5, H16, H17, H8, H9, H10, H12, H14, H15, H16, H17, H18, H19, H20, H21	AP01_RN5X8MM2701	RN5X8MM2701	17
	Header, 100mil, 2x1, Tin, TH	J1, J2, J3, J4	CONN_90120-0122	90120-0122	4
PCMC.2.02	Conector PTH Pitch = 2.54	J5, J6	Conector Metallux	PCMC.2.02	2
	Header, 100mil, 5x2, SMT	J7	Melux_0015910100	0015910100	1
016-0067	016-0067	LD1	Led SMD 0603	CMP-020-0007-1	1
MODSET	RES, 200k, 1%, 0.25 W, 1206	Q1, Q2, Q3, Q4, Q5, R1, R3, R5, R7, R9, R10, R11, R12, R14, R16, R19, R20, R22, R24, R25, R26, R28, R30, R31, R32, R33, R41, R43, R45, R46, R49, R50, R53, R54, R58, R59, R60, R61, R62, R63, R65, R67, R68, R70, R71, R74, R75	SOT - 223	MODSET	5
	RES, 10.0 k, 1%, 0.1 W, 0603	R2, R6, R8, R13, R17, R18, R21, R23, R27, R29, R34, R35, R36, R37, R38, R39, R40, R42, R44, R47, R48, R51, R52, R55, R56, R57, R64, R65, R69, R72, R73	1206	CRCW120620K0FKEA	4
R_SMD	Resistor		R_0805_M	CMP-003-000021-1	36
	RES, 10.0 k, 1%, 0.1 W, 0603		r_0603_m	CRCW060310K0FKEA	28
	RES, 200k, 1%, 0.25 W, 1206		R_0805_M	CRCW120620K0FKEA	1
Wurth 750315225	Buck-boost Transformer (libref)	T1	Wurth - 750315225	Wurth 750315225	1
Filtro Modo Comum	Filtro Modo Comum	T2	DR33A	Filtro Modo Comum	1
PCB Sensor de Corrente	PCB Sensor de Corrente	U1, U2	PCB Sensor de Corrente	MAX4882AWE	2
MAX4882AWE	Low Power Dual Operational Amplifier, 6-pin Narrow SOIC	U3	NS08_L	LM585AM	1
TLV9061S	No Description Available	U4, U5, U9	TSSOP 20	SN74AC241PWR	2
SN74AC241PWR	Operational Amplifier, 6-pin Narrow SOIC	U7	S-PQFP-G80	TMS320F2483PQ	1
TMS320F2483PQ	Operational Amplifier, 6-pin Narrow SOIC	U8	SOT73-5L (DK22D)	TSS8228	1
TSS8228	Operational Amplifier, 6-pin Narrow SOIC	U10	DRAK	CMP-017-0026-1	1
LE35C01-TRY	Operational Amplifier, 6-pin Narrow SOIC	U11	DRAK	CMP-017-0026-1	1
LE35C01-TRY	Operational Amplifier, 6-pin Narrow SOIC	U11	DRAK	CMP-017-0026-1	1
MAX3045BET12-10.00004H	Crystal	X1	Crystal IXA20	Crystal	1

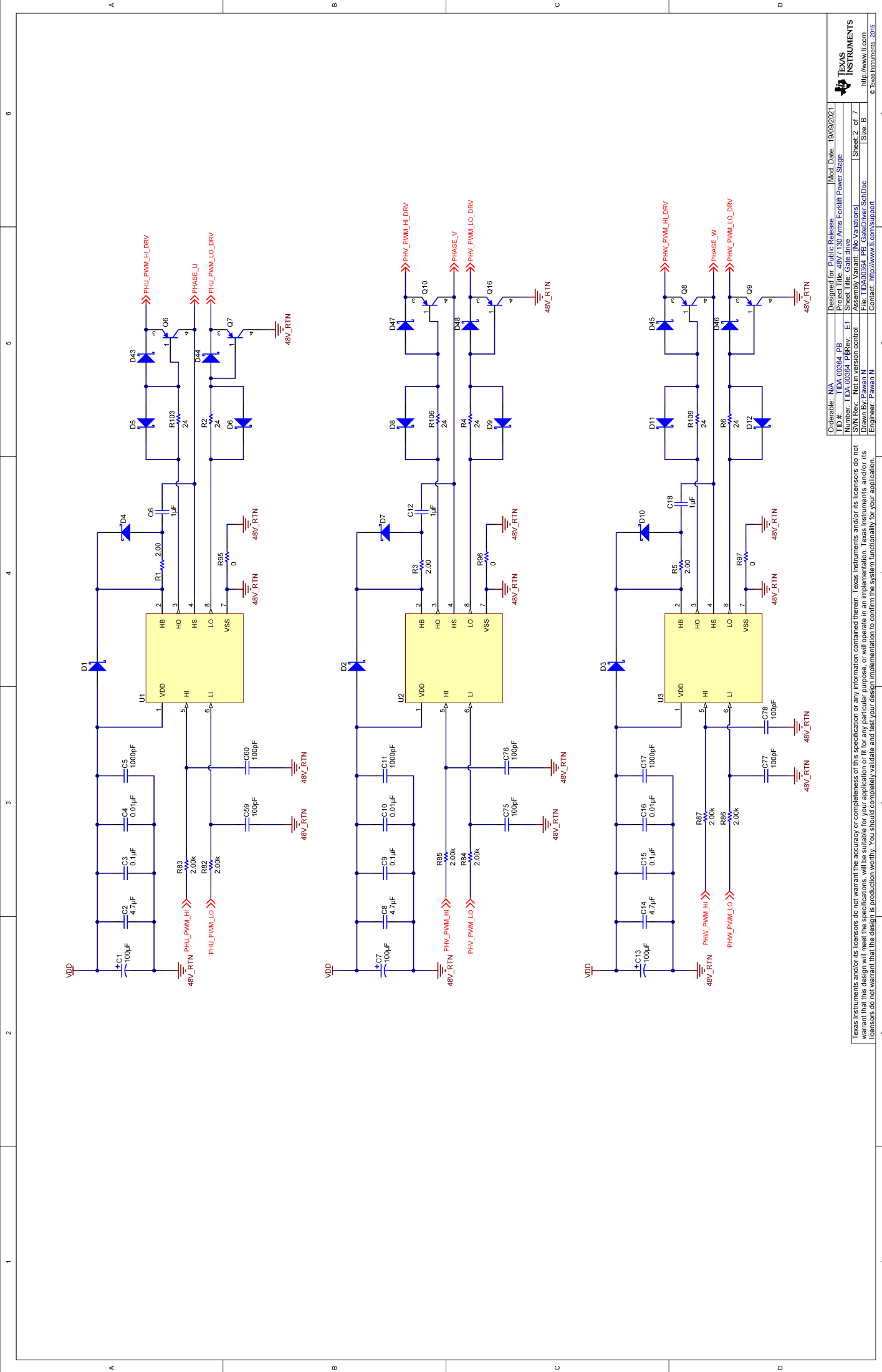


Revision History

Rev	ECN #	Approved Date	Approved by	Notes
N/A	N/A	N/A	N/A	N/A

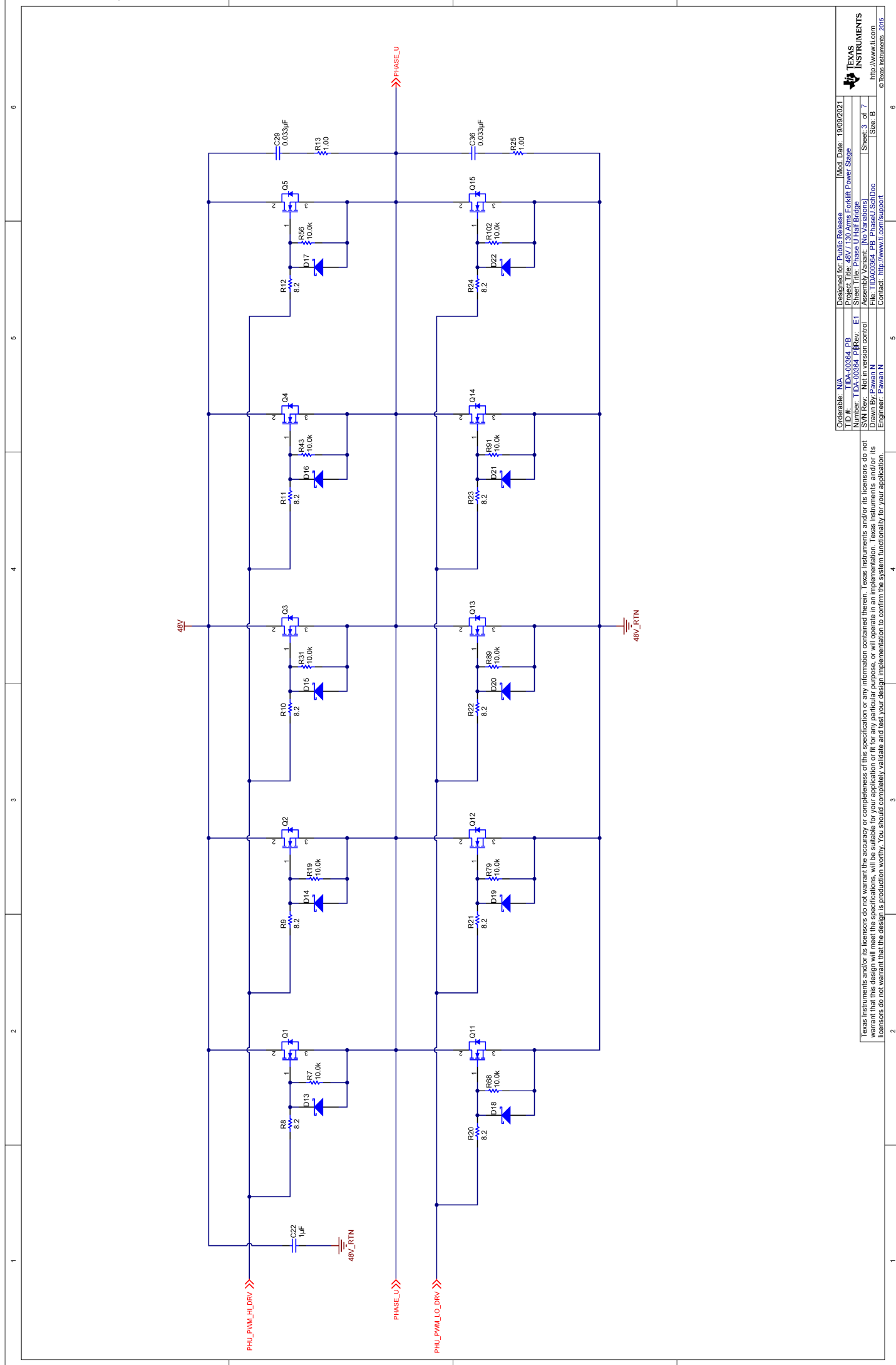
Orderable: N/A	Designed for: Public Release	Mod. Date: 30/09/2016
TID #: TIDA-00364_PB	Project Title: 48V/130 Arms Forklift Power Stage	
Number: TIDA-00364_PRRRev. E1	Sheet Title: Block Diagram	
SWN Rev: Not in version control	Assembly Variant: No Variations	Sheet 1 of 7
Drawn By: Pawan N	File: TIDA00364_PB_CoverSheet_SchDoc	Size: B
Engineer: Pawan N	Contact: http://www.ti.com/support	

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.



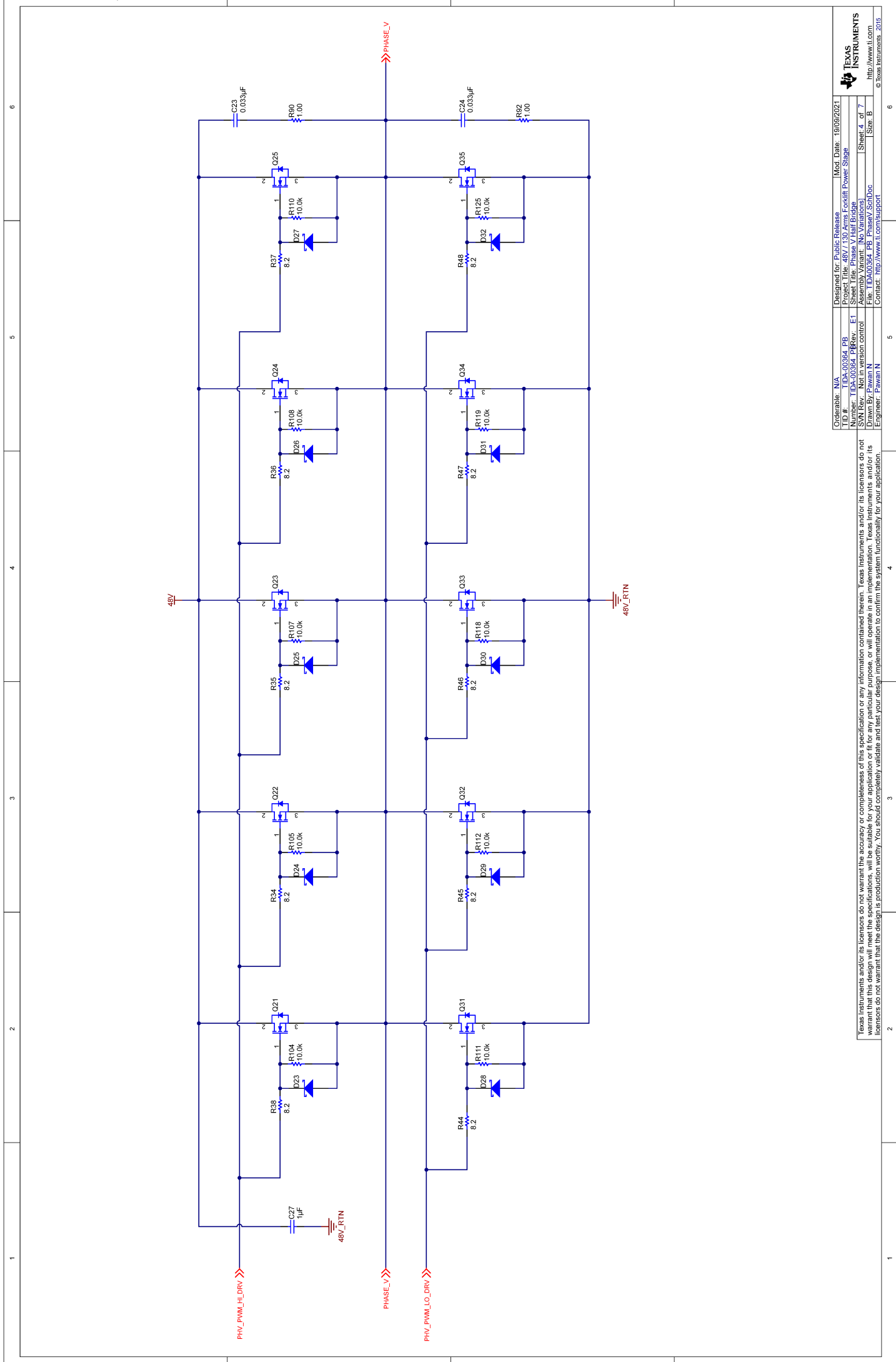
Orderable: N/A	Designed for: Public Release	Mod. Date: 10/09/2021
TID #: TDA-00364_P8	Project Title: 48V/130 Arms Forklift Power Stage	
Number: TDA-00364_P8 Rev. E1	Sheet Title: Gate Drive	
ISN Rev. Not in version control	Assembly Variant: No Variations	Sheet 2 of 7
Drawn By: Pawan N	File: TDA00364_P8_GateDriver_SchDoc	Size: B
Engineer: Pawan N	Contact: http://www.ti.com/support	

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.



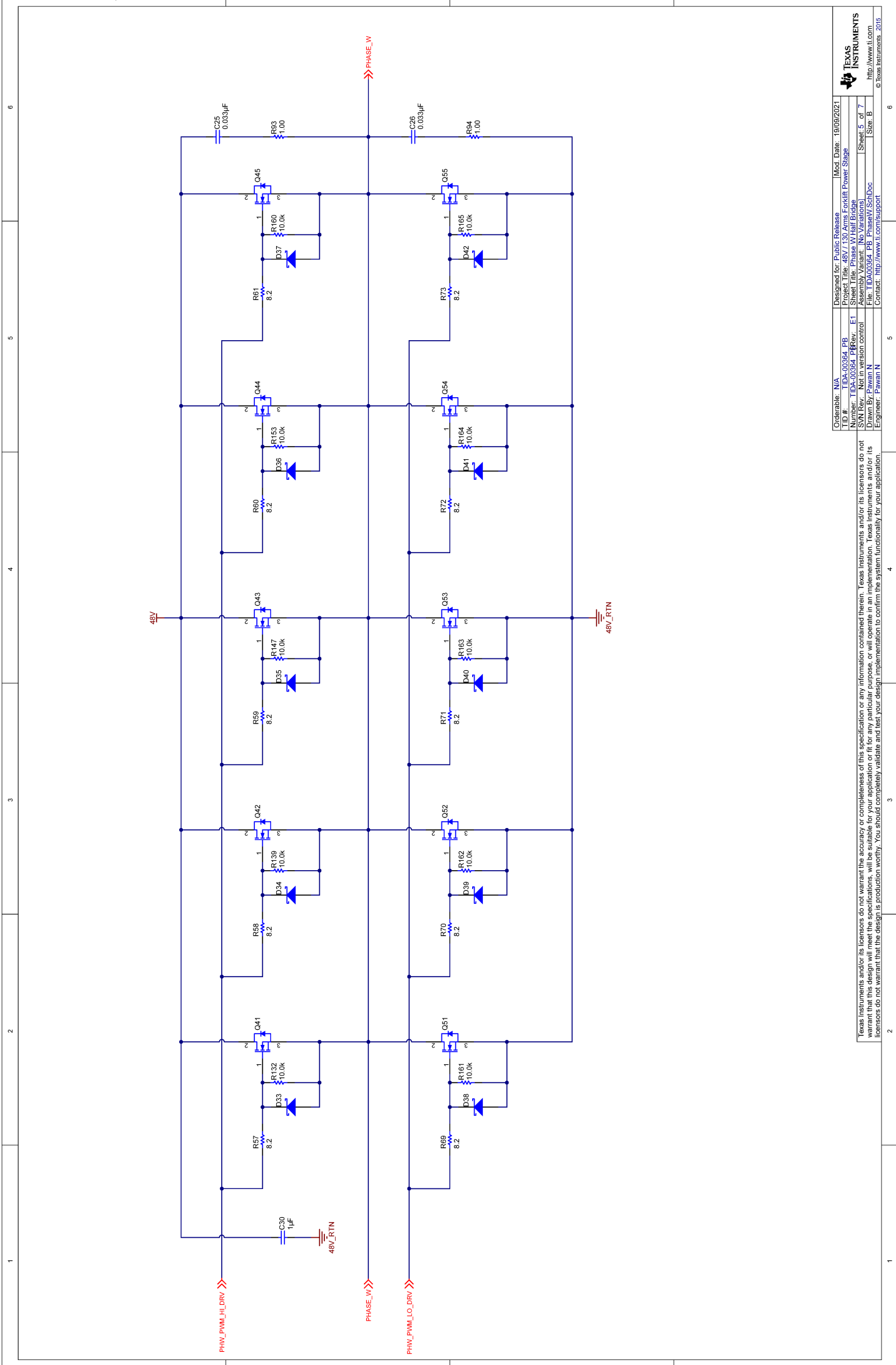
Orderable: N/A	Designed for: Public Release	Mod. Date: 10/09/2021
TID #: TDA-00364_PB	Project Title: 48V/130 Arms Forklift Power Stage	
Number: TDA-00364_PRRRev. E1	Sheet Title: Phase U Half Bridge	
SWN Rev. Not in version control	Assembly Variant: No Variations	Sheet 3 of 7
Drawn By: Pawan N	File: TDA00364_PB_PhaseU_SchDoc	Size: B
Engineer: Pawan N	Contact: http://www.ti.com/support	

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.



Orderable: N/A	Designed for: Public Release	Mod. Date: 10/09/2021
TID #: TDA-00364 PB	Project Title: 48V/130 Arms Forklift Power Stage	
Number: TDA-00364_PRRRev. E1	Sheet Title: Phase V Half Bridge	
SVN Rev. Not in version control	Assembly Variant: No Variations	Sheet 4 of 7
Drawn By: Pawan N	File: TDA00364_PB_PhaseV_SchDoc	Size: B
Engineer: Pawan N	Contact: http://www.ti.com/support	

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.



Orderable: N/A	Designed for: Public Release	Mod. Date: 10/09/2021
TID #: TDA00364_PB	Project Title: 48V/130 Arms Forklift Power Stage	
Number: TDA00364_PRRRev. E1	Sheet Title: Phase W Half Bridge	
ISVN Rev. Not in version control	Assembly Variant: No Variations	Sheet 5 of 7
Drawn By: Pawan N	File: TDA00364_PB_PhaseW_SchDoc	Size: B
Engineer: Pawan N	Contact: http://www.ti.com/support	

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.



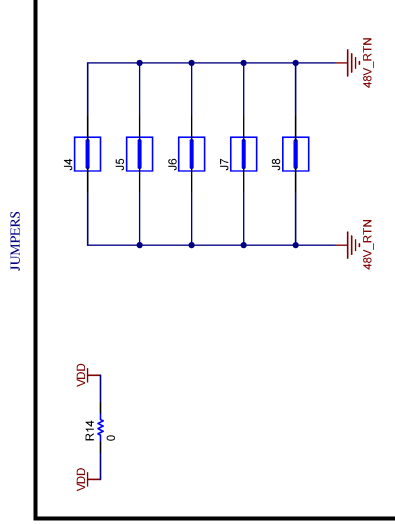
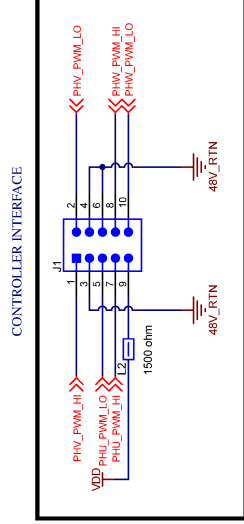
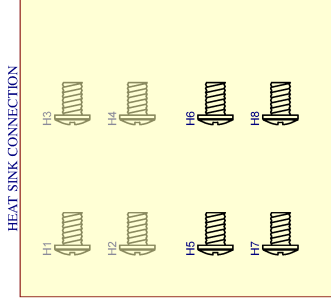
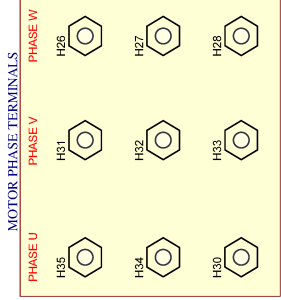
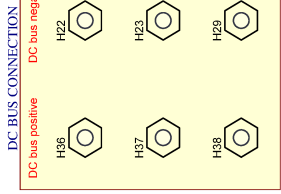
PCB Number: TIDA-00364_FB
PCB Rev: E1



ZZ1 Assembly Note
These assemblies are ESD sensitive. ESD precautions shall be observed.

ZZ2 Assembly Note
These assemblies must be clean and free from flux and all contaminants. Use of no clean flux is not acceptable.

ZZ3 Assembly Note
These assemblies must comply with workmanship standards IPC-A-610 Class 2, unless otherwise specified.



Orderable: N/A	Designed for: Public Release	Mod. Date: 10/09/2021
TID #: TIDA-00364_PB	Project Title: 48V/130 Arms Forklift Power Stage	
Number: TIDA-00364_PRRRev. E1	Sheet Title: Connector and Hardware	
ISN Rev. Not in version control	Assembly Variant: No Variations	Sheet 6 of 7
Drawn By: Pawan N	File: TIDA00364_PB_Hardware_SchDoc	Size: B
Engineer: Pawan N	Contact: http://www.ti.com/support	

Texas Instruments and/or its licensors do not warrant the accuracy or completeness of this specification or any information contained therein. Texas Instruments and/or its licensors do not warrant that this design will meet the specifications, will be suitable for your application or fit for any particular purpose, or will operate in an implementation. Texas Instruments and/or its licensors do not warrant that the design is production worthy. You should completely validate and test your design implementation to confirm the system functionality for your application.

