

UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO TECNOLÓGICO DE JOINVILLE
CURSO DE ENGENHARIA MECATRÔNICA

ALBERTO MACIEL DE OLIVEIRA TELES FILHO

RETIFICADOR TRIFÁSICO BUCK PWM UNIDIRECIONAL: MODULAÇÃO E TESTES
EM MALHA ABERTA

Joinville
2023

ALBERTO MACIEL DE OLIVEIRA TELES FILHO

RETIFICADOR TRIFÁSICO BUCK PWM UNIDIRECIONAL: MODULAÇÃO E TESTES
EM MALHA ABERTA

Trabalho de Conclusão de Curso apresentado como requisito parcial para obtenção do título de bacharel em Engenharia Mecatrônica no curso de Engenharia Mecatrônica, da Universidade Federal de Santa Catarina, Centro Tecnológico de Joinville.

Orientador: Dr. Diego Santos Greff

Joinville
2023

Dedico este trabalho a minha família

AGRADECIMENTOS

Primeiramente gostaria de agradecer aos meus amados pais, Vanessa e Alberto, por todo amor, carinho, confiança e força que me apoiaram por toda essa jornada. Também pelas lições, puxões de orelha e rigorosidade em meu crescimento, que me permitiram alcançar novos horizontes e conquistar novos patamares. Vocês foram fundamentais para minha graduação em engenharia e me tornaram a pessoa que sou hoje, sempre irei admirar e amar vocês. Obrigado por tudo.

À minha namorada Larissa, pelo carinho e pelo suporte, me acompanhando no desenvolvimento deste trabalho e me apoiando em todos os momentos, sejam eles fáceis ou difíceis, nunca deixando de acreditar em mim e sempre me levantando quando precisei. Obrigado por todas as conversas que compartilhamos, pelas pausas para tomar café no meio da tarde que recarregaram minhas energias e por ser uma inspiração para mim.

Aos meus amigos, que me apoiaram, me acompanharam e torceram por mim nessa longa jornada da graduação em engenharia. Nunca irei esquecer seu apoio e sempre torcerei por vocês. Não esquecerei das madrugadas que passamos estudando para provas ou fazendo trabalhos acadêmicos, das caronas com músicas aleatoriamente escolhidas e de qualidade duvidosa, dos jogos de Paintball no meio do semestre e de muitas outras memórias.

Ao meu orientador, Prof. Dr. Diego Greff, pela oportunidade de Iniciação Científica no Laboratório GREEN, permitindo expandir meus conhecimentos e desenvolver minhas habilidades práticas, pela paciência, corrigindo erros e respondendo dúvidas, e pelos conselhos e conversas, me guiando através de desafios e muito contribuindo para meu desenvolvimento profissional e acadêmico.

Ao Prof. Dr. Dalton Vidor, pelas conversas, acompanhamento, disponibilidade, conselhos e guias dados no Laboratório GREEN, no Restaurante Universitário ou na UFSC em geral. Muito obrigado pela parceria e paciência.

À Profa. Dra. Aline Durrer, pela oportunidade da bolsa de monitoria e pelos conselhos, tanto nos âmbitos acadêmico e profissional, quanto no meu trabalho de conclusão de curso e estágio internacional.

Ao Laboratório GREEN, pela disponibilidade da bolsa de Iniciação Científica e instrumentos necessários para a realização deste trabalho.

RESUMO

A popularização de veículos elétricos na última década trouxe possibilidades ecologicamente sustentáveis para a mobilidade. Contudo, entraves ainda podem ser notados na popularização desse tipo de veículo em diversos países, quanto ao preço, acesso à tecnologia e infraestrutura. O desenvolvimento de carregadores elétricos voltados para essa aplicação favorece a utilização destes veículos, e novas topologias são testadas atualmente, buscando o aprimoramento de características como eficiência, velocidade, potência, dispersão de harmônicas na rede e preço dos carregadores. Nesse sentido, este trabalho apresenta o desenvolvimento de um retificador trifásico buck unidirecional de três chaves em malha aberta. Neste contexto, apresentam-se neste trabalho a implementação e testes do código da modulação SPWM Três Níveis embarcado em launchpad Texas Instruments F28379D, a adaptação dos circuitos concebidos previamente, o sincronismo da modulação e acionamento das chaves de potência com a rede elétrica, e os resultados dos testes de potência em valores inferiores ao nominal do retificador, com um filtro LC na saída e carga resistiva.

Palavras-chave: Veículo elétrico. Carregador. Modulação SPWM. Retificador Buck.

ABSTRACT

The popularization of electric vehicles in the last decade has brought environmentally sustainable possibilities to mobility. However, obstacles can still be observed in the widespread adoption of this type of vehicle in various countries, concerning issues such as price, access to technology, and infrastructure. The development of electric chargers for this application favors the use of these vehicles, and new topologies are currently being tested, aiming to improve characteristics such as efficiency, speed, power, harmonic dispersion in the grid, and charger prices. In this regard, this work presents the development of a unidirectional three-switch buck three-phase rectifier in an open-loop configuration. In this context, the implementation and testing of the Three-Level SPWM modulation code embedded in the Texas Instruments F28379D launchpad are presented in this work. This includes the correction of previously designed prototype circuits, modulation synchronization, and power switch triggering with the electrical grid. Additionally, the results of power tests at values below the rectifier's nominal rating, with an LC filter at the output and resistive load, are reported.

Keywords: Electric Vehicle. Electric Charger. SPWM Modulation. Buck Rectifier.

LISTA DE FIGURAS

Figura 1 – Esquema genérico de carregadores trifásicos bidirecionais	16
Figura 2 – Representação de modelo de carregador Ultra-rápido	17
Figura 3 – Foto de carregadores de veículos elétricos civis	18
Figura 4 – Retificador trifásico à diodos	19
Figura 5 – Retificador trifásico à tiristores	20
Figura 6 – Retificador trifásico tipo Boost	21
Figura 7 – Retificador trifásico tipo Buck	21
Figura 8 – Saída (a) bidirecional em corrente e (b) bidirecional em tensão . . .	21
Figura 9 – Retificador Buck unidirecional com seis chaves	23
Figura 10 – Retificador Buck unidirecional com três chaves	23
Figura 11 – Comparação entre níveis e sinal PWM	24
Figura 12 – Comparação entre níveis e sinal SPWM	25
Figura 13 – Sequência da modulação para a Ponte de Graetz	26
Figura 14 – Análise de espectro de SPWM bilógico (a) e trilógico (b)	28
Figura 15 – Transição dos estados envolvidos entre 0° e 120°	29
Figura 16 – Diagrama da transição de estados na modulação de Estados Contíguos	30
Figura 17 – Desenho de um BJT teórico	32
Figura 18 – (a) Símbolo, (b) comportamento e (c) comportamento ideal de um FET	33
Figura 19 – Filtros Sallen Key de quarta ordem utilizados no condicionamento dos sinais	36
Figura 20 – Projeto elétrico do módulo gate driver	37
Figura 21 – Braços de potência para chaveamento das fases	38
Figura 22 – Mapa de pinos lógicos do LAUNCHXL-FD28379D	39
Figura 23 – Diagrama da transformação e modulação SPW em três níveis . . .	41
Figura 24 – Etapa de tradução das ondas de entrada em SPWM	41
Figura 25 – Circuito lógico para transformação de dois para três níveis	42
Figura 26 – Circuito de modulação de estados com base na saída da transformação de dois para três níveis	42
Figura 27 – Sinal de chaveamento S1	43
Figura 28 – Modulação SPWM em Três níveis vista nas chaves do RTUB em comparação com as ondas de entrada em Y	43
Figura 29 – Simulação do protótipo	45
Figura 30 – Tensão e corrente de linha no circuito de potência A	45
Figura 31 – Retificador Trifásico Unidirecional Buck simulado	47
Figura 32 – Protótipo final montado	48

Figura 33 – Medição da diferença de tempo entre sinais de subida das portas lógicas do microcontrolador e de um gate-driver	49
Figura 34 – Visualização do acionamento de um gate-driver baseado no comando do microcontrolador	50
Figura 35 – Visualização da resposta dos transistores ao chaveamento em 5V .	50
Figura 36 – Teste na detecção do zero da onda senoidal de entrada no canal 1 .	51
Figura 37 – Modulação das três fases com lógica invertida entre canal 2 e canal 3	52
Figura 38 – Modulação sincronizada com fase de entrada	52
Figura 39 – Teste de condução de um braço de potência	53
Figura 40 – Aquisição de teste com carga RCL com tensão RMS de entrada (CH1), tensão de saída (CH3) e corrente de saída (CH2)	54
Figura 41 – Aquisição de teste com carga RCL da ativação das chaves e da tensão de entrada do VARIAC	54
Figura 42 – Visualização da onda de entrada modificada pelo ruído em CH4, com a modulação em CH1	55
Figura 43 – Teste realizado com 6V RMS de entrada	60
Figura 44 – Teste realizado com 8V RMS de entrada	60
Figura 45 – Teste realizado com 24V RMS de entrada	61
Figura 46 – Teste realizado com 46V RMS de entrada	61
Figura 47 – Teste realizado com 52V RMS de entrada	62

LISTA DE QUADROS

Quadro 1 – Modulação dividida nos subperíodos de 60 graus	27
Quadro 2 – Representação dos estados e sua ativação dos semicondutores .	27
Quadro 3 – Estados de modulação em dois e três níveis	29
Quadro 4 – Sequência de transição de estados em cada subperíodo	30
Quadro 5 – Modulação e transformação para três níveis em Buck Unidirecional	31
Quadro 6 – Simplificação da lógica de estados na modulação em Três Níveis .	31

LISTA DE TABELAS

Tabela 1 – Dimensões dos filtros Sallen Key	36
Tabela 2 – Requisitos nominais de projeto	44
Tabela 3 – Valores de carga e filtro de saída	44
Tabela 4 – Valores de tensão, corrente e potência média de saída obtidos pelos experimentos	55

LISTA DE ABREVIATURAS E SIGLAS

AC	Alternated Current
ADC	Analog-to-Digital Converter
BJT	Bipolar Junction Transistor
CA	Corrente Alternada
CC	Corrente Contínua
DAC	Digital-to-Analog Converter
DC	Direct Current
ePWM	enhanced Pulse Width Modulation
EV	Electric Vehicle
FET	Field-Effect Transistor
HEV	Hybrid Electric Vehicle
HPC	High-Power Charging
IGBT	Insulated-Gate Bipolar Transistor
ISR	Interrupt Service Routine
JTAG	Joint Test Action Group
LED	Light Emitting Diode
MOSFET	Metal–Oxide–Semiconductor Field-Effect Transistor
PWM	Pulse Width Modulation
RMS	Root Mean Square
RTB	Retificador Trifásico Buck
RTUB	Retificador Trifásico Unidirecional Buck
SPWM	Senoidal Pulse Width Modulation
SRC	Source
UFC	Ultra-Fast Charging
VARIAC	Variador de tensão

SUMÁRIO

1	INTRODUÇÃO	14
1.1	OBJETIVOS	15
1.1.1	Objetivo Geral	15
1.2	Objetivos Específicos	15
2	FUNDAMENTAÇÃO TEÓRICA	16
2.1	CARREGADOR DE BATERIAS AUTOMOTIVAS	16
2.2	RETIFICADORES	18
2.2.1	Retificadores Boost e Buck	20
2.2.2	Retificador Buck Unidirecional	22
2.3	MODULAÇÃO PWM	24
2.3.1	ESTRATÉGIA DE MODULAÇÃO SPWM	25
2.3.2	SPWM por Estados Contíguos	27
2.3.3	Modulação SPWM por Três Níveis em Retificador Buck Unidirecional	30
2.4	TRANSISTORES DE POTÊNCIA	31
2.4.1	Comparação entre Mosfets e BJTs em alta frequência	33
2.5	GATE DRIVERS	33
3	DESENVOLVIMENTO DO RETIFICADOR	35
3.1	Revisão do circuito utilizado	35
3.1.1	Circuito de Condicionamento de Sinais	36
3.1.2	Gate drivers	37
3.1.3	Circuito de Potência	37
3.2	Circuito Microcontrolado	38
3.2.1	Conversores analógico-digitais	39
3.2.2	Modulador de Pulso Aprimorado	39
3.2.3	Interrupções	40
3.2.4	Timer	40
3.3	Simulações	40
3.4	Código	46
4	RESULTADOS EXPERIMENTAIS	48
4.1	Setup implementado para os testes	48
4.2	Testes dos Gate-Drivers	48
4.3	Testes de condução dos transistores	50
4.4	Teste de sincronização de modulação	51

4.5	Teste de condução dos braços de potência	52
4.6	Teste de modulação trifásica com filtro de saída	53
5	CONCLUSÕES	56
	REFERÊNCIAS	57
	ANEXO A	60

1 INTRODUÇÃO

O crescimento da frota civil de veículos com trem-de-força dirigido (EVs) ou assistido por máquinas elétricas (HEVs), pode ser observado mundialmente. Tal fenômeno pode ser explicado por fatores como o interesse em diminuir emissões de poluentes, reduzir gasto com consumo de combustível e maior conforto devido à menor poluição sonora (TALEBIAN; HERRERA; MÉRIDA, abr. 2018).

Ademais, Shao et al. (maio 2020) abordam as dificuldades que os VEs e HVEs podem enfrentar ao entrar em determinados mercados e demonstram métodos para aumentar a eficiência dos VEs por meio de técnicas de controle de máquinas elétricas. Similarmente, Husaim et al. (jan. 2021) analisaram tecnologias aplicadas ao trem-de-força e projetos em desenvolvimento para aplicações futuras no aumento da eficiência de automóveis elétricos.

Em função disso, nota-se que desafios para a popularização de automóveis elétricos civis existem em áreas como a autonomia limitada pela capacidade das baterias e o tempo de carregamento das mesmas (TAKKALAKI et al., 6 a 8 de julho de 2021). Desse modo, é importante a implementação e uso de diferentes tipos de baterias de lítio e tecnologias utilizadas em seu carregamento, para amenizar dificuldades encontradas na popularização de VEs (ANUBHAV et al., 2021).

Assim, dentro das pesquisas e desenvolvimento atuais, nota-se a utilização de novos tipos de materiais na construção de baterias para veículos elétricos, como observado por Anubhav et al. (2021), que simulam o desempenho de baterias de Íon-Grafeno. Destaca-se também Bogdan et al. (07 a 09 de maio de 2017), que desenvolvem simulações de modelos equivalentes de baterias de lítio-ferro fosfato com a finalidade descrever, virtualmente, o modelo mais aproximado do real possível.

De maneira análoga, a área de carregamento de baterias é crucial para o avanço da tecnologia de VEs e é um dos maiores entraves na disseminação dos mesmos (RODRIGUES et al., 20 a 22 de julho de 2022), sendo a temática deste trabalho. Nesse âmbito, Castro, Falcão e Colombari (10 a 15 de novembro de 2018) apontam que, dificuldades em aumentar a velocidade de carregamento das baterias de VEs, desafios na propagação de harmônicas na rede, na eficiência de carregamento, no tamanho e preço de componentes usados em carregadores e na segurança desses sistemas, ainda são encontrados.

Os avanços e pesquisas na área de eletrônica de potência, sistemas eletrônicos e engenharia de controle permitem avanços na resolução desses desafios, como observados por Kodali e Das (18 a 20 de dezembro de 2017), que implementaram carregamento em cinco fases em um circuito experimental, a fim de validar um método seguro e rápido de carregamento de baterias Íon-Lítio. De maneira análoga, Zhang et al.

(9 a 12 de setembro de 2022) simularam um sistema de duas fases para carregamento de veículos elétricos com urgência, reduzindo eficiência e segurança para alcançar menor tempo de carregamento.

Busca-se contribuir na área de desenvolvimento de carregadores de VEs, continuando os trabalhos de Lima (2020) e Kawakami (2019), no que tange ao desenvolvimento de um Retificador Buck trifásico unidirecional com modulação Senoidal Pulse Width Modulation (SPWM) por Três Níveis em malha aberta. Tal dispositivo foi baseado em Greff (2009), que explica os fundamentos teóricos, simula e desenvolve um protótipo deste sistema.

Dessa forma, implementa-se o código de modulação, detecção de zero, interrupção e sincronia de fases do microcontrolador, testa-se o circuito em aberto, para a validação do funcionamento, corrige-se as partes necessárias, acopla-se o dissipador térmico e testa-se o protótipo com potência de saída variada. Nesse sentido, o comportamento do dispositivo é observado e comparado à situação simulada, extraindo a maior potência possível dentro do limite de segurança e dimensionando melhorias.

1.1 OBJETIVOS

Considerando o cenário e o projeto apresentado, entende-se que os objetivos geral e específicos desse trabalho são:

1.1.1 Objetivo Geral

Desenvolver um retificador trifásico buck unidirecional em malha aberta com 10% da potência de saída nominal.

1.2 OBJETIVOS ESPECÍFICOS

- Implementar modulação em Três níveis no microcontrolador F28379D;
- Validar a sincronização entre o acionamento das chaves e as ondas de entrada;
- Analisar módulos previamente concebidos;
- Avaliar o funcionamento e performance dos módulos do sistema;
- Confirmar a passagem de corrente positiva na carga em operação.

2 FUNDAMENTAÇÃO TEÓRICA

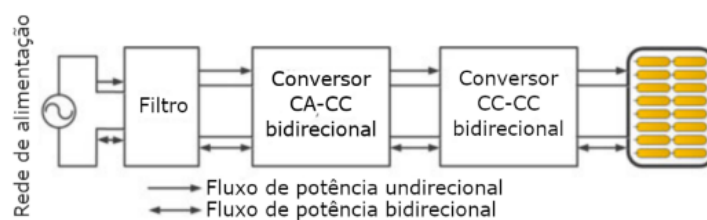
Devido grande abrangência nos assuntos que englobam VEs, HEVs e o carregamento de suas baterias, é importante a explicação sobre o funcionamento de retificadores, conversores, carregadores de baterias automotivas, Pulse Width Modulation (PWM), transistores de potência e Gate drivers, já que orientaram o desenvolvimento do projeto apresentado neste trabalho.

2.1 CARREGADOR DE BATERIAS AUTOMOTIVAS

Um carregador de alta potência utilizado em veículos elétricos é projetado para fornecer energia elétrica de alta potência às baterias do veículo, permitindo um carregamento rápido e eficiente. Esses carregadores são capazes de lidar com correntes mais altas do que os carregadores convencionais, reduzindo o tempo necessário para recarregar a bateria do veículo (MANDRILE et al., jan. 2021).

O dispositivo é composto por vários componentes-chave, incluindo um retificador de corrente alternada (AC), um conversor de corrente contínua (DC-DC) e um sistema de gerenciamento de energia (YILMAZ; KREIN, nov. 2013). O retificador AC converte a corrente alternada proveniente da fonte de energia elétrica em corrente contínua e o conversor DC-DC recebe essa corrente contínua e a converte para a tensão e corrente adequadas para carregar a bateria do veículo elétrico (YILMAZ; KREIN, nov. 2013), conforme a Figura 1.

Figura 1 – Esquema genérico de carregadores trifásicos bidirecionais



Fonte: Yilmas (nov. 2013) apud Lima (2020, p. 14).

O sistema de gerenciamento de energia controla o fluxo de energia e garante que o carregamento seja realizado de maneira segura e eficiente. Tais carregadores de alta potência são projetados para operar em tensões mais altas do que os carregadores convencionais, como 400 ou 800 Volts, o que permite a transferência de maior quantidade de energia em menos tempo. Além disso, são equipados com sistemas avançados de resfriamento para lidar com altas correntes de carga e dissipar o calor gerado durante o processo de carregamento (RIVERA et al., 2021).

Na área automotiva, os avanços na tecnologia dos carregadores de bateria iônica também têm sido notáveis nos últimos anos (KODALI; DAS, 18 a 20 de dezembro

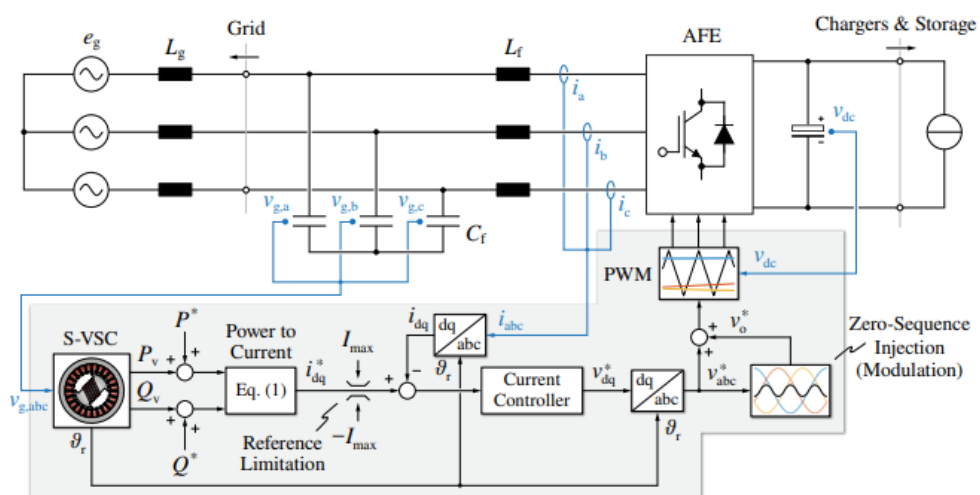
de 2017). Com o crescente interesse e demanda por veículos elétricos, houve um foco significativo em melhorias relacionadas à eficiência, tamanho dos componentes e rapidez de carregamento desses carregadores (KODALI; DAS, 18 a 20 de dezembro de 2017).

Um avanço importante foi a implementação de sistemas de carregamento rápido para veículos elétricos, como as tecnologias do carregamento de alta potência (HPC - High-Power Charging) e o carregamento ultrarrápido (UFC - Ultra-Fast Charging), que permitem tempos de recarga significativamente mais curtos em comparação com os carregadores convencionais (MANDRILE et al., jan. 2021).

O HPC é projetado para fornecer corrente de carregamento de alta potência, geralmente acima de 150 kW, permitindo que a bateria de um veículo elétrico seja recarregada rapidamente. Esse sistema utiliza uma estrutura específica que suporta tensões altas, como 400V ou 800V, para permitir a transferência de energia em taxa elevada, sendo possível recarregar grande quantidade de energia em curto período de tempo, proporcionando uma experiência de carregamento rápida e conveniente para os usuários de VEs (MANDRILE et al., jan. 2021).

O UFC, ilustrado na Figura 2, é um método que permite tempos de carregamento de carga significativa abaixo de 20 minutos (MANDRILE et al., jan. 2021). Essa tecnologia utiliza tensões de 800V até 1000V, combinadas com correntes de carregamento elevadas, precisando de uma estrutura especializada e baterias de veículos elétricos capazes de suportar essas taxas de carga (MANDRILE et al., jan. 2021).

Figura 2 – Representação de modelo de carregador Ultra-rápido



Fonte: (MANDRILE et al., jan. 2021)

Além disso, houve melhorias no tamanho e na eficiência dos componentes das estações de carregamento, como a diminuição dos conversores de energia e a otimização dos sistemas de gerenciamento de energia, que permitiram reduzir o

tamanho e massa dos carregadores (KODALI; DAS, 18 a 20 de dezembro de 2017), como nos carregadores públicos ilustrados na Figura 3. Essas melhorias também aumentaram a eficiência energética da recarga de veículos elétricos, reduzindo perdas durante o carregamento (KODALI; DAS, 18 a 20 de dezembro de 2017).

Figura 3 – Foto de carregadores de veículos elétricos civis



Fonte: (RIVERA et al., 2021)

Além dos aspectos citados, os carregadores têm importância significativa na sociedade e no meio ambiente (RIVERA et al., 2021), desempenhando papel fundamental no impulsionamento da adoção de VEs, provocando impactos positivos tanto em termos da mobilidade quanto na redução das emissões de gases de efeito estufa (RIVERA et al., 2021).

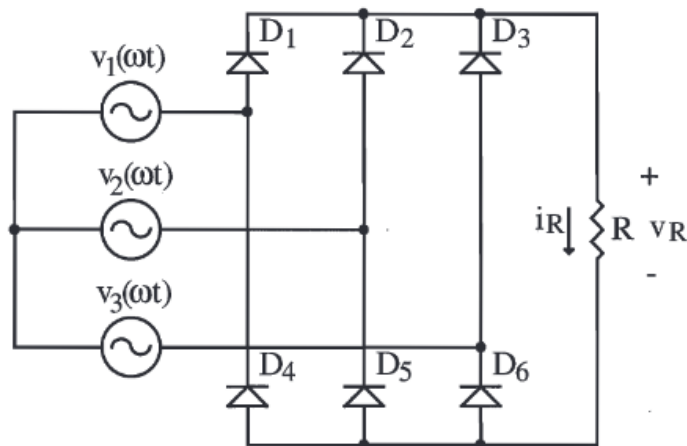
Ademais, esses dispositivos proporcionam conveniência e flexibilidade aos proprietários de VEs de modo que, com uma infraestrutura de carregamento adequada, é possível carregar os veículos em casa, no trabalho ou em estações de carregamento público, eliminando a dependência de postos de combustível tradicionais, oferecendo aos motoristas a liberdade de viajar sem se preocupar com a disponibilidade de combustível (YILMAZ; KREIN, nov. 2013). Além disso, contribui para a redução da poluição sonora nas cidades, uma vez que os veículos elétricos são mais silenciosos em comparação aos veículos a combustão interna (YILMAZ; KREIN, nov. 2013).

2.2 RETIFICADORES

Retificadores trifásicos são dispositivos utilizados para converter corrente alternada trifásica em corrente contínua, desempenhando papel fundamental no fornecimento de sistemas de energia elétrica (RASHID, 2011). Existem diferentes tipos de retificadores trifásicos, incluindo retificadores por diodos, controlados por tiristores e os por transistores (RASHID, 2011).

Considerando o retificador trifásico por diodos ilustrado na Figura 4, entende-se que utiliza seis diodos para retificar a corrente alternada (CA) trifásica em contínua (CC) (RASHID, 2011). Em sua topologia, cada fase de entrada é conectada a um circuito retificador composto por dois diodos que permitem a passagem da corrente em apenas uma direção, eliminando as porções negativas da CA (BARBI, 2006).

Figura 4 – Retificador trifásico à diodos



Fonte: Barbi (2006).

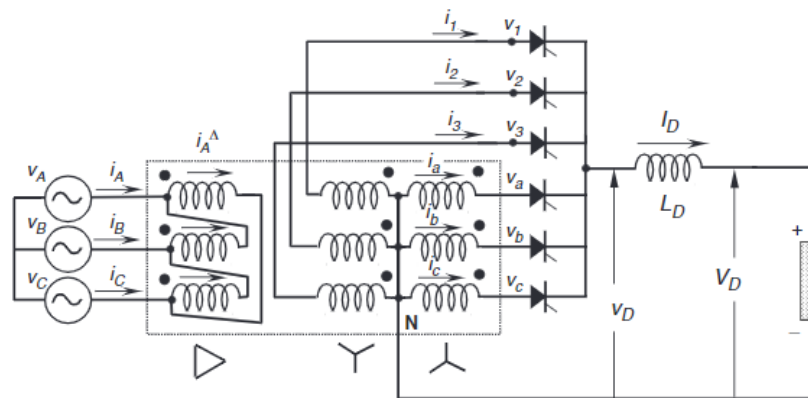
Assim, o resultado é uma CC pulsante, que pode ser posteriormente filtrada para ser suavizada (RASHID, 2011). Entende-se que essa topologia não pode ser controlada em malha fechada pelo acionamento de chaves, uma vez que diodos são semicondutores não passíveis de ativação, operando somente em malha aberta (RASHID, 2011).

Já os retificadores trifásicos por tiristores, ilustrados na Figura 5, podem ser acionados e oferecem maior controle sobre a saída do retificador em comparação aos por diodos (RASHID, 2011). Os tiristores, como o Retificador Controlado de Silício (SCR), podem ser disparados em momentos específicos durante cada ciclo de tensão, limitando a quantidade de corrente gerada, sendo útil em aplicações que requerem ajuste de velocidade ou regulação de potências (RASHID, 2011).

Ademais, os retificadores trifásicos controlados por transistores utilizam semicondutores de potência, como transistores bipolares de junção (BJTs) ou de efeito de campo (FETs), para controlar a passagem da corrente pelos diodos (MOHAN; UNDELAND; ROBBINS, 1995). Essas chaves podem ser acionadas, permitindo controle detalhado sobre a forma da onda da CC resultante e, em altas frequências, a utilização de menores elementos capacitivos e indutivos, em comparação à operação de maior período (MOHAN; UNDELAND; ROBBINS, 1995).

No entanto, esses retificadores são mais complexos que os outros tipos e

Figura 5 – Retificador trifásico à tiristores



Fonte: Rashid (2011)

requerem circuitos de acionamento adicionais para o chaveamento correto (MOHAN; UNDELAND; ROBBINS, 1995). Portanto, a fim de implementar um acionamento eficiente para o projeto, é necessário entender o funcionamento dos sinais modulados por largura de pulso (PWM), utilizados nas portas GATE dos transistores de potência (MOHAN; UNDELAND; ROBBINS, 1995).

2.2.1 Retificadores Boost e Buck

As duas topologias PWM convencionais utilizadas na conversão trifásica CA para CC são os retificadores trifásicos tipo Buck e Boost (GREFF, 2009). Com uma modulação apropriada, ambas as topologias geram correntes de entrada com conteúdo harmônico aceitável (GREFF, 2009).

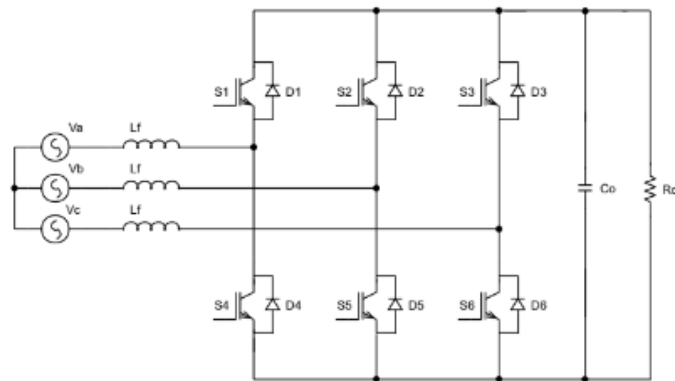
No Boost, ilustrado na Figura 6, o modo de condução contínua das correntes de entrada reduz a necessidade de filtros de entrada, enquanto no conversor tipo Buck, eles são essenciais para eliminar as harmônicas de alta e baixa ordem causadas pela frequência de comutação (GREFF, 2009). No entanto, dependendo do projeto, os filtros podem introduzir defasagem entre as correntes e as tensões de entrada, que varia com a carga (GREFF, 2009).

Uma vantagem do retificador tipo Buck, mostrado pela Figura 7, é a proteção contra curto-circuito na ponte retificadora, uma vez que, no tipo Boost, um curto-circuito nos braços do circuito é destrutivo (GREFF, 2009). Assim, pode ser utilizado durante o processo de comutação dos interruptores (sobreposição de comando), sendo mais seguro em aplicações que requerem essa característica (GREFF, 2009).

Ademais, segundo Greff (2009), a Ponte de Graetz fornece dois conceitos importantes no retificador Buck:

- Apenas um diodo de cada fase conduz a corrente;
- Dois diodos estão sempre em condução.

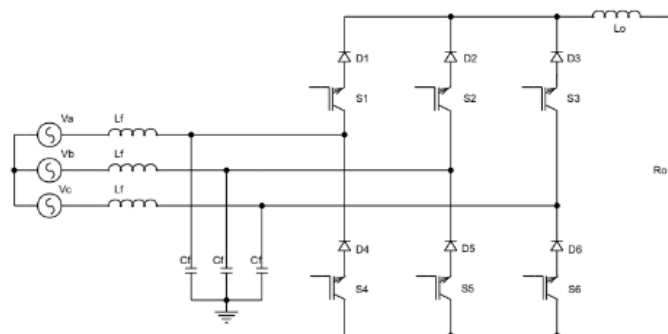
Figura 6 – Retificador trifásico tipo Boost



Fonte: Greff (2009).

Essas regras são essenciais para garantir a condução contínua de corrente na carga, que idealmente é uma fonte de corrente contínua (RL) (BARBI, 2006).

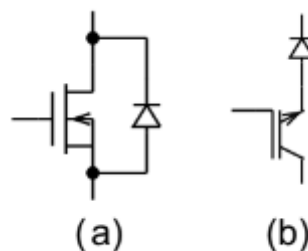
Figura 7 – Retificador trifásico tipo Buck



Fonte: Greff (2009).

Assim, entende-se que o retificador Buck é a representação oposta do Boost, cuja a carga é uma fonte de tensão contínua (RC). Nessa dualidade, os interruptores no retificador Boost são unidirecionais em tensão e bidirecionais em corrente, e no Buck, os interruptores são bidirecionais em tensão e unidirecionais em corrente (BARBI, 2006), conforme demonstrado pela Figura 8.

Figura 8 – Saída (a) bidirecional em corrente e (b) bidirecional em tensão



Fonte: Greff (2009)

Outra diferença é observada no acionamento dos interruptores, no qual o Buck é dividido em um grupo positivo (S1, S2, S3) e um grupo negativo (S4, S5, S6), nos quais apenas um interruptor de cada grupo deve estar conduzindo em cada instante, e, no Boost, apenas um interruptor de cada braço deve conduzir simultaneamente (GREFF, 2009). Essas regras de comutação são essenciais para o funcionamento adequado dos retificadores (GREFF, 2009).

A estratégia de comutação pode ser definida pelas regras de grupo apresentadas nas Equações 1 (GREFF, 2009). O mesmo diz que, ao se considerar os estados e_1, e_2, \dots, e_6 iguais a 1 quando o respectivo interruptor está conduzindo e igual a 0 quando está bloqueado, pode-se estabelecer as seguintes regras de grupo:

$$\begin{cases} e_1 + e_2 + e_3 = 1 \\ e_4 + e_5 + e_6 = 1 \end{cases} \quad (1)$$

Assim, uma definição crucial para os retificadores Buck está relacionada às funções de comutação dos braços, chamados de braço a (S1 e S4), b (S2 e S5) e c (S3 e S6), podendo ser expressas pelas Equações 2 (GREFF, 2009):

$$\begin{cases} S_a = e_1 - e_4 \\ S_b = e_2 - e_5 \\ S_c = e_3 - e_6 \end{cases} \quad (2)$$

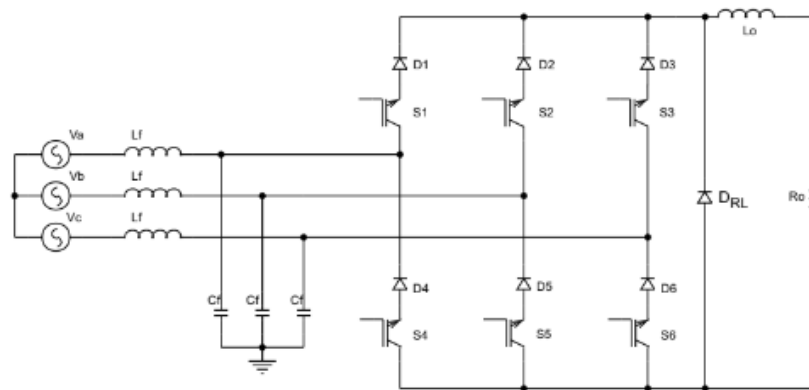
As funções de comutação são essenciais para determinar as correntes de linha e a tensão retificada no Buck (GREFF, 2009). Após isso, uma estratégia de modulação adequada deve garantir a circulação contínua da corrente na carga e minimizar os efeitos da comutação de corrente, que se manifestam como impulsos de tensão durante o bloqueio dos interruptores (GREFF, 2009).

2.2.2 Retificador Buck Unidirecional

O retificador trifásico PWM Buck bidirecional é uma estrutura clássica e utilizada quando a bidirecionalidade é necessária (BARBI, 2006). Nessa estrutura, vista na Figura 7, é possível observar a presença dos filtros de linha, que têm objetivo de obter correntes de entrada praticamente senoidais e suprimir impulsos de tensão gerados durante comutações dos interruptores (GREFF, 2009).

A fim de garantir um caminho ininterrupto para a circulação da corrente de carga, uma variação da topologia mostrada na Figura 7 pode ser implementada, sendo vista na Figura 9. Essa variação inclui a adição de um diodo de roda-livre, que permite que a corrente de carga circule pelo diodo quando não há interruptores habilitados e, conseqüentemente, nenhum caminho para a corrente, tornando a estrutura unidirecional em termos de tensão e corrente (GREFF, 2009).

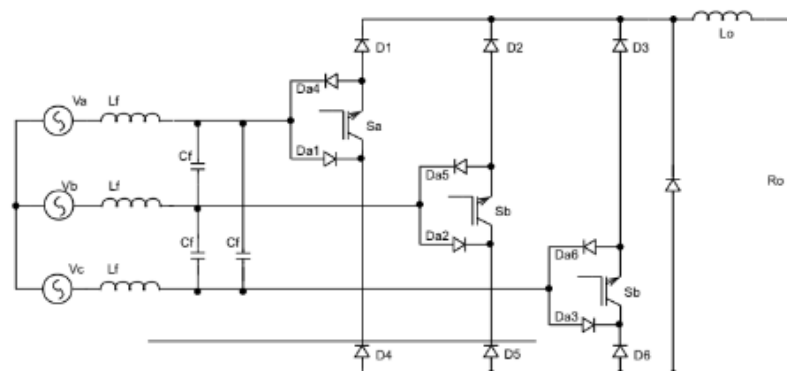
Figura 9 – Retificador Buck unidirecional com seis chaves



Fonte: Greff (2009).

Em aplicações que não necessitam da inversão da tensão no barramento na carga, a topologia vista na Figura 10, exposta no trabalho de Greff (2009), é uma alternativa. Essa topologia permite economizar interruptores de potência, que são componentes que aumentam o custo dos retificadores PWM (GREFF, 2009).

Figura 10 – Retificador Buck unidirecional com três chaves



Fonte: Greff (2009).

A topologia unidirecional com três interruptores possui vantagens e desvantagens em relação à com seis, sendo as vantagens consideradas o menor número de interruptores de potência, que reduz o custo e complexidade dos circuitos de controle, a menor necessidade de circuitos de proteção, como snubbers ou grampos, e a maior densidade de potência, devido ao menor volume em comparação com as estruturas com seis ou mais interruptores (GREFF, 2009).

Por outro lado, as desvantagens da mesma incluem o aumento das perdas de condução devido ao maior número de diodos em série com os interruptores, o que pode limitar sua aplicação em potências na ordem de dezenas de quilowatts, além das limitações na obtenção de comutação suave ou regenerativa, devido ao menor número de interruptores e sua unidirecionalidade (GREFF, 2009).

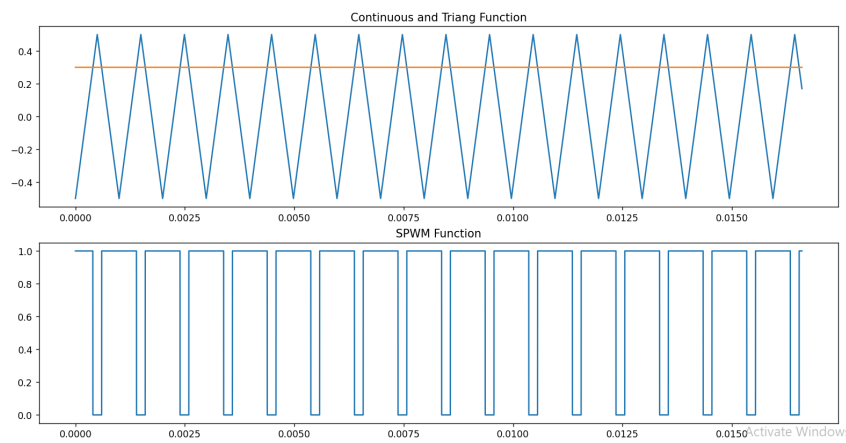
2.3 MODULAÇÃO PWM

O método de acionamento PWM é amplamente utilizado para controlar a potência fornecida a dispositivos eletrônicos em sistemas de conversão de energia (MOHAN; UNDELAND; ROBBINS, 1995). Esse é uma técnica de controle que varia a largura do pulso de um sinal de controle de acordo com um sinal de referência, resultando na saída de potência média proporcional à largura do pulso (MOHAN; UNDELAND; ROBBINS, 1995).

Entre as comuns estratégias de acionamento PWM, estão a modulação por largura de pulso com portadora e por vetor (MOHAN; UNDELAND; ROBBINS, 1995). Ambas utilizam a técnica de variação da largura do pulso para controlar a potência de saída, mas diferem na forma como a modulação é realizada (MOHAN; UNDELAND; ROBBINS, 1995).

No PWM com portadora, um sinal de referência é comparado a uma onda, geralmente triangular, para determinar a largura do pulso (RASHID, 2011). Por meio do comparador, quando o sinal de referência está acima da onda portadora, o pulso é ligado, e quando está abaixo, desligado, ajustando a amplitude do sinal de referência em relação à da onda portadora, como visto na Figura 11 (RASHID, 2011).

Figura 11 – Comparação entre níveis e sinal PWM



Fonte: Autor (2023).

A modulação por vetor é realizada considerando coordenadas dos vetores em um sistema de referência, na qual a forma de onda de saída é gerada combinando vetores com base em uma modulação específica, como a modulação de vetor espaço vetorial (SVM) (RASHID, 2011). Assim, a largura do pulso é determinada pela posição dos vetores e a taxa de repetição dos pulsos é controlada para ajustar a potência média de saída (RASHID, 2011).

Dessa forma, o acionamento PWM proporciona uma série de benefícios, incluindo controle preciso da potência de saída, eficiência energética, redução de

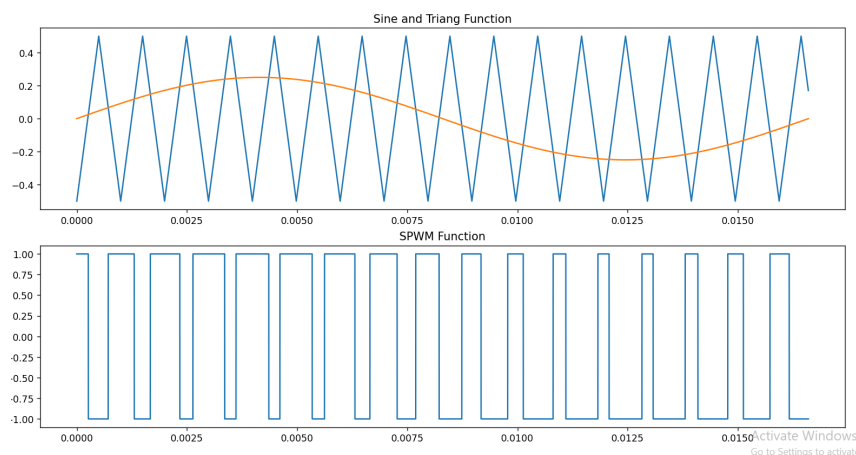
perdas de comutação e capacidade de fornecer forma de onda de saída suave e de baixa distorção, e é amplamente utilizado em aplicações como inversores de frequência, fontes de alimentação comutadas e controladores de motores (GREFF, 2009).

2.3.1 ESTRATÉGIA DE MODULAÇÃO SPWM

Na perspectiva de modulação por largura de pulso, é necessário entender que existem diferentes métodos de sua implementação e um deles é o *Senoidal Pulse Width Modulation* (SPWM) (RASHID, 2011). O uso desse tem a função de atenuar os problemas associados à modulação PWM convencional, como a geração de harmônicas e ruídos elétricos (RASHID, 2011).

Nessa modulação, vista na Figura 12, o sinal de controle é uma onda senoidal de baixa frequência, cuja amplitude varia de acordo com o valor desejado do *duty cycle* (RASHID, 2011). Dessa forma, a suavização da forma de onda ocorre porque a transição entre os níveis de tensão é mais gradual e contínua se comparada aos pulsos retangulares da PWM convencional, que têm bordas de transição abruptas, levando à rápida mudança na taxa de variação da tensão (RASHID, 2011).

Figura 12 – Comparação entre níveis e sinal SPWM



Fonte: Autor (2023)).

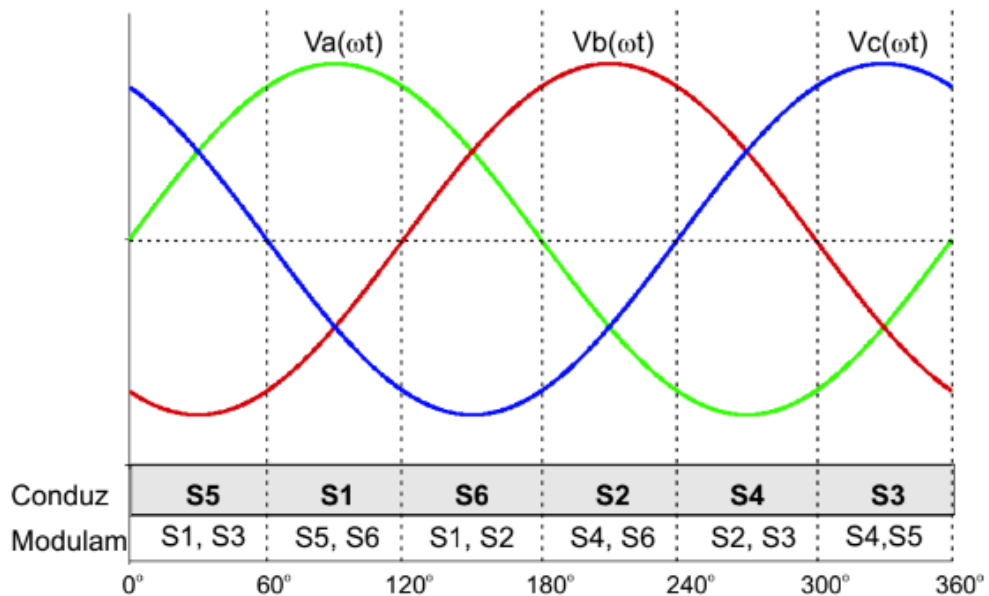
Devido a transição gradual e redução das harmônicas, segundo Barbi (2006), o ruído elétrico no sistema é reduzido, levando à operação mais estável e segura, assim como a redução da complexidade dos filtros de entrada e saída. Desse modo, essa modulação permite controle mais preciso da tensão e corrente entregue à carga, se comparada à PWM normal, o que a torna adequada para aplicações nas quais a qualidade da energia é crítica (BARBI, 2006).

Considerando tais características, Greff (2009) explica que é possível, no projeto de um Retificador Buck Trifásico (RTB), o uso de técnicas baseadas em SPWM que possuem resultados variados. Com base nisso, pode-se estudar a SPWM Escalar Simplificada aplicada no desenvolvimento de um RTB de seis chaves, uma vez que

outras técnicas de modulação do tipo senoidal são baseadas nela (GREFF, 2009).

A modulação de um Retificador Buck pode ser considerada como mais complexa se comparada à do Boost, mas seu entendimento pode ser simplificado se observada a partir de sua operação angular (GREFF, 2009). Assim, analisando a Figura 13, nota-se o ciclo de rede subdividido em subperíodos de 60 graus.

Figura 13 – Sequência da modulação para a Ponte de Graetz



Fonte: Greff (2009).

Nesta análise, para se obter uma modulação SPWM inicial, pode-se utilizar o princípio de funcionamento da Ponte de Graetz, no qual o interruptor a ser conduzido em cada intervalo é aquele correspondente ao grupo que possui o maior valor absoluto da tensão instantânea de fase (BARBI, 2006). Com isso, considerando as regras para o funcionamento da ponte, expostas na Equação 1, entende-se que as duas chaves pertencentes ao hemisfério oposto e a braços de condução diferentes devem ser moduladas (BARBI, 2006).

Das regras anteriormente explicadas e da Figura 13, pode-se obter o Quadro 1, na qual o valor 1 indica que o interruptor conduz naquele subperíodo, m_a , m_b e m_c são os sinais modulados de fase, $1 - m_a$, $1 - m_b$ e $1 - m_c$ são os sinais complementares de fase, e 0 indica que o interruptor não conduz (GREFF, 2009).

Do Quadro 1 obtém-se o Quadro 2, no qual são expostos os estados possíveis segundo os interruptores que modulam ou encontram-se continuamente habilitados na condução (GREFF, 2009). Portanto, de acordo com as regras da modulação da Ponte de Graetz, definem-se os seis estados que descrevem as demais técnicas de modulação SPWM (GREFF, 2009).

Quadro 1 – Modulação dividida nos subperíodos de 60 graus

Subperíodo	S1	S2	S3	S4	S5	S6
0°-60°	m_a	0	$1 - m_a$	0	1	0
60°-120°	1	0	0	0	$1 - m_c$	m_c
120°-180°	$1 - m_b$	m_b	0	0	0	1
180°-240°	0	1	0	m_a	0	$1 - m_a$
240°-300°	0	$1 - m_c$	m_c	1	0	0
300°-360°	0	0	1	$1 - m_b$	m_b	0

Fonte: Greff 2009.

Quadro 2 – Representação dos estados e sua ativação dos semicondutores

Estado	S1	S2	S3	S4	S5	S6
1		1				1
2	1				1	
3	1					1
4			1	1		
5		1		1		
6			1		1	

Fonte: Greff 2009.

Após o estabelecimento destes Estados, pode-se analisar o funcionamento da técnica de modulação por Três Níveis, baseada na integração de Estados Contíguos.

2.3.2 SPWM por Estados Contíguos

A estratégia SPWM por Estados Contíguos foi desenvolvida para suprimir a presença de componentes de alta frequência geradas pela ponte retificadora (WANG; OOI, jul. 1993). Tal presença implica na necessidade de inclusão de filtros de entrada, para anular essas componentes na corrente de linha (WANG; OOI, jul. 1993).

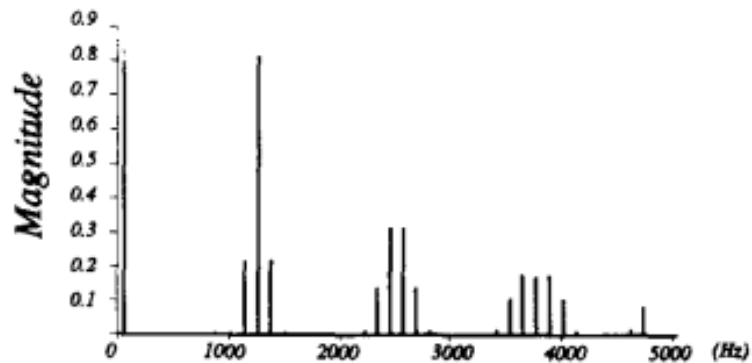
Wang e Ooi (jul. 1993) propõe a analisam a introdução de um terceiro nível na modulação utilizando a transformação aritmética dos sinais SPWM de dois níveis (+1 e -1) em três níveis (+1, 0 e -1). Tal transformação pode ser observada na Equação 3.

$$\begin{bmatrix} y_a(t) \\ y_b(t) \\ y_c(t) \end{bmatrix} = \frac{1}{2} \cdot \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} m_a(t) \\ m_b(t) \\ m_c(t) \end{bmatrix} \quad (3)$$

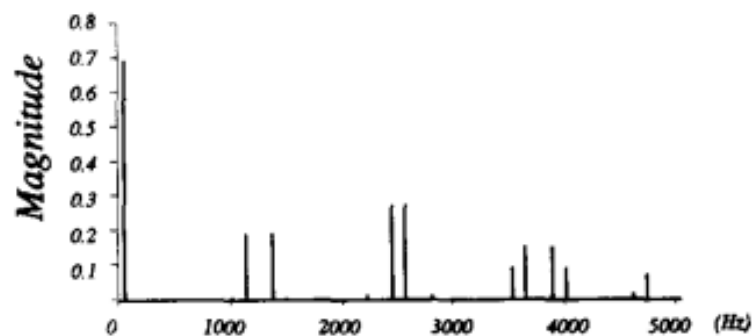
Sob a análise espectral da modulação trilogica, Wang e Ooi (jul. 1993) expõe a Figura 14, que demonstra a redução de harmônicas de alta frequência no sinal trilógico (b) comparado ao sinal bilógico (a). O sinal analisado possui onda portadora de 1260 Hz e, através de seu espectro, nota-se a eliminação das harmônicas de múltiplos

integrais ($n=1,3,\dots$) e um conjunto de bandas laterais ($2 \cdot 1260 \pm 2 \cdot 60\text{Hz}$) (WANG; OOI, jul. 1993).

Figura 14 – Análise de espectro de SPWM bilógico (a) e trilógico (b)



(a)



(b)

Fonte: Wang e Ooi (jul. 1993).

O Quadro 3, feito com base na Equação 3, mostra os estados estabelecidos nessa modulação. Ademais, pode-se notar a inclusão dos estados nulos D, E e F, que disponibilizam uma circulação de corrente de carga em roda-livre, implicando na corrente de linha de entrada nula (GREFF, 2009).

Na lógica de acionamento, é necessário considerar os estados contíguos como estados de transição, implicando que somente um interruptor terá sua condução alterada (GREFF, 2009). A Figura 15 demonstra tal característica de transição, na qual podem ser vistos três estados por subperíodo, um estado de transição entre subperíodos, um semicondutor continuamente habilitado entre estados e a utilização dos estados nulos (GREFF, 2009).

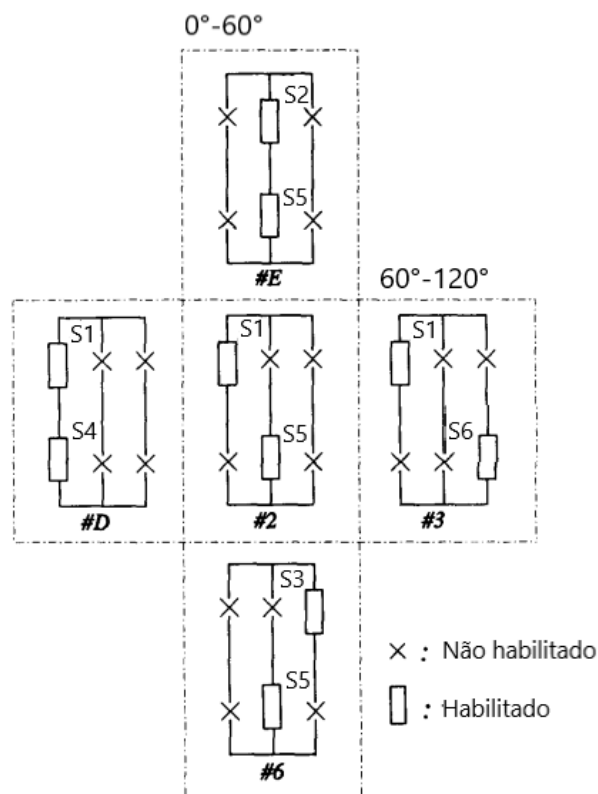
A partir da Figura 15, entende-se que o último estado de um subperíodo está

Quadro 3 – Estados de modulação em dois e três níveis

Estado	Dois-Níveis			Três-Níveis			Superior			Inferior		
	X1	X2	X3	Y1	Y2	Y3	S1	S2	S3	S4	S5	S6
1	+1	+1	-1	0	+1	-1		1				1
2	+1	-1	+1	+1	-1	0	1				1	
3	+1	-1	-1	+1	0	-1	1					1
4	-1	+1	+1	-1	0	+1			1	1		
5	-1	+1	-1	-1	+1	0		1		1		
6	-1	-1	+1	0	-1	+1			1		1	
D,0	± 1			0			1			1		
E,0	± 1			0				1			1	
F,0	± 1			0					1			1

Fonte: Greff (2009).

Figura 15 – Transição dos estados envolvidos entre 0° e 120°

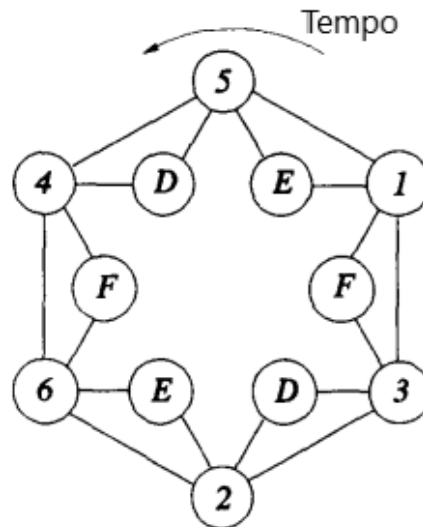


Fonte: Adaptado de Wang e Ooi (jul. 1993).

presente no próximo. Com base nisso, pode-se usar o diagrama exposto na Figura 16 como referência dos estados de modulação em um período completo (WANG; OOI, jul. 1993).

Ademais, segundo Greff (2009), pode-se utilizar tal diagrama para construir o Quadro 4, que mostra a sequência de modulação, o estado nulo que irá atuar como pivo e transição de estados entre e dentro de cada subperíodo.

Figura 16 – Diagrama da transição de estados na modulação de Estados Contíguos



Fonte: Adaptado de Wang e Ooi (jul. 1993).

Quadro 4 – Sequência de transição de estados em cada subperíodo

Subperíodo	Sequência					Contíguo
0°-60°	202	606	202	606	202	E
60°-120°	303	202	303	202	303	D
120°-180°	101	303	101	303	101	F
180°-240°	505	101	505	101	505	E
240°-300°	404	505	404	505	404	D
300°-360°	606	404	606	404	606	F

Fonte: Greff (2009).

Com a determinação das sequências de transição para todo um período, pode-se entender como a modulação de Estados Contíguos em um RTUB, agora chamada por Greff (2009) de Três níveis, irá atuar e como pode ser implementada.

2.3.3 Modulação SPWM por Três Níveis em Retificador Buck Unidirecional

A estratégia de modulação SPWM de Estados Contíguos apresentou, nas simulações expostas na tese de Greff (2009), melhores resultados na redução de complexidade do filtro RCL de saída e entrada se comparada à estratégia SPWM Contínua. Por isso, sua adaptação a uma arquitetura unidirecional, chamada de SPWM por Três Níveis, foi escolhida para ser implementada nesse projeto.

Em um retificador Buck unidirecional, pode-se obter uma estratégia simplificada, uma vez que os passos lógicos para garantir a passagem unidirecional de corrente podem ser eliminados, assim como os estados nulos de condução, visto que o diodo de roda-livre incluído no protótipo já assegura tal característica (GREFF, 2009). Com isso, observa-se, através do Quadro 5, os resultados da transformação lógica na Equação 3,

seus respectivos estados e quais chaves serão acionadas nesses (GREFF, 2009).

Quadro 5 – Modulação e transformação para três níveis em Buck Unidirecional

Estado	Dois-Níveis			Três-Níveis			Interruptores		
	X1	X2	X3	Y1	Y2	Y3	S1	S2	S3
1	+1	+1	-1	0	+1	-1		1	1
2	+1	-1	+1	+1	-1	0	1	1	
3	+1	-1	-1	+1	0	-1	1		1
4	-1	+1	+1	-1	0	+1	1		1
5	-1	+1	-1	-1	+1	0	1	1	
6	-1	-1	+1	0	-1	+1		1	1
0	± 1			0			Roda-Livre		

Fonte: Greff (2009).

Observando o Quadro 5, nota-se que os estados 1, 2 e 3 são equivalentes aos estados 6, 5 e 4, respectivamente. Desse modo, pode-se reduzir o mesmo para o Quadro 6, que tem os todos os estados de modulação diferentes para todas as chaves do Retificador Buck Unidirecional (GREFF, 2009).

Quadro 6 – Simplificação da lógica de estados na modulação em Três Níveis

Estado	Interruptores		
	S1	S2	S3
1		1	1
2	1	1	
3	1		1
0	Roda-Livre		

Fonte: Greff (2009).

Assim, com a teoria do acionamento das chaves, pode-se simular a modulação em um ambiente virtual para avaliar o comportamento do dispositivo em uma situação ideal.

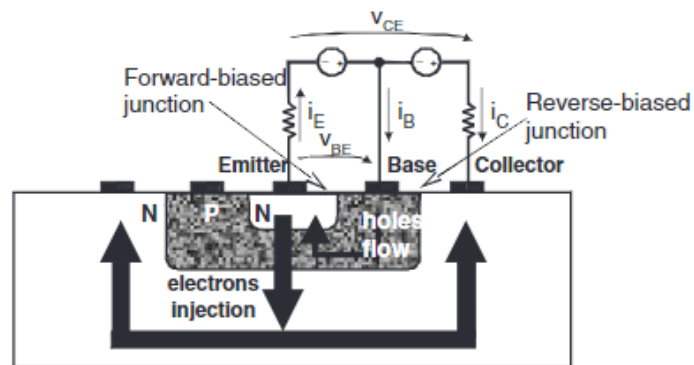
2.4 TRANSISTORES DE POTÊNCIA

Transistores são dispositivos eletrônicos semicondutores que têm a capacidade de controlar o fluxo de corrente elétrica e amplificar sinais, sendo fundamentais para o funcionamento de muitos dispositivos eletrônicos modernos (RASHID, 2011).

Um dos tipos mais comuns de transistores são os transistores bipolares de junção (BJTs), observado na Figura 17, compostos por três camadas de material semicondutor (silício) (RASHID, 2011). Essas podem ser do tipo P (material com excesso de lacunas) e N (material com excesso de elétrons), o que resulta na possibilidade de dois tipos de transistores BJT: NPN e PNP (RASHID, 2011).

Esse tipo de chave possui três terminais: emissor (E), base (B) e coletor (C), e

Figura 17 – Desenho de um BJT teórico



Fonte: Rashid (2011).

o fluxo de corrente ocorre entre o coletor e o emissor, sendo controlado pela corrente aplicada à base (RASHID, 2011). Quando isso acontece, o transistor entra em modo de amplificação, permitindo que uma pequena corrente de base controle uma maior do coletor (RASHID, 2011).

Nos diferentes tipos dessas chaves, a diferença fundamental está na polaridade das camadas semicondutoras que compõem o dispositivo influenciando na direção do fluxo de corrente, como no BJT NPN, a corrente flui do emissor para o coletor, e no PNP, a corrente flui do coletor para o emissor (RASHID, 2011).

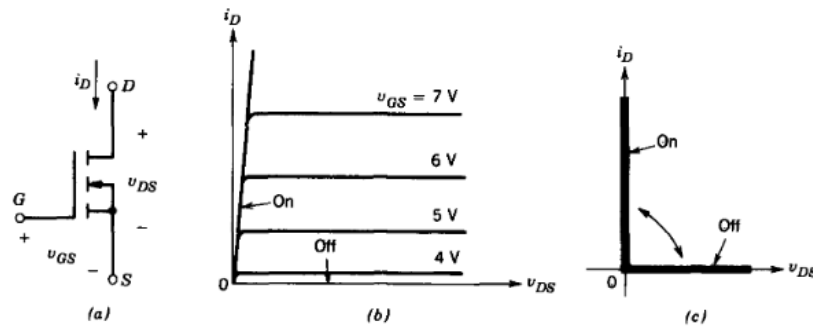
Eles podem ser utilizados tanto como amplificadores, nos quais pequenas variações de corrente ou tensão na base amplificam a corrente de coletor ou a tensão entre o coletor e o emissor, quanto como chaves eletrônicas, nas quais é acionado controlando a corrente de base (RASHID, 2011).

Outro modelo comum de transistores de potência são os Transistores de Efeito de Campo (FETs) que são compostos por um único tipo de semicondutor, possuindo uma região denominada porta (GATE) que controla o fluxo de corrente entre outros dois terminais: dreno e fonte. Dentre seus diferentes tipos, os transistores de efeito de campo semicondutor de óxido metálico (MOSFETs), ilustrados na Figura 18, são os mais comuns (MOHAN; UNDELAND; ROBBINS, 1995).

Esses são construídos com um substrato de silício e uma camada de óxido isolante e possuem três terminais: dreno (D), fonte (S) e porta (G), com o substrato de silício dopado para criar uma região chamada canal, que controla o fluxo de corrente (MOHAN; UNDELAND; ROBBINS, 1995).

Com uma tensão adequada aplicada à porta, ocorre a formação de um campo elétrico que modifica a camada de condução no substrato, permitindo controlar a corrente que flui entre o dreno e a fonte (MOHAN; UNDELAND; ROBBINS, 1995). O MOSFET opera em modo de condução por efeito de campo, e a corrente flui sem a

Figura 18 – (a) Símbolo, (b) comportamento e (c) comportamento ideal de um FET



Fonte: Mohan (1995).

necessidade de uma corrente de controle, sendo amplamente utilizados devido à sua alta eficiência, baixo consumo de energia e alta velocidade de chaveamento quando comparado a outros tipos de chaves (MOHAN; UNDELAND; ROBBINS, 1995).

2.4.1 Comparação entre Mosfets e BJTs em alta frequência

Para aplicações em alta frequência, os transistores de efeito de campo de metal-óxido-semicondutor (MOSFETs) tendem a ser a escolha mais comum e eficiente, devido à características que os tornam adequados para utilização nessa operação (RASHID, 2011):

- Possuem capacidade de chaveamento rápida, podendo ligar e desligar em altas frequências (RASHID, 2011).
- Têm reduzida capacitância de entrada, reduzindo a carga capacitiva no circuito de entrada e ajudando a evitar perdas de sinal (RASHID, 2011).
- Detêm baixa resistência de saída, fornecendo uma melhor correspondência de impedância e minimizar perdas de sinal (MOHAN; UNDELAND; ROBBINS, 1995).
- Apresentam maior eficiência em comparação com os transistores bipolares de junção (BJTs) em maiores frequências, apresentando menor dissipação de potência e menor consumo de energia (RASHID, 2011).

No entanto, é importante considerar que a escolha entre MOSFETs e BJTs para uma aplicação de alta frequência também depende do contexto específico, dos requisitos de desempenho, do custo, dos materiais disponíveis e de outros fatores do projeto (RASHID, 2011).

2.5 GATE DRIVERS

Com o objetivo de acionar as chaves utilizadas em projetos de potência por microcontroladores, é necessário o uso do *gate driver*, componente que iguala o nível lógico dos dois dispositivos que geralmente operam em tensões diferentes, garantindo

o chaveamento rápido e confiável dos transistores (MOHAN; UNDELAND; ROBBINS, 1995).

Segundo Mohan et al. 1995, a principal função é fornecer o sinal necessário para carregar e descarregar rapidamente a capacitância de entrada do transistor de potência, permitindo um controle eficiente da corrente de saída. Isso é especialmente crítico em aplicações de alta frequência, onde a rápida comutação é essencial para minimizar perdas de energia e garantir um desempenho aceitável do sistema (MOHAN; UNDELAND; ROBBINS, 1995).

Pode-se dividir o funcionamento dos *gate drivers* em três estágios (MOHAN; UNDELAND; ROBBINS, 1995):

- Estágio de entrada, no qual o sinal de controle é recebido e o isolamento galvânico é realizado, protegendo o circuito de controle. Isso é realizado com o uso de optoacopladores ou transformadores de pulso (MOHAN; UNDELAND; ROBBINS, 1995);
- Estágio de amplificação, no qual ocorre a elevação da tensão do sinal de controle para o nível necessário de controle da porta do dispositivo semiconductor, feito por meio de circuitos de amplificação de tensão, como amplificadores operacionais ou transistores de ganho (MOHAN; UNDELAND; ROBBINS, 1995);
- Estágio de saída, no qual a corrente necessária é fornecida para carregar e descarregar rapidamente a capacitância de entrada do transistor de potência, devendo ser capaz de fornecer correntes elevadas durante um curto período de tempo, a fim de garantir um chaveamento rápido e eficiente (MOHAN; UNDELAND; ROBBINS, 1995).

Além desses fatores, os *drivers* também podem incluir recursos adicionais, como proteção contra sobretensão, temperatura e corrente excessiva, recursos de ajuste de tempo de subida e descida do sinal de controle, permitindo ajustar a velocidade de chaveamento do transistor (MOHAN; UNDELAND; ROBBINS, 1995).

3 DESENVOLVIMENTO DO RETIFICADOR

Considerando-se as informações nos capítulos anteriores como base e entendendo que as primeiras etapas do projeto foram realizadas nos trabalhos de Kawakami (2019) e Lima (2020), este capítulo aborda a aplicação da teoria introduzida no Capítulo 2 e explica os métodos utilizados no desenvolvimento do protótipo.

Em primeiro momento, é realizada a revisão dos módulos previamente concebidos, a fim de registrar seu funcionamento e adaptações feitas no projeto. Tal etapa envolve a análise dos circuitos utilizados, o registro dos atributos dos elementos de potência, a verificação das polaridades dos dispositivos e os testes de componentes.

Na sequência, analisa-se as capacidades do novo microcontrolador utilizado, delimita-se os recursos utilizados na parte do controle dos acionamentos, determina-se a estratégia usada na sincronização das fases de entrada e projeta-se a estrutura geral do código para o controle do protótipo. Sob o viés da validação elétrica do dispositivo, estabelece-se os critérios dos testes a serem realizados e explica-se os objetivos dos mesmos.

Além disso, as lógicas e resultados das simulações são apresentados, demonstrando o funcionamento de seus módulos e métodos de implementação da modulação em ambiente virtual. Com isso, a construção dos vetores de acionamento utilizados no protótipo é apresentada em seguida, finalizando a etapa do desenvolvimento do software.

3.1 REVISÃO DO CIRCUITO UTILIZADO

O trabalho de Kawakami 2019 demonstra o projeto de placas de circuitos modulares para a construção do protótipo, enquanto Lima 2020 adapta, atualiza e constrói os circuitos, incluindo trilhas para a instalação de um filtro snubber. Analisando os protótipos citados, entende-se que as placas propostas para esse trabalho podem ser divididas em três:

- Circuito amostrador, cujo propósito é adequar os sinais senoidais recebidos da fonte variável trifásica ao nível lógico do microcontrolador utilizado.
- Circuito Gate driver, que tem a função de aumentar o nível de tensão de saída do microcontrolador para o nível nominal de acionamento dos semicondutores, garantindo a velocidade esperada de chaveamento.
- Braços de potência, que possuem o objetivo de receber a tensão alternada na entrada e, através da modulação dos semicondutores, fornecer a tensão chaveada na saída.

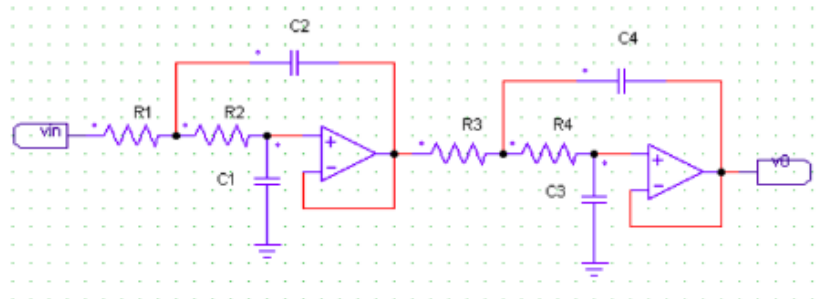
Desse modo, os esquemáticos dos circuitos apresentados são analisados, junto

com os dispositivos incluídos em sua montagem e a integridade elétrica dos aparelhos.

3.1.1 Circuito de Condicionamento de Sinais

O circuito amostrador utilizado no projeto foi desenvolvido por Kawakami (2019) condiciona e adapta os sinais recebidos da fonte trifásica de entrada (VARIAC) para o microcontrolador utilizado. Ele faz isso por meio dos filtros Sallen-Key de quarta ordem em cada fase, observados na Figura 19, que amortecem a influência de frequências intrusas causadas pelo chaveamento, buscando assegurar a leitura correta das ondas pelo microcontrolador.

Figura 19 – Filtros Sallen Key de quarta ordem utilizados no condicionamento dos sinais



Fonte: Kawakami (2019).

Assim, no desenvolvimento do protótipo, é importante registrar os valores de frequência de corte (f) e fator de qualidade (Q), assim como aqueles dos resistores (R_1 , R_2 , R_3 e R_4) e capacitores (C_1 , C_2 , C_3 e C_4) do filtro calculados por Kawakami (2019) e expostos na Tabela 1.

Tabela 1 – Dimensões dos filtros Sallen Key

Sigla	Valor	Unidade
Q	0.707	
f	60	kHz
R_1	150	$k\Omega$
R_2	560	$k\Omega$
R_3	56	$k\Omega$
R_4	1.5	$M\Omega$
C_1	0.1	nF
C_2	1	nF
C_3	0.1	nF
C_4	1	nF

Fonte: Kawakami (2019).

Os amplificadores operacionais estão contidos no circuito OPA2234P (TEXAS INSTRUMENTS, 1996), que possui dois por módulo. Além disso, nota-se também a

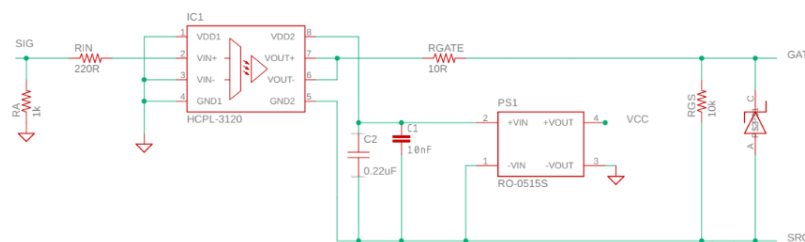
presença de um potenciômetro de alta resistência ($10k\Omega$) na entrada de cada fase, que atua como ganho linear variável pelo operador, além de um condicionador de sinal resistivo que aplica um *offset* de 1,5V na onda gerada, tornando-a adequada para a leitura nos conversores analógico digitais do microcontrolador.

Por último, é importante registrar que as portas de entrada para fases V_A, V_B e V_c são atribuídas, respectivamente, para as portas de leitura analógica ADCIN14, ADCINC3 e ADCINB3 do microcontrolador.

3.1.2 Gate drivers

Os Gate drivers utilizados no projeto foram construídos por Lima (2020) e desenvolvidos pelo Laboratório de Energias Renováveis (GREEN) da Universidade Federal de Santa Catarina, no campus Joinville. Pode-se notar, através da Figura 20, os estágios de recebimento de sinais em SIG, isolamento de comando no circuito optoacoplador HCPL-3120 (AVAGO TECHNOLOGYS LIMITED, 2008), troca de nível de tensão no circuito RO-0515S (RECOM INTERNATIONAL POWER, 2006) e emissão de sinal com nível lógico modificado em GATE.

Figura 20 – Projeto elétrico do módulo gate driver



Fonte: Kawakami (2019).

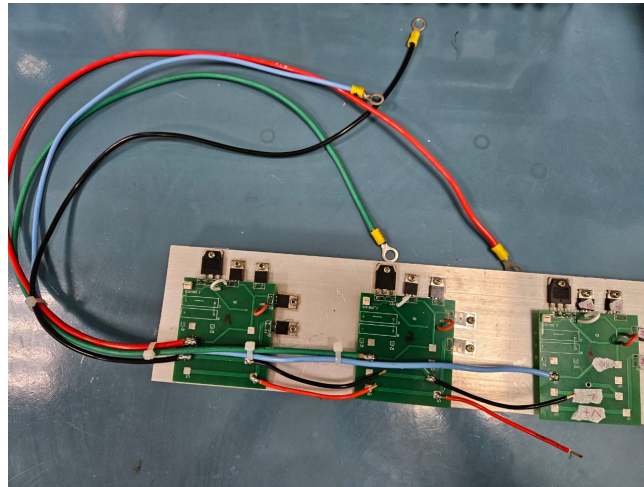
3.1.3 Circuito de Potência

Os braços de potência do protótipo, observados na Figura 21, foram projetados por Kawakami (2019) e posteriormente modificados por Lima (2020), seguem a arquitetura modular de circuitos retificadores unidirecionais trifásicos, exibidos no Capítulo 2: Fundamentação Teórica.

Pode-se observar, na Figura 21, a inclusão do dissipador térmico 10425L da HS (HS DISSIPADORES, 2015) no trabalho de Lima 2020, que dimensiona as características térmicas e conclui que o modelo possui as qualidades necessárias para manter a temperatura do protótipo estável em condição nominal (Potência de saída de 3 kW e tensão de saída de 60V).

O dimensionamento elétrico do circuito de potência foi realizado por Kawakami

Figura 21 – Braços de potência para chaveamento das fases



Fonte: Autor (2023).

(2019), e Lima (2020) escolheu o diodo C4D20120A (CREE, INC., 2014) e o transistor bipolar de junção FGA25N120ANTD (FAIRCHILD SEMICONDUCTOR, 2005) para utilização no projeto.

3.2 CIRCUITO MICROCONTROLADO

O novo sistema embarcado LAUNCHXL-F28379D (Delfino) (TEXAS INSTRUMENTS, 2021) da Texas Instruments® substitui o antigo controlador Hercules LaunchPad RM42 usado no trabalho de Lima 2020 como o circuito de controle do retificador desenvolvido. Tal mudança ocorre por conta da descontinuação do antigo microcontrolador, da semelhança na disposição dos pinos lógicos e das características de processamento do novo dispositivo.

Devido ao posicionamento dos pinos de entrada e saída nos microcontroladores da Texas Instruments® ser padronizada, nota-se, através da Figura 22, que as portas lógicas dos microcontroladores atual e anterior e são compatíveis, resultando em nenhuma modificação necessária na placa de aquisição de sinais. Assim, é importante, também, a análise do novo hardware empregado, a fim de definir os recursos que serão utilizados na implementação do projeto.

A plataforma de desenvolvimento LAUNCHXL-F28379D embarca o processador TMS320F2837xD (TEXAS INSTRUMENTS, 2021), fornecendo portas de entrada lógicas, botões programáveis, LEDs embutidos e uma interface USB XDS100V2 JTAG conectada isoladamente para debug em tempo real e programação em flash. Ademais, seu processador tem um clock máximo de 200MHz e possui dois núcleos, 1 MB de memória Flash, ADCs de 16 ou 12 bits, comparadores para o disparo de interrupções, DACs de 12 bits, filtros de sincronização delta-sigma e canais PWMs de

3.2.3 Interrupções

Com o acionamento cíclico do ADC, medem-se as três ondas senoidais de entrada, escolhendo uma como a principal e determinando o atraso fasorial das outras. A escolha de uma onda como principal facilita o monitoramento do estado da onda no tempo, permitindo a identificação de suas fases e a sincronização do acionamento das chaves.

A fim de implementar tal sincronização do acionamento das chaves com a fase da onda, é necessário o uso de um mecanismo incluído no microcontrolador denominado interrupção. Esse permite que um evento específico, seja em hardware ou em software, interrompa a execução normal do programa e transfira o controle para uma rotina de tratamento de interrupção pré-definida (as vezes chamada de "handler" ou "Interrupt Service Routine (ISR)") (TEXAS INSTRUMENTS, 2021).

Desse modo, utiliza-se esse mecanismo, acionado a todo momento que o zero da função senoidal (Na parte crescente da onda) for detectado, para reativar a sequência de ativação naquele período de onda, recalibrando o acionamento quando um novo ciclo é iniciado. Assim, o erro de sincronização do acionamento ocasionados pelo clock interno do microcontrolador é zerado a cada período.

3.2.4 Timer

Com a detecção do começo de cada período de onda e a anulação do acumulado do clock do dispositivo, é importante notar que o acionamento das chaves dentro desse período também precisa ser periódico. Desse modo, entende-se que o acionamento SPWM escolhido precisa ser síncrono e, devido aos requisitos de projeto final, possuir frequências na ordem de centenas de kilo Hertz (LIMA, 2020).

Considerando tais fatores, implementa-se um modelo periódico de acionamento das chaves baseado no acionamento de Timers, que são periféricos que podem ser usados para medir intervalos de tempo ou gerar eventos em intervalos regulares. A frequência de acionamento pode ser escolhida e programada no Software do microcontrolador, podendo ser alterada através do programa (TEXAS INSTRUMENTS, 2021).

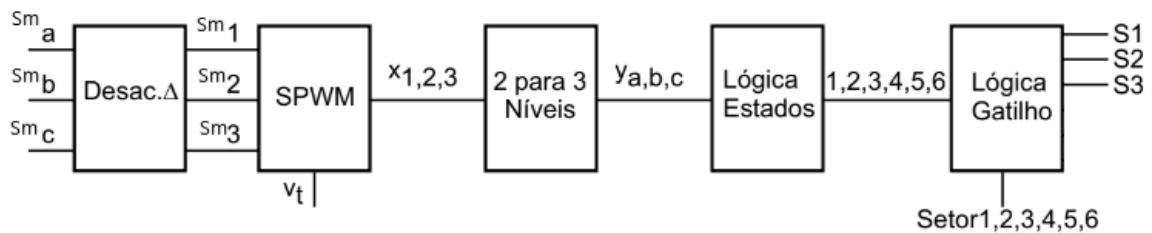
Com isso, é importante entender e simular o modelo efetivo do chaveamento, discutido na Seção 2.3.1, e o modo que o microcontrolador o irá processar e executar.

3.3 SIMULAÇÕES

As simulações foram realizadas a fim de estudar dados teóricos e estimar resultados de sistemas de maior complexidade, como no acionamento SPWM de alta frequência.

Para isso, o diagrama que representa a modulação será realizada no ambiente virtual é mostrado na Figura 23. Nesse, nota-se as etapas de desacoplamento de Y para Δ , a tradução dos sinais em delta para a modulação SPWM, a transformação de 2 para 3 níveis de lógica (-1, 0 e 1), a implementação das lógicas de estado e gatilho e a saída da modulação em três chaves (GREFF, 2009)).

Figura 23 – Diagrama da transformação e modulação SPW em três níveis



Fonte: Greff (2009).

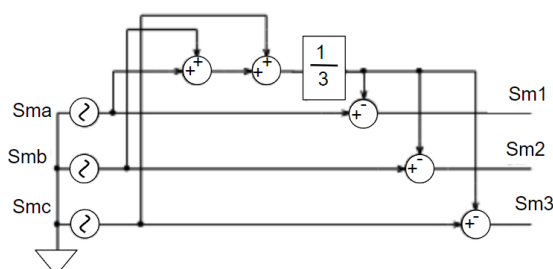
Seguindo essa lógica, pode-se implementar o ambiente de simulação modularmente, começando pelo desacoplamento de Y para Delta, observado na Figura 24a. Nessa, nota-se a entrada das três tensões senoidais de 60Hz em Y, a soma das três e sua divisão por três, e a sua consequente subtração das tensões senoidais de entrada para a obtenção das tensões equivalentes em Delta.

Após essa etapa, desenvolve-se a modulação SPWM, utilizando-se como entrada as três tensões senoidais em Delta e as comparando logicamente com uma onda triangular portadora bipolar através do circuito visto na Figura 24b.

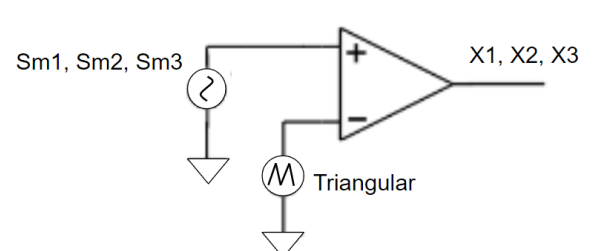
Após a formação dos perfis SPWM, utiliza-se a Equação 3 para se construir um circuito lógico que transforme esses nas saídas em três níveis, observado na Figura 25.

Figura 24 – Etapa de tradução das ondas de entrada em SPWM

(a) Circuito de transformação Y para Δ

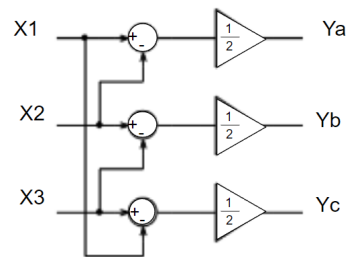


(b) Circuito para transformação SPWM



Fonte: Adaptado de Greff (2009).

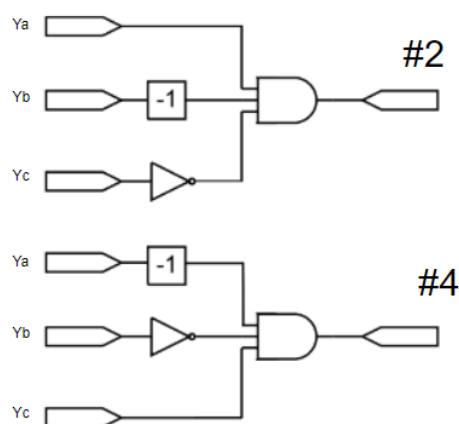
Figura 25 – Circuito lógico para transformação de dois para três níveis



Fonte: Adaptado de Greff (2009)..

Seguindo o diagrama da Figura 23, entende-se que o próximo passo seria a aplicação da lógica de estados a fim de garantir o seguimento do Quadro 3. Tendo dois estados representados na Figura 26, o circuito lógico tem como entrada as ondas em três níveis, e saída como a modulação em cada estado. Na etapa da Lógica de gatilho, necessita-se também de um sinal lógico positivo que atua como localizador de período da onda e mapeia um período inteiro em seis setores.

Figura 26 – Circuito de modulação de estados com base na saída da transformação de dois para três níveis

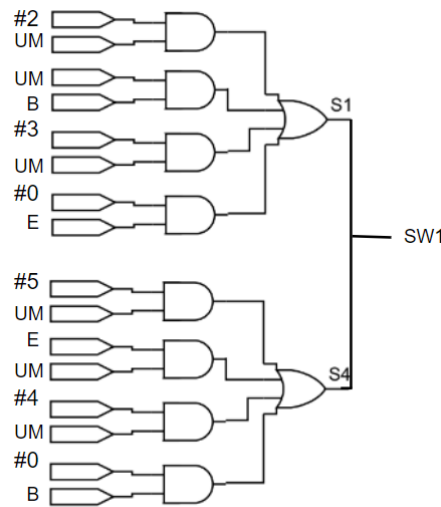


Fonte: Adaptado de Greff (2009).

Por fim, nota-se que a Figura 27 representa o acionamento das chaves em si, derivando da modulação de um Retificador Buck Bidirecional, uma vez que os estados nulos em roda-livre ainda estão presentes. Assim, adapta-se essa para a operação unidirecional com a junção de dois sinais compatíveis (No mesmo braço de potência) por uma porta lógica OR. Dessa forma, tem-se a modulação dos estados, a abertura incondicional das chaves em alguns setores, chamadas de pivôs, e o chaveamento do Estado nulo.

Com a modulação já implementada, pode-se observar também o perfil de

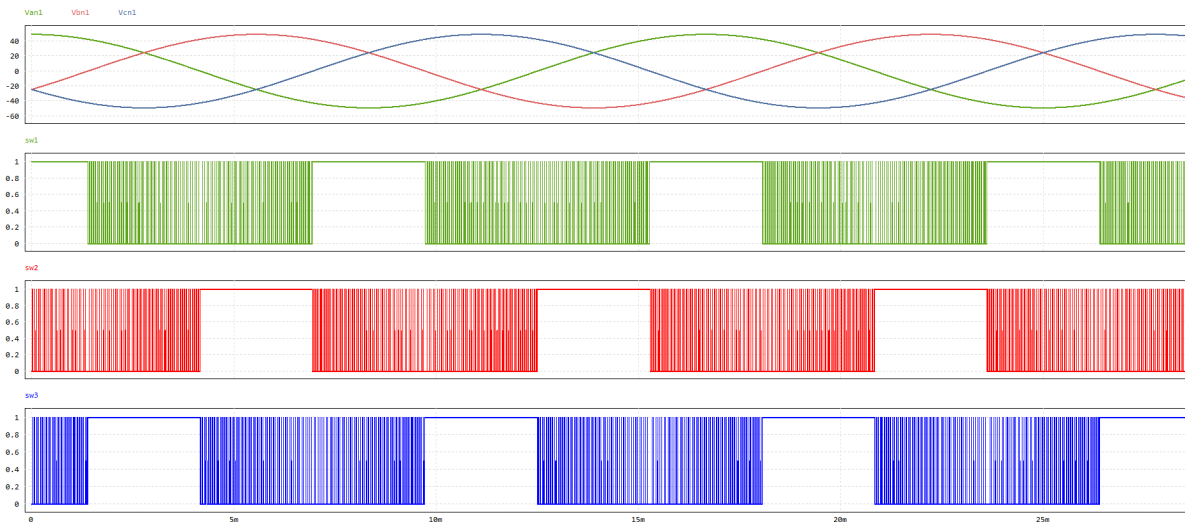
Figura 27 – Sinal de chaveamento S1



Adaptado de Greff (2009).

acionamento das chaves, exposto na Figura 28. Tal perfil terá que ser enviado do microcontrolador para os gate-drivers, que, assim, acionarão as chaves do dispositivo.

Figura 28 – Modulação SPWM em Três níveis vista nas chaves do RTUB em comparação com as ondas de entrada em Y



Fonte: Autor (2023).

Sob essa lógica, pode-se realizar testes em um RTUB virtual, a fim de se estudar o comportamento do mesmo frente à diferentes valores de frequência de portadora e de cargas RLC. Assim, estima-se valores seguros e resultados para testes físicos.

Para a simulação do protótipo real, é consultada a Tabela 2 dos requisitos de

projeto do trabalho de Kawakami (2019). A partir dessa, determina-se que os primeiros testes do protótipo devem ser tomados com valores alvo abaixo dos valores nominais, com a potência alvo arbitrariamente definida como 5% do valor projetado.

Tabela 2 – Requisitos nominais de projeto

Sigla	Valor	Unidade
$V_{\Phi,rms}$	127	V
P_0	3.0	kW
η	75	%
V_0	60	V
f_S	30	kHz
D_{Max}	0.5	
D	0.3	
$\% \Delta I_{Io}$	10	%
$\% \Delta V_0$	1	%
i_{mag}	10	%

Fonte: Kawakami (2019).

Na Tabela 2, entende-se que o dispositivo final é projetado para ter tensão de fase RMS ($V_{\Phi,rms}$) de 127V, potência de saída média (P_0) de 3kW, eficiência mínima (η) de 75% e tensão de saída média (V_0). No âmbito da modulação, determina-se uma frequência de chaveamento fixa (f_S) de 30kHz, com um *Duty cycle* médio (D) de 0,3 e máximo (D_{Max}) de 0,5. Além disso, estabelece-se, como taxa de variação máxima, 10% de corrente de saída ($\% \Delta I_{Io}$) e 1% de tensão de saída ($\% \Delta V_0$), com uma corrente magnetizante (i_{mag}) de 10%.

É importante notar que valores de carga e dos componentes indutivos e capacitivos foram limitados aos vistos na Tabela 3, por serem os únicos disponíveis no laboratório em tempo hábil. Levando isso em consideração e o fato de que o estado final do dispositivo envolve um conversor isolado controlado em sua saída, estabeleceu-se como critérios mínimos para sucesso a condução contínua de corrente, com preferência de variações de tensão de saída dentro de 5%.

Tabela 3 – Valores de carga e filtro de saída

Sigla	Valor	Unidade
R_0	20	Ω
C	450	μF
L	3.3	mH

Fonte: Autor (2023).

Além disso, também se utiliza uma relação de onda senóide-triangular na modulação SPWM de 50%, com a frequência de comutação em 10kHz. Tal frequência de comutação fora selecionada para garantir operação segura e detalhada do

microcontrolador, habilitando maior número de pontos por período da triangular e menor número de erros de disparo das portas lógicas se comparado a maiores frequências de operação.

Desse modo, pode-se ver na Figura 29 as ondas resultantes da simulação em uma situação ideal. Em seus resultados, destaca-se o alcance de 175,245W de potência média de saída com 59,202V de tensão média e 2,9601A de corrente média. Ademais, nota-se uma grande variação no regime transitório, que conta com picos de tensão de 106,994V e corrente de 5,3497A com tempo de acomodação de 47ms.

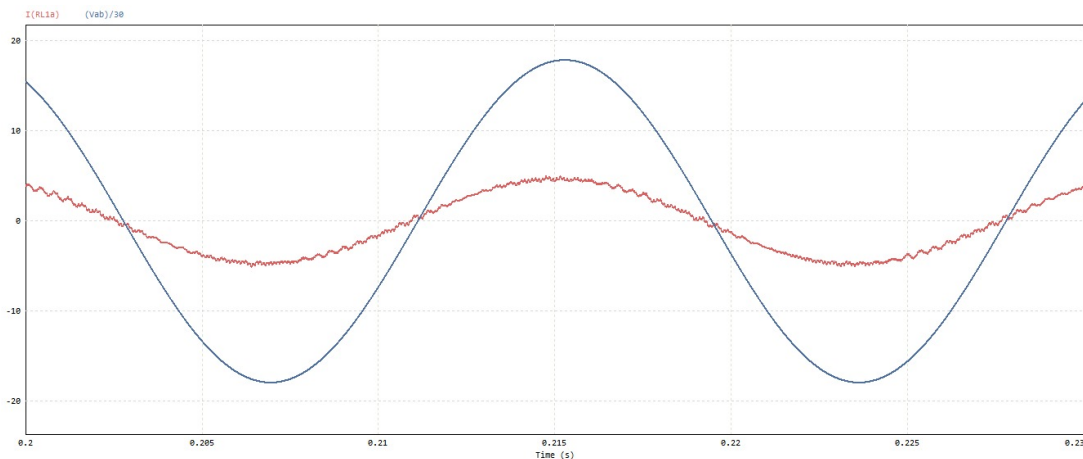
Figura 29 – Simulação do protótipo



Fonte: Autor (2023).

Com um valor de pico 80,727% maior que o valor médio, é interessante alterar a amplitude das ondas de entrada gradativamente durante o tempo, a fim de evitar operações fora de zona segura, fator que é possível devido a introdução do VARIAC no sistema. Além disso, observa-se que a variação de tensão e corrente em regime permanente foram de aproximadamente 1%. Esse resultado é considerado satisfatório pelos critérios definidos e será utilizado como base para o protótipo real.

Figura 30 – Tensão e corrente de linha no circuito de potência A



Fonte: Autor (2023).

Ademais, pode-se observar as formas de ondas da tensão e corrente de linha

na Figura 30, mostrando o formato senoidal das ondas e a introdução de componentes harmônicas na corrente, causada pelo perfil de chaveamento.

3.4 CÓDIGO

Sob a lógica da modulação em Três níveis para RTUB, implementa-se um código para gerar o perfil de acionamento da modulação, em Python, e o que controla o microcontrolador utilizado, no ambiente de programação Code Composer Studio®, a fim de comandar o chaveamento do dispositivo. Para o último, também se utiliza a biblioteca C2000 Ware® (TEXAS INSTRUMENTS, 2019), feita para dar acesso aos periféricos do dispositivo mais intuitivamente se comparada à anterior, ControlSuite® (TEXAS INSTRUMENTS, 2010).

Considerando a lógica de acionamento apresentada na Seção 2.3.1 e os recursos do microcontrolador utilizado, apresentados na Seção 3.1.14, pode-se traçar uma estratégia para a utilização dos módulos do dispositivo na implementação. Assim, tem-se Figura 31 como o diagrama da lógica geral do software envolvido.

Na análise dessa figura, considera-se a parte esquerda como os estados iniciais da lógica do código, nos quais ocorre a leitura das ondas senoidais pelo ADC do microcontrolador acionado pelo ePWM do mesmo. A partir dessa, o programa implementado encontra o zero relativo das funções senoidais, uma vez que o circuito de condicionamento, além de aplicar um ganho ao módulo da onda, também introduz um *offset* positivo, para que a onda medida esteja na faixa dos 0V a 3.3V do ADC das portas lógicas do microcontrolador.

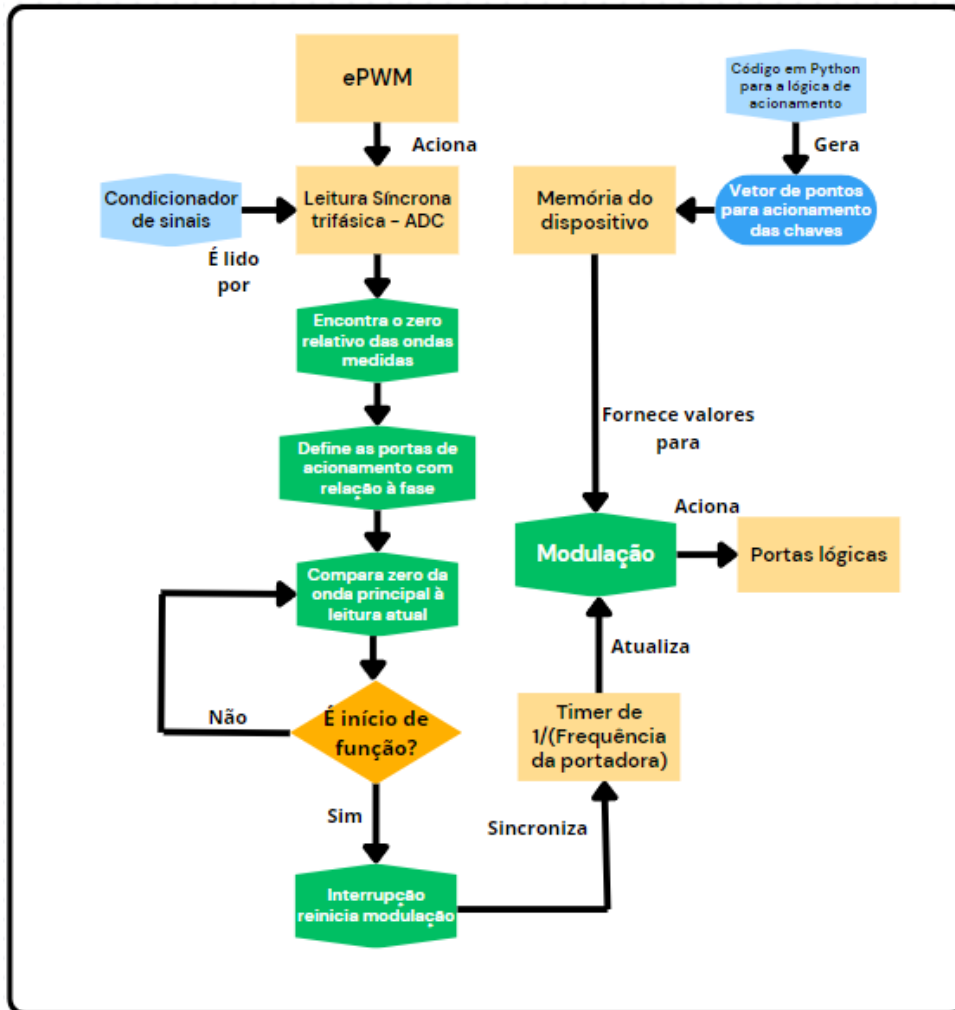
Após encontrar o zero relativo de uma onda, classificada como principal, mede-se a defasagem das outras duas a fim de definir quais ondas estão atribuídas para as portas lógicas utilizadas, e, assim, atribuir o vetor de modulação correto. Com a atribuição correta das ondas e suas portas lógicas, é iniciada a medição periódica da onda principal e a sua comparação com o zero relativo medido.

Em tal medição, o evento da função chegar ao seu zero relativo e estar em uma rampa de subida simboliza o início de um novo período, acionando o timer que ativa a modulação e possui a frequência de acionamento definida pelo usuário, equivalente à frequência da função portadora. A modulação iniciada aplica os valores binários dos vetores inseridos na memória do dispositivo, gerados pelo programa em Python.

Os vetores de valores binários do perfil do acionamento são gerados pelo código em Python, que segue a mesma lógica observada na simulação. Desse modo, é importante notar que os pontos representam o chaveamento durante um período da onda modulada, ou seja, $\frac{1}{60}$ segundos.

Tais vetores de pontos são exportados para a memória do microcontrolador,

Figura 31 – Retificador Trifásico Unidirecional Buck simulado



Fonte: Autor (2023).

sendo conferidos e aplicados às portas a cada reinício do timer de modulação. Ademais, é importante notar que, uma vez que erros de sincronização são comuns e podem ser desastrosos se acumulados, o ADC continua sendo acionado durante o processo de modulação, sendo responsável por detectar novas passagens em zero e reiniciar o processo de modulação sempre quando acontece.

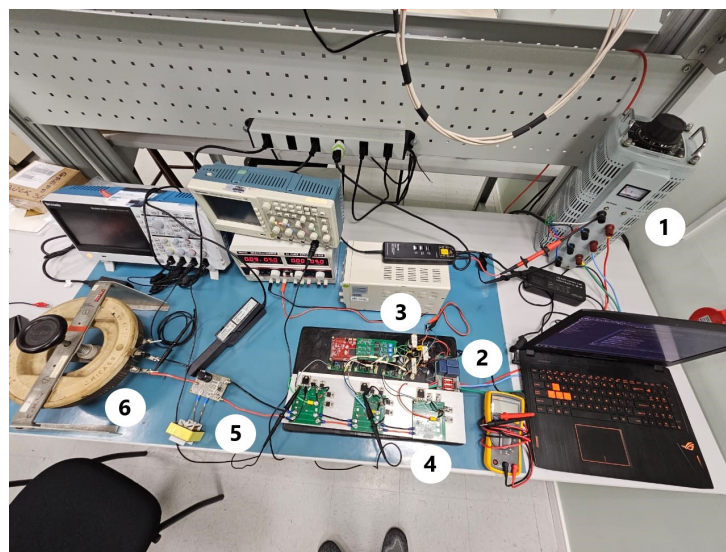
4 RESULTADOS EXPERIMENTAIS

Este capítulo aborda o protótipo final, os resultados dos testes dos módulos, do software e do RTUB no geral, além de discutir seus resultados e sua implicação no desempenho final. Assim, primeiramente, aborda-se o funcionamento dos gate drivers e transistores juntamente com a eficiência do software em encontrar o zero da onda de entrada, e, posteriormente, o teste do protótipo com diferentes configurações de filtros de entrada e saída, assim como de carga.

4.1 SETUP IMPLEMENTADO PARA OS TESTES

Com os módulos eletrônicos adaptados e software implementado, a versão de testes do protótipo é montada, tornando possível a avaliação do funcionamento de suas partes. Essa versão pode ser observado através da Figura 32.

Figura 32 – Protótipo final montado



Fonte: Autor (2023).

Além do dispositivo em si, visto nos itens 3 (Microcontrolador) e 4 (Braços de potência), podem ser observados na mesma figura um Variador de tensão trifásico (Item 1), que atuará como o fornecedor de ondas de entrada do protótipo. Além disso, nota-se a utilização de um filtro capacitivo na entrada (Item 2), um filtro RLC na saída (Item 5) e uma carga resistiva de alta potência (Item 6).

4.2 TESTES DOS GATE-DRIVERS

Para assegurar o funcionamento seguro e correto do acionamento dos transistores, avalia-se a qualidade do sinal de saída dos gate drivers e seu atraso em

relação ao sinal de comando do microcontrolador. Neste teste, a modulação em Três níveis é enviada para o gate driver na frequência de 10 kHz, medindo-se o tempo de resposta entre o sinal de 3.3V da porta do microcontrolador e o sinal de 15V do gate driver devidamente carregado.

Figura 33 – Medição da diferença de tempo entre sinais de subida das portas lógicas do microcontrolador e de um gate-driver



Fonte: Autor (2023).

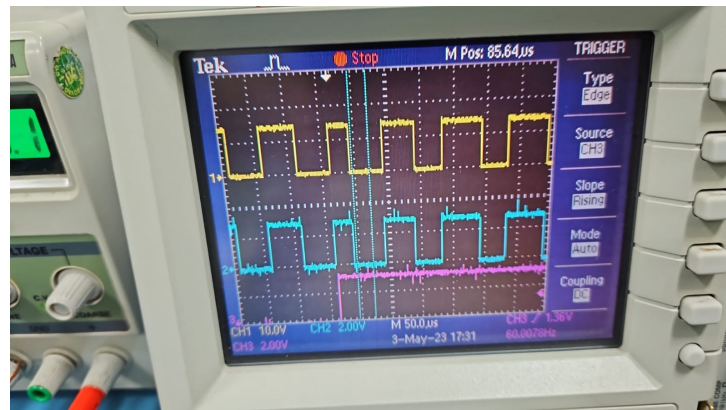
Na Figura 33, nota-se a diferença no tempo de acionamento dos dois sinais lógicos de amplitudes diferentes, sendo o sinal em azul no canal dois o sinal da porta lógica do microcontrolador, e o sinal em amarelo no canal um o sinal do gate-driver. Nota-se uma diferença de tempo medida de 320 nano segundos na rampa de subida, que pode ser comparada com o período de acionamento das chaves para se achar uma porcentagem relativa na diferença do tempo, como visto na Equação 4.

$$\frac{320 \cdot 10^{-9}}{\frac{1}{20000}} = 0,0064 \quad (4)$$

A fim de se estabelecer um parâmetro na qualidade de acionamento, adota-se um valor de 2% de diferença relativa temporal entre as respostas dos sinais lógicos como aceitável. Desse modo, de acordo com a Equação 4, a diferença de 0,64% se encontra dentro do aceitável e pode ser desconsiderada.

Na Figura 34, observa-se o perfil do sinal de saída dos gate-drivers comparados ao acionamento das portas do controlador e, de acordo com esse, entende-se que o sinal de saída modificado apresenta comportamento semelhante aos comandos recebidos, não possuindo variações de tensão abruptas e alcançando a amplitude requerida em todos os acionamentos. A diferença relativa de tempo também é medida na borda de descida, que possui uma diferença de 90 nano segundos do sinal do microcontrolador, sendo desconsiderada uma vez que é menor que a diferença de subida.

Figura 34 – Visualização do acionamento de um gate-driver baseado no comando do microcontrolador



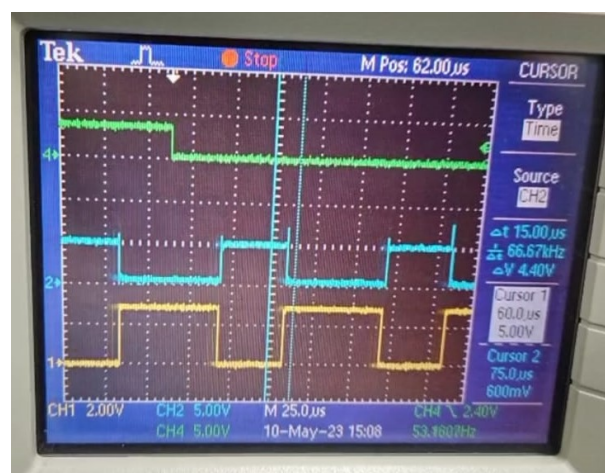
Fonte: Autor (2023).

4.3 TESTES DE CONDUÇÃO DOS TRANSISTORES

Os testes de condução dos transistores foram realizados a fim de verificar o funcionamento dos semicondutores utilizados em estado acionado e sua resposta ao chaveamento em 20 kHz. Desse modo, acopla-se um gate-driver às portas GATE e SOURCE do transistor e uma tensão contínua de 5V na porta DRAIN, com seu terra em SOURCE, para que o comportamento do chaveamento da tensão contínua possa ser observado.

Na Figura 35, nota-se que a medição realizada é dos canais DRAIN e SRC do transistor, uma vez que seu sinal é complementar àquele do chaveamento, caracterizando a condução e, conseqüentemente, a anulação da diferença de potencial. Além disso, é importante observar os picos de tensão nas bordas de subida do chaveamento, fator que pode acarretar danos ao semicondutor, se não protegido por um circuito snubber e operado em tensões mais elevadas.

Figura 35 – Visualização da resposta dos transistores ao chaveamento em 5V



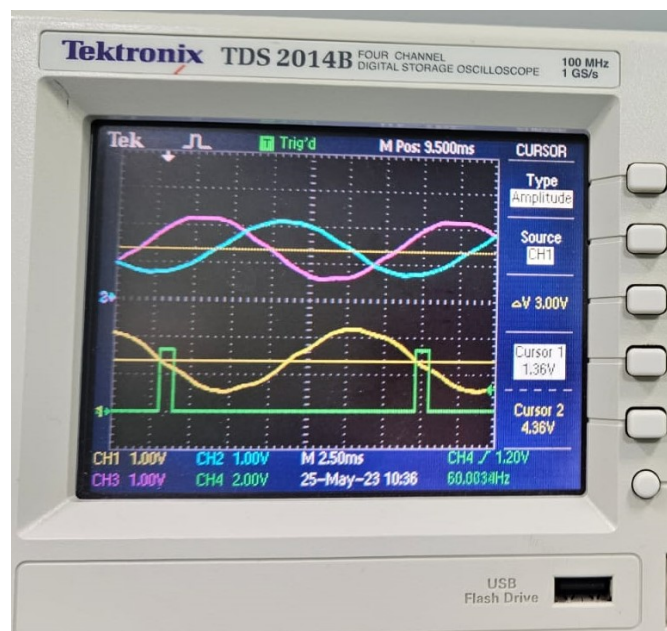
Fonte: Autor (2023).

4.4 TESTE DE SINCRONIZAÇÃO DE MODULAÇÃO

Os resultados do teste de sincronização da modulação e da detecção do zero das ondas senoidais de entrada pelo Software programado no microcontrolador são importantes para averiguar se o último é capaz de aplicar o chaveamento síncrono sem diferença de tempo significativa, definida arbitrariamente como 2%, entre o acionamento teórico e real. Desse modo, utiliza-se as portas lógicas do microcontrolador para mandar um sinal de 3,3V quando detectar o início de uma onda senoidal.

Assim, na Figura 36, observa-se o sinal lógico disparado, no canal 4, com a detecção do início de um novo período de onda no terminal de aquisição do ADC do microcontrolador. A diferença de tempo entre o zero real da função e a ativação do sinal foi de aproximadamente 20 nano segundos.

Figura 36 – Teste na detecção do zero da onda senoidal de entrada no canal 1

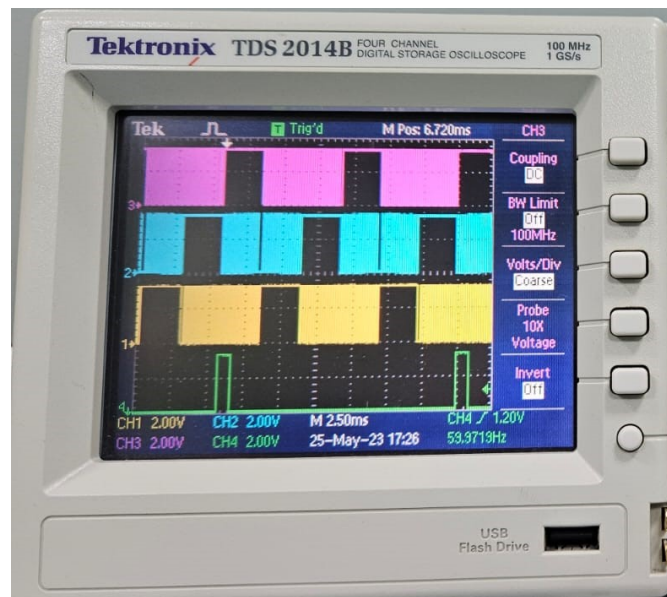


Fonte: Autor (2023).

Após o teste da detecção, testa-se o sincronismo e a atribuição correta de modulação às suas portas designadas. Através da Figura 37, constata-se a modulação correta do sinal principal, tomado como o sinal amarelo medido pelo canal 1, mas modulação invertida das ondas secundárias, observadas nos canais dois (Azul) e três (Roxo), se comparadas aos canais equivalentes na Figura 36.

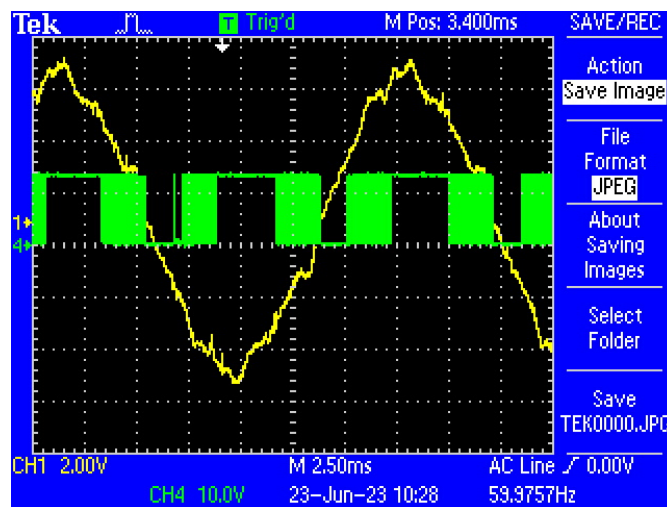
Além desses, realiza-se também um teste de sincronização entre a modulação e onda de entrada, exposto na Figura 38. Através desse, entende-se que a modulação encontra-se sincronizada uma vez que permite a passagem contínua de corrente para essa onda em seus picos e vales, chaveando sua transição.

Figura 37 – Modulação das três fases com lógica invertida entre canal 2 e canal 3



Fonte: Autor (2023).

Figura 38 – Modulação sincronizada com fase de entrada



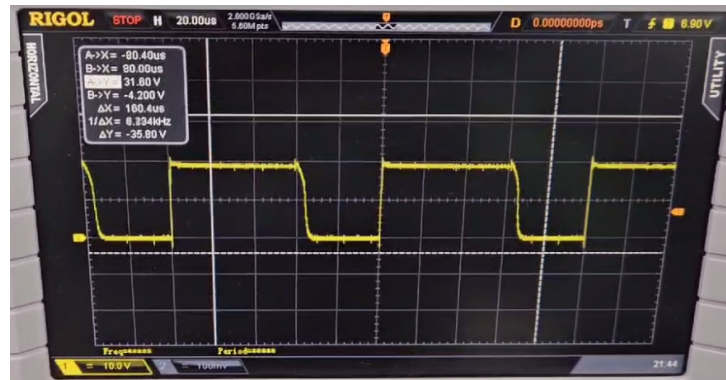
Fonte: Autor (2023).

4.5 TESTE DE CONDUÇÃO DOS BRAÇOS DE POTÊNCIA

O teste de condução dos braços tem o objetivo de validar o funcionamento do circuito que irá receber e chavear a rede trifásica. Nesse teste, inclui-se uma tensão contínua de 20V nos polos de entrada e negativo dos braços potência e aciona-se o semicondutor naquele braço com uma modulação PWM de 10kHz.

Como observado na Figura 39, a tensão contínua incluída nos terminais de saída pode ser observada seguindo o perfil de modulação, o que significa que não há descontinuidades no circuito e nem defeitos no semicondutor do mesmo.

Figura 39 – Teste de condução de um braço de potência



Fonte: Autor (2023).

Contudo, nota-se que existe uma ampliação no tempo de descida, levando $6,6\mu\text{s}$ para ser realizada, o que configura 13,2% de erro relativo de acordo com a Equação 4. Tal fator pode causar erros de desempenho na modulação do retificador e deve ser minimizado em projetos futuros.

Esse tempo de descida na tensão é causada pela capacitância inerente dos componentes utilizados. A fim de se reduzir esse erro, pode-se trocar os IGBTs por MOSFETs de resposta rápida e alterar o design do circuito para reduzir capacitâncias parasitas, além de aumentar a potência de entrada, aumentando a corrente disponível para carregar e descarregar as capacitâncias associadas aos componentes do circuito.

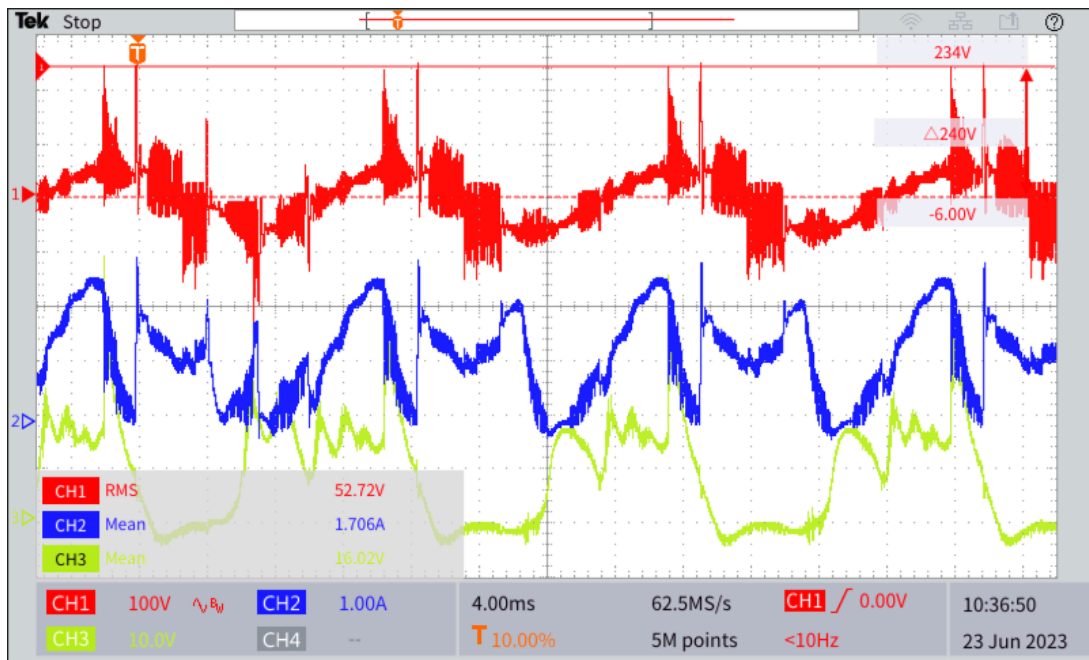
4.6 TESTE DE MODULAÇÃO TRIFÁSICA COM FILTRO DE SAÍDA

Este teste tem o objetivo de analisar a corrente e tensão de saída do protótipo e tornar mais visíveis eventuais erros de implementação. Utiliza-se a configuração simulada na Seção 3.1.5, sendo a carga de 20 Ohms, um capacitor eletrolítico de $450\mu\text{F}$, um indutor de $3,3\text{mH}$ e um diodo de roda livre. É importante notar que o filtro de saída foi feito com os componentes disponíveis em laboratório e não foram projetados especificamente para o protótipo.

Diversos testes foram realizados com diferentes tensões RMS de entrada, sendo medidos a tensão no GATE dos semicondutores, a tensão entre o DRAIN e SOURCE dos mesmos, a tensão de entrada em linha e a tensão e corrente de saída. Considerando as mudanças, é importante entender que o perfil de acionamento continua o mesmo.

Através da Figura 40, pode-se observar a introdução de picos e harmônicas na tensão de entrada com a atenuação de componentes de altas frequências e picos na corrente e tensão de saída. Além disso, nota-se a manutenção de valores positivos de tensão e corrente durante seguimentos específicos do período da onda, o que está de acordo com a arquitetura do dispositivo.

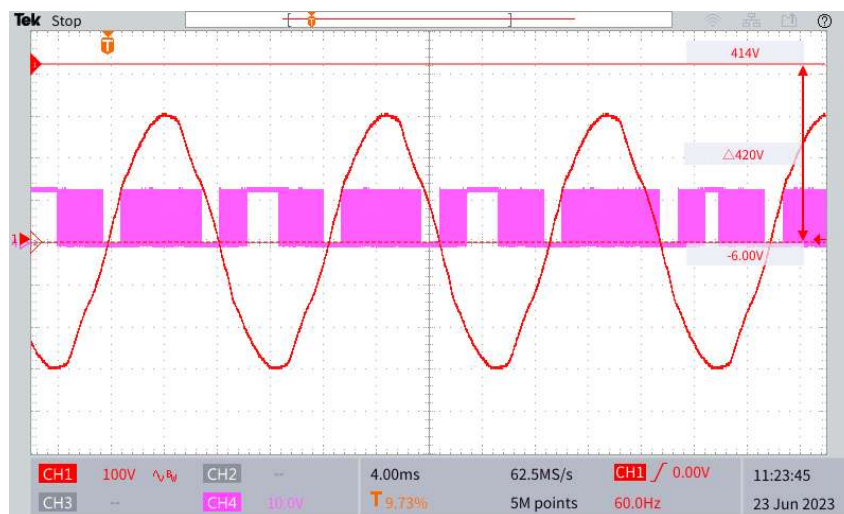
Figura 40 – Aquisição de teste com carga RCL com tensão RMS de entrada (CH1), tensão de saída (CH3) e corrente de saída (CH2)



Fonte: Autor (2023).

Ainda na mesma imagem, nota-se que ocorre o chaveamento da onda em seu estado de pico, fator que não deveria acontecer, denotando erro na ativação das chaves que é provavelmente causado pela dessincronização do Firmware ao ler as mudanças de estado causadas pelas componentes de alta frequência. Tal fato pode ser melhor observado na Figura 41, na qual o acionamento das chaves durante o teste é exposto, juntamente com a modulação errônea da forma de onda.

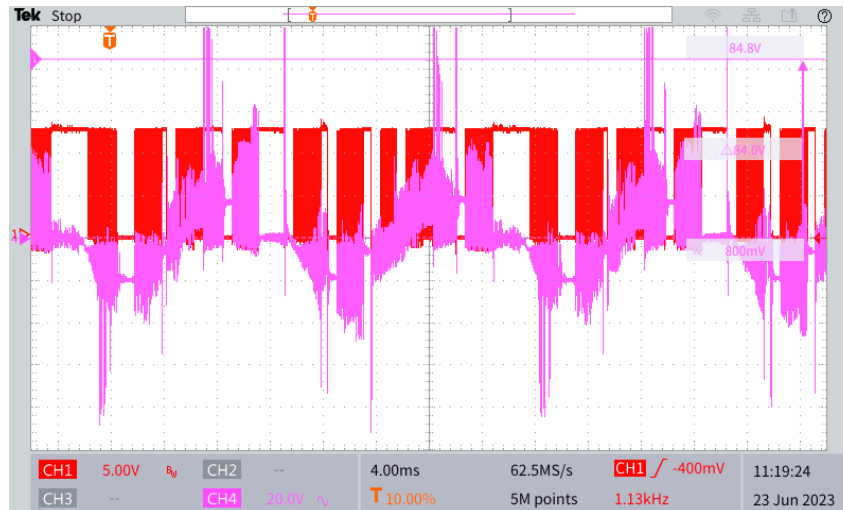
Figura 41 – Aquisição de teste com carga RCL da ativação das chaves e da tensão de entrada do VARIAC



Fonte: Autor (2023).

Para verificar a causa da ocorrência desse erro, pode-se verificar a Figura 42, que mostra o formato da tensão de saída do VARIAC alterado, alcançando o valor 0 em diferentes partes no período da onda e denotando a modificação da tensão de leitura fornecida pelo circuito de condicionamento de sinais e a consequente dessincronização da modulação.

Figura 42 – Visualização da onda de entrada modificada pelo ruído em CH4, com a modulação em CH1



Fonte: Autor (2023).

Além disso, valores de tensão e corrente de saída são descontínuos, ferindo critérios de funcionamento essenciais do retificador, mas mantendo uma média positiva. Como considerações finais, nota-se que o protótipo, neste teste, alcançou 1.706 A de corrente de saída média e 16.72 V de tensão de saída média, totalizando 28.524 W de potência de saída média.

Além disso, pode-se comparar os outros resultados adquiridos, vistos nas Figuras 43, 44, 45, 46 e 47, por meio da Tabela 4. Pode-se observar a tensão trifásica RMS de entrada (V_{RMS}), a tensão média de saída (V_0), a corrente média de saída (I_0) e a potência média de saída (P_0).

Tabela 4 – Valores de tensão, corrente e potência média de saída obtidos pelos experimentos

Experimento	V_{RMS} (V)	V_0 (V)	I_0 (A)	P_0 (W)
1	6,421	1,502	0,1978	0,2971
2	8,487	1,861	0,3968	0,7384
3	24,14	4,590	0,5131	2,3551
4	46,25	13,56	0,8548	11,591
5	52,75	16,02	1,706	27,330

Fonte: Autor (2023).

5 CONCLUSÕES

Este trabalho teve como objetivo o desenvolvimento e teste de um retificador trifásico buck unidirecional em malha aberta para a futura aplicação em carregadores de baterias de lítio. Esse utiliza uma modulação SPWM por Três Níveis com o objetivo de reduzir a complexidade dos filtros de entrada, tornando o protótipo mais econômico e resultando em uma menor introdução de harmônicas na rede.

Desse modo, os módulos elétricos do protótipo previamente construído foram testados e corrigidos, sendo montados juntamente com um sistema de testes que avaliou sua resposta frente a diferentes níveis de tensão de entrada e de perfis de carga. Além da parte física, o Software para o protótipo foi desenvolvido com base no microcontrolador Delfino®, sendo esse uma atualização que possui características positivas para o desempenho do dispositivo.

Os testes e medições do RTUB demonstraram o funcionamento e desempenho aceitável dos módulos do projeto, mas expôs uma falha crítica em seu funcionamento geral com a modulação implementada. Nesse quesito, a ausência de um filtro de entrada pode ser considerada como causa principal, muito embora o método de sincronização por detecção de zero, a utilização de uma fonte variável trifásica como entrada do dispositivo e os atrasos de tempo de acionamento causados pela diferença de fase nas ondas da placa de aquisição podem ter atuado como fatores secundários.

Com isso, entende-se que o Objetivo Geral do projeto não foi alcançado, contudo, os objetivos específicos de implementar a modulação em Três Níveis no novo hardware, o registro de alterações realizadas, a avaliação do funcionamento e desempenho dos módulos do sistema e a confirmação da passagem positiva de corrente na carga foram alcançados pelo decorrer do texto.

Desse modo, em trabalhos futuros, deve-se desenvolver e empregar um filtro de entrada capaz de reduzir significativamente a propagação de componentes de alta frequência na rede e pode-se construir e empregar um conversor *forward/flyback* isolado em altas frequências na saída, implementar uma malha de controle para a resposta controlada do protótipo, analisar a eficiência energética e qualidade de acoplamento com a rede comercial.

Para melhorar e integrar os resultados mostrados neste projeto, poderia ter sido desenvolvido um método de sincronização baseado na detecção de picos, ao invés de zeros, assim como medido e mitigado o atraso causado pelos componentes dos módulos de chaveamento assim como pela placa de aquisição de sinais.

REFERÊNCIAS

- ANUBHAV, S. et al. Simulation of graphene battery and other battery technologies in an ev powertrain. *In: Proceedings of the 2021 IEEE TRANSPORTATION ELECTRIFICATION CONFERENCE*. Ernakulam, 2021. Disponível em: <https://ieeexplore.ieee.org/document/9932539>. Acesso em: 11 jun. 2023.
- ARDUINO. **Arduino UNO R3**. Monza, 2023. Disponível em: <https://docs.arduino.cc/resources/datasheets/A000066-datasheet.pdf>. Acesso em: 07 nov. 2023.
- AVAGO TECHNOLOGYS LIMITED. **HCPL-3120/J312, HCNW3120**. San Jose, 2008. Disponível em: <https://www.alldatasheet.com/datasheet-pdf/pdf/501977/AVAGO/HCPL-3120.html>. Acesso em: 07 nov. 2023.
- BARBI, I. **Eletrônica de potência**. 6. ed. Florianópolis: Instituto de Eletrônica de Potência, 2006.
- CASTRO, N. D.; FALCÃO, D.; COLOMBARI, C. Veículos elétricos e possíveis impactos nas redes de distribuição 1. *In: XV SIMPÓSIO CANAL ENERGIA. Anais [...]* Rio de Janeiro, 10 a 15 de novembro de 2018. Disponível em: <https://www.canalenergia.com.br/artigos/53087671/veiculos-eletricos-e-possiveis-impactos->. Acesso em: 11 jun. 2023.
- CREE, INC. **C4D20120A**. Durham, 2014. Disponível em: <https://www.alldatasheet.com/datasheet-pdf/pdf/607630/CREE/C4D20120A.html>. Acesso em: 07 nov. 2023.
- ENACHE, B.-A.; ALEXANDRU, M. E.; CONSTANTINESCU, L. M. A lifepo4 battery discharge simulator for ev applications. *In: Proceedings of the the 9th INTERNATIONAL SYMPOSIUM ON ADVANCED TOPICS IN ELECTRICAL ENGINEERING*. Bucareste, 07 a 09 de maio de 2017. Disponível em: <https://ieeexplore.ieee.org/document/7133926>. Acesso em: 11 jun. 2023.
- FAIRCHILD SEMICONDUCTOR. **FGA25N120ANTD**. San Jose, 2005. Disponível em: <https://www.alldatasheet.com/datasheet-pdf/pdf/104921/FAIRCHILD/FGA25N120ANTD.html>. Acesso em: 07 nov. 2023.
- GREFF, D. S. **Retificador buck trifásico unidirecional PWM isolado em alta-frequência por único estágio**. 2009. Tese (Doutorado em Engenharia Elétrica) — Centro Tecnológico de Joinville, Universidade Federal de Santa Catarina, Florianópolis, 2009.
- HS DISSIPADORES. **HS Dissipadores Catálogo 2015**. São Paulo, 2015. Disponível em: <https://www.reidodissipador.com.br/dissipador-de-calor-modelo-hs-10425l>. Acesso em: 07 nov. 2023.
- HUSAIN, I. et al. Electric drive technology trends, challenges, and opportunities for future electric vehicles. **IEEE**, v. 106, n. 6, p. 1039 – 1059, jan. 2021.
- KAWAKAMI, B. M. K. **Projeto de um retificador trifásico PWM Buck isolado aplicado como carregador de baterias íon-lítio**. 2019. Trabalho de Conclusão de Curso (Graduação em Engenharia Mecatrônica) - Centro Tecnológico de Joinville, Universidade Federal de Santa Catarina, Joinville. 2019.

KODALI, S. P.; DAS, S. Implementation of five level charging scheme in lithium ion batteries for enabling fast charging in plug-in hybrid electric vehicles. *In: Proceedings of the 2017 NATIONAL POWER ELECTRONICS CONFERENCE*. Pune, 18 a 20 de dezembro de 2017. Disponível em: <https://www.canalenergia.com.br/artigos/53087671/veiculos-eletricos-e-possiveis-impactos->. Acesso em: 22 jun. 2023.

LIMA, C. E. B. **Implementação da modulação PWM de um retificador trifásico unidirecional Buck aplicado no processo de recarga de baterias íon-lítio**. 2020. Trabalho de Conclusão de Curso (Graduação em Engenharia Mecatrônica) - Centro Tecnológico de Joinville, Universidade Federal de Santa Catarina, Joinville. 2020.

MANDRILE, F. et al. Electric vehicle ultra-fast battery chargers: A boost for power system stability? **World Electric Vehicle Journal**, v. 12, n. 1, p. 1–21, jan. 2021.

MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. **Power electronics**. 2. ed. Nova Iorque: John Wiley and Sons, Inc., 1995.

RASHID, M. H. **Power electronics handbook**. 3. ed. Londres: Butterworth-Heinemann, 2011.

RECOM INTERNATIONAL POWER. **RO RE Series**. Denver, 2006. Disponível em: <https://www.alldatasheet.com/datasheet-pdf/pdf/176389/RECOM/RO-0515S.html>. Acesso em: 07 nov. 2023.

RIVERA, S. et al. Electric vehicle charging infrastructure: From grid to battery. **IEEE Industrial Electronics Magazine**, v. 15, n. 2, p. 37–51, jun. 2021.

RODRIGUES, J. P. D. S. et al. Comparison of well-to-wheel energy efficiency between combustion vehicles and electric vehicles. *In: Proceedings of the 2022 INTERNATIONAL CONFERENCE ON ELECTRICAL, COMPUTER, AND ENERGY TECHNOLOGIES*. Praga, 20 a 22 de julho de 2022. Disponível em: <https://ieeexplore.ieee.org/document/9872658>. Acesso em: 22 jun. 2023.

SHAO, L. et al. Design approaches and control strategies for energy-efficient electric machines for electric vehicles. **IEEE**, v. 8, n. 1, p. 116900–116913, maio 2020.

TAKKALAKI, N. et al. Design and simulation of lithium-ion battery for electric vehicle. *In: Proceedings of the 2021 INTERNATIONAL CONFERENCE ON COMPUTING COMMUNICATION AND NETWORKING TECHNOLOGIES*. Kharagpur, 6 a 8 de julho de 2021. Disponível em: <https://ieeexplore.ieee.org/document/9580169>. Acesso em: 22 jun. 2023.

TALEBIAN, H.; HERRERA, O. E.; MÉRIDA, W. Electrification of road freight transport: Policy implications in british columbia. **Elsevier Energy Policy**, v. 115, n. 1, p. 109–118, abr. 2018.

TEXAS INSTRUMENTS. **Texas Instruments**. Dallas, 1996. Disponível em: <https://www.alldatasheet.com/datasheet-pdf/pdf/543665/TI/OPA2234P.html>. Acesso em: 07 nov. 2023.

TEXAS INSTRUMENTS. **controlSUITE software**. Dallas, 2010. Disponível em: <https://www.ti.com/tool/CONTROLSUITE>. Acesso em: 07 nov. 2023.

TEXAS INSTRUMENTS. **C2000Ware Quick Start Guide**. Dallas, 2019. Disponível em: <https://www.ti.com/tool/C2000WARE>. Acesso em: 07 nov. 2023.

TEXAS INSTRUMENTS. **TMS320F2837xD Dual-Core Microcontrollers**. Dallas, 2021. Disponível em: <https://www.ti.com/product/TMS320F28379D>. Acesso em: 07 nov. 2023.

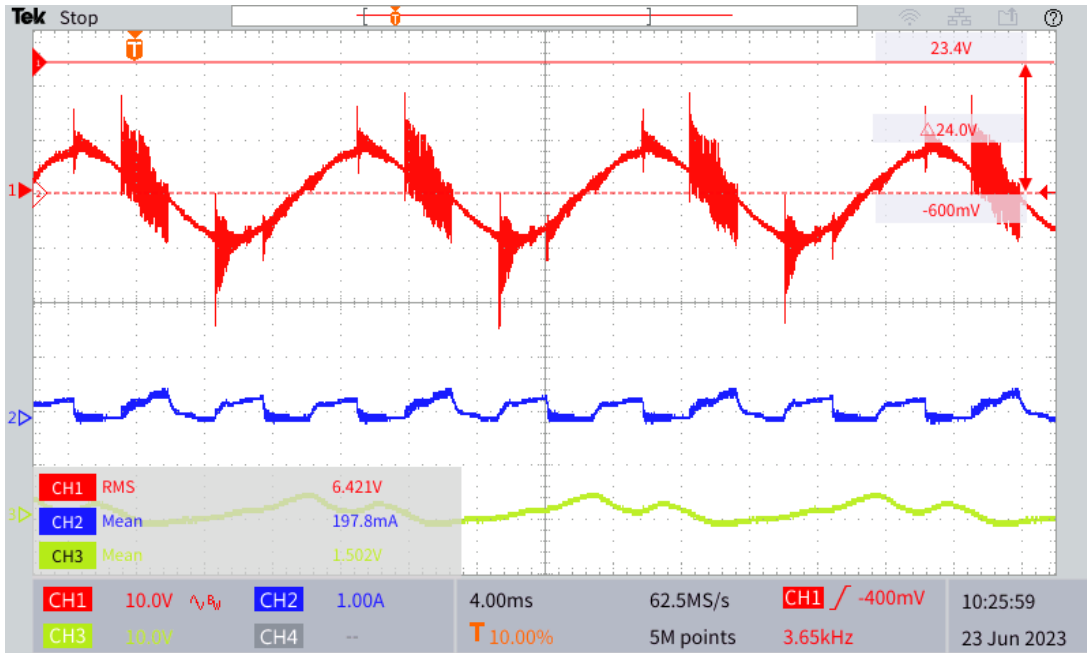
WANG, X.; OOI, B.-T. Unity pf current-source rectifier based on dynamic trilogic pwm. **IEEE Transactions on Power Electronics**, v. 8, n. 3, p. 288–294, jul. 1993.

YILMAZ, M.; KREIN, P. T. Review of the impact of vehicle-to-grid technologies on distribution systems and utility interfaces. **IEEE Transactions on Power Electronics**, v. 28, n. 12, p. 5673–5689, nov. 2013.

ZHANG, Y. et al. Two-level optimal scheduling strategy of electric vehicle charging aggregator based on charging urgency. *In*: **Proceedings** of the 2022 4th INTERNATIONAL CONFERENCE ON SMART POWER AND INTERNET SYSTEMS. Beijing, 9 a 12 de setembro de 2022. Disponível em: <https://ieeexplore.ieee.org/document/10082570>. Acesso em: 22 jun. 2023.

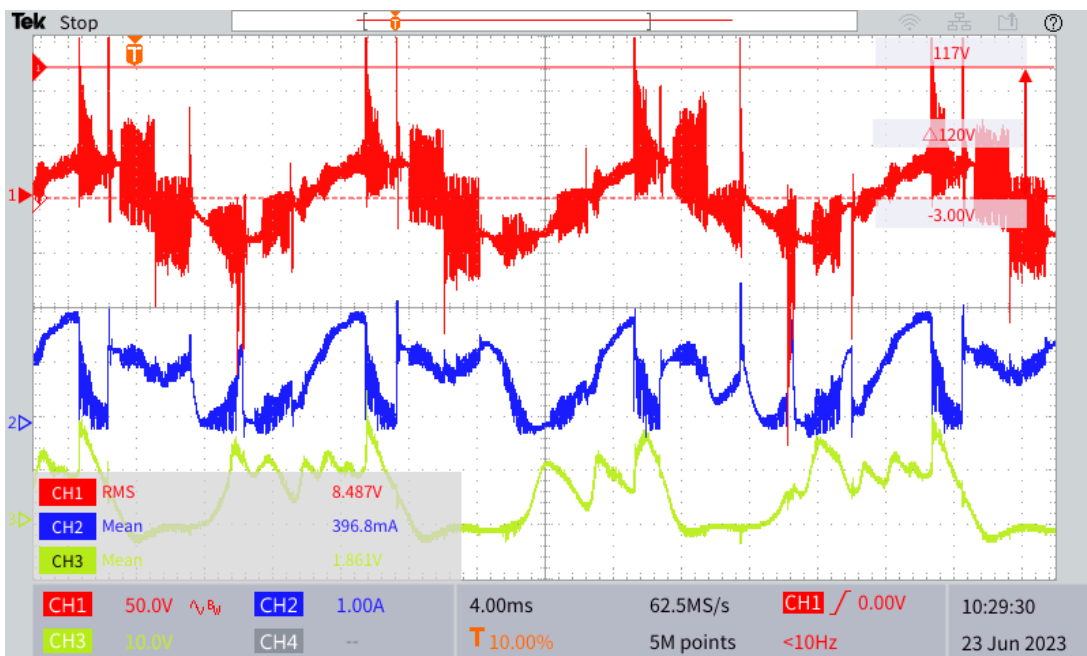
ANEXO A - FIGURAS DE TESTES REALIZADOS NO DISPOSITIVO COM FILTRO DE SAÍDA

Figura 43 – Teste realizado com 6V RMS de entrada



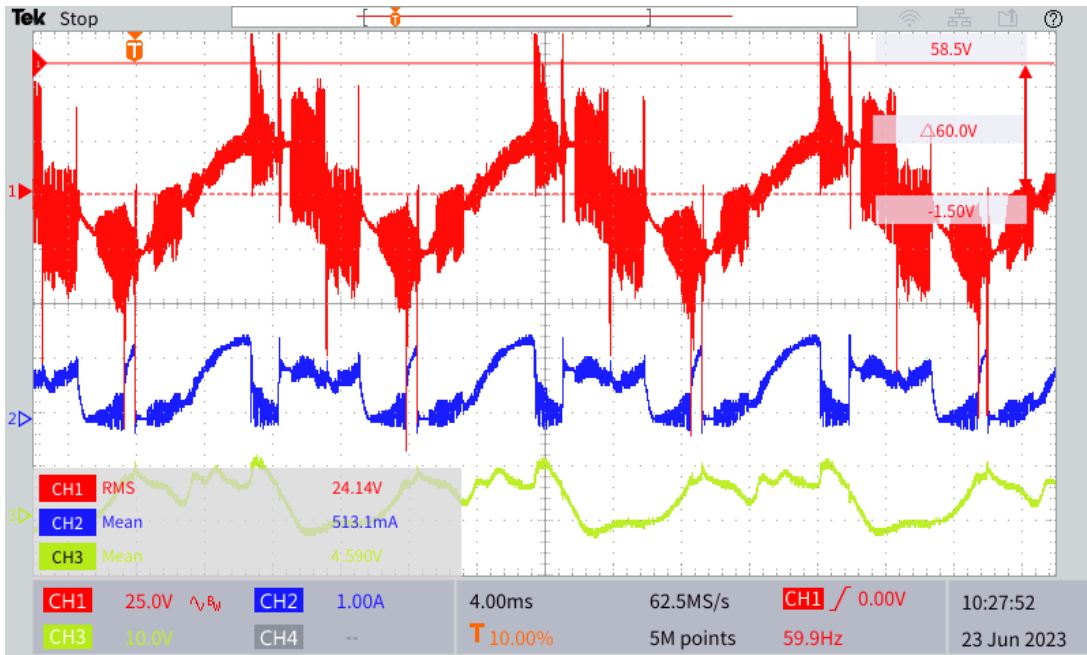
Fonte: Autor (2023).

Figura 44 – Teste realizado com 8V RMS de entrada



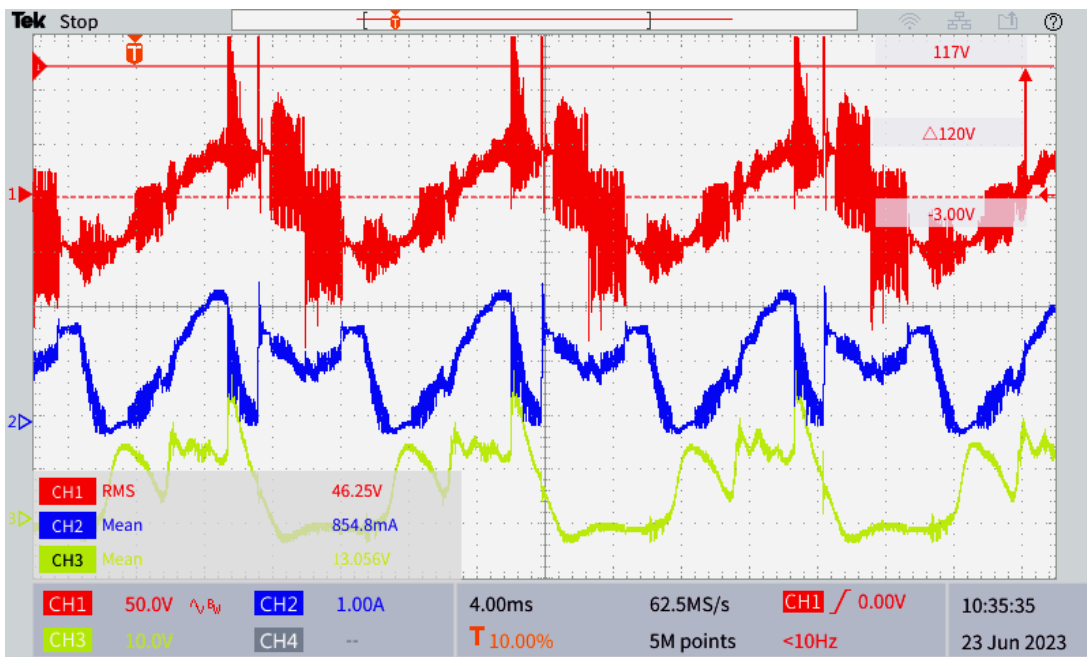
Fonte: Autor (2023).

Figura 45 – Teste realizado com 24V RMS de entrada



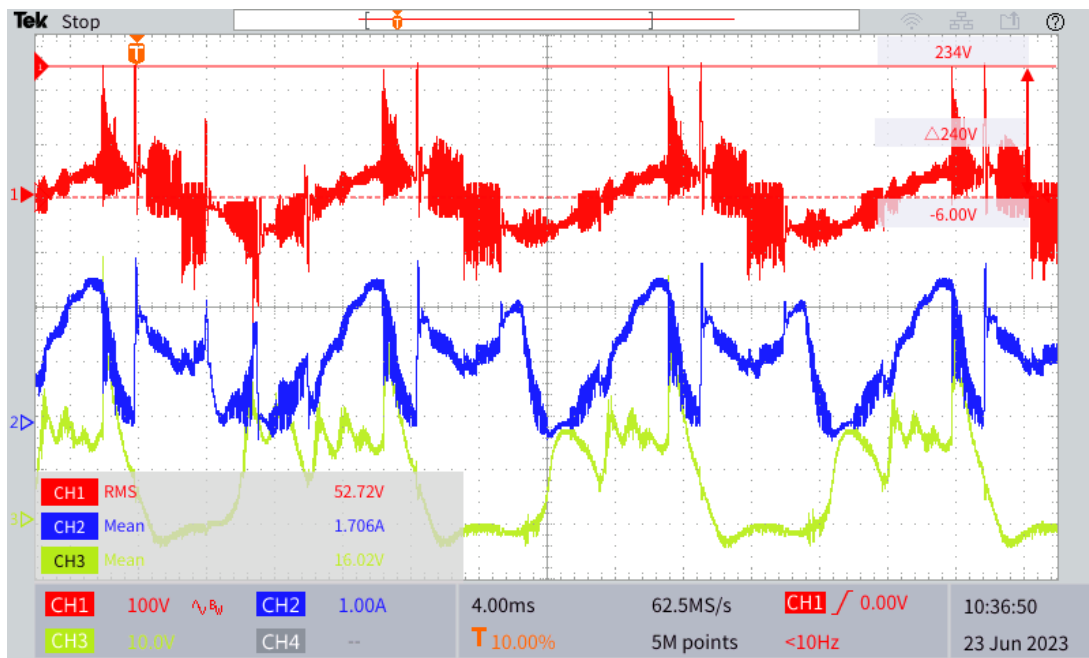
Fonte: Autor (2023).

Figura 46 – Teste realizado com 46V RMS de entrada



Fonte: Autor (2023).

Figura 47 – Teste realizado com 52V RMS de entrada



Fonte: Autor (2023).