



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO TECNOLÓGICO
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Cleiton Dal'Agnol

CONVERSOR $\dot{C}UK$ DE ELEVADO GANHO ESTÁTICO

Florianópolis
2023

Cleiton Dal'Agnol

CONVERTOR CUK DE ELEVADO GANHO ESTÁTICO

Dissertação submetida ao Programa de Pós-Graduação em Engenharia elétrica da Universidade Federal de Santa Catarina para a obtenção do título de mestre em Mestre em Engenharia Elétrica.

Orientador: Prof. Samir Ahmad Mussa, Dr.

Coorientador: Prof. Franciéli Lima de Sá, Dra.

Florianópolis

2023

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Dal'Agnol, Cleiton
CONVERSOR CUK DE ELEVADO GANHO ESTÁTICO / Cleiton
Dal'Agnol ; orientador, Samir Ahmad Mussa, coorientadora,
Franciéli Lima de Sá, 2023.
130 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico, Programa de Pós-Graduação em
Engenharia Elétrica, Florianópolis, 2023.

Inclui referências.

1. Engenharia Elétrica. 2. Conversor CC-CC de Elevado
Ganho Estático. 3. Conversor Cuk. 4. FPGA. 5. Ganho
Quadrático. I. Ahmad Mussa, Samir . II. Lima de Sá,
Franciéli . III. Universidade Federal de Santa Catarina.
Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

Cleiton Dal'Agnol

CONVERTOR ČUK DE ELEVADO GANHO ESTÁTICO

O presente trabalho em nível de mestrado foi avaliado e aprovado por banca examinadora composta pelos seguintes membros:

Prof. Jeferson Fraytag, Dr.
Instituto Federal de Santa Catarina

Prof. Denizar Cruz Martins, Ph.D
Universidade Federal de Santa Catarina

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi julgado adequado para obtenção do título de mestre em Mestre em Engenharia Elétrica.

Prof. Telles Brunelli Lazzarin, Dr.
Coordenação do Programa de
Pós-Graduação

Prof. Samir Ahmad Mussa, Dr.
Orientador

Florianópolis, 2023.

Este trabalho é dedicado aos meus colegas de classe,
amigos e aos meus queridos familiares.

AGRADECIMENTOS

Primeiramente agradeço meu orientador Dr. Samir Ahmad Mussa e minha coorientadora Dra. Franciéli Lima de Sá, pelos ensinamentos, suporte, ajuda, atenção e precioso tempo disponibilizados, pelas suas correções, amizade, incentivos, paciência e excelente trabalho prestado durante o período de formação mostrando-se ser um bom exemplo e referência profissional que de certa forma contribuiu para meu desenvolvimento intelectual, acadêmico e profissional.

Estendo os agradecimentos aos professores do INEP, Roberto Francisco Coelho, Telles Brunelli Lazzarin, Gierri Waltrich, Denizar Cruz Martins, Marcelo Lobo Heldwein, André Luís Kirsten, cujos ensinamentos transferidos forneceram uma base sólida em que possibilitou o desenvolvimento deste trabalho e demais trabalhos paralelos. Agradeço também ao excelente técnico Dr. Antônio Luiz Schalata Pacheco e ao secretário Diogo Duarte Luiz pela assistência na realização desta dissertação.

Sou grato aos professores membros da minha banca, Denizar Cruz Martins e Jeferson Fraytag, bem como ao professor suplente Hari Bruno Mohr, que dedicaram seu precioso tempo para prestar atenção ao meu trabalho e oferecer contribuições significativas.

A Deus por ter me dado saúde, força para superar as dificuldades, e por me ajudar alcançar todos os objetivos que almejo. Aos meus pais, Narciso e Inês e meu irmão César que sempre ajudaram da melhor forma possível, dando todo que foi necessário para eu chegar até aqui como amor, incentivo e apoio incondicional.

A meus colegas William Rafael da Silva, Douglas Sotoriva, Rossano Sotoriva, Valdecir Junior de Paris, Julio Cesar Dias, José Arbugeri, Thiago Fonseca Rech, Nicholas furtado, Edhuardo CelliGrabovski, Amanda Lahera, Gustavo Duarte, Leonardo Bender, Mateus Bueno, Gian Mello, Luiz Zancanaro, Ion Leandro dos Santos, Leonardo Bellincanta, Brendon Kulak, Paulo Ícaro Teixeira e demais colegas que contribuíram e sempre estiveram presentes em todas as etapas da formação.

A UFSC e ao INEP pela estrutura disponibilizada e seu corpo docente, direção e administração que oportunizaram a janela que hoje vislumbro um horizonte superior, elevado pela acendrada confiança no mérito e ética presentes. Agradeço também a todos os colaboradores e a direção que direta ou indiretamente fizeram parte da minha formação, o meu muito obrigado.

Agradeço a CAPES e a Fapesc pelo financiamento integral das pesquisas realizadas durante o desenvolvimento desta dissertação.

Dedico também meus agradecimentos a toda população brasileira que de alguma maneira contribuíram para manter a estrutura pública onde foi possível desenvolver meu conhecimento.

Grato pela criação da Dal'Agnol Engenharia, uma empresa especializada em geração de energia solar e projetos elétricos e de automação residencial. A realização desse

empreendimento foi possível graças à valiosa contribuição direta e indireta daqueles que compartilharam seus conhecimentos comigo. Esses conhecimentos têm sido inestimáveis e se refletem em nossa capacidade de oferecer serviços de alta qualidade e confiabilidade. Além disso, a Dal'Agnol Engenharia também contribuiu financeiramente nas etapas de formação.

Sou estritamente grato a cada um que de alguma forma contribuiu com meu crescimento e tenho certeza que serão lembrados todas às vezes que for necessário aplicar os conhecimentos adquiridos.

A todos os que contribuíram, quero reforçar meu respeito, admiração e gratidão inestimável.

*“Desde o menor átomo, até o infinito universo,
a energia é a essência fundamental de toda existência”
(Autoria Própria, 2023)*

RESUMO

Este estudo apresenta um conversor CC-CC com elevada taxa de conversão estática, resultante da combinação das topologias boost e Ćuk. Esta nova topologia possibilita a obtenção de um conversor abaixador / elevador de tensão, especialmente útil para aplicações em que se necessita aumentar a tensão de saída. O conversor estudado é capaz de fornecer duas saídas por meio de uma conexão diferencial, permitindo o controle de ambas sem a necessidade de alterar o controlador. A saída Ćuk de alto ganho, permite operar com uma ampla faixa de tensão de saída, que pode ser maior ou menor que a tensão de entrada, enquanto a saída diferencial apresenta uma característica quadrática, elevadora de tensão. A análise estática é apresentada, bem como as etapas de operação, as formas de onda e a curva de ganho estático em condução contínua, além do modelo dinâmico e do controle de tensão de saída. Por fim, é construído um protótipo com frequência de comutação de 100 kHz, e potência de 1 kW para a saída Ćuk de elevado ganho, podendo chegar a 2 kW quando utilizada a saída quadrática que pode atingir eficiência máxima superior a 95,5 %. O controle em malha fechada e a modulação são realizados com o FPGA a fim de validar a análise teórica e a curva de rendimento do conversor.

Palavras-chave: Conversor CC-CC de Elevado Ganho Estático. Conversor Ćuk. FPGA. Ganho Quadrático.

ABSTRACT

This study presents a high static conversion ratio DC-DC converter, resulting from the combination of boost and Ćuk topologies. This new topology allows for the realization of a voltage step-up/step-down converter, particularly useful for applications requiring voltage increase at the output. The studied converter is capable of providing two outputs through a differential connection, enabling the control of both without the need to change the controller. The high-gain Ćuk output allows for operation within a wide output voltage range, which can be higher or lower than the input voltage, while the differential output exhibits a quadratic voltage boosting characteristic. Static analysis is presented, including operation stages, waveforms, and the static gain curve in continuous conduction mode, as well as dynamic modeling and output voltage control. Finally, a prototype is built with a switching frequency of 100 kHz and a power of 1 kW for the high-gain Ćuk output, which can reach 2 kW when using the quadratic output capable of achieving a maximum efficiency above 95.5%. Closed-loop control and modulation are performed using the FPGA to validate the theoretical analysis and converter efficiency curve.

Keywords: Converter Ćuk. FPGA. High Static Gain DC-DC Converter. Quadratic Gain.

LISTA DE FIGURAS

Figura 1 – Ilustração de várias aplicações de conversores CC-CC elevadores para níveis de miliwatts a megawatts.	20
Figura 2 – Número de trabalhos publicados no banco de dados do IEEE entre 2000 e 2023 para a seguintes pesquisas: (<i>high step-up OR high voltage gain</i>) <i>AND dc-dc converter</i> (em azul) e para <i>buck-boost AND dc-dc converter</i> (em preto).	21
Figura 3 – Estrutura de uma estação de recarga com sistema fotovoltaico e apoio da rede.	23
Figura 4 – Foto comparativa de transformadores baixa frequência (50 Hz) e alta frequência (20 kHz).	26
Figura 5 – Categorização das técnicas de elevação de tensão.	27
Figura 6 – Boost quadrático.	27
Figura 7 – Célula com capacitor chaveado implementada no conversor boost . . .	28
Figura 8 – Célula de indutor chaveado implementado no conversor boost	29
Figura 9 – Conversor diferencial genérico	30
Figura 10 – a) Conversor boost, b) Conversor Ćuk, c) Topologia proposta.	32
Figura 11 – Topologia do conversor com as duas possibilidades de conexão de carga.	33
Figura 12 – Topologia Ćuk com Ganho 6.	34
Figura 13 – Etapas de operação da topologia proposta com célula de ganho: a) primeira etapa de operação, b) segunda etapa de operação.	34
Figura 14 – Principais formas de onda da corrente nos componentes para as topologias: a) Ćuk de alto ganho e b) Ćuk com carga na saída diferencial.	37
Figura 15 – Primeira etapa de operação.	38
Figura 16 – Segunda etapa de operação.	39
Figura 17 – Comparação do ganho estático dos conversores boost, Ćuk e a topologia proposta.	41
Figura 18 – Tensão e corrente no capacitor de saída C_0	51
Figura 19 – Impedância dos capacitores MKP em função da frequência.	52
Figura 20 – Curva de características de operação $I_F \cdot V_F$ do diodo IDW40G65C5.	54
Figura 21 – Distribuição de perdas nos componentes.	56
Figura 22 – Circuito térmico equivalente de um semiconductor.	57
Figura 23 – Primeira etapa de operação.	63
Figura 24 – Segunda etapa de operação.	65
Figura 25 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C_0}(s)}{d(s)}$ topologia Ćuk de alto ganho.	67
Figura 26 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C_2}(s)}{d(s)}$ topologia Ćuk de alto ganho.	67

Figura 27 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{i_{L_1}(s)}{d(s)}$ topologia Ćuk de alto ganho.	68
Figura 28 – Primeira etapa de operação saída Boost.	69
Figura 29 – Segunda etapa de operação.	70
Figura 30 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C_2}(s)}{d(s)}$ – saída quadrática.	72
Figura 31 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C_0}(s)}{d(s)}$ – saída quadrática.	73
Figura 32 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{i_{L_1}(s)}{d(s)}$ – saída quadrática.	74
Figura 33 – Comparação entre os modelos obtidos.	74
Figura 34 – Modulador <i>PWM</i>	75
Figura 35 – Malha genérica do sistema contínuo em malha fechada não compensada.	75
Figura 36 – Malha genérica do sistema contínuo em malha fechada compensada.	76
Figura 37 – Estrutura do FPGA.	79
Figura 38 – Algoritmo genérico de execução no FPGA.	80
Figura 39 – FPGA BeMicro Max 10	81
Figura 40 – Protótipo construído com potência máxima de 2 kW.	82
Figura 41 – Corrente nos indutores e no interruptor.	84
Figura 42 – Tensão nos semicondutores.	84
Figura 43 – Tensão e corrente de entrada e saída	85
Figura 44 – Diagrama de blocos ilustrativo da lógica implementada no FPGA.	86
Figura 45 – Degrau de carga de: 34 % para 100 % e de 100 % para 34 %.	86
Figura 46 – Eficiência na potência nominal.	87
Figura 47 – Curva de eficiência Ćuk.	87
Figura 48 – Corrente nos indutores e no interruptor.	88
Figura 49 – Tensão nos semicondutores.	88
Figura 50 – Tensão e corrente de entrada e saída para 1 kW e 2 kW	89
Figura 51 – Degrau de carga de: 100 % para 190 % e de 190 % para 100 %.	89
Figura 52 – Eficiência na potência nominal.	90
Figura 53 – Curva de eficiência saída quadrática.	90

LISTA DE TABELAS

Tabela 1 – Ganho estático de algumas topologias de elevado ganho estático.	30
Tabela 2 – Características de entrada e saída das topologias básicas.	31
Tabela 3 – Perdas nos componentes.	56
Tabela 4 – Temperatura de junção calculada e máxima.	58
Tabela 5 – Parâmetros experimentais utilizados para o conversor Ćuk.	83

LISTA DE ABREVIATURAS E SIGLAS

AD	<i>Analog to Digital</i> (Analogico para Digital)
ADC	<i>Analog to Digital Converter</i> (Conversor Analogico para Digital)
Amp-Op	Amplificador Operacional
CA	Corrente Alternada
CC	Corrente Contínua
CC-CC	Corrente Contínua - Corrente Contínua
CPU	<i>Central Process Unit</i> (Unidade Central de Processamento)
DSP	<i>Digital Signal Processor</i> (Processador de Sinal Digital)
E/S	Entrada / Saída
ESR	<i>Equivalent Series Resistance</i> (Resistência Série Equivalente)
FCC	Fator de Correção de Comprimento
FP	Fator de Potência
FPGA	<i>Field Programmable Gate Array</i> (Arranjo de Porta Programável em campo)
GPIO	<i>General-Purpose Input/Output</i> (Entrada/Saída de Propósito Geral)
GPU	<i>Graphics Processing Unit</i> (Unidade de Processamento Gráfico)
HDL	<i>Hardware Description Language</i> (Linguagem de Descrição de Hardware)
I	Corrente
IDE	<i>Integrated Development Environment</i> (Ambiente de Desenvolvimento Integrado)
IEEE	<i>Institute of Electrical and Electronics Engineers</i> (Instituto de Engenheiros Eletricistas e Eletrônicos)
LAB	<i>Logic Arrays Blocks</i> (Matrizes de Blocos Lógicos)
LE	<i>Logic Element</i> (Elementos lógicos)
LED	<i>Light Emitting Diode</i> (Diodo Emissor de Luz)
LUT	<i>Lookup Tables</i> (Tabela de Pesquisa)
MCC	Modo de Condução Contínua
MKP	<i>Metallized Polypropylene Film Capacitors</i> (Capacitor de Filme de Polipropileno Metalizado)
MOSFET	<i>Metal-Oxide-Semiconductor Field Effect Transistor</i> (Transistor de Efeito de Campo de Semicondutor de Óxido Metálico)
MPPT	<i>Maximum Power Point Tracking</i> (Ponto de Máxima Potência)
PFC	<i>Power Factor Correction</i> (Correção do Fator de Potência)
PI	Proporcional-Integral
PV	<i>Photovoltaic</i> (Fotovoltaico) ou Painel Solar
PWM	<i>Pulse-Width Modulation</i> (Modulação por Largura de Pulso)

RMS	<i>Root Mean Square</i> (Raiz Quadrada Média)
RTL	<i>Register Transfer Level</i> (Nível de Transferência de Registradores)
SIC	<i>Silicon Carbide</i> (Carboneto de Silício)
THD	<i>Total Harmonic Distortion</i> (Distorção Harmônica Total)
UPS	<i>Uninterruptible Power Supply</i> (Fonte de Energia Ininterrupta)
V	Tensão
VHDL	<i>HSIC Hardware Description Language</i> (Linguagem de Descrição de Hardware VHSIC)
VHSIC HDL	<i>Very High Speed Integrated Circuit Hardware Description Language</i> (Linguagem de Descrição de Hardware de Circuito Integrado de Alta Velocidade)
ZOH	<i>Zero-Order Hold</i> (Retenção de Ordem Zero)

LISTA DE SÍMBOLOS

D	Diodo ou razão cíclica
L	Indutor
C	Capacitor ou Matrizes que relacionam as variáveis com o sistema
V_{Rb}	Tensão na carga da topologia diferencial
V_{in}	Tensão de entrada
Δ	Variação
I_L	Corrente no indutor
T_s	Período de comutação
V_C	Tensão no capacitor
I_D	Corrente no diodo
I_C	Corrente no capacitor
SW	Interruptor
P	Potência
V_S	Tensão no interruptor
I_S	Corrente no interruptor
t_r	Tempo de subida
t_f	Tempo de descida
η	Rendimento
P_{in}	Potência de entrada ideal
$P_{comp(total)}$	Perda total nos componentes
A	Matrizes que relacionam as variáveis com o sistema
B	Matrizes que relacionam as variáveis com o sistema
E	Matrizes que relacionam as variáveis com o sistema
K	Matriz que contém os elementos que estão diretamente vinculados às variáveis de estado
X	vetor de estados
U	vetor de entradas do sistema
Y	vetor de saídas do sistema
k_V	Ganho do sensor de tensão
k_{ADC}	Ganho do conversor analógico digital
k_{PWM}	Ganho do modulador PWM
$FTLAC$	Função de transferência laço aberto compensado
$FTLANC$	Função de transferência laço aberto não compensado
ω	Ganho do compensador PI ou frequência angular
T_a	Período de amostragem

SUMÁRIO

1	INTRODUÇÃO	18
1.1	ORGANIZAÇÃO DO TRABALHO	18
1.2	CONTEXTUALIZAÇÃO E MOTIVAÇÃO	18
2	ESTUDO DO ESTADO DA ARTE	24
2.1	REVISÃO BIBLIOGRÁFICA	24
2.2	TÉCNICAS DE ELEVAÇÃO DE TENSÃO	26
3	DESCRIÇÃO DA PROPOSTA	31
4	ANÁLISE ESTÁTICA	36
4.1	CONVERTOR ČUK DE ELEVADO GANHO	36
4.1.1	Etapas de operação	38
4.1.2	Ganho estático	39
4.1.2.1	Ganho de tensão	39
4.1.3	Corrente nos componentes	41
4.1.3.1	Corrente eficaz nos indutores	42
4.1.3.2	Corrente máxima e eficaz no interruptor	44
4.1.3.3	Corrente média nos diodos D_1 , D_2 e D_3	45
4.1.3.4	Corrente eficaz nos diodos D_1 , D_2 e D_3	46
4.1.3.5	Corrente eficaz nos capacitores C_1 , C_2 e C_0	46
5	DIMENSIONAMENTO DO CONVERTOR	48
5.1	DIMENSIONAMENTO DOS ELEMENTOS PASSIVOS	48
5.1.1	Dimensionamento dos indutores	48
5.1.2	Dimensionamento dos capacitores	49
5.2	CÁLCULO DE PERDAS DE POTÊNCIA NOS COMPONENTES	52
5.2.1	Perdas no MOSFET	52
5.2.2	Perdas nos diodos	54
5.2.3	Perdas nos capacitores	55
5.2.4	Rendimento teórico do conversor	55
5.2.5	Cálculo térmico do dissipador de calor	56
6	MODELAGEM DINÂMICA E CONTROLE	59
6.1	LINEARIZAÇÃO USANDO VALORES MÉDIOS DAS VARIÁVEIS DE ESTADO PARA OBTENÇÃO DA FUNÇÃO DE TRANSFERÊNCIA	59
6.2	MODELO EQUIVALENTE POR ESPAÇO DE ESTADO	62
6.2.1	Modelo Equivalente por Espaço de Estado – Saída Čuk	62
6.2.1.1	Validação do modelo	66
6.2.2	Modelo Equivalente por Espaço de Estado – Saída Boost Qua- drático	68
6.2.2.1	Validação do modelo	71

6.2.2.2	Análise dos modelos obtidos	72
6.3	MODULADOR PWM	73
6.4	PROJETO DOS CONTROLADORES BASEADO NO MÉTODO DE RESPOSTA EM FREQUÊNCIA	75
6.4.1	Controlador digital e implementação do controlador	77
6.4.1.1	FPGA	78
7	RESULTADOS E DISCUSSÃO	82
7.1	RESULTADOS EXPERIMENTAIS SAÍDA ĆUK	83
7.1.1	Resultados de malha aberta	83
7.1.2	Resultados de malha fechada	83
7.1.3	Análise de rendimento	85
7.2	RESULTADOS EXPERIMENTAIS SAÍDA BOOST QUADRÁTICO .	86
7.2.1	Resultados de malha aberta	86
7.2.2	Resultados de malha fechada	88
7.2.3	Análise de rendimento	90
8	CONCLUSÃO	91
9	TRABALHOS PUBLICADOS	93
	REFERÊNCIAS	94
	APÊNDICE A – FUNÇÃO DE TRANSFERÊNCIA ĆUK DE ALTO GANHO: $\frac{\hat{v}_0(s)}{\hat{d}(s)}$ & $\frac{\hat{i}_{L1}(s)}{\hat{d}(s)}$	104
	APÊNDICE B – PROJETO DOS COMPONENTES E DO CONTROLADOR DE TENSÃO PARA O CONVERSOR ĆUK DE ALTO GANHO .	113
	APÊNDICE C – PROJETO DOS INDUTORES	126

1 INTRODUÇÃO

1.1 ORGANIZAÇÃO DO TRABALHO

Este trabalho apresenta a topologia de um conversor CC-CC não isolado Ćuk de alto ganho estático. O estudo enfatiza o dimensionamento, análise estática, modelagem dinâmica e controle. A Introdução inicia com a contextualização e motivação do trabalho, apresentando as razões que levaram à escolha do tema, apresentados os objetivos do estudo, que nortearam a pesquisa, justificando a relevância e a importância do estudo proposto e a metodologia.

O Desenvolvimento, por sua vez, é dividido em duas partes principais: a Revisão Bibliográfica e a Análise Estática. Na Revisão Bibliográfica, são apresentados os conceitos teóricos que fundamentam a proposta do conversor Ćuk de alto ganho.

Na Análise Estática, é descrito o funcionamento do conversor, explicando as etapas de operação e apresentando o ganho estático, de tensão e de corrente. Também são apresentadas as expressões que representam as correntes eficazes nos indutores, no interruptor e nos capacitores, bem como as correntes médias nos diodos.

Na sequência é apresentado o Dimensionamento do Conversor, onde são descritas as técnicas de dimensionamento dos elementos passivos, como indutores e capacitores. Também são apresentadas as correntes eficazes nos indutores, no interruptor e nos capacitores, bem como as correntes médias nos diodos. Além disso, as perdas de potência nos componentes, como MOSFET, diodos e capacitores são calculados para o dimensionamento térmico, e análise do rendimento teórico do conversor.

Por fim é apresentado a modelagem dinâmica e controle, composta por duas subseções que apresentam a linearização usando valores médios das variáveis de estado para obtenção da função de transferência e o modelo equivalente por espaço de estado, com validação do modelo. A seção aborda também o controle do conversor em malha fechada utilizando dispositivo FPGA no controle digital. Na sequência é apresentado a análise e os resultados experimentais, finalizando com as conclusões.

O trabalho apresenta uma estrutura organizada e aborda de maneira completa do desenvolvimento do conversor Ćuk de alto ganho proposto, desde a revisão bibliográfica até os resultados experimentais.

1.2 CONTEXTUALIZAÇÃO E MOTIVAÇÃO

A eletrônica de potência, ramo da engenharia elétrica, desempenha um papel fundamental na pesquisa, desenvolvimento e aplicação de tecnologias de circuitos eletrônicos para o processamento e controle da energia elétrica. Essa área tem se tornado cada vez mais essencial em aplicações cotidianas, permitindo a adequação e conversão de tensões, correntes, frequências e formas de onda, contribuindo para o funcionamento eficiente e

aprimoramento de diversos equipamentos elétricos. Por meio da eletrônica de potência, é possível alcançar avanços significativos, como a melhoria dos fatores de qualidade de energia, a eliminação de ruídos indesejados e a correção do fator de potência, proporcionando benefícios substanciais para os sistemas elétricos em diversos setores.

Ademais, fatores como a redução nos custos dos semicondutores, expansão do uso dos veículos elétricos, aumento de cargas alimentadas em CC, acionamento de máquinas, carregamento de baterias, UPS, transferência de energia *wireless* e iluminação LED (Light Emitting Diode) impulsiona o desenvolvimento e necessidade de novas topologias. Além disso, com o aumento do consumo energético, preocupação com fatores climáticos e a poluição ambiental impulsiona a utilização de fontes de energia alternativa renovável, limpas e seguras o que também necessitam conversores com determinadas características específicas.

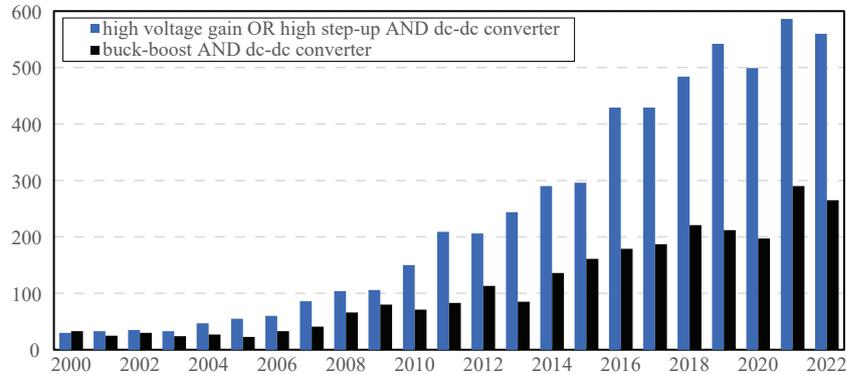
Além disso, ao longo do tempo, surgiram normas internacionais como a IEC61000-3-2 e IEEE519 que estabelecem padrões da qualidade da energia. Essas normas visam regular aspectos como distorção harmônica total (THD) e fator de potência (FP) em sistemas de energia elétrica. No contexto da qualidade de energia, alguns conversores convencionais, como retificadores a diodo e a tiristores, e conversores com entrada comutada, podem introduzir elementos indesejados nos sistemas de alimentação elétrica. Para contornar esses problemas e evitar o uso de filtros volumosos, novas topologias têm sido desenvolvidas em combinação com retificadores que atendem aos requisitos das normas mencionadas. Nesse sentido, conversores com entrada característica em fonte de corrente surgem como uma alternativa promissora, permitindo evitar o uso de filtros de entrada.

Dessa foram, além das aplicações já citadas anteriormente, os conversores CC-CC desempenham um papel fundamental em diversas áreas e equipamentos, incluindo a geração distribuída e microrredes, armazenamento de energia, dispositivos médicos implantáveis e portáteis, fontes chaveadas, células a combustíveis, controle de motores, tecnologia aeroespacial, equipamentos médicos e militares, servidores de rede e centros de processamento de dados, ferroviária, industrial e automotiva, e diversas outras aplicações.

A fim de destacar as aplicações mais frequentes dos conversores CC elevadores de tensão, a Figura 1 apresenta uma variedade de aplicações, sendo assinalado em vermelho as possíveis aplicações da topologia proposta nesse trabalho.

Tendo em vista a vasta área de aplicação dos conversores, nos últimos anos, houve um aumento significativo na quantidade de pesquisas na área de conversores de energia devido à sua ampla gama de aplicações. Esse impulso é impulsionado pela necessidade de processar eletronicamente a energia de fontes renováveis e pela busca contínua por maior eficiência nos equipamentos que utilizam conversores, (SCHMITZ, 2020). A Figura 2 ilustra o número de trabalhos publicados no banco de dados da IEEE (Instituto de Engenheiros Eletricistas e Eletrônicos), a cada ano, para as palavras-chave: (*high voltage gain OR high step-up*) AND *dc-dc converter* representado (em azul) e para *buck-boost* AND *dc-dc*

Figura 2 – Número de trabalhos publicados no banco de dados do IEEE entre 2000 e 2023 para as seguintes pesquisas: (*high step-up OR high voltage gain*) *AND dc-dc converter* (em azul) e para *buck-boost AND dc-dc converter* (em preto).



Fonte: Autoria própria.

culos fotovoltaicos, conversores com entrada em fonte de corrente são desejáveis visando obter menor ondulação de tensão na entrada. A adoção de saída como fonte de corrente pode evitar oscilações indesejadas no barramento que geram o fenômeno de batimento (explicado por Yue *et al.* (2016)), prejudicando a transferência de potência para a carga em decorrência da interação de vários conversores conectados em um mesmo barramento (PONTES, 2022).

- Em aplicações PFC, destacam-se as topologias com características de fonte de corrente na entrada. Um exemplo é o conversor boost PFC, que tem sido amplamente utilizado devido a sua baixa distorção harmônica na corrente de entrada e custo. No entanto, em fontes chaveadas, os valores das tensões nominais diferem em muitos países, e a qualidade da energia elétrica é ruim, com flutuações críticas de tensão devido às suas características de rede fraca. Nesses casos é requerido o uso de conversor PFC ativo, que pode lidar com a ampla faixa da tensão de entrada. Em outras palavras, ele deve operar nos modos buck e boost com desempenho e eficiência aceitáveis. No entanto, para conversores com corrente de entrada comutada é necessário um filtro de entrada LC (indutor / capacitor) adicional (BANG; PARK, 2018), (YAO *et al.*, 2021).
- Para rastrear a curva $I-V$ em módulos fotovoltaicos, conversores *boost*, *buck* e *buck-boost* podem ser usados. Porém, o conversor boost é incapaz de emular impedâncias maiores que a impedância da carga, impossibilitando emulação dos pontos próximos ao ponto de circuito aberto, já o conversor *buck* é incapaz de emular impedâncias menores que a impedância da carga, impossibilitando emulação dos pontos próximo ao ponto de curto-circuito. Assim para percorrer toda a curva $I-V$ é utilizado conversor *buck-boost* e topologias com características

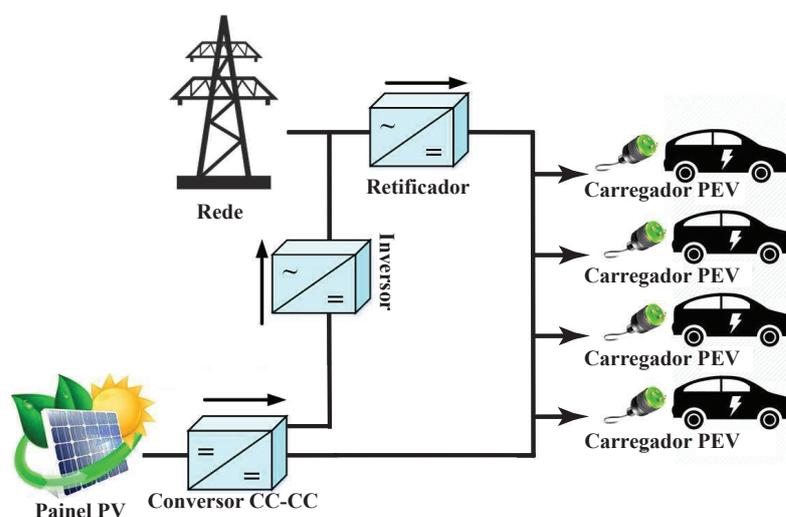
semelhantes, nessas aplicações evitam-se conversores com corrente de entrada comutada, assim dispensando filtros de entrada (DURAN *et al.*, 2008).

- Aplicações que necessitem de conversores CC-CC elevadores de alto ganho. Estes têm sido amplamente estudados na literatura, requeridos em situações que a tensão de entrada é muito menor que a tensão de saída como, por exemplo, em sistemas fotovoltaicos, eólicos, célula a combustível, sistemas de armazenamento de energia, veículos elétricos (ANDRADE, 2022), (DIAS, Julio C; LAZZARIN, Telles B, 2017), (GUEPFRIH; WALTRICH; LAZZARIN, Telles Brunelli, 2019), (CARDOSO; LAZZARIN, Telles B; WALTRICH, 2018), (JUNIOR; WALTRICH, 2017), (SALVADOR, Marcos A *et al.*, 2018) e (CABRAL; OLIVEIRA; NOVAES, 2013).
- Conversores com múltiplas saídas são requeridas nos veículos elétricos em virtude da crescente demanda de energia elétrica, provocada pela introdução de mais sistemas elétricos a bordo, sua alimentação secundária (que alimenta cargas de baixa potência, e não o sistema de tração) vem passando por contínuas alterações em sua configuração, podendo ter dois ou mais barramentos distintos em corrente contínua, e podem operar com tensões de 14 V, 42 V, ou superiores (MAYER; PÉRES; OLIVEIRA, 2015).
- Em veículos elétricos o peso prejudica significativamente a autonomia e o desempenho, assim, são requeridos conversores com elevada frequência de comutação, elevado rendimento e baterias com elevada densidade de energia (SANTOS, 2020). Além disso, em muitos casos, os veículos elétricos possuem conversores *on-board* para carregar as baterias, conversores CC-CC para ajuste de tensão entre o barramento CC e a bateria, e também possuem conversores para os circuitos auxiliares (GRASSI, 2021). Dessa forma se faz necessário diferentes conversores para realizar as diversas atividades. Assim, como apresentado por Grassi (2021), a topologia proposta nesse trabalho é capaz proporcionar uma ampla faixa de tensão na saída, dessa forma, pode ser melhor explorada possibilitando a substituição de diversos conversores pela topologia proposta neste trabalho.
- Em veículos elétricos onde não é requerido isolamento galvânico, conforme Chen, Wang e Shen (2016), o carregamento pode ser categorizado em dois tipos: em Corrente Alternada (CA) e em Corrente Contínua (CC). Esses dois métodos podem ser combinados, como apresentado na Figura 3 (GRASSI, 2021). O carregamento a partir de fontes renováveis requer conversores CC-CC com característica de fonte de corrente na entrada (BANG; PARK, 2018), (KUMAR; PANDA; K, 2022). Além disso, os carregadores comerciais abrangem uma larga faixa de tensão para o carregamento dos VE, assim o conversor proposto além

de possuir uma ampla faixa de tensão, possibilita alimentar mais de uma carga simultaneamente com tensão distinta sem o uso de transformador.

Também podemos citar aplicação dos conversores CC-CC na estrutura das microrredes, como exibido na Figura 3. Suas aplicações podem englobar a conexão com a rede elétrica, retificação para carregamento veicular e geração de energia por meio de fontes renováveis. Ademais, nesse contexto, a utilização de conversores CC-CC com múltiplas saídas pode reduzir a quantidade de conversores necessários.

Figura 3 – Estrutura de uma estação de recarga com sistema fotovoltaico e apoio da rede.



Fonte: Adaptado de Chen, Wang e Shen (2016)

Ademais, em aplicações que requerem elevação de tensão, ainda que teoricamente as topologias clássicas (boost, buck-boost, SEPIC e Ćuk), apresentem um elevado ganho estático para razão cíclica próxima da unidade, na prática, para essa condição, a eficiência é drasticamente reduzida limitando seu ganho, bem como sua aplicação (ERICKSON; MAKSIMOVIĆ, 2001), (LI, W.; HE, 2011), (FOROUZESH *et al.*, 2017), (MENESES *et al.*, 2013) e (MENESES *et al.*, 2013).

Assim, o presente trabalho objetiva desenvolver um conversor abaixador/elevador de tensão com elevado rendimento, por meio de uma topologia sinérgica, que combina características dos conversores boost, Ćuk e boost quadrático em uma única topologia. A topologia tem característica de fonte de corrente tanto na entrada quanto na saída, melhorando assim o rastreamento do MPPT e evitando o fenômeno de batimento na saída.

Além disso, o conversor possui uma saída de elevado ganho estático, equivalente ao ganho do boost quadrático e outra saída com característica abaixadora / elevadora, sendo possível alimentar múltiplas cargas simultaneamente, tornando-o adequado para uma ampla gama de aplicações.

2 ESTUDO DO ESTADO DA ARTE

2.1 REVISÃO BIBLIOGRÁFICA

A revisão bibliográfica revela que a literatura abrange uma ampla variedade de estudos relacionados às características cruciais da topologia Ćuk e suas variações. Entre esses estudos, destaca-se a relevância da topologia Ćuk, o que é fundamental para a motivação deste trabalho. Por exemplo, Saravanan e N. Ramesh Babu (2015) apresenta um estudo comparativo entre os conversores boost e Ćuk. Os autores obtêm resultado simulado e mostra que o conversor Ćuk é mais estável sob condições atmosféricas variadas de temperatura e irradiância, quando comparado ao conversor boost.

A revisão bibliográfica abrange estudos sobre a topologia Ćuk e suas variações, destacando sua relevância em aplicações como MPPT, carregamento de baterias e correção do fator de potência. Diversas técnicas de elevação de tensão são discutidas, como o uso de transformadores chaveados em alta frequência, conversores de alto ganho e o emprego de capacitores chaveados. A conexão em cascata de conversores CC-CC e a utilização de células *ladder* também são abordadas.

No mesmo sentido, Smedley e S. Cuk (1995) e Ma *et al.* (2019) demonstram que com técnica de controle adequadas o conversor Ćuk consegue rejeitar perturbações e eliminar a oscilação no estágio de entrada, permite maior estabilidade e diminuir os estresses de tensão do interruptor. Além disso, Divyasharon, Narmatha Banu e Devaraj (2019) realizam um comparativo entre os conversores boost e o Ćuk para MPPT, o autor conclui que o conversor boost não apresenta bom rendimento para baixas condições de irradiância.

Outras aplicações importantes da topologia Ćuk são apresentadas na literatura. Entre elas, o rastreamento de máxima potência (CHAFLE; VAIDYA; KHAN, 2013), em sistemas *off-grid*, híbrido (*on-grid* e *off-grid*), eólica e solar híbrido para produção de energia elétrica em locais remotos (PRIYADARSHI *et al.*, 2019), carregamento de baterias (DE SÁ, M. V. D. *et al.*, 2019), aplicações PFC com potência de 100 W (SAHID; YATIM; MUHAMMAD, 2011) e para aplicação em PFC para acionamento de motores.

Nesse último caso, foram realizados testes com potência de 816 W, nos quais, foram alcançados valores de FP acima de 0,9975 e THD de 5,55% para potência mínima e 2,22% na potência nominal (SINGH, S.; SINGH, B., 2012). Um estudo apresentado por Surya e Patil (2019) apresenta uma análise teórica e resultados de simulação do conversor Ćuk como drive para LED, com a vantagem de proteger os LEDs de flutuações de tensão e corrente. Já em (PEREIRA *et al.*, 2017) por ter entrada e saída em corrente é utilizado um conversor Ćuk para emular uma carga variável.

A topologia Ćuk também é proposta em sistemas trifásicos, como, por exemplo, Gangavarapu, Rathore e Fulwani (2019) apresenta um conversor trifásico isolado baseado no conversor Ćuk aplicado na correção do fator de potência. Os resultados práticos são apresentados com FP de 0,999, THD de 4,06%. A eficiência máxima é de 95,1% à 80% da

potência nominal que é de 2 kW.

O trabalho de Almalaq e Martin (2020) apresenta uma análise teórica e resultados de simulação de um conversor Ćuk de duas chaves de alto ganho, demonstrando uma eficiência máxima de até 92% e 400 W de potência de saída. Todavia a eficiência na potência nominal é inferior a 90%. No estudo citado, o autor propõe a utilização do conversor em aplicações de energia renovável, como PV e célula a combustível.

Além disso, são apresentadas topologias mistas, como em Marjani *et al.* (2016), em que é apresentado resultados de simulação de uma nova topologia Ćuk e SEPIC com duas saídas somadas entre si o ganho estático total resultante é soma da tensão dos capacitores de saída. No entanto, o conversor possui um elevado número de componentes. Em Ferrera *et al.* (2015) e em Ramesh N Babu (2017), também é apresentado topologias resultantes da combinação entre os conversores Ćuk e SEPIC para aplicação de sistemas solares MPPT, combinados com sistemas eólicos.

Já em Franciéli Lima De Sá (2014) é apresentado uma família de conversores CC-CC com elevado ganho estático, entre eles uma nova topologia baseada nas topologias boost e Ćuk. Porém, é desenvolvido apenas um estudo teórico do conversor. Posteriormente, em Maroti *et al.* (2017) apresenta-se a mesma topologia proposta por Franciéli Lima De Sá (2014), em que o autor apresenta um estudo teórico para aplicação em energia renovável com 100 W de potência. Nesse caso, o autor explica que com essa topologia é possível aumentar 10 vezes o ganho em relação à topologia Ćuk convencional. Assim, com razão cíclica de 90%, o autor obtém ganho teórico de 100 vezes, resultando em tensão de saída de 900 V. Nenhum dos dois trabalhos citados apresentam modelagem dinâmica e controle para a topologia.

Após análise, observa-se que a topologia Ćuk apresenta desvantagem em relação à topologia boost. Isso se deve ao fato da impossibilidade de o conversor operar com razão cíclica nula, quando se deseja tensão de saída igual à tensão de entrada. Assim, o conversor Ćuk se destaca em situações onde se deseja controlar o fluxo de energia entre uma carga e fonte de mesma natureza. Para essas situações, são utilizados componentes acumuladores de energia responsáveis pela transferência de potência. Dessa forma, a transferência de potência é feita indiretamente por meio desses componentes. Portanto, para se controlar o fluxo de energia entre uma fonte de corrente contínua e uma carga, com característica de fonte de corrente contínua, deve-se utilizar um conversor à acumulação capacitiva, também conhecido como conversor CC-CC Ćuk.

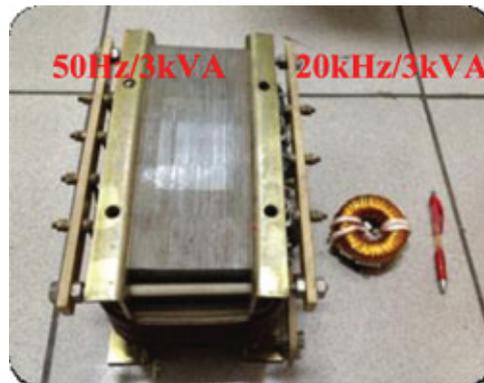
Nesse sentido observa-se que os conversores baseados na topologia Ćuk têm uma ampla gama de aplicações. Com característica de saída semelhante à do conversor buck-boost, pois tanto o conversor buck-boost quanto o conversor Ćuk, são conversores CC-CC indiretos, no qual a transferência de energia é realizada por meio de elementos acumuladores de energia, sendo a acumulação indutiva no caso do buck-boost e acumulação capacitiva no caso do Ćuk. No conversor Ćuk, o indutor do lado de entrada impede o

fluxo reverso de corrente do lado da carga para o lado de entrada (BARBI; MARTINS, D., 2008). Teoricamente, as topologias básicas citadas têm ganho estático igual, porém apenas o conversor Ćuk possui entrada e saída com característica de fonte de corrente.

2.2 TÉCNICAS DE ELEVAÇÃO DE TENSÃO

Com o avanço da tecnologia, o custo dos semicondutores tem diminuído, tornando as técnicas de elevação de tensão com transformadores de baixa frequência inviáveis para inúmeras aplicações cotidianas. Nesse sentido, os transformadores chaveados em alta frequência surgiram como uma alternativa para redução do volume e peso. A Figura 4 apresenta um comparativo entre transformadores para 3 kVA, porém com frequências distintas. Ainda, para aplicações que não exigem isolamento galvânico, existem diversas técnicas promissoras descritas na literatura que dispensam o uso de transformadores.

Figura 4 – Foto comparativa de transformadores baixa frequência (50 Hz) e alta frequência (20 kHz).

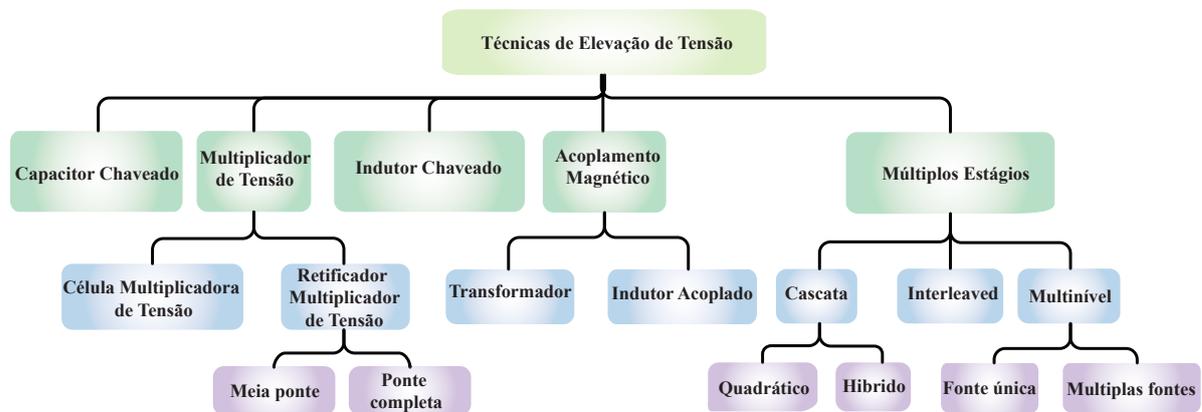


Fonte: (ZHAO *et al.*, 2014)

Assim, os conversores de alto ganho surgiram como uma alternativa aos conversores com transformadores, e têm atualmente sido amplamente estudados na literatura. Conforme ilustrado na Figura 2, nota-se um aumento significativo no número de trabalhos dedicados a esses conversores nos últimos anos. Diversas técnicas são propostas para aumentar o ganho, e recentemente na literatura são classificadas em cinco subseções principais: Capacitor chaveado; multiplicador de tensão; indutor chaveado; acoplamento magnético; e conversores multiníveis. A Figura 5 apresenta detalhadamente a ampla categorização das técnicas de elevação da tensão.

Assim uma das alternativas para elevar o ganho, é a conexão de dois conversores CC-CC em cascata, sendo uma maneira simples de obter elevados ganhos de tensão (MATSUO; HARADA, 1976). No entanto, como o fluxo de energia percorre ambos os conversores, há degradação do rendimento em que é dado pela multiplicação do rendimento de cada conversor cascadeado.

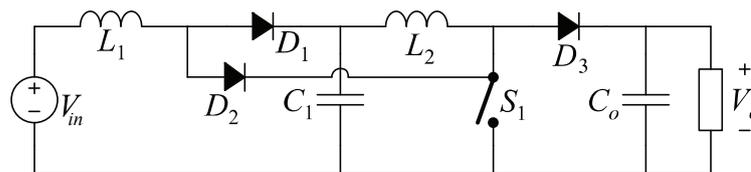
Figura 5 – Categorização das técnicas de elevação de tensão.



Fonte: Adaptado de Forouzes *et al.* (2017)

Esse método tem a possibilidade de integração dos componentes, originando os conversores quadráticos (DE SÁ, F. L. *et al.*, 2023), (LIMA DE SA *et al.*, 2020), (SÁ, Francieli Lima de *et al.*, 2021), (SÁ, Francieli L. de; RUIZ-CABALLERO; MUSSA, 2013). Um exemplo bem conhecido é o boost quadrático ilustrado na Figura 6, que consiste em dois conversores boost em série onde é unificado os interruptores, substituindo um deles por um diodo que passa a ficar em série com o interruptor, assim dando origem ao boost quadrático (SCHMITZ, 2020).

Figura 6 – Boost quadrático.



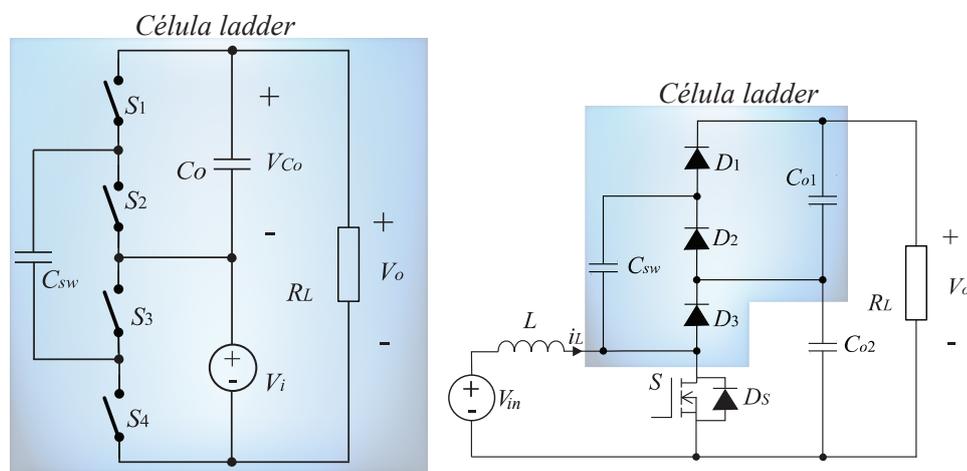
Fonte: Autoria Própria.

Outra técnica amplamente conhecida de elevação de ganho utiliza o conceito de capacitor chaveado. Categorizada na literatura como capacitor chaveado (ZHANG *et al.*, 2018), célula *ladder* (DIAS, Julio Cesar, 2017), *step-up 1*, *step-up 2* (AXELROD; BERKOVICH; IOINOVICI, 2008), essa técnica apresenta vantagens, como capacidade de multiplicação de tensão sem comprometer os esforços de tensão nos componentes, equilíbrio natural da tensão dos capacitores de saída, capacidade expansível por cascata de células, alta eficiência e baixa emissão de interferência eletromagnética (EMI) pela ausência de elementos indutivos. Assim, reduzem-se os picos de tensão nos interruptores e dispensa-se o uso de circuitos de amortecimento.

Com a técnica citada, teoricamente, pode-se incrementar indefinidamente a tensão de saída, com o aumento do número de pares capacitor-diodo. Porém, nesse caso, o conversor passa a requerer um número bastante elevado de componentes, além de possui necessidade de capacitância elevada para minimizar pico de corrente nos semicondutores.

Assim, a célula é constituída por par de diodos e capacitores, no qual os capacitores são carregados em paralelo e descarregados em série. Normalmente, as mesmas são introduzidas após o interruptor, como apresentado na Figura 7 e podem ser configuradas de diferentes formas, como por exemplo, Julio Cesar Dias (2017) e Zhang *et al.* (2018) que utilizam duas configurações diferentes, mas com mesmo ganho estático.

Figura 7 – Célula com capacitor chaveado implementada no conversor boost



Fonte: Adaptado de Julio Cesar Dias e Telles Brunelli Lazzarin (2018)

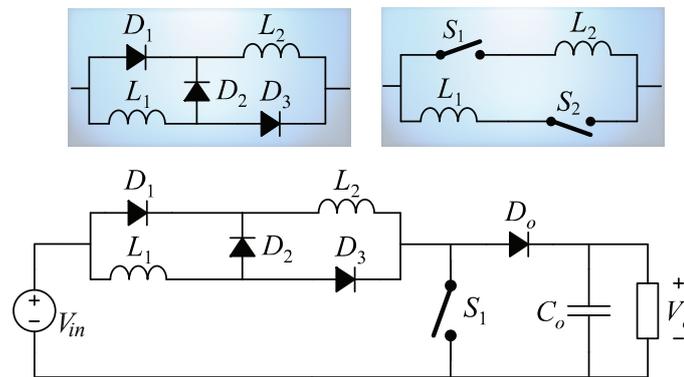
Similarmente ao princípio do capacitor chaveado, o indutor chaveado é outra possibilidade de elevação de tensão, (AXELROD; BERKOVICH; IOINOVICI, 2008), (FARDAHAR; SABAHI, 2020), (LIU; LI, F., 2016), (SAMIULLAH *et al.*, 2021). Este último, consiste basicamente de três diodos e dois indutores (ou também célula de ganho ativa que ao invés de três diodos, utiliza dois interruptores), como mostrado na Figura 8. Assim, os indutores são magnetizados em paralelo e na sequência, desmagnetizados em série, promovendo assim o incremento de ganho de tensão dos conversores CC-CC clássicos.

No entanto, devido às diferenças paramétricas encontradas na implementação, estas células podem causar sobretensão destrutiva nos interruptores dos conversores onde serão inseridas, havendo a necessidade do uso de interruptores de maior tensão ou circuitos de grampeamento. Para isso, os indutores devem ser projetados com a mesma indutância, sujeitos às mesmas condições de operação, eles podem ser integrados em um único núcleo magnético, a fim de aumentar a densidade de potência do conversor (SCHMITZ, 2020), (ANDRADE, 2022).

Já os conversores isolados por acoplamento magnético podem facilmente elevar

a tensão, dependendo da relação de transformação (FRAYTAG, 2020). No entanto, os interruptores destas estruturas podem ser submetidos a elevados picos de tensão, devido à energia acumulada na indutância de dispersão, sendo necessária utilização de circuitos de grameamento passivo ou ativo (ANDRADE, 2022). Em relação aos conversores CC-CC não isolados, nenhum transformador é usado. Assim, os conversores não isolados têm menor custo, menor volume, maior eficiência e topologia mais simples, em comparação com conversores isolados (JAMSHIDPOUR; POURE; SAADATE, 2018).

Figura 8 – Célula de indutor chaveado implementado no conversor boost



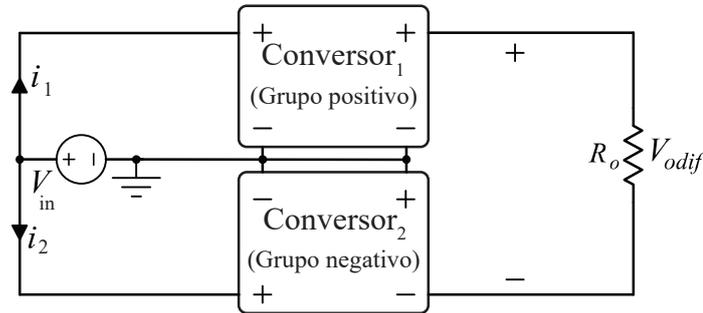
Fonte: Adaptado de Schmitz (2020)

Além das técnicas mencionadas anteriormente, podemos citar o uso de conversores diferenciais. Estes conversores consistem em dois conversores: um conversor com polaridade de saída igual à da entrada (grupo positivo); e outro com a polaridade contrária da entrada (grupo negativo). A carga é conectada entre o terminal negativo de um conversor e o terminal positivo de outro conversor, conforme ilustrado na Figura 9.

Portanto, os conversores diferenciais possuem uma tensão diferencial entre os dois pontos, proporcionando maior ganho de tensão, para a mesma razão cíclica, e menor tensão nos semicondutores, em comparação com um único estágio, com a mesma tensão de saída. Com isso, obtém-se maior eficiência em comparação com um conversor em cascata. Nesse caso, considera-se que o ganho de tensão dos estágios não é multiplicado entre si, e em alguns casos, a conexão diferencial ocorre o processamento parcial de energia, contribuindo ainda mais com o rendimento da topologia. Em contrapartida, a estrutura apresenta um elevado número de componentes, (WU; YU, 1998), (AZEVEDO AYRES *et al.*, 2018), (SALVADOR, Marcos Antônio, 2020), (ANDRADE, 2022).

Em resumo, pode-se concluir que os conversores com acoplamento magnético podem apresentar algumas desvantagens, como peso, volume e pico de tensão nos semicondutores. Entretanto, os conversores diferenciais têm um número elevado de componentes. Já os conversores CC-CC não isolados em cascata podem ser uma boa alternativa, permitindo a combinação de características importantes de diferentes conversores, além da possibilidade

Figura 9 – Conversor diferencial genérico



Fonte: Adaptado de Marcos Antônio Salvador (2020)

de integração de componentes entre eles. Já as células de capacitor chaveado apresentam bom rendimento, porém múltiplas células em série pode elevar consideravelmente o número de componentes.

Assim, a junção de conversores quadráticos com célula capacitiva baseada na técnica de capacitor chaveado, reúne as vantagens das topologias em cascata e das células de capacitores chaveados, obtendo-se um elevado ganho estático.

Visando realizar uma análise comparativa, a Tabela 1 exhibe os ganhos estáticos de algumas das técnicas de elevação de tensão destacadas neste estudo.

Tabela 1 – Ganho estático de algumas topologias de elevado ganho estático.

Conversor	Ganho Estático
Boost com indutor chaveado (VAN DE SYPE <i>et al.</i> , 2005)	$1 + \frac{n_2 D}{n_1 (1-D)}$
Boost diferencial (ANDRADE, 2022)	$\frac{2}{1-D} - V_{in}$
Boost com célula <i>ladder</i> (DIAS, Julio C; LAZZARIN, Telles B, 2017)	$\frac{N+1}{1-D}$
Boost quadrático (SÁ, F. L. D., 2014)	$\frac{1}{(1-D)^2}$
Ćuk na saída de elevado ganho (proposto)	$\frac{D}{(1-D)^2}$
Ćuk na saída quadrática (proposto)	$\frac{1}{(1-D)^2}$
Ćuk com célula de ganho capacitiva (proposto)	$\frac{1+D}{(1-D)^2}$

Fonte: Autoria própria.

Portanto, considerando as vantagens das topologias em cascata e das células de capacitores chaveados, aliado a obtenção de um elevado ganho estático, a proposta desse trabalho é descrita a seguir:

3 DESCRIÇÃO DA PROPOSTA

O objetivo principal deste trabalho é desenvolver uma topologia que combine as principais vantagens dos conversores elevadores de tensão e apresente atributos importantes para se adequar a uma ampla variedade de aplicações. Nesse sentido, como mostrado na Seção 1.2, conversores com entrada e saída com característica de fonte de corrente constante são fundamentais para muitas aplicações, especialmente em sistemas fotovoltaicos, devido à baixa ondulação de corrente na entrada, dispensando o uso de capacitores de entrada volumosos.

Ademais, em muitas dessas aplicações têm um barramento CC compartilhado, o que pode levar ao fenômeno de batimento quando vários conversores estão conectados a esse barramento. Esse fenômeno pode ser evitado por meio de conversores com saída em fonte de corrente. No entanto, como apresentado na Tabela 2 entre as topologias básicas somente o conversor Ćuk possui entrada e saída em fonte de corrente.

Tabela 2 – Características de entrada e saída das topologias básicas.

Conversor	Entrada	Saída
Ćuk	I	I
Buck-Boost	V	V
Boost	I	V
SEPIC	I	V
Buck	V	I
ZETA	V	I

Fonte: Autoria própria.

Adicionalmente, as topologias básicas apresentam limitações no ganho para razões cíclicas próximas da unidade, o que as torna inadequadas para aplicações que requerem alto ganho estático. Por exemplo, em alguns casos as topologias básicas podem limitar o rastreamento do ponto de máxima potência. Para solucionar essa questão, são adotadas técnicas de elevação de tensão. No entanto, como destacado na Seção 2.2 topologias com acoplamento magnético apresentam problemas de picos de tensão nos semicondutores e volume elevado.

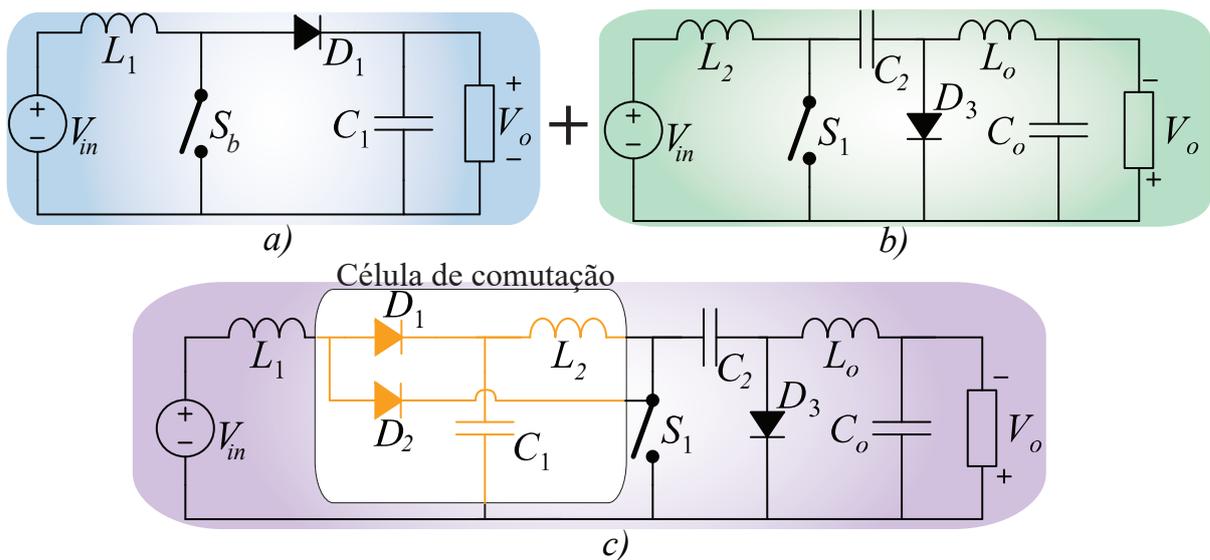
Por sua vez, as topologias que utilizam conversores diferenciais apresentam número elevado de componentes. Nesse sentido, a técnica de cascadeamento de conversores surge como uma técnica interessante, por permitir combinar as vantagens de conversores distintos, como a união entre os conversores boost e o Ćuk, resultando em uma nova topologia com ganho estático ainda maior, além de características de entrada e saída em fonte de corrente.

Ademais, a topologia proposta neste trabalho permite obter tensão diferencial entre dois pontos com elevado ganho estático, e outra conexão de saída com possibilidade de elevar ou baixar a tensão, tornando-se aplicável em conversores PFC universal, eliminando nesse caso, a necessidade de filtros de entrada (BANG; PARK, 2018), (YAO *et al.*, 2021).

Portanto, o trabalho apresenta uma topologia oriunda da combinação dos conversores boost e Ćuk, possibilitado obter característica abaixador / elevador, e também pode oferecer elevado ganho estático com pequenas modificações na estrutura. Além disso, este trabalho demonstra que a desvantagem de elevada tensão no capacitor intermediário pode ser utilizada como benefício para alcançar um ganho estático elevado. A Figura 10 c) apresenta a topologia proposta neste trabalho.

O conversor proposto é constituído por uma célula de comutação básica composta por diodo, capacitor e indutor, dispensando a necessidade de comandos para os semicondutores da célula. A mesma possibilita a conexão de conversores básicos CC-CC utilizando apenas um interruptor, assim se torna possível a união entre as topologias boost e Ćuk. A célula de comutação básica do conversor apresentada na Figura 10, faz parte de uma família de conversores proposto em (SÁ, F. L. D., 2014).

Figura 10 – a) Conversor boost, b) Conversor Ćuk, c) Topologia proposta.



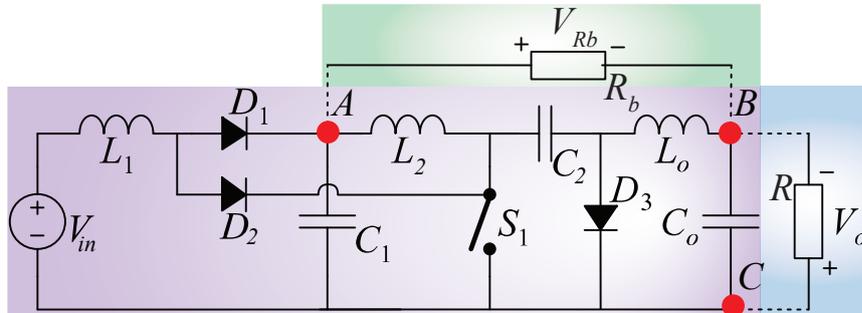
Fonte: Autoria própria.

É importante notar que as topologias com conversores diferenciais são amplamente reconhecidas na literatura como técnicas eficazes de elevação de tensão. Essas topologias, em particular, têm vantagens atrativas em termos de eficiência e redução do estresse nos componentes. No entanto, necessitam de um número elevado de componentes.

Nesse sentido, o conversor apresentado neste trabalho, possui saída com polaridade invertida em relação à entrada, sendo assim considerado um conversor do grupo negativo (ANDRADE, 2022). Essa configuração possibilita a obtenção de uma tensão diferencial entre dois pontos específicos da topologia, resultando em um ganho quadrático entre os pontos A e B (saída quadrática) conforme ilustrado na Figura 11. A adição dessa saída na topologia oferece uma vantagem significativa em termos de ganho estático em comparação

com a outra saída (conexão B e C), reduzindo os esforços de corrente nos componentes e mantendo a tensão nos componentes para o mesmo nível de potência entre as duas saídas.

Figura 11 – Topologia do conversor com as duas possibilidades de conexão de carga.



Fonte: Autoria própria.

Outra possibilidade de elevar a tensão, é a adição de capacitor chaveado, pela vantagem de apresentar baixo número de componentes extras, além de um bom desempenho. Essa configuração fundamentalmente consiste na transferência de energia entre capacitores por meio de células compostas por diodo-capacitor. Assim, é possível elevar consideravelmente a tensão de saída. Portanto, é possível considerar ser uma estrutura simples e de fácil implantação, normalmente aplicada em conversores básicos considerou-se interessante aplicá-la no conversor proposto.

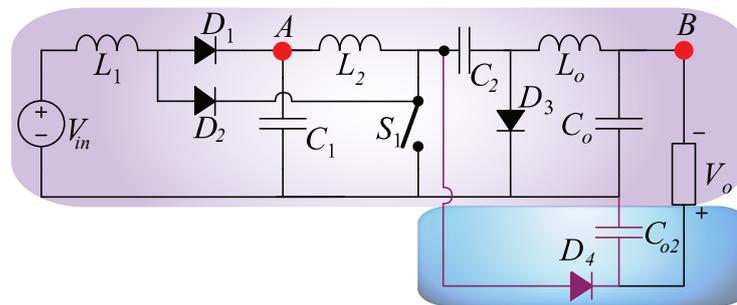
Entretanto, visto que a topologia Ćuk possui a tensão do capacitor intermediário (capacitor C_2) maior que a tensão de saída, buscou-se aproveitar essa característica. Dessa forma, partindo-se dessa observação e do princípio de capacitores chaveados, de maneira análoga a essa técnica, são adicionados um diodo e um capacitor na topologia proposta, resultando na topologia apresentada na Figura 12.

Dessa maneira foi possível obter ganho 6 para razão cíclica (D) igual a 0,5. Para tal fim, de forma sucinta, na etapa de operação no qual o interruptor não está em condução, o diodo D_3 conduz colocando os capacitores C_2 e C_{o2} em paralelo. Desse modo o indutor transfere sua energia para os capacitores em questão, igualando suas tensões. A carga é então conectada na extremidade entre os dois capacitores de saída. Assim, a tensão de saída é determinada pela soma das tensões entre os dois capacitores de saída.

Portanto, é possível obter um ganho ainda maior, se comparado o método de configuração diferencial apresentado em Andrade (2022) para a topologia Ćuk de alto ganho. Para isso, simplesmente adicionando-se um diodo e um capacitor na saída da topologia proposta nesse trabalho. Assim, se a topologia Ćuk de alto ganho for utilizada como topologia diferencial, não seria possível alcançar um ganho tão elevado como o ganho da topologia proposta na Figura 12.

A Figura 13 apresenta as etapas de operação da topologia com célula de ganho. Desse modo, por meio das etapas de operação, é possível obter informações estáticas sobre

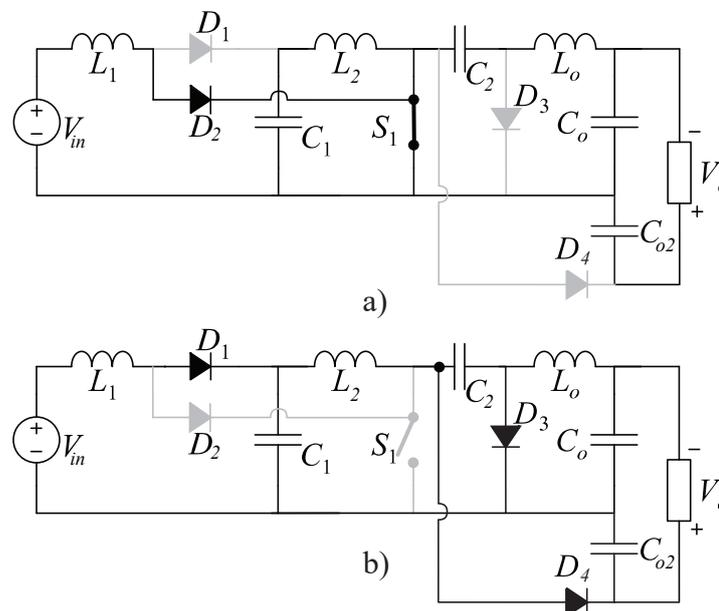
Figura 12 – Topologia Ćuk com Ganho 6.



Fonte: Autoria própria.

o conversor, tais como o ganho de tensão e corrente entre outros parâmetros importantes para o projeto e controle do conversor. Todavia, por não ser o foco inicial desse trabalho, não será desenvolvido um estudo detalhado para essa topologia, porém apenas considerado nos trabalhos futuro.

Figura 13 – Etapas de operação da topologia proposta com célula de ganho: a) primeira etapa de operação, b) segunda etapa de operação.



Fonte: Autoria própria.

Assim, este trabalho apresenta contribuições significativas, visto que a literatura não apresenta a modelagem e resultados experimentais da topologia proposta. Ademais, topologias baseadas no conversor Ćuk são desenvolvidas na literatura, porém geralmente para potências inferiores e com baixo rendimento, (ALMALAQ; MATIN, 2020). Além disso, a obtenção de tensão diferencial entre dois pontos do mesmo conversor é pouco

explorada na literatura, mas é apresentada nesse trabalho. Assim como, a utilização da tensão elevada do capacitor intermediário, para elevação do ganho da saída, até então considerada uma desvantagem da topologia Ćuk. Porém, essa característica é apresentada neste trabalho como uma vantagem para obter ganho de tensão elevado.

Além dos conversores CC-CC, o trabalho aborda brevemente os tipos de microcontroladores e utiliza o FPGA, especificamente o modelo *BeMicro Max 10*, no controle digital do conversor. Este modelo de FPGA é escolhido devido à sua capacidade de implementar malhas de controle, proteção e modulação, além de oferecer recursos como conversor AD integrado e maior personalização.

Para a topologia proposta, foram realizados testes experimentais para as três possíveis conexões de carga. O trabalho também abrange as etapas de operação, formas de onda, cálculo de corrente dos componentes, projeto do conversor, cálculos de perdas e dimensionamento térmico. Além disso, é desenvolvido no trabalho a modelagem e o controle em malha fechada para controle de tensão na saída Ćuk de alto ganho e na saída boost quadrática. Por fim, são apresentados e discutidos os resultados experimentais obtidos.

4 ANÁLISE ESTÁTICA

Esse capítulo é crucial para compreender o comportamento do conversor. Inicialmente, é necessário calcular as correntes mínimas, médias, máximas e eficazes para o dimensionamento dos componentes, avaliar o desempenho, eficiência e garantir o correto funcionamento do conversor. A corrente mínima garante a estabilidade em situações de carga leve, as correntes médias aplicam-se no dimensionamento dos componentes, a corrente máxima, além de ser importante no dimensionamento dos componentes, evita sobrecarga e superaquecimento, e a corrente eficaz determina a potência real transferida para o circuito sendo utilizada para o cálculo das perdas e dimensionamento térmico. Assim, com base na análise estática foi possível desenvolver um novo conceito de conexão de carga para o conversor estudado. Também, observou-se a característica de tensão diferencial entre dois pontos da topologia, detalhado na sequência deste capítulo.

4.1 CONVERSOR ČUK DE ELEVADO GANHO

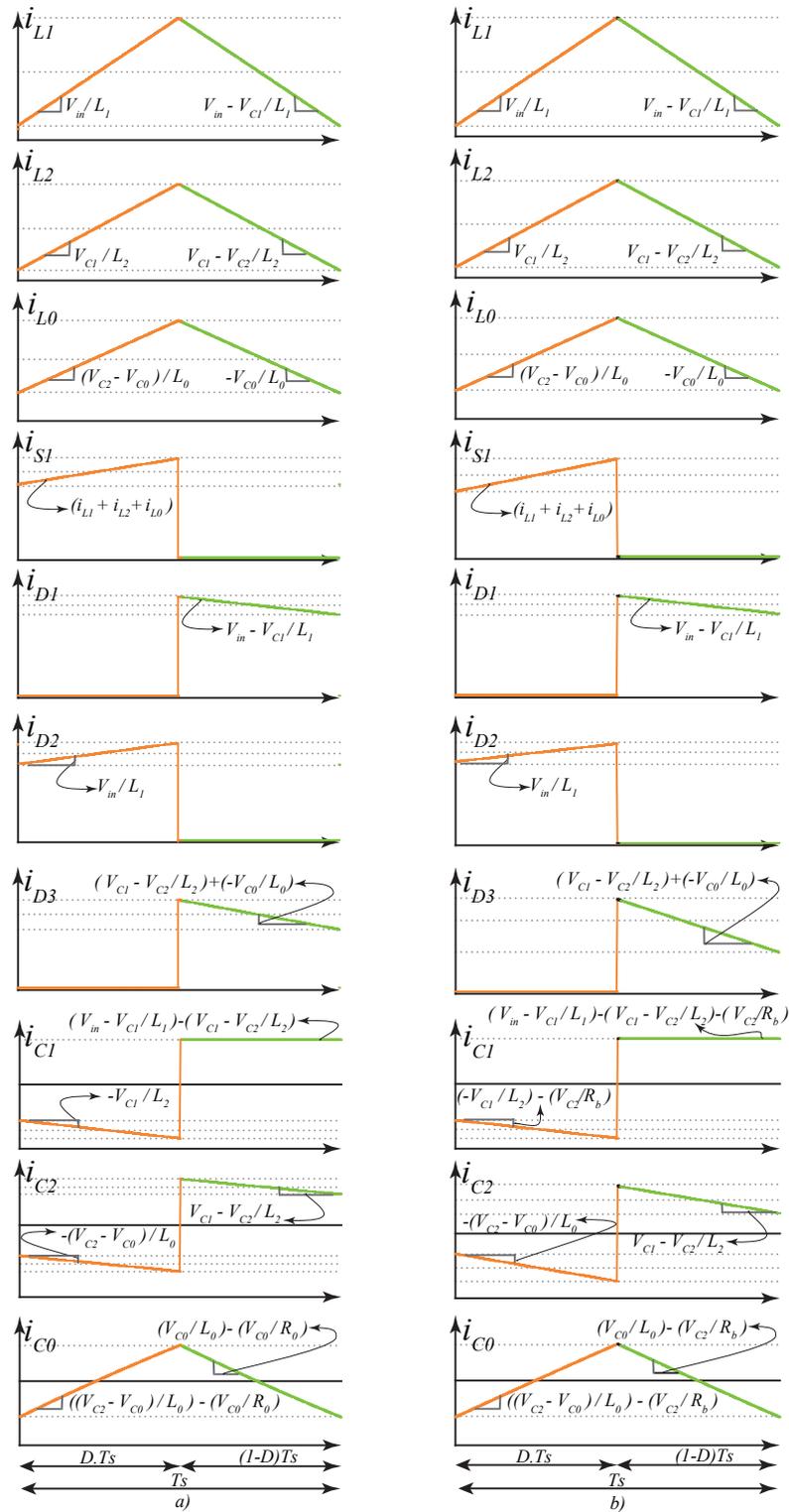
O projeto do conversor é desenvolvido para a topologia Čuk de alto ganho, uma vez que é a topologia proposta inicialmente. Nessa seção, serão apresentadas as etapas de operação do conversor, suas principais formas de ondas, análise de ganho estático, o cálculo de corrente e tensão nos componentes para o projeto dos componentes e o dimensionamento térmico.

Não serão realizados estudos sobre a topologia com carga na saída diferenciais neste capítulo, uma vez que os esforços de corrente e tensão são iguais ou menores para níveis de mesma potência. Além disso, os dados de corrente e tensão média nos componentes serão obtidos por meio da modelagem por espaço de estados, conforme apresentado no Capítulo 6.

A partir das etapas de operações e das formas de onda, é possível calcular as correntes nos componentes, o que é importante para definir o dimensionamento do conversor e realizar os cálculos térmicos dos componentes. Na Figura 14 a) apresenta-se as formas de onda de corrente nos componentes da topologia Čuk de alto ganho e a Figura 14 b) apresenta as formas de onda da topologia estudada com carga conectada na saída quadrática.

Os modos de operação crítico e descontínuo não são apresentados devido ao elevado esforço de corrente nos componentes, o que faz com que haja a necessidade de componentes com maior robustez. Assim, as etapas de operação para o modo de condução contínua (MCC) são apresentadas a seguir.

Figura 14 – Principais formas de onda da corrente nos componentes para as topologias:
 a) Ćuk de alto ganho e b) Ćuk com carga na saída diferencial.



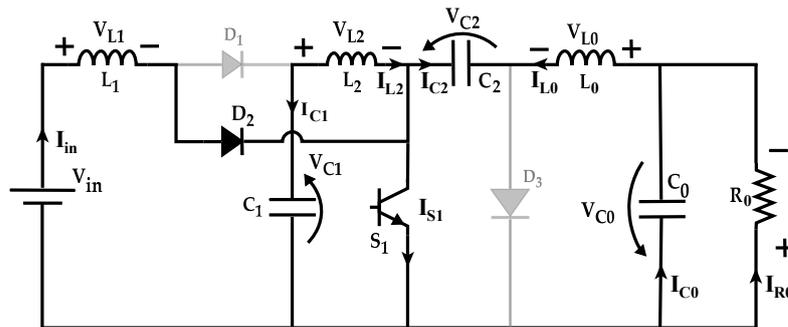
Fonte: Autoria própria.

4.1.1 Etapas de operação

Por meio das etapas de operação, é possível obter informações estáticas sobre o conversor, tais como o ganho de tensão e corrente, entre outros parâmetros importantes para o projeto e controle do conversor. Com base nessas informações, é possível definir as correntes e tensões nos componentes do circuito e dimensionar dissipadores.

1ª Etapa de operação: Representada na Figura 15, período em que o interruptor S_1 conduz. Nessa etapa o diodo D_2 é diretamente polarizado entrando em condução, e o diodo D_1 sendo polarizado inversamente se comportando como circuito aberto. Os terminais do indutor L_1 são conectados à fonte de entrada e o indutor L_2 com o capacitor C_1 , caracterizando assim o armazenando energia nos indutores. Nesse instante, a corrente i_{S1} é igual as somas das correntes i_{L1} , i_{L2} e i_{L0} . Portanto, as correntes nos capacitores C_1 , C_2 e C_0 são iguais a $-i_{L2}$; $-i_{L0}$; e $i_{L0} - i_{R0}$, respectivamente.

Figura 15 – Primeira etapa de operação.



Fonte: Autoria própria.

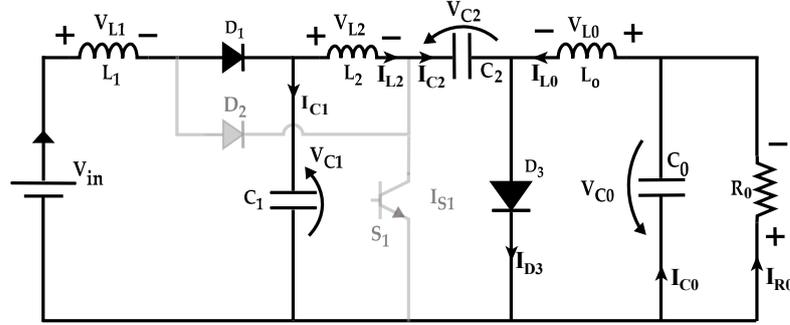
Através da inspeção da Figura 15 é possível obter as equações de estado da primeira etapa de operação, no qual determinam a tensão nos indutores e as correntes nos capacitores, como representado na Equação (1):

$$\begin{aligned}
 L_1 \cdot \frac{d}{dt} i_{L1}(t) &= v_{in} \\
 L_2 \cdot \frac{d}{dt} i_{L2}(t) &= v_{C1} \\
 L_0 \cdot \frac{d}{dt} i_{L0}(t) &= v_{C2} - v_{C0} \\
 C_1 \cdot \frac{d}{dt} v_{C1}(t) &= -i_{L2} \\
 C_2 \cdot \frac{d}{dt} v_{C2}(t) &= -i_{L0} \\
 C_0 \cdot \frac{d}{dt} v_{C0}(t) &= i_{L0} - \frac{v_{C0}}{R_0}
 \end{aligned} \tag{1}$$

2ª Etapa de operação: Representada na Figura 16, período em que o interruptor S_1 interrompe a circulação de corrente, assim bloqueando o diodo D_2 . Os diodos D_1 e D_3 passam a conduzir. Os indutores L_1 e L_2 transferem a energia para os capacitores C_1 e C_2 , respectivamente. Nessa etapa, a corrente do indutor L_0 circula pelo diodo de roda livre D_3 . A corrente no diodo D_1 é igual i_{L1} , e a corrente no diodo D_3 é a soma de i_{L2} e i_{L0} .

Portanto, as correntes nos capacitores C_1 , C_2 , e C_0 são iguais a $i_{L1} - i_{L2}$; i_{L2} ; e $i_{L0} - i_{R0}$, respectivamente.

Figura 16 – Segunda etapa de operação.



Fonte: Autoria própria.

Através da Figura 16 é possível obter as equações de estado da segunda etapa de operação, que determinam a tensão nos indutores e as correntes nos capacitores, como representado na Equação (2):

$$\begin{aligned}
 L_1 \cdot \frac{d}{dt} i_{L1}(t) &= v_{in} - v_{C1} \\
 L_2 \cdot \frac{d}{dt} i_{L2}(t) &= v_{C1} - v_{C2} \\
 L_0 \cdot \frac{d}{dt} i_{L0}(t) &= -v_{C0} \\
 C_1 \cdot \frac{d}{dt} v_{C1}(t) &= i_{L1} - i_{L2} \\
 C_2 \cdot \frac{d}{dt} v_{C2}(t) &= i_{L2} \\
 C_0 \cdot \frac{d}{dt} v_{C0}(t) &= i_{L0} - \frac{v_{C0}}{R_0}
 \end{aligned} \tag{2}$$

4.1.2 Ganho estático

4.1.2.1 Ganho de tensão

O ganho estático pode ser obtido pela relação volt-segundo da lei de Faraday, em que afirma que a tensão induzida em um circuito é diretamente proporcional à taxa de variação do fluxo magnético que passa por esse circuito. Assim, para a operação no MCC, considerado que os componentes são ideais, o ganho estático do conversor é obtido por meio da análise da tensão no indutor, nas duas etapas de operação.

Para determinar a tensão no capacitor C_1 , para primeira etapa de operação, a tensão sobre o indutor é V_{in} , enquanto na segunda etapa é $V_{in} - V_{C1}$. Portanto, considerando as duas etapas de operação, podemos escrever a equação de ganho para C_1 (Equação (3)), que representa a soma das tensões no indutor em ambas as etapas de operação, igualando-a a zero em regime permanente. A partir desta equação, podemos obter a equação de ganho de tensão para o capacitor C_1 (Equação (4)).

$$V_{in} \cdot D + (V_{in} - V_{C1}) \cdot (1 - D) = 0 \quad (3)$$

$$\frac{V_{C1}}{V_{in}} = \frac{1}{1 - D} \quad (4)$$

Seguir a mesma análise para definir a tensão no capacitor C_2 , onde obtém-se a Equação (5).

$$V_{C1} \cdot D + (V_{C1} - V_{C2}) \cdot (1 - D) = 0 \quad (5)$$

Assim, o ganho de tensão no capacitor C_2 é dado por:

$$V_{C2} = \frac{V_{C1}}{1 - D} \quad (6)$$

Substituindo a Equação (4) em (6), obtém-se o ganho de tensão no capacitor C_2 :

$$\frac{V_{C2}}{V_{in}} = \frac{1}{(1 - D)^2} \quad (7)$$

Da mesma forma, para o capacitor C_0 , obtém-se a Equação (8):

$$(V_{C2} - V_{C0}) \cdot D + V_{C0} \cdot (1 - D) = 0 \quad (8)$$

Realizando as devidas manipulações matemáticas na Equação (8), o ganho de tensão para o capacitor de saída, é dado pela Equação (9):

$$\frac{V_{C0}}{V_{in}} = \frac{1}{(1 - D)^2} D \quad (9)$$

Portanto, para determinar a tensão na carga V_{Rb} é realizado a análise de malha na topologia proposta, entre os pontos A e B como ilustrado na Figura 11. Observa-se que as polaridades são inversas. Assim, a diferença de potencial entre os pontos A e B é dada por:

$$V_{Rb} = V_A + V_B \quad (10)$$

Onde $V_A = C_1$ e $V_B = C_0$.

Substituindo V_A pela Equação (4) e V_B pela Equação (9), tem-se:

$$V_{Rb} = \frac{V_{in}}{1 - D} + \frac{V_{in}}{(1 - D)^2} D \quad (11)$$

Realizando as devidas manipulações matemáticas, obtém-se o ganho estático considerando a saída nos pontos A e B (na carga V_{Rb}):

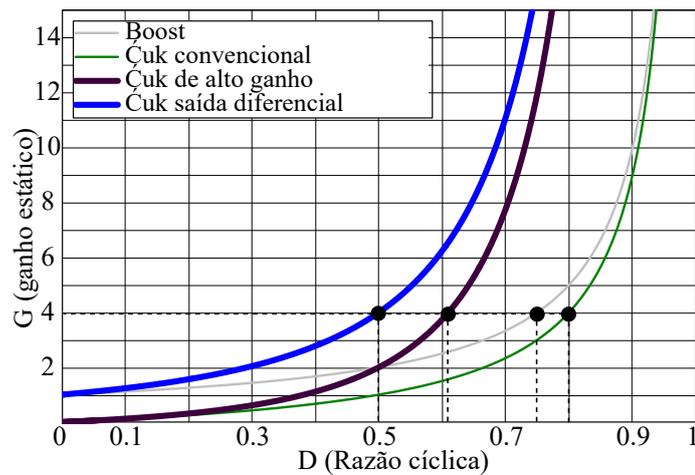
$$\frac{V_{Rb}}{V_{in}} = \frac{1}{(1 - D)^2} \quad (12)$$

Por fim, pode-se observar que o ganho estático entre os pontos A e B (na carga V_{Rb}) é igual ao ganho estático do capacitor C_2 e ao ganho do conversor boost quadrático.

Assim, é possível obter uma saída com elevado ganho estático sem alterar parâmetros do conversor. Dessa forma, nota-se que, para uma mesma razão cíclica, a tensão entre os pontos de saída B e C (V_{C0}) é menor em comparação com a tensão entre A e B. Além disso, ao utilizar a saída quadrática obtende-se níveis menores de corrente em alguns componentes, se comparado à saída Čuk de alto ganho devido à relação da corrente com a resistência de carga. Isso pode ser constatado por meio das equações de corrente nos magnéticos representados pelas (124) e (134).

Utilizando as Equações (7) e (9), tem-se o ganho de tensão no capacitor C_2 e o ganho estático da tensão de saída, respectivamente. Assim, é possível gerar a curva de ganho estático para diferentes valores de D , conforme apresentado na Figura 17. Além disso, pode-se comparar os resultados com os ganhos estáticos de outros conversores, como o boost e o Čuk. Essa comparação permite avaliar o desempenho da topologia proposta em relação às topologias correlatas.

Figura 17 – Comparação do ganho estático dos conversores boost, Čuk e a topologia proposta.



Fonte: Autoria própria.

4.1.3 Corrente nos componentes

A corrente média nos indutores do conversor está diretamente relacionada com a potência de entrada e saída do circuito. Essa relação pode ser obtida por meio da equação de potência ideal, que relaciona a potência de entrada com a potência de saída do conversor como sendo:

$$P_{in} = P_0 \quad (13)$$

Reescrevendo (13) tem-se:

$$V_{in} \cdot I_{in} = V_{C0} \cdot I_0 \quad (14)$$

Substituindo (9) em (14), obtém-se a relação entre a corrente de entrada e a corrente de saída dada por:

$$\frac{I_0}{I_{in}} = \frac{(1-D)^2}{D} \quad (15)$$

Sendo $I_0 = \frac{V_0}{R_0}$, e V_0 dado por (9), e realizando as devidas substituições em (15), obtém-se a corrente de entrada relacionando V_{in} , R_0 e D :

$$I_{in} = I_{L1} = \frac{V_{in}}{R_0(1-D)^4} D^2 \quad (16)$$

A corrente de saída pode ser obtida por meio da substituição de (16) em (15), que resulta em:

$$I_0 = I_{L0} = \frac{V_{in}}{R_0(1-D)^2} D \quad (17)$$

Considerando que o capacitor C_1 é grande o suficiente para se comportar como uma fonte de tensão sem variação, partindo do princípio de conservação de energia:

$$V_{C1} \cdot I_{L2} = V_{C0} \cdot I_0 \quad (18)$$

Substituindo V_{C1} e V_{C0} Equações (7) e (9), respectivamente, em (18) e realizando as devidas manipulações matemáticas, obtém-se:

$$\frac{I_{L2}}{I_0} = \frac{D}{1-D} \quad (19)$$

Substituindo (17) em (19), obtém-se a corrente no indutor $L2$:

$$I_{L2} = \frac{V_{in}}{R_0(1-D)^3} D^2 \quad (20)$$

4.1.3.1 Corrente eficaz nos indutores

A corrente eficaz no indutor é um importante parâmetro para o dimensionamento das perdas. Primeiramente, é necessário determinar os valores mínimos e máximos da corrente que passa pelo indutor de entrada. Com base nesses valores, obtém-se a ondulação de corrente, utilizada no cálculo da corrente eficaz do conversor.

Assim, durante as fases em que o indutor acumula energia, têm-se:

$$i_{L1}(t) = \frac{V_{in}}{L_1} t + I_{L1(min)} \quad (21)$$

No qual a corrente mínima no indutor de entrada é dada por:

$$I_{L1(min)} = I_{in} - \frac{V_{in}}{L_1} \frac{D}{2} T_s \quad (22)$$

E a corrente máxima, é dada por:

$$I_{L1(max)} = I_{in} + \frac{V_{in}}{L_1} \frac{D}{2} T_s \quad (23)$$

Considerando I_{in} para um circuito ideal, onde $P_{in} = P_0$, a corrente média de entrada pode ser expressa por:

$$I_{in} = \frac{P_0}{V_{in}} \quad (24)$$

Assim, a ondulação de corrente no indutor L_1 é dada por:

$$\Delta I_{L1} = I_{L1(max)} - I_{L1(min)} \quad (25)$$

De maneira análoga, para o indutor L_2 obtêm-se as correntes mínimas, máximas, e a ondulação de corrente, dado pelas Equações (26), (27) e (28), respetivamente:

$$I_{L2(min)} = I_{L2} - \frac{V_{C1}}{L_2} \cdot \frac{D}{2} T_s \quad (26)$$

$$I_{L2(max)} = I_{L2} + \frac{V_{C1}}{L_2} \cdot \frac{D}{2} T_s \quad (27)$$

$$\Delta I_{L2} = I_{L2(max)} - I_{L2(min)} \quad (28)$$

Da mesma maneira, para a corrente mínima, máxima e ondulação de corrente do indutor L_0 de saída, é dada por:

$$I_{L0(min)} = I_0 - \frac{V_{C0}}{L_0} \frac{D}{2} T_s \quad (29)$$

$$I_{L0(max)} = I_0 + \frac{V_{C0}}{L_0} \frac{D}{2} T_s \quad (30)$$

$$\Delta I_{L0} = I_{L0(max)} - I_{L0(min)} \quad (31)$$

Assim, o cálculo da corrente eficaz é obtido através da raiz da média quadrática da corrente instantânea ao longo do tempo. Isso é calculado através da equação que eleva a equação da corrente instantânea ao quadrado e a integral ao longo do período T , como representado pela expressão (32):

$$I_{eff} = \sqrt{\frac{1}{T} \int_0^T i^2(t) dt} \quad (32)$$

A equação que descreve o comportamento da forma de onda de corrente no indutor para a primeira e segunda etapas de operação, podem ser descritas nas Equações (33) e (34):

$$\left(I_{in} - \frac{\Delta I_{L1}}{2} \right) + \frac{\Delta I_{L1}}{D \cdot T_s} \cdot t \quad (33)$$

$$\left(I_{in} + \frac{\Delta I_{L1}}{2} \right) - \frac{\Delta I_{L1}}{1 - D} \cdot \frac{t}{T_s} \quad (34)$$

Assim a corrente eficaz para o indutor L_1 é obtida por meio da Equação (35):

$$I_{L1.ef} = \sqrt{\frac{1}{T_s} \cdot \int_0^{D \cdot T_s} \left(I_{in} - \frac{\Delta I_{L1}}{2} + \frac{\Delta I_{L1}}{D \cdot T_s} \cdot t \right)^2 dt + \int_0^{(1-D) \cdot T_s} \left(I_{in} + \frac{\Delta I_{L1}}{2} - \frac{\Delta I_{L1}}{(1-D) \cdot T_s} \cdot t \right)^2 dt} \quad (35)$$

Realizando as devidas manipulações matemáticas, obtém-se a corrente eficaz no indutor L_1 :

$$I_{L1.ef} = \frac{\sqrt{3} \cdot \sqrt{12 \cdot I_{in}^2 + \Delta I_{L1}^2}}{6} \quad (36)$$

Da mesma forma, a corrente eficaz para os indutores L_2 e L_0 é representada pelas Equações (37) e (38), respectivamente:

$$I_{L2.ef} = \frac{\sqrt{3} \cdot \sqrt{12 \cdot I_{L2}^2 + \Delta I_{L2}^2}}{6} \quad (37)$$

$$I_{L0.ef} = \frac{\sqrt{3} \cdot \sqrt{12 \cdot I_{L0}^2 + \Delta I_{L0}^2}}{6} \quad (38)$$

Sendo que a corrente média nos componentes é apresentada na Seção 4.1.3.

4.1.3.2 Corrente máxima e eficaz no interruptor

Quando o interruptor está conduzindo, a corrente que passa por ele é a soma das correntes que fluem pelos indutores conectados. As correntes máximas e eficazes são importantes para o dimensionamento do conversor. Dessa maneira, a corrente máxima no interruptor é dada pela soma das correntes nos indutores, conforme expresso pela Equação (39).

$$I_{S1(max)} = I_{L1(max)} + I_{L2(max)} + I_{L0(max)} \quad (39)$$

E, para obter a corrente eficaz no interruptor, é necessário somar as correntes eficazes em cada indutor, durante a primeira etapa de operação, para um período de chaveamento. Nesse caso, a corrente eficaz em cada indutor, durante a primeira etapa de operação, pode ser calculada da seguinte maneira:

$$I_{L1.ef(D)} = \sqrt{\frac{1}{T_s} \cdot \int_0^{D \cdot T_s} \left(I_{in} - \frac{\Delta I_{L1}}{2} + \frac{\Delta I_{L1}}{D \cdot T_s} \cdot t \right)^2 dt} \quad (40)$$

$$I_{L2.ef(D)} = \sqrt{\frac{1}{T_s} \cdot \int_0^{D \cdot T_s} \left(I_{L2} - \frac{\Delta I_{L2}}{2} + \frac{\Delta I_{L2}}{D \cdot T_s} \cdot t \right)^2 dt} \quad (41)$$

$$I_{L0.ef(D)} = \sqrt{\frac{1}{T_s} \cdot \int_0^{D \cdot T_s} \left(I_{L0} - \frac{\Delta I_{L0}}{2} + \frac{\Delta I_{L0}}{D \cdot T_s} \cdot t \right)^2 dt} \quad (42)$$

Assim, a corrente eficaz no interruptor é obtida a partir da soma das correntes nos indutores, e dada por:

$$I_{S.ef} = \frac{\sqrt{3} \cdot \left(\sqrt{12 \cdot D \cdot I_0^2 + D \cdot \Delta I_{L0}^2} + \sqrt{12 \cdot D \cdot I_{L1}^2 + D \cdot \Delta I_{L1}^2} + \sqrt{12 \cdot D \cdot I_{L2}^2 + D \cdot \Delta I_{L2}^2} \right)}{6} \quad (43)$$

4.1.3.3 Corrente média nos diodos D_1 , D_2 e D_3

O valor da corrente média é importantes para o dimensionamento e cálculo térmico do diodo. A corrente média, em um componente, pode ser definida como a integral da corrente temporal dividida pelo período de tempo.

$$I = \frac{1}{T} \int_0^T i(t) dt \quad (44)$$

onde:

- I é a corrente média no componente, medida em amperes (A);
- T é o período de tempo, medida em segundos (s);
- $i(t)$ é a corrente no componente em função do tempo t , medida em amperes (A).

Assim a corrente média no diodo D_1 é dada por:

$$I_{D1(med)} = \frac{1}{T_s} \int_0^{(1-D) \cdot T_s} \left[I_{L1(max)} + \frac{V_{in} - V_{C1}}{L_1} i(t) \right] dt \quad (45)$$

Resolvendo, tem-se:

$$I_{D1(med)} = \frac{(1-D) \cdot \left(V_{in} - V_{C1} + D \cdot V_{C1} - D \cdot V_{in} + 2 \cdot I_{L1(max)} \cdot L_1 \cdot fs \right)}{2 \cdot L_1 \cdot fs} \quad (46)$$

A corrente média para o diodo D_2 é obtida por meio da Equação (47), obtendo assim a Equação (48):

$$I_{D2(med)} = \frac{1}{T_s} \int_0^{D \cdot T_s} \left[I_{L1(min)} + \frac{V_{in}}{L_1} \cdot t \right] dt \quad (47)$$

$$I_{D2(med)} = D \cdot I_{L1(min)} + \frac{D^2 \cdot T_s \cdot V_{in}}{2 \cdot L_1} \quad (48)$$

Similarmente para o diodo D_3 :

$$I_{D3(med)} = \frac{1}{T_s} \int_0^{(1-D) \cdot T_s} \left[I_{L2(max)} + I_{L0(max)} + \frac{V_{C1} - V_{C2}}{L_2} \cdot t + \frac{-V_{C0}}{L_0} \cdot t \right] dt \quad (49)$$

Realizando as devidas manipulações matemáticas, obtém-se a corrente média para o diodo D_3 representada por (50):

$$I_{D3(med)} = \frac{(1-D) \cdot (L_0 \cdot V_{C1} - L_0 \cdot V_{C2} - L_2 \cdot V_{C0} - D \cdot L_0 \cdot V_{C1} + D \cdot L_0 \cdot V_{C2} + D \cdot L_2 \cdot V_{C0} + I_{L0(max)} \cdot a_a + I_{L2(max)} \cdot a_a)}{a_a} \quad (50)$$

Sendo que $a_a = 2 \cdot L_0 \cdot L_2 \cdot fs$.

4.1.3.4 Corrente eficaz nos diodos D_1 , D_2 e D_3

A corrente eficaz é importante para o dimensionamento e cálculo térmico do diodo. A corrente eficaz no diodo pode ser definida como a raiz quadrada da integral do quadrado da corrente temporal dividida pelo período de tempo. Assim, para o diodo D_1 , realizando as devidas manipulações matemáticas, tem-se:

$$I_{D1(ef)} = \sqrt{I_{L1(max)}^2 \cdot (1-D) + \frac{(V_{C1}-V_{in})^2 \cdot (1-D)^3}{3 \cdot L_1^2 \cdot fs^2} + \frac{I_{L1(max)} \cdot (V_{C1}-V_{in}) \cdot (1-D)^2}{L_1 \cdot fs}} \quad (51)$$

Para o diodo D_2 a corrente eficaz é dada pela Equação (52). Realizando as devidas manipulações matemáticas obtém-se Equação (53):

$$I_{D2(ef)} = \sqrt{\frac{1}{T_s} \int_0^{D \cdot T_s} \left[I_{L1(min)} + \frac{V_{in}}{L_1} \cdot t \right]^2 dt} \quad (52)$$

$$I_{D2(ef)} = \sqrt{\frac{3 \cdot D \cdot (D^2 \cdot T_s^2 \cdot V_{in}^2 + 3 \cdot D \cdot I_{L1(min)} \cdot L_1 \cdot T_s \cdot V_{in} + 3 \cdot I_{L1(min)}^2 \cdot L_1^2)}{L_1^2}} \quad (53)$$

Da mesma forma, para o diodo D_3 a corrente eficaz é dada pela Equação (54), e realizando as devidas manipulações matemáticas obtém-se a Equação (55):

$$I_{D3(ef)} = \sqrt{\frac{1}{T_s} \int_0^{(1-D) \cdot T_s} \left[I_{L2(max)} + I_{L0(max)} + \frac{V_{C1}-V_{C2}}{L_2} \cdot t + \frac{-V_{C0}}{L_0} \cdot t \right]^2 dt} \quad (54)$$

$$I_{D3(ef)} = \sqrt{\left[(1-D) \cdot (I_{L0(max)} + I_{L2(max)})^2 + \frac{(1-D)^3 \cdot (a_b)^2}{3 \cdot L_0^2 \cdot L_2^2 \cdot fs^2} + \frac{(1-D)^2 \cdot (I_{L0(max)} + I_{L2(max)}) \cdot (a_b)}{L_0 \cdot L_2 \cdot fs} \right]} \quad (55)$$

sendo $a_b = L_0 \cdot V_{C2} - L_0 \cdot V_{C1} + L_2 \cdot V_{C0}$

4.1.3.5 Corrente eficaz nos capacitores C_1 , C_2 e C_0

O dimensionamento adequado da corrente eficaz no capacitor do conversor é crucial para garantir a confiabilidade, desempenho e conformidade com as especificações do projeto. A corrente eficaz no capacitor está relacionada com a vida útil do componente, o desempenho do conversor e o cumprimento dos requisitos de projeto. Assim como, faixa de corrente de operação, margem de segurança e critérios de desempenho.

Um dimensionamento inadequado pode resultar em problemas como sobreaquecimento, degradação, oscilações indesejadas, quedas de tensão excessivas e distorções da tensão de saída, comprometendo o funcionamento correto e eficiência do conversor. Portanto, é essencial realizar o dimensionamento adequado da corrente eficaz no capacitor para garantir o adequado desempenho e confiabilidade do conversor (EPCOS, 2023).

Analisando as etapas de operação, obtém-se a resultante das correntes que circulam pelo capacitor na primeira e segunda etapa de operação. Assim, a corrente eficaz no capacitor C_1 , considerando a ondulação de corrente no indutor, pode ser obtida pela Equação (56). Realizando as devidas manipulações matemáticas tem-se a corrente eficaz para o capacitor C_1 , dado pela Equação (57)

$$I_{C1(ef)} = \sqrt{\left[fs \int_0^{\frac{D}{fs}} \left(-I_{L2(min)} - \frac{V_{C1}}{L_2} \cdot t \right)^2 dt \right] + \left[fs \int_0^{\frac{(1-D)}{fs}} \left[I_{L1(max)} - I_{L2(max)} + \left(\frac{V_{in} - V_{C1}}{L_1} \cdot t - \frac{V_{C1} - V_{C2}}{L_2} \cdot t \right) \right]^2 dt \right]} \quad (56)$$

$$I_{C1(ef)} = \sqrt{\left[\frac{D \cdot (D^2 \cdot V_{C1}^2 + 3 \cdot D \cdot I_{L2(min)} \cdot L_2 \cdot V_{C1} \cdot fs + 3 \cdot I_{L2(min)}^2 \cdot L_2^2 \cdot fs^2)}{3 \cdot L_2^2 \cdot fs^2} \right] + \left[(1-D) \cdot (I_{L1(max)} - I_{L2(max)})^2 + \frac{(1-D)^3 \cdot (a_c)^2}{3 \cdot L_1^2 \cdot L_2^2 \cdot fs^2} + \frac{(1-D)^2 \cdot (I_{L1(max)} - I_{L2(max)}) \cdot (a_c)}{L_1 \cdot L_2 \cdot fs} \right]} \quad (57)$$

sendo que $a_c := L_1 \cdot V_{C1} - L_1 \cdot V_{C2} + L_2 \cdot V_{C1} - L_2 \cdot V_{in}$

Similarmente, para o capacitor C_2 a corrente eficaz é dada pela Equação (58) e realizando as devidas manipulações matemáticas, obtém-se a Equação (59):

$$I_{C2(ef)} = \sqrt{\frac{1}{T_s} \int_0^{D \cdot T_s} \left(-I_{L2min} - \frac{V_{C1}}{L_2} \cdot t \right)^2 dt + \frac{1}{T_s} \int_0^{(1-D) \cdot T_s} \left(I_{L2max} + \frac{V_{C1} - V_{C2}}{L_2} \cdot t \right)^2 dt} \quad (58)$$

$$I_{C2(ef)} = \sqrt{\left[\frac{D \cdot (D^2 \cdot V_{C1}^2 + 3 \cdot D \cdot I_{L2(min)} \cdot L_2 \cdot V_{C1} \cdot fs + 3 \cdot I_{L2(min)}^2 \cdot L_2^2 \cdot fs^2)}{3 \cdot L_2^2 \cdot fs^2} \right] + \left[I_{L2max}^2 \cdot (1-D) + \frac{(V_{C1} - V_{C2})^2 \cdot (1-D)^3}{3 \cdot L_2^2 \cdot fs^2} - \frac{I_{L2max} \cdot (V_{C1} - V_{C2}) \cdot (1-D)^2}{L_2 \cdot fs} \right]} \quad (59)$$

A corrente que flui pelo capacitor C_0 é composta apenas pela componente alternada do indutor L_0 , conforme a Figura 14. Por simetria, é possível calcular a corrente eficaz para os períodos $D \cdot \frac{T_s}{2}$ e $(1-D) \cdot \frac{T_s}{2}$. Portanto, multiplicando-se por dois, obtém-se a corrente eficaz no capacitor de saída, dada pela Equação (60). Realizando as devidas manipulações matemáticas obtém-se a corrente eficaz no capacitor C_0 , como mostra a Equação (61) e multiplica-se por dois. Assim, a corrente eficaz no capacitor de saída é dada por:

$$I_{C0(ef)} = \sqrt{\frac{1}{T_s} \left[\int_0^{D \cdot \frac{T_s}{2}} 2 \cdot \left(\frac{V_{C2} - V_{C0}}{L_0} \cdot t \right)^2 dt + \int_0^{(1-D) \cdot \frac{T_s}{2}} 2 \cdot \left(\frac{V_{C2} - V_{C0}}{L_0} \cdot t \right)^2 dt \right]} \quad (60)$$

$$I_{C0(ef)} = \frac{\sqrt{\frac{3 \cdot T_s^2 \cdot (V_{C0} - V_{C2})^2 \cdot (3 \cdot D^2 - 3 \cdot D + 1)}{L_0^2}}}{6} \quad (61)$$

5 DIMENSIONAMENTO DO CONVERSOR

Neste capítulo, serão apresentados os procedimentos de dimensionamento dos principais componentes do conversor. Será abordado o dimensionamento dos capacitores, indutores, diodos, interruptores e dissipador de calor, considerando as especificações do projeto.

5.1 DIMENSIONAMENTO DOS ELEMENTOS PASSIVOS

5.1.1 Dimensionamento dos indutores

Os indutores consistem em um enrolamento de cobre envolto em um núcleo, que pode assumir várias formas, sendo as mais conhecidas o núcleo toroidal e o núcleo E. Os Núcleos toroidais são compostos por pó magnético misturando pó de ferro ou liga de ferro com um material isolante, comprimido em forma de toroide.

A combinação do pó magnético e da resina isolante resulta em uma lacuna distribuída, que confere ao material sua característica de baixa permeabilidade relativa efetiva. A permeabilidade efetiva é uma função do tamanho e espaçamento das partículas de ferro, aliado à sua composição e espessura do aglutinante isolante. O material de ligação tem o mesmo efeito que um espaço de ar distribuído ao longo do núcleo. A lacuna distribuída significa que altas correntes CC podem ser toleradas sem que haja saturação (HURLEY; WOLFLE, 2013).

A escolha do tipo de indutor depende de vários fatores, como a frequência de operação, o tamanho, material do núcleo e o custo do sistema. Os núcleos toroidais podem operar desde níveis CA até CC em altas frequências com boa eficiência.

De maneira geral, para dimensionar a indutância com a ondulação de corrente desejada, é necessário considerar a influência da tensão aplicada sobre o indutor, durante um intervalo de tempo definido, expresso por:

$$\Delta I = \frac{1}{L} \int_0^{\Delta t} v_L dt \quad (62)$$

onde,

- ΔI - Ondulação máxima de corrente sobre indutor, medida em amperes (A);
- L - Indutância, medida em henrys (H);
- v_L - Tensão sobre o indutor, medida em volts (V);
- Δt - Período de aplicação da tensão, medida em segundos (s);

assim pode-se reescrever (62) como:

$$\Delta I = \frac{1}{L} \int_0^{D \cdot Ts} V_L dt \quad (63)$$

- T_s - Ciclo completo de chaveamento correspondente a primeira e segunda etapa de operação, medida em segundos (s);
- V_L - Tensão aplicada no indutor, medida em volts (V);

sendo:

$$T_s = \frac{1}{f_s} \quad (64)$$

Realizando as devidas manipulações matemáticas na Equação (63), projeta-se um indutor para que a ondulação de corrente esteja entre uma faixa percentual desejada.

$$L = \frac{V_L}{\Delta I \cdot f_s} \cdot D \quad (65)$$

Assim, dado uma ondulação ΔI , obtém-se a indutância L_1 , L_2 e L_0 . Sendo que, a tensão V_L aplicada na primeira etapa de operação sobre os indutores é, respectivamente: V_{in} , V_{C1} , e $V_{C2} - V_{C0}$.

5.1.2 Dimensionamento dos capacitores

Os capacitores são dispositivos eletrônicos que armazenam energia elétrica em um campo elétrico. O projeto do capacitor em um conversor é muito importante para garantir o seu funcionamento adequado e eficiente. O capacitor é utilizado para armazenar energia elétrica e fornecê-la ao circuito quando necessário, principalmente durante a operação de chaveamento do conversor.

Algumas considerações adicionais incluem a seleção do tipo de capacitor a ser utilizado, como filme, eletrolítico, cerâmico ou poliéster, bem como a tensão e corrente de operação e a temperatura ambiente de trabalho. As principais diferenças entre os capacitor são:

- Capacitores de filme: Esses são feitos de um filme fino de plástico isolante enrolado em camadas para formar um capacitor. Eles possuem um custo relativamente elevado com boa estabilidade de capacitância ao longo do tempo, adequados para aplicações de alta frequência.
- Capacitores eletrolíticos: Esses têm uma fina camada de óxido de alumínio que atua como um dielétrico, separando as duas placas do capacitor. Eles têm uma alta capacitância em relação ao tamanho. Eles possuem uma impedância série elevada não sendo adequado para alta frequência.
- Capacitores cerâmicos: Esses são feitos de material cerâmico com uma construção compacta e resistente. Eles são adequados para aplicações de alta frequência e alta temperatura, têm uma boa estabilidade de capacitância sendo ideais para filtro de ruídos de alta frequência. Eles não têm polaridade e são adequados para circuitos CC.

- Capacitores de poliéster: Esses são feitos de um filme de poliéster metalizado sendo adequados para aplicações de baixa frequência. Eles têm uma boa estabilidade de capacitância e são resistentes à umidade. Eles também são resistentes a choques e vibrações mecânicas e não têm polaridade.

Para este trabalho foram utilizados capacitores de filme, por ser adequado para aplicações de alta frequência, baixa resistência série e capacidade de absorver pico de corrente elevado. Além disso, utilizou-se capacitores cerâmicos próximo ao interruptor, para minimizar os efeitos da indutância parasita nas trilhas que interligam o interruptor ao capacitor de filme.

O valor do capacitor deve ser dimensionado considerando a corrente que passa por ele, a frequência de chaveamento do conversor, e a variação da tensão de saída desejada.

Assim, a ondulação de tensão pode ser definida pela Equação (66):

$$\Delta V = \frac{1}{C} \int_0^{\Delta t} i_c dt \quad (66)$$

onde,

- ΔV - Ondulação máxima de tensão sobre o capacitor, medida em volts (V);
- C - Capacitância, medida em farads (F);
- i_c - Corrente sobre o capacitor, medida em amperes (A);
- Δt - Período de aplicação da corrente, medida em segundos (s);

Reescrevendo (66) tem-se:

$$\Delta V = \frac{1}{C} \int_0^{D \cdot T_s} I_C dt \quad (67)$$

- I_C - Corrente aplicada no capacitor (Ampere);

Realizando as devidas manipulações matemáticas na Equação (67), projeta-se um capacitor para que a ondulação de tensão esteja entre uma faixa percentual desejada.

$$C = \frac{I_C}{\Delta V \cdot f_s} \cdot D \quad (68)$$

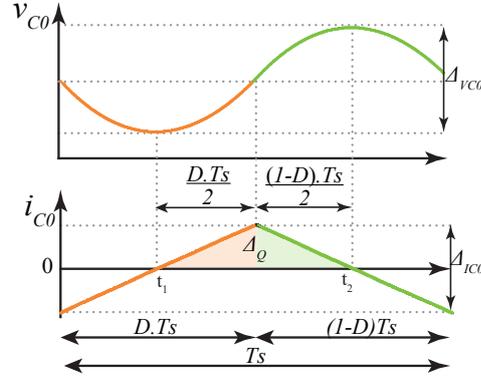
Portanto, com base na Tabela 5, que descreve os parâmetros do projeto, dado uma ondulação ΔV e, sendo $-I_{L2}$ e $-I_{L0}$ as correntes I_{C1} e I_{C2} respectivas aplicadas sobre os capacitores C_1 e C_2 para a primeira etapa de operação, obtém-se a capacitância C_1 e C_2 .

É importante enfatizar que o método de aproximação por baixa ondulação de corrente é utilizado para simplificar os cálculos do filtro capacitivo. No entanto, é necessário considerar que o capacitor de saída faz parte do filtro LC, e a única corrente circulante é a componente CA, por esse motivo não é possível negligenciá-la.

Para proporcionar maior clareza, a Figura 18 apresenta a forma de onda da corrente e tensão no capacitor de saída. Nessa situação, observa-se o momento em que a corrente no capacitor passa a ser positiva, no tempo t_1 . Assim, sua tensão cresce até o momento em que a corrente se anula, no tempo t_2 . Nesse instante a sua tensão é máxima. Dessa

forma, observa-se que a ondulação de tensão no capacitor depende apenas da variação de corrente do indutor.

Figura 18 – Tensão e corrente no capacitor de saída C_0



Fonte: Autoria própria

Desse modo, através da Figura 18, partindo da Equação (69), é possível desenvolver o equacionamento para dimensionar o capacitor C_0 :

$$\Delta V = \frac{1}{C} \int_0^{\Delta t} \Delta i_{C0}(t) dt \quad (69)$$

Considerando o período de armazenamento de energia no capacitor, representado pelos intervalos $\frac{D}{2} Ts$ e $\frac{(1-D)}{2} Ts$. Pode-se reescrever a Equação (69), através da Equação (70), na qual são realizadas as devidas manipulações matemáticas para obter a Equação (71).

$$\Delta V_0 = \frac{1}{2 \cdot C} \left[\int_0^{\frac{D}{2} Ts} \frac{\Delta I_{C0}}{2} dt + \int_0^{\frac{1-D}{2} Ts} \frac{\Delta I_{C0}}{2} dt \right] \quad (70)$$

$$C_0 = \frac{\Delta I_{C0}}{8 \cdot \Delta V_0 \cdot f_s} \quad (71)$$

Portanto, considerando que toda ondulação de corrente no indutor L_0 circula pelo capacitor C_0 tem-se:

$$\Delta I_{C0} = \Delta I_{L0} = \frac{V_0 \cdot (1-D)}{L_0} \cdot t \quad (72)$$

Substituindo a Equação (72) em (71), projeta-se o capacitor de saída pela expressão:

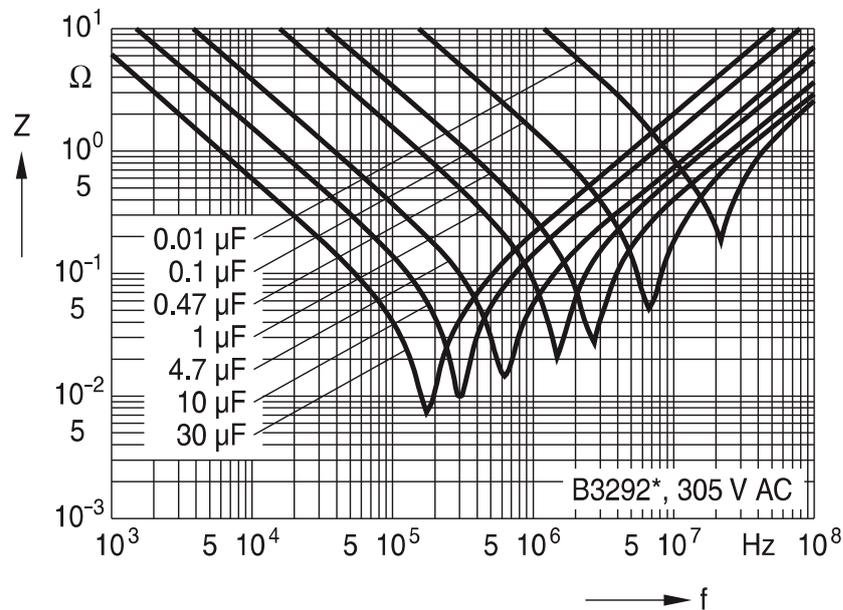
$$C_0 = \frac{V_0 \cdot (1-D)}{8 \cdot L_0 \cdot \Delta V_0 \cdot f_s^2} \quad (73)$$

Para a correta escolha do capacitor, não apenas a capacitância projetada é considerada, mas também a corrente eficaz máxima suportada e a máxima elevação de temperatura. Estas últimas estão diretamente relacionadas com a impedância parasita do componente. A impedância parasita do capacitor não é linear e depende da frequência a

ser filtrada, como apresentado na Figura 19. Isso significa que a escolha da tecnologia do capacitor deve considerar a frequência, tensão e corrente a circular pelo componente.

Além disso, conforme a Figura 19, observa-se que a menor impedância ocorre em uma determinada frequência, para cada uma das capacitâncias, considerando os capacitores de mesmo material. Assim, a combinação de capacitores distintos pode auxiliar na eliminação de ruídos de alta frequência. Portanto, isso demonstra que o capacitor escolhido pode influenciar na frequência que se deseja eliminar. Da mesma maneira, o material do capacitor também influencia na curva de impedância e pode ser combinado conforme a necessidade do projeto. Como por exemplo, em aplicações PFC, que englobam baixa frequência da rede e a alta frequência de comutação do conversor.

Figura 19 – Impedância dos capacitores MKP em função da frequência.



Fonte: (TDK, 2020).

5.2 CÁLCULO DE PERDAS DE POTÊNCIA NOS COMPONENTES

Nesta seção, são determinadas as perdas de potência decorrentes dos componentes semicondutores e dos dispositivos magnéticos presentes no conversor proposto, visando avaliar seu desempenho. As perdas nos indutores totalizam 4,8 W, e são apresentadas na Apêndice C.

5.2.1 Perdas no MOSFET

O interruptor escolhido para a construção do protótipo foi o *MOSFET* da fabricante *Infineon* modelo *65C037 (IPW65R037C6)*. Esses semicondutores apresentam dois tipos de

perdas: perdas por condução e perdas por comutação. Compreender e analisar essas perdas é crucial para otimizar o desempenho e dimensionar o dissipador de calor (MARTINS, Denizar Cruz, 2018), (SAGIORATO *et al.*, 2020).

Portanto, a perda por condução no *MOSFET* pode ser calculada a partir da Lei de Joule, no qual estabelece que a energia térmica produzida é diretamente proporcional à resistência e ao quadrado da corrente, que passa pelo dispositivo, como mostra a Equação (74).

$$P_{SW(cond)} = R_{ds(on)} \cdot I_{RMS}^2 \quad (74)$$

onde:

- $P_{SW(cond)}$ é a perda por condução, medida em watts (W);
- $R_{ds(on)}$ é a resistência do canal do MOSFET quando está conduzindo, medida em ohms (Ω);
- I_{RMS} é a corrente eficaz que flui pelo MOSFET, medida em amperes (A).

A perda por comutação em um MOSFET durante a entrada em condução é obtida por meio de:

$$P_{SW(on)} = \frac{1}{2} V_S \cdot I_S (t_r) fs \quad (75)$$

onde

- V_S é a tensão sobre o interruptor, medida em volts (V);
- $I_S (I_{L1} + I_{L2} + I_{L0})$ é a corrente de carga, medida em amperes (A);
- t_r tempo de subida, medida em segundos (s).

De maneira análoga, a perda de comutação no instante de saída de condução do *MOSFET* é obtida através da equação:

$$P_{SW(off)} = \frac{1}{2} V_S \cdot I_S (t_f) fs \quad (76)$$

onde:

- t_f = tempo de descida, medida em segundos (s).

Assim as perdas totais de comutação são das por:

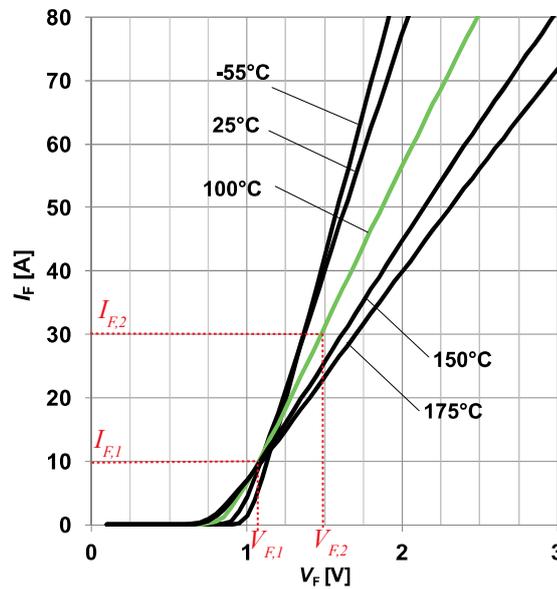
$$P_{SW(com)} = \frac{1}{2} V_S \cdot I_S (t_r + t_f) fs \quad (77)$$

Uma observação relevante é que as perdas de comutação não são exclusivamente determinadas pelas propriedades do interruptor, mas também estão fortemente relacionadas ao circuito de *gate*. Este circuito é responsável por definir o tempo de carga e descarga do capacitor intrínseco do *MOSFET*, sendo assim, este deve ser corretamente dimensionado para auxiliar na comutação eficiente do interruptor.

5.2.2 Perdas nos diodos

É necessário considerar as características reais do diodo, como a queda de tensão interna V_{TO} e a resistência série interna r_T , a fim de estimar as perdas no componente. Embora esses valores normalmente não sejam fornecidos na ficha técnica pelo fabricante, podem ser estimados com base na curva $I_F \cdot V_F$, apresentada na Figura 20. Ao linearizar essa curva entre dois pontos é possível estimar V_{TO} e r_T , através das Equações (78) e (79). Como por exemplo, para curva em verde obtém-se $V_{TO} = 0,854 V$ e $r_T = 20,83 m\Omega$ (BARBI, Ivo, 2006).

Figura 20 – Curva de características de operação $I_F \cdot V_F$ do diodo IDW40G65C5.



Fonte: Adaptado de (INFINEON, 2013)

$$V_{(TO)} = \frac{V_{F,1} \cdot I_{F,2} - V_{F,2} \cdot I_{F,1}}{I_{F,2} - I_{F,1}} \quad (78)$$

$$r_T = \frac{V_{F,2} - V_{F,1}}{I_{F,2} - I_{F,1}} \quad (79)$$

Dessa maneira, as perdas por condução são obtidas por meio da Equação (80):

$$P_{cond} = V_{TO} \cdot I_{Dmed} + r_T \cdot I_{Def}^2 \quad (80)$$

As perdas de comutação são divididas em dois tipos: perdas por entrada em condução, Equação (81), e perdas na saída em condução, Equação (82), (BIMBHRA; KAUR, 2002).

$$P_{on} = 0,5 (V_{FP} - V_F) I_o \cdot t_{rf} \cdot f_s \quad (81)$$

$$P_{off} = Q_{rr} \cdot E \cdot f_s \quad (82)$$

Os parâmetros mencionados anteriormente podem ser encontrados na folha de dados do componente. Porém, em alguns casos, para componentes SiC (*Silicon Carbide*), esses dados não são apresentados, mas podem ser calculados. Como as perdas por comutação são baixas, para essa tecnologia de diodo será apresentado apenas as perdas por condução. Assim, considerando a corrente média igual para todos os diodos e a corrente eficaz para o diodo D_1 e D_2 e no diodo D_3 por meio de (80) obtende-se as perdas de condução para os diodos

5.2.3 Perdas nos capacitores

Os capacitores possuem resistência série interna (ESR), que deve ser considerada no dimensionamento das perdas térmicas. Assim é importante consultar a ficha de dados do componente, onde é fornecida a informação sobre a resistência ESR e corrente eficaz máxima. Diferentes tecnologias de capacitores apresentam resistência série variadas. Por exemplo, no caso dos capacitores MKP, a resistência série é relativamente baixa, assim, por exemplo, para os capacitores C_1 e C_2 de $20 \mu F$, a resistência ESR é igual a $7,5 m\Omega$ (EPCOS, 2023), e para o capacitor de C_0 de $0,68 \mu F$, não é apresentada na folha de dados do componente.

Assim as perdas em um determinado capacitor C_x é obtida por:

$$P_{C_x} = ESR \cdot I_{C_x(ef)}^2 \quad (83)$$

O resultado das perdas para o capacitor não é apresentado por ser consideradas insignificante.

5.2.4 Rendimento teórico do conversor

O rendimento teórico de um conversor estático é uma métrica fundamental para analisar a viabilidade do conversor e definir os componentes a serem utilizados. Ele mede a eficiência do processo de conversão de energia elétrica, calculado como a relação entre a potência de saída e a potência de entrada.

Para obter essa medida, é necessário calcular as perdas individuais de cada componente. Nesse sentido, com base nos parâmetros de projeto, apresentados na Tabela 5, é possível calcular as perdas nos componentes conforme detalhado na Tabela 3. A análise do rendimento teórico permitirá concluir se o conversor está dentro da faixa de rendimento esperado, possibilitando, assim, dar continuidade ao projeto ou realizar ajustes nos componentes para alcançar o desempenho desejado.

Tendo as perdas totais nos componentes, através da Equação (84), obtém-se o rendimento teórico de 95,15 % para a topologia Čuk de alto ganho.

Tabela 3 – Perdas nos componentes.

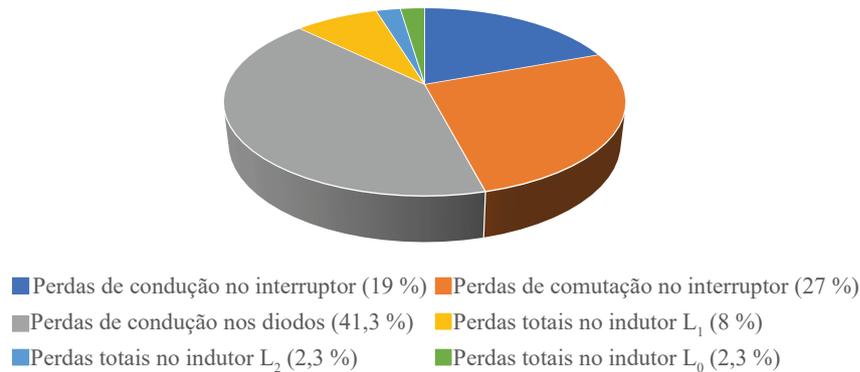
Especificações	Atribuição
Perdas de condução no interruptor	$P_{SW(cond)} = 7,56\text{W}$
Perdas de comutação no interruptor	$P_{SW(com)} = 10,26\text{W}$
Perdas de condução nos diodos	$P_{D(con)} = 15,95\text{W}$
Perdas totais no indutor L_1	$P_{L1} = 3,1\text{W}$
Perdas totais no indutor L_2	$P_{L2} = 0,9\text{W}$
Perdas totais no indutor L_0	$P_{L0} = 0,9\text{W}$
Perdas totais	$P_{tot} = 38,67\text{W}$

Fonte: Autoria própria.

$$\eta = \frac{P_{in} - P_{comp(total)}}{P_{in}} \cdot 100 \quad (84)$$

Conforme a Tabela 3, a Figura 21 exibe a distribuição das perdas separadas por componente do conversor, permitindo a visualização da contribuição de cada um deles.

Figura 21 – Distribuição de perdas nos componentes.



Fonte: Autoria própria.

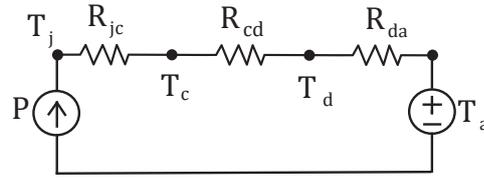
Além de ser importante para determinar o rendimento, o cálculo das perdas também é necessário para o dimensionamento térmico, apresentado a seguir.

5.2.5 Cálculo térmico do dissipador de calor

O cálculo do dissipador de calor envolve a determinação da resistência térmica necessária do dissipador para garantir que a temperatura da junção do componente permaneça abaixo dos limites máximos definidos pelo fabricante. A Figura 22 apresenta o circuito térmico equivalente de um componente, com as seguintes variáveis:

- T_j : temperatura da junção ($^{\circ}\text{C}$) fornecida pelo fabricante;
- T_d : temperatura do dissipador ($^{\circ}\text{C}$);
- T_a : temperatura ambiente ($^{\circ}\text{C}$), adotada como $T_a = 25^{\circ}\text{C}$;

Figura 22 – Circuito térmico equivalente de um semicondutor.



Fonte: Adaptado de Ivo Barbi (2006).

- R_{jc} : resistência térmica junção-cápsula ($^{\circ}\text{C}/\text{W}$) fornecida pelo fabricante;
- R_{cd} : resistência térmica componente-dissipador ($^{\circ}\text{C}/\text{W}$) fornecida pelo fabricante;
- R_{da} : resistência térmica dissipador-ambiente ($^{\circ}\text{C}/\text{W}$);
- R_{ja} : resistência térmica junção-ambiente ($^{\circ}\text{C}/\text{W}$);
- P : potência térmica transferida ao ambiente produzida pela corrente que circula no componente (W).

Como mencionado por Ivo Barbi (2006), a partir da lei de Fourier da condução de calor, o cálculo térmico pode ser realizado por meio de uma analogia com circuitos elétricos. Nessa análise, a temperatura é análoga à tensão, a potência dissipada é análoga à corrente e a resistência térmica é análoga à resistência elétrica.

Dessa forma, para realizar o cálculo da resistência térmica junção-ambiente do componente, pode-se utilizar a Equação (85):

$$R_{ja} = \frac{T_j - T_a}{P} \quad (85)$$

A partir da análise da transferência de calor entre a junção do componente e o ambiente, e considerando a presença de um dissipador de calor intermediário, obtém-se a resistência térmica do dissipador-ambiente:

$$R_{da} = R_{ja} - R_{jc} - R_{cd} \quad (86)$$

Para este projeto é adotado um único dissipador para todos os componentes. Assim, é considerado a mesma temperatura de junção para todos os semicondutores.

Conforme o catálogo da HS (2023), é recomendado que seja calculada a resistência térmica do dissipador considerando um fator de conversão (FC) para temperatura ambiente e um fator de correção de comprimento (FCC).

Além disso, é importante projetar um sobredimensionamento para não idealidades, para esse trabalho utilizou-se um fator de segurança (FS) de 10 %. Portanto, a resistência junção-ambiente máxima, considerando que as perdas estão concentradas em apenas um componente, é dada por:

$$R_{ja(max)} = FC \cdot \frac{T_j - T_a}{FS \cdot P_{comp(total)}} \quad (87)$$

O dissipador escolhido, disponível no laboratório, foi o modelo HS 14050 com resistência térmica de $1,06 \text{ }^\circ\text{C/W/4"}$. Assim, conforme o catálogo da HS (2023), corrigindo para o comprimento de 100 mm tem-se o $FCC = 1,04$. Dessa forma, a resistência do dissipador ambiente é dada pelo produto da resistência térmica do dissipador com o FCC. Este deve ser menor que a resistência máxima, calculada pela Equação (87).

Por fim, é importante verificar através da Equação (88), se a temperatura da junção de cada componente está abaixo da temperatura máxima recomendada pelo fabricante para o dissipador escolhido, a Tabela 4 apresenta a temperatura de junção para cada componente considerando $R_{cd} = 4,5^\circ\text{C/W}$.

$$T_j = P \cdot (R_{da} + R_{jc} + R_{cd}) + T_a \quad (88)$$

Tabela 4 – Temperatura de junção calculada e máxima.

Componente	Temperatura de junção	Temperatura máxima de junção
Interruptor	$136,5^\circ\text{C}$	150°C
Diodos D_1 e D_2	69°C	175°C
Diodos D_3	$69,1^\circ\text{C}$	175°C

Fonte: Autoria própria.

Para otimizar o projeto, implementou-se um sistema de ventilação forçada, uma vez que a temperatura do interruptor se aproxima da máxima fornecida pelo fabricante. Com essa medida, é possível manter o tamanho do dissipador de calor e prevenir o superaquecimento dos semicondutores, o que pode levar a uma redução prematura de sua vida útil. Ademais, não idealidades como ruídos, comprimento das trilhas e indutâncias parasitas podem afetar negativamente a eficiência dos componentes, principalmente do interruptor.

No que diz respeito ao projeto do dissipador de calor, é importante lembrar das boas práticas de projeto. Um aspecto crucial a ser considerado é a geometria do dissipador de calor. Como o ar quente naturalmente se move para cima, é importante posicionar o dissipador de forma que facilite a circulação natural do ar através das aletas. Isso é especialmente importante quando se utiliza ventilação forçada, pois o ar deve circular adequadamente para garantir a dissipação de calor eficiente.

Portanto, é recomendável posicionar o dissipador verticalmente, sem obstruções acima ou abaixo dele, a fim de permitir que o ar flua livremente através das aletas do dissipador. Além disso, a escolha do tamanho e da densidade das aletas deve ser feita cuidadosamente, a fim de maximizar a área de superfície exposta ao ar e aumentar a eficiência da dissipação de calor.

6 MODELAGEM DINÂMICA E CONTROLE

Sabe-se que o controle clássico é amplamente utilizado em sistemas com uma única entrada e única saída. Por outro lado, em sistemas dinâmicos com múltiplas entradas e saídas (MIMO), é comum encontrar equações de ordem elevada com soluções numericamente difíceis. Por isso, para sistemas que requerem múltiplas entradas e múltiplas saídas, é preferível utilizar a modelagem por espaço de estados, que produz modelos mais precisos e que representam melhor o sistema (CUK, S. M., 1977), (OGATA, 2011), (SÁ, F. L. D., 2014), (ERICKSON; MAKSIMOVIĆ, 2001), (MIDDLEBROOK; CUK, Slobodan, 1976) e (CUK, Slobodan; MIDDLEBROOK, 1977).

Nesse contexto o presente capítulo apresenta o modelo dinâmico em modo de condução contínuo do conversor proposto, utilizando a técnica por espaço de estados para o controle da tensão de saída em resposta ao degrau de referência. Para isso, a fim de controlar posteriormente as saídas desejadas é necessário obter a função de transferência que descreve o comportamento do conversor como apresentado na Seção 6.1.

6.1 LINEARIZAÇÃO USANDO VALORES MÉDIOS DAS VARIÁVEIS DE ESTADO PARA OBTENÇÃO DA FUNÇÃO DE TRANSFERÊNCIA

Novamente, considerando o sistema que possua pelo menos uma entrada, uma saída e duas ou mais variáveis de estado que não possuem relação entre si pode ser representado por equações de entrada e saída. Assim as equações de estado de um sistema podem ser escritas na forma matricial compacta, conforme Equações (89) e (90):

$$K \cdot \frac{d}{dt}x(t) = A \cdot X(t) + B \cdot U(t) \quad (89)$$

$$Y(t) = C \cdot X(t) + E \cdot U(t) \quad (90)$$

onde:

- A - matriz da dinâmica do sistema ou matriz de estados;
- B - matriz de entradas ou matriz de controle;
- C - matriz de saídas.
- E - matriz de conexão entrada/saída ou de alimentação direta;
- K - matriz dos elementos vinculados diretamente com variáveis de estado;
- X - vetor de estados - possui as variáveis de estado;
- U - vetor de entradas do sistema - possui as variáveis de entrada;
- Y - vetor de saídas do sistema;

No qual o vetor de estado $X(t)$ representa todas as variáveis de estado, ou seja, para os conversores estáticos tensões dos capacitores, as correntes dos indutores etc. O vetor

de entrada $U(t)$ contém as entradas independentes para o sistema, como, por exemplo, a fonte de tensão V_{in} . As matrizes A , B , C e E contêm constantes de proporcionalidade.

O vetor $Y(t)$ chamado de vetor de saída. É possível utilizar qualquer grandeza dependente neste vetor, independentemente do sinal ser realmente uma saída física. Por exemplo, a corrente de entrada do conversor é frequentemente escolhida para ser um elemento de $Y(t)$.

As dimensões das matrizes são definidas conforme o número de estados, entradas e saídas conforme descrito a seguir:

$$\begin{aligned} A &= NX.NX \\ B &= NX.NU \\ C &= NY.NX \\ E &= NY.NU \\ K &= NX.NX \end{aligned} \tag{91}$$

onde:

- NX - número de estados.
- NU - número de entradas.
- NY - número de saídas.

Tendo em vista o exposto, aplicando o modelo matemático para o conversor estático, o circuito contém estados independentes que formam o vetor de estado $X(t)$, e o conversor é acionado por fontes independentes que formam o vetor de entrada $U(t)$. Considerando que o conversor opera em MCC, para a primeira etapa de operação quando o interruptor está conduzindo, o conversor se reduz a um circuito linear que pode ser representado pelas seguintes equações de estado:

$$K \cdot \frac{d}{dt}x(t) = A_1 \cdot X(t) + B_1 \cdot U(t) \tag{92}$$

$$Y(t) = C_1 \cdot X(t) + E_1 \cdot U(t) \tag{93}$$

Para a segunda etapa de operação, o conversor pode ser representado por:

$$K \cdot \frac{d}{dt}X(t) = A_2 \cdot X(t) + B_2 \cdot U(t) \tag{94}$$

$$Y(t) = C_2 \cdot X(t) + E_2 \cdot U(t) \tag{95}$$

Assim, para cada etapa de operação, considerando os valores médios quase instantâneos, a expressão que descreve o comportamento do conversor para as duas etapas de operação pode ser representada por:

$$\frac{d}{dt}\langle x(t) \rangle = [dA_1 + (1-d)A_2] \langle x(t) \rangle + [dB_1 + (1-d)B_2] \langle u(t) \rangle \tag{96}$$

$$\langle y(t) \rangle = [dC_1 + (1-d)C_2] \langle x(t) \rangle + [dE_1 + (1-d)E_2] \langle u(t) \rangle \tag{97}$$

sendo:

$$\begin{aligned}x &= X + \hat{x} \\u &= U + \hat{u} \\d &= D + \hat{d}\end{aligned}\tag{98}$$

Substituindo (98) nas Equações (96) e (98), obtém-se:

$$\frac{d}{dt}(X + \hat{x}) = \left[(D + \hat{d})A_1 + (1 - D - \hat{d})A_2 \right] (X + \hat{x}) + \left[(D + \hat{d})B_1 + (1 - D - \hat{d})B_2 \right] (U + \hat{u})\tag{99}$$

$$Y + \hat{y} = \left[(D + \hat{d})C_1 + (1 - D - \hat{d})C_2 \right] (X + \hat{x}) + \left[(D + \hat{d})E_1 + (1 - D - \hat{d})E_2 \right] (U + \hat{u})\tag{100}$$

Os termos contendo produto de \hat{d} e \hat{x} os quais, por definição são produtos de variação muito pequenas, podem ser desprezados.

Ao eliminar os termos variáveis no tempo e as perturbações em (99), obtemos o comportamento em regime permanente do conversor, que pode ser expresso por:

$$0 = [DA_1 + (1 - D)A_2] X + [DB_1 + (1 - D)B_2] U\tag{101}$$

Onde as matrizes médias são dadas por:

$$\begin{aligned}A &= DA_1 + (1 - D)A_2 \\B &= DB_1 + (1 - D)B_2 \\C &= DC_1 + (1 - D)C_2 \\E &= DE_1 + (1 - D)E_2\end{aligned}\tag{102}$$

Simplificando, podemos reescrever como:

$$0 = AX + BU\tag{103}$$

Realizando as devidas manipulações matemáticas, obtém-se os estados de equilíbrio em regime permanente dos vetores de saída dado por (104) e (105)

$$X = -A^{-1}BU\tag{104}$$

De maneira semelhante, realizando o mesmo procedimento para a Equação (100), isolando Y, obtém-se:

$$Y = \left(-CA^{-1}B + E \right) U\tag{105}$$

Assim, desde que a frequência natural do conversor e as variações das entradas não sejam maiores que a frequência de chaveamento, as Equações (104) e (105) representam o modelo médio no espaço de estados, descrevendo o conversor em equilíbrio.

A partir das equações (99) e (100), selecionado apenas a componente alternada de primeira ordem, tem-se:

$$K \frac{d}{dt} \hat{x} = [DA_1 + (1-D)A_2] \hat{x} + [\hat{d}A_1 - \hat{d}A_2] X + [DB_1 + (1-D)B_2] \hat{u} + [\hat{d}B_1 - \hat{d}B_2] U \quad (106)$$

$$\hat{y} = [DC_1 + (1-D)C_2] \hat{x} + [\hat{d}C_1 - \hat{d}C_2] U + [DE_1 + (1-D)E_2] \hat{u} + [\hat{d}E_1 - \hat{d}E_2] U \quad (107)$$

As equações (106) e (107) podem ser reescritas como:

$$K \frac{d}{dt} \hat{x} = A\hat{x} + B\hat{u}(t) + [(A_1 - A_2) X + (B_1 - B_2) U] \hat{d}(t) \quad (108)$$

$$\hat{y} = C\hat{x}(t) + E\hat{u}(t) + [(C_1 - C_2) X + (E_1 - E_2) U] \hat{d}(t) \quad (109)$$

Considerando não haver variação na fonte de entrada, \hat{u} pode ser desprezado. Assim, aplicando a transformada de Laplace em (108) e (109), tem-se:

$$s\hat{x}(s) = A\hat{x}(s) + [(A_1 - A_2) X + (B_1 - B_2) U] \hat{d}(s) \quad (110)$$

$$\hat{y}(s) = C\hat{x}(s) + [(C_1 - C_2) X + (E_1 - E_2) U] \hat{d}(s) \quad (111)$$

Normalmente $E_1 = E_2 = 0$ e $C_1 = C_2$. Assim, isolando \hat{x} da Equação (110) e substituindo na Equação (111), obtém-se a função de transferência que relaciona $\frac{\hat{y}(s)}{\hat{d}(s)}$:

$$G(s) = \frac{\hat{y}(s)}{\hat{d}(s)} = C(sI - A)^{-1} [(A_1 - A_2) X + (B_1 - B_2) U] \quad (112)$$

6.2 MODELO EQUIVALENTE POR ESPAÇO DE ESTADO

6.2.1 Modelo Equivalente por Espaço de Estado – Saída $\hat{C}\hat{u}$

No circuito dos conversores normalmente as variáveis de estado estão associadas a elementos acumuladores de energia tais como capacitores e indutores. Assim, para obter o modelo desses circuitos utiliza-se a corrente no capacitor e a tensão sobre o indutor como variáveis de estado. Dessa forma, obtém-se a modelagem dinâmica através das etapas de operação.

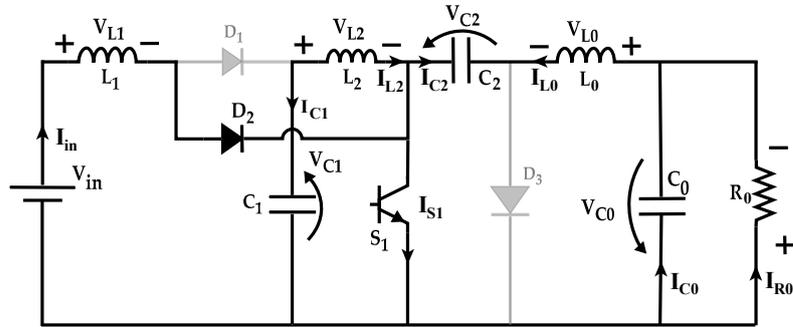
Nesse trabalho, para simplificar a análise foram assumidas as seguintes condições:

- O conversor opera em regime permanente;
- As tensões v_{in} e v_0 são constantes;
- Os capacitores possuem elevada capacitância, o suficiente para garantir que a tensão em cada um seja constante;
- Todos os componentes são ideais;

Dessa forma, obtém-se a modelagem dinâmica através das etapas de operação. Explicada no Capítulo 4, repetida aqui por conveniência.

1ª Etapa de operação: Representada na Figura 23, período em que o interruptor S_1 conduz. Nessa etapa o diodo D_2 é diretamente polarizado entrando em condução, e o diodo D_1 , sendo polarizado inversamente se comportando como circuito aberto. Os terminais do indutor L_1 são conectados à fonte de entrada e o indutor L_2 com o capacitor C_1 , caracterizando assim o armazenando energia nos indutores. Nesse instante, a corrente i_{S1} é igual as somas das correntes i_{L1} , i_{L2} e i_{L0} . Portanto, as correntes nos capacitores C_1 , C_2 e C_0 são iguais a $-i_{L2}$; $-i_{L0}$; e $i_{L0} - i_{R0}$, respectivamente.

Figura 23 – Primeira etapa de operação.



Fonte: Autoria própria.

Através da inspeção da Figura 23 é possível obter as equações de estado da primeira etapa de operação, no qual determinam a tensão nos indutores e a corrente nos capacitores, como representada na Equação (113):

$$\begin{aligned}
 L_1 \cdot \frac{d}{dt} i_{L1}(t) &= v_{in} \\
 L_2 \cdot \frac{d}{dt} i_{L2}(t) &= v_{C1} \\
 L_0 \cdot \frac{d}{dt} i_{L0}(t) &= v_{C2} - v_{C0} \\
 C_1 \cdot \frac{d}{dt} v_{C1}(t) &= -i_{L2} \\
 C_2 \cdot \frac{d}{dt} v_{C2}(t) &= -i_{L0} \\
 C_0 \cdot \frac{d}{dt} v_{C0}(t) &= i_{L0} - \frac{v_{C0}}{R_0}
 \end{aligned} \tag{113}$$

Conforme as Equações (92) e (93) para a primeira etapa de operação é possível representara as expressões matemáticas da Equação (113) na forma matricial sendo:

$$K = \begin{bmatrix} L_1 & 0 & 0 & 0 & 0 & 0 \\ 0 & L_2 & 0 & 0 & 0 & 0 \\ 0 & 0 & L_0 & 0 & 0 & 0 \\ 0 & 0 & 0 & C_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & C_2 & 0 \\ 0 & 0 & 0 & 0 & 0 & C_0 \end{bmatrix} \tag{114}$$

$$x = \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ i_{L0}(t) \\ v_{C1}(t) \\ v_{C2}(t) \\ v_{C0}(t) \end{bmatrix} \quad (115)$$

$$A_1 = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & -1 \\ 0 & -1 & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & \frac{-1}{R_0} \end{bmatrix} \quad (116)$$

$$B_1 = \begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (117)$$

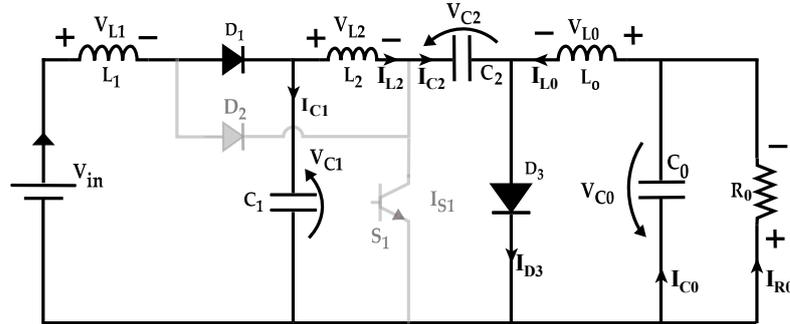
$$C_1 = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \quad (118)$$

$$U = \begin{bmatrix} V_{in} \end{bmatrix} \quad (119)$$

2ª Etapa de operação: Representada na Figura 24, período em que o interruptor S_1 interrompe a circulação de corrente, assim bloqueando o diodo D_2 . Os diodos D_1 e D_3 passam a conduzir. Os indutores L_1 e L_2 transferem a energia para os capacitores C_1 e C_2 , respectivamente e a corrente do indutor L_0 circula pelo diodo de roda livre D_3 . A corrente no diodo D_1 é igual i_{L1} , e no diodo D_3 é a soma de i_{L2} e i_{L0} . Portanto, a corrente nos capacitores C_1 , C_2 , e C_0 são iguais a i_{L1} ; i_{L2} ; e $i_{L0} - i_{R0}$, respectivamente.

Através da inspeção da Figura 24 é possível obter as equações de estado da segunda etapa de operação, no qual determinam a tensão nos indutores e a corrente nos capacitores, respectivamente, como representado na Equação (120):

Figura 24 – Segunda etapa de operação.



Fonte: Autoria própria.

$$\begin{aligned}
 L_1 \cdot \frac{d}{dt} i_{L1}(t) &= v_{in} - v_{C1} \\
 L_2 \cdot \frac{d}{dt} i_{L2}(t) &= v_{C1} - v_{C2} \\
 L_0 \cdot \frac{d}{dt} i_{L0}(t) &= -v_{C0} \\
 C_1 \cdot \frac{d}{dt} v_{C1}(t) &= i_{L1} - i_{L2} \\
 C_2 \cdot \frac{d}{dt} v_{C2}(t) &= i_{L2} \\
 C_0 \cdot \frac{d}{dt} v_{C0}(t) &= i_{L0} - \frac{v_{C0}}{R_0}
 \end{aligned} \tag{120}$$

De maneira semelhante à primeira etapa de operação, conforme as Equações (94) e (95), para a segunda etapa é possível representara as expressões matemáticas (120) na forma matricial, como sendo:

$$A_2 = \begin{bmatrix} 0 & 0 & 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 & -1 & 0 \\ 0 & 0 & 0 & 0 & 0 & -1 \\ 1 & -1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & \frac{-1}{R_0} \end{bmatrix} \tag{121}$$

$$B_2 = \begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \tag{122}$$

As matrizes C_1 e C_2 são iguais nas duas etapas de operação bem como B_1 e B_2 . A matriz de transmissão direta E é nula. Dessa forma, dado as matrizes das duas etapas de operação, a partir da Equação (102) é possível obter as matrizes médias A , B e C . De posse das matrizes médias, substituindo-as na Equação (104) obtém-se os estados de

equilíbrio em regime permanente, representados pela Equação (123).

$$X = \begin{bmatrix} \frac{Vin}{R_0(1-D)^4} D^2 \\ \frac{Vin}{R_0(1-D)^3} D^2 \\ \frac{Vin}{R_0(1-D)^2} D \\ \frac{Vin}{1-D} \\ \frac{Vin}{(1-D)^2} \\ \frac{Vin}{(1-D)^2} D \end{bmatrix} \quad (123)$$

Assim a corrente nos indutores e tensão nos capacitores é dada por:

$$\begin{aligned} I_{L1} &= \frac{Vin}{R_0(1-D)^4} D^2 \\ I_{L2} &= \frac{Vin}{R_0(1-D)^3} D^2 \\ I_{L0} &= \frac{Vin}{R_0(1-D)^2} D \\ V_{C1} &= \frac{Vin}{1-D} \\ V_{C2} &= \frac{Vin}{(1-D)^2} \\ V_{C0} &= \frac{Vin}{(1-D)^2} D \end{aligned} \quad (124)$$

Adicionalmente as matrizes médias, realizando as devidas substituições na Equação (112) e solucionando-a, obtém-se a função de transferência que relaciona a saída desejada com a razão cíclica. Assim, é possível validar o modelo matemático, como apresentado na Seção 6.2.1.1.

6.2.1.1 Validação do modelo

Como apresentado na Seção 6.1, a partir da Equação (112) obtém-se as funções de transferência apresentadas nas respectivas equações $\frac{v_{C0}(s)}{d(s)}$ Equação (125), $\frac{v_{C2}(s)}{d(s)}$ (126), e $\frac{i_{L1}(s)}{d(s)}$ (127). As funções de transferência com variáveis simbólicas, não são apresentadas no texto por serem extensas, mas podem ser consultadas na Apêndice A, sendo obtidas usando quaisquer ferramentas matemáticas.

$$\frac{v_{C0}(s)}{d(s)} = \frac{1,6 \cdot 10^{-12} s^4 - 1 \cdot 10^{-9} s^3 + 320 \cdot 10^{-6} s^2 - 200 \cdot 10^{-3} s + 6 \cdot 10^3}{1,36 \cdot 10^{-24} s^6 + 50 \cdot 10^{-21} s^5 + 4,27 \cdot 10^{-15} s^4 + 10 \cdot 10^{-12} s^3 + 706 \cdot 10^{-9} s^2 + 250 \cdot 10^{-6} s + 5} \quad (125)$$

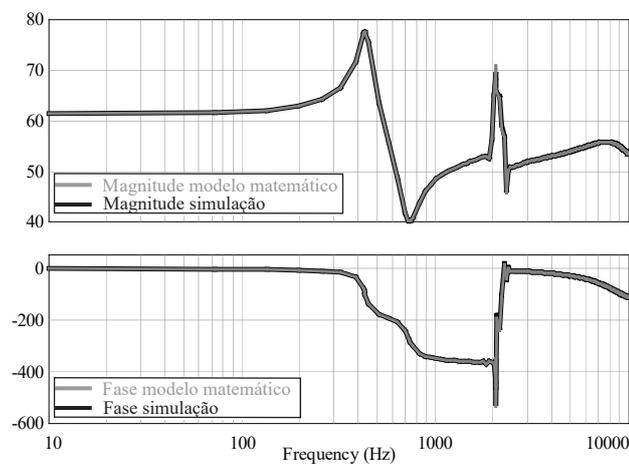
$$\frac{v_{C2}(s)}{d(s)} = \frac{-680 \cdot 10^{-21} s^5 - 25 \cdot 10^{-15} s^4 - 24 \cdot 10^{-9} s^3 + 73,64 \cdot 10^{-6} s^2 - 450 \cdot 10^{-3} s + 8 \cdot 10^3}{1,36 \cdot 10^{-24} s^6 + 50 \cdot 10^{-21} s^5 + 4,27 \cdot 10^{-15} s^4 + 10 \cdot 10^{-12} s^3 + 706,80 \cdot 10^{-9} s^2 + 250 \cdot 10^{-6} s + 5} \quad (126)$$

$$\frac{i_{L1}(s)}{d(s)} = \frac{1,1 \cdot 10^{-18} s^5 + 41,36 \cdot 10^{-15} s^4 + 3,52 \cdot 10^{-9} s^3 + 14,14 \cdot 10^{-6} s^2 + 733,16 \cdot 10^{-3} s + 6 \cdot 10^3}{1,4 \cdot 10^{-24} s^6 + 50 \cdot 10^{-21} s^5 + 4,27 \cdot 10^{-15} s^4 + 10 \cdot 10^{-12} s^3 + 706 \cdot 10^{-9} s^2 + 250 \cdot 10^{-6} s + 5} \quad (127)$$

A partir da função de transferência é possível gerar o diagrama de Bode da magnitude e fase. Este diagrama também pode ser gerado a partir do circuito comutado simulado em *software*.

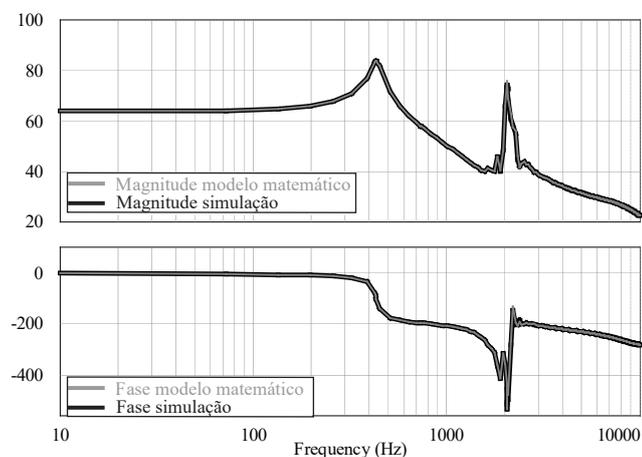
Portanto, nas Figuras 25, 26 e 27 exibe-se a comparação entre o diagrama de Bode, obtido a partir do modelo matemático (curva em cinza) em comparação com o modelo comutado (curva em preto). É evidente a alta semelhança na resposta em frequência entre as duas curvas analisadas que se sobrepõem, o que valida o modelo desenvolvido.

Figura 25 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C_0}(s)}{d(s)}$ topologia Ćuk de alto ganho.



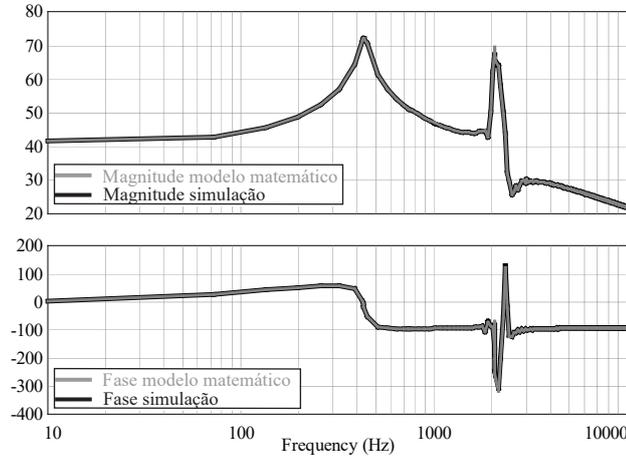
Fonte: Autoria própria.

Figura 26 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C_2}(s)}{d(s)}$ topologia Ćuk de alto ganho.



Fonte: Autoria própria.

Figura 27 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{i_{L1}(s)}{d(s)}$ topologia Ćuk de alto ganho.



Fonte: Autoria própria.

6.2.2 Modelo Equivalente por Espaço de Estado – Saída Boost Quadrático

De maneira semelhante ao apresentado na Seção 6.2.1, analisando os elementos armazenadores de energia em cada etapa de operação obtém-se o modelo dinâmico do circuito. Para simplificar a análise foram assumidas as seguintes condições:

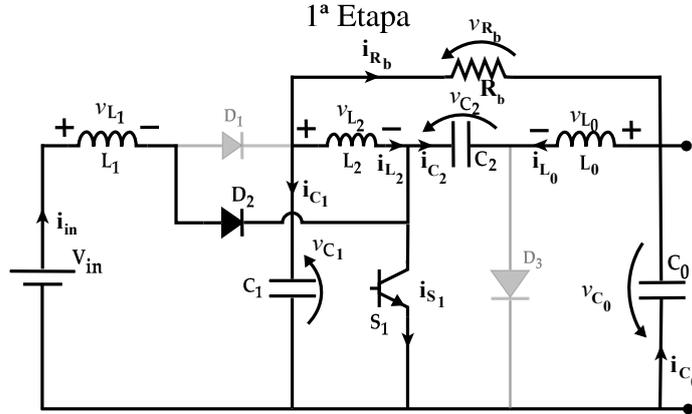
- O conversor opera em regime permanente;
- As tensões v_{in} e v_0 são constantes;
- Os capacitores possuem elevada capacitância, o suficiente para garantir que a tensão em cada um seja constante;
- Todos os componentes são ideais.

Dessa forma, obtém-se a modelagem dinâmica através das etapas de operação.

1ª Etapa de operação: Representada na Figura 28, observa-se que o comportamento dos semicondutores é igual ao apresentado na Seção 6.2.1, por este motivo não será descrito novamente nesta seção. Nessa etapa, a corrente i_{S1} é igual as somas das correntes i_{L1} , i_{L2} e i_{L0} . Comparado à topologia anterior, para a mesma potência de saída, a corrente nos indutores é menor, nessa situação, e por consequência a corrente no interruptor também será menor. Analisando a corrente no capacitor C_1 , observa-se que a mesma é igual a $-i_{Rb}-i_{L2}$. Assim como a corrente no capacitor C_2 é igual a $-i_{L0}$, e no capacitor C_0 é igual a $i_{L0} - i_{Rb}$.

Através da inspeção da Figura 28 é possível obter as equações de estado da primeira etapa de operação, no qual determinam a tensão nos indutores e a corrente nos capacitores, como representada na (128):

Figura 28 – Primeira etapa de operação saída Boost.



Fonte: Autoria própria.

$$\begin{aligned}
 L_1 \frac{d}{dt} i_{L_1}(t) &= v_{in} \\
 L_2 \frac{d}{dt} i_{L_2}(t) &= v_{C_1} \\
 L_0 \frac{d}{dt} i_{L_0}(t) &= v_{C_2} - v_{C_0} \\
 C_1 \frac{d}{dt} v_{C_1}(t) &= -i_{R_b} - i_{L_2} \\
 C_2 \frac{d}{dt} v_{C_2}(t) &= -i_{L_0} \\
 C_0 \frac{d}{dt} v_{C_0}(t) &= i_{L_0} - i_{R_b}
 \end{aligned} \tag{128}$$

Sendo v_{R_b} a tensão sobre a carga, obtida através da análise de malhas $v_{R_b} = v_{C_1} + v_{C_0}$, a corrente i_{R_b} é dada pela Equação (129):

$$i_{R_b} = \frac{v_{R_b}}{R_b} = \frac{v_{C_1} + v_{C_0}}{R_b} \tag{129}$$

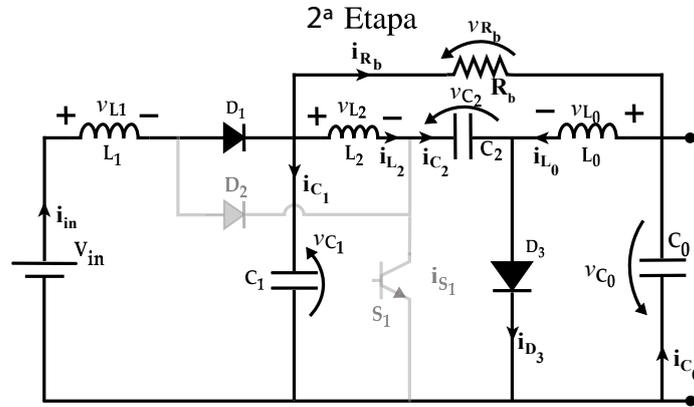
A partir da Equação (128), é possível determinar a matriz de estados A_1 . As demais matrizes da primeira etapa de operação são iguais às apresentadas em Seção 6.2.1, portanto, não serão repetidas.

$$A_1 = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & -1 \\ 0 & -1 & 0 & \frac{-1}{R_b} & 0 & \frac{-1}{R_b} \\ 0 & 0 & -1 & 0 & 0 & 0 \\ 0 & 0 & 1 & \frac{-1}{R_b} & 0 & \frac{-1}{R_b} \end{bmatrix} \tag{130}$$

2ª Etapa de operação: Observando a Figura 29, assim como na 1ª etapa, percebe-se que o comportamento dos semicondutores para a segunda etapa de operação, é igual ao apresentado na Seção 6.2.1, por este motivo não será descrito novamente nesta seção.

Portanto, as correntes nos capacitores C_1 , C_2 e C_0 são iguais a $i_{L1} - i_{Rb} - i_{L2}$; i_{L2} ; e $i_{L0} - i_{Rb}$, respectivamente.

Figura 29 – Segunda etapa de operação.



Fonte: Autoria própria.

Através da inspeção da Figura 29 é possível obter as equações de estado da segunda etapa de operação, no qual determinam a tensão nos indutores e a corrente nos capacitores, como representada na (131):

$$\begin{aligned}
 L_1 \frac{d}{dt} i_{L_1}(t) &= v_{in} - v_{C_1} \\
 L_2 \frac{d}{dt} i_{L_2}(t) &= v_{C_1} - v_{C_2} \\
 L_0 \frac{d}{dt} i_{L_0}(t) &= -v_{C_0} \\
 C_1 \frac{d}{dt} v_{C_1}(t) &= i_{L_1} - i_{L_2} - \frac{v_{C_2}}{R_b} \\
 C_2 \frac{d}{dt} v_{C_2}(t) &= i_{L_2} \\
 C_0 \frac{d}{dt} v_{C_0}(t) &= i_{L_0} - \frac{v_{C_2}}{R_b}
 \end{aligned} \tag{131}$$

Para a segunda etapa de operação é possível representar as expressões matemáticas dado por (131) na forma matricial representadas por (132)

$$A_2 = \begin{bmatrix} 0 & 0 & 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 & -1 & 0 \\ 0 & 0 & 0 & 0 & 0 & -1 \\ 1 & -1 & 0 & \frac{-1}{R_b} & 0 & \frac{-1}{R_b} \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & \frac{-1}{R_b} & 0 & \frac{-1}{R_b} \end{bmatrix} \tag{132}$$

A partir das matrizes das duas etapas de operação, por meio da Equação (102) é possível obter as matrizes médias A, B e C. De posse das matrizes médias, substituindo-as na Equação (104) obtém-se os estados de equilíbrio em regime permanente, conforme

representados pela Equação (133).

$$X_b = \begin{bmatrix} \frac{V_{in}}{R_b(1-D)^4} \\ \frac{V_{in}}{R_b(1-D)^3} D \\ \frac{V_{in}}{R_b(1-D)^2} \\ \frac{V_{in}}{1-D} \\ \frac{V_{in}}{(1-D)^2} \\ \frac{V_{in}}{(1-D)^2} D \end{bmatrix} \quad (133)$$

Assim,

$$\begin{aligned} I_{L1} &= \frac{V_{in}}{R_b(1-D)^4} \\ I_{L2} &= \frac{V_{in}}{R_b(1-D)^3} D \\ I_{L0} &= \frac{V_{in}}{R_b(1-D)^2} \\ V_{C1} &= \frac{V_{in}}{1-D} \\ V_{C2} &= \frac{V_{in}}{(1-D)^2} \\ V_{C0} &= \frac{V_{in}}{(1-D)^2} D \end{aligned} \quad (134)$$

Ao analisar os valores médios de corrente e tensão nos componentes, considerando a razão cíclica e a potência de saída iguais nas duas topologias apresentadas, observa-se que a tensão nos capacitores é igual para ambas as topologias. Dessa mesma forma, a tensão nos semicondutores também se mantém. No entanto, conforme apresentado no conjunto de equações (134) e (124), constata-se que a corrente nos indutores depende da carga. Portanto, para o mesmo nível de potência, a corrente nos indutores L_2 e L_0 é menor na topologia apresentada nesta seção. Assim, uma vez que há relação entre a corrente nos indutores e semicondutores, a corrente nos semicondutores também é inferior.

Adicionalmente, a partir das matrizes obtidas, fazendo as devidas substituições na Equação (112) e solucionando-a obtém-se a função de transferência que relaciona a saída desejada com a razão cíclica, assim sendo possível validar o modelo matemático como apresentado na Seção 6.2.2.1.

6.2.2.1 Validação do modelo

Analisando a topologia quadrática da Figura 11, observa-se que R_b está conectada aos capacitores C_1 e C_0 , assim a tensão em R_b é a tensão diferencial entre estes capacitores. Conforme visto na Seção 4.1.2.1, através da análise de malhas, a tensão em R_b é igual à tensão no capacitor C_2 . Portanto, ao controlar a tensão no capacitor C_2 é possível controlar a tensão na carga R_b .

Como apresentado na Seção 6.1, a partir da Equação (112) obtém-se as funções de transferência desejada $\frac{v_{C2}(s)}{d(s)}$ representada por (135).

$$\frac{v_{C2}(s)}{d(s)} = \frac{-680.10^{-21}s^5 - 6,462.10^{-15}s^4 - 2,17.10^{-9}s^3 + 155,718.10^{-6}s^2 - 500.10^{-3}s + 16.10^3}{2,72.10^{-24}s^6 + 25,85.10^{-21}s^5 + 8,544.10^{-15}s^4 + 7,542.10^{-12}s^3 + 1,414.10^{-6}s^2 + 312,5.10^{-6}s + 10} \quad (135)$$

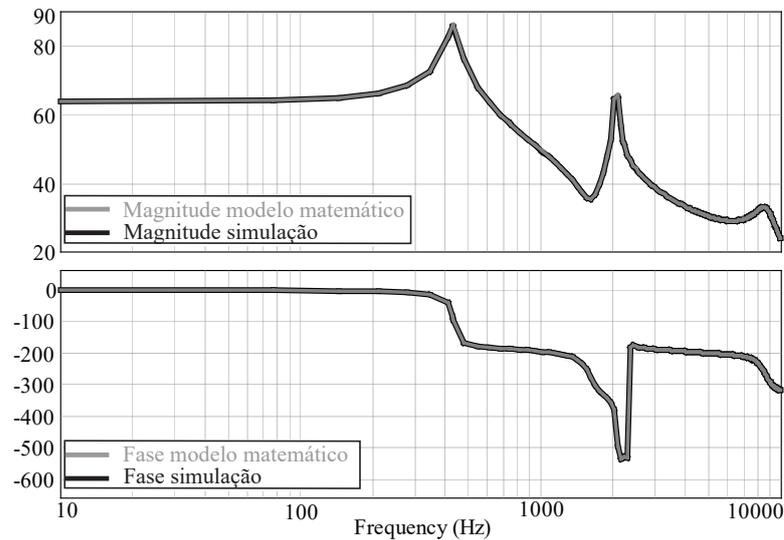
$$\frac{v_{C0}(s)}{d(s)} = \frac{3,2125.10^{-12}s^4 + 5.10^{-10}s^3 + 0,000640625s^2 - 0,175s + 12000}{2,72.10^{-24}s^6 + 25,85.10^{-20}s^5 + 8,544.10^{-15}s^4 + 7,5425.10^{-12}s^3 + 1,4136.10^{-6}s^2 + 0,0003125s + 10} \quad (136)$$

$$\frac{i_{L1}(s)}{d(s)} = \frac{2,18.10^{-18}s^5 + 23,40.10^{-15}s^4 + 6,97.10^{-9}s^3 + 17,24.10^{-6}s^2 + 1,46s + 800}{2,72.10^{-24}s^6 + 25,85.10^{-21}s^5 + 8,54.10^{-15}s^4 + 7,54.10^{-12}s^3 + 1,41.10^{-6}s^2 + 312,50.10^{-6}s + 10} \quad (137)$$

A partir da função de transferência, é possível gerar o diagrama de Bode da magnitude e fase. Este diagrama também podem ser gerado a partir do circuito comutado simulado em *software*.

Portanto, as Figuras 30, 31 e 32 exibem a comparação entre o diagrama de Bode obtido a partir do modelo matemático (curva em cinza) e do modelo comutado (curva em preto). Observa-se grande semelhança na resposta em frequência entre às duas curvas analisadas que se sobrepõem, validando assim a modelagem desenvolvido.

Figura 30 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C2}(s)}{d(s)}$ – saída quadrática.

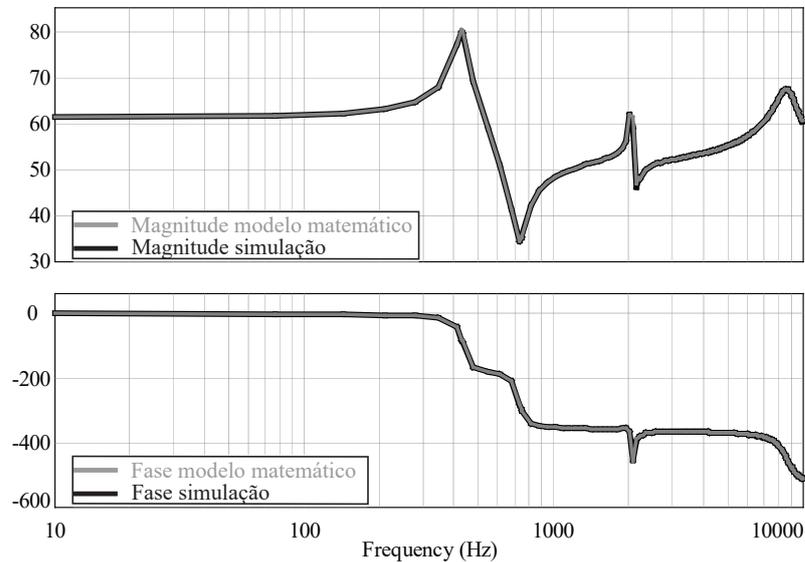


Fonte: Autoria própria.

6.2.2.2 Análise dos modelos obtidos

Ao plotar todos os diagramas de bode obtidos em uma única figura, para efeito de comparação, observa-se na Figura 33 que as curvas representadas nas cores preto e cinza

Figura 31 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{v_{C_0}(s)}{d(s)}$ – saída quadrática.



Fonte: Autoria própria.

se sobrepõem, bem como as curvas representada nas cores azul e roxo. Isso indica que o diagrama de Bode dos capacitores C_0 e C_2 , em baixas frequências, são equivalentes para as duas topologias, como esperado.

Portanto, como era esperado, devido à similaridade nas curvas de amplitude e comportamento observadas no diagrama de Bode dos capacitores C_2 ou C_0 , é possível utilizar a mesma estratégia de controle para ambos os capacitores, eliminando a necessidade de modificações no software para cada saída.

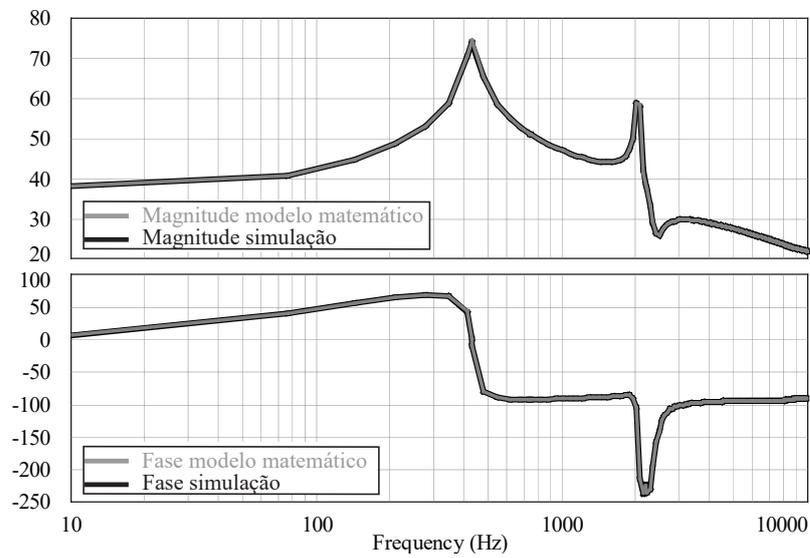
6.3 MODULADOR PWM

Essa seção apresenta o uso de moduladores PWM com emprego de FPGA. Os FPGA oferecem flexibilidade, alta velocidade e precisão na geração de pulsos de controle, permitindo a implementação personalizada de moduladores PWM eficientes. Isso melhora a resposta dinâmica e a capacidade de lidar com variações na carga, ao mesmo tempo, outras tarefas podem ser executadas paralelamente.

No projeto do controlador deve ser considerado o ganho K_{PWM} , oriundo do modulador digital PWM, que converte o sinal do controlador em um sinal de comando para acionamento do interruptor (COELHO, 2013).

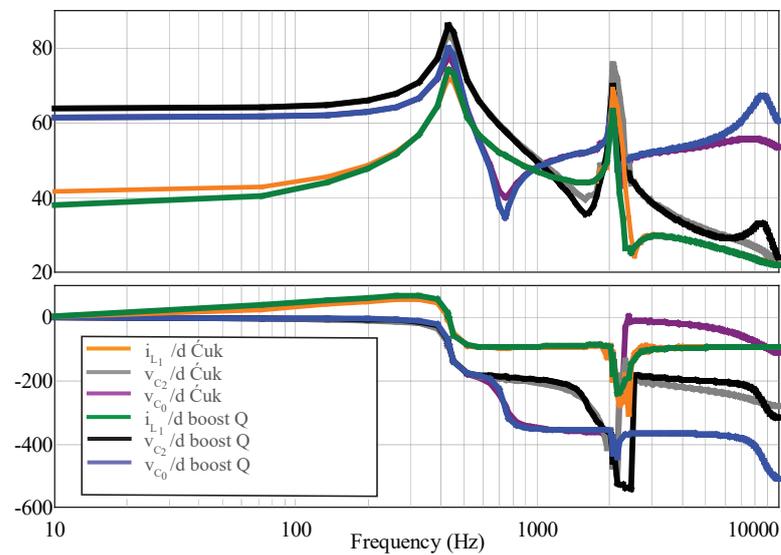
Analisando a Figura 34, verifica-se que a amplitude da portadora dente de serra (V_{cont}) pode ser representada por (138), em que, F_{FPGA} é a frequência de *Clock* do FPGA. Assim, o ganho K_{PWM} pode ser expresso por (139).

Figura 32 – Diagrama de Bode do modelo comutado e da função de transferência $\frac{i_{L1}(s)}{d(s)}$ – saída quadrática.



Fonte: Autoria própria.

Figura 33 – Comparação entre os modelos obtidos.

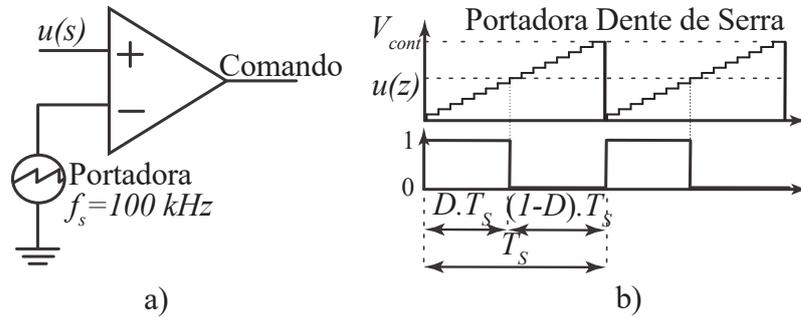


Fonte: Autoria própria.

$$V_{cont} = \frac{F_{FPGA}}{f_s} \quad (138)$$

$$K_{PWM} = \frac{1}{V_{cont}} \quad (139)$$

Figura 34 – Modulador PWM.



Fonte: Autoria própria.

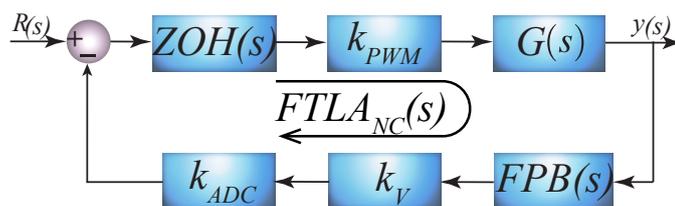
Definido o bloco do modelo da planta e do modulador é possível projetar o compensador, conforme detalhado na Seção 6.4.

6.4 PROJETO DOS CONTROLADORES BASEADO NO MÉTODO DE RESPOSTA EM FREQUÊNCIA

Considerando a análise teórica da topologia estudada, não é necessário controlar a tensão de saída uma vez que a relação entre a razão cíclica e as grandezas de saída é linear. Entretanto, o circuito apresenta componentes parasitas, não idealidade e perturbações. Assim, há a necessidade de controlar pequenas variações em torno do ponto de operação. Dessa forma, é necessário projetar um compensador para controlar uma saída ou mais variáveis de saída, com apenas uma variável de controle, nesse caso a razão cíclica (COELHO, 2013), (SCHMITZ, 2020) e (GUERRA, 2021).

Utilizando o método de resposta em frequência para projetar o controlador $C(s)$, é inicialmente realizado a análise da função de transferência de laço aberto não compensada, representada pela Equação (141), obtida mediante a inspeção do diagrama de blocos da Figura 35. Sendo $FPB(s)$ o filtro passa baixa, $ZOH(s)$ o atraso de amostragem $e^{-j\omega \cdot T_a}$, k_{PWM} o ganho do modulador, k_{ADC} o ganho do ADC, k_V o ganho da instrumentação de condicionamento de sinal e $G(s)$ a função de transferência da planta a ser controlada.

Figura 35 – Malha genérica do sistema contínuo em malha fechada não compensada.



Fonte: Autoria própria.

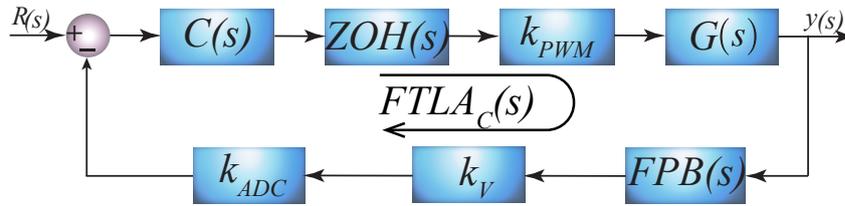
Para eliminar ruído proveniente da frequência de comutação do interruptor e suas harmônicas, recomendado-se a utilização de filtro passa baixa. Assim o filtro é projetado e expresso através da Equação (140) em que $f_c = 10$ kHz ($\omega_c = 62,8$ krad/s) e $\zeta = 0,707$.

$$FPB(s) = \frac{\omega_c^2}{s^2 + 2\zeta\omega_c s + \omega_c^2} \quad (140)$$

$$FTLA_{NC}(s) = FPB(s) \cdot k_V \cdot k_{ADC} \cdot ZOH(s) \cdot k_{PWM} \cdot G(s) \quad (141)$$

Mediante análise da $FTLA_{NC}$ através do diagrama de Bode é possível constatar que a planta vo/d não possui polo na origem. Assim, para obter erro nulo em regime permanente à entrada ao degrau a estrutura do compensador deve realizar a integração do sinal de erro, conforme apresenta a Figura 36.

Figura 36 – Malha genérica do sistema contínuo em malha fechada compensada.



Fonte: Autoria própria.

Portanto, escolhe-se um controlador proporcional-integral PI representado pela Equação (142), dado que este apresenta um polo na origem.

$$C(s) = \frac{u(s)}{e(s)} = \frac{k_c(s + \omega_z)}{s} \quad (142)$$

Definida a estrutura do controlador, adicionando-o a $FTLA_{NC}$, fazendo $s = j\omega$ e reescrevendo Equação (141) obtém-se (143):

$$FTLA_C(j\omega) = C(j\omega) \cdot FTLA_{NC}(j\omega) \quad (143)$$

Assim, utilizando a condição de pertinência de módulo e conceito de margem de fase, obtêm-se as Equações (144) e (145). Com isso, é possível calcular o ganho k_c e a frequência angular do zero do compensador ω_z , como dados nas Equações (146) e (147).

$$|FTLA_C(\omega)|_{\omega=\omega_c} = 1 \quad (144)$$

$$M_\varphi = 180^\circ + \angle FTLA_C(\omega)|_{\omega=\omega_c} \quad (145)$$

$$k_c = \frac{\omega_c}{|FTLA_{NC}(\omega_c)| \sqrt{\omega_c^2 + \omega_z^2}} \quad (146)$$

$$\omega_z = \frac{\omega_c}{\tan(M_\varphi - 90^\circ - \angle FTLA_{NC}(\omega_c))} \quad (147)$$

Os parâmetros do compensador foram então obtidos alocando a margem de fase/ (M_φ) em 89.9° e frequência de cruzamento por zero (ω_c) em 5 Hz. Assim, como apresentado na Apêndice B obtiveram-se ganho $k_c = 19,88 \mu$ e $\omega_z = 53$ krad/s.

Por fim, para obter o controlador digital é necessário discretizar a função de transferência do compensador PI, como representado na Equação (142), onde se utilizou a transformada bilinear de *Tustin*, que preserva a resposta do compensador contínuo durante os períodos de amostragem, como expressa na Equação (148). Substituindo a Equação (148) em (142), obtém-se a Equação (149). Onde $u(s)$ é a ação de controle, $e(s)$ o erro resultante entre o valor lido pelo sensor e a referência, T_a o período de amostragem, a variável que acompanha (k) representa o valor atual e ($k-1$) o valor anterior. Dessa maneira, a Equação (149) pode ser implementada no FPGA.

$$s = \frac{2}{T_a} \frac{1 - z^{-1}}{1 + z^{-1}} \quad (148)$$

$$u(k) = u(k-1) + k_c \left[\left(\frac{\omega_z T_a}{2} + 1 \right) e(k) + \left(\frac{\omega_z T_a}{2} - 1 \right) e(k-1) \right] \quad (149)$$

Na Apêndice B é apresentado maiores detalhes referente ao projeto do controlador, incluindo a planilha com cálculos numéricos.

6.4.1 Controlador digital e implementação do controlador

Atualmente há uma vasta gama de dispositivos lógicos programáveis, porém cada dispositivo possui peculiaridades que definem a aplicação dos mesmos. Fundamentalmente, os microcontroladores são diferenciados principalmente pela sua arquitetura de processamento, capacidade de processamento, capacidade de armazenamento de dados em memória, quantidade de pinos de E/S, quantidades e tipos de periféricos, forma de alimentação, arquitetura e conjunto de instruções disponibilizadas nos circuitos internos.

O custo é um grande diferencial entre os microcontroladores, pois quando são empregados em escala industrial, isso pode ser um fator determinante na escolha. Nesse sentido, os microcontroladores de baixo custo assim como o PIC[®] e o ATmega328p, são empregados no acionamento e controle de alguns conversores estáticos, estes também são usados em conjunto com a CPU, atuando como periférico no gerenciamento de atividades secundárias, de maneira a aliviar a carga de processamento da CPU principal.

O modelo ESP32 é outro microcontrolador aplicado como periférico. O mesmo é usado principalmente na comunicação sem fio, no qual são normalmente utilizados em protótipos para aquisição e transferência de dados. Além disso, possuem uma IDE simples e intuitiva, assim otimizando o tempo de prototipagem em bancada.

O DSP é um dos modelos de microcontroladores de alto desempenho apropriados para aplicação com altas densidades de processamento, por serem especializados em processamento de sinais digitais, desempenhando tarefas em tempo real. O DSP é um dos microcontroladores mais empregados nos conversores de potência, em função de sua alta velocidade de processamento, capacidade de realizar operações aritméticas complexas com ponto flutuante, versatilidade de sua linguagem de programação. A maioria das plataformas DSP podem ser programadas em C ou *Assembly*, porém apresentam limitação de processamento sequencial.

Portanto, em alguns casos seu processamento sequencial limita a sua aplicação em conversores com elevada frequência de comutação, assim como em aplicações que requerem múltiplas E/S. Assim, o FPGA está no topo da hierarquia, porque ele pode ser configurado de forma a assumir funções de qualquer outro processador por possuir um conjunto de portas lógicas configuráveis. Dessa forma, é capaz de processar grande volume de dados de forma paralela ou sequencial, dependendo da necessidade. Diante do exposto, é utilizado o FPGA no controle digital do conversor apresentado, visando aplicações futuras do conversor apresentado nesse trabalho, em conjunto com inversor e no rastreamento do MPPT.

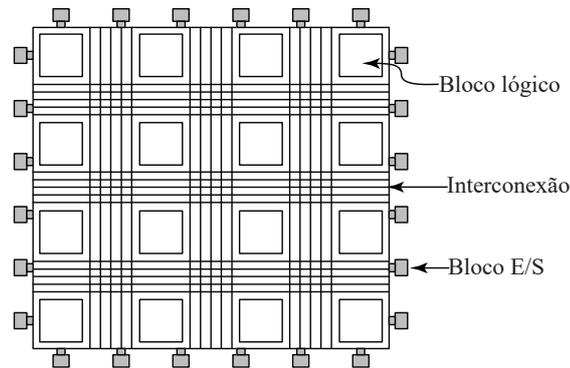
6.4.1.1 FPGA

Os FPGAs podem ser configurados para terem uma estrutura paralela, tornando-os mais rápido na execução de instruções. Também podem ser configurados para seguir lógicas sequenciais e mistas, oferecendo funcionalidade para aplicações complexas, além de consumindo menos energia. Eles são facilmente programados e podem ser testados em tempo real, sendo monitorados através de sua IDE. Além disso, possuem vantagens como precisão, capacidade de reprogramação, confiabilidade, resposta rápida em tempo real, e também ocupam pouco espaço.

Os FPGA são compostos por dispositivos lógicos que podem ser programados. O núcleo é cercado por blocos de entradas e saídas programáveis constituídas por diversos blocos lógicos dispostos em uma matriz conectada por meio de uma interconexão configurável. Estas interconexões podem ser memórias RAM, aceleradores de hardware, núcleos de processadores rápidos e lentos. Diante do contexto descrito acima, a Figura 37 apresenta a visão abstrata da estrutura de um FPGA.

Diferente das GPUs e CPUs, os FPGAs não possuem conjunto fixo de instruções ou *pipeline*, assim podem ser configurados para se comportar como qualquer outro circuito lógico digital. O FPGA é majoritariamente composto por LABs (*Logic Arrays Blocks*), dispostos em matrizes de blocos lógicos conectados por interconexões de roteamento configuráveis. Cada LAB contém diversos LEs (*Logic Element*), estes são blocos lógicos constituídos por LUTs (Lookup Tables), registradores ou Flip-Flops e alguns circuitos adicionais, como por exemplo, *carry logic*, para prover maior flexibilidade e funcionalidade.

Figura 37 – Estrutura do FPGA.



Fonte: Adaptado de Silva (2016).

As LUTs são constituídas por uma árvore de multiplexadores, que tem como entrada uma matriz de elementos de memória, possibilitando assim a realização de qualquer tipo de função lógica combinacional, que depende do tipo de escrita no elemento de memória. O Registrador ou *Flip-Flop* permite a realização de funções lógicas sequenciais. Para que o FPGA seja configurado para seguir uma determinada lógica, normalmente utiliza-se uma linguagem de descrição de hardware HDL (*Hardware Description Language*), (SILVA, 2016).

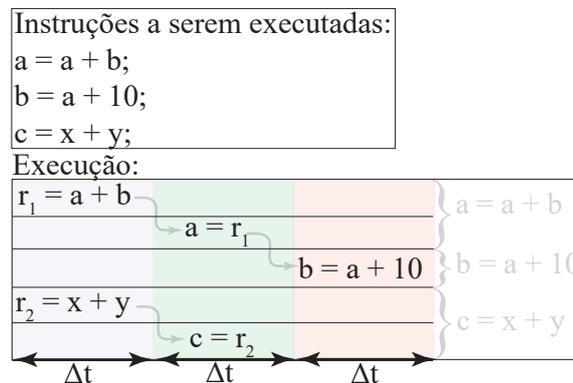
A vantagem do projeto do FPGA é que ele fornece uma lógica concorrente. A lógica sequencial pode ser implementada juntamente com uma arquitetura paralela, aumentando assim a velocidade do desempenho. Ou seja, tem-se a possibilidade de agrupar diversos circuitos independentes em um mesmo dispositivo FPGA. Assim, o FPGA possui o recurso de operações simultâneas, caracterizada pela associação de circuitos lógicos, este recurso não está disponível na plataforma DSP ou em outros modelos de microcontroladores.

Para compreender a forma de processamento de dados pelo FPGA, a Figura 38 exemplifica a execução de um algoritmo genérico com três instruções. A primeira instrução utiliza dois ciclos de máquina para ser executada, o primeiro ciclo para computar $a + b$ e armazenar no registrador e outro para atualizar o valor de a . A segunda instrução é iniciada após o término da anterior. Observa-se que a primeira e a terceira instruções são executadas de forma simultânea e paralela em que dispõem do mesmo tempo para serem executadas. Assim, o FPGA utiliza 3 ciclos de máquina para executar as três instruções.

O kit FPGA escolhido é da fabricante Altera (agora Intel), modelo BeMicroMax10 (ALTERA, 2022). O mesmo é utilizado no controle digital do conversor, para realizar aquisição e processamento de dados, de forma a implementar as malhas de controle, proteção de sobretensão e modulação, através do emprego da linguagem de descrição de hardware VHSIC HDL (VHDL).

O software *Quartus II* é utilizado para a implementação do controle digital no

Figura 38 – Algoritmo genérico de execução no FPGA.



Fonte: Autoria própria.

FPGA. O *Quartus II* específico para configuração lógica dos FPGAs da fabricante Altera, permite a criação da lógica necessária, utilizando a descrição de *hardware*. Além disso, ferramentas como o analisador *Signal Tap II* e o visualizador RTL são empregados para análise e depuração do *design*. Para garantir o desempenho adequado, o analisador "*Time Quest*" é utilizado para estabelecer restrições temporais e gerenciar a disposição do *clock*.

A descrição de *hardware* para o controle digital, foi desenvolvida no *Quartus II* utilizando a linguagem VHDL. A descrição de hardware inserida é processado por várias ferramentas do *Quartus II*, como os analisadores *Time Quest* e o *Signal Tap*, para analisar o circuito e gerar uma implementação da descrição realizada. Os caminhos de tempo do projeto são examinados pelo analisador *Time Quest*, que também calcula o atraso de propagação ao longo de cada caminho e verifica as violações das restrições de tempo. Enquanto o analisador *Signal Tap II* coleta dados de sinal armazenados na memória do dispositivo sem o uso de sondas externo ou outro equipamento.

Após a síntese inicial, é gerada uma visualização RTL do circuito projetado onde existe um circuito lógicos interno à cada bloco. A lógica interna de cada bloco é executada paralelamente aos demais, sendo possível incrementar blocos indefinidamente conforme a capacidade do *hardware*, estes são gerados através da descrição de *hardware*. Isso pode ser visto no programa *Quartus II*, utilizando função RTL *Viewer*.

Outra característica do FPGA é o *delay-locked loops* (DLL - do inglês, atraso bloqueado de loops). O PWM digital possui uma lógica síncrona implementada por um contador. O bloco assíncrono é implementado pela DLL usando o recurso de deslocamento de fase, disponível nos FPGAs. Assim, o bloco PWM pode operar em alta frequência de comutação, e a lógica restante pode operar em uma frequência externa mais baixa. A vantagem é o baixo consumo de energia e também a redução de atrasos.

A fim de se obter frequências mais elevadas, um multiplicador é usado para multiplicar o *clock* externo para obter uma frequência de comutação maior para o PWM. Assim,

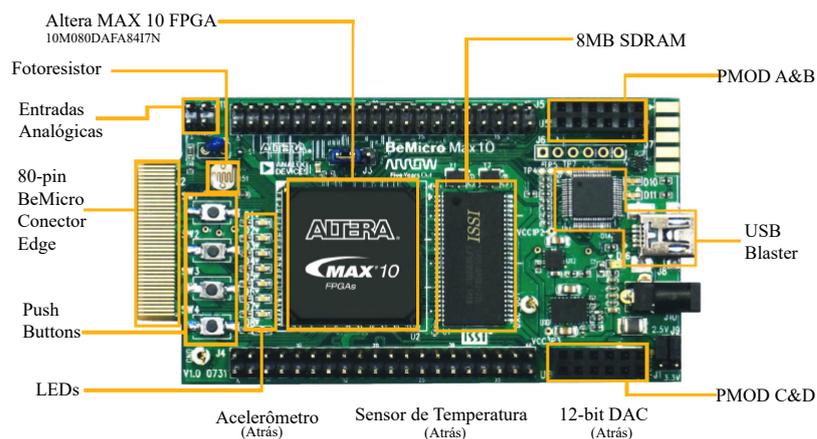
auxiliando o programador de forma que possa escolher a frequência mais adequada para o projeto, e possibilitando também a sincronização de diferentes processos que possam ser configurados.

Relacionando o FPGA, com circuitos de controle analógicos, no FPGA, o usuário pode adicionar ou subtrair funcionalidades conforme necessário de maneira fácil, e também é possível sincronizar facilmente as amostragens do sinal lido e adicionar filtros digitais dispensando filtros externos. Já controladores analógicos, por exemplo, trabalham em baixa frequência por conta da dificuldade de eliminação de ruídos e ocupam muito espaço. Além disso, no projeto do controlador analógico, ao alterar os parâmetros do controlador, é necessário programar todo o circuito novamente.

Além disso, *FPGA*, não há estrutura fixa de *hardware*, sendo definida pelo usuário e pela necessidade de aplicação. Para exemplificar esta vantagem, a Figura 39 apresenta o modelo escolhido, o kit *BeMicro Max 10* que se diferencia, por possuir conversor AD integrado no mesmo encapsulamento, o que normalmente nos *FPGA*'s o conversor AD é um periférico separado, assim aumentando o tamanho do *hardware*.

Ademais, o kit *BeMicro Max 10* possui um ADC de 12-bit com 17 entradas e taxa de amostragem máxima 1 MHz dividida pelo número de entradas analógicas em uso. Além disso, o *BeMicro Max 10* possui outros componentes incluindo oscilador para o *clock* de 50 MHz, sensor de temperatura, fotoresistor, 250 GPIO, LED's de uso geral, 256 Kbit de memória *flash*, 8 MB de SDRAM, multiplexadores, acelerômetro e interface I2C.

Figura 39 – FPGA BeMicro Max 10



Fonte: Adaptado de Altera (2022)

7 RESULTADOS E DISCUSSÃO

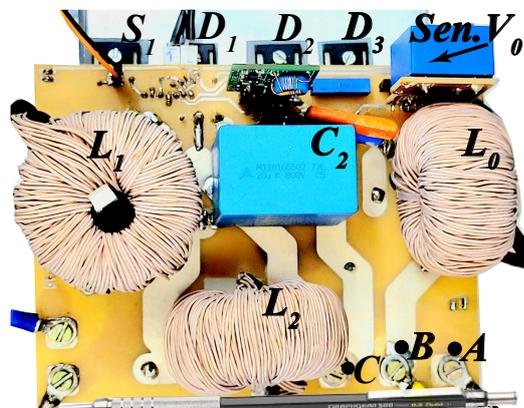
Nesse capítulo são apresentadas as especificações, discussão e os resultados experimentais do conversor estudado. O protótipo apresentado na Figura 40, com dimensões 11x14,5 cm, trata-se da topologia com uma saída abaixadora-elevadora denominada saída Ćuk de alto ganho (conexões A e B) e outra boost quadrático (conexões B e C). O conversor foi projetado para operar com tensão nominal de entrada $V_{in} = 100\text{ V}$, e com resistência de carga de $R = 40\ \Omega$, para o Ćuk de alto ganho e $160\ \Omega$ para a saída quadrática. Quando submetido a potência nominal é capaz de fornecer 1 kW em seus terminais.

Na construção do protótipo buscou-se otimizar o volume e perdas, para isso foi definido uma frequência de comutação de 100 kHz. O valor escolhido foi intermediário, para otimizar o tamanho dos indutores e capacitores. Desta forma, há um equilíbrio entre o aquecimento gerado pela comutação do interruptor e a dimensão dos componentes.

Foram utilizados componentes de ferrite (também conhecidos como "ferritebeads") nos pinos de conexão do FPGA, para reduzir a interferência de ruídos e garantir seu correto funcionamento. Também, foram empregados toroides de ferrite no *gate* do interruptor, para filtrar altas frequências, e a alimentação do *gate drive* é realizada por fonte auxiliar. O código foi implementado no FPGA, este possui facilidade de gerar diversas frequências, bastando apenas multiplicar ou dividir o *clock* interno.

As grandezas apresentadas na Tabela 5, oriundas dos cálculos disponíveis no Apêndice B, foram baseados e projetados para atender as condições iniciais do projeto (MARTINS; BARBI, 2006). O projeto do indutor, disponível no Apêndice C, foi baseado em (HORCK; DUARTE, 2002), (HURLEY; WOLFLE, 2013); e as informações do núcleo, modelo *AmoFlux* 0088439A7, encontram-se em (MAGNETICS, 2022).

Figura 40 – Protótipo construído com potência máxima de 2 kW.



Fonte: Autoria própria.

Para obter os resultados experimentais foi utilizado um osciloscópio da fabricante *Tektronix*, modelo *DPO 5034*, e um analisador de potência de precisão, *Yokogawa* modelo

WT1800.

Tabela 5 – Parâmetros experimentais utilizados para o conversor Ćuk.

Descrição	Atribuição
Tensão de entrada	$V_{in} = 100 V$
Tensão de saída Ćuk	$V_{0c} = 200 V$
Tensão de saída boost	$V_{0b} = 400 V$
Indutância de entrada	$L_1 = 250\mu H$
Indutância intermediária e de saída	$L_2 e L_0 = 500\mu H$
Capacitância de entrada e intermediária	$C_1 e C_2 = 20\mu F$
Capacitância de saída	$C_0 = 0,630\mu F$
Frequência de chaveamento	$f_s = 100kHz$
Razão cíclica do interruptor	$D = 0,5$
Ondulação de corrente I_{L1}	$\Delta I_{L1} = 20\%$
Ondulação de corrente I_{L2} e I_{L3}	ΔI_{L2} e $\Delta I_{L3} = 40\%$
Ondulação de tensão V_{C1}	$\Delta V_{C1} = 0,625\%$
Ondulação de tensão V_{C2}	$\Delta V_{C2} = 0,313\%$
Ondulação de tensão V_{C0}	$\Delta V_{C0} = 0,92\%$
Núcleo toroidal	AmoFlux 0088439A
Interruptor	MOSFET 65C6037
Diodo	SIC D4065c5
Sensor de tensão	LV 25-P

Fonte: Autoria própria.

7.1 RESULTADOS EXPERIMENTAIS SAÍDA ĆUK

7.1.1 Resultados de malha aberta

A Figura 41 apresenta a corrente nos magnéticos I_{L1} Ch_1 (canal 1) (Verde), I_{L2} Ch_2 (Azul), I_{L0} Ch_3 (Magenta) e a corrente no interruptor I_{S1} Ch_4 (Laranja), com potência de 1 kW. A corrente no interruptor é obtida com o transdutor de corrente *CWT Rogowski*.

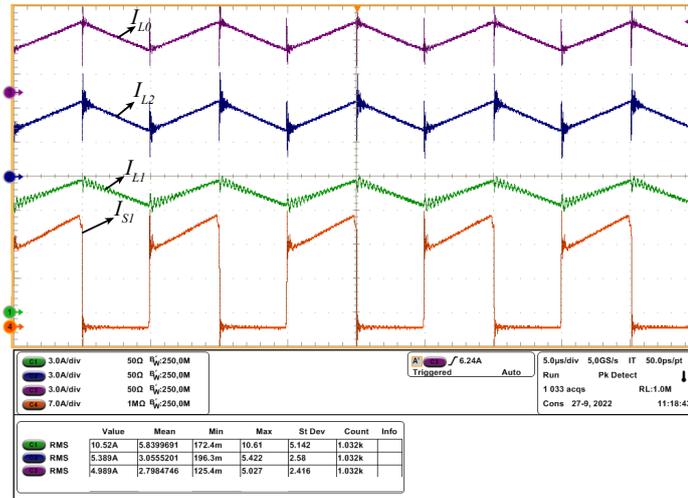
Na Figura 42 são apresentadas as tensões nos semicondutores VD_1 Ch_1 (Azul), VD_2 Ch_2 (Verde), VD_3 Ch_3 (Magenta) VS_1 Ch_4 (Laranja).

Observa-se na Figura 43 as grandezas da tensão de entrada Ch_1 (Azul) e de saída Ch_2 (Verde), corrente de entrada Ch_3 (roxo) e de saída Ch_4 (laranja).

7.1.2 Resultados de malha fechada

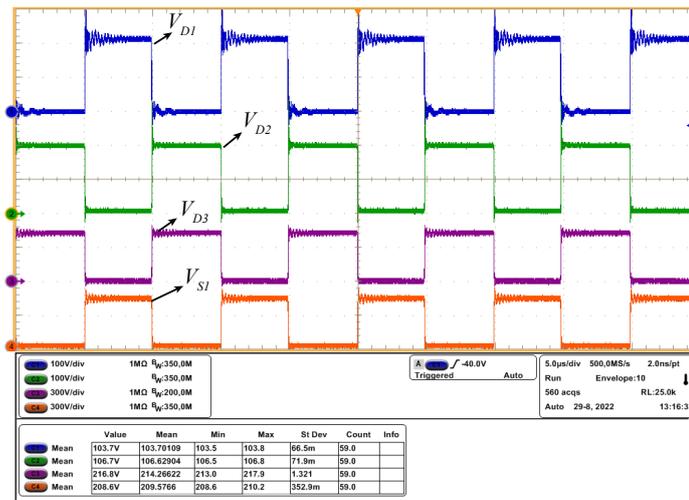
O controlador PI de tensão foi inserido para rejeitar pequenas perturbações. Dessa forma, a tensão de saída se mantém no valor de referência em situações de pequenas variações de carga, não idealidades do circuito e/ou oscilações na tensão de entrada. A saída Ćuk possui potência de 1 kW com tensão nos terminais de 200 V. Para isso, utilizou-se o sensor de tensão da fabricante LEM (LEM, s.d.), modelo LV 25-NP em conjunto com Amp-Op para ajustar o ganho do sensor de tensão para 1.5 V na entrada ADC do FPGA. A atenuação de ruído é realizada por filtro passa baixa. Assim como, um circuito

Figura 41 – Corrente nos indutores e no interruptor.



Fonte: Autoria própria.

Figura 42 – Tensão nos semicondutores.

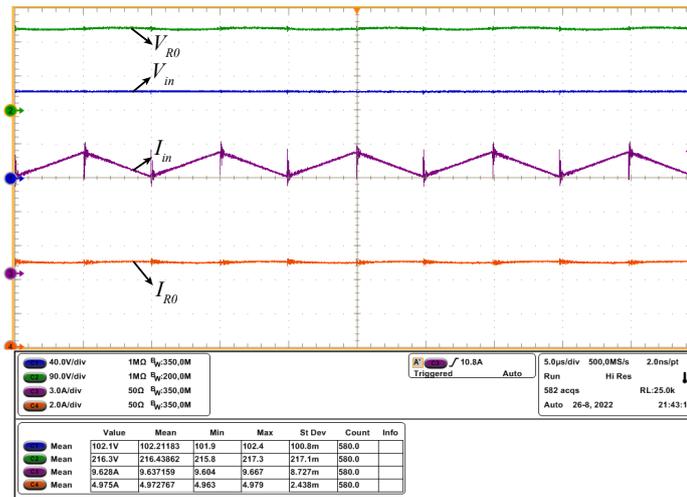


Fonte: Autoria própria.

integrado, modelo *TL7726IP*, é usado como saturador na proteção de níveis de tensão indesejados.

A fim de facilitar o entendimento, a Figura 44 representa de maneira simplificada a lógica implementada no FPGA. Os ganhos do controlador A_1 e A_2 são 3,79 e 3,11, respectivamente. O erro e_0 resulta da operação aritmética entre a referência e o valor mensurado pelo sensor de tensão. O erro atual e o erro anterior são armazenados nas variáveis e_0 e e_1 , bem como a ação de controle u_0 e u_1 . Considerando u_0 como o sinal modulante comparado com a portadora, gera-se assim o sinal de saída modulado PWM. O valor entre “[]” é referente ao número da porta de entrada de dados quando $in[n^o]$ ou

Figura 43 – Tensão e corrente de entrada e saída



Fonte: Autoria própria.

saída quando $out[n^o]$. A implementação do controle do FPGA é realizada na linguagem VHDL, utilizando sistema de números em ponto fixo.

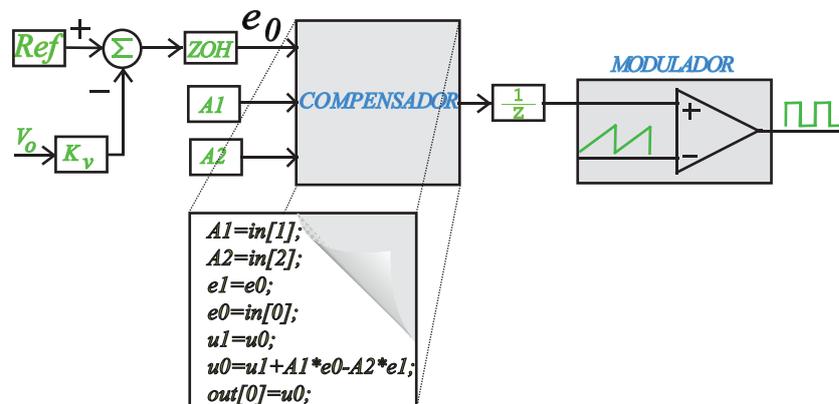
Os ganhos A_1 e A_2 já contemplam a multiplicação de 2×10^{16} para realizar a conversão para ponto fixo. Isso no FPGA é realizado com um “deslocamento à esquerda”, que é equivalente à multiplicação de 2×10^{16} , assim, essencialmente, deslocando os bits do número para a esquerda em 16 posições. Observa-se que mesmo deslocando 16 bits o número a parte inteira do número é um número decimal, cuja parte real nesse caso é 3, portanto, o número ainda não apresenta boa precisão para implementação no FPGA. Dessa forma houve a necessidade de multiplicar novamente as constantes A_1 e A_2 por 2×10^{16} . É importante ressaltar que a multiplicação não influencia na resposta dinâmica, pois no momento em que é gerado a lei de controle é também realizado a divisão pelo valor equivalente à multiplicação.

A fim de validar o controle projetado a Figura 45 apresenta um degrau de carga de 34 % para 100 %, da potência nominal em seguida um degrau de 100 % para 34 %. É possível observar que no instante do degrau de carga, a corrente (Ch3 - cor magenta) se eleva enquanto a tensão (Ch 2 - cor ciano) apresenta uma pequena variação, rapidamente retorna para o valor de referência. O mesmo ocorre quando há um decréscimo de potência.

7.1.3 Análise de rendimento

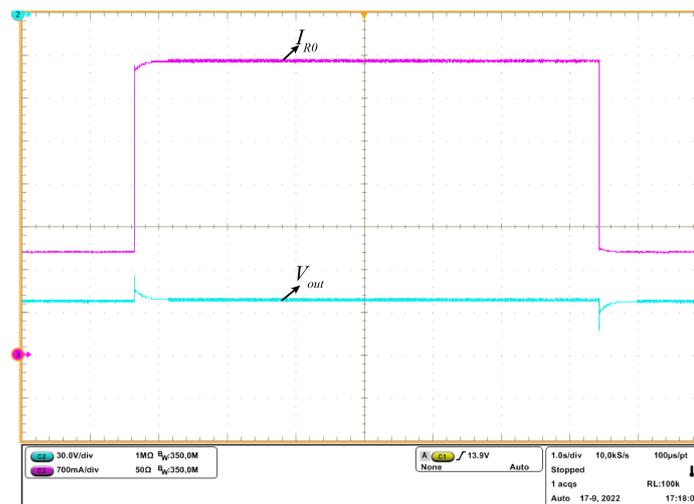
Para a realização da análise de rendimento utilizou-se o analisador de potência da fabricante *Yokogawa* modelo *WT1800*. Adotou-se a razão cíclica de 50% na base do transistor MOSFET da fabricante *Infineon* modelo *65C6037*. Como apresentado na Figura 46, a eficiência obtida na potência nominal é de 94,1%, obtendo a máxima eficiência

Figura 44 – Diagrama de blocos ilustrativo da lógica implementada no FPGA.



Fonte: Autoria própria.

Figura 45 – Degrau de carga de: 34 % para 100 % e de 100 % para 34 %.



Fonte: Autoria própria.

de 94,5 % para aproximadamente 70 % da potência nominal.

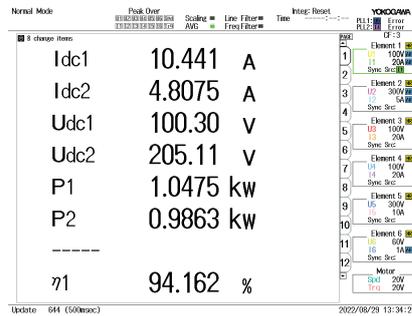
A Figura 47 apresenta a curva do rendimento variando a carga na faixa de potência entre 0,255 kW a 1kW.

7.2 RESULTADOS EXPERIMENTAIS SAÍDA BOOST QUADRÁTICO

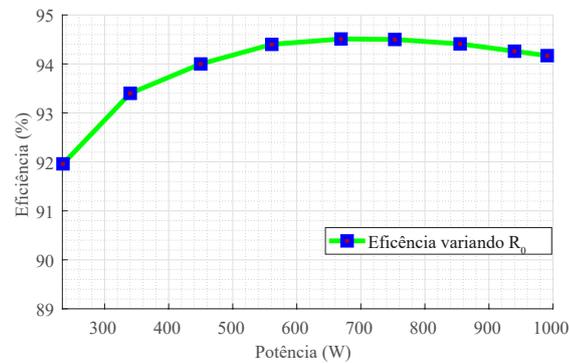
7.2.1 Resultados de malha aberta

Além de possuir duas saídas, o conversor apresenta outras características importantes. Ou seja, quando há 200 V na saída $\hat{C}uk$, tem-se 400 V na saída boost quadrática. Portanto, a tensão nos semicondutores é igual para os dois casos. Assim, para aplicações

Figura 46 – Eficiência na potência nominal.



Fonte: Autoria própria.

Figura 47 – Curva de eficiência ζ_{uk} .

Fonte: Autoria própria.

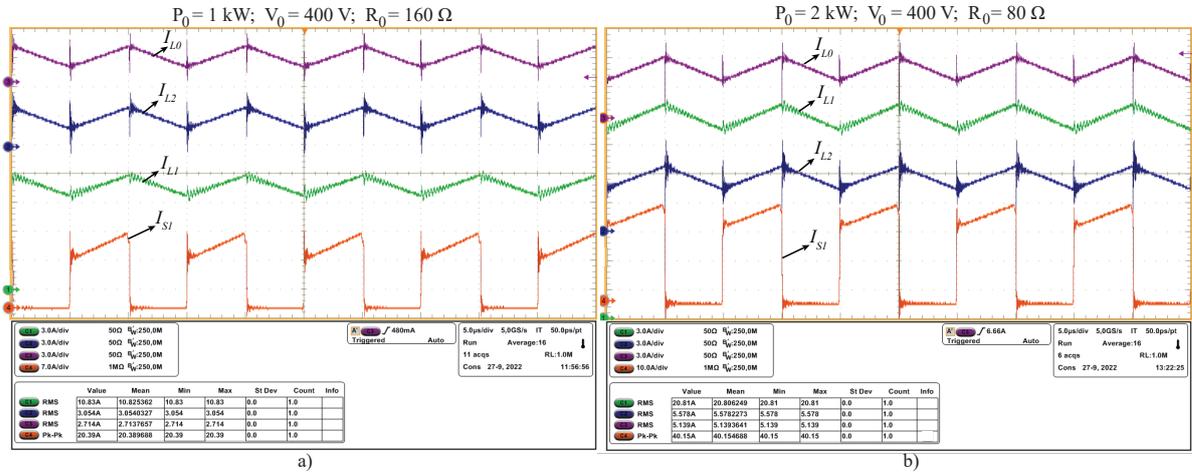
que necessitam de tensão elevada a saída quadrática se torna vantajosa. Além disso, a corrente nos componentes é menor para o mesmo nível de potência. Dessa forma, o rendimento apresenta maior desempenho, e conseqüentemente, há menor aquecimento nos semicondutores possibilitando que o conversor opere com potência maior no terminal quadrático.

A Figura 48 apresenta a corrente nos magnéticos I_{L1} Ch_1 (canal 1) (Verde), I_{L2} Ch_2 (Azul), I_{L0} Ch_3 (Magenta) e a corrente no interruptor I_{S1} Ch_4 (Laranja) com potência de 1 kW Figura 48 a) e 2 kW Figura 48 b). A corrente no interruptor é obtida com o transdutor de corrente *CWT Rogoswski*.

A Figura 49 apresenta as tensões nos semicondutores VD_1 Ch_1 (Azul), VD_2 Ch_2 (Verde), VD_3 Ch_3 (Magenta) VS_1 Ch_4 (Laranja) com o conversor operando a 2 kW de potência e tensão de saída de 400 V.

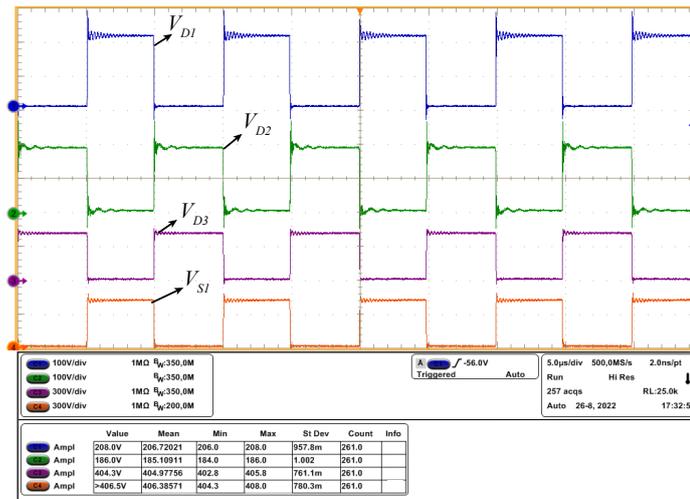
Na Figura 50 são apresentadas as grandezas da tensão de entrada Ch_1 (Azul) e de saída Ch_2 (Verde), corrente de entrada Ch_3 (roxo) e de saída Ch_4 (laranja) para o conversor operando com potência de 1 kW, em comparação a operação do conversor em 2 kW.

Figura 48 – Corrente nos indutores e no interruptor.



Fonte: Autoria própria.

Figura 49 – Tensão nos semicondutores.



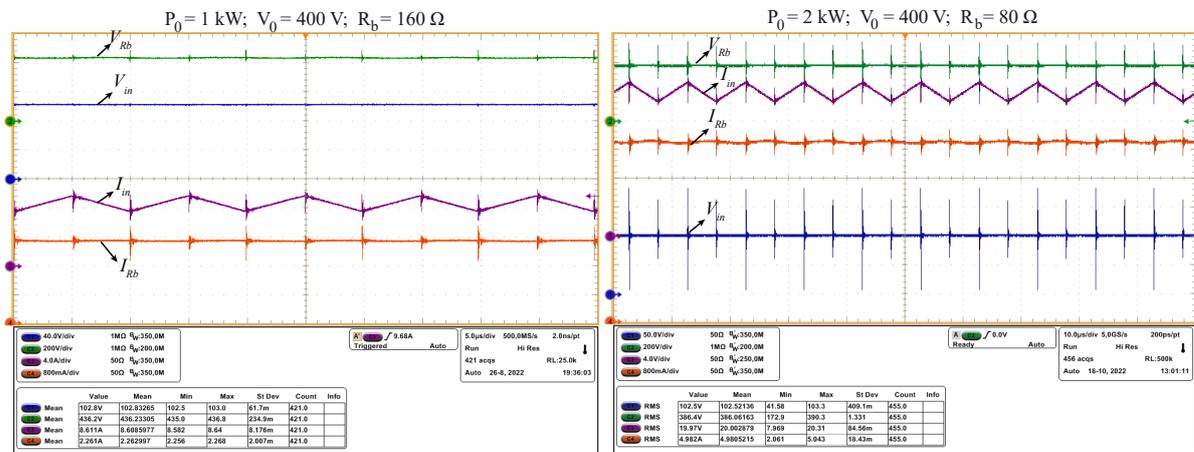
Fonte: Autoria própria.

7.2.2 Resultados de malha fechada

Assim como apresentado na Seção 7.1.2, o controlador PI de tensão é projetado para rejeitar pequenas perturbações da saída quadrática. O controle foi projetado para potência de 1kW, com ganhos do controlador A_1 e A_2 de 1,2 e 0,52, respectivamente. Utilizaram-se as mesmas configurações apresentadas na Seção 7.1.2. Para a leitura de tensão foi escolhido o sensor de tensão da fabricante LEM, modelo LV 25-NP em conjunto com Amp-Op para ajustar o ganho do sensor de tensão para 1,5 V na entrada ADC do FPGA.

A fim de validar o controle projetado, a Figura 51 apresenta um degrau de carga de 100% para 190% da potência nominal projetada para o controlador. Em seguida é

Figura 50 – Tensão e corrente de entrada e saída para 1 kW e 2 kW

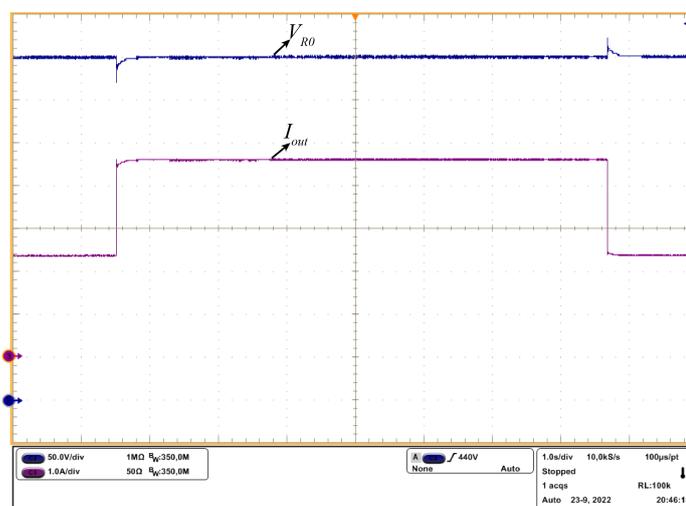


Fonte: Autoria própria.

removido a carga de 190% para 100%. É possível observar que no momento do degrau de carga a corrente (Ch3 - cor magenta) se eleva enquanto a tensão (Ch 2 - cor ciano) apresenta uma pequena variação, em instantes retorna para o valor de referência. O mesmo ocorre quando há um decréscimo a potência.

É importante lembrar que o projeto do conversor foi realizado para a topologia Ćuk de alto ganho. Contudo, alterando a posição da carga reduz os níveis de corrente na maioria dos componentes pelo fato da corrente estar relacionada com a resistência de carga. Por esse motivo quando a carga é conectada na saída quadrática é possível operar com potência maior que a potência nominal.

Figura 51 – Degrau de carga de: 100 % para 190 % e de 190 % para 100 %.

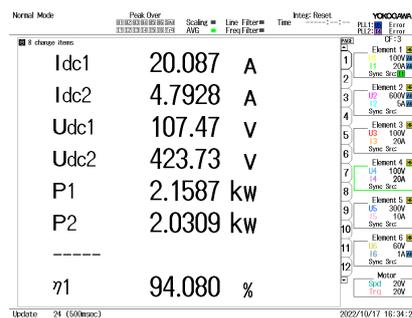


Fonte: Autoria própria.

7.2.3 Análise de rendimento

Para a análise de rendimento utilizou-se o mesmo conversor e o mesmo analisador de potência. Adotou-se a razão cíclica de 50% na base do transistor MOSFET e variou-se a carga. Assim a eficiência do conversor com a carga conectada na saída diferencial, é de 94,1% com potência de 2 kW como apresentado na Figura 52, e a máxima eficiência é obtida com 1 kW, alcançando um valor ligeiramente superior a 95,5 %.

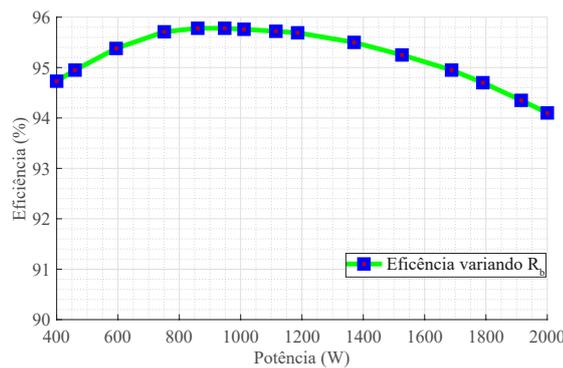
Figura 52 – Eficiência na potência nominal.



Fonte: Autoria própria.

A Figura 53 apresenta a curva do rendimento na faixa de potência entre 0,4 kW a 2 kW, obtida varando a carga resistiva (entre 400 Ω a 80 Ω).

Figura 53 – Curva de eficiência saída quadrática.



Fonte: Autoria própria.

8 CONCLUSÃO

Este trabalho apresenta uma topologia Ćuk de alto ganho, com ênfase no dimensionamento, análise estática, modelagem dinâmica e controle. O objetivo é desenvolver uma topologia de elevado rendimento, com entrada e saída com característica de fonte de corrente, ampla faixa de tensão na saída e múltiplas saídas. A topologia proposta desperta interesse em aplicações como rastreamento de ponto de máxima potência, conversores PFC, emulação da curva I-V de módulos fotovoltaicos e veículos elétricos.

Dentre as técnicas para aumentar o ganho estático dos conversores, as topologias que utilizam capacitores chaveados apresentam características interessantes. A partir dessa análise, observou-se que é viável incorporar o conceito de capacitor chaveado na topologia proposta, aproveitando a tensão elevada do capacitor intermediário e adicionando-a em série com o capacitor do barramento de saída. Com essa abordagem, é possível obter ganho de seis vezes em relação à entrada com razão cíclica de 0,5. Essa topologia já está sendo desenvolvida experimentalmente em trabalhos paralelos.

Estendendo a análise da topologia proposta nesse trabalho, observou-se um novo conceito de conexão de carga com elevado ganho estático, intitulada saída quadrática, que consiste da tensão diferencial entre dois pontos. Observou-se também que na saída quadrática a corrente é menor nos componentes, quando é mantido o mesmo nível de potência de saída em comparação com as duas configurações de carga. Além disso, para a mesma razão cíclica a tensão nos componentes é igual nas duas configurações de conexão de carga. Assim, o conversor possui a vantagem de elevado ganho estático do conversor boost quadrático e outra saída com característica buck-boost, ampliando ainda mais a área de aplicação do conversor proposto.

No Capítulo 4 é apresentada a análise estática, as etapas de operação do conversor, suas formas de onda, cálculos de corrente e tensão nos componentes, o ganho estático e projeto dos componentes, sendo validados através dos resultados experimentais no Capítulo 7.

Além disso, este trabalho aborda a modelagem e controle, sendo validado com os resultados experimentais. Tanto os resultados em malha aberta quanto em malha fechada são realizados com o auxílio do FPGA na modulação e controle demonstraram estar de acordo com as expectativas.

O protótipo do conversor possui dimensões de 11x14,5 cm e é composto por duas saídas: uma saída abaixadora-elevadora chamada saída Ćuk de alto ganho e outra saída boost quadrática. O conversor é projetado para operar com uma tensão nominal de entrada de 100 V e uma resistência de carga de 40 Ω para a saída Ćuk de alto ganho e 160 Ω para a saída quadrática. O protótipo pode fornecer 1 kW e 2 kW em suas respectivas saídas quando submetido a potência nominal. A frequência de comutação é de 100 kHz, permitindo um equilíbrio entre o aquecimento gerado pela comutação do interruptor e o

tamanho dos componentes. Os resultados experimentais também apresentam o rendimento do conversor se assemelhando ao rendimento teórico.

Por fim, pode-se concluir que as características de entrada e saída com características de fonte de corrente contribuem para evitar oscilações de corrente. Além disso, conversores com uma ampla faixa de tensão na saída possuem uma vasta área de aplicação. Neste contexto, foi possível reunir essas características em um único conversor, ampliando assim suas áreas de aplicação.

Adicionalmente, o acréscimo de um diodo e um capacitor na topologia permitiu a transferência da tensão do capacitor intermediário para o barramento de saída. Essa modificação agrega valor ao conversor proposto.

Portanto, as contribuições deste trabalho são de grande relevância para a comunidade científica, pois possibilitam a implementação dos conceitos aplicados no conversor proposto em novas topologias.

Como sugestão para trabalhos futuros, recomenda-se explorar a aplicação da topologia no modo bidirecional em veículos elétricos e sistemas de carregamento de baterias. Isso abriria novas oportunidades de pesquisa e desenvolvimento, considerando a crescente demanda por soluções sustentáveis e eficientes nesses campos.

9 TRABALHOS PUBLICADOS

Sá, F. L., Dal Agnol, C., Ruiz-Caballero, D., & Mussa, S. A. ANÁLISE ESTÁTICA E DINÂMICA DO CONVERSOR CC-CC DUPLO-BUCK QUADRÁTICO.

de Sa, F. L., Dal Agnol, C., Raphael, W., Caballero, D. R., & Mussa, S. A. (2020, February). A New DC-DC Double Zeta Quadratic Converter. In 2020 IEEE International Conference on Industrial Technology (ICIT) (pp. 426-431). IEEE.

de Sá, Franciéli Lima, Domingo Ruiz-Caballero, Cleiton Dal'Agnol, William Raphael da Silva, and Samir Ahmad Mussa. 2023. "High Static Gain DC–DC Double Boost Quadratic Converter" *Energies* 16, no. 17: 6362. <https://doi.org/10.3390/en16176362>

REFERÊNCIAS

ALMALAQ, Yasser; MATIN, Mohammad. **Two-Switch High Gain Non-Isolated Cuk Converter**. v. 10. [S.l.], 2020. P. 6362–6367. Disponível em: www.etasr.com.

ALTERA. **BeMicro Max 10 Getting Started User Guide, Version 14.0**. Nov. 2022. Disponível em:
<https://www.arrow.com/en/products/bemicromax10/arrow-development-tools>.

ANDRADE, Jéssika Melo De. **Conversores cc-cc Não-Isolados Elevadores Baseados na Conexão Diferencial de Conversores com Tensão de Saída de mesma Polaridade**. 2022. Universidade Federal de Santa Catarina.

AXELROD, Boris; BERKOVICH, Yefim; IOINOVICI, Adrian. Switched-Capacitor/Switched-Inductor Structures for Getting Transformerless Hybrid DC–DC PWM Converters. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 55, n. 2, p. 687–696, 2008.

AZEVEDO AYRES, Wagner de; BRIDI, Éder; SARTORI, Hamilton Confortin; PINHEIRO, José Renes. **Conversor de Alto Ganho de Tensão Dual Boost Quadrático. SEPOC, Santa Maria-RS, Brasil**, 2018.

BABU, Ramesh N. **Design and Analysis of an Integrated Cuk-SEPIC Converter with MPPT for Standalone Wind/PV Hybrid System**. v. 7. [S.l.], 2017.

BANG, Taeho; PARK, Jung-Wook. Development of a ZVT-PWM Buck Cascaded Buck–Boost PFC Converter of 2 kW With the Widest Range of Input Voltage. **IEEE Transactions on Industrial Electronics**, v. 65, n. 3, p. 2090–2099, 2018.

BARBI, I; MARTINS, DC. **Eletrônica de potência: Conversores CC-CC básicos não isolados**. 377p. 3ª edição. **Edição dos autores, Florianópolis–SC**, 2008.

BARBI, Ivo. **Eletrônica de Potência**. 6. ed. [S.l.: s.n.], 2006.

BIMBHRA, P. S.; KAUR, Surinder. **Power Electronics**. [S.l.]: Khanna publishers India, 2002.

CABRAL, João R Bosco F; OLIVEIRA, Sérgio Vidal Garcia; NOVAES, Yales Rômulo de. CONVERSOR C.C.-C.C. BOOST QUADRÁTICO PARA APLICAÇÃO EM FONTES ALTERNATIVAS. **Eletrônica de Potência**, v. 18, p. 1064–1072, 2013.

CARDOSO, Vanderlei; LAZZARIN, Telles B; WALTRICH, Gierry. CONVERSOR DUPLO-BOOST-FLYBACK DE ALTO GANHO. **Eletrônica de Potência**, v. 23, p. 382–391, 3 2018.

CHAFLE, Srushti R; VAIDYA, Uttam B; KHAN, Z J. **DESIGN OF CUK CONVERTER WITH MPPT TECHNIQUE**. [S.l.], 2013. Disponível em: www.ijireeice.com.

CHEN, Nan; WANG, Miao; SHEN, Xuemin Sherman. Optimal PV sizing scheme for the PV-integrated fast charging station. *In*: 2016 8th International Conference on Wireless Communications & Signal Processing (WCSP). [S.l.: s.n.], 2016. P. 1–6.

COELHO, Roberto Francisco. **Concepção, Análise e Implementação de uma Microrrede Interligada à Rede Elétrica para Alimentação Ininterrupta de Cargas CC a Partir de Fontes Renováveis**. 2013. UFSC - Universidade Federal de Santa Catarina.

CUK, Slobodan; MIDDLEBROOK, R. D. A general unified approach to modelling switching DC-to-DC converters in discontinuous conduction mode. *In*: 1977 IEEE Power Electronics Specialists Conference. [S.l.: s.n.], 1977. P. 36–57.

CUK, Slobodan M. **Modelling, Analysis, And Design Of Switching Converter**. 1977. Institute of Technology.

DE SÁ, Francieli Lima; DAL AGNOL, Cleiton; DA SILVA, William Rafael; CABALLERO, Domingo Ruiz; MUSSA, Samir A. High static gain DC-DC Double Boost Quadratic Converter. Preprints, 2023.

DE SÁ, Marcos Vitor Dantas; OLIVEIRA, Gabriel Ulysses de; CARDOSO, Jean Torelli; ANDERSEN, Romero Leonardo. PROJETO DE CONTROLADORES PARA O CONVERSOR CUK PARA IMPLEMENTAÇÃO DE MÉTODOS DE CARGA DE BATERIA. *In*: 1. CONGRESSO Brasileiro de Automática-CBA. [S.l.: s.n.], 2019. v. 1.

DIAS, Julio C; LAZZARIN, Telles B. RETIFICADOR BOOST BRIDGELESS UNIDIRECIONAL MONOFÁSICO COM CÉLULA DE CAPACITOR CHAVEADO. **Eletrônica de Potência**, v. 22, p. 340–349, 2017.

DIAS, Julio Cesar. **Família de retificadores boost unidirecionais híbridos monofásicos com célula de capacitor chaveado**. 2017. Universidade Federal de Santa Catarina.

DIAS, Julio Cesar; LAZZARIN, Telles Brunelli. A Family of Voltage-Multiplier Unidirectional Single-Phase Hybrid Boost PFC Rectifiers. **IEEE Transactions on Industrial Electronics**, v. 65, n. 1, p. 232–241, 2018.

DIVYASHARON, R.; NARMATHA BANU, R.; DEVARAJ, D. Artificial Neural Network based MPPT with CUK Converter Topology for PV Systems Under Varying Climatic Conditions. *In*: 2019 IEEE International Conference on Intelligent Techniques in Control, Optimization and Signal Processing (INCOS). [*S.l.*: *s.n.*], 2019. P. 1–6.

DURAN, E.; PILIOUGINE, M.; SIDRACH-DE-CARDONA, M.; GALAN, J.; ANDUJAR, J.M. Different methods to obtain the I–V curve of PV modules: A review. *In*: 2008 33rd IEEE Photovoltaic Specialists Conference. [*S.l.*: *s.n.*], 2008. P. 1–6.

EPCOS, Capacitor TDK. **Film capacitors Metallized polypropylene film capacitors (MKP)**. Abr. 2023. Disponível em:
<https://www.digikey.com.br/pt/products/detail/epcos-tdk-electronics/B32774D8505K000/3492310>.

ERICKSON, Robert W; MAKSIMOVIĆ, Dragan. **Fundamentals of Power Electronics Third Edition**. 3. ed. [*S.l.*: *s.n.*], 2001.

FARDAHAR, Sara Mousavinezhad; SABAHI, Mehran. New Expandable Switched-Capacitor/Switched-Inductor High-Voltage Conversion Ratio Bidirectional DC–DC Converter. **IEEE Transactions on Power Electronics**, v. 35, n. 3, p. 2480–2487, 2020.

FERRERA, Maria Bella; LITRAN, Salvador P.; ARANDA, Eladio Duran; MARQUEZ, Jose Manuel Andujar. A Converter for Bipolar DC Link Based on SEPIC-Cuk Combination. **IEEE Transactions on Power Electronics**, Institute of Electrical e Electronics Engineers Inc., v. 30, p. 6483–6487, 12 dez. 2015. ISSN 08858993.

FOROUZESH, Mojtaba; SIWAKOTI, Yam P.; GORJI, Saman A.; BLAABJERG, Frede; LEHMAN, Brad. Step-Up DC–DC Converters: A Comprehensive Review of Voltage-Boosting Techniques, Topologies, and Applications. **IEEE Transactions on Power Electronics**, v. 32, n. 12, p. 9143–9178, 2017.

FRAYTAG, Jeferson. **CONVERSOR CC-CC HÍBRIDO ISOLADO PARA UTILIZAÇÃO EM SISTEMAS MVDC**. 2020. UNIVERSIDADE FEDERAL DE SANTA CATARINA.

GANGAVARAPU, Sivanagaraju; RATHORE, Akshay Kumar; FULWANI, Deepak M. Three-Phase Single-Stage-Isolated Cuk-Based PFC Converter. **IEEE Transactions on Power Electronics**, v. 34, n. 2, p. 1798–1808, 2019.

GRASSI, Fernando. **Álise do Impacto de Sistemas de Recarga Lenta de Veículos Elétricos em Redes de Distribuição Secundária**. 2021. Universidade Federal de Santa Maria.

GUEPFRIH, Marcelo Flavio; WALTRICH, Gierry; LAZZARIN, Telles Brunelli. **CONVERSOR CC-CC DE ALTO GANHO BOOST-QUADRÁTICO-DUPLO-FLYBACK**. **Eletrônica de Potência**, Associação Brasileira de Eletronica de Potencia SOBRAEP, v. 24, p. 366–377, 3 set. 2019. ISSN 14148862.

GUERRA, Amanda Lahera. **Conversor CC-CC Forward duas chaves híbrido a capacitor chaveado**. 2021. UFSC - Universidade Federal de Santa Catarina.

HORCK, F.B.M. van; DUARTE, Jorge L. A Treatise on Magnetics and Power Electronics. *In*.

HS, Dissipadores. **Catálogo HS Dissipadores**. Abr. 2023. Disponível em: www.hsdissipadores.com.br.

HURLEY, William G.; WOLFLE, Werner H. **Transformers and inductors for power electronics: theory, design and applications**. [S.l.]: Wiley-Blackwell, 2013. ISBN 9781119950578.

INFINEON. **Power Management & Multimarket SiC Silicon Carbide Diode**. [S.l.], 2013. Disponível em: www.infineon.com/sic.

JAMSHIDPOUR, Ehsan; POURE, Philippe; SAADATE, Shahrokh. Unified Switch Fault Detection for Cascaded Non-Isolated DC-DC Converters. *In: 2018 IEEE International Conference on Environment and Electrical Engineering and 2018 IEEE Industrial and Commercial Power Systems Europe (EEEIC / I&CPS Europe)*. [S.l.: s.n.], 2018. P. 1–5.

JUNIOR, Sergio Luis Brockveld; WALTRICH, Gierry. CONVERSOR CC-CC DE ALTO GANHO COM DIVISÃO DE ESFORÇOS DE CORRENTE NO ESTÁGIO DE ESTRADA. **Eletrônica de Potência**, v. 22, n. 4, p. 380–388, 2017.

KUMAR, Madhav; PANDA, Gayadhar; K, D. V. Siva Krishna Rao. Analysis of Conventional and Interleaved Boost Converter with Solar Photovoltaic System. *In: 2022 International Conference on Intelligent Controller and Computing for Smart Power (ICICCCSP)*. [S.l.: s.n.], 2022. P. 1–6.

LEM. **Voltage Transducer LV 25-P**. [S.l.: s.n.]. Disponível em: <https://www.newark.com/pt-BR/lem/lv-25-p/voltage-transducer-15v-10ma-0/dp/01P0390>.

LI, Wuhua; HE, Xiangning. Review of Nonisolated High-Step-Up DC/DC Converters in Photovoltaic Grid-Connected Applications. **IEEE Transactions on Industrial Electronics**, v. 58, n. 4, p. 1239–1250, 2011.

LIMA DE SA, Francieli; DAL AGNOL, Cleiton; RAPHAEL, Willian; CABALLERO, Domingo Ruiz; MUSSA, Samir Ahmad. A New DC-DC Double Zeta Quadratic Converter. *In: 2020 IEEE International Conference on Industrial Technology (ICIT)*. [S.l.: s.n.], 2020. P. 426–431.

LIU, Hongchen; LI, Fei. A Novel High Step-up Converter With a Quasi-active Switched-Inductor Structure for Renewable Energy Systems. **IEEE Transactions on Power Electronics**, v. 31, n. 7, p. 5030–5039, 2016.

MA, Wei; WANG, Lei; ZHANG, Rui; LI, Jiahong; DONG, Zhiming; ZHANG, Yihui; HU, Min; LIU, Shuxi. Hopf bifurcation and its control in the one-cycle controlled Cuk converter. **IEEE Transactions on Circuits and Systems II: Express Briefs**, Institute of Electrical e Electronics Engineers Inc., v. 66, p. 1411–1415, 8 ago. 2019. ISSN 15583791.

MAGNETICS. **0088439A7**. Set. 2022.

MARJANI, Jafar; IMANI, Amir; HEKMATI, Arsalan; AFJEI, E. A new dual output DC-DC converter based on SEPIC and Cuk converters. *In*: p. 946–950.

MAROTI, Pandav Kiran; PADMANABAN, Sanjeevikumar; WHEELER, Patrick; BLAABJERG, Frede; RIVERA, Marco. Modified high voltage conversion inverting cuk DC-DC converter for renewable energy application. *In*: 2017 IEEE Southern Power Electronics Conference (SPEC). [*S.l.*: *s.n.*], 2017. P. 1–5.

MARTINS, Denizar Cruz. **Transistores de Potência**. 1. ed. [*S.l.*: *s.n.*], 2018.

MARTINS, Denizar Cruz; BARBI, Ivo. conversores cc-cc basicos nao isolados - ivo barbi. v. 2, 2006.

MATSUO, Hirofumi; HARADA, Koosuke. The Cascade Connection of Switching Regulators. **IEEE Transactions on Industry Applications**, IA-12, n. 2, p. 192–198, 1976.

MAYER, Robson; PÉRES, Adriano; OLIVEIRA, Sérgio Vidal Garcia. Conversor cc-cc multifásico bidirecional em corrente não isolado aplicado a sistemas elétricos de tração de veículos elétricos e híbridos. **Eletrônica de Potência-SOBRAEP**, v. 20, n. 3, p. 311–321, 2015.

MENESES, David; BLAABJERG, Frede; GARCÍA, Ó; COBOS, José A. Review and Comparison of Step-Up Transformerless Topologies for Photovoltaic AC-Module Application. **IEEE Transactions on Power Electronics**, v. 28, n. 6, p. 2649–2663, 2013.

MIDDLEBROOK, R. D.; CUK, Slobodan. A general unified approach to modelling switching-converter power stages. *In*: 1976 IEEE Power Electronics Specialists Conference. [*S.l.*: *s.n.*], 1976. P. 18–34.

OGATA, Katsuhiko. **Engenharia de controle moderno**. 5. ed. [*S.l.*]: Pearson Prentice Hall, 2011. ISBN 9788576058106.

PEREIRA, Thiago A; SANTOS, Walbermark M dos; MARTINS, Denizar C; COELHO, Roberto F. Caracterizador elétrico de módulos fotovoltaicos utilizando o conversor cc-cc cuk. **Revista Eletrônica de Potência, Campo Grande**, v. 22, n. 2, p. 139–147, 2017.

PONTES, Anderson Paulino. **Conversor Isolado De Alto Ganho Com Baixa Ondulação De Corrente De Entrada E De Saída Para Aplicações Em Sistemas Fotovoltaicos**. 2022. Universidade Federal Do Ceará.

PRIYADARSHI, Neeraj; RAMACHANDARAMURTHY, Vigna K.; PADMANABAN, Sanjeevikumar; AZAM, Farooque. An ant colony optimized mppt for standalone hybrid pv-wind power system with single cuk converter. **Energies**, MDPI AG, v. 12, 1 jan. 2019. ISSN 19961073.

SÁ, Francieli L. de; RUIZ-CABALLERO, Domingo; MUSSA, Samir A. A new DC-DC double Boost Quadratic converter. *In*: 2013 15th European Conference on Power Electronics and Applications (EPE). [S.l.: s.n.], 2013. P. 1–10.

SÁ, Francieli Lima de; AGNOL, Cleiton Dal; RUIZ-CABALLERO, Domingo A.; MUSSA, Samir Ahmad. ANÁLISE ESTÁTICA E DINÂMICA DO CONVERTOR CC-CC DUPLO-BUCK QUADRÁTICO. **Eletrônica de Potência**, Associação Brasileira de Eletronica de Potencia SOBRAEP, v. 26, p. 53–63, 1 mar. 2021. ISSN 14148862.

SÁ, Francieli Lima De. **Conversores CC-CC com elevada taxa de conversão estática**. 2014. UFSC.

SAGIORATO, Évelyn dos Santos *et al.* **Conversor CC-CC isolado bidirecional para integração de banco de baterias à microrredes de corrente contínua**. 2020. Universidade Federal de Santa Catarina.

SAHID, M. R.; YATIM, A. H. M.; MUHAMMAD, N. D. A bridgeless Cuk PFC converter. *In*: 2011 IEEE Applied Power Electronics Colloquium (IAPEC). [S.l.: s.n.], 2011. P. 81–85.

SALVADOR, Marcos A; HORN, Thamires P; LAZZARIN, Telles B; COELHO, Roberto F. Conversor CC-CC de Alto Ganho Obtido pela Combinação entre Redes de Indutor e de Capacitor Chaveados. **Eletrônica de Potência**, v. 23, p. 161–170, 2 2018.

SALVADOR, Marcos Antônio. **METODOLOGIA APLICADA À DERIVAÇÃO E MODELAGEM DE CONVERSORES CC-CC DIFERENCIAIS DE ALTO GANHO**. 2020. UNIVERSIDADE FEDERAL DE SANTA CATARINA.

- SAMIULLAH, Md; IQBAL, Atif; ASHRAF, Imtiaz; MAROTI, Pandav Kiran. Voltage Lift Switched Inductor Double Leg Converter With Extended Duty Ratio for DC Microgrid Application. **IEEE Access**, v. 9, p. 85310–85325, 2021.
- SANTOS, Kristian Pessoa Dos. **Conversor CC-CC trifásico isolado bidirecional LLC ressonante utilizando uma técnica de controle por deslocamento de fase e modulação em frequência**. 2020. UNIVERSIDADE FEDERAL DO CEARÁ.
- SARAVANAN, S.; BABU, N. Ramesh. Performance analysis of boost & Cuk converter in MPPT based PV system. *In*.
- SCHMITZ, Lenon. **Metodologia para Concepção de Conversores CC-CC de Alto Ganho Baseados em Topologias Básicas com Indutor Acoplado e Células Multiplicadoras de Tensão**. 2020. UFSC - Universidade Federal de Santa Catarina.
- SILVA, Lucileide Medeiros Dantas da. **Proposta de arquitetura em hardware para fpga da técnica q-learning de aprendizagem por reforço**. 2016. Diss. (Mestrado) – Brasil.
- SINGH, Sanjeev; SINGH, Bhim. A Voltage-Controlled PFC Cuk Converter-Based PMBLDCM Drive for Air-Conditioners. **IEEE Transactions on Industry Applications**, v. 48, n. 2, p. 832–838, 2012.
- SMEDLEY, K.M.; CUK, S. Dynamics of one-cycle controlled Cuk converters. **IEEE Transactions on Power Electronics**, v. 10, n. 6, p. 634–639, 1995.
- SURYA, Sumukh; PATIL, Vineeth. Cuk Converter as an Efficient Driver for LED. *In*: 2019 4th International Conference on Electrical, Electronics, Communication, Computer Technologies and Optimization Techniques (ICEECCOT). [*S.l.*: *s.n.*], 2019. P. 49–52.
- TDK, EPCOS. **Film Capacitors EMI Suppression Capacitors (MKP)**. 2020. Disponível em: <https://www.digikey.com.br/pt/products/detail/epcos-tdk-electronics/B32922C3684K189/3492474>.
- VAN DE SYPE, D.M.; DE GUSSEME, K.; RENDERS, B.; VAN DEN BOSSCHE, A.R.; MELKEBEEK, J.A. A single switch boost converter with a high conversion ratio. *In*: TWENTIETH Annual IEEE Applied Power Electronics Conference and Exposition, 2005. APEC 2005. [*S.l.*: *s.n.*], 2005. v. 3, 1581–1587 vol. 3.

WU, Tsai-Fu; YU, Te-Hung. Unified approach to developing single-stage power converters. **IEEE Transactions on Aerospace and Electronic Systems**, v. 34, n. 1, p. 211–223, 1998.

YAO, Kai *et al.* A Scheme to Improve Power Factor and Dynamic Response Performance for CRM/DCM Buck–Buck/Boost PFC Converter. **IEEE Transactions on Power Electronics**, v. 36, n. 2, p. 1828–1843, 2021.

YUE, Xiaolong; BOROYEVICH, Dushan; BURGOS, Rolando; ZHUO, Fang. A frequency domain model for beat frequency oscillation analysis in microgrid. *In: IEEE. 2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*. [S.l.: s.n.], 2016. P. 1–10.

ZHANG, Yun; ZHOU, Lei; SUMNER, Mark; WANG, Ping. Single-Switch, Wide Voltage-Gain Range, Boost DC–DC Converter for Fuel Cell Vehicles. **IEEE Transactions on Vehicular Technology**, v. 67, n. 1, p. 134–145, 2018.

ZHAO, Biao; SONG, Qiang; LIU, Wenhua; SUN, Yandong. Overview of Dual-Active-Bridge Isolated Bidirectional DC–DC Converter for High-Frequency-Link Power-Conversion System. **IEEE Transactions on Power Electronics**, v. 29, n. 8, p. 4091–4106, 2014.

Apêndices

APÊNDICE A – FUNÇÃO DE TRANSFERÊNCIA ČUK DE ALTO
GANHO: $\frac{\hat{v}_0(s)}{\hat{d}(s)}$ & $\frac{\hat{i}_{L1}(s)}{\hat{d}(s)}$

```

restart;
with(linalg) :
with(DynamicSystems) :
with(DEtools) :
with(LinearAlgebra) :
with(plots) :
with(ArrayTools) :

```

Linearização do Modelo

$$A_1 := \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_2} & 0 & 0 \\ 0 & 0 & 0 & 0 & \frac{1}{L_0} & -\frac{1}{L_0} \\ 0 & -\frac{1}{C_1} & 0 & 0 & 0 & 0 \\ 0 & 0 & -\frac{1}{C_2} & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_0} & 0 & 0 & -\frac{1}{C_0 \cdot R_0} \end{bmatrix} :$$

$$A_2 := \begin{bmatrix} 0 & 0 & 0 & -\frac{1}{L_1} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_2} & -\frac{1}{L_2} & 0 \\ 0 & 0 & 0 & 0 & 0 & -\frac{1}{L_0} \\ \frac{1}{C_1} & -\frac{1}{C_1} & 0 & 0 & 0 & 0 \\ 0 & \frac{1}{C_2} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_0} & 0 & 0 & -\frac{1}{C_0 \cdot R_0} \end{bmatrix} :$$

$$C := \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} :$$

$$B := \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} :$$

$$U := [Vin] :$$

$$A := \text{simplify}(A_1 \cdot d + A_2 \cdot (1 - d)) :$$

$$E := 0 :$$

$$X_0 := \text{evalm}(-A^{-1} \& \cdot \text{evalm}(B \& \cdot U)) :$$

$$Xm := \text{simplify}(\text{subs}(d=0.5, Vin=100, L_1=0.00025, L_2=0.0005, L_0=0.0005, C_1=0.000020, C_2=0.000020, C_0=0.000000680, R_b=160, X_0[6, 1]))$$

$$Xm := 200.0000000$$

(1.1)

$$x := \text{evalm} \left(\left(\left(\begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \cdot s - A \right)^{-1} \& \cdot (\text{evalm}((A_1 - A_2) \& \cdot X_0)) \right) :$$

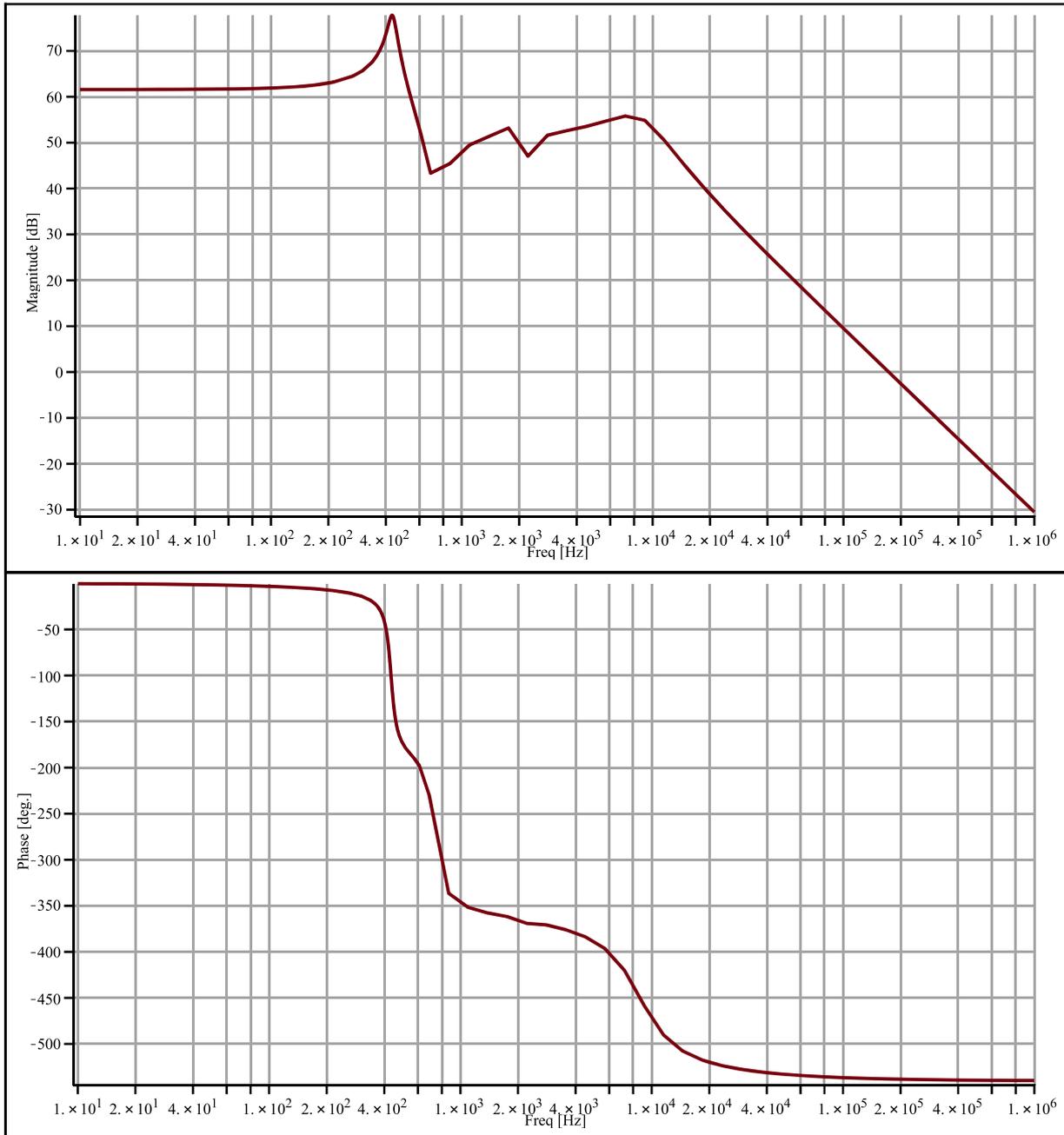
$$y_0 := \text{simplify}(\text{evalm}(C \& \cdot x)) :$$

$$V_{0,d} := \text{simplify}(\text{subs}(d=0.5, Vin=100, L_1=0.00025, L_2=0.0005, L_0=0.0005, C_1=0.000020, C_2=0.000020, C_0=0.000000680, R_0=40, y_0[6, 1]))$$

$$(1.60 \times 10^{-12} s^4 - 1.00 \times 10^{-9} s^3 + 320.00 \times 10^{-6} s^2 - 200.00 \times 10^{-3} s + 6.00 \times 10^3) / (1.36) \quad (1.2)$$

$$\times 10^{-24} s^6 + 50.00 \times 10^{-21} s^5 + 4.27 \times 10^{-15} s^4 + 10.00 \times 10^{-12} s^3 + 706.80 \times 10^{-9} s^2 + 250.00 \times 10^{-6} s + 5.00)$$

$Mod_{vo_d} := TransferFunction(V_{o_d}) :$
 $BodePlot(Mod_{vo_d} \text{ hertz} = true)$

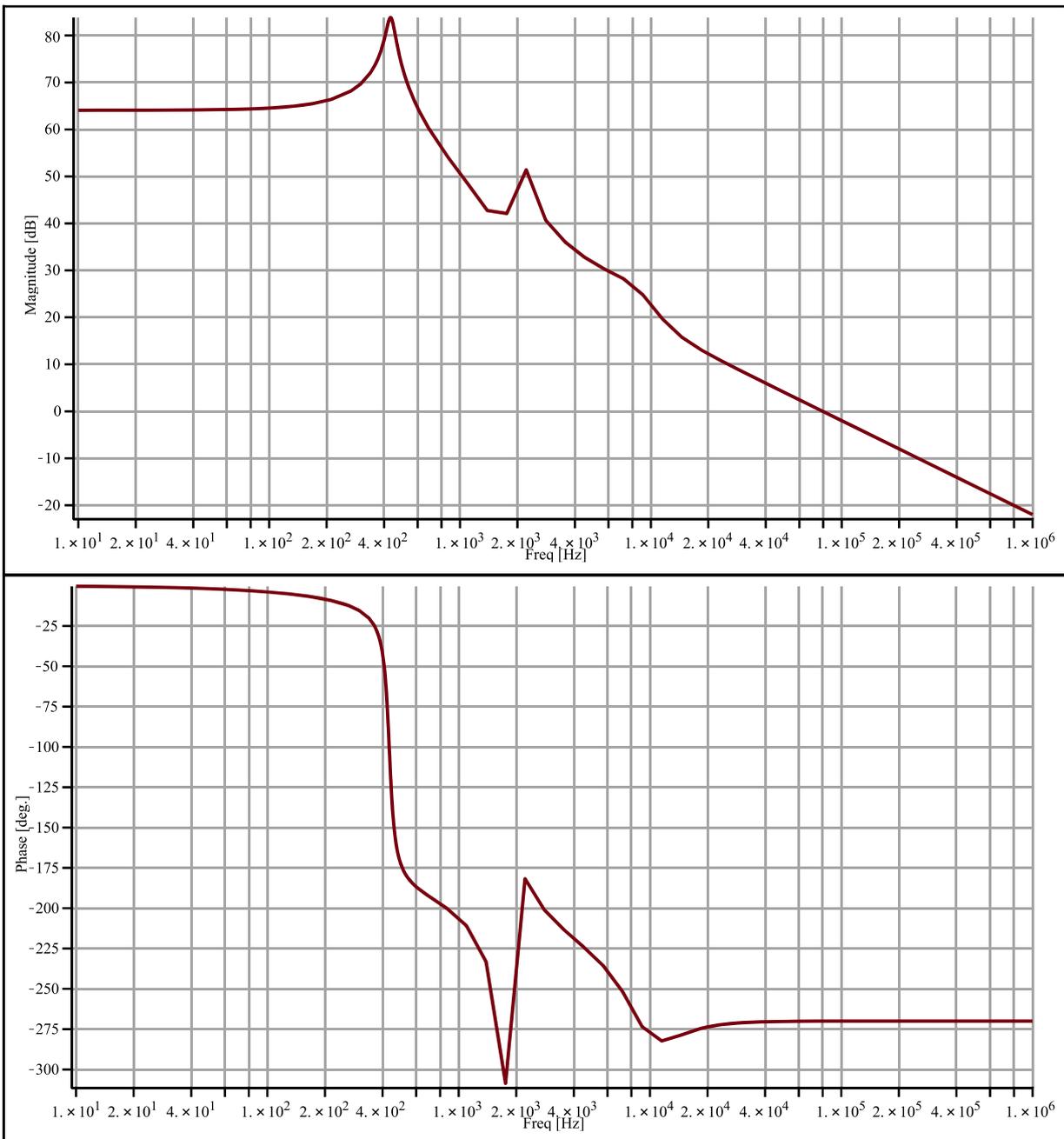


$$V_{C2_d} := simplify(subs(d = 0.5, Vin = 100, L_1 = 0.00025, L_2 = 0.0005, L_0 = 0.0005, C_1 = 0.000020, C_2$$

$$= 0.000020, C_0 = 0.000000680, R_0 = 40, y_0[5, 1]) \quad (1.3)$$

$$(8.00 \times 10^3 - 680.00 \times 10^{-21} s^5 - 25.00 \times 10^{-15} s^4 - 2.14 \times 10^{-9} s^3 + 73.64 \times 10^{-6} s^2 - 450.00 \times 10^{-3} s) / (1.36 \times 10^{-24} s^6 + 50.00 \times 10^{-21} s^5 + 4.27 \times 10^{-15} s^4 + 10.00 \times 10^{-12} s^3 + 706.80 \times 10^{-9} s^2 + 250.00 \times 10^{-6} s + 5.00)$$

$Mod_{C2_d} := TransferFunction(V_{C2_d}) :$
 $BodePlot(Mod_{C2_d} \text{ hertz} = true)$



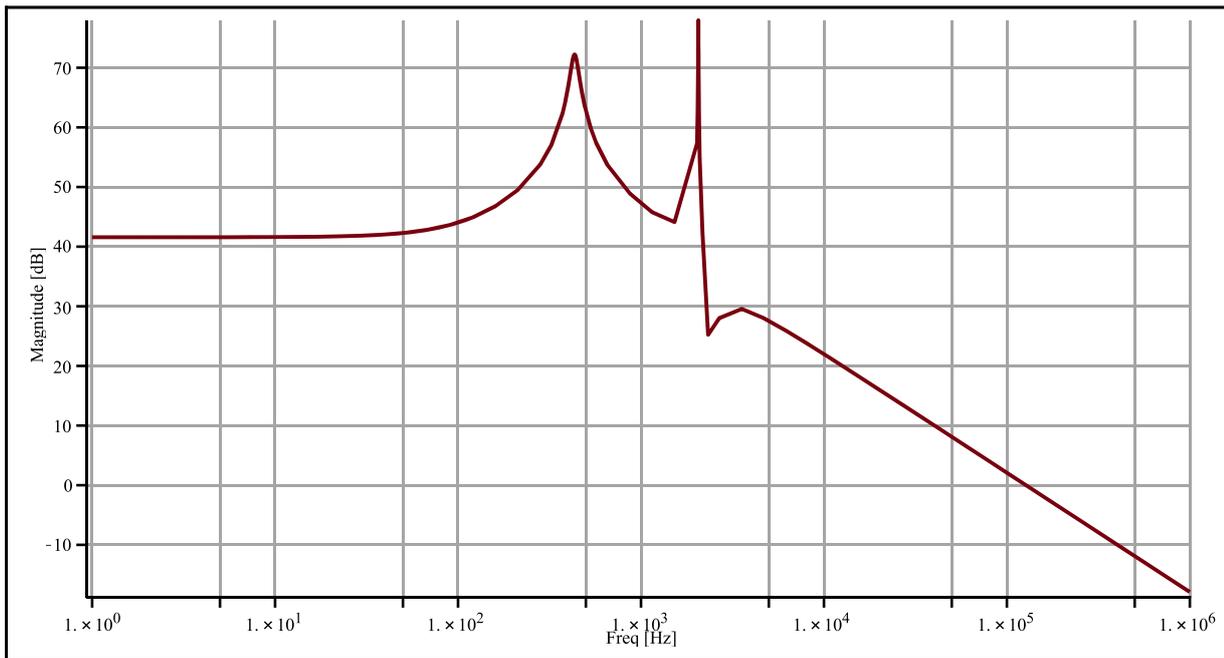
$$I_{LI} := \text{simplify}(\text{subs}(d = 0.5, Vin = 100, L_1 = 0.00025, L_2 = 0.0005, L_0 = 0.0005, C_1 = 0.000020, C_2 = 0.000020, C_0 = 0.000000680, R_0 = 40, y_0[1, 1]))$$

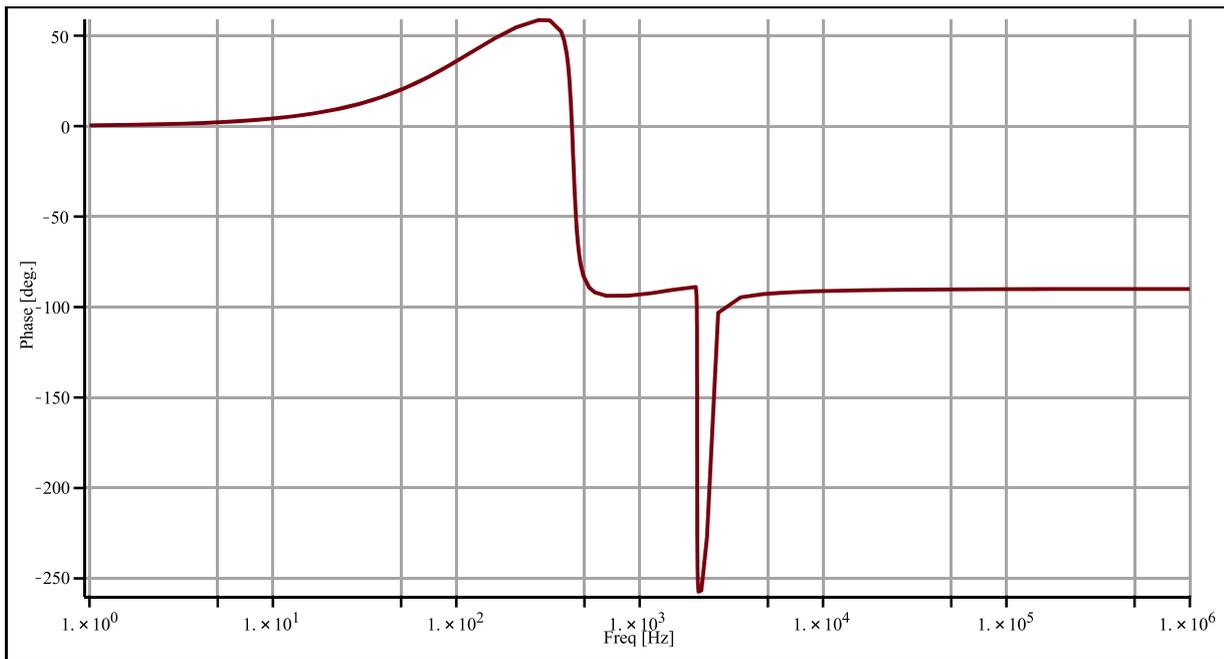
$$(1.09 \times 10^{-18} (s + 828.91) (s^2 + 36.47 \times 10^3 s + 2.95 \times 10^9) (s^2 + 718.98 s + 225.15 \times 10^6)) / (1.36 \times 10^{-24} s^6 + 50.00 \times 10^{-21} s^5 + 4.27 \times 10^{-15} s^4 + 10.00 \times 10^{-12} s^3 + 706.80 \times 10^{-9} s^2 + 250.00 \times 10^{-6} s + 5.00) \quad (1.4)$$

$$\text{simplify}(\text{expand}(I_{LI}))$$

$$(600.00 \times 10^0 + 1.09 \times 10^{-18} s^5 + 41.36 \times 10^{-15} s^4 + 3.52 \times 10^{-9} s^3 + 14.14 \times 10^{-6} s^2 + 733.16 \times 10^{-3} s) / (1.36 \times 10^{-24} s^6 + 50.00 \times 10^{-21} s^5 + 4.27 \times 10^{-15} s^4 + 10.00 \times 10^{-12} s^3 + 706.80 \times 10^{-9} s^2 + 250.00 \times 10^{-6} s + 5.00 \times 10^0) \quad (1.5)$$

$Mod_{I_{LI}} := \text{TransferFunction}(I_{LI}) :$
 $\text{BodePlot}(Mod_{I_{LI}}, \text{hertz} = \text{true})$

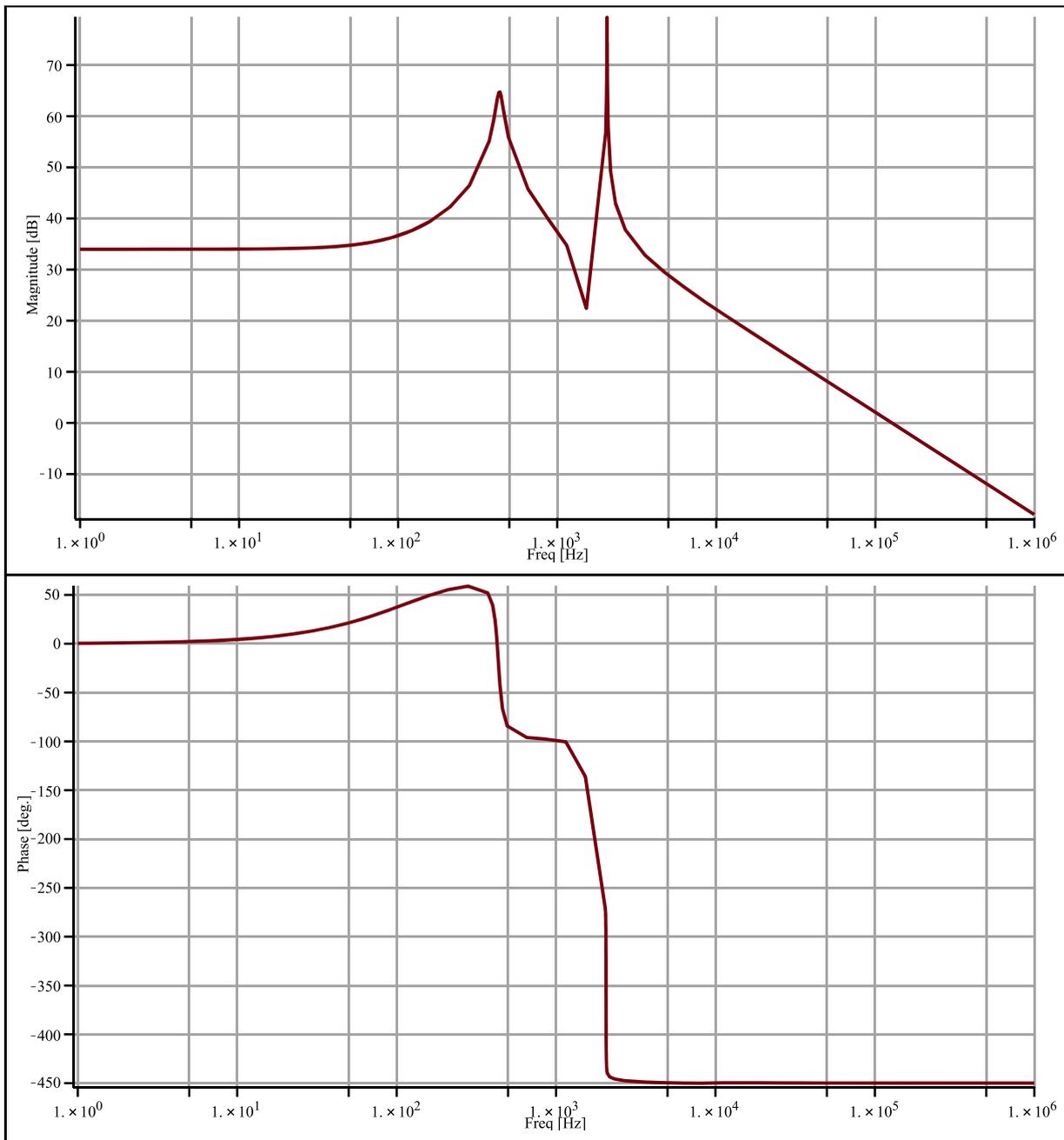




$$I_{L2} := \text{simplify}(\text{subs}(d = 0.5, Vin = 100, L_1 = 0.00025, L_2 = 0.0005, L_0 = 0.0005, C_1 = 0.000020, C_2 = 0.000020, C_0 = 0.000000680, R_0 = 40, y_0[2, 1]))$$

$$(1.09 \times 10^{-18} s^5 + 39.32 \times 10^{-15} s^4 + 3.34 \times 10^{-9} s^3 + 4.00 \times 10^{-6} s^2 + 324.08 \times 10^{-3} s + 250.00) / (1.36 \times 10^{-24} s^6 + 50.00 \times 10^{-21} s^5 + 4.27 \times 10^{-15} s^4 + 10.00 \times 10^{-12} s^3 + 706.80 \times 10^{-9} s^2 + 250.00 \times 10^{-6} s + 5.00) \quad (1.6)$$

$$\text{Mod}_{I_{L2}} := \text{TransferFunction}(I_{L2}) : \\ \text{BodePlot}(\text{Mod}_{I_{L2}}, \text{hertz} = \text{true})$$



Funções de transferencia

$$y_0 := \text{simplify}(\text{evalm}(C \& \cdot x)) :$$

$$i_{LI_d} := y_0[1, 1]$$

$$i_{LI_d} := - \left(Vin \left(R_0^2 C_0 C_1 C_2 L_0 L_2 (-1 + d)^2 s^5 + \left((C_0 + C_1) d^2 - 2 C_1 d + C_1 \right) R_0 C_2 L_0 L_2 s^4 \right. \right. \quad (2.1) \\
+ \left. \left((C_0 C_1 (L_0 + L_2) d^2 - 2 C_0 C_1 L_0 d + C_0 (C_1 + 2 C_2) L_0 + C_1 C_2 L_2 \right) (-1 + d)^2 R_0^2 \right. \\
\left. \left. + d^2 C_2 L_0 L_2 \right) s^3 + R_0 \left((L_0 + L_2) (C_0 + C_1) d^4 + \left((-C_0 - 4 C_1) L_0 - 2 L_2 C_1 \right) d^3 + \left(\right. \right.$$

$$\begin{aligned}
& -C_0 + 6C_1 + 2C_2) L_0 + L_2 (C_1 + C_2)) d^2 + L_0 (C_0 - 4C_1 - 4C_2) d + L_0 (C_1 \\
& + 2C_2)) s^2 + ((-1 + d)^2 ((C_0 + C_1) d^2 + (C_0 - 2C_1) d + C_1 + 2C_2) R_0^2 + d ((L_0 \\
& + L_2) d^3 - L_0 d^2 - L_0 d + L_0)) s + 2d R_0 (d + 1) (-1 + d)^2) \Big/ \\
& \left(\left(C_0 C_1 C_2 L_0 L_1 L_2 R_0 s^6 + C_1 C_2 L_0 L_1 L_2 s^5 + R_0 ((C_1 L_1 + C_2 L_2) L_0 + C_1 L_1 L_2) C_0 d^2 \right. \right. \\
& - 2C_0 L_0 (C_1 L_1 + C_2 L_2) d + C_0 (C_1 L_1 + C_2 (L_1 + L_2)) L_0 + C_1 C_2 L_1 L_2) s^4 \\
& + (((C_1 L_1 + C_2 L_2) L_0 + C_1 L_1 L_2) d^2 - 2(C_1 L_1 + C_2 L_2) L_0 d + L_0 (C_1 L_1 + C_2 (L_1 \\
& + L_2))) s^3 + \left(C_0 (L_0 + L_2) d^4 - 4 \left(L_0 + \frac{L_2}{2} \right) C_0 d^3 + (6C_0 L_0 + C_1 L_1 + (L_1 \\
& + L_2) C_0 + C_2 L_2) d^2 + (-4C_0 L_0 - 2C_1 L_1 - 2C_2 L_2) d + C_0 L_0 + C_1 L_1 + C_2 (L_1 \\
& + L_2) \right) R_0 s^2 + ((L_0 + L_2) d^4 + (-4L_0 - 2L_2) d^3 + (6L_0 + L_1 + L_2) d^2 - 4L_0 d \\
& + L_0) s + R_0 (-1 + d)^4) R_0 (-1 + d)^3)
\end{aligned}$$

$$v_{C_0 d} := y_0[6, 1]$$

$$\begin{aligned}
v_{C_0 d} := & - \left(\text{Vin} \left(-R_0 C_1 C_2 L_1 L_2 (-1 + d) s^4 - C_1 L_1 L_2 d^2 s^3 - R_0 (-1 + d) (C_2 L_2 d^2 + (\right. \right. \quad (2.2) \\
& - C_1 L_1 - 2C_2 L_2) d + C_2 L_2 + L_1 (C_1 + C_2)) s^2 - (d^2 L_2 + (L_1 - 2L_2) d + L_1 + L_2) d^2 s \\
& + R_0 (d + 1) (-1 + d)^4) \Big/ \left(\left(C_0 C_1 C_2 L_0 L_1 L_2 R_0 s^6 + C_1 C_2 L_0 L_1 L_2 s^5 + R_0 (((C_1 L_1 \right. \right. \\
& + L_0 C_2) L_2 + C_1 L_0 L_1) C_0 d^2 - 2C_0 L_0 (C_1 L_1 + C_2 L_2) d + C_2 (C_0 L_0 + C_1 L_1) L_2 \\
& + C_0 L_0 L_1 (C_1 + C_2)) s^4 + (((C_1 L_1 + L_0 C_2) L_2 + C_1 L_0 L_1) d^2 - 2(C_1 L_1 \\
& + C_2 L_2) L_0 d + L_0 (C_2 L_2 + L_1 (C_1 + C_2))) s^3 + \left(C_0 (L_0 + L_2) d^4 - 4 \left(L_0 \right. \right. \\
& + \frac{L_2}{2} \Big) C_0 d^3 + (6C_0 L_0 + L_2 (C_0 + C_2) + L_1 (C_0 + C_1)) d^2 + (-4C_0 L_0 - 2C_1 L_1 \\
& - 2C_2 L_2) d + C_0 L_0 + C_2 L_2 + L_1 (C_1 + C_2) \Big) R_0 s^2 + ((L_0 + L_2) d^4 + (-4L_0 \\
& - 2L_2) d^3 + (6L_0 + L_1 + L_2) d^2 - 4L_0 d + L_0) s + R_0 (-1 + d)^4) (-1 + d)^3)
\end{aligned}$$

**APÊNDICE B – PROJETO DOS COMPONENTES E DO
CONTROLADOR DE TENSÃO PARA O CONVERSOR CÚK DE ALTO
GANHO**

Dissertação

Orientador: Dr. Samir Ahmad Mussa

Coorientadora: Dra. Francieli Lima de Sá

Aluno: Cleiton Dal'Agnol

Conversor Cuk de Alto ganho

Projeto dos Parâmetros do Conversor cuk

Matrizes de estado

Matrizes coeficientes, vetor de entrada e vetor de estado

Operações matemáticas com manipulação simbólica

$$A_1 = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & 0 & 0 \\ 0 & 0 & 0 & 0 & \frac{1}{L_{00}} & \frac{-1}{L_{00}} \\ 0 & \frac{-1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{-1}{C_{22}} & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{-1}{C_{00} \cdot R_{00}} \end{pmatrix}$$

$$A_2 = \begin{pmatrix} 0 & 0 & 0 & \frac{-1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & \frac{-1}{L_{22}} & 0 \\ 0 & 0 & 0 & 0 & 0 & \frac{-1}{L_{00}} \\ \frac{1}{C_{11}} & \frac{-1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & \frac{1}{C_{22}} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{-1}{C_{00} \cdot R_{00}} \end{pmatrix}$$

$$B_1 = \begin{pmatrix} \frac{1}{L_{11}} \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{pmatrix}$$

$$B_2 = \begin{pmatrix} \frac{1}{L_{11}} \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{pmatrix}$$

$$K = \begin{pmatrix} L_{11} & 0 & 0 & 0 & 0 & 0 \\ 0 & L_{22} & 0 & 0 & 0 & 0 \\ 0 & 0 & L_{00} & 0 & 0 & 0 \\ 0 & 0 & 0 & C_{11} & 0 & 0 \\ 0 & 0 & 0 & 0 & C_{22} & 0 \\ 0 & 0 & 0 & 0 & 0 & C_{00} \end{pmatrix}$$

$$C = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{pmatrix}$$

$$C_1 = (0 \ 0 \ 0 \ 0 \ 0 \ 1)$$

$$C_2 = (0 \ 0 \ 0 \ 0 \ 0 \ 1)$$

$$U = V_{in}$$

1 - Operações matemáticas com manipulação simbólica:

$$A = A1 \cdot D + A2 \cdot (1 - D)$$

$$\begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & 0 & 0 \\ 0 & 0 & 0 & 0 & \frac{1}{L_{00}} & \frac{-1}{L_{00}} \\ 0 & \frac{-1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{-1}{C_{22}} & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{-1}{C_{00} \cdot R_{00}} \end{pmatrix} \cdot D + \begin{pmatrix} 0 & 0 & 0 & \frac{-1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & \frac{-1}{L_{22}} & 0 \\ 0 & 0 & 0 & 0 & 0 & \frac{-1}{L_{00}} \\ \frac{1}{C_{11}} & \frac{-1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & \frac{1}{C_{22}} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{-1}{C_{00} \cdot R_{00}} \end{pmatrix} \cdot (1 - D)$$

$$B = B1 \cdot D + B2 \cdot (1 - D)$$

$$B = \begin{pmatrix} \frac{1}{L_{11}} \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{pmatrix}$$

$$E = \begin{pmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{pmatrix}$$

$$A = \begin{pmatrix} 0 & 0 & 0 & \frac{D-1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & \frac{D-1}{L_{22}} & 0 \\ 0 & 0 & 0 & 0 & \frac{D}{L_{00}} & \frac{1}{L_{00}} \\ \frac{D-1}{C_{11}} & \frac{1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & \frac{D-1}{C_{22}} & \frac{D}{C_{22}} & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{1}{C_{00} \cdot R_{00}} \end{pmatrix}$$

2 - Obtenção do vetor CC de saída em regime permanente:

$$X = [(-A)^{-1} \cdot B + E] \cdot U$$

$$\left[\begin{pmatrix} 0 & 0 & 0 & \frac{D-1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & \frac{D-1}{L_{22}} & 0 \\ 0 & 0 & 0 & 0 & \frac{D}{L_{00}} & \frac{1}{L_{00}} \\ \frac{D-1}{C_{11}} & \frac{1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & \frac{D-1}{C_{22}} & \frac{D}{C_{22}} & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{1}{C_{00} \cdot R_{00}} \end{pmatrix}^{-1} \cdot \begin{pmatrix} \frac{1}{L_{11}} \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{pmatrix} \right] \cdot V_i \text{ simplify} \rightarrow \begin{pmatrix} \frac{D^2 \cdot V_i}{R_{00} \cdot (D-1)^4} \\ \frac{D^2 \cdot V_i}{R_{00} \cdot (D-1)^3} \\ \frac{D \cdot V_i}{R_{00} \cdot (D-1)^2} \\ \frac{V_i}{D-1} \\ \frac{V_i}{(D-1)^2} \\ \frac{D \cdot V_i}{(D-1)^2} \end{pmatrix}$$

3 - Obtenção da função de transferência:

$0 = (I \cdot s - A)$

$$\begin{pmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{pmatrix} \cdot (j \cdot \omega) - \begin{pmatrix} 0 & 0 & 0 & \frac{D-1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & \frac{D-1}{L_{22}} & 0 \\ 0 & 0 & 0 & 0 & \frac{D}{L_{00}} & \frac{1}{L_{00}} \\ \frac{D-1}{C_{11}} & \frac{1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & \frac{D-1}{C_{22}} & \frac{D}{C_{22}} & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{1}{C_{00} \cdot R_{00}} \end{pmatrix}$$

$0 = (A1 - A2) \cdot X$

$$\begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & 0 & 0 \\ 0 & 0 & 0 & 0 & \frac{1}{L_{00}} & \frac{-1}{L_{00}} \\ 0 & \frac{-1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{-1}{C_{22}} & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{-1}{C_{00} \cdot R_{00}} \end{pmatrix} \cdot \begin{pmatrix} 0 & 0 & 0 & \frac{-1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_{22}} & \frac{-1}{L_{22}} & 0 \\ 0 & 0 & 0 & 0 & 0 & \frac{-1}{L_{00}} \\ \frac{1}{C_{11}} & \frac{-1}{C_{11}} & 0 & 0 & 0 & 0 \\ 0 & \frac{1}{C_{22}} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{-1}{C_{00} \cdot R_{00}} \end{pmatrix} \cdot \begin{pmatrix} \frac{D^2 \cdot V_i}{R_{00} \cdot (D-1)^4} \\ \frac{D^2 \cdot V_i}{R_{00} \cdot (D-1)^3} \\ \frac{D \cdot V_i}{R_{00} \cdot (D-1)^2} \\ \frac{V_i}{D-1} \\ \frac{V_i}{(D-1)^2} \\ \frac{D \cdot V_i}{(D-1)^2} \end{pmatrix}$$

$FT = [C \cdot (I \cdot s - A)^{-1}] \cdot (A1 - A2) \cdot X$

$x = [(I \cdot s - A)^{-1}] \cdot (A1 - A2) \cdot X$

$$x = \left(\begin{array}{cccccc} \omega \cdot j & 0 & 0 & \frac{D-1}{L_{11}} & 0 & 0 \\ 0 & \omega \cdot j & 0 & \frac{1}{L_{22}} & \frac{D-1}{L_{22}} & 0 \\ 0 & 0 & \omega \cdot j & 0 & \frac{D}{L_{00}} & \frac{1}{L_{00}} \\ \frac{D-1}{C_{11}} & \frac{1}{C_{11}} & 0 & \omega \cdot j & 0 & 0 \\ 0 & \frac{D-1}{C_{22}} & \frac{D}{C_{22}} & 0 & \omega \cdot j & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{1}{C_{00} \cdot R_{00}} + \omega \cdot j \end{array} \right)^{-1} \cdot \left[\begin{array}{c} \frac{V_i}{L_{11} \cdot (D-1)} \\ \frac{V_i}{L_{22} \cdot (D-1)^2} \\ \frac{V_i}{L_{00} \cdot (D-1)^2} \\ \frac{D^2 \cdot V_i}{C_{11} \cdot R_{00} \cdot (D-1)^4} \\ \frac{D^2 \cdot V_i}{C_{22} \cdot R_{00} \cdot (D-1)^3} - \frac{D \cdot V_i}{C_{22} \cdot R_{00} \cdot (D-1)^2} \\ 0 \end{array} \right]$$

Planta vo/d:

$$vo_d = (0 \ 0 \ 0 \ 0 \ 0 \ 1) \cdot x$$

Planta iL1/d:

$$iL_{1d} = (1 \ 0 \ 0 \ 0 \ 0 \ 0) \cdot x$$

Planta vo/iL1:

$$\frac{vo}{iL1} = \frac{vo_d}{iL_{1d}}$$

▲ Função de transferência

▼ Projeto dos componentes

Definição dos principais parâmetros:

$$V_{in} := 100V$$

Tensão de entrada

$$D := 0.5$$

Razão cíclica

$$P_0 := 1000W$$

Potência de saída

$$f_s := 100kHz$$

Frequência de comutação

$$T_s := \frac{1}{f_s}$$

$$T_s = 1 \times 10^{-5} s$$

Período de operação

$$G_{boost} := \frac{1}{(1-D)}$$

$$G_{boost} = 2$$

Ganho estático boost

$$V_{C1} := G_{boost} \cdot V_{in}$$

$$V_{C1} = 200 V$$

Tensão em no capacitor Vc1

$$V_{C2} := \frac{V_{in}}{(D-1)^2}$$

$$V_{C2} = 400 V$$

Tensão em no capacitor Vc2

$$G_{cuk} := \frac{1}{(1-D)}$$

$$G_{boost} = 2$$

Ganho estático cuk

$$G_{\text{cuk_Q}} := \frac{D}{(1-D)^2} \quad G_{\text{cuk_Q}} = 2 \quad \text{Ganho estático cuk Quadrático}$$

$$V_0 := G_{\text{cuk_Q}} \cdot V_{\text{in}} \quad V_0 = 200 \text{ V} \quad \text{Tensão de saída}$$

$$I_0 := \frac{P_0}{V_0} \quad I_0 = 5 \text{ A} \quad \text{Corrente de saída}$$

$$R_0 := \frac{V_0}{I_0} \quad R_0 = 40 \Omega \quad \text{Resistência de carga}$$

$$I_{\text{in}} := \frac{P_0}{V_{\text{in}}} \quad I_{\text{in}} = 10 \text{ A} \quad \text{Corrente de entrada}$$

$$I_{L2} := \frac{P_0}{V_{C1}} \quad I_{L2} = 5 \text{ A} \quad \text{Corrente em L2}$$

$$T_a := \frac{1}{100\text{kHz}} = 1 \times 10^{-5} \text{ s} \quad T_a = 1 \times 10^{-5} \text{ s} \quad \text{Período de amostragem}$$

1 - Cálculo da indutância L1 a partir das ondulações de corrente:

$$\Delta I_{L1} := 20\% \cdot I_{\text{in}} \quad \Delta I_{L1} = 2 \text{ A} \quad \text{Ondulação de corrente}$$

$$L_1 := \frac{V_{\text{in}} \cdot D \cdot T_s}{\Delta I_{L1}} \quad L_1 = 0.25 \cdot \text{mH} \quad \text{Indutância necessária}$$

2 - Cálculo da indutância L2 a partir das ondulações de corrente:

$$\Delta I_{L2} := 40\% \cdot I_{L2} \quad \Delta I_{L2} = 2 \text{ A} \quad \text{Ondulação de corrente}$$

$$L_2 := \frac{V_{C1} \cdot D}{f_s \cdot \Delta I_{L2}} \quad L_2 = 0.5 \cdot \text{mH} \quad \text{Indutância necessária}$$

3- Cálculo da indutância L0 a partir das ondulações de corrente:

$$\Delta I_{L0} := 40\% \cdot I_0 \quad \Delta I_{L0} = 2 \text{ A} \quad \text{Ondulação de corrente em L0}$$

$$L_0 := \frac{V_0 \cdot (1-D)}{f_s \cdot \Delta I_{L0}} \quad L_0 = 0.5 \cdot \text{mH} \quad \text{Indutância L0}$$

4- Cálculo do capacitor C1:

$$\Delta V_{C1} := 0.625\% \cdot V_{C1} \quad \Delta V_{C1} = 1.25 \text{ V} \quad \text{Ondulação da tensão de saída}$$

$$C_1 := \frac{I_{L2} \cdot D}{f_s \cdot \Delta V_{C1}} \quad C_1 = 20 \cdot \mu\text{F} \quad \text{Capacitância C1}$$

5- Cálculo do capacitor C2

$$\Delta V_{C2} := 0.3125\% \cdot V_{C2} \quad \Delta V_{C2} = 1.25 \text{ V} \quad \text{Ondulação da tensão de saída}$$

$$C_2 := \frac{(1-D) \cdot I_{L2}}{f_s \cdot \Delta V_{C2}} \quad C_2 = 20 \cdot \mu\text{F} \quad \text{Capacitância C2}$$

5- Cálculo do capacitor de saída:

Cálculo de C0:

$$\Delta V_0 := 1.838\% \cdot V_0 \quad \Delta V_0 = 3.676 \text{ V} \quad \text{Ondulação da tensão de saída}$$

$$C_0 := \frac{(1-D) \cdot V_0}{8 \cdot f_s^2 \cdot L_0 \cdot \Delta V_0} \quad C_0 = 680.087 \times 10^{-9} \text{ F} \quad \text{Valor do capacitor } C_0$$

6- Cálculo do resistor de saída:

$$R_0 := \frac{V_0^2}{P_0} \quad R_0 = 40 \Omega \quad \text{valor do resistor } R_0$$

7- Exportando os parametros para o Psim:

$$V_i := \frac{V_{in}}{V} \quad V_i = 100 \quad C_{00} := \frac{C_0}{F} \quad C_{00} = 6.801 \times 10^{-7}$$

$$L_{11} := \frac{L_1}{H} \quad L_{11} = 2.5 \times 10^{-4} \quad R_{00} := \frac{R_0}{\Omega} \quad R_{00} = 40$$

$$L_{22} := \frac{L_2}{H} \quad L_{22} = 5 \times 10^{-4} \quad f_s := \frac{f_s}{\text{Hz}} \quad f_s = 1 \times 10^5$$

$$L_{00} := \frac{L_0}{H} \quad L_{00} = 5 \times 10^{-4} \quad T_a := \frac{T_a}{s} \quad T_a = 1 \times 10^{-5}$$

$$C_{11} := \frac{C_1}{F} \quad C_{11} = 2 \times 10^{-5} \quad b := 180 + (360 \cdot D) \quad b = 360$$

$$C_{22} := \frac{C_2}{F} \quad C_{22} = 2 \times 10^{-5} \quad D = 0.5 \quad f := f_s$$

Projeto dos componentes

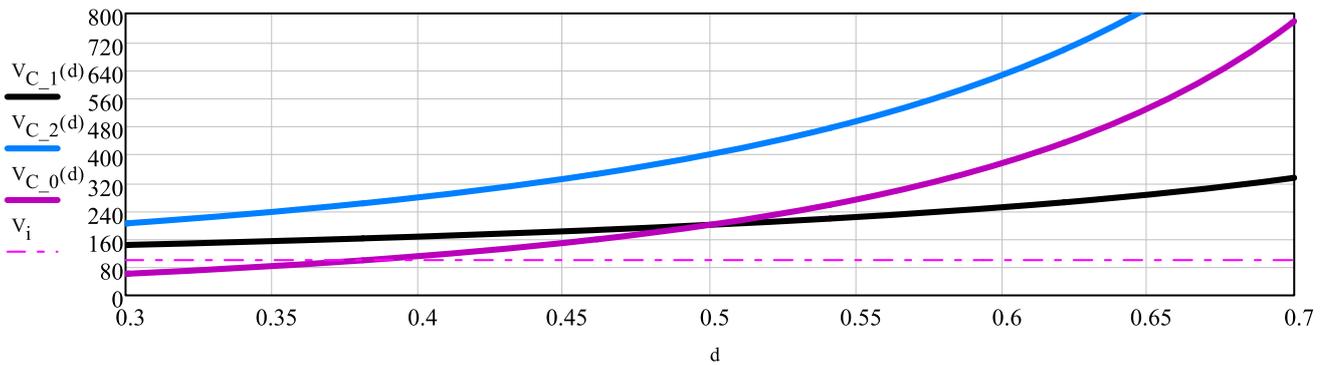
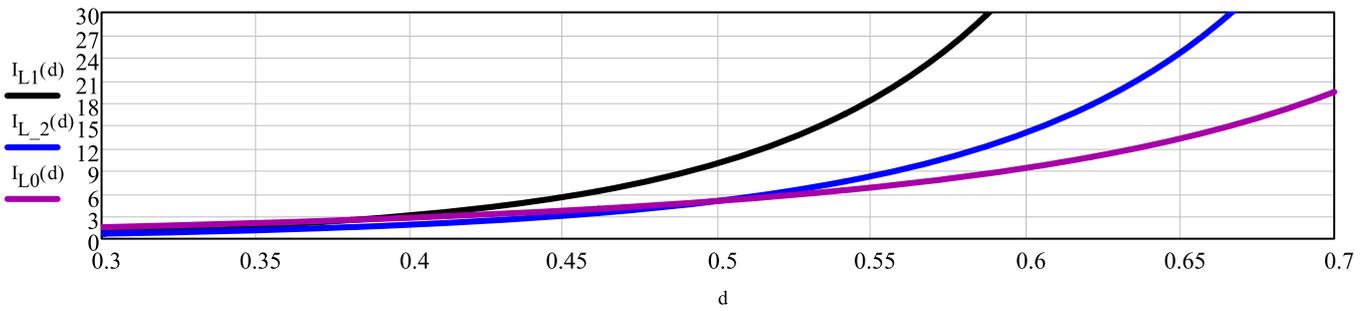
3 - Corrente e tensão média obtidas através das equações de espaço de estados:

$$\begin{bmatrix} \frac{D^2 \cdot V_i}{R_{00} \cdot (D-1)^4} \\ \frac{D^2 \cdot V_i}{R_{00} \cdot (1-D)^3} \\ \frac{D \cdot V_i}{R_{00} \cdot (D-1)^2} \\ \frac{V_i}{D-1} \\ \frac{V_i}{(D-1)^2} \\ \frac{D \cdot V_i}{(D-1)^2} \end{bmatrix} = \begin{pmatrix} 10 \\ 5 \\ 5 \\ 200 \\ 400 \\ 200 \end{pmatrix}$$

$$I_{L1}(d) := \frac{d^2 \cdot V_i}{R_{00} \cdot (d-1)^4} \quad I_{L2}(d) := \frac{d^2 \cdot V_i}{R_{00} \cdot (1-d)^3}$$

$$I_{L0}(d) := \frac{d \cdot V_i}{R_{00} \cdot (d-1)^2} \quad V_{C1}(d) := \frac{V_i}{d-1}$$

$$V_{C2}(d) := \frac{V_i}{(d-1)^2} \quad V_{C0}(d) := \frac{d \cdot V_i}{(d-1)^2}$$



Control de corrente e tensão

$$j := \sqrt{-1}$$

$$x(\omega) := \left(\begin{array}{cccccc} \omega \cdot j & 0 & 0 & \frac{D-1}{L_{11}} & 0 & 0 \\ 0 & \omega \cdot j & 0 & \frac{1}{L_{22}} & \frac{D-1}{L_{22}} & 0 \\ 0 & 0 & \omega \cdot j & 0 & \frac{D}{L_{00}} & \frac{1}{L_{00}} \\ \frac{D-1}{C_{11}} & \frac{1}{C_{11}} & 0 & \omega \cdot j & 0 & 0 \\ 0 & \frac{D-1}{C_{22}} & \frac{D}{C_{22}} & 0 & \omega \cdot j & 0 \\ 0 & 0 & \frac{1}{C_{00}} & 0 & 0 & \frac{1}{C_{00} \cdot R_{00}} + \omega \cdot j \end{array} \right)^{-1} \cdot \left[\begin{array}{c} \frac{V_i}{L_{11} \cdot (D-1)} \\ \frac{V_i}{L_{22} \cdot (D-1)^2} \\ \frac{V_i}{L_{00} \cdot (D-1)^2} \\ \frac{D^2 \cdot V_i}{C_{11} \cdot R_{00} \cdot (D-1)^4} \\ \frac{D^2 \cdot V_i}{C_{22} \cdot R_{00} \cdot (D-1)^3} - \frac{D \cdot V_i}{C_{22} \cdot R_{00} \cdot (D-1)^2} \\ 0 \end{array} \right]$$

Diagrama de Bode Vo/d:

$$G_{V0_d}(\omega) := (0 \ 0 \ 0 \ 0 \ 0 \ 1) \cdot (x(\omega))$$

$$GV(\omega) := 20 \cdot \log(|G_{V0_d}(\omega)|)$$

$$GV_f(\omega) := \frac{180}{\pi} \arg(G_{V0_d}(\omega))$$

> Diagrama de bode das funções de transferência V0/d

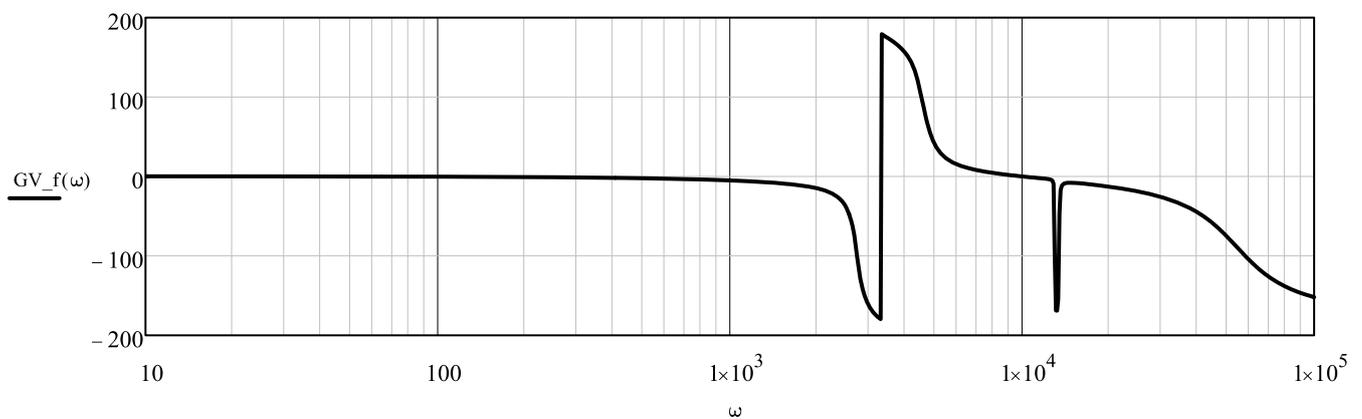
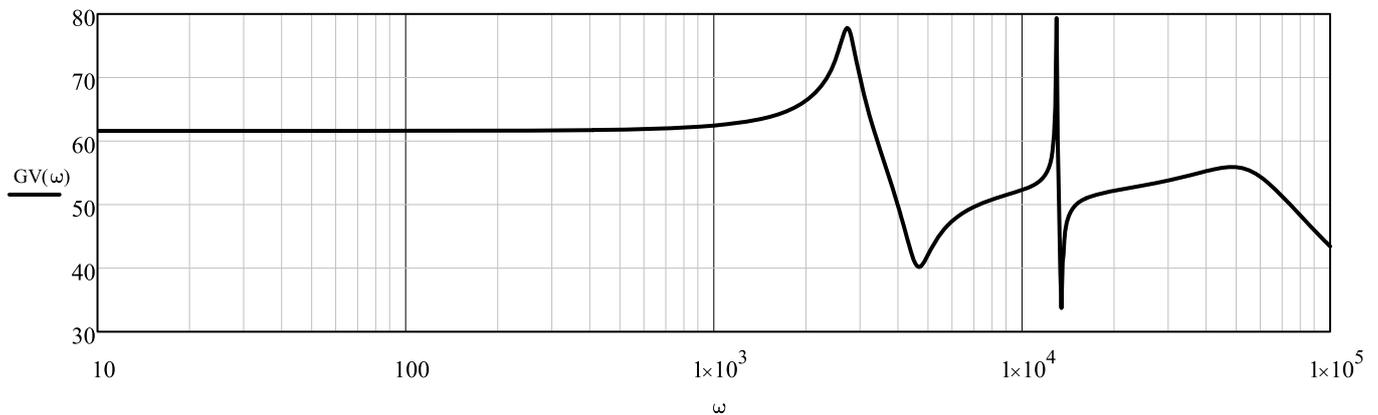


Diagrama de Bode IL1/d:

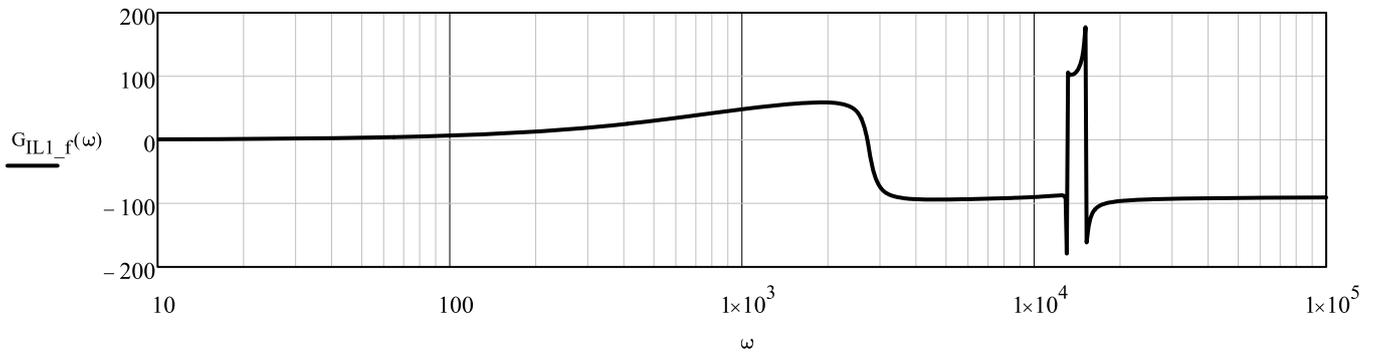
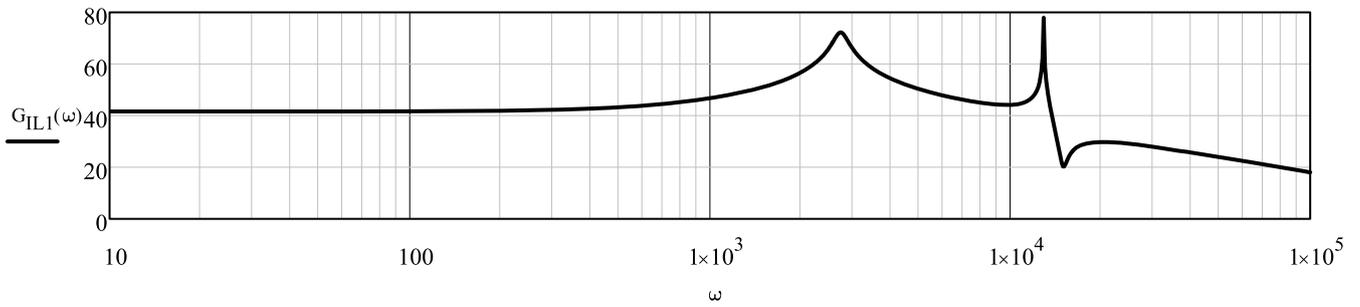
Função de Transferência $G_{IL1_d} = IL/d$

$$G_{IL1_d}(\omega) := (1 \ 0 \ 0 \ 0 \ 0 \ 0) \cdot (x(\omega))$$

$$G_{IL1}(\omega) := 20 \cdot \log(|G_{IL1_d}(\omega)|)$$

$$G_{IL1_f}(\omega) := \frac{180}{\pi} \arg(G_{IL1_d}(\omega))$$

> Diagrama de bode das funções de transferência IL1/d



Projeto do Controlador

Malha de Tensão

1 - Filtro passa baixa

$$\omega_{cf} := 2\pi \cdot 10000$$

$$\xi := 0.707$$

$$FPB(\omega) := \frac{\omega_{cf}^2}{j \cdot \omega^2 + 2\xi \cdot \omega_{cf} \cdot j \cdot \omega + \omega_{cf}^2}$$

2 - Projeto do controlador

$$K_{vo} := \frac{3}{400}$$

$$K_{pwm} := \frac{1}{500}$$

$$K_{ADC} := \frac{2500}{1.5}$$

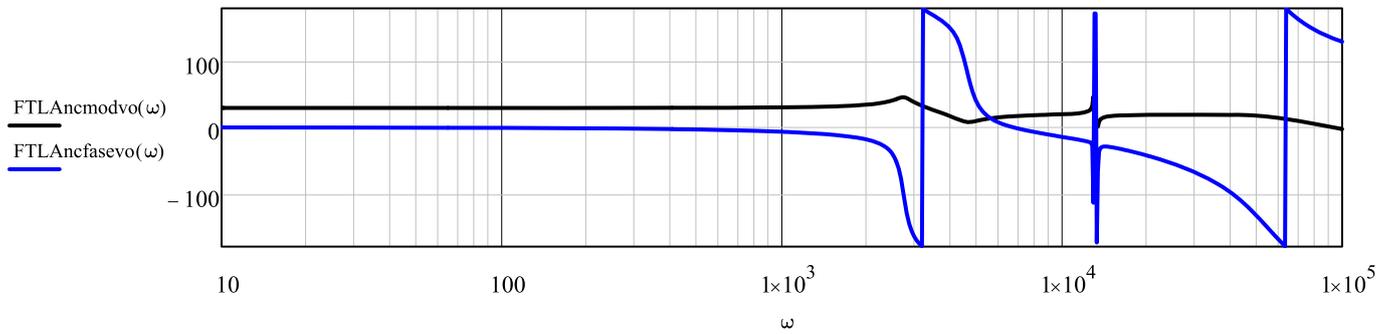
$$G_{V_0}(\omega) := (0 \ 0 \ 0 \ 0 \ 0 \ 1) \cdot (x(\omega))$$

$$FTL_{Ancvo}(\omega) := G_{V_0}(\omega) \cdot K_{vo} \cdot K_{pwm} \cdot K_{ADC} \cdot FPB(\omega)$$

$$M\phi_{vo} := 89.9 \cdot \frac{\pi}{180} = 1.569$$

$$FTL_{Ancmodvo}(\omega) := 20 \cdot \log(|FTL_{Ancvo}(\omega)|)$$

$$FTL_{Ancfasevo}(\omega) := \frac{180}{\pi} \cdot \arg(FTL_{Ancvo}(\omega))$$



$$wcvo := 2 \cdot \pi \cdot \frac{fs}{20000} = 31.416 \quad \frac{wcvo}{2\pi} = 5$$

Para que a constante ωz seja valida a equação abaixo deve ser > 0 :

$$M\phi_{vo} - \frac{\pi}{2} - \arg(\text{FTLancvo}(wcvo)) = 1.58 \times 10^{-3}$$

Portanto a margem de fase deve ser maior que:

$$\frac{180}{\pi} \cdot \left(\frac{\pi}{2} - \arg(\text{FTLancvo}(wcvo)) \right) = 89.809$$

$$wz_{vo} := \frac{wcvo}{\tan\left(M\phi_{vo} - \frac{\pi}{2} - \arg(\text{FTLancvo}(wcvo))\right)} = 19881.972$$

$$To_{vo} := \frac{1}{wz_{vo}} = 0.00005029682$$

$$Kc_{vo} := \frac{wcvo}{\sqrt{wcvo^2 + wz_{vo}^2} |\text{FTLancvo}(wcvo)|} = 0.000053$$

$$Kc_{vo} = 0.0000526661$$

Assim é adicionado um polo em $wz_{vo} = 19.882 \times 10^3$

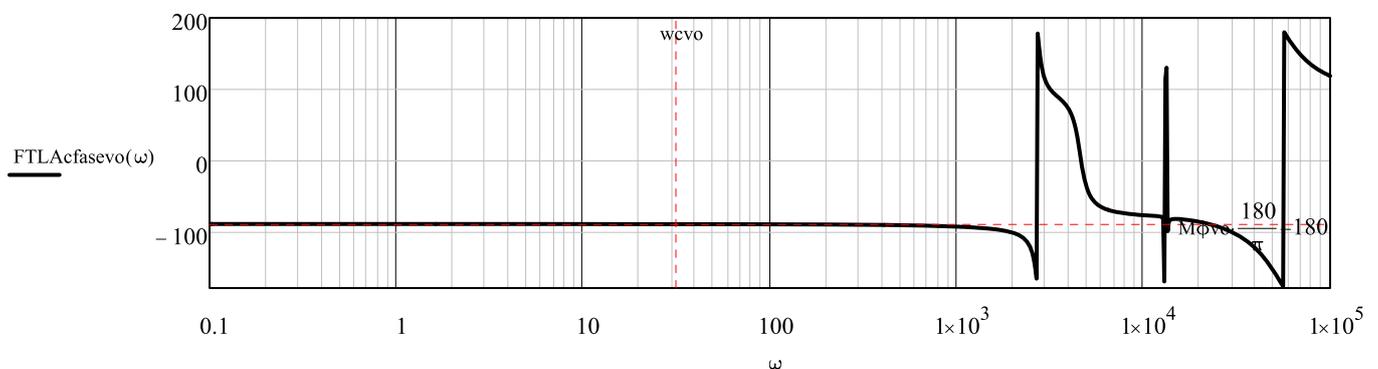
$$Cvo(\omega) := Kc_{vo} \cdot \frac{(j \cdot \omega + wz_{vo})}{j \cdot \omega}$$

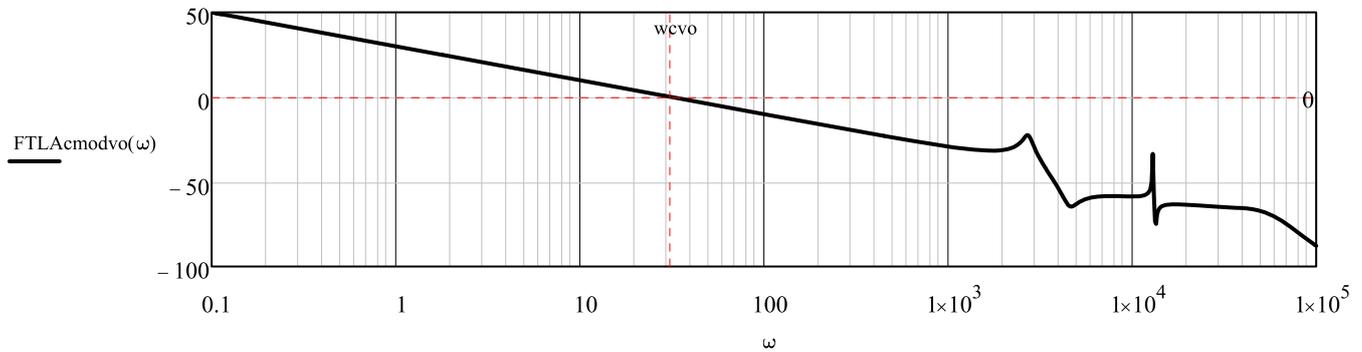
$$\text{FTLAcvo}(\omega) := Cvo(\omega) \cdot \text{FTLancvo}(\omega)$$

$$\text{FTLAcmodvo}(\omega) := 20 \cdot \log(|\text{FTLAcvo}(\omega)|)$$

$$\text{FTLAcfasevo}(\omega) := \frac{180}{\pi} \cdot \arg(\text{FTLAcvo}(\omega))$$

$$\text{FTLAcmodvo}(wcvo) = 0$$





2 - Controle digital - Discretização

Sendo:

$$\frac{u}{e} = \frac{A1 \cdot z^0 - A2 \cdot z^{-1}}{z^0 - 1 \cdot z^{-1}}$$

Tem-se:

$$u \cdot z^0 - u \cdot z^{-1} = A1 \cdot e \cdot z^0 - A2 \cdot e \cdot z^{-1}$$

Logo:

$$u \cdot z^0 = u \cdot z^{-1} + A1 \cdot e \cdot z^0 - A2 \cdot e \cdot z^{-1}$$

Sendo $z^{-1} = (k-1)$ = ao valor anterior $z^0 = k$ o valor atual, e o erro e u a saída pode-se reescrever:

$$u \cdot (k) = [u \cdot (k-1) + A1 \cdot e \cdot (k)] + A2 \cdot e \cdot (k-1)$$

Com a equação padrão do PI dada por:

$$Cv(s) := Kc_{vo} \cdot \frac{(s + wz_{vo})}{s} \rightarrow \frac{0.0000526661162046837 \cdot (s + 19881.971854819934)}{s}$$

Substituindo $s = \frac{2}{Ta} \cdot \frac{1 - z^{-1}}{1 + z^{-1}}$ Em $Ci(s)$ Tem-se:

$$Cvz(z) := Cv(s) \begin{cases} \text{substitute, } s = \frac{2}{\left(\frac{1}{100000}\right)} \cdot \frac{1 - z^{-1}}{1 + z^{-1}} \\ \text{factor} \\ \text{simplify} \end{cases} \rightarrow \frac{0.000057901647405104686828 \cdot z - 0.000047430585004262713171}{z - 1.0}$$

Assim $Cvz(z)$ pode ser escrito como:

$$Cvz(z) = \frac{A1 \cdot z^0 - A2 \cdot z^{-1}}{z^0 - 1 \cdot z^{-1}}$$

$$Num_v := \text{numer}(Cvz(z)) \text{ coeffs, } z \rightarrow \begin{pmatrix} -4.7430585004262713171e19 \\ 5.7901647405104686828e19 \end{pmatrix}$$

$$\text{Den}_v := \text{denom}(\text{Cvz}(z)) \text{ coeffs}, z \rightarrow \begin{pmatrix} -1.0e24 \\ 1.0e24 \end{pmatrix}$$

$$A_{1v} := \frac{\text{Num}_{v1,0}}{\text{Den}_{v1,0}} = 5.79 \times 10^{-5}$$

$$A_{2v} := \frac{\text{Num}_{v0,0}}{\text{Den}_{v1,0}} = -4.7431 \times 10^{-5}$$

Como o FPGA não aceita números fracionados, é necessário converter os valores para outra base:

$$A_{1v_FPGA} := A_{1v} \cdot 2^{16} = 3.79$$

$$A_{2v_FPGA} := |A_{2v}| \cdot 2^{16} = 3.11$$

Obs: A discretização aqui apresentada e o método apresentado no texto chegam ao mesmo resultado.

▲ Controle de corrente e tensão

3- Exportando os parâmetros para o Psim:

```
p := (
  "VDC="    Vi
  "L1="    L11
  "L2="    L22
  "L0="    L00
  "C1="    C11
  "C2="    C22
  "C0="    C00
  "R0="    R00
  "fs="    fs
  "D="     D
  "Ta="    Ta
  "B="     b
  "B1="    b
  "B2="    b
  "KP_Vo=" Kc_vo
  "To_vo=" To_vo
  "B3="    b
  "Wz_vo=" wz_vo
  "B4="    b
  "B5="    b
  "A1v="   A1v
  "A2v="   A2v
)
```

APÊNDICE C – PROJETO DOS INDUTORES



Projeto do Indutor L_1

Cleiton Dal'Agnol

Conversor Cuk de Alto Ganho

Definições:

Potência de Saída:	$P_o := 2000\text{W}$
Tensão de Saída:	$V_o := 200\text{V}$
Corrente de Entrada	$I_{L1} := 10\text{A}$
Tensão de Entrada:	$V_{in} := 100\text{V}$
Frequência de Comutação	$f_s := 100\text{kHz}$ $T_s := \frac{1}{f_s}$
Carga	$R_o := 40\Omega$
Ondulação de Tensão na saída:	$\Delta V := 0.02 \cdot V_o = 4\text{V}$
Ondulação de Corrente na saída: ($\Delta I_{total} = 2\Delta I_L$)	$\Delta I_L := 0.2 \cdot I_{L1} = 2\text{A}$
Variação de temperatura máxima:	$\Delta T := 10 \cdot \Delta^\circ\text{C}$
Temperatura Ambiente:	$T_a := 65^\circ\text{C}$
Razão Cíclica:	$D := 0.5$

Projeto dos parâmetros do conversor: L_o e C_o

Indutor Filtro de saída

$$L_1 := \frac{V_{in} \cdot D}{f_s \cdot \Delta I_L}$$

$$L_1 = 250 \cdot \mu\text{H}$$

Material do Núcleo: Toroidal**Especificação do indutor:**

Densidade de campo magnético de saturação:

$$B_{sat} := 1.5\text{T}$$

Fator de utilização de janela (Toroidal):

$$K_u := 0.32$$

Permeabilidade relativa:

$$\mu_r := 60$$

Permeabilidade do ar:

$$\mu_0 := 4\pi \cdot 10^{-7} \frac{\text{H}}{\text{m}}$$

Densidade de corrente máxima:

$$J_{max} := 505 \frac{\text{A}}{\text{cm}^2}$$

Especificação do núcleo:

Energia armazenada no campo magnético

$$W_m := 0.25 \cdot L_1 \cdot I_{L1}^2 = 6.25 \times 10^{-3} \text{J}$$

Fator de qualidade:

$$Q_L := \frac{2\pi \cdot f_s \cdot W_m}{P_o} = 1.963$$

Produto da área:

$$A_e W_a := \frac{Q_L \cdot P_o}{\pi \cdot K_u \cdot J_{max} \cdot B_{sat} \cdot f_s} = 5.157 \times 10^{-9} \text{m}^4$$

Núcleo escolhendo: magnetics - 0088439A7 - AmoFlux

$$A_e := 2 \cdot 199 \cdot \text{mm}^2 \quad V_e := 21300 \cdot \text{mm}^3$$

$$W_a := 427 \cdot \text{mm}^2 \quad \text{Área da janela}$$

$$A_L := 2 \cdot 135 \cdot 10^{-9} \cdot \text{H}$$

$$L_e := 107 \cdot \text{mm}$$

$$N_{al} := \sqrt{\left(\frac{L_1}{A_L}\right)} = 30.429$$

$$A_e \cdot W_a = 1.699 \times 10^{-7} \text{m}^4$$

$$N := \sqrt{\frac{L_1 \cdot L_e}{\mu_r \cdot \mu_0 \cdot A_e}} = 2 \cdot N_e := \text{ceil}\left(\sqrt{\frac{L_1 \cdot L_e}{\mu_r \cdot \mu_0 \cdot A_e}}\right) = 30$$

Seção do condutor:	$S_{\text{cond}} := \frac{I_{L1}}{J_{\text{max}}} = 1.98 \cdot \text{mm}^2$
Seção do condutor usada (AWG):	$S_{c_usd} := 86 \cdot 0.00385 \text{mm}^2 = 0.331 \cdot \text{mm}^2$
Numero de condutore em parralelo:	$N_{c_par} := \frac{S_{\text{cond}}}{S_{c_usd}} = 5.981$
	$N_{cd_par} := \text{ceil}(N_{c_par}) = 6$
Seção do condutor usada:	$S_{\text{usado}} := N_{cd_par} \cdot 0.322 \text{mm}^2 = 1.932 \cdot \text{mm}^2$
Área mínima da janela:	$W_{\text{amin}} := N_e \cdot S_{c_usd} \cdot N_{cd_par} = 5.96 \times 10^{-5} \text{m}^2$
Execução:	$E_{\text{sec}} := \frac{W_{\text{amin}}}{W_a \cdot K_u} = 0.436$
Comprimento médio dos enrolamentos	$MLT := 85.4 \text{mm}$
	$MLT := 130 \text{mm}$ (Dois núcleos)
Comprimento do fio:	$L_w := MLT \cdot N = 3.881 \text{m}$
Resistência do ferro:	$\rho_{Cu} := 13.17 \frac{\Omega}{\text{km}}$
Numero de condutores:	$n_{\text{cond}} := 1$
Resistência do cobre	$R_{Cu} := \frac{\rho_{Cu} \cdot L_w}{n_{\text{cond}}} = 0.051 \Omega$
Perdas no cobre:	$P_{Cu} := R_{Cu} \cdot \frac{I_{L1}^2}{2} = 2.556 \text{W}$
Varição de densidade de fluxo magnético	$\Delta_B := \frac{D \cdot V_{\text{in}}}{2 \cdot f_s \cdot N \cdot A_e} = 0.021 \text{T}$
Densidade de perdas no núcleo através da equação empírica de Steinmetz (Dados fornecidos pelo fabricante)	$P_L := 820 \cdot 0.022^{2.19} \cdot 100^{1.06} \frac{\text{mW}}{\text{cm}^3} = 2.533 \times 10^4$
Perdas no núcleo:	$P_{\text{Nucleo}} := P_L \cdot V_e = 0.54 \text{W}$
Perdas totais:	$P_{\text{total}} := P_{Cu} + P_{\text{Nucleo}} = 3.096 \text{W}$