



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CAMPUS FLORIANÓPOLIS
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Cláudia Luana Schimuneck da Rosa

**Conversor CA/CA Direto para Regulação da Tensão Aplicado a um
Transformador Monofásico Híbrido**

Florianópolis
2026

Cláudia Luana Schimuneck da Rosa

**Conversor CA/CA Direto para Regulação da Tensão Aplicado a um
Transformador Monofásico Híbrido**

Dissertação submetida ao Programa de Pós-Graduação
em Engenharia Elétrica da Universidade Federal de
Santa Catarina para a obtenção do título de mestre
em Engenharia Elétrica.

Orientador: Prof. Ivo Barbi, Dr.

Coorientadora: Angélica Paula Caús, Dra.

Florianópolis

2026

Ficha catalográfica gerada por meio de sistema automatizado gerenciado pela BU/UFSC.
Dados inseridos pelo próprio autor.

Schimuneck da Rosa, Cláudia Luana
Conversor CA/CA Direto para Regulação da Tensão Aplicado
a um Transformador Monofásico Híbrido / Cláudia Luana
Schimuneck da Rosa ; orientador, Ivo Barbi,
coorientadora, Angélica Paula Caús, 2026.
224 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico, Programa de Pós-Graduação em
Engenharia Elétrica, Florianópolis, 2026.

Inclui referências.

1. Engenharia Elétrica. 2. Eletrônica de potência. 3.
Conversor CA/CA direto. 4. Regulação de tensão eficaz. 5.
Transformador híbrido. I. Barbi, Ivo . II. Caús, Angélica
Paula . III. Universidade Federal de Santa Catarina.
Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

Cláudia Luana Schimuneck da Rosa

Conversor CA/CA Direto para Regulação da Tensão Aplicado a um Transformador Monofásico Híbrido

O presente trabalho em nível de Mestrado foi avaliado e aprovado, em 15 de janeiro de 2026, pela banca examinadora composta pelos seguintes membros:

Prof. Clóvis Antônio Petry, Dr.

Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina

Prof. Hugo Rolando Estofanero Larico, Dr.

Universidade Federal de Santa Catarina - Centro Tecnológico de Joinville

Certificamos que esta é a versão original e final do trabalho de conclusão que foi julgado adequado para obtenção do título de mestre em Engenharia Elétrica.



Documento assinado digitalmente

Carlos Renato Rambo

Data: 19/02/2026 09:38:59-0300

CPF: ***.748.198-**

Verifique as assinaturas em <https://v.ufsc.br>

**Coordenação do Programa de
Pós-Graduação**



Documento assinado digitalmente

IVO BARBI

Data: 12/02/2026 20:09:40-0300

CPF: ***.879.019-**

Verifique as assinaturas em <https://v.ufsc.br>

**Prof. Ivo Barbi, Dr.
Orientador**

Florianópolis, 2026.

Este trabalho é dedicado aos meus pais, Cláudio e
Vânia, e ao meu irmão, Luis Fernando.

AGRADECIMENTOS

Aos meus pais, Cláudio e Vânia, agradeço por todo o apoio ao longo da minha trajetória acadêmica, pelo incentivo constante, pela confiança nas minhas escolhas e por estarem ao meu lado em todos os momentos. São exemplos de honestidade, coragem e dedicação, e sempre trabalharam para garantir a minha formação. Ao meu irmão, Luis Fernando, pelas trocas, conversas e momentos de descontração.

Ao povo brasileiro, pelo financiamento desta formação e de tantas outras em uma universidade pública.

Ao CNPq, pela concessão da bolsa de estudos, e à CELESC, pela bolsa e pela oportunidade de participar do projeto PDI ANEEL, fundamentais para a realização deste trabalho.

Ao professor Ivo Barbi, pela orientação, pelas reuniões e pelo conhecimento compartilhado ao longo deste trabalho, além dos anos dedicados à pesquisa, da experiência transmitida e dos conselhos que ultrapassam o aspecto técnico.

Aos professores membros da banca examinadora, Clóvis Antônio Petry e Hugo Rolando Estofanero Larico, pelas contribuições, comentários e sugestões que enriqueceram este trabalho.

Ao professor Ricardo Rüther e ao Grupo de Fotovoltaica da UFSC, pela disponibilização da estrutura do laboratório.

À minha amiga e companheira de laboratório, Giovanna Brito, por estar comigo durante os testes, finais de semana e madrugadas, enfrentando juntas muitos desafios e, mesmo assim, vivendo bons momentos que tornaram essa jornada mais leve.

Aos colegas do INEP, pela parceria e apoio durante as disciplinas, e a todos os professores do INEP, pelo aprendizado proporcionado.

Por fim, agradeço às minhas amigas, que estiveram comigo durante toda essa jornada.

“Tudo vale a pena quando a alma não é pequena.”
(Fernando Pessoa, 1934)

RESUMO

Este trabalho apresenta a modelagem, o projeto e a validação experimental de um conversor CA/CA direto do tipo ponte completa destinado à regulação da tensão eficaz em um transformador híbrido monofásico. A topologia proposta conecta o conversor ao enrolamento auxiliar do transformador, que processa aproximadamente 25% da potência nominal, permitindo operar como somador ou subtrator de tensão enquanto o enrolamento principal permanece ligado diretamente à carga, o que possibilita a utilização de semicondutores e elementos passivos de menor porte e contribui para a redução do volume e da complexidade do módulo do conversor CA/CA. O trabalho apresenta os fundamentos e configurações dos transformadores híbridos, bem como as vantagens e limitações das abordagens CA/CA diretas, seguido da análise qualitativa e quantitativa da topologia e do desenvolvimento da modelagem orientada ao controle necessária para a regulação da tensão. A validação é realizada por meio de simulações e de um protótipo experimental construído com um transformador de 2 kVA e um módulo eletrônico dimensionado apenas para a potência auxiliar requerida. Os ensaios em regime CC e CA confirmam o funcionamento bidirecional do conversor e a capacidade de regular a tensão eficaz na carga. Os resultados demonstram a viabilidade da topologia proposta para aplicação em transformadores híbridos, evidenciando benefícios como a ausência de barramento CC, a menor quantidade de componentes, a não necessidade de sincronismo com a rede e os esforços reduzidos nos semicondutores, permitindo o uso de dispositivos de menor tensão e corrente.

Palavras-chave: Conversor CA/CA direto. Transformador híbrido. Regulação de tensão eficaz.

ABSTRACT

This work presents the modeling, design, and experimental validation of a direct AC/AC full-bridge converter intended for the regulation of the root-mean-square (RMS) voltage in a single-phase hybrid transformer. The proposed topology connects the converter to the transformer auxiliary winding, which processes approximately 25% of the rated power, allowing operation as a voltage adder or subtractor while the main winding remains directly connected to the load. This configuration enables the use of semiconductor devices and passive components with reduced ratings, contributing to a reduction in the volume and complexity of the AC/AC converter module. The work presents the fundamentals and configurations of hybrid transformers, as well as the advantages and limitations of direct AC/AC approaches, followed by a qualitative and quantitative analysis of the proposed topology and the development of a control-oriented model required for voltage regulation. Validation is performed through simulations and an experimental prototype built using a 2 kVA transformer and an electronic module sized only for the required auxiliary power. Tests under DC and AC operating conditions confirm the bidirectional operation of the converter and its ability to regulate the RMS voltage at the load. The results demonstrate the feasibility of the proposed topology for application in hybrid transformers, highlighting benefits such as the absence of a DC link, a reduced number of components, no requirement for grid synchronization, and reduced electrical stress on semiconductor devices, enabling the use of devices with lower voltage and current ratings.

Keywords: Direct AC/AC converter. Hybrid transformer. RMS voltage regulation.

LISTA DE FIGURAS

Figura 1 – Participação das fontes renováveis na matriz elétrica brasileira entre 2018 e 2023.	31
Figura 2 – Variação da geração elétrica por fonte no Brasil entre 2022 e 2023, em GWh.	32
Figura 3 – Indicadores de DRP de 2020-2024.	40
Figura 4 – Indicadores de DRC de 2020-2024.	41
Figura 5 – SVC e STATCOM configuração.	43
Figura 6 – Conceito de HT.	45
Figura 7 – Visão dos esquemas (a) LFT típico conectado em estrela delta e (b) de um SST.	47
Figura 8 – Configurações dos transformadores híbridos; (a) série sem TA; (b) série com TA; (c) núcleo do LFT; (d) derivação; (e) enrolamento auxiliar em série sem TA; (f) enrolamento auxiliar em série com TA; (g) dois enrolamentos auxiliares; (h) secundário em série sem TA; (i) secundário em série com TA; (j) ambos os lados do LFT em derivação.	49
Figura 9 – Topologia de um HT com interruptor <i>bypass</i>	52
Figura 10 – Topologia de um HT com interruptor <i>bypass</i>	53
Figura 11 – Topologia de um G-CNT.	53
Figura 12 – Inversor de tensão com Injeção Série, juntamente com elementos de proteção integrados e controles.	54
Figura 13 – Conversores <i>back-to-back</i>	55
Figura 14 – Topologias de conversor de energia CC/CA. (a) Conversor trifásico de dois níveis. (b) Conversor trifásico de dois níveis com TAs. (c) Conversor trifásico de dois níveis com capacitor dividido e TAs. (d) Conversor de ponte H por fase com CC-Link comum. (e) Conversor de ponte H por fase com CC-Link independente. (f) Conversor de ponte H em cascata.	58
Figura 15 – Topologias de conversores CA/CA direto. (a) Conversor buck padrão. (b) Conversor buck modificado para uso com módulos de comutação comerciais. (c) Conversor ponte completa.	60
Figura 16 – Topologia proposta do HT monofásico para regulação de tensão e correção do FP.	61
Figura 17 – Topologia do HT proposta para a análise idealizada.	63
Figura 18 – Primeira etapa de operação com sinal modulador positivo ($M > 0$).	66
Figura 19 – Segunda etapa de operação com sinal modulador positivo ($M > 0$).	67
Figura 20 – Terceira etapa de operação com sinal modulador positivo ($M > 0$).	67
Figura 21 – Quarta etapa de operação com sinal modulador positivo ($M > 0$).	68

Figura 22 – Primeira etapa de operação com sinal modulador negativo ($M < 0$).	69
Figura 23 – Segunda etapa de operação com sinal modulador negativo ($M < 0$).	69
Figura 24 – Terceira etapa de operação com sinal modulador negativo ($M < 0$).	70
Figura 25 – Quarta etapa de operação com sinal modulador negativo ($M < 0$).	70
Figura 26 – Principais formas de onda em um período de comutação. (a) Modulador positivo ($M > 0$). (b) Modulador negativo ($M < 0$).	72
Figura 27 – Principais formas de onda em um período da rede.	73
Figura 28 – Modulação dois níveis. (a) Circuito usado para gerar os sinais. (b) Principais formas de onda.	74
Figura 29 – Modulação três níveis. (a) Circuito usado para gerar os sinais. (b) Principais formas de onda para o semiciclo positivo. (b) Principais formas de onda para o semiciclo negativo.	75
Figura 30 – Estado topológico da etapa de armazenamento de energia.	77
Figura 31 – Estado topológico da etapa de transferência de energia.	78
Figura 32 – Tensão e corrente do capacitor de saída.	82
Figura 33 – Principais formas de onda nos semicondutores em um período de comutação. (a) Circuito simplificado. (b) Correntes. (c) Tensões.	84
Figura 34 – Correntes nos interruptores em função da razão cíclica: (a) valores médios; (b) valores eficazes.	88
Figura 35 – Sinais de comando para um período de comutação com sinal modulador com valor positivo ($M > 0$).	95
Figura 36 – Etapas de operação com tempo morto e sinal modulador positivo ($M > 0$): (a) Primeira etapa (t_{p_on1}), (b) Segunda etapa (t_{p_m1}), (c) Terceira etapa (t_{p_on2}), (d) Quarta etapa (t_{p_m2}), (e) Quinta etapa (t_{p_on3}), (f) Sexta etapa (t_{p_m3}), (g) Sétima etapa (t_{p_on4}), (h) Oitava etapa (t_{p_m4}).	96
Figura 37 – Sinais de comando para um período de comutação com sinal modulador com valor negativo ($M < 0$).	97
Figura 38 – Etapas de operação com tempo morto e sinal modulador negativo ($M < 0$): (a) Primeira etapa (t_{n_on1}), (b) Segunda etapa (t_{n_m1}), (c) Terceira etapa (t_{n_on2}), (d) Quarta etapa (t_{n_m2}), (e) Quinta etapa (t_{n_on3}), (f) Sexta etapa (t_{n_m3}), (g) Sétima etapa (t_{n_on4}), (h) Oitava etapa (t_{n_m4}).	98
Figura 39 – (a) Conversor ponte completa CA/CA (b) Circuito grampeador.	99

Figura 40 – Considerando um semiciclo positivo da rede (a) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m1}) e (t_{p_m4}) com grameador, (b) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m2}) e (t_{p_m3}) com grameador, (c) Etapa de operação com tempo morto e sinal modulador negativo (t_{n_m1}) e (t_{n_m2}) com grameador, (d) Etapa de operação com tempo morto e sinal modulador negativo (t_{p_m3}) e (t_{p_m4}) com grameador.	100
Figura 41 – Considerando um semiciclo negativo da rede (a) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m1}) e (t_{p_m4}) com grameador, (b) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m2}) e (t_{p_m3}) com grameador, (c) Etapa de operação com tempo morto e sinal modulador negativo (t_{n_m1}) e (t_{n_m2}) com grameador, (d) Etapa de operação com tempo morto e sinal modulador negativo (t_{p_m3}) e (t_{p_m4}) com grameador.	101
Figura 42 – Circuito com fonte de corrente.	103
Figura 43 – Principais formas de onda em um período de comutação T_s , (a) Sinais de comando S_1 e S_2 com sinal modulador positivo, (b) Sinais de comando S_2 e S_3 com sinal modulador positivo, (c) Corrente no capacitor do grameador, (d) Tensão sobre o capacitor do grameador, (e) Sinais de comando S_1 e S_2 com sinal modulador negativo, (f) Sinais de comando S_2 e S_3 com sinal modulador negativo, (g) Corrente no capacitor do grameador, (h) Tensão sobre o capacitor do grameador.	104
Figura 44 – Principais formas de onda em um período da rede circuito grameador.	105
Figura 45 – Circuito grameador: (a) Topologia, (b) Circuito equivalente.	105
Figura 46 – Resposta em frequência do conversor: (a) módulo e (b) fase obtidos via <i>AC Sweep</i> no PSIM, comparando o modelo da planta $G(s)$ ($Vo2$) com o circuito completo ($Vo1$).	115
Figura 47 – Diagrama de blocos funcionais do sensor de tensão eficaz.	116
Figura 48 – Diagrama funcional da malha de controle.	120
Figura 49 – Resposta do sistema em malha fechada a um degrau de +20% na tensão de entrada V_1	124
Figura 50 – Respostas das tensões e correntes do sistema para um degrau de -20% na tensão de entrada V_1	125
Figura 51 – Resposta do sistema ao degrau de carga (50% para 100%) aplicado em $t = 0,2$ s.	126
Figura 52 – Resposta do sistema a um degrau aplicado na tensão de referência.	126
Figura 53 – Resultado experimental da medição do indutor do filtro de entrada. .	136
Figura 54 – Resultado experimental da medição do indutor do filtro de saída. . .	137

Figura 55 – Modelo tridimensional da estrutura mecânica projetada no <i>Fusion 360</i> .	142
Figura 56 – Protótipo do estágio de potência.	146
Figura 57 – Protótipo do estágio de potência com identificação dos principais componentes.	146
Figura 58 – Protótipo do circuito de condicionamento de sinais e fontes auxiliares.	147
Figura 59 – <i>Gate driver</i> desenvolvido pelo IBEPE.	148
Figura 60 – Tensões de <i>gate-source</i> (V_{gs}) aplicadas aos interruptores do conversor.	148
Figura 61 – Detalhe do tempo morto entre os sinais de S_1 e S_2 .	149
Figura 62 – Detalhe do tempo morto entre os sinais de S_3 e S_4 .	149
Figura 63 – Protótipo completo montado na estrutura de ensaio.	150
Figura 64 – Carga resistiva conectada ao protótipo.	151
Figura 65 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} .	152
Figura 66 – Formas de onda da tensão no grampeador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} .	153
Figura 67 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} para o ensaio com tensão de entrada negativa.	154
Figura 68 – Formas de onda da tensão no grampeador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} para o ensaio com tensão de entrada negativa.	154
Figura 69 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} para o ensaio com sinal modulador negativo.	155
Figura 70 – Formas de onda da tensão no grampeador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} para o ensaio com sinal modulador negativo.	156
Figura 71 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} para o ensaio com tensão de entrada e sinal modulador negativos.	157
Figura 72 – Formas de onda da tensão no grampeador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} para o ensaio com tensão de entrada e sinal modulador negativos.	157
Figura 73 – Tensões sobre os interruptores V_{S1} , V_{S2} , V_{S3} e V_{S4} durante operação em CA com $D = 0,6$.	158
Figura 74 – Detalhe da comutação dos interruptores V_{S1} , V_{S2} , V_{S3} e V_{S4} durante operação em CA com $D = 0,6$.	159

Figura 75 – Tensões nos interruptores V_{S1} , V_{S2} e V_{S3} e corrente no interruptor i_{S1} durante operação em CA com $D = 0,6$	159
Figura 76 – Detalhe da comutação dos interruptores e corrente i_{S1} no semiciclo positivo.	160
Figura 77 – Detalhe da comutação dos interruptores e corrente i_{S1} no semiciclo negativo.	160
Figura 78 – Formas de onda das tensões V_3 , V_g , V_{ab} e corrente i_{L0} durante operação em CA com $D = 0,6$	161
Figura 79 – Detalhe das formas de onda no semiciclo positivo (V_3 , V_g , V_{ab} e i_{L0}).	161
Figura 80 – Detalhe das formas de onda no semiciclo negativo (V_3 , V_g , V_{ab} e i_{L0}).	162
Figura 81 – Formas de onda de tensão e corrente na entrada (V_3 , i_3) e na saída (V_o , i_o) do conversor em operação CA com $D = 0,6$	162
Figura 82 – Curva experimental de ganho em função da corrente de saída ($G \times I_o$) para diferentes razões cíclicas.	163
Figura 83 – Tensões V_{S1} , V_{S2} , V_{S3} e V_{S4} durante operação em CA com modulante negativa ($M < 0$).	164
Figura 84 – Detalhe da comutação dos interruptores durante operação em CA com modulante negativa ($M < 0$).	164
Figura 85 – Tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} durante operação em CA com modulante negativa ($M < 0$).	165
Figura 86 – Detalhe da comutação dos interruptores no semiciclo positivo ($M < 0$).	165
Figura 87 – Detalhe da comutação dos interruptores no semiciclo negativo ($M < 0$).	166
Figura 88 – Formas de onda das tensões V_3 , V_g , V_{ab} e corrente i_{L0} durante operação em CA com modulante negativa ($M < 0$).	166
Figura 89 – Detalhe das formas de onda no semiciclo positivo (V_3 , V_g , V_{ab} e i_{L0}) para $M < 0$	167
Figura 90 – Detalhe das formas de onda no semiciclo negativo (V_3 , V_g , V_{ab} e i_{L0}) para $M < 0$	167
Figura 91 – Formas de onda de tensão e corrente na entrada (V_3 , i_3) e na saída (V_o , i_o) do conversor em operação CA com modulante negativa ($M < 0$).	168
Figura 92 – Tensões e correntes nos enrolamentos secundários com modulante positiva $M > 0$	169
Figura 93 – Medições de potência no conversor e na carga durante operação com $M > 0$	169
Figura 94 – Ondulação de corrente no indutor do filtro de saída — semiciclo positivo com $M > 0$	170
Figura 95 – Ondulação de corrente no indutor do filtro de saída — semiciclo negativo com $M > 0$	170

Figura 96 – Formas de onda das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} durante um ciclo completo da rede ($M > 0$).	171
Figura 97 – Formas de onda das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} — detalhe do semiciclo positivo ($M > 0$).	171
Figura 98 – Formas de onda das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} — detalhe do semiciclo negativo ($M < 0$).	172
Figura 99 – Formas de onda das tensões V_{S4} , V_g , V_{ab} e V_{C1} ao longo de um ciclo completo da rede ($M < 0$).	172
Figura 100—Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo positivo da rede ($M < 0$).	173
Figura 101—Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo negativo da rede ($M < 0$).	173
Figura 102—Curva $G \times I_0$ para as razões cíclicas mínima ($D = 0,2$) e máxima ($D = 0,8$), indicando a potência processada pelo transformador híbrido em cada ponto de operação.	174
Figura 103—Tensões e correntes nos enrolamentos secundários sob modulante negativa ($M < 0$).	175
Figura 104—Formas de onda das tensões e correntes medidas no ensaio com modulação negativa ($M < 0$).	175
Figura 105—Ondulação de corrente no indutor do filtro de saída — semiciclo positivo ($M < 0$).	176
Figura 106—Ondulação de corrente no indutor do filtro de saída — semiciclo negativo ($M < 0$).	176
Figura 107—Formas de onda experimentais das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} ao longo de um ciclo completo da rede ($M < 0$).	177
Figura 108—Detalhe das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} no semiciclo positivo ($M < 0$).	177
Figura 109—Detalhe das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} no semiciclo negativo ($M < 0$).	178
Figura 110—Formas de onda experimentais das tensões V_{S4} , V_g , V_{ab} e V_{C1} ao longo de um ciclo completo da rede ($M < 0$).	178
Figura 111—Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo positivo da rede ($M < 0$).	179
Figura 112—Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo negativo da rede ($M < 0$).	179
Figura 113—Formas de onda medidas no circuito de condicionamento do sensor de valor eficaz.	180
Figura 114—Formas de onda de entrada ($V_{in,LTC}$) e saída ($V_{out,LTC}$) do sensor de valor eficaz LTC1966.	181

Figura 115—Resposta do sensor de valor eficaz LTC1966 a um aumento de tensão na entrada.	182
Figura 116—Resposta do sensor de valor eficaz LTC1966 a uma diminuição de tensão na entrada.	182
Figura 117—Curva de eficiência do conversor atuando como somador de tensão ($M > 0$).	183
Figura 118—Curva de eficiência do conversor atuando como subtrator de tensão ($M < 0$).	184

LISTA DE TABELAS

Tabela 1 – Faixa de variação de tensão para pontos de Conexão em Tensão Nominal igual ou superior a 230 kV	38
Tabela 2 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal igual ou superior a 69 kV e inferior a 230 kV	39
Tabela 3 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal superior a 1 kV e inferior a 69 kV	39
Tabela 4 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal igual ou inferior a 1 kV (220/127)	39
Tabela 5 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal igual ou inferior a 1 kV (380/220)	40
Tabela 6 – Tensões nos interruptores para sinal modulador positivo com inclusão de tempo morto.	102
Tabela 7 – Tensões nos interruptores para sinal modulador negativo com inclusão de tempo morto.	102
Tabela 8 – Especificações utilizados na simulação do conversor.	114
Tabela 9 – Parâmetros de capacitância e tempos de comutação do MOSFET FDA59N30.	129
Tabela 10 – Parâmetros de capacitância e tempos de comutação do MOSFET SiC SCT3120AL.	130
Tabela 11 – Parâmetros de capacitância e tempos de comutação do MOSFET STW56NM60N.	131
Tabela 12 – Parâmetros de capacitância e tempos de comutação do MOSFET IPZA60R037P7.	131
Tabela 13 – Parâmetros de capacitância e tempos de comutação do MOSFET SPW35N60CFD.	132
Tabela 14 – Parâmetros definidos para o dimensionamento dos filtros.	134
Tabela 15 – Parâmetros definidos e grandezas calculadas para o dimensionamento do circuito grampeador.	140

LISTA DE ABREVIATURAS E SIGLAS

ADC	Conversor Analógico–Digital (<i>Analog to Digital Converter</i>)
AIE	Agência Internacional de Energia
ANEEL	Agência Nacional de Energia Elétrica
AT	Alta Tensão
AVR	Reguladores Automáticos de Tensão (<i>Automatic Voltage Regulator</i>)
BESS	Sistema de Armazenamento de Energia em Bateria (<i>Battery Energy Storage System</i>)
BT	Baixa Tensão
CA	Corrente Alternada
CC	Corrente Contínua
CCM	Modo de Condução Contínua (<i>Continuous Conduction Mode</i>)
CPAT	Transformador Ativo de Potência Personalizado (<i>Custom Power Active Transformer</i>)
DRC	Duração Relativa da Transgressão para Tensão Crítica
DRP	Duração Relativa da Transgressão para Tensão Precária
DSATATCOM	Compensador Estático Distribuído (<i>Distributed Static Compensator</i>)
DSP	Processador de Sinal Digital (<i>Digital Signal Processor</i>)
EMI	Interferência Eletromagnética (<i>Electromagnetic Interference</i>)
EPE	Empresa de Pesquisa Energética
ESR	Resistência Série Equivalente (<i>Equivalent Series Resistance</i>)
EV	Veículo Elétrico (<i>Electric Vehicle</i>)
FACTS	Sistema de Transmissão CA Flexível (<i>Flexible AC transmission systems</i>)
FP	Fator de potência
FTLAC	Função de Transferência de Laço Aberto Compensada
FTLANC	Função de Transferência de Laço Aberto Não Compensada
G-CNT	Transformador de rede controlável aterrado (<i>Grounded Controllable Network Transformer</i>)
GD	Geração Distribuída
GW	Gigawatt
HFT	Transformador de Alta Frequência (<i>High-Frequency Transformer</i>)
HT	Transformador de Distribuição Híbrido (<i>Hybrid Distribution Transformer</i>)
IGBT	Transistor bipolar de porta isolada (<i>Insulated-gate bipolar transistor</i>)
LFT	Transformador Convencional de Baixa Frequência (<i>Line-Frequency Transformer</i>)
LTC	Comutador de Taps sob Carga (<i>Load Tap Changer</i>)

MFT	Transformador de Média Frequência (<i>Medium-Frequency Transformer</i>)
MOSFET	Transistor de Efeito de Campo Metal-Óxido-Semicondutor (<i>MetalOxide-Semiconductor Field-Effect Transistor</i>)
MT	Média Tensão
MW	Megawatt
OCDE	Organização para a Cooperação e Desenvolvimento Econômico
ONS	Operador Nacional do Sistema Elétrico
PE	Eletrônica de Potência (<i>Power Electronics</i>)
PEIT	Transformador Integrado de Eletrônica de Potência (<i>Power Electronics Integrated Transformer</i>)
PI	Proporcional-Integral
PLT	Severidade de Flutuação de Tensão de Longa Duração
PRODIST	Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional
PST	Severidade de Flutuação de Tensão de Curta Duração
PV	Energia Solar Fotovoltaica (<i>Solar Photovoltaic</i>)
PWM	Modulação por Largura de Pulso (<i>Pulse-Width Modulation</i>)
RMS	Valor Eficaz (<i>Root Mean Square</i>)
SiC	Carbeto de Silício (<i>Silicon Carbide</i>)
SIN	Sistema Interligado Nacional
SST	Transformador de estado sólido (<i>Solid-State Transformer</i>)
STATCOM	Compensador Síncrono Estático (<i>Static Synchronous Compensator</i>)
SVC	Compensador VAR estático (<i>Static VAR Compensators</i>)
TA	Transformador de Acoplamento
TRIAC	Triodo para Corrente Alternada (<i>Triode for Alternating Current</i>)
VARIAC	Autotransformador Variável
VSI	Inversor de Fonte de Tensão (<i>Voltage Source Inverter</i>)
VTCD	Variações de Tensão de Curta Duração
ZOH	Retentor de Ordem Zero (<i>Zero-order hold</i>)

LISTA DE SÍMBOLOS

i_{L0}	Corrente no indutor do filtro de saída
i_{L1}	Corrente no indutor do filtro de entrada
i_{C0}	Corrente no capacitor do filtro de saída
i_{C1}	Corrente no capacitor do filtro de entrada
i_{R0}	Corrente na carga
C_1	Capacitor do filtro de entrada
C_0	Capacitor do filtro de saída
L_1	Indutor do filtro de entrada
L_0	Indutor do filtro de saída
L_{trafo}	Indutância do transformador
V_2	Tensão sobre o secundário do transformador
V_3	Tensão sobre o terciário do transformador
V_{in}	Tensão sobre o primário do transformador
V_{C0}	Tensão sobre o capacitor do filtro de saída
V_{ab}	Tensão sobre os terminais ab do conversor
V_{R0}	Tensão sobre a carga
V_{L1}	Tensão sobre indutor do filtro de entrada
V_{L0}	Tensão sobre indutor do filtro de saída
Z_0	Impedância da carga
f_r	Frequência da rede elétrica
f_s	Frequência da comutação
f_o	Frequência de ressonância do filtro
S_1	Primeiro interruptor do primeiro braço
S_2	Segundo interruptor do primeiro braço
S_3	Primeiro interruptor do segundo braço

S_4	Segundo interruptor do segundo braço
T_s	Período de comutação
T_{sp}	Período de comutação associado ao sinal modulador positivo ($M > 0$)
T_{sn}	Período de comutação associado ao sinal modulador negativo ($M < 0$)
Δv_{C0}	Ondulação de tensão sobre o capacitor do filtro de saída
Δv_{C1}	Ondulação de tensão sobre o capacitor do filtro de entrada
Δi_{L0}	Ondulação de corrente no indutor do filtro de saída
$i_{L0.min}$	Ondulação de corrente mínima no indutor do filtro de saída
$i_{L0.max}$	Ondulação de corrente máxima no indutor do filtro de saída
Δt_{1p}	Intervalo de tempo referente à primeira etapa de operação com sinal modulador positivo ($M > 0$)
Δt_{2p}	Intervalo de tempo referente à segunda etapa de operação com sinal modulador positivo ($M > 0$)
Δt_{3p}	Intervalo de tempo referente à terceira etapa de operação com sinal modulador positivo ($M > 0$)
Δt_{4p}	Intervalo de tempo referente à quarta etapa de operação com sinal modulador positivo ($M > 0$)
Δt_{1n}	Intervalo de tempo referente à primeira etapa de operação com sinal modulador negativo ($M < 0$)
Δt_{2n}	Intervalo de tempo referente à segunda etapa de operação com sinal modulador negativo ($M < 0$)
Δt_{3n}	Intervalo de tempo referente à terceira etapa de operação com sinal modulador negativo ($M < 0$)
Δt_{4n}	Intervalo de tempo referente à quarta etapa de operação com sinal modulador negativo ($M < 0$)
ω_s	Frequência angular de comutação
ω_o	Frequência natural de ressonância
$\langle i_{S1} \rangle_{T_s}$	Valor médio da corrente no interruptor S_1 no período de comutação

$\langle i_{S2} \rangle_{T_s}$	Valor médio da corrente no interruptor S_2 no período de comutação
$\langle i_{S3} \rangle_{T_s}$	Valor médio da corrente no interruptor S_3 no período de comutação
$\langle i_{S4} \rangle_{T_s}$	Valor médio da corrente no interruptor S_4 no período de comutação
$\langle i_{S1} \rangle_{\omega t}$	Valor médio da corrente no interruptor S_1 no período da rede
$\langle i_{S2} \rangle_{\omega t}$	Valor médio da corrente no interruptor S_2 no período da rede
$\langle i_{S3} \rangle_{\omega t}$	Valor médio da corrente no interruptor S_3 no período da rede
$\langle i_{S4} \rangle_{\omega t}$	Valor médio da corrente no interruptor S_4 no período da rede
$\langle i_{S1} \rangle_{T_s}^{ef}$	Valor eficaz da corrente no interruptor S_1 no período de comutação
$\langle i_{S2} \rangle_{T_s}^{ef}$	Valor eficaz da corrente no interruptor S_2 no período de comutação
$\langle i_{S3} \rangle_{T_s}^{ef}$	Valor eficaz da corrente no interruptor S_3 no período de comutação
$\langle i_{S4} \rangle_{T_s}^{ef}$	Valor eficaz da corrente no interruptor S_4 no período de comutação
$\langle i_{S1} \rangle_{\omega t}^{ef}$	Valor eficaz da corrente no interruptor S_1 no período da rede
$\langle i_{S2} \rangle_{\omega t}^{ef}$	Valor eficaz da corrente no interruptor S_2 no período da rede
$\langle i_{S3} \rangle_{\omega t}^{ef}$	Valor eficaz da corrente no interruptor S_3 no período da rede
$\langle i_{S4} \rangle_{\omega t}^{ef}$	Valor eficaz da corrente no interruptor S_4 no período da rede
$\langle V_{S1} \rangle^{\max}$	Valor de tensão máxima sobre o interruptor S_1
$\langle V_{S2} \rangle^{\max}$	Valor de tensão máxima sobre o interruptor S_2
$\langle V_{S3} \rangle^{\max}$	Valor de tensão máxima sobre o interruptor S_3
$\langle V_{S4} \rangle^{\max}$	Valor de tensão máxima sobre o interruptor S_4
i_0	Corrente de saída
V_{0p}	Tensão de pico na saída do conversor
V_{3p}	Tensão de pico na entrada do conversor
i_b	Corrente de base
$\langle \overline{i_{S1}} \rangle_{\omega t}$	Corrente média parametrizada no interruptor S_1
$\langle \overline{i_{S2}} \rangle_{\omega t}$	Corrente média parametrizada no interruptor S_2
$\langle \overline{i_{S3}} \rangle_{\omega t}$	Corrente média parametrizada no interruptor S_3

$\langle \overline{i_{S4}} \rangle_{\omega t}$	Corrente média parametrizada no interruptor S_4
η	Eficiência do conversor
P_{LOSS}	Perdas totais no conversor
P_S	Perdas nos semicondutores
P_D	Perdas nos diodos
P_L	Perdas nos indutores
P_C	Perdas nos capacitores
R_{on}	Resistência de condução do semicondutor sob condições reais de operação
$R_{ds(on)}$	Resistência de condução especificada pelo fabricante sob condições de teste padrão
i_{Sp}	Corrente de pico no interruptor
$i_{d.Rds(on)}$	Corrente de condução especificada pelo fabricante sob condições de teste para definir $R_{ds(on)}$
$P_{S.1,4}$	Perdas de condução nos interruptores S_1 e S_4
$P_{S.2,3}$	Perdas de condução nos interruptores S_2 e S_3
$P_{S.total}$	Perdas de condução totais nos interruptores
$t_{d(on)}$	Tempo de atraso para entrada em condução (turn-on delay time)
t_r	Tempo de subida da corrente durante a entrada em condução (turn-on rise time)
$t_{d(off)}$	Tempo de atraso para saída de condução (turn-off delay time)
t_f	Tempo de queda da corrente durante a saída de condução (turn-off fall time)
t_{on}	Tempo total de entrada em condução
t_{off}	Tempo total de saída de condução
V_{Sp}	Tensão de pico sobre o interruptor
V_{DD}	Tensão de bloqueio usada pelo fabricante para definir os tempos de comutação

i_d	Corrente de condução usada pelo fabricante para definir os tempos de comutação
P_{SW}	Perdas de comutação
$P_{SW.total}$	Perdas totais de comutação
$E(\alpha)$	Energia dissipada em cada ciclo de comutação
V_{TO}	Tensão de condução do diodo
R_T	Resistência dinâmica do diodo
$i_{d.med}$	Valor médio da corrente no diodo
$i_{d.ef}$	Valor eficaz da corrente no diodo
$A_e A_w$	Produto área do núcleo—área de janela
L	Indutância do indutor
B_{max}	Densidade máxima de fluxo magnético
J_{max}	Densidade máxima de corrente
K_w	Fator de ocupação da janela do núcleo
N_e	Número de espiras
Δi_L	Ondulação de corrente no indutor
A_e	Área da seção transversal do núcleo
L_g	Entreferro
μ_0	Permeabilidade do ar
δ	Profundidade de penetração da corrente
ρ	Resistividade do material
S_{fio}	Área do condutor
$i_{L.med}$	Valor médio da corrente no indutor
R_{cobre}	Resistência de condução do cobre
$L_{chicote}$	Comprimento do fio
N_{cond}	Número de condutores em paralelo

P_{cobre}	Perdas no cobre
P_{nucleo}	Perdas magnéticas no núcleo
K_h, K_f	Coeficientes dependentes do material do núcleo
V_{nucleo}	Volume do núcleo
ΔB	Variação de densidade de fluxo
P_{cap}	Perdas nos capacitores
R_{SE}	Resistência série equivalente
$i_{C.ef}$	Valor eficaz da corrente no capacitor
$\tan \delta$	Fator de dissipação fornecido pelo fabricante
t_{p_on1}	Intervalo de tempo referente à primeira etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{p_m1}	Intervalo de tempo referente à segunda etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{p_on2}	Intervalo de tempo referente à terceira etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{p_m2}	Intervalo de tempo referente à quarta etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{p_on3}	Intervalo de tempo referente à quinta etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{p_m3}	Intervalo de tempo referente à sexta etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{p_on4}	Intervalo de tempo referente à sétima etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{p_m4}	Intervalo de tempo referente à oitava etapa de operação com sinal modulador positivo ($M > 0$) e inclusão de tempo morto
t_{n_on1}	Intervalo de tempo referente à primeira etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto
t_{n_m1}	Intervalo de tempo referente à segunda etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto

t_{n_on2}	Intervalo de tempo referente à terceira etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto
t_{n_m2}	Intervalo de tempo referente à quarta etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto
t_{n_on3}	Intervalo de tempo referente à quinta etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto
t_{n_m3}	Intervalo de tempo referente à sexta etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto
t_{n_on4}	Intervalo de tempo referente à sétima etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto
t_{n_m4}	Intervalo de tempo referente à oitava etapa de operação com sinal modulador negativo ($M < 0$) e inclusão de tempo morto
C_g	Capacitor do circuito grampeador
R_g	Resistor do circuito grampeador
i_{Cg}	Corrente no capacitor do circuito grampeador
V_{Cg}	Tensão sobre o capacitor do circuito grampeador
D_1, D_2, D_3, D_4	Diodos da ponte de Graetz
i_{0p}	Corrente de pico na saída
i_x	Corrente no resistor R_g do circuito grampeador no período de comutação
iD_1, iD_2, iD_3, iD_4	Corrente nos diodos da ponte de Graetz
T_m	Tempo morto
i_g	Corrente no resistor R_g do circuito grampeador no período da rede
a_n	Coeficiente cosseno da série de Fourier
b_n	Coeficiente seno da série de Fourier
X_{Cg}	Reatância capacitiva de C_g
Δv_{Cg}	Ondulação de tensão sobre o capacitor do grampeador
V_{gs}	Tensão <i>gate–source</i>

R_s	Resistor do filtro do sensor
C_s	Capacitor do filtro do sensor
P_{out}	Potência de saída
P_{in}	Potência de entrada

SUMÁRIO

1	INTRODUÇÃO	31
1.1	OBJETIVOS	34
1.1.1	Objetivo Geral	34
1.1.2	Objetivos Específicos	35
1.2	ESTRUTURA DO TRABALHO	35
2	REVISÃO BIBLIOGRÁFICA	37
2.1	INTRODUÇÃO	37
2.2	REGULAÇÃO DE TENSÃO DA REDE DE DISTRIBUIÇÃO	37
2.3	FUNDAMENTOS DO TRANSFORMADOR HÍBRIDO	43
2.3.1	Principais diferenças do LFT, SST e HT	46
2.4	PRINCIPAIS CONFIGURAÇÕES DOS TRANSFORMADORES HÍBRIDOS	48
2.4.1	Interruptor de transferência	51
2.5	TOPOLOGIAS DE CONVERSORES DE POTÊNCIA APLICADOS EM TRANSFORMADORES HÍBRIDOS	54
2.5.1	Conversor CA/CA com barramento CC	55
2.5.2	Conversor CC/CA	57
2.5.3	Conversor CA/CA com isolamento galvânico	57
2.5.4	Conversor CA/CA direto	58
2.6	CARACTERÍSTICAS DO CONVERSOR APLICADO A UM TRANSFORMADOR HÍBRIDO PROPOSTO	60
2.7	CONCLUSÃO	62
3	ESTÁGIO DE POTÊNCIA	63
3.1	INTRODUÇÃO	63
3.2	TOPOLOGIA PROPOSTA	63
3.3	ANÁLISE QUALITATIVA	64
3.3.1	Etapas de operação	65
3.3.1.1	Sinal modulador positivo ($M > 0$)	65
3.3.1.2	Sinal modulador negativo ($M < 0$)	68
3.3.2	Principais formas de onda	71
3.3.3	Modulação	74
3.4	ANÁLISE QUANTITATIVA	76
3.4.1	Circuito equivalente	77
3.4.2	Ganho estático do conversor	78
3.4.3	Filtros LC de entrada e saída	80
3.4.3.1	Cálculo da indutância do filtro de entrada	80
3.4.3.2	Cálculo da capacitância do filtro de entrada	80

3.4.3.3	Cálculo da indutância do filtro de saída	81
3.4.3.4	Cálculo da capacitância do filtro de saída	81
3.4.4	Esforços nos semicondutores	82
3.4.5	Cálculo das perdas	88
3.4.5.1	Perdas nos semicondutores	89
3.4.5.2	Perdas nos diodos	90
3.4.5.3	Perdas nos indutores	91
3.4.5.4	Perdas nos capacitores	92
3.5	CONCLUSÃO	93
4	ESTUDO DA COMUTAÇÃO	94
4.1	COMUTAÇÃO DOS INTERRUPTORES S_1 , S_2 , S_3 E S_4	94
4.2	CIRCUITO GRAMPEADOR NA SAÍDA	99
4.2.1	Estado topológico do circuito grampeador	103
4.2.2	Análise simplificada	104
4.2.3	Análise completa	108
4.3	CONCLUSÃO	111
5	MODELAGEM ORIENTADA AO CONTROLE	112
5.1	INTRODUÇÃO	112
5.2	FUNÇÃO DE TRANSFERÊNCIA DO CONVERSOR	112
5.3	FUNÇÃO DE TRANSFERÊNCIA DO CIRCUITO DE MEDIÇÃO DA TENSÃO EFICAZ	116
5.4	MALHA DE CONTROLE	120
5.5	APRESENTAÇÃO E DISCUSSÃO DOS RESULTADOS DE SIMULA- ÇÃO	123
5.6	CONCLUSÃO	127
6	DIMENSIONAMENTO DO PROTÓTIPO	128
6.1	INTRODUÇÃO	128
6.2	INTERRUPTORES	128
6.2.1	Perdas nos interruptores	132
6.2.1.1	Perdas de condução	132
6.2.1.2	Perdas de comutação	132
6.2.1.3	Cálculo Térmico	133
6.3	INDUTORES DOS FILTROS	133
6.3.1	Perdas nos indutores	137
6.4	CAPACITORES DOS FILTROS	138
6.4.1	Perdas nos capacitores	138
6.5	CIRCUITO GRAMPEADOR	139
6.5.1	Perdas no grampeador	139
6.6	EFICIÊNCIA	141

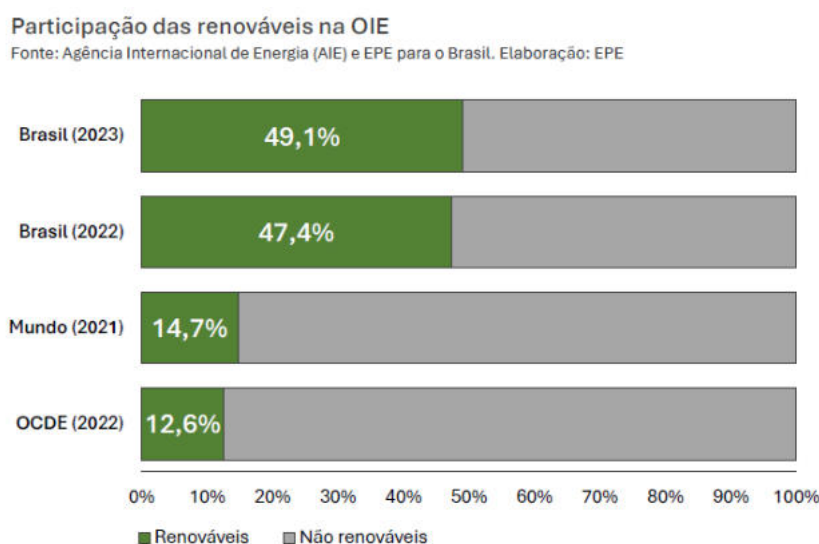
6.7	TRANSFORMADOR	141
6.8	ESTRUTURA MECÂNICA	142
6.9	SENSOR DE TENSÃO EFICAZ	143
6.10	CONDICIONAMENTO DE SINAIS	143
6.11	CONCLUSÃO	144
7	RESULTADOS EXPERIMENTAIS	145
7.1	INTRODUÇÃO	145
7.2	PROTÓTIPO DESENVOLVIDO	145
7.3	ENSAIOS REALIZADOS	151
7.3.1	Ensaio em Corrente Contínua	151
7.3.1.1	Ensaio em CC para o sinal modulador positivo ($M > 0$) e tensão de entrada positiva	152
7.3.1.2	Ensaio em CC para o sinal modulador positivo ($M > 0$) e tensão de entrada negativa	153
7.3.1.3	Ensaio em CC para o sinal modulador negativo ($M < 0$) e tensão de entrada positiva	154
7.3.1.4	Ensaio em CC para o sinal modulador negativo ($M < 0$) e tensão de entrada negativa	156
7.3.2	Ensaio em Corrente Alternada com o enrolamento auxiliar co- nectado	157
7.3.2.1	Ensaio em CA para o sinal modulador positivo ($M > 0$)	158
7.3.2.2	Ensaio em CA para o sinal modulador negativo ($M < 0$)	163
7.3.3	Ensaio em Corrente Alternada com os enrolamentos auxiliar e principal conectados	168
7.3.3.1	Ensaio em CA para o sinal modulador positivo ($M > 0$)	168
7.3.3.2	Ensaio em CA para o sinal modulador negativo ($M < 0$)	174
7.3.4	Ensaio no Sensor de Tensão eficaz	180
7.4	EFICIÊNCIA	182
7.5	CONCLUSÃO	184
8	CONCLUSÃO	186
8.1	TRABALHOS FUTUROS	187
	Referências	188
	APÊNDICE A – CIRCUITO MONTADO NO PSIM PARA VALIDA- ÇÃO DO CONTROLE	195
	APÊNDICE B – PLANILHA DE CÁLCULO DO CONTROLE Proporcional- Integral (PI)	196
	APÊNDICE C – DIMENSIONAMENTO TEÓRICO DO ESTÁGIO DE POTÊNCIA	205

APÊNDICE D – PLANILHA DE PERDAS NOS MOSFETS E CÁLCULO TÉRMICO	211
APÊNDICE E – ESQUEMA DO ESTÁGIO DE POTÊNCIA	215
APÊNDICE F – ESQUEMA E PCB DO ESTÁGIO DE POTÊNCIA PRIMEIRA VERSÃO E PLACA DE SINAIS	217
APÊNDICE G – CÓDIGO DSP	219
APÊNDICE H – ESQUEMA E PCB DO SENSOR DE TENSÃO EFICAZ	221
ANEXO A – ESQUEMA GATE DRIVER	223

1 INTRODUÇÃO

Os sistemas de distribuição de energia elétrica vêm passando por um processo contínuo de transformação, impulsionado pelo aumento da demanda, pela integração de fontes renováveis e pela necessidade de aprimorar a qualidade do fornecimento. A matriz energética brasileira apresenta participação renovável significativamente superior aos índices internacionais, conforme ilustrado na Figura 1. Segundo dados da Empresa de Pesquisa Energética (EPE) e da Agência Internacional de Energia (AIE), as fontes renováveis representaram 49,1% da Oferta Interna de Energia do Brasil em 2023, valor muito acima da média mundial (14,7%) e da observada nos países da Organização para a Cooperação e Desenvolvimento Econômico (OCDE) (12,6%).

Figura 1 – Participação das fontes renováveis na matriz elétrica brasileira entre 2018 e 2023.

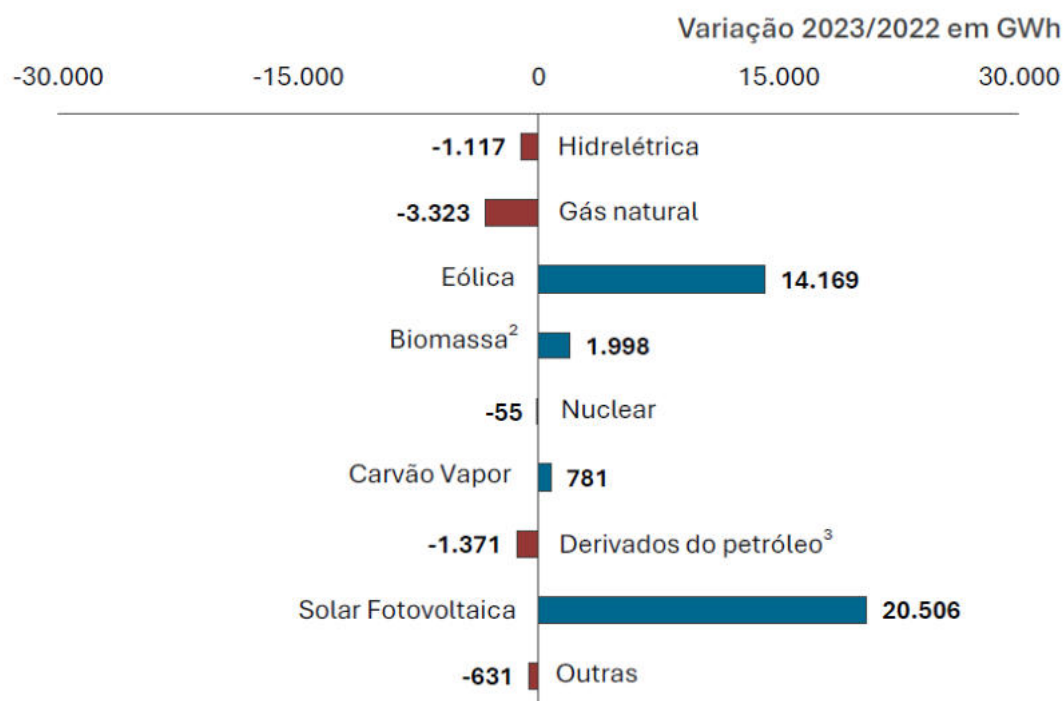


Fonte: Adaptado de (EPE, 2024).

No contexto das fontes renováveis, a energia solar fotovoltaica tem se destacado de forma expressiva. Em 2023, essa tecnologia representou 96,3% da potência instalada em micro e minigeração distribuída, consolidando-se como principal vetor de expansão dessa modalidade no país. Além disso, ao analisar a variação da geração elétrica entre 2022 e 2023, observa-se que a fonte solar foi responsável por grande parte do acréscimo registrado na matriz elétrica brasileira. A Figura 2 ilustra essa variação anual por fonte, evidenciando a contribuição significativa da geração fotovoltaica (EPE, 2024).

O avanço das fontes renováveis conecta-se diretamente à expansão recente da matriz elétrica brasileira. Em 2025, mais de 6,5 Gigawatt (GW) de nova capacidade foram adicionados ao sistema, majoritariamente provenientes de fontes renováveis

Figura 2 – Variação da geração elétrica por fonte no Brasil entre 2022 e 2023, em GWh.



Fonte: (EPE, 2024).

(ANEEL, 2025a). De janeiro a outubro de 2025, 113 novas usinas entraram em operação, reforçando o ritmo acelerado de expansão e a predominância das tecnologias solar e eólica no crescimento recente da geração nacional.

No levantamento da Agência Nacional de Energia Elétrica (ANEEL) referente ao ano de 2024, foram registradas 301 novas unidades instaladas em 16 estados brasileiros. Desse total, 91,13% da potência adicionada é proveniente das fontes solar fotovoltaica (51,87%) e eólica (39,26%). Entre as usinas implantadas em 2024, destacam-se 147 solares fotovoltaicas (5.629,69 Megawatt (MW)), 121 eólicas (4.260,57 MW), 22 termelétricas (906,70 MW), nove pequenas centrais hidrelétricas (51,80 MW) e duas centrais geradoras hidrelétricas (4,60 MW) (ANEEL, 2025b). Esses dados evidenciam não apenas a crescente relevância das fontes renováveis na matriz elétrica, mas também a velocidade de expansão do sistema elétrico brasileiro.

Além desse crescimento, observa-se a rápida expansão da Geração Distribuída (GD), que modifica o fluxo de potência convencional e redefine os requisitos de controle, coordenação e operação do sistema de distribuição. Em 2024, a micro e minigeração distribuída acrescentaram 8.845,5 MW em potência instalada, consolidando-se como o principal vetor de expansão da geração ao nível do consumidor (ANEEL, 2025c).

Essa rápida combinação entre a expansão das fontes renováveis e o aumento

da GD altera o perfil tradicional de carregamento das redes de distribuição e introduz novos desafios operacionais. Em particular, a integração de sistemas fotovoltaicos e eólicos ocorre majoritariamente por meio de conversores eletrônicos, uma vez que o uso de inversores torna-se inevitável para que a energia gerada possa ser consumida localmente ou injetada na rede. Esses sistemas são, em sua maioria, conectados aos níveis de distribuição, tanto em pequenas instalações residenciais quanto em grandes usinas solares. Como consequência, modificam a dinâmica elétrica do sistema, alteram o fluxo de potência, impactam a regulação de tensão e podem intensificar a injeção de harmônicos de corrente e de tensão na rede (AWADALLAH; VENKATESH; SINGH, 2015).

Espera-se que a infraestrutura atual de distribuição de energia elétrica atenda a requisitos para os quais não foi originalmente projetada, em grande parte devido à elevada penetração de unidades de GD, a qual vem redefinindo os critérios de projeto, controle e operação das redes de distribuição elétrica (BALA *et al.*, 2012). Historicamente, essas redes foram concebidas para alimentar cargas predominantemente lineares, tais como lâmpadas incandescentes e aquecedores elétricos (STRZELECKI; BENYSEK, 2008). Nessa condição, reduções de tensão resultavam em diminuição proporcional da potência absorvida, contribuindo para mitigar os efeitos adversos associados às variações de tensão (STRZELECKI; MATELSKI; TOMASOV, 2018).

Nas últimas décadas, as condições operacionais dessas redes modificaram-se significativamente, uma vez que grande parte das cargas modernas apresenta comportamento de potência aproximadamente constante. Nesse cenário, a redução da tensão provoca o aumento da corrente demandada, intensificando perdas, sobrecargas e outros problemas nos sistemas de distribuição (STRZELECKI; MATELSKI; TOMASOV, 2018). Como consequência, a infraestrutura existente passou a operar sob condições substancialmente distintas daquelas previstas em sua concepção, demandando maior capacidade de regulação, flexibilidade e adaptação do sistema (MATROSE *et al.*, 2012).

Nesse contexto, o conceito de *Smart Grid* tem recebido atenção crescente como alternativa para enfrentar tais desafios. Redes inteligentes visam otimizar a operação, reduzir perdas, melhorar a qualidade do fornecimento e aumentar a capacidade de resposta às variações de carga e geração. A necessidade de modernização da infraestrutura torna-se ainda mais evidente diante de recordes recentes de demanda: em janeiro de 2025, o Operador Nacional do Sistema Elétrico (ONS) registrou novos picos no Sistema Interligado Nacional (SIN), ultrapassando 102 MW de demanda instantânea (ONS, 2025).

Esse cenário reforça a urgência por soluções capazes de fornecer regulação de tensão mais rápida, flexível e eficiente, uma vez que unidades de GD mal alocadas podem provocar sobretensões ou subtensões ao longo dos alimentadores (BARKER;

MELLO, 2000). Entre tais soluções, destaca-se o Transformador de Distribuição Híbrido (HT, *Hybrid Distribution Transformer*), que surge como alternativa promissora aos métodos tradicionais de controle de tensão.

Nessa abordagem, um transformador convencional é associado a um conversor eletrônico auxiliar responsável por processar apenas uma fração da potência total, ajustando a tensão no secundário e controlando o fluxo de energia (POWER *et al.*, 2021). Além do controle de tensão, estudos recentes destacam que o conversor auxiliar pode desempenhar múltiplas funções adicionais na rede de distribuição. Entre elas, incluem-se o fornecimento de potência reativa, a compensação de afundamentos e elevações de tensão e a mitigação de distorções harmônicas, ampliando significativamente as capacidades do transformador tradicional (CARRENO *et al.*, 2021). Tais funções contribuem para melhorar a qualidade da energia fornecida ao consumidor, especialmente em redes com alta penetração de GD.

Outro aspecto amplamente discutido na literatura diz respeito ao desempenho comparativo entre os HTs e outras tecnologias de condicionamento de energia. Para aplicações de regulação de tensão em redes de distribuição, os HTs oferecem vantagens importantes quando comparados ao Transformador de estado sólido (SST, *Solid-State Transformer*) e aos compensadores em derivação, principalmente devido ao menor processamento de potência eletrônica, à maior robustez e às menores perdas (BURKARD; BIELA, 2018). Essa característica torna a tecnologia particularmente atrativa para a modernização incremental da rede, sem a necessidade de substituição integral das infraestruturas existentes.

Diante do avanço das fontes renováveis, da crescente participação da GD e da necessidade de modernização das redes, a pesquisa envolvendo HTs integrados a conversores de potência torna-se especialmente relevante. Ressalta-se, contudo, que, apesar do progresso significativo na área, ainda não existem normas consolidadas para o projeto e a proteção de HTs, e grande parte dos desenvolvimentos atuais permanece baseada em estudos conceituais e investigações experimentais (BURKARD; BIELA, 2016).

1.1 OBJETIVOS

1.1.1 Objetivo Geral

Desenvolver um protótipo capaz de interagir com a rede elétrica utilizando um Transformador Híbrido para a regulação do valor eficaz da tensão de saída, com base nos princípios do processamento parcial de potência.

1.1.2 Objetivos Específicos

- Realizar uma pesquisa bibliográfica sobre Transformador Híbrido e topologias de conversores, identificando configurações e metodologias adequadas ao processamento parcial de potência.
- Desenvolver a modelagem matemática do sistema proposto e realizar simulações para verificar o princípio de operação e o desempenho esperado do conversor.
- Projetar o protótipo por meio do dimensionamento dos componentes e da elaboração dos layouts de circuito impresso necessários à construção do sistema.
- Implementar o protótipo em ambiente laboratorial.
- Analisar os resultados experimentais, de modo a consolidar o conhecimento produzido e contribuir para o avanço científico na área.

1.2 ESTRUTURA DO TRABALHO

No Capítulo 1 é apresentada a contextualização do tema, a motivação para o estudo, os objetivos gerais e específicos da pesquisa, bem como a organização geral da dissertação.

O Capítulo 2 apresenta a revisão bibliográfica sobre o HT, contemplando as principais configurações, topologias existentes e fundamentos associados ao processamento parcial de potência.

O Capítulo 3 descreve a topologia proposta para o conversor Corrente Alternada (CA)/CA direto associado ao HT, destacando as principais etapas de operação, a modulação empregada e a análise quantitativa do funcionamento do sistema.

O Capítulo 4 aborda o processo de comutação do conversor, a definição do tempo morto e análise do circuito grampeador.

No Capítulo 5 é desenvolvida a modelagem orientada ao controle do sistema, incluindo o modelo médio do estágio de potência, a modelagem do sensor *True RMS* e a obtenção das funções de transferência necessárias ao projeto da malha de controle.

O Capítulo 6 trata do dimensionamento do protótipo, incluindo a escolha dos componentes necessários para a construção do sistema e a definição dos parâmetros elétricos e mecânicos.

No Capítulo 7 são apresentados os resultados experimentais obtidos a partir da montagem do protótipo, incluindo formas de onda, avaliação do desempenho, estudo da operação somadora e subtratora e a análise da eficiência alcançada.

Por fim, o Capítulo 8 apresenta a conclusão geral do trabalho, destacando as contribuições alcançadas, as limitações observadas e as possibilidades de continui-

dade da pesquisa.

2 REVISÃO BIBLIOGRÁFICA

2.1 INTRODUÇÃO

Este capítulo apresenta uma revisão bibliográfica sobre os principais conceitos relacionados aos transformadores híbridos e às técnicas de regulação de tensão utilizadas em sistemas de distribuição. Inicialmente, são discutidos os fundamentos da qualidade da energia elétrica e os métodos tradicionais de controle de tensão. Em seguida, são abordadas as arquiteturas, topologias e princípios de operação dos transformadores híbridos, bem como as diferentes estratégias de controle e técnicas de integração entre o transformador e o conversor eletrônico de potência. Por fim, apresenta-se um levantamento das soluções CA/CA diretas encontradas na literatura, destacando suas características, limitações e aplicações relevantes. Ao final do capítulo, é introduzida a topologia escolhida neste trabalho.

2.2 REGULAÇÃO DE TENSÃO DA REDE DE DISTRIBUIÇÃO

Diante do cenário de crescente participação de fontes renováveis, expansão da GD e aumento da complexidade operacional dos sistemas de distribuição, a regulação dos níveis de tensão torna-se um aspecto central para a garantia da qualidade do fornecimento de energia elétrica. No contexto brasileiro, as diretrizes e limites associados à qualidade da energia são estabelecidos pela ANEEL, por meio de procedimentos específicos que definem faixas de tensão aceitáveis, indicadores de desempenho e critérios para avaliação da conformidade ao longo do tempo.

Nesse sentido, o Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST) consolida as referências normativas para o planejamento, operação e avaliação da rede de distribuição, incluindo os parâmetros relacionados à qualidade da tensão em regime permanente e transitório. A seguir, são apresentados os principais conceitos e limites definidos no Módulo 8 do PRODIST, bem como os indicadores utilizados para monitorar desvios de tensão e sua evolução recente no sistema elétrico brasileiro.

No Módulo 8 do PRODIST, da ANEEL, são tratados os principais fenômenos relacionados à qualidade da energia elétrica em regime permanente e transitório, com o objetivo de garantir a conformidade e o fornecimento adequado aos consumidores. Esses fenômenos são divididos em duas categorias principais: regime permanente e regime transitório.

No que se refere ao regime permanente, o módulo estabelece os limites para os níveis de tensão, classificando-os como adequados, precários e críticos. Para monitorar e avaliar a conformidade desses níveis, são definidos indicadores individuais e coletivos, critérios para medição e registro, bem como prazos para compensação ao

consumidor nos casos em que os limites estabelecidos sejam excedidos. Os principais indicadores são o índice de Duração Relativa da Transgressão para Tensão Precária (DRP) e o índice de Duração Relativa da Transgressão para Tensão Crítica (DRC), que avaliam a frequência e a duração das violações em relação aos limites aceitáveis. Esses índices são essenciais para garantir o registro adequado de irregularidades e permitir ações corretivas eficazes.

Outro fenômeno no regime permanente é a flutuação de tensão, também conhecida como *flicker*, caracterizada por variações aleatórias, repetitivas ou esporádicas no valor eficaz ou no pico da tensão instantânea. Essas variações podem gerar desconforto visual e até mesmo prejudicar o funcionamento de equipamentos sensíveis. Para a avaliação e controle do *flicker*, utilizam-se dois indicadores principais: Severidade de Flutuação de Tensão de Curta Duração (PST), que mede a severidade das variações em intervalos de 10 minutos, e Severidade de Flutuação de Tensão de Longa Duração (PLT), que calcula a média ponderada dessas variações ao longo de 2 horas.

Já no regime transitório, são abordadas as Variações de Tensão de Curta Duração (VTCD), que correspondem a desvios significativos na amplitude do valor eficaz da tensão, com duração inferior a três minutos. As VTCD englobam eventos como afundamentos de tensão, elevações de tensão e interrupções momentâneas de tensão.

A ANEEL define os limites de tensão para os sistemas elétricos no Brasil, estabelecendo valores de referência para a avaliação da qualidade da tensão de fornecimento. Nesse contexto, a Tabela 1 apresenta os principais limites de tensão adequada, precária e crítica, para tensões iguais ou superiores a 230 kV. Para essa classe de tensão, considera-se adequada a operação quando a tensão de leitura situa-se na faixa de $\pm 5\%$ em relação à tensão de referência. Fora desse intervalo, a condição de operação passa a ser classificada como precária ou crítica.+

Tabela 1 – Faixa de variação de tensão para pontos de Conexão em Tensão Nominal igual ou superior a 230 kV

Tensão de Atendimento	Faixa de Variação da Tensão de Leitura (TL) em Relação à Tensão de Referência (TR)
Adequada	$0,95 TR \leq TL \leq 1,05 TR$
Precária	$0,93 TR \leq TL < 0,95 TR$ ou $1,05 TR < TL \leq 1,07 TR$
Crítica	$TL < 0,93 TR$ ou $TL > 1,07 TR$

Fonte: ANEEL.

Para sistemas com tensão nominal igual ou superior a 69 kV e inferior a 230 kV, os limites de tensão classificados como adequada, precária e crítica são apresentados na Tabela 2. De acordo com esses critérios, a operação é considerada adequada quando a tensão de leitura permanece dentro da faixa de $\pm 5\%$ em relação à tensão de referência. Valores fora desse intervalo caracterizam condições de operação precária ou crítica.

Tabela 2 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal igual ou superior a 69 kV e inferior a 230 kV

Tensão de Atendimento	Faixa de Variação da Tensão de Leitura (TL) em Relação à Tensão de Referência (TR)
Adequada	$0,95 TR \leq TL \leq 1,05 TR$
Precária	$0,90 TR \leq TL < 0,95 TR$ ou $1,05 TR < TL \leq 1,07 TR$
Crítica	$TL < 0,90 TR$ ou $TL > 1,07 TR$

Fonte: ANEEL.

De forma análoga, para sistemas com tensão superior a 1 kV e inferior a 69 kV, os limites de tensão adequada, precária e crítica são definidos na Tabela 3. Nessa classe de tensão, considera-se adequada a operação quando a tensão de leitura se encontra no intervalo de -7% a $+5\%$ em relação à tensão de referência; fora dessa faixa, a condição de operação é classificada como precária ou crítica.

Tabela 3 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal superior a 1 kV e inferior a 69 kV

Tensão de Atendimento	Faixa de Variação da Tensão de Leitura (TL) em Relação à Tensão de Referência (TR)
Adequada	$0,93 TR \leq TL \leq 1,05 TR$
Precária	$0,90 TR \leq TL < 0,93 TR$
Crítica	$TL < 0,90 TR$ ou $TL > 1,05 TR$

Fonte: ANEEL.

Por fim, para sistemas de baixa tensão com níveis nominais de 220/127 V, os limites de tensão adequada, precária e crítica são apresentados na Tabela 4. Conforme esses critérios, a operação é considerada adequada quando a tensão de leitura permanece entre -8% e $+5\%$ da tensão de referência, sendo enquadradas como precárias ou críticas as condições que excedem esses limites.

Tabela 4 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal igual ou inferior a 1 kV (220/127)

Tensão de Atendimento	Faixa de Variação da Tensão de Leitura (Volts)
Adequada	$202 \leq TL \leq 231$ ou $117 \leq TL \leq 133$
Precária	$191 \leq TL < 202$ ou $231 < TL \leq 233$ $110 \leq TL < 117$ ou $133 < TL \leq 135$
Crítica	$TL < 191$ ou $TL > 233$ $TL < 110$ ou $TL > 135$

Fonte: ANEEL.

E para os sistemas com tensão 380/220V, os valores definidos de tensão adequada, precária e crítica são definidos na Tabela 5. Também é na faixa de -8% a $+5\%$ que os valores são considerados adequados, fora disso, entra em precária ou crítica.

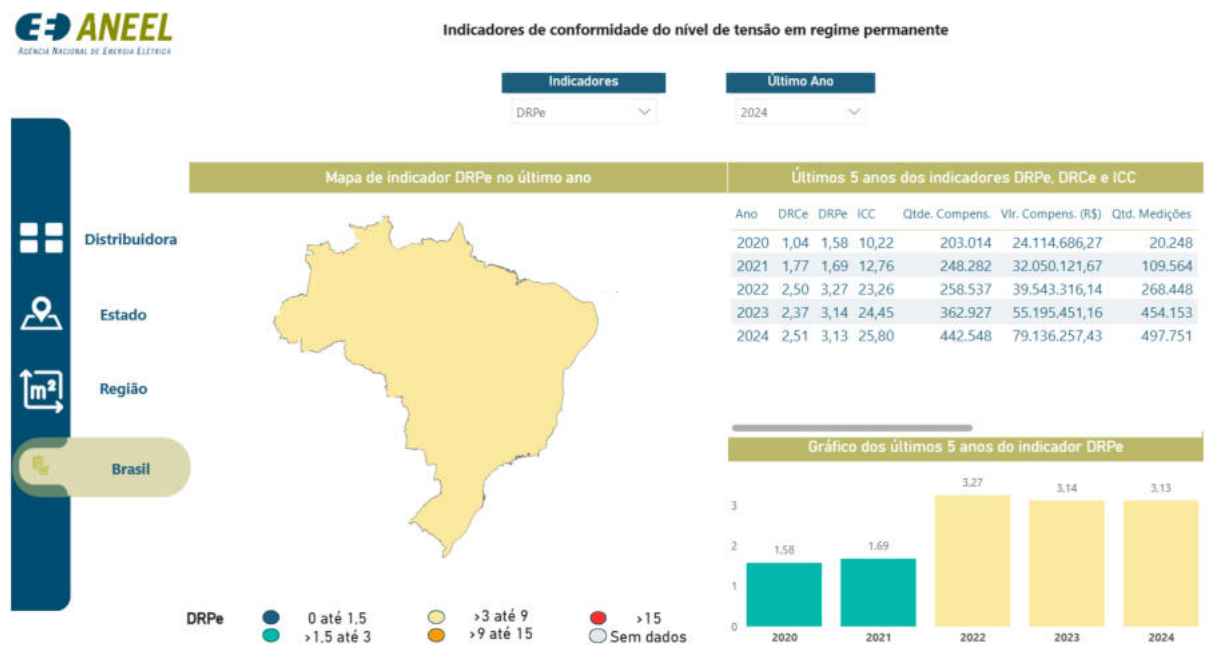
Tabela 5 – Faixa de variação de tensão para pontos de conexão em Tensão Nominal igual ou inferior a 1 kV (380/220)

Tensão de Atendimento	Faixa de Variação da Tensão de Leitura (Volts)
Adequada	$350 \leq TL \leq 399$ / $202 \leq TL \leq 231$
Precária	$331 \leq TL < 350$ ou $399 < TL \leq 403$ / $191 \leq TL < 202$ ou $231 < TL \leq 233$
Crítica	$TL < 331$ ou $TL > 403$ / $TL < 191$ ou $TL > 233$

Fonte: ANEEL.

Os indicadores de DRP disponibilizados pela ANEEL são apresentados na Figura 3, referentes aos anos de 2020, 2021, 2022, 2023 e 2024. O DRP, que indica o tempo relativo em que os níveis de tensão estão fora dos limites aceitáveis, apresentou valores crescentes: 1,58 (2020), 1,69 (2021), 3,27 (2022), 3,14 (2023) e 3,13 (2024). Isso reflete um desafio crescente do setor elétrico em manter níveis de tensão adequados.

Figura 3 – Indicadores de DRP de 2020-2024.

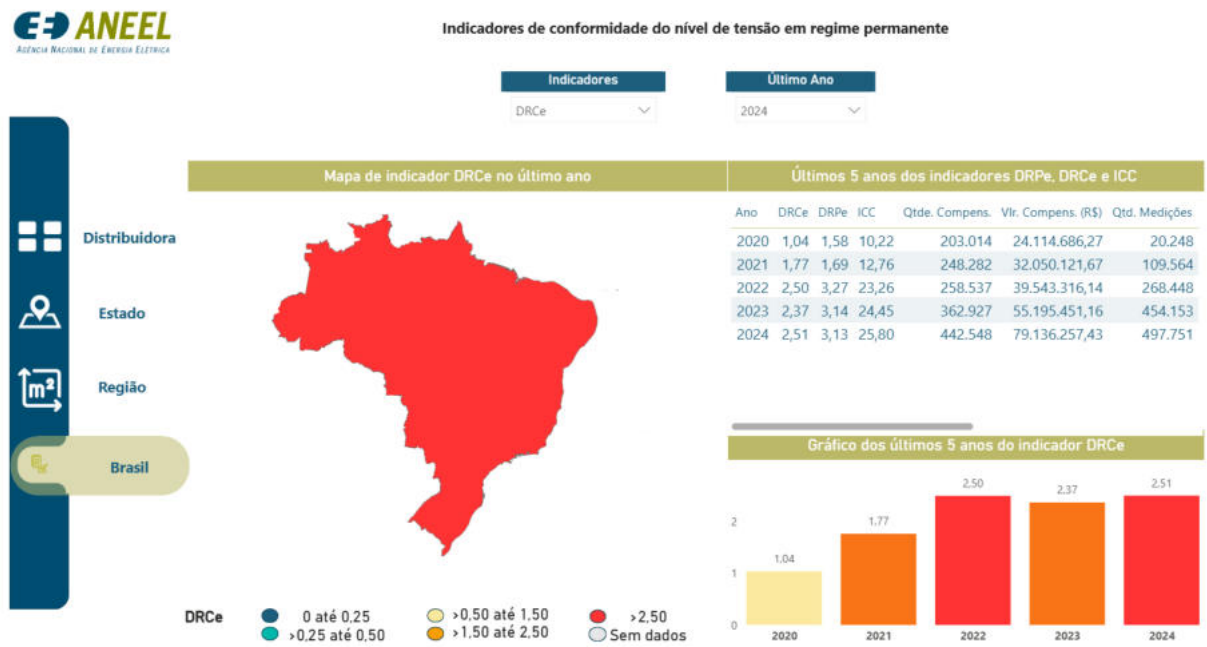


Fonte: (ANEEL, 2024).

Os dados fornecidos pela ANEEL sobre o DRC são apresentados na Figura 4 e também demonstram um aumento significativo entre os anos de 2020 e 2024. Em 2020, o valor era de 1,04, crescendo para 1,77 em 2021 e atingindo 2,50 em 2022, antes de sofrer uma leve redução para 2,37 em 2023 e voltar a crescer para 2,51 em 2024. Esses números indicam uma piora nos índices de DRC, e indica desafios na

manutenção da qualidade da energia elétrica.

Figura 4 – Indicadores de DRC de 2020-2024.



Fonte: (ANEEL, 2024).

Na prática, as quedas de tensão em sistemas de distribuição são bastante significativas, especialmente para alimentadores longos. Nos Estados Unidos, por exemplo, as diretrizes operacionais geralmente prescrevem uma tolerância de +5% da tensão nominal. Essa faixa se aplica em todos os sistemas de transmissão e distribuição, até o nível do cliente. Por exemplo, um cliente que recebe nominalmente 120 V deve esperar medir algo entre 114 e 126 V em sua queda de serviço (VON MEIER, 2006).

Os equipamentos mais utilizados para o controle de tensão na rede de distribuição de energia elétrica incluem o sistema de excitação das máquinas síncronas, bancos de capacitores e reatores, transformadores com tap de derivação variável e compensadores estáticos.

O sistema de excitação das máquinas síncronas, presentes em geradores e compensadores, permite o ajuste da tensão terminal por meio do controle da corrente de campo, contribuindo para a regulação da potência reativa. Do ponto de vista de perfil de tensão de regime permanente, estabilidade de tensão e estabilidade transitória, o uso de geradores síncronos controlados por tensão proporciona melhor desempenho da rede, além de permitir uma maior capacidade máxima permissível de GD (NASCIMENTO; SILVA, 2004).

Os bancos de capacitores e reatores são amplamente empregados para compensação de reativos, melhorando o fator de potência e estabilizando os níveis de tensão. Os bancos de capacitores são controlados por meio de comutação, sendo

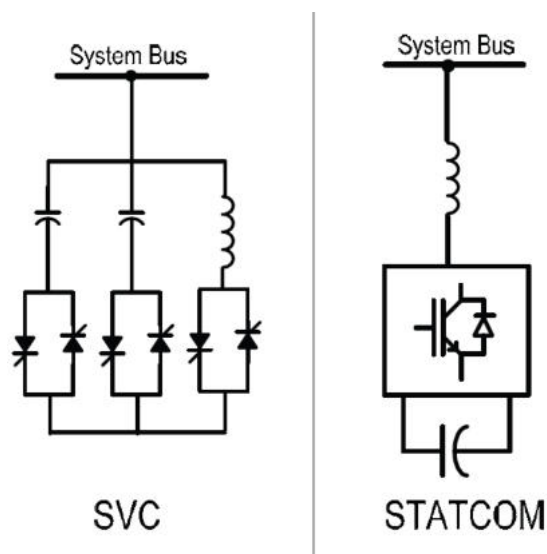
inseridos ou retirados do sistema conforme a necessidade. Os modelos mais simples e comuns são frequentemente utilizados no nível de distribuição. Esses capacitores podem ser controlados de forma automática, seja pela detecção de variáveis locais, como tensão ou corrente, ou de maneira mais básica, com base no horário do dia, que muitas vezes apresenta uma boa correlação com o padrão de carga. Em geral, esses dispositivos capacitivos são conectados em paralelo com a carga (VON MEIER, 2006).

Os transformadores com taps de derivação variáveis, que podem ser equipados com um Comutador de Taps sob Carga (LTC, *Load Tap Changer*), permitem ajustes graduais da tensão ao longo da rede, possibilitando uma adaptação dinâmica às variações de carga. As derivações do transformador fornecem uma relação de voltas variável e, portanto, uma quantidade variável de mudança de tensão. A derivação é simplesmente onde o condutor se conecta à bobina do transformador no lado secundário ou de carga. Ao mover a derivação para cima ou para baixo, o número efetivo de voltas desse enrolamento do transformador é alterado. Esse mecanismo, geralmente possui um número limitado de configurações discretas que podem ser ajustadas pelos operadores de distribuição de acordo com as condições no circuito (VON MEIER, 2006). O ajuste de tensão com comutadores é a forma mais comum até hoje de controlar um parâmetro da rede. Os comutadores mecânicos em carga ainda são a solução padrão, apesar de desvantagens como arco, alto custo de manutenção e operação lenta (BURKARD; BIELA, 2015). Comutadores de derivação assistidos eletronicamente ou totalmente eletrônicos foram desenvolvidos para superar esses problemas, mas ainda não têm uma participação de mercado perceptível (FAIZ; SIAHKOLAH, 2011).

Os dispositivos tradicionais de regulação de tensão, incluindo LTC e bancos de capacitores comutados, são lentos e só podem operar algumas vezes por dia durante sua vida útil. Portanto, eles não podem satisfazer os requisitos de regulação de tensão com fontes fotovoltaicas flutuantes ou carregadores de Veículo Elétrico (EV, *Electric Vehicle*) em redes de distribuição ativas (ADNs) (DIVAN; KANDULA, 2016; KABIRI *et al.*, 2015; DIVAN; MOGHE; PRASAI, 2014a; KATIRAEI; AGUERO, 2011).

Já os compensadores estáticos, como o Compensador VAR estático (SVC, *Static VAR Compensators*) e o Compensador Síncrono Estático (STATCOM, *Static Synchronous Compensator*), oferecem uma solução moderna e eficiente baseada em eletrônica de potência, proporcionando resposta rápida e precisa às flutuações de tensão, sendo especialmente úteis em redes com alta penetração de fontes renováveis. O surgimento da eletrônica de potência, especialmente para o controle de acionamentos de motores, permitiu o desenvolvimento de técnicas de compensação de potência reativa mais rápidas, precisas e dinâmicas. Como resultado, as redes de distribuição passaram a adotar compensadores dinâmicos de potência reativa mais complexos e de maior custo, como o SVC e o STATCOM (BALA *et al.*, 2012) sendo que, na Figura 5, são apresentadas as principais configurações.

Figura 5 – SVC e STATCOM configuração.



Fonte: (BALA *et al.*, 2012).

Um sistema de transmissão CA que incorpora a eletrônica de potência, chamado Sistema de Transmissão CA Flexível (FACTS, *Flexible AC transmission systems*), pode fornecer melhor qualidade de energia e estabilidade dinâmica aprimorada de sistemas de transmissão e distribuição (SABER *et al.*, 2018a). A tecnologia FACTS oferece maneiras de modificar as características elétricas dos componentes de transmissão de forma significativamente mais rápida, inclusive em tempo real, aumentando a eficiência operacional e aliviando restrições sem a necessidade de adicionar novos equipamentos principais. Os dispositivos FACTS incluem diversas tecnologias, como compensação reativa, deslocamento de fase e controle de fluxo de energia (VON MEIER, 2006).

O HT é considerado parte da filosofia dos sistemas FACTS, pois desempenha funções avançadas de controle, como regulação de tensão, mitigação de harmônicas e gerenciamento de potência reativa. Embora os dispositivos FACTS sejam tradicionalmente associados a sistemas de transmissão, seus princípios podem ser aplicados em sistemas de distribuição, especialmente com o crescimento das *Smart Grids*.

2.3 FUNDAMENTOS DO TRANSFORMADOR HÍBRIDO

Ao considerar os novos padrões de uma cidade inteligente e seus sistemas de energia, é dada uma atenção especial ao transformador de energia, aos seus sistemas de controle e monitoramento, bem como ao gerenciamento de carga. As pesquisas recentes concentram-se principalmente na análise da influência espectral da corrente e da tensão dos consumidores da rede inteligente sobre o transformador de distribuição (REVA, 2021).

Os transformadores convencionais podem operar por um período de 30 a 40 anos em condições nominais (CIURIUC *et al.*, 2016), enquanto a vida útil dos conversores de potência pode ser de até 20 anos com um design orientado para a confiabilidade (ZHENG *et al.*, 2022). O transformador de distribuição é um dos componentes mais fundamentais da rede elétrica de distribuição. Embora seja relativamente barato, altamente confiável e eficiente, ele apresenta algumas limitações que estão se tornando cada vez mais relevantes com o aumento da penetração de unidades de GD. Dentre essas limitações, destacam-se a incapacidade de ajustar a tensão de saída, a significativa queda de tensão sob carga, o baixo desempenho em condições de deslocamento Corrente Contínua (CC) e desequilíbrio trifásico, a sensibilidade a harmônicos (BALA *et al.*, 2012).

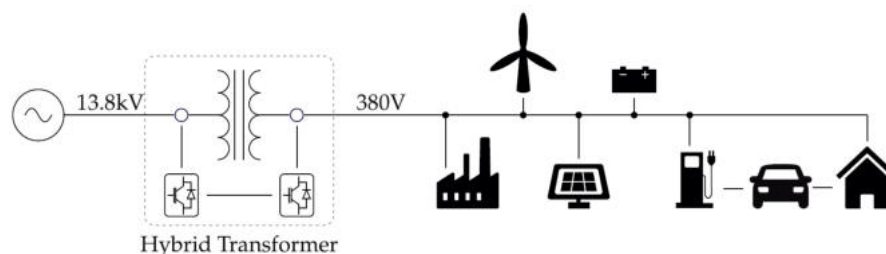
Os transformadores exercem diversas funções essenciais nos sistemas de distribuição de energia elétrica, como transformação de tensão, isolamento e desacoplamento de ruído. Contudo, os transformadores convencionais de 60 Hz utilizados nos sistemas de distribuição atuais não oferecem proteção adequada para cargas digitais contra problemas de qualidade de energia, como afundamentos, elevações e distorções de tensão (AELOIZA *et al.*, 2003). Além disso, a tensão nos lados primário e secundário é influenciada pela magnitude e característica da carga, resultando em instabilidade que compromete a qualidade da energia fornecida. Os transformadores convencionais também apresentam limitações quanto ao isolamento de faltas, o que pode comprometer a integridade do sistema elétrico (LIU *et al.*, 2018).

Nesse contexto, os HTs surgem como uma evolução dos transformadores convencionais, incorporando módulos compostos por circuitos eletrônicos de potência com classificação fracionária (BALA *et al.*, 2012). O conceito de HT monofásico foi apresentado em (AELOIZA *et al.*, 2003) há mais de duas décadas. As principais vantagens dessas topologias incluem maior flexibilidade, confiabilidade aprimorada e escalabilidade para diferentes aplicações (KANDULA *et al.*, 2012). A principal dificuldade é que, apesar de suas limitações, os transformadores eletromagnéticos são projetados para suportar condições de operação adversas, como sobretensões e sobrecorrentes, características de difícil implementação em sistemas baseados em circuitos eletrônicos de potência (SHI *et al.*, 2024).

Um HT é uma solução alternativa e potencialmente econômica para diversos dispositivos de controle em redes de distribuição. Esse equipamento integra as características de um Transformador Convencional de Baixa Frequência (LFT, *Line-Frequency Transformer*), incorporando um conversor de potência parcialmente fracionado, o que permite a adição de recursos avançados de controle ao transformador. O conceito de HT, ilustrado na Figura 6, combina as funcionalidades tradicionais de um LFT com as capacidades regulatórias oferecidas pelos conversores de potência modernos, possibilitando regulação dinâmica de tensão CA, compensação de potência reativa e a

interface com dispositivos de armazenamento de energia (BALA *et al.*, 2012).

Figura 6 – Conceito de HT.



Fonte: (CARRENO *et al.*, 2021).

O HT equipado com um conversor de potência parcialmente dimensionado pode oferecer serviços semelhantes aos de transformadores convencionais, porém limitado à fração da potência para a qual o conversor foi projetado. Essa fração geralmente varia entre 5% e 20%, dependendo das especificações do projeto e da aplicação (ZHENG *et al.*, 2022).

Se for considerado apenas uma regulação de tensão de $\pm 10\%$, o conversor de eletrônica de potência pode ser dimensionado para apenas uma fração (geralmente em torno de 10–20%) da potência nominal do transformador. Isso reduz significativamente o custo e a complexidade do conversor, mantendo alta eficiência. Por exemplo, para um sistema de 13,8 kV, se um conversor de potência total tiver que ser utilizado, a tensão de pico que seria vista pelos interruptores seria de cerca de 19 kV. No entanto, se o conversor for dimensionado para apenas 10% da tensão de pico, a tensão de bloqueio é reduzida para menos de 2kV (BALA *et al.*, 2012).

Normalmente, a proteção das redes de Baixa Tensão (BT) contra curtos-circuitos é baseada em fusíveis e/ou disjuntores, que possuem uma característica de acionamento configurável. A seletividade é um aspecto importante desse esquema de proteção: quando ocorre uma falha, apenas o dispositivo de proteção a montante mais próximo deve ser acionado para conter os efeitos de uma falha na menor seção possível da rede (HUBER; KOLAR, 2019).

Avanços têm sido alcançados em pesquisas relacionadas a conceitos de proteção (BURKARD; BIELA, 2020) e ao design de hardware (BURKARD; BIELA, 2015). No entanto, ainda não existem normas específicas que determinem de forma definitiva as proteções necessárias para HTs. Em (BURKARD; BIELA, 2020), foram determinados os requisitos de proteção a partir de cenários realistas de falhas e desenvolvem um conceito de proteção específico para um protótipo de HT de 100 kVA. Este conceito é implementado e validado por meio de simulações e experimentos, garantindo que o HT possa suportar sobretensões e sobrecorrentes significativas durante surtos de tensão ou curtos-circuitos.

Essa ideia atende aos requisitos dos dispositivos Reguladores Automáticos de Tensão (AVR, *Automatic Voltage Regulator*) modernos e representa uma alternativa atraente e competitiva em termos de custo e confiabilidade em relação às soluções SST, que têm sido amplamente estudadas. Com a eletrônica de potência dimensionada de forma fracionária, o HT oferece uma solução mais econômica e eficiente do que o SST, tornando-se uma opção mais adequada para aplicações de curto prazo (BURKARD; BIELA, 2018; DIVAN; MOGHE; PRASAI, 2014b).

2.3.1 Principais diferenças do LFT, SST e HT

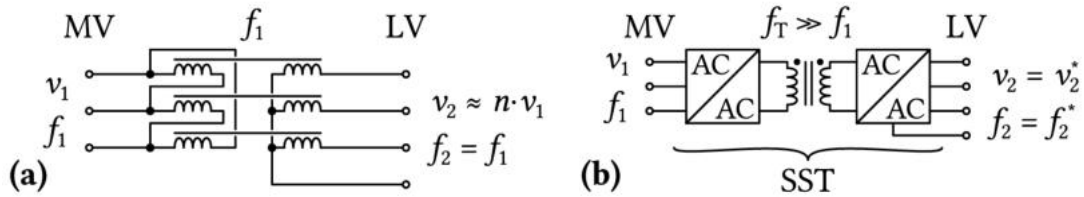
Os HTs e os SSTs tem ganhado destaque como alternativas aos LFTs, e diversas pesquisas têm sido conduzidas para explorar novas tecnologias e melhorar o desempenho desses equipamentos. O SST e o HT são alternativas promissoras ao LFT em redes inteligentes (ZHENG *et al.*, 2022). Um SST também é conhecido como transformador eletrônico, transformador eletrônico de potência, transformador inteligente, roteador de energia, entre outros é uma interface eletrônica de potência entre um sistema de Média Tensão (MT) e um sistema de BT, que fornece isolamento galvânico por meio de um Transformador de Média Frequência (MFT, *Medium-Frequency Transformer*) (HUBER; KOLAR, 2019).

As rápidas flutuações de tensão na extremidade da rede, resultantes do aumento da penetração de Energia Solar Fotovoltaica (PV, *Solar Photovoltaic*) e EV, são difíceis de gerenciar para os comutadores de derivação de carga mecânica. Portanto, juntamente com a tendência de mais Sistema de Armazenamento de Energia em Bateria (BESS, *Battery Energy Storage System*) na rede, a controlabilidade e a capacidade de integração de armazenamento do SST e HT são de grande interesse. O SST apresenta isolamento de média frequência, controlabilidade total para regulação de tensão, compensação de potência reativa e capacidade de integração com sistemas de BESS em configurações multiportas. O HT, possui um conversor parcialmente avaliado para controlabilidade fracionária e pode integrar um BESS menor (ZHENG *et al.*, 2022).

Os estágios eletrônicos de potência permitem o controle de faixa completa das tensões e correntes terminais e, portanto, dos fluxos de potência ativos e reativos. Em contraste com um LFT, os estágios do conversor eletrônico de potência do SST permitem o controle completo das tensões e correntes terminais, influenciando diretamente os fluxos de potência ativos e reativos (HUBER; KOLAR, 2019). A Figura 7 apresenta essa diferença esquematicamente.

O SST normalmente transfere a potência completa em três estágios eletrônicos de potência (CA/CC, CC/CC, CC/CA), incluindo um transformador de média frequência. Esse tipo de transformador permite um controle altamente dinâmico e contínuo de tensão, potência ativa e reativa entre zero e os valores nominais (BURKARD; BIELA, 2018).

Figura 7 – Visão dos esquemas (a) LFT típico conectado em estrela delta e (b) de um SST.



Fonte: (HUBER; KOLAR, 2019).

A principal tarefa dos LFTs em redes de distribuição é fornecer separação galvânica e escala de tensão com perdas muito baixas. Assim, as eficiências típicas dos LFTs de 1000 kVA cheios de óleo ultrapassam 99% para a maior parte da faixa de carga (HUBER; KOLAR, 2019). Os SSTs processam toda a energia através dos estágios de conversão eletrônica e têm uma eficiência estimada em cerca de 97% (ZHENG *et al.*, 2020). O HT, por sua vez, processa apenas 5% a 20% da energia por meio de um conversor, permitindo que o restante flua pelo transformador. Com conversores de 99% de eficiência, a eficiência global do HT varia entre 98,6% e 98,9%, aproximando-se do desempenho do LFT (ZHENG *et al.*, 2022).

Conforme apresentado em (ZHENG *et al.*, 2022), para protótipos de SST e HT de MT com tensão de 7,2 kV e potência nominal de 50 kVA, o custo do SST é estimado em 86,2 \$/kVA, aproximadamente 3,4 vezes superior ao de um LFT. O HT, por outro lado, apresenta um custo estimado de 31,7 \$/kVA. Em termos de volume, o SST possui uma densidade de potência de 2,7 W/in³, cerca de 22% maior que a do LFT, que apresenta 2,2 W/in³. O HT apresenta dimensões semelhantes às do LFT, sendo apenas 5% a 10% maior devido à incorporação do conversor com classificação fracionária.

O preço estimado de um SST CA/CA é pelo menos 10 a 25 vezes superior ao de um LFT de mesma classificação. Considerando um LFT com eficiência de 99,5%, se o estágio eletrônico de potência processa apenas 20% da energia, para alcançar uma eficiência geral de 99%, o estágio eletrônico precisa ter uma eficiência de apenas 97%. Esse valor é relativamente fácil de ser alcançado por conversores eletrônicos de potência de estágio único (HUBER; KOLAR, 2019).

A confiabilidade dos diferentes transformadores varia de acordo com sua arquitetura. Os HTs com interruptores de transferência, são altamente robustos. Em caso de falha do conversor eletrônico de potência no HT, a energia ainda pode ser transferida pelo transformador convencional, garantindo a confiabilidade do sistema. Já a confiabilidade do SST depende de sua arquitetura, sendo que um design modular com módulos redundantes é preferido para garantir alta confiabilidade (ZHENG *et al.*, 2020).

(ZHENG *et al.*, 2021). O SST apresenta a menor vida útil entre os sistemas. No caso do HT, como o interruptor de transferência pode isolar o conversor em situações de falha, permitindo que o sistema opere como um LFT, a vida útil mais curta do conversor torna-se menos crítica (ZHENG *et al.*, 2022).

2.4 PRINCIPAIS CONFIGURAÇÕES DOS TRANSFORMADORES HÍBRIDOS

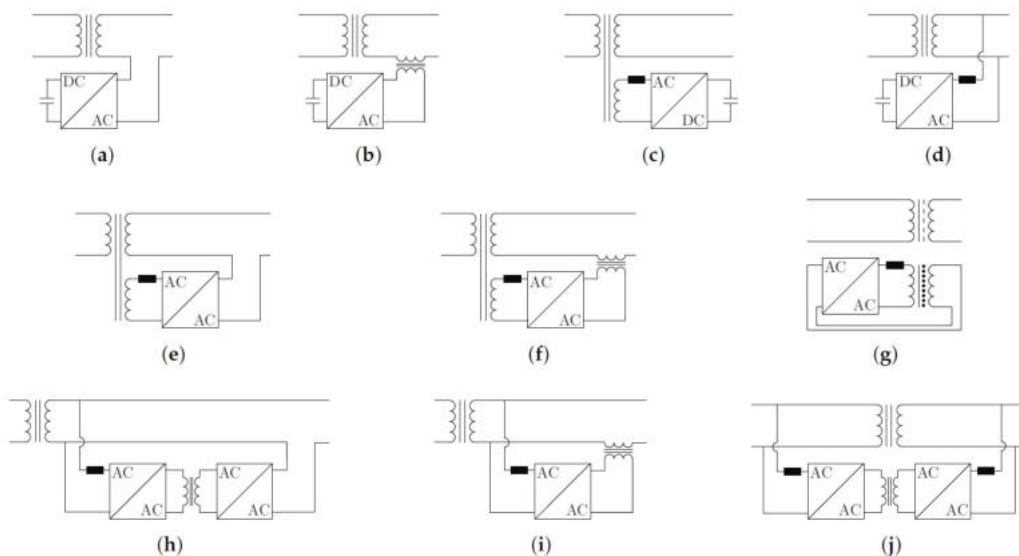
Diversas configurações de HT são encontradas na literatura, de certo modo, os HTs podem ser vistos como LFTs que incorporam um compensador de tensão em série e/ou um filtro ativo (HUBER; KOLAR, 2019). As configurações dos HTs são classificadas com base na fonte de energia para o conversor de potência, podendo derivar de um capacitor, dos enrolamentos primário, secundário ou auxiliar do LFT. Além disso, elas podem ser categorizadas pelo método utilizado pelo conversor para injetar energia na rede elétrica. Essa injeção pode ocorrer em série com a rede, em série com o Transformador de Acoplamento (TA), em configuração shunt ou por conexão direta ao núcleo do LFT (CARRENO *et al.*, 2021). A compensação também depende da topologia do conversor de potência, a qual será discutida na próxima seção.

Na Figura 8 são apresentadas as principais configurações dos HTs, sendo elas: (a) conversor conectado em série sem um TA, com compensação série; (b) conversor conectado em série com um TA, com compensação série; (c) conversor conectado ao núcleo do LFT, com compensação paralela; (d) conversor na configuração de derivação, com compensação magnética; (e) conversor conectado ao enrolamento auxiliar e em série sem TA, com compensação série e magnética; (f) conversor conectado ao enrolamento auxiliar e em série com TA, com compensação série e magnética; (g) conversor conectado a dois enrolamentos auxiliares, com compensação magnética; (h) conversor conectado ao lado secundário e em série sem TA, com compensação série e paralela; (i) conversor conectado ao lado secundário e em série com TA, com compensação série e paralela; e (j) conversor conectado a ambos os lados do LFT na configuração de derivação, com compensação paralela.

A compensação pode ocorrer em série ou em paralelo, com ou sem a utilização de TA. Na configuração em série, os dispositivos de compensação são conectados diretamente à linha de alimentação, permitindo que toda a corrente que flui para a carga passe por eles. Quando utilizado TAs possibilita um controle da injeção de energia na rede, e garante o isolamento do sistema. Na configuração em *shunt* a energia é injetada paralelamente à rede de forma eficaz. Por fim, a compensação magnética pode ser aplicada em ambos os casos, utilizando campos magnéticos para equilibrar a energia na rede.

HTs nos quais a energia é obtida a partir de capacitores em CC são apresentados na Figura 8(a)–(d). Independentemente da forma de conexão do conversor de energia, quando capacitores em CC são utilizados como fonte de energia, a opera-

Figura 8 – Configurações dos transformadores híbridos; (a) série sem TA; (b) série com TA; (c) núcleo do LFT; (d) derivação; (e) enrolamento auxiliar em série sem TA; (f) enrolamento auxiliar em série com TA; (g) dois enrolamentos auxiliares; (h) secundário em série sem TA; (i) secundário em série com TA; (j) ambos os lados do LFT em derivação.



Fonte: (CARRENO *et al.*, 2021).

ção do sistema fica restrita ao fornecimento de potência reativa. Para possibilitar o carregamento dos capacitores e a manutenção adequada do nível de tensão, torna-se necessário um controle adicional baseado no processamento de potência ativa (CARRENO *et al.*, 2021).

A configuração da Figura 8 (a) foi utilizado em (BALA *et al.*, 2012) para regular a tensão num protótipo de laboratório de 17 kVA, operando em 480/277 V. Nesta configuração não é necessário nenhum isolamento, pois o conversor está conectado entre o ponto neutro e o terminar do LFT. Na configuração da Figura 8 (b), é possível conectar uma linha de distribuição utilizando TAs, permitindo que o conversor de energia seja conectado à rede de média tensão (NEWMAN *et al.*, 2005). Essa configuração possibilita o uso de topologias de conversores trifásicos em vez de configurações monofásicas, o que reduz a quantidade de elementos conversores (OMAR; RAHIM, 2012). A conexão com o lado primário do LFT permite que o conversor de energia forneça serviços adicionais ao HT, como filtragem de harmônicos de tensão (CARRENO *et al.*, 2021).

Na Figura 8 (c) o conversor é conectado no enrolamento auxiliar do LFT, fornecendo também compensação magnética, o enrolamento do lado secundário e o enrolamento auxiliar compartilham o mesmo caminho do núcleo e, portanto, compartilham o mesmo fluxo magnético. Nesta configuração o circuito auxiliar pode ser projetado

com ramificações de filtros sintonizados, controlados de forma ativa, para atenuar de maneira eficaz as componentes harmônicas geradas por sistemas não lineares (LI *et al.*, 2017).

A configuração da Figura 8 (d) permite fornecer compensação *shunt* ao conectar o conversor de energia ao lado de baixa tensão do transformador de distribuição (BALA *et al.*, 2012). O Compensador Estático Distribuído (DSATATCOM, *Distributed Static Compensator*) de quatro braços e três níveis é conectado diretamente aos terminais de baixa tensão do LFT, um conversor de CC é integrado ao sistema, permitindo a conversão para CA e a injeção controlada de corrente na rede. Essa conexão facilita a compensação de correntes de neutro, a correção de desequilíbrios de carga e a mitigação de harmônicos (SABER *et al.*, 2018b).

As Figuras 8 (e)-(g) apresentam as configurações de HTs conectados aos enrolamentos auxiliares do LFT. A principal característica dessas configurações é que a presença do enrolamento auxiliar proporciona isolamento magnético, permitindo a síntese de uma tensão monofásica que pode ser conectada em série à linha de distribuição (CARRENO *et al.*, 2021). Na configuração da Figura 8 (e), o conversor de potência é conectado em série ao lado secundário do transformador quando este possui enrolamentos abertos, e a conexão do neutro é realizada no terminal do conversor de potência. A maioria das pesquisas tem se concentrado nessa configuração, além do registro de algumas patentes nessa mesma configuração (HAJ-MAHARSI *et al.*, 2017; HAJ-MAHARSI; BALA; TANG, 2017; BALA, 2018).

Na configuração da Figura 8(f), o conversor em série é integrado à rede de distribuição por meio de um TA. O enrolamento auxiliar, em conjunto com o TA, proporciona o isolamento do conversor de potência em relação à rede. Nessa configuração, para proteger o LFT contra distúrbios de tensão, o conversor pode ser conectado em série ao lado primário do transformador, permitindo sua adaptação ao nível de tensão nominal por meio do TA e a mitigação de distúrbios na rede de média tensão. No estudo apresentado em (HAJ-MAHARSI; BALA; TANG, 2017), foi desenvolvido um modelo detalhado dessa configuração, juntamente com um esquema de controle avançado que considera distúrbios de tensão e corrente.

A Figura 8 (g) apresenta uma alternativa às configurações anteriores, conhecido como Transformador Integrado de Eletrônica de Potência (PEIT, *Power Electronics Integrated Transformer*) e Transformador Ativo de Potência Personalizado (CPAT, *Custom Power Active Transformer*), na qual o conversor de potência é totalmente integrado ao LFT. Nesse caso, o conversor de potência retira sua energia de um enrolamento auxiliar, que, após ser processado, é injetado de volta no LFT por meio de um enrolamento auxiliar adicional (CARRENO *et al.*, 2021). Um PEIT monofásico é uma solução para o controle do fluxo de potência em sistemas de transmissão. Para aplicações trifásicas, a configuração é adaptada por meio da conexão de três PEITs monofásicos,

possibilitando o controle individual de cada fase (ELSAHARTY *et al.*, 2019). O CPAT, equipado com um conversor de energia, pode ser utilizado em sistemas de distribuição para controlar as formas de onda da corrente da rede e da tensão da carga, atuando simultaneamente como um transformador elevador ou abaixador entre a rede elétrica e a carga (ELSAHARTY; CANDELA; RODRIGUEZ, 2017).

As configurações das Figuras 8 (h)–(i) apresentam os HTs onde os conversores de potência são conectados a enrolamentos secundários ou primários do LFT. Como o conversor está conectado diretamente a um enrolamento do transformador, é necessário garantir isolamento para sintetizar uma tensão isolada em série. Isso pode ser feito utilizando TAs ou conversores de potência isolados (CARRENO *et al.*, 2021).

Na configuração da Figura 8(h), o conversor de potência retira energia do enrolamento do lado secundário e, após o processamento, a injeta em série na linha de distribuição. O sistema é composto por um transformador de frequência de linha associado a um conversor eletrônico de potência autoconectado ao lado secundário, sendo essa autoconexão viabilizada por meio de um Transformador de Alta Frequência (HFT, *High-Frequency Transformer*) ou MFT. Essa estrutura permite a implementação de uma estratégia de controle simplificada para compensar variações de tensão, tanto afundamentos quanto elevações, no lado da rede, garantindo a regulação contínua da tensão em CA (KANG *et al.*, 2017).

A configuração apresentada na Figura 8 (i) oferece compensação de corrente e tensão no lado de baixa tensão da rede. Para possibilitar a injeção de uma tensão em série na linha de distribuição, é necessário o uso de TA. Essa configuração é baseada tanto em conversores de potência do tipo CA/CA com barramento CC (BURKARD; BIELA, 2015) quanto em conversores CA/CA diretos trifásicos (PINTO *et al.*, 2016). Na Figura 8 (j), o conversor de potência é conectado tanto ao lado primário quanto ao lado secundário do LFT, utilizando conversores isolados por HFTs. Essa configuração é especialmente aplicada na integração de sistemas de energia renovável ou em situações em que se busca aumentar a capacidade do transformador sem a necessidade de substituí-lo (CARRENO *et al.*, 2021).

2.4.1 Interruptor de transferência

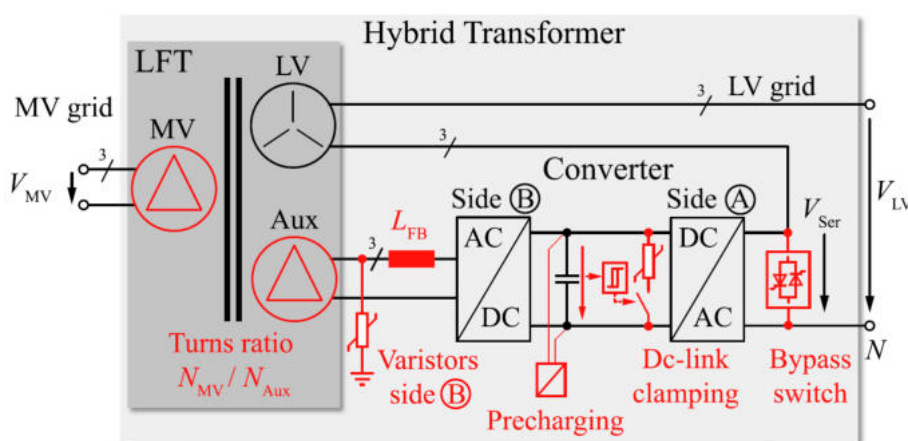
Uma característica fundamental do HT é a capacidade de que o conversor seja completamente ignorado em situações de falha. Nessa condição, o transformador passa a operar como um transformador convencional, garantindo a continuidade do fornecimento de energia (BALA *et al.*, 2012). Dessa forma, torna-se essencial a implementação de um interruptor de transferência, também denominado interruptor de *bypass*, para assegurar a operação ininterrupta do sistema.

Esse interruptor de *bypass* é um elemento indispensável do HT, pois permite o desvio do conversor possibilitando que o HT opere como um transformador convencio-

nal, alimentando a carga exclusivamente pelo enrolamento secundário. O interruptor de *bypass* atua como o principal dispositivo de proteção em situações de falha, como sobretensões ou curto-circuito (STRZELECKI; MATELSKI; TOMASOV, 2018).

Um interruptor de *bypass* fornece um caminho alternativo para a corrente durante condições curto-circuito na rede de BT e falhas no conversor. Sendo normalmente conectado em série ao conversor, conforme apresentado na Figura 9, na qual foram considerados dois dispositivos antiparalelos por fase. Cada tiristor deve ser capaz de conduzir a corrente eficaz necessária para o funcionamento da chave (BURKARD; BIELA, 2020).

Figura 9 – Topologia de um HT com interruptor *bypass*.

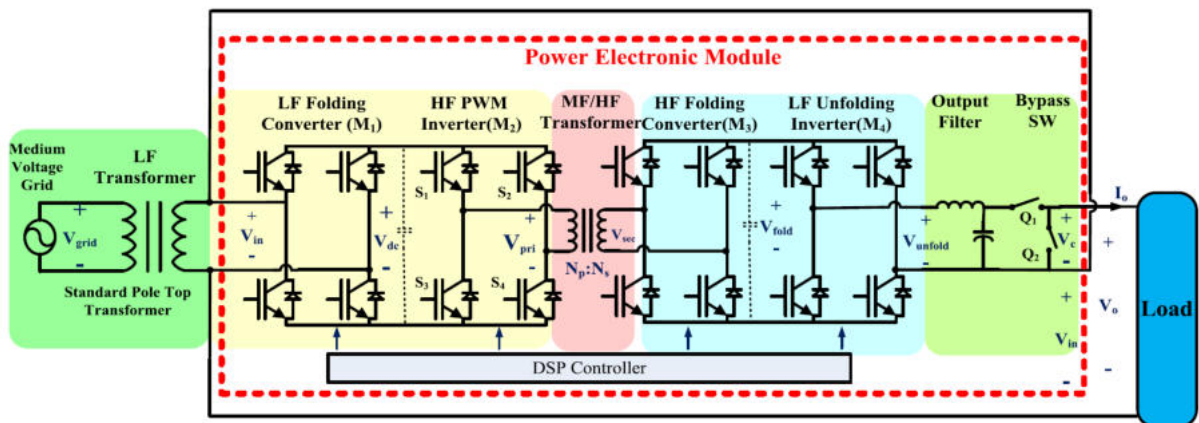


Fonte: (BURKARD; BIELA, 2020).

O módulo eletrônico de potência, conforme apresentado na Figura 10, opera no modo de compensação de tensão ou no modo de *bypass*. Durante o modo de *bypass*, a tensão do lado da rede (V_{in}) é conectada diretamente ao lado da carga, fechando o interruptor de *bypass* Q2 e abrindo o interruptor de *bypass* Q1. Quando ocorre uma variação na tensão do lado da rede, o interruptor de *bypass* Q2 é aberto e Q1 é fechado, ativando os interruptores por Modulação por Largura de Pulso (PWM, *Pulse-Width Modulation*) para fornecer a tensão de compensação necessária (V_c). O interruptor de *bypass* é ativado por um algoritmo de detecção de magnitude de tensão, o modo operacional de *bypass* e o modo de compensação são determinados pelas mudanças na magnitude da tensão na rede. Na configuração apresentada, dois Transistor bipolar de porta isolada (IGBT, *Insulated-gate bipolar transistor*) são utilizados como interruptores de *bypass*, identificados como Q1 e Q2.

A Figura 11 apresenta a topologia de um Transformador de rede controlável aterrado (G-CNT, *Grounded Controllable Network Transformer*), na qual são apresentados três interruptores de *bypass*. Esses interruptores consistem na associação de dois tiristores antiparalelos e um relé normalmente fechado, mantido aberto durante a

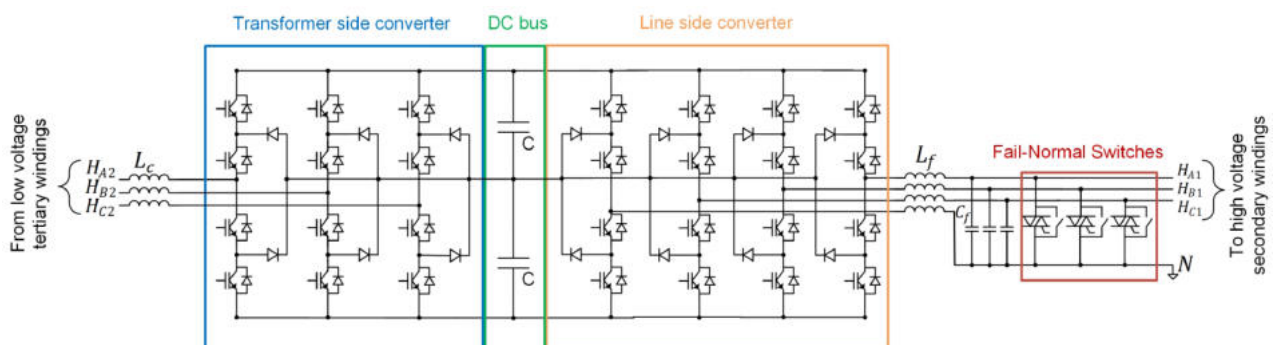
Figura 10 – Topologia de um HT com interruptor bypass.



Fonte: (KANG *et al.*, 2017).

operação do conversor. São conectadas entre a extremidade inferior dos enrolamentos secundários e o neutro. Este esquema oferece a dupla vantagem de ignorar e proteger o conversor contra correntes de falha destrutivas em caso de falha do sistema, além de garantir a funcionalidade básica do transformador em caso de falha da eletrônica de potência. O tempo de resposta da chave de *bypass* normal depende dos tiristores e é tipicamente da ordem de 5 a 10 μ s, enquanto o relé adicional fornece um caminho de condução de baixa perda, permitindo que o conversor seja ignorado por um período mais longo (MAUGER *et al.*, 2018).

Figura 11 – Topologia de um G-CNT.

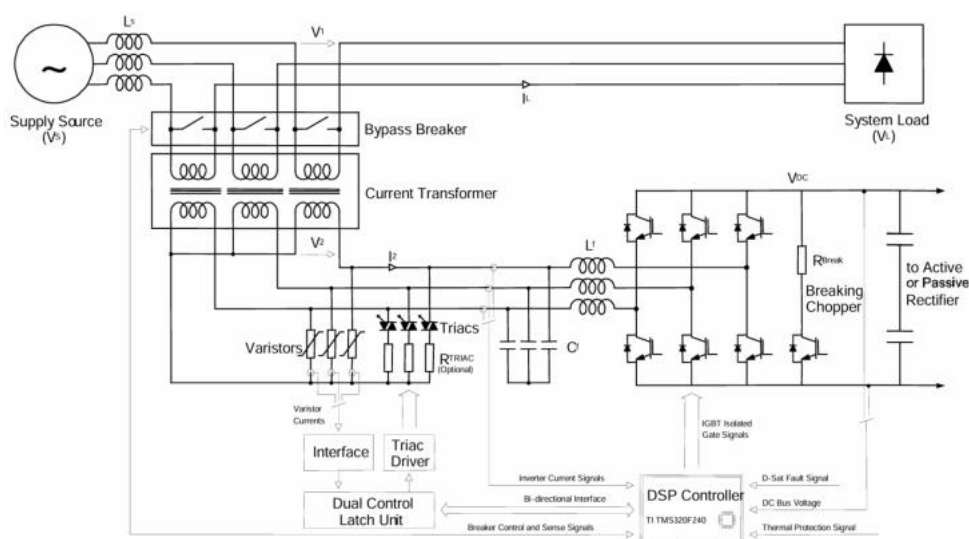


Fonte: (MAUGER *et al.*, 2018).

Na Figura 12 apresenta-se um esquema integrado de controle e proteção para inversores de injeção série utilizados em sistemas elétricos de potência. O objetivo principal é gerenciar falhas internas do inversor e mitigar os efeitos de distúrbios externos, tais como curtos-circuitos na rede elétrica. Em caso de falha, ocorre o disparo

direto do Triodo para Corrente Alternada (TRIAC, *Triode for Alternating Current*), que realiza o desvio do estágio do inversor (NEWMAN; HOLMES, 2001).

Figura 12 – Inversor de tensão com Injeção Série, juntamente com elementos de proteção integrados e controles.



Fonte: (NEWMAN; HOLMES, 2001).

Com base nos níveis de sobrecorrente definidos, o número de interruptores de *bypass* necessárias para a proteção do conversor auxiliar do HT depende do nível de tensão da interface com a rede elétrica. Conforme apresentado em (WIEMER; BIELA, 2023), na interface entre redes de média e baixa tensão, um único interruptor de *bypass* é suficiente para garantir a proteção do conversor auxiliar. Em contrapartida, quando o conversor auxiliar do HT é conectado à interface entre redes de alta e média tensão, torna-se necessária a utilização de dois interruptores de *bypass*, de modo a assegurar a proteção contra falhas críticas e elevados níveis de sobrecorrente.

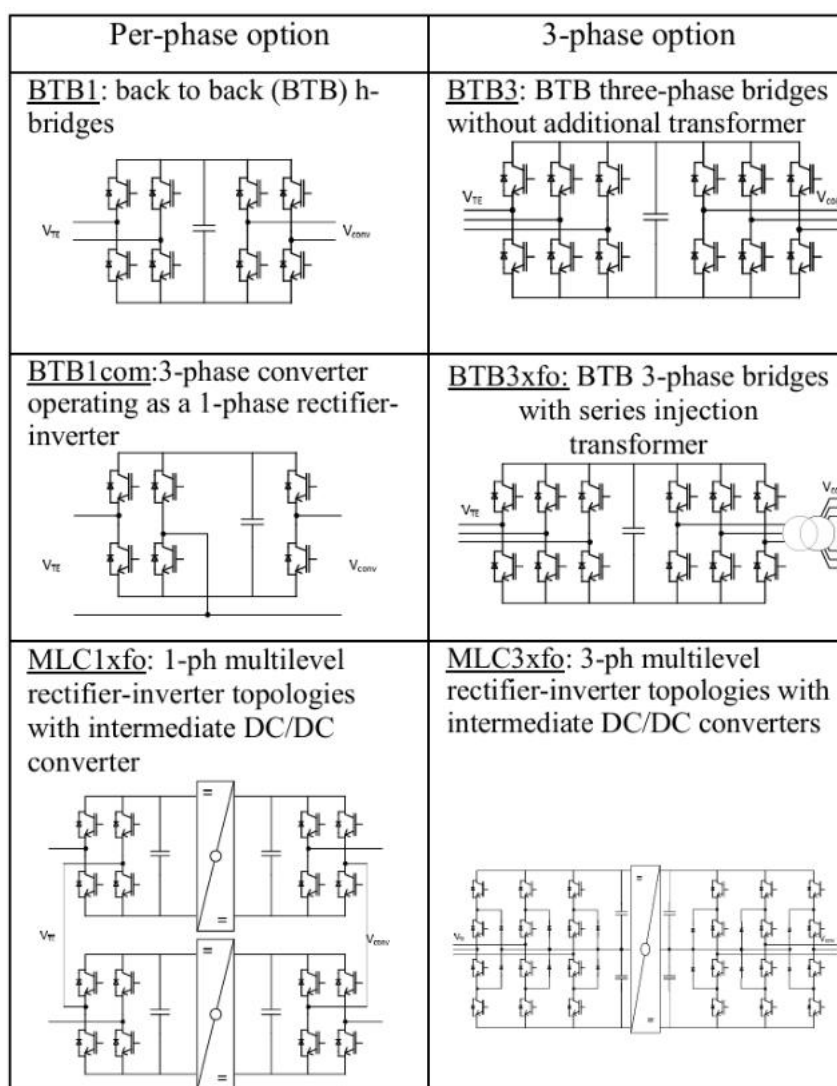
2.5 TOPOLOGIAS DE CONVERSORES DE POTÊNCIA APLICADOS EM TRANSFORMADORES HÍBRIDOS

Diversas topologias de HT são analisadas e comparadas a seguir. Devido às características estruturais desses transformadores, há diferentes configurações possíveis. Desde a introdução do conceito de HTs até o desenvolvimento de protótipos de laboratório nos últimos anos, suas topologias e estruturas passaram por diversas evoluções. Neste contexto, destacam-se quatro topologias principais: Conversor CA/CA com barramento CC, Conversor CC/CA, Conversor CA/CA com isolamento galvânico e Conversor CA/CA direto.

2.5.1 Conversor CA/CA com barramento CC

Algumas topologias de conversores CA/CA com barramento CC, também conhecidos como conversores *back-to-back*, são apresentados na Figura 13. Esta topologia é uma das mais utilizadas, devido ao fato de ser composta um estágio retificador e um estágio inversor. No entanto, uma desvantagem dessa configuração é a necessidade de um capacitor no barramento CC, o que pode aumentar o volume e o custo do sistema.

Figura 13 – Conversores *back-to-back*.



Fonte: (SASTRY; BALA, 2013).

Essa topologia de conversor foi introduzida anteriormente para regular a tensão de saída utilizando módulos de Eletrônica de Potência (PE, *Power Electronics*) nominais fracionários (SASTRY; BALA, 2013; BALA *et al.*, 2012). Além disso, um HT utilizando conversor de matriz foi proposto em (KANIEWSKI; FEDYCZAK; BENYSEK,

2014). O HT analisado contém duas unidades principais: a primeira é o transformador eletromagnético convencional, realizando um acoplamento eletromagnético, e a segunda é a topologia de reatância de matriz buck-boost, realizando um acoplamento elétrico na unidade HT. Na solução apresentada, a tensão de saída é transformada de duas maneiras: eletromagneticamente e eletricamente. Naquele trabalho foi apresentada uma descrição operacional, a análise teórica e os resultados dos testes experimentais de um modelo de laboratório de 2 kVA.

Em (POWER *et al.*, 2021) simularam-se as variações de tensão do alimentador de 11 kV no software PLECS. O conversor selecionado é composto por pontes H consecutivas, onde a ponte H do lado direito sintetiza a tensão de injeção na rede e a ponte H do lado esquerdo opera como um retificador ativo ou inversor de conexão à rede para equalizar o equilíbrio de potência do conversor por meio do transformador abaixador. Resultados experimentais indicaram uma queda e aumento de tensão de 10%.

Uma topologia *back-to-back* foi proposta em (BURKARD; BIELA, 2020), onde o lado A do conversor é conectado em série ao enrolamento BT. Um Inversor de Fonte de Tensão (VSI, *Voltage Source Inverter*) trifásico de quatro fios é considerado, fornecendo um fio neutro acessível. O conversor B é conectado a um enrolamento auxiliar do LFT. As especificações do HT são de 100 kVA, 20 kV–400 V, com uma faixa de controle da tensão da rede BT e potência ativa e reativa de $\pm 10\%$ são assumidas.

Um protótipo de laboratório de HT foi proposto em (BALA *et al.*, 2012), classificado em 480/277 V e 17 kVA foi construído e testado no laboratório da ABB. Um transformador monofásico foi acoplado a um conversor PE CA/CC programado com recursos avançados de controle para criar um HT monofásico.

O artigo de (STRZELECKI; MATELSKI; TOMASOV, 2018) apresenta o desenvolvimento de um conversor CA/CC/CA conectado em série com o enrolamento secundário de um transformador, operando como uma fonte de tensão aditiva no sistema de Alta Tensão (AT). O trabalho descreve o algoritmo de controle básico utilizado para o funcionamento do conversor, permitindo a injeção controlada de tensão em série com a rede elétrica. Além disso, são apresentados os resultados preliminares obtidos por meio de estudos de simulação computacional, realizados no software PSIM, que validam o comportamento do modelo proposto e demonstram sua viabilidade para aplicações práticas em sistemas de energia.

Um exemplo de projeto é apresentado em (LIU *et al.*, 2018) para um HT de 10kV/380V, 200kVA. Os resultados da simulação e do experimento são discutidos para verificar a topologia e o algoritmo de controle apresentados neste artigo. O HT tem capacidade de compensação de potência reativa e regulação de tensão. O conversor paralelo estabiliza a tensão do capacitor no lado CC e compensa a potência reativa no lado CA, enquanto o conversor em série regula a tensão de saída.

O trabalho de (PRYSTUPCZUK *et al.*, 2021) apresenta uma metodologia para desenvolver modelos de fluxo de potência de HT que facilitem a quantificação dos requisitos de controlabilidade para tensão, potência ativa e potência reativa. Uma topologia HT específica composta por um LFT trifásico de três enrolamentos acoplado a um conversor *back-to-back* é modelada como exemplo. As perdas no conversor *back-to-back* são representadas por meio de curvas de eficiência que são atribuídas individualmente aos dois módulos. O desempenho do modelo é ilustrado por meio de várias simulações de fluxo de potência que quantificam independentemente a regulação de tensão e os recursos de compensação de potência reativa para diferentes classificações de potência do conversor.

2.5.2 Conversor CC/CA

As topologias de conversores de energia apresentadas na Figura 14 baseiam-se em conversores CC/CA e são empregadas exclusivamente em configurações auto-suportadas. Dentre essas configurações, destaca-se a representada na Figura 14(d), na qual o conversor trifásico de dois níveis, ilustrado na 14(a), é utilizado para proporcionar a mitigação baseada em corrente.

A conexão do conversor à rede de baixa tensão permite a utilização de semicondutores de baixa tensão. Alternativamente, essa topologia pode ser conectada à rede de MT por meio das derivações do lado do solo do LFT, o que possibilita a redução do nível de tensão de conexão. Caso as derivações LFT não estejam disponíveis, a topologia pode ser conectada à rede de média tensão utilizando TA ou, alternativamente, por meio de chaves de MT (CARRENO *et al.*, 2021).

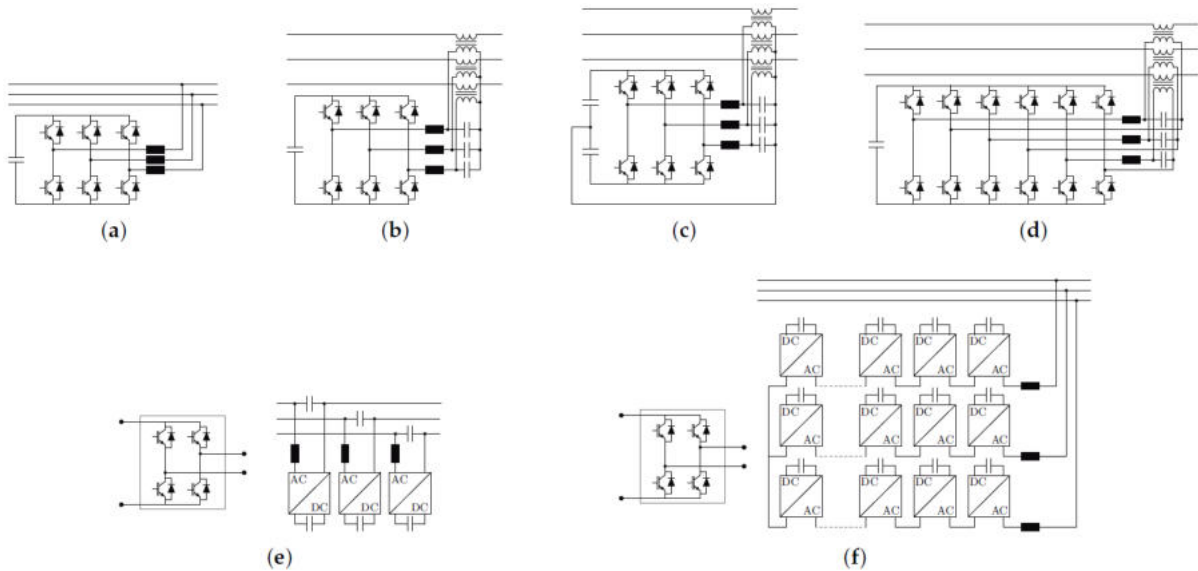
2.5.3 Conversor CA/CA com isolamento galvânico

O isolamento galvânico refere-se à separação elétrica entre dois circuitos, impedindo a passagem de corrente direta, mas permitindo a transferência de energia ou sinal por meio de mecanismos como campos magnéticos, eletromagnéticos ou ópticos.

De acordo com (KANG *et al.*, 2017), foi proposto um regulador de tensão em série para transformadores de distribuição, com o objetivo de compensar variações de tensão na rede. O esquema de controle desenvolvido pode ser facilmente integrado a transformadores convencionais, fornecendo compensação para afundamentos e elevações de tensão em sistemas de distribuição. Os resultados experimentais demonstraram que a compensação de tensão foi alcançada sem a necessidade de um link CC ou de capacitores eletrolíticos associados.

Devido ao processamento parcial de energia, o módulo PE apresenta uma classificação de tensão reduzida. Consequentemente, o transformador de média/alta frequência tem uma potência aparente menor em relação à carga. Assim, o sistema proposto representa uma solução viável para modernização de transformadores de

Figura 14 – Topologias de conversor de energia CC/CA. (a) Conversor trifásico de dois níveis. (b) Conversor trifásico de dois níveis com TAs. (c) Conversor trifásico de dois níveis com capacitor dividido e TAs. (d) Conversor de ponte H por fase com CC-Link comum. (e) Conversor de ponte H por fase com CC-Link independente. (f) Conversor de ponte H em cascata.



Fonte: (CARRENO *et al.*, 2021).

distribuição existentes, contribuindo para a melhoria da qualidade da energia em redes futuras, especialmente diante da crescente penetração de geração renovável e distribuída.

O módulo PE é composto por quatro conversores monofásicos em ponte H, um transformador média/alta frequência, um filtro de saída, interruptor de bypass estático e um controlador DSP, conforme ilustrado na Figura 10. Dois dos conversores de ponte H (M2, M3), conectados diretamente ao transformador, operam em alta frequência de comutação, enquanto os outros dois conversores (M1, M4) operam em baixa frequência. Para aplicações de maior potência, recomenda-se o uso de um MFT, enquanto para aplicações residenciais de baixa potência, um transformador HFT é mais adequado (KANG *et al.*, 2017).

2.5.4 Conversor CA/CA direto

No início da década de 1930, os conversores CA/CA surgiram na literatura como soluções de conversão direta de frequência, permitindo tensão e frequência variáveis para diversas aplicações industriais. A formulação teórica generalizada desses conversores foi estabelecida posteriormente em (GYUGYI, 1970). Mais tarde, com algumas modificações, foi denominado cicloconversor ou trocador de frequência. Circuitos de controle complexos, problemas de comutação, formas de onda de sinal de entrada e

saída distorcidas, potência reativa flutuante, fator de potência de entrada insatisfatório e frequência de saída limitada foram os principais problemas com esses conversores (KHANDAY; SEKHAR; MIR, 2022).

O principal benefício deste conversor em relação aos sistemas *back-to-back* (CA/CC/CA) é que ele não possui nenhum elemento de armazenamento intermediário, produz correntes de entrada senoidais e possui um fator de potência de entrada configurável (KHANDAY; SEKHAR; MIR, 2022). A principal dificuldade de empregar CA/CA usando interruptores rápidos e PWM sempre foi a estratégia de comutação, que permaneceu sem solução por muitos anos (SOEIRO *et al.*, 2011).

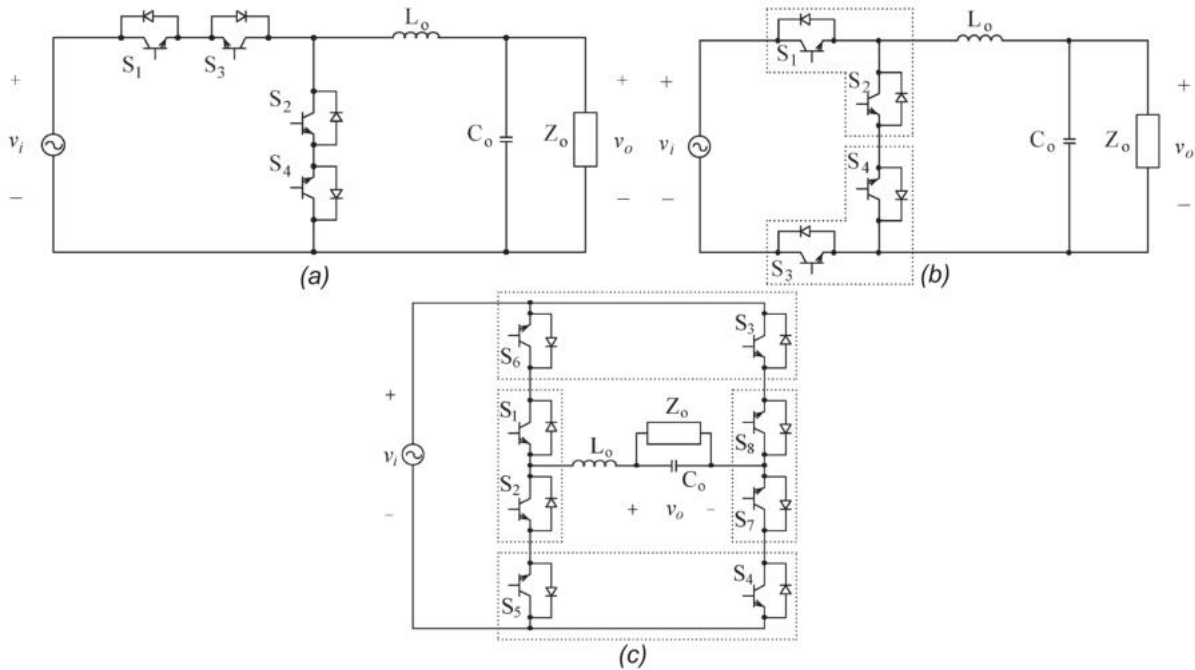
O artigo de (GUO *et al.*, 2023) apresenta um conversor CA/CA bipolar monofásico, composto por dois braços de *choppers* CA com simetria ímpar e uma estratégia de modulação unipolar. O conversor é capaz de fornecer ganho de tensão bipolar, o que o torna muito adequado para lidar com problemas de sobretensão e subtensão na rede elétrica. O conversor apresenta alta confiabilidade, pois supera os problemas de comutação. Graças à estratégia de modulação unipolar, o número de chaves operando em alta frequência em cada modo de operação é otimizado, de modo que as perdas totais de comutação podem ser efetivamente reduzidas, em teoria. Além disso, a simetria dos capacitores pode ser alcançada nos semiciclos positivo e negativo da tensão de entrada. Uma análise teórica detalhada, incluindo o processo de operação do conversor, considerações de projeto e cálculo de perdas de potência, é apresentada e validada por resultados experimentais.

Na Figura 15 são apresentadas algumas topologias de conversores CA/CA. A partir dessas topologias básicas, utiliza-se uma metodologia simples para possibilitar o uso de interruptores em configurações comerciais.

Os autores de (ZHANG *et al.*, 2023) enfatizam a aplicação de um conversor matricial CA/CA e comprovam sua capacidade de controlar a amplitude de tensão em uma configuração de laboratório trifásica de 50 V.

Um conversor PWM CA/CA é proposto em (AELOIZA *et al.*, 2003), e consiste em quatro IGBTs controlados com uma técnica de comutação de quatro etapas para obter uma operação sem a necessidade de grampeador. Um exemplo de projeto é apresentado para um transformador de 480 V/120 V, 5 kVA. Os resultados da simulação são discutidos e os resultados experimentais em uma unidade de 2 kVA são apresentados. Este conversor funciona como conversor CA Buck, o conversor PWM CA/CA demonstrou compensar até 50% de queda/aumento de tensão e distorção de tensão. Os resultados da simulação e experimentais confirmam a operação em alta velocidade da estratégia de controle e um bom desempenho.

Figura 15 – Topologias de conversores CA/CA direto. (a) Conversor buck padrão. (b) Conversor buck modificado para uso com módulos de comutação comerciais. (c) Conversor ponte completa.



Fonte: (SOEIRO *et al.*, 2011).

2.6 CARACTERÍSTICAS DO CONVERSOR APLICADO A UM TRANSFORMADOR HÍBRIDO PROPOSTO

A regulação dinâmica de tensão é um dos recursos mais importantes do HT (BALA *et al.*, 2012), sendo que este trabalho aborda exclusivamente o conversor para a regulação da tensão. O principal objetivo do sistema é garantir a regulação da tensão eficaz com compensação de $\pm 20\%$, sem a necessidade de sincronismo com a rede elétrica. Para isso, é proposto um protótipo experimental de laboratório utilizando um transformador monofásico de 2 kVA. A finalidade é projetar um conversor o mais simples possível, com um controlador de baixa complexidade, permitindo que, no futuro, essa solução possa ser prática e eficiente.

Para substituir um transformador convencional, que já opera com um bom desempenho, é fundamental desenvolver uma topologia simples, robusta e de fácil implementação. Esse aspecto é crucial, pois um sistema complexo pode dificultar sua adoção em aplicações reais. Como este é um tema relativamente novo, ainda não existem normas específicas para a aplicação de HT, o que torna o desenvolvimento de soluções práticas ainda mais desafiadoras.

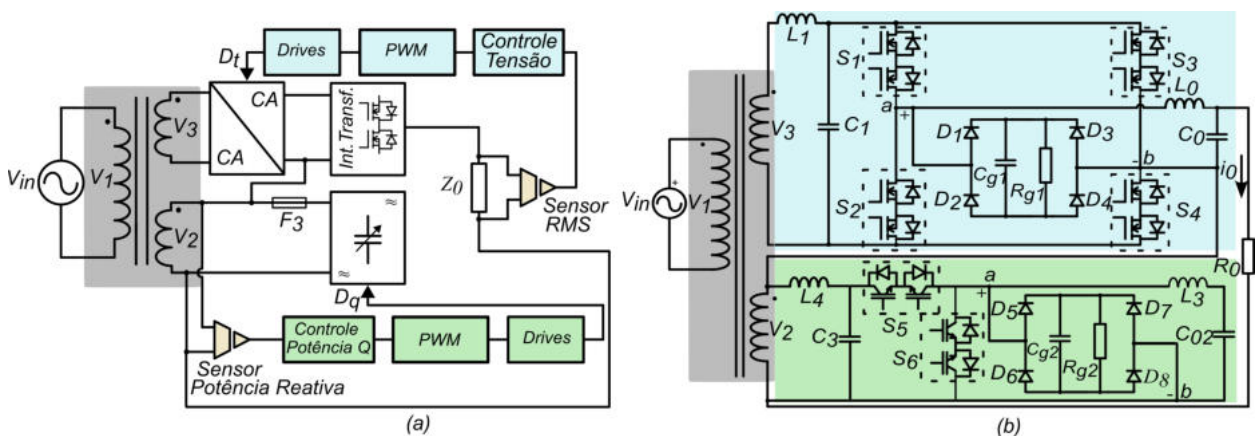
Apesar das publicações apresentadas, os HTs ainda estão longe de ser uma alternativa competitiva aos transformadores equipados com comutadores. Muitos as-

pectos, como o design do filtro e uma determinação abrangente de eficiência e volume, incluindo todos os componentes relevantes do sistema, ainda não foram investigados. Embora em teoria diferentes configurações e topologias de conversor para HTs sejam possíveis, a aplicabilidade prática é limitada pelos dispositivos semicondutores disponíveis e pela complexidade (BURKARD; BIELA, 2015).

A configuração escolhida para o conversor, conforme ilustrado na Figura 16 (e), envolve a conexão de um conversor de potência em série com o lado secundário do transformador, e o conversor é alimentado pelo enrolamento auxiliar, com o neutro ligado ao terminal do conversor. Ao operar em série, o conversor pode somar ou subtrair a tensão na carga, de modo a manter a saída estabilizada em 220 V de valor eficaz. Além disso, essa disposição possibilita a incorporação de outros conversores, ampliando a funcionalidade do sistema para a compensação de outros distúrbios na rede elétrica, como por exemplo a mitigação de harmônicos e regulação do Fator de potência (FP).

No sistema proposto, os interruptores de transferência desempenham um papel crucial na operação do conversor. São compostas por dois Transistor de Efeito de Campo Metal-Óxido-Semicondutor (MOSFET, *MetalOxide-Semiconductor Field-Effect Transistor*) conectados em anti-paralelo, garantido um interruptor de quatro quadrantes, sem necessidade de sincronismo com a rede elétrica. A topologia do conversor é do tipo CA/CA direto, para evitar o uso de dispositivos de armazenamento de energia. Sendo um conversor ponte completa, que é composto por dois braços, onde cada braço conta com dois interruptores que é composto por Transistor de Efeito de Campo Metal-Óxido-Semicondutor (MOSFET, *MetalOxide-Semiconductor Field-Effect Transistor*)s conectados em anti-paralelo, onde os interruptores de cada braço nunca podem comutar juntos. A topologia completa é apresentada na Figura 16.

Figura 16 – Topologia proposta do HT monofásico para regulação de tensão e correção do FP.



Fonte: Adaptado de (BARBI et al., 2025).

A Figura 16 apresenta duas partes complementares, na Figura 16(a) mostra apenas os blocos funcionais do sistema, incluindo os sensores utilizados para medir as grandezas elétricas e os blocos de controle responsáveis pela atuação do conversor. Já a Figura 16(b) apresenta a topologia dos conversores, evidenciando o arranjo dos braços da ponte completa, os indutores, os capacitores e os circuitos grampeadores. Embora ambas as partes façam parte do sistema integrado, neste trabalho concentra-se exclusivamente na análise e no desenvolvimento da função de regulação da tensão eficaz.

2.7 CONCLUSÃO

Neste capítulo, foi apresentada uma revisão dos conceitos fundamentais dos HTs, com o objetivo de fornecer embasamento teórico para o desenvolvimento deste trabalho. Inicialmente, discutiu-se a regulação de tensão na rede de distribuição, evidenciando os desafios enfrentados pelos sistemas convencionais diante da crescente demanda por maior eficiência e flexibilidade.

Em seguida, exploraram-se os fundamentos do HTs, destacando suas diferenças em relação aos LFTs e aos SSTs. Também foram abordadas as principais configurações e topologias aplicáveis aos HTs, incluindo o interruptor de transferência e as diversas topologias de conversores de potência, como os conversores CA/CA com barramento CC, conversor CC/CA, conversor CA/CA com isolamento galvânico e os conversores CA/CA diretos. Por fim, foram apresentadas as características específicas do conversor aplicado ao HT proposto neste trabalho.

3 ESTÁGIO DE POTÊNCIA

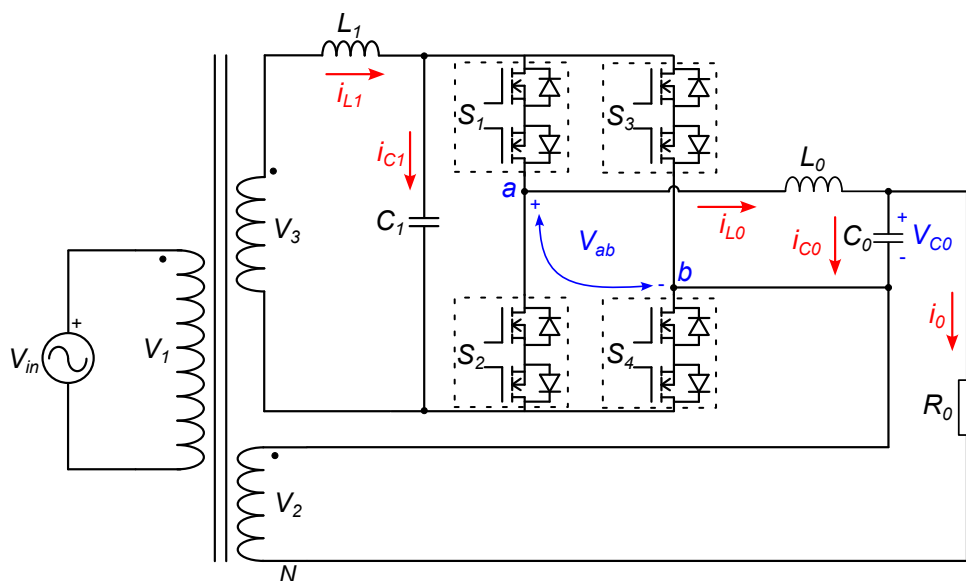
3.1 INTRODUÇÃO

Este capítulo apresenta a análise qualitativa e quantitativa do conversor CA/CA direto aplicado a um transformador monofásico híbrido. Inicia-se com a apresentação da topologia escolhida, para em seguida detalhar as etapas de operação, as principais formas de onda, a operação em modo de condução contínua e a estratégia de modulação. Posteriormente, dedica-se à modelagem média do conversor por meio da representação em espaço de estados, obtendo-se as equações que descrevem os valores médios das variáveis de estado em regime permanente. Tais equações são então simplificadas, o que permite a derivação de um circuito equivalente e uma análise detalhada do comportamento do circuito. Por fim, o capítulo aborda os esforços nos semicondutores e o cálculo das perdas, abrangendo perdas nos interruptores, diodos, indutores e capacitores.

3.2 TOPOLOGIA PROPOSTA

Para realizar o controle da tensão utilizando o HT, optou-se pelo conversor CA/CA em ponte completa, conforme apresentado na Figura 17. O conversor proposto é constituído de quatro interruptores dois indutores e dois capacitores. Os quatro interruptores, S_1 , S_2 , S_3 e S_4 , são bidirecionais em tensão e em corrente, sendo cada interruptor constituído por dois MOSFETs, que comutam em alta frequência.

Figura 17 – Topologia do HT proposta para a análise idealizada.



Fonte: Autor.

O conversor ponte completa CA/CA apresenta comportamento bidirecional, uma vez que a tensão de saída pode assumir valores positivos ou negativos em função do sinal modulante, permitindo a inversão de polaridade da tensão aplicada à carga. Uma das suas principais vantagens é a capacidade de operar diretamente com sinais CA, eliminando a necessidade de um barramento CC intermediário. Esse conversor é uma variação do conversor Buck, pois apresenta características abaixadoras de tensão.

Para a análise do circuito do conversor proposto, as correntes que fluem pelos indutores e capacitores são designadas como i_{L1} , i_{L0} , i_{C1} e i_{C0} , onde o índice 1 identifica o filtro de entrada e o índice 0 identifica o filtro de saída. O conversor em estudo opera em Modo de Condução Contínua (CCM, *Continuous Conduction Mode*), o qual garante que a corrente flua continuamente, mesmo durante as transições de polaridade da tensão de entrada e saída. Isso resulta em maior eficiência no processamento de potência, além de reduzir os esforços nos componentes.

Optou-se pela utilização da modulação PWM de três níveis para gerar os sinais de comando dos interruptores. Essa abordagem proporciona ao conversor um desempenho harmônico aprimorado, pois a tensão de saída do conversor oscila entre três níveis durante um ciclo fundamental completo (HOLMES; LIPO, 2003). Além disso, a modulação de três níveis oferece a vantagem adicional de reduzir o tamanho dos elementos do filtro de saída (C_0 e L_0), uma vez que a ondulação de tensão e corrente na saída ocorre predominantemente em uma frequência igual ao dobro da frequência de comutação do conversor.

Nessa topologia, o conversor processa apenas uma parcela da potência transferida pelo transformador, uma vez que a tensão V_{C0} , gerada pelo conversor, é aplicada em série com a tensão V_2 . Dessa forma, em função do estado de condução dos interruptores, a tensão V_{C0} pode somar-se ou subtrair-se à tensão V_2 , resultando na tensão aplicada à carga Z_0 . Isso oferece uma vantagem na seleção de semicondutores, pois não é necessário trabalhar com correntes ou tensões tão elevadas. A tensão V_{in} representa a tensão da rede aplicada nos terminais do primário do transformador. Sabendo que a tensão da rede elétrica pode variar de forma não uniforme, foi adotada uma variação máxima de mais 20% e menos 20% em relação à tensão eficaz nominal.

3.3 ANÁLISE QUALITATIVA

A análise das etapas de operação é apresentada de duas formas: quando a tensão do transformador é maior que 220 V eficaz e quando é menor que 220 V eficaz. Optou-se por realizar ambas as análises, uma vez que, embora a estratégia de modulação permaneça a mesma, os valores assumidos pela moduladora e a sequência de acionamento dos interruptores variam conforme a condição de operação do sistema.

A moduladora é ajustada dinamicamente em função da tensão medida na carga.

Quando a tensão encontra-se abaixo do valor de referência, a moduladora assume valores positivos. Quando a tensão excede o valor desejado, a moduladora assume valores negativos. Esse comportamento permite que a tensão aplicada à carga seja corrigida por meio da soma ou da subtração da tensão sintetizada pelo conversor. Essa variação define quais interruptores serão comutados no circuito, alterando o caminho da corrente e a transferência de energia.

A análise qualitativa do conversor ponte completa CA/CA pressupõe que todos os semicondutores são ideais e que as capacitâncias e indutâncias são suficientemente grandes para que a ondulação de tensão sobre o capacitor e a ondulação de corrente no indutor possam ser negligenciadas ao longo do período de comutação. Além disso, considera-se que o conversor opera em regime permanente, com carga puramente resistiva e frequência de comutação f_s muito superior à frequência da rede f_r . Nessas condições, as tensões de entrada e de saída podem ser consideradas constantes ao longo do período de comutação T_s .

3.3.1 Etapas de operação

Considerando a estratégia PWM de três níveis, o conversor apresenta quatro etapas de operação, as quais se repetem ao longo de cada semiciclo da rede. Essas etapas são descritas considerando apenas o semiciclo positivo, uma vez que os estados topológicos correspondentes ao semiciclo negativo são equivalentes. A diferença reside na forma como a condução ocorre, alternando entre o canal do MOSFET e o diodo intrínseco, conforme a polaridade do semiciclo.

O funcionamento do conversor pode ser analisado a partir de duas condições associadas ao sinal da moduladora. Quando a moduladora assume valores positivos, o conversor opera de modo a adicionar tensão à carga, fazendo com que a tensão de saída V_{C0} esteja em fase com a tensão na carga V_{R0} . Por outro lado, quando a moduladora assume valores negativos, o conversor atua como subtrator de tensão, resultando em uma defasagem de 180° entre V_{C0} e V_{R0} . A seguir, são descritas as etapas de operação para ambas as condições.

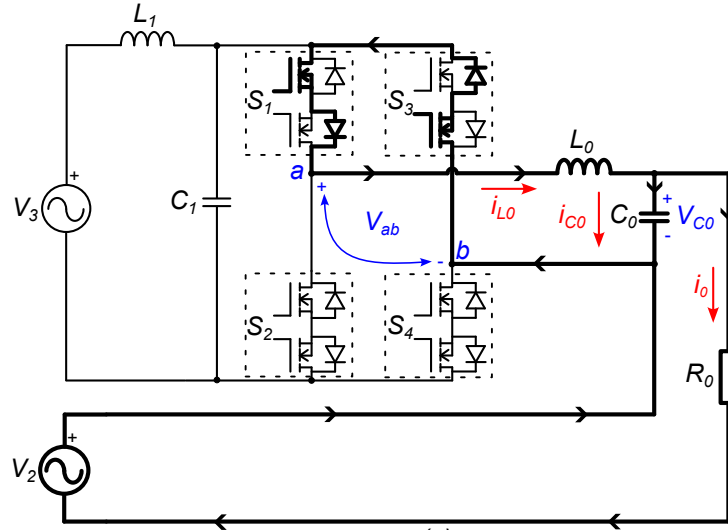
3.3.1.1 Sinal modulador positivo ($M > 0$)

Quando o sinal modulador assume valores positivos ($M > 0$), o conversor opera no regime de adição de tensão à carga.

A **primeira etapa de operação** (Δt_{1p}) é apresentada na Figura 18. Nessa etapa, os interruptores S_1 e S_3 são comandados a conduzir, tornando a tensão V_{ab} nula e permitindo a circulação da corrente do indutor i_{L0} em regime de roda-livre. Nesse intervalo, o indutor transfere a energia previamente armazenada para a saída, resultando em uma desmagnetização linear caracterizada por uma variação Δi_{L0} até atingir $i_{L0, \min}$. A corrente do indutor provoca uma ondulação de tensão no capacitor, fazendo

com que V_{C0} oscile dentro de uma faixa Δv_{C0} . Esta etapa de operação tem duração de $(1 - D) \cdot \frac{T_s}{2}$, onde D é a razão cíclica e T_s é o período de comutação.

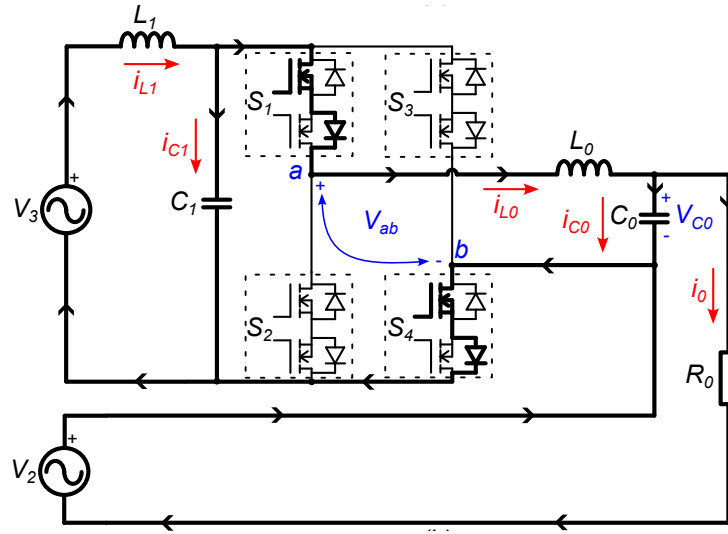
Figura 18 – Primeira etapa de operação com sinal modulador positivo ($M > 0$).



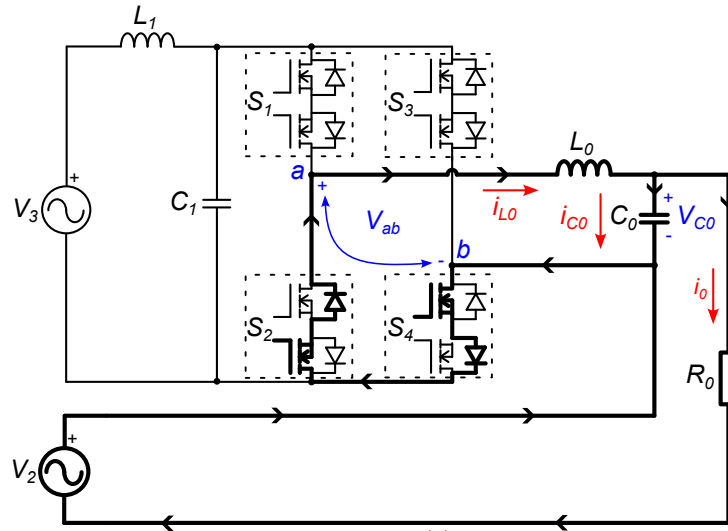
Fonte: Autor.

A **segunda etapa de operação** (Δt_{2p}) tem início quando S_3 é comandado a bloquear e S_4 é comandado a conduzir. Nessa condição, a tensão V_{ab} assume o valor da tensão de entrada V_3 , imposta pela rede. Durante esta etapa, ocorre a transferência de energia da rede para a carga, conforme o percurso de corrente apresentado na Figura 19. O filtro de entrada, composto pelo indutor e pelo capacitor, tem a função de filtrar as componentes de alta frequência da corrente pulsada, preservando o comportamento da tensão de entrada do conversor. Nesse intervalo, o indutor armazena energia, ocorrendo sua magnetização de forma linear, caracterizada por uma variação Δi_{L0} até atingir $i_{L0, \max}$. A corrente do indutor provoca uma ondulação de tensão no capacitor, fazendo com que V_{C0} oscile dentro de uma faixa Δv_{C0} . Esta etapa de operação tem duração de $D \cdot \frac{T_s}{2}$.

Na **terceira etapa de operação** (Δt_{3p}), os interruptores S_2 e S_4 são comandados a conduzir, conforme mostrado na Figura 21. De maneira similar à primeira etapa de operação, a tensão V_{ab} é nula, permitindo a circulação da corrente do indutor i_{L0} em regime de roda-livre. Nesse intervalo, o indutor transfere a energia previamente armazenada para a saída, ocorrendo sua desmagnetização de forma linear, caracterizada por uma variação Δi_{L0} até atingir $i_{L0, \min}$.

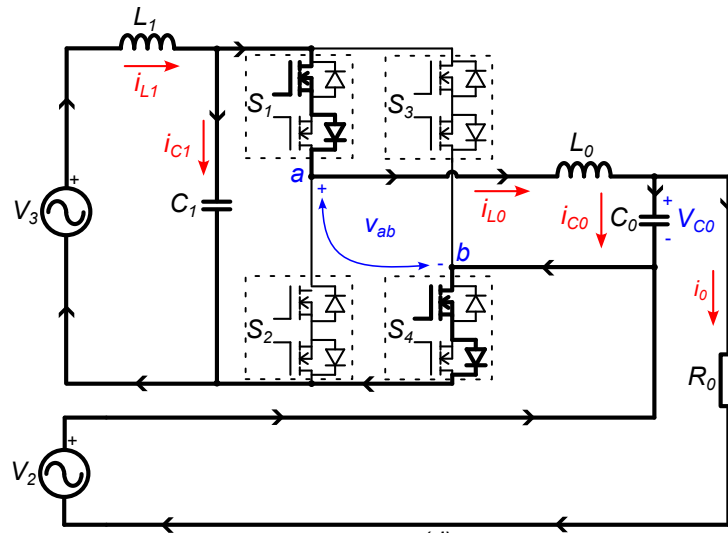
Figura 19 – Segunda etapa de operação com sinal modulador positivo ($M > 0$).

Fonte: Autor.

Figura 20 – Terceira etapa de operação com sinal modulador positivo ($M > 0$).

Fonte: Autor.

A **quarta etapa de operação** (Δt_{4p}) é idêntica à segunda etapa de operação. Nessa etapa, ocorre a transferência de energia da rede para a carga, e a corrente circula pelos interruptores S_1 e S_4 , conforme ilustrado na Figura 21. Nesse intervalo, o indutor L_0 armazena energia, ocorrendo sua magnetização de forma linear, com a corrente i_{L0} apresentando uma variação Δi_{L0} até atingir $i_{L0, \max}$. Esta etapa de operação tem duração de $D \cdot \frac{T_s}{2}$.

Figura 21 – Quarta etapa de operação com sinal modulador positivo ($M > 0$).

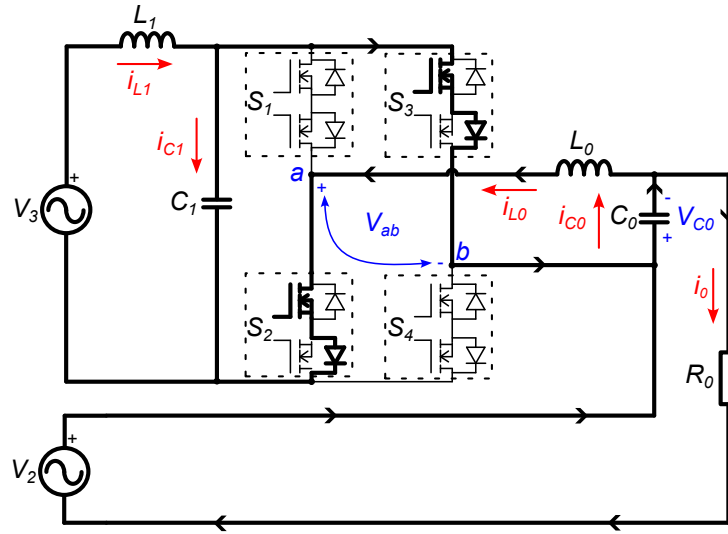
Fonte: Autor.

3.3.1.2 Sinal modulador negativo ($M < 0$)

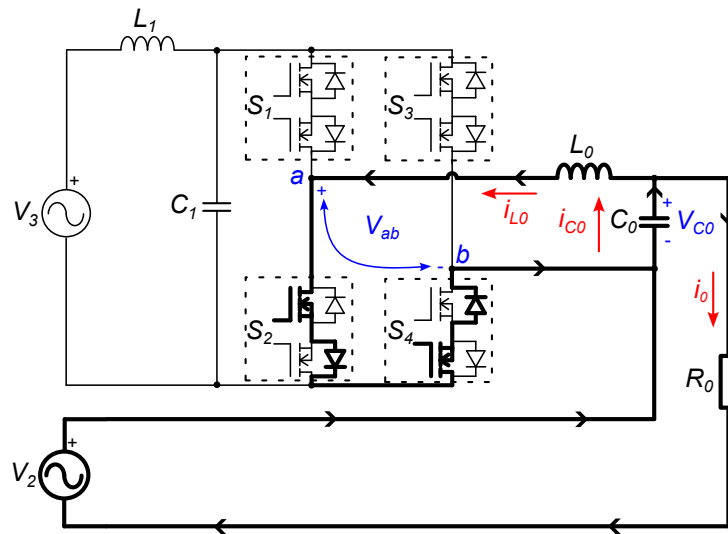
Quando o sinal modulador assume valores negativos ($M < 0$), o conversor opera no regime de subtração de tensão na carga.

A **primeira etapa de operação** (Δt_{1n}) é apresentada na Figura 22. Nessa etapa, os interruptores S_2 e S_3 são comandados a conduzir, fazendo com que a tensão V_{ab} assumo o valor da tensão V_3 , imposta pela rede. Durante esse intervalo, ocorre a transferência de energia da rede para a carga. O indutor L_0 armazena energia, ocorrendo sua magnetização de forma linear, caracterizada por uma variação Δi_{L0} até atingir $i_{L0, \max}$. A corrente do indutor provoca uma ondulação de tensão no capacitor, fazendo com que V_{C0} oscile dentro de uma faixa Δv_{C0} . Esta etapa de operação tem duração de $D \cdot \frac{T_s}{2}$.

A **segunda etapa de operação** (Δt_{2n}), apresentada na Figura 23, tem início quando S_3 é comandado a bloquear e S_4 é comandado a conduzir. Nessa condição, a tensão V_{ab} é nula, permitindo a circulação da corrente do indutor i_{L0} em regime de roda-livre. Nesse intervalo, o indutor transfere a energia previamente armazenada para a saída, ocorrendo sua desmagnetização de forma linear, caracterizada por uma variação Δi_{L0} até atingir $i_{L0, \min}$. A corrente do indutor provoca uma ondulação de tensão no capacitor, fazendo com que V_{C0} oscile dentro de uma faixa Δv_{C0} . Esta etapa de operação tem duração de $(1 - D) \cdot \frac{T_s}{2}$.

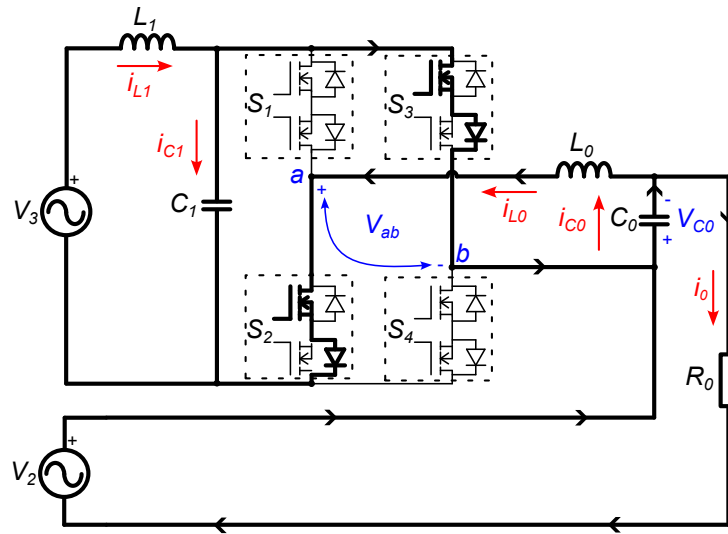
Figura 22 – Primeira etapa de operação com sinal modulador negativo ($M < 0$).

Fonte: Autor.

Figura 23 – Segunda etapa de operação com sinal modulador negativo ($M < 0$).

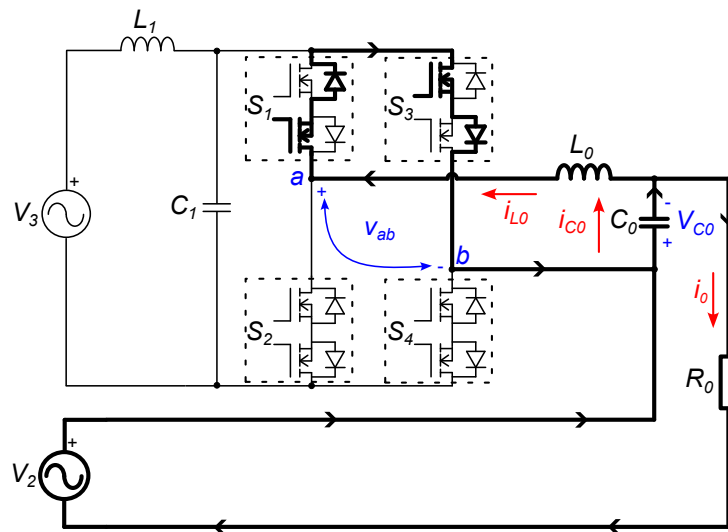
Fonte: Autor.

A **terceira etapa de operação** (Δt_{3n}) tem início quando S_4 é comandado a bloquear e S_3 é comandado a conduzir, conforme apresentado na Figura 24. Essa etapa de operação é idêntica à primeira etapa, ocorrendo novamente a transferência de energia da rede para a carga. Nesse intervalo, o indutor L_0 armazena energia, ocorrendo sua magnetização de forma linear, com a corrente i_{L0} apresentando uma variação Δi_{L0} até atingir $i_{L0, \max}$. Esta etapa tem duração de $D \cdot \frac{T_s}{2}$.

Figura 24 – Terceira etapa de operação com sinal modulador negativo ($M < 0$).

Fonte: Autor.

A **quarta etapa de operação** (Δt_{4n}) tem início quando S_2 é comandado a bloquear e S_1 é comandado a conduzir, conforme ilustrado na Figura 25. De maneira similar à segunda etapa de operação, a tensão V_{ab} é nula, permitindo a circulação da corrente do indutor i_{L0} em regime de roda-livre. Nesse intervalo, o indutor transfere a energia previamente armazenada para a saída, ocorrendo sua desmagnetização de forma aproximadamente linear, caracterizada por uma variação Δi_{L0} até atingir $i_{L0, \min}$. Esta etapa de operação tem duração de $(1 - D) \cdot \frac{T_s}{2}$.

Figura 25 – Quarta etapa de operação com sinal modulador negativo ($M < 0$).

Fonte: Autor.

3.3.2 Principais formas de onda

Na Figura 26(a), são apresentadas as principais formas de onda do circuito considerando um período de comutação e sinal modulador positivo ($M > 0$). Na Figura 26(b), são apresentadas as principais formas de onda do circuito considerando sinal modulador negativo ($M < 0$). Nessas imagens, podem-se observar os pulsos de comando dos interruptores, a tensão V_{ab} , a corrente do filtro de entrada no capacitor (i_{C1}) e no indutor de entrada (i_{L1}), a tensão sobre o indutor (V_{L1}), as correntes do filtro de entrada no indutor (i_{L0}), no capacitor de saída (i_{C0}) e na carga (i_{R0}) e a tensão sobre o indutor (V_{L0}).

Observa-se que, nos intervalos Δt_{1n} , Δt_{2p} , Δt_{3n} e Δt_{4p} , os estados de condução dos interruptores conectam a fonte de entrada à carga, possibilitando a transferência de energia da rede para a carga. Nesses quatro períodos, as correntes no indutor e no capacitor crescem linearmente. Nos intervalos Δt_{1p} , Δt_{2n} , Δt_{3p} e Δt_{4n} , não há contato direto da carga com a fonte. Dessa forma, a tensão é nula e as correntes no indutor e capacitor decrescem linearmente.

Observa-se que, nos intervalos Δt_{1n} , Δt_{2p} , Δt_{3n} e Δt_{4p} , os estados de condução dos interruptores conectam a fonte de entrada à carga, possibilitando a transferência de energia da rede para a carga.

A duração de cada uma das quatro etapas de operação, considerando que o conversor está operando com sinal modulador positivo, é definida em (1), (2), (3) e (4), sendo que a soma dos intervalos de tempo calculados resulta em um período completo de comutação, como descrito na (5).

$$\Delta t_{1p} = \frac{D}{2f_s} \quad (1)$$

$$\Delta t_{2p} = \frac{1-D}{2f_s} \quad (2)$$

$$\Delta t_{3p} = \frac{D}{2f_s} \quad (3)$$

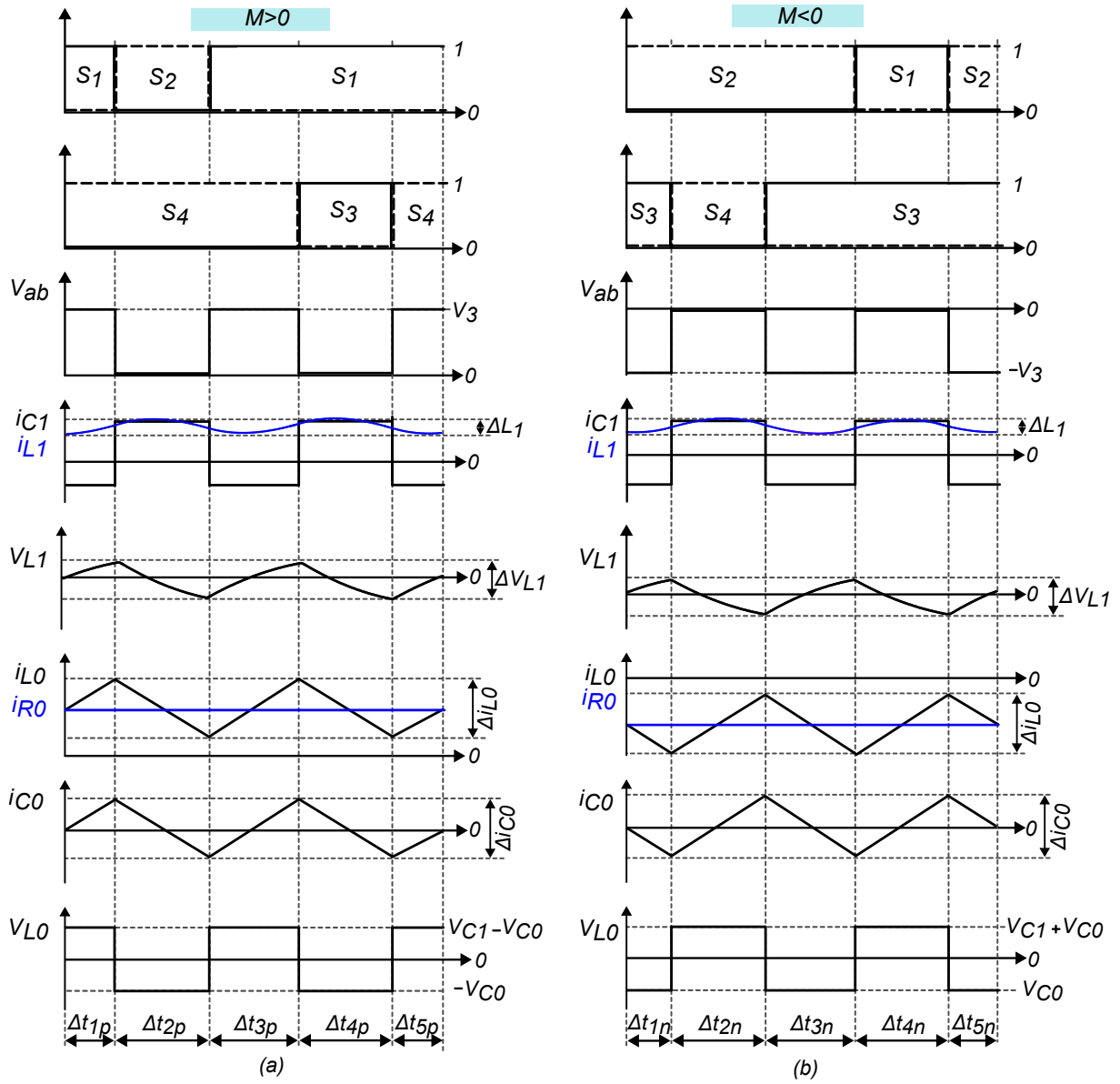
$$\Delta t_{4p} = \frac{1-D}{2f_s} \quad (4)$$

$$T_{sp} = \Delta t_{1p} + \Delta t_{2p} + \Delta t_{3p} + \Delta t_{4p} = \frac{1}{f_s} \quad (5)$$

A duração de cada uma das quatro etapas de comutação quando a razão cíclica é negativa é definida por (6), (7), (8) e (9). Somando os intervalos de tempo calculados, encontra-se a duração de um período de comutação, como mostrado em (10).

$$\Delta t_{1n} = \frac{D}{2f_s} \quad (6)$$

Figura 26 – Principais formas de onda em um período de comutação. (a) Modulador positivo ($M > 0$). (b) Modulador negativo ($M < 0$)



Fonte: Autor.

$$\Delta t_{2n} = \frac{1 - D}{2f_s} \quad (7)$$

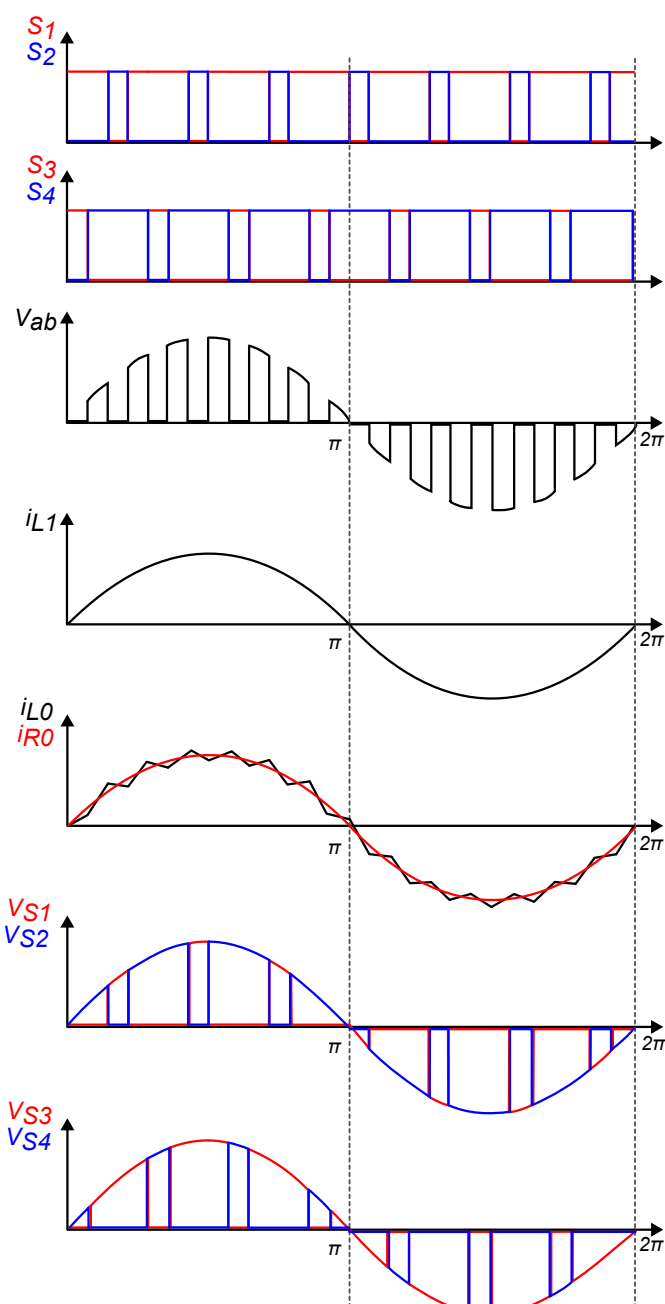
$$\Delta t_{3n} = \frac{D}{2f_s} \quad (8)$$

$$\Delta t_{4n} = \frac{1 - D}{2f_s} \quad (9)$$

$$T_{sn} = \Delta t_{1n} + \Delta t_{2n} + \Delta t_{3n} + \Delta t_{4n} = \frac{1}{f_s} \quad (10)$$

As principais formas de onda no período da rede do conversor são apresentadas na Figura 27 e incluem os sinais de comando dos interruptores, que oscilam entre 0 e 1, indicando os momentos de condução e bloqueio dos interruptores, a tensão V_{ab} , a corrente no indutor de entrada (i_{L1}), a corrente no indutor de saída (i_{L0}), a corrente na carga (i_{R0}) e as tensões sobre os interruptores (V_{S1}), (V_{S2}), (V_{S3}) e (V_{S4}).

Figura 27 – Principais formas de onda em um período da rede.



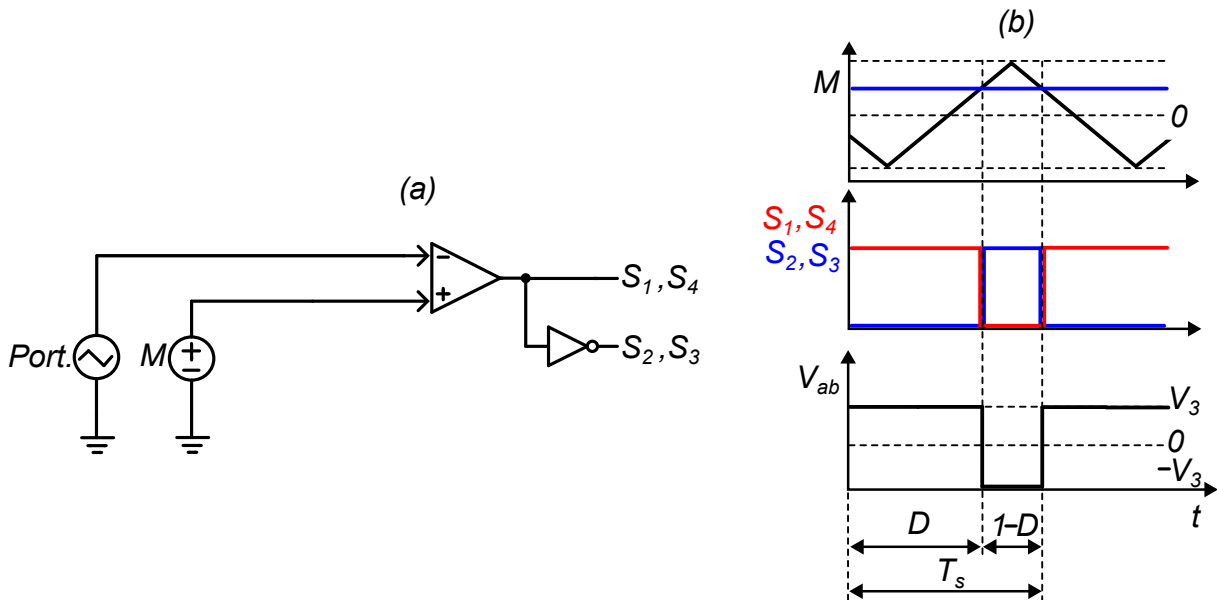
Fonte: Autor.

3.3.3 Modulação

Para o trabalho proposto adotou-se pela modulação PWM, na qual o ciclo de trabalho é definido pela comparação entre um sinal modulador e uma onda portadora triangular de alta frequência. A modulação influencia diretamente a eficiência, o desempenho e o dimensionamento dos componentes passivos do conversor, sendo a modulação de três níveis escolhida como a mais adequada em função das suas vantagens em relação à modulação de dois níveis.

A modulação de dois níveis, amplamente empregada em conversores, devido à sua simplicidade de implementação e robustez, é baseada na comparação entre um sinal portador triangular em alta frequência e um sinal modulador, conforme é apresentado na Figura 28(a). Nesse método, o sinal de saída V_{ab} do conversor apresenta dois valores $+V_3$ e $-V_3$, sendo a largura de pulso modulada de acordo com o sinal de referência. Quando o valor da portadora é menor que o valor da moduladora, os interruptores S_2 e S_3 são ativados e V_{ab} apresenta valor igual a $-V_3$. Quando a portadora é menor que o modulador, os interruptores S_1 e S_4 são acionados, gerando uma tensão de saída V_{ab} igual a $+V_3$, conforme é mostrado nas formas de onda na Figura 28(b).

Figura 28 – Modulação dois níveis. (a) Circuito usado para gerar os sinais. (b) Principais formas de onda.



Fonte: Autor.

Essa modulação impõe desafios significativos, como a geração de altas taxas de variação de tensão (dV/dt), que levam a elevados níveis de distorção harmônica na saída e na entrada. Como resultado, filtros maiores e mais complexos são necessários para garantir conformidade com padrões de qualidade de energia.

do intervalo da portadora ($t = D$), a tensão de saída V_{ab} assume o valor $+V_3$. Nessa condição, os interruptores S_1 (primeiro braço) e S_4 (segundo braço) permanecem acionados. No primeiro intervalo de comutação ($t = \frac{1-D}{2}$), os dois sinais modulantes estão acima do sinal da portadora, sendo os interruptores S_1 e S_3 comandados a conduzir, com a tensão V_{ab} assumindo o valor 0. No terceiro intervalo de comutação ($t = \frac{1-D}{2}$), os dois sinais modulantes estão abaixo do sinal da portadora, permanecendo os interruptores S_2 e S_4 acionados, também com a tensão V_{ab} assumindo o valor 0.

Para o **semiciclo negativo**, ilustrado na Figura (c), os sinais são análogos ao semiciclo positivo. O que se altera é a tensão de saída V_{ab} , que assume o valor $-V_3$ quando os sinais modulantes M e $\bar{M}$ estão dentro do intervalo da portadora ($t = D$). Essa alternância nos estados dos interruptores garante que os braços do circuito nunca sejam ativados simultaneamente, evitando curto-circuito.

O período $(1 - D)$ ocorre quando a portadora cruza os dois sinais modulantes. Nesse instante, a tensão V_{ab} assume o valor zero. Já no período D , quando os dois sinais modulantes estão dentro do intervalo da portadora, a tensão V_{ab} é igual à tensão de entrada V_3 no semiciclo positivo da rede, e $-V_3$ no semiciclo negativo da rede. A tensão V_{ab} oscila entre $-V_3$ e 0 durante o semiciclo negativo da tensão de entrada, conforme a modulação, enquanto no semiciclo positivo a tensão alterna entre 0 e $+V_3$, garantindo-se os três níveis de saída.

Conforme apresentado em (HOLMES; LIPO, 2003), a adoção da modulação de três níveis introduz níveis intermediários de tensão que mitigam significativamente as harmônicas de baixa ordem, reduzindo a necessidade de filtros passivos volumosos. Os autores ressaltam ainda que essa arquitetura favorece a eficiência energética, uma vez que tende a diminuir as perdas associadas à comutação. Essas propriedades são fundamentais para garantir conformidade com padrões de qualidade de energia, como os definidos na IEC 61000-3-2, especialmente em conversores aplicados à regulação de tensão em redes de distribuição.

3.4 ANÁLISE QUANTITATIVA

A análise quantitativa inicia-se com a determinação do circuito equivalente para cada etapa de operação do conversor. A partir desses circuitos, definem-se as equações de estado e calcula-se o ganho estático. Em seguida, desenvolvem-se as expressões matemáticas que determinam os valores dos elementos que compõem os filtros, os esforços sobre os semicondutores e as perdas nos componentes.

Essa análise considerou exclusivamente o conversor, os filtros e uma carga resistiva, desconsiderando a tensão V_2 , que corresponde à tensão principal do transformador. A tensão V_2 não influencia diretamente o funcionamento interno do conversor, sendo apenas somada ou subtraída da tensão de saída, sem alterar sua dinâmica interna. A partir desse ponto, na análise quantitativa, foi considerado o sinal modulador

positivo para viabilizar a aplicação do método de espaço de estados, bem como para determinar os parâmetros dos filtros e avaliar os esforços

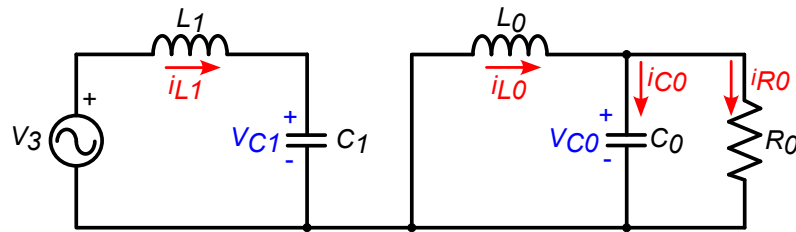
3.4.1 Circuito equivalente

O conversor ponte completa CA/CA possui dois estados topológicos distintos. No primeiro estado, o conversor está conectado à fonte de entrada, permitindo a transferência de energia para a carga. No segundo estado, o conversor está desconectado da fonte, e a carga é alimentada por meio da energia armazenada no indutor e no capacitor de saída.

A partir dos estados topológicos, são definidas as equações utilizadas para a representação do conversor em espaços de estado. As variáveis associadas a esses elementos, como a corrente ou o fluxo magnético nos indutores e a tensão ou a carga nos capacitores, são selecionadas como variáveis de estado para representar o comportamento dinâmico do sistema.

O estado topológico para os períodos Δt_{1p} , Δt_{2n} , Δt_{3p} e Δt_{4n} é mostrado na Figura 30. O comportamento desse circuito é definido pelas equações diferenciais (11), (12), (13) e (14), que foram obtidas por meio do equacionamento das variáveis de estado tensão sobre o indutor (V_{L1} e V_{L0}) e corrente no capacitor (i_{C1} e i_{C0}).

Figura 30 – Estado topológico da etapa de armazenamento de energia.



Fonte: Autor.

$$L_1 \frac{di_{L1}}{dt} = V_3 - V_{C1} \quad (11)$$

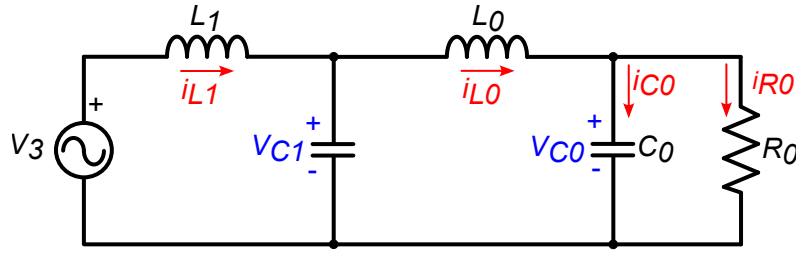
$$L_0 \frac{di_{L0}}{dt} = -V_{C0} \quad (12)$$

$$C_1 \frac{dv_{C1}}{dt} = i_{L1} \quad (13)$$

$$C_0 \frac{dv_{C0}}{dt} = i_{L0} - \frac{V_{C0}}{R_0} \quad (14)$$

Para os períodos Δt_{1n} , Δt_{2p} , Δt_{3n} e Δt_{4p} , cujo estado topológico é mostrado na Figura 31, são definidas (15), (16), (17) e (18).

Figura 31 – Estado topológico da etapa de transferência de energia.



Fonte: Autor.

$$L_1 \frac{di_{L1}}{dt} = V_3 - V_{C1} \quad (15)$$

$$L_0 \frac{di_{L0}}{dt} = V_{C1} - V_{C0} \quad (16)$$

$$C_1 \frac{dv_{C1}}{dt} = i_{L1} - i_{L0} \quad (17)$$

$$C_0 \frac{dv_{C0}}{dt} = i_{L0} - \frac{V_{C0}}{R_0} \quad (18)$$

3.4.2 Ganho estático do conversor

Os valores da corrente no indutor e da tensão sobre o capacitor em regime permanente, avaliados ao longo do período de comutação, podem ser determinados por meio do modelo em espaço de estados do conversor. A equação de estado correspondente a cada um dos estados topológicos do conversor é definida por (19). Dessa forma, as equações (11), (12), (13) e (14) podem ser representadas na forma matricial, conforme (20).

$$\frac{dx}{dt} \cdot K = A_1 \cdot X + B_1 \cdot U \quad (19)$$

$$\underbrace{\frac{d}{dt} \begin{bmatrix} i_{L1} \\ i_{L0} \\ i_{C1} \\ i_{C0} \end{bmatrix}}_X \times \underbrace{\begin{bmatrix} L_1 & 0 & 0 & 0 \\ 0 & L_0 & 0 & 0 \\ 0 & 0 & C_1 & 0 \\ 0 & 0 & 0 & C_0 \end{bmatrix}}_K = \underbrace{\begin{bmatrix} 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & -\frac{1}{R_0} \end{bmatrix}}_{A_1} \times \underbrace{\begin{bmatrix} i_{L1} \\ i_{L0} \\ i_{C1} \\ i_{C0} \end{bmatrix}}_X + \underbrace{\begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \end{bmatrix}}_{B_1} \times \underbrace{V_3}_U. \quad (20)$$

Da mesma forma, as equações (15), (16), (17) e (18) podem ser representadas na forma matricial, conforme (21).

$$\underbrace{\frac{d}{dt} \begin{bmatrix} i_{L1} \\ i_{L0} \\ i_{C1} \\ i_{C0} \end{bmatrix}}_X \underbrace{\begin{bmatrix} L_1 & 0 & 0 & 0 \\ 0 & L_0 & 0 & 0 \\ 0 & 0 & C_1 & 0 \\ 0 & 0 & 0 & C_0 \end{bmatrix}}_K = \underbrace{\begin{bmatrix} 0 & 0 & -1 & 0 \\ 0 & 0 & 1 & -1 \\ 1 & -1 & 0 & 0 \\ 0 & 1 & 0 & -\frac{1}{R_0} \end{bmatrix}}_{A_2} \times \underbrace{\begin{bmatrix} i_{L1} \\ i_{L0} \\ i_{C1} \\ i_{C0} \end{bmatrix}}_X + \underbrace{\begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \end{bmatrix}}_{B_2} \times \underbrace{V_3}_U. \quad (21)$$

A equação (22) define os valores médios das variáveis de estado, sendo que as variáveis A e B são definidas por (23) e (24).

$$X = -A^{-1} \cdot X \cdot B \cdot U \quad (22)$$

$$A = (A_1 \cdot D) + (A_2 \cdot (1 - D)) \quad (23)$$

$$B = (B_1 \cdot D) + (B_2 \cdot (1 - D)) \quad (24)$$

Substituindo (23) e (24) em (22), determina-se o vetor X em (25), o qual contém as equações que definem os valores médios das correntes nos indutores, apresentadas em (26) e (27), e das tensões sobre os capacitores, conforme (28) e (29).

$$X = \begin{bmatrix} \frac{V_3 \cdot D^2}{R_0} \\ \frac{V_3 \cdot D}{R_0} \\ V_3 \\ V_3 \cdot D \end{bmatrix} \quad (25)$$

$$i_{L1} = \frac{D^2 \cdot V_3}{R_0} \quad (26)$$

$$i_{L0} = \frac{D \cdot V_3}{R_0} \quad (27)$$

$$V_{C1} = V_3 \quad (28)$$

$$V_{C0} = V_0 = D \cdot V_3 \quad (29)$$

A tensão de saída do conversor é igual à tensão sobre o capacitor de saída. Desta forma, determina-se o ganho estático de tensão como:

$$G = \frac{V_0}{V_3} = D. \quad (30)$$

3.4.3 Filtros LC de entrada e saída

Os filtros foram dimensionados considerando a frequência de ressonância, definida de forma a atender aos critérios de desempenho e estabilidade do sistema. A frequência de ressonância é estabelecida entre dez vezes a frequência da rede e um décimo da frequência de comutação.

$$10f_r < f_o < \frac{f_s}{10}, \quad (31)$$

em que f_r é a frequência da rede elétrica, f_o é a frequência de ressonância do filtro e f_s é a frequência de comutação do conversor.

3.4.3.1 Cálculo da indutância do filtro de entrada

Para evitar a propagação de corrente pulsada de alta frequência na rede elétrica, é essencial a inclusão de filtros nos terminais de entrada e de saída do conversor. Esses filtros têm como função suavizar as variações rápidas de corrente causadas pela comutação dos interruptores do conversor. Além disso, a presença dos filtros contribui para a redução de Interferência Eletromagnética (EMI, *Electromagnetic Interference*) geradas pelas altas frequências de comutação.

Dessa forma, é necessário realizar valores adequados para os componentes que integram os filtros. A indutância do indutor de entrada é calculada para limitar a ondulação de corrente, conforme (32).

$$L_1 = \frac{\Delta v_{C1}}{16 \cdot \Delta i_{L1} \cdot f_s}, \quad (32)$$

onde Δv_{C1} é a variação de tensão sobre o capacitor.

3.4.3.2 Cálculo da capacitância do filtro de entrada

O valor da capacitância de entrada segue o método apresentado em (BARBI, 2022), e é definido para atender o requisito de frequência de oscilação do filtro. Assim, a frequência angular de comutação dos interruptores é dada por (33).

$$\omega_s = 4 \cdot \pi \cdot f_s \quad (33)$$

A frequência natural de ressonância do filtro de entrada deve ser cerca de dez vezes menor que a frequência de comutação, conforme (34).

$$\omega_0 \leq \frac{\omega_s}{10} \quad (34)$$

O valor de ω_0 também pode ser definido por (35).

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (35)$$

Portanto, substituindo (34) em (35), obtêm-se a capacitância do capacitor de entrada conforme (36),

$$C_1 = \frac{1}{L_{trafo} + L_1} \cdot \left(\frac{1}{\omega_o} \right)^2, \quad (36)$$

onde L_{trafo} é a indutância do transformador e L_1 é a indutância do filtro de entrada.

3.4.3.3 Cálculo da indutância do filtro de saída

A indutância é caracterizada pela capacidade do indutor em armazenar energia. Essa energia varia proporcionalmente à corrente que passa pelo componente. Portanto, sendo a tensão média sobre o indutor (V_{L0}) igual a zero, (37) mostra o valor instantâneo da tensão no indutor. A corrente média sobre o indutor (i_{L0}), durante um período de comutação, é igual à corrente média na saída do conversor (i_{R0}), como pode ser observado na Figura 12 e expresso por (38). Para o período de desmagnetização do indutor, a indutância é definida por (39). Durante o período de magnetização $(1 - D) \cdot T_s$ (40) define o valor do indutor (L_0). Essas duas equações chegam ao mesmo resultado.

$$V_{L0} = L_0 \frac{di_{L0}}{dt} \quad (37)$$

$$i_{L0} = i_{R0} = \frac{V_0}{R_0} \quad (38)$$

$$L_0 = \frac{V_{C0} \cdot (D - 1)}{2 \cdot f_s \cdot \Delta i_{L0}} \quad (39)$$

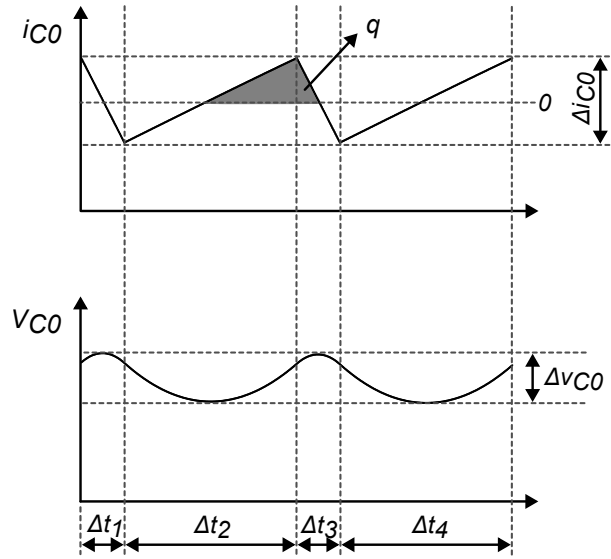
$$L_0 = \frac{(V_3 - V_{C0}) \cdot D}{2 \cdot f_s \cdot \Delta i_{L0}} \quad (40)$$

3.4.3.4 Cálculo da capacitância do filtro de saída

Conforme ilustrado na Figura 32, a corrente no capacitor (i_{C0}) segue a mesma forma de onda da corrente no indutor. A variação da corrente no capacitor evolui de forma linear, com valor de pico igual a ($i_{L0.max}$). Quando a corrente no capacitor é positiva, a carga é acumulada nas placas do capacitor, aumentando a tensão no capacitor (V_{C0}). Portanto, entre os dois cruzamentos de zero da corrente no capacitor, a tensão do capacitor oscila entre seus valores mínimo e máximo. Essa oscilação é simétrica em relação ao valor médio da tensão no capacitor, e a variação total em V_{C0} é igual à variação da tensão de saída (ΔV_{C0}).

A carga total, representada por q , na parte positiva da forma de onda da corrente do capacitor, é dada por (41). Essa carga também pode ser definida como a integral da corrente entre dois cruzamentos consecutivos por zero. Nesse caso, a integral corresponde à área de um triângulo com altura igual a (Δi_{L0}) e base correspondente

Figura 32 – Tensão e corrente do capacitor de saída.



Fonte: Autor.

ao intervalo de condução positiva da corrente do capacitor, igual a $T_s/4$, conforme ilustrado na Figura 32, a qual apresenta quatro etapas de operação dentro de um período de comutação T_s . Assim, é definida a equação (42). Igualando (41) e (42) e realizando as devidas simplificações, obtém-se o valor da capacitância (C_0), conforme Equação (44).

$$q = C_0 \cdot \Delta V_{C0} \quad (41)$$

$$q = \frac{T_s}{4} \frac{\Delta i_{L0}}{2} \frac{1}{2} \quad (42)$$

$$\frac{T_s}{4} \frac{\Delta i_{L0}}{2} \frac{1}{2} = C_0 \cdot \Delta V_{C0} \quad (43)$$

$$C_0 = \frac{\Delta i_{L0}}{16 \cdot \Delta V_{C0} \cdot f_s} \quad (44)$$

3.4.4 Esforços nos semicondutores

Os esforços de corrente nos semicondutores estão associados aos valores médios e eficazes da corrente durante o ciclo de operação na rede elétrica e o período de comutação. Por outro lado, os esforços de tensão estão associados ao seu valor máximo suportado.

Como forma de simplificar a análise, os interruptores são considerados ideais e a saída do conversor é representada por uma fonte de corrente, conforme apresentado

na Figura 33(a). Na Figura 33(b), são apresentadas as formas de onda para a corrente nos interruptores S_1 , S_2 , S_3 e S_4 em um período de comutação. Na Figura 33(c), são apresentadas as formas de onda da tensão sobre os interruptores no período de comutação.

Na Figura 33(b), pode ser observado que as áreas referentes aos interruptores S_1 e S_4 são iguais, uma vez que esses interruptores conduzem durante o mesmo período. Analisando a Figura 33(b), observa-se ainda que S_2 e S_3 também apresentam as mesmas áreas. Portanto, os valores médios e eficazes das correntes nesses interruptores serão iguais.

Para um período de comutação, o valor médio da corrente nos interruptores S_2 e S_3 é calculado pela área da Figura 33 (b), como mostrado nas equações (45) a (48).

$$\langle i_{S2} \rangle_{T_s} = \langle i_{S3} \rangle_{T_s} = \frac{1}{T_s} \int_0^{\Delta t_1} i_0 dt \quad (45)$$

$$\langle i_{S2} \rangle_{T_s} = \langle i_{S3} \rangle_{T_s} = \frac{i_0 \cdot \Delta t_1}{T_s} \quad (46)$$

$$\langle i_{S2} \rangle_{T_s} = \langle i_{S3} \rangle_{T_s} = \frac{i_0 (1 - D)}{T_s \cdot 2f_s} \quad (47)$$

$$\langle i_{S2} \rangle_{T_s} = \langle i_{S3} \rangle_{T_s} = \frac{i_0 (1 - D) \cdot T_s}{2} \quad (48)$$

Sendo assim, a corrente média nos interruptores S_2 e S_3 , para um período de comutação, é dada por (49).

$$\langle i_{S2} \rangle_{T_s} = \langle i_{S3} \rangle_{T_s} = \frac{i_0}{2} (1 - D) \quad (49)$$

A corrente média no interruptor, durante o período da rede elétrica, é calculada considerando que o ciclo se repete a cada meio período da rede, ou seja, de 0 a π . Com isso, a corrente média é determinada por:

$$\langle i_{S2} \rangle_{\omega t} = \langle i_{S3} \rangle_{\omega t} = \frac{1}{\pi} \int_0^{\pi} i_0 \sin(\omega t) \left(\frac{1 - D}{2} \right) d\omega t \quad (50)$$

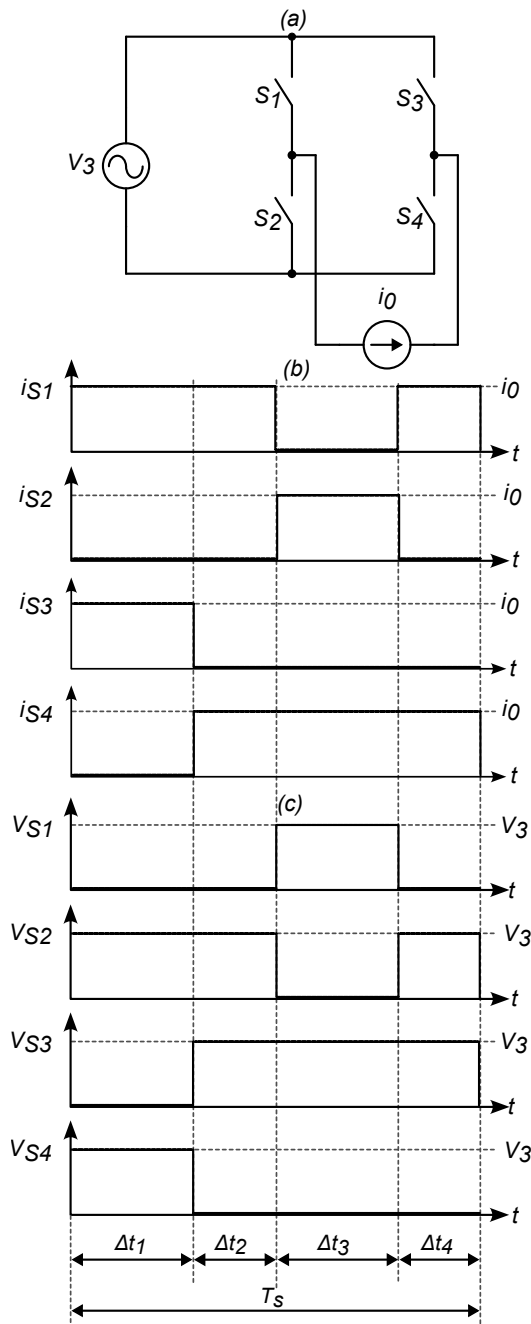
$$\langle i_{S2} \rangle_{\omega t} = \langle i_{S3} \rangle_{\omega t} = \frac{i_0}{\pi} \left(\frac{1 - D}{2} \right) \int_0^{\pi} \sin(\omega t) d\omega t \quad (51)$$

$$\langle i_{S2} \rangle_{\omega t} = \langle i_{S3} \rangle_{\omega t} = \frac{1}{\pi} i_0 \left(\frac{1 - D}{2} \right) 2. \quad (52)$$

Portanto, a corrente média nos interruptores S_2 e S_3 no período de rede é dada por Equação (53).

$$\langle i_{S2} \rangle_{\omega t} = \langle i_{S3} \rangle_{\omega t} = \frac{i_0 (1 - D)}{\pi} \quad (53)$$

Figura 33 – Principais formas de onda nos semicondutores em um período de comutação. (a) Circuito simplificado. (b) Correntes. (c) Tensões.



Fonte: Autor.

O equacionamento do valor eficaz da corrente utiliza o mesmo procedimento. Para um período de comutação, é determinada pela raiz quadrada da média dos quadrados da corrente durante esse período. Assim:

$$\langle i_{S2} \rangle_{T_s}^{\text{ef}} = \langle i_{S3} \rangle_{T_s}^{\text{ef}} = \sqrt{\frac{1}{T_s} \int_0^{\Delta t_1} (i_0)^2 dt} \quad (54)$$

$$\langle i_{S2} \rangle_{T_s}^{ef} = \langle i_{S3} \rangle_{T_s}^{ef} = \sqrt{\frac{(i_0)^2 \Delta t_1}{T_s}} \quad (55)$$

$$\langle i_{S2} \rangle_{T_s}^{ef} = \langle i_{S3} \rangle_{T_s}^{ef} = i_0 \sqrt{\frac{1}{T_s} \frac{(1-D)}{2f_s}} \quad (56)$$

$$\langle i_{S2} \rangle_{T_s}^{ef} = \langle i_{S3} \rangle_{T_s}^{ef} = i_0 \sqrt{\frac{1}{T_s} (1-D) \frac{T_s}{2}}. \quad (57)$$

O valor eficaz da corrente nos interruptores S_2 e S_3 para um período de comutação é dado por:

$$\langle i_{S2} \rangle_{T_s}^{ef} = \langle i_{S3} \rangle_{T_s}^{ef} = i_0 \sqrt{\frac{(1-D)}{2}}. \quad (58)$$

O valor eficaz da corrente em S_2 e S_3 no período da rede elétrica é definido como segue:

$$\langle i_{S2} \rangle_{\omega t}^{ef} = \langle i_{S3} \rangle_{\omega t}^{ef} = \sqrt{\frac{1}{\pi} \int_0^\pi \left(i_0 \sin(\omega t) \sqrt{\frac{(1-D)}{2}} \right)^2 d\omega t} \quad (59)$$

$$\langle i_{S2} \rangle_{\omega t}^{ef} = \langle i_{S3} \rangle_{\omega t}^{ef} = \sqrt{\frac{(i_0)^2}{\pi} \frac{(1-D)}{2} \int_0^\pi (\sin(\omega t))^2 d\omega t} \quad (60)$$

$$\langle i_{S2} \rangle_{\omega t}^{ef} = \langle i_{S3} \rangle_{\omega t}^{ef} = i_0 \sqrt{\frac{1}{\pi} \left(\frac{1-D}{2} \right)^2 \frac{\pi}{2}} \quad (61)$$

Desta forma, o valor eficaz da corrente nos interruptores S_2 e S_3 no período da rede é dada por:

$$\langle i_{S2} \rangle_{\omega t}^{ef} = \langle i_{S3} \rangle_{\omega t}^{ef} = i_0 \sqrt{\frac{1-D}{4}}. \quad (62)$$

O procedimento é repetido para os interruptores S_1 e S_4 . Considerando um período de comutação, o valor médio da corrente nos interruptores é calculado pela área da forma de onda da corrente que flui nesses interruptores, apresentada na Figura 10. O equacionamento desenvolvido é apresentado nas equações (63) a (66).

$$\langle i_{S1} \rangle_{T_s} = \langle i_{S4} \rangle_{T_s} = \frac{1}{T_s} \int_0^{\Delta t_1 + \Delta t_2 + \Delta t_4} i_0 dt \quad (63)$$

$$\langle i_{S1} \rangle_{T_s} = \langle i_{S4} \rangle_{T_s} = i_0 \frac{\left(\frac{1-D}{2f_s} + \frac{D}{f_s} \right)}{T_s} \quad (64)$$

$$\langle i_{S1} \rangle_{T_s} = \langle i_{S4} \rangle_{T_s} = i_0 \frac{\left(\frac{2D+1-D}{2f_s} \right)}{T_s} \quad (65)$$

$$\langle i_{S1} \rangle_{T_s} = \langle i_{S4} \rangle_{T_s} = \frac{i_0}{T_s} (D+1) \frac{T_s}{2} \quad (66)$$

Sendo assim, a corrente média nos interruptores S_1 e S_4 para um período de comutação é definida como

$$\langle i_{S1} \rangle_{f_s} = \langle i_{S4} \rangle_{f_s} = \frac{i_0}{2} (D+1). \quad (67)$$

A corrente média nos interruptores S_1 e S_4 no período de rede é equacionada como segue:

$$\langle i_{S1} \rangle_{\omega t} = \langle i_{S4} \rangle_{\omega t} = \frac{1}{\pi} \int_0^{\pi} \frac{i_0}{2} \sin(\omega t) (D+1) d\omega t \quad (68)$$

$$\langle i_{S1} \rangle_{\omega t} = \langle i_{S4} \rangle_{\omega t} = \frac{1}{\pi} \frac{i_0}{2} (D+1) \int_0^{\pi} \sin(\omega t) d\omega t \quad (69)$$

$$\langle i_{S1} \rangle_{\omega t} = \langle i_{S4} \rangle_{\omega t} = \frac{1}{\pi} \frac{i_0}{2} (D+1) 2 \quad (70)$$

Desta forma, a corrente média nos interruptores S_1 e S_4 no período da rede é dada por:

$$\langle i_{S1} \rangle_{\omega t} = \langle i_{S4} \rangle_{\omega t} = \frac{i_0}{\pi} (D+1). \quad (71)$$

A corrente eficaz é calculada a partir da forma de onda da corrente nos interruptores S_1 e S_4 , mostrada na Figura 16, conforme descrito por (72) a (76).

$$\langle i_{S1} \rangle_{T_s}^{\text{ef}} = \langle i_{S4} \rangle_{T_s}^{\text{ef}} = \sqrt{\frac{1}{T_s} \int_0^{\Delta t_1 + \Delta t_2 + \Delta t_4} (i_0)^2 dt} \quad (72)$$

$$\langle i_{S1} \rangle_{T_s}^{\text{ef}} = \langle i_{S4} \rangle_{T_s}^{\text{ef}} = \sqrt{\frac{1}{T_s} (i_0)^2 \Delta t_1 + \Delta t_2 + \Delta t_4} \quad (73)$$

$$\langle i_{S1} \rangle_{T_s}^{\text{ef}} = \langle i_{S4} \rangle_{T_s}^{\text{ef}} = i_0 \sqrt{\frac{1}{T_s} \left(\frac{1-D}{2f_s} + \frac{D}{f_s} \right)} \quad (74)$$

$$\langle i_{S1} \rangle_{T_s}^{\text{ef}} = \langle i_{S4} \rangle_{T_s}^{\text{ef}} = i_0 \sqrt{\frac{1}{T_s} \left(\frac{2D+1-D}{2f_s} \right)} \quad (75)$$

$$\langle i_{S1} \rangle_{T_s}^{\text{ef}} = \langle i_{S4} \rangle_{T_s}^{\text{ef}} = i_0 \sqrt{\frac{1}{T_s} (D+1) \frac{T_s}{2}} \quad (76)$$

Assim, a corrente eficaz no período de comutação nos interruptores S_1 e S_4 é definida por:

$$\langle i_{S1} \rangle_{T_s}^{\text{ef}} = \langle i_{S4} \rangle_{T_s}^{\text{ef}} = i_0 \sqrt{\frac{D+1}{2}} \quad (77)$$

A corrente eficaz nos interruptores S_1 e S_4 no período de rede elétrica é equacionada conforme descrito abaixo:

$$\langle i_{S1} \rangle_{\omega t}^{\text{ef}} = \langle i_{S4} \rangle_{\omega t}^{\text{ef}} = \sqrt{\frac{1}{\pi} \int_0^\pi \left(i_0 \sin(\omega t) \sqrt{\frac{D+1}{2}} \right)^2 d\omega t} \quad (78)$$

$$\langle i_{S1} \rangle_{\omega t}^{\text{ef}} = \langle i_{S4} \rangle_{\omega t}^{\text{ef}} = \sqrt{\frac{(i_0)^2}{\pi} \frac{D+1}{2} \int_0^\pi (\sin(\omega t))^2 d\omega t} \quad (79)$$

$$\langle i_{S1} \rangle_{\omega t}^{\text{ef}} = \langle i_{S4} \rangle_{\omega t}^{\text{ef}} = i_0 \sqrt{\frac{1}{\pi} \frac{D+1}{2} \pi} \quad (80)$$

Dessa forma, a corrente eficaz no período da rede nos interruptores S_1 e S_4 é dada por:

$$\langle i_{S1} \rangle_{\omega t}^{\text{ef}} = \langle i_{S4} \rangle_{\omega t}^{\text{ef}} = \frac{i_0}{2} \sqrt{D+1}. \quad (81)$$

Analisando as etapas de operação do conversor, definem-se os esforços de tensão sobre S_1 , S_2 , S_3 e S_4 como:

$$\langle V_{S1} \rangle^{\text{max}} = \langle V_{S2} \rangle^{\text{max}} = \langle V_{S3} \rangle^{\text{max}} = \langle V_{S4} \rangle^{\text{max}} = V_3. \quad (82)$$

A parametrização das correntes nos interruptores foi realizada com o intuito de compreender e prever os esforços elétricos que esses componentes suportarão durante a operação, sendo consideradas as relações entre a tensão de entrada, a razão cíclica do conversor e a carga conectada. Define-se a corrente de saída i_0 (83), a tensão de pico na saída do conversor V_{0p} (84), a tensão de pico na entrada do conversor V_{3p} (85) e a corrente de base i_b .

$$i_0 = \frac{V_{0p}}{R_0} \quad (83)$$

$$V_{0p} = V_{3p} \cdot D \quad (84)$$

$$i_0 = \frac{V_{3p} \cdot D}{R_0} \quad (85)$$

$$i_b = \frac{V_{3p}}{R_0} \quad (86)$$

Para derivar as correntes médias e eficazes parametrizadas nos interruptores, foi substituída a expressão (85) nas equações (53), (62), (71) e (80), e os resultados obtidos foram normalizados dividindo-os pela equação (86). Assim a corrente média parametrizada nos interruptores S_2 e S_3 é dada por (87), e a corrente eficaz parametrizada nos interruptores S_2 e S_3 é determinada por (88). A corrente média parametrizada

nos interruptores S_1 e S_4 é definida por (89), e a corrente eficaz parametrizada nos interruptores S_1 e S_4 é dada por (90). Na Figura 34, são apresentadas, respectivamente, as curvas para os valores médios (a) e para os valores eficazes (b), parametrizadas em relação à variação da razão cíclica.

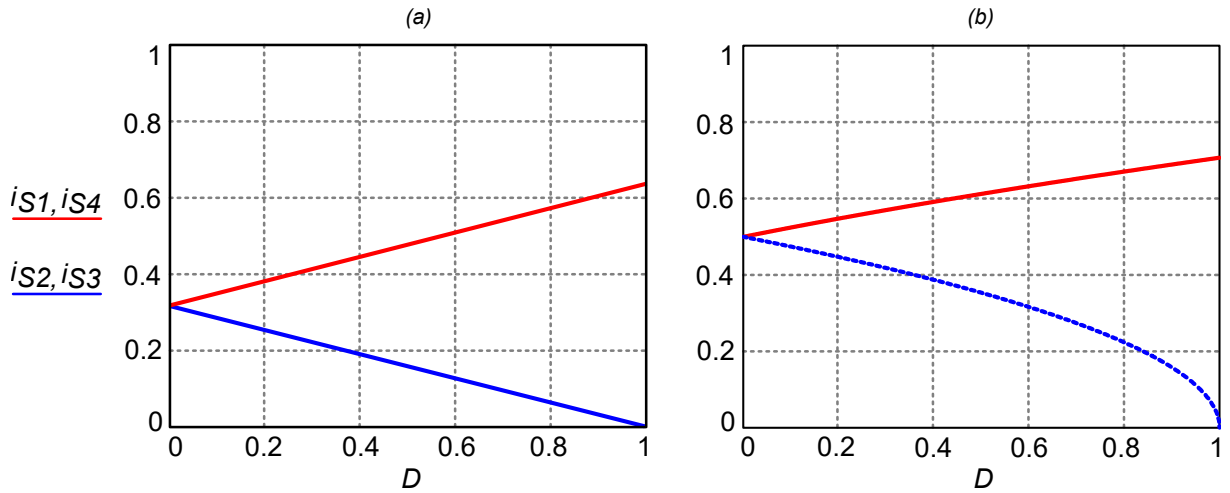
$$\langle \overline{i_{S_2}} \rangle_{\omega t} = \langle \overline{i_{S_3}} \rangle_{\omega t} = D \frac{(1-D)}{\pi} \quad (87)$$

$$\langle \overline{i_{S_2}} \rangle_{\text{ef}, \omega t} = \langle \overline{i_{S_3}} \rangle_{\text{ef}, \omega t} = D \frac{\sqrt{1-D}}{2} \quad (88)$$

$$\langle \overline{i_{S_1}} \rangle_{\omega t} = \langle \overline{i_{S_4}} \rangle_{\omega t} = D \frac{(D+1)}{\pi} \quad (89)$$

$$\langle \overline{i_{S_1}} \rangle_{\text{ef}, \omega t} = \langle \overline{i_{S_4}} \rangle_{\text{ef}, \omega t} = D \frac{\sqrt{D+1}}{2} \quad (90)$$

Figura 34 – Correntes nos interruptores em função da razão cíclica: (a) valores médios; (b) valores eficazes.



Fonte: Autor.

3.4.5 Cálculo das perdas

A alta eficiência em conversores é de grande importância, pois representa a capacidade do sistema de maximizar a transferência de potência útil para a carga, reduzindo as perdas ao mínimo. As principais fontes de perdas nos conversores incluem as perdas por condução, resultantes da resistência elétrica nos componentes de comutação, e as perdas por comutação, associadas às transições de estado dos dispositivos semicondutores durante o chaveamento.

A seleção cuidadosa dos componentes, como indutores e capacitores de baixa resistência, ajuda a otimizar a eficiência, reduzindo significativamente essas perdas. A eficiência de um conversor é dada por:

$$\eta = \frac{P_o}{P_o + P_{LOSS}}, \quad (91)$$

onde P_o é a potência de saída do conversor e P_{LOSS} são as perdas totais no conversor.

As perdas totais no conversor são expressas por:

$$P_{LOSS} = P_S + P_D + P_L + P_C, \quad (92)$$

onde P_S representa as perdas nos semicondutores, P_D as perdas no diodos, P_L as perdas no indutor e P_C as perdas no capacitor.

A seguir, são apresentados os cálculos de perdas dos componentes do conversor.

3.4.5.1 Perdas nos semicondutores

Os dispositivos semicondutores de comutação apresentam perdas por condução e perdas por comutação. As perdas de condução ocorrem durante o estado ligado do dispositivo, quando este se comporta como um elemento resistivo. Embora a topologia do conversor possa empregar diferentes tecnologias de semicondutores de potência, neste trabalho foi adotado o uso de MOSFETs. Assim, a resistência de condução é representada por R_{on} , a qual deve ser ajustada para as condições operacionais conforme (93).

$$R_{on} = R_{ds(on)} \frac{i_{Sp}}{i_{d.Rds(on)}}, \quad (93)$$

onde $R_{ds(on)}$ é a resistência de condução do interruptor definida pelo fabricante, i_{Sp} é a corrente de pico no interruptor e $i_{d.Rds(on)}$ é a corrente de condução definida para as condições de testes usadas pelo fabricante para definir $R_{ds(on)}$.

As perdas de condução foram definidas considerando dois pares de interruptores (S_1/S_4 e S_2/S_3). As perdas de condução são diretamente proporcionais à razão cíclica: Quanto maior o valor de D , mais tempo o MOSFET estará em condução e maiores serão as perdas de condução.

As perdas por condução nos interruptores são calculadas a partir da corrente eficaz e da resistência de condução R_{on} . Considera-se a corrente de pico máxima no interruptor, e obtém-se o valor eficaz pela média do quadrado da corrente ao longo de um período fundamental da rede. Assim, para os interruptores S_1 e S_4 , que conduzem durante a fração D do período, tem-se:

$$P_{S.1,4} = \frac{R_{on}}{2\pi} \int_0^{2\pi} (\sqrt{D} \cdot i_{Sp} \sin(\omega t))^2 d\omega t. \quad (94)$$

De forma análoga, para os interruptores S_2 e S_3 , que conduzem durante a fração $(1 - D)$, as perdas são dadas por:

$$P_{S,2,3} = \frac{R_{on}}{2\pi} \int_0^{2\pi} (\sqrt{1-D} \cdot i_{Sp} \sin(\omega t))^2 d\omega t. \quad (95)$$

As perdas de condução totais são expressas por (96).

$$P_{S,total} = 4 \cdot P_{S,1,4} + 4 \cdot P_{S,2,3} \quad (96)$$

As perdas de comutação ocorrem quando os MOSFETs alternam entre os estados ligado e desligado, dependendo da frequência de comutação e dos níveis instantâneos de tensão e corrente. Os tempos de comutação são especificados em folha de dados pelos atrasos $t_{d(on)}$ e $t_{d(off)}$, e pelos tempos de transição t_r e t_f , de modo que $t_{on} = t_{d(on)} + t_r$ e $t_{off} = t_{d(off)} + t_f$. Esses parâmetros são definidos pelo fabricante sob condições específicas de ensaio.

Para o cálculo das perdas de comutação, considera-se principalmente o intervalo de sobreposição entre tensão e corrente no dispositivo, dominado pelos tempos de transição t_r e t_f . Assim, a energia dissipada em cada evento de comutação pode ser aproximada por:

$$E(\alpha) = \frac{1}{2} V_{Sp} i_{Sp} (t_r + t_f) \left(\frac{V_{Sp} \sin \alpha i_{Sp} \sin \alpha}{V_{DD} i_d} \right). \quad (97)$$

onde α é o ângulo de comutação integrado ao longo de um ciclo da rede, V_{DD} (tensão de bloqueio) e i_d (corrente de condução) correspondem aos valores utilizados pelo fabricante para especificação dos tempos de comutação. O termo de normalização representa a razão entre as condições instantâneas de operação e as condições de referência da folha de dados.

A potência dissipada ao longo do período da rede é obtida multiplicando a energia dissipada por comutação $E(\alpha)$ pela frequência de comutação f_s e integrando ao longo de um ciclo completo:

$$P_{SW} = f_s \int_0^{2\pi} E(\alpha) d\alpha. \quad (98)$$

As perdas totais de comutação no conversor são então dadas por:

$$P_{SW,total} = 8 \cdot P_{SW}. \quad (99)$$

3.4.5.2 Perdas nos diodos

As perdas de condução nos diodos foram calculadas segundo o modelo apresentado em (BARBI, 2014). Para calcular as perdas nos diodos, é necessário determinar o valor médio e eficaz da corrente no diodo e consultar, na folha de dados, a tensão

de condução do diodo (V_{T0}) e a resistência dinâmica do diodo (R_T). As perdas por condução, que ocorrem quando o diodo está em funcionamento, podem ser calculadas usando a seguinte fórmula:

$$P_{\text{cond}} = \underbrace{V_{T0} \cdot i_{d.\text{med}}}_w + \underbrace{R_T \cdot (i_{d.\text{ef}})^2}_y. \quad (100)$$

O termo w representa as perdas devido à tensão de limiar, uma queda constante de tensão durante a condução, e o termo y representa as perdas resistivas dentro do diodo.

3.4.5.3 Perdas nos indutores

As perdas magnéticas em indutores, causadas por histerese e correntes parasitas, dependem da frequência de operação e dos materiais do núcleo. A escolha de componentes com baixa perda no núcleo contribui para a minimização dessas perdas. Além disso, é necessário definir a frequência de comutação e a corrente no indutor, pois essas especificações são determinantes para o dimensionamento inicial do componente e para a seleção adequada do núcleo magnético.

O núcleo é selecionado com base na área da seção transversal e no volume efetivo disponível para o enrolamento. Para esse dimensionamento, considera-se a seguinte equação:

$$A_e A_w = \frac{L \cdot (i_{L.\text{med}})^2}{B_{\text{max}} \cdot J_{\text{max}} \cdot K_w}, \quad (101)$$

onde L é a indutância do indutor, B_{max} é a densidade máxima de fluxo magnético, J_{max} é a densidade de corrente máxima e K_w é o fator de ocupação da janela do núcleo.

Ressalta-se que, embora a corrente no indutor seja alternada, a corrente média utilizada nesta equação foi calculada considerando-se apenas meio ciclo da rede elétrica, uma vez que, em um ciclo completo, o valor médio da corrente alternada é nulo e não representativo para fins de pré-dimensionamento magnético. Dessa forma, a média em meio ciclo corresponde ao intervalo efetivo de condução e transferência de energia do indutor.

Embora, embora em regime alternado os esforços térmicos e magnéticos estejam mais diretamente associados ao valor eficaz da corrente, neste trabalho adota-se a corrente média como aproximação de projeto preliminar, mantendo consistência com as deduções apresentadas nos Apêndices e fornecendo uma estimativa adequada para o dimensionamento inicial do núcleo e do condutor.

Substituindo as variáveis em (6.10), o produto $A_e A_w$ será:

O número de espiras é obtido pela (102).

$$N_e = \frac{L \cdot i_{L.\text{med}}}{\Delta i_L \cdot B_{\text{max}} \cdot A_e}, \quad (102)$$

onde Δi_L é a ondulação de corrente no indutor e A_e é a área da seção transversal do núcleo.

O cálculo do entreferro necessário para evitar a saturação do núcleo é:

$$L_g = \frac{(N_e)^2 \cdot \mu_0 \cdot A_e}{L}, \quad (103)$$

onde μ_0 é a permeabilidade do ar e N_e é o número de espiras.

Devido ao efeito pelicular (efeito *skin*), calcula-se a penetração da corrente usando a (104).

$$\delta = \sqrt{\frac{\rho}{\pi \cdot f_s}}, \quad (104)$$

onde ρ é a resistividade do material.

A seção dos condutores deve ser escolhida com base no coeficiente de penetração, garantindo que a área do condutor seja adequada para a corrente média:

$$S_{fio} = \frac{i_{L.med}}{J_{max}} \quad (105)$$

A resistência de condução do cobre é calculada pela (220).

$$R_{cobre} = \frac{\rho_{fio} \cdot L_{chicote}}{N_{cond}}, \quad (106)$$

onde $L_{chicote}$ é o comprimento do fio e N_{cond} é o número de condutores.

As perdas no cobre são então calculadas por:

$$P_{cobre} = R_{cobre} \cdot (i_{L.med})^2. \quad (107)$$

As perdas magnéticas no núcleo são estimadas usando a equação de Steinmetz:

$$P_{nucleo} = (\Delta B)^2 \cdot K_h \cdot f_s + K_f \cdot (f_s)^2 \cdot V_{nucleo}, \quad (108)$$

onde ΔB é a variação de densidade de fluxo, K_h e K_f são coeficientes dependentes do material do núcleo e V_{nucleo} é o volume do núcleo.

3.4.5.4 Perdas nos capacitores

As perdas nos capacitores são causadas principalmente pela Resistência Série Equivalente (ESR, *Equivalent Series Resistance*), uma pequena resistência interna que dissipa parte da energia na forma de calor. Conforme apresentado em (BARBI, 2014), as perdas nos capacitores podem ser expressas como:

$$P_{cap} = ESR \cdot (i_{C.ef})^2, \quad (109)$$

onde $i_{C.ef}$ é a corrente eficaz que passa pelo capacitor.

Capacitores com valores elevados de ESR tendem a dissipar mais energia e, conseqüentemente, apresentam maior aquecimento. Neste projeto optou-se pela utilização de capacitores de filme, que possuem baixa ESR. Ressalta-se que o valor de ESR pode ser obtido diretamente nas folhas de dados dos fabricantes para condições específicas de frequência e temperatura. Na ausência dessa informação, a ESR pode ser estimada a partir do fator de dissipação fornecido pelo fabricante, resultando em:

$$ESR = \frac{\tan \delta}{2 \cdot \pi \cdot f_s \cdot C}, \quad (110)$$

onde $\tan \delta$ é o fator de dissipação fornecido pelo fabricante e C é a capacitância do capacitor.

3.5 CONCLUSÃO

Neste capítulo foi apresentada a análise do estágio de potência do conversor proposto, abrangendo sua topologia, as etapas de operação e as principais formas de onda associadas ao funcionamento. Também foi discutido o comportamento do conversor em modo de condução contínua, bem como a estratégia de modulação empregada.

Adicionalmente, foi desenvolvida a modelagem equivalente das etapas do conversor, permitindo a obtenção das expressões do ganho estático e das relações necessárias para o dimensionamento dos filtros LC de entrada e saída. Foram ainda estabelecidas as equações que descrevem os esforços elétricos nos semicondutores e as perdas associadas aos principais componentes. Dessa forma, o capítulo fornece a base teórica necessária para o dimensionamento do conversor e para as análises quantitativas apresentadas nos capítulos seguintes.

4 ESTUDO DA COMUTAÇÃO

Neste capítulo, apresenta-se o estudo da comutação do conversor ponte completa CA/CA, com ênfase na inclusão do tempo morto durante a comutação dos interruptores S_1 , S_2 , S_3 e S_4 . A necessidade de inserir tempo morto decorre das limitações dinâmicas dos semicondutores, tornando indispensável o uso de circuitos grampeadores, cuja função principal é fornecer um caminho alternativo para a corrente e evitar a condição de carga flutuante durante esses intervalos.

Inicialmente, são apresentados os circuitos grampeadores e os componentes necessários para sua implementação. O capítulo aborda, em um primeiro momento, o circuito grampeador aplicado nos terminais V_{ab} do conversor, incluindo uma análise simplificada para a especificação dos componentes, seguida de uma análise matemática mais detalhada. Este estudo busca fornecer uma compreensão prática e aprofundada, destacando a importância dos circuitos grampeadores na criação de um caminho alternativo para a corrente durante os instantes em que todos os interruptores permanecem abertos.

4.1 COMUTAÇÃO DOS INTERRUPTORES S_1 , S_2 , S_3 E S_4

Devido às características intrínsecas dos semicondutores, estes não são capazes de realizar a comutação de forma instantânea, como frequentemente se considera nas modelagens ideais. Em conversores, é necessário introduzir um atraso ou avanço entre o comando de abertura de um interruptor e o comando de fechamento de seu interruptor complementar. A sobreposição de sinais deve ser aplicada em conversores com saída em corrente, como no caso do conversor boost. Já a inclusão de tempo morto, ou *dead time*, é empregada em conversores com saída em tensão, como ocorre no conversor em ponte completa CA/CA. Essa medida é fundamental para evitar a condução simultânea de ambos os interruptores, o que resultaria em um curto-circuito.

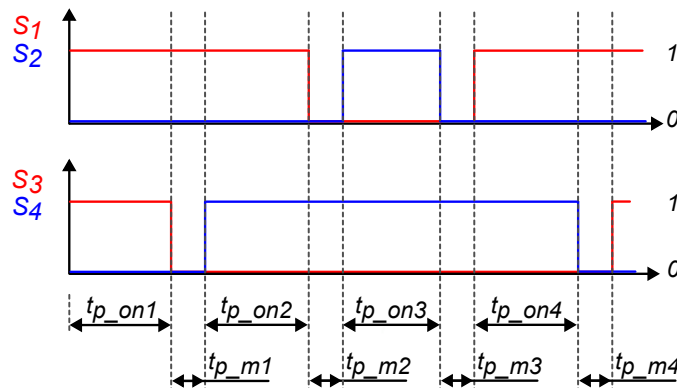
Os conversores CA/CA utilizam interruptores bidirecionais com alta frequência de comutação (acima de 20 kHz). Usando filtros passivos, é possível obter baixo conteúdo harmônico na saída e uma resposta dinâmica rápida. O principal inconveniente desses conversores é a comutação, que exige circuitos auxiliares para o processo, resultando em baixo rendimento e perda de robustez. Dessa forma, tais conversores apresentam a desvantagem de depender de circuitos auxiliares para a comutação (PETRY, 2001).

A modulação empregada no conversor ponte completa CA/CA é a PWM de três níveis, conforme já apresentada e discutida na seção anterior. Nessa abordagem de modulação, cada interruptor é controlado individualmente, exigindo quatro sinais de comando com durações e fases adequadas. Levando em consideração as condições de operação deste conversor, o sinal modulador pode assumir valores positivos ($M >$

0) ou negativos ($M < 0$), o que impacta diretamente nos interruptores que serão comutados, como discutido na seção anterior. Dessa forma, operando em modo de condução contínua, o conversor apresenta quatro etapas de operação sem tempo morto, tanto para condições com sinal modulador positivo quanto para sinal modulador negativo.

Considerando valores de **modulador positivo** ($M > 0$): Analisando as etapas de operação, pode-se observar que é necessário inserir um tempo morto entre dois interruptores durante cada transição das etapas de operação, visando evitar a condução simultânea. Na Figura 35 são apresentados os sinais de comando, considerando um período de comutação com inclusão de tempo morto.

Figura 35 – Sinais de comando para um período de comutação com sinal modulador com valor positivo ($M > 0$).



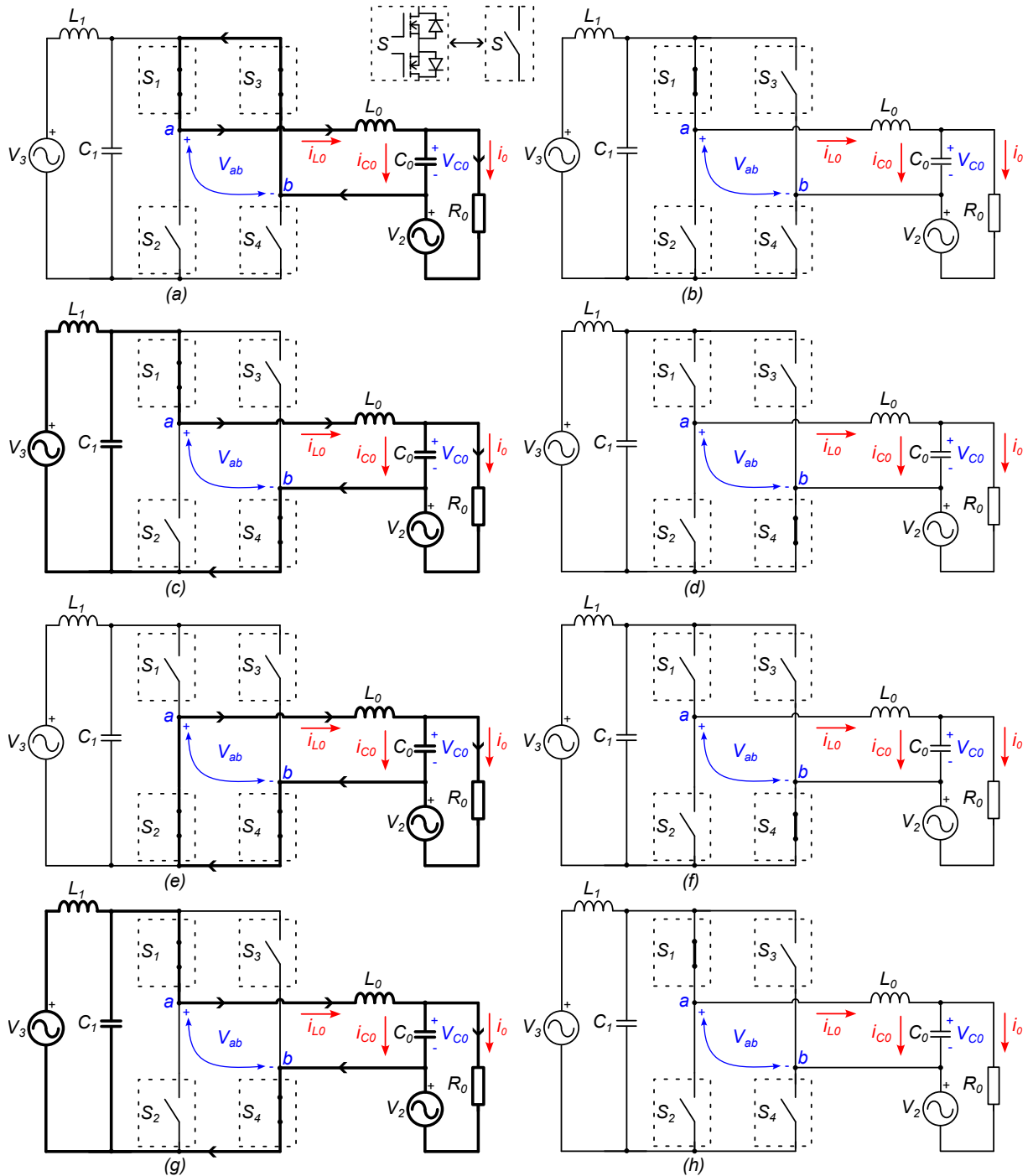
Fonte: Autor.

Com a inclusão do tempo morto o conversor passa a apresentar oito etapas de operação conforme é apresentado na Figura 36. Na Figura 36 (a), é apresentada a primeira etapa de operação ($t_{p_on.1}$), na qual os interruptores S_1 e S_3 conduzem (*on*), enquanto os interruptores S_2 e S_4 permanecem abertos (*off*). Na segunda etapa de operação, ilustrada na Figura 36 (b), é inserido o tempo morto (t_{p_m1}) entre os interruptores S_3 e S_4 , e o interruptor S_1 permanece conduzindo (*on*). Durante a terceira etapa de operação, mostrada na Figura 36 (c) ($t_{p_on.2}$), os interruptores S_1 e S_4 conduzem (*on*), enquanto os interruptores S_2 e S_3 se encontram desligados (*off*). Na quarta etapa de operação, representada na Figura 36 (d), é inserido o tempo morto (t_{p_m2}) entre S_1 e S_2 , e o interruptor S_4 permanece conduzindo (*on*).

Na quinta etapa de operação, Figura 36 (e) ($t_{p_on.3}$), os interruptores S_2 e S_4 conduzem (*on*), enquanto S_1 e S_3 permanecem abertos (*off*). Na sexta etapa de operação, Figura 36 (f), é inserido o tempo morto (t_{p_m3}) entre os interruptores S_1 e S_2 , e o interruptor S_4 continua conduzindo. Na sétima etapa de operação ($t_{p_on.4}$), os interruptores S_1 e S_4 conduzem (*on*), e os interruptores S_2 e S_3 mantêm-se abertos

(off). Por fim, na oitava etapa de operação, é inserido o tempo morto (t_{p_m4}) entre os interruptores S_3 e S_4 , e o interruptor S_1 permanece conduzindo, antecedendo o início de um novo período T_s .

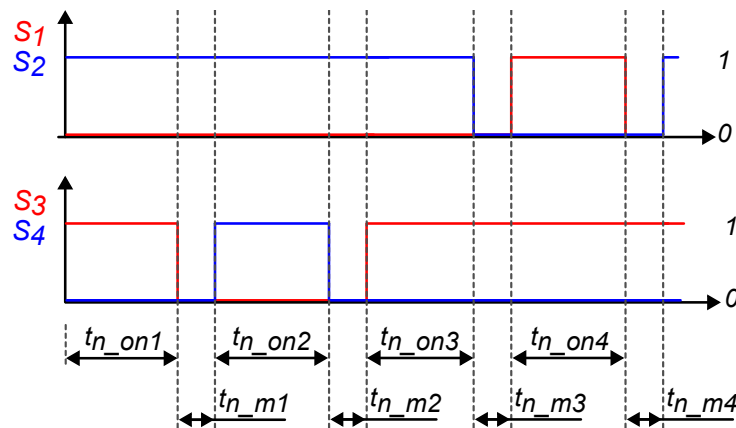
Figura 36 – Etapas de operação com tempo morto e sinal modulador positivo ($M > 0$):
 (a) Primeira etapa (t_{p_on1}), (b) Segunda etapa (t_{p_m1}), (c) Terceira etapa (t_{p_on2}), (d) Quarta etapa (t_{p_m2}), (e) Quinta etapa (t_{p_on3}), (f) Sexta etapa (t_{p_m3}), (g) Sétima etapa (t_{p_on4}), (h) Oitava etapa (t_{p_m4}).



Fonte: Autor.

Considerando valores de **modulador negativo** ($M < 0$): Na Figura 37 são apresentados os sinais de comando, considerando um período de comutação com inclusão de tempo morto.

Figura 37 – Sinais de comando para um período de comutação com sinal modulador com valor negativo ($M < 0$).

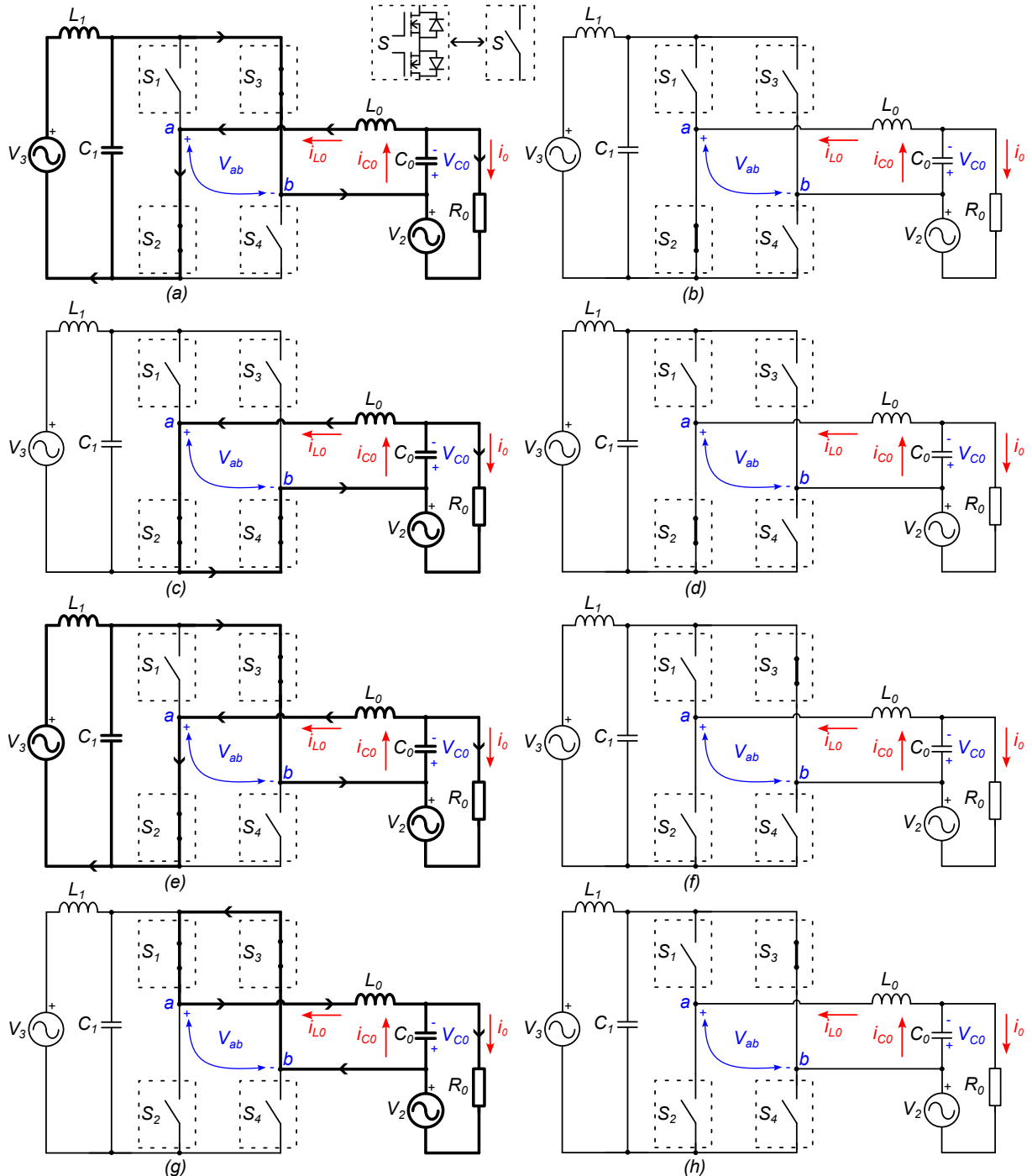


Fonte: Autor.

As oito etapas de operação para essa condição são apresentadas na Figura 38. A Figura 38 (a) apresenta a primeira etapa de operação ($t_{n_on.1}$), na qual os interruptores S_2 e S_3 conduzem (*on*), enquanto os interruptores S_1 e S_4 permanecem abertos (*off*). Na segunda etapa de operação, ilustrada na Figura 38 (b), é inserido o tempo morto (t_{n_m1}) entre os interruptores S_3 e S_4 , e o interruptor S_2 permanece conduzindo (*on*). Durante a terceira etapa de operação, mostrada na Figura 38 (c) ($t_{n_on.2}$), os interruptores S_2 e S_4 conduzem (*on*), enquanto os interruptores S_1 e S_3 se encontram desligados (*off*). Na quarta etapa de operação, representada na Figura 38 (d), é inserido o tempo morto (t_{n_m2}) entre S_3 e S_4 , e o interruptor S_2 permanece conduzindo (*on*).

Na quinta etapa de operação, Figura 38 (e) ($t_{n_on.3}$), os interruptores S_2 e S_3 conduzem (*on*), enquanto S_1 e S_4 permanecem abertos (*off*). Na sexta etapa de operação, Figura 38 (f), é inserido o tempo morto (t_{n_m3}) entre os interruptores S_1 e S_2 , e o interruptor S_3 continua conduzindo. Na sétima etapa de operação ($t_{n_on.4}$), os interruptores S_1 e S_3 conduzem (*on*), e os interruptores S_2 e S_4 mantêm-se abertos (*off*). Por fim, na oitava etapa de operação, é inserido o tempo morto (t_{n_m4}) entre os interruptores S_1 e S_2 , e o interruptor S_3 permanece conduzindo, antecedendo o início de um novo período T_s .

Figura 38 – Etapas de operação com tempo morto e sinal modulador negativo ($M < 0$): (a) Primeira etapa (t_{n_on1}), (b) Segunda etapa (t_{n_m1}), (c) Terceira etapa (t_{n_on2}), (d) Quarta etapa (t_{n_m2}), (e) Quinta etapa (t_{n_on3}), (f) Sexta etapa (t_{n_m3}), (g) Sétima etapa (t_{n_on4}), (h) Oitava etapa (t_{n_m4}).



Fonte: Autor.

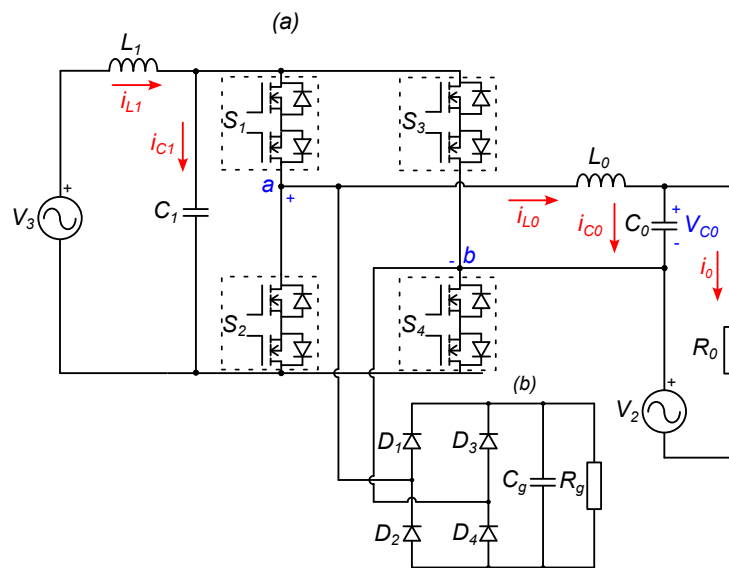
Para cada período de comutação T_s , haverá quatro períodos de tempo morto. Durante cada um desses intervalos, três interruptores permanecem abertos, conforme pode ser observado nas Figuras 36 e 38 (b), (d), (f) e (h). Nesses momentos, não

há um caminho completo para a corrente fluir, devido à interrupção abrupta do fluxo de corrente ocorre uma sobretensão sobre os interruptores, sendo que estes picos de tensão indesejados podem danificar os componentes. Portanto, faz-se necessário incluir um circuito grampeador para fornecer um caminho alternativo à corrente elétrica durante os intervalos em que os dois interruptores de um braço estão abertos.

4.2 CIRCUITO GRAMPEADOR NA SAÍDA

O circuito grampeador atua durante os intervalos de tempo morto, fornecendo um caminho alternativo para a corrente e impedindo que a carga permaneça flutuante enquanto os interruptores estão abertos. Dessa forma, a tensão no nó de saída não se eleva de forma indeterminada nesses instantes, mantendo o comportamento esperado do conversor. A desvantagem desse circuito é a redução da eficiência do sistema, devido à dissipação de energia no resistor. Na Figura 39 (a) é apresentado o estágio de potência do conversor ponte completa CA/CA, e na Figura 39 (b) o circuito grampeador.

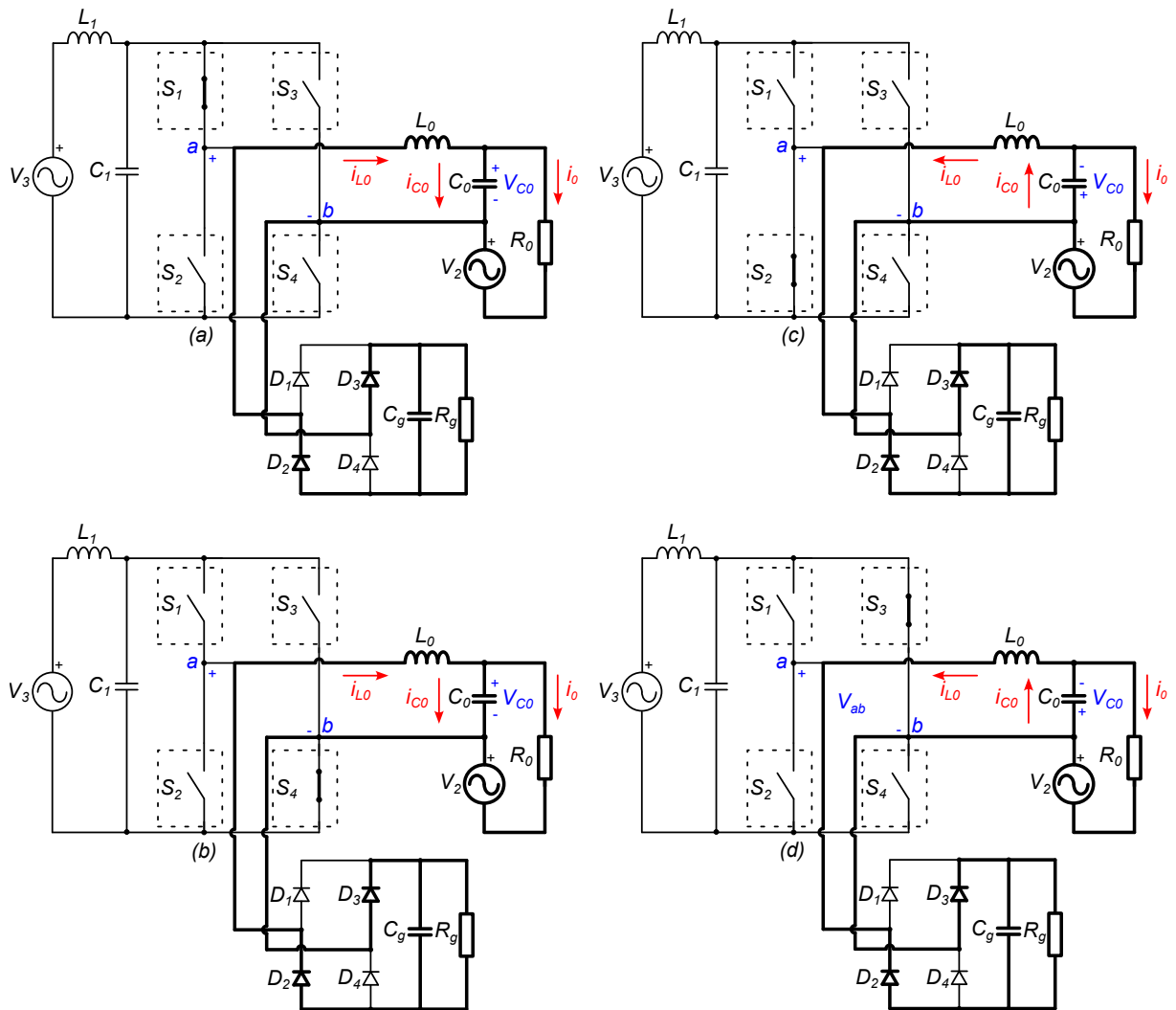
Figura 39 – (a) Conversor ponte completa CA/CA (b) Circuito grampeador .



Fonte: Autor.

O circuito grampeador proposto compreende um retificador monofásico de onda completa em ponte (Ponte de Graetz), conectado em paralelo a um capacitor (C_g) e um resistor (R_g). No capacitor, circulam as harmônicas de segunda ordem (120 Hz), enquanto o resistor é utilizado para a dissipação de potência. Para essa configuração de circuito, os valores de C_g e R_g devem ser definidos de modo a garantir o adequado condicionamento da tensão durante os intervalos de tempo morto, sem comprometer a operação do conversor.

Figura 40 – Considerando um semiciclo positivo da rede (a) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m1}) e (t_{p_m4}) com grameador, (b) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m2}) e (t_{p_m3}) com grameador, (c) Etapa de operação com tempo morto e sinal modulador negativo (t_{n_m1}) e (t_{n_m2}) com grameador, (d) Etapa de operação com tempo morto e sinal modulador negativo (t_{p_m3}) e (t_{p_m4}) com grameador.

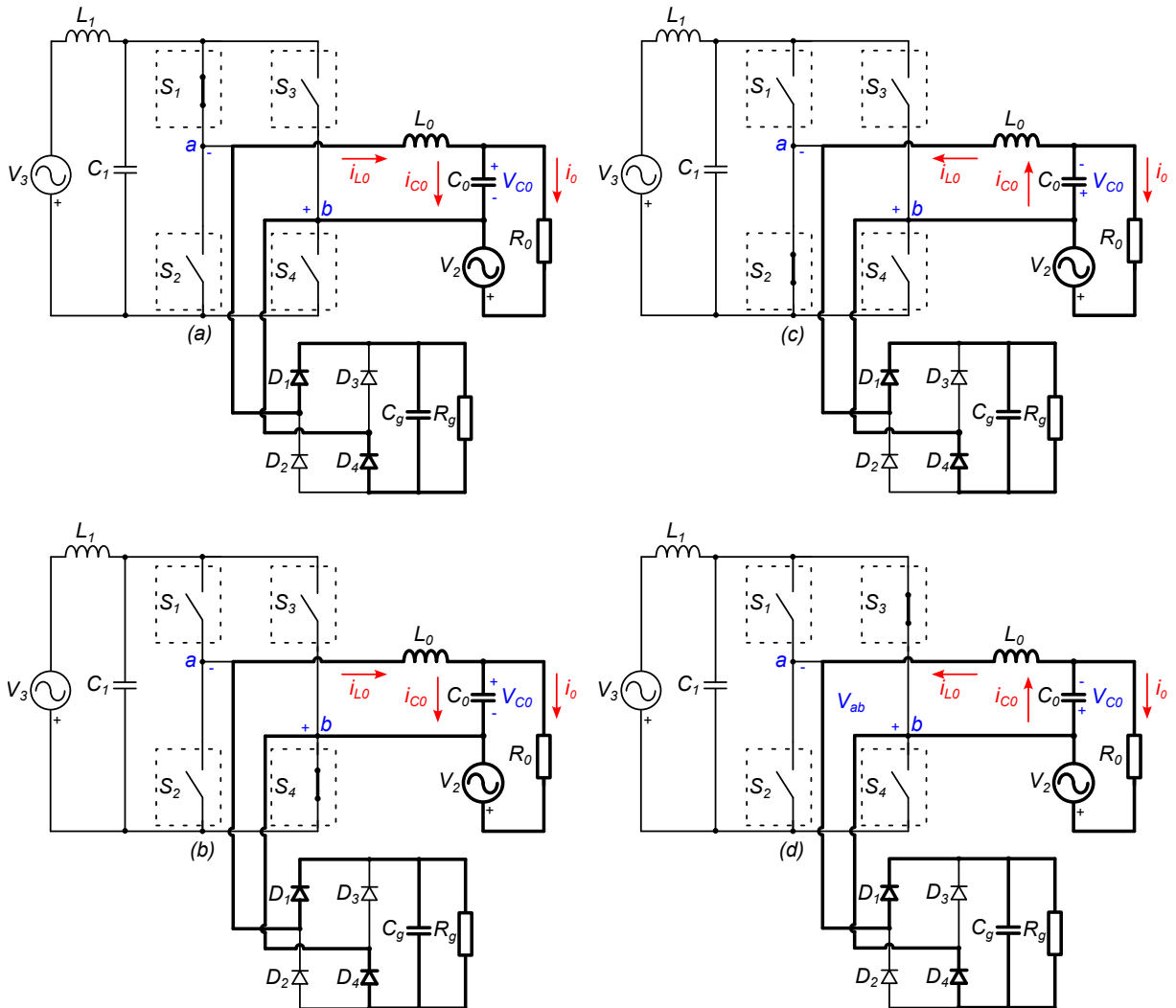


Fonte: Autor.

Como os diodos não são bidirecionais, a comutação deles é alterada de acordo com os ciclos positivo e negativo da rede. Nas Figuras 40 e 41, são apresentadas as etapas de operação, referente aos períodos que foi incluído o tempo morto, período em que a corrente não tinha um caminho para fluir. Com a inclusão do grameador durante o tempo morto, a corrente passa a fluir pela Ponte de Graetz, enquanto o capacitor e o resistor mantêm a tensão estabilizada nesses intervalos. Na Figura 40, é considerado um semiciclo positivo da rede, onde os diodos D_3 e D_2 são polarizados. Já na Figura 41, é apresentado o semiciclo negativo da rede, com a polarização dos

diódos D_1 e D_4 .

Figura 41 – Considerando um semiciclo negativo da rede (a) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m1}) e (t_{p_m4}) com grampeador, (b) Etapa de operação com tempo morto e sinal modulador positivo (t_{p_m2}) e (t_{p_m3}) com grampeador, (c) Etapa de operação com tempo morto e sinal modulador negativo (t_{n_m1}) e (t_{n_m2}) com grampeador, (d) Etapa de operação com tempo morto e sinal modulador negativo (t_{p_m3}) e (t_{p_m4}) com grampeador.



Fonte: Autor.

Na Tabela 6, são apresentadas as tensões presentes em cada interruptor ao longo dos diferentes intervalos do período de comutação, considerando sinal modulador positivo e a inclusão do tempo morto. Observa-se que as maiores amplitudes de tensão ocorrem sobre os interruptores S_1 e S_4 , os quais, em determinados intervalos, ficam submetidos ao valor de $(V_3 + V_g)$. Esse resultado evidencia que, para essa condição de modulação, os maiores picos de tensão ocorrem sobre os interruptores S_1 e

S_4 .

Tabela 6 – Tensões nos interruptores para sinal modulador positivo com inclusão de tempo morto.

Intervalo	Interruptores acionados	Interruptores desacionados	V_{S1}	V_{S2}	V_{S3}	V_{S4}
t_{p_on1}	S_1, S_3	S_2, S_4	0	V_3	0	V_3
t_{p_m1}	S_1	S_2, S_3, S_4	0	V_3	$-V_g$	$V_3 + V_g$
t_{p_on2}	S_1, S_4	S_2, S_3	0	V_3	V_3	0
t_{p_m2}	S_4	S_1, S_2, S_3	$V_3 + V_g$	$-V_g$	V_3	0
t_{p_on3}	S_2, S_4	S_1, S_3	V_3	0	V_3	0
t_{p_m3}	S_4	S_1, S_2, S_3	$V_3 + V_g$	$-V_g$	V_3	0
t_{p_on4}	S_1, S_4	S_2, S_3	0	V_3	V_3	0
t_{p_m4}	S_1	S_2, S_3, S_4	0	V_3	$-V_g$	$V_3 + V_g$

Fonte: Autor.

Na Tabela 7, são apresentadas as tensões observadas em cada interruptor ao longo dos diferentes intervalos do período de comutação, considerando o sinal modulador negativo e a inclusão do tempo morto. Observa-se que, nessa condição, os maiores valores de tensão passam a ocorrer nos interruptores S_2 e S_3 , que em diversos intervalos são submetidos ao valor combinado ($V_3 + V_g$). Assim, para essa polaridade da modulação, esses dois dispositivos assumem os níveis mais elevados de tensão ao longo do ciclo de comutação.

Tabela 7 – Tensões nos interruptores para sinal modulador negativo com inclusão de tempo morto.

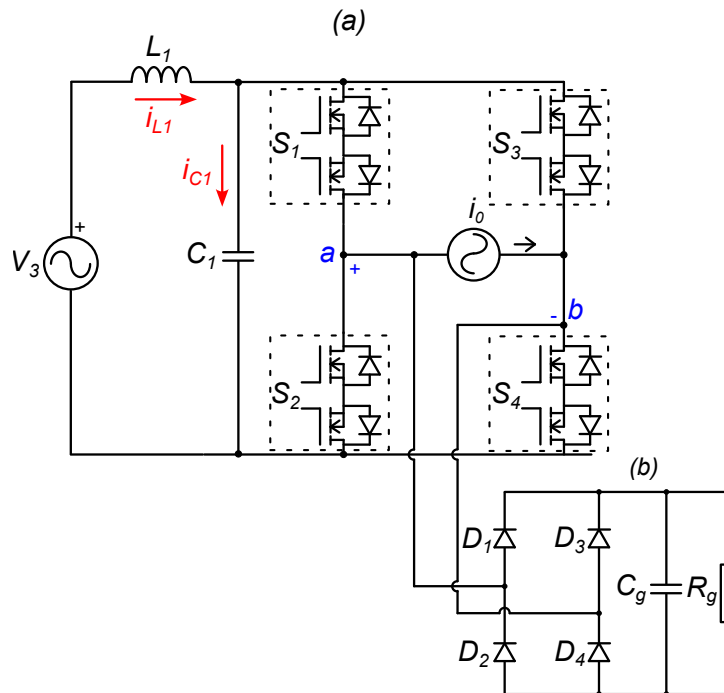
Intervalo	Interruptores acionados	Interruptores desacionados	V_{S1}	V_{S2}	V_{S3}	V_{S4}
t_{n_on1}	S_2, S_3	S_1, S_4	V_3	0	0	V_3
t_{n_m1}	S_2	S_1, S_3, S_4	V_3	0	$V_3 + V_g$	$-V_g$
t_{n_on2}	S_2, S_4	S_1, S_3	V_3	0	V_3	0
t_{n_m2}	S_4	S_1, S_2, S_3	V_3	0	$V_3 + V_g$	$-V_g$
t_{n_on3}	S_2, S_3	S_1, S_4	V_3	0	0	V_3
t_{n_m3}	S_3	S_1, S_2, S_4	V_g	$V_3 + V_g$	V_3	0
t_{n_on4}	S_1, S_3	S_2, S_4	0	V_3	0	V_3
t_{n_m4}	S_1	S_2, S_3, S_4	V_g	$V_3 + V_g$	0	V_3

Fonte: Autor.

Na Figura 42, é apresentado o conversor ponte completa CA-CA com o circuito grampeador, com uma fonte de corrente CA na saída do circuito. Nesta condição, o filtro de saída (C_0 e L_0) foram substituídas por uma fonte de corrente CA. Essa substituição foi realizada como forma de simplificar a análise dos componentes do circuito grampeador, permitindo assim, isolar apenas o circuito grampeador para realizar a análise matemática.

Na Figura 43, são apresentadas as principais formas de onda do circuito em um período de comutação T_s . Na Figura 43 (a) e (b), observam-se os pulsos de

Figura 42 – Circuito com fonte de corrente.



Fonte: Autor.

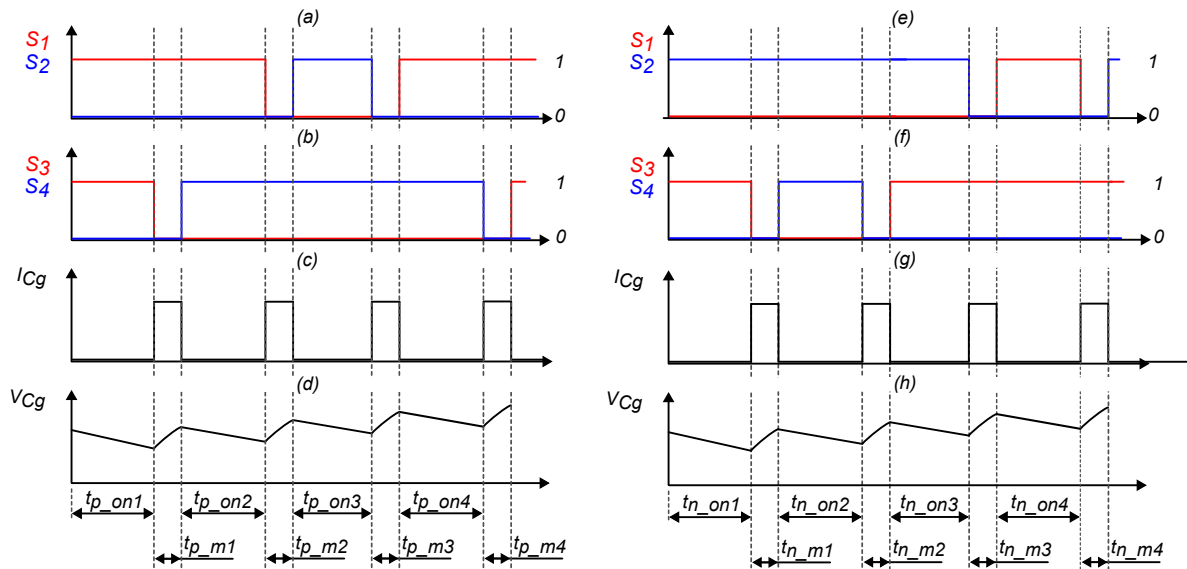
comando dos interruptores S_1 , S_2 , S_3 e S_4 com o tempo morto considerando um sinal modulador positivo ($M > 0$). Na Figura 43 (c) e (d) são apresentadas a corrente (i_{Cg}) e a tensão (V_{Cg}) sobre o capacitor do circuito grampeador. Na Figura 43 (e) e (f), observam-se os pulsos de comando dos interruptores S_1 , S_2 , S_3 e S_4 com o tempo morto considerando um sinal modulador negativo ($M < 0$). Na Figura 43 (g) e (h) são apresentadas a corrente (i_{Cg}) e a tensão (V_{Cg}) sobre o capacitor do circuito grampeador.

A partir da Figura 43 (c) e (g), constata-se que durante o tempo morto o capacitor é carregado de maneira exponencial. Esse comportamento está demonstrado na Figura 43 (d) e (h). Quando o conversor ponte completa está em operação, ou seja, quando há passagem de corrente pelos interruptores, a tensão no capacitor (V_{Cg}) decai de forma linear.

4.2.1 Estado topológico do circuito grampeador

O circuito grampeador opera em dois estados distintos ao longo do período da rede. Durante o semiciclo positivo, ilustrado na Figura 44, os diodos D_2 e D_3 encontram-se diretamente polarizados, enquanto D_1 e D_4 permanecem reversamente polarizados. No semiciclo negativo, o comportamento se inverte, os diodos D_2 e D_3 passam a permanecer bloqueados, enquanto D_1 e D_4 tornam-se diretamente polarizados e conduzem a corrente. Esse arranjo garante o funcionamento adequado do grampeamento

Figura 43 – Principais formas de onda em um período de comutação T_s , (a) Sinais de comando S_1 e S_2 com sinal modulador positivo, (b) Sinais de comando S_2 e S_3 com sinal modulador positivo, (c) Corrente no capacitor do grampeador, (d) Tensão sobre o capacitor do grampeador, (e) Sinais de comando S_1 e S_2 com sinal modulador negativo, (f) Sinais de comando S_2 e S_3 com sinal modulador negativo, (g) Corrente no capacitor do grampeador, (h) Tensão sobre o capacitor do grampeador.



Fonte: Autor.

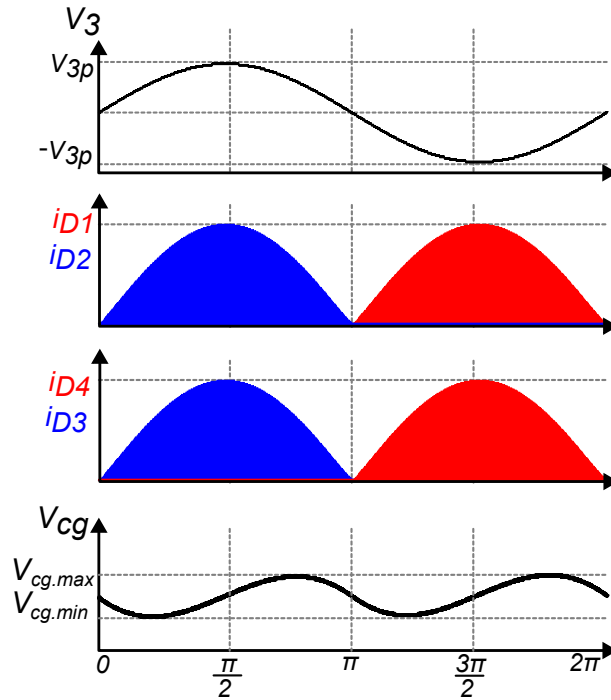
em ambos os semiciclos da tensão de entrada.

A Figura 45 (a) apresenta a topologia do circuito proposto, destacando suas principais conexões e o sentido das correntes i_0 e i_x . No semiciclo positivo e negativo da tensão de entrada, o circuito equivalente do grampeador permanece o mesmo, conforme ilustrado na Figura 45 (b). A única diferença entre os semiciclos está no sentido da corrente, que se ajusta de acordo com a polaridade da tensão da rede. Essa característica garante que o comportamento do circuito seja simétrico em relação aos dois semiciclos, mantendo sua funcionalidade de limitar a amplitude da tensão em determinados pontos do circuito.

4.2.2 Análise simplificada

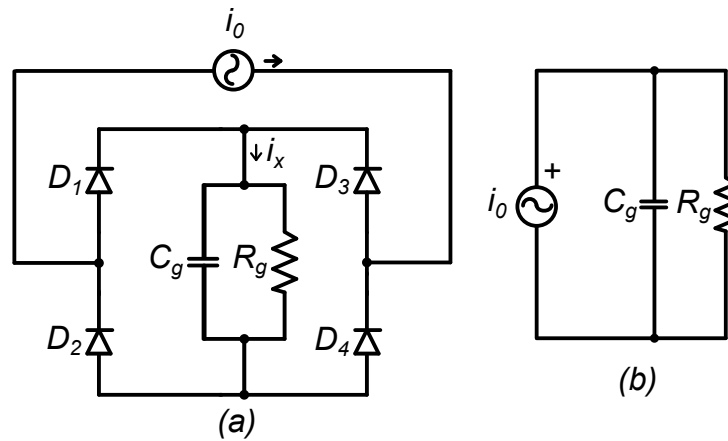
A partir da análise do circuito equivalente, verifica-se que a corrente i_0 é dada pela soma das correntes que fluem pelo capacitor C_g e pelo resistor R_g , conforme (111). Ressalta-se, contudo, que a corrente i_0 é imposta pela carga e pelo estágio de potência do conversor, podendo ser considerada aproximadamente constante ao longo de um período de comutação. Nesse contexto, o circuito grampeador não define o valor de i_0 , mas estabelece o caminho de circulação da corrente durante os intervalos de

Figura 44 – Principais formas de onda em um período da rede circuito grampeador.



Fonte: Autor.

Figura 45 – Circuito grampeador: (a) Topologia, (b) Circuito equivalente.



Fonte: Autor.

tempo morto e influencia a tensão aplicada aos interruptores do conversor de ponte completa CA/CA.

$$i_0 = C_g \frac{dV_{cg}}{dt} + \frac{V_{cg}}{R_g} \quad (111)$$

Para determinar os parâmetros do circuito, como a resistência R_g e a capacitância C_g , é necessário analisar a distribuição da corrente ao longo do período da rede,

conforme descreve a equação (112). A corrente média no resistor e as componentes harmônicas no capacitor são obtidas a partir de integrações e da Série de Fourier. Com isso, torna-se possível estabelecer a relação entre a ondulação de tensão no capacitor e sua capacitância, permitindo a seleção adequada dos componentes para garantir um desempenho otimizado do circuito.

$$i_0 = i_{0p} \sin(\omega t + \theta) \quad (112)$$

onde, ωt é a frequência angular definido por $\omega = 2\pi f_r$, e θ é o ângulo de fase inicial ou o deslocamento de fase.

A Figura 45 (a) apresenta o circuito grampeador com o retificador de ponte completa, no qual o capacitor C_g e a resistência R_g estão em paralelo, resultando na mesma tensão sobre ambos os componentes. Inicialmente, define-se um valor para a tensão V_{Cg} no capacitor e no resistor. Para determinar V_{Cg} , é necessário considerar a tensão máxima desejada sobre os interruptores S_1 , S_2 , S_3 e S_4 do conversor. Se for considerada uma tensão média de 500V sobre o capacitor C_g e o resistor R_g , por exemplo, é possível selecionar interruptores que suportem essa tensão.

Para determinar o valor da resistência, deve-se calcular a corrente que passará pelo resistor, representada por I_x , e a tensão sobre o resistor (V_{Cg}), considerando o valor previamente definido. A corrente I_x é estabelecida pela equação (113), considerando um período de comutação integrando de 0 até $4 \cdot T_m$. Solucionando a integral se obtém à equação (114).

$$I_x = \frac{1}{T_s} \int_0^{4T_m} i_{0p} dt \quad (113)$$

$$I_x = \frac{4 \cdot T_m \cdot i_{0p}}{T_s} \quad (114)$$

Integrando a equação (114) para meio período de rede de 0 até π conforme equação (115), obtém-se à equação , que define a corrente sobre o resistor para o período de rede.

$$I_g(\omega t) = \frac{1}{\pi} \int_0^{\pi} i_x \cdot \sin(\omega t) d\omega t \quad (115)$$

$$I_g(\omega t) = \frac{2 \cdot I_x}{\pi} \quad (116)$$

A tensão no resistor é dada pela equação (117). Dispondo do valor previamente definido de (V_{Cg}) e da equação que determina a corrente no resistor, é possível determinar o valor da resistência (R_g) por meio da equação (118).

$$V_{Cg} = I_g(\omega t) \cdot R_g \quad (117)$$

$$R_g = \frac{V_{Cg}}{I_g(\omega t)} \quad (118)$$

Para estabelecer a capacitância, utilizou-se a Série de Fourier. De acordo com a teoria da transformada de Fourier, qualquer função variável no tempo $F(t)$ pode ser expressa como uma soma de componentes harmônicas, conforme a expressão (119).

$$F(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} [a_n \cos \cdot n \cdot (\omega t) + b_n \sin \cdot n \cdot (\omega t)] \quad (119)$$

Compreendendo que no resistor ocorre a passagem do valor médio da corrente e no capacitor a passagem das componentes harmônicas. As amplitudes das harmônicas podem ser definidas por meio das equações (120) e (121).

$$a_n = \frac{2}{\pi} \int_0^{\pi} k \cdot i_{0p} \cdot \sin(\omega t) \left(\frac{4 \cdot T_m}{T_s} \right) \cdot \cos \cdot \left(\frac{2 \cdot n \cdot \pi \cdot \omega t}{\pi} \right) d\omega t \quad (120)$$

$$b_n = \frac{2}{\pi} \int_0^{\pi} k \cdot i_{0p} \cdot \sin(\omega t) \left(\frac{4 \cdot T_m}{T_s} \right) \cdot \sin \cdot \left(\frac{2 \cdot n \cdot \pi \cdot \omega t}{\pi} \right) d\omega t \quad (121)$$

Resolvendo as equações (120) e (121), e definindo que $b_n = 0$, o valor encontrado para a_n pode ser observado em (122):

$$a_n = \frac{4 \cdot i_0 \cdot k \left[\sin \cdot (\pi)^2 - 1 \right]}{\pi \cdot (4 \cdot n^2 - 1)}, \quad (122)$$

em que, $k = \frac{4 \cdot T_m}{T_s}$.

A ondulação de tensão sobre o capacitor pode ser aproximada pela segunda harmônica. Dessa forma,

$$\Delta V_{Cg} = |a_n + b_n| \cdot X_{Cg}. \quad (123)$$

Fazendo $n = 1$ em (122), e substituindo (122) em (123) tem-se:

$$\Delta V_{Cg} = \frac{4 \cdot i_0 \cdot k}{6 \cdot \pi^2 \cdot C_g \cdot f_r} \quad (124)$$

na qual,

$$i_0 = \frac{V_3 \cdot D}{R_0} \quad (125)$$

A equação pode ser escrita como:

$$\Delta V_{Cg} = \frac{V_3 \cdot D \cdot 4 \cdot k}{6 \cdot \pi^2 \cdot C_g \cdot f_r} \quad (126)$$

Parametrizando em relação a V_3 , tem-se:

$$\Delta \bar{V}_{Cg} = \frac{D \cdot 4 \cdot k}{R_0 \cdot 6 \cdot \pi^2 \cdot C_g \cdot f_r} \quad (127)$$

4.2.3 Análise completa

O estudo de equações diferenciais proporciona uma série de ferramentas matemáticas que facilitam a compreensão de muitos problemas. O objetivo é modelar o circuito do grameador utilizando equações diferenciais e, na sequência, determinar analiticamente uma solução. A solução geral da equação diferencial é, então, obtida a partir das soluções homogênea (atribuindo uma solução na forma exponencial) e particular (empregando o método dos coeficientes indeterminados, devido a forma da função).

Equações contendo derivadas são chamadas equações diferenciais. Diversos princípios, ou leis, que regem o mundo físico podem ser modelados matematicamente a partir dessas equações, que representam a taxa conforme fenômenos físicos acontecem. As equações diferenciais podem ser classificadas conforme suas derivadas em ordinárias (derivadas de funções de uma variável independente) ou parciais (derivadas de funções de duas ou mais variáveis independentes). Além disso, podem ser classificadas de acordo com a ordem das derivadas: primeira ordem, segunda ordem ou de ordem superior (BOYCE, 2020).

A modelagem do circuito consiste na obtenção de uma equação diferencial a partir da soma das correntes sobre cada elemento do circuito. Para a resolução da equação, foram obtidas as soluções homogênea e particular. A solução homogênea foi determinada considerando uma solução na forma exponencial, enquanto que a solução particular pode ser determinada através dos métodos dos coeficientes indeterminados ou de variação de parâmetros ((BOYCE, 2020).

A variação de carga durante o período de comutação é representada por Δq_s , e pode ser expressa como a soma das correntes individuais i_{0p} ao longo dos intervalos T_{m1} , T_{m2} , T_{m3} e T_{m4} , conforme expresso na Equação (128).

$$\Delta q_s = \frac{1}{T_s} \left[\int_0^{T_{m1}} i_{0p} dt + \int_0^{T_{m2}} i_{0p} dt + \int_0^{T_{m3}} i_{0p} dt + \int_0^{T_{m4}} i_{0p} dt \right] \quad (128)$$

Como os intervalos T_{m1} , T_{m2} , T_{m3} e T_{m4} possuem duração igual, e considerando que a corrente i_{0p} permanece aproximadamente constante durante um período de comutação T_s , a equação pode ser simplificada conforme Equação (129).

$$\Delta q_s = 4 \cdot i_{0p} \cdot \frac{T_m}{T_s} \quad (129)$$

Para compreender a variação de carga ao longo de um ciclo da rede, é necessário considerar a corrente i_{0p} modulada na frequência da rede. Dessa forma, a variação de carga Δq_s pode ser obtida pela integração da corrente ao longo de um período da rede, conforme Equação (130).

$$\Delta q_s = 4 \cdot \frac{T_m}{T_s} \cdot \frac{1}{\omega_R} \left[\int_0^\pi i_{0p} \cdot \sin(\omega t) dt \right] \quad (130)$$

Resolvendo a integral do termo senoidal e aplicando as condições de integração para meio ciclo da rede, obtém-se a Equação (131).

$$\Delta q_s = 8 \cdot i_{0p} \cdot \frac{T_m}{T_s} \cdot \frac{1}{\omega_R}, \quad (131)$$

onde, ω_R representa a frequência angular da rede, definida por:

$$\omega_R = 2 \cdot \pi \cdot f_r. \quad (132)$$

Substituindo T_s e ω_R na Equação (131), encontra-se a Equação (133).

$$\Delta q_s = 4 \cdot i_{0p} \cdot \frac{T_m \cdot f_s}{\pi \cdot f_r} \quad (133)$$

A corrente i_{0p} pode ser expressa como a soma das correntes no capacitor C_g e na resistência R_g , conforme já apresentado nas Equações (111) e (112). Assim, a tensão v_{Cg} ao longo do tempo é descrita por uma equação diferencial linear de primeira ordem. Para resolver essa equação, considera-se inicialmente a solução da parte homogênea, assumindo uma resposta exponencial da forma:

$$V_{Cg}(\omega t) = A_1 \cdot e^{-\omega t/\tau_g}. \quad (134)$$

Onde, τ_g representa a constante de tempo do circuito, definida por:

$$\tau_g = R_g C_g. \quad (135)$$

Esse parâmetro determina a velocidade com que a tensão V_{Cg} decai ao longo do tempo. Quanto maior τ_g , mais lento é o decaimento da resposta do circuito.

A solução particular para V_{Cg} é assumida na forma:

$$V_{Cg} = A_2 \cdot \cos(\omega t) + A_3 \cdot \sin(\omega t) \quad (136)$$

Substituindo na equação diferencial:

$$i_{0p} \cdot \sin(\omega t) = \left[\underbrace{C_g \cdot \frac{d}{dt} \cdot (A_2 \cos(\omega t) + A_3 \sin(\omega t))}_x \right] + \left[\frac{A_2 \cos(\omega t) + A_3 \sin(\omega t)}{R_g} \right] \quad (137)$$

Derivando o termo x, encontra-se:

$$i_{0p} \cdot \sin(\omega t) = [-\omega \cdot C_g \cdot A_2 \sin(\omega t) + \omega \cdot C_g \cdot A_3 \cos(\omega t)] + \left[\frac{A_2 \cos(\omega t) + A_3 \sin(\omega t)}{R_g} \right] \quad (138)$$

Separando os termos com $\cos(\omega t)$ e $\sin(\omega t)$, e igualando os coeficientes de seno e cosseno para obter um sistema:

$$i_{0p} = -\omega \cdot C_g \cdot A_2 + \frac{A_3}{R_g} \quad (139)$$

$$0 = \omega \cdot C_g \cdot A_3 + \frac{A_2}{R_g} \quad (140)$$

Resolvendo para A_2 :

$$A_2 = -\omega \cdot C_g \cdot A_3 \cdot R_g \quad (141)$$

Substituindo A_2 na equação (139),

$$i_{0p} = -\omega \cdot C_g(-\omega \cdot C_g \cdot A_3 \cdot R_g) + \frac{A_3}{R_g} \quad (142)$$

$$i_{0p} = \omega^2 \cdot C_g^2 \cdot R_g \cdot A_3 + \frac{A_3}{R_g} \quad (143)$$

$$i_{0p} = A_3 \left(\omega^2 \cdot C_g^2 \cdot R_g + \frac{1}{R_g} \right) \quad (144)$$

$$i_{0p} = A_3 \left(\frac{\omega^2 \cdot C_g^2 \cdot R_g^2 + 1}{R_g} \right) \quad (145)$$

$$A_3 = \left(\frac{i_{0p} \cdot R_g}{\omega^2 \cdot C_g^2 \cdot R_g^2 + 1} \right) \quad (146)$$

Finalmente, A_2 é encontrado substituindo A_3 na equação (141).

$$A_2 = -\omega \cdot C_g \cdot (R_g)^2 \cdot \left(\frac{i_{0p}}{\omega^2 \cdot C_g^2 \cdot R_g^2 + 1} \right) \quad (147)$$

A equação inicial para determinar A_1 é dada por (148).

$$A_1 e^{\frac{0}{\omega \cdot R_g \cdot C_g}} + A_2 \cos(0) + A_3 \sin(0) = A_1 e^{\frac{-\pi}{\omega \cdot R_g \cdot C_g}} + A_2 \cos(\pi) + A_3 \sin(\pi) \quad (148)$$

Fazendo as devidas simplificações encontra-se:

$$A_1 = \frac{2 \cdot A_2}{\frac{\pi}{e^{-C_g \cdot R_g \cdot \omega} - 1}} \quad (149)$$

Substituindo A_2 na equação (149), encontra-se (150).

$$A_1 = \frac{2 \cdot \left(-\omega \cdot C_g \cdot R_g^2 \left(\frac{i_{0p}}{\omega^2 \cdot C_g^2 \cdot R_g^2 + 1} \right) \right)}{\frac{\pi}{e^{-2 \cdot C_g \cdot R_g \cdot \omega} - 1}} \quad (150)$$

A expressão geral para $v_{C1}(\omega t)$ é:

$$v_{C1}(\omega t) = A_1 e^{\frac{-\omega t}{\omega \cdot R_g \cdot C_g}} + A_2 \cos(\omega t) + A_3 \sin(\omega t) \quad (151)$$

4.3 CONCLUSÃO

Neste capítulo foi analisado o processo de comutação do conversor ponte completa CA/CA, destacando-se a necessidade de inclusão de tempo morto entre os comandos dos interruptores S_1 , S_2 , S_3 e S_4 , bem como as implicações dessa estratégia sobre as tensões nos dispositivos. Foram descritas as etapas de operação para sinais moduladores positivo e negativo, e apresentadas tabelas com as tensões em cada interruptor, evidenciando os pontos de maior solicitação elétrica e justificando o uso do circuito grampeador.

Adicionalmente, foi detalhado o funcionamento do circuito grampeador na saída e o papel dos componentes R_g e C_g . Foram desenvolvidas uma análise simplificada e uma formulação mais completa para a determinação desses elementos, estabelecendo os fundamentos teóricos necessários para seu posterior dimensionamento.

5 MODELAGEM ORIENTADA AO CONTROLE

5.1 INTRODUÇÃO

O objetivo deste capítulo é apresentar a modelagem orientada ao controle do sistema proposto. Essa modelagem serve de base para o projeto da malha responsável por regular a tensão eficaz na carga do HT. Para isso, o sistema de controle atua sobre o estágio de potência por meio de um compensador do tipo PI, encarregado de corrigir continuamente o erro entre a tensão medida pelo sensor e o valor de referência.

O estágio de potência foi modelado com base no modelo médio em espaço de estados, o que permite obter a função de transferência que relaciona a tensão de saída do conversor pela razão cíclica. A função de transferência do sensor de valor eficaz, por sua vez, foi determinada a partir da linearização de sua característica não linear por meio da expansão da série de Taylor, considerando pequenas variações em torno do ponto de operação.

5.2 FUNÇÃO DE TRANSFERÊNCIA DO CONVERSOR

O conversor CA/CA ponte completa tem como função regular a tensão eficaz de saída do HT, mantendo-a constante frente às variações da rede elétrica. A atuação do controlador ajusta a razão cíclica, a qual é aplicada ao estágio de potência por meio da modulação PWM de três níveis. Essa razão cíclica define o tempo de condução dos interruptores e, conseqüentemente, o valor médio da tensão aplicada à carga.

Para o projeto do sistema de controle, é necessário determinar a função de transferência que relaciona a tensão de saída pela razão cíclica aplicada ao estágio de potência. O modelo dinâmico do conversor foi obtido pelo método médio em espaço de estados, considerando os diferentes estados topológicos e a linearização em torno do ponto de operação.

Nesse procedimento, calcula-se uma média ponderada dos modelos associados a cada estado topológico do conversor ao longo de um período de comutação (T_s), em função da razão cíclica (D). Dessa forma, o comportamento dinâmico do conversor pode ser descrito por um conjunto de equações diferenciais lineares que relacionam o vetor de estados X ao vetor de entrada U . A Equação (152) apresenta a forma geral do modelo médio do conversor, incorporando as matrizes correspondentes aos diferentes estados topológicos do circuito, representadas por A_1 , A_2 , B_1 e B_2 .

$$\frac{dX}{dt} = [A_1 D + A_2 (1 - D)] X + [B_1 D + B_2 (1 - D)] U. \quad (152)$$

A análise do comportamento dinâmico do conversor é realizada por meio da linearização de pequenos sinais, a qual consiste em aproximar o sistema não linear em torno do ponto de operação, considerando pequenas perturbações na razão cíclica

($\hat{d}$) e nas variáveis de estado ($\hat{x}$). O modelo linearizado de pequenas variações é dado pela Equação (153).

$$\frac{d}{dt}(X + \hat{x}) = [A_1(D + \hat{d}) + A_2(1 - D - \hat{d})] (X + \hat{x}) + [B_1(D + \hat{d}) + B_2(1 - D - \hat{d})] U \quad (153)$$

Durante o período de comutação, o vetor de entrada U é considerado constante. Letras maiúsculas indicam os valores médios das variáveis, enquanto as letras com acento circunflexo representam as pequenas perturbações em torno do ponto de operação. Os produtos entre variáveis perturbadas geram termos de segunda ordem. Esses termos são desprezados na linearização, pois seu efeito é negligenciável na região em torno do ponto de operação e introduziriam não linearidades indesejadas no modelo de pequeno sinal.

A partir da linearização do modelo médio em torno do ponto de operação, obtém-se o modelo de pequenas perturbações, conforme a Equação (154).

$$\frac{d\hat{x}}{dt} = [(A_1 - A_2)D] X + [A_1 D + A_2(1 - D)] \hat{x} + [(B_1 - B_2)\hat{d}] U. \quad (154)$$

Aplicando a transformada de Laplace à Equação (154), tem-se:

$$Ks\hat{x}(s) = A_1\hat{d}(s)X - A_2\hat{d}(s)X + [A_1 D + A_2(1 - D)] \hat{x} + [(B_1 + B_2)\hat{d}(s)U]. \quad (155)$$

Reorganizando os termos, a relação entre a variação da razão cíclica e a variação das variáveis de estado é obtida pela Equação (156).

$$\frac{\hat{x}(s)}{\hat{d}(s)} = (Ks - A)^{-1} [(A_1 - A_2)X + (B_1 - B_2)U], \quad (156)$$

em que a matriz A representa o modelo médio definido por:

$$A = A_1 D + A_2(1 - D). \quad (157)$$

Por fim, a partir do circuito equivalente reduzido do conversor e das relações entre as grandezas de entrada e saída, obtém-se a função de transferência completa que relaciona a tensão sobre o capacitor de saída v_{C_0} à razão cíclica d , conforme apresentado na Equação (158):

$$\frac{v_{C_0}(s)}{d(s)} = \frac{V_3 (C_1 L_1 R_0 s^2 - L_1 d^2 s + R_0)}{(C_1 C_0 L_1 L_0 R_0) s^4 + (C_1 L_1 L_0) s^3 + (C_1 L_1 R_0 + C_0 L_0 R_0 + C_0 L_1 R_0 d^2) s^2 + (L_0 + L_1 d^2) s + R_0}. \quad (158)$$

A validação desta planta foi realizada por meio da análise da resposta em frequência, utilizando-se como referência a função de transferência apresentada na

Equação (158) e comparando-a com a resposta obtida diretamente do circuito elétrico. Para isso, empregou-se o recurso *AC Sweep* disponível no software *PSIM*.

Os valores dos parâmetros utilizados na simulação foram definidos a partir do dimensionamento inicial do conversor, conforme as equações apresentadas nas seções anteriores. A Tabela 8 resume esses valores e sua respectiva origem no projeto.

Tabela 8 – Especificações utilizados na simulação do conversor.

Parâmetro	Valor
Potência do transformador	2 kVA
Potência do conversor	500 W
Tensão de pico máxima de entrada do conversor	152,42 V
Tensão eficaz máxima de entrada do conversor	107,8 V
Tensão de pico no primário do transformador	311 V
Tensão eficaz no primário do transformador	220 V
Corrente eficaz na carga	9,095 A
Corrente de pico na carga	12,862 A
Frequência de comutação	20 kHz
Frequência da rede	60 Hz
$\Delta i_{L1}\%$ Ondulação percentual de corrente no indutor de entrada	1%
Δi_{L1} Ondulação de corrente no indutor de entrada	0,064 A
$\Delta v_{C1}\%$ Ondulação percentual de tensão no capacitor de entrada	1%
Δv_{C1} Ondulação de tensão no capacitor de entrada	1,524 V
$\Delta i_{L0}\%$ Ondulação percentual de corrente no indutor de saída	10%
Δi_{L0} Ondulação de corrente no indutor de saída	1,286 A
$\Delta v_{C0}\%$ Ondulação percentual de tensão no capacitor de saída	1%
Δv_{C0} Ondulação de tensão no capacitor de saída	0,762 V

O circuito completo do conversor foi implementado no *PSIM* e é apresentado no Apêndice A. Os parâmetros utilizados na validação foram:

$$V_3 = 152,42 \text{ V}, \quad L_1 = 29,63 \mu\text{H}, \quad L_0 = 296,3 \mu\text{H},$$

$$C_1 = 23,23 \mu\text{F}, \quad C_0 = 2,11 \mu\text{F}, \quad R_0 = 24,18 \Omega, \quad D = 0,5.$$

Substituindo-se esses valores na Equação (158), obtém-se a seguinte função de transferência numérica, utilizada diretamente no bloco *s-domain Transfer Function* do *PSIM*:

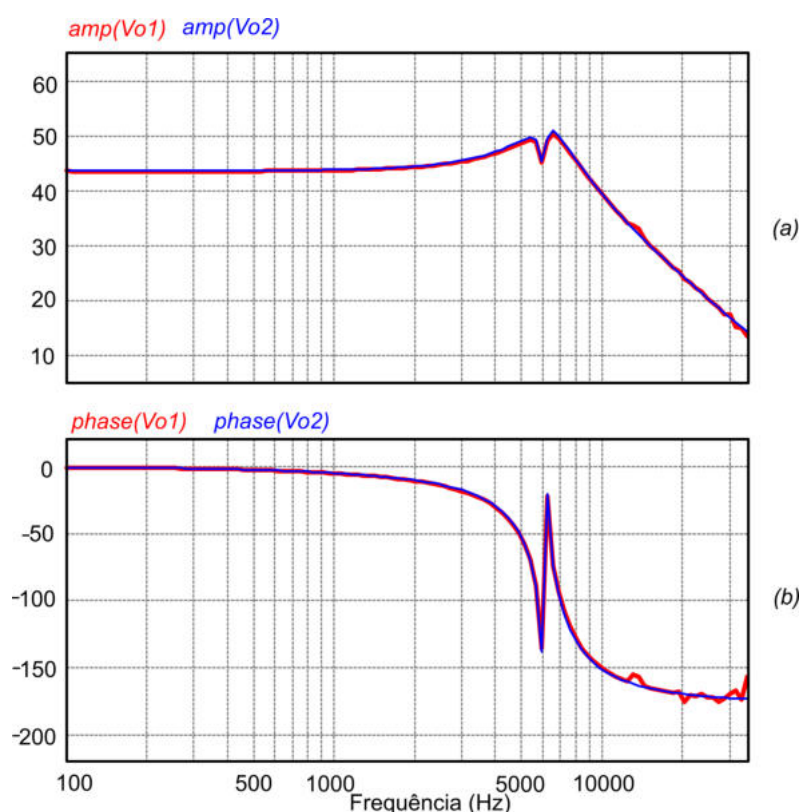
$$G(s) = \frac{2.5364287 \times 10^{-6} s^2 - 1.1289230 \times 10^{-3} s + 3.685553705 \times 10^3}{1.0400656 \times 10^{-17} s^4 + 2.0389299 \times 10^{-13} s^3 + 3.2131522 \times 10^{-8} s^2 + 3.0367303 \times 10^{-4} s + 24.18025} \quad (159)$$

A validação da planta foi realizada no ponto de operação definido por $D = 0,5$, aplicando-se uma perturbação senoidal em série com a razão cíclica. Essa perturbação foi varrida em frequência e amplitude, de forma a caracterizar a dinâmica do conversor. O sinal com perturbação senoidal foi aplicado à entrada do bloco que implementa a plant $G(s)$ no *PSIM*.

Na saída do bloco que implementa a função de transferência, foi inserida uma ponteira *AC Sweep Probe*, denominada *Vo2*. No circuito elétrico, adicionou-se uma segunda ponteira *AC Sweep Probe* no ponto de medição da tensão de saída V_0 , correspondente à variável de interesse no controle, essa ponteira foi nomeada *Vo1*. A comparação entre os sinais *Vo1* (circuito real) e *Vo2* (planta modelada) permite avaliar a aderência entre o modelo teórico e o comportamento simulado do conversor.

A Figura 46 apresenta as respostas em frequência obtidas. Na Figura 46(a) é exibido o módulo da função de transferência em dB, enquanto a Figura 46(b) mostra a respectiva resposta em fase, expressa em graus. Verifica-se uma elevada concordância entre as curvas obtidas diretamente do circuito e aquelas calculadas a partir da planta modelada, o que confirma a validade do modelo desenvolvido.

Figura 46 – Resposta em frequência do conversor: (a) módulo e (b) fase obtidos via *AC Sweep* no PSIM, comparando o modelo da planta $G(s)$ (*Vo2*) com o circuito completo (*Vo1*).



Fonte: Autor

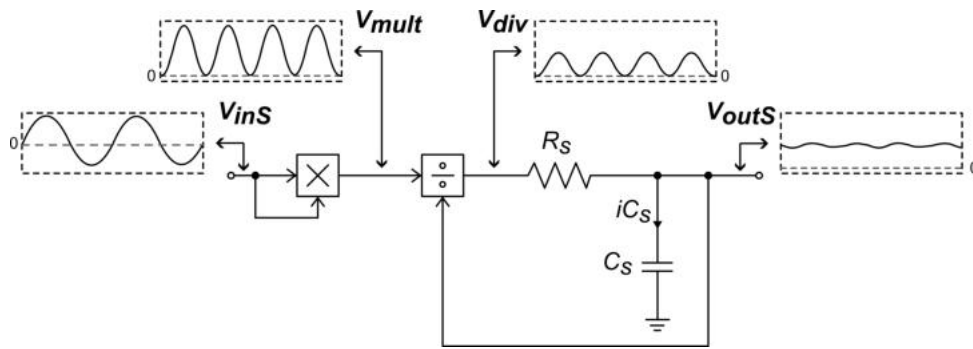
Observa-se uma divergência entre o modelo e o circuito completo na região de altas frequências. O modelo médio descreve adequadamente a dinâmica em baixas frequências, porém não representa os efeitos do chaveamento e da modulação PWM presentes em frequências mais elevadas. Ainda assim, na faixa de interesse para o

projeto da malha de controle, verifica-se boa concordância entre modelo e circuito, validando a modelagem proposta.

5.3 FUNÇÃO DE TRANSFERÊNCIA DO CIRCUITO DE MEDIÇÃO DA TENSÃO EFICAZ

A Figura 47 apresenta o diagrama de blocos funcionais do método implícito de conversão de uma forma de onda senoidal em seu valor eficaz. O circuito realiza a elevação ao quadrado, a divisão e a filtragem do sinal de entrada, resultando em uma tensão contínua proporcional ao valor eficaz da grandeza medida.

Figura 47 – Diagrama de blocos funcionais do sensor de tensão eficaz.



Fonte: Autor

O sinal de entrada senoidal é definido por:

$$V_{inS} = V_p \sin(\omega t), \quad (160)$$

onde V_p é o valor de pico e ω a frequência angular.

O primeiro bloco do circuito realiza a operação de multiplicação, elevando o sinal ao quadrado:

$$V_{mult} = (V_{inS})^2 = (V_p)^2 \sin^2(\omega t). \quad (161)$$

O segundo bloco executa a divisão do sinal quadrático pelo valor médio de saída do circuito:

$$V_{div} = \frac{(V_{inS})^2}{V_{outS}} = \frac{(V_p)^2 \sin^2(\omega t)}{V_{outS}}. \quad (162)$$

O sinal V_{div} é aplicado a um filtro RC, cuja corrente no capacitor é dada por:

$$i_{C_s} = C_s \frac{dv_{C_s}}{dt}, \quad (163)$$

enquanto a corrente que circula pelo resistor R_s é definida pela queda de tensão entre os nós de entrada e saída do filtro:

$$i_{C_s} = \frac{V_{div} - V_{outS}}{R_s}. \quad (164)$$

Igualando as Equações (163) e (164), obtém-se:

$$C_s \frac{dv_{C_s}}{dt} = \frac{V_{div} - V_{outS}}{R_s}. \quad (165)$$

Na equação (166) é isolado a derivada. E por fim, substitui-se V_{div} pela relação de (162), resultando em (167).

$$\frac{dv_{C_s}}{dt} = \frac{V_{div} - V_{outS}}{R_s C_s} \quad (166)$$

$$\frac{dv_{C_s}}{dt} = \frac{\frac{(V_{inS})^2}{V_{outS}} - V_{outS}}{R_s C_s} \quad (167)$$

Na Equação (168), substitui-se V_{inS} , definido em (160), obtendo-se a Equação (169).

$$\frac{dv_{C_s}}{dt} = \frac{V_{inS}^2 - V_{outS}^2}{V_{outS} R_s C_s} \quad (168)$$

$$\frac{dv_{C_s}}{dt} = \frac{(V_p)^2 \sin^2(\omega t)}{V_{outS} R_s C_s} - \frac{(V_{outS})^2}{V_{outS} R_s C_s} \quad (169)$$

Simplificando o termo V_{outS} e reorganizando a expressão, obtém-se:

$$\frac{dv_{C_s}}{dt} = \frac{(V_p)^2 \sin^2(\omega t)}{V_{outS} R_s C_s} - \frac{V_{outS}}{R_s C_s}. \quad (170)$$

O valor médio de $\sin^2(\omega t)$ ao longo de um período completo é obtido pela média do quadrado da função seno, que varia entre 0 e 1 durante um ciclo. Como $\sin^2(\omega t)$ é sempre positivo, sua média em um período completo é igual a $\frac{1}{2}$. Consequentemente, para uma tensão senoidal definida por $v(t) = V_p \sin(\omega t)$, o valor médio do quadrado da tensão é dado por (171).

$$\overline{v^2(t)} = \frac{(V_p)^2}{2}. \quad (171)$$

A constante de tempo do circuito, representada por τ , é definida pelo produto da resistência e da capacitância do filtro RC, dada por:

$$\tau = R_s C_s. \quad (172)$$

Substituindo as Equações (171) e (172) em (170), obtém-se:

$$\frac{dv_{C_s}}{dt} = \frac{(V_p)^2}{2 V_{outS} \tau} - \frac{V_{outS}}{\tau}. \quad (173)$$

Em regime permanente, considera-se $\frac{dV_{outS}}{dt} = 0$, resultando:

$$0 = \frac{(V_p)^2}{2 V_{outS} \tau} - \frac{V_{outS}}{\tau} \Rightarrow V_{outS}^2 = \frac{V_p^2}{2}. \quad (174)$$

Assim, a tensão de saída no terminal do sensor é expressa por:

$$V_{\text{outS}} = \frac{V_p}{\sqrt{2}}. \quad (175)$$

A seguir, utiliza-se a expansão em série de Taylor para linearizar a relação não linear entre a tensão eficaz e a tensão de entrada do sensor. A série de Taylor é uma representação de uma função como uma soma infinita de termos obtidos a partir das derivadas da função em um ponto específico, conforme (176).

$$f(x) = f(a) + f'(a)(x - a) + \frac{f''(a)}{2!}(x - a)^2 + \frac{f'''(a)}{3!}(x - a)^3 + \dots \quad (176)$$

Nesta equação, $f(x)$ representa a função aproximada, e ' a ' é o ponto em torno do qual se faz a expansão. O primeiro termo corresponde ao valor da função no ponto ' a ', enquanto os demais termos representam as derivadas sucessivas, ponderadas pelas potências de $(x - a)$.

Ao aplicar a série de Taylor a uma função não linear, é possível obter uma aproximação linear em torno de um ponto de operação. Essa linearização permite representar a dinâmica do sensor em forma de função de transferência, utilizada na modelagem do controle. A função não linear do sensor é então expressa conforme a Equação (177).

$$f(V_p, V_{\text{outS}}) = \frac{1}{2} \frac{V_p^2}{V_{\text{outS}}\tau} - \frac{V_{\text{outS}}}{\tau} \quad (177)$$

A primeira derivada em relação a V_p é:

$$\left(\frac{1}{2} \frac{V_p^2}{V_{\text{outS}}\tau} - \frac{V_{\text{outS}}}{\tau} \right) \frac{dV_p}{dt} \Rightarrow \frac{V_p}{V_{\text{outS}}\tau}. \quad (178)$$

E a primeira derivada em relação a V_o é:

$$\left(\frac{1}{2} \frac{(V_p)^2}{V_{\text{outS}}\tau} - \frac{V_{\text{outS}}}{\tau} \right) \frac{dV_o}{dt} \Rightarrow \frac{1}{2} (V_p)^2 V_o^{-1} \tau - \frac{V_o}{\tau} \frac{dV_o}{dt} \Rightarrow \frac{1}{2} (V_p)^2 V_o^{-2} \tau - \frac{1}{\tau}. \quad (179)$$

Substituindo V_p , definido na Equação (175), em (179), obtém-se:

$$-\frac{1}{2} \frac{(V_{\text{outS}}\sqrt{2})^2}{(V_{\text{outS}})^2\tau} - \frac{1}{\tau} = -\frac{2}{\tau}. \quad (180)$$

Dessa forma, a equação linearizada do sensor é obtida a partir da expansão de Taylor:

$$f(V_p, V_{\text{outS}}) = \left(\frac{1}{2} \frac{(V_p)^2}{V_{\text{outS}}\tau} - \frac{V_{\text{outS}}}{\tau} \right) + \left(\frac{V_p}{V_{\text{outS}}\tau} \right) V_p + \left(-\frac{2}{\tau} \right) V_{\text{outS}}. \quad (181)$$

Os termos constantes da Equação (181) são igualados a zero, e obtêm-se:

$$\frac{dv_{\text{outS}}}{dt} = \left(\frac{V_p}{V_{\text{outS}\tau}} \right) V_p - \left(\frac{2}{\tau} \right) V_{\text{outS}}. \quad (182)$$

Substituindo V_{outS} , definido na Equação (175), em (182), obtêm-se:

$$\frac{dv_{\text{outS}}}{dt} = \left(\frac{V_p}{\sqrt{2}\tau} \right) V_p - \left(\frac{2}{\tau} \right) V_{\text{outS}}. \quad (183)$$

Reescrevendo de forma simplificada:

$$\frac{dv_{\text{outS}}}{dt} = \left(\frac{\sqrt{2}}{\tau} \right) V_p - \left(\frac{2}{\tau} \right) V_{\text{outS}}. \quad (184)$$

Aplicando a transformada de Laplace à Equação (184), obtêm-se:

$$sV_{\text{outS}}(s) = \frac{\sqrt{2}}{\tau} V_p(s) - \frac{2}{\tau} V_{\text{outS}}(s), \quad (185)$$

onde a transformada de Laplace converte a equação obtida pela expansão de Taylor do domínio do tempo para o domínio da frequência. Reorganizando os termos da Equação (185), as variáveis podem ser isoladas de forma a obter a relação entre a tensão de saída e a tensão de entrada do sensor.

Assim, tem-se:

$$sV_{\text{outS}}(s) + \frac{2}{\tau} V_{\text{outS}}(s) = \frac{\sqrt{2}}{\tau} V_p(s) \Rightarrow V_{\text{outS}}(s) \left(s + \frac{2}{\tau} \right) = \frac{\sqrt{2}}{\tau} V_p(s) \quad (186)$$

A partir da Equação (186), isolando a razão entre a saída e a entrada, obtêm-se a função de transferência do sensor de tensão eficaz:

$$\frac{V_{\text{outS}}(s)}{V_p(s)} = \frac{\frac{\sqrt{2}}{2\tau}}{s + \frac{2}{\tau}}. \quad (187)$$

Substituindo $\tau = R_s C_s$, a expressão final da função de transferência é dada por:

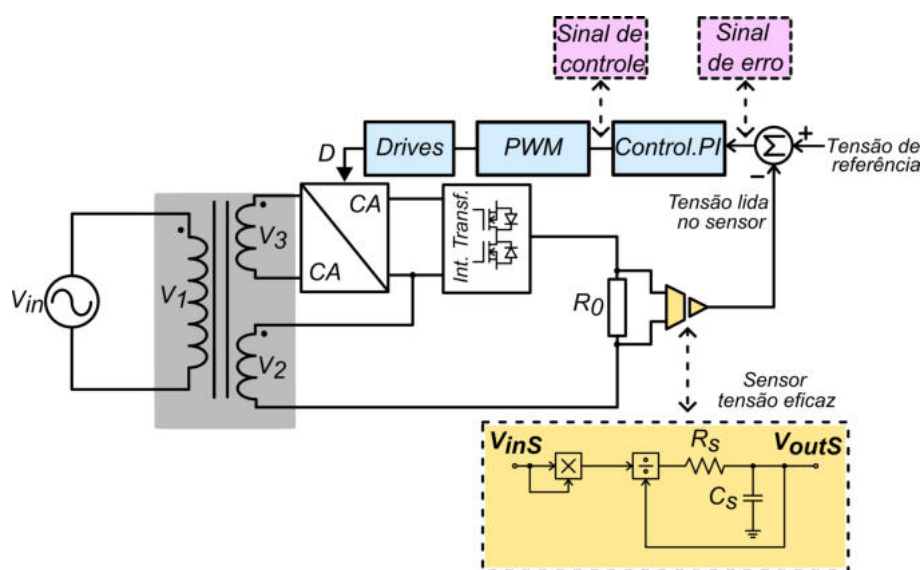
$$\frac{V_{\text{outS}}(s)}{V_p(s)} = \frac{\frac{\sqrt{2}}{2}}{s + \frac{R_s C_s}{2}}. \quad (188)$$

Essa equação representa o comportamento dinâmico do sensor de tensão eficaz, cujo ganho em regime permanente é $\frac{\sqrt{2}}{2}$ e cuja constante de tempo é determinada pelo produto $R_s C_s$. Observa-se que o sistema possui uma característica de primeira ordem, atuando como um filtro passa-baixa que suaviza o valor quadrático médio da tensão de entrada, fornecendo na saída a sua forma eficaz.

5.4 MALHA DE CONTROLE

A malha de controle foi projetada para garantir a regulação precisa da tensão eficaz na carga do HT, compensando variações impostas pela rede elétrica e pela carga. O controle atua ajustando a razão cíclica do conversor CA/CA ponte completa, de modo a manter a tensão de saída próxima ao valor de referência. Para isso, emprega-se um compensador PI operando em malha fechada, conforme ilustrado na Figura 48.

Figura 48 – Diagrama funcional da malha de controle.



Fonte: Autor.

No esquema de realimentação adotado, o valor eficaz da tensão de saída é medido pelo sensor e comparado com o valor de referência, produzindo o sinal de erro que alimenta o controlador PI. A partir desse erro, o compensador calcula continuamente a razão cíclica aplicada à moduladora PWM, de modo a ajustar o nível de acionamento dos interruptores e garantir que a tensão de saída acompanhe a referência, mesmo na presença de perturbações externas.

Conforme ilustrado na Figura 48, a malha de controle é estruturada a partir de cinco elementos fundamentais. O primeiro deles é o bloco de referência, que estabelece o valor eficaz desejado para a tensão de saída. Em seguida, o sinal medido pelo sensor é comparado a essa referência, resultando no erro utilizado pelo controlador PI. O controlador processa esse erro e gera o sinal de controle que alimenta a moduladora PWM, responsável por converter a ação de controle em pulsos para o acionamento dos interruptores. Por fim, o conversor CA/CA constitui a planta do sistema, ajustando a tensão de saída de acordo com o comando definido pelo controlador.

A resposta em frequência foi empregada para o projeto do controlador, permitindo avaliar o comportamento do sistema tanto em regime permanente quanto no

domínio do tempo. Considerando a função de transferência do conversor e do sensor, a Função de Transferência de Laço Aberto Não Compensada (FTLANC) é dada por:

$$\text{FTLANC}(s) = G(s)H(s), \quad (189)$$

em que $G(s)$ representa a planta do conversor e $H(s)$ corresponde à dinâmica do sensor.

A função de transferência do conversor CA/CA ponte completa, considerando a dinâmica do sensor de tensão eficaz, que relaciona a tensão de saída $V_0(s)$ à razão cíclica $D(s)$, é apresentada pela Equação (190).

$$\frac{V_0(s)}{D(s)} = \frac{V_3 \left(C_1 L_1 R_0 s^2 - L_1 d^2 s + R_0 \right)}{(C_1 C_0 L_1 L_0 R_0) s^4 + (C_1 L_1 L_0) s^3 + \left(C_1 L_1 R_0 + C_0 L_0 R_0 + C_0 L_1 R_0 d^2 \right) s^2 + \left(L_0 + L_1 d^2 \right) s + R_0} \frac{\frac{\sqrt{2}}{2}}{s + \frac{R_s C_s}{2}} \quad (190)$$

Para adequar o desempenho dinâmico, foi inserido um compensador em cascata com a planta, resultando na Função de Transferência de Laço Aberto Compensada (FTLAC):

$$\text{FTLAC}(s) = C(s)G(s)H(s), \quad (191)$$

Devido ao projeto proposto ser baseado na resposta em frequência, considerando $s = j\omega$, obtém-se a seguinte relação:

$$\text{FTLAC}(\omega) = C(\omega) \text{FTLANC}(\omega) \quad (192)$$

Como a Equação (192) representa uma função complexa, ela pode ser decomposta em sua magnitude e fase, ou seja:

$$|\text{FTLAC}(\omega)| = |C(\omega)| |\text{FTLANC}(\omega)| \quad (193)$$

$$\angle \text{FTLAC}(\omega) = \angle C(\omega) + \angle \text{FTLANC}(\omega) \quad (194)$$

Além disso, como as condições impostas em (195) e (196) devem ser satisfeitas, ao substituir (193) em (195) e (194) em (196), chega-se às Equações (199) e (200).

$$|\text{FTLAC}(\omega_c)| = 1 \quad (195)$$

$$M_\phi = 180^\circ + \angle \text{FTLAC}(\omega_c) \quad (196)$$

Substituindo (193) em (195), tem-se:

$$|C(\omega_c)| |\text{FTLANC}(\omega_c)| = 1 \quad (197)$$

E substituindo (194) em (196), obtém-se:

$$M_\varphi = 180^\circ + \angle C(\omega_c) + \angle \text{FTLANC}(\omega_c) \quad (198)$$

Assim, a magnitude do compensador no ponto de cruzamento é dada por:

$$|C(\omega_c)| = \frac{1}{|\text{FTLANC}(\omega_c)|} \quad (199)$$

E sua fase deve satisfazer:

$$\angle C(\omega_c) = M_\varphi - 180^\circ - \angle \text{FTLANC}(\omega_c) \quad (200)$$

A função de transferência que descreve o controlador PI é dada por:

$$C(s) = k_p + \frac{k_i}{s} \quad (201)$$

Sendo k_p o ganho proporcional e k_i o ganho integrativo, a expressão do controlador PI pode ser reorganizada de forma equivalente conforme a Equação (202):

$$C(s) = k_c \left(\frac{s + \omega_z}{s} \right) \quad (202)$$

onde $k_c = k_p$ e o zero associado ao controlador é definido por:

$$\omega_z = \frac{k_i}{k_p}. \quad (203)$$

Verifica-se, portanto, que o projeto do compensador PI envolve determinar os parâmetros k_c e ω_z de acordo com um conjunto de especificações. Quando o projeto é realizado no domínio da frequência, tais parâmetros são obtidos a partir da análise da FTLANC, atendendo aos critérios de ganho e margem de fase desejados.

Em projetos baseados na resposta em frequência, as especificações normalmente incluem a frequência de cruzamento ω_c e a margem de fase desejada M_φ . Substituindo $s = j\omega$ na Equação (202) e aplicando as expressões de magnitude e fase, obtêm-se:

$$|C(\omega)| = \frac{k_c \sqrt{\omega^2 + \omega_z^2}}{\omega} \quad (204)$$

$$\angle C(\omega) = \tan^{-1} \left(\frac{\omega}{\omega_z} \right) - 90^\circ \quad (205)$$

Dessa forma, ao combinar as expressões de magnitude (204) e fase (205) do compensador PI com a resposta em frequência da FTLANC, obtêm-se as equações gerais utilizadas para o cálculo dos parâmetros do compensador PI. O ganho k_c é determinado por:

$$k_c = \frac{1}{|\text{FTLANC}(\omega_c)|} \frac{\omega_c}{\sqrt{\omega_c^2 + \omega_z^2}} \quad (206)$$

e a frequência do zero ω_z é obtida de:

$$\omega_z = \frac{\omega_c}{\tan(M_\varphi - 90^\circ - \angle\text{FTLANC}(\omega_c))} \quad (207)$$

O controlador PI foi projetado com base na função de transferência de laço aberto do sistema, que modela a dinâmica do conversor e do sensor de Valor Eficaz (RMS, *Root Mean Square*). Adotou-se uma margem de fase de 80° e uma frequência de cruzamento de $\omega_c = 10$ rad/s. A descrição completa do projeto do compensador PI, bem como os parâmetros resultantes e os diagramas de Bode, é apresentada no Apêndice B.

5.5 APRESENTAÇÃO E DISCUSSÃO DOS RESULTADOS DE SIMULAÇÃO

A validação do estágio de controle foi realizada por meio de simulação no software *PSIM*, cujo circuito completo está apresentado no Apêndice A. Nessa simulação foram considerados dois modelos distintos para o sensor de valor eficaz: o bloco *True RMS* disponível na biblioteca do *PSIM*, utilizado para representar a medição prática, e um segundo modelo construído a partir de blocos matemáticos (operações de módulo, quadratura, filtragem RC e raiz quadrada), empregado para a obtenção da função de transferência do sensor.

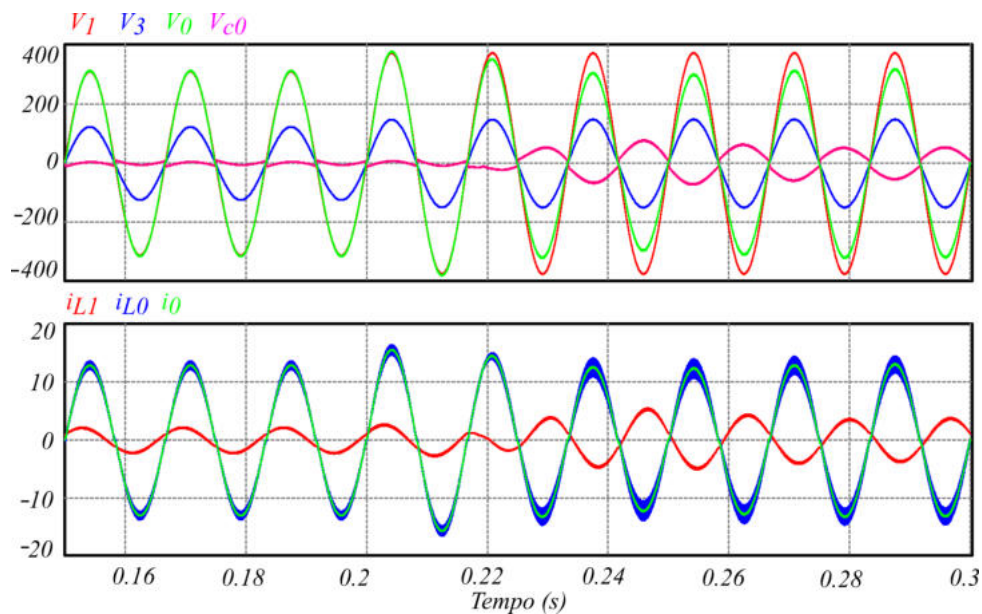
A etapa digital da simulação foi implementada por meio de três blocos principais: o quantizador, o Retentor de Ordem Zero (ZOH, *Zero-order hold*) e o *C Block*. O *Quantization Block* foi configurado com resolução de 12 bits, faixa de entrada entre 0 e 3,3 V e faixa de saída entre 0 e $2^{12} - 1 = 4095$, operando a uma frequência de amostragem de 100 kHz. Esse bloco permite simular os efeitos de discretização do conversor A/D do Processador de Sinal Digital (DSP, *Digital Signal Processor*) utilizado no protótipo real. Em seguida, o sinal quantizado é aplicado ao bloco ZOH, também operando a 100 kHz, replicando o comportamento do ZOH presente no processo de amostragem e reconstrução do sinal no domínio digital.

O controlador PI foi inicialmente implementado utilizando o bloco contínuo padrão do *PSIM*, de modo a representar o comportamento ideal do compensador. Posteriormente, o controlador foi reimplementado em domínio discreto dentro de um *C Block*, no qual foram programados o algoritmo do PI digital, o efeito do ZOH e a atualização da razão cíclica a cada período de amostragem. Dessa forma, o bloco reproduz o processamento realizado pelo DSP do protótipo físico.

A validação do sistema de controle foi realizada inteiramente no domínio do tempo, por meio da aplicação de diferentes perturbações ao conversor e à referência. Esse procedimento permite observar diretamente o comportamento transitório da malha de controle e avaliar sua robustez frente a variações abruptas das condições de operação. Para essa análise, foram considerados três cenários principais: variação da tensão de entrada, degrau de carga e alteração da tensão de referência.

A avaliação dinâmica do sistema em malha fechada foi realizada aplicando-se um degrau de +20% na tensão de entrada V_1 no instante $t = 0,2$ s. A Figura 49 apresenta as formas de onda simuladas para a tensão de entrada V_1 (que coincide com a tensão V_2 no enrolamento secundário do transformador), a tensão V_3 aplicada ao conversor CA/CA ponte completa, a tensão de saída na carga V_0 , a tensão de saída do conversor V_{c0} , bem como as correntes i_{L1} , i_{L0} e i_0 . Observa-se que a tensão de saída é rapidamente regulada, retornando ao valor de 220 V eficaz após aproximadamente quatro ciclos da rede.

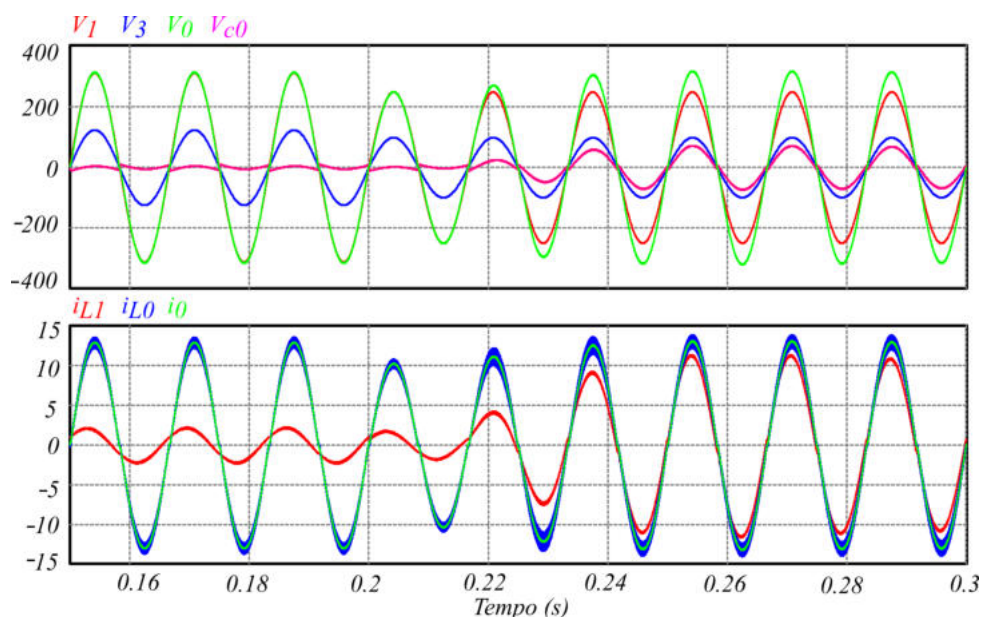
Figura 49 – Resposta do sistema em malha fechada a um degrau de +20% na tensão de entrada V_1 .



Fonte: Autor.

De forma complementar, foi realizada uma segunda simulação em malha fechada aplicando-se um degrau de -20% na tensão de entrada V_1 , também no instante $t = 0,2$ s. A Figura 50 apresenta as formas de onda obtidas para as tensões V_1 , V_3 , V_0 e V_{c0} , além das correntes i_{L1} , i_{L0} e i_0 . Observa-se que, mesmo com a redução da tensão de entrada, o controlador PI mantém a tensão de saída regulada em 220 V eficaz. O comportamento dinâmico é semelhante ao observado no caso do degrau positivo, com a tensão retornando ao valor de referência após aproximadamente quatro ciclos da rede.

Figura 50 – Respostas das tensões e correntes do sistema para um degrau de -20% na tensão de entrada V_1 .

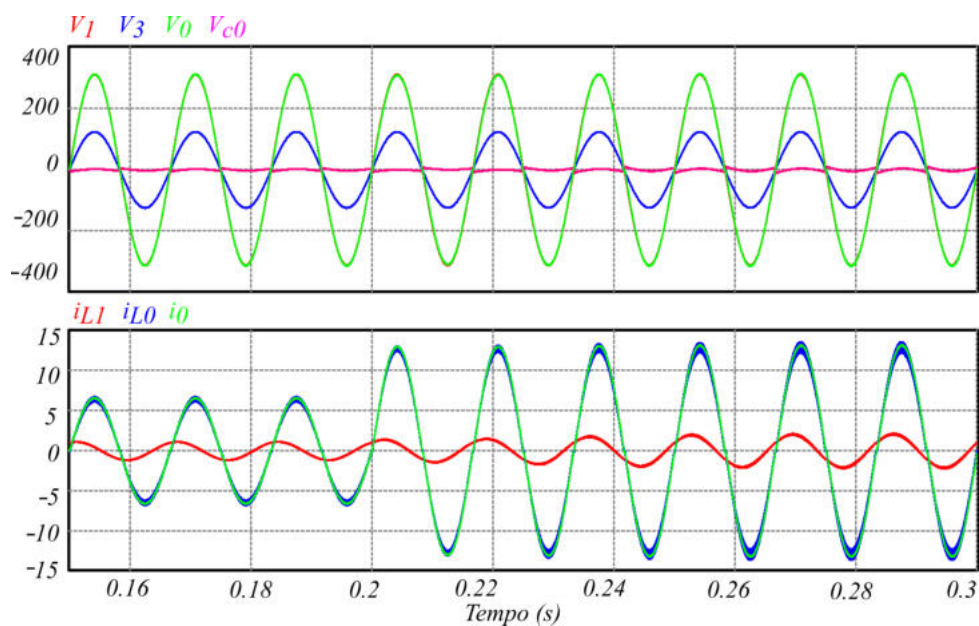


Fonte: Autor.

A dinâmica do sistema também foi avaliada mediante a aplicação de um degrau de carga, elevando-se a demanda de 50% para 100% da potência nominal no instante $t = 0,2$ s. A Figura 51 apresenta as formas de onda obtidas para as tensões V_1 , V_3 , V_0 e V_{c0} , bem como para as correntes i_{L1} , i_{L0} e i_0 . Observa-se que as tensões permanecem praticamente inalteradas durante o transitório, indicando como o controlador PI reage à variação de carga.

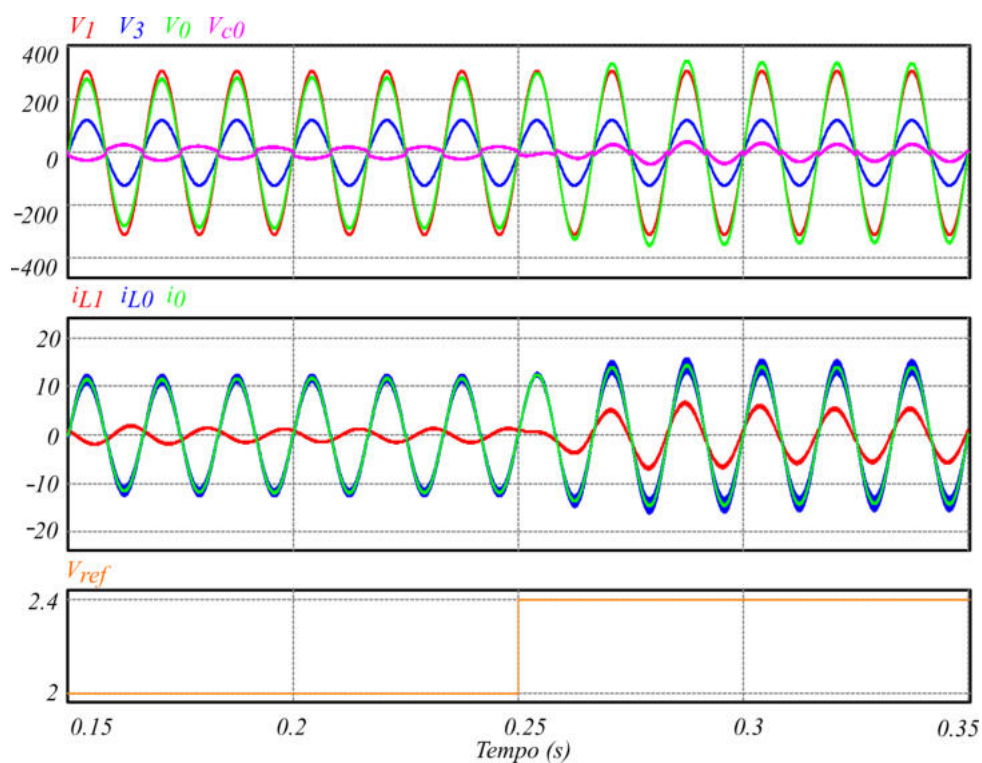
A análise da resposta da malha de controle à variação da tensão de referência foi realizada aplicando-se uma onda quadrada diretamente ao sinal de referência do controlador, alternando entre 2,0 V e 2,4 V, conforme ilustrado na Figura 52. Esses valores correspondem, respectivamente, a tensões eficazes de aproximadamente 200 V eficaz e 240 V eficaz na carga, sendo que a referência anterior estava ajustada em 2,2 V. Entre $t = 0,15$ s e $t = 0,2$ s, o sistema permanece estabilizado na condição inicial de 200 V eficaz. No instante $t = 0,20$ s, ocorre a elevação da referência, e o controlador PI atua para ajustar a tensão de saída ao novo valor desejado. Observa-se que a resposta é estável, atingindo o novo regime permanente em aproximadamente 0,1 s, o que corresponde a cerca de seis ciclos da rede. O comportamento obtido demonstra a capacidade da malha de controle em acompanhar variações da referência.

Figura 51 – Resposta do sistema ao degrau de carga (50% para 100%) aplicado em $t = 0,2\text{ s}$.



Fonte: Autor.

Figura 52 – Resposta do sistema a um degrau aplicado na tensão de referência.



Fonte: Autor.

5.6 CONCLUSÃO

Neste capítulo foi desenvolvida a modelagem orientada ao controle do sistema, abrangendo o modelo médio em espaço de estados, a obtenção das funções de transferência do conversor e do sensor de tensão eficaz, bem como a síntese da malha de controle com compensador PI. A comparação entre a planta modelada e o circuito simulado no *PSIM*, em termos de resposta em frequência e de resposta temporal, indicou boa coerência entre o modelo teórico e o comportamento dinâmico do sistema nas condições analisadas. Os resultados obtidos estabelecem uma base consistente para o projeto das malhas de controle do conversor, enquanto a validação completa da regulação do valor eficaz da tensão na carga do HT, especialmente em regime de baixa frequência, é apresentada nos capítulos de resultados experimentais.

6 DIMENSIONAMENTO DO PROTÓTIPO

6.1 INTRODUÇÃO

Este capítulo apresenta o dimensionamento do protótipo do conversor CA/CA proposto. Inicialmente, são definidos e selecionados os interruptores semicondutores, com ênfase na verificação dos esforços de tensão e corrente, e a análise térmica associada às perdas. Em seguida, realiza-se o projeto dos indutores e capacitores dos filtros de entrada e de saída, a partir das ondulações de corrente e de tensão especificadas, incluindo a estimativa das perdas nesses componentes. Na sequência, é apresentado o dimensionamento do circuito grampeador, bem como a avaliação das perdas adicionais introduzidas e seu impacto na eficiência do conversor, calculada pela soma das parcelas de perda associadas às diferentes partes do circuito. O capítulo contempla ainda as principais especificações do transformador utilizado, a escolha do sensor de tensão eficaz e o projeto da estrutura mecânica destinada à montagem do protótipo, reunindo os elementos necessários à implementação experimental do sistema.

6.2 INTERRUPTORES

Os interruptores utilizados no estágio de potência do conversor são do tipo MOSFET. A seleção desses dispositivos requer a verificação de suas principais características elétricas, especialmente a tensão de bloqueio e a capacidade de condução de corrente, de modo a garantir operação segura tanto em regime permanente quanto durante transientes. Os esforços elétricos aplicados a cada interruptor são apresentados no Apêndice C.

A escolha por MOSFET está associada ao nível de tensão de operação do conversor e à necessidade de comutação em alta frequência, condições nas quais esses dispositivos apresentam menores perdas de condução e de comutação, além de reduzida energia armazenada nos processos transitórios, quando comparados a tecnologias como IGBT. Essas características tornam os MOSFET adequados para conversores CA/CA de média potência e elevada frequência de comutação.

Ao longo do desenvolvimento experimental, diferentes modelos de MOSFETs foram avaliados, buscando-se identificar o dispositivo com melhor desempenho para a aplicação. Os dispositivos testados foram:

- **FDA59N30**: MOSFET canal-N de silício, tensão de bloqueio $V_{DS} = 300 \text{ V}$, corrente nominal $I_D = 59 \text{ A}$, resistência $R_{DS(on)} = 0,056 \Omega$, encapsulamento TO-3PN.
- **SCT3120AL**: MOSFET canal-N Carbeto de Silício (SiC, *Silicon Carbide*), tensão de bloqueio $V_{DS} = 650 \text{ V}$, corrente nominal $I_D = 21 \text{ A}$, resistência

$R_{DS(on)} = 0,12\ \Omega$, encapsulamento TO-247.

- **STW56NM60N**: MOSFET canal-N de silício, tensão de bloqueio $V_{DS} = 600\text{ V}$, corrente nominal $I_D = 45\text{ A}$, resistência $R_{DS(on)} = 0,05\ \Omega$, encapsulamento TO-247.
- **IPZA60R037P7**: MOSFET canal-N CoolMOS P7 de silício, tensão de bloqueio $V_{DS} = 600\text{ V}$, corrente nominal $I_D = 76\text{ A}$, resistência $R_{DS(on)} = 0,037\ \Omega$, versão com quatro terminais (Kelvin Source), encapsulamento TO-247.
- **SPW35N60CFD**: MOSFET canal-N CoolMOS™, tensão de bloqueio $V_{DS} = 600\text{ V}$, corrente nominal $I_D = 34\text{ A}$, resistência $R_{DS(on)} = 0,085\ \Omega$, encapsulamento TO-247.

O MOSFET FDA59N30 apresentou desempenho satisfatório nos ensaios iniciais. Os testes foram conduzidos em etapas. Inicialmente, realizou-se a avaliação em CC, com o objetivo de verificar o funcionamento básico e a comutação em baixa potência. Em seguida, o dispositivo foi avaliado em operação com tensão CA, permitindo observar o comportamento de comutação em condições mais próximas da aplicação real. À medida que a operação se mostrou estável, a potência foi gradualmente elevada até os limites seguros do protótipo.

Entretanto, sua tensão de bloqueio de 300 V mostrou-se insuficiente para a aplicação proposta. Os valores de capacitâncias e tempos de comutação deste dispositivo estão apresentados na Tabela 9. Nas condições de operação do conversor, a tensão sobre os interruptores pode atingir aproximadamente 275 V, devido à soma entre a tensão de entrada e a tensão adicional imposta pelo circuito grampeador, deixando o dispositivo com margem reduzida para operação segura. Durante os testes, essa proximidade ao limite máximo resultou na falha de dois conjuntos de interruptores, motivo pelo qual este modelo foi descartado na implementação final.

Tabela 9 – Parâmetros de capacitância e tempos de comutação do MOSFET FDA59N30.

Parâmetro	Valor
Capacitância de entrada C_{iss}	3590 pF
Capacitância de saída C_{oss}	710 pF
Capacitância reversa C_{rss}	80 pF
Atraso de ligação $t_{d(on)}$	140 ns
Tempo de subida t_r	575 ns
Atraso de desligamento $t_{d(off)}$	120 ns
Tempo de descida t_f	200 ns

Fonte: Autor, a partir da folha de dados.

Os valores apresentados na Tabela 9 são típicos e, conforme indicado na folha de dados, o tempo de subida t_r pode atingir até 1160 ns, o que indica que o dispositivo não seria adequado para operação em frequências elevadas devido aos tempos de subida t_r e de descida t_f .

O MOSFET SCT3120AL baseado na tecnologia SiC, foi avaliado com o objetivo de explorar suas vantagens em relação aos semicondutores de silício convencionais, especialmente a maior velocidade de comutação e a possibilidade de operar com tempos mortos reduzidos. A Tabela 10 apresenta seus valores de capacitâncias e tempos de comutação. Apesar da elevada margem de tensão, os ensaios experimentais evidenciaram limitações relevantes para o uso deste dispositivo na topologia proposta. A elevada velocidade de comutação resultou em níveis acentuados de ruído nas formas de onda, com oscilações nas tensões dos interruptores e perturbações propagadas entre os pares de interruptores. Em diversas situações, a comutação de um par, como S_3 e S_4 , induzia ruídos no par complementar S_1 e S_2 , ocasionando acionamentos indevidos e ruído audível de alta frequência durante a operação. Por esse motivo, o SCT3120AL não foi adotado na versão final do conversor.

Tabela 10 – Parâmetros de capacitância e tempos de comutação do MOSFET SiC SCT3120AL.

Parâmetro	Valor
Capacitância de entrada C_{iss}	460 pF
Capacitância de saída C_{oss}	35 pF
Capacitância reversa C_{rss}	16 pF
Atraso de ligação $t_{d(on)}$	14 ns
Tempo de subida t_r	35 ns
Atraso de desligamento $t_{d(off)}$	23 ns
Tempo de descida t_f	14 ns

Fonte: Autor, a partir da folha de dados.

O MOSFET STW56NM60N representa a adoção de um dispositivo em silício com tensão de bloqueio adequada e boa margem de segurança para as condições de operação do conversor. Os valores de capacitâncias deste dispositivo são apresentados na Tabela 11. Contudo, os ensaios experimentais mostraram que o problema de perturbações propagadas entre os pares de interruptores permaneceu, além da ocorrência de picos de corrente durante as comutações.

Após a persistência de problemas de perturbações entre os pares de interruptores, caracterizados por oscilações de tensão e corrente durante as transições de comutação, acoplamento indesejado entre os braços do conversor e disparos não sincronizados, mesmo com o uso de MOSFETs de silício convencionais, buscou-se na literatura alternativas capazes de melhorar o comportamento dinâmico do circuito de acionamento. Nesse contexto, identificou-se que dispositivos com terminal dedicado de

Tabela 11 – Parâmetros de capacitância e tempos de comutação do MOSFET STW56NM60N.

Parâmetro	Valor
Capacitância de entrada C_{iss}	4800 pF
Capacitância de saída C_{oss}	320 pF
Capacitância reversa C_{rss}	4,5 pF

Fonte: Autor, a partir da folha de dados.

Kelvin Source apresentam desempenho superior em comutações rápidas (CHOI *et al.*, 2023). A Tabela 12 apresenta os valores de capacitância e tempos de comutação do modelo IPZA60R037P7, selecionado para testes. Entretanto, mesmo com a adoção desse tipo de encapsulamento, verificou-se experimentalmente a presença de picos de tensão e corrente durante as transições de comutação, indicando que tais fenômenos não estão associados exclusivamente ao acoplamento parasita do terminal de fonte (*Source*).

Tabela 12 – Parâmetros de capacitância e tempos de comutação do MOSFET IPZA60R037P7.

Parâmetro	Valor
Capacitância de entrada C_{iss}	5243 pF
Capacitância de saída C_{oss}	85 pF
Capacitância reversa C_{rss}	155 pF
Atraso de ligação $t_{d(on)}$	20 ns
Tempo de subida t_r	10 ns
Atraso de desligamento $t_{d(off)}$	90 ns
Tempo de descida t_f	4 ns

Fonte: Autor, a partir da folha de dados.

Foi selecionado e avaliado o modelo *SPW35N60CFD*, que oferece maior margem de operação em tensão e apresentou desempenho satisfatório nos testes. Seus valores de capacitância e tempos de comutação são apresentados na Tabela 13.

Um aspecto relevante é que o *SPW35N60CFD* possui capacitâncias intrínsecas significativamente mais elevadas, em especial a capacitância de saída (C_{oss}). Essa característica reduz a taxa de variação de tensão (dv/dt) e, conseqüentemente, suaviza as transições de tensão e corrente nos instantes de comutação. Em termos práticos, a maior energia armazenada nessas capacitâncias atua como um amortecedor natural, atenuando variações abruptas e contribuindo para a redução dos picos de tensão e corrente observados nos interruptores. Dessa forma, a adoção do *SPW35N60CFD* resultou em um comportamento mais estável e menos ruidoso, tornando-o uma alternativa adequada para a operação experimental do conversor.

Tabela 13 – Parâmetros de capacitância e tempos de comutação do MOSFET SPW35N60CFD.

Parâmetro	Valor
Capacitância de entrada C_{iss}	5060 pF
Capacitância de saída C_{oss}	1400 pF
Capacitância reversa C_{rss}	52 pF
Atraso de ligação $t_{d(on)}$	20 ns
Tempo de subida t_r	25 ns
Atraso de desligamento $t_{d(off)}$	65 ns
Tempo de descida t_f	12 ns

Fonte: Autor, a partir da folha de dados.

6.2.1 Perdas nos interruptores

No estágio de potência do conversor são utilizados, no total, oito MOSFETs. As perdas associadas a esses dispositivos podem ser divididas em perdas de condução e perdas de comutação. No Apêndice D é apresentada uma planilha contendo todos os cálculos detalhados utilizados para a obtenção dos valores apresentados nesta subseção.

6.2.1.1 Perdas de condução

As perdas de condução são determinadas pela queda resistiva no canal do MOSFET durante os intervalos em que cada interruptor conduz corrente. Os interruptores S_1 e S_4 conduzem durante o intervalo associado à razão cíclica D . A expressão usada para o cálculo dessas perdas é dada pela Equação (208), cujo valor calculado resulta em:

$$P_{S.1,4} = \frac{R_{on}}{2\pi} \int_0^{2\pi} \left(\sqrt{D} \cdot i_{Sp} \sin(\omega t) \right)^2 d\omega t = 2,463 \text{ W.} \quad (208)$$

De forma análoga, os interruptores S_2 e S_3 conduzem durante o intervalo $(1-D)$, a Equação (209) apresenta a expressão utilizada.

$$P_{S.2,3} = \frac{R_{on}}{2\pi} \int_0^{2\pi} \left(\sqrt{1-D} \cdot i_{Sp} \sin(\omega t) \right)^2 d\omega t = 2,463 \text{ W} \quad (209)$$

Como cada conjunto é composto por 2 MOSFETs, as perdas totais de condução são obtidas pela Equação (210):

$$P_{S.total} = 4P_{S.1,4} + 4P_{S.2,3} = 19,702 \text{ W} \quad (210)$$

6.2.1.2 Perdas de comutação

As perdas de comutação ocorrem durante as transições entre os estados ligado e desligado, a energia dissipada em cada comutação é dada pela Equação (211), que

considera os tempos de comutação fornecidos pelo fabricante e os valores instantâneos de tensão e corrente.

$$P_{SW} = \frac{f_s}{2\pi} \int_0^\pi \frac{1}{2} V_p \sin(\alpha) I_p \sin(\alpha) (t_r + t_f) \left(\frac{V_p \sin(\alpha) I_p \sin(\alpha)}{V_{DD_t} I_{D_t}} \right) \frac{R_{gs}}{R_{GS_t}} d\alpha = 0,133 \text{ W} \quad (211)$$

Como o estágio utiliza oito MOSFETs, as perdas totais de comutação são:

$$P_{SW.total} = 8 \cdot P_{SW} = 1,063 \text{ W}. \quad (212)$$

Somando-se as perdas de condução e de comutação, obtêm-se as perdas totais nos interruptores:

$$P_{S.total} = P_{S.total} + P_{SW.total} = 20,764 \text{ W}. \quad (213)$$

6.2.1.3 Cálculo Térmico

A análise térmica dos interruptores foi realizada a partir das perdas totais obtidas para cada MOSFET, permitindo determinar a resistência térmica necessária do dissipador. Para a montagem mecânica, adotou-se a utilização de isolador de mica associado à pasta térmica. Nessa condição, foi considerada uma resistência térmica de interface de 0,6 °C/W, compatível com encapsulamentos do tipo TO-247.

Com base nesse valor e nas perdas calculadas, selecionou-se o dissipador modelo HS-271019, com comprimento de 115 mm, de modo a garantir que a temperatura de junção permaneça abaixo do limite de 150 °C. Os cálculos completos, incluindo a estimativa da resistência térmica total e a verificação da temperatura de operação, são apresentados no Apêndice D.

6.3 INDUTORES DOS FILTROS

O dimensionamento dos indutores dos filtros de entrada e de saída foi realizado a partir das ondulações de corrente e tensão admissíveis no sistema. A Tabela 14 apresenta os parâmetros definidos para essa etapa do projeto, incluindo os percentuais de ondulação e os valores correspondentes utilizados nos cálculos.

A indutância do filtro de entrada é determinada pela Equação (214), a partir da ondulação de tensão admissível no capacitor de entrada.

$$L_1 = \frac{\Delta v_{C1}}{16 \Delta i_{L1} f_s} = \frac{7,621}{16 \cdot 0,772 \cdot 20 \times 10^3} \approx 30,861 \mu\text{H} \quad (214)$$

A indutância do filtro de saída é obtida por meio da Equação (215), considerando a tensão de pico no capacitor de saída, a razão cíclica e a ondulação de corrente especificada.

Tabela 14 – Parâmetros definidos para o dimensionamento dos filtros.

Parâmetro	Valor
Percentual de ondulação de corrente no indutor de entrada	$\Delta i_{L1\%} = 12\%$
Ondulação de corrente no indutor de entrada	$\Delta i_{L1} = 0,772 \text{ A}$
Percentual de ondulação de tensão no capacitor de entrada	$\Delta v_{C1\%} = 5\%$
Ondulação de tensão no capacitor de entrada	$\Delta v_{C1} = 7,621 \text{ V}$
Percentual de ondulação de corrente no indutor de saída	$\Delta i_{L0\%} = 25\%$
Ondulação de corrente no indutor de saída	$\Delta i_{L0} = 3,215 \text{ A}$
Percentual de ondulação de tensão no capacitor de saída	$\Delta v_{C0\%} = 4\%$
Ondulação de tensão no capacitor de saída	$\Delta v_{C0} = 3,048 \text{ V}$

Fonte: Autor.

$$L_0 = \frac{V_{Co.pico}(1-D)}{2\Delta i_{L0} f_s} = \frac{76,21(1-0,5)}{2 \cdot 3,215 \cdot 20 \times 10^3} \approx 296,266 \mu\text{H} \quad (215)$$

Os indutores foram dimensionados com base no procedimento apresentado em (BARBI, 2014). Para o indutor de entrada, adotou-se o núcleo de ferrite do tipo E-30/7, o qual possui área efetiva da coluna central $A_e = 0,6 \text{ cm}^2$ e área útil de janela $A_w = 0,8 \text{ cm}^2$.

A validação da escolha do núcleo é realizada por meio da análise do produto $A_e A_w$, que deve ser inferior ao limite de $0,48 \text{ cm}^4$. Para essa verificação, considera-se uma densidade máxima de corrente $J_{\max} = 600 \text{ A/cm}^2$, um fator de ocupação $k_w = 0,8$, e uma densidade máxima de fluxo magnético $B_{\max} = 0,3 \text{ T}$.

Substituindo os valores na expressão, obtém-se:

$$A_e A_w(L_1) = \frac{L_1 \cdot (i_{L1,pico})^2}{B_{\max} \cdot J_{\max} \cdot k_w} = \frac{30 \times 10^{-6} \text{ H} \cdot (10,3 \text{ A})^2}{0,3 \text{ T} \cdot 600 \text{ A/cm}^2 \cdot 0,8} \approx 0,221 \text{ cm}^4. \quad (216)$$

O número de espiras enroladas em torno do núcleo do indutor L_1 é dado por:

$$N_{e.L1} = \frac{L_1 \cdot (i_{L1,pico} + \frac{\Delta i_{L1}}{2})}{B_{\max} \cdot A_e} \approx 19 \text{ espiras}. \quad (217)$$

O entreferro necessário para o indutor é obtido por meio da Equação (218), considerando a permeabilidade magnética do ar igual a $\mu_0 = 4\pi \times 10^{-7} \text{ H/m}$.

$$L_{g.L_1} = \frac{N_e^2 \mu_0 A_e}{L_1} = \frac{(19)^2 \cdot (4\pi \times 10^{-7} \text{ H/m}) \cdot 0,6 \text{ cm}^2}{30 \times 10^{-6} \text{ H}} \approx 0,091 \text{ cm}. \quad (218)$$

A área de cobre calculada corresponde ao valor mínimo necessário para conduzir a corrente média do indutor sem exceder a densidade de corrente especificada. Assim, a área da seção transversal do fio é dada por:

$$A_{\text{cobre}.L_1} = \frac{i_{L_1,\text{pico}}}{J_{\text{max}}} = \frac{10,33 \text{ A}}{600 \text{ A/cm}^2} \approx 0,0017 \text{ cm}^2. \quad (219)$$

Para a construção do indutor, adotou-se a seção AWG20, compatível com o limite de diâmetro imposto pelo efeito pelicular. O fio AWG20 possui área de cobre equivalente a $S_{\text{fio},\text{nu}} = 0,005176 \text{ cm}^2$, enquanto a área do condutor isolado é $S_{\text{fio},\text{isol}} = 0,006244 \text{ cm}^2$. Para atender à área mínima de cobre requerida no enrolamento, foram utilizados quatro condutores AWG20 em paralelo.

A resistência de condução do enrolamento é calculada pela Equação (220), considerando a resistividade do cobre $\rho_{\text{fio}} = 0,000445 \text{ } \Omega/\text{cm}$, o comprimento total do chicote $L_{\text{chicote}} = 1,273 \text{ m}$ e o número de condutores em paralelo $N_{\text{cond}} = 4$.

$$R_{\text{cobre}.L_1} = \frac{\rho_{\text{fio}} \cdot L_{\text{chicote}}}{N_{\text{cond}}} = \frac{0,000445 \text{ } \Omega/\text{cm} \cdot 127,3 \text{ cm}}{2} \approx 0,014 \text{ } \Omega. \quad (220)$$

Para o indutor de saída, adotou-se o núcleo de ferrite do tipo *E-42/20*, o qual possui área efetiva da coluna central $A_e = 2,4 \text{ cm}^2$, área útil de janela $A_w = 1,57 \text{ cm}^2$ e volume aproximado de $V_{\text{núcleo}} = 23,3 \text{ cm}^3$.

A validação da escolha do núcleo é realizada por meio da análise do produto $A_e A_w$, que deve ser superior ao valor mínimo requerido pelo projeto. Considerando uma densidade máxima de corrente $J_{\text{max}} = 600 \text{ A/cm}^2$, um fator de ocupação $k_w = 0,8$, densidade máxima de fluxo magnético $B_{\text{max}} = 0,3 \text{ T}$, corrente de pico no indutor $i_{L_0,\text{pico}} = 12,86 \text{ A}$ e indutância $L_0 = 300 \text{ } \mu\text{H}$, o produto mínimo requerido é

$$A_e A_w(L_0) = \frac{L_0 \cdot (i_{L_0,\text{pico}})^2}{B_{\text{max}} \cdot J_{\text{max}} \cdot k_w} = \frac{300 \times 10^{-6} \text{ H} \cdot (12,86 \text{ A})^2}{0,3 \text{ T} \cdot 600 \text{ A/cm}^2 \cdot 0,8} \approx 3,445 \text{ cm}^4. \quad (221)$$

Como o núcleo *E-55* apresenta $A_e A_w = 2,4 \cdot 1,57 \approx 3,77 \text{ cm}^4$, o critério é atendido. O número de espiras enroladas em torno do núcleo do indutor de saída é dado por:

$$N_{e.L_0} = \frac{L_0 \cdot (i_{L_0,\text{pico}} + \frac{\Delta i_{L_0}}{2})}{B_{\text{max}} \cdot A_e} \approx 61 \text{ espiras}. \quad (222)$$

O entreferro necessário para o indutor é obtido por meio da Equação (223), considerando a permeabilidade magnética do vácuo $\mu_0 = 4\pi \times 10^{-7} \text{ H/m}$.

$$L_{g.L_0} = \frac{(N_e)^2 \mu_0 A_e}{L_0} = \frac{(61)^2 \cdot (4\pi \times 10^{-7} \text{ H/m}) \cdot 2,4 \text{ cm}^2}{300 \times 10^{-6} \text{ H}} \approx 0,375 \text{ cm}. \quad (223)$$

A área de cobre mínima necessária para conduzir a corrente do indutor, sem exceder a densidade de corrente especificada, é

$$A_{\text{cobre}.L_0} = \frac{i_{L_0,\text{pico}}}{J_{\text{max}}} = \frac{12,86 \text{ A}}{600 \text{ A/cm}^2} \approx 0,021 \text{ cm}^2. \quad (224)$$

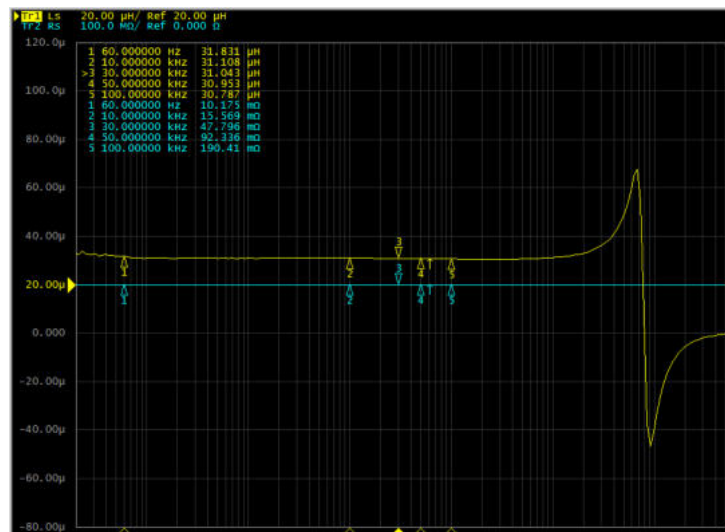
Para a construção do indutor de saída, adotou-se a seção AWG18, compatível com o limite de diâmetro imposto pelo efeito pelicular. O fio AWG18 apresenta área de cobre aproximada de $S_{\text{fio},\text{nu}} = 0,008231 \text{ cm}^2$ e área do condutor isolado de $S_{\text{fio},\text{isol}} = 0,009735 \text{ cm}^2$. Para atender à área mínima de cobre requerida, foram utilizados três condutores AWG18 em paralelo.

A resistência de condução do enrolamento é calculada pela Equação (225), considerando a resistividade do cobre, $\rho_{\text{fio}} = 0,00028 \Omega/\text{cm}$, o comprimento total do chicote $L_{\text{chicote}} = 4,09 \text{ m}$ e o número de condutores em paralelo $N_{\text{cond}} = 3$.

$$R_{\text{cobre}.L_0} = \frac{\rho_{\text{fio}} \cdot L_{\text{chicote}}}{N_{\text{cond}}} = \frac{0,00028 \Omega/\text{cm} \cdot 409 \text{ cm}}{2} \approx 0,038 \Omega. \quad (225)$$

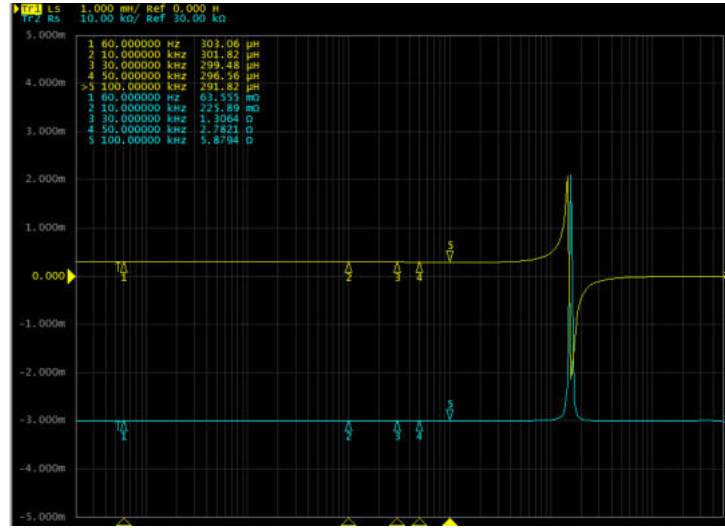
Nas Figuras 53 e 54 são apresentados os resultados experimentais obtidos por meio do analisador de impedância E4990A da Keysight, utilizado para verificar os valores dos indutores L_1 e L_0 .

Figura 53 – Resultado experimental da medição do indutor do filtro de entrada.



Fonte: Autor.

Figura 54 – Resultado experimental da medição do indutor do filtro de saída.



Fonte: Autor.

6.3.1 Perdas nos indutores

As perdas nos indutores L_1 e L_0 foram avaliadas separando-se as parcelas de perdas no cobre e as perdas magnéticas nos respectivos núcleos. A perda no cobre do enrolamento do indutor L_1 é calculada pela Equação (226), considerando a resistência do fio e o valor médio da corrente que circula pelo indutor:

$$P_{\text{cobre},L_1} = R_{\text{cobre},L_1} \cdot (i_{L1,\text{med}})^2 = 0,014 \, \Omega \cdot (5,821 \, \text{A})^2 \approx 0,48 \, \text{W}. \quad (226)$$

A potência dissipada no cobre do indutor de saída L_0 é dada por:

$$P_{\text{cobre},L_0} = R_{\text{cobre},L_0} \cdot (i_{L0,\text{med}})^2 = 0,036 \, \Omega \cdot (7,276 \, \text{A})^2 \approx 2,019 \, \text{W}. \quad (227)$$

As perdas magnéticas no núcleo do indutor de entrada L_1 foram estimadas pela Equação (228). Utilizou-se a excursão de densidade de fluxo $\Delta B = 0,0034 \, \text{T}$, os coeficientes $K_h = 4 \times 10^{-4}$ e $K_f = 4 \times 10^{-10}$, a frequência de chaveamento $f_s = 20 \, \text{kHz}$ e o volume do núcleo $V_{\text{núcleo}} = 4 \, \text{cm}^3$:

$$P_{\text{núcleo},L_1} = (\Delta B)^2 \left(K_h f_s + K_f f_s^2 \right) V_{\text{núcleo}} \approx 1,85 \times 10^{-5} \, \text{W} = 0,038 \, \text{W}. \quad (228)$$

As perdas magnéticas no núcleo do indutor de saída L_0 foram calculadas de forma análoga, considerando $\Delta B = 0,067 \, \text{T}$ e $V_{\text{núcleo}} = 42,5 \, \text{cm}^3$:

$$P_{\text{núcleo},L_0} = (\Delta B)^2 \left(K_h f_s + K_f f_s^2 \right) V_{\text{núcleo}} \approx 0,845 \, \text{W}. \quad (229)$$

A potência total dissipada nos indutores é dada por:

$$\begin{aligned} P_{\text{indutores}} &= P_{\text{cobre},L_1} + P_{\text{núcleo},L_1} + P_{\text{cobre},L_0} + P_{\text{núcleo},L_0} \\ &\approx 0,48 + 0,038 + 2,019 + 0,845 \approx 3,382 \text{ W.} \end{aligned} \quad (230)$$

6.4 CAPACITORES DOS FILTROS

Para definir as capacitâncias dos filtros é necessário estabelecer previamente as ondulações de corrente e de tensão permitidas, conforme apresentado na Tabela 14. As equações empregadas no dimensionamento foram introduzidas no Capítulo 3.

A capacitância do filtro de entrada é obtida a partir da frequência natural de ressonância do filtro LC. Neste projeto, adotou-se uma frequência de ressonância aproximadamente dez vezes a frequência de saída do conversor, o que resulta em $f_0 \approx 800$ Hz. Esse valor é suficientemente superior à frequência fundamental da rede (60 Hz), garantindo que o filtro não interfira na componente principal, e, ao mesmo tempo permanece bem abaixo da frequência de chaveamento, favorecendo a atenuação dos harmônicos de comutação.

Assim, a capacitância do filtro de entrada é determinada pela Equação (231).

$$\begin{aligned} C_1 &= \frac{1}{(L_{\text{traf}} + L_1)} \left(\frac{1}{\omega_{o1}} \right)^2 \\ &= \frac{1}{1,541 \times 10^{-3} + 30,861 \times 10^{-6}} \left(\frac{1}{5,027 \times 10^3} \right)^2 \approx 25,186 \mu\text{F} \end{aligned} \quad (231)$$

Para implementação prática, foi selecionado o capacitor modelo C4AF1BW5220 T3OK, com capacitância de $22 \mu\text{F}$, tensão de 250 VAC e ESR de aproximadamente $2,6 \text{ m}\Omega$.

Para o filtro de saída, a capacitância é obtida pela relação entre a ondulação de corrente no indutor L_0 e a ondulação de tensão permitida no capacitor, resultando na Equação (232).

$$C_0 = \frac{\Delta i_{L0}}{16 f_s \Delta v_{C0}} = \frac{3,215}{16 \cdot 20 \times 10^3 \cdot 3,048} \approx 3,296 \mu\text{F}. \quad (232)$$

Para o capacitor do filtro de saída, optou-se pelo modelo C4AF1BU4330T11K, com capacitância de $3,3 \mu\text{F}$, tensão de 250 VAC e ESR de aproximadamente $9 \text{ m}\Omega$.

6.4.1 Perdas nos capacitores

Os capacitores reais apresentam elementos parasitas que influenciam seu comportamento durante a operação. Entre eles estão as resistências, sendo a resistência paralela associada ao dielétrico responsável pela dissipação gradual da carga devido à

corrente de fuga, e a ESR, que é o principal fator de perdas, variando com a frequência e sendo responsável pela maior parte da dissipação de potência no capacitor.

As perdas nos capacitores dos filtros são expressas nas Equações (233) e (234), obtidas a partir da ESR e da corrente eficaz que circula em cada capacitor.

$$P_{C1} = ESR \cdot (i_{C1,ef})^2 = 2,06 \times 10^{-3} \cdot (4,547)^2 \approx 42,6 \text{ mW} \quad (233)$$

$$P_{C0} = ESR \cdot (i_{C0,ef})^2 = 9 \times 10^{-3} \cdot (1,11)^2 \approx 11 \text{ mW} \quad (234)$$

As perdas totais nos capacitores são, portanto:

$$P_{\text{cap,total}} = P_{C1} + P_{C0} \approx 0,0426 + 0,011 \approx 0,0536 \text{ W.} \quad (235)$$

Embora as perdas nos capacitores tenham sido consideradas nos cálculos, seus valores são muito baixos e, na maioria dos casos, podem ser desconsideradas sem impacto significativo na eficiência do circuito.

6.5 CIRCUITO GRAMPEADOR

O dimensionamento do circuito grampeador foi conduzido a partir de um modelo simplificado que considera o comportamento das correntes e da tensão durante o intervalo de tempo morto inserido entre as comutações. O cálculo completo das grandezas do circuito grampeador, incluindo as equações utilizadas e os valores numéricos obtidos, encontra-se no Apêndice C. Na Tabela 15 são apresentados os parâmetros definidos para o projeto, bem como as grandezas calculadas a partir desses valores.

Para a implementação prática do circuito grampeador, a resistência equivalente calculada foi obtida pela associação em paralelo de sete resistores de 6,2 k Ω , 7 W e tolerância de 5%, do tipo axial (código AC07000006201JAC00), resultando em um valor aproximado de 886 Ω . A capacitância foi implementada utilizando um capacitor de filme de polipropileno da fabricante KEMET modelo C4AQIBW5550A3NJ, com capacitância de 55 μF e tensão de 800 V. Para a ponte retificadora do grampeador, foram empregados dois diodos Schottky de 20 A e 300 V.

6.5.1 Perdas no grampeador

A potência dissipada no circuito grampeador pode ser estimada pela relação:

$$P_g = \frac{V_g^2}{R_g} = \frac{150^2}{775} \approx 29 \text{ W.} \quad (236)$$

Na Equação (100) define-se a expressão para o cálculo das perdas nos diodos. A resistência direta R_F foi estimada a partir da variação da queda de tensão direta,

Tabela 15 – Parâmetros definidos e grandezas calculadas para o dimensionamento do circuito grampeador.

Parâmetro	Valor
Parâmetros definidos	
Tempo morto	$T_m = 350 \text{ ns}$
Tensão de grampeamento	$V_g = 150 \text{ V}$
Ondulação permitida no capacitor	$\Delta V_g = 7,5 \text{ V (5\%)}$
Grandezas calculadas	
Fator de condução no tempo morto	$k = 4 \frac{T_m}{T_s} = 0,028$
Corrente média no grampeador	$i_g = \frac{2I_k}{\pi} = 0,229 \text{ A}$
Resistência equivalente do grampeador	$R_g = \frac{V_g}{i_g} = 654,265 \Omega$
Capacitância equivalente do grampeador	$C_g = \frac{ a_n + b_n }{2\pi f_s \Delta V_g} = 54,057 \mu\text{F}$

Fonte: Autor.

considerando os pontos $V_F = 0,92 \text{ V}$ para $I_F = 10 \text{ A}$ e $V_F = 1,06 \text{ V}$ para $I_F = 20 \text{ A}$. Assim, obtém-se:

$$R_F \approx \frac{\Delta V_F}{\Delta I_F} = \frac{1,06 - 0,92}{20 - 10} = 0,014 \Omega. \quad (237)$$

Considerando que dois diodos conduzem simultaneamente e substituindo os valores na expressão de perdas, a potência total dissipada nos diodos é dada por:

$$P_{D,\text{tot}} = 2 \left(V_{T0} \cdot i_{d,\text{med}} + R_F (i_{d,\text{ef}})^2 \right) = 2 \left(1,06 \cdot 0,246 + 0,014 \cdot (1,575)^2 \right) \approx 0,59 \text{ W}. \quad (238)$$

Por se tratar de um capacitor de filme de polipropileno, as perdas associadas ao componente são bastante reduzidas, uma vez que esse tipo de capacitor apresenta ESR baixa. Utilizando o valor de $ESR = 3,6 \text{ m}\Omega$ informado na folha de dados e a corrente eficaz obtida no grampeador, a potência dissipada é da ordem de poucos miliwatts, conforme mostrado na Equação (239).

$$P_{Cg} = ESR \cdot (i_{Cg,\text{ef}})^2 = 3,6 \times 10^{-3} \cdot (1,575)^2 \approx 0,0089 \text{ W} = 8,9 \text{ mW}. \quad (239)$$

A potência total dissipada no circuito grampeador é, portanto:

$$P_{g,\text{total}} = P_g + P_{D,\text{tot}} + P_{Cg} = 29 + 0,59 + 0,0089 \approx 29,60 \text{ W}. \quad (240)$$

6.6 EFICIÊNCIA

A avaliação da eficiência do conversor foi realizada a partir da soma das perdas estimadas nas diferentes partes que compõem o sistema. Para fins de análise, apresentam-se os resultados considerando apenas as perdas intrínsecas do estágio de potência e, separadamente, o valor obtido quando se incluem também as perdas associadas ao circuito grampeador.

As perdas totais desconsiderando as perdas no circuito grampeador são dadas por:

$$P_{LOSS} = P_S + P_L + P_C = 20,764 + 3,382 + 0,0536 \approx 24,2 \text{ W.} \quad (241)$$

As perdas totais considerando as perdas no circuito grampeador são dadas por:

$$P_{LOSS} = P_S + P_L + P_C + P_G = 20,764 + 3,327 + 0,0536 + 29,60 \approx 53,74 \text{ W.} \quad (242)$$

Considerando a potência de saída nominal de $P_o = 500 \text{ W}$, a eficiência do conversor incluindo a parcela de perdas do grampeador é:

$$\eta_{\text{com G}} = \frac{P_o}{P_o + P_{LOSS}} = \frac{500}{500 + 53,74} \approx 90,3\%. \quad (243)$$

A eficiência do estágio de potência, calculada desconsiderando as perdas do grampeador, é dada por:

$$\eta_{\text{sem G}} = \frac{P_o}{P_o + P_{LOSS}} = \frac{500}{500 + 24,2} \approx 95,4\%. \quad (244)$$

Observa-se que a parcela de potência dissipada nos resistores do grampeador é relativamente elevada. Entretanto, essa potência pode ser reaproveitada, por exemplo, para alimentação de fontes auxiliares ou reinjetada no sistema, dependendo da estratégia de implementação adotada.

6.7 TRANSFORMADOR

O transformador empregado no protótipo foi projetado para atender às necessidades específicas da topologia proposta, considerando a operação do conversor CA/CA direto e a estratégia de regulação da tensão eficaz na carga. O dispositivo foi construído com um enrolamento primário, um enrolamento secundário e um enrolamento terciário, possibilitando a adequada transferência de energia e a injeção ou subtração de tensão conforme os modos de operação do sistema.

O enrolamento primário foi dimensionado para operar com uma tensão de aproximadamente 220 V eficaz. A partir desse enrolamento, projetou-se o enrolamento secundário, com relação de transformação 1:1, o qual fornece a tensão V_2 e constitui o caminho principal de transferência de potência para a carga. Além dele, foi incluído um

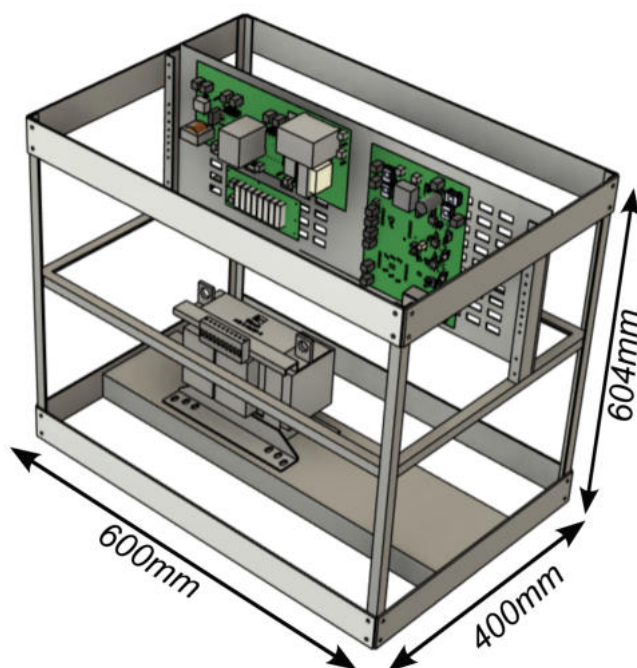
enrolamento terciário, também denominado auxiliar, projetado para fornecer aproximadamente 88 V eficaz, correspondente à tensão V_3 . Essa tensão alimenta o conversor CA/CA, que, por meio da modulação, permite somar ou subtrair tensão ao secundário, garantindo a regulação eficaz da tensão na carga.

A potência nominal adotada para o transformador foi de 2 kVA, embora apenas uma fração seja processada eletronicamente. Na arquitetura adotada para o HT, o conversor processa cerca de 25% da potência total, aproximadamente 0,5 kVA. Essa característica possibilita a utilização de dispositivos semicondutores de menor porte e contribui para o aumento da eficiência global do sistema. Para fins de simulação, análise e fechamento dos cálculos de dimensionamento, estimou-se a impedância equivalente do transformador, os valores adotados encontram-se detalhados no Apêndice C.

6.8 ESTRUTURA MECÂNICA

A estrutura mecânica laboratorial foi projetada e fabricada utilizando o software *Fusion 360*, sendo destinada à montagem das placas eletrônicas e do transformador empregados nos ensaios experimentais. A Figura 55 apresenta o modelo tridimensional desenvolvido, juntamente com as principais dimensões externas da estrutura.

Figura 55 – Modelo tridimensional da estrutura mecânica projetada no *Fusion 360*.



Fonte: Autor.

6.9 SENSOR DE TENSÃO EFICAZ

A medição da tensão eficaz (*True RMS*) na carga foi realizada por meio do circuito integrado LTC1966, da Analog Devices. No processo de dimensionamento do sistema de medição, foram avaliadas diferentes alternativas para a determinação do valor eficaz da tensão, destacando-se o LTC1966 como a solução mais adequada para a aplicação. Trata-se de um conversor RMS–CC baseado em modulação $\Delta\Sigma$, cuja arquitetura computacional patenteada proporciona elevada precisão, baixo consumo de potência e adequada imunidade a formas de onda distorcidas, conforme descrito em (DEVICES, 2014).

O componente aceita sinais diferenciais ou de terminação única e admite uma tensão diferencial máxima de aproximadamente $1 V_{\text{pico}}$, o que demandou o desenvolvimento de um circuito de condicionamento para adequação do nível de entrada. Sua simplicidade de implementação é favorecida pela necessidade de apenas um capacitor externo para realizar o filtro de média responsável pelo cálculo RMS. Além disso, o dispositivo apresenta linearidade típica de 0,02% e erro total inferior a 0,25% para sinais entre 50 Hz e 1 kHz, características que o tornam apropriado para medições de valor eficaz em sistemas de eletrônica de potência. Após análise comparativa considerando precisão, desempenho dinâmico, disponibilidade de documentação, facilidade de aquisição e custo, o LTC1966 foi selecionado como sensor de valor eficaz a ser empregado no protótipo.

6.10 CONDICIONAMENTO DE SINAIS

Os principais dispositivos utilizados na etapa de condicionamento de sinais e no sistema de alimentação são apresentados a seguir:

- **Fontes auxiliares:**

- Regulador LM317 para geração das tensões de +18 V e +3 V;
- Regulador LM337 para geração das tensões de –15 V e –5 V;
- Módulo isolado TMR-1-1213 para obtenção de +15 V;
- Módulo IRM-05-5 para geração da tensão de +5 V;
- Transformador com primário 110/220 V e secundário 18 + 18 V, retificado por ponte GBU4B.

- **Medição da tensão eficaz:**

- Sensor RMS LTC1966HMS8#PBF;
- Amplificador operacional LT1782CS5#PBF para condicionamento do sensor RMS;
- Transdutor de isolamento LV 25-P para aquisição da tensão de alta magnitude;

- Amplificador LM741CN_NOPB em circuitos auxiliares de medição.

- **Condicionamento de sinal analógico:**

- LT1782CS5#PBF utilizado em etapas de filtragem, ganho e adaptação de nível;
- TL7726QDR empregado como *buffer* de proteção e desacoplamento lógico.

- **Condicionamento do sinal PWM:**

- CI SN7407D atuando como *buffer*.

- **Estágio de acionamento (gate driver):**

- Resistores de *gate* de $6,8\Omega$, limitando a corrente em aproximadamente 2,2 A para $V_{gs} = 15\text{ V}$;
- Resistores de $10\text{ k}\Omega$ entre o gate e source de cada MOSFET, garantindo descarga da capacitância e evitando acionamentos indevidos;
- Diodos Zener de 18 V entre o gate e source para limitação de V_{gs} e proteção contra sobretensões transitórias.

6.11 CONCLUSÃO

Neste capítulo foram apresentados os critérios e procedimentos de dimensionamento dos principais elementos do protótipo, incluindo os interruptores do estágio de potência, os filtros de entrada e de saída, o circuito grampeador, o transformador, o sensor de tensão eficaz e os circuitos auxiliares de condicionamento de sinais. Foram discutidos os métodos utilizados para a seleção do MOSFET e para o dimensionamento do circuito grampeador, considerando as características elétricas e as limitações de projeto. A análise preliminar de perdas foi descrita com base nos parâmetros teóricos dos componentes. O transformador, o sensor de valor eficaz e os circuitos de condicionamento foram detalhados quanto às especificações e aos critérios de projeto adotados. Dessa forma, este capítulo fornece as bases necessárias para a montagem do protótipo e para a posterior validação experimental, que será apresentada no capítulo seguinte.

7 RESULTADOS EXPERIMENTAIS

7.1 INTRODUÇÃO

Com o intuito de validar a topologia proposta, bem como verificar a fundamentação teórica e as simulações apresentadas nos capítulos anteriores, foram conduzidos ensaios em diferentes condições de operação.

Inicialmente, o conversor foi ensaiado de forma isolada em CC, nessa etapa buscou-se avaliar a bidirecionalidade do sistema em ambos os sentidos de fluxo de potência em CC positiva e CC negativa, considerando-se ainda o sinal modulante $M > 0$ e $M < 0$.

Na sequência, o protótipo foi submetido a testes em CA, por meio de um transformador de 2 kVA alimentado por um Autotransformador Variável (VARIAC) de 5 kVA, capaz de fornecer até 250 V_{rms}. No primeiro ensaio em CA, apenas o enrolamento terciário do transformador foi utilizado, com tensão de pico de aproximadamente 124 V. Nessa condição, o conversor processa cerca de um quarto da potência nominal do sistema completo, o que possibilitou a análise isolada de sua operação. Em seguida, foram realizados ensaios com a conexão simultânea dos enrolamentos secundário e terciário, permitindo a operação em regime de potência nominal do sistema.

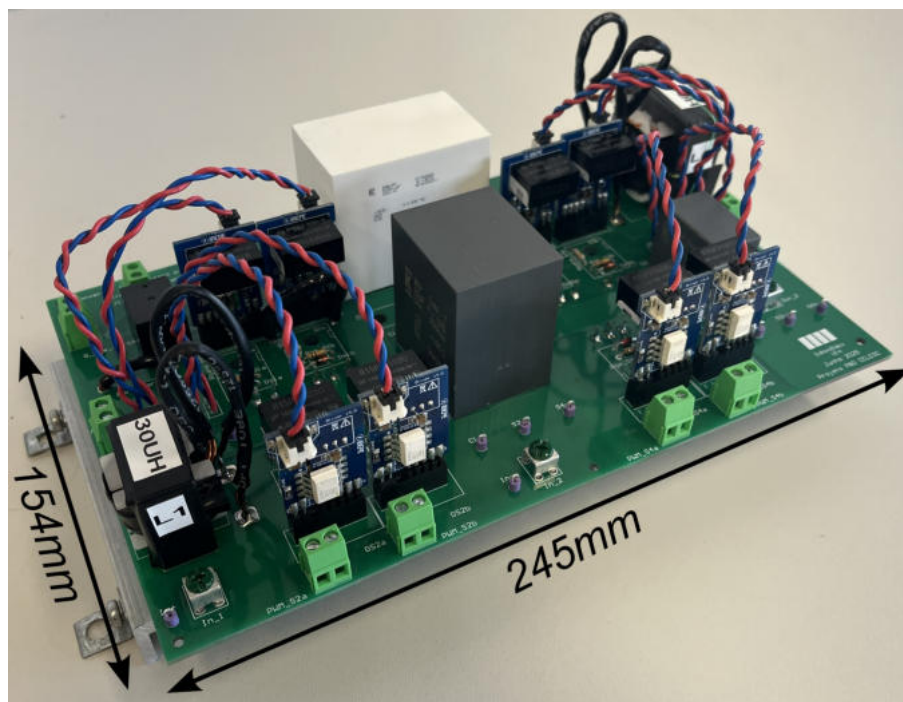
Adicionalmente, o sensor de tensão eficaz utilizado foi testado de forma isolada, visando avaliar o desempenho do circuito de condicionamento implementado e confirmar sua adequação à aplicação considerada.

Dessa forma, este capítulo apresenta os resultados obtidos em cada uma das etapas experimentais, incluindo o comportamento do conversor e do sensor de tensão, bem como sua correlação com os fundamentos teóricos e os modelos previamente desenvolvidos. Também são apresentadas as curvas de eficiência do conversor e sua característica externa.

7.2 PROTÓTIPO DESENVOLVIDO

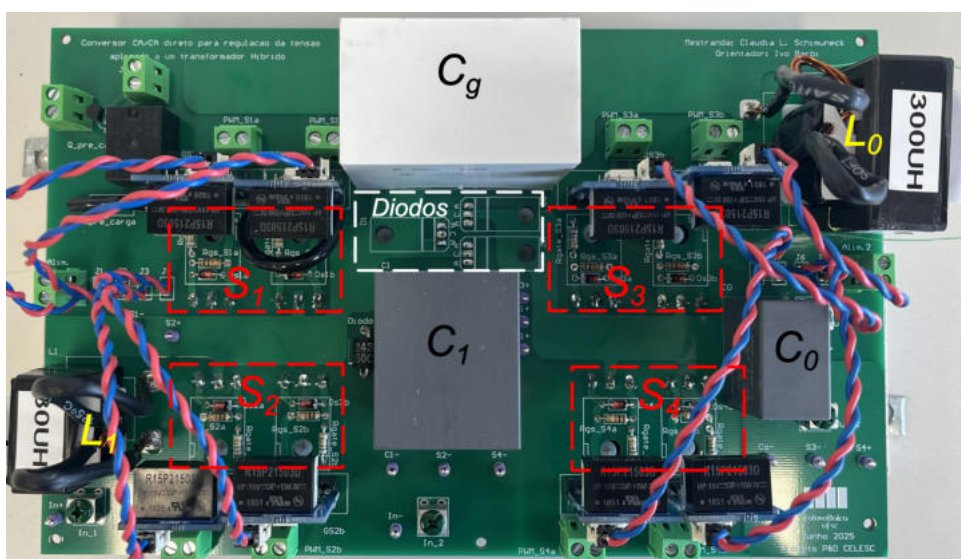
As formas de onda apresentadas ao longo deste capítulo foram obtidas com o uso do osciloscópio MSO44 da Tektronix. O protótipo implementado, ilustrado na Figura 56, foi desenvolvido no software *Altium Designer*, e o respectivo projeto completo é apresentado no Apêndice E. E na Figura 57 mostra o protótipo utilizado nos testes, com os principais componentes do estágio de potência identificados.

Figura 56 – Protótipo do estágio de potência.



Fonte: Autor.

Figura 57 – Protótipo do estágio de potência com identificação dos principais componentes.

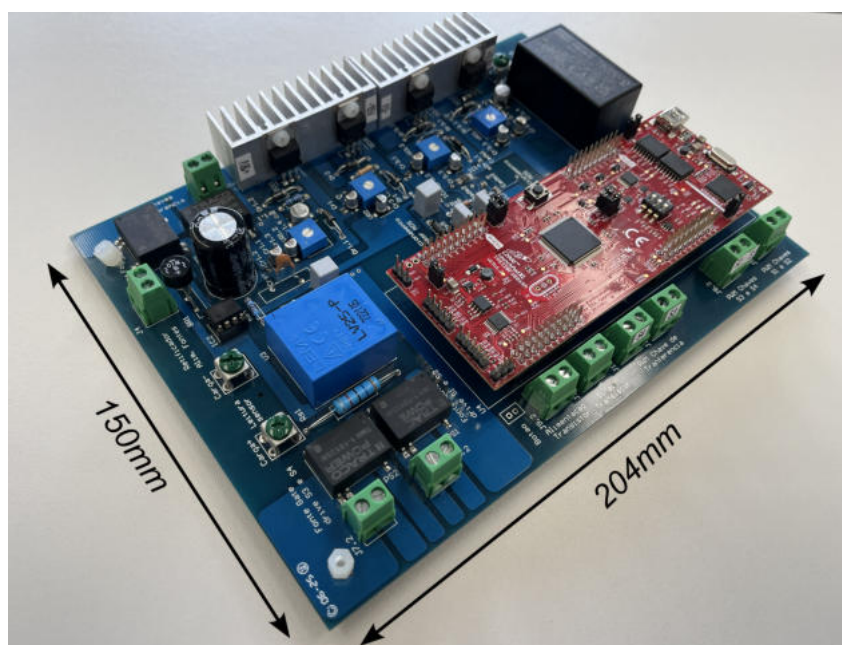


Fonte: Autor.

Também foi elaborada uma placa dedicada ao condicionamento de sinais e às fontes auxiliares, conforme mostrado na Figura 58. O projeto completo é apresentado

no Apêndice F. Nessa figura, observa-se o DSP empregado no sistema. O modelo utilizado é o *C2000 LaunchPad™ F28069M*, da Texas Instruments, o qual possui Conversor Analógico–Digital (ADC, *Analog to Digital Converter*) em quantidade suficiente para a aplicação, além de ser capaz de gerar múltiplos sinais de PWM. O código desenvolvido para a geração dos sinais PWM destinados ao acionamento dos interruptores encontra-se apresentado no Apêndice G.

Figura 58 – Protótipo do circuito de condicionamento de sinais e fontes auxiliares.



Fonte: Autor.

A interface entre os sinais de comando e os interruptores é implementada por meio do circuito de acionamento de gatilho apresentado na Figura 59, desenvolvido pelos engenheiros do Instituto Brasileiro de Eletrônica de Potência e Energias Renováveis (IBEPE). Esse circuito fornece níveis de tensão de +15 V e –3 V para o acionamento dos MOSFETs, empregando placas de *gate drivers* já disponíveis no laboratório. O esquemático completo do circuito é apresentado no Anexo A.

A duração do tempo morto é definida de modo a evitar a condução simultânea dos interruptores pertencentes ao mesmo braço da ponte, o que poderia ocasionar curto-circuito. Assim, optou-se por um tempo morto de 500 ns, valor que garante margem de segurança durante a comutação.

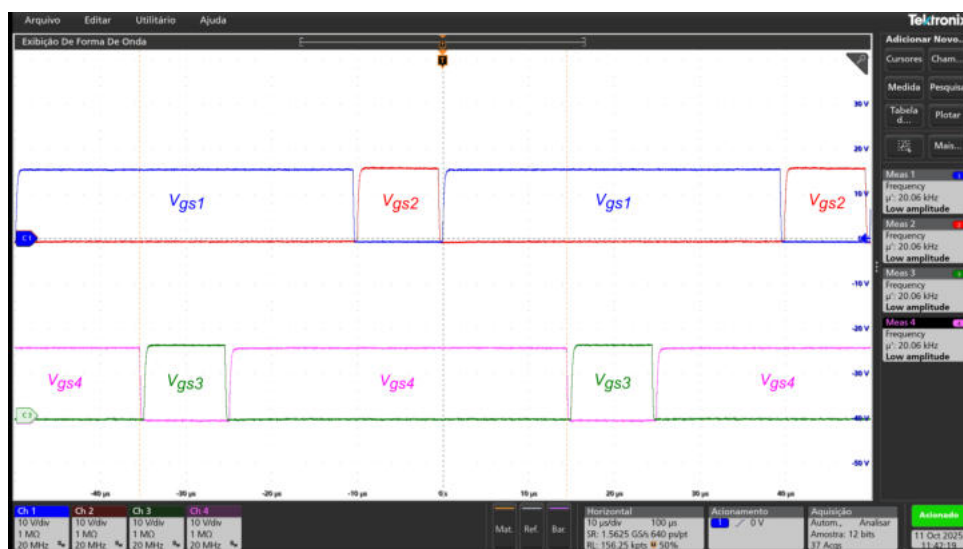
As Figuras 60, 61 e 62 apresentam as formas de onda das tensões *gate-source* (V_{gs}) aplicadas aos quatro interruptores do conversor em ponte completa (S_1 , S_2 , S_3 e S_4). Na Figura 60 são exibidos os sinais de comando completos, os quais operam a uma frequência de 20 kHz e com razão cíclica de 0,6. As Figuras 61 e 62 destacam, com o uso dos cursores do osciloscópio, o tempo morto medido entre os sinais de

Figura 59 – Gate driver desenvolvido pelo IBEPE.



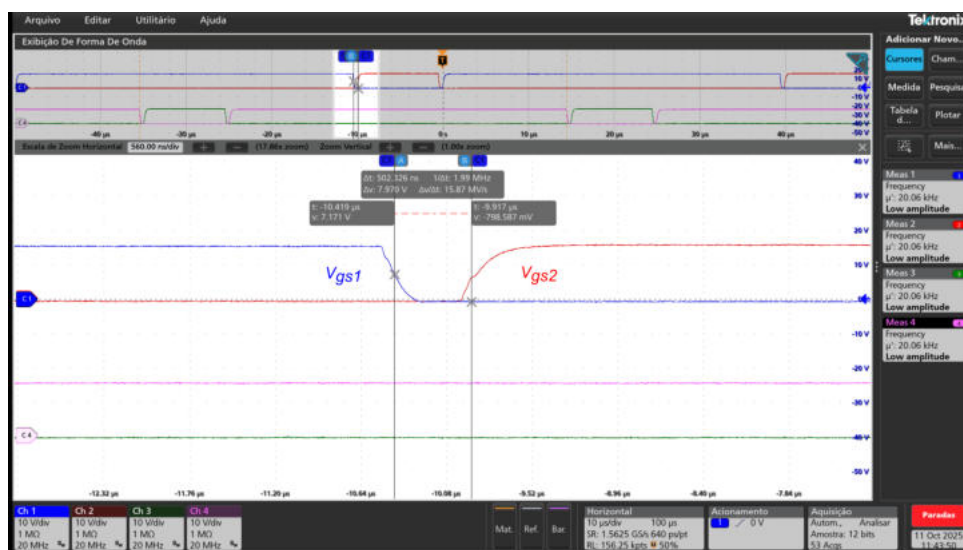
Fonte: Autor.

comando dos interruptores complementares de cada braço — pares S_1 – S_2 e S_3 – S_4 . O valor obtido é de aproximadamente 500 ns

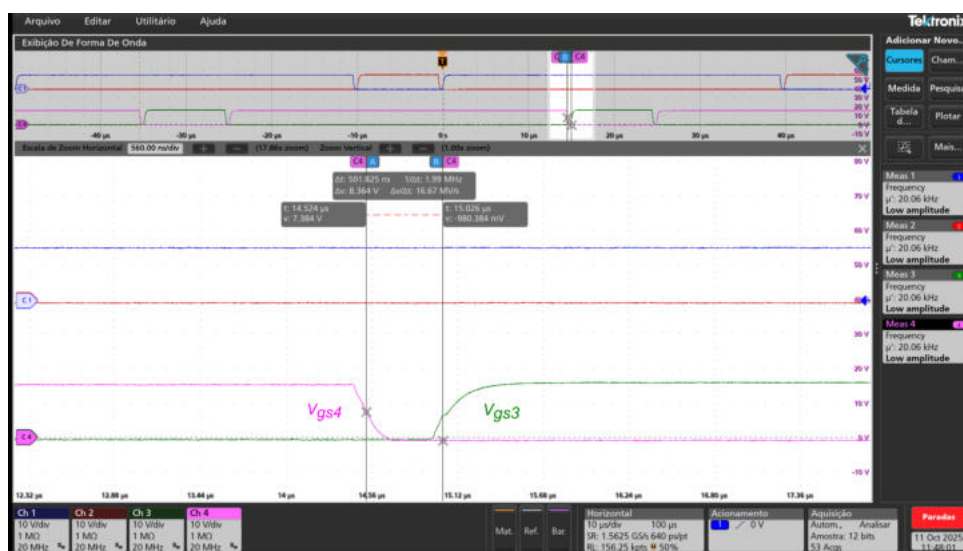
Figura 60 – Tensões de *gate-source* (V_{gs}) aplicadas aos interruptores do conversor.

Fonte: Autor.

Os valores de tempo morto influenciam diretamente as razões cíclicas efetivas dos sinais de comando. No caso analisado, o tempo morto de 500 ns corresponde a aproximadamente 1% do período de comutação ($T_s = 50 \mu s$). Entretanto, como o conversor opera com modulação a três níveis, o tempo morto é aplicado quatro vezes ao longo de um período de comutação T_s , o que amplia o seu efeito sobre as razões cíclicas efetivas e, conseqüentemente, sobre o ganho estático do conversor. Ainda

Figura 61 – Detalhe do tempo morto entre os sinais de S_1 e S_2 .

Fonte: Autor.

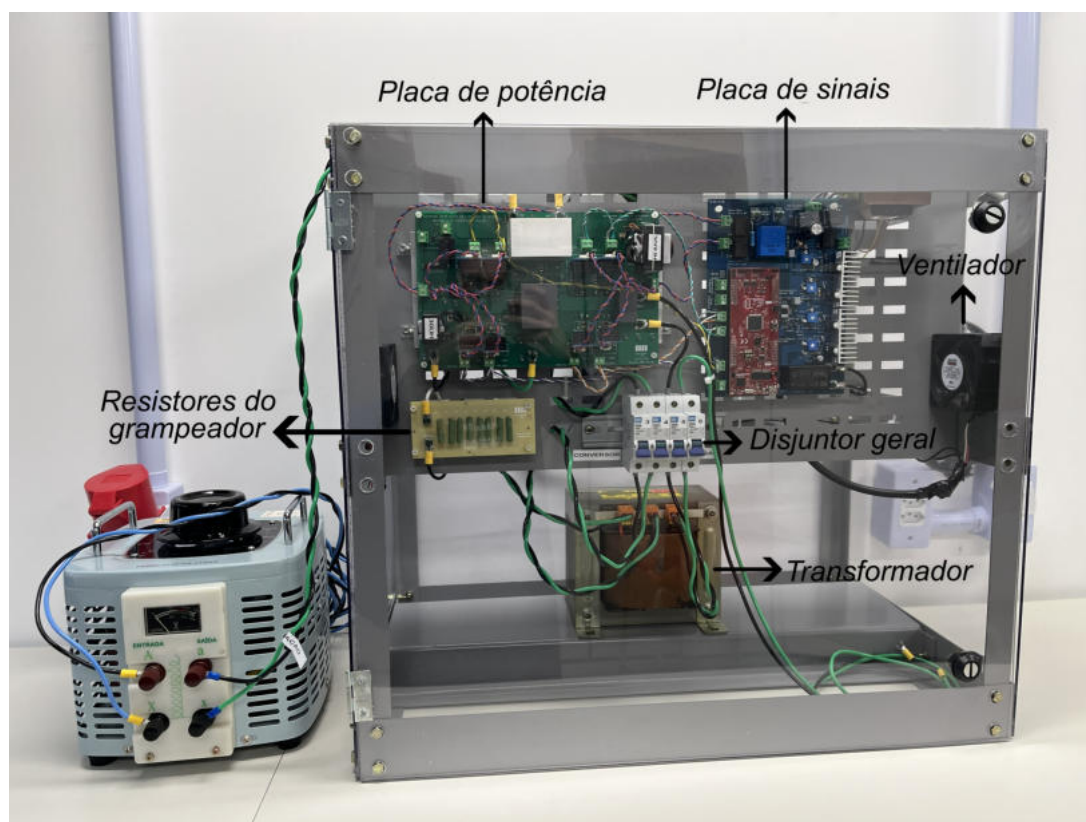
Figura 62 – Detalhe do tempo morto entre os sinais de S_3 e S_4 .

Fonte: Autor.

assim, o valor adotado de 500 ns mostrou-se adequado, pois garante margem de segurança suficiente durante a comutação dos dispositivos semicondutores.

A Figura 63 apresenta o conjunto montado na estrutura confeccionada, composto pela placa de potência, de sinais, o transformador e os resistores do circuito grameador. Trata-se de um protótipo laboratorial, desenvolvido para validação experimental da topologia proposta, operando com ventilação forçada. O transformador foi conectado ao *Variac*, permitindo o ajuste da tensão de entrada durante os testes.

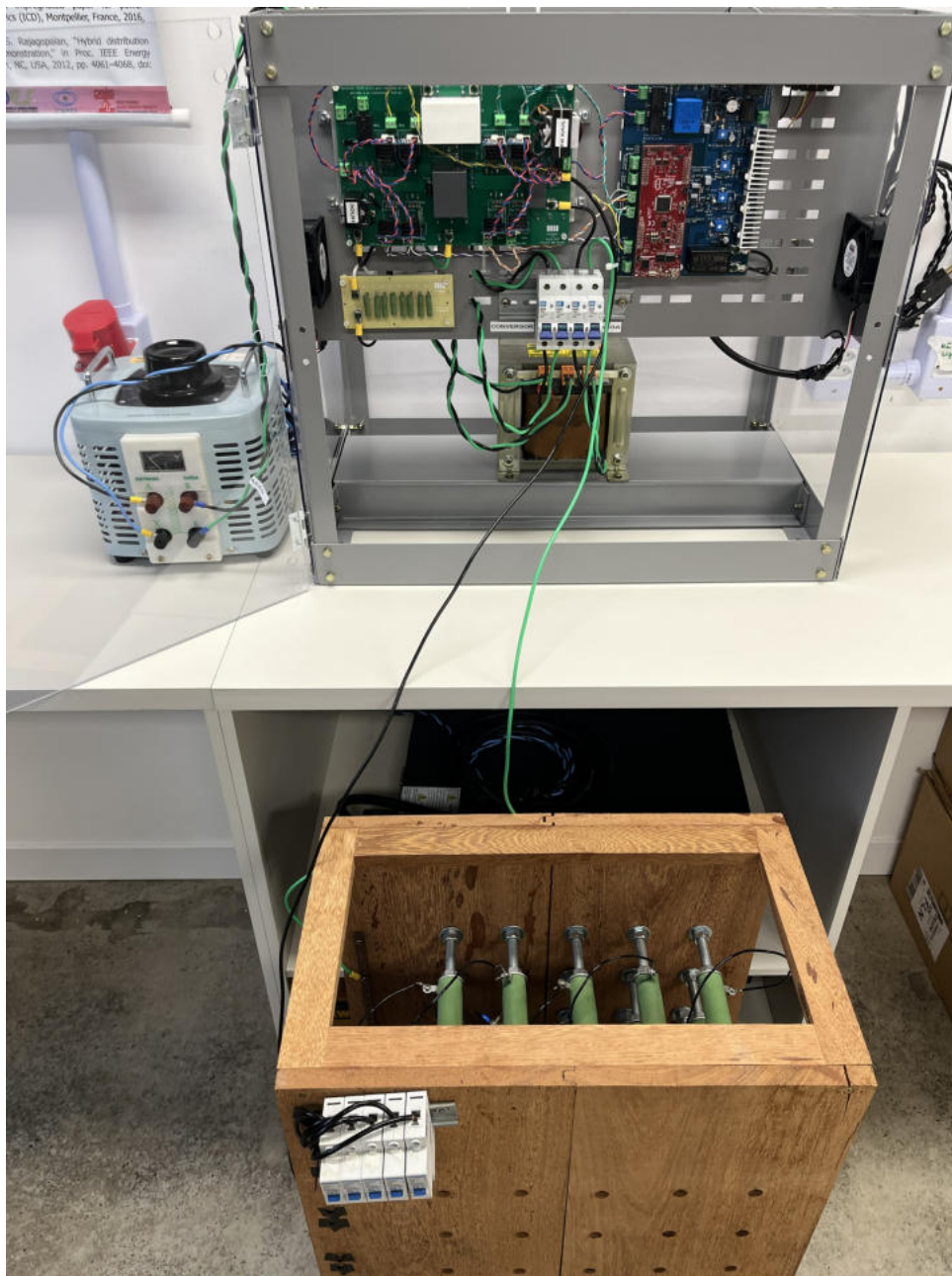
Figura 63 – Protótipo completo montado na estrutura de ensaio.



Fonte: Autor.

A Figura 64 mostra a carga utilizada nos ensaios, o banco resistivo foi ajustado conforme cada teste realizado, permitindo a variação da potência processada e a avaliação do desempenho do conversor sob diferentes condições de carga.

Figura 64 – Carga resistiva conectada ao protótipo.



Fonte: Autor.

7.3 ENSAIOS REALIZADOS

7.3.1 Ensaios em Corrente Contínua

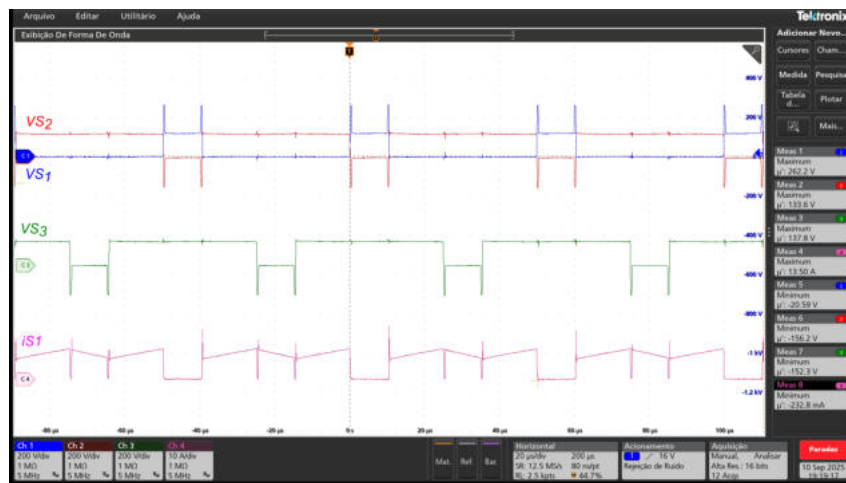
Inicialmente, o módulo do conversor foi ensaiado em CC com o objetivo de validar o princípio de operação e as formas de onda de chaveamento. Para esse ensaio, foi utilizada a fonte programável *BK Precision* modelo *MR50040* (500 V, 40 A, 8 kW).

7.3.1.1 Ensaios em CC para o sinal modulador positivo ($M > 0$) e tensão de entrada positiva

Neste ensaio, a tensão de entrada aplicada ao conversor foi de aproximadamente 124 V positivo, com razão cíclica de 60%, sinal modulador positivo ($M > 0$) e carga resistiva de 10 Ω . Nessa condição, o conversor processou uma potência aproximada de 472,3 W.

A Figura 65 apresenta as tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , juntamente com a corrente no interruptor i_{S1} . Observa-se que, durante o intervalo em que cada interruptor permanece aberto, a tensão sobre ele é aproximadamente igual à tensão de entrada do conversor. Já durante o tempo morto, a tensão no interruptor S_1 corresponde à soma da tensão de entrada e da tensão no circuito grampeador, enquanto, nos interruptores S_2 e S_3 , a tensão é aproximadamente igual à tensão do grampeador.

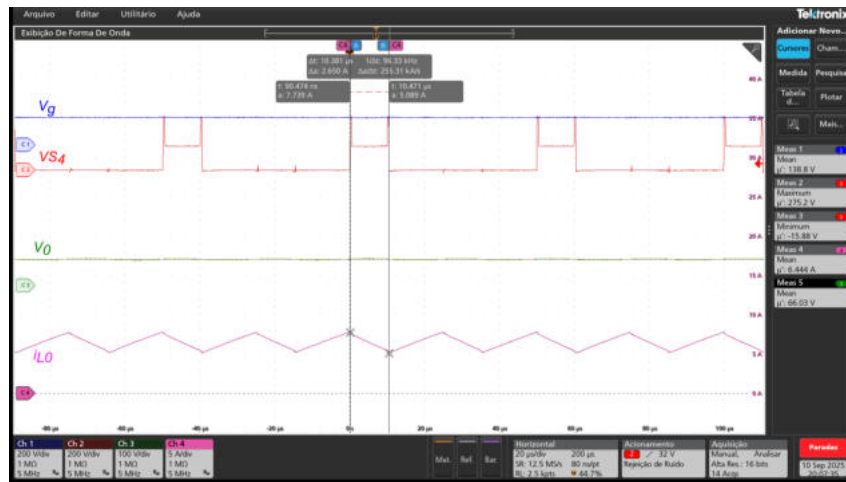
Figura 65 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} .



Fonte: Autor.

A Figura 66 mostra a tensão no grampeador (V_g), a tensão sobre o interruptor V_{S4} , a tensão de saída (V_0) e a corrente no indutor do filtro de saída (i_{L0}). Nota-se que a tensão no grampeador permaneceu estabilizada em aproximadamente 138 V. A tensão no interruptor S_2 , quando este se encontra aberto, é igual à tensão de entrada do conversor, de aproximadamente 124 V, enquanto, durante o tempo morto, a tensão sobre o mesmo corresponde à soma da tensão de entrada e da tensão no grampeador. Nessa condição, a tensão de saída do conversor foi de 66,03 V. Por meio dos cursores do osciloscópio, mediu-se a ondulação de corrente no indutor de saída, resultando em um valor aproximado de 2,65 A, com corrente média de 6,44 A.

Figura 66 – Formas de onda da tensão no grameador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} .



Fonte: Autor.

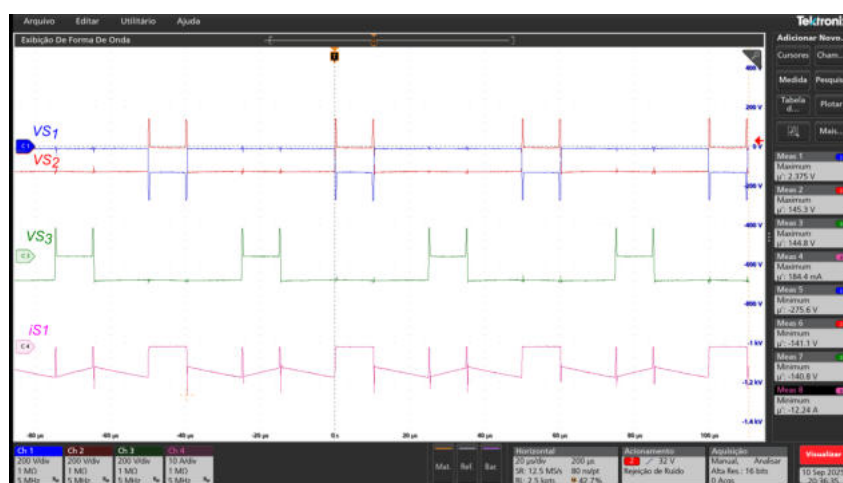
7.3.1.2 Ensaios em CC para o sinal modulador positivo ($M > 0$) e tensão de entrada negativa

Para a mesma condição de ensaio, foi aplicada uma tensão de entrada de aproximadamente -124 V , considerando uma razão cíclica de 60%, sinal modulador positivo ($M > 0$) e carga resistiva de $10\ \Omega$. Nessa condição, o conversor processou uma potência aproximada de $481,9\text{ W}$. Esse ensaio teve como objetivo comprovar a capacidade bidirecional de operação do conversor.

As principais formas de onda obtidas são apresentadas nas Figuras 67 e 68. A Figura 67 mostra as tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , juntamente com a corrente no interruptor i_{S1} . Observa-se que a tensão máxima durante o tempo morto no interruptor S_1 corresponde à soma da tensão de entrada — que neste ensaio é negativa — com a tensão no grameador. Já nos interruptores S_2 e S_3 , a tensão medida durante o tempo morto é aproximadamente igual à tensão do grameador.

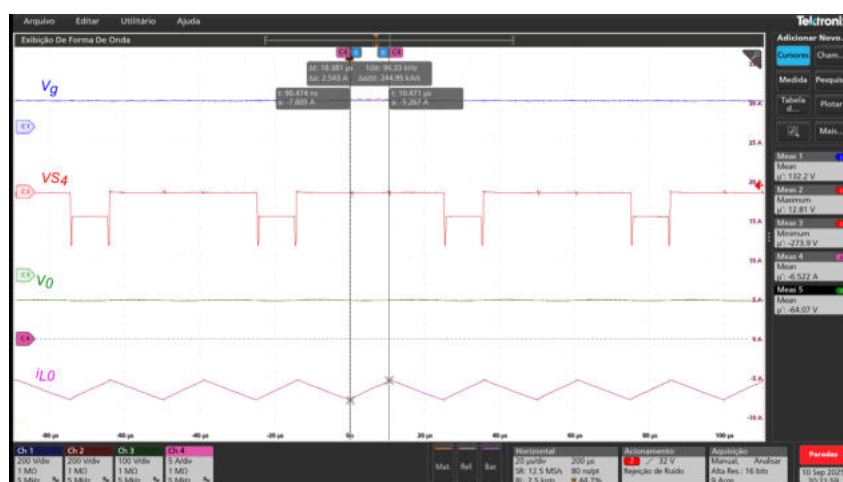
A Figura 68 apresenta a tensão no grameador (V_g), a tensão sobre o interruptor V_{S4} , a tensão de saída (V_0) e a corrente no indutor do filtro de saída (i_{L0}). Observa-se que a tensão no grameador permaneceu estabilizada em aproximadamente $132,2\text{ V}$. A tensão máxima no interruptor V_{S4} , durante o tempo morto, corresponde à soma da tensão de entrada com a tensão no grameador. Nessa condição de operação, a tensão de saída do conversor foi de aproximadamente $-64,07\text{ V}$. A corrente no indutor do filtro de saída apresentou uma ondulação de $2,54\text{ A}$ e uma corrente média de $-6,52\text{ A}$.

Figura 67 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} para o ensaio com tensão de entrada negativa.



Fonte: Autor.

Figura 68 – Formas de onda da tensão no grameador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} para o ensaio com tensão de entrada negativa.



Fonte: Autor.

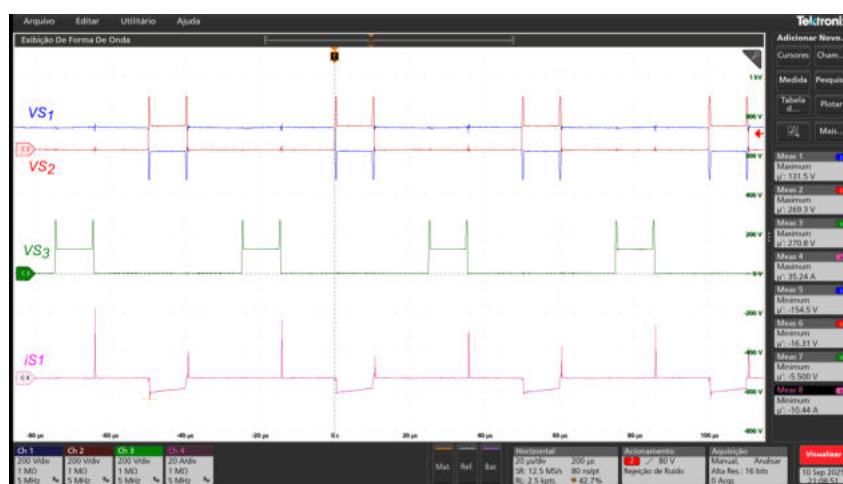
7.3.1.3 Ensaios em CC para o sinal modulador negativo ($M < 0$) e tensão de entrada positiva

Mantendo os mesmos parâmetros do ensaio anterior — tensão de entrada de aproximadamente 124 V, razão cíclica de 60% e carga resistiva de 10 Ω , o sinal modulador foi configurado agora para valores negativos ($M < 0$). Nessa condição, o conversor processou uma potência aproximada de 500 W. A inversão da polaridade do sinal modulador altera a sequência de acionamento dos interruptores, resultando

na inversão da polaridade da tensão média na saída do conversor. Essa característica evidencia a capacidade bidirecional da topologia.

As principais formas de onda obtidas são apresentadas nas Figuras 69 e 70. A Figura 69 mostra as tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , juntamente com a corrente no interruptor i_{S1} . Observa-se que, durante o intervalo em que cada interruptor permanece aberto, a tensão sobre ele é aproximadamente igual à tensão de entrada do conversor. Já durante o tempo morto, a tensão no interruptor S_1 corresponde à tensão no circuito grameador, enquanto, nos interruptores S_2 e S_3 , a tensão medida corresponde à soma da tensão de entrada com a tensão do grameador.

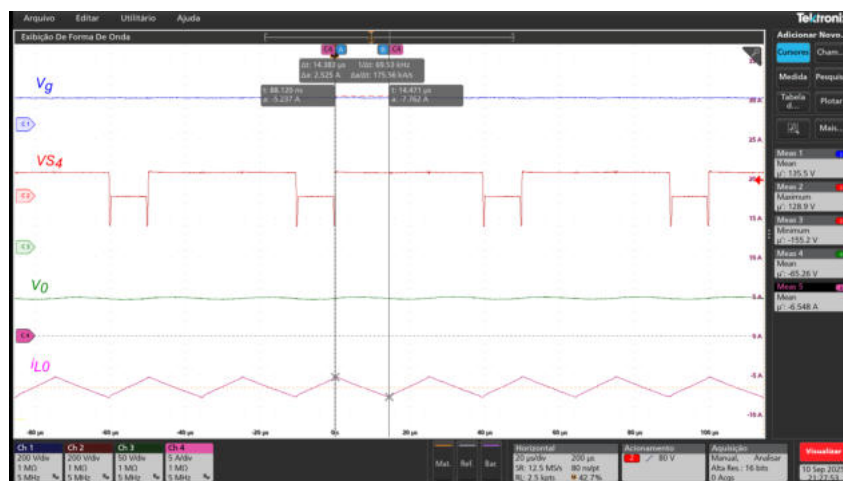
Figura 69 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} para o ensaio com sinal modulador negativo.



Fonte: Autor.

A Figura 70 apresenta a tensão no grameador (V_g), a tensão sobre o interruptor V_{S4} , a tensão de saída (V_o) e a corrente no indutor do filtro de saída (i_{L0}). Observa-se que a tensão no grameador permaneceu estabilizada em aproximadamente 135,5 V. A tensão máxima no interruptor S_4 , durante o tempo morto, é aproximadamente igual à tensão no grameador. Nessa condição de operação, a tensão de saída do conversor inverte sua polaridade, apresentando um valor de aproximadamente -65,26 V. A corrente no indutor do filtro de saída também assume polaridade negativa, apresentando uma ondulação de 2,53 A e uma corrente média de -6,55 A.

Figura 70 – Formas de onda da tensão no grameador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} para o ensaio com sinal modulador negativo.



Fonte: Autor.

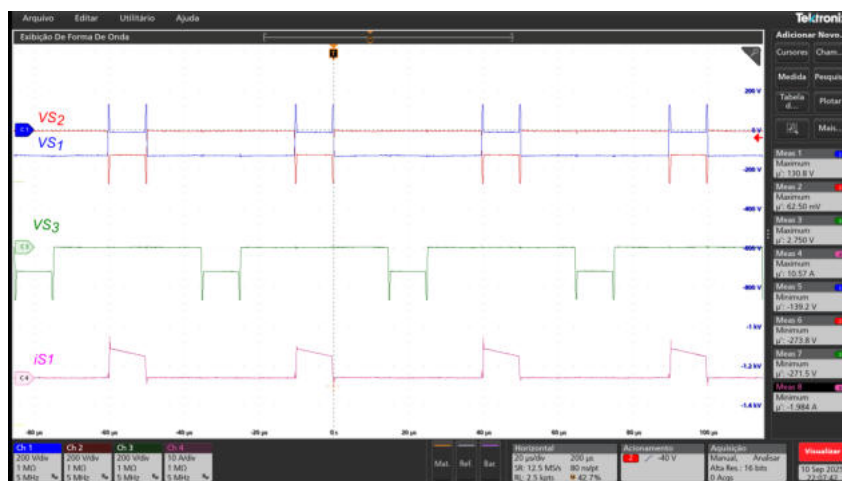
7.3.1.4 Ensaios em CC para o sinal modulador negativo ($M < 0$) e tensão de entrada negativa

Mantendo as mesmas condições do ensaio anterior, aplicou-se agora uma tensão de entrada de aproximadamente -124 V, com sinal modulador negativo ($M < 0$). Nessa condição, o conversor processou uma potência aproximada de 482 W, tendo como objetivo comprovar que, com a tensão de entrada negativa e o sinal modulador também negativo, a tensão média na saída torna-se positiva, evidenciando o comportamento bidirecional da topologia.

As principais formas de onda obtidas são apresentadas nas Figuras 71 e 72. A Figura 71 mostra as tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , juntamente com a corrente no interruptor i_{S1} . Observa-se que, durante o tempo morto, a tensão no interruptor S_1 é aproximadamente igual à tensão no grameador, enquanto, nos interruptores S_2 e S_3 , a tensão medida corresponde aproximadamente à soma da tensão de entrada com a tensão do grameador.

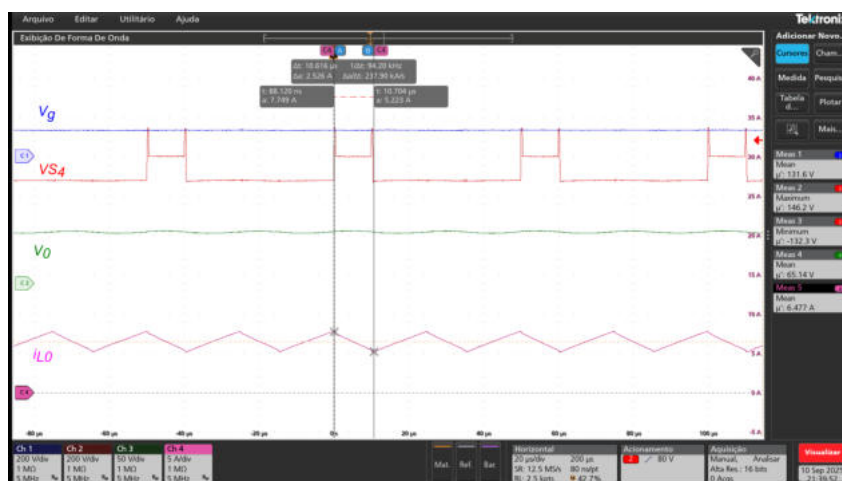
A Figura 72 apresenta a tensão no grameador (V_g), a tensão sobre o interruptor S_4 , a tensão de saída (V_0) e a corrente no indutor do filtro de saída (i_{L0}). Observa-se que a tensão no grameador permaneceu estabilizada em aproximadamente $131,6$ V. A tensão máxima no interruptor S_4 , durante o tempo morto, é aproximadamente igual à tensão no grameador. Nessa condição de operação, a tensão de saída do conversor inverte sua polaridade, apresentando um valor de aproximadamente $65,14$ V. A corrente no indutor do filtro de saída também assume polaridade positiva, com uma ondulação de $2,53$ A e corrente média de $6,48$ A.

Figura 71 – Formas de onda das tensões sobre os interruptores V_{S1} , V_{S2} e V_{S3} , e da corrente no interruptor i_{S1} para o ensaio com tensão de entrada e sinal modulador negativos.



Fonte: Autor.

Figura 72 – Formas de onda da tensão no grameador V_g , tensão sobre o interruptor V_{S4} , tensão de saída V_0 e corrente no indutor do filtro de saída i_{L0} para o ensaio com tensão de entrada e sinal modulador negativos.



Fonte: Autor.

7.3.2 Ensaios em Corrente Alternada com o enrolamento auxiliar conectado

Em seguida, foram realizados testes em CA, utilizando-se apenas o enrolamento terciário (ou auxiliar) do transformador. Nessa condição, o conversor operou de forma isolada, atingindo sua potência nominal em módulo. Essa etapa teve como objetivo verificar o comportamento do conversor sob alimentação senoidal, avaliar o desempenho do circuito de potência e validar os resultados obtidos em corrente contínua sob uma

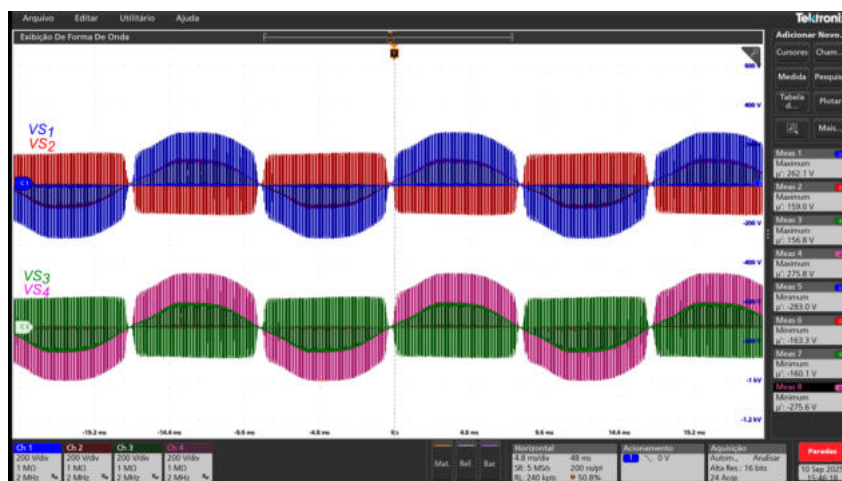
condição mais próxima da aplicação final.

7.3.2.1 Ensaios em CA para o sinal modulador positivo ($M > 0$)

Nesta condição, o conversor foi alimentado por uma tensão senoidal de aproximadamente $88 V_{rms}$ a 60 Hz, com frequência de chaveamento de 20 kHz, razão cíclica de $D = 0,6$, tempo morto de 500 ns e carga resistiva de 5Ω . O objetivo deste ensaio foi analisar o comportamento do conversor operando em CA sob uma modulante positiva, verificando a conformidade das formas de onda e a correta sequência de comutação dos interruptores ao longo do ciclo de rede.

A Figura 73 apresenta as tensões medidas nos quatro interruptores do conversor (V_{S1} , V_{S2} , V_{S3} e V_{S4}) ao longo de um ciclo completo da rede. Observa-se que os valores máximos das tensões sobre os interruptores S_1 e S_4 atingem aproximadamente 262 V e 275 V, respectivamente, o que está de acordo com a soma da tensão de entrada e da tensão no circuito grampeador. Já os interruptores S_2 e S_3 apresentaram valores máximos em torno de 159 V e 157 V, coerentes com a tensão no circuito grampeador de aproximadamente 149,5 V.

Figura 73 – Tensões sobre os interruptores V_{S1} , V_{S2} , V_{S3} e V_{S4} durante operação em CA com $D = 0,6$.

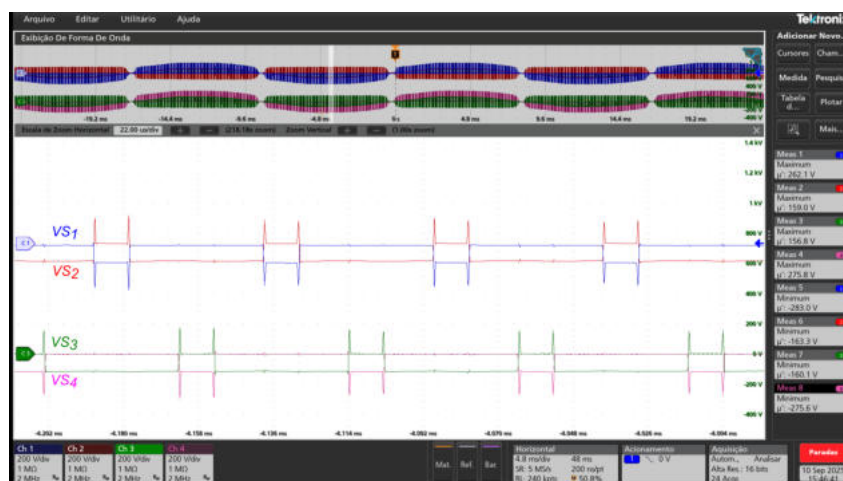


Fonte: Autor.

A Figura 74 mostra o detalhe do processo de comutação, evidenciando a alternância entre os pares de interruptores. Durante o intervalo de tempo morto, pode-se observar a atuação do circuito grampeador. Nota-se que os sinais de cada braço (S_1 , S_2 e S_3 , S_4) apresentam comutação complementar, conforme esperado.

A Figura 75 apresenta as tensões nos interruptores V_{S1} , V_{S2} e V_{S3} , juntamente com a corrente no interruptor i_{S1} , durante a operação em corrente alternada com modulação positiva. Observa-se que a corrente na chave segue a forma senoidal

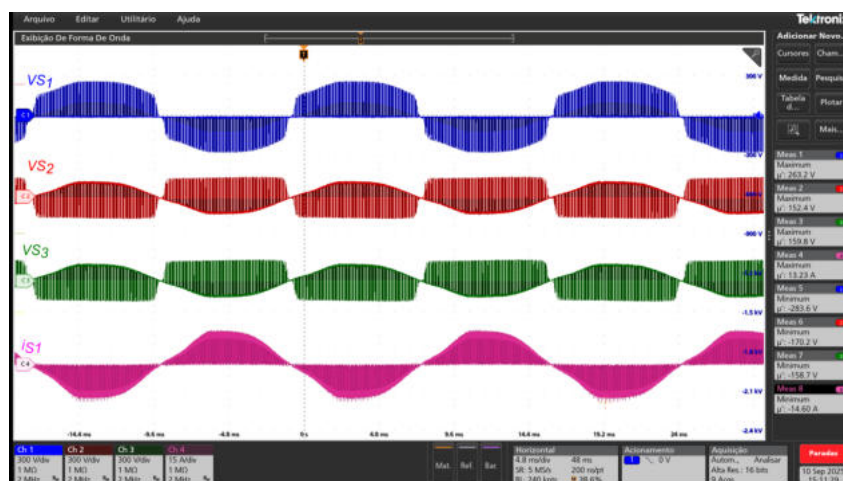
Figura 74 – Detalhe da comutação dos interruptores V_{S1} , V_{S2} , V_{S3} e V_{S4} durante operação em CA com $D = 0,6$.



Fonte: Autor.

modulante, alternando sua polaridade conforme o ciclo de rede, o que confirma a correta transferência de potência entre os braços da ponte.

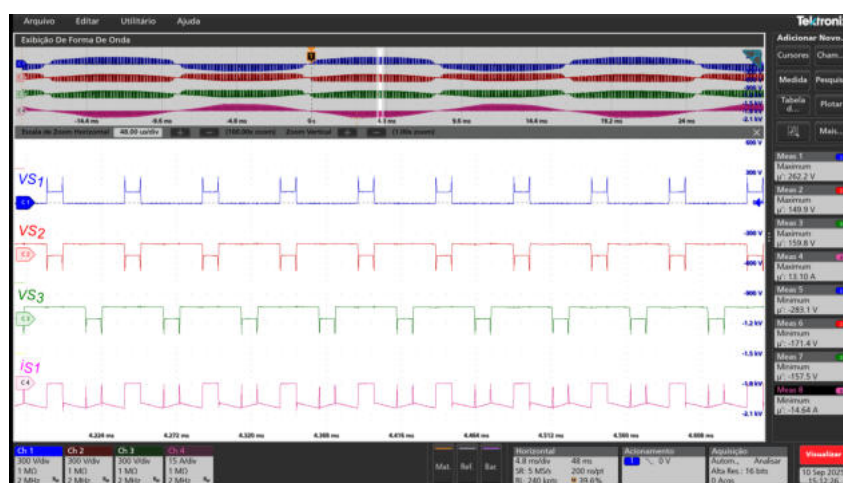
Figura 75 – Tensões nos interruptores V_{S1} , V_{S2} e V_{S3} e corrente no interruptor i_{S1} durante operação em CA com $D = 0,6$.



Fonte: Autor.

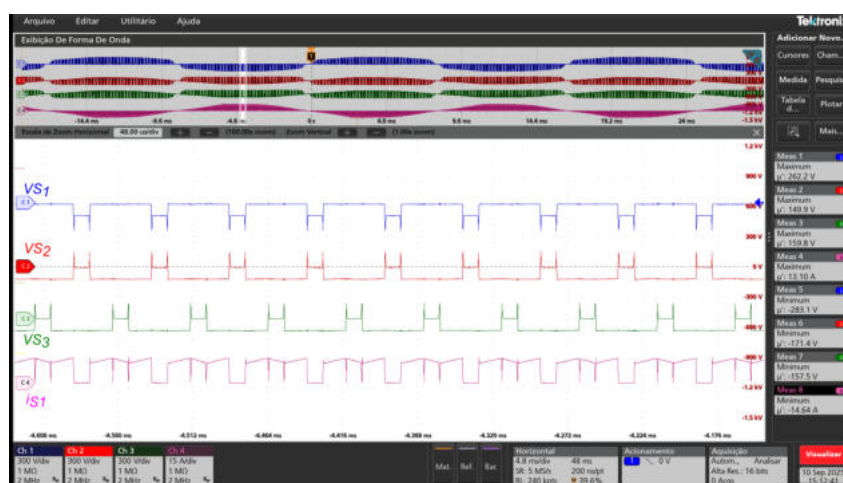
Os detalhes de comutação para o semiciclo positivo e negativo são mostrados nas Figuras 76 e 77. Nota-se que as transições entre os interruptores ocorrem de forma alternada, sem sobreposição entre os sinais complementares, evidenciando a atuação do tempo morto e do circuito grampeador. A corrente i_{S1} apresenta forma de onda esperada para essa forma de operação.

Figura 76 – Detalhe da comutação dos interruptores e corrente i_{S1} no semiciclo positivo.



Fonte: Autor.

Figura 77 – Detalhe da comutação dos interruptores e corrente i_{S1} no semiciclo negativo.



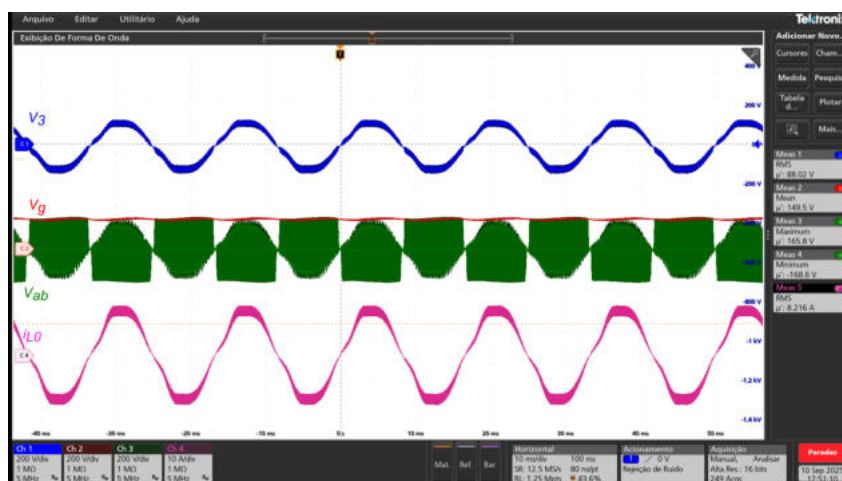
Fonte: Autor.

A Figura 78 apresenta as formas de onda medidas, incluindo a tensão de entrada do conversor (V_3), a tensão no circuito grampeador (V_g), a tensão entre os pontos ab (V_{ab}) e a corrente no indutor de saída (i_{L0}). A partir das medições experimentais, verifica-se que a tensão média no circuito grampeador é de aproximadamente 149,5 V.

Os detalhes do processo de comutação nos semiciclos positivo e negativo são mostrados nas Figuras 79 e 80, respectivamente. A ondulação de corrente medida no indutor de saída é de aproximadamente 2,55 A.

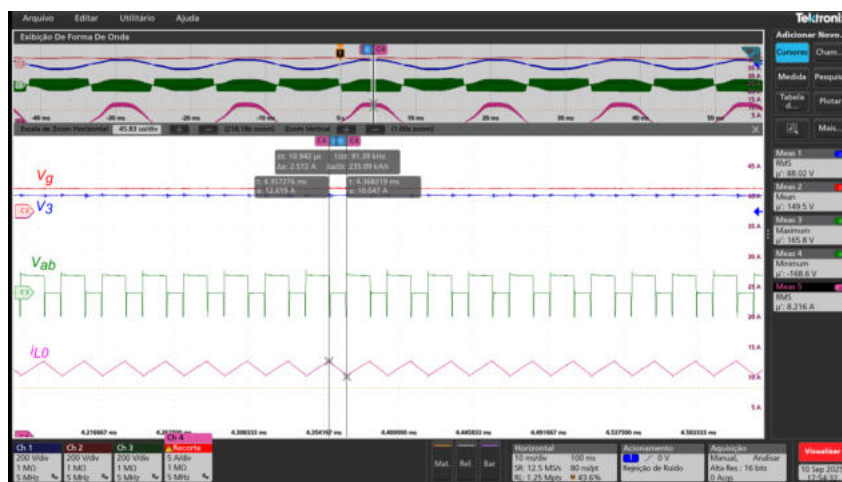
Por fim, a Figura 81 apresenta as formas de onda de tensão e corrente medidas

Figura 78 – Formas de onda das tensões V_3 , V_g , V_{ab} e corrente i_{L0} durante operação em CA com $D = 0,6$.



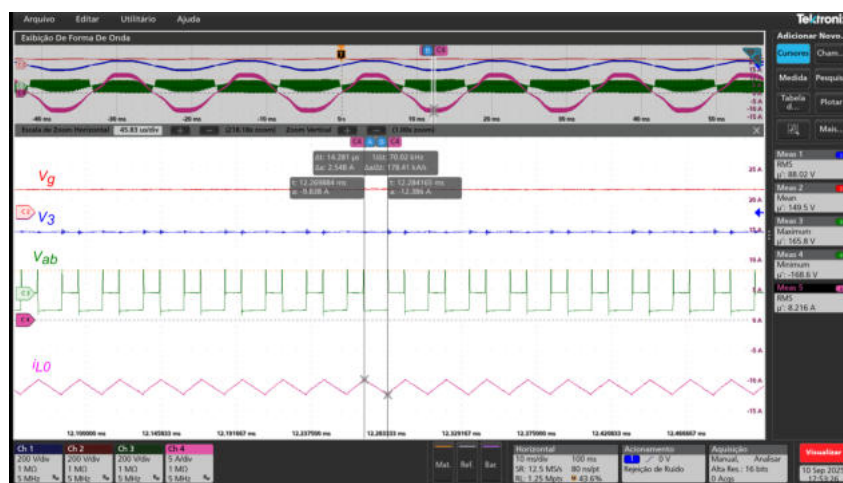
Fonte: Autor.

Figura 79 – Detalhe das formas de onda no semiciclo positivo (V_3 , V_g , V_{ab} e i_{L0}).

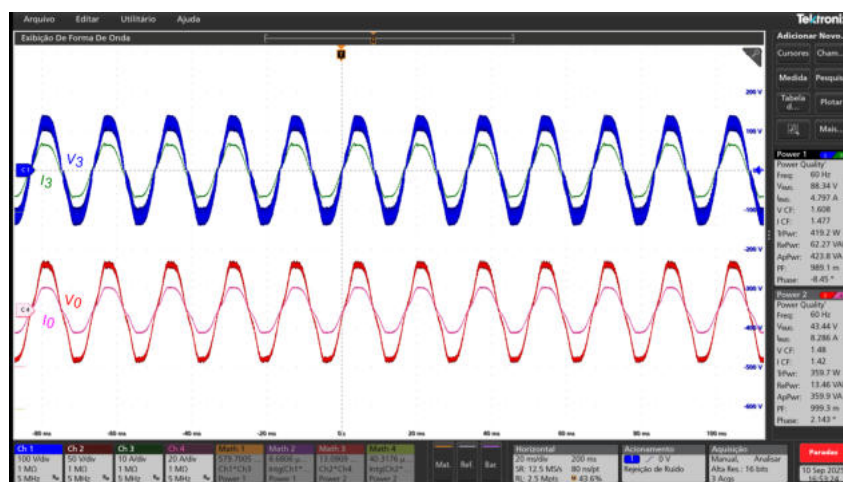


Fonte: Autor.

na entrada e na saída do conversor, juntamente com os valores de potência. Observa-se que a tensão de entrada (V_3) possui valor eficaz de aproximadamente $88,3 \text{ V}_{\text{rms}}$ e corrente eficaz de $4,79 \text{ A}$, resultando em uma potência aparente de cerca de $423,8 \text{ VA}$ e fator de potência de $0,989$. Na saída, a tensão (V_0) apresenta valor eficaz de $43,4 \text{ V}_{\text{rms}}$ e corrente eficaz de $8,29 \text{ A}$, com potência aparente de $359,9 \text{ VA}$.

Figura 80 – Detalhe das formas de onda no semiciclo negativo (V_3 , V_g , V_{ab} e i_{L0}).

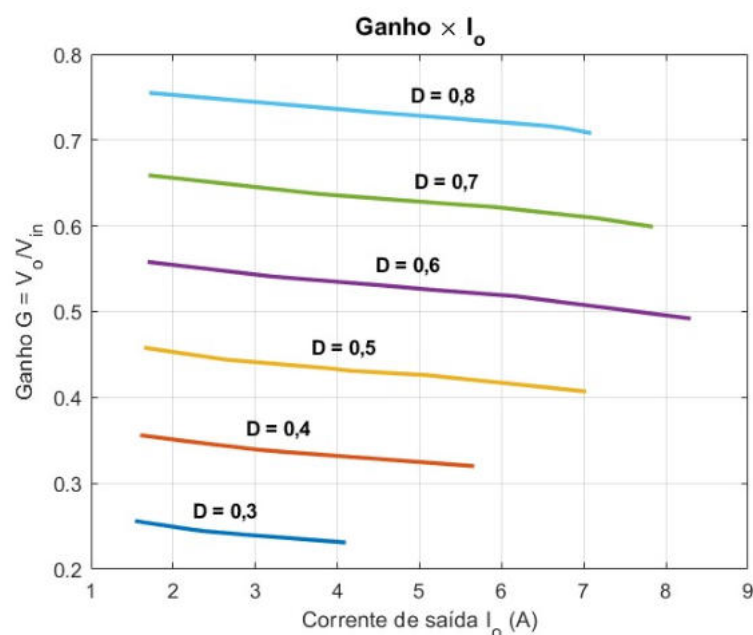
Fonte: Autor.

Figura 81 – Formas de onda de tensão e corrente na entrada (V_3 , i_3) e na saída (V_o , i_o) do conversor em operação CA com $D = 0,6$.

Fonte: Autor.

Com base nas medições obtidas, a Figura 82 apresenta a relação experimental entre o ganho de tensão do conversor ($G = V_o/V_{in}$) e a corrente de saída (i_o) para duas razões cíclicas distintas. Observa-se que o ganho apresenta leve variação com a corrente de saída, devido às quedas de tensão nos dispositivos de potência e perdas resistivas.

Figura 82 – Curva experimental de ganho em função da corrente de saída ($G \times I_o$) para diferentes razões cíclicas.



Fonte: Autor.

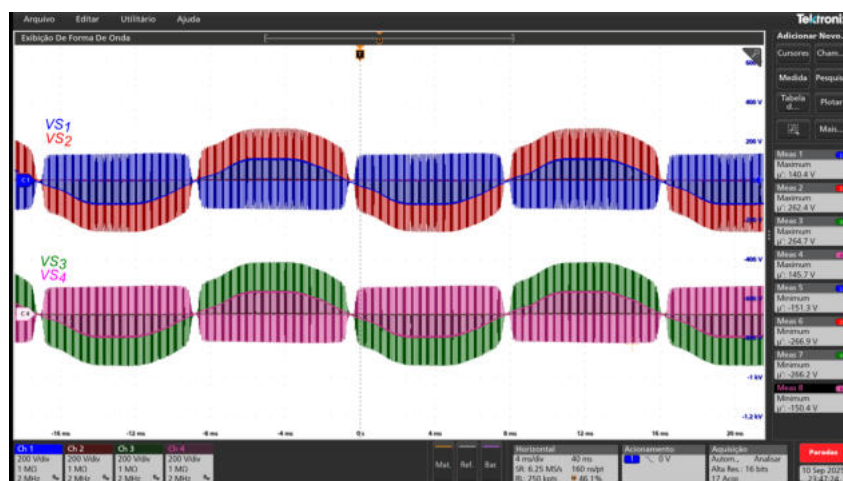
7.3.2.2 Ensaios em CA para o sinal modulador negativo ($M < 0$)

Nas mesmas condições do ensaio anterior, o conversor foi operado sob modulação negativa ($M < 0$). O objetivo deste ensaio foi analisar o comportamento do conversor em CA, verificando as alterações decorrentes da inversão do sinal modulante. Nessa situação, a polaridade das tensões e correntes na saída se inverte em relação à entrada, e a sequência de comutação dos interruptores é modificada conforme o novo sentido do fluxo de potência.

A Figura 83 apresenta as formas de onda das tensões V_{S1} , V_{S2} , V_{S3} e V_{S4} durante a operação sob modulação negativa. Observa-se que, devido à inversão do sinal modulante, as tensões de maior amplitude passam a ocorrer sobre as chaves S_2 e S_3 , atingindo aproximadamente 262,4 V e 264,7 V.

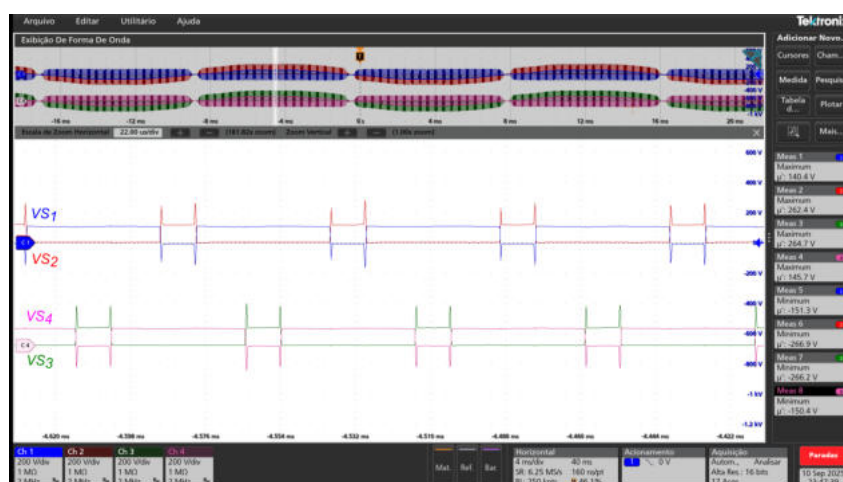
O detalhamento da sequência de comutação é mostrado na Figura 84, onde se observa a alternância correta entre os interruptores de cada braço e a ausência de condução simultânea. Durante as transições, nota-se a atuação do circuito grampeador.

Figura 83 – Tensões V_{S1} , V_{S2} , V_{S3} e V_{S4} durante operação em CA com modulante negativa ($M < 0$).



Fonte: Autor.

Figura 84 – Detalhe da comutação dos interruptores durante operação em CA com modulante negativa ($M < 0$).

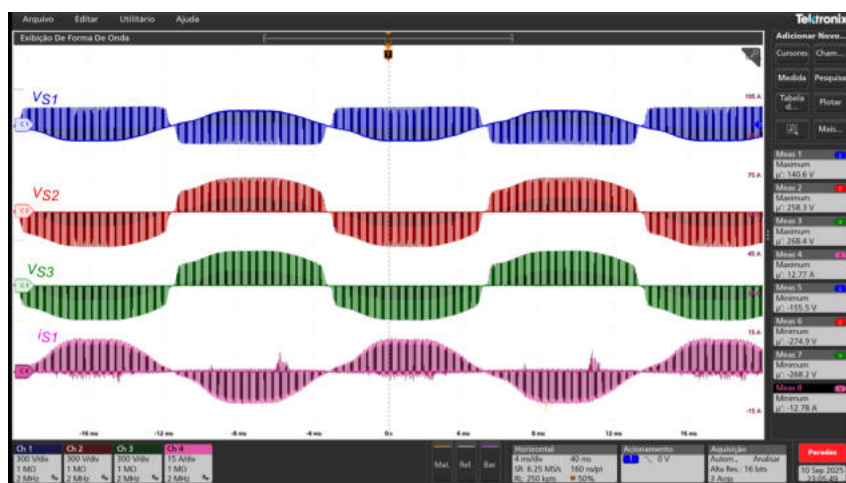


Fonte: Autor.

A Figura 85 apresenta as tensões V_{S1} , V_{S2} e V_{S3} , juntamente com a corrente i_{S1} .

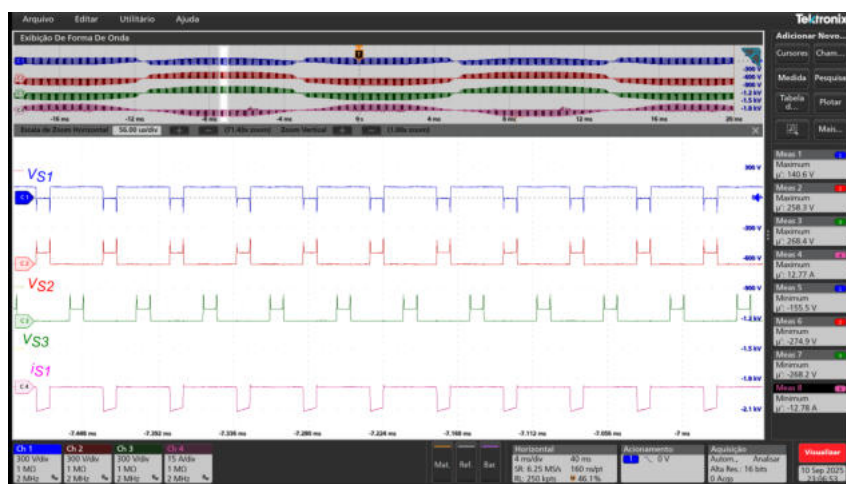
As Figuras 86 e 87 apresentam os detalhes de comutação nos semiciclos positivo e negativo, respectivamente. Observa-se que, além da inversão na sequência de chaveamento, o formato da corrente i_{S1} também se altera, esse comportamento evidencia a operação correta do conversor sob essa condição.

Figura 85 – Tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} durante operação em CA com modulante negativa ($M < 0$).

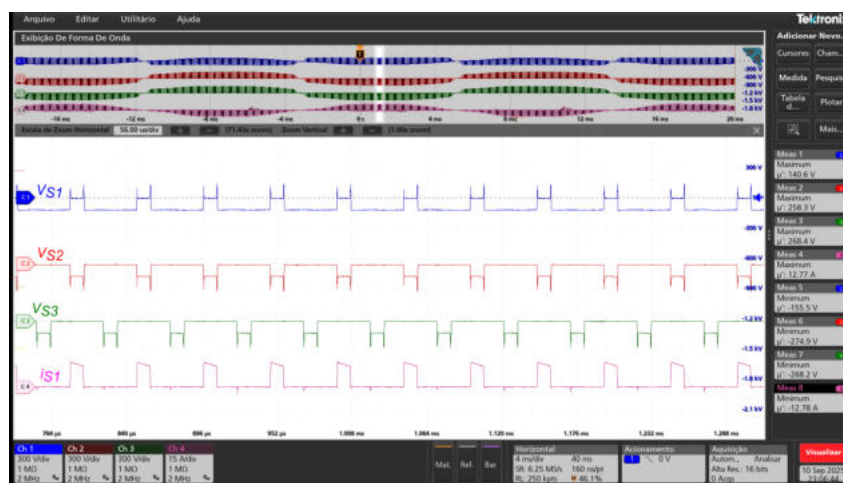


Fonte: Autor.

Figura 86 – Detalhe da comutação dos interruptores no semiciclo positivo ($M < 0$).

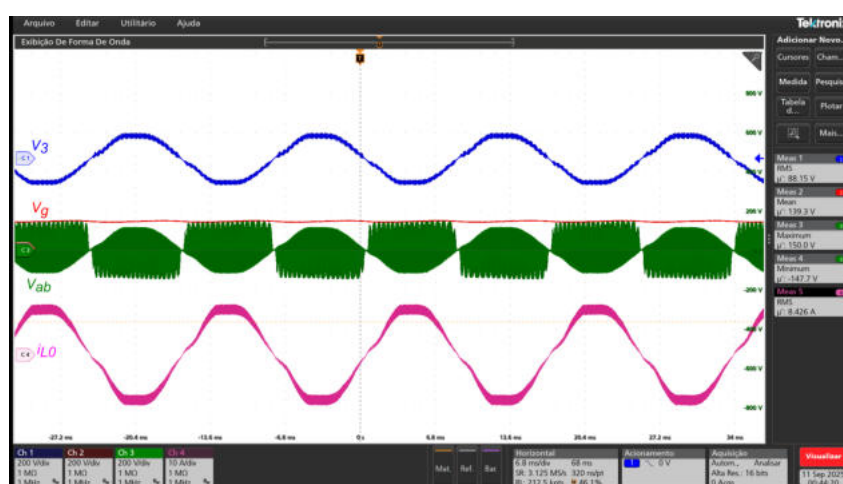


Fonte: Autor.

Figura 87 – Detalhe da comutação dos interruptores no semiciclo negativo ($M < 0$).

Fonte: Autor.

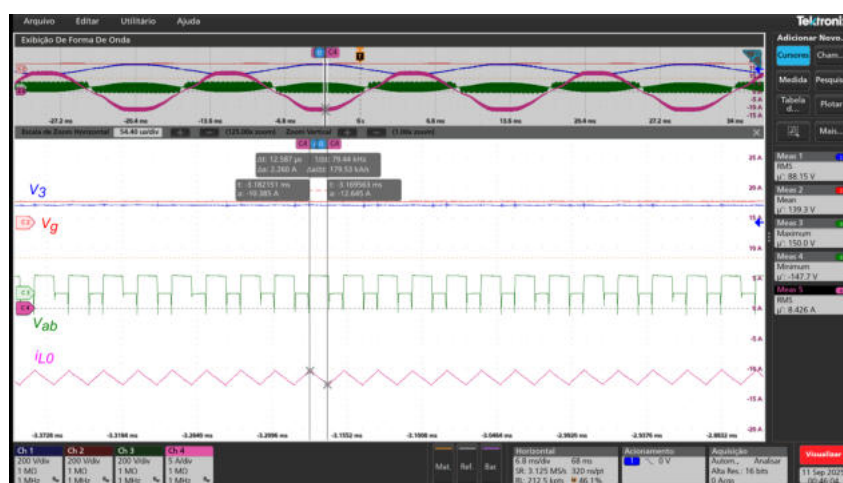
A Figura 88 apresenta as principais formas de onda obtidas durante a operação, sendo a tensão de entrada (V_3), a tensão no grampeador (V_g), a tensão diferencial aplicada ao conversor (V_{ab}) e a corrente no indutor de saída (i_{L0}). Observa-se que a corrente i_{L0} mantém forma senoidal com o mesmo valor eficaz, porém sentido inverso.

Figura 88 – Formas de onda das tensões V_3 , V_g , V_{ab} e corrente i_{L0} durante operação em CA com modulante negativa ($M < 0$).

Fonte: Autor.

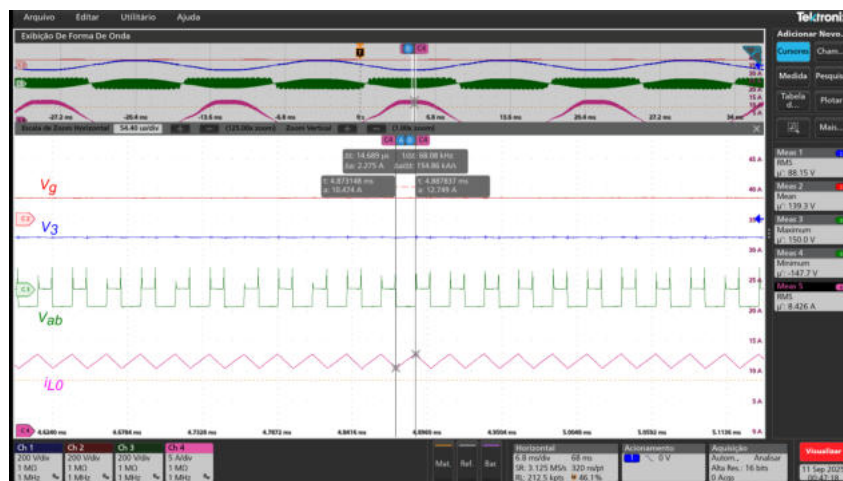
Os detalhes dos semiciclos positivo e negativo são mostrados nas Figuras 89 e 90, respectivamente. Observa-se que o conversor mantém a sequência correta de comutação dos interruptores ao longo de todo o ciclo de rede. A corrente no indutor de saída (i_{L0}) apresenta uma ondulação de aproximadamente 2,26 A.

Figura 89 – Detalhe das formas de onda no semiciclo positivo (V_3 , V_g , V_{ab} e i_{L0}) para $M < 0$.



Fonte: Autor.

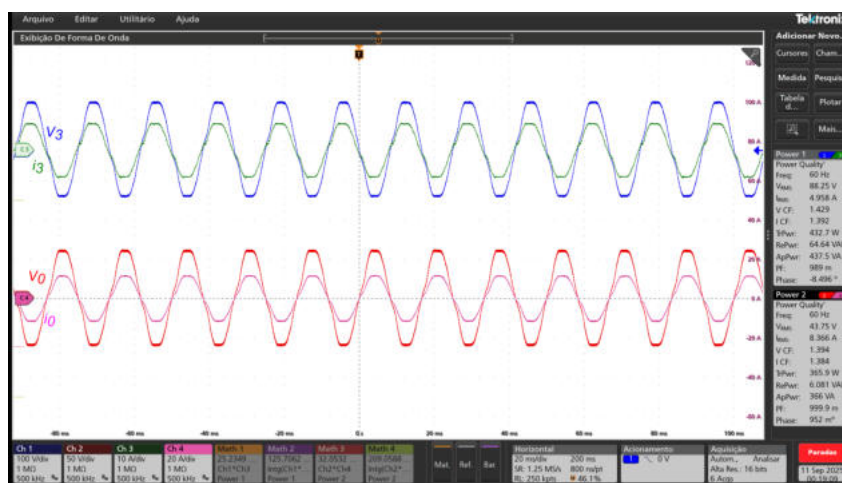
Figura 90 – Detalhe das formas de onda no semiciclo negativo (V_3 , V_g , V_{ab} e i_{L0}) para $M < 0$.



Fonte: Autor.

Por fim, a Figura 91 apresenta as formas de onda de tensão e corrente medidas na entrada e na saída do conversor, evidenciando a inversão da polaridade da tensão de saída em relação ao caso $M > 0$, enquanto o fluxo de potência permanece da fonte para a carga.

Figura 91 – Formas de onda de tensão e corrente na entrada (V_3 , i_3) e na saída (V_o , i_o) do conversor em operação CA com modulante negativa ($M < 0$).



Fonte: Autor.

7.3.3 Ensaios em Corrente Alternada com os enrolamentos auxiliar e principal conectados

Por fim, foram realizados ensaios com a conexão simultânea dos enrolamentos secundário e terciário ou auxiliar, configurando a operação completa do transformador híbrido. Nessa condição, o sistema operou em potência nominal, permitindo avaliar o comportamento do conjunto, e a conformidade das formas de onda e níveis de tensão com os resultados teóricos e simulados.

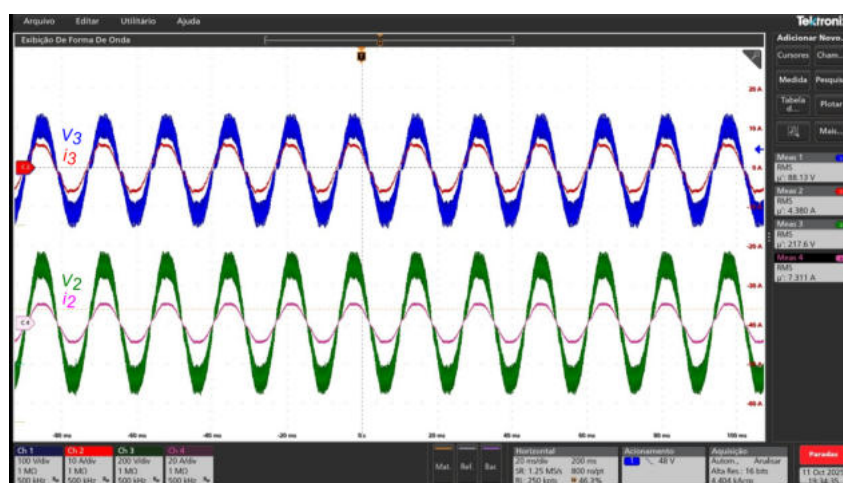
7.3.3.1 Ensaios em CA para o sinal modulador positivo ($M > 0$)

Com o intuito de avaliar o comportamento do conversor em CA sob condição de modulação positiva ($M > 0$), foram realizados ensaios aplicando uma tensão senoidal de aproximadamente $88,13 V_{rms}$ na entrada do conversor, correspondente ao enrolamento terciário, e $217,6 V_{rms}$ no enrolamento secundário do transformador. A Figura 92 apresenta as tensões e correntes medidas nos enrolamentos.

Manteve-se a frequência de comutação em 20 kHz, o tempo morto em 500 ns e a razão cíclica de 0,6, utilizando-se uma carga resistiva de aproximadamente 35Ω . Nessa condição, o conversor atuou como um somador de tensão, de modo que a tensão sintetizada no enrolamento secundário soma-se à tensão de saída do conversor, elevando o valor aplicado à carga. A Figura 93 mostra as medições de potência realizadas, em que se observa uma potência na carga de aproximadamente 1,835 kW e uma potência processada pelo conversor de 298,4 W.

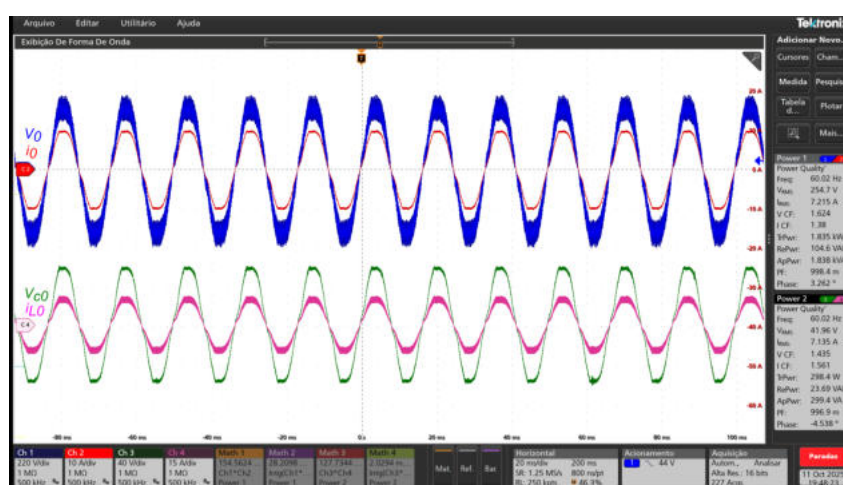
Os resultados confirmam o correto funcionamento do sistema. Na entrada do conversor foi aplicada uma tensão de $88,13 V_{rms}$ com razão cíclica de 0,6, resultando

Figura 92 – Tensões e correntes nos enrolamentos secundários com modulante positiva $M > 0$.



Fonte: Autor.

Figura 93 – Medições de potência no conversor e na carga durante operação com $M > 0$.



Fonte: Autor.

em uma tensão de saída de 41,96 V. Considerando o tempo morto inserido, ocorre uma pequena redução na razão cíclica efetiva, o que explica a diferença em relação ao valor teórico de 52,88 V. Observa-se ainda que a tensão total aplicada à carga corresponde à soma entre a tensão de saída do conversor e a do enrolamento secundário, isto é, $217,6 \text{ V} + 41,96 \text{ V} = 259,56 \text{ V}$, valor próximo ao medido no osciloscópio (254,7 V).

As Figuras 94 e 95 apresentam o comportamento da ondulação de corrente no indutor do filtro de saída (Δi_{L0}) durante os semiciclos positivo e negativo da rede. Observa-se uma ondulação de aproximadamente 2,35 A no semiciclo positivo e 2,42 A

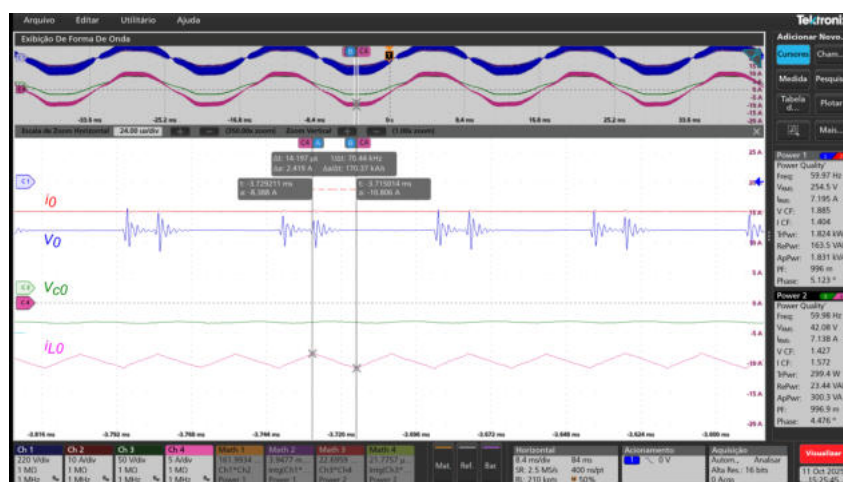
no semiciclo negativo.

Figura 94 – Ondulação de corrente no indutor do filtro de saída — semiciclo positivo com $M > 0$.



Fonte: Autor.

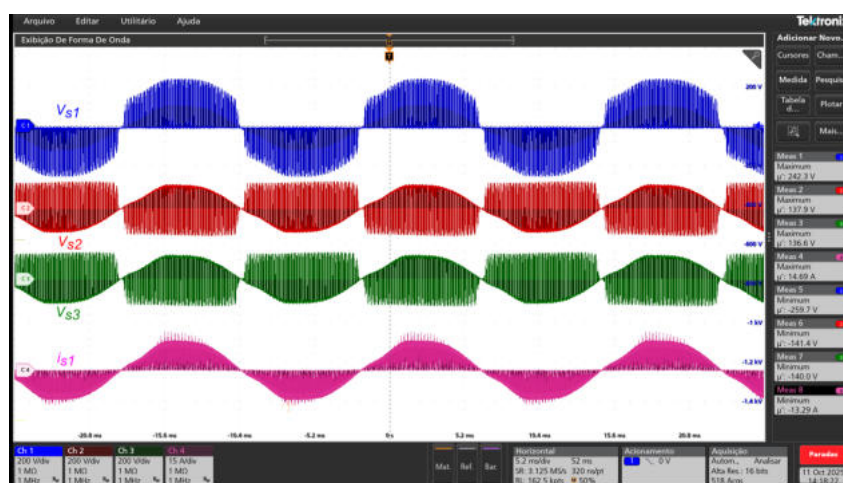
Figura 95 – Ondulação de corrente no indutor do filtro de saída — semiciclo negativo com $M > 0$.



Fonte: Autor.

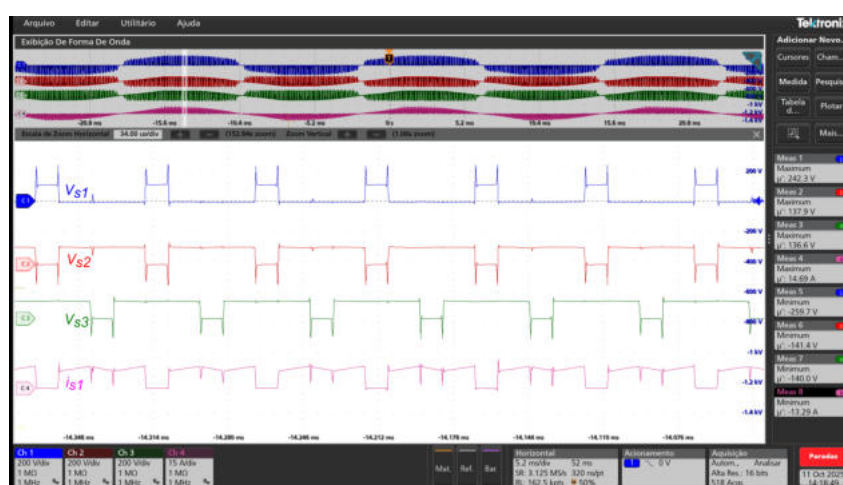
As Figuras 96, 97 e 98 apresentam as formas de onda das tensões sobre os três interruptores do conversor (V_{S1} , V_{S2} , V_{S3}) e a corrente no interruptor S_1 , tanto ao longo de um ciclo completo da rede quanto em detalhe dos semiciclos positivo e negativo. Observa-se que, nessa condição de operação, o maior pico de tensão ocorre sobre as chaves S_1 e S_4 , uma vez que ambas conduzem a soma entre a tensão de entrada e a tensão no circuito grampeador.

Figura 96 – Formas de onda das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} durante um ciclo completo da rede ($M > 0$).



Fonte: Autor.

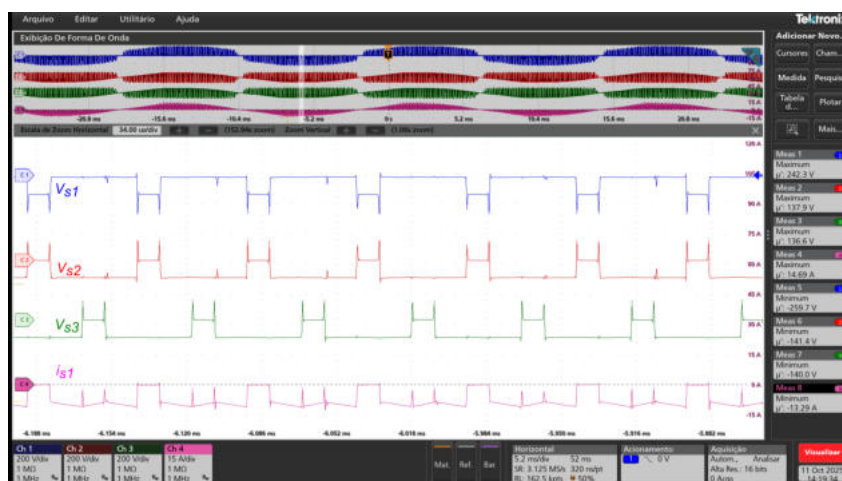
Figura 97 – Formas de onda das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} — detalhe do semiciclo positivo ($M > 0$).



Fonte: Autor.

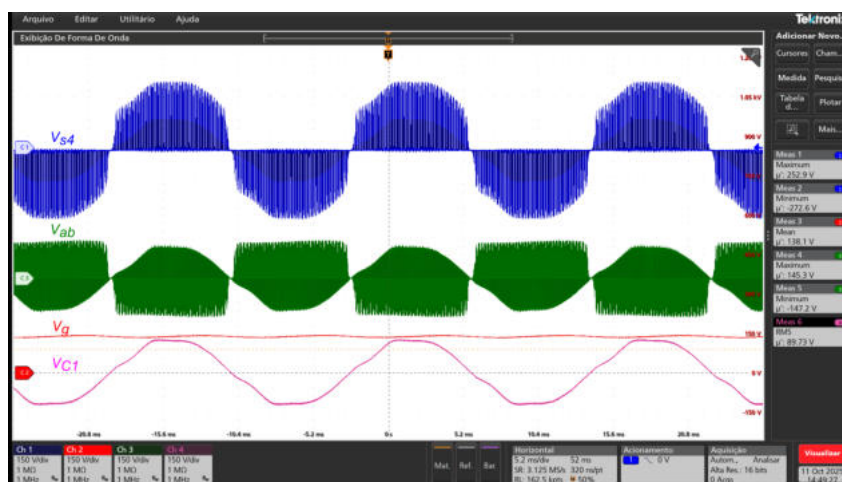
A Figura 99 apresenta as formas de onda das tensões V_{S4} , V_g , V_{ab} e V_{C1} . Observa-se que a tensão sobre a chave S_4 (V_{S4}) corresponde à soma entre a tensão de entrada e a tensão no circuito grampeador. A tensão V_{ab} , por sua vez, mantém-se limitada a valores próximos à tensão no grampeador, o que evidencia a correta atuação do circuito de grampeamento no controle dos picos de tensão durante o processo de comutação. Os detalhes de comutação ao longo dos semiciclos positivo e negativo da rede são ilustrados nas Figuras 100 e 101.

Figura 98 – Formas de onda das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} — detalhe do semiciclo negativo ($M < 0$).



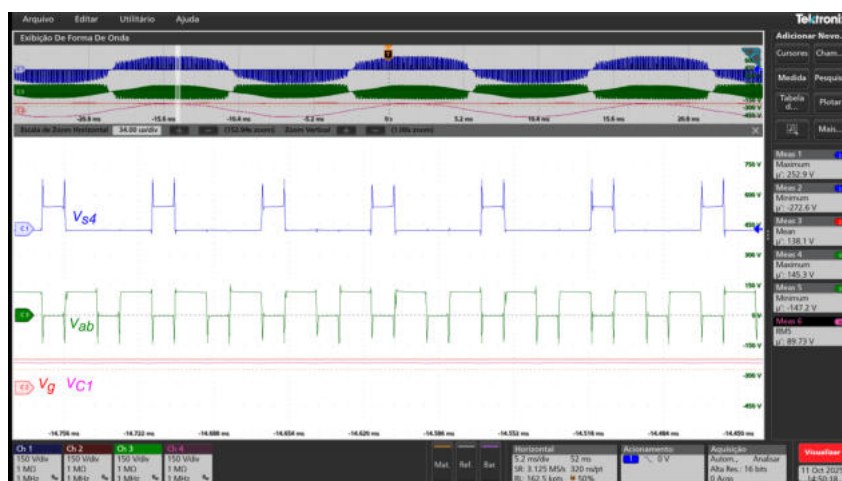
Fonte: Autor.

Figura 99 – Formas de onda das tensões V_{S4} , V_g , V_{ab} e V_{C1} ao longo de um ciclo completo da rede ($M < 0$).



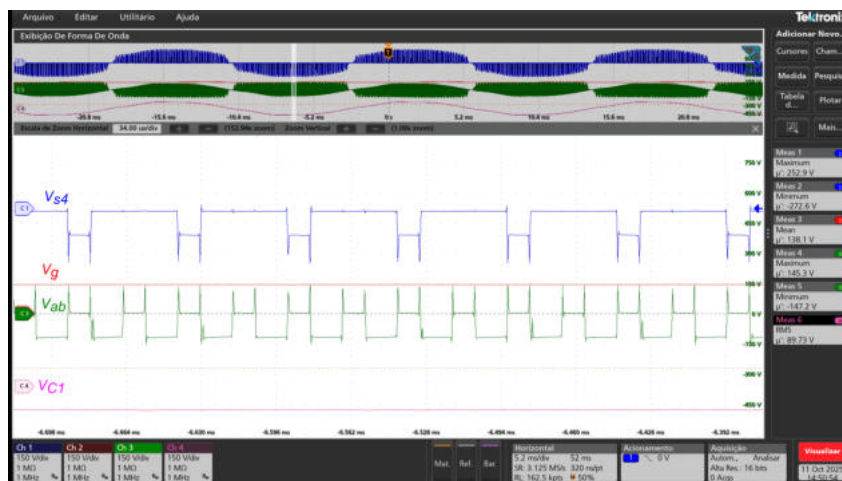
Fonte: Autor.

Figura 100 – Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo positivo da rede ($M < 0$).



Fonte: Autor.

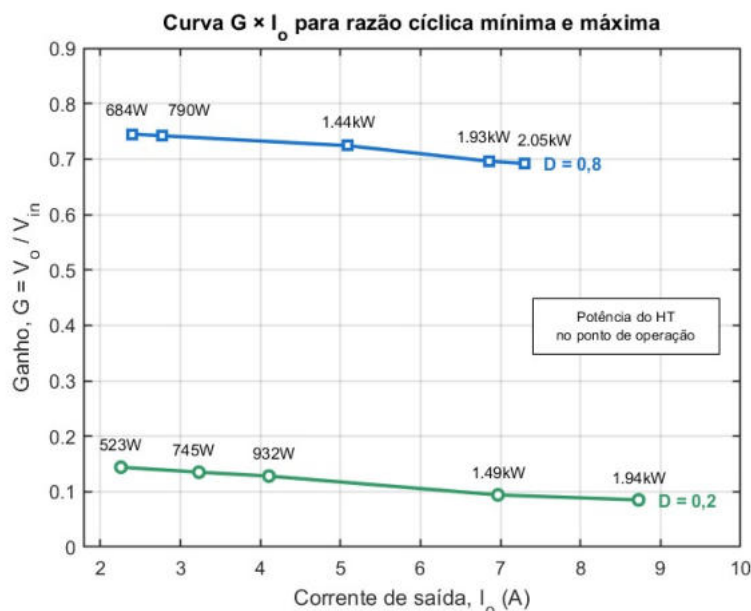
Figura 101 – Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo negativo da rede ($M < 0$).



Fonte: Autor.

A Figura 102 apresenta a curva que relaciona o ganho de tensão ($G = V_0/V_{in}$) com a corrente de saída (I_0) para as razões cíclicas mínima ($D = 0,2$) e máxima ($D = 0,8$). Observa-se que o ganho diminui levemente com o aumento da corrente de saída, mantendo, entretanto, um comportamento linear e estável em ambas as condições analisadas. A curva também evidencia a potência total processada pelo HT em cada ponto de operação, permitindo avaliar o desempenho do sistema ao longo da faixa de carga considerada.

Figura 102 – Curva $G \times I_o$ para as razões cíclicas mínima ($D = 0,2$) e máxima ($D = 0,8$), indicando a potência processada pelo transformador híbrido em cada ponto de operação.



Fonte: Autor.

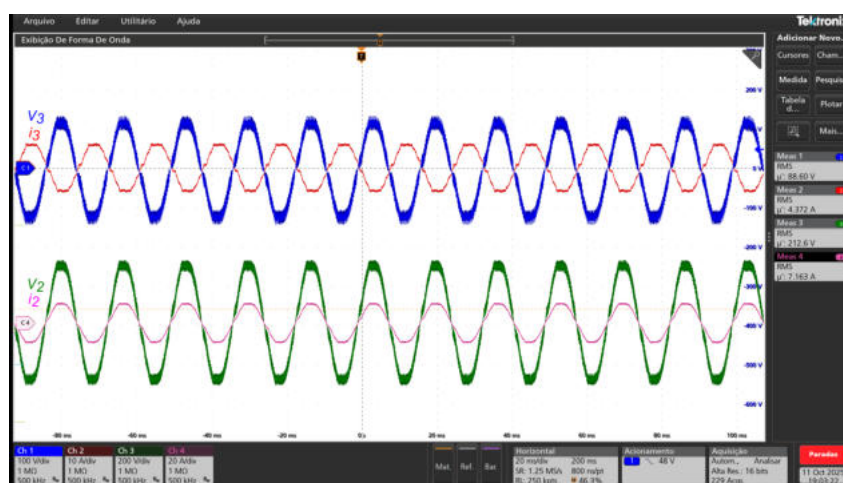
7.3.3.2 Ensaios em CA para o sinal modulador negativo ($M < 0$)

Foram realizados ensaios em corrente alternada aplicando-se um sinal modulador negativo ($M < 0$), condição em que o conversor atua como um subtrator de tensão na carga. O objetivo desses testes foi avaliar o comportamento do conversor em CA sob modulação negativa, com a utilização simultânea dos dois enrolamentos do transformador. Para essa condição, aplicou-se uma tensão senoidal de aproximadamente $88,6 V_{rms}$ na entrada do conversor, correspondente ao enrolamento terciário, e $212,6 V_{rms}$ no enrolamento secundário do transformador. A Figura 103 apresenta as tensões e correntes medidas nos enrolamentos.

Os parâmetros do ensaio anterior foram mantidos, utilizando-se uma carga resistiva de aproximadamente $20,9 \Omega$. Observa-se que a corrente de entrada do conversor apresenta uma defasagem de aproximadamente 180° em relação à tensão de entrada, o que caracteriza a operação sob modulação negativa. Nessa condição, o conversor atuou como um subtrator de tensão, de modo que a tensão sintetizada no enrolamento secundário é subtraída da tensão gerada pelo conversor, resultando em uma tensão reduzida aplicada à carga.

A Figura 104 apresenta as medições de potência obtidas durante o ensaio, em que se observa uma potência na carga de aproximadamente $1,084 \text{ kW}$ e uma potência processada pelo conversor de $418,4 \text{ W}$. Verifica-se ainda que a tensão de saída do

Figura 103 – Tensões e correntes nos enrolamentos secundários sob modulante negativa ($M < 0$).



Fonte: Autor.

conversor encontra-se defasada em relação à tensão da carga e à do enrolamento secundário, justificando o comportamento de subtração de tensões observado.

Figura 104 – Formas de onda das tensões e correntes medidas no ensaio com modulação negativa ($M < 0$).



Fonte: Autor.

As Figuras 105 e 106 apresentam o comportamento da ondulação de corrente no indutor do filtro de saída (Δi_{L0}) durante os semiciclos positivo e negativo da rede. Observa-se uma ondulação de aproximadamente 2,175 A no semiciclo positivo e 2,119 A no semiciclo negativo.

A Figura 107 apresenta as formas de onda experimentais das tensões V_{S1} , V_{S2} , V_{S3} e da corrente i_{S1} . Observa-se que a tensão máxima sobre o interruptor

Figura 105 – Ondulação de corrente no indutor do filtro de saída — semiciclo positivo ($M < 0$).



Fonte: Autor.

Figura 106 – Ondulação de corrente no indutor do filtro de saída — semiciclo negativo ($M < 0$).

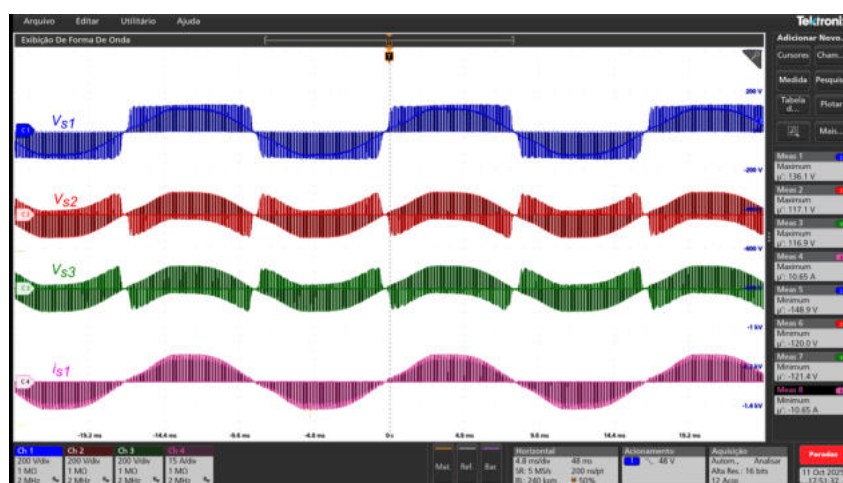


Fonte: Autor.

S_1 corresponde à tensão do circuito grampeador, sendo positiva durante o semiciclo positivo e negativa durante o semiciclo negativo da rede. Já as tensões sobre os interruptores S_2 e S_3 variam conforme a tensão de entrada e a tensão no grampeador, assumindo aproximadamente $V_{S2,S3} = V_g - V_{in}$ no semiciclo positivo e $V_{S2,S3} = V_g + V_{in}$ no semiciclo negativo.

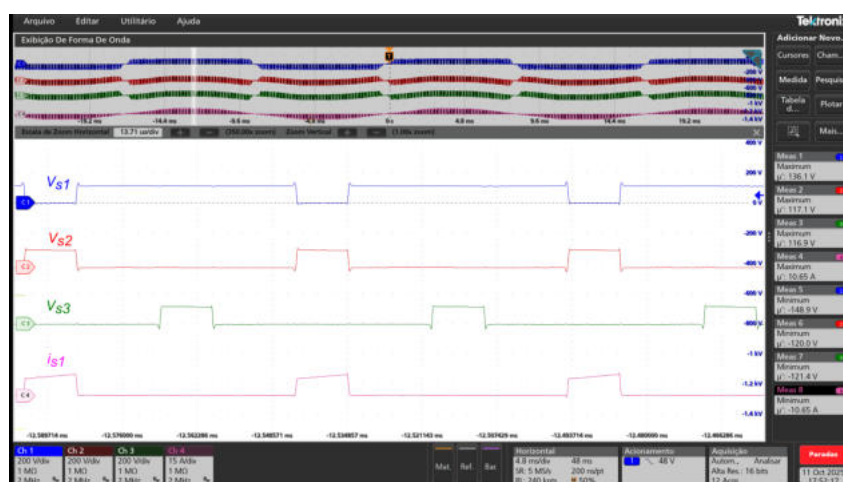
Os detalhes de comutação ao longo dos semiciclos positivo e negativo da rede são ilustrados nas Figuras 108 e 109.

Figura 107 – Formas de onda experimentais das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} ao longo de um ciclo completo da rede ($M < 0$).



Fonte: Autor.

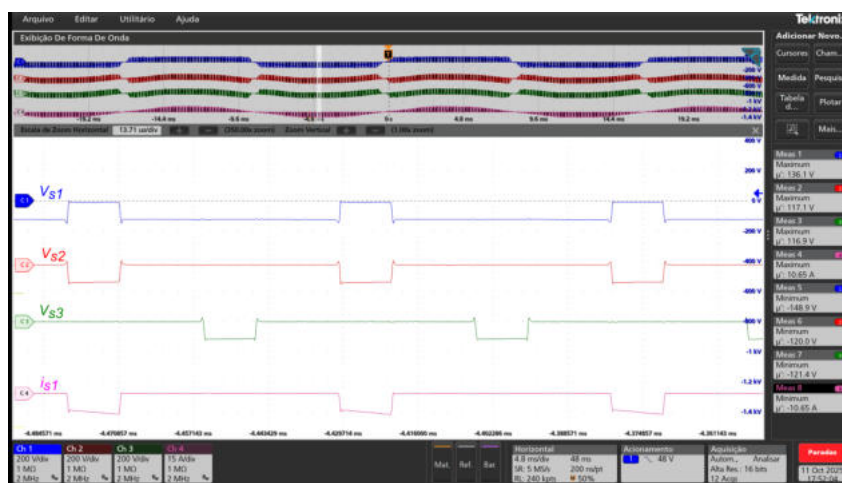
Figura 108 – Detalhe das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} no semiciclo positivo ($M < 0$).



Fonte: Autor.

A Figura 110 apresenta as formas de onda experimentais das tensões V_{S4} , V_g , V_{ab} e V_{C1} . Observa-se que V_{S4} corresponde aproximadamente à tensão do circuito grampeador, cujo valor médio medido é de 165,9 V, enquanto V_{ab} mantém-se limitada a valores próximos a essa mesma tensão, garantindo a presença de tensão na carga mesmo durante o tempo morto. A tensão eficaz medida no capacitor C_1 é de 88,99 V_{rms} . Esse comportamento confirma o correto funcionamento do circuito de grampeamento, responsável por limitar os picos de tensão durante o processo de comutação.

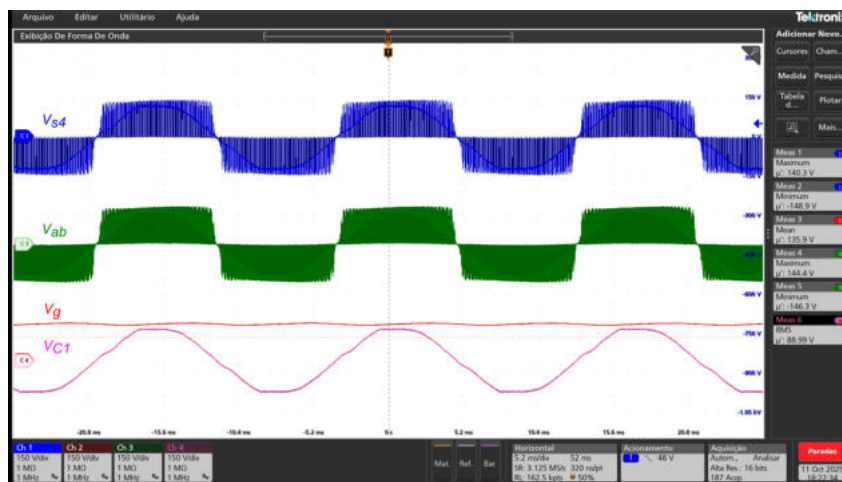
Figura 109 – Detalhe das tensões V_{S1} , V_{S2} , V_{S3} e corrente i_{S1} no semiciclo negativo ($M < 0$).



Fonte: Autor.

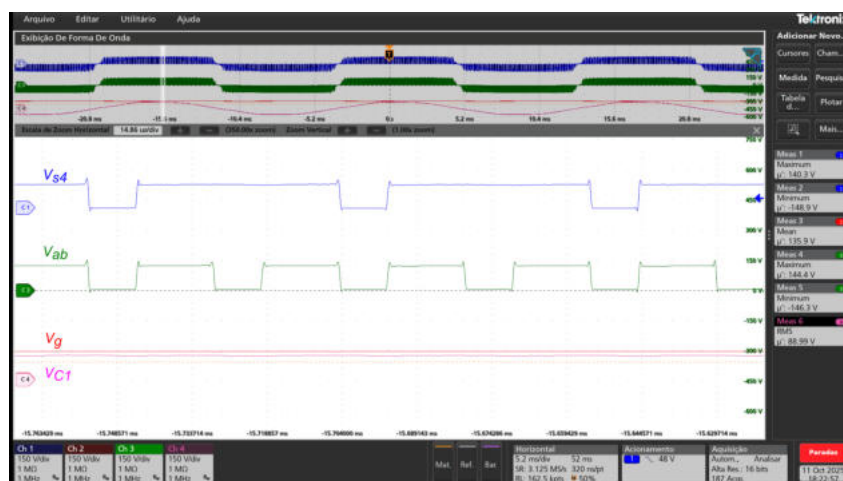
Os detalhes de comutação ao longo dos semiciclos positivo e negativo da rede são ilustrados nas Figuras 111 e 112.

Figura 110 – Formas de onda experimentais das tensões V_{S4} , V_g , V_{ab} e V_{C1} ao longo de um ciclo completo da rede ($M < 0$).



Fonte: Autor.

Figura 111 – Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo positivo da rede ($M < 0$).



Fonte: Autor.

Figura 112 – Formas de onda detalhadas das tensões V_{S4} , V_g , V_{ab} e V_{C1} — semiciclo negativo da rede ($M < 0$).



Fonte: Autor.

Em todos os ensaios realizados, verificou-se que os formatos e valores das formas de onda apresentaram excelente concordância entre os resultados obtidos no conversor e no HT, confirmando a coerência entre os comportamentos experimental e esperado.

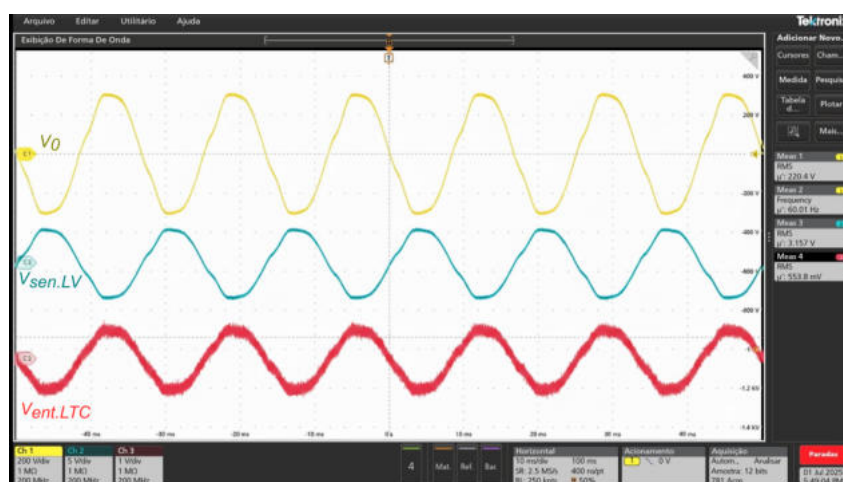
7.3.4 Ensaios no Sensor de Tensão eficaz

O sensor selecionado para a medição da tensão eficaz (*True RMS*) foi o circuito integrado **LTC1966**, conforme apresentado no Capítulo 6, fabricado pela Analog Devices. Esse dispositivo realiza a conversão RMS–CC por meio de uma técnica de modulação delta–sigma e admite uma tensão diferencial máxima de aproximadamente $1 V_{\text{pico}}$ em sua entrada, conforme especificado no *datasheet*. Devido a essa limitação, foi necessário projetar um circuito de condicionamento de sinal para reduzir a tensão medida na carga antes de aplicá-la ao LTC1966. Para essa finalidade, utilizou-se o sensor de isolamento de tensão **LV 25-P**, da LEM, em conjunto com um amplificador operacional com ganho de 0,18.

O circuito completo de condicionamento é apresentado no Apêndice H. Considerando que a tensão a ser medida corresponde à tensão de ($220 V_{\text{rms}}$) com variação de $\pm 20\%$, o sistema foi dimensionado de forma que, mesmo sob tensão máxima ($264 V_{\text{rms}}$), o sinal aplicado à entrada do LTC1966 não ultrapasse $1 V_{\text{pico}}$.

A Figura 113 apresenta as formas de onda obtidas durante os ensaios experimentais do circuito de medição de tensão eficaz. O canal em amarelo representa a tensão medida na carga (V_0), o canal em azul corresponde ao sinal na saída do sensor de isolamento LV 25-P ($V_{\text{sen.LV}}$), e o canal em vermelho mostra o sinal de saída do amplificador operacional, aplicado à entrada do sensor **LTC1966** ($V_{\text{ent.LTC}}$). Verificou-se que a relação entre a tensão de entrada e a tensão de saída do sensor LV 25-P é de aproximadamente 0,0143 V/V. Em conjunto com o amplificador operacional, configurado com ganho de 0,18.

Figura 113 – Formas de onda medidas no circuito de condicionamento do sensor de valor eficaz.

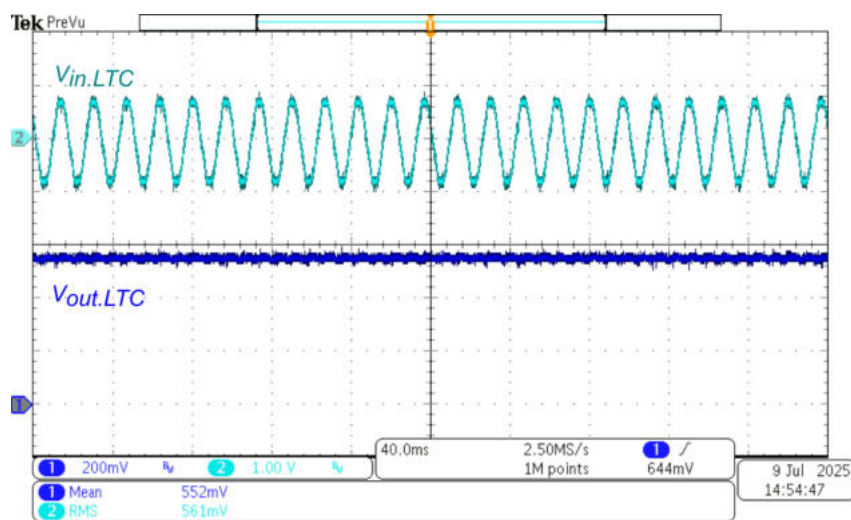


Fonte: Autor.

A Figura 114 apresenta as formas de onda obtidas na entrada e na saída do

sensor de valor eficaz **LTC1966**. O sinal $V_{in,LTC}$ corresponde à tensão alternada aplicada ao sensor, com valor eficaz de aproximadamente 561 mV_{rms}, enquanto $V_{out,LTC}$ representa a tensão contínua na saída, medida em 552 mV. A diferença entre os valores corresponde a um erro relativo de cerca de 1,6%, o que confirma a boa precisão do sensor.

Figura 114 – Formas de onda de entrada ($V_{in,LTC}$) e saída ($V_{out,LTC}$) do sensor de valor eficaz LTC1966.

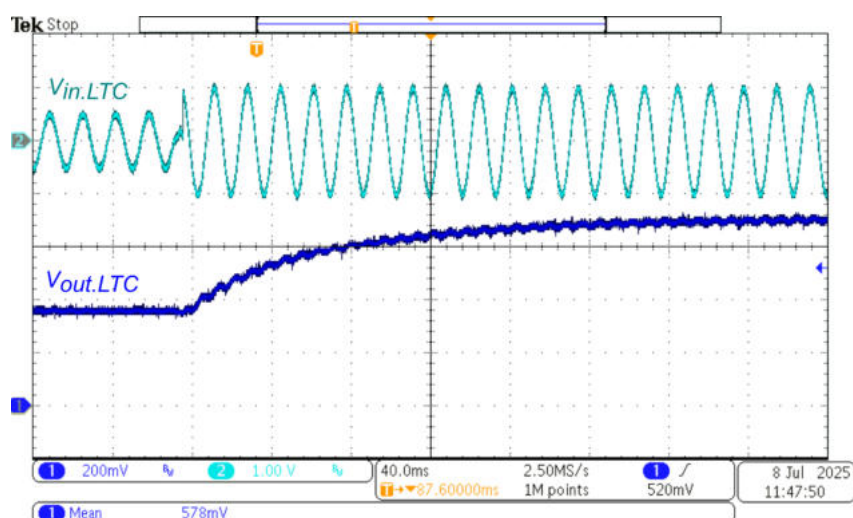


Fonte: Autor.

Com o objetivo de avaliar o tempo de resposta dinâmico do sensor de valor eficaz **LTC1966**, foram realizados dois ensaios experimentais: um considerando o aumento e outro a redução abrupta da tensão de entrada. A Figura 115 apresenta a resposta do sensor diante de um degrau positivo de tensão, enquanto a Figura 116 mostra o comportamento do sensor quando ocorre uma redução da tensão de entrada. Observa-se que o tempo necessário para que o sinal de saída atinja o novo valor permanente é de aproximadamente 120 ms.

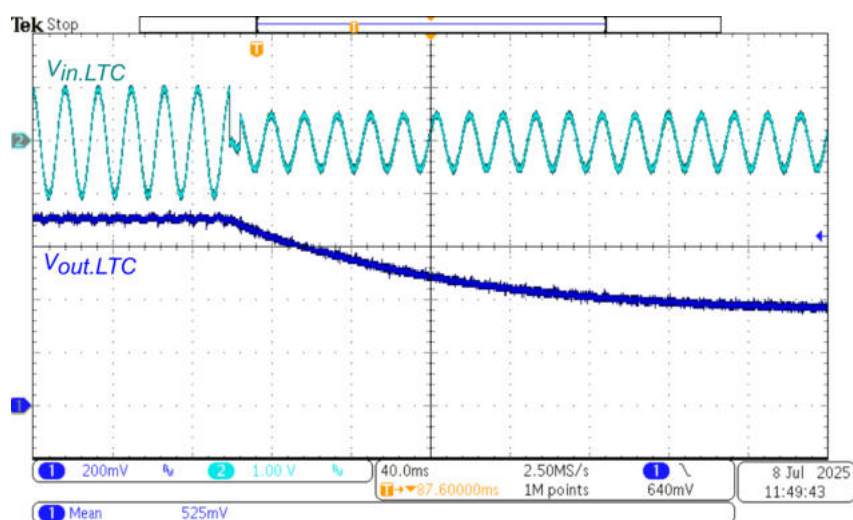
Os testes realizados com o sensor de valor eficaz foram fundamentais para confirmar os ganhos teóricos previamente definidos e validar o comportamento do circuito de condicionamento. Esses resultados permitem definir com maior precisão os parâmetros de calibração e ajuste utilizados no controlador.

Figura 115 – Resposta do sensor de valor eficaz LTC1966 a um aumento de tensão na entrada.



Fonte: Autor.

Figura 116 – Resposta do sensor de valor eficaz LTC1966 a uma diminuição de tensão na entrada.



Fonte: Autor.

7.4 EFICIÊNCIA

Esta subseção apresenta os resultados experimentais referentes à eficiência do conversor proposto, obtidos a partir das medições de potência na entrada e na saída do protótipo. As medições foram realizadas em regime de estado estacionário, tanto para o caso de operação com sinal modulador positivo ($M > 0$) — quando o conversor atua como somador de tensão — quanto para o caso com sinal modulador negativo

($M < 0$), quando o conversor atua como subtrator de tensão. Ressalta-se que as curvas de eficiência aqui apresentadas referem-se exclusivamente ao estágio eletrônico do conversor CA/CA, não a eficiência do HT completo.

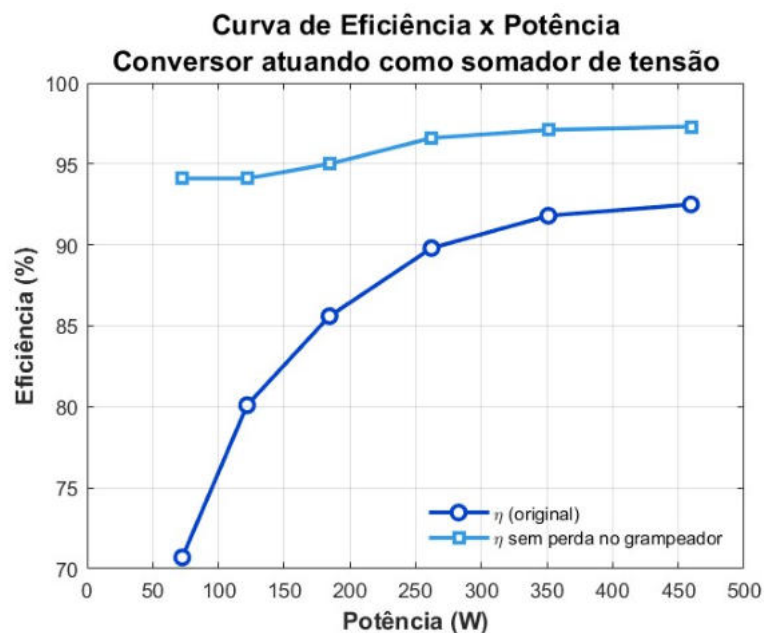
A eficiência (η) foi calculada pela razão entre as potências medidas na saída e na entrada, conforme a Equação (245):

$$\eta = \frac{P_{out}}{P_{in}} \times 100 [\%] \quad (245)$$

As Figuras 117 e 118 apresentam as curvas de eficiência obtidas experimentalmente para as duas condições de operação. Em ambas as situações são mostradas duas curvas: a primeira ($\eta_{original}$) representa a eficiência global do conversor considerando todas as perdas, enquanto a segunda ($\eta_{sem\ perda\ no\ grampeador}$) desconsidera as perdas associadas ao circuito grampeador.

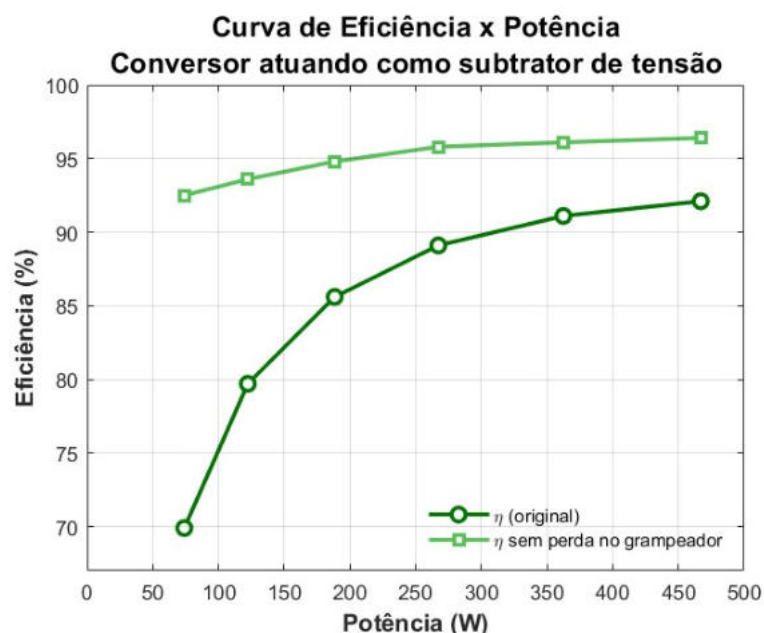
Para essa segunda condição, a potência dissipada no grampeador foi estimada experimentalmente por meio da medição direta da tensão sobre o resistor do circuito grampeador, cuja resistência é conhecida. A partir desse valor, a potência foi calculada utilizando a relação $P = V^2/R$. Essa análise adicional é justificada pelo fato de que a energia dissipada no grampeador pode ser potencialmente reaproveitada, seja por reinjeção na rede elétrica, alimentação de circuitos auxiliares ou outras funções do sistema, não sendo necessariamente caracterizada como uma perda efetiva.

Figura 117 – Curva de eficiência do conversor atuando como somador de tensão ($M > 0$).



Fonte: Autor.

Figura 118 – Curva de eficiência do conversor atuando como subtrator de tensão ($M < 0$).



Fonte: Autor.

Observa-se que, em ambos os casos, a eficiência aumenta com a elevação da potência processada, atingindo valores mais elevados próximos à potência nominal, o que constitui um comportamento típico de conversores estáticos. Para o conversor atuando como somador de tensão ($M > 0$), a eficiência máxima medida foi de aproximadamente 92,1%, enquanto a eficiência estimada desconsiderando as perdas no grampeador atingiu 96,4%. Já para o caso em que o conversor atua como subtrator de tensão ($M < 0$), a eficiência máxima experimental foi de 92,5%, e a eficiência estimada sem perdas no grampeador alcançou 97,3%.

A diferença entre as curvas com e sem perdas no grampeador evidencia que parte da energia associada a esse circuito pode ser potencialmente reaproveitada. Assim, ao se considerar o reaproveitamento dessa energia, a eficiência efetiva do estágio eletrônico do sistema pode ultrapassar 96%, demonstrando o bom desempenho da topologia proposta em ambas as direções de fluxo de potência.

7.5 CONCLUSÃO

Os resultados experimentais confirmaram a viabilidade da topologia proposta e sua operação bidirecional, tanto em CC quanto em CA, apresentando a sequência de comutação correta, atuação satisfatória do circuito grampeador e boa aderência entre as formas de onda medidas e previstas. Na operação em CA, com uso isolado e combinado dos enrolamentos do transformador, observou-se o comportamento es-

perado de somador ($M > 0$) e subtrator ($M < 0$) de tensão, mantendo ondulações de corrente compatíveis com o projeto do filtro. O sensor de valor eficaz (LTC1966) apresentou ganho coerente com o condicionamento implementado, erro próximo de 1,6% e tempo de assentamento da ordem de 120 ms, demonstrando adequação à faixa de frequência e à dinâmica requeridas pela aplicação. As curvas de eficiência atingiram aproximadamente 92% na potência nominal entregue à carga e, quando desconsideradas as perdas do grampeador, o valor ultrapassa 96%, evidenciando o bom desempenho do estágio de potência.

8 CONCLUSÃO

Essa dissertação teve como objetivo o estudo, modelagem, implementação e validação experimental de um conversor CA/CA direto baseado em processamento parcial de potência, integrado a um HT destinado à regulação do valor eficaz da tensão. Inicialmente, foram discutidos os fundamentos teóricos relacionados às topologias de conversores CA/CA, técnicas de comutação, sensores de tensão eficaz e estratégias de controle empregadas em sistemas de processamento parcial de potência, destacando-se as vantagens associadas à redução de esforços sobre os componentes e ao potencial de maior eficiência.

A partir dessa fundamentação, desenvolveu-se a modelagem orientada ao controle do conversor proposto, incluindo a obtenção das funções de transferência do estágio de potência e do sensor *True RMS*, bem como a linearização necessária ao projeto da malha de controle. A análise teórica possibilitou a definição do controlador PI e a formulação dos critérios de estabilidade aplicáveis ao sistema. Na sequência, foram apresentados os procedimentos de dimensionamento dos principais elementos que compõem o protótipo, abrangendo os interruptores, os filtros de entrada e de saída, o circuito grampeador, o sensor de valor eficaz e os circuitos auxiliares de condicionamento de sinais. A análise de perdas permitiu estimar níveis de eficiência coerentes com a arquitetura adotada.

Por fim, foram apresentados os resultados experimentais obtidos a partir da construção e ensaio do protótipo. As formas de onda medidas demonstraram a correta operação do conversor nos modos somador e subtrator, evidenciando a atuação do circuito grampeador e o funcionamento do sensor de tensão eficaz utilizado. A estratégia de regulação do valor eficaz da tensão mostrou-se funcional, ainda que o fechamento da malha de controle não tenha sido realizado nesta etapa. Os resultados de eficiência apresentaram boa concordância com os valores estimados em projeto, reforçando a viabilidade da topologia implementada.

Por fim, foram apresentados os resultados experimentais obtidos a partir da construção e ensaio do protótipo. As formas de onda medidas demonstraram a correta operação do conversor nos modos somador e subtrator, evidenciando a atuação do circuito grampeador. O sensor de tensão de valor eficaz também foi avaliado experimentalmente de forma independente, por meio de ensaios específicos de caracterização, confirmando seu funcionamento conforme o condicionamento projetado. A estratégia de regulação do valor eficaz da tensão mostrou-se funcional, ainda que o fechamento da malha de controle não tenha sido realizado nesta etapa. Os resultados de eficiência apresentaram boa concordância com os valores estimados em projeto, reforçando a viabilidade da topologia implementada.

Ressalta-se que o fechamento da malha de controle não foi realizado nesta

etapa do trabalho. Esse fato deve-se, principalmente, ao tempo disponível para a execução experimental, impactado por atrasos na aquisição de componentes, pela realização de ensaios para a escolha do MOSFET mais adequado à aplicação e pela necessidade de reprojeto do estágio de potência, incluindo a reconstrução das placas de circuito impresso. Ainda assim, os resultados obtidos em malha aberta e nos ensaios de caracterização experimental indicam a viabilidade da topologia proposta e estabelecem base para a continuidade do desenvolvimento com o fechamento da malha de controle em trabalhos futuros.

Dessa forma, a investigação desenvolvida ao longo desta dissertação demonstra que o conversor CA/CA direto aplicado em HT representa uma solução eficiente e de implementação simplificada, dispensando a necessidade de um barramento CC intermediário ou de sincronismo com a rede elétrica. A topologia analisada mostra-se adequada para aplicações que demandam regulação do valor eficaz da tensão sem recorrer a estágios de armazenamento de energia, consolidando-se como uma alternativa promissora no contexto de sistemas baseados em HTs.

8.1 TRABALHOS FUTUROS

Este trabalho contribui para o avanço no desenvolvimento de conversores CA/CA diretos, mostrando que a metodologia adotada é eficaz e pode ser aplicada em sistemas baseados em HT. Como continuidade deste estudo, apresentam-se a seguir algumas propostas de trabalhos futuros:

- Implementar a malha de controle fechada apresentada no Capítulo 5, avaliando a resposta do sistema na experimentação prática.
- Testar o protótipo utilizando o interruptor de transferência, verificando seu impacto nas tensões, correntes e no comportamento de comutação do conversor.
- Realizar ensaios em um protótipo de maior potência e em configuração trifásica, a fim de investigar a operação da topologia em aplicações de maior porte.
- Implementar o controlador em versão analógica, explorando sua simplicidade construtiva e robustez, em comparação com a implementação digital atual.
- Simular e validar experimentalmente alternativas para o reaproveitamento da energia processada pelo circuito grampeador, visando aumentar a eficiência do sistema.
- Estudar outras topologias e estratégias de modulação aplicáveis ao HT, buscando alternativas que permitam comparar desempenho, complexidade e requisitos de implementação.

REFERÊNCIAS

- AELOIZA, E. C.; ENJETI, P. N.; MORAN, L. A.; PITEL, I. Next Generation Distribution Transformer: To Address Power Quality for Critical Loads. *In: IEEE 34th Annual Conference on Power Electronics Specialist (PESC'03)*. Acapulco, Mexico: IEEE, 2003. v. 3, p. 1266–1271.
- ANALOG DEVICES INC. **LTC1966 – Precision Micropower $\Delta\Sigma$ RMS-to-DC Converter**: Datasheet. [S.l.], 2014. P. 38. Documento técnico (datasheet) fornecido pelo fabricante. Disponível em: LTC1966fb.pdf. Acesso em: 29 nov. 2025.
- ANEEL. **Expansão da matriz elétrica em 2025 ultrapassa 6,5 GW**: Crescimento em outubro foi de 643,46 MW, com entrada em operação de 19 usinas. 2025. Disponível em: <https://www.gov.br/aneel/pt-br/assuntos/noticias/2025/expansao-da-matriz-eletrica-em-2025-ultrapassa-6-5-gw>. Acesso em: 28 jan. 2025.
- ANEEL. **Indicadores de Conformidade de Nível de Tensão em Regime Permanente**. 2024. Disponível em: <https://portalrelatorios.aneel.gov.br/indicadoresDistribuiacao/indicadoresConformidadeNivelTensaoRegimePermanente>. Acesso em: 29 nov. 2025.
- ANEEL. **Matriz elétrica teve aumento de 10,9 GW em 2024, maior expansão da série histórica**. 2025. Disponível em: <https://www.gov.br/aneel/pt-br/assuntos/noticias/2025/matriz-eletrica-teve-aumento-de-10-9-gw-em-2024-maior-expansao-da-serie-historica>. Acesso em: 28 jan. 2025.
- ANEEL. **Micro e minigeração distribuída de energia elétrica cresceu 8,85 GW em 2024**. 2025. Disponível em: <https://www.gov.br/aneel/pt-br/assuntos/noticias/2025/micro-e-minigeracao-distribuida-de-energia-eletrica-cresceu-8-84-gw-em-2024>. Acesso em: 28 jan. 2025.
- AWADALLAH, Mohamed A.; VENKATESH, Bala; SINGH, Birendra N. Impact of Solar Panels on Power Quality of Distribution Networks and Transformers. **Canadian Journal of Electrical and Computer Engineering**, v. 38, n. 1, p. 45–51, 2015.
- BALA, Sandeep; DAS, Debrup; AELOIZA, Eddy; MAITRA, Arindam; RAJAGOPALAN, Satish. Hybrid Distribution Transformer: Concept Development and Field Demonstration. *In: 2012 IEEE PES Transmission and Distribution Conference and Exposition*. [S.l.]: IEEE, 2012. p. 1–7.
- BARBI, I.; ROSA, C. L. S. Da; BRITO, G. De Oliveira de; CAÚS, A. P.; PACHECO, L. F.; LARICO, H. R. E. Hybrid Distribution Transformer Based on Direct Frequency Converters: Analysis of Voltage Regulation and Power Factor Correction. *In: 2025 Brazilian Power Electronics Conference (COBEP)*. Vitória, Brazil: [s.n.], 2025. p. 1–6.
- BARBI, Ivo. **Inversores Monofásicos**. 1. ed. Florianópolis: Ed. do Autor, 2022.

BARBI, Ivo. **Projetos de Fontes Chaveadas**. 3. ed. Florianópolis: Ed. do Autor, 2014.

BARKER, Philip P.; MELLO, Robert W. de. Determining the Impact of Distributed Generation on Power Systems: Part 1 – Radial Distribution Systems. *In: PROCEEDINGS of the IEEE Power Engineering Society Summer Meeting*. [S.l.]: IEEE, 2000. p. 1645–1656.

BOYCE, William E. **Equações Diferenciais Elementares e Problemas de Valores de Contorno**. 11. ed. Rio de Janeiro: LTC, 2020.

BURKARD, J.; BIELA, J. Evaluation of Topologies and Optimal Design of a Hybrid Distribution Transformer. *In: PROCEEDINGS of the 17th European Conference on Power Electronics and Applications (EPE'15 ECCE Europe)*. Geneva: IEEE, 2015. p. 1–10.

BURKARD, J.; BIELA, J. Protection of Hybrid Transformers in the Distribution Grid. *In: PROCEEDINGS of the 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*. [S.l.]: IEEE, 2016. p. 1–10.

BURKARD, Johannes; BIELA, Jürgen. Design of a Protection Concept for a 100-kVA Hybrid Transformer. **IEEE Transactions on Power Electronics**, v. 35, n. 4, p. 3543–3557, 2020.

BURKARD, Johannes; BIELA, Jürgen. Hybrid Transformers for Power Quality Enhancements in Distribution Grids – Comparison to Alternative Concepts. *In: NEIS 2018: Conference on Sustainable Energy Supply and Energy Storage Systems*. Hamburg, Germany: IEEE, 2018. p. 1–6.

CARRENO, Alvaro; PEREZ, Marcelo; BAIER, Carlos; HUANG, Alex; RAJENDRAN, Sanjay; MALINOWSKI, Mariusz. Configurations, Power Topologies and Applications of Hybrid Distribution Transformers. **Energies**, v. 14, n. 5, p. 1215, 2021.

CHOI, W.; KIM, D.; SON, D.; KIM, S. Kelvin Source Package to Maximize 1200V SiC MOSFET Performance in Solar Inverter Applications. *In: 2023 11th International Conference on Power Electronics and ECCE Asia (ICPE 2023 – ECCE Asia)*. Jeju Island, Republic of Korea: [s.n.], 2023. p. 1959–1965.

CIURIUC, Alexandra; DUMITRAN, Laurentiu Marius; NOTINGHER, Petru V.; BĂDICU, Laurențiu Viorel; SETNESCU, Radu; SETNESCU, Tanta. Lifetime Estimation of Vegetable and Mineral Oil Impregnated Paper for Power Transformers. *In: 2016 IEEE Conference on Electrical Insulation and Dielectric Phenomena*. [S.l.: s.n.], 2016. p. 1–6.

DIVAN, Deepak; KANDULA, Prasad. Distributed Power Electronics: An Enabler for the Future Grid. *In: 2016 IEEE 7th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*. [S.l.]: IEEE, 2016. p. 1–8.

DIVAN, Deepak; MOGHE, Rohit; PRASAI, Anish. Power Electronics at the Grid Edge: The Key to Unlocking Value From the Smart Grid. *In*: 2014 IEEE Energy Conversion Congress and Exposition (ECCE). [S.l.]: IEEE, 2014. p. 5725–5732.

DIVAN, Deepak; MOGHE, Rohit; PRASAI, Anish. Power Electronics at the Grid Edge: The Key to Unlocking Value From the Smart Grid. **IEEE Power Electronics Magazine**, IEEE, v. 1, n. 4, p. 16–22, 2014.

ELSAHARTY, Mohamed Atef; CANDELA, Jose Ignacio; RODRIGUEZ, Pedro. Power System Compensation Using a Power-Electronics Integrated Transformer. **IEEE Transactions on Industry Applications**, v. 53, n. 6, p. 5573–5583, 2017.

ELSAHARTY, Mohamed Atef; LUNA, Alvaro; CANDELA, Jose Ignacio; RODRIGUEZ, Pedro. A Unified Power Flow Controller Using a Power Electronics Integrated Transformer. **IEEE Transactions on Industrial Electronics**, v. 66, n. 11, p. 8604–8614, 2019.

EMPRESA DE PESQUISA ENERGÉTICA. **Balanço Energético Nacional 2024: Relatório Síntese**: Ano base 2023. Rio de Janeiro, 2024. Disponível em: https://www.epe.gov.br/sites-pt/publicacoes-dados-abertos/publicacoes/PublicacoesArquivos/publicacao-819/topico-715/BEN_S%C3%ADntese_2024_PT.pdf. Acesso em: 28 jan. 2025.

FAIZ, Jawad; SIAHKOLAH, Behzad. **Electronic Tap-Changer for Distribution Transformers**. Berlin: Springer-Verlag Berlin Heidelberg, 2011. ISBN 978-3-642-19910-3.

GUO, D.; LIU, H.; LI, Y.; XIAO, F.; RUAN, X. Direct AC-AC Converter Based on Odd Symmetrical No-Differential AC Chopper Legs With Unipolar Modulation Strategy. **IEEE Transactions on Power Electronics**, v. 38, n. 9, p. 11420–11434, set. 2023.

GYUGYI, Laszlo. **Generalized Theory of Static Power Frequency Changers**. [S.l.: s.n.], 1970. Classical work on AC–AC conversion theory; original publication without DOI or online availability.

HOLMES, D. G.; LIPO, T. A. **Pulse Width Modulation for Power Converters: Principles and Practice**. Hoboken, NJ: Wiley-IEEE Press, 2003. ISBN 9780471208143.

HUBER, Jonas E.; KOLAR, Johann W. Applicability of Solid-State Transformers in Today's and Future Distribution Grids. **IEEE Transactions on Smart Grid**, v. 10, n. 1, p. 317–326, 2019.

KABIRI, Roozbeh; HOLMES, Donald Grahame; MCGRATH, Brendan P.; MEEGAHA-POLA, Lasantha Gunaruwan. LV Grid Voltage Regulation Using Transformer Electronic Tap Changing, With PV Inverter Reactive Power Injection. *In*: 2015 IEEE Energy Conversion Congress and Exposition (ECCE). [S.l.]: IEEE, 2015. p. 5952–5959.

KANDULA, Rajendra P.; IYER, Amrit; MOGHE, Rohit; HERNANDEZ, Jorge E.; DIVAN, Deepak. Power Flow Controller for Meshed Systems with a Fractionally Rated BTB Converter. *In*: 2012 IEEE Energy Conversion Congress and Exposition (ECCE). Raleigh, NC, USA: IEEE, 2012. p. 4053–4060.

KANG, Taeyong; CHOI, Sewan; MORSY, Ahmed S.; ENJETI, Prasad N. Series Voltage Regulator for a Distribution Transformer to Compensate Voltage Sag/Swell. **IEEE Transactions on Industrial Electronics**, v. 64, n. 6, p. 4501–4510, jun. 2017.

KANIEWSKI, J.; FEDYCZAK, Z.; BENYSEK, G. AC Voltage Sag/Swell Compensator Based on Three-Phase Hybrid Transformer With Buck-Boost Matrix-Reactance Chopper. **IEEE Transactions on Industrial Electronics**, v. 61, n. 8, p. 3835–3846, ago. 2014.

KATIRAEI, Farid; AGUERO, Julio Romero. Solar PV Integration Challenges. *In*: 2011 IEEE Power and Energy Society General Meeting. [S.l.]: IEEE, 2011. p. 1–8.

KHANDAY, S. A.; SEKHAR, O. C.; MIR, T. N. Comparative Study of Three Phase AC/AC In-direct Matrix Converters: A Review. *In*: 2022 International Conference for Advancement in Technology (ICONAT). Goa, India: IEEE, 2022. p. 1–6.

LI, Y. *et al.* A Virtual Impedance Comprehensive Control Strategy for the Controllably Inductive Power Filtering System. **IEEE Transactions on Power Electronics**, v. 32, n. 2, p. 920–926, fev. 2017.

LIU, Jun; ZENG, Huarong; PEILONG, –; YANG, Bin; JIANHUA, –; JI, Zhendong; SONG, Jingyu. Research on a Novel Hybrid Transformer for Smart Distribution Network. *In*: 2018 IEEE International Conference on Industrial Technology (ICIT). Lyon, France: IEEE, 2018. p. 818–823.

LTD, Hitachi Energy. Sandeep Bala. **Distribution Transformer**. Jul. 2018. US10014791B2.

LTD, Hitachi Energy. Mohamed Y. Haj-Maharsi; Le Tang; Rafael Gutierrez; Sandeep Bala. **Hybrid Distribution Transformer Having a Power Electronic Module for Controlling Input Power Factor and Output Voltage**. Set. 2017. US9768704B2.

LTD, Hitachi Energy. Mohamed Y. Haj-Maharsi; Sandeep Bala; Le Tang. **Hybrid Distribution Transformer with an Integrated Voltage Source Converter**. Jan. 2017. US9537388B2.

MATROSE, Claas; PEITZ, Michael; SCHNETTLER, Armin; HINZ, Ansgar. Increasing demand for voltage control in secondary substations. *In*: CIRED 2012 Workshop: Integration of Renewables into the Distribution Grid. Lisbon: [s.n.], 2012. p. 1–4.

MAUGER, M. J.; KANDULA, P.; LAMBERT, F.; DIVAN, D. Grounded Controllable Network Transformer for Cost-Effective Grid Control. *In*: 2018 IEEE Energy Conversion Congress and Exposition (ECCE). Portland, OR, USA: IEEE, 2018. p. 3732–3739.

NASCIMENTO, Jamilson Pereira do; SILVA, Luiz Fernando de Menezes. Análise comparativa entre geradores síncronos e geradores de indução com rotor tipo gaiola de esquilo para aplicação em geração distribuída. **Controle & Automação**, Sociedade Brasileira de Automática, v. 15, n. 2, p. 173–185, 2004.

NEWMAN, M. J.; HOLMES, D. G. An Integrated Approach for the Protection of Series Injection Inverters. *In*: CONFERENCE Record of the 2001 IEEE Industry Applications Conference (IAS). Chicago, IL, USA: IEEE, 2001. v. 2, p. 871–878.

NEWMAN, Michael John; HOLMES, Donald Grahame; NIELSEN, John Godsk; BLAABJERG, Frede. A Dynamic Voltage Restorer (DVR) With Selective Harmonic Compensation at Medium Voltage Level. *In*: PROCEEDINGS of IAS'2003 (Salt Lake City, Utah, USA, 12–16 October). [S.l.]: IEEE, 2005. p. 1228–1235. Original conference: IAS'2003; publicação IEEE Transactions on Industry Applications, vol. 41, no. 6, 2005, pp. 1744–1753.

OMAR, Rosli; RAHIM, N. A. Voltage Unbalanced Compensation Using Dynamic Voltage Restorer Based on Supercapacitor. **International Journal of Electrical Power & Energy Systems**, v. 43, n. 1, p. 438–445, 2012.

PETRY, Clóvis Antônio. **Estabilizador de Tensão Alternada para Cargas Não-Lineares**. Nov. 2001. Dissertação de Mestrado – Universidade Federal de Santa Catarina, Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis.

PINTO, S. F.; ALCARIA, P.; MONTEIRO, J.; SILVA, J. Fernando. Matrix Converter-Based Active Distribution Transformer. **IEEE Transactions on Power Delivery**, v. 31, n. 4, p. 1493–1501, ago. 2016.

POWER, Rupert; MITHANI, Alykhan; MADAWALA, Udaya; BAGULEY, Craig. A Hybrid Transformer Topology for Distribution Network Voltage Regulation. *In*: 2021 IEEE Southern Power Electronics Conference (SPEC). Kigali, Rwanda: IEEE, 2021. p. 1–6.

PRYSTUPCZUK, Federico; RIGONI, Valentín; NOURI, Alireza; ALI, Ramy; KEANE, Andrew; O'DONNELL, Terence. Hybrid Power Electronic Transformer Model for System-Level Benefits Quantification in Energy Distribution Systems. **Frontiers in Electronics**, v. 2, p. 1–14, 2021.

REVA, Ihor. Simulation of the Influence of Smart Grid Users in Smart City on the Operation of a Single-Phase Distribution Transformer. *In*: 2021 IEEE 3rd Ukraine Conference on Electrical and Computer Engineering (UKRCON). Lviv, Ukraine: IEEE, 2021. p. 439–444.

SABER, Bouafia; ABDELKADER, Benaissa; SAID, Barkat; MANSOUR, Bouzidi. Neutral Current Compensation of Three-Phase Four-wire Distribution System Using Three-Level Four-Leg DSTATCOM Based on Simplified 3DSVM Algorithm. *In: 2018 6th International Conference on Control Engineering & Information Technology (CEIT)*. Istanbul, Turkey: IEEE, 2018. p. 1–6.

SABER, Bouafia; ABDELKADER, Benaissa; SAID, Barkat; MANSOUR, Bouzidi. Neutral Current Compensation of Three-Phase Four-wire Distribution System Using Three-Level Four-Leg DSTATCOM Based on Simplified 3DSVM Algorithm. *In: 2018 6th International Conference on Control Engineering & Information Technology (CEIT)*. Istanbul, Turkey: IEEE, 2018. p. 1–6.

SASTRY, J.; BALA, S. Considerations for the Design of Power Electronic Modules for Hybrid Distribution Transformers. *In: 2013 IEEE Energy Conversion Congress and Exposition (ECCE)*. Denver, CO, USA: IEEE, 2013. p. 1422–1428.

SHI, Yan; QI, Lei; ZHANG, Xiangyu; CHEN, Lvyang; ZHAO, Guoliang; QIAO, Guangyao. A Novel Voltage-Clamped Submodule Scheme for Enhancing Overvoltage Withstand Capability of High Voltage Hybrid Transformers. **IEEE Transactions on Industrial Electronics**, v. 71, n. 6, p. 5453–5462, 2024.

SISTEMA ELÉTRICO, Operador Nacional do. **Demanda de carga máxima instantânea bate recorde no país**. 2025. Disponível em: <https://www.ons.org.br/paginas/noticias/details.aspx?i=11118>. Acesso em: 28 jan. 2025.

SOEIRO, T. B.; PETRY, C. A.; FAGUNDES, J. C.; BARBI, I. Direct AC–AC Converters Using Commercial Power Modules Applied to Voltage Restorers. **IEEE Transactions on Industrial Electronics**, v. 58, n. 1, p. 278–288, jan. 2011.

STRZELECKI, Ryszard; BENYSEK, Grzegorz. **Power Electronics in Smart Electrical Energy Networks**. London: Springer, 2008. P. 414. ISBN 978-1-84800-315-6.

STRZELECKI, Ryszard; MATELSKI, Wojciech; TOMASOV, Valentin. Hybrid Stepless Distribution Transformer with Four-Quadrant AC/DC/AC Converter at Low Voltage Side – Simulation Tests. **Przegląd Elektrotechniczny**, v. 94, n. 6, p. 121–127, 2018.

VON MEIER, Alexandra. **Electric Power Systems: A Conceptual Introduction**. Hoboken: Wiley-IEEE Press, 2006. ISBN 9780471178590.

WIEMER, Adrian; BIELA, Juergen. Design of Bypass Switches for HV/MV Hybrid Transformer Auxiliary Converters. *In: 2023 25th European Conference on Power Electronics and Applications (EPE'23 ECCE Europe)*. Aalborg, Denmark: IEEE, 2023. p. 1–10.

ZHANG, H.; XIAO, G.; LIU, Z.; ZHOU, Y. Impedance-Based Stability Analysis and On-Site Stability Evaluation of Three-Phase Active Voltage Conditioner Embedded System. **IEEE Transactions on Power Electronics**, v. 38, n. 12, p. 16061–16071, dez. 2023.

ZHENG, L.; HAN, X.; KANDULA, R. P.; KANDASAMY, K.; SAEEDIFARD, M.; DIVAN, D. 7.2 kV Three-Port Single-Phase Single-Stage Modular Soft-Switching Solid-State Transformer with Active Power Decoupling and Reduced DC-Link. *In*: 2020 IEEE Applied Power Electronics Conference and Exposition (APEC). New Orleans, LA, USA: [s.n.], 2020. p. 1575–1581.

ZHENG, L.; HAN, X.; KANDULA, R. P.; KANDASAMY, K.; SAEEDIFARD, M.; DIVAN, D. SiC-Based 5-kV Universal Modular Soft-Switching Solid-State Transformer (M-S4T) for Medium-Voltage DC Microgrids and Distribution Grids. **IEEE Transactions on Power Electronics**, v. 36, n. 10, p. 11326–11343, out. 2021.

ZHENG, Liran; MARELLAPUDI, Aniruddh; CHOWDHURY, Vikram Roy; BILAKANTI, Nishant; KANDULA, Rajendra Prasad; SAEEDIFARD, Maryam; GRIJALVA, Santiago; DIVAN, Deepak. Solid-State Transformer and Hybrid Transformer With Integrated Energy Storage in Active Distribution Grids: Technical and Economic Comparison, Dispatch, and Control. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 10, n. 4, p. 3771–3787, ago. 2022.

APÊNDICE B – PLANILHA DE CÁLCULO DO CONTROLE PI

Procedimento de modelagem e projeto do controlador PI

Método espaço de estados:

O método do espaço de estados foi utilizado para modelar o conversor a partir de seus estados topológicos

Matrizes de estados referentes ao primeiro estado topológico (D).Ts:

$$X := \begin{pmatrix} i_{L1} \\ i_{L2} \\ v_{C1} \\ v_{C2} \end{pmatrix} \quad C := \begin{pmatrix} L1 & 0 & 0 & 0 \\ 0 & L2 & 0 & 0 \\ 0 & 0 & C1 & 0 \\ 0 & 0 & 0 & C2 \end{pmatrix} \quad A_1 := \begin{pmatrix} 0 & 0 & -1 & 0 \\ 0 & 0 & 1 & -1 \\ 1 & -1 & 0 & 0 \\ 0 & 1 & 0 & -\frac{1}{Ro} \end{pmatrix} \quad B_1 := \begin{pmatrix} 1 \\ 0 \\ 0 \\ 0 \end{pmatrix} \quad U := (V_{IN})$$

Matrizes de estados referentes ao segundo estado topológico (1-D).Ts:

$$X := \begin{pmatrix} i_{L1} \\ i_{L2} \\ v_{C1} \\ v_{C2} \end{pmatrix} \quad A_2 := \begin{pmatrix} 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & -\frac{1}{Ro} \end{pmatrix} \quad B_2 := \begin{pmatrix} 1 \\ 0 \\ 0 \\ 0 \end{pmatrix} \quad U := V_{IN}$$

Matrizes de estados referentes ao segundo estado topológico (1-D).Ts:

O modelo médio é obtido pela combinação ponderada das matrizes dos dois estados topológicos, usando a razão cíclica d.

$$A := A_1 \cdot d + A_2 \cdot (1 - d) \rightarrow \begin{pmatrix} 0 & 0 & -1 & 0 \\ 0 & 0 & d & -1 \\ 1 & -d & 0 & 0 \\ 0 & 1 & 0 & \frac{d-1}{Ro} - \frac{d}{Ro} \end{pmatrix}$$

$$B := B_1 \cdot d + B_2 \cdot (1 - d) \rightarrow \begin{pmatrix} 1 \\ 0 \\ 0 \\ 0 \end{pmatrix}$$

Valores médio das correntes nos indutores e das tensões nos capacitores:

$$X := -A^{-1} \cdot B \cdot U \rightarrow \begin{pmatrix} \frac{V_{IN} \cdot d^2}{R_o} \\ \frac{V_{IN} \cdot d}{R_o} \\ V_{IN} \\ V_{IN} \cdot d \end{pmatrix}$$

Cálculo das matrizes diferenciais por subtração direta:

$$A_x := A_1 - A_2 \rightarrow \begin{pmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix} \quad B_x := B_1 - B_2 \rightarrow \begin{pmatrix} 0 \\ 0 \\ 0 \\ 0 \end{pmatrix}$$

Função de transferência para análise dinâmica do conversor:

Aqui resolve-se o modelo linearizado em Laplace. Esse resultado permite determinar a função de transferência entre a perturbação na razão cíclica e a variação da tensão de saída.

$$x_d := (s \cdot C - A)^{-1} \cdot (A_x \cdot X + B_x \cdot U) \text{ simplify } \rightarrow$$

$$\left[\begin{array}{l} \frac{V_{IN} \cdot d \cdot (C_2 \cdot R_o^2 \cdot s + C_2 \cdot L_2 \cdot R_o \cdot s^2 + 2 \cdot R_o + L_2 \cdot s)}{R_o \cdot (R_o + L_2 \cdot s + L_1 \cdot d^2 \cdot s + C_1 \cdot L_1 \cdot L_2 \cdot s^3 + C_1 \cdot L_1 \cdot R_o \cdot s^2 + C_2 \cdot L_2 \cdot R_o \cdot s^2 + C_2 \cdot L_1 \cdot R_o \cdot d^2 \cdot s^2 + C_1 \cdot C_2 \cdot L_1 \cdot L_2 \cdot R_o \cdot s^4)} \\ \frac{V_{IN} \cdot (C_2 \cdot R_o \cdot s + 1) \cdot (C_1 \cdot L_1 \cdot R_o \cdot s^2 - L_1 \cdot d^2 \cdot s + R_o)}{R_o \cdot (R_o + L_2 \cdot s + L_1 \cdot d^2 \cdot s + C_1 \cdot L_1 \cdot L_2 \cdot s^3 + C_1 \cdot L_1 \cdot R_o \cdot s^2 + C_2 \cdot L_2 \cdot R_o \cdot s^2 + C_2 \cdot L_1 \cdot R_o \cdot d^2 \cdot s^2 + C_1 \cdot C_2 \cdot L_1 \cdot L_2 \cdot R_o \cdot s^4)} \\ \frac{L_1 \cdot V_{IN} \cdot d \cdot s \cdot (C_2 \cdot R_o^2 \cdot s + C_2 \cdot L_2 \cdot R_o \cdot s^2 + 2 \cdot R_o + L_2 \cdot s)}{R_o \cdot (R_o + L_2 \cdot s + L_1 \cdot d^2 \cdot s + C_1 \cdot L_1 \cdot L_2 \cdot s^3 + C_1 \cdot L_1 \cdot R_o \cdot s^2 + C_2 \cdot L_2 \cdot R_o \cdot s^2 + C_2 \cdot L_1 \cdot R_o \cdot d^2 \cdot s^2 + C_1 \cdot C_2 \cdot L_1 \cdot L_2 \cdot R_o \cdot s^4)} \\ \frac{V_{IN} \cdot (C_1 \cdot L_1 \cdot R_o \cdot s^2 - L_1 \cdot d^2 \cdot s + R_o)}{R_o + L_2 \cdot s + L_1 \cdot d^2 \cdot s + C_1 \cdot L_1 \cdot L_2 \cdot s^3 + C_1 \cdot L_1 \cdot R_o \cdot s^2 + C_2 \cdot L_2 \cdot R_o \cdot s^2 + C_2 \cdot L_1 \cdot R_o \cdot d^2 \cdot s^2 + C_1 \cdot C_2 \cdot L_1 \cdot L_2 \cdot R_o \cdot s^4} \end{array} \right]$$

Função de transferência que relaciona a tensão de saída do conversor pela razão cíclica (Vo/d):

$$\frac{v_{Co}}{d} = \frac{V_{IN} \cdot (C_1 \cdot L_1 \cdot R_o \cdot s^2 - L_1 \cdot d^2 \cdot s + R_o)}{R_o + L_2 \cdot s + L_1 \cdot d^2 \cdot s + C_1 \cdot L_1 \cdot L_2 \cdot s^3 + C_1 \cdot L_1 \cdot R_o \cdot s^2 + C_2 \cdot L_2 \cdot R_o \cdot s^2 + C_2 \cdot L_1 \cdot R_o \cdot d^2 \cdot s^2 + C_1 \cdot C_2 \cdot L_1 \cdot L_2 \cdot R_o \cdot s^4}$$

Valores definidos dos componentes para validação da planta de controle :

Indutor de entrada.....	$L1 := 2.963 \times 10^{-5}$
Indutor de saída.....	$L2 := 2.963 \times 10^{-4}$
Capacitor de entrada.....	$C1 := \frac{C_1}{F} = 2.519 \times 10^{-5}$
Capacitor de saída.....	$C2 := 2.11 \times 10^{-6}$
Resistência de saída.....	$R_o := 24.18$
Tensão de entrada.....	$V_{IN} := 152.42$
Razão cíclica.....	$d := 0.5$
Unidade imaginária.....	$j := \sqrt{-1}$

Função de Transferência simbólica do conversor:

$$H_V(s) := \frac{V_{IN} \cdot (C1 \cdot L1 \cdot R_o \cdot s^2 - L1 \cdot d^2 \cdot s + R_o)}{R_o + L2 \cdot s + L1 \cdot d^2 \cdot s + C1 \cdot L1 \cdot L2 \cdot s^3 + C1 \cdot L1 \cdot R_o \cdot s^2 + C2 \cdot L2 \cdot R_o \cdot s^2 + C2 \cdot L1 \cdot R_o \cdot d^2 \cdot s^2 + C1 \cdot C2 \cdot L1 \cdot L2 \cdot R_o \cdot s^4}$$

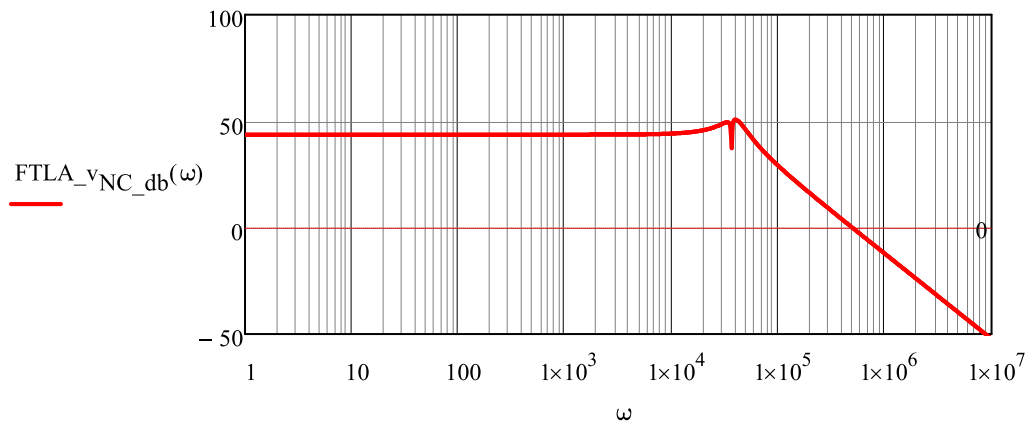
Variável complexa do domínio de Laplace usada para calcular $H(s)$ $\underline{s}(\omega) := j \cdot \omega \rightarrow \omega \cdot i$

Função de transferência de laço aberto não compensada do conversor, já no domínio da frequência com $s = j \cdot \omega$:

$$FTLA_{vNC}(\omega) := \frac{V_{IN} \cdot (C1 \cdot L1 \cdot R_o \cdot s(\omega)^2 - L1 \cdot d^2 \cdot s(\omega) + R_o)}{R_o + L2 \cdot s(\omega) + L1 \cdot d^2 \cdot s(\omega) + C1 \cdot L1 \cdot L2 \cdot s(\omega)^3 + C1 \cdot L1 \cdot R_o \cdot s(\omega)^2 + C2 \cdot L2 \cdot R_o \cdot s(\omega)^2 + C2 \cdot L1 \cdot R_o \cdot d^2 \cdot s(\omega)^2 + C1 \cdot C2 \cdot L1 \cdot L2 \cdot R_o \cdot s(\omega)^4}$$

Função de transferência de laço aberto não compensada ganho em dB e diagramde BODE do conversor:

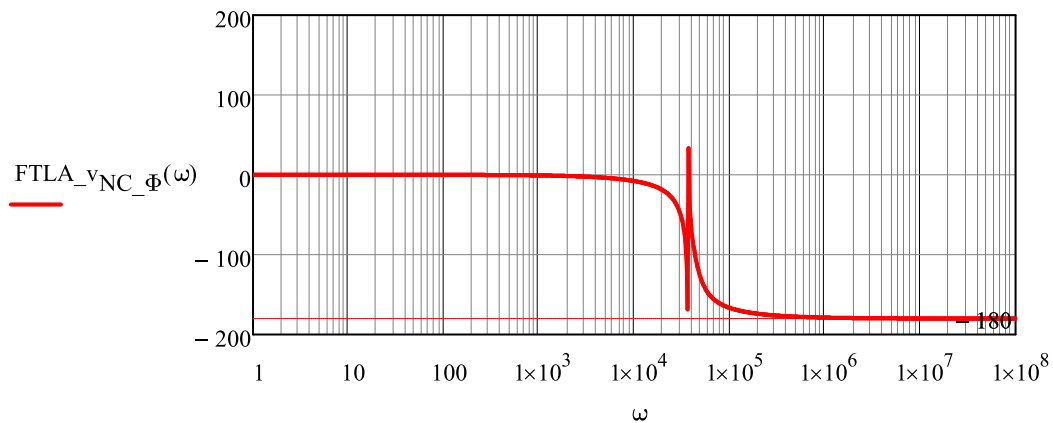
$$FTLA_v_{NC_db}(\omega) := 20 \cdot \log(|FTLA_v_{NC}(\omega)|)$$



O ganho em baixas frequências permanece aproximadamente constante (50 dB), caracterizando o elevado ganho estático da planta. Na faixa de 10^3 – 10^5 rad/s ocorre um pequeno pico, seguido por inclinação típica de um sistema de quarta ordem.

Função de transferência de laço aberto não compensada fase em graus e diagramde BODE do conversor:

$$FTLA_v_{NC_phi}(\omega) := \frac{180}{\pi} \cdot \arg(FTLA_v_{NC}(\omega))$$



A fase apresenta queda até aproximadamente -180° .

Dinâmica do Sensor TRUE RMS:
Valores determinados:

 Resistência do sensor..... $R_s := 10000\Omega$ $R_s := \frac{R_s}{\Omega} = 1 \times 10^4$

 Frequência de corte do sensor..... $f_{cs} := 12\text{Hz}$

 Capacitância do sensor..... $C_s := \frac{1}{2 \cdot \pi \cdot R_s \cdot f_{cs}} = 1.326 \cdot \mu\text{F}$ $C_s := \frac{C_s}{\text{F}} = 1.326 \times 10^{-6}$
Função de transferência que relaciona a tensão de entrada pela de saída do sensor:

$$\frac{\text{saída}}{\text{entrada}} = \frac{\frac{\sqrt{2}}{2}}{1 + \frac{(s \cdot R_s \cdot C_s)}{2}}$$

Substituído os valores na planta do sensor:

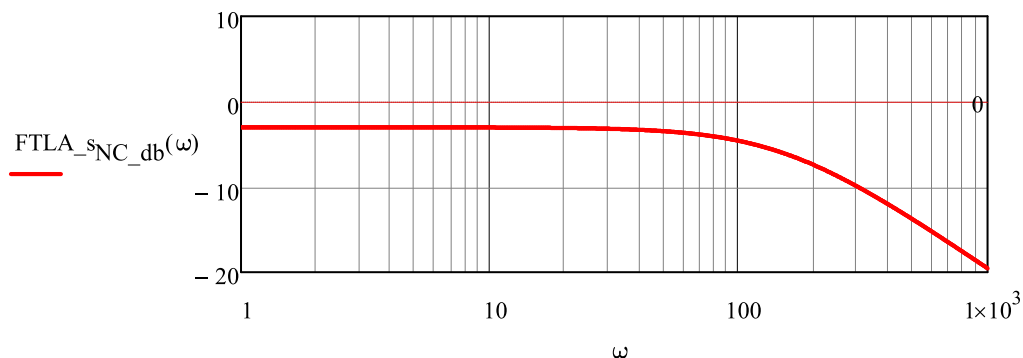
$$H_{\text{sen}}(s) := \frac{\frac{\sqrt{2}}{2}}{1 + \frac{(s \cdot R_s \cdot C_s)}{2}} \rightarrow \frac{\sqrt{2}}{2 \cdot (0.0066314559621623055 \cdot s + 1)}$$

Função de transferência de laço aberto não compensada do sensor já no domínio da frequência com $s = j \cdot \omega$:

$$\text{FTLA}_{s\text{NC}}(\omega) := \frac{\frac{\sqrt{2}}{2}}{1 + \frac{(s(\omega) \cdot R_s \cdot C_s)}{2}} \rightarrow \frac{\sqrt{2}}{2 \cdot [(0.0066314559621623055i) \cdot \omega + 1]}$$

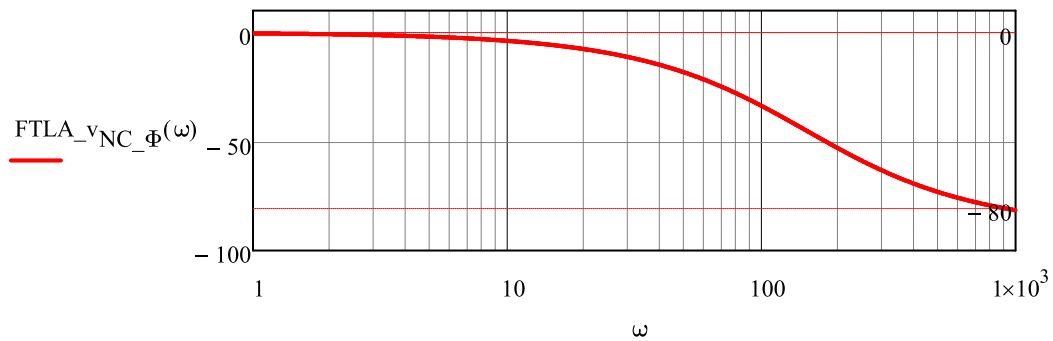
Função de transferência de laço aberto não compensada ganho em dB e diagrama BODE do sensor:

$$\text{FTLA}_{s\text{NC_db}}(\omega) := 20 \cdot \log(|\text{FTLA}_{s\text{NC}}(\omega)|) \rightarrow \frac{20 \cdot \ln\left[\frac{\sqrt{2}}{|(0.013262911924324611i) \cdot \omega + 2|}\right]}{\ln(10)}$$



Função de transferência de laço aberto não compensada fase em graus e diagrama BODE do sensor:

$$FTLA_{vNC_\Phi}(\omega) := \frac{180}{\pi} \cdot \arg(FTLA_{sNC}(\omega)) \rightarrow \frac{180 \cdot \arg\left[\frac{1}{(0.013262911924324611i) \cdot \omega + 2}\right]}{\pi}$$



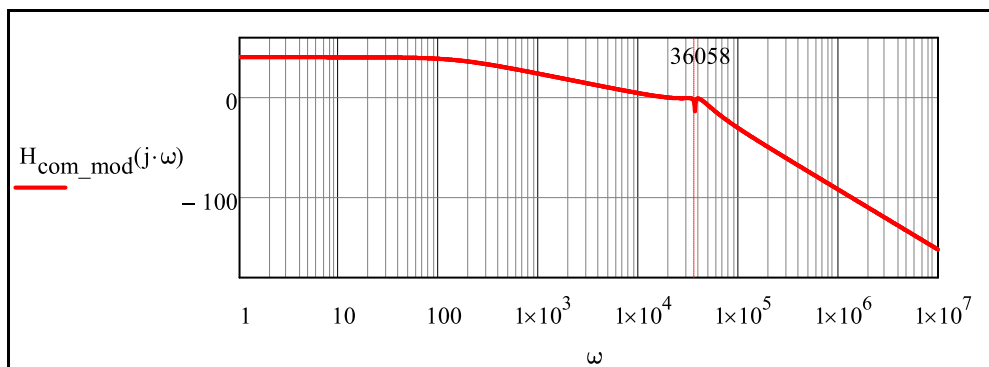
Função de transferência do Conversor mais a do Sensor:

$$H_{com}(s) := \frac{V_{IN} \cdot (C1 \cdot L1 \cdot Ro \cdot s^2 - L1 \cdot d^2 \cdot s + Ro)}{Ro + L2 \cdot s + L1 \cdot d^2 \cdot s + C1 \cdot L1 \cdot L2 \cdot s^3 + C1 \cdot L1 \cdot Ro \cdot s^2 + C2 \cdot L2 \cdot Ro \cdot s^2 + C2 \cdot L1 \cdot Ro \cdot d^2 \cdot s^2 + \frac{\sqrt{2}}{2} \cdot \frac{1}{C1 \cdot C2 \cdot L1 \cdot L2 \cdot Ro \cdot s^4} \cdot \frac{(s \cdot Rs \cdot Cs)}{1 + \frac{(s \cdot Rs \cdot Cs)}{2}}}$$

Função de transferência de laço aberto não compensada ganho em dB e diagrama BODE do sensor:

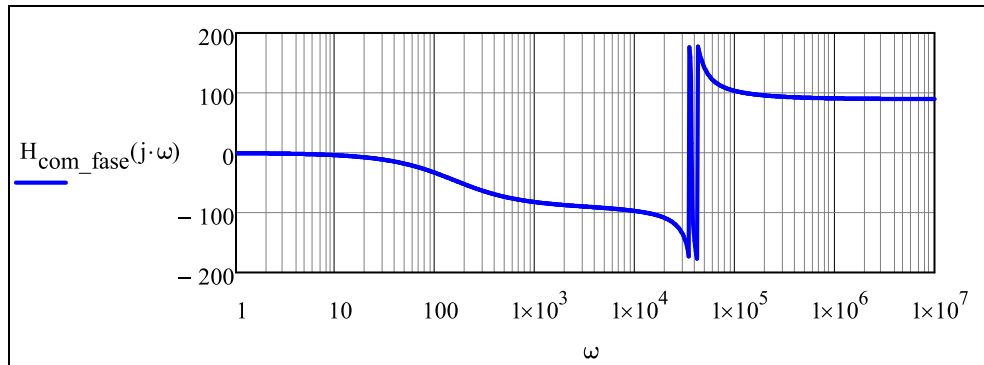
$$H_{com_mod}(s) := 20 \cdot \log(|H_{com}(s)|)$$

O ganho apresenta pico de ressonância e e queda acentuada após a frequência de corte do sensor



Função de transferência de laço aberto não compensada fase em graus e diagramde BODE do sensor:

$$H_{\text{com_fase}}(s) := \frac{180}{\pi} \cdot \arg(H_{\text{com}}(s))$$



Ganho definido do PWM.....

$$k_{\text{PWM}} := \frac{1}{1} = 1$$

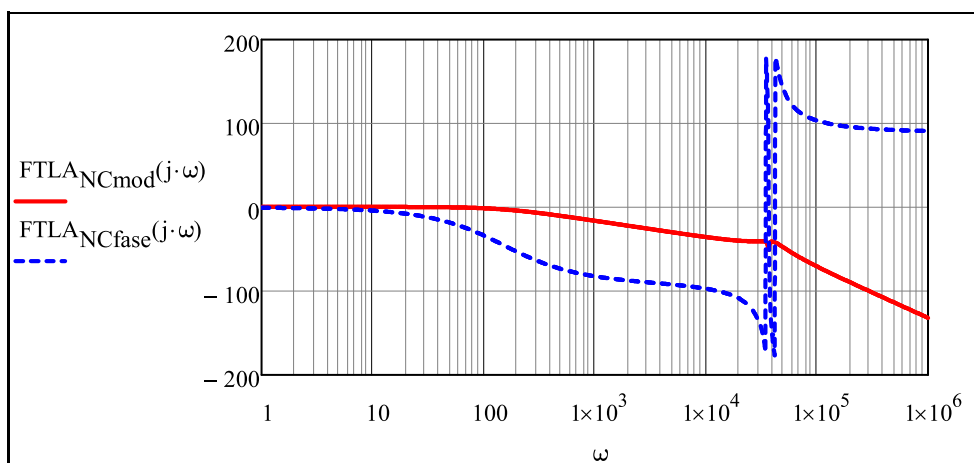
Ganho definido do sensor.....

$$k_V := \frac{1}{100}$$

Função de transferência de laço aberto não compensada de ganho e fase considerando os ganhos:

$$FTLA_{\text{NC}}(\omega) := k_{\text{PWM}} \cdot k_V \cdot H_{\text{com}}(\omega)$$

$$FTLA_{\text{NCmod}}(\omega) := 20 \cdot \log(|FTLA_{\text{NC}}(\omega)|) \quad FTLA_{\text{NCfase}}(\omega) := \frac{180}{\pi} \cdot \arg(FTLA_{\text{NC}}(\omega))$$



Projeto do controlador PI:

Frequência fundamental da rede..... $f_r := \frac{f_r}{\text{Hz}} = 60$

Frequência de cruzamento (definido 10Hz)..... $\omega_c := 2 \cdot \pi \frac{f_r}{6} = 62.832$

Margem de fase..... $M_\phi := 80 \cdot \frac{\pi}{180} = 1.396$

Frequência do zero do PI..... $\omega_z := \frac{\omega_c}{\tan\left(M_\phi - \frac{\pi}{2} - \arg(\text{FTLA}_{\text{NC}}(j \cdot \omega_c))\right)} = 279.576$

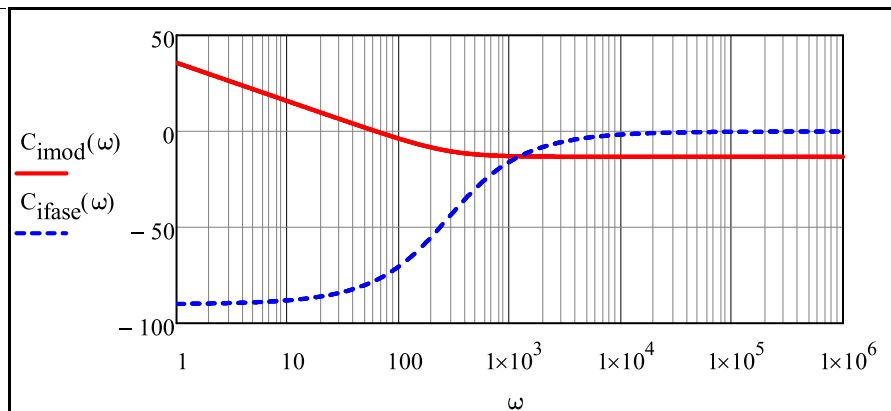
Constante de tempo..... $\tau_{zi} := \frac{1}{\omega_z} = 3.577 \times 10^{-3}$

Ganho proporcional do PI..... $k_c := \frac{\omega_c}{|\text{FTLA}_{\text{NC}}(j \cdot \omega_c)| \cdot \sqrt{(\omega_c^2 + \omega_z^2)}} = 0.22$

Compensador PI no domínio da frequência..... $\underline{\underline{C}}(\omega) := k_c \cdot \frac{(j \cdot \omega + \omega_z)}{j \cdot \omega}$

Bode de ganho e fase do compensador PI:

$C_{\text{imod}}(\omega) := 20 \cdot \log(|C(\omega)|)$ $C_{\text{ifase}}(\omega) := \frac{180}{\pi} \cdot \arg(C(\omega))$

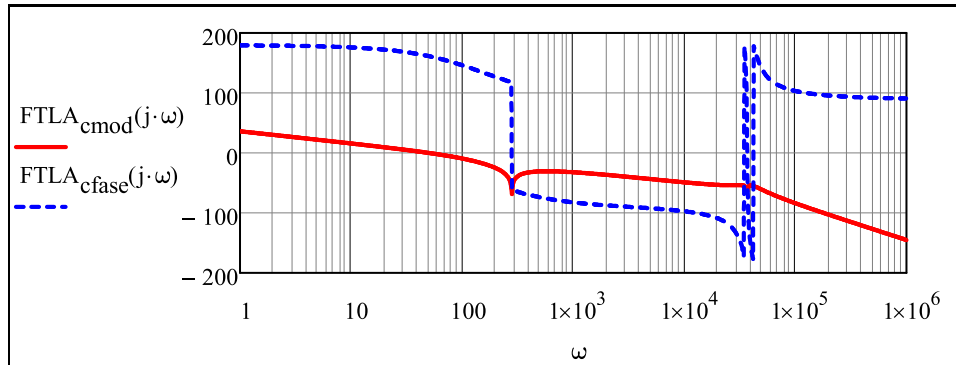


O Bode do compensador PI evidencia o comportamento integrador em baixas frequências, com fase próxima de -90° . O zero em ω_z fornece o acréscimo de fase necessário na região de cruzamento, elevando a margem de fase. Em altas frequências, o compensador tende a um ganho praticamente constante, como esperado para controladores PI

Função de transferência de laço aberto compensada de ganho e fase e diagrama de Bode:

$$FTLA_c(\omega) := FTLA_{NC}(\omega) \cdot C(\omega)$$

$$FTLA_{cmod}(\omega) := 20 \cdot \log(|FTLA_c(\omega)|) \quad FTLA_{cfase}(\omega) := \frac{180}{\pi} \cdot \arg(FTLA_c(\omega))$$



O PI aumenta o ganho e a fase na região de cruzamento, garantindo estabilidade. As variações em altas frequências vêm da dinâmica de ordem elevada (conversor + sensor)

APÊNDICE C – DIMENSIONAMENTO TEÓRICO DO ESTÁGIO DE POTÊNCIA

Dimensionamento teórico do conversor ponte completa CA-CA para regulação da tensão aplicado em HT

Especificações:

Tensão de pico de entrada do conversor.....	$V_{inp} := 152.42V$
Tensão RMS de entrada do conversor.....	$V_{inRMS} := \frac{V_{inp}}{\sqrt{2}} = 107.777V$
Frequência angular da rede.....	$\omega t := \frac{\pi}{2}$
Tensão de entrada do conversor em função ωt	$V_{in} := V_{inp} \cdot \sin(\omega t) = 152.42V$
Tensão de pico na saída conversor.....	$V_{op} := 74.4V$
Tensão RMS na saída conversor.....	$V_{oRMS} := \frac{V_{op}}{\sqrt{2}} = 52.609V$
Tensão na saída em função ωt	$V_o := V_{op} \cdot \sin(\omega t) = 74.4V$
Tensão no primário do transformador	$V_{inp1} := 311V$
Tensão RMS no primário do transformador	$V_{in1RMS} := \frac{V_{inp1}}{\sqrt{2}} = 219.91V$
Tensão no primário do transformador em função ωt	$V_{in1} := V_{inp1} \cdot \sin(\omega t) = 311V$
Potência de saída.....	$P_o := 2000W$
Corrente eficaz na carga.....	$I_o := \frac{P_o}{V_{in1RMS}} = 9.095A$
Resistência de carga.....	$R_o := \frac{V_{in1RMS}}{I_o} = 24.18\Omega$
Corrente pico na carga.....	$I_{op} := \frac{V_{inp1}}{R_o} = 12.862A$
Frequência de comutação.....	$f_s := 20000Hz$
Frequência da rede.....	$f_r := 60Hz$
Período de comutação.....	$T_s := \frac{1}{f_s} = 50\mu s$

Ganho estático do conversor..... $D_1 := \frac{V_o}{V_{in}} = 0.488$

Ganho estático do conversor definido..... $D := 0.5$

Correntes e tensões médias:

Corrente média no indutor L1..... $I_{L1.med} := D^2 \cdot I_o = 2.274 \text{ A}$

Corrente de pico no indutor L1..... $I_{L1.pico} := \sqrt{2} \cdot D \cdot I_o = 6.431 \text{ A}$

Corrente eficaz no indutor L1..... $I_{L1.rms} := D \cdot I_o = 4.547 \text{ A}$

Corrente média no indutor Lo..... $I_{Lo.med} := D \cdot I_o = 4.547 \text{ A}$

Corrente de pico no indutor Lo..... $I_{Lo.pico} := \sqrt{2} \cdot I_o = 12.862 \text{ A}$

Corrente eficaz no indutor Lo..... $I_{Lo.rms} := I_o = 9.095 \text{ A}$

Tensão média no capacitor C1..... $V_{C1.med} := V_{in} \cdot \frac{2}{\pi} = 97.034 \text{ V}$

Tensão pico no capacitor C1..... $V_{C1.pico} := V_{in} = 152.42 \text{ V}$

Tensão eficaz no capacitor C1..... $V_{C1.rms} := V_{inRMS} = 107.777 \text{ V}$

Tensão média no capacitor Co..... $V_{Co.med} := V_{in} \cdot D \cdot \frac{2}{\pi} = 48.517 \text{ V}$

Tensão pico no capacitor Co..... $V_{Co.pico} := V_{in} \cdot D = 76.21 \text{ V}$

Tensão eficaz no capacitor Co..... $V_{Co.rms} := V_{inRMS} \cdot D = 53.889 \text{ V}$

Filtro de saída:

Projeto pela frequência de ressonância dez vezes menor que a frequência de comutação

Ondulação de corrente no Indutor Lo em porcentagem $\Delta i_{Lo\%} := \frac{25}{100} = 0.25$

Ondulação de corrente no Indutor Lo..... $\Delta i_{Lo} := I_{Lo.pico} \cdot \Delta i_{Lo\%} = 3.215 \text{ A}$

Ondulação de tensão no Capacitor Co em porcentagem $\Delta v_{Co\%} := \frac{4}{100} = 0.04$

Ondulação de tensão no Capacitor Co..... $\Delta v_{Co} := V_{Co.pico} \cdot \Delta v_{Co\%} = 3.048 \text{ V}$

Indutor Lo.....
$$L_o := \frac{(V_{Co.pico}) \cdot (1 - D)}{2 \cdot \Delta i_{Lo} \cdot f_s} = 296.266 \cdot \mu\text{H}$$

Corente eficaz no Capacitor Co.....
$$I_{Co.rms} := \sqrt{\frac{1}{2} \cdot \frac{V_{op} \cdot (1 - D)}{4 \cdot L_o \cdot f_s}} = 1.11 \text{ A}$$

Capacitor Co.....
$$C_o := \frac{\Delta i_{Lo}}{16 \cdot f_s \cdot \Delta v_{Co}} = 3.296 \cdot \mu\text{F}$$

Frequência de ressonância do filtro de saída.....
$$f_o := \frac{1}{2\pi \cdot \sqrt{L_o C_o}} = 5.093 \times 10^3 \frac{1}{s}$$

Impedância do transformador:

Impedância Nominal 1.....
$$Z_{nom1} := \frac{V_{in1RMS}^2}{P_o} = 24.18 \Omega$$

Impedância Nominal..... $Z_{perc} := 10\%$

Impedância Real 1.....
$$Z_{real1} := Z_{nom1} \cdot \frac{Z_{perc}}{100\%} = 2.418 \Omega$$

Indutância 1.....
$$L_{traf1} := \frac{Z_{real1}}{2 \cdot \pi \cdot f_r} = 6.414 \times 10^{-3} \text{ H}$$

Impedância Nominal 2.....
$$Z_{nom2} := \frac{V_{inRMS}^2}{P_o} = 5.808 \Omega$$

Impedância Real 2.....
$$Z_{real2} := Z_{nom2} \cdot \frac{Z_{perc}}{100\%} = 0.581 \Omega$$

Indutância 2.....
$$L_{traf2} := \frac{Z_{real2}}{2 \cdot \pi \cdot f_r} = 1.541 \times 10^{-3} \text{ H}$$

Filtro de entrada:

Projeto pela frequência de ressonância deve ser um valor entre dez vezes a frequência de saída

Ondulação de tensão no Capacitor C1 em porcentagem $\Delta v_{C1\%} := \frac{5}{100} = 0.05$

Ondulação de tensão no Capacitor C1 $\Delta v_{C1} := V_{C1.pico} \cdot \Delta v_{C1\%} = 7.621 \text{ V}$

Ondulação de corrente no Indutor L1 em porcentagem $\Delta i_{L1\%} := \frac{12}{100} = 0.12$

Ondulação de corrente no Indutor L1 $\Delta i_{L1} := I_{L1.pico} \cdot \Delta i_{L1\%} = 0.772 \text{ A}$

Corrente eficaz no Capacitor C1 $I_{C1} := I_{Lo.rms} - I_{L1.rms} = 4.547 \text{ A}$

Indutor L1 $L_1 := \frac{\Delta v_{C1}}{16 \cdot \Delta i_{L1} \cdot f_s} = 30.861 \cdot \mu\text{H}$

Frequência de comutação em radianos $\omega_s := 2 \cdot 2 \cdot \pi \cdot f_s = 2.513 \times 10^5 \frac{1}{s}$

Frequência natural de ressonância $\omega_{o1} := \frac{\omega_s}{50} = 5.027 \times 10^3 \frac{1}{s}$

A frequência de ressonância do filtro foi escolhida de modo a ser aproximadamente dez vezes superior à frequência da rede, garantindo que o filtro não interfira na componente fundamental do sinal.

Capacitor C1 $C_1 := \frac{1}{L_{traf2} + L_1} \cdot \left(\frac{1}{\omega_{o1}} \right)^2 = 25.186 \cdot \mu\text{F}$

Frequência de ressonância do filtro de entrada $f_i := \frac{1}{2\pi \cdot \sqrt{(L_1 + L_{traf2})C_1}} = 800 \frac{1}{s}$

Circuito Grampeador (Método simplificado):

Tempo morto..... $T_m := 350\text{ns}$

Fator k (em um tempo de comutação ocorre quatro vezes o tempo morto)..... $k := 4 \cdot \frac{T_m}{T_s} = 0.028$

Corrente no grampeador $I_x := k \cdot I_{op} = 0.36\text{ A}$

Corrente no grampeador em função de ωt $I_g := \frac{2 \cdot I_x}{\pi} = 0.229\text{ A}$

Tensão do grampeador (define um valor)..... $V_g := 150\text{V}$

Resistência do grampeador $R_g := \frac{V_g}{I_g} = 654.265\ \Omega$

Harmônicos..... $n := 1 \quad n_{vm} := 0$

Ondulação de tensão no capacitor..... $\Delta v_g := \frac{5}{100} \cdot V_g = 7.5\text{ V}$

Corrente eficaz no periodo de comutação no grampeador.. $ief_gra_TS := I_{op} \cdot \sqrt{4 \cdot \frac{T_m}{T_s}} = 2.152\text{ A}$

Corrente eficaz no periodo da rede no grampeador..... $ief_gra := I_{op} \cdot \sqrt{2 \cdot \frac{T_m}{T_s}} = 1.522\text{ A}$

Série de Fourier:

$$a_n := \frac{2}{\pi} \cdot \int_0^{\pi} I_{op} \cdot k \cdot \sin(\omega t) \cdot \cos(2n \cdot \omega t) d\omega t = -0.153\text{ A}$$

$$b_n := \frac{2}{\pi} \cdot \int_0^{\pi} I_{op} \cdot k \cdot \sin(\omega t) \cdot \sin(2 \cdot n \cdot \omega t) d\omega t = 0\text{ A}$$

Capacitor do grampeador.....

$$C_g := \frac{|a_n + b_n|}{2 \cdot \pi \cdot f_T \cdot \Delta v_g} = 54.057 \cdot \mu\text{F}$$

Tensão média:

$$a_0 := \frac{1}{\pi} \cdot \int_0^{\pi} I_{op} \cdot k \cdot \sin(\omega t) d\omega t = 0.229\text{ A} \quad b_{n_{vm}} := \frac{2}{\pi} \cdot \int_0^{\pi} I_{op} \cdot k \cdot \sin(\omega t) \cdot \sin(2 \cdot n_{vm} \cdot \omega t) d\omega t = 0\text{ A}$$

$$V_{medio} := a_0 \cdot R_g = 150\text{ V}$$

Esforços nos semicondutores:

O esforço de tensão nos interruptores S1, S2, S3 e S4 é definido analisando as etapas de operação e o estudo da comutação, desta forma:

$$V_{s_{\max}} := V_{in} + V_g = 302.42 \text{ V}$$

Corrente média nas chaves S1 e S4 no período de comutação:

$$I_{s1.s4_fs} := \frac{I_{op}}{2} \cdot (1 + D) = 9.646 \text{ A}$$

Corrente média nas chaves S1 e S4 no período da rede:

$$I_{s1.s4_fr} := \frac{I_{op} \cdot (1 + D)}{\pi} = 6.141 \text{ A}$$

Corrente eficaz ou RMS nas chaves S1 e S4 no período de comutação:

$$I_{s1.s4_ef.fs} := I_{op} \cdot \sqrt{\frac{D + 1}{2}} = 11.139 \text{ A}$$

Corrente eficaz ou RMS nas chaves S1 e S4 no período da rede:

$$I_{s1.s4_ef.fr} := \frac{I_{op}}{2} \cdot \sqrt{1 + D} = 7.876 \text{ A}$$

Corrente média nas chaves S2 e S3 no período de comutação:

$$I_{s2.s3_fs} := I_{op} \cdot \left[\frac{(1 - D)}{2} \right] = 3.215 \text{ A}$$

Corrente média nas chaves S2 e S3 no período da rede:

$$I_{s2.s3_fr} := \frac{I_{op} \cdot (1 - D)}{\pi} = 2.047 \text{ A}$$

Corrente eficaz ou RMS nas chaves S2 e S3 no período de comutação:

$$I_{s2.s3_ef.fs} := I_{op} \cdot \sqrt{\frac{1 - D}{2}} = 6.431 \text{ A}$$

Corrente eficaz ou RMS nas chaves S2 e S3 no período da rede:

$$I_{s2.s3_ef.fr} := I_{op} \cdot \sqrt{\frac{1 - D}{4}} = 4.547 \text{ A}$$

APÊNDICE D – PLANILHA DE PERDAS NOS MOSFETS E CÁLCULO TÉRMICO

Perdas no MOSFET:

SPW35N60CFD - CoolMOS Power Transistor 600V

Tensão de pico sobre o interruptor.....	$V_p := 152.42 \text{ V}$
Razão cíclica.....	$D := 0.5$
Corrente de pico no interruptor.....	$I_p := 12.862 \text{ A}$
Frequência de comutação.....	$f_s := 20 \text{ kHz}$
Resistência de Gate utilizada na placa.....	$R_{gs} := 6.8 \cdot \Omega$
Resistência de condução do interruptor.....	$R_{son} := 0.10 \Omega$

Condições usadas pelo fabricante para definir R_{son} :

Corrente de condução.....	$I_{D_Rson} := 21.6 \text{ A}$
Tensão de Gate.....	$V_{gs_Rson} := 10 \text{ V}$
R_{son} no ponto de operação.....	$R_{on} := R_{son} \cdot \frac{I_p}{I_{D_Rson}} = 0.06 \Omega$
Duração da entrada em condução do Mosfet.....	$t_{on} := (20 + 25) \text{ ns} = 45 \cdot \text{ns}$
Duração da saída de condução do Mosfet.....	$t_{off} := (65 + 12) \text{ ns} = 77 \cdot \text{ns}$

Condições usadas pelo fabricante para definir t_{on} e t_{off} :

Tensão de bloqueio.....	$V_{DD_t} := 400 \text{ V}$
Corrente de condução.....	$I_{D_t} := 34.1 \text{ A}$
Tensão de Gate.....	$V_{gs_t} := 10 \text{ V}$
Resistência de Gate.....	$R_{GS_t} := 3.3 \cdot \Omega$

Perdas de condução:

Para os interruptores S1 e S4.....
$$P_{Sd1_3} := \frac{R_{on}}{2\pi} \cdot \left[\int_0^{2\pi} (\sqrt{D} \cdot I_p \sin(\omega t))^2 d\omega t \right] = 2.463 \text{ W}$$

Para os interruptores S2 e S3.....
$$P_{Sd2_4} := \frac{R_{on}}{2\pi} \cdot \left[\int_0^{2\pi} (\sqrt{1-D} \cdot I_p \sin(\omega t))^2 d\omega t \right] = 2.463 \text{ W}$$

Cada interruptor é composto por 2 Mosfet, desta forma as perdas totais de condução são:

$$P_{Sd_total} := 4 \cdot P_{Sd1_3} + 4 \cdot P_{Sd2_4}$$

$$P_{Sd_total} = 19.702 \text{ W}$$

Perdas de comutação:

$$\text{Energia dissipada.....} \quad E(\alpha) := \frac{1}{2} \cdot V_p \cdot \sin(\alpha) \cdot I_p \cdot \sin(\alpha) \cdot (t_{on} + t_{off}) \cdot \frac{V_p \cdot \sin(\alpha) \cdot I_p \cdot \sin(\alpha)}{V_{DD_t} \cdot I_{D_t}} \cdot \frac{R_{gs}}{R_{GS_t}}$$

$$\text{Perda de comutação por MOSFET.....} \quad P_{SW} := \left(\frac{f_s}{2\pi} \int_0^\pi E(\alpha) d\alpha \right) = 0.133 \text{ W}$$

Considerando o numero total de MOSFET as perdas totais de comutação são:

$$P_{SW_total} := 8P_{SW}$$

$$P_{SW_total} = 1.063 \text{ W}$$

Perdas totais nos interruptores:

$$P_{S_total} := P_{Sd_total} + P_{SW_total}$$

$$P_{S_total} = 20.764 \text{ W}$$

Cálculo Térmico:

Os dispositivos montados no dissipador são 8 MOSFETs e 3 diodos, onde foi considerado todos os componentes montados num mesmo dissipador

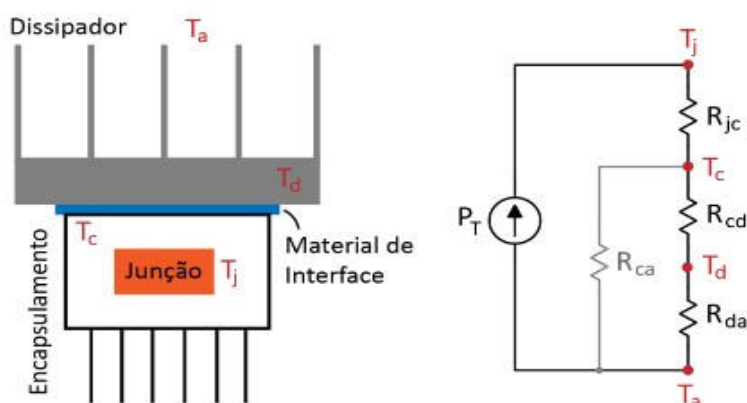
1º passo calcular as perdas

Perda por MOSFET.....

$$P_{\text{int}} := P_{\text{Sd1_3}} + P_{\text{SW}} = 2.596 \text{ W}$$

Perda por DIODO.....

$$P_{\text{dio}} := 0.3 \text{ W}$$

**Descrição de cada variável da imagem:**

R_{jc} = Resistência térmica entre junção e encapsulamento $\frac{^{\circ}\text{C}}{\text{W}}$

R_{cd} = Resistência térmica entre encapsulamento e dissipador $\frac{^{\circ}\text{C}}{\text{W}}$

R_{da} = Resistência térmica entre dissipador e ambiente $\frac{^{\circ}\text{C}}{\text{W}}$

R_{ca} = Resistência térmica entre encapsulamento e ambiente $\frac{^{\circ}\text{C}}{\text{W}}$

R_{ja} = Resistência térmica entre junção e ambiente $\frac{^{\circ}\text{C}}{\text{W}}$

T_j = Temperatura de junção $^{\circ}\text{C}$

T_c = Temperatura do encapsulamento $^{\circ}\text{C}$

T_d = Temperatura do dissipador $^{\circ}\text{C}$

T_a = Temperatura do ambiente $^{\circ}\text{C}$

2º passo calcular a temperatura de junção, e verificar se é maior que a temperatura suportada pelo componente:

Determinar um valor de temperatura ambiente..... $T_A := 50$

Resistência térmica entre junção e ambiente..... $R_{ja} := 62$

Temperatura de junção sem dissipador..... $TJ_sem_dis := (R_{ja}) \cdot \frac{P_{int}}{W} + T_A = 210.922$

Temperatura de junção máxima do MOSFET..... $TJ_MOSFET := 150$

3º passo determinar a resistência térmica para o dissipador (R_{da}):

Fator de segurança de 80% do valor máximo determinado pelo fabricante..... $TJ_det := \frac{80}{100} \cdot TJ_MOSFET = 120$

Cálculo da resistência térmica entre junção e ambiente..... $R_{jdet} := \frac{TJ_det - T_A}{\frac{8 \cdot P_{int}}{W}} = 3.371$

Resistência térmica entre junção e encapsulamento..... $R_{jc} := 0.4$

Para TO-247 com mica + pasta térmica..... $R_{cd} := 0.6$

Valor calculado da resistência térmica entre dissipador e ambiente..... $R_{da} := R_{jdet} - R_{jc} - R_{cd} = 2.371$

Deve-se encontrar um valor de resistência térmica do dissipador próximo ou menor do que R_{da}

O Dissipador Escolhido HS 271019

Perímetro.....1580 mm

Resistência térmica 0,98 °C

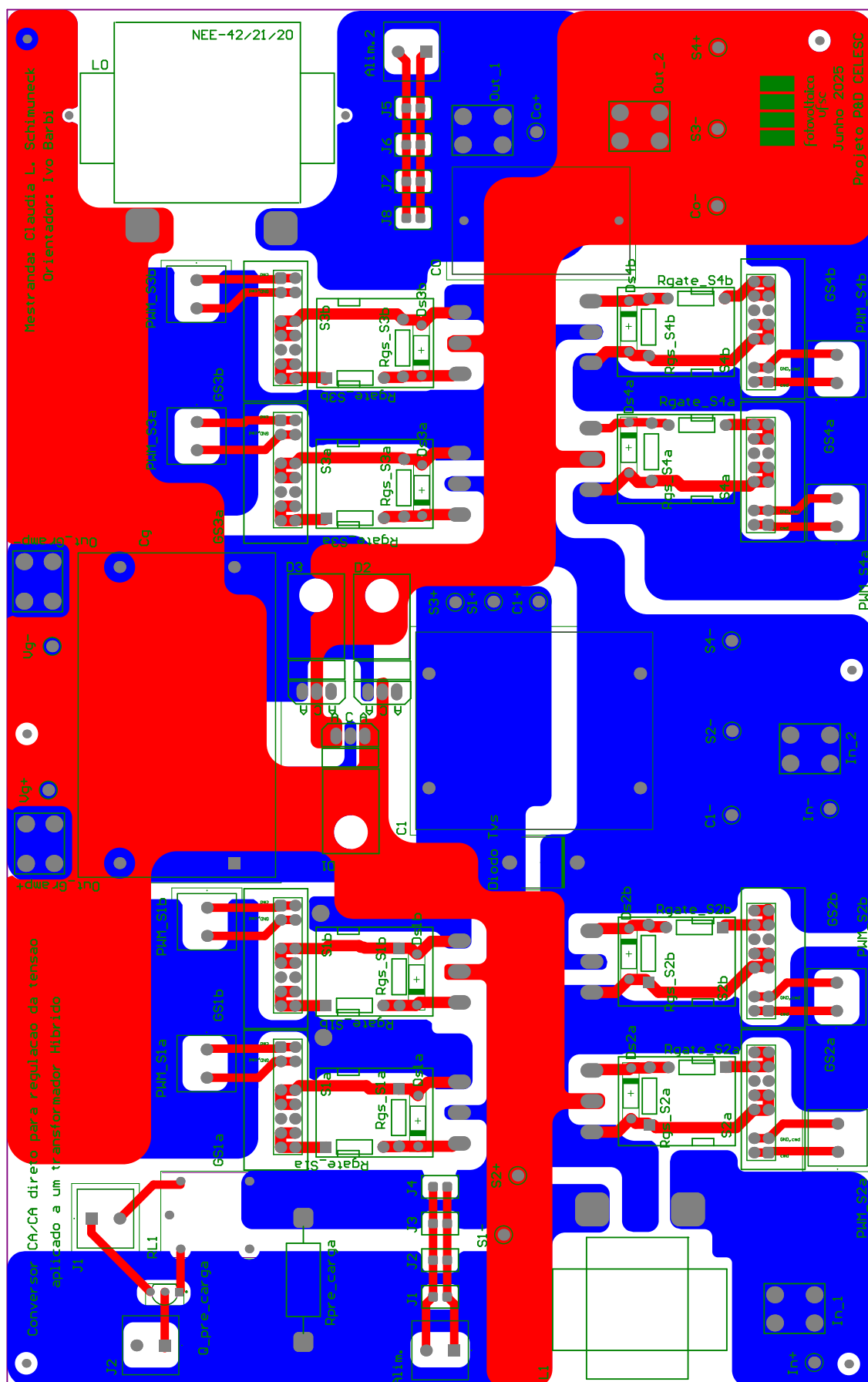
Comprimento.....115mm

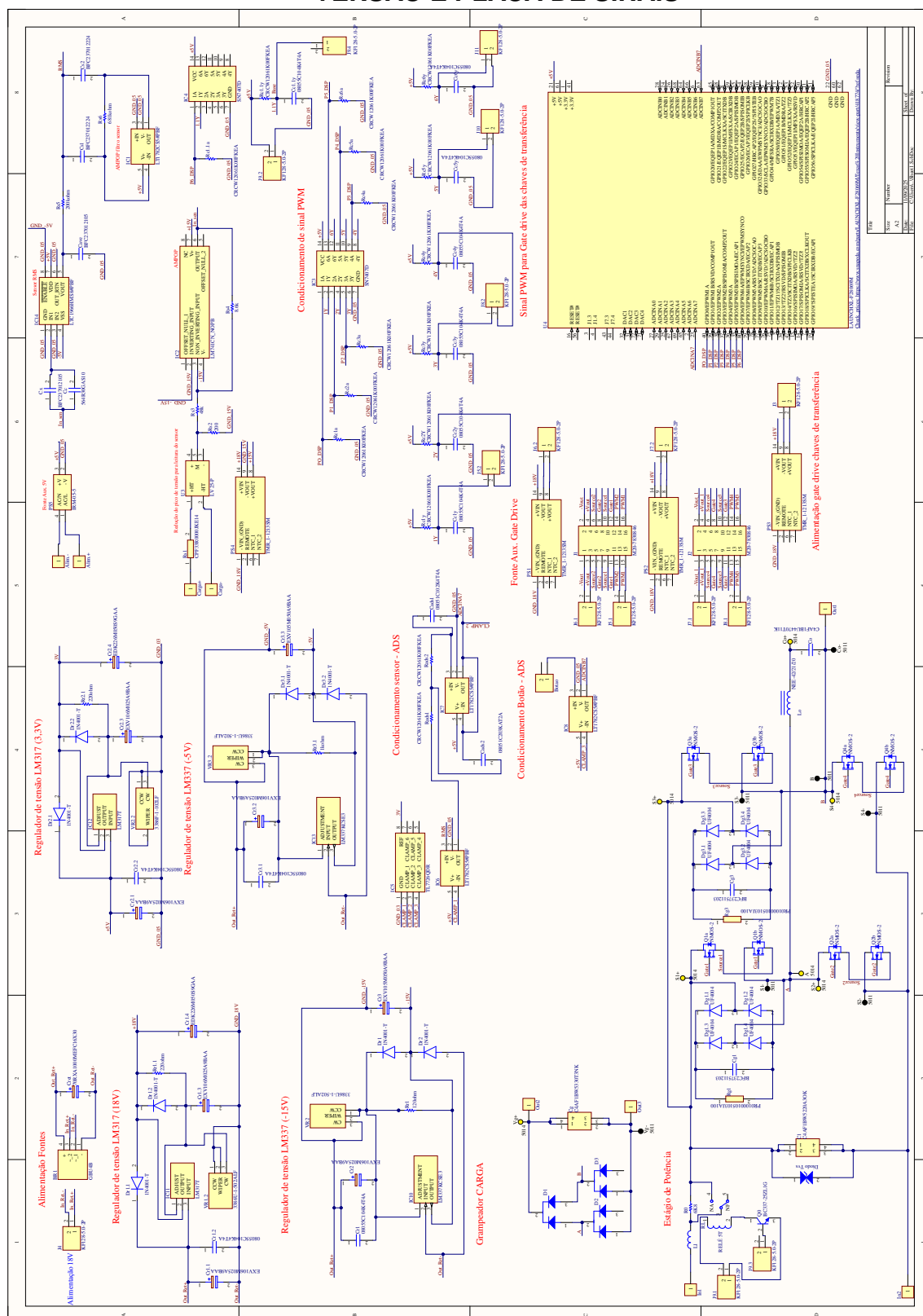
Peso Linear: 6,8 kg/m

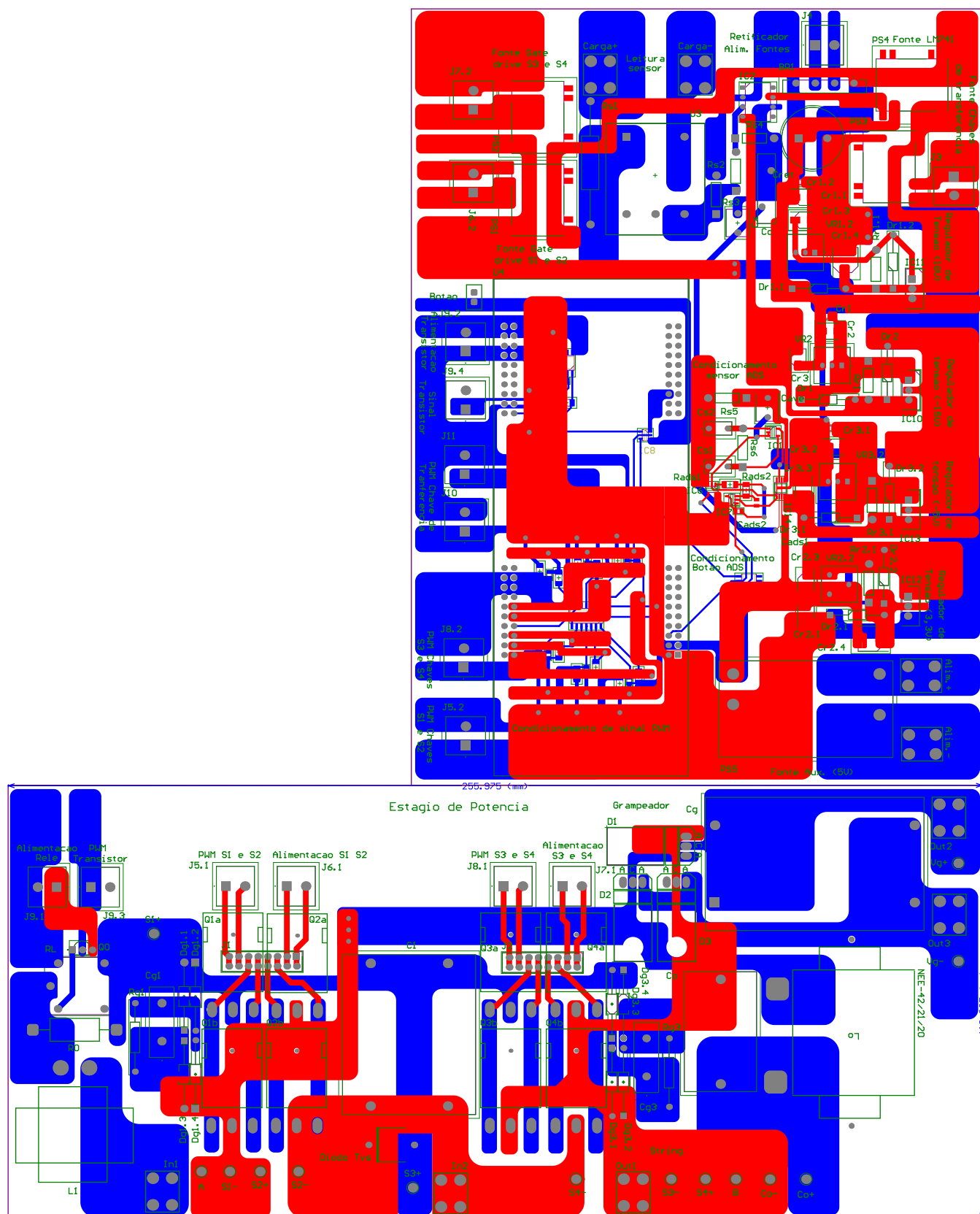
Resistência térmica corrigida pelo comprimento..... $R_{daesc} := 0.98 \cdot 1.04 = 1.019$

Temperatura de junção com dissipador

$$TJ_C_dis := (R_{jc} + R_{cd} + R_{daesc}) \cdot \frac{8P_{int}}{W} + (T_A) = 91.927$$







APÊNDICE G – CÓDIGO DSP

ProjetoTesePWM_neg.c

domingo, 9 de novembro de 2025 14:51

```

1 #include "DSP28x_Project.h"
2
3 void configure_EPWM(void);
4
5 Uint16 periodo = 2250; // 90MHz/2*fs número de contagens que define o período do
6 // PWM (≈20 kHz com clock de 90 MHz)
7 Uint16 fase = 0; // defasagem do PWM escravo em relação ao mestre
8 Uint16 dtime = 45; // tempo morto entre as chaves, (500 ns para 90 MHz)
9 int16 duty = -675; // sinal da modulante pode ser positivo ou negativo
10 // ex.: duty= período/2*0,2 (razão cíclica) => duty = -675= 0,6
11 Uint16 dutya = 0; // valor de comparação
12 Uint16 dutyb = 0; // valor de comparação
13
14 void main(void)
15 {
16     // Inicialização do sistema (Clock, PLL, etc.)
17     InitSysCtrl();
18     // Desabilite as interrupções
19     DINT;
20     EALLOW;
21     // Mapeia GPIOs para funções de ePWM
22     GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 0x01; // GPIO2 -> EPWM2A (Pino 38)
23     GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 0x01; // GPIO3 -> EPWM2B (Pino 37)
24     GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 0x01; // GPIO4 -> EPWM3A (Pino 36)
25     GpioCtrlRegs.GPAMUX1.bit.GPIO5 = 0x01; // GPIO5 -> EPWM3B (Pino 35)
26     dutya = 1125 + duty; // período/2
27     dutyb = 1125 - duty;
28     EDIS;
29     // Configura os módulos PWM
30     configure_EPWM();
31     while(1){
32         ;
33     }
34 }
35 void configure_EPWM(void)
36 {
37     // ----- EPWM2 (mestre) -----
38     EPwm2Regs.TBPRD = periodo; // período do PWM (define a frequência)
39     EPwm2Regs.CMPA.half.CMPA = dutya; // duty do canal EPWM2A
40     EPwm2Regs.TBPHS.half.TBPHS = 0; // fase zero - atua como mestre
41     EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // contagem simétrica (centrado)
42     EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE; // desabilita fase (mestre)
43     EPwm2Regs.TBCTL.bit.PRDL = TB_SHADOW; // usa registrador temporário
44     EPwm2Regs.TBCTL.bit.SYNCSEL = TB_CTR_ZERO; // emite sincronismo quando CTR=0
45     EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // CMPA via registrador temporário
46     EPwm2Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW; // CMPB via registrador temporário
47     EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO; // aplica CMPA no CTR=0
48     EPwm2Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO; // aplica CMPB no CTR=0
49     EPwm2Regs.AQCTLA.bit.CAU = AQ_SET; // seta saída em CMPA na contagem
50     EPwm2Regs.AQCTLA.bit.CAU = AQ_CLEAR; // limpa saída em CMPA na contagem
51     EPwm2Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE; // habilita dead-band
52     EPwm2Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC; // saídas complementares ativas-altas
53     EPwm2Regs.TBCTL.bit.HSPCLKDIV = 0; // pre-divisor alto = /1
54     EPwm2Regs.TBCTL.bit.CLKDIV = 0; // pre-divisor baixo = /1
55     EPwm2Regs.DBFED = dtime; // Tempo morto na borda de descida
56     EPwm2Regs.DBRED = dtime; // Tempo morto na borda de subida
57
58     // ----- EPWM3 (escravo) -----
59     EPwm3Regs.TBPRD = periodo; // mesmo período do mestre
60     EPwm3Regs.CMPA.half.CMPA = dutyb; // duty do canal EPWM3A
61     EPwm3Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // contagem simétrica
62     EPwm3Regs.TBCTL.bit.PHSEN = TB_ENABLE; // habilita fase (escravo)

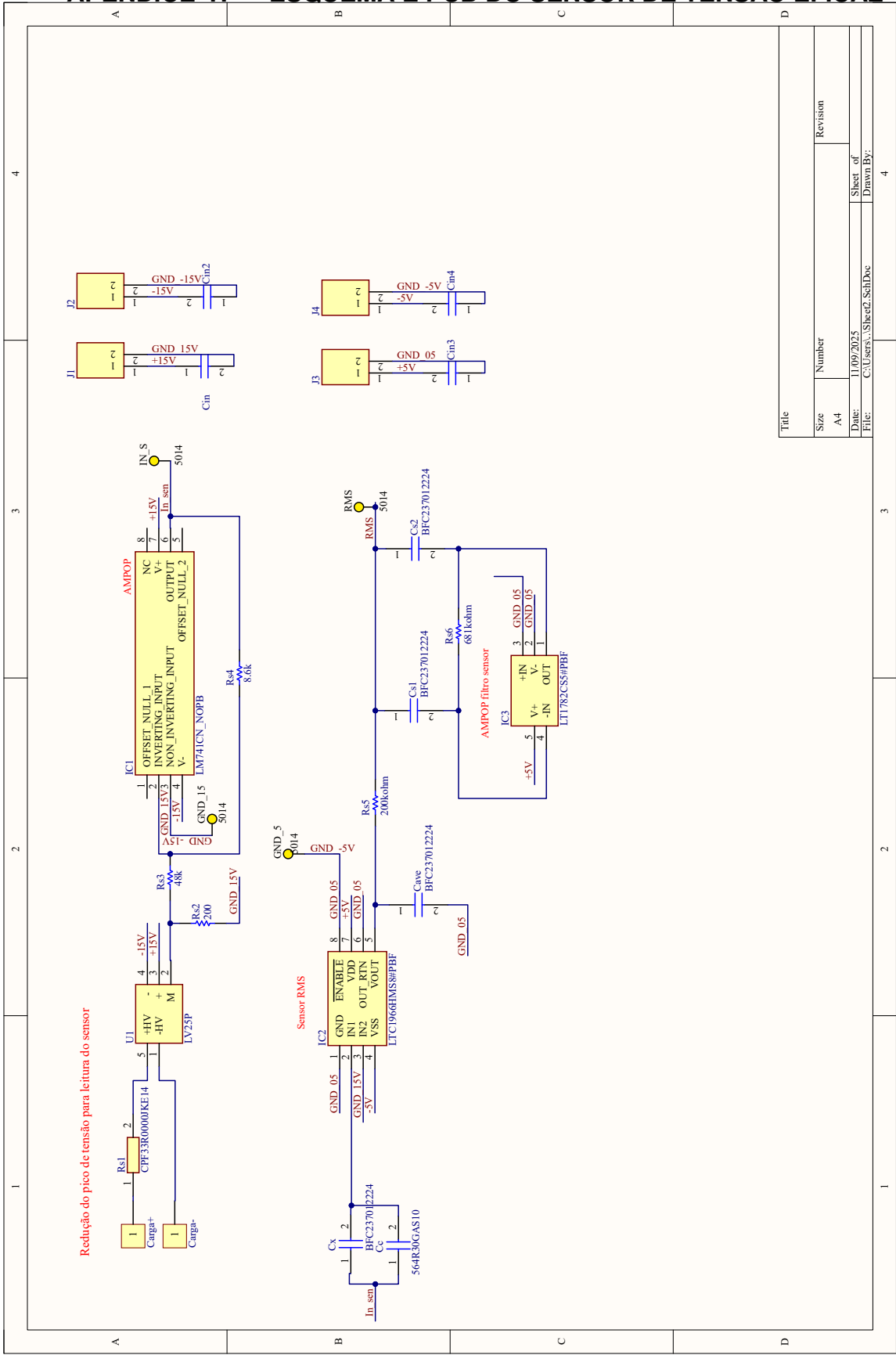
```

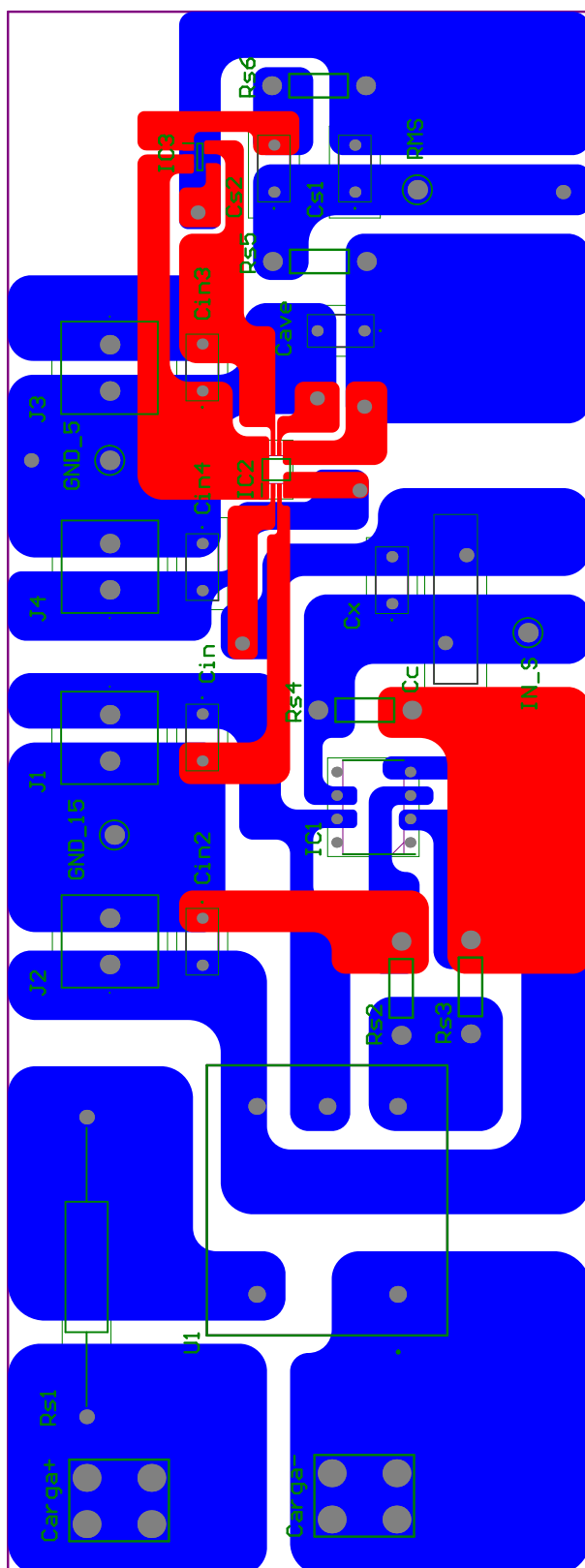
ProjetoTesePWM_neg.c

domingo, 9 de novembro de 2025 14:51

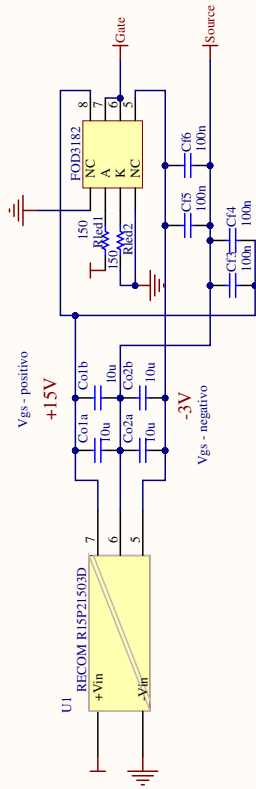
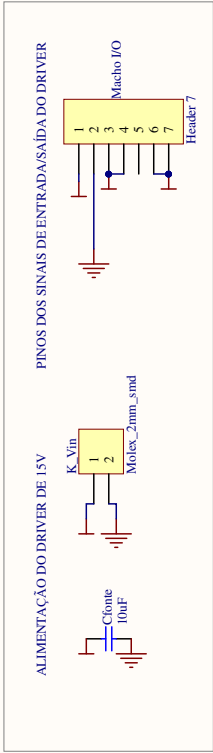
```
63 EPwm3Regs.TBCTL.bit.PRDL = TB_SHADOW; // TBPRD via registrador temporário
64 EPwm3Regs.TBCTL.bit.SYNCSEL = TB_SYNC_IN; // recebe sincronismo do mestre
65 EPwm3Regs.TBPHS.half.TBPHS = fase; // defasagem programada (em contagens)
66 EPwm3Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // CMPA via registrador temporário
67 EPwm3Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW; // CMPB via registrador temporário
68 EPwm3Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO; // aplica CMPA no CTR=0
69 EPwm3Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO; // aplica CMPB no CTR=0
70 EPwm3Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE; // habilita dead-band
71 EPwm3Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC; // saídas complementares ativas-altas
72 EPwm3Regs.AQCTLA.bit.CAD = AQ_SET; // seta saída em CMPA na contagem
73 EPwm3Regs.AQCTLA.bit.CAU = AQ_CLEAR; // limpa saída em CMPA na contagem
74 EPwm3Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // pre-divisor alto = /1
75 EPwm3Regs.TBCTL.bit.CLKDIV = TB_DIV1; // pre-divisor baixo = /1
76 EPwm3Regs.DBFED = dtime; // Tempo morto na borda de descida
77 EPwm3Regs.DBRED = dtime; // Tempo morto na borda de subida
78
79 }
80
```

APÊNDICE H – ESQUEMA E PCB DO SENSOR DE TENSÃO EFICAZ





ANEXO A – ESQUEMA GATE DRIVER



O driver deve estar posicionado o mais próximo possível do MOSFET, com trilhas de gate e source curtas.

Resistores de gate, bem como bead de ferrite (se necessário), devem ser colocados externamente e o mais próximo possível do MOSFET.

O uso de um capacitor (cerâmico ou filme) da ordem de 1nF em paralelo com gate e source é interessante para topologias que associam MOSFET em série, pois o efeito de cross-talk é minimizado (relação entre Crss e Ciss deve ser pequena).

O pico da tensão Vgs é sensível ao tipo de MOSFET a ser acionado (SiC ou Si). Para SiC, deve-se esperar um sobre-pico em torno de 3 V a 5 V maior que a tensão do secundário e terciário do trafo.

Title		Driver SST	
Size	Number	Revision	
A4	Última modificação - 06/05/2019		V4
Date:	09/07/2019	Sheet of	
File:	C:\Users\Sheet\driver\SheetDoc	Drawn By:	Rogério Luiz Eng.