

UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO TECNOLÓGICO
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Giovanna de Oliveira de Brito

Conversor CA-CA Direto em Frequência com Aplicação em Transformador Híbrido para Compensação de Potência Reativa

Florianópolis
2026

Giovanna de Oliveira de Brito

Conversor CA-CA Direto em Frequência com Aplicação em Transformador Híbrido para Compensação de Potência Reativa

Dissertação do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do título de mestre em Engenharia Elétrica.

Orientador: Prof. Ivo Barbi, Dr.
Coorientador: Prof. Hugo R. Estofanero Larico, Dr.
Prof. Angélica Paula Caús, Dra.

Florianópolis
2026

Ficha catalográfica gerada por meio de sistema automatizado gerenciado pela BU/UFSC.
Dados inseridos pelo próprio autor.

de Brito, Giovanna de Oliveira
Conversor CA-CA Direto em Frequência com Aplicação em Transformador Híbrido para Compensação de Potência Reativa / Giovanna de Oliveira de Brito ; orientador, Ivo Barbi, coorientador, Hugo Rolando Estofanero Larico, coorientador, Angélica Paula Caús, 2026.
161 p.

Dissertação (mestrado) - Universidade Federal de Santa Catarina, Centro Tecnológico, Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis, 2026.

Inclui referências.

1. Engenharia Elétrica. 2. Engenharia Elétrica. 3. Eletrônica de potência. 4. Conversor CA-CA direto. 5. Compensação de Potência Reativa. I. Barbi, Ivo. II. Larico, Hugo Rolando Estofanero. III. Caús, Angélica Paula IV. Universidade Federal de Santa Catarina. Programa de Pós Graduação em Engenharia Elétrica. V. Título.

Giovanna de Oliveira de Brito

Conversor CA-CA Direto em Frequência com Aplicação em Transformador Híbrido para Compensação de Potência Reativa

O presente trabalho em nível de Mestrado foi avaliado e aprovado, em 17 de dezembro de 2025, pela banca examinadora composta pelos seguintes membros:

Prof. João Manoel Lenz Vianna da Silva, Dr.
Universidade Federal da Integração Latino-Americana

Prof. Clóvis Antônio Petry, Dr.
Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina

Certificamos que esta é a versão original e final do trabalho de conclusão que foi julgado adequado para obtenção do título de Mestre em Engenharia Elétrica.

ICP-Edu
Documento assinado digitalmente
Carlos Renato Rambo
Data: 18/03/2026 10:01:38-0300
CPF: ***.748.198-**
Verifique as assinaturas em https://v.ufsc.br

Prof. Carlos Renato Rambo, Dr.
Coordenador do Programa

GOV.BR
Documento assinado digitalmente
IVO BARBI
Data: 18/03/2026 08:59:36-0300
CPF: ***.879.019-**
Verifique as assinaturas em https://v.ufsc.br

Prof. Ivo Barbi, Dr.
Orientador

Florianópolis, 2026.

Aos meus pais: minha herança não é feita de bens, mas de valores. De vocês, herdei o caráter, a dignidade, a resiliência e a coragem para ser quem sou. Se hoje meus passos brilham, é porque vocês iluminaram meu caminho. .

AGRADECIMENTOS

Inicialmente, gostaria de expressar minha gratidão aos meus pais, que foram minha base e apoio fundamental durante todos os anos do mestrado. Obrigada por me incentivarem a dar o passo em direção aos meus sonhos, assegurando-me que não estaria desamparada caso tropeçasse e por deixarem claro que, independentemente de para onde eu fosse, sempre teria um porto seguro para retornar. Muito obrigada por ouvirem não apenas minhas alegrias, mas também minhas tristezas e frustrações, e por me oferecerem os melhores conselhos que alguém pode receber nesta vida.

Agradeço à minha melhor amiga, Ana Laura, por ter me acompanhado, animado e incentivado em cada dia desta jornada. Mesmo de longe, vivendo a correria do seu próprio cotidiano, sempre esteve presente, ouvindo minhas frustrações e angústias, e lembrando-me que, para alcançar meus sonhos, eu precisava acreditar neles, ter coragem e confiar no meu potencial.

A estes três em especial dedico este trabalho e esta conquista; sem vocês, nada disso seria possível.

Meus sinceros agradecimentos ao Professor Ivo Barbi, cujos ensinamentos me revelaram uma perspectiva da engenharia elétrica completamente diferente da que eu conhecia. Trabalhar em sua equipe me proporcionou um crescimento profissional significativo.

À minha colega de projeto e amiga Claudia, agradeço pelo companheirismo e apoio durante todo o mestrado. Desde o primeiro dia, ela me guiou e auxiliou, tornando o processo menos tortuoso e complicado. Obrigada pelas conversas, risadas e momentos de desabafo, pelos diversos memes criados e compartilhados, e pela parceria no cotidiano da vida em Florianópolis. Agradeço ainda por ter sido minha dupla durante as inúmeras madrugadas e finais de semana dedicados aos testes e trabalhos no laboratório, dividindo o cansaço, as angústias e, no final, as conquistas.

Aos meus coorientadores, Hugo e Angélica, agradeço pela orientação e pelo suporte técnico, que foram essenciais para a conclusão desta dissertação. Agradeço também ao Laboratório de Fotovoltaica/UFSC e ao INEP, bem como, a todos os seus integrantes pelo espaço de trabalho, pelas oportunidades de aprendizado e pelo ambiente colaborativo que tanto contribuíram para este trabalho.

A autora expressa sua sincera gratidão à Agência Nacional de Energia Elétrica (ANEEL) e à CELESC Distribuição S.A. pelo apoio financeiro concedido ao Projeto de Pesquisa e Desenvolvimento nº 05697-0323/2023, intitulado "Sistema de Armazenamento Transportável Multifuncional Utilizando Baterias de Primeira e Segunda Vida para Suporte a Interrupções e Gerenciamento de Picos Sazonais de Demanda na Rede de Distribuição", em desenvolvimento no âmbito do Programa de P&D da ANEEL.

A autora agradece também à Fundação de Amparo à Pesquisa e Inovação do Estado de Santa Catarina (FAPESC) pelo apoio financeiro concedido por meio do Edital

de Chamada Pública FAPESC nº 18/2024.

Por fim, registro meu agradecimento aos amigos que foram fundamentais neste período: ao casal Cristiano e Fernanda, que me acolheram como uma verdadeira filha desde o primeiro dia, oferecendo apoio, alimento, companhia e compreensão nos momentos difíceis; e ao Natan e à Natália, pelo incentivo constante e por tornarem a vida em Florianópolis menos solitária e mais alegre. Agradeço também a Ana Carolina, à princesa Isis, ao Fillipe e ao Tiago pelo companheirismo e apoio, pelas conversas e por tornarem os dias mais leves. A todos, meu mais sincero obrigada.

"A vida se contrai ou se expande em proporção à sua coragem."
- Anaïs Nin

RESUMO

A crescente penetração de geração distribuída (GD) em sistemas de distribuição, baseada predominantemente em fontes renováveis intermitentes, tem introduzido novos desafios operacionais. Dentre eles, destacam-se as flutuações de tensão e do fator de potência, além de alterações significativas nos perfis de carga dos transformadores convencionais. Nesse contexto, os transformadores híbridos emergem como uma solução promissora, pois combinam a robustez dos transformadores convencionais com a flexibilidade e a capacidade de controle de conversores eletrônicos de potência. Esta dissertação apresenta o estudo e o desenvolvimento de um conversor CA-CA direto, aplicado ao transformador híbrido, destinado especificamente à compensação de potência reativa e à correção do fator de potência em redes de baixa tensão. A pesquisa se fundamenta no conceito de capacitor equivalente variável, cuja capacitância é controlada dinamicamente por meio da razão cíclica do conversor, o que permite a geração regulável de potência reativa capacitiva. A metodologia adotada incluiu a análise teórica, a validação por simulação computacional para uma potência de até 2 kVAR e a construção de um protótipo experimental de 1 kVAR. Os resultados obtidos validaram a concepção do conversor e comprovaram a viabilidade da topologia como uma solução promissora para compensação dinâmica de potência reativa.

Palavras-chave: Compensação de Potência Reativa. Transformador Híbrido. Conversor CA-CA direto. Capacitor Equivalente Variável.

ABSTRACT

The increasing penetration of distributed generation (DG) in distribution systems, predominantly based on intermittent renewable sources, has introduced new operational challenges. These include voltage and power factor fluctuations, as well as significant changes in the load profiles of conventional transformers. In this context, hybrid transformers emerge as a promising solution, as they combine the robustness of conventional transformers with the flexibility and control capability of electronic power converters. This dissertation presents the study and development of a direct AC-AC converter applied to the hybrid transformer, specifically designed for reactive power compensation and power factor correction in low-voltage networks. The research is based on the concept of an equivalent variable capacitor, whose capacitance is dynamically controlled through the converter's duty cycle, enabling adjustable generation of capacitive reactive power. The adopted methodology included theoretical analysis, validation through computer simulation for power levels up to 2 kVAR, and the construction of a 1 kVAR experimental prototype. The results obtained validated the converter design and confirmed the feasibility of the topology as a promising solution for dynamic reactive power compensation.

Keywords: Reactive Power Compensation. Hybrid Transformer. Direct AC-AC Converter. Variable Equivalent Capacitor.

LISTA DE FIGURAS

Figura 1 – Possíveis configurações dos transformadores híbridos 30
Figura 2 – Topologia do transformador híbrido proposta 33
Figura 3 – Topologia do transformador híbrido proposta: diagrama de blocos . . . 34
Figura 4 – Diagrama fasorial e formas de onda da tensão em corrente alternada . 35
Figura 5 – Triângulo de potências e impedâncias 38
Figura 6 – Topologia do conversor CA-CA para compensação de reativos 43
Figura 7 – Caracterização dos interruptores: a) arranjo dos componentes semicondutores e b) modulação PWM de dois níveis 44
Figura 8 – Circuito simplificado: conversor CA-CA para compensação de reativos . 44
Figura 9 – Etapas de operação do circuito simplificado do conversor CA-CA para compensação de reativos 45
Figura 10 – Conversor simplificado: predominância capacitiva 49
Figura 11 – Circuito equivalente do conversor simplificado 50
Figura 12 – Gráfico: dinâmica da capacitância equivalente variável 52
Figura 13 – Gráfico: dinâmica da variação de geração de potência reativa 52
Figura 14 – Circuito para análise dos esforços nos interruptores 54
Figura 15 – Circuito equivalente do capacitor 63
Figura 16 – Especificação da área para núcleos e carretel EE. 65
Figura 17 – Tabela de fios de cobre. 66
Figura 18 – Entreferro em núcleos EE 67
Figura 19 – Indutor de saída 68
Figura 20 – Indutor de saída: mensuração da indutância experimental 69
Figura 21 – Implementação física do indutor de entrada 71
Figura 22 – Caracterização experimental da indutância de entrada 72
Figura 23 – Esquemático do circuito completo para validação por simulação computacional 73
Figura 24 – Resultados de simulação: correntes do circuito e esforços de tensão nos interruptores 74
Figura 25 – Detalhamento das formas de onda: caracterização das ondulações de corrente no circuito 75
Figura 26 – Resultado de simulação: potência reativa fornecida pelo conversor como função do tempo 75
Figura 27 – Circuito grampeador aplicado ao conversor para compensação de reativos 76
Figura 28 – Tempos de comutação do IGBT 80
Figura 29 – Determinação de V_{ce0} a partir da folha de dados 81
Figura 30 – Determinação de R_t a partir da folha de dados 81
Figura 31 – Determinação das energias de comutação a partir da folha de dados . . 83

Figura 32 – Circuito de comando da Supplier: teste de diferentes resistências de gate (borda de subida) 88
Figura 33 – Circuito de comando da Supplier: teste de diferentes resistências de gate (borda de descida) 88
Figura 34 – Circuito de comando do laboratório: testes dos atrasos gerados pelo dispositivo (borda de subida) 89
Figura 35 – Circuito de comando do laboratório: testes dos atrasos gerados pelo dispositivo (borda de descida) 89
Figura 36 – Testes dos atrasos gerados pelos circuitos integrados (borda de descida) 90
Figura 37 – Testes dos atrasos gerados pelos circuitos integrados (borda de subida) 90
Figura 38 – Topologia do circuito para medição da potência reativa 92
Figura 39 – Topologia básica do filtro passa-tudo (defasador) 93
Figura 40 – Topologia básica do filtro passa-baixa 94
Figura 41 – Circuito para medição de tensão: sensor LV-25P 95
Figura 42 – Configurações de conexão do sensor LA-25NP 96
Figura 43 – Circuito para medição de corrente: sensor LA-25NP 96
Figura 44 – Diagrama de blocos: AD734 97
Figura 45 – Pinagem aplicada ao circuito do AD734 98
Figura 46 – Protótipo do circuito para medição da potência reativa 99
Figura 47 – Resultados por simulação 100
Figura 48 – Resultados práticos 100
Figura 49 – Resultados práticos: validação da defasagem 101
Figura 50 – Gráfico: resultados práticos 102
Figura 51 – Diagrama de blocos: circuito para operação em malha fechada 104
Figura 52 – Protótipo experimental: estágio de potência 110
Figura 53 – Protótipo experimental: estágio de Controle 110
Figura 54 – Sinais de comando experimentais: S1 e S2 111
Figura 55 – Sinais de comando experimentais: tempo morto (borda de descida) . . 112
Figura 56 – Sinais de comando experimentais: tempo morto (borda de subida) . . . 112
Figura 57 – Resultados experimentais: VS_1, VS_2, V_g e IS_1 113
Figura 58 – Resultado de simulação: VS_1, VS_2, V_g e IS_1 113
Figura 59 – Resultados experimentais: tensão de entrada e correntes no circuito . . 114
Figura 60 – Resultado de simulação: tensão de entrada e correntes no circuito. . . . 114
Figura 61 – Curva experimental: variação da potência reativa pela razão cíclica . . 115
Figura 62 – Curva experimental: variação da capacitância equivalente pela razão cíclica 116
Figura 63 – Circuito de controle implementado para validação da compensação de potência reativa 117

Figura 64 – Resposta do sistema a um degrau na referência de compensação de 1 kVAR para 2 kVAR 117
Figura 65 – Comportamento do conversor sob variação de carga reativa, mantendo potência reativa nula no lado da rede. 118
Figura 66 – Resultados experimentais: sensor de potência reativa, tensão de entrada e correntes no circuito em malha fechada 119
Figura 67 – Resultados experimentais: tensão de entrada e correntes no circuito em malha fechada 120

LISTA DE SIGLAS

ABNT	Associação Brasileira de Normas Técnicas
AVG	Average (valor médio)
AWG	American Wire Gauge (padrão de fios)
CA	Corrente Alternada
CC	Corrente Contínua
CI	Circuito Integrado
CVR	Conservation Voltage Regulation
DSP	Digital Signal Processor (Processador Digital de Sinais)
ESR	Equivalent Series Resistance (Resistência Série Equivalente)
FP	Fator de Potência
GaN	Nitreto de Gálio
GD	Geração Distribuída
IGBT	Insulated Gate Bipolar Transistor (Transistor Bipolar de Porta Isolada)
kVAR	Quilovolt-ampère reativo
LC	Indutor-Capacitor
LKT	Lei de Kirchhoff das Tensões
LSE	Indutância Série Equivalente
PCB	Printed Circuit Board (Placa de Circuito Impresso)
PET	Transformador Eletrônico de Potência
PI	Proporcional-Integral (controlador)
PT	Passa-Tudo (filtro)
PWM	Pulse Width Modulation (Modulação por Largura de Pulso)
RMS	Root Mean Square (valor eficaz)
RSE	Resistência Série Equivalente
SiC	Carbeto de Silício
SI	Sistema Internacional de Unidades
SSSC	Compensador Série Síncrono Estático
STATCOM	Compensador Síncrono Estático
SVC	Compensador Estático de Potência Reativa
TCSC	Compensador Série Controlado por Tiristor
TCR	Reator Controlado por Tiristor
TH	Transformador Híbrido
TSC	Capacitor Chaveado por Tiristor
VA	Volt-Ampère
VAR	Volt-ampère reativo
VSC	Conversor Fonte de Tensão
W	Watt

LISTA DE SÍMBOLOS

A_e Área efetiva da seção transversal do núcleo magnético

A_{fio} Área da seção transversal do condutor

A_w Área útil da janela do carretel magnético

B_{max} Densidade máxima de fluxo magnético

C_{eq} Capacitância equivalente do sistema

C_f Capacitância do filtro de entrada

C_g Capacitância do circuito grampeador

C_o Capacitância de saída

$C_{o'}$ Capacitância equivalente refletida para a entrada

D Razão cíclica (duty cycle)

ΔB Variação da densidade de fluxo magnético

Δi_{Lo} Ondulação de corrente no indutor de saída

Δt Intervalo de tempo

ΔV Variação de tensão

E_{on}, E_{off} Energia de comutação (ligamento/desligamento)

f Frequência

f_c Frequência de corte

f_{pt} Frequência característica do filtro passa-tudo

f_r Frequência da rede

f_s Frequência de chaveamento

$I_{C_{eq}}$ Corrente no capacitor equivalente

I_{Co} Corrente no capacitor de saída

I_{ef} Corrente eficaz

I_{ip} Corrente de pico de entrada

I_L Corrente no indutor

I_{Lo} Corrente no indutor de saída

I_{op} Corrente de pico de saída

I_p Corrente de pico

I_{rms} Corrente eficaz (RMS)

I_S Corrente no interruptor

$i(t)$ Corrente instantânea

i_{Ceq} Corrente instantânea no capacitor equivalente

i_{Co} Corrente instantânea no capacitor de saída

i_{Lo} Corrente instantânea no indutor de saída

J_{max} Densidade máxima de corrente elétrica

j Unidade imaginária

K_c Ganho estático do conversor

K_e Coeficiente de perdas por correntes parasitas

K_h Coeficiente de perdas por histerese

K_i Ganho integral do controlador

K_p Ganho proporcional do controlador

k_w Fator de ocupação da janela do carretel

L Indutância

L_f Indutância do filtro de entrada

L_o Indutância de saída

l_e Comprimento do caminho magnético

l_g Largura do entreferro (gap)

N Número de espiras

n_{c_p} Número de condutores em paralelo

P Potência ativa

P_{cap} Potência dissipada no capacitor

P_{con} Perdas de condução

P_{enrol} Potência dissipada no enrolamento do indutor

P_{in} Potência de entrada

$P_{núcleo}$ Potência dissipada no núcleo do indutor

P_{out} Potência de saída

P_{Totais} Perdas totais

$p(t)$ Potência instantânea

Q Potência reativa

Q_L Potência reativa no indutor

Q_{nom} Potência reativa nominal

Q_{ref} Potência reativa de referência

Q_{sensor} Potência reativa medida pelo sensor

R Resistência

R_g Resistência do circuito grampeador

R_{si_out} Resistor de saída do sensor de corrente

R_{sv_in} Resistor de entrada do sensor de tensão

R_{sv_out} Resistor de saída do sensor de tensão

S Potência aparente

S_1, S_2 Interruptores

S_{1a}, S_{1b}, S_{2a}, S_{2b} Componentes dos interruptores bidirecionais

T Período

T_i Tempo integral do controlador PI

T_s Período de chaveamento

t_d Tempo morto (dead time)

t_{on}, t_{off} Tempos de comutação (ligamento/desligamento)

θ_v, θ_i Fase da tensão e corrente instantâneas

V_{Ceq} Tensão sobre o capacitor equivalente

V_{ce} Tensão coletor-emissor do IGBT

V_{ce0} Tensão limiar coletor-emissor do IGBT

V_g Tensão de grampeamento

V_{ge} Tensão porta-emissor do IGBT

V_{in} Tensão de entrada

V_{ip} Tensão de pico de entrada

V_L Tensão no indutor

V_{op} Tensão de pico de saída

V_p Tensão de pico

V_{rms} Tensão eficaz (RMS)

$v(t)$ Tensão instantânea

v_{Lo} Tensão instantânea no indutor de saída

X Reatância

X_C Reatância capacitiva

X_{Cf} Reatância capacitiva do filtro de entrada

X_{Co} Reatância capacitiva de saída

X_L Reatância indutiva

X_{Lf} Reatância indutiva do filtro de entrada

X_{Lo} Reatância indutiva de saída

Z Impedância

ζ Fator de amortecimento

ζ_d Fator de amortecimento desejado

μ_0 Permeabilidade do vácuo

π Número pi

ϕ Ângulo de defasagem entre tensão e corrente

ω Frequência angular

ω_0 Frequência natural

ω_n Frequência natural desejada

ω_{pt} Frequência característica do filtro passa-tudo

SUMÁRIO

Lista de Símbolos **19**

1 INTRODUÇÃO **25**

1.1 OBJETIVOS 26

1.1.1 Objetivo Geral **26**

1.1.2 Objetivos Específicos **26**

1.2 ORGANIZAÇÃO DA DISSERTAÇÃO 26

2 TRANSFORMADORES HÍBRIDOS: FUNDAMENTOS E ESTADO DA ARTE **28**

2.1 INTRODUÇÃO 28

2.2 CONCEITO E PRINCÍPIO DE FUNCIONAMENTO 28

2.3 CONFIGURAÇÕES E ARQUITETURAS 29

2.4 VANTAGENS, DESVANTAGENS E APLICAÇÕES 30

2.5 DESAFIOS E PERSPECTIVAS FUTURAS 32

2.6 TOPOLOGIA PROPOSTA DE TRANSFORMADOR HÍBRIDO E ESTUDO DE CASO 32

2.7 CONCLUSÃO 34

3 POTÊNCIA REATIVA **35**

3.1 INTRODUÇÃO 35

3.2 FUNDAMENTOS DE POTÊNCIA ELÉTRICA EM CORRENTE ALTERNADA 35

3.2.1 Potência Aparente **35**

3.2.2 Potência Ativa **36**

3.2.3 Potência Reativa **37**

3.2.4 Triângulo de Potências **37**

3.2.5 Fator de Potência **38**

3.3 CONSEQUÊNCIAS DA POTÊNCIA REATIVA NÃO COMPENSADA . . 39

3.4 TECNOLOGIAS DE COMPENSAÇÃO DE POTÊNCIA REATIVA 40

3.4.1 Compensadores Estáticos **40**

3.4.1.1 Bancos de Capacitores em Derivação 40

3.4.2 Compensadores Dinâmicos **40**

3.4.2.1 Compensadores Baseados em Tiristores 41

3.4.2.2 Compensadores Série Controlados por Tiristores 41

3.4.2.3 Compensadores Baseados em Conversores Auto-Comutados 41

3.4.2.4 Limitações dos Métodos Tradicionais frente aos Novos Desafios 42

3.5 CONCLUSÃO 42

4 ESTUDO DO CONVERSOR **43**

4.1 INTRODUÇÃO 43

4.2 ESTRUTURA TOPOLÓGICA DO CONVERSOR 43

4.3 ANÁLISE QUALITATIVA SIMPLIFICADA . . . 44
4.4 ETAPAS DE OPERAÇÃO . . . 45
4.4.1 Primeira etapa de operação: semiciclo positivo . . . 45
4.4.2 Segunda etapa de operação: semiciclo positivo . . . 46
4.4.3 Terceira etapa de operação: semiciclo negativo . . . 46
4.4.4 Quarta etapa de operação: semiciclo negativo . . . 46
4.5 DETERMINAÇÃO DO GANHO ESTÁTICO E EQUACIONAMENTO DAS CORRENTES DO CIRCUITO . . . 47
4.5.1 Determinação do Ganho Estático . . . 47
4.5.2 Determinação das Correntes do Circuito . . . 47
4.5.2.1 Corrente de Saída . . . 47
4.5.2.2 Corrente de Entrada . . . 48
4.6 EQUACIONAMENTO DA POTÊNCIA REATIVA E DOS PARES LC DO SISTEMA . . . 48
4.6.1 Equacionamento da Capacitância Equivalente Variável e da Potência Reativa do Conversor . . . 49
4.6.2 Equacionamento dos Capacitores do Sistema . . . 52
4.6.3 Equacionamento do Indutor de Saída . . . 53
4.6.4 Equacionamento do Indutor do Filtro de Entrada . . . 54
4.7 ESFORÇOS NOS INTERRUPTORES . . . 54
4.7.1 Primeira Etapa de Operação . . . 54
4.7.2 Segunda Etapa de Operação . . . 55
4.7.3 Definição da Corrente Média nos Interruptores . . . 56
4.7.3.1 Período de Chaveamento . . . 56
4.7.3.2 Período da Rede . . . 56
4.7.4 Definição da Corrente Eficaz nos Interruptores . . . 57
4.7.4.1 Período de Chaveamento . . . 57
4.7.4.2 Período da Rede . . . 58
4.8 CONCLUSÃO . . . 59
5 DIMENSIONAMENTO E PROJETO DO SISTEMA . . . 60
5.1 INTRODUÇÃO . . . 60
5.2 ESPECIFICAÇÃO DOS PARÂMETROS E COMPONENTES DO CONVERSOR . . . 60
5.2.1 Definição da Potência Reativa Nominal . . . 60
5.2.2 Dimensionamento da Capacitância Equivalente e dos Capacitores do Circuito . . . 61
5.2.3 Definição das Correntes do Circuito . . . 62
5.2.4 Dimensionamento dos Indutores do Circuito . . . 62
5.3 DEFINIÇÃO DOS COMPONENTES E ANÁLISE DE PERDAS . . . 63

5.3.1 Capacitores do Circuito . . . **63**
5.3.1.1 Escolha do Capacitor de Saída . . . 63
5.3.1.2 Escolha do Capacitor de Entrada . . . 63
5.3.1.3 Cálculo das Perdas . . . 63
5.3.2 Indutores do Conversor . . . **65**
5.3.2.1 Projeto do Indutor de Saída . . . 67
5.3.2.2 Cálculo das Perdas no Indutor de Saída . . . 69
5.3.2.3 Projeto do Indutor de Entrada . . . 70
5.3.2.4 Cálculo das Perdas no Indutor de Entrada . . . 72
5.3.3 Verificação das Condições de Reatância . . . **73**
5.3.4 Validação Por Simulação . . . **73**
5.4 CONSIDERAÇÕES PARA APLICAÇÃO . . . 75
5.4.1 Análise Matemática do Circuito Grampeador . . . **76**
5.4.1.1 Cálculo do Capacitor C_g . . . 76
5.4.1.2 Cálculo do Resistor R_g . . . 77
5.4.1.3 Alternativas ao Circuito Grampeador . . . 77
5.4.2 Dimensionamento dos Semicondutores . . . **79**
5.4.2.1 Análise Teórica com IGBT . . . 79
5.4.2.2 Perdas de Condução . . . 80
5.4.2.3 Perdas de Comutação . . . 82
5.4.2.4 Implementação Prática com MOSFET . . . 83
5.4.2.5 Perdas de Condução . . . 85
5.4.2.6 Perdas de Comutação . . . 85
5.4.2.7 Perdas Totais . . . 86
5.4.3 Cálculo Térmico . . . **87**
5.4.4 Circuitos de Comando e Seleção de Componentes Auxiliares . . . **87**
5.5 CONCLUSÃO . . . 91
6 MEDIÇÃO DA POTÊNCIA REATIVA . . . **92**
6.1 INTRODUÇÃO . . . 92
6.2 CIRCUITO DE MEDIÇÃO PROPOSTO . . . 92
6.2.1 Princípio de Funcionamento . . . **92**
6.3 DIMENSIONAMENTO PARA IMPLEMENTAÇÃO PRÁTICA . . . 95
6.3.1 Medição de Tensão . . . **95**
6.3.2 Medição de Corrente . . . **95**
6.3.3 Filtro Passa-Tudo (defasador) . . . **96**
6.3.4 CI Multiplicador . . . **97**
6.3.5 Filtro Passa-Baixa . . . **98**
6.4 RESULTADOS EXPERIMENTAIS . . . 99
6.5 CONCLUSÃO . . . 101

7 MODELAGEM E DEFINIÇÃO DO CONTROLE 104
7.1 INTRODUÇÃO 104
7.2 MODELAGEM PARA CONTROLE 104
7.2.1 Função de Transferência do Conversor 104
7.2.2 Função de Transferência do Sensor 105
7.2.3 Função de Transferência da Planta 105
7.3 PROJETO DO CONTROLADOR PI 106
7.3.1 Estrutura do Controlador 106
7.3.2 Método de Alocação de Polos 106
7.3.2.1 Especificações de Projeto 106
7.3.3 Cálculo dos Ganhos Teóricos 107
7.4 NORMALIZAÇÃO E AJUSTE EXPERIMENTAL 107
7.4.1 Normalização dos Sinais 107
7.5 IMPLEMENTAÇÃO DO CIRCUITO DE CONTROLE 107
7.6 CONCLUSÃO 108
8 RESULTADOS EXPERIMENTAIS 109
8.1 INTRODUÇÃO 109
8.1.1 Considerações Iniciais 109
8.2 CARACTERIZAÇÃO DO PROTÓTIPO EXPERIMENTAL 109
8.2.1 Apresentação dos Sinais de Comando e Validação do Tempo Morto Aplicado 111
8.3 RESULTADOS EM MALHA ABERTA 112
8.4 CURVA EXPERIMENTAL DA VARIAÇÃO DA POTÊNCIA REATIVA PELA RAZÃO CÍCLICA 115
8.5 CURVA EXPERIMENTAL DA VARIAÇÃO DA CAPACITÂNCIA EQUIVALENTE PELA RAZÃO CÍCLICA 115
8.6 RESULTADOS EM MALHA FECHADA 116
8.6.1 Validação do Circuito por Simulação 116
8.6.1.1 Validação Experimental do Protótipo 118
8.6.2 Conclusão 120
9 CONCLUSÃO 121
9.1 SUGESTÃO PARA TRABALHOS FUTUROS 121
REFERÊNCIAS 122
APÊNDICE A – PLANILHA: DIMENSIONAMENTO DOS COMPONENTES DO CONVERSOR 127
APÊNDICE B – PLANILHA: DETERMINAÇÃO DAS PERDAS DO CONVERSOR 131
APÊNDICE C – ESQUEMÁTICO E PROJETO DA PCB: ESTÁGIO DE POTÊNCIA 140

APÊNDICE D – PLANILHA: DETERMINAÇÃO DAS PERDAS DOS MOSFETS 142
APÊNDICE E – PLANILHA: DIMENSIONAMENTO DO CIRCUITO PARA MEDIÇÃO DA POTÊNCIA REATIVA 145
APÊNDICE F – ESQUEMÁTICO E PROJETO DA PCB: CIRCUITO PARA MEDIÇÃO DA POTÊNCIA REATIVA 150
APÊNDICE G – ESQUEMÁTICO E PROJETO DA PCB: CIRCUITO PARA CONDICIONAMENTO DE SINAIS COM CIRCUITO DE MEDIÇÃO 152
APÊNDICE H – CÓDIGO FONTE DO DSP 154
ANEXO A – ESQUEMÁTICO: GATE DRIVER 160

1 INTRODUÇÃO

O setor elétrico global vem passando por muitas transformações em sua estrutura operacional e de planejamento, impulsionadas principalmente pela inserção de geração distribuída (GD) baseada em fontes renováveis. No Brasil, esse fenômeno é especialmente relevante: a capacidade instalada de geração fotovoltaica atingiu 16,7% da matriz elétrica nacional em 2023, o que representa um crescimento de 55% em relação ao ano anterior (EMPRESA DE PESQUISA ENERGÉTICA (EPE), 2024). Esse aumento expressivo, concentrado principalmente em micro e minigeração distribuída (EMPRESA DE PESQUISA ENERGÉTICA (EPE), 2024), tem redefinido os modelos tradicionais dos sistemas de distribuição, originalmente concebidos para operação com fluxo unidirecional de energia.

A concentração de sistemas de GD nas redes de baixa tensão, frequentemente em unidades consumidoras de perfil residencial, tem introduzido desafios técnicos significativos para as concessionárias (EFTEKHARNEJAD *et al.*, 2013). Entre os principais problemas operacionais se destacam as variações nos níveis de tensão, flutuações no fator de potência (GEHRKE; MARTINS; SPERANDIO, 2022) e possível sobrecarga dos sistemas de distribuição em decorrência de excesso de potência reativa (PRASAI, 2011).

Essas alterações no perfil da rede afetam diretamente os transformadores de distribuição convencionais, cujos equipamentos foram projetados para operação sob condições específicas de carga e fator de potência. A operação em segundo quadrante (fluxo reverso de potência ativa) sob condições de leve carregamento, quando as unidades de GD operam em capacidade próxima à máxima, representa uma condição de estresse não prevista no projeto original desses equipamentos (BARKER; MELLO, 2000). Adicionalmente, a natureza intermitente das gerações solar e eólica introduz variações rápidas nos perfis de carga, exigindo capacidades de resposta dinâmica que os transformadores convencionais não possuem.

A presença de harmônicos gerados pelos inversores eletrônicos associados aos sistemas de GD (BARKER; MELLO, 2000) contribui para o aumento das perdas nos núcleos e enrolamentos dos transformadores, elevando as temperaturas de operação e potencialmente reduzindo sua vida útil (CIURIUC *et al.*, 2016a). Esses fatores, combinados com a necessidade de compensação de potência reativa para manter a qualidade do serviço (PRASAI, 2011), evidenciam as limitações da infraestrutura convencional frente ao novo cenário energético.

Nesse contexto, os transformadores híbridos (THs) emergem como uma tecnologia promissora para enfrentar os desafios impostos pela GD. Ao combinar a robustez e confiabilidade dos transformadores convencionais com a flexibilidade e capacidade de controle dos conversores eletrônicos de potência (BALA *et al.*, 2012).

1.1 OBJETIVOS

1.1.1 Objetivo Geral

Realizar um estudo sobre conversor CA-CA aplicado a transformadores híbridos para compensação de potência reativa e correção do fator de potência em redes de baixa tensão, por meio da validação do conceito de capacitor equivalente variável, cuja operação dinâmica gera a potência reativa compensada.

1.1.2 Objetivos Específicos

Para alcançar este propósito, os objetivos específicos que orientam a pesquisa são:

- Realizar uma revisão bibliográfica sistemática sobre transformadores híbridos e técnicas de compensação de potência reativa aplicáveis a redes de distribuição com alta penetração de geração distribuída.
- Propor uma topologia de conversor CA-CA fundamentada no conceito de capacitor equivalente variável, cuja capacitância é controlada dinamicamente para geração de potência reativa.
- Conduzir uma análise estática e dinâmica completa do conversor proposto, estabelecendo suas equações fundamentais e definindo metodologias para o dimensionamento de seus componentes.
- Validar o desempenho da topologia por meio de simulação computacional.
- Dimensionar os componentes necessários para a construção de um protótipo experimental em escala de laboratório.
- Projetar o layout das placas de circuito impresso (PCBs) do protótipo.
- Realizar ensaios experimentais para caracterizar o desempenho do conversor e verificar sua conformidade com os requisitos teóricos.
- Documentar de forma crítica e organizada os resultados obtidos nas etapas de simulação e experimentação.

1.2 ORGANIZAÇÃO DA DISSERTAÇÃO

Esta dissertação está organizada em nove capítulos. No Capítulo 2 é apresentada a tecnologia dos transformadores híbridos, abordando sua concepção, arquiteturas, princípio de funcionamento e aplicações. O Capítulo 3 se dedica ao estudo dos conceitos relacionados à potência reativa, discutindo seu impacto na rede de distribuição, os métodos de compensação existentes e a relação com o fator de potência.

O Capítulo 4 realiza o estudo detalhado do conversor CA-CA proposto, incluindo sua análise qualitativa, modos de operação e as equações fundamentais que regem seu comportamento. O Capítulo 5 apresenta o dimensionamento dos componentes do protótipo, detalhando a seleção e o projeto dos elementos semicondutores, magnéticos e capacitivos.

O Capítulo 6 descreve o circuito desenvolvido para medição de potência reativa, empregando sensores de tensão e corrente. O Capítulo 7 aborda as estratégias de controle aplicáveis ao conversor. O Capítulo 8 apresenta os resultados experimentais obtidos com o protótipo, comparando-os com os resultados teóricos e de simulação. Por fim, o Capítulo 9 apresenta a conclusão do trabalho.

2 TRANSFORMADORES HÍBRIDOS: FUNDAMENTOS E ESTADO DA ARTE

2.1 INTRODUÇÃO

Neste capítulo, serão abordados os conceitos fundamentais e o princípio de funcionamento dos transformadores híbridos (THs). Será apresentada uma breve revisão das principais características do TH, dentre as quais sua concepção teórica, as configurações e arquiteturas documentadas na literatura, bem como as vantagens, desvantagens e aplicações. Por fim, o capítulo também introduzirá a topologia específica de transformador híbrido na qual o objeto de estudo deste trabalho está inserido, contextualizando o estudo de caso que será detalhado nos capítulos subsequentes.

2.2 CONCEITO E PRINCÍPIO DE FUNCIONAMENTO

Os transformadores são componentes essenciais nos sistemas elétricos de potência, responsáveis por desempenhar funções cruciais de transformação de tensão, isolamento galvânico e adaptação de níveis de tensão entre diferentes segmentos do sistema. Contudo, os transformadores convencionais possuem capacidades de controle limitadas, tendo sido projetados historicamente para operação em regime permanente com fluxo de potência predominantemente unidirecional (BARKER; MELLO, 2000). Apesar disso, são componentes robustos e confiáveis, projetados para operar durante décadas (CIURIUC *et al.*, 2016a,b) com baixa necessidade de manutenção.

A crescente presença de fontes renováveis distribuídas e o surgimento de cargas não convencionais estão redefinindo a operação dos sistemas de distribuição. Para acompanhar essa evolução, tornam-se indispensáveis ativos com maior flexibilidade operacional e capacidade de resposta dinâmica (BALA *et al.*, 2012).

Nesse contexto, os transformadores híbridos surgem como uma solução promissora, integrando as características robustas dos transformadores convencionais à versatilidade dos conversores eletrônicos de potência. Essa combinação viabiliza a superação das limitações inerentes aos transformadores tradicionais, como a incapacidade de ajustar a tensão de saída, queda de tensão sob carga e sensibilidade a harmônicos (BALA *et al.*, 2012), preservando, contudo, sua confiabilidade, eficiência e robustez operacional (BURKARD; BIELA, 2017; AELOIZA *et al.*, 2003).

Os transformadores híbridos se distinguem de outras soluções, como os transformadores eletrônicos de potência, pelo dimensionamento do conversor eletrônico para apenas uma fração da potência nominal do transformador, tipicamente entre 5% e 20% da capacidade total do sistema (ZHENG *et al.*, 2022). Essa característica fundamental confere vantagens significativas em custo, eficiência e confiabilidade quando comparada às implementações totalmente eletrônicas (BURKARD; BIELA, 2017). Por exemplo, para um sistema de 13,8 kV, se um conversor de potência total fosse utilizado, a tensão de pico

nos interruptores seria de cerca de 19 kV; com um conversor dimensionado para apenas 10% da tensão de pico, a tensão de bloqueio é reduzida para menos de 2 kV (BALA *et al.*, 2012).

2.3 CONFIGURAÇÕES E ARQUITETURAS

O princípio de operação dos transformadores híbridos baseia-se na capacidade do conversor eletrônico de injetar ou absorver tensões e correntes controladas, complementando assim a operação do transformador convencional. Conforme demonstrado por Bala *et al.* (2012), o conversor pode atuar de duas formas principais: injetando tensões em série com o enrolamento do transformador para compensar variações na tensão de entrada, ou fornecendo correntes em derivação para controle de potência reativa e filtragem de harmônicos, dependendo da configuração adotada.

Diversas configurações para implementação de transformadores híbridos são documentadas na literatura, podendo ser classificadas de acordo com sua estrutura e funcionalidades. Carreno *et al.* (2021) apresenta uma classificação abrangente, ilustrada na Figura 1, que considera a fonte de energia do conversor (capacitor, enrolamentos primário, secundário ou auxiliar) e a forma de injeção na rede (série, paralela/shunt ou magnética).

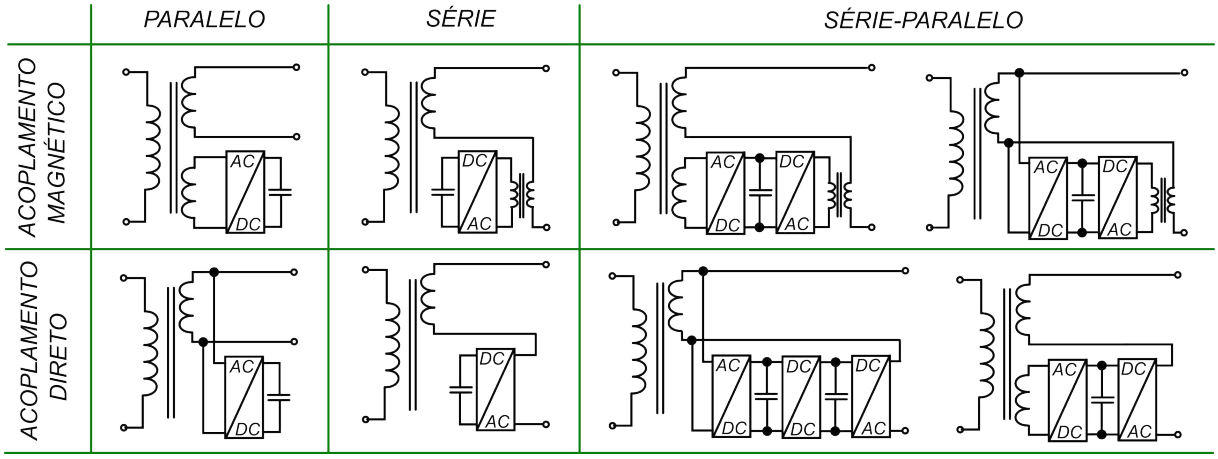
Na configuração série, o conversor é conectado em série com o enrolamento do transformador através de um transformador de injeção ou enrolamento auxiliar, permitindo regulação dinâmica de tensão e compensação de afundamentos e elevações de tensão (AELOIZA *et al.*, 2003). Esta topologia pode ser implementada com ou sem transformador de acoplamento (CARRENO *et al.*, 2021).

Já na configuração paralela ou shunt, o conversor é acoplado em derivação com o sistema, possibilitando controle de corrente reativa, compensação de fator de potência e filtragem ativa de harmônicos. Esta topologia é especialmente eficaz para melhorar a qualidade de energia em sistemas com cargas não lineares (BALA *et al.*, 2012). A configuração híbrida série-paralela integra ambas as topologias anteriores, geralmente por meio de conversores *back-to-back* conectados a um barramento CC comum. Esta arquitetura proporciona um maior número de funcionalidades, incluindo controle independente de tensão e corrente, compensação integral de qualidade de energia e controle bidirecional de fluxo de potência (BURKARD; BIELA, 2017; LIU *et al.*, 2018). Na Figura 1 são apresentadas as possíveis configurações dos transformadores híbridos.

Um aspecto crucial no projeto de THs é a inclusão de interruptores de transferência, que garantem a continuidade do serviço em caso de falha do conversor ou sobrecorrentes. Conforme discutido em (BURKARD; BIELA, 2017; MAUGER *et al.*, 2018), esses interruptores, geralmente baseados em tiristores antiparalelos ou relés, desviam o conversor e conectam a carga diretamente ao secundário do transformador, assegurando a operação como transformador convencional. O tempo de resposta típico é de 5 a 10 µs para tiristores, enquanto relés adicionais fornecem um caminho de baixa perda para operação prolongada

em *bypass* (MAUGER *et al.*, 2018).

Figura 1 – Possíveis configurações dos transformadores híbridos



Fonte: Adaptado de (BURKARD; BIELA, 2017).

2.4 VANTAGENS, DESVANTAGENS E APLICAÇÕES

A adoção de transformadores híbridos viabiliza benefícios operacionais significativos, destacando-se pela capacidade de compensação dinâmica de distúrbios de qualidade de energia. Esses equipamentos permitem a regulação de tensão com capacidade típica de $\pm 10\%$ a $\pm 20\%$, filtragem ativa de harmônicos e mitigação de *flicker*, assegurando o fornecimento ininterrupto para cargas críticas mesmo durante distúrbios na rede (BALA *et al.*, 2012; AELOIZA *et al.*, 2003).

A flexibilidade operacional constitui outra vantagem relevante, com controle subciclo de tensão de saída e ajuste independente de potência ativa e reativa. Essa versatilidade se torna particularmente valiosa em cenários de alta penetração de geração distribuída, onde os fluxos de potência bidirecionais demandam capacidade de resposta rápida (BARKER; MELLO, 2000). Além disso, o conversor, por ser fracionário, reduz significativamente o custo e a complexidade quando comparado a soluções de potência total, como os SSTs (BALA *et al.*, 2012; ZHENG *et al.*, 2022).

Do ponto de vista da confiabilidade, os THs mantêm a capacidade de operação mesmo em caso de falha do conversor eletrônico, graças aos circuitos de transferência. Nesta situação de contingência, o transformador convencional continua funcionando como um transformador comum, garantindo o fornecimento de energia, ainda que sem as funcionalidades avançadas de controle (BURKARD; BIELA, 2017; STRZELECKI; MATELSKI; TOMASOV, 2018).

Entretanto, é importante considerar também as desvantagens e desafios associados aos THs. O principal deles reside na diferença de expectativa de vida útil: enquanto um

transformador convencional pode operar por 30 a 40 anos (CIURIUC *et al.*, 2016b), os conversores eletrônicos, mesmo com projetos confiáveis, têm vida útil estimada em até 20 anos (ZHENG *et al.*, 2022). Essa disparidade implica a necessidade de manutenção ou substituição do módulo eletrônico ao longo da vida do equipamento.

Além disso, a vulnerabilidade dos semicondutores a sobrecorrentes e sobretensões, comuns em redes de distribuição, exige a implementação de circuitos de proteção e transferência sofisticados, que adicionam complexidade e custo ao sistema (BURKARD; BIELA, 2017; SHI *et al.*, 2024). Topologias que utilizam barramento CC e grandes capacitores eletrolíticos podem aumentar o volume e reduzir a vida útil do conjunto, o que motiva a busca por conversores CA-CA diretos, como o adotado neste trabalho (GUO *et al.*, 2023; AELOIZA *et al.*, 2003).

Em termos de custo, os THs surgem como uma alternativa potencialmente mais econômica que os Transformadores de Estado Sólido, por exemplo, pois o conversor é dimensionado para apenas uma fração da potência nominal, reduzindo custos de semicondutores e dissipadores (BALA *et al.*, 2012). Em comparação aos transformadores convencionais com comutadores de derivação, os THs eliminam os contatos mecânicos e o arco voltaico, reduzindo a necessidade de manutenção corretiva (FAIZ; SIAHKOLAH, 2011). Por outro lado, introduzem a complexidade de manutenção de placas eletrônicas, um custo a ser considerado no ciclo de vida do equipamento.

As aplicações dos transformadores híbridos abrangem diversos cenários em sistemas de distribuição. Em alimentadores com cargas sensíveis, podem proteger estas cargas contra variações de tensão do alimentador, permitindo a implementação de esquemas de Regulação de Tensão para Conservação de Energia ao longo do resto do circuito. Em alimentadores com cargas de gargalo, os THs podem isolar estas cargas críticas fornecendo tensão regulada, possibilitando melhor controle de tensão no restante do sistema (BALA *et al.*, 2012).

Em sistemas de distribuição longos, particularmente em circuitos rurais, os THs podem ser implantados para aumentar a tensão no final do alimentador, permitindo que a tensão da subestação seja diminuída, resultando em economias de energia significativas pela redução de perdas (BALA *et al.*, 2012). Adicionalmente, os THs podem ser configurados para operação intencional em ilha durante interrupções do sistema principal, melhorando a confiabilidade do fornecimento para cargas críticas. Contudo, é importante notar que, em uma eventual operação ilhada, a capacidade de fornecimento de energia à carga não é limitada pela fração do conversor, pois o caminho magnético do transformador pode conduzir a potência nominal. No entanto, a capacidade de regulação fina da tensão por parte do conversor fica restrita à sua potência fracionária (tipicamente 10–20%), ou seja, para distúrbios de grande monta, o conversor pode saturar, e o sistema dependerá do modo transferência para manter o fornecimento, ainda que sem controle dinâmico (ZHENG *et al.*, 2022).

2.5 DESAFIOS E PERSPECTIVAS FUTURAS

Apesar do potencial significativo, diversos desafios técnicos e econômicos ainda precisam ser superados para a ampla adoção dos THs (BURKARD; BIELA, 2017). A compatibilidade de aterramento entre o sistema de GD e o sistema da concessionária constitui uma consideração importante. O uso de fontes de GD que não são vistas como efetivamente aterradas em sistemas de neutro multiaterrado pode resultar em sobretensões durante faltas linha-terra, representando riscos para equipamentos e pessoal (BARKER; MELLO, 2000).

A proteção contra ilhamento não intencional representa um requisito de segurança essencial. Esquemas de proteção anti-ilhamento, incluindo técnicas passivas baseadas em relés de tensão e frequência e técnicas ativas que forçam o inversor a operar em frequência diferente da nominal durante ilhamento, são necessários para garantir a desconexão oportuna da GD durante interrupções do sistema principal (BARKER; MELLO, 2000).

Do ponto de vista do projeto do conversor, aspectos como o dimensionamento do filtro, a determinação abrangente da eficiência e do volume, incluindo todos os componentes relevantes do sistema, ainda não foram completamente investigados. Embora em teoria diferentes configurações e topologias de conversor para THs sejam possíveis, a aplicabilidade prática é limitada pelos dispositivos semicondutores disponíveis e pela complexidade do controle (BURKARD; BIELA, 2017; SHI *et al.*, 2024).

A evolução contínua dos dispositivos semicondutores de potência, particularmente com o advento de dispositivos de carbeto de silício (SiC) e nitreto de gálio (GaN), promete melhorar ainda mais a eficiência e reduzir o volume dos conversores eletrônicos empregados nos THs. Pesquisas em andamento focam no desenvolvimento de topologias de conversão mais eficientes, como os conversores CA-CA diretos com comutação suave, e na integração de funcionalidades de comunicação para operação em redes inteligentes (BURKARD; BIELA, 2017; KHANDAY; SEKHAR; MIR, 2022).

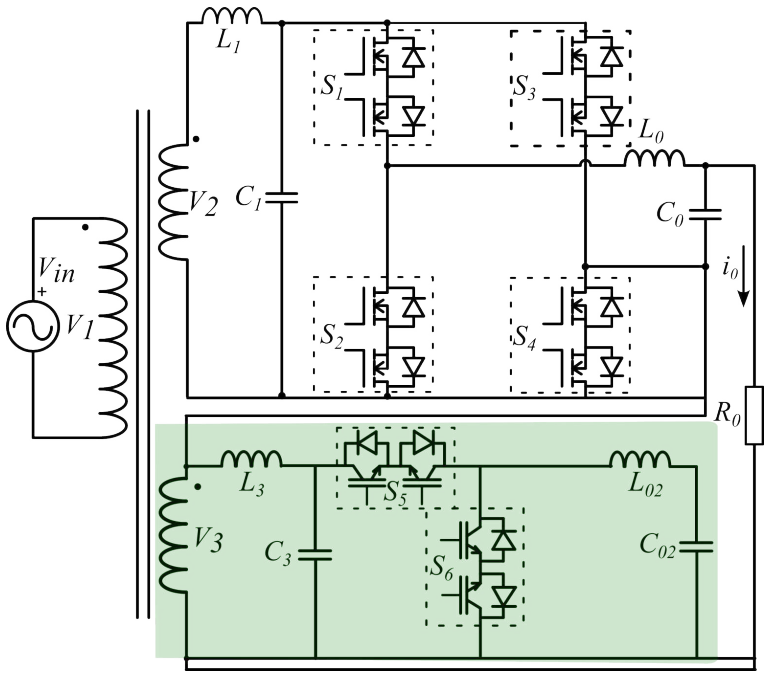
2.6 TOPOLOGIA PROPOSTA DE TRANSFORMADOR HÍBRIDO E ESTUDO DE CASO

O presente trabalho de dissertação integra um projeto que visa validar uma topologia de transformador híbrido, cuja configuração proposta é apresentada na Figura 2. O circuito tem como objetivo principal regular a tensão RMS da carga e corrigir o fator de potência da rede. A configuração adotada consiste na integração de dois conversores diretos CA-CA bidirecionais: um conectado ao terminal secundário e outro ao terminal terciário do transformador.

O estudo de caso que fundamenta este trabalho consiste no desenvolvimento de um protótipo experimental de transformador híbrido para regulação de tensão em um sistema monofásico de 2 kVA, conforme descrito em (BARBI *et al.*, 2025). O objetivo principal é garantir a regulação da tensão eficaz na carga com uma capacidade de compensação

de ±20%, mantendo-a estabilizada em 220 V (RMS). Para isso, será implementada a configuração ilustrada na Figura 2, onde um conversor CA-CA direto é conectado em série com o enrolamento secundário do transformador e alimentado por um enrolamento auxiliar. Esta topologia, baseada em uma ponte completa com interruptores de quatro quadrantes (MOSFETs em antiparalelo), foi escolhida por sua simplicidade, robustez.

Figura 2 – Topologia do transformador híbrido proposta

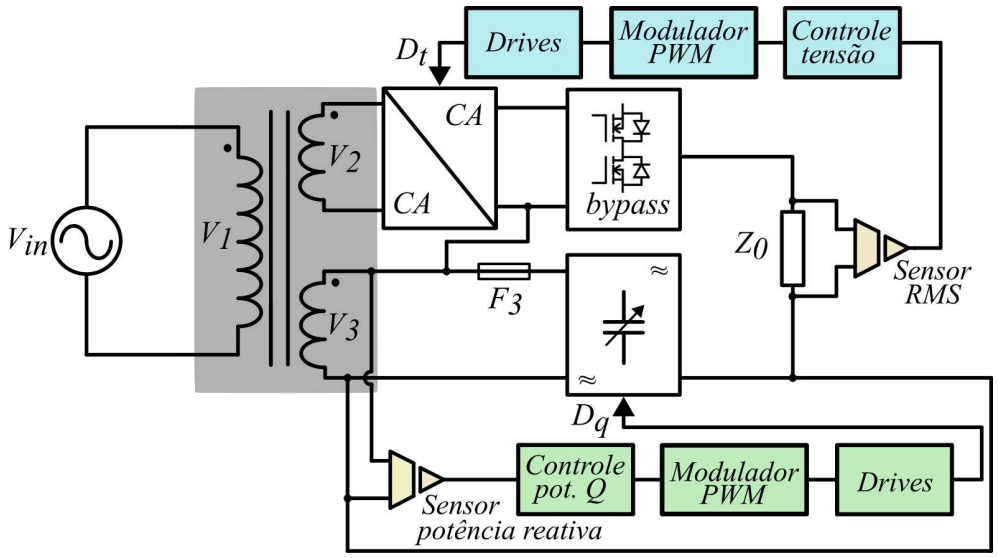


Fonte: Adaptado de (BARBI *et al.*, 2025).

A regulação da tensão na carga é realizada pelo conversor CA-CA acoplado ao enrolamento secundário, que atua para compensar variações e estabilizar a tensão de saída em 220 V (RMS). Para garantir a confiabilidade do sistema, um circuito de transferência foi implementado para isolar esse conversor em situações de falha, fazendo com que o transformador retorne à sua operação convencional e assegure o fornecimento de energia, conforme representado na 3. Paralelamente, o controle do fator de potência é efetuado pelo conversor no terciário, que utiliza um capacitor variável para compensar a potência reativa (BARBI *et al.*, 2025). O conversor do terciário, que constitui a topologia principal deste trabalho, é responsável pela compensação de potência reativa e pela correção do fator de potência da rede.

É importante destacar que a topologia aqui apresentada foi publicada preliminarmente em (BARBI *et al.*, 2025) no Congresso Braasileiro de Eletronica de Potencia (COBEP - 2025), que descreve o conceito geral do transformador híbrido e seus dois conversores. A presente dissertação aprofunda-se no estudo do conversor do terciário, abordando sua modelagem, estratégia de controle, dimensionamento e validação experimental.

Figura 3 – Topologia do transformador híbrido proposta: diagrama de blocos



Fonte: (BARBI *et al.*, 2025).

2.7 CONCLUSÃO

Este capítulo apresentou os fundamentos dos transformadores híbridos, contextualizando sua arquitetura e princípios de funcionamento para embasar o desenvolvimento do trabalho. Foram discutidas as principais configurações documentadas na literatura, bem como as vantagens, desvantagens e aplicações práticas, incluindo uma análise crítica dos desafios relacionados à confiabilidade, custo e proteção. A topologia proposta, que incorpora dois conversores CA-CA diretos, serve como base para a investigação, na qual o conversor do terciário constituirá o objeto de estudo central. Os conceitos aqui introduzidos fornecem a base para as etapas subsequentes de modelagem, análise experimental e implementação prática, uma vez que a compreensão do cenário e dos fundamentos conceituais é essencial para a aplicação e validação da solução.

3 POTÊNCIA REATIVA

3.1 INTRODUÇÃO

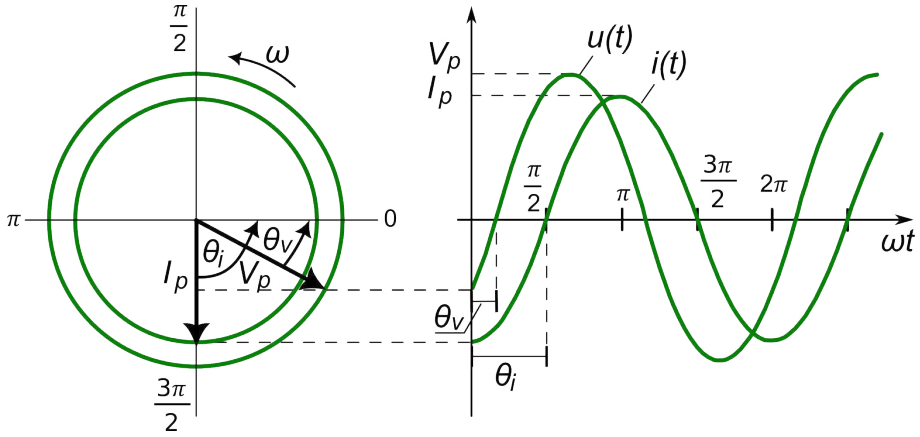
Este capítulo aborda os conceitos fundamentais de potência em sistemas de corrente alternada, incluindo as componentes ativa, reativa e aparente. São apresentados também os problemas decorrentes da gestão ineficiente da potência reativa e as principais tecnologias existentes para sua compensação.

3.2 FUNDAMENTOS DE POTÊNCIA ELÉTRICA EM CORRENTE ALTERNADA

As potências elétrica em sistemas de corrente alternada (CA) é uma grandeza fundamental que quantifica a transferência de energia entre diferentes pontos de um circuito (ALEXANDER; SADIKU, 2013). Diferentemente dos sistemas de corrente contínua, em CA a potência total fornecida a uma carga pode ser decomposta em três componentes distintas: potência ativa (P), potência reativa (Q) e potência aparente (S).

A potência ativa e reativa dependem dos valores de tensão e corrente do circuito, bem como do ângulo de defasagem (ϕ) entre essas grandezas. Este ângulo, por sua vez, varia em função da impedância do sistema (HOFMANN; SCHLABBACH; JUST, 2012). A Figura 4 ilustra o diagrama fasorial e as formas de onda da tensão em corrente alternada.

Figura 4 – Diagrama fasorial e formas de onda da tensão em corrente alternada



Fonte: Adaptado de (HOFMANN; SCHLABBACH; JUST, 2012)

3.2.1 Potência Aparente

A potência aparente, medida em volt-ampère (VA), representa a potência total do sistema e pode ser calculada pelo produto dos valores eficazes (RMS) de tensão e corrente (ALEXANDER; SADIKU, 2013), conforme apresentado em (1).

$$S = V_{RMS} \cdot I_{RMS} \tag{1}$$

Também conhecida como potência complexa, pode ser representada em termos da impedância Z do circuito, combinando as componentes real e imaginária (ALEXANDER; SADIKU, 2013), conforme expresso em (2).

$$S = I_{RMS}^2 \cdot Z \tag{2}$$

Considerando que $Z = R + jX$, substituindo em (2), obtém-se a equação (3)

$$S = I_{RMS}^2 \cdot (R + jX) \tag{3}$$

Essa expressão pode ser decomposta em suas componentes real e imaginária, resultando nas equações para potência ativa (4) e reativa (5), respectivamente.

$$P = I_{RMS}^2 \cdot R \tag{4}$$
$$Q = I_{RMS}^2 \cdot jX \tag{5}$$

3.2.2 Potência Ativa

A potência ativa, medida em watts (W), é a componente que realiza trabalho útil, sendo efetivamente consumida pela carga e convertida em outras formas de energia. Corresponde à média da potência instantânea ao longo de um período (ALEXANDER; SADIKU, 2013) (HOFMANN; SCHLABBACH; JUST, 2012), conforme representado por (6).

$$P = \frac{1}{T} \int_0^T p(t)dt \tag{6}$$

em que $p(t)$ é a potência instantânea expressa em (9), resultante do produto entre a tensão instantânea (7) e a corrente instantânea (8) do circuito.

$$v(t) = V_p \cdot \cos(\omega t + \theta_v) \tag{7}$$
$$i(t) = I_p \cdot \cos(\omega t + \theta_i) \tag{8}$$
$$p(t) = \frac{1}{2} \cdot V_p \cdot I_p \cdot \cos(\theta_v - \theta_i) - \frac{1}{2} \cdot V_p \cdot I_p \cdot \cos(2\omega t + \theta_v + \theta_i) \tag{9}$$

Substituindo a equação (9) em (6) e desenvolvendo a integral, obtém-se a fórmula geral da potência ativa, apresentada em (10).

$$P = \frac{1}{2} \cdot V_p \cdot I_p \cdot \cos(\phi) \tag{10}$$

no qual $\phi = \theta_v - \theta_i$ é o ângulo de defasagem entre a tensão e a corrente.

Do ponto de vista das características das cargas elétricas, o consumo de potência ativa distribui-se da seguinte forma: uma carga puramente resistiva (R) absorve apenas potência ativa ($P > 0$), enquanto uma carga puramente reativa (L ou C) não consome nenhuma potência média ($P = 0$) (ALEXANDER; SADIKU, 2013).

3.2.3 Potência Reativa

A potência reativa, medida em volt-ampère reativo (VAR), é uma potência oscilante que não realiza trabalho útil, mas que representa a troca de energia entre a fonte e componentes armazenadores de energia, como indutores e capacitores (ALEXANDER; SADIKU, 2013) (HOFMANN; SCHLABBACH; JUST, 2012).

A potência reativa (Q) é derivada da componente oscilatória da potência instantânea e pode ser expressa por (11).

$$Q = \frac{1}{2} \cdot V_p \cdot I_p \cdot \sin(\phi) \tag{11}$$

no qual $\phi = \theta_v - \theta_i$ é o ângulo de defasagem entre a tensão e a corrente.

O valor da potência reativa obtida em (11) caracteriza o tipo de carga presente no circuito:

- $Q = 0$: carga puramente resistiva, com fator de potência unitário;
- $Q < 0$: carga capacitiva, com fator de potência adiantado;
- $Q > 0$: carga indutiva, com fator de potência atrasado.

3.2.4 Triângulo de Potências

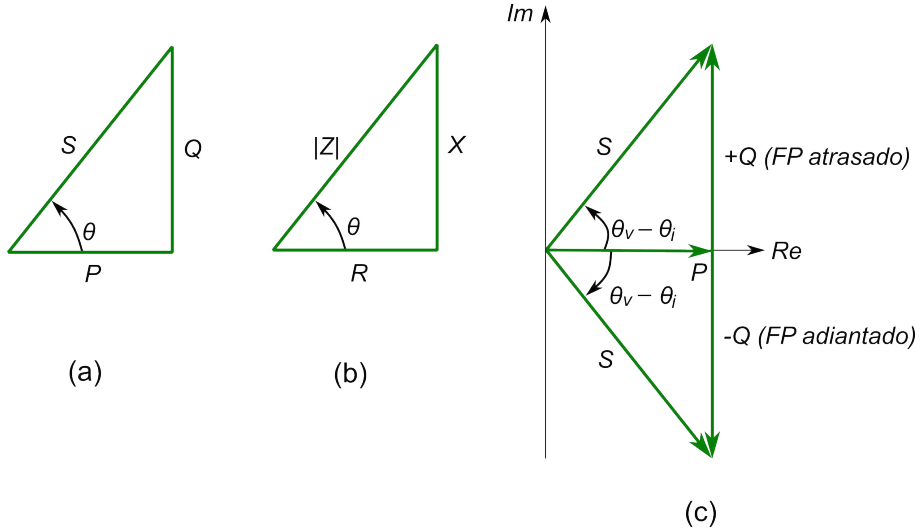
As três componentes de potência se relacionam geometricamente pelo triângulo de potências (ALEXANDER; SADIKU, 2013), conforme representado na Figura 5.a. Neste, S é a hipotenusa, P é o cateto adjacente e Q é o cateto oposto ao ângulo ϕ (ângulo do fator de potência).

Na Figura 5.b está representada a relação geométrica entre a impedância Z (relacionada à potência aparente), a resistência R (relacionada à potência ativa) e a reatância X (relacionada à potência reativa). Na Figura 5.c está representado o triângulo das potências no plano complexo, relacionando os eixos real e imaginário.

Com base na fórmula fundamental da geometria do triângulo retângulo, a relação entre as potências pode ser expressa por (12).

$$S = \sqrt{P^2 + Q^2} \tag{12}$$

Figura 5 – Triângulo de potências e impedâncias



Fonte: Adaptado de (ALEXANDER; SADIKU, 2013)

A partir da equação (12), isolando Q, obtém-se a expressão (13) que relaciona a potência reativa em função das demais potências.

$$Q = \sqrt{S^2 - P^2} \tag{13}$$

3.2.5 Fator de Potência

O Fator de Potência (FP) é uma medida da eficiência com que a energia é utilizada (ALEXANDER; SADIKU, 2013). Para sistemas com tensões e correntes senoidais, é definido como a razão entre a potência ativa e a potência aparente, conforme a equação (14). Em sistemas não senoidais, a definição deve incorporar os efeitos das componentes harmônicas.

$$FP = \frac{P}{S} = \cos(\phi) \tag{14}$$

Um FP unitário indica que tensão e corrente estão em fase, devido a uma carga puramente resistiva, enquanto valores menores indicam a presença de potência reativa no sistema (ALEXANDER; SADIKU, 2013)(HOFMANN; SCHLABBACH; JUST, 2012).Também pode ser representado como uma relação entre as potências ativa e reativa, conforme (15), a partir da relação obtida pelo triângulo das potências.

$$FP = \frac{P}{\sqrt{P^2 + Q^2}} \tag{15}$$

Essa equação demonstra a relação inversa entre fator de potência e potência reativa:

quanto maior a potência reativa, menor o fator de potência. Dessa forma, compensar a potência reativa na rede resulta na correção do fator de potência.

3.3 CONSEQUÊNCIAS DA POTÊNCIA REATIVA NÃO COMPENSADA

O gerenciamento inadequado da potência reativa nos sistemas elétricos pode causar uma série de problemas operacionais e econômicos, afetando desde a qualidade do fornecimento de energia até a eficiência e a confiabilidade da rede. Esses problemas tendem a ser agravados significativamente com a crescente penetração de fontes de energia renovável distribuída (PRASAI, 2011)(POTTER *et al.*, 2023). Por essa razão, a compensação da potência reativa revela-se de fundamental importância.

O fornecimento de potência reativa para os elementos indutivos e capacitivos é indispensável, visto que é responsável pelo estabelecimento do campo magnético e do campo elétrico desses componentes (HOFMANN; SCHLABBACH; JUST, 2012). Contudo, a potência reativa demanda capacidade de transporte dos condutores e equipamentos, que, por sua vez, é limitada pela potência aparente. A circulação de reativos reduz a capacidade disponível para a transmissão de potência ativa, que é a energia útil. Isso pode levar à sobrecarga de linhas de transmissão e distribuição, especialmente durante períodos de pico de demanda, exigindo investimentos em reforços de rede ou limitando a transferência de energia (DIXON *et al.*, 2005).

A transmissão de potência reativa exige sistemas com maior capacidade nominal, considerando que, para entregar a mesma quantidade de potência ativa, uma corrente elétrica significativamente maior deve circular pelo circuito. A potência que circula entre a fonte e os componentes armazenadores de energia aumenta a magnitude da corrente total sem contribuir para o trabalho real (DIXON *et al.*, 2005). Este aumento da corrente tem um impacto direto nas perdas de energia, principalmente pelo efeito Joule, dado que são calculadas por $P_{\text{perdas}} = I^2R$, elevando-as substancialmente e reduzindo a eficiência geral do sistema (DIXON *et al.*, 2005) (POTTER *et al.*, 2023).

Essa circulação de corrente excessiva pode provocar também quedas de tensão adicionais nos componentes da rede. Em casos extremos, a falta de suporte reativo local pode levar a quedas de tensão que comprometem a estabilidade da rede, aumentando o risco de colapso de tensão e *blackouts* generalizados (PRASAI, 2011) (DIXON *et al.*, 2005).

Outro problema relacionado com a alta circulação de potência reativa é o baixo fator de potência, que indica uma utilização ineficiente do sistema elétrico. Instalações industriais e comerciais com FP inferior aos limites regulatórios estão sujeitas a consideráveis multas das concessionárias, que visam cobrir os custos adicionais de infraestrutura e de perdas associadas ao fornecimento de energia reativa (WOLGAST; FERENZ; NIESSE, 2022). Além disso, a instalação opera com um custo de oportunidade perdido, uma vez que, se a energia reativa fosse compensada localmente, liberaria capacidade para a geração ou

consumo de mais energia ativa (POTTER *et al.*, 2023).

3.4 TECNOLOGIAS DE COMPENSAÇÃO DE POTÊNCIA REATIVA

Conforme apresentado anteriormente, a compensação de reativos é essencial para a estabilidade e eficiência dos sistemas elétricos. Atualmente, as tecnologias para esta finalidade se dividem em duas categorias principais: os compensadores estáticos e os dinâmicos (PRASAI, 2011). Essas tecnologias divergem entre si em aspectos como robustez, custo, tempo de resposta e capacidade de controle contínuo. Suas características serão apresentadas nos tópicos que se seguem.

3.4.1 Compensadores Estáticos

Os compensadores estáticos representam as soluções de menor custo para compensação de potência reativa na rede, devido à sua simplicidade construtiva e operacional. Estes equipamentos são componentes fundamentais no planejamento de sistemas de transmissão e distribuição, sendo normalmente incorporados aos custos de investimento em infraestrutura. Contudo, as soluções estáticas são incapazes de compensar a natureza dinâmica crescente da rede de distribuição, causada pelas rápidas mudanças no fluxo de potência produzidas pelas novas fontes e cargas (PRASAI, 2011).

3.4.1.1 Bancos de Capacitores em Derivação

Os bancos de capacitores em derivação são instalados em locais estratégicos onde se requer compensação de potência reativa capacitiva. Contudo, essa tecnologia é particularmente vulnerável durante contingências: quando a tensão da rede sofre um afundamento e a demanda por suporte reativo aumenta, a capacidade de fornecimento dos capacitores diminui significativamente. Além disso, sua natureza estática impede que acompanhem as flutuações dinâmicas das cargas, resultando em momentos de supercompensação e subcompensação. Outra limitação relevante se refere aos fenômenos de ressonância, que podem ser excitados por distúrbios na rede, e à potencial amplificação de harmônicos já presentes no sistema (PRASAI, 2011).

3.4.2 Compensadores Dinâmicos

Os compensadores dinâmicos, baseados em conversores estáticos, oferecem resposta ultrarrápida e controle contínuo da potência reativa, sendo capazes de mitigar flutuações de tensão e melhorar a estabilidade do sistema em tempo real. Entretanto, apresentam custo mais elevado, o que pode limitar sua implementação (DIXON *et al.*, 2005) (PRASAI, 2011).

3.4.2.1 Compensadores Baseados em Tiristores

Os compensadores estáticos de potência reativa (SVCs) implementados com tiristores representam uma evolução significativa em relação aos métodos tradicionais de compensação. Entre as topologias mais utilizadas, destacam-se o reator controlado por tiristor (TCR) e o capacitor chaveado por tiristor (TSC).

No TCR, a potência reativa absorvida é controlada continuamente através do ajuste do ângulo de disparo dos tiristores entre 90° e 180°, permitindo uma variação suave da corrente no reator. Entretanto, esta técnica introduz distorções harmônicas significativas na rede, exigindo o uso de filtros passivos ou configurações especiais como arranjos de 12 pulsos para mitigar harmônicos de baixa ordem (DIXON *et al.*, 2005) (PRASAI, 2011).

O TSC, por sua vez, opera através do chaveamento seletivo de bancos de capacitores, proporcionando compensação em degraus sem geração de harmônicos. Uma evolução desta topologia emprega diodos em configuração binária, permitindo um controle mais contínuo da potência reativa injetada com conexão e desconexão suaves, minimizando correntes de partida e distorções (DIXON *et al.*, 2005) (PRASAI, 2011).

Para combinar as vantagens de ambas as técnicas, surgiram os compensadores híbridos TSC-TCR, que proporcionam controle contínuo sobre uma ampla faixa de operação, mantendo baixos níveis de distorção harmônica, uma vez que o TCR opera apenas para ajustar finamente a compensação fornecida pelos bancos de capacitores chaveados (DIXON *et al.*, 2005) (PRASAI, 2011).

3.4.2.2 Compensadores Série Controlados por Tiristores

Para aplicações em compensação série, o compensador série controlado por tiristor (TCSC) é utilizado. Essa tecnologia permite o controle da reatância da linha de transmissão através de um banco de capacitor fixo em paralelo com um reator controlado por tiristores. O TCSC oferece duas funcionalidades principais: fornecer reatância capacitiva variável em regime permanente para melhorar a estabilidade do sistema e apresentar impedância indutiva para frequências subsíncronas (DIXON *et al.*, 2005) (PRASAI, 2011).

3.4.2.3 Compensadores Baseados em Conversores Auto-Comutados

O avanço da tecnologia dos semicondutores de potência de comutação forçada permitiu o desenvolvimento de compensadores mais versáteis e com melhor desempenho dinâmico. O compensador síncrono estático (STATCOM), implementado com conversores fonte de tensão (VSC), opera segundo um princípio análogo ao de um condensador síncrono, porém sem partes móveis. Através do controle da amplitude da tensão de saída do conversor em relação à tensão da rede, o STATCOM pode injetar ou absorver potência reativa de forma contínua e rápida (DIXON *et al.*, 2005) (PRASAI, 2011).

Para aplicações em série, o compensador série síncrono estático (SSSC) injeta uma tensão em quadratura com a corrente da linha, funcionando como um capacitor série controlável. A principal vantagem em relação aos capacitores série convencionais é a capacidade de controlar a magnitude da tensão injetada independentemente da corrente de linha (DIXON *et al.*, 2005) (PRASAI, 2011).

3.4.2.4 Limitações dos Métodos Tradicionais frente aos Novos Desafios

A transição para uma matriz energética descentralizada introduz novos desafios. Em redes com alta penetração de geração distribuída, os fluxos de potência reversos e a variabilidade da geração podem intensificar flutuações, exigindo uma regulação de tensão mais rápida e precisa (POTTER *et al.*, 2023). Os métodos tradicionais de compensação (como bancos de capacitores fixos) tornam-se ineficazes para lidar com a variabilidade e a reversão dos fluxos de potência causados pela geração solar e eólica (POTTER *et al.*, 2023).

3.5 CONCLUSÃO

O presente capítulo evidencia que a compensação de reativos permanece como um elemento fundamental para a estabilidade e eficiência dos sistemas elétricos. No entanto, os desafios contemporâneos, marcados pela crescente penetração de fontes intermitentes, pela complexidade dos fluxos bidirecionais de potência e pela necessidade de regulação extremamente rápida, exigem soluções que transcendam as capacidades dos compensadores tradicionais. É neste contexto que o presente trabalho se fundamenta, buscando apresentar uma solução robusta e eficiente para a compensação de reativos.

4 ESTUDO DO CONVERSOR

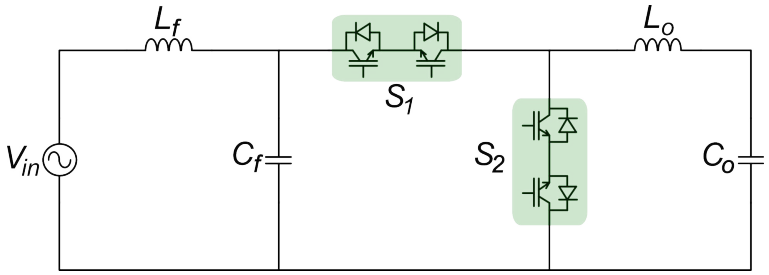
4.1 INTRODUÇÃO

Este capítulo apresenta a topologia e a análise teórica do conversor CA-CA direto para compensação de potência reativa no transformador híbrido. Inicialmente, descreve-se a estrutura do conversor e detalham-se as etapas de operação sob modulação PWM. Em seguida, derivam-se as equações fundamentais do sistema, incluindo ganho estático, correntes de entrada e saída, potência reativa gerada e o conceito de capacitância equivalente variável. Por fim, estabelecem-se os critérios para dimensionamento dos componentes passivos e determinação dos esforços nos interruptores.

4.2 ESTRUTURA TOPOLÓGICA DO CONVERSOR

Para realizar a compensação de potência reativa aplicada ao transformador híbrido, foi adotado o conversor CA-CA direto em frequência apresentado na Figura 6. O conversor é composto por dois pares LC, sendo L_f e C_f componentes do filtro de entrada, e L_o e C_o componentes particulares que atuam não como filtro, mas na geração da potência reativa para compensação, cujo funcionamento será abordado nas próximas seções.

Figura 6 – Topologia do conversor CA-CA para compensação de reativos



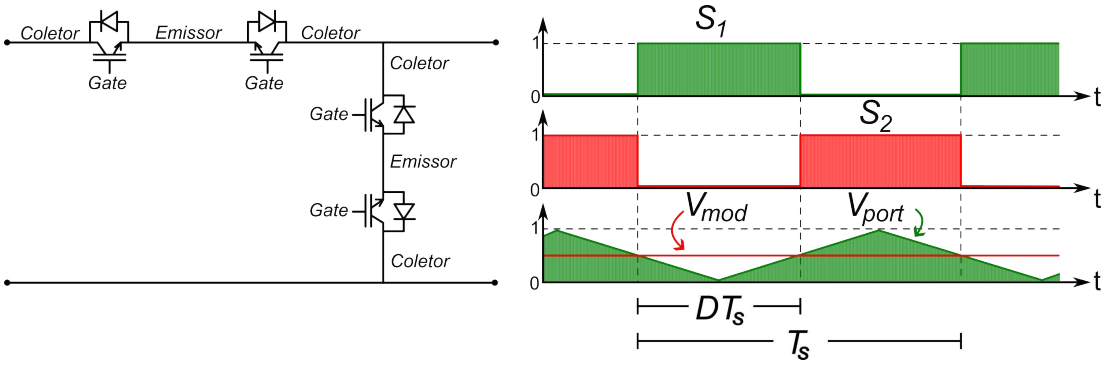
Fonte: Autora, 2025.

O conversor é composto por dois interruptores bidirecionais, S_1 e S_2, que comutam em alta frequência, implementados com semicondutores em configuração antissérie (Figura 7a). A modulação aplicada para o controle da comutação é a Modulação por Largura de Pulso (PWM) de dois níveis, na qual o comando de cada chave é complementar à outra (Figura 7b).

Essa modulação PWM permite que a frequência de comutação seja fixa, fato que auxilia e simplifica o projeto dos elementos do conversor (PETRY, 2020). Para implementação é necessário realizar a comparação de dois sinais essenciais: o sinal da moduladora e o sinal da portadora. A portadora fornece um sinal de alta frequência, com forma de onda dente-de-serra ou triangular. A frequência da portadora é a própria frequência de operação do conversor. A moduladora, nesta aplicação, é um sinal contínuo que representa

a razão cíclica do conversor (PETRY, 2020). Na Figura 7b estão representados o sinal da portadora e da moduladora. A portadora possui um sinal com amplitude de 0 a 1; toda vez que o sinal da portadora se iguala ao sinal da moduladora, ocorre a troca de estado dos sinais de comando S_1 e S_2.

Figura 7 – Caracterização dos interruptores: a) arranjo dos componentes semicondutores e b) modulação PWM de dois níveis



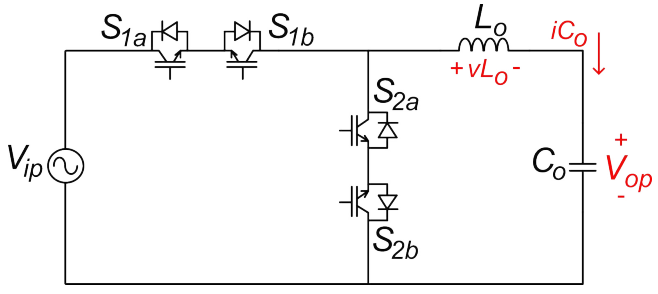
Fonte: Autora, 2025.

4.3 ANÁLISE QUALITATIVA SIMPLIFICADA

Para a análise qualitativa do conversor CA-CA, pressupõe-se que todos os semicondutores sejam ideais, que o filtro de entrada não interfira na dinâmica do filtro de saída, bem como que a capacitância e indutância de saída sejam suficientemente grandes para que as variações de tensão sobre o capacitor e de corrente sobre o indutor possam ser negligenciadas. Considera-se também que o conversor esteja operando em regime permanente.

Com base nessas premissas, obtém-se o circuito simplificado do conversor apresentado na Figura 8, o qual é derivado de um conversor Buck bidirecional. Este circuito serve como base para a análise das etapas de operação e o cálculo dos esforços nos semicondutores.

Figura 8 – Circuito simplificado: conversor CA-CA para compensação de reativos

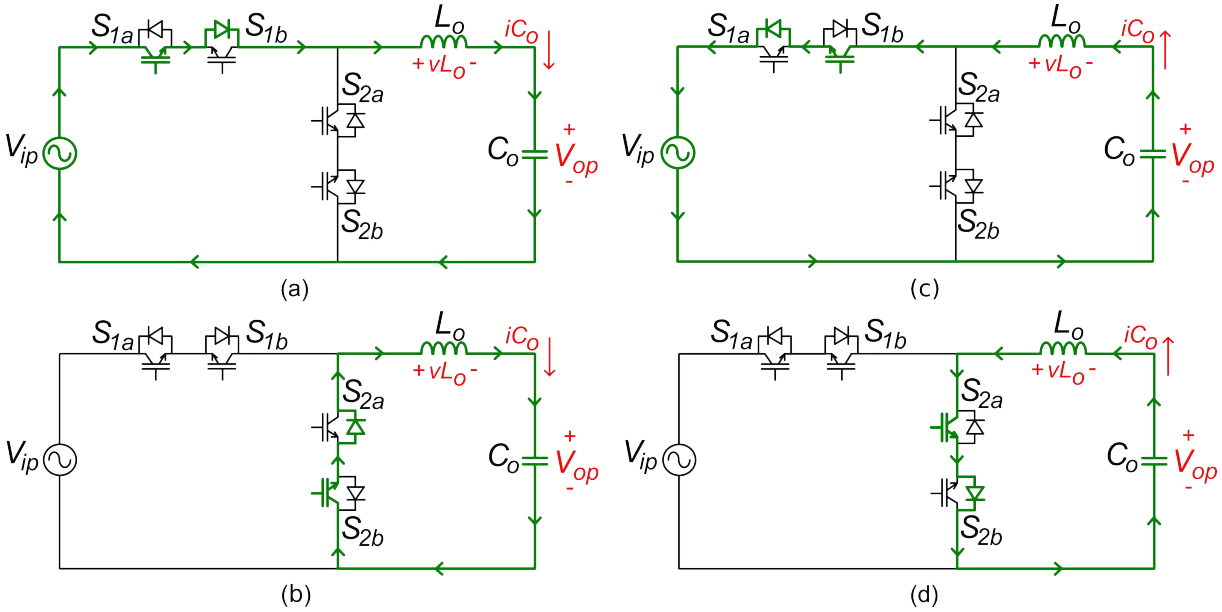


Fonte: Autora, 2025.

4.4 ETAPAS DE OPERAÇÃO

Com base no circuito simplificado apresentado na Figura 9, é possível analisar o comportamento do conversor ao longo de um período de comutação.

Figura 9 – Etapas de operação do circuito simplificado do conversor CA-CA para compensação de reativos



Fonte: Autora, 2025.

4.4.1 Primeira etapa de operação: semiciclo positivo

Nesta etapa, que corresponde ao intervalo de 0 a DT_s, os interruptores S_{1a} e S_{1b} encontram-se conduzindo, conforme ilustrado na Figura 9a. Dessa forma, a corrente de entrada circula através do canal do IGBT em S_{1a}, pelo diodo de roda livre do IGBT em S_{1b}, e pelo par LC de saída, promovendo a magnetização do indutor e o carregamento do capacitor.

Aplicando a Lei de Kirchhoff das Tensões (LKT), segundo a qual a soma algébrica de todas as tensões em uma malha fechada é nula (ALEXANDER; SADIKU, 2013), obtém-se a equação para a malha de entrada:

$$V_{ip} - v_{Lo} - V_{op} = 0. \tag{16}$$

Isolando v_{Lo} em (16), obtém-se a equação (17), referente à tensão instantânea no indutor. Com base na relação fundamental corrente-tensão do capacitor (ALEXANDER; SADIKU, 2013), determina-se (18), que descreve a corrente instantânea no capacitor.

$$v_{Lo} = V_{ip} - V_{op} \tag{17}$$

$$i_{Co} = C_o \frac{dV_{op}}{dt} \tag{18}$$

4.4.2 Segunda etapa de operação: semiciclo positivo

Para essa etapa, que corresponde ao intervalo de 0 a $(1 - D)T_s$, os interruptores S_{2a} e S_{2b} encontram-se conduzindo, conforme ilustrado na Figura 9b. Com isso, a fonte de entrada fica isolada do restante do circuito, fazendo com que a tensão no indutor passe a não sofrer influência da fonte. Analisando o circuito de forma análoga à etapa anterior, obtém-se a relação algébrica da nova malha:

$$-v_{Lo} - V_{op} = 0. \tag{19}$$

Isolando v_{Lo} em (19), determina-se a equação para a tensão instantânea no indutor em (20).

$$v_{Lo} = -V_{op} \tag{20}$$

Da mesma forma que na etapa anterior, determina-se a corrente instantânea no capacitor em (21).

$$i_{Co} = C_o \frac{dV_{op}}{dt} \tag{21}$$

4.4.3 Terceira etapa de operação: semiciclo negativo

Esta etapa é simétrica à primeira etapa, correspondendo igualmente ao intervalo de 0 a DT_s, com os interruptores S_{1a} e S_{1b} conduzindo, conforme ilustrado na Figura 9c. Embora ocorra uma inversão no sentido do fluxo de corrente, evidenciada pela troca de condução nos canais dos IGBTs, o comportamento do circuito mantém-se inalterado. Nesta configuração, a corrente de entrada circula pelo par LC de saída através do canal do IGBT em S_{1b} e pelo diodo de roda livre do IGBT em S_{1a}, promovendo a magnetização do indutor e o carregamento do capacitor de forma idêntica à primeira etapa. Dessa forma, as equações que descrevem o comportamento do circuito são as mesmas obtidas na primeira etapa.

4.4.4 Quarta etapa de operação: semiciclo negativo

Esta etapa é simétrica à segunda etapa e também apresenta uma inversão no sentido do fluxo de corrente, conforme evidenciado na Figura 9d, contudo, mantendo inalterado o comportamento do circuito. Por essa razão, as equações que descrevem o comportamento do circuito são as mesmas obtidas na segunda etapa.

4.5 DETERMINAÇÃO DO GANHO ESTÁTICO E EQUACIONAMENTO DAS CORRENTES DO CIRCUITO

4.5.1 Determinação do Ganho Estático

Com base na análise das etapas de operação e aplicando o princípio do balanço volt-segundo do indutor, segundo o qual a variação líquida da corrente no indutor em um período de comutação deve ser zero, implicando que a integral da tensão no indutor ao longo desse mesmo período é nula (ERICKSON; MAKSIMOVIĆ, 2020). Estabelecendo uma condição de equilíbrio para a operação em regime permanente em conversores chaveados, conforme apresentado em (22).

$$\langle v_L \rangle = \frac{1}{T_s} \int_0^{T_s} v_L(t) dt = 0 \tag{22}$$

Aplicando este conceito ao indutor de saída, obtém-se a equação em (23).

$$\langle v_{Lo} \rangle = \frac{1}{T_s} \left[\int_0^{DT_s} (V_{ip} - V_{op}) dt + \int_{DT_s}^{(1-D)T_s} (-V_{op}) dt \right] = 0 \tag{23}$$

A resolução da integral resulta em (24).

$$\frac{1}{T_s} \left[(V_{ip} - V_{op}) DT_s + (-V_{op})(1-D)T_s \right] = 0 \tag{24}$$

Simplificando a expressão anterior, determina-se o ganho estático em (25), que é idêntico ao dos conversores *Buck* tradicionais.

$$D = \frac{V_{op}}{V_{ip}} \tag{25}$$

4.5.2 Determinação das Correntes do Circuito

4.5.2.1 Corrente de Saída

A partir da análise das etapas de operação, em particular das equações (18) e (21) em regime permanente senoidal, obtem-se a representação no domínio fasorial, conforme (26).

$$I_{Co} = C_o \cdot j\omega V_{op} \tag{26}$$

Substituindo C_o pela reatância capacitiva, obtém-se (27).

$$I_{Co} = j \frac{V_{op}}{X_{Co}} \tag{27}$$

Cujo módulo pode ser aproximado para (28).

$$i_{Co} = \frac{V_{op}}{X_{Co}} \tag{28}$$

Como $i_{Co} = I_{op}$, representa-se a corrente de pico de saída em (29).

$$I_{op} = \frac{V_{op}}{X_{Co}} \tag{29}$$

Essa expressão pode ser reescrita em função da tensão de entrada utilizando a relação do ganho estático $V_{op} = V_{ip} \cdot D$, resultando em (30):

$$I_{op} = \frac{V_{ip} \cdot D}{X_{Co}} \tag{30}$$

4.5.2.2 Corrente de Entrada

A corrente de entrada pode ser determinada com base no princípio da conservação da energia, o qual estabelece que a soma algébrica das potências no circuito, em qualquer instante de tempo, deve ser nula (ALEXANDER; SADIKU, 2013). Essa premissa permite concluir que a potência de entrada equivale à potência de saída para circuitos ideais sem perdas:

$$P_{in} = P_{out}. \tag{31}$$

Substituindo (31) pelo produto entre tensão e corrente, conforme a lei da potência elétrica, determina-se:

$$V_{ip} \cdot I_{ip} = V_{op} \cdot I_{op}. \tag{32}$$

Isolando I_{ip} e substituindo V_{op} pela equação do ganho estático (25), em que $V_{op} = V_{ip} \cdot D$ e I_{op} pela equação (29), obtém-se a equação para corrente de entrada em (158).

$$I_{ip} = \frac{V_{ip} \cdot D^2}{X_{Co}} \tag{33}$$

4.6 EQUACIONAMENTO DA POTÊNCIA REATIVA E DOS PARES LC DO SISTEMA

Os componentes LC de saída devem ser equacionados considerando sua funcionalidade no sistema, não devendo ser tratados como um filtro convencional. Em virtude da aplicação do conversor como compensador reativo, é fundamental que o circuito apresente o capacitor de saída C_o como uma impedância predominantemente capacitiva. Para isso,

a reatância capacitiva X_C deve ser significativamente maior que a reatância indutiva X_L, conforme representado em (34):

$$X_C \gg X_L \tag{34}$$

em que:

- $X_C = \dfrac{1}{\omega C}$ é a reatância capacitiva,
- $X_L = \omega L$ é a reatância indutiva.

Além disso, o indutor ideal armazena energia em seu campo magnético na forma de potência reativa, uma vez que não dissipa potência ativa (ALEXANDER; SADIKU, 2013). Essa potência reativa pode ser equacionada conforme expresso em (35).

$$Q_L = V_L \cdot I_L \cdot \sin(\theta) = I_L^2 \cdot X_L \tag{35}$$

Substituindo X_L por ωL em (35), obtém-se (36).

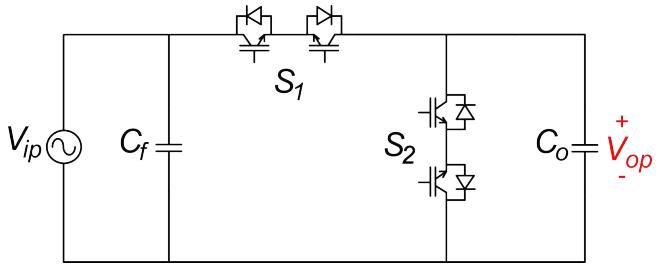
$$Q_L = I_L^2 \cdot \omega \cdot L \tag{36}$$

Conforme (36), a potência reativa consumida pelo indutor é diretamente proporcional à sua indutância. Portanto, para que a compensação de reativos seja eficaz, o indutor deve ser dimensionado de forma que sua potência reativa seja significativamente menor que a potência reativa gerada pelo capacitor C_o.

4.6.1 Equacionamento da Capacitância Equivalente Variável e da Potência Reativa do Conversor

Considerando que o capacitor do filtro de entrada, assim como a componente capacitiva de saída, respeitam a condição $X_C \gg X_L$, pode-se representar o conversor conforme a Figura 10.

Figura 10 – Conversor simplificado: predominância capacitiva



Fonte: Autora, 2025.

Para análise do comportamento reativo na entrada do conversor, o capacitor de saída C_o foi refletido para o lado da entrada através da relação de transformação de impedância característica dos conversores CC-CC. Considerando o princípio da conservação de energia, o qual determina que, se na saída a energia armazenada no capacitor é dada por (37).

$$E_{Co} = \frac{1}{2} \cdot C_o \cdot V_{op}^2 \tag{37}$$

então, na entrada, o capacitor equivalente $C_{o'}$ estará armazenando a mesma energia, conforme (38).

$$E_{Co'} = \frac{1}{2} \cdot C_{o'} \cdot V_{ip}^2 \tag{38}$$

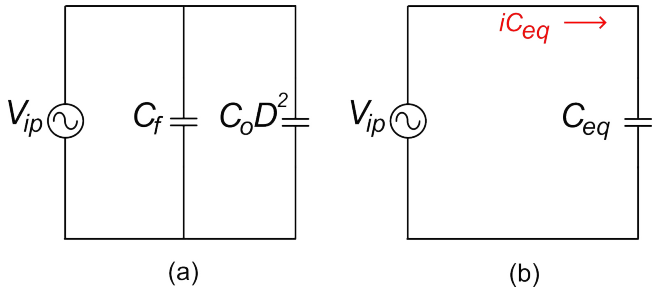
Como $E_{Co} = E_{Co'}$, tem-se que:

$$\frac{1}{2} \cdot C_o \cdot V_{op}^2 = \frac{1}{2} \cdot C_{o'} \cdot V_{ip}^2. \tag{39}$$

Substituindo em (39) a relação do ganho estático $V_{op} = DV_{ip}$, obtém-se a equação (40) do capacitor equivalente na entrada, conforme representado na Figura 11a.

$$C_{o'} = C_o \cdot D^2 \tag{40}$$

Figura 11 – Circuito equivalente do conversor simplificado



Fonte: Autora, 2025.

Como o circuito apresenta dois capacitores em paralelo, estes podem ser representados por um capacitor equivalente (Figura 11b), cujo valor é dado por (41).

$$C_{eq} = C_f + C_{o'} = C_f + C_o \cdot D^2 \tag{41}$$

Analisando o circuito da Figura 11b, determina-se que a tensão sobre C_{eq} é a própria tensão de entrada (42), assim como, que a corrente que circula pelo circuito pode ser determinada por (43).

$$V_{C_{eq}} = V_{ip} \tag{42}$$

$$i_{C_{eq}} = C_{eq} \cdot \frac{dV_{C_{eq}}}{dt} \tag{43}$$

Esta expressão pode ser convertida para o domínio fasorial e, mediante simplificação, resulta em (44).

$$I_{C_{eq}} = \frac{V_{ip}}{X_{C_{eq}}} \tag{44}$$

Que por sua vez, pode ser simplificada para (45).

$$I_{C_{eq}} = V_{ip} \cdot \omega \cdot C_{eq} \tag{45}$$

Considerando a equação da potência reativa apresentada em (11), substituindo por (42) e (45), obtém-se (46).

$$Q = \frac{1}{2}(V_{ip} \cdot V_{ip} \cdot \omega \cdot C_{eq} \cdot \sin\phi) \tag{46}$$

Como a carga, por aproximação, é puramente capacitiva, o ângulo entre tensão e corrente é igual a 90° (ALEXANDER; SADIKU, 2013), resultando em $\sin(90°) = 1$. Com isso, a equação que representa a potência reativa do circuito é dada por (47).

$$Q = \frac{1}{2} \cdot V_{ip}^2 \cdot \omega \cdot C_{eq} \tag{47}$$

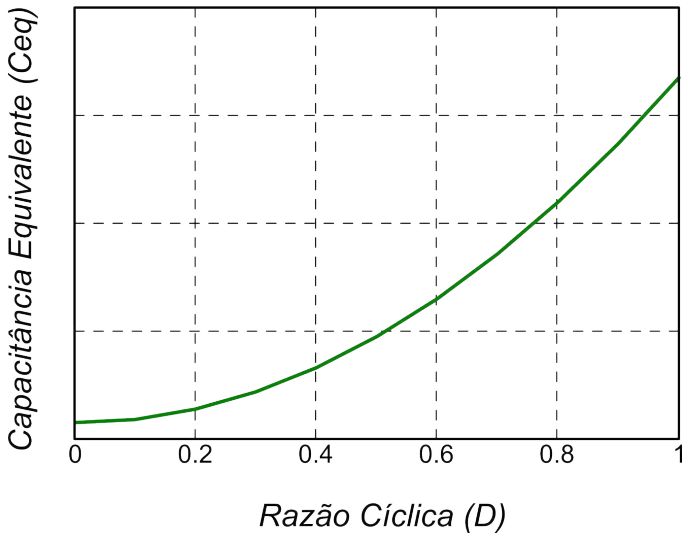
ou, em sua forma expandida, conforme a equação (48).

$$Q = \frac{1}{2} \cdot V_{ip}^2 \cdot \omega \cdot (C_f + C_o \cdot D^2) \tag{48}$$

A equação (48) evidencia que a potência reativa fornecida pelo conversor varia diretamente com a razão cíclica, uma vez que o capacitor equivalente varia com a variação de D. Nota-se que mesmo para razão cíclica nula, o conversor ainda fornece potência reativa devido à presença do capacitor do filtro de entrada C_f e por essa razão o dimensionamento do mesmo deve ser otimizado.

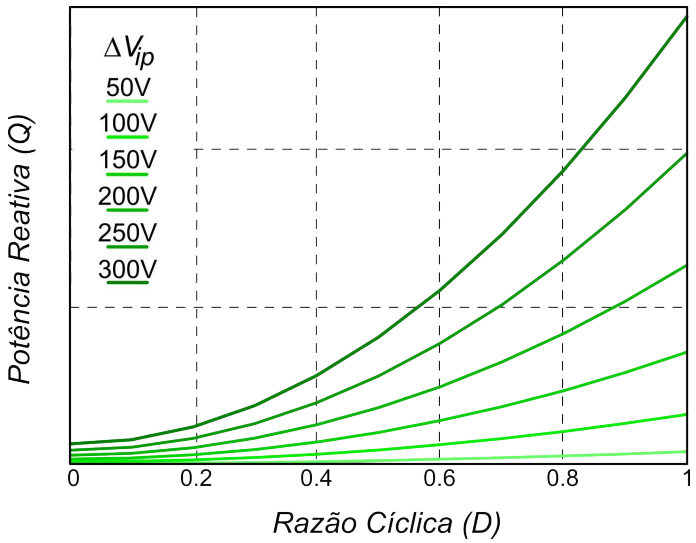
Na Figura 12 está representado o gráfico da dinâmica da variação da capacitância equivalente a partir da variação da razão cíclica. Na Figura 13, verifica-se a dinâmica da geração da potência reativa com a variação da razão cíclica, para diferentes tensões de entrada de pico.

Figura 12 – Gráfico: dinâmica da capacitância equivalente variável



Fonte: Autora, 2025.

Figura 13 – Gráfico: dinâmica da variação de geração de potência reativa



Fonte: Autora, 2025.

4.6.2 Equacionamento dos Capacitores do Sistema

O equacionamento do capacitor de saída pode ser obtido a partir da equação (48). Considerando que a potência reativa nominal é um parâmetro predefinido de projeto, é possível isolar C_{eq} na equação, conforme expresso em (49).

$$C_{eq} = \frac{Q_{nom}}{\frac{1}{2} \cdot V_{ip}^2 \cdot \omega} \tag{49}$$

Uma vez que $C_{eq} = C_f + C_o \cdot D^2$ e C_f é um componente do filtro de entrada, este deve satisfazer a condição de ser significativamente menor que C_o, de modo a não comprometer o

desempenho do conversor. Gupta e Singh (2014) empregam em sua aplicação um capacitor até 100 vezes menor. Dessa forma, pode-se substituir C_f pela relação expressa em (50).

$$C_f = \frac{C_o}{x} \tag{50}$$

em que x representa o fator de proporcionalidade entre C_o e C_f. Assim, determina-se a equação para C_o conforme apresentado em (51).

$$C_o = \frac{C_{eq}}{\frac{1}{x} + D^2} \tag{51}$$

4.6.3 Equacionamento do Indutor de Saída

O equacionamento do indutor de saída foi realizado mediante análise das etapas de operação, utilizando-se do módulo das equações (17) e (20) e considerando que v_{Lo} pode ser representado por $L_o \frac{di_{Lo}}{dt}$, obtendo-se (52).

$$L_o \frac{di_{Lo}}{dt} = V_{op} \tag{52}$$

Considerando que a corrente no indutor varia linearmente durante cada subintervalo de comutação, admite-se a aproximação em (53).

$$\frac{di_{Lo}}{dt} \approx \frac{\Delta i_{Lo}}{\Delta t} \tag{53}$$

Substituindo (53) em (52), resulta em (54).

$$L_o \frac{\Delta i_{Lo}}{\Delta t} = V_{op} \tag{54}$$

Isolando L_o em (54), determina-se (55).

$$L_o = \frac{V_{op} \cdot \Delta t}{\Delta i_{Lo}} \tag{55}$$

Substituindo Δt pelo período de comutação analisado, obtém-se (56).

$$L_o = \frac{V_{op} \cdot (1 - D) \cdot T_s}{\Delta i_{Lo}} \tag{56}$$

Aplicando a relação com a frequência de chaveamento, chega-se a (57).

$$L_o = \frac{V_{op} \cdot (1 - D)}{\Delta i_{Lo} \cdot f_s} \tag{57}$$

4.6.4 Equacionamento do Indutor do Filtro de Entrada

O indutor do filtro de entrada foi definido com base na equação da frequência de corte apresentada em (58).

$$f_c = \frac{1}{2\pi \cdot \sqrt{L_f \cdot C_f}} \tag{58}$$

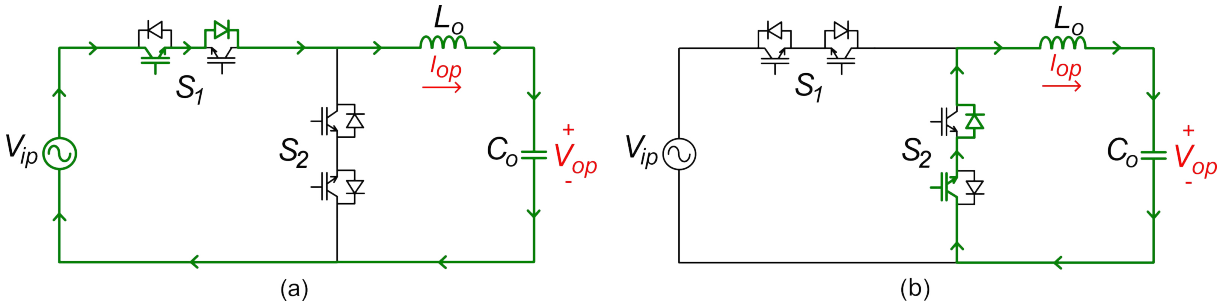
Como C_f é um componente previamente calculado, isola-se L_f e define-se uma frequência de corte adequada para a atuação do filtro. A equação para determinação do indutor é apresentada em (59).

$$L_f = \frac{1}{4\pi^2 \cdot f_c^2 \cdot C_f} \tag{59}$$

4.7 ESFORÇOS NOS INTERRUPTORES

A determinação dos esforços nos interruptores é essencial para o dimensionamento adequado dos semicondutores em conversores de potência. Para tanto, analisam-se as etapas de operação do semiciclo positivo, conforme representado na Figura 14, determinando-se os valores máximos de tensão e corrente que estes componentes deverão suportar. A partir desses valores, viabiliza-se a determinação das correntes média e eficaz, permitindo o estudo das perdas no sistema. A análise não é estendida para o semiciclo negativo, uma vez que, previamente, verificou-se o comportamento simétrico do circuito. Considera-se que os componentes são ideais, aplicados a uma operação igualmente idealizada.

Figura 14 – Circuito para análise dos esforços nos interruptores



Fonte: Autora, 2025.

4.7.1 Primeira Etapa de Operação

Conforme está representado na Figura 14a, a corrente que circula pelo interruptor S_1 é igual à corrente que circula pelo indutor de saída, correspondendo à própria corrente de saída de pico, conforme estabelecido em (60).

$$I_{S1} = I_{Lo} = I_{op} \tag{60}$$

Com S_2 em estado aberto, o circuito apresenta impedância infinita neste ramo, resultando em corrente nula conforme (61).

$$I_{S2} = 0 \tag{61}$$

Para a análise das tensões, como o interruptor S_1 está no estado fechado, representando uma condição de curto-circuito ideal com resistência nula, a tensão sobre seus terminais é nula, conforme definido em (62).

$$V_{S1} = 0 \tag{62}$$

Por outro lado, o interruptor S_2 em estado aberto possui sobre seus terminais a tensão de pico da fonte de entrada, conforme estabelecido em (63).

$$V_{S2} = V_{ip} \tag{63}$$

4.7.2 Segunda Etapa de Operação

Esta etapa apresenta operação complementar à primeira, com os estados dos interruptores invertidos. Conforme representado na Figura 14b, a corrente que circula pelo interruptor S_2 é igual à corrente que circula pelo indutor de saída, correspondendo à própria corrente de saída de pico, conforme estabelecido em (64).

$$I_{S2} = I_{Lo} = I_{op} \tag{64}$$

Com S_1 em estado aberto, a corrente é nula conforme (65).

$$I_{S1} = 0 \tag{65}$$

Para a análise das tensões, como o interruptor S_2 está fechado, a tensão sobre seus terminais é nula, conforme (66).

$$V_{S2} = 0 \tag{66}$$

Assim como, o interruptor S_1 estando aberto possui sobre seus terminais a tensão de pico da fonte de entrada, representado em (67).

$$V_{S1} = V_{ip} \tag{67}$$

4.7.3 Definição da Corrente Média nos Interruptores

Em virtude do comportamento simétrico e complementar das correntes nos interruptores, os dispositivos S_1 e S_2 serão considerados em conjunto e representados simplesmente por S para as análises subsequentes.

4.7.3.1 Período de Chaveamento

Para determinar o valor médio da corrente nos interruptores do conversor, durante um período de chaveamento T_S, considera-se a expressão (68).

$$I_{S_med} = \frac{1}{T_S} \int_0^{DT_S} I_{op} \cdot dt \tag{68}$$

Uma vez que I_{op} não depende da variável temporal t, pode ser removida da integral, conforme (69).

$$I_{s_med} = \frac{I_{op}}{T_S} \int_0^{DT_S} dt \tag{69}$$

Resolvendo a integral de (69), obtêm-se (70).

$$I_{s_med} = \frac{I_{op}}{T_S} \cdot DT_S \tag{70}$$

Simplificando (70), determina-se a equação da corrente média para um período de chaveamento em (71).

$$I_{s_med} = D \cdot I_{op} \tag{71}$$

4.7.3.2 Período da Rede

Para determinar o valor médio da corrente no interruptor, durante um período da rede, considera-se a expressão (72).

$$I_{s_med_wt} = \frac{1}{2\pi} \int_{\frac{\pi}{2}}^{\pi+\frac{\pi}{2}} I_{op} \cdot D \cdot \sin\left(\omega t - \frac{\pi}{2}\right) d(\omega t) \tag{72}$$

Simplificando a expressão trigonométrica $\sin\left(\omega t - \frac{\pi}{2}\right) = -\cos(\omega t)$, obtém-se (73).

$$I_{s_med_wt} = \frac{I_{op} \cdot D}{2\pi} \int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} -\cos(\omega t) d(\omega t) \tag{73}$$

Resolvendo a integral de (73), obtêm-se (74).

$$I_{s_med_wt} = -\frac{I_{op} \cdot D}{2\pi} \left[\sin(\omega t)\right]_{\frac{\pi}{2}}^{\frac{3\pi}{2}} \tag{74}$$

Aplicando os limites de integração, tem-se (75).

$$I_{s_med_wt} = -\frac{I_{op} \cdot D}{2\pi} \left[\sin\left(\frac{3\pi}{2}\right) - \sin\left(\frac{\pi}{2}\right) \right] \tag{75}$$

Substituindo os valores $\sin\left(\frac{3\pi}{2}\right) = -1$ e $\sin\left(\frac{\pi}{2}\right) = 1$, obtém-se (76).

$$I_{s_med_wt} = -\frac{I_{op} \cdot D}{2\pi} \left[-1 - 1\right] = -\frac{I_{op} \cdot D}{2\pi} \cdot (-2) \tag{76}$$

Simplificando, determina-se a equação da corrente média para um período da rede em (77).

$$I_{s_med_wt} = \frac{I_{op} \cdot D}{\pi} \tag{77}$$

4.7.4 Definição da Corrente Eficaz nos Interruptores

4.7.4.1 Período de Chaveamento

Para determinar o valor eficaz da corrente nos interruptores do conversor, durante um período de chaveamento T_S, considera-se a expressão (78).

$$I_{S_RMS} = \sqrt{\frac{1}{T_S} \int_0^{DT_S} I_{op}^2 \cdot dt} \tag{78}$$

Uma vez que I_{op}^2 não depende da variável temporal t, pode ser removida da integral, conforme (79).

$$I_{s_RMS} = \sqrt{\frac{I_{op}^2}{T_S} \int_0^{DT_S} dt} \tag{79}$$

Resolvendo a integral de (79), obtêm-se (80).

$$I_{s_RMS} = \sqrt{\frac{I_{op}^2}{T_S} \cdot DT_S} \tag{80}$$

Simplificando (80), obtém-se (81).

$$I_{s_RMS} = \sqrt{I_{op}^2 \cdot D} \tag{81}$$

Extraindo a raiz quadrada, determina-se a equação da corrente eficaz para um período de chaveamento em (82).

$$I_{s_RMS} = I_{op} \cdot \sqrt{D} \tag{82}$$

4.7.4.2 Período da Rede

Para determinar o valor eficaz da corrente nos interruptores, durante um período da rede, considera-se a expressão (83).

$$I_{s_RMS_wt} = \sqrt{\frac{1}{2\pi}\int_{\frac{\pi}{2}}^{\pi+\frac{\pi}{2}} \left(I_{op}\cdot\sqrt{D}\cdot\sin\left(\omega t-\frac{\pi}{2}\right)\right)^2 d(\omega t)} \tag{83}$$

Simplificando a expressão trigonométrica $\sin\left(\omega t-\frac{\pi}{2}\right) = -\cos(\omega t)$, obtém-se (84).

$$I_{s_RMS_wt} = \sqrt{\frac{1}{2\pi}\int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} \left(-I_{op}\cdot\sqrt{D}\cdot\cos(\omega t)\right)^2 d(\omega t)} \tag{84}$$

Elevando o termo ao quadrado, tem-se (85).

$$I_{s_RMS_wt} = \sqrt{\frac{1}{2\pi}\int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} I_{op}^2\cdot D\cdot\cos^2(\omega t)d(\omega t)} \tag{85}$$

Colocando as constantes para fora da integral e da raiz, obtém-se (86).

$$I_{s_RMS_wt} = I_{op}\cdot\sqrt{D}\cdot\sqrt{\frac{1}{2\pi}\int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} \cos^2(\omega t)d(\omega t)} \tag{86}$$

Utilizando a identidade trigonométrica $\cos^2(\omega t) = \frac{1+\cos(2\omega t)}{2}$, obtém-se (87).

$$I_{s_RMS_wt} = I_{op}\cdot\sqrt{D}\cdot\sqrt{\frac{1}{2\pi}\int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} \frac{1+\cos(2\omega t)}{2}d(\omega t)} \tag{87}$$

Resolvendo a integral de (87), obtêm-se (88).

$$\int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} \frac{1+\cos(2\omega t)}{2}d(\omega t) = \frac{1}{2}\int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} 1d(\omega t) + \frac{1}{2}\int_{\frac{\pi}{2}}^{\frac{3\pi}{2}} \cos(2\omega t)d(\omega t) \tag{88}$$

Calculando cada termo separadamente e fazendo as devidas substituições, tem-se (89).

$$I_{s_RMS_wt} = I_{op}\cdot\sqrt{D}\cdot\sqrt{\frac{1}{2\pi}\cdot\frac{\pi}{2}} = I_{op}\cdot\sqrt{D}\cdot\sqrt{\frac{1}{4}} \tag{89}$$

Simplificando (89), determina-se a equação da corrente eficaz para um período da rede em (90).

$$I_{s_RMS_wt} = \frac{I_{op}\cdot\sqrt{D}}{2} \tag{90}$$

4.8 CONCLUSÃO

Este capítulo apresentou a análise completa do conversor CA-CA direto para compensação de potência reativa. A principal contribuição consiste na modelagem da potência reativa controlável, cuja fundamentação teórica está baseada no conceito de capacitância equivalente variável $C_{eq} = C_f + C_o \cdot D^2$. Esta relação estabelece a dependência direta entre a razão cíclica D e a potência reativa fornecida, permitindo o ajuste dinâmico da compensação. Os fundamentos teóricos desenvolvidos fornecem a base analítica necessária para a implementação prática do conversor, que será validada nos capítulos subsequentes através de simulações e resultados experimentais.

5 DIMENSIONAMENTO E PROJETO DO SISTEMA

5.1 INTRODUÇÃO

Este capítulo apresenta o projeto detalhado do conversor CA-CA para compensação de potência reativa, estabelecendo os parâmetros de operação nominal do protótipo experimental. A metodologia de projeto abrange desde o dimensionamento teórico dos componentes passivos e semicondutores até a validação por simulação, considerando as particularidades inerentes à topologia de conversor bidirecional com interruptores em antissérie. Adicionalmente, são abordados os aspectos práticos de implementação, incluindo a seleção de circuitos auxiliares fundamentais para a operação robusta do conversor em condições reais.

A Tabela 1 apresenta os parâmetros nominais adotados para o dimensionamento do conversor.

Tabela 1 – Parâmetros nominais do conversor CA-CA

Parâmetro	**Valor**
Tensão de entrada (pico)	311 V
Frequência de chaveamento	20 kHz
Razão cíclica máxima	0,8
Razão cíclica mínima	0,2
Potência aparente nominal do transformador	2 kVA
Potência nominal do conversor	2 kVAR

Fonte: Autora, 2025.

A adoção dos limites $D_{max} = 0,8$ e $D_{min} = 0,2$ visa assegurar a operação do conversor em uma região de comportamento conhecido e estável. A extensão da operação para toda a faixa teórica (0 a 100%) não foi contemplada neste trabalho, pois demandaria investigações complementares, incluindo análises teóricas e experimentais adicionais para garantir o correto funcionamento do conversor em condições extremas.

5.2 ESPECIFICAÇÃO DOS PARÂMETROS E COMPONENTES DO CONVERSOR

5.2.1 Definição da Potência Reativa Nominal

Para a definição da potência reativa nominal do conversor, considera-se o cenário crítico de operação, no qual o sistema deve compensar 100% da potência reativa disponível no transformador híbrido, sob condição de potência ativa nula. A partir da equação (13), representada em (91), obtém-se (92).

$$Q = \sqrt{S^2 - P^2} \tag{91}$$

$$Q = \sqrt{0^2 + (2 \times 10^3)^2} \tag{92}$$

A resolução desta equação determina que a potência reativa nominal equivale à própria potência aparente do transformador híbrido (93).

$$Q_{nom} = 2\,\text{kVAR} \tag{93}$$

5.2.2 Dimensionamento da Capacitância Equivalente e dos Capacitores do Circuito

Com o valor da potência reativa definido, procede-se com o cálculo da capacitância equivalente C_{eq} por meio da equação (49), representada em (94), em que $\omega = 2\pi f_r$ é a frequência angular da rede elétrica, com $f_r = 60\,\text{Hz}$.

$$C_{eq} = \frac{Q_{nom}}{\frac{1}{2} \cdot V_{ip}^2 \cdot \omega} \tag{94}$$

$$C_{eq} = \frac{2 \times 10^3}{\frac{311^2}{2} \cdot 2\pi \cdot 60} \tag{95}$$

A resolução da equação (95) determina a capacitância equivalente do sistema (96).

$$C_{eq} = 109,7\ \mu\text{F} \tag{96}$$

Este valor viabiliza a seleção dos capacitores do filtro de entrada C_f e de saída C_o, conforme as equações (51) e (50). Embora a literatura relate o uso de uma relação de 100 vezes entre C_o e C_f (GUPTA; SINGH, 2014), adotou-se inicialmente C_f com valor 10 vezes menor que C_o. Essa escolha se baseou em análises por simulação, que demonstraram que, para a topologia e faixa de operação consideradas, a redução de 10 vezes já é suficiente para garantir o mesmo comportamento dinâmico e de filtragem observado com relações mais conservadoras. Os valores obtidos são apresentados nas equações (97) e (98).

$$C_o = \frac{109,7\ \mu}{0,1 + 0,8^2} = 148,2\ \mu\text{F} \tag{97}$$

$$C_f = \frac{148,2\ \mu}{10} = 14,82\ \mu\text{F} \tag{98}$$

Entretanto, considerando a disponibilidade de componentes no laboratório, recalcularam-se os valores para uma relação de 20 vezes entre os capacitores, conforme apresentado nas equações (99) e (100).

$$C_o = \frac{109,7\ \mu}{0,05 + 0,8^2} = 158,99\ \mu\text{F} \tag{99}$$

$$C_f = \frac{158,99\ \mu}{20} = 7,95\ \mu\text{F} \tag{100}$$

5.2.3 Definição das Correntes do Circuito

O cálculo do capacitor de saída possibilita a determinação das correntes do circuito conforme as equações (30) e (158), cujos valores são apresentados em (101) e (102).

$$I_{op} = \frac{311 \cdot 0,8}{\frac{1}{2\pi \cdot 60 \cdot 158,99 \times 10^{-6}}} = 14,91\ \text{A} \tag{101}$$

$$I_{ip} = \frac{311 \cdot 0,8^2}{\frac{1}{2\pi \cdot 60 \cdot 158,99 \times 10^{-6}}} = 11,93\ \text{A} \tag{102}$$

5.2.4 Dimensionamento dos Indutores do Circuito

Com as correntes definidas, procede-se ao cálculo do indutor de saída L_o através da equação (57), cujo resultado é apresentado em (103). Adotou-se uma ondulação de corrente máxima de $\Delta I_L = 3,5\,\text{A}$ para o dimensionamento, valor que corresponde a uma ondulação inferior a 25% da corrente de saída nominal. Essa escolha representa um compromisso entre volume físico e desempenho do conversor: ondulações muito baixas resultariam em indutores excessivamente volumosos, enquanto ondulações mais elevadas aumentariam as perdas nos núcleos e nos enrolamentos devido à componente alternada da corrente. O valor adotado de 3,5 A se mostra adequado para a aplicação, uma vez que busca equilibrar esses dois aspectos. Essa ondulação é considerada aceitável também pelo fato de o indutor de saída não estar diretamente conectado à rede, tornando a ondulação menos crítica do que em aplicações com acoplamento direto.

$$L_o = \frac{311 \cdot 0,8 \cdot (1 - 0,8)}{3,5 \cdot 20 \times 10^3} = 709,97\ \mu\text{H} \tag{103}$$

Por fim, define-se o indutor do filtro de entrada L_f utilizando a equação (59), cujo valor calculado é mostrado em (104). A frequência de corte f_c foi estabelecida em 3 kHz. Embora a literatura frequentemente sugira posicionar a frequência de corte uma década abaixo da frequência de chaveamento (2 kHz, neste caso), optou-se por um valor ligeiramente superior, adotando-se 3 kHz como ponto de equilíbrio entre volume do indutor, perdas e capacidade de filtragem. Por meio de simulações, verificou-se que o conversor opera adequadamente com essa escolha.

$$L_f = \frac{1}{4\pi^2 \cdot (3000)^2 \cdot 7,95 \times 10^{-6}} = 354,05\ \mu\text{H} \tag{104}$$

5.3 DEFINIÇÃO DOS COMPONENTES E ANÁLISE DE PERDAS

Os valores teóricos calculados servem como referência inicial, porém a implementação prática exige a seleção de componentes comerciais disponíveis. Esta seção descreve o processo de escolha dos componentes reais, considerando tolerâncias, disponibilidade no mercado e viabilidade econômica.

5.3.1 Capacitores do Circuito

5.3.1.1 Escolha do Capacitor de Saída

O valor calculado de $158,99$ μF não corresponde a um valor comercial padrão. O valor mais próximo disponível no mercado é de 160 μF, que foi adotado para o projeto. Optou-se por capacitores de filme devido à sua baixa Resistência Série Equivalente (ESR), característica essencial para aplicações em conversores de potência onde circulam correntes alternadas de alta frequência (BARTOLIK, 2024). Entretanto, um capacitor único de 160 μF apresenta volume considerável e custo elevado. Por exemplo, o modelo MKP1848716704Y5 da Vishay possui custo superior a US$ 70,00.

Como alternativa, adotou-se a associação de capacitores de menor valor. Selecionou-se o modelo C4AQIBW5550A3NJ da KEMET de 55 μF com tolerância de $\pm 5\%$, sendo necessária a associação de três unidades em paralelo. Esta solução apresenta custo total inferior a US$ 50,00, representando uma opção mais viável economicamente.

5.3.1.2 Escolha do Capacitor de Entrada

Para o capacitor do filtro de entrada, o valor calculado foi de $7,9$ μF. Considerando os valores comerciais disponíveis, adotou-se o capacitor de $7,5$ μF, modelo C4AF1BU4750A12K da KEMET, que apresenta tolerância de 10% e é construído em tecnologia de filme metálico.

5.3.1.3 Cálculo das Perdas

Um capacitor pode ser representado por seu circuito equivalente, conforme ilustrado na Figura 15. Para frequências inferiores a 100 kHz, o efeito da indutância série equivalente (LSE) pode ser desconsiderado. A componente alternada da corrente que circula pelo capacitor provoca perdas ôhmicas, as quais podem resultar em aquecimento excessivo do componente e quedas de tensão na RSE (BARBI, 2007a).

Figura 15 – Circuito equivalente do capacitor



Fonte: Adaptado de (BARBI, 2007a).

A equação (105) representa a potência dissipada no capacitor.

$$P_{cap} = RSE \cdot I_{ef}^2, \tag{105}$$

em que I_{ef} é o valor eficaz da corrente que circula pelo capacitor e RSE é a resistência série equivalente, parâmetro obtido na folha de dados do componente.

Com base nos dados da folha de dados dos capacitores selecionados, obtém-se os valores da RSE, conforme apresentado nas equações (106) e (107).

$$RSE_{C_o} = 3,6 \text{ m}\Omega \tag{106}$$

$$RSE_{C_f} = 6,4 \text{ m}\Omega \tag{107}$$

As correntes eficazes podem ser determinadas a partir da relação com a corrente de pico, dada por $I_{ef} = I_p/\sqrt{2}$. Com isso, as perdas nos componentes podem ser determinadas conforme as equações (108) e (109). Para o estágio de saída, composto por três capacitores de $55\,\mu$F em paralelo, a corrente de pico total que circula pelo banco é $I_{op} = 15\,$A. Como os capacitores são idênticos, a corrente se divide igualmente entre eles, resultando em uma corrente de pico de $5\,$A por capacitor.

$$P_{erda_{Co}} = 3,6 \times 10^{-3} \cdot \left(\frac{5}{\sqrt{2}}\right)^2 = 0,045 \text{ W} \tag{108}$$

Para o capacitor do filtro de entrada, adotou-se um componente único com corrente de pico $I_{p,Cf} = 12\,$A, resultando em:

$$P_{erda_{Cf}} = 6,4 \times 10^{-3} \cdot \left(\frac{12}{\sqrt{2}}\right)^2 = 0,461 \text{ W} \tag{109}$$

Considerando a associação de três capacitores para o estágio de saída, as perdas totais são determinadas pela equação (110).

$$P_{Total_{Co}} = 3 \times 0,045 = 0,135 \text{ W} \tag{110}$$

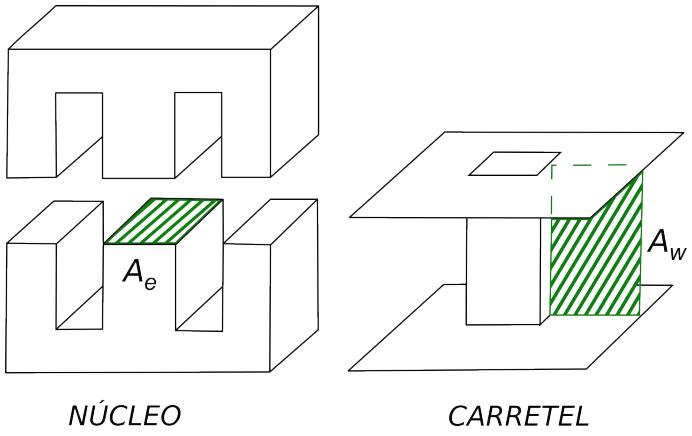
As perdas totais nos componentes capacitivos somam $0,596$ W. Considerando a magnitude reduzida destes valores, conclui-se que as perdas nos capacitores são insignificantes e podem ser desconsideradas na análise do sistema.

5.3.2 Indutores do Conversor

Os indutores foram fabricados em laboratório com base nos valores dimensionados pelas equações (103) e (104), adotando-se os valores aproximados para $L_o = 700$ μH e $L_f = 300$ μH.

Para o projeto magnético, selecionaram-se núcleos do tipo EE de ferrite devido às suas características de robustez estrutural e ampla disponibilidade comercial. A metodologia de projeto tem início com a especificação do conjunto núcleo-carretel. A Figura 16 apresenta a configuração típica do núcleo e carretel EE, onde se identifica a área efetiva da seção transversal do núcleo (A_e) e a área útil da janela do carretel (A_w), esta última destinada ao alojamento do enrolamento (BARBI, 2007a)(PETRY, 2014). O parâmetro fundamental para seleção do núcleo é determinado pelo produto de áreas A_eA_w, cujo valor mínimo é calculado pela equação (111).

Figura 16 – Especificação da área para núcleos e carretel EE.



Fonte: Adaptado de (BARBI, 2007a)

$$A_eA_w = \frac{L \cdot I_p \cdot I_{rms}}{B_{max} \cdot J_{max} \cdot k_w} \tag{111}$$

em que B_{max} é a máxima densidade de fluxo magnético (T), J_{max} é a máxima densidade de corrente elétrica (A/m^2) e k_w é o fator de enrolamento que representa a ocupação do cobre na janela do carretel.

Após a determinação do produto de áreas mínimo, realiza-se a consulta a catálogos e folhas de dados para selecionar um conjunto núcleo-carretel cujo produto de áreas seja superior ao valor mínimo calculado. Então, procede-se ao cálculo dos demais parâmetros do indutor, como o número de espiras. Com base nas leis de Ampère e Faraday e nas relações volt-ampère do indutor, bem como na relação entre indução magnética e campo eletromagnético (FITZGERALD; KINGSLEY; UMANS, 2003), obtém-se a equação fundamental para o projeto de indutores (112).

$$N \cdot B_{max} \cdot A_e = L \cdot I_p \tag{112}$$

Isolando N, obtém-se o número mínimo de espiras para o projeto, conforme (113).

$$N = \frac{L \cdot I_p}{B_{max} \cdot A_e} \tag{113}$$

A seleção do condutor de cobre, cuja seção transversal é obtida em (114), deve respeitar a relação entre a corrente eficaz e a máxima densidade de corrente elétrica.

$$A_{fio} = \frac{I_{rms}}{J_{max}} \tag{114}$$

O resultado é comparado com a tabela da Figura 17 e seleciona-se um condutor adequado.

Figura 17 – Tabela de fios de cobre.

AWG	Dfio Diâmetro Cobre [cm]	Afio Área Cobre [cm²]	Dfio_isol Diâmetro Isolamento [cm]	Afio_isol Área Isolamento [cm²]	ρ @100 °C [Ω/cm]
10	0,259	0,05262	0,273	0,058572	0,000044
11	0,231	0,041729	0,244	0,046738	0,000055
12	0,205	0,033092	0,218	0,037309	0,000070
13	0,183	0,026243	0,195	0,029793	0,000080
14	0,163	0,020811	0,174	0,023800	0,000111
15	0,145	0,016504	0,156	0,019021	0,000140
16	0,129	0,013088	0,139	0,015207	0,000176
17	0,115	0,010379	0,124	0,012164	0,000222
18	0,102	0,008231	0,111	0,009735	0,000280
19	0,091	0,006527	0,100	0,007794	0,000353
20	0,081	0,005176	0,089	0,006244	0,000445
21	0,072	0,004105	0,080	0,005004	0,000561
22	0,064	0,003255	0,071	0,004013	0,000708
23	0,057	0,002582	0,064	0,003221	0,000892
24	0,051	0,002047	0,057	0,002586	0,001125
25	0,045	0,001624	0,051	0,002078	0,001419

Fonte: Adaptado de (BARBI, 2007a)

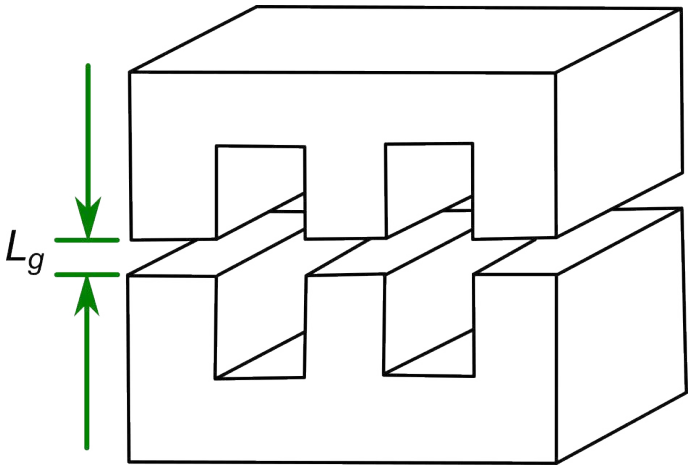
Para determinar a quantidade de condutores em paralelo, divide-se a área mínima necessária pela área do condutor selecionado, obtendo-se o número mínimo de condutores em paralelo (115).

$$n_{c_p} = \frac{A_{fio}}{A_{data}} \tag{115}$$

Por fim, determina-se a largura do entreferro, conforme a Figura 18, necessária para garantir o valor da indutância projetada e evitar a saturação do núcleo em (116).

$$l_g = \frac{N^2 \cdot \mu_0 \cdot A_e}{L} \tag{116}$$

Figura 18 – Entreferro em núcleos EE



Fonte: Adaptado de (BARBI, 2007a)

5.3.2.1 Projeto do Indutor de Saída

Para viabilizar o projeto físico do indutor, alguns parâmetros foram pré-definidos. Considerando que a ondulação de corrente é reduzida, adotou-se uma densidade de corrente máxima de $J_{max} = 450$ A/cm^2 (BARBI, 2007a). A densidade de fluxo magnético máxima estabelecida foi de $B_{max} = 0,35$ T, valor seguro em relação à saturação de núcleos de ferrite, que tipicamente apresentam densidades de saturação em torno de $0,3$ T (MOHAN; UNDELAND; ROBBINS, 2003). A permeabilidade do vácuo, $\mu_0 = 4\pi \times 10^{-7}$ H/m, foi adotada conforme definição do sistema internacional (SI) (BARBI, 2007a). O fator de ocupação da janela utilizado foi de $k_w = 0,5$.

Com esses dados, é possível determinar o produto de áreas mínimo pela equação (111) para o indutor de 700 μH em (117).

$$A_e A_w = \frac{700 \times 10^{-6} \cdot 15 \cdot \frac{15}{\sqrt{2}}}{0,35 \cdot 450 \cdot 0,5} = 14,14 \text{ cm}^4 \tag{117}$$

Utilizando o catálogo do fabricante Thornton, buscou-se o núcleo e carretel que atendessem a esse critério mínimo. Selecionou-se o núcleo NEE-65/33/26, que possui $A_e = 532$ mm^2 e $A_w = 370$ mm^2, totalizando um produto de áreas de $19,684$ cm^4.

Com o núcleo definido, o número de espiras mínimo é determinado por (113), conforme apresentado em (118).

$$N = \frac{700 \times 10^{-6} \cdot 15}{0,35 \cdot 532 \times 10^{-6}} = 56,391 \tag{118}$$

Adota-se então 57 espiras. A seção do condutor é calculada através de (114), resultando em (119).

$$A_{fio} = \frac{\frac{15}{\sqrt{2}}}{400} = 0,027 \text{ cm}^2 \tag{119}$$

Para o fio 21 AWG selecionado, a quantidade de condutores em paralelo segue (115), calculada em (120).

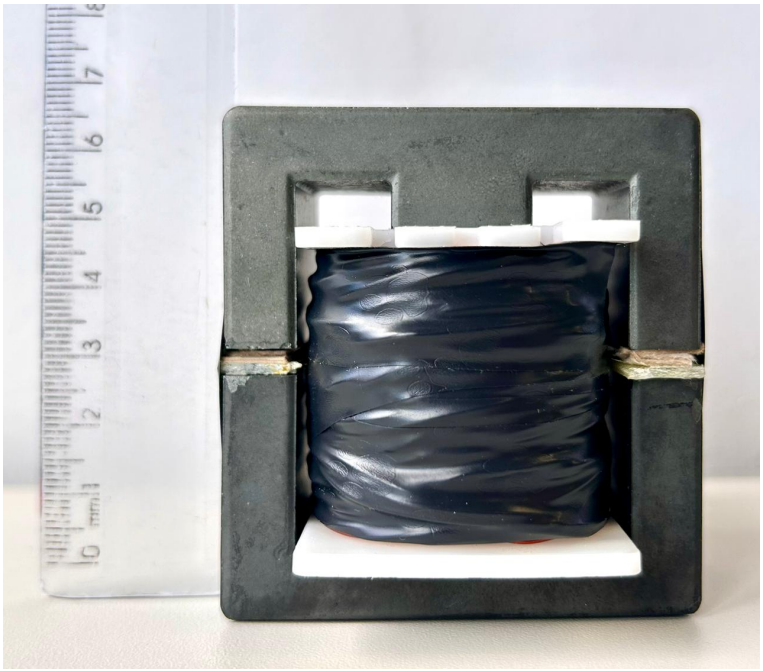
$$n_{c_p} = \frac{0,027}{0,004105} \approx 5 \tag{120}$$

Por fim, o entreferro necessário é obtido por (116), conforme (121).

$$l_g = \frac{57^2 \cdot 4\pi \times 10^{-7} \cdot 532 \times 10^{-6}}{700 \times 10^{-6}} = 3 \text{ mm} \tag{121}$$

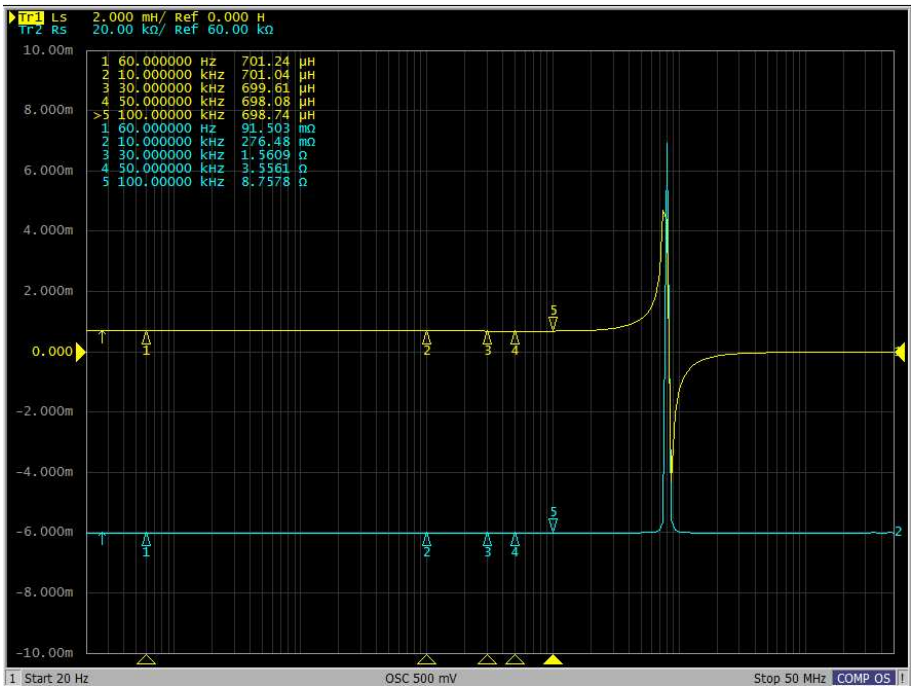
Na Figura 19 está apresentada a concepção física do indutor de saída e na Figura 20 a mensuração da indutância experimental realizada por intermédio do analisador de impedância.

Figura 19 – Indutor de saída



Fonte: Autora, 2025.

Figura 20 – Indutor de saída: mensuração da indutância experimental



Fonte: Autora, 2025.

5.3.2.2 Cálculo das Perdas no Indutor de Saída

As principais perdas que ocorrem nos indutores são as perdas no núcleo, devido à histerese e correntes parasitas, e as perdas nos enrolamentos (BARBI, 2007a)(MOHAN; UNDELAND; ROBBINS, 2003)(PETRY, 2020). A equação que representa a perda no núcleo do indutor é apresentada em (122).

$$P_{núcleo} = \Delta B^{2,4}(K_h \cdot f_s + K_e \cdot f_s^2) \cdot V_e \tag{122}$$

em que ΔB é a variação da densidade do fluxo magnético, que depende do material e da corrente que circula pelo núcleo, K_h é o coeficiente de perdas por histerese (tipicamente 4×10^{-5} para núcleos de ferrite), K_e é o coeficiente de perdas por correntes parasitas (tipicamente 4×10^{-10}), f_s é a frequência de chaveamento e V_e é o volume do núcleo.

A equação que representa a perda nos enrolamentos do indutor, causada pelo efeito Joule, é apresentada em (123)

$$P_{enrol} = \frac{\rho_{fio} \cdot N \cdot l_e \cdot Ip^2}{n_p} \tag{123}$$

em que ρ_{fio} é a resistência por comprimento do condutor do enrolamento, que varia de acordo com o material e a seção do condutor, N é o número de espiras do enrolamento, l é o comprimento do caminho magnético, N_p é o número de condutores em paralelo e I é a corrente que circula pelo indutor. Com exceção da corrente, as demais variáveis são

definidas a partir de dados tabelados conforme a determinação do condutor.

Para definição das perdas no núcleo, utiliza-se a equação apresentada em (122). A variação do fluxo pode ser determinada pelo produto da própria densidade de fluxo pela ondulação de corrente dividida pelo valor de pico. O valor do volume do núcleo é 78.200 mm^3, informado pela folha de dados do fabricante Thornton. Com isso, as perdas no núcleo de saída podem ser calculadas em (124) e (125).

$$P_{núcleo} = 0,082^{2,4} \cdot (4 \times 10^{-5} \cdot 20 \times 10^3 + 4 \times 10^{-10} \cdot (20 \times 10^3)^2) \cdot 78.200 \tag{124}$$

$$P_{núcleo} = 0,187 \text{ W} \tag{125}$$

As perdas no enrolamento dependem da resistência por comprimento do condutor do enrolamento, obtida a partir da tabela de condutores apresentada na Figura 17, em que $\rho_{fio} = 0,000561$ Ω/cm. O comprimento do caminho magnético l_e é fornecido pela folha de dados do fabricante do núcleo, sendo neste caso 147 mm. Com isso, definem-se as perdas nos enrolamentos em (126).

$$P_{enrol} = \frac{0,000561 \cdot 57 \cdot 14,7 \cdot 15^2}{5} = 21,153 \text{ W} \tag{126}$$

Somando as duas perdas, tem-se as perdas totais no indutor de saída em (127).

$$P_{Totais} = 0,187 + 21,153 = 21,34 \text{ W} \tag{127}$$

5.3.2.3 Projeto do Indutor de Entrada

O projeto do indutor de entrada adota os mesmos parâmetros e critérios estabelecidos para o indutor de saída. O produto de áreas mínimo é calculado pela equação (111), resultando no valor apresentado em (128) para a indutância de 300 μH.

$$A_e A_w = \frac{300 \times 10^{-6} \cdot 12 \cdot \frac{12}{\sqrt{2}}}{0,35 \cdot 450 \cdot 0,5} = 3,879 \text{ cm}^4 \tag{128}$$

A consulta ao catálogo da Thornton permitiu selecionar o núcleo NEE-55/28/21, cujas características geométricas ($A_e = 354$ mm^2, $A_w = 250$ mm^2) resultam em um produto de áreas de $8,85$ cm^4, atendendo ao critério mínimo.

O número mínimo de espiras, determinado pela equação (113), é calculado conforme (129).

$$N = \frac{300 \times 10^{-6} \cdot 12}{0,35 \cdot 354 \times 10^{-6}} = 29,05 \tag{129}$$

Adota-se portanto 29 espiras. A seção transversal mínima do condutor, obtida

através da equação (114), é apresentada em (130).

$$A_{fio} = \frac{\frac{12}{\sqrt{2}}}{450} = 0,019 \text{ cm}^2 \tag{130}$$

Para o fio 21 AWG selecionado, o número de condutores em paralelo necessário é determinado pela equação (115), conforme calculado em (131).

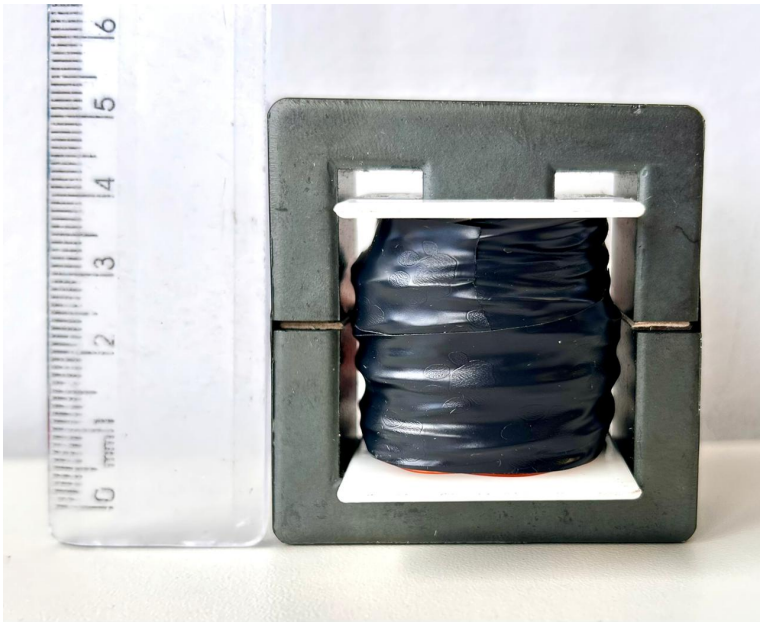
$$n_{c_p} = \frac{0,019}{0,004105} \approx 5 \tag{131}$$

O entreferro necessário para garantir a indutância projetada e evitar a saturação do núcleo é calculado pela equação (116), resultando no valor apresentado em (132).

$$l_g = \frac{29^2 \cdot 4\pi \times 10^{-7} \cdot 354 \times 10^{-6}}{300 \times 10^{-6}} = 1,2 \text{ mm} \tag{132}$$

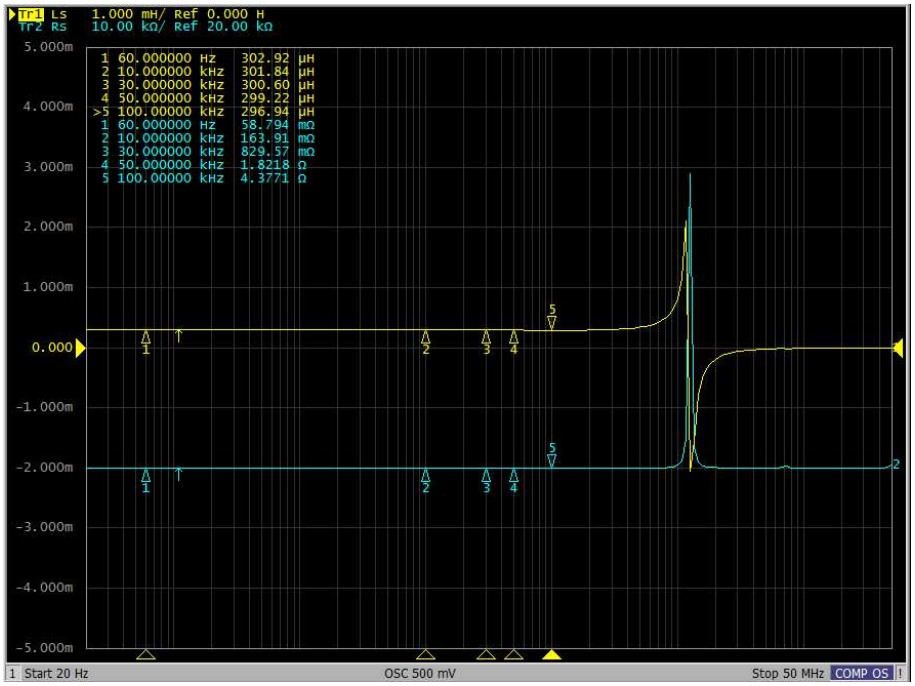
A Figura 21 apresenta a implementação física do indutor de entrada, enquanto a Figura 22 mostra a caracterização experimental da indutância realizada com analisador de impedância.

Figura 21 – Implementação física do indutor de entrada



Fonte: Autora, 2025.

Figura 22 – Caracterização experimental da indutância de entrada



Fonte: Autora, 2025.

5.3.2.4 Cálculo das Perdas no Indutor de Entrada

As perdas no indutor de entrada são calculadas seguindo a mesma metodologia aplicada ao indutor de saída. Considerando o volume do núcleo de 42.500 mm^3 (especificado na folha de dados do fabricante Thornton), as perdas magnéticas são determinadas pelas equações (133) e (134).

$$P_{núcleo} = 0,011^{2,4} \cdot (4 \times 10^{-5} \cdot 20 \times 10^{3} + 4 \times 10^{-10} \cdot (20 \times 10^{3})^{2}) \cdot 42.500 \tag{133}$$

$$P_{núcleo} \approx 0 \text{ W} \tag{134}$$

Considerando que ambos os indutores utilizam o mesmo tipo de condutor (21 AWG), a resistência por unidade de comprimento é idêntica. Com o comprimento do caminho magnético $l_e = 120$ mm (dado do fabricante), as perdas ôhmicas no enrolamento são calculadas pela equação (135).

$$P_{enrol} = \frac{0,000561 \cdot 29 \cdot 12,0 \cdot 12^{2}}{5} = 5,623 \text{ W} \tag{135}$$

As perdas totais no indutor de entrada, soma das componentes magnética e ôhmica, são apresentadas na equação (136).

$$P_{Totais} = 0 + 5,623 = 5,62 \text{ W} \tag{136}$$

5.3.3 Verificação das Condições de Reatância

A verificação da condição fundamental $X_C \gg X_L$ é realizada após a seleção definitiva dos componentes. Para o par LC de saída, as reatâncias são calculadas conforme as equações (137) e (138).

$$X_{Co} = \frac{1}{2\pi \times 60 \times 160 \times 10^{-6}} = 16,579 \ \Omega \tag{137}$$

$$X_{Lo} = 2\pi \times 60 \times 700 \times 10^{-6} = 0,264 \ \Omega \tag{138}$$

A relação $X_{Co} \gg X_{Lo}$ é satisfeita, confirmando o atendimento ao critério de projeto para o estágio de saída.

Para o filtro de entrada, as reatâncias são determinadas pelas equações (139) e (140).

$$X_{Cf} = \frac{1}{2\pi \times 60 \times 7,5 \times 10^{-6}} = 353,678 \ \Omega \tag{139}$$

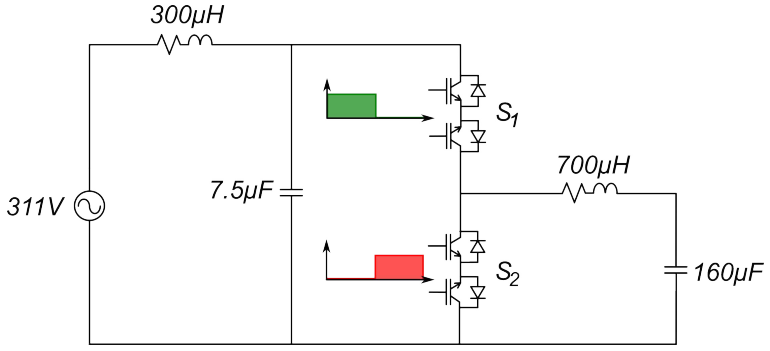
$$X_{Lf} = 2\pi \times 60 \times 300 \times 10^{-6} = 0,113 \ \Omega \tag{140}$$

A condição $X_{Cf} \gg X_{Lf}$ também é verificada, validando completamente o dimensionamento realizado para ambos os estágios do conversor.

5.3.4 Validação Por Simulação

Com o objetivo de validar os parâmetros dimensionados teoricamente, realizou-se a simulação do circuito completo em condições nominais de operação, conforme representado esquematicamente na Figura 23.

Figura 23 – Esquemático do circuito completo para validação por simulação computacional

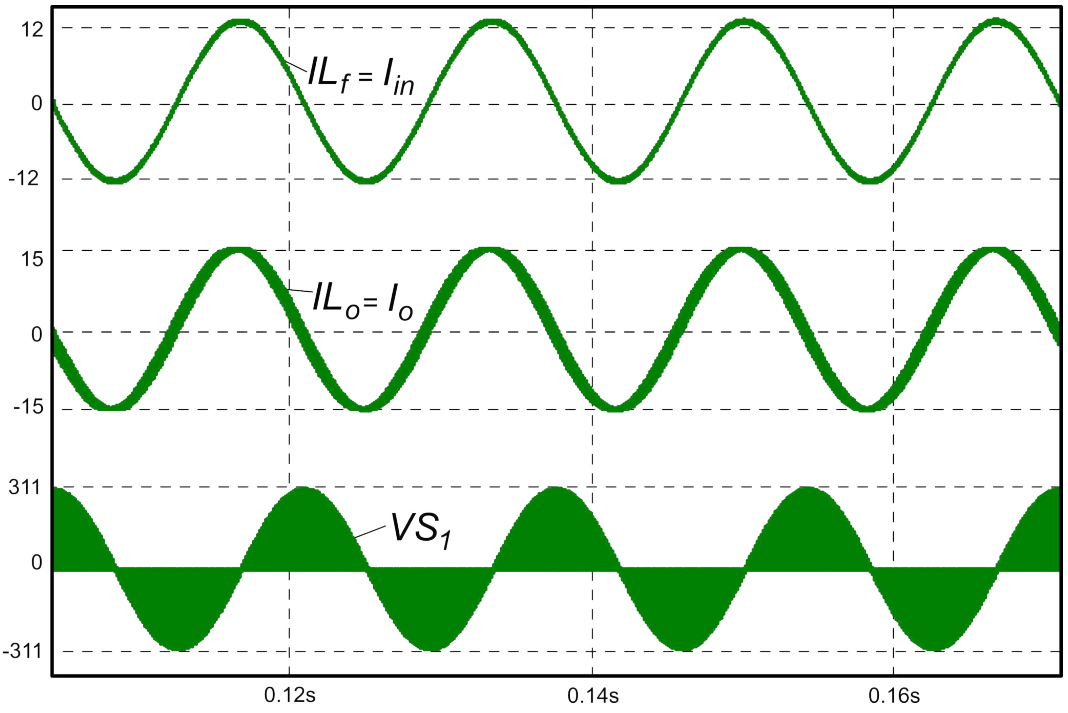


Fonte: Autora, 2025.

Esta simulação computacional permite verificar o comportamento dinâmico do sistema e confrontar os resultados obtidos com as previsões teóricas estabelecidas no dimensionamento.

A Figura 24 apresenta os resultados das correntes do circuito e o perfil de tensão sobre os interruptores semicondutores. Esta análise permite a verificação quantitativa dos valores de pico e eficaz das correntes, bem como a validação dos esforços de tensão nos componentes semicondutores.

Figura 24 – Resultados de simulação: correntes do circuito e esforços de tensão nos interruptores

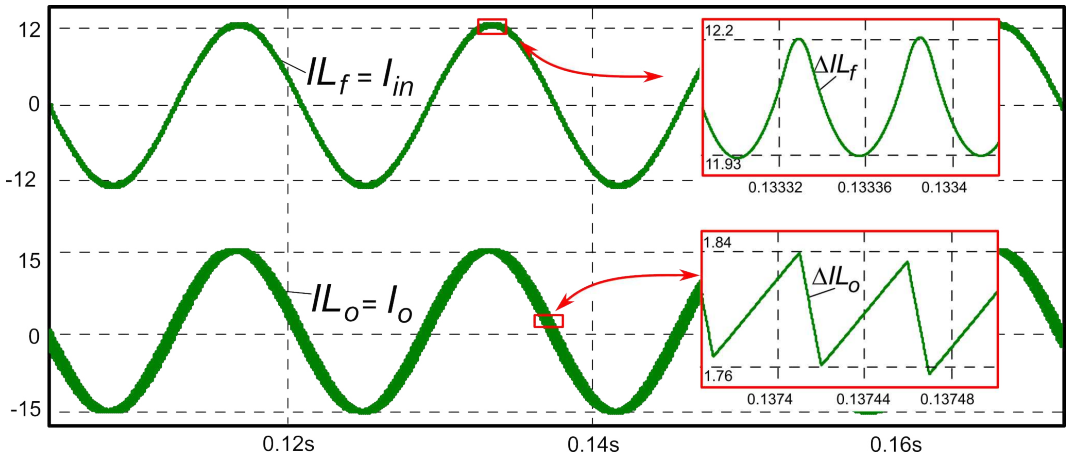


Fonte: Autora, 2025.

A Figura 25 apresenta um detalhamento das formas de onda de corrente com foco na caracterização das ondulações. Esta análise é fundamental para verificar se as variações de corrente se mantêm dentro dos limites especificados durante toda a operação nominal.

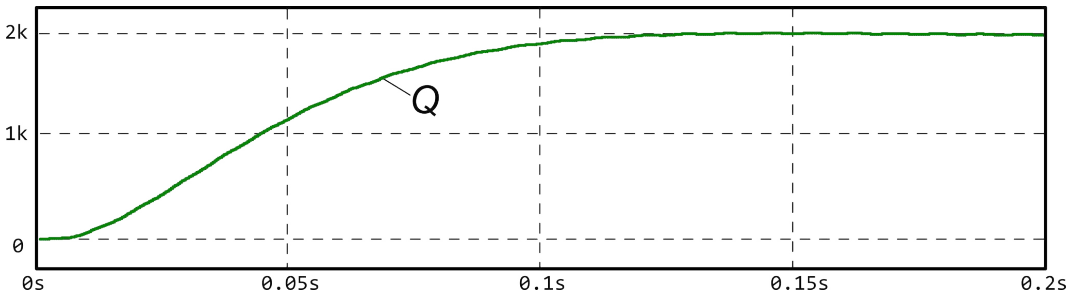
Por fim, a Figura 26 comprova o desempenho funcional do sistema através da apresentação da potência reativa efetivamente gerada pelo conversor. A análise deste resultado valida a capacidade do circuito atuar como compensador reativo.

Figura 25 – Detalhamento das formas de onda: caracterização das ondulações de corrente no circuito



Fonte: Autora, 2025.

Figura 26 – Resultado de simulação: potência reativa fornecida pelo conversor como função do tempo



Fonte: Autora, 2025.

5.4 CONSIDERAÇÕES PARA APLICAÇÃO

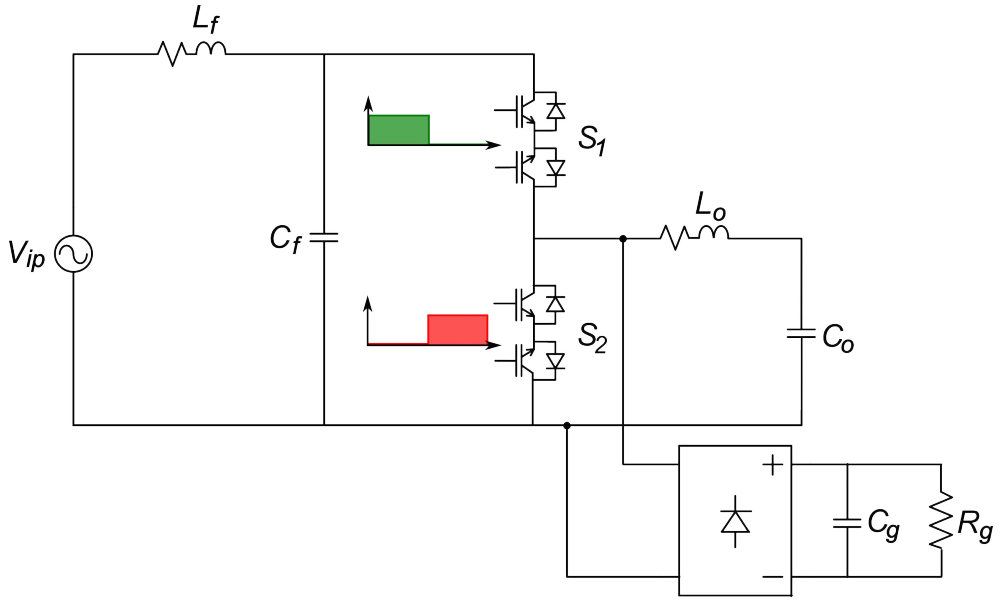
A implementação prática do conversor exige a inserção de um intervalo de tempo morto entre o acionamento dos interruptores, uma vez que a comutação desses componentes não é ideal e instantânea. Esta precaução é essencial para evitar curtos-circuitos de braço e garantir a operação segura do sistema.

Entretanto, a inserção do tempo morto introduz uma etapa adicional de operação na qual ambos os interruptores permanecem desligados simultaneamente. Nesta condição, a energia armazenada nos componentes indutivos e capacitivos de saída não encontra um caminho definido para circulação. A descontinuidade da corrente no indutor, decorrente da ausência de rota alternativa, gera sobretensões significativas devido à sua característica intrínseca $L \cdot di/dt$, podendo levar à ruptura dos componentes.

Para contornar este problema, adiciona-se um circuito grampeador, conforme ilustrado na Figura 27. Este circuito tem a função de fornecer um caminho para a corrente durante o intervalo de tempo morto, limitando assim a sobretensão nos interruptores. A

tensão de grampeamento V_g foi ajustada para acompanhar o pico da tensão de entrada.

Figura 27 – Circuito grampeador aplicado ao conversor para compensação de reativos



Fonte: Autora, 2025.

5.4.1 Análise Matemática do Circuito Grampeador

O dimensionamento do circuito grampeador foi realizado com base em (BARBI, 2007b). Para a análise matemática, considerou-se que a corrente que circula pelo circuito grampeador durante o intervalo de tempo morto corresponde à própria corrente do indutor de saída IL_o, mantendo-se constante durante a comutação. Adotou-se uma tensão de grampeamento V_g igual ao pico da tensão de entrada (311 V), enquanto o tempo morto necessário para operação segura foi definido como $t_d = 500$ ns.

5.4.1.1 Cálculo do Capacitor C_g

O capacitor C_g deve ser dimensionado de modo a limitar a variação de tensão (ΔV) durante o tempo morto. A relação entre a carga fornecida ao capacitor e a variação de tensão é dada por (141).

$$\Delta V = \frac{I_L \cdot t_d}{C_g} \tag{141}$$

Adotou-se uma variação máxima de tensão $\Delta V = 1.5\,\text{V}$. Isolando C_g na equação (141), obtém-se (142).

$$C_g = \frac{I_L \cdot t_d}{\Delta V} = \frac{15 \cdot 0,5 \times 10^{-6}}{1.5} = 5\,\mu\text{F} \tag{142}$$

Considerando os valores comerciais disponíveis em laboratório, selecionou-se o valor (143).

$$C_g = 6\,\mu\text{F} \tag{143}$$

Com este valor, a variação real de tensão no capacitor durante o tempo morto é (144).

$$\Delta V_{\text{real}} = \frac{15 \cdot 0,5 \times 10^{-6}}{6 \times 10^{-6}} = 1,25\,\text{V} \tag{144}$$

5.4.1.2 Cálculo do Resistor R_g

A potência dissipada no resistor R_g é determinada pela energia transferida para o circuito grampeador a cada ciclo de chaveamento. A potência média dissipada pode ser expressa por (145).

$$P_g = \frac{V_g^2}{R_g} \tag{145}$$

Para determinar R_g, isola-se a variável na equação (145), resultando em (146).

$$R_g = \frac{V_g^2}{P_g} \tag{146}$$

Considerando uma dissipação de potência máxima entre 5 e 10% da potência do transformador, obtém-se (147).

$$R_g = \frac{311^2}{2000 \cdot 0.05} = 967\,\Omega \tag{147}$$

Os componentes C_g e R_g calculados foram posteriormente ajustados experimentalmente em bancada, de modo a garantir a tensão de grampeamento desejada.

5.4.1.3 Alternativas ao Circuito Grampeador

As perdas significativas observadas no circuito grampeador decorrem da necessidade de garantir um caminho para a circulação da corrente durante os intervalos de tempo morto. Em conversores CA-CA diretos, quando ambos os interruptores de um braço entram em estado de bloqueio simultaneamente, a corrente no indutor, que por natureza tende a manter-se constante, não encontra um caminho de baixa impedância para circular. Essa interrupção forçada da corrente em elementos indutivos parasitas do circuito resulta em picos de sobretensão nos interruptores. O circuito grampeador atua justamente para absorver essa energia e limitar as sobretensões.

Diversas abordagens têm sido propostas na literatura como uma alternativa ao uso de circuitos grampeadores, cada uma com estratégias específicas de modulação ou topologia. Enjeti e Choi (1993) propuseram uma estratégia de modulação PWM para conversores CA-CA que utiliza uma sequência de comutação baseada na detecção da polaridade da tensão e corrente, permitindo que os interruptores comutem em condições de baixo estresse elétrico. Essa técnica reduz significativamente os picos de sobretensão, eliminando a necessidade de circuitos grampeadores passivos em determinadas topologias.

Kwon, Min e Kim (1996) apresentaram topologias de *choppers* CA baseadas em interruptores bidirecionais com estratégias de comutação que exploram a sobreposição controlada dos sinais de comando. Ao garantir que a transição entre interruptores ocorra de forma gradual, as sobretensões induzidas pelas indutâncias parasitas são minimizadas, dispensando o uso de grampeadores adicionais.

Shinyama, Ueda e Torri (2002) demonstraram um conversor CA-CA com quatro interruptores cuja estratégia de comutação é sincronizada com a frequência da rede. Nessa abordagem, as comutações ocorrem apenas nos cruzamentos por zero da tensão ou corrente, eliminando os transitórios abruptos que geram sobretensões. Embora eficaz, essa técnica limita a frequência de comutação e, consequentemente, a densidade de potência do conversor.

Petry, Fagundes e Barbi (2006) introduziram módulos de comutação com técnicas específicas de acionamento que incluem a injeção de pulsos auxiliares durante as transições. Esses pulsos criam caminhos alternativos para a corrente durante a comutação, evitando o acúmulo de energia nas indutâncias parasitas e, assim, suprimindo as sobretensões sem a necessidade de grampeadores passivos.

Embora essas técnicas eliminem a necessidade do grampeador, sua implementação implica maior complexidade computacional no sistema de controle, exigindo processamento mais rápido, sensoriamento adicional e algoritmos mais sofisticados. No caso de Enjeti e Choi (1993), é necessário detectar polaridade de tensão e corrente em tempo real; em Kwon, Min e Kim (1996), o controle de sobreposição exige temporização precisa; Shinyama, Ueda e Torri (2002) demandam sincronismo com a rede; e Petry, Fagundes e Barbi (2006) requerem circuitos auxiliares de injeção de pulsos.

Esse aumento de complexidade contraria o objetivo principal deste trabalho, que busca uma solução simples, robusta e de fácil implementação para compensação de potência reativa em transformadores híbridos. Dessa forma, optou-se por manter o circuito grampeador passivo, aceitando-se as perdas associadas em prol da simplicidade e confiabilidade do sistema. Como perspectiva para trabalhos futuros, sugere-se a investigação de topologias que permitam regenerar a energia dissipada no circuito grampeador, contribuindo para o aumento da eficiência global do conversor.

5.4.2 Dimensionamento dos Semicondutores

O conversor proposto utiliza dois interruptores bidirecionais em tensão e corrente, cada um composto por dois semicondutores conectados em antissérie. A escolha dos semicondutores é crítica para o desempenho do sistema, devendo atender aos requisitos de tensão, corrente e velocidade de comutação. Nesta seção, são apresentadas duas abordagens: inicialmente, uma análise teórica considerando a tecnologia IGBT, recomendada para aplicações de alta tensão, dimensionada para as condições nominais de 2 kVAR e tensão de pico de 311 V; em seguida, a implementação prática com MOSFET, adotada em função de dificuldades experimentais e da disponibilidade de componentes no laboratório, validada para a condição de 1 kVAR com tensão de pico reduzida a 150 V.

5.4.2.1 Análise Teórica com IGBT

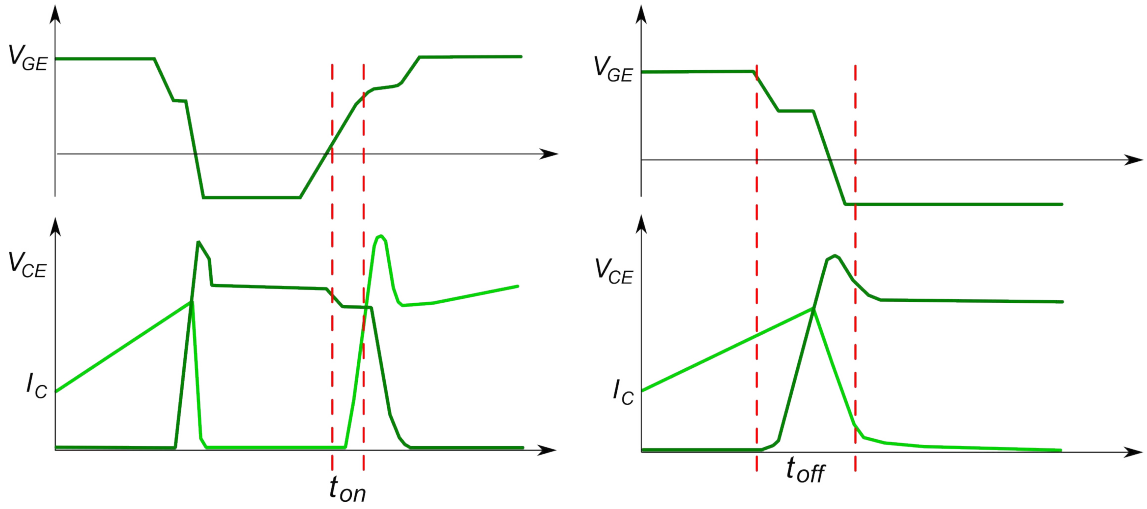
Para a definição do IGBT a ser utilizado no conversor, considerou-se o esforço máximo de tensão nas chaves, uma vez que deve-se garantir que o componente suporte as tensões de operação. Como o esforço máximo ocorre em S_1, atingindo duas vezes o valor da tensão de entrada de pico durante o tempo morto, devido à atuação do circuito grampeador, o IGBT selecionado deve suportar pelo menos 622 V.

Considerando que o protótipo prático apresenta não idealidades, principalmente relacionadas a componentes parasitas, como indutâncias das trilhas e capacitâncias intrínsecas dos interruptores, que podem entrar em ressonância e causar sobretensões nos semicondutores, adotou-se um fator de segurança de 50% para a tensão. Dessa forma, tornou-se necessário selecionar um IGBT com tensão nominal igual ou superior a 1000 V. Para os parâmetros de corrente, buscou-se um modelo que atendesse a um fator de segurança de pelo menos duas vezes a corrente de pico de saída, sendo necessário um IGBT de 30 A ou superior.

Outro parâmetro crítico considerado para a escolha do componente semicondutor foram os tempos de comutação t_{on} e t_{off}, conforme ilustrado na Figura 28. Como a modulação aplicada é PWM de dois níveis, faz-se necessário que o tempo de saída de condução (t_{off}) do interruptor que está conduzindo ocorra integralmente dentro do intervalo de tempo morto pré-definido, assim como o tempo de entrada em condução (t_{on}) do interruptor subsequente deve iniciar apenas após a completa desativação do primeiro.

Considerando a especificação de um tempo morto de até 500 ns, ambos t_{on} e t_{off} devem ser compatíveis com essa janela temporal. A análise da folha de dados de diversos modelos revelou uma assimetria significativa entre os tempos de entrada e saída de condução em IGBTs, onde t_{off} é consideravelmente maior que t_{on}, diferentemente de MOSFETs que apresentam relação mais simétrica. Essa disparidade descartou diversos modelos, uma vez que em muitos casos o próprio t_{off} já superava o tempo morto total disponível. Após extensa pesquisa, selecionou-se o modelo de IGBT IXYH50N120C3D1.

Figura 28 – Tempos de comutação do IGBT



Fonte: Adaptado de (INFINEON, 2015)

5.4.2.2 Perdas de Condução

As perdas de condução representam as perdas que os interruptores sofrem quando entram e saem de condução (INFINEON TECHNOLOGIES, 2022a) e podem ser calculadas por (148).

$$P_{con} = V_{ce0} \cdot I_{s_avg} + R_t \cdot I^2_{s_rms} \tag{148}$$

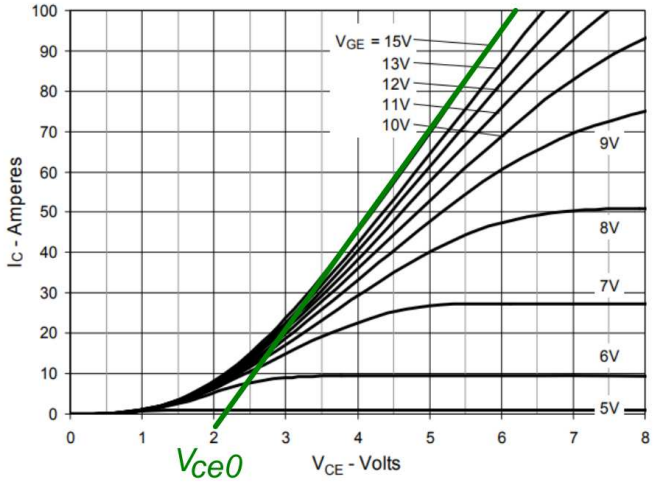
onde V_{ce0} e R_t são parâmetros do semicondutor obtidos através da folha de dados, e I_{s_avg} e I_{s_rms} são os esforços de corrente no interruptor em um período da rede.

Para determinar V_{ce0}, que é a tensão limite do IGBT, quando uma corrente significativa começa a fluir do coletor para o emissor, é necessário analisar o gráfico da Figura 29. O gráfico "Características Típicas de Saída", obtido na folha de dados do componente, apresenta as curvas para a temperatura de junção de operação (T_{vj}) adequada (INFINEON TECHNOLOGIES, 2022c).

No gráfico, são plotadas curvas para diferentes valores de V_{ge} (tensão porta-emissor). O eixo Y representa os valores de I_c (corrente de coletor) e o eixo X os valores de V_{ce}. Para um dado valor de V_{ge}, traça-se uma linha paralela tangenciando a região de saturação. O valor de V_{ce0} é obtido no ponto em que esta linha intercepta o eixo X.

Para determinar R_t, que é o valor de resistência entre o coletor e emissor de um IGBT durante a operação, analisa-se o mesmo gráfico e curva apresentados anteriormente na Figura 29. Como o gráfico é de $I_c \times V_{ce}$, deve-se escolher dois pontos no gráfico e fazer a diferença entre eles (INFINEON TECHNOLOGIES, 2022b), conforme a Figura 30, e então, calcular a resistência a partir da Lei de Ohm, conforme a equação (149).

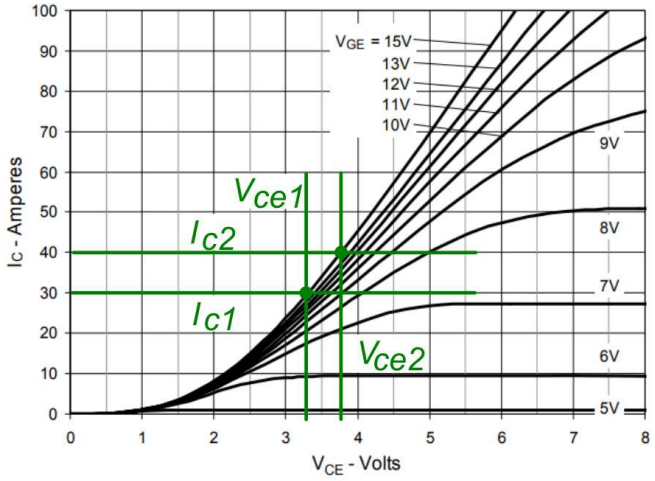
Figura 29 – Determinação de V_{ce0} a partir da folha de dados



Fonte: Adaptado de (IXYS CORPORATION, 2016)

$$R_t = \frac{V_{ce_2} - V_{ce_1}}{I_{c_2} - I_{c_1}} \tag{149}$$

Figura 30 – Determinação de R_t a partir da folha de dados



Fonte: Adaptado de (IXYS CORPORATION, 2016)

Para o interruptor escolhido, com base na folha de dados, determinou-se $I_{c1} = 30$ A, $I_{c2} = 40$ A, $V_{ce0} = 2,2$ V, $V_{ce1} = 3,25$ V e $V_{ce2} = 3,75$ V. Substituindo os valores em (149), determina-se R_t em (150):

$$R_t = \frac{3,75 - 3,25}{40 - 30} = 0,05\ \Omega \tag{150}$$

Substituindo os demais valores em (148), obtém-se a perda de condução para um interruptor em (151):

$$P_{con} = 2,2 \cdot 3,82 + 0,05 \cdot 6,708^2 = 10,653 \text{ W} \tag{151}$$

A perda total de condução nos interruptores é apresentada em (152):

$$P_{total_cond} = 4 \cdot 10,653 = 42,614 \text{ W} \tag{152}$$

5.4.2.3 Perdas de Comutação

As perdas de comutação são as perdas que ocorrem quando os interruptores comutam entre si (um bloqueia enquanto o outro entra em condução). São as perdas mais significativas nos semicondutores e estão relacionadas diretamente com a frequência de chaveamento, uma vez que as perdas aumentam com o aumento da frequência, impondo, dessa forma, um limite máximo nas frequências operacionais de conversores práticos. As equações que representam as perdas de comutação são apresentadas abaixo para um período de chaveamento em (153) e para um período da rede em (154), respectivamente:

$$P_{com_ts}(\omega t) = f_s \cdot (E_{on} + E_{off}) \cdot \frac{V_i \cdot \sin(\omega t)}{V_{data}} \cdot \frac{Rg_{circ}}{Rg_{data}} \cdot \frac{Temp_{circ}}{Temp_{data}} \cdot \frac{I_o \cdot \sin(\omega t)}{I_{o_data}} \tag{153}$$

$$P_{com_rd} = \frac{1}{2\pi} \int_0^{\pi} P_{com_ts}(\omega t) d(\omega t) \tag{154}$$

Essas perdas são calculadas a partir de dados da folha de dados. Os valores de E_{on} e E_{off} são obtidos a partir do gráfico "Perda de Energia de Comutação vs. Corrente de Coletor". Como os dados da energia são obtidos para um valor específico de tensão V_{ce}, corrente de coletor, resistência de gatilho e temperatura, faz-se a conversão dividindo o valor utilizado no conversor pelo valor da folha de dados (INFINEON TECHNOLOGIES, 2022c).

Na Figura 31 está representada a obtenção dos dados referentes à energia perdida, em que foram obtidos $E_{on} = 2,5$ mJ e $E_{off} = 1,2$ mJ para $I_c = 20$ A, $R_g = 5\ \Omega$, temperatura de 150°C e uma tensão V_{ce} de 600 V.

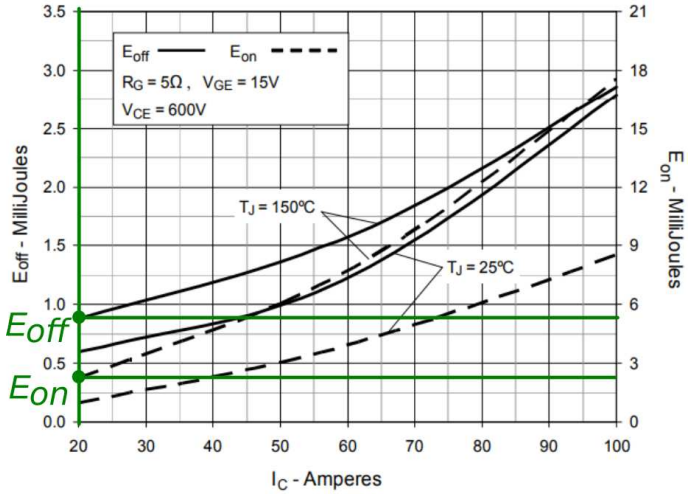
Com base nisso, calcula-se a perda para um interruptor em (155) e (156).

$$P_{com_ts} = 20k \cdot (2,5m + 1,2m) \cdot \frac{311 \cdot \sin(\omega t)}{600} \cdot \frac{10}{5} \cdot \frac{15}{15} \cdot \frac{100}{150} \cdot \frac{15 \cdot \sin(\omega t)}{20} \tag{155}$$

$$P_{com_rd} = \int_0^{\pi} 20k \cdot (2,5m+1,2m) \cdot \frac{311 \cdot \sin(\omega t)}{600} \cdot \frac{10}{5} \cdot \frac{15}{15} \cdot \frac{100}{150} \cdot \frac{15 \cdot \sin(\omega t)}{20} d(\omega t) = 9,589 \text{ W} \tag{156}$$

Por fim, a perda de comutação em todos os interruptores é apresentada em (157).

Figura 31 – Determinação das energias de comutação a partir da folha de dados



Fonte: Adaptado de (IXYS CORPORATION, 2016)

$$P_{total_com} = 4 \cdot 9,589 = 38,357 \text{ W} \tag{157}$$

5.4.2.4 Implementação Prática com MOSFET

Apesar da análise teórica apontar o IGBT como uma escolha adequada para tensões elevadas, a etapa de implementação prática do protótipo do transformador híbrido revelou dificuldades significativas relacionadas ao acionamento dos interruptores. Em fases anteriores do projeto, observou-se o surgimento de sobretensões à medida que os parâmetros de alimentação eram elevados. Investigação posterior indicou que tais sobretensões estavam associadas a uma interação crítica entre a capacitância intrínseca dos semicondutores e as impedâncias parasitas das trilhas da PCB, fenômeno que inviabilizou por meses o avanço dos testes. Diante disso, optou-se por iniciar os ensaios utilizando os mesmos MOSFETs que apresentaram desempenho satisfatório em outra etapa do projeto, reduzindo assim uma variável de falha e viabilizando a realização dos experimentos em bancada.

O modelo de MOSFET escolhido foi o SPW35N60CFDFKSA1, da Infineon, um transistor CoolMOS com tensão máxima de 600 V e resistência de condução típica de 0,10 Ω, conforme os dados da folha de dados apresentados na Tabela 2. A escolha desse componente, contudo, limitou a operação do conversor a valores abaixo dos nominais. Por essa razão, este circuito foi utilizado para validar 50% da potência nominal do conversor, ou seja, 1 kVAR, operando com tensão de pico de 212 V. Apesar da potência reduzida, os ensaios realizados foram suficientes para comprovar o princípio de funcionamento da topologia e a viabilidade da estratégia de compensação de reativos, conforme será detalhado no Capítulo 8.

A correntes de pico de entrada para esse nível de tensão pode ser obtida a partir das relações estabelecidas no dimensionamento, dadas por (158).

$$I_{ip} = \frac{V_{ip} \cdot D^2}{X_{Co}} \tag{158}$$

Para a condição de ensaio com $V_{ip} = 212\text{V}$, $D = 0,8$ e $C_o = 160\,\mu\text{F}$, a reatância capacitiva na frequência da rede vale $X_{Co} = 1/(2\pi f_r C_o) \approx 16,58\,\Omega$. Substituindo os valores, obtém-se (159).

$$I_{ip} = \frac{212 \cdot 0,8^2}{16,58} \approx 8,2\,\text{A} \tag{159}$$

Tabela 2 – Parâmetros do MOSFET utilizados para cálculo das perdas

Parâmetro	**Símbolo**	**Valor**
Parâmetros de Condução		
Resistência de condução	R_{son}	0,10 Ω
Corrente de condução para R_{son}	$I_{d.Rson}$	21,6 A
Tensão de condução para R_{son}	$V_{ds.Rson}$	10 V
Tensão de operação	V_{ds}	15 V
Parâmetros de Comutação		
Tempo de subida (rise time)	t_r	25 ns
Tempo de descida (fall time)	t_f	12 ns
Atraso para ligar	$t_{d(on)}$	20 ns
Atraso para desligar	$t_{d(off)}$	65 ns
Duração da entrada em condução	$t_{on} = t_{d(on)} + t_r$	45 ns
Duração da saída de condução	$t_{off} = t_{d(off)} + t_f$	77 ns
Condições de Teste para Comutação		
Tensão de bloqueio	V_{dd}	400 V
Corrente de condução	I_d	34,1 A
Tensão de Gate	V_{gs}	10 V
Resistência de Gate	R_{gs_d}	3,3 Ω
Condições de Operação na Placa		
Resistência de Gate utilizada	R_{gs}	6,8 Ω

Fonte: Autora, 2025.

5.4.2.5 Perdas de Condução

A resistência de condução do MOSFET, representada por R_{on}, varia com a corrente e deve ser ajustada para as condições operacionais conforme (160).

$$R_{on} = R_{ds(on)} \cdot \frac{I_{ip}}{I_{d.R_{ds(on)}}} \cdot \frac{V_{ds}}{V_{ds.R_{ds(on)}}} \tag{160}$$

onde $R_{ds(on)}$ é a resistência de condução do interruptor definida pelo fabricante, I_{ip} é a corrente de pico no interruptor, e $i_{d.R_{ds(on)}}$ e $V_{ds.R_{ds(on)}}$ são, respectivamente, a corrente e a tensão de condução nas condições de teste utilizadas pelo fabricante para definir $R_{ds(on)}$. Com isso, determina-se a resistência de condução em (161).

$$R_{on} = 0,10 \cdot \frac{8,2}{21,6} \cdot \frac{15}{10} = 0,057 \tag{161}$$

Como cada interruptor conduz durante meio ciclo da rede, pode-se determinar a perda de condução em um MOSFET conforme apresentada em (162) e (163).

$$P_{S1} = \frac{R_{on}}{2\pi} \int_0^{2\pi} \left(\sqrt{D} \cdot I_{ip} \sin(\omega t)\right)^2 d(\omega t). \tag{162}$$

$$P_{S1} = \frac{0,057}{2\pi} \int_0^{2\pi} \left(\sqrt{0,8} \cdot 8,2 \sin(\omega t)\right)^2 d(\omega t) = 1,533\,\mathrm{W} \tag{163}$$

De forma análoga, para o interruptor S_2, que conduz durante a fração $(1 - D)$, as perdas são determinadas em (164) e (165).

$$P_{S2} = \frac{R_{on}}{2\pi} \int_0^{2\pi} \left(\sqrt{1-D} \cdot I_{ip} \sin(\omega t)\right)^2 d(\omega t). \tag{164}$$

$$P_{S2} = \frac{0,057}{2\pi} \int_0^{2\pi} \left(\sqrt{0,2} \cdot 8,2 \sin(\omega t)\right)^2 d(\omega t) = 0,383\,\mathrm{W} \tag{165}$$

O conversor possui dois interruptores bidirecionais, totalizando dois MOSFETs em cada semiciclo. A perda total de condução é apresentada em (166) e (167).

$$P_{con,total} = 2 \cdot P_{S1} + 2 \cdot P_{S2} \tag{166}$$

$$P_{con,total} = 2 \cdot 1,533 + 2 \cdot 0,383 = 3,832\,\mathrm{W} \tag{167}$$

5.4.2.6 Perdas de Comutação

As perdas de comutação ocorrem quando os MOSFETs alternam entre os estados ligado e desligado, dependendo da frequência de comutação e dos níveis instantâneos de

tensão e corrente. Os tempos de comutação são especificados em folha de dados pelos atrasos $t_{d(on)}$ e $t_{d(off)}$, e pelos tempos de transição t_r e t_f, de modo que $t_{on} = t_{d(on)} + t_r$ e $t_{off} = t_{d(off)} + t_f$. Esses parâmetros são definidos pelo fabricante sob condições específicas de ensaio.

Para o cálculo das perdas de comutação, considera-se principalmente o intervalo de sobreposição entre tensão e corrente no dispositivo, dominado pelos tempos de transição t_r e t_f. Assim, a energia dissipada em cada evento de comutação pode ser aproximada por (168).

$$E(\alpha) := \frac{1}{2} \cdot V_i \sin(\alpha) \cdot I_{ip} \cdot \sin(\alpha) \cdot (t_{\text{on}} + t_{\text{off}}) \cdot \left(\frac{(V_i \cdot \sin(\alpha) \cdot I_{ip} \cdot \sin(\alpha))}{V_{dd} \cdot I_d} \cdot \frac{R_{\text{gs}}}{R_{\text{gs,d}}} \right) \quad (168)$$

onde α é o ângulo de comutação integrado ao longo de um ciclo da rede, V_{DD} (tensão de bloqueio) e I_d (corrente de condução) correspondem aos valores utilizados pelo fabricante para especificação dos tempos de comutação. O termo de normalização representa a razão entre as condições instantâneas de operação e as condições de referência da folha de dados.

A potência dissipada ao longo do período da rede é obtida multiplicando a energia dissipada por comutação $E(\alpha)$ pela frequência de comutação f_s e integrando ao longo de um ciclo completo, conforme (169) e (170).

$$P_{com} = \frac{f_s}{2\pi} \int_0^{\pi} E(\alpha)\, d\alpha. \quad (169)$$

$$P_{com} = \frac{20 \times 10^3}{2\pi} \int_0^{\pi} E(\alpha)\, d\alpha = 0,105\,\text{W} \quad (170)$$

A potência de comutação calculada em (169) corresponde a um único interruptor. Dessa forma, a perda total por comutação no conversor deve considerar todos os quatro interruptores que o compõem, conforme (171).

$$P_{com,total} = 4 \cdot P_{com} = 0,42\,\text{W} \quad (171)$$

5.4.2.7 Perdas Totais

As perdas totais no conversor são dadas pela soma das perdas de condução e de comutação, conforme apresentado em (172) e (173).

$$P_{totais} = P_{con,total} + P_{com,total} \quad (172)$$

$$P_{totais} = 3,832 + 0,42 = 4,252\,\text{W} \quad (173)$$

5.4.3 Cálculo Térmico

A análise térmica dos interruptores foi realizada a partir das perdas totais obtidas para cada MOSFET, permitindo determinar a resistência térmica necessária do dissipador. Para a montagem mecânica, adotou-se a utilização de pasta térmica entre o componente e o dissipador, considerando uma resistência térmica de interface (R_{cd}) de 0,98 °C/W, conforme especificado para o encapsulamento utilizado.

A partir desse dimensionamento, selecionou-se o dissipador modelo HS-271019 como referência para atender ao critério estabelecido. Na implementação prática, no entanto, utilizou-se um dissipador disponível no laboratório com capacidade superior à calculada, garantindo sobredimensionamento térmico e, consequentemente, maior margem de segurança durante os ensaios experimentais. Os cálculos completos, incluindo a estimativa da resistência térmica total e a verificação da temperatura de operação, são apresentados no Apêndice D.

5.4.4 Circuitos de Comando e Seleção de Componentes Auxiliares

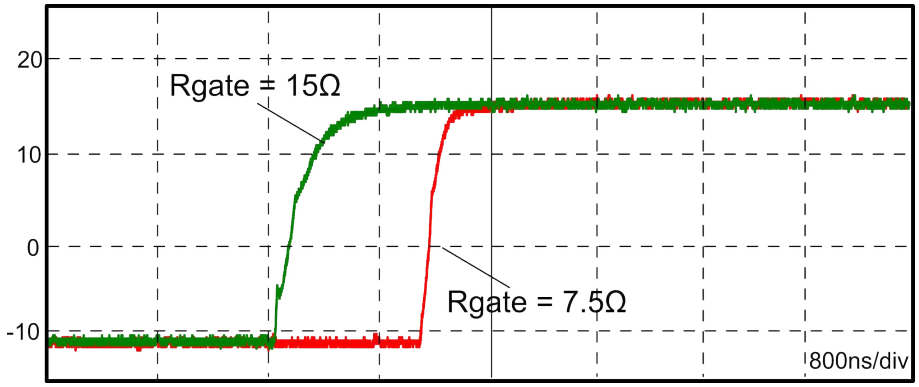
Baseado nos dimensionamentos abordados ao longo do capítulo, desenvolveu-se o projeto do protótipo experimental. Além dos componentes já mencionados, para a concepção física do conversor, é necessário gerar os sinais de acionamento dos interruptores. Estes podem ser produzidos digitalmente por um microcontrolador ou microprocessador, como os DSPs (Digital Signal Processors) da Texas Instruments. Tais dispositivos fornecem, em suas portas lógicas, níveis de tensão que representam os estados lógico baixo (0) e alto (1). Contudo, esses níveis são tipicamente de 0 V (para baixo) e 3,3 V (para alto), o que se torna um problema, uma vez que interruptores de potência geralmente operam com tensões superiores, tornando esses níveis insuficientes para garantir seu acionamento adequado.

Para resolver essa limitação, é necessário implementar circuitos de comando. Esses dispositivos amplificam o sinal e aplicam nos terminais do interruptor a tensão adequada para acionamento (normalmente +15 V) e bloqueio (0 V ou valores negativos). Além disso, os circuitos de comando asseguram o isolamento galvânico e a proteção dos interruptores. No entanto, muitos circuitos de comando exigem um sinal de entrada de nível lógico alto com tensões superiores a 5 V. Dessa forma, entre o DSP e o circuito de comando, deve-se incluir um circuito integrado responsável por essa conversão de tensão.

Durante o desenvolvimento do trabalho, testaram-se diferentes circuitos de comando, entre eles o modelo DRO100D25A da Supplier. Por se tratar de um componente volumoso, buscou-se utilizar uma única saída do circuito de comando para o acionamento de dois IGBTs. Para operar dentro dos limites de corrente do dispositivo, foi necessário empregar uma resistência de gate elevada. Essa configuração resultou em tempos de comutação prolongados, tanto para a entrada em condução (t_{on}) quanto para o bloqueio (t_{off})

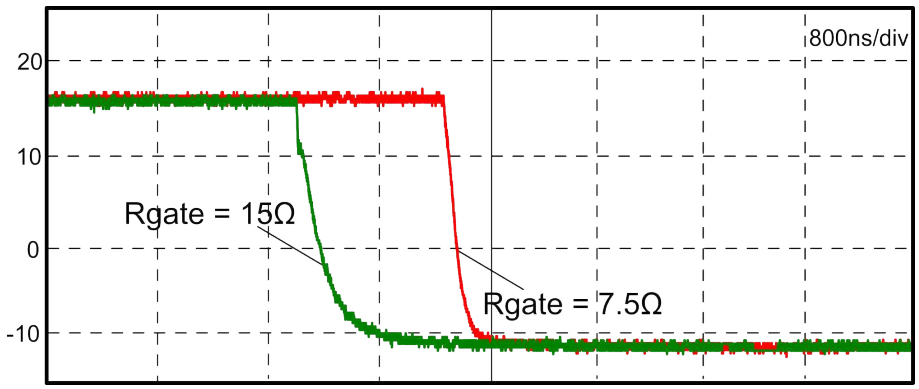
do interruptor, além de limitar a faixa de variação da resistência de gate. As Figuras 32 e 33 ilustram a diferença nos tempos de comutação para diferentes resistências de gate, no qual o valor de 15Ω representa o limite máximo que garante a operação dentro da corrente máxima especificada pelo circuito de comando ao alimentar dois IGBTs simultaneamente.

Figura 32 – Circuito de comando da Supplier: teste de diferentes resistências de gate (borda de subida)



Fonte: Autora, 2025.

Figura 33 – Circuito de comando da Supplier: teste de diferentes resistências de gate (borda de descida)

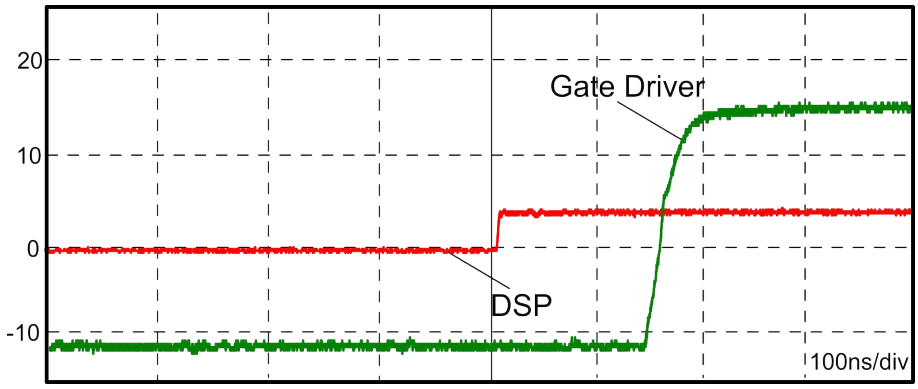


Fonte: Autora, 2025.

Na topologia em estudo, tempos mortos excessivamente longos resultam em perdas significativas no circuito grampeador de carga. Portanto, a compreensão detalhada desses fenômenos e a otimização para os menores tempos de comutação possíveis constituem parâmetros fundamentais para o projeto. Por essa razão, esse modelo foi descartado para a aplicação.

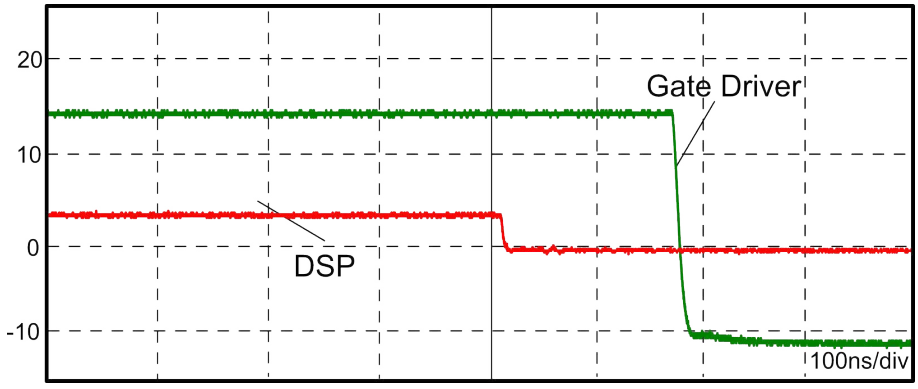
O modelo de circuito de comando escolhido foi desenvolvido por alunos do próprio programa de pós-graduação, cujo esquemático é apresentado no Anexo A. A escolha decorreu principalmente à disponibilidade em laboratório e ao fato de ser compacto, permitindo a utilização de um circuito de comando para cada IGBT. Realizou-se um teste para avaliar o tempo de atraso introduzido pelo circuito de comando em comparação com o sinal de comando, conforme mostrado nas Figuras 34 e 35.

Figura 34 – Circuito de comando do laboratório: testes dos atrasos gerados pelo dispositivo (borda de subida)



Fonte: Autora, 2025.

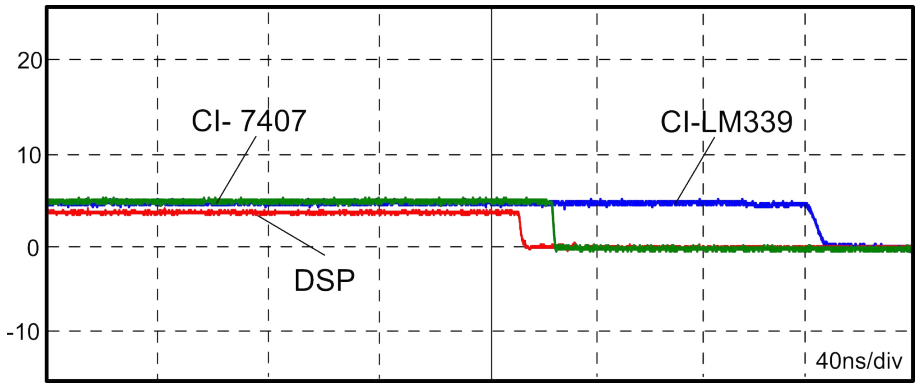
Figura 35 – Circuito de comando do laboratório: testes dos atrasos gerados pelo dispositivo (borda de descida)



Fonte: Autora, 2025.

O circuito integrado para conversão de nível também foi selecionado com base em testes de diferentes opções. Foram avaliados: SN7407 (*buffer/driver* de saída em coletor aberto), LM339 (comparador de tensão) e SN74ACT08DR (portas lógicas AND). Nas Figuras 36 e 37 estão apresentadas a diferença entre os atrasos gerados pelos diferentes circuitos integrados.

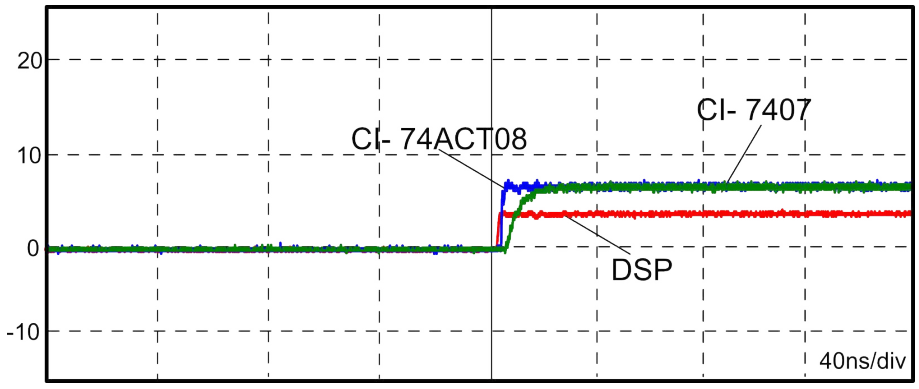
Figura 36 – Testes dos atrasos gerados pelos circuitos integrados (borda de descida)



Fonte: Autora, 2025.

O circuito integrado LM339 apresentou um atraso considerável e foi descartado sua aplicação. Com isso, foram analisados e comparados os demais circuitos integrados.

Figura 37 – Testes dos atrasos gerados pelos circuitos integrados (borda de subida)



Fonte: Autora, 2025.

Com base na especificação dos componentes selecionados neste capítulo, desenvolveu-se o projeto da placa de circuito impresso, apresentado a partir do esquemático e do projeto da PCB no Apêndice C. O layout físico será apresentado no Capítulo 8 de resultados experimentais.

5.5 CONCLUSÃO

Este capítulo apresentou o dimensionamento completo do conversor CA-CA para compensação de potência reativa, abrangendo desde a definição dos parâmetros nominais até a seleção dos componentes e a análise de perdas. A metodologia de projeto contemplou tanto a abordagem teórica com IGBTs para a potência nominal de 2 kVAR quanto a implementação prática com MOSFETs, adotada em função das limitações experimentais e da disponibilidade de componentes em laboratório.

Para a condição real de ensaio (150 V, 1 kVAR), as perdas totais no conversor com MOSFETs foram calculadas em 4,252 W, conforme demonstrado ao longo do capítulo. Adicionalmente, as perdas nos componentes passivos somaram 27,56 W, resultando em perdas totais estimadas de aproximadamente 31,8 W para o protótipo experimental.

Apesar da redução na potência de operação, os dimensionamentos realizados e a escolha criteriosa dos componentes permitiram validar o princípio de funcionamento da topologia e a viabilidade da estratégia de compensação de reativos. Os resultados experimentais obtidos com o protótipo são apresentados e discutidos no Capítulo 8.

6 MEDIÇÃO DA POTÊNCIA REATIVA

6.1 INTRODUÇÃO

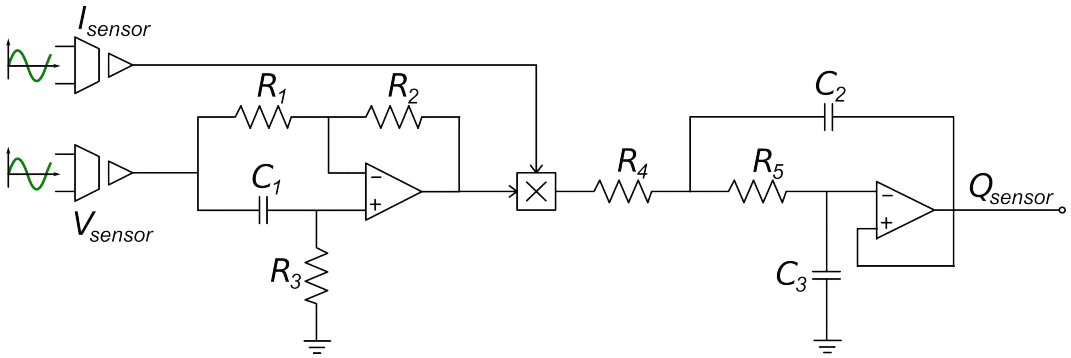
Neste capítulo será apresentado o desenvolvimento do circuito proposto para mediçao de potência reativa, abordando desde os fundamentos teóricos até a implementação prática do sistema. O objetivo principal consiste em propor uma solução alternativa aos equipamentos comerciais de medição e validar seu funcionamento.

6.2 CIRCUITO DE MEDIÇÃO PROPOSTO

Os equipamentos comerciais para medição de potência reativa, embora disponíveis, apresentam limitações como alto custo, tamanho elevado e complexidade de operação. Medidores multifuncionais de fabricantes como Schneider Electric, Siemens, ABB e Eaton são exemplos típicos, projetados para aquisição simultânea de múltiplas variáveis. Outro desafio reside na interface de comunicação que emprega protocolos como Modbus e Ethernet/IP, exigindo circuitos dedicados para processamento dos dados antes de sua aplicação no circuito de controle.

Como alternativa, este trabalho propõe o circuito da Figura 38, visando uma alternativa robusta, confiável, de baixo custo e simples implementação.

Figura 38 – Topologia do circuito para medição da potência reativa

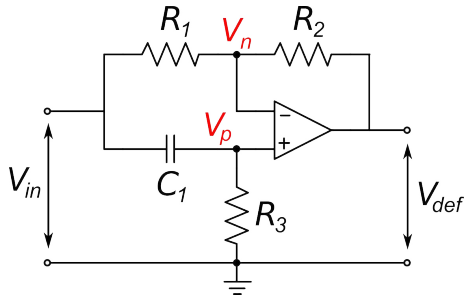


Fonte: Autora, 2025.

6.2.1 Princípio de Funcionamento

Fundamentado no princípio do varímetro, que é essencialmente um wattímetro com a bobina móvel alimentada por tensão defasada em 90° em relação à tensão da carga (MEDEIROS FILHO, 1983), o circuito realiza aquisições independentes de tensão e corrente através de sensores de Efeito Hall. O defasamento requerido de 90° é obtido mediante um Filtro Passa-Tudo (PT), circuito que introduz variação de fase sem afetar a amplitude do sinal (EVARISTO, 2021). A configuração básica deste filtro é ilustrada na Figura 39.

Figura 39 – Topologia básica do filtro passa-tudo (defasador)



Fonte: Adaptado de (EVARISTO, 2021)

Realizando a análise dos nós do circuito, obtêm-se as equações (174) e (175) que relacionam as variáveis do circuito.

$$\frac{V_{in} - V_n}{R_1} = \frac{V_n - V_{def}}{R_2} \tag{174}$$

$$\frac{V_{in} - V_p}{\frac{1}{sC_1}} = \frac{V_p}{R_3} \tag{175}$$

Aplicando as propriedades do amplificador operacional, em que $V_n = V_p$, e fazendo algumas substituições, é possível determinar a função de transferência do filtro, conforme a equação (176).

$$G(s) = \frac{V_{in}(s)}{V_{in_def}(s)} = \frac{s - \frac{1}{R_3C_1}}{s + \frac{1}{R_3C_1}} \tag{176}$$

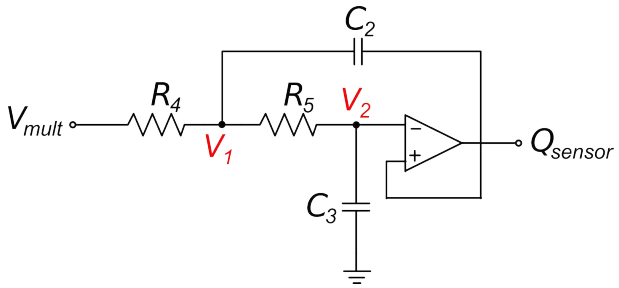
Analisando a função de transferência no domínio de Laplace, estabelece-se que o termo $\frac{1}{R_3C_1}$ representa a frequência característica do filtro, representado pela equação (177). Dessa forma, a escolha dos componentes R_3 e C_1 definirá a frequência na qual o circuito produzirá o defasamento de 90 graus, conforme (178).

$$\omega_p t \equiv \frac{1}{R_3C_1} \tag{177}$$

$$f_{pt} = \frac{1}{2\pi R_3C_1} \tag{178}$$

Após o defasamento, realiza-se a multiplicação entre os sinais de corrente e tensão do circuito. Esta operação produz um sinal cuja amplitude corresponde ao valor da potência reativa, porém com considerável ondulação. Para extrair o valor médio e suprimir esta ondulação, implementa-se um filtro passa-baixa conforme a configuração apresentada na Figura 40.

Figura 40 – Topologia básica do filtro passa-baixa



Fonte: Adaptado de (SALLEN; KEY, 1955)

Baseado na topologia de Sallen-Key, que constitui uma das implementações mais robustas para filtros ativos de segunda ordem (SALLEN; KEY, 1955), o filtro passa-baixa realiza a atenuação de frequências acima da frequência de corte desejada, mantendo a amplitude dos sinais em baixas frequências (VAN VALKENBURG, 1982).

Realizando a análise dos nós do circuito, obtêm-se as equações (179) e (180) que relacionam as variáveis do circuito.

$$\frac{V_{mult} - V_1}{R_4} = \frac{V_1 - V_2}{R_5} + \frac{V_1 - Q_{sensor}}{1/sC_2} \tag{179}$$

$$\frac{V_1 - V_2}{R_5} = \frac{V_2}{1/sC_3} \tag{180}$$

Aplicando as propriedades do amplificador operacional em configuração seguidor de tensão, onde $V_2 = Q_{sensor}$, e fazendo as substituições adequadas, é possível determinar a função de transferência do filtro, conforme a equação (181).

$$G(s) = \frac{Q_{sensor}(s)}{V_{mult}(s)} = \frac{\omega_0^2}{s^2 + 2\zeta\omega_0 s + \omega_0^2} \tag{181}$$

Analisando a função de transferência, verifica-se que ela assume a forma padrão de um sistema de segunda ordem. A partir desta representação, é possível extrair os parâmetros fundamentais que caracterizam a resposta do filtro: ω_0 representa a frequência natural do sistema, conforme a equação (182), e ζ corresponde ao fator de amortecimento, conforme (183). Dessa forma, a escolha dos componentes R_4, R_5, C_2 e C_3 definirá a frequência de corte e a característica de resposta do filtro.

$$\omega_0 = \frac{1}{\sqrt{R_4 R_5 C_2 C_3}} \tag{182}$$

$$\zeta = \frac{R_4 + R_5}{R_4 R_5 C_2} \cdot \frac{1}{2\omega_0} \tag{183}$$

$$f_c = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\sqrt{R_4 R_5 C_2 C_3}} \tag{184}$$

O sinal de tensão medido na saída Q_{sensor} apresenta uma ondulação atenuada, cuja amplitude é suficientemente reduzida para que o mesmo possa ser considerado praticamente contínuo para fins de aplicação em sistemas de controle.

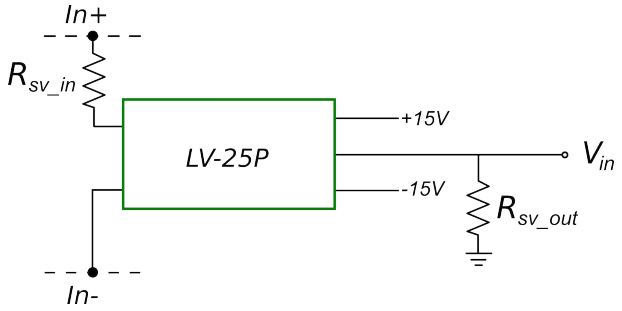
6.3 DIMENSIONAMENTO PARA IMPLEMENTAÇÃO PRÁTICA

6.3.1 Medição de Tensão

Para o medição da tensão, foi selecionado o sensor LV-25P da LEM. Este sensor opera com entradas e saídas em corrente, possuindo uma relação de transformação de 2500:1000 (LEM, 2022b). Por essa razão, na entrada do sensor, instala-se um resistor (R_{sv_in}) dimensionado para que, na tensão máxima de operação, a corrente de entrada seja de 10 mA, calculado através da Lei de Ohm.

Como a saída do sensor também é em corrente, é necessária a instalação de um resistor (R_{sv_out}) para conversão do sinal em tensão. Considerando que para a tensão nominal de entrada o sensor fornece uma corrente de saída de 25 mA, e que o dispositivo é alimentado com ±15 V, o resistor de saída deve possuir valor mínimo e máximo entre 100 Ω e 350 Ω de acordo com a tensão de saída desejada (LEM, 2022b). Visando flexibilidade no ajuste deste valor, optou-se por uma combinação em série de um resistor de 100 Ω com uma associação paralela entre um resistor de 470 Ω e um trimpot de 500 Ω. A tensão obtida neste ponto de saída é então aplicada à entrada do filtro passa-tudo. A Figura 41 ilustra o circuito do sensor de tensão.

Figura 41 – Circuito para medição de tensão: sensor LV-25P



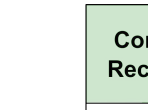
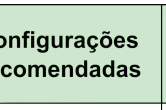
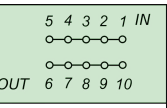
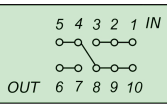
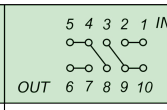
Fonte: Adaptado de (LEM, 2022b).

6.3.2 Medição de Corrente

Para o medição da corrente, foi selecionado o sensor LA-25NP, também fabricado pela LEM. O princípio de funcionamento se baseia em tecnologia similar à empregada

no sensor de tensão, diferenciando-se principalmente na configuração de entrada. Ao contrário do sensor de tensão, o sensor de corrente não requer resistor de entrada e sua relação de transformação não é fixa. O dispositivo possui cinco terminais de entrada que se interconectam com cinco terminais de saída, sendo que a escolha da conexão física entre eles determina a relação de transformação. Existem cinco configurações possíveis, cuja seleção depende da corrente máxima de entrada a ser medida, que pode variar entre 5 A e 25 A, conforme apresentado na Figura 42.

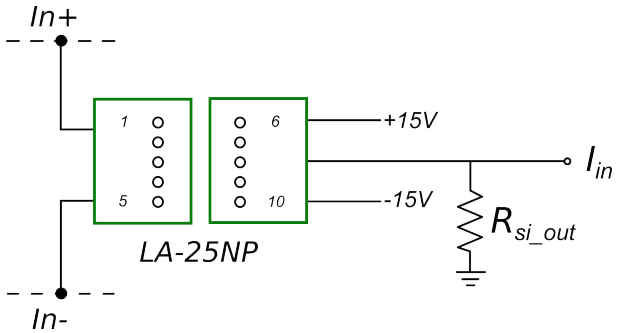
Figura 42 – Configurações de conexão do sensor LA-25NP

Configurações Recomendadas					
Corrente de entrada	25 A	12 A	8 A	6 A	5 A
Corrente de saída	25 mA	24 mA	24 mA	24 mA	25 mA
Razão Transform.	1/1000	2/1000	3/1000	4/1000	5/1000

Fonte: Adaptado de (LEM, 2022a).

Na saída, o sensor fornece uma corrente de 24 mA ou 25 mA, dependendo da configuração selecionada. Esta corrente deve ser convertida em tensão, de forma análoga ao sensor de tensão, mediante a instalação de um resistor (R_{si_out}) com valor limitado entre 100 Ω e 320 Ω. Para proporcionar flexibilidade no ajuste deste parâmetro, optou-se por uma combinação em série de um resistor de 100 Ω com uma associação paralela entre um resistor de 330 Ω e um trimpot de 500 Ω. A Figura 43 ilustra o circuito do sensor de corrente. A tensão resultante neste ponto é conectada diretamente a uma das entradas do multiplicador analógico.

Figura 43 – Circuito para medição de corrente: sensor LA-25NP



Fonte: Adaptado de (LEM, 2022a).

6.3.3 Filtro Passa-Tudo (defasador)

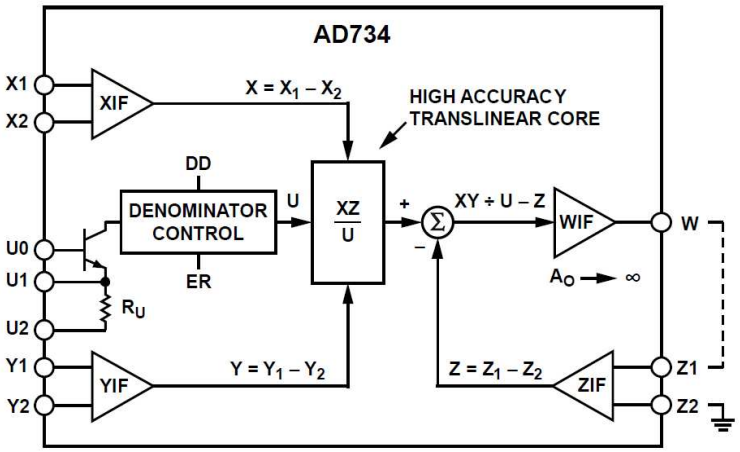
A análise da equação nodal (174) expressa que, ao se adotar valores idênticos para R_1 e R_2, o circuito opera com ganho unitário, preservando a amplitude do sinal

durante o processo de defasamento. Com base nisso, foram adotados resistores de 1 kΩ com tolerância de 1% para ambas as posições, assegurando que V_{in} e V_{def} mantenham a mesma magnitude. Visando garantir a operação da defasagem na frequência de 60 Hz, selecionou-se um capacitor de 1 μF com 1% de precisão, resultando em um valor teórico de R_3 igual a 2,653 kΩ. Para a implementação prática desta resistência, optou-se por uma combinação série de um resistor de 2,2 kΩ com uma associação paralela entre um resistor de 1,2 kΩ e um trimpot de 5 kΩ, proporcionando uma faixa de ajuste de aproximadamente ±500 Ω para calibração fina e garantia dos 90° de defasamento.

6.3.4 CI Multiplicador

Para a definição do circuito multiplicador, buscou-se no mercado componentes capazes de realizar a multiplicação nos quatro quadrantes, uma vez que os sinais de tensão e corrente são alternados e assumem valores tanto positivos quanto negativos. Selecionou-se para esta aplicação o circuito integrado AD734 (Four-Quadrant Multiplier/Divider), configurado especificamente como multiplicador. A Figura 44 apresenta o diagrama de blocos da estrutura interna do dispositivo.

Figura 44 – Diagrama de blocos: AD734



Fonte: (ANALOG DEVICES, 2011).

A função de transferência genérica do CI operando como multiplicador é dada pela equação (185):

$$W = \frac{(X_1 - X_2) \cdot (Y_1 - Y_2)}{U} + Z_2 \tag{185}$$

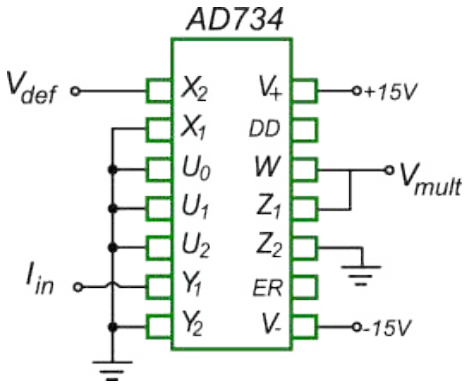
em que X e Y representam as entradas diferenciais do multiplicador, U corresponde ao ganho do denominador (estabelecido em 10 V quando todos os pinos de referência são aterrados) e W é a saída do circuito. A folhda de dados recomenda que as entradas negativas X_2 e Y_2 sejam conectadas ao terra, assim como a entrada Z_2, enquanto Z_1 é

interligada a W. A entrada Z não é crítica para a operação como multiplicador, sendo mais relevante para outras configurações do componente. Com essas conexões estabelecidas, a função de transferência simplifica-se para:

$$W = \frac{X \cdot Y}{U} = \frac{X \cdot Y}{10} \tag{186}$$

A Figura 45 ilustra o diagrama de pinagem do AD734 e as conexões implementadas na presente aplicação.

Figura 45 – Pinagem aplicada ao circuito do AD734



Fonte: Adaptado de (ANALOG DEVICES, 2011).

6.3.5 Filtro Passa-Baixa

O projeto do filtro passa-baixa foi realizado a partir da definição da frequência de corte para uma década abaixo da frequência da rede elétrica, ou seja, 6 Hz, visando atenuar componentes ondulatórios de frequências relacionadas à rede elétrica. Com esse valor, foi possível definir a frequência natural $\omega_0 = 2\pi \times 6 = 37,7$ rad/s. Foi adotado também um fator de amortecimento $\zeta = 0,707$.

Os resistores R_4 e R_5 foram fixados em 10 kΩ, sendo o R_4 implementado através de uma combinação série de um resistor de 5 kΩ com uma associação paralela entre um resistor de 15 kΩ e um trimpot de 50 kΩ, proporcionando uma faixa de ajuste de aproximadamente ±10 kΩ para calibração.

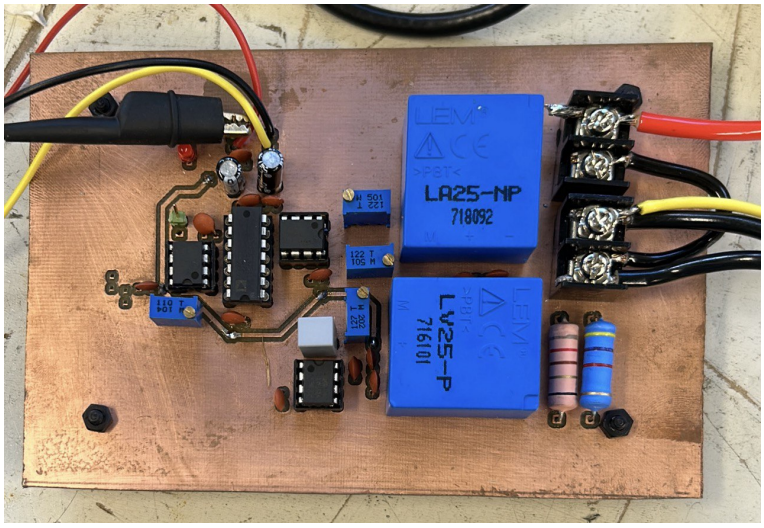
A partir dessas definições, obtiveram-se os valores teóricos de capacitância $C_2 = 3,79$ μF e $C_3 = 1,86$ μF. Devido à indisponibilidade comercial destes valores, escolheu-se os valores de $C_2 = 3,3$ μF e $C_3 = 2,2$ μF, com tolerância de 1%. Esta substituição resulta em um fator de amortecimento recalculado de $\zeta = 0,804$, que mantém características de resposta adequadas para a aplicação. Todos os componentes resistivos e capacitivos selecionados são de alta precisão, garantindo a conformidade do filtro com as especificações de projeto.

No Apêndice E está apresentada a planilha do dimensionamento dos componentes e especificações técnicas.

6.4 RESULTADOS EXPERIMENTAIS

Buscando validar o circuito proposto, realizou-se a construção de um protótipo experimental, apresentado na Figura 46.

Figura 46 – Protótipo do circuito para medição da potência reativa



Fonte: Autora, 2025.

Inicialmente, buscou-se confirmar o funcionamento do defasador, do CI multiplicador e do filtro passa-baixa. A Figura 47 apresenta os resultados obtidos por simulação com os valores de componentes calculados na seção anterior. Na Figura 48 são mostrados os resultados obtidos experimentalmente sob as mesmas condições da simulação. Em verde está representada a tensão de entrada, em vermelho a tensão após o circuito defasador, bem como em azul a potência reativa medida e sua componente filtrada em rosa, que será fornecida à entrada AD do DSP.

Na Figura 49 é possível verificar a validação do defasamento da tensão de entrada.

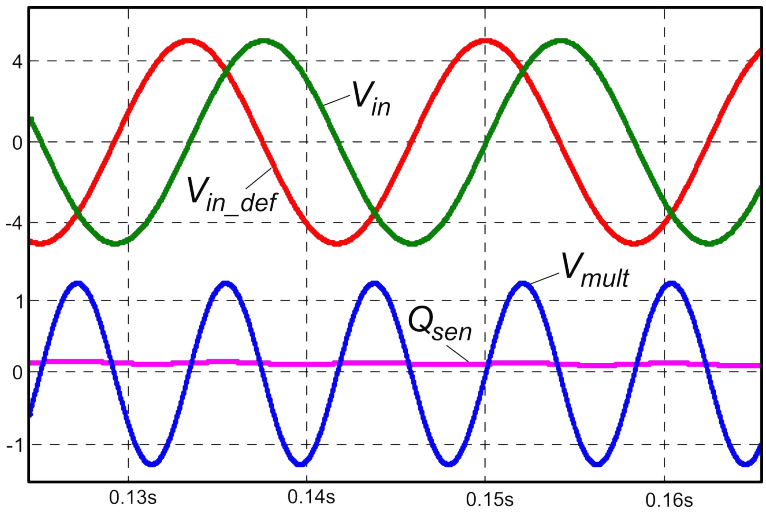
Entre os sinais V_{in} (em verde) e V_{def} (em vermelho) observa-se um $\Delta t = 4,184$ ms. O ângulo de defasamento pode ser calculado pela equação (187).

$$\phi = 360° \times \frac{\Delta t}{T} \tag{187}$$

em que T é o período do sinal, dado por $T = 1/f_r$. Como a frequência de rede é 60 Hz, o período é apresentado em (188).

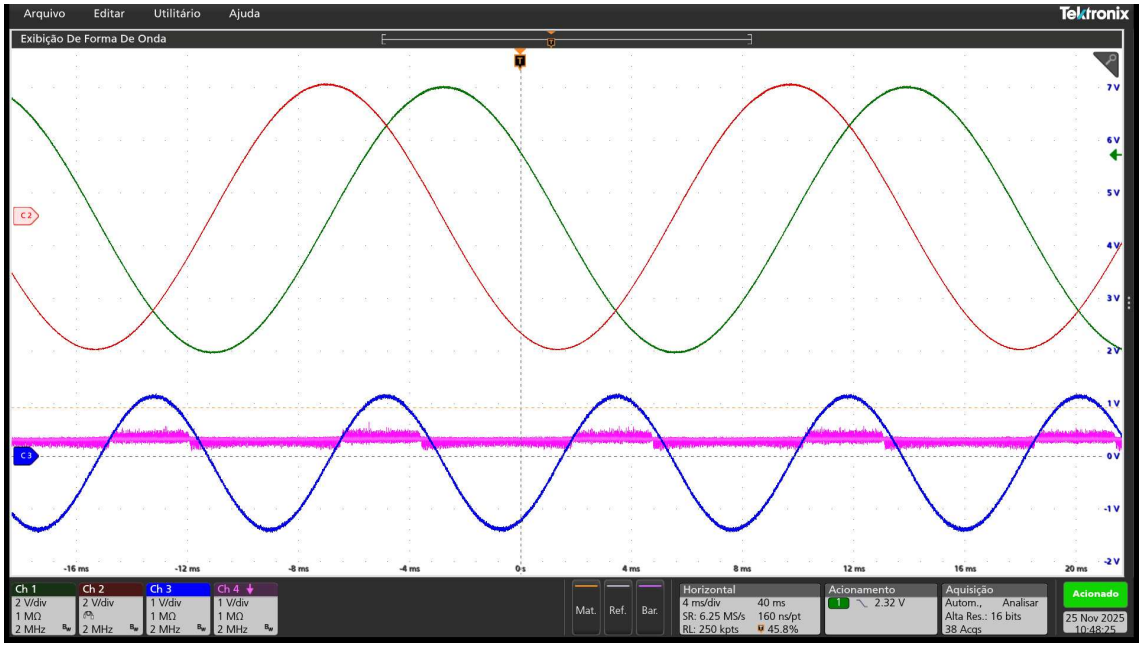
$$T = \frac{1}{60} = 16,67 \text{ ms} \tag{188}$$

Figura 47 – Resultados por simulação



Fonte: Autora, 2025.

Figura 48 – Resultados práticos



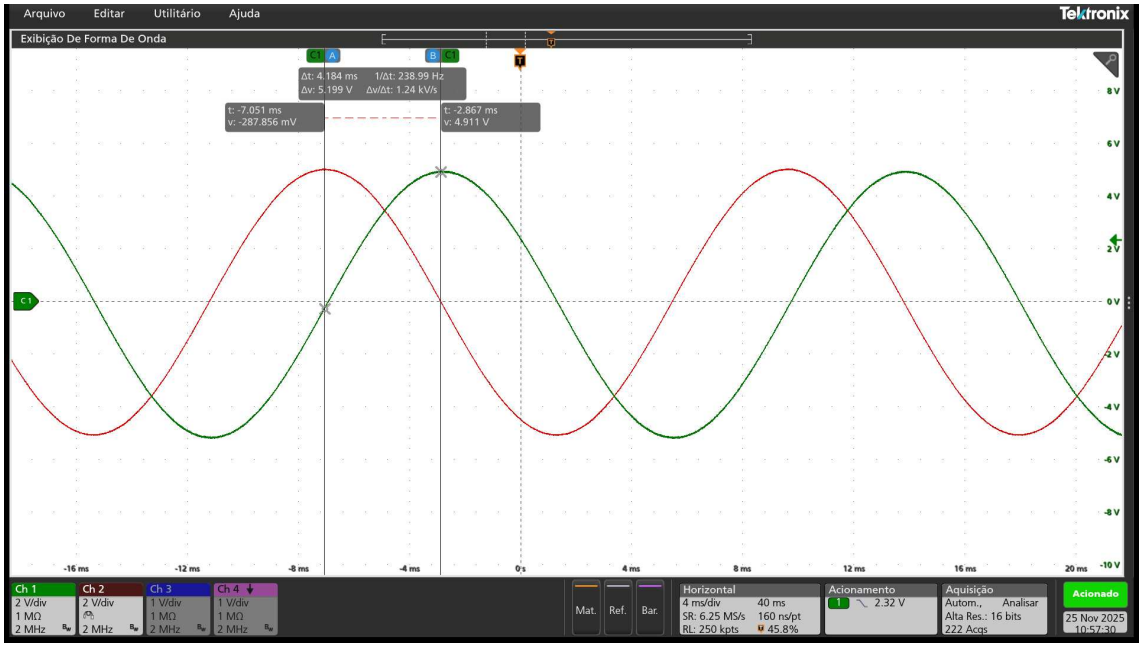
Fonte: Autora, 2025.

Substituindo os valores na equação (187):

$$\phi = 360° \times \frac{4,184 \text{ ms}}{16,67 \text{ ms}} \approx 90° \tag{189}$$

Outro teste realizado consistiu em conectar uma fonte CA a uma carga indutiva de 18,6 mH, acoplada ao protótipo. Para medir a potência reativa, utilizou-se um analisador de potência. O teste foi conduzido com o objetivo de verificar a concordância entre os valores de potência reativa medidos pelo analisador e os obtidos pelo protótipo. Para isso,

Figura 49 – Resultados práticos: validação da defasagem



Fonte: Autora, 2025.

realizou-se uma variação da potência reativa de 0 a 1,5 kVAR mediante ajuste da tensão.

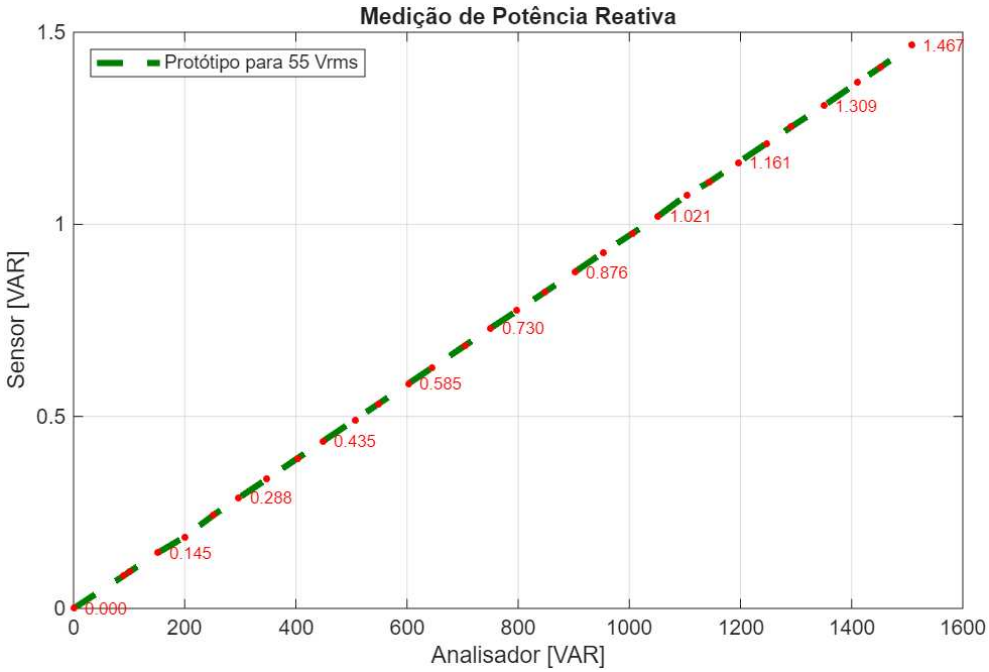
Os resultados obtidos são mostrados no gráfico da Figura 50, onde o eixo x representa o incremento de potência reativa medido pelo analisador e o eixo y o valor registrado pelo protótipo. O gráfico demonstra um comportamento linear, validando a operação do protótipo, uma vez que ambos os sistemas medem os mesmos valores, apenas com ganhos diferentes. Medição

A Tabela 3 apresenta os valores lidos pelo analisador e pelo sensor. No Apêndice F encontram-se o esquemático da placa e o projeto do circuito impresso (PCB).

6.5 CONCLUSÃO

O circuito desenvolvido para medição de potência reativa demonstrou ser técnica e economicamente viável, apresentando desempenho satisfatório com custo acessível e implementação simplificada. A validação experimental comprovou a eficácia do sistema proposto, com o estágio defasador operando consistentemente em aproximadamente 90° na frequência de rede de 60 Hz e as medições do protótipo exibindo excelente correlação linear com o analisador de potência de referência. Os resultados obtidos confirmam que é possível implementar soluções de medição de potência reativa com recursos acessíveis.

Figura 50 – Gráfico: resultados práticos



Fonte: Autora, 2025.

Tabela 3 – Resultado experimental: circuito para medição da potência reativa

Pot. Analisador (VAR)	**Pot. Sensor (VAR)**	**Pot. Sensor × 1000**
0,00	0,000	0,000
90,14	0,085	85,0
100,20	0,095	95,0
151,78	0,145	145,0
199,72	0,186	186,0
251,63	0,243	243,0
297,49	0,288	288,0
348,10	0,337	337,0
403,13	0,391	391,0
448,37	0,435	435,0
506,23	0,491	491,0
548,95	0,533	533,0
602,27	0,585	585,0
645,59	0,627	627,0
703,92	0,684	684,0
750,70	0,730	730,0
797,95	0,775	775,0
848,44	0,824	824,0
901,92	0,876	876,0
952,54	0,926	926,0
1006,20	0,977	977,0
1051,80	1,021	1021,0
1103,50	1,077	1077,0
1143,90	1,110	1110,0
1196,00	1,161	1161,0
1247,20	1,211	1211,0
1291,60	1,254	1254,0
1350,20	1,309	1309,0
1410,50	1,369	1369,0
1453,00	1,410	1410,0
1507,90	1,467	1467,0

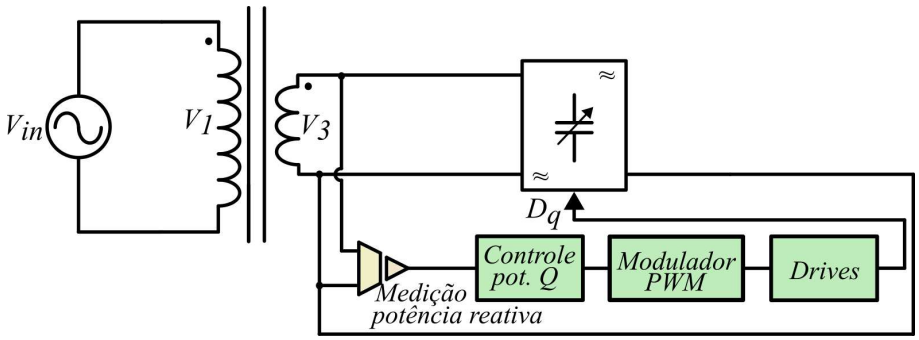
Fonte: Autora, 2025.

7 MODELAGEM E DEFINIÇÃO DO CONTROLE

7.1 INTRODUÇÃO

Este capítulo apresenta a modelagem do sistema de controle, incluindo a dinâmica do sensor de potência reativa e do conversor, e desenvolve a metodologia para determinação dos parâmetros do controlador PI (Proporcional-Integral) baseada no método de alocação de polos. A Figura 51 apresenta o diagrama de blocos do conversor para operação em malha fechada.

Figura 51 – Diagrama de blocos: circuito para operação em malha fechada



Fonte: Adaptado de (BARBI *et al.*, 2025)

7.2 MODELAGEM PARA CONTROLE

7.2.1 Função de Transferência do Conversor

O controle da potência reativa gerada pelo conversor CA-CA exige um sistema de regulação que ajuste dinamicamente a razão cíclica D em função do erro entre a potência reativa de referência Q_{ref} e a potência reativa medida Q_{med}.

Conforme estabelecido no Capítulo 4, a potência reativa Q fornecida pelo conversor é função da razão cíclica D segundo a relação:

$$Q = \frac{V_{ip}^2}{2} \cdot w \cdot (C_f + C_o \cdot D^2) \tag{190}$$

em que:
- $V_{ip} = 311$ V é a tensão de pico de entrada,
- $w = 2\pi \times 60 = 377$ rad/s é a frequência angular da rede,
- $C_f = 7,5 \times 10^{-6}$ F é a capacitância do filtro de entrada,
- $C_o = 160 \times 10^{-6}$ F é a capacitância de saída.

Esta relação apresenta não-linearidade quadrática em D, necessitando de linearização para projeto do controlador. Considerando operação em torno do ponto nominal $D_0 = 0,8$, aplica-se expansão em série de Taylor de primeira ordem em (191).

$$D = D_0 + \hat{d}, \quad Q = Q_0 + \hat{q} \tag{191}$$

em que $\hat{d}$ e $\hat{q}$ representam pequenas variações em torno dos valores de operação. Desenvolvendo (191) em (192).

$$Q \approx \frac{V_{ip}^2}{2} w \left[C_f + C_o (D_0^2 + 2 \cdot D_0 \cdot \hat{d}) \right] \tag{192}$$

A potência reativa nominal é apresentada em (193).

$$Q_0 = \frac{V_{ip}^2}{2} \cdot w \cdot (C_f + C_o \cdot D_0^2) \tag{193}$$

A variação incremental resulta em (194).

$$\hat{q} = V_{ip}^2 \cdot w \cdot C_o \cdot D_0 \cdot \hat{d} \tag{194}$$

Da equação (194), obtém-se o ganho estático incremental do conversor em (195).

$$K_c = \left. \frac{\partial Q}{\partial D} \right|_{D=D_0} = V_{ip}^2 \cdot w \cdot C_o \cdot D_0 \tag{195}$$

Substituindo valores numéricos em (196).

$$K_c = (311)^2 \times 377 \times 160 \times 10^{-6} \times 0,8 \approx 3,67 \times 10^6 \tag{196}$$

A função de transferência do conversor é portanto um ganho puro.

$$G_c(s) = K_c \tag{197}$$

7.2.2 Função de Transferência do Sensor

O circuito de medição, apresentado no Capítulo 6, possuí dinâmica de filtro passa-baixa de segunda ordem, conforme (198).

$$G_s(s) = \frac{w_0}{s^2 + 2\zeta w_0 s + w_0^2} \tag{198}$$

com $w_0 = 37,7$ rad/s e $\zeta = 0,804$ devido à escolha dos componentes.

7.2.3 Função de Transferência da Planta

A função de transferência da planta completa, considerando conversor e sensor em cascata, é apresentada em (199).

$$G(s) = G_c(s) \cdot G_s(s) = K_c \cdot \frac{w_0}{s^2 + 2\zeta w_0 s + w_0^2} \tag{199}$$

Substituindo os parâmetros em (199), obtêm-se (200).

$$G(s) = \frac{1,383 \times 10^8}{s^2 + 60,62s + 1421,29} \tag{200}$$

7.3 PROJETO DO CONTROLADOR PI

7.3.1 Estrutura do Controlador

Adota-se o controlador PI na forma apresentada em (201). Buscando uma estratégia de controle simples e robusta, testou-se inicialmente um controlador puramente proporcional (P) em simulação. Diante da inadequação deste para representar a dinâmica do conversor, optou-se pelo controlador PI, que alia simplicidade à ação integral requerida.

$$C(s) = K_p + \frac{K_i}{s} = K_p \left(1 + \frac{1}{T_i s}\right) \tag{201}$$

em que $T_i = K_p/K_i$ é o tempo integral.

7.3.2 Método de Alocação de Polos

A função de transferência de malha aberta é definida em (202).

$$L(s) = C(s)G(s) = \left(K_p + \frac{K_i}{s}\right) \cdot \frac{K_c w_0}{s^2 + 2\zeta w_0 s + w_0^2} \tag{202}$$

A equação característica em malha fechada é $1 + L(s) = 0$, resultando em (203).

$$s^3 + 2\zeta w_0 s^2 + (w_0^2 + K_c w_0 K_p)s + K_c w_0 K_i = 0 \tag{203}$$

7.3.2.1 Especificações de Projeto

Define-se os polos desejados em malha fechada, conforme (204).

$$(s + p)(s^2 + 2\zeta_d w_n s + w_n^2) = 0 \tag{204}$$

em que $\zeta_d = 0,7$ (fator de amortecimento desejado) e $p = w_n$ para simplificação. Igualando coeficientes com (203) obtém-se (205), (206) e (207).

$$w_n = \frac{2\zeta w_0}{1 + 2\zeta_d} = \frac{2 \times 0,804 \times 37,7}{2,4} = 25,26 \text{ rad/s} \tag{205}$$

$$K_p = \frac{w_n^2 + 2\zeta_d w_n^2 - w_0^2}{K_c w_0} \tag{206}$$

$$K_i = \frac{w_n^3}{K_c w_0} \tag{207}$$

7.3.3 Cálculo dos Ganhos Teóricos

Substituindo valores, obtêm-se (208) e (209).

$$K_p = \frac{(25,26)^2 + 2 \times 0,7 \times (25,26)^2 - (37,7)^2}{3,67 \times 10^6 \times 37,7} \approx 7,96 \times 10^{-7} \tag{208}$$

$$K_i = \frac{(25,26)^3}{3,67 \times 10^6 \times 37,7} \approx 1,17 \times 10^{-4} \tag{209}$$

7.4 NORMALIZAÇÃO E AJUSTE EXPERIMENTAL

7.4.1 Normalização dos Sinais

Os ganhos teóricos apresentam magnitude reduzida devido ao elevado valor de K_c. Para implementação prática, normaliza-se o erro pela potência reativa nominal $Q_{\text{nom}} = 2000$ VAR, conforme (210).

$$e_{\text{norm}} = \frac{Q_{\text{ref}} - Q_{\text{med}}}{Q_{\text{nom}}} \tag{210}$$

Os ganhos normalizados são expressos em (211).

$$K_{p,\text{norm}} = K_p \times Q_{\text{nom}}, \quad K_{i,\text{norm}} = K_i \times Q_{\text{nom}} \tag{211}$$

$$K_{p,\text{norm}} = K_p \cdot 2000 = 0.001592 \quad K_{i,\text{norm}} = K_i \cdot 2000 = 0.234 \tag{212}$$

7.5 IMPLEMENTAÇÃO DO CIRCUITO DE CONTROLE

Após a definição completa do controlador e o dimensionamento de todos os componentes do circuito de potência, foi possível proceder com a implementação prática do sistema de controle. A estratégia experimental previu a realização sequencial de testes, iniciando pela caracterização em malha aberta para posterior transição à operação em malha fechada.

O fechamento da malha de controle foi implementado utilizando o sensor de potência reativa desenvolvido no Capítulo 6. A saída analógica do sensor foi conectada a uma porta de conversão analógico-digital do processador digital de sinais TMS320F28335 (código

F03269M), cuja programação completa está documentada no Apêndice H. O DSP foi responsável pela aquisição de sinais, execução do algoritmo de controle e geração dos sinais PWM de comando dos interruptores.

Para a leitura dos sinais disponibilizados pelo circuito de mediação de potência reativa pelo DSP, projetou-se uma placa de condicionamento de sinais, detalhada no Apêndice G. Esta placa realiza a adaptação dos níveis de tensão, filtragem antialiasing, isolamento galvânico e condicionamento dos sinais de comando PWM.

A integração da placa de condicionamento com o DSP, utilizando o código implementado conforme H, permitiu a realização dos testes experimentais sistemáticos apresentados no Capítulo 8, validando o desempenho do sistema de controle tanto em regime permanente quanto dinâmico.

7.6 CONCLUSÃO

Com base nas análises desenvolvidas neste capítulo, foi possível determinar que a dinâmica dominante do sistema de controle da potência reativa é determinada pelo circuito de medição, uma vez que o conversor CA-CA apresenta comportamento estático, caracterizado por uma função de transferência correspondente a um ganho puro.

A função de transferência do sensor, representada por um filtro passa-baixa de segunda ordem com frequência natural $w_0 = 37,7$ rad/s e fator de amortecimento $\zeta = 0,804$, estabelece a principal limitação de banda do sistema em malha fechada. Entretanto, para fins de projeto do controlador PI, essa dinâmica pode ser aproximada por um modelo de primeira ordem equivalente, cuja constante de tempo é determinada pelos parâmetros do filtro. Isso permite que eventuais ajustes práticos possam ser realizados em bancada.

8 RESULTADOS EXPERIMENTAIS

8.1 INTRODUÇÃO

A fim de validar toda a teoria e metodologia apresentada durante os capítulos anteriores, realizaram-se simulações numéricas e a construção de um protótipo experimental. As simulações foram realizadas sob os mesmos parâmetros aos quais o protótipo experimental estava submetido.

A comparação entre os resultados experimentais e de simulação neste capítulo priorizará a verificação do correto funcionamento do conversor através da análise visual das formas de onda, sem se aprofundar em comparações numéricas detalhadas.

8.1.1 Considerações Iniciais

Conforme evidenciado anteriormente, durante os testes dos protótipos que compõem o transformador híbrido, identificaram-se dificuldades experimentais significativas. Em diversos ensaios, observaram-se sobretensões nos interruptores, atribuídas à ressonância entre indutâncias e capacitâncias parasitas do circuito, que são fenômenos não ideais, não contemplados no dimensionamento teórico e de difícil mitigação completa.

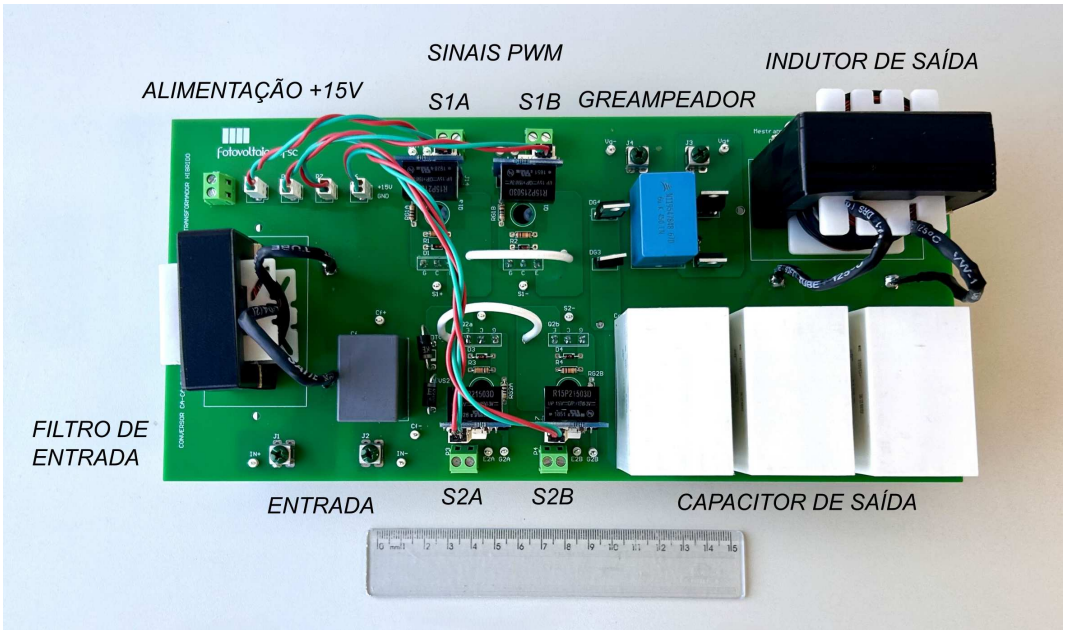
Para contornar esse problema, implementaram-se múltiplas estratégias, incluindo a otimização do layout da PCB e estudos para incorporação de circuitos snubber. A solução mais efetiva, no entanto, consistiu na substituição dos interruptores originais pelos MOSFETs modelo SPW35N60CFDFKSA1, disponíveis em laboratório. Este modelo apresentou operação satisfatória nos ensaios, destacando-se por suas capacitâncias intrínsecas relativamente superiores em comparação com outros dispositivos testados, o que contribuiu para atenuar as sobretensões observadas.

Diante dos resultados, optou-se pela utilização desse MOSFET na fase experimental do protótipo. Ressalta-se, contudo, que o componente possuí tensão nominal de 600 V e corrente de 34 A, não atendendo às especificações para operação na potência nominal do sistema, caracterizando-se como uma solução paliativa e experimentalmente viável, porém limitada do ponto de vista do projeto original.

8.2 CARACTERIZAÇÃO DO PROTÓTIPO EXPERIMENTAL

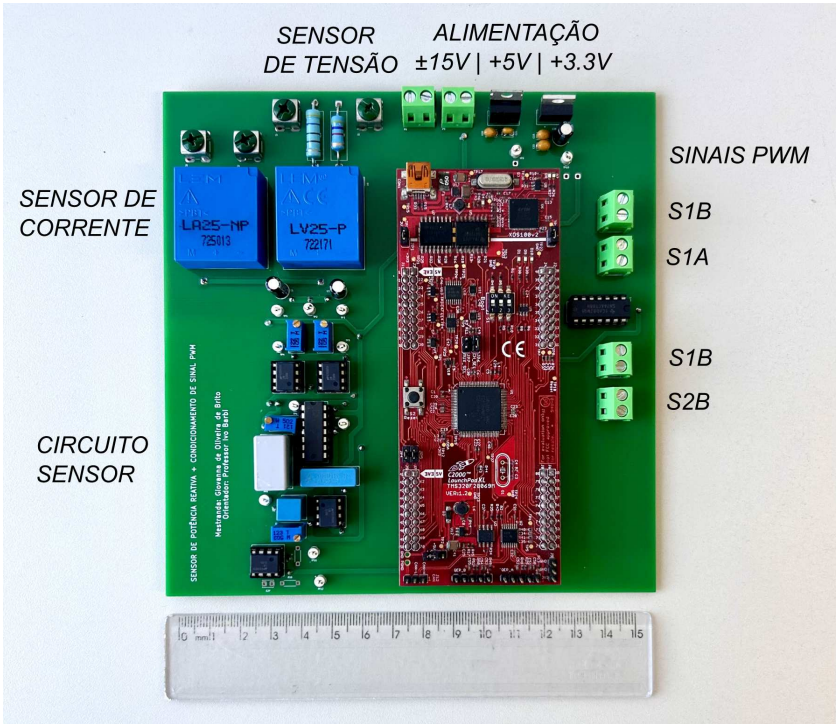
A implementação prática do conversor desenvolvido é apresentada nas Figuras 52 e 53, que mostram respectivamente o estágio de potência e o estágio de controle. A primeira figura ilustra a placa de potência, contendo os interruptores semicondutores e demais componentes magnéticos. A segunda figura exibe a placa de controle, responsável pelo condicionamento de sinais, geração da modulação PWM através do DSP e aquisição dos parâmetros operacionais.

Figura 52 – Protótipo experimental: estágio de potência



Fonte: Autora, 2025

Figura 53 – Protótipo experimental: estágio de Controle



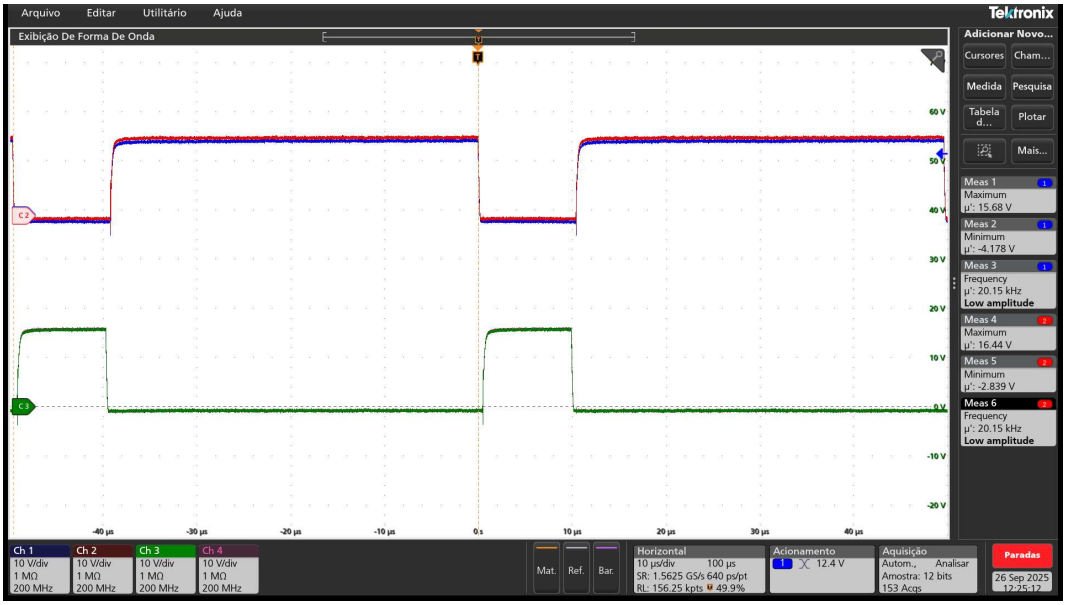
Fonte: Autora, 2025

O sistema de medição de potência reativa, cuja validação foi detalhada no Capítulo 6, encontra-se integrado à placa de controle, porém não será reavaliado neste capítulo.

8.2.1 Apresentação dos Sinais de Comando e Validação do Tempo Morto Aplicado

Dentre os primeiros ensaios realizados, destaca-se a implementação e verificação dos sinais de comando, incluindo a correta parametrização do tempo morto. A Figura 54 ilustra os sinais de tensão gate-source (V_{gs}) para operação nominal com razão cíclica de 80%. As formas de onda em azul e vermelho correspondem aos interruptores S_{1a} e S_{1b} (S_1), enquanto verde e rosa representam S_{2a} e S_{2b} (S_2).

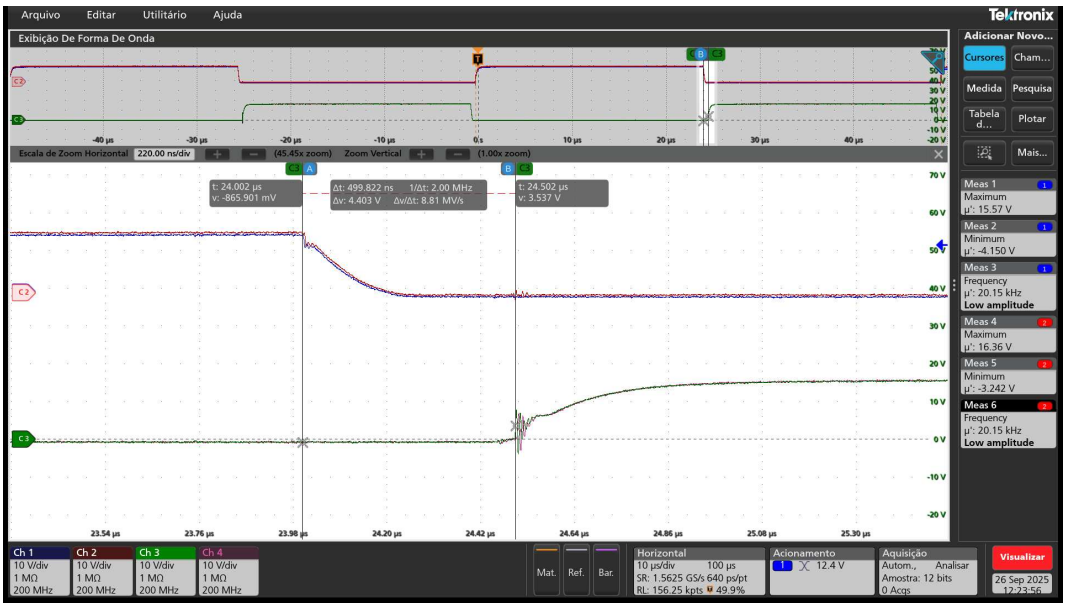
Figura 54 – Sinais de comando experimentais: S1 e S2



Fonte: Autora, 2025

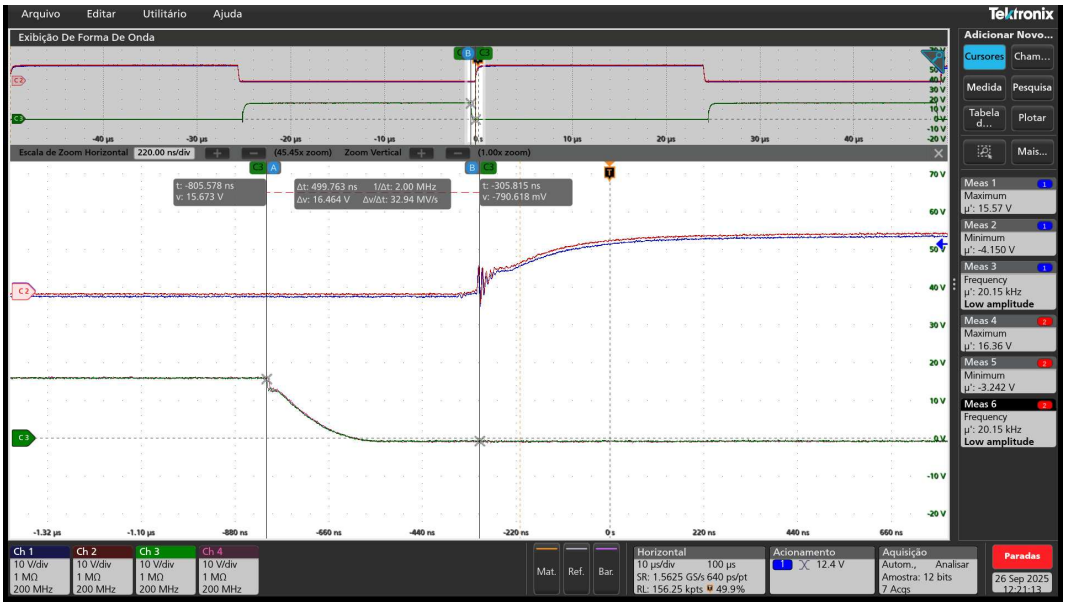
Adicionalmente, as Figuras 55 e 56 comprovam a aplicação do tempo morto de 500 ns entre os comandos dos interruptores, conforme especificado no projeto. As formas de onda em azul e vermelho correspondem aos interruptores S_{1a} e S_{1b} (S_1), enquanto verde e rosa representam S_{2a} e S_{2b} (S_2).

Figura 55 – Sinais de comando experimentais: tempo morto (borda de descida)



Fonte: Autora, 2025

Figura 56 – Sinais de comando experimentais: tempo morto (borda de subida)



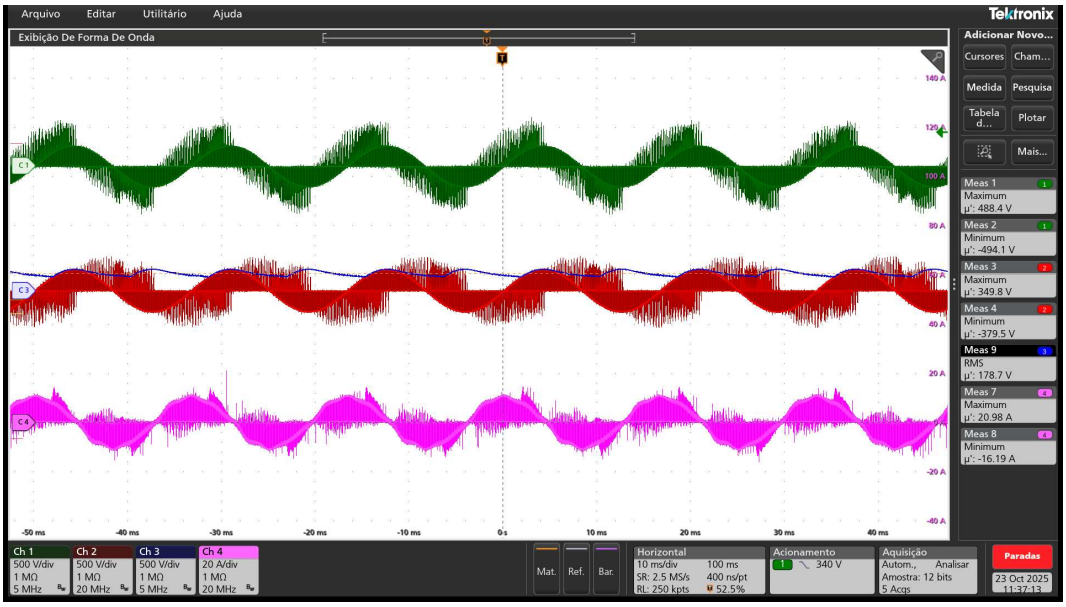
Fonte: Autora, 2025

8.3 RESULTADOS EM MALHA ABERTA

Os testes foram conduzidos mediante elevação gradual da tensão e variação da razão cíclica, permitindo caracterizar o comportamento da capacitância equivalente e da potência reativa. A Figura 57 apresenta as formas de onda experimentais das tensões nos interruptores S_1 e S_2, em verde e vermelho respectivamente, da tensão de grampeamento em azul e da corrente sobre S_1 em rosa. A Figura 58 mostra os resultados de simulação

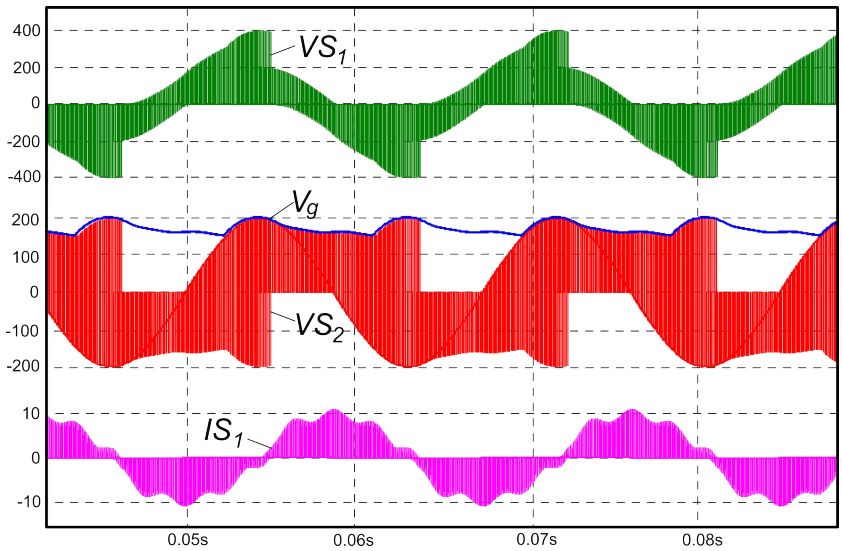
correspondentes para fins de comparação.

Figura 57 – Resultados experimentais: VS_1, VS_2, V_g e IS_1



Fonte: Autora, 2025

Figura 58 – Resultado de simulação: VS_1, VS_2, V_g e IS_1



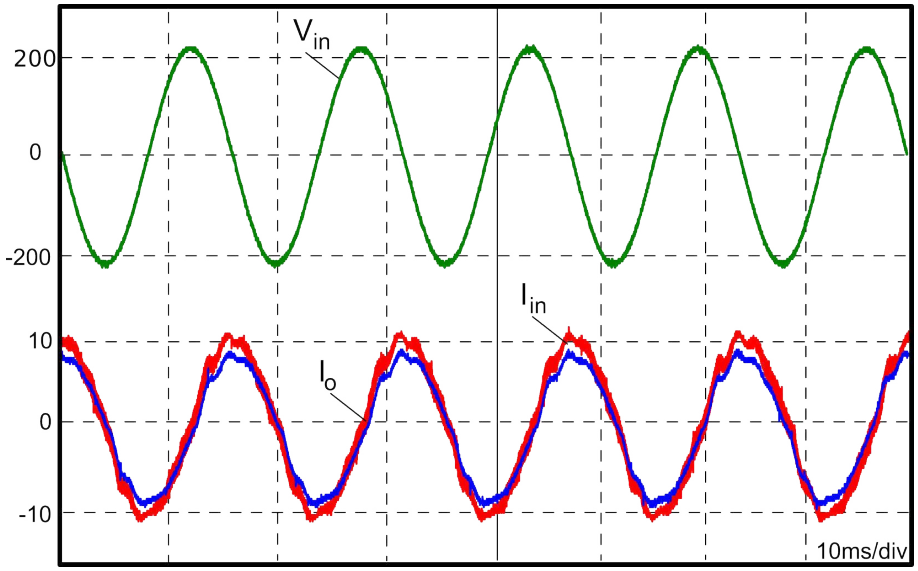
Fonte: Autora, 2025

A tensão máxima atingida na entrada foi de 150 V RMS (212 V de pico), condição na qual o sistema gerou 928,8 VAR de potência reativa, considerando os parâmetros nominais de razão cíclica e demais componentes. Observa-se nos interruptores a sobretensão resultante da composição da tensão de grampeamento, que atinge patamares de aproximadamente duas vezes a tensão de entrada, valor este superado nos resultados práticos devido à influência de elementos parasitas.

Além das sobretensões, verificou-se também a presença de sobrecorrentes nos interruptores, com picos de aproximadamente 21 A, significativamente superiores aos valores obtidos por simulação. Durante os ensaios, observaram-se ainda picos aleatórios de corrente que excediam os limites operacionais nominais dos MOSFETs. No entanto, esse comportamento tendia a se atenuar com o aumento da tensão de entrada, e próximo aos níveis apresentados na figura o sistema demonstrava maior estabilidade.

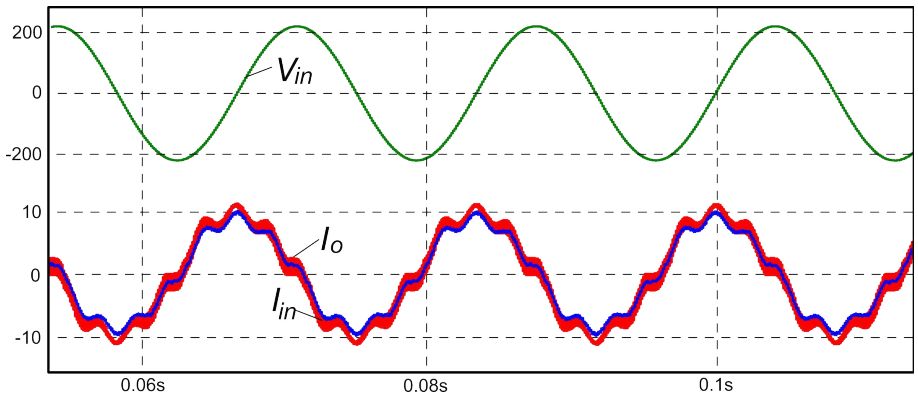
A Figura 59 exibe a tensão de entrada e as correntes de entrada e saída do circuito para a condição de máxima tensão atingida, enquanto a Figura 60 apresenta a comparação com os resultados simulados.

Figura 59 – Resultados experimentais: tensão de entrada e correntes no circuito



Fonte: Autora, 2025

Figura 60 – Resultado de simulação: tensão de entrada e correntes no circuito.

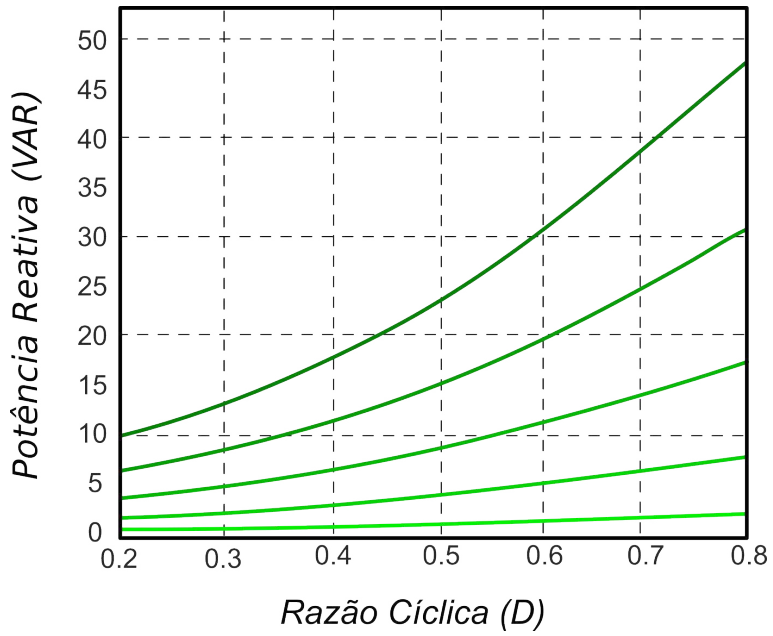


Fonte: Autora, 2025

8.4 CURVA EXPERIMENTAL DA VARIAÇÃO DA POTÊNCIA REATIVA PELA RAZÃO CÍCLICA

Um dos resultados mais relevantes consiste na caracterização experimental da variação da potência reativa gerada pelo conversor em função da razão cíclica. A curva obtida é apresentada na Figura 61, construída a partir da aquisição de dados para diferentes valores de tensão de entrada e razão cíclica. Este resultado representa a comprovação experimental do comportamento teórico previsto no Capítulo 4 (Figura 13), validando, assim, o conceito central da dissertação: a geração de potência reativa por meio da capacitância equivalente variável.

Figura 61 – Curva experimental: variação da potência reativa pela razão cíclica

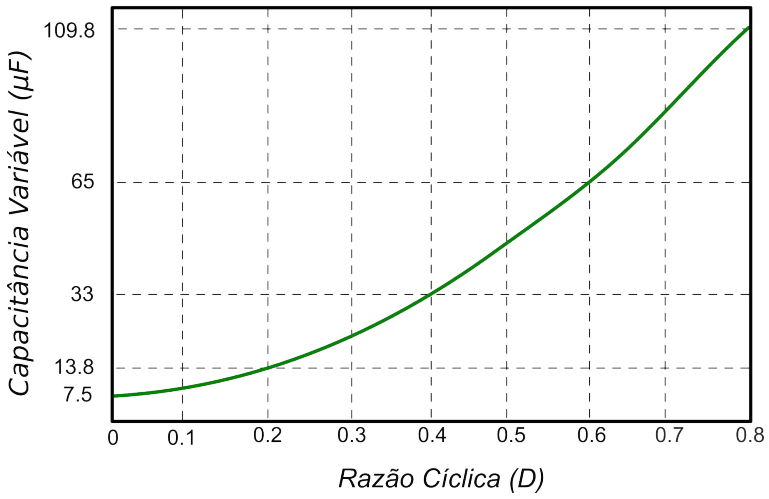


Fonte: Autora, 2025

8.5 CURVA EXPERIMENTAL DA VARIAÇÃO DA CAPACITÂNCIA EQUIVALENTE PELA RAZÃO CÍCLICA

A Figura 62 apresenta a curva experimental da variação da capacitância equivalente em função da razão cíclica. De forma análoga à análise anterior, este resultado comprova o funcionamento do sistema como capacitor variável controlável, representando a validação prática do comportamento teórico ilustrado no Capítulo 4.

Figura 62 – Curva experimental: variação da capacitância equivalente pela razão cíclica



Fonte: Autora, 2025

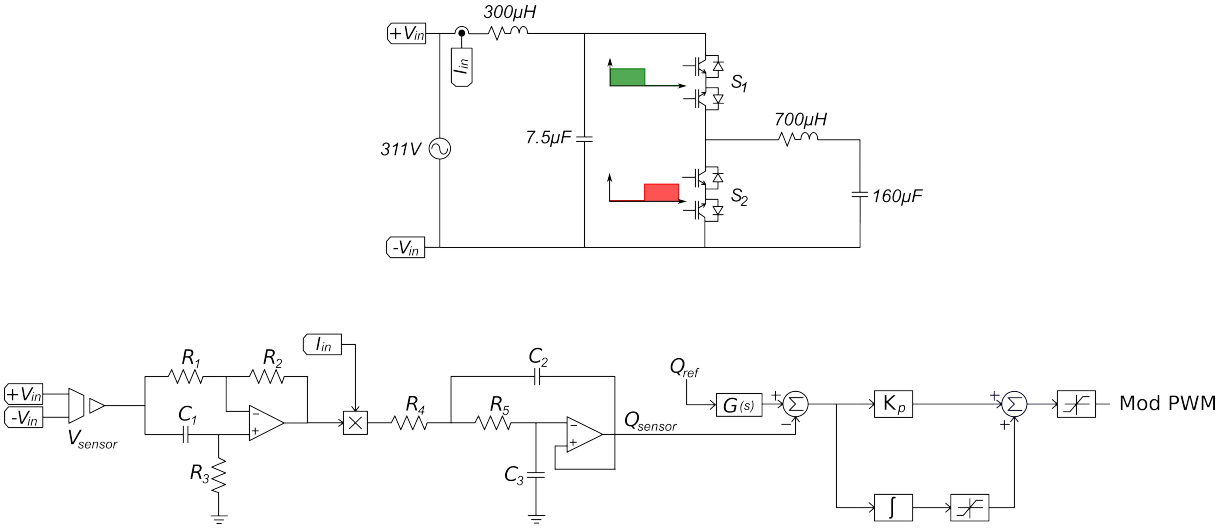
8.6 RESULTADOS EM MALHA FECHADA

8.6.1 Validação do Circuito por Simulação

O circuito operando em malha fechada foi validado inicialmente por simulação, conforme o diagrama apresentado na Figura 63. Após a medição da potência reativa, o sinal é encaminhado para o circuito de controle, onde, por meio de realimentação negativa, determina-se o erro do sistema. Esse erro é obtido comparando-se o valor medido com a referência de potência reativa, ponderado pela função de transferência do sistema. O erro é então processado pelo controlador PI, que gera o sinal de saída enviado ao modulador PWM, responsável por produzir os sinais de comando dos interruptores.

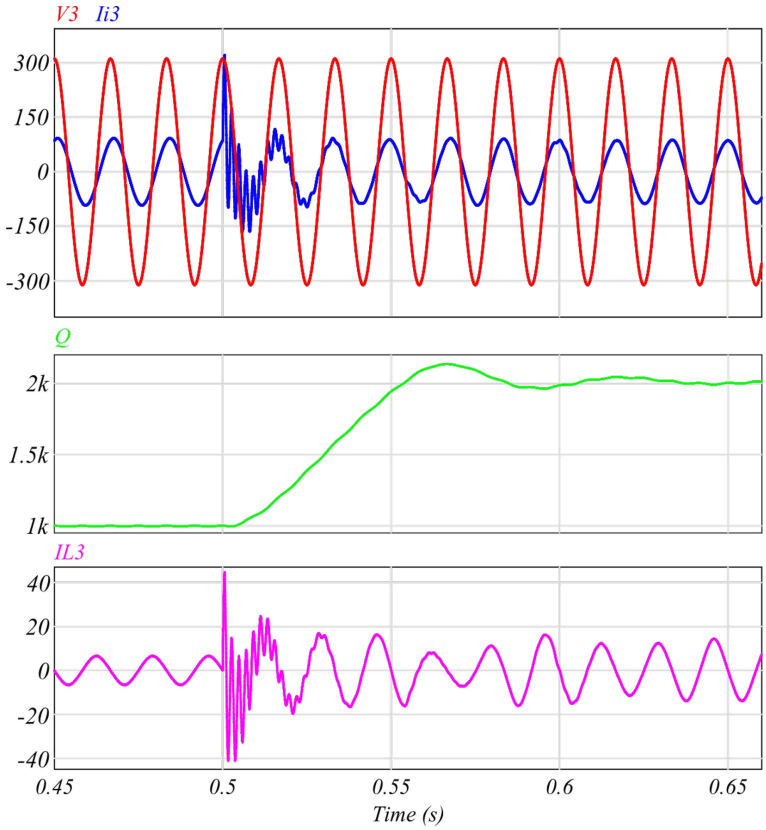
A Figura 64 apresenta a resposta do sistema à aplicação de um degrau de 50% na referência de potência reativa a ser compensada. Esta figura, também publicada no artigo apresentado no COBEP 2025 sobre a topologia do transformador híbrido, mostra em vermelho a tensão de entrada, em azul a corrente de entrada no enrolamento terciário, em verde a potência reativa compensada pelo conversor e em rosa a corrente no indutor de entrada. No intervalo $0,45\,\text{s} \leq t < 0,5\,\text{s}$, o conversor opera compensando 1 kVAR, conforme configurado na referência do sistema de controle. Observa-se que a tensão e a corrente de entrada apresentam defasagem entre si, indicando a presença de potência reativa, uma vez que o fator de potência ainda não é unitário. No instante $t = 0,5\,\text{s}$, o degrau é aplicado e o conversor passa a compensar 2 kVAR. Como resultado, o sistema compensa totalmente a potência reativa da rede, atingindo fator de potência unitário, com tensão e corrente de entrada em fase. O aumento da corrente no indutor de entrada confirma a elevação da corrente drenada pelo conversor para suportar a maior demanda de compensação reativa.

Figura 63 – Circuito de controle implementado para validação da compensação de potência reativa



Fonte: Autora, 2025.

Figura 64 – Resposta do sistema a um degrau na referência de compensação de 1 kVAR para 2 kVAR



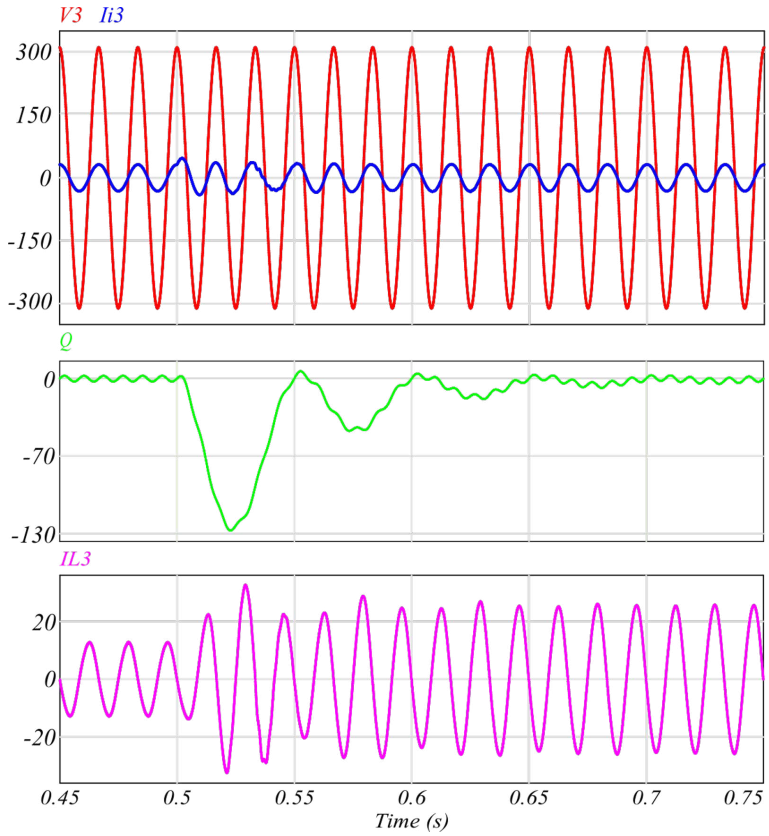
Fonte: Autora em (BARBI *et al.*, 2025)

Na Figura 65, a referência de potência reativa é configurada para ser sempre nula.

Dessa forma, o conversor atua para compensar integralmente o valor medido pelo circuito de medição. Para esta análise, conectou-se à entrada uma carga RL genérica, modelada apenas em simulação, que impõe à rede uma potência reativa de 1 kVAR no intervalo $0,45\,\text{s} \leq t < 0,5\,\text{s}$, aumentando para 2 kVAR em $t = 0,5\,\text{s}$.

Conforme pode ser observado, a tensão e a corrente de entrada se mantêm em fase ao longo de todo o período, confirmando a compensação total da potência reativa e a correção do fator de potência para unitário. Adicionalmente, a potência reativa medida na rede permanece nula durante os intervalos em regime permanente, enquanto a corrente no indutor de entrada aumenta à medida que o conversor drena mais corrente para suportar a maior demanda de compensação reativa.

Figura 65 – Comportamento do conversor sob variação de carga reativa, mantendo potência reativa nula no lado da rede.



Fonte: Autora em (BARBI *et al.*, 2025)

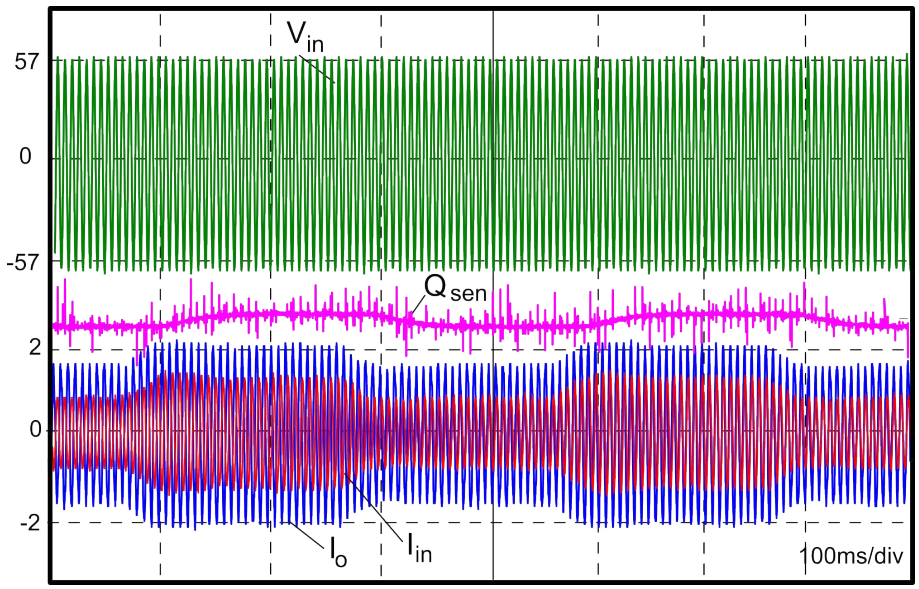
8.6.1.1 Validação Experimental do Protótipo

Para a realização dos testes experimentais do controle em malha fechada, optou-se por operar em torno de um ponto de operação nominal, com variações controladas, priorizando a segurança do circuito e a observação do comportamento dinâmico do sistema.

A Figura 66 ilustra um dos ensaios realizados, no qual, de forma análoga às simulações, aplicou-se uma variação na referência de potência reativa a ser compensada. O

sinal em rosa representa a potência reativa medida pelo circuito de medição, que responde às variações impostas pelos degraus na referência. Observa-se a capacidade do conversor em regular dinamicamente a potência reativa fornecida, acompanhando a demanda estabelecida.

Figura 66 – Resultados experimentais: sensor de potência reativa, tensão de entrada e correntes no circuito em malha fechada



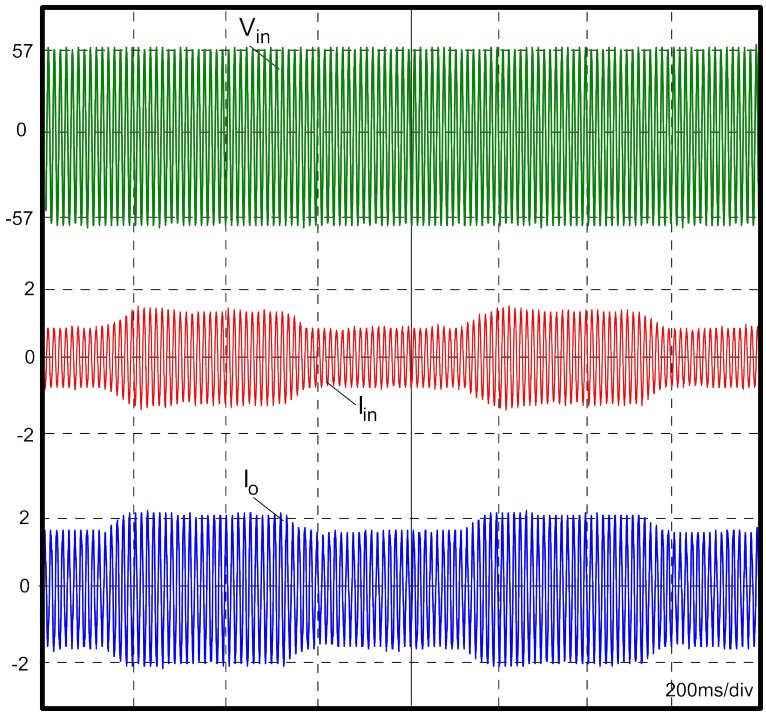
Fonte: Autora, 2025

Na Figura 67, analisa-se o comportamento das correntes de entrada e saída do circuito, bem como da tensão de entrada, durante a mesma variação de compensação de potência reativa. Mantendo-se a tensão constante, o ajuste da potência reativa é realizado por meio da variação da razão cíclica.

Os testes foram conduzidos com a razão cíclica limitada à faixa de 60% a 80%, considerando que o ponto nominal de operação era 80%. Essa limitação foi adotada como medida de segurança, uma vez que eram necessários ensaios adicionais para verificar se o sistema apresentaria falhas diante de variações bruscas na potência reativa a ser compensada, como, por exemplo, uma transição da potência máxima para a mínima.

Um problema adicional identificado durante os ensaios foi a necessidade de implementar um filtro adicional na saída do circuito de medição, a fim de atenuar componentes oscilatórias que podem ser observadas na Figura 66. Para determinados níveis de tensão, essas oscilações interferiam na operação do sistema, uma vez que o controle não conseguia acompanhar as variações paramétricas induzidas pelo ruído. Buscando preservar a integridade do protótipo, os testes foram interrompidos até que essa limitação fosse sanada.

Figura 67 – Resultados experimentais: tensão de entrada e correntes no circuito em malha fechada



Fonte: Autora, 2025

8.6.2 Conclusão

Os resultados experimentais apresentados neste capítulo validaram o funcionamento do conversor CA-CA como compensador de potência reativa. A caracterização experimental demonstrou a relação direta entre a razão cíclica e a potência reativa gerada, confirmando o comportamento teórico previsto no dimensionamento. A curva de variação da capacitância equivalente em função da razão cíclica comprovou o conceito de capacitor variável implementado pela topologia.

A operação em malha fechada evidenciou a capacidade do sistema em regular dinamicamente a potência reativa, atendendo às variações da referência de compensação. Apesar das limitações práticas, os resultados obtidos corroboram a viabilidade da topologia proposta.

9 CONCLUSÃO

Este trabalho apresentou o desenvolvimento completo de um conversor CA-CA direto para compensação de potência reativa aplicado a transformadores híbridos. Por meio de uma abordagem sistemática, foram estabelecidos os fundamentos teóricos, o dimensionamento detalhado, a modelagem para controle, a implementação de um sistema de medição alternativo e a validação experimental do protótipo.

Os resultados demonstraram a viabilidade técnica da topologia proposta, comprovando sua capacidade de atuar como um capacitor variável controlável, permitindo o ajuste dinâmico da potência reativa injetada no sistema através da variação da razão cíclica. A curva experimental que relaciona a potência reativa com a razão cíclica validou o comportamento teórico previsto, confirmando o princípio de funcionamento do conversor.

O sistema de medição desenvolvido se mostrou uma solução eficaz, de baixo custo e implementação simplificada, apresentando excelente correlação com equipamentos comerciais de medição. A operação em malha fechada comprovou a capacidade de regulação dinâmica do conversor, atendendo satisfatoriamente às variações na referência de compensação.

Apesar dos desafios práticos encontrados, particularmente relacionados a sobretensões nos interruptores devido a elementos parasitas, o protótipo experimental validou os conceitos fundamentais da pesquisa. O trabalho contribuiu com uma metodologia completa de projeto, desde a fundamentação teórica até a implementação prática, incluindo a seleção e teste de componentes críticos como circuitos de acionamento e condicionamento de sinais.

9.1 SUGESTÃO PARA TRABALHOS FUTUROS

Como perspectivas para trabalhos futuros, recomenda-se:

- Substituição dos interruptores pelos componentes originalmente projetados (IGBTs) e realização de testes completos para verificação da operação em condições nominais, investigando se o problema de sobretensão persiste com componentes mais robustos.
- Testes do conversor operando na potência reativa nominal de 2 kVAR, avaliando seu desempenho sob condições completas de projeto e validando os cálculos de dimensionamento.
- Aprofundamento dos testes em malha fechada, incluindo cenários extremos como operação com razão cíclica nula e variações bruscas na referência de compensação.
- Integração e teste do conversor na estrutura monofásica completa do transformador híbrido, avaliando seu desempenho em conjunto com os demais componentes do sistema e validando sua efetividade na compensação reativa da topologia proposta.

REFERÊNCIAS

AELOIZA, E. C. *et al.* Next Generation Distribution Transformer: To Address Power Quality for Critical Loads. **IEEE**, 2003. Texas A&M University, College Station, TX, 77843-3128, USA.

ALEXANDER, Charles K.; SADIKU, Matthew N. O. **Fundamentos de Circuitos Elétricos**. 5. ed. São Paulo: AMGH Editora Ltda, 2013.

ANALOG DEVICES. **10 MHz, Four-Quadrant Multiplier/Divider AD734**. Versão Rev. E. Norwood, MA, USA, 2011.

BALA, Sandeep *et al.* Hybrid Distribution Transformer: Concept Development and Field Demonstration. *In:* 2012 IEEE Power and Energy Society General Meeting. [*S.l.*]: IEEE, 2012. P. 1–8. DOI: 10.1109/PESGM.2012.6344759.

BARBI, Ivo. **Eletrônica de Potência: Projetos de Fontes Chaveadas**. 2. ed. Florianópolis: Edição do Autor, 2007.

_____. **Estudo do Circuito Grampeador para os Conversores Flyback e Forward e do Circuito Equivalente do Transformador de Três Enrolamentos**. 1. ed. Florianópolis: Universidade Federal de Santa Catarina, nov. 2007. Apostila do INEP/EEL/CTC/UFSC.

BARBI, Ivo *et al.* Hybrid Distribution Transformer Based on Direct Frequency Converters: Analysis of Voltage Regulation and Power Factor Correction. *In:* ANAIS do 2025 Brazilian Power Electronics Conference (COBEP). Vitória, ES: IEEE, 2025. P. 1–8. Conference held: 05-08 October 2025. DOI: 10.1109/COBEP66423.2025.11231637.

BARKER, P. P.; MELLO, R. W. de. Determining the Impact of Distributed Generation on Power Systems: Part 1 - Radial Distribution Systems. *In:* 2000 IEEE Power Engineering Society Summer Meeting. [*S.l.*]: IEEE, 2000. P. 1645–1656. DOI: 10.1109/PESS.2000.867553.

BARTOLIK, Pete. Escolhendo a tecnologia de capacitor correta para uma aplicação. **DigiKey**, 2024. Contribuído pelos Editores Norte-Americanos da DigiKey. Disponível em: https://www.digikey.com.br/pt/articles/choosing-the-right-capacitor-technology-for-an-application. Acesso em: 20 nov. 2025.

BURKARD, J.; BIELA, J. Evaluation of Topologies and Optimal Design of a Hybrid Distribution Transformer. *In:* 2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG). [*S.l.*]: IEEE, 2017. P. 1–8. DOI: 10.1109/PEDG.2017.7972488.

CARRENO, Alvaro *et al.* Configurations, Power Topologies and Applications of Hybrid Distribution Transformers. **Energies**, v. 14, n. 5, p. 1215, 2021. DOI: 10.3390/en14051215.

CIURIUC, Alexandra *et al.* Lifetime Estimation of Vegetable and Mineral Oil Impregnated Paper for Power Transformers. *In:* PROCEEDINGS of 2016 IEEE International Conference on Dielectrics. [*S.l.*]: IEEE, 2016. P. 1–5. DOI: 10.1109/ICD.2016.7547717.

_____._____. *In:* 2016 IEEE Conference on Electrical Insulation and Dielectric Phenomena (CEIDP). [*S.l.*]: IEEE, 2016. P. 1–6. DOI: 10.1109/CEIDP.2016.7785567.

DIXON, Juan *et al.* Reactive power compensation technologies: state-of-the-art review. **Proceedings of the IEEE**, v. 93, n. 12, p. 2144–2164, 2005. DOI: 10.1109/JPROC.2005.859937.

EFTEKHARNEJAD, Sara *et al.* Impact of increased penetration of photovoltaic generation on power systems. **IEEE Transactions on Power Systems**, v. 28, n. 2, p. 893–901, maio 2013.

EMPRESA DE PESQUISA ENERGÉTICA (EPE). **Anuário Estatístico de Energia Elétrica 2024: ano base 2023**. Manual. Brasília, 2024.

ENJETI, P. N.; CHOI, S. An approach to realize higher power PWM AC controller. *In:* APPLIED Power Electronics Conference and Exposition (APEC'93). San Diego, CA, USA: [*s.n.*], mar. 1993. P. 323–327.

ERICKSON, Robert W.; MAKSIMOVIĆ, Dragan. **Fundamentals of Power Electronics**. Third. [*S.l.*]: Springer, 2020.

EVARISTO, Ronaldo Mendes. **Processamento Analógico de Sinais: Uma Abordagem para Cursos de Engenharia e Tecnologia**. Recife, Brasil: Even3 Publicações, 2021.

FAIZ, Jawad; SIAHKOLAH, Behzad. **Electronic Tap-Changer for Distribution Transformers**. [*S.l.*]: Springer-Verlag Berlin Heidelberg, 2011. ISBN 978-3-642-19910-3. DOI: 10.1007/978-3-642-19911-0.

FITZGERALD, A. E.; KINGSLEY, Charles; UMANS, Stephen D. **Electric Machinery**. 6th. [*S.l.*]: McGraw-Hill, 2003.

GEHRKE, Poleana; MARTINS, Criciéle Castro; SPERANDIO, Mauricio. Analysis of the impact of photovoltaic systems on the power factor. *In:* 14TH Seminar on Power Electronics and Control (SEPOC). [*S.l.*: *s.n.*], 2022.

GUO, D. *et al.* Direct AC-AC Converter Based on Odd Symmetrical No-Differential AC Chopper Legs With Unipolar Modulation Strategy. **IEEE Transactions on Power Electronics**, v. 38, n. 9, p. 11420–11434, set. 2023. DOI: 10.1109/TPEL.2023.3289167.

GUPTA, Mudit; SINGH, N. K. Modelling of Four Switch Buck Boost Dynamic Capacitor. **International Journal of Engineering Research & Technology (IJERT)**, v. 3, n. 10, p. 964–970, out. 2014. ISSN 2278-0181.

HOFMANN, Wolfgang; SCHLABBACH, Jürgen; JUST, Wolfgang. **Reactive Power Compensation: A Practical Guide**. 1. ed. Chichester, UK: John Wiley & Sons, Ltd, 2012.

INFINEON. **Discrete IGBT: Explanation of discrete IGBTs' datasheets**. Application Note. Versão 1.0. [*S.l.*], 2015.

INFINEON TECHNOLOGIES. **Calculate IGBT losses for a SPWM voltage source converter**. Knowledge Base Articles. 2022. Disponível em: https://community.infineon.com/t5/Knowledge-Base-Articles/Calculate-IGBT-losses-for-a-SPWM-voltage-source-converter/ta-p/381757. Acesso em: 25 set. 2024.

_____. **IGBT FF1200R12IE5P: Loss calculation in an SPWM voltage source converter topology**. Knowledge Base Articles. 2022. Disponível em: https://community.infineon.com/t5/Knowledge-Base-Articles/IGBT-FF1200R12IE5P-Loss-calculation-in-an-SPWM-voltage-source-converter-topology/ta-p/383277. Acesso em: 25 set. 2024.

_____. **IGBTs: Loss calculation and junction temperature estimation for an SPWM voltage source converter**. Knowledge Base Articles. 2022. Disponível em: https://community.infineon.com/t5/Knowledge-Base-Articles/Calculate-IGBT-losses-for-a-SPWM-voltage-source-converter/ta-p/381757. Acesso em: 25 set. 2024.

IXYS CORPORATION. **IXYH50N120C3D1 — 1200V, 50A IGBT Module**. Datasheet. [*S.l.*], 2016. Datasheet.

KHANDAY, S. A.; SEKHAR, O. C.; MIR, T. N. Comparative Study of Three Phase AC/AC In-direct Matrix Converters: A Review. *In:* 2022 International Conference for Advancement in Technology (ICONAT). Goa, India: IEEE, 2022. P. 1–6. DOI: 10.1109/ICONAT53423.2022.9805432.

KWON, B.; MIN, V.; KIM, J. Novel topologies of AC choppers. **IEE Proceedings - Electric Power Applications**, v. 143, n. 4, p. 323–330, jul. 1996. DOI: 10.1049/ip-epa:19960342.

LEM. **Current Transducer LA 25-NP: Datasheet**. Versão 17. Suíça, 2022.

LEM. **Voltage Transducer LV 25-P: Datasheet**. Versão 21. Suíça, 2022.

LIU, Jun *et al.* Research on a Novel Hybrid Transformer for Smart Distribution Network. *In:* 2018 IEEE International Conference on Industrial Technology (ICIT). Lyon, France: IEEE, 2018. P. 818–823. DOI: 10.1109/ICIT.2018.8352281.

MAUGER, M. J. *et al.* Grounded Controllable Network Transformer for Cost-Effective Grid Control. *In:* 2018 IEEE Energy Conversion Congress and Exposition (ECCE). Portland, OR, USA: IEEE, 2018. P. 3732–3739. DOI: 10.1109/ECCE.2018.8557580.

MEDEIROS FILHO, Solon de. **Medição de Energia Elétrica**. 3. ed. Rio de Janeiro, Brasil: Guanabara Dois, 1983.

MOHAN, Ned; UNDELAND, Tore M.; ROBBINS, William P. **Power Electronics: Converters, Applications, and Design**. 3. ed. Minneapolis, Minnesota: John Wiley & Sons, 2003.

PETRY, C. A.; FAGUNDES, J. C.; BARBI, I. New Direct AC-AC Converters Using Switching Modules solving the commutation problem. *In:* IEEE International Symposium on Industrial Electronics (ISIE 2006). Montreal, QC, Canada: [*s.n.*], jul. 2006. P. 864–869.

PETRY, Clóvis Antônio. **Capítulo 15: Projeto de Elementos Magnéticos**. Florianópolis, 2014. Material de Aula.

_____. **Capítulo 20: Modulação PWM Senoidal**. Florianópolis, 2020. Material de Aula.

POTTER, Adam *et al.* A reactive power market for the future grid. **Advances in Applied Energy**, v. 9, p. 100114, 2023. DOI: 10.1016/j.adapen.2022.100114.

PRASAI, Anish. **Direct dynamic control of impedance for VAR and harmonic compensation**. 2011. Tese (Doutorado) – Georgia Institute of Technology, Atlanta. Tese (Doutorado em Engenharia Elétrica).

SALLEN, R. P.; KEY, E. L. A Practical Method of Designing RC Active Filters. **IRE Transactions on Circuit Theory**, v. 2, n. 1, p. 74–85, 1955. DOI: 10.1109/TCT.1955.6500159.

SHI, Yan *et al.* A Novel Voltage-Clamped Submodule Scheme for Enhancing Overvoltage Withstand Capability of High Voltage Hybrid Transformers. **IEEE Transactions on Industrial Electronics**, v. 71, n. 6, p. 5453–5462, jun. 2024. DOI: 10.1109/TIE.2023.3317852.

SHINYAMA, T.; UEDA, A.; TORRI, A. AC chopper using four switches. *In:* PROCEEDINGS of the Power Conversion Conference (PCC 2002). Osaka, Japan: [*s.n.*], abr. 2002. P. 1056–1060.

STRZELECKI, Ryszard; MATELSKI, Wojciech; TOMASOV, Valentin. Hybrid Stepless Distribution Transformer with Four-Quadrant AC/DC/AC Converter at Low Voltage Side – Simulation Tests. **Przegląd Elektrotechniczny**, v. 94, n. 6, p. 121–127, 2018. DOI: 10.15199/48.2018.06.26.

VAN VALKENBURG, M. E. **Analog Filter Design**. New York, NY: Oxford University Press, 1982. ISBN 978-0030592461.

WOLGAST, Thomas; FERENZ, Stephan; NIESSE, Astrid. Reactive power markets: a review. **IEEE Access**, v. 10, p. 28397–28414, 2022. DOI: 10.1109/ACCESS.2022.3141235.

ZHENG, Liran *et al.* Solid-State Transformer and Hybrid Transformer With Integrated Energy Storage in Active Distribution Grids: Technical and Economic Comparison, Dispatch, and Control. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 10, n. 4, p. 3771–3787, ago. 2022. DOI: 10.1109/JESTPE.2021.3134477.

APÊNDICE A – PLANILHA: DIMENSIONAMENTO DOS COMPONENTES DO CONVERSOR



Universidade Federal de Santa Catarina
Deparatamento de Engenharia Elética e Eletrônica



Grupo de pesquisas em Eletrônica de Potência
Fotovoltaica UFSC

Tabela Equacionamentos - Projeto CELESC

- *Dados de Entrada* ----------

$f_s := 20000$ ----------> Frequência de chaveamento

$V_i := 311$ ----------> Tensão de entrada de pico

$d := 0.8$ ----------> Razão cíclica

$V_o := V_i \cdot d = 248.8$ ----------> Tensão de saída de pico

$f_r := 60$ ----------> Frequência da rede

$P_{tr} := 2000$ ----------> Potência do transformador

$T_s := \frac{1}{f_s} = 5 \times 10^{-5}$ ----------> Período de chaveamento

$\omega := 2 \cdot \pi \cdot f_r = 376.991$ ----------> Frequência Angular

- *Capacitor Equivalente, de Saída e do filtro de entrada* ----------

$Q_{nom} := P_{tr}$ ----------> Potência do Reativa Nominal

$$C_{eq} := \frac{Q_{nom}}{\frac{V_i^2}{2} \cdot \omega} = 109.7 \cdot 10^{-6}$$ ----------> Capacitor de Equivalente (Variável)

$C_{eq} = C_f + C_o \cdot d^2$ ----------> Se Cf << Co em 20x

$$C_{eq} = \frac{C_o}{20} + C_o \cdot d^2$$

$$C_o := \frac{C_{eq}}{\left(d^2 + \frac{1}{20}\right)} = 158.986 \cdot 10^{-6}$$ ----------> Capacitor de saída

$$C_f := \frac{C_o}{20} = 7.949 \times 10^{-6}$$ ----------> Capacitor do filtro de entrada

- *Correntes do circuito* ----------

$I_{op} := V_i \cdot d \cdot \omega \cdot C_o = 14.912$ ----------> Corrente de saída de pico

$I_{inp} := d \cdot I_{op} = 11.93$ ----------> Corrente de entrada de pico

- *Indutor de Saída* ----------

$\Delta_{il} := \frac{23.5 \cdot I_{op}}{100} = 3.504$ ----------> Ondulação de corrente em Lo

$L_o := \frac{V_o \cdot (1 - d)}{\Delta_{il} \cdot f_s} = 709.973 \cdot 10^{-6}$ ----------> Indutância de saída

- *Indutor Filtro de Entrada* ----------

$f_c := 3200$ ----------> Frequência de Corte

$L_f := \frac{1}{4 \cdot \pi^2 \cdot f_c^2 \cdot C_f} = 311.18 \cdot 10^{-6}$ ----------> Indutor do filtro de entrada

- *Valores Adotados* ----------

$C_o := 160 \cdot 10^{-6}$ ----------> Capacitor de saída

$L_o := 700 \cdot 10^{-6}$ ----------> Indutância de saída

$C_f := 7.5 \cdot 10^{-6}$ ----------> Capacitor do filtro de entrada

$L_f := 300 \cdot 10^{-6}$ ----------> Indutor do filtro de entrada

- *Reatâncias* ----------

$XLo := \omega \cdot L_o = 0.264$ ----------> Reatância do indutor de saída

$XCo := \frac{1}{\omega \cdot C_o} = 16.579$ ----------> Reatância do capacitor de saída

$XLf := \omega \cdot L_f = 0.113$ ----------> Reatância do indutor de saída

$XCf := \frac{1}{\omega \cdot C_f} = 353.678$ ----------> Reatância do capacitor de saída

- *Comparação das Frequências de Ressonância* ----------

$$F_{out} := \frac{1}{2\cdot\pi\cdot\sqrt{L_o\cdot C_o}} = 475.566$$ ----------> Frequência de ressonância de saída

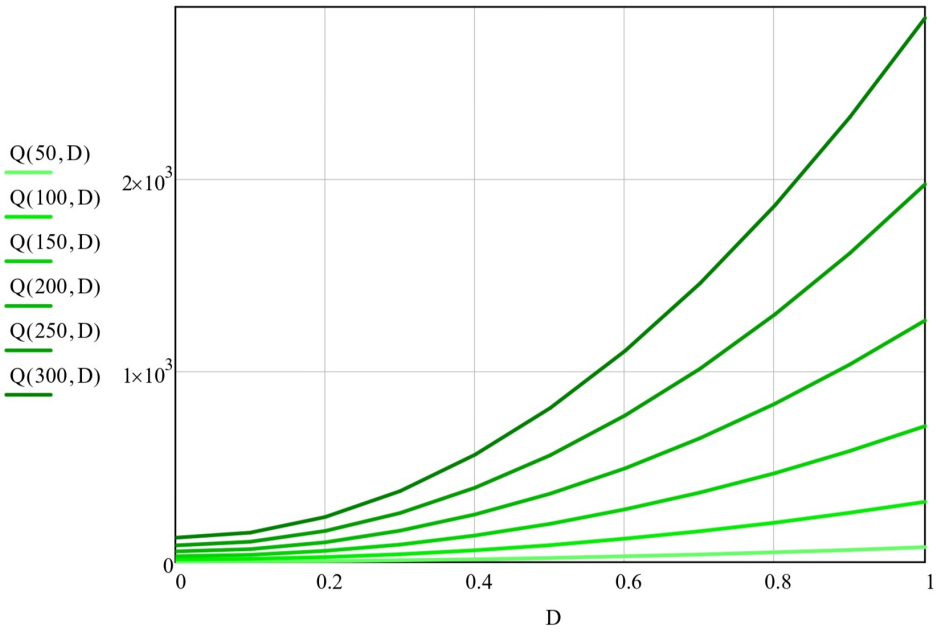
$$F_{in} := \frac{1}{2\cdot\pi\cdot\sqrt{L_f\cdot C_f}} = 3.355\times 10^{3}$$ ----------> Frequência de ressonância de entrada

- *Gráficos: Dinâmica Variável de Q e Ceq por D* ----------

$V_{in} := 0, 10 .. 311$ ----------> Variando a razão ciclica de 0 a 1 e a tensão de entrada de 0 a 311 V de pico

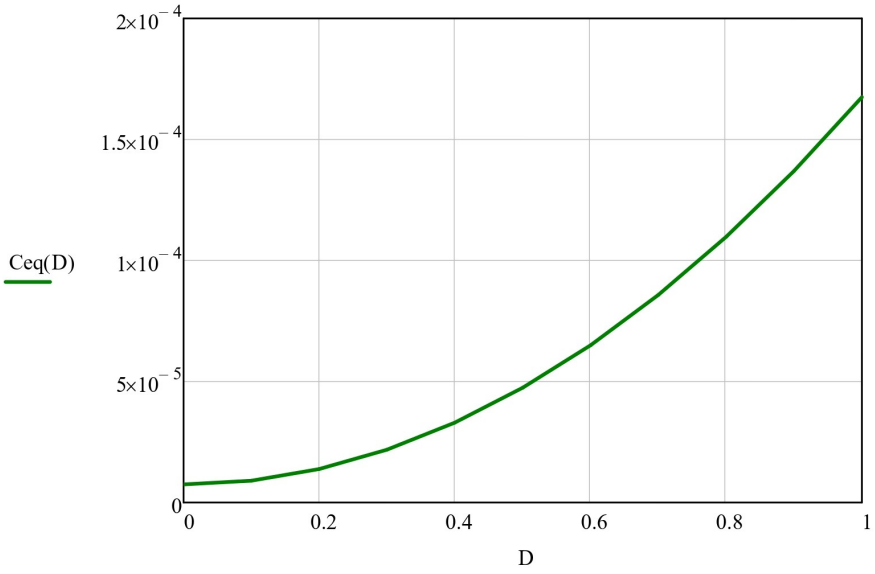
$D := 0, 0.1 .. 1$

$$Q(V_{in}, D) := \frac{V_{in}^{2}}{2}\cdot\omega\cdot\left(C_f + C_o\cdot D^{2}\right)$$



$D := 0, 0.1 .. 1$ ----------> Variando a razão ciclica de 0 a 1

$$Ceq(D) := C_f + C_o \cdot D^2$$



- *Esforços* ----------

$I_{s_med} := I_{op} \cdot d = 11.93$ ----------> Corrente média período chaveamento e no período da rede

$$I_{s_med_wt} := \frac{1}{2 \cdot \pi} \cdot \int_{\frac{\pi}{2}}^{\pi + \frac{\pi}{2}} I_{op} \cdot d \cdot \sin\left(\omega t - \frac{\pi}{2}\right) d\omega t = 3.797$$

$I_{s_rms} := I_{op} \cdot \sqrt{d} = 13.338$ ----------> Corrente eficaz período chaveamento e no período da rede

$$I_{s_rms_wt} := \sqrt{\frac{1}{2\pi} \cdot \int_{\frac{\pi}{2}}^{\frac{\pi}{2} + \pi} \left(I_{op} \cdot \sqrt{d} \cdot \sin\left(\omega t - \frac{\pi}{2}\right)\right)^2 d\omega t} = 6.669$$

APÊNDICE B – PLANILHA: DETERMINAÇÃO DAS PERDAS DO CONVERSOR



Universidade Federal de Santa Catarina
Deparatamento de Engenharia Elética e Eletrônica



Grupo de pesquisas em Eletrônica de Potência
Fotovoltaica UFSC

Planilha Perdas - Projeto CELESC

- *Dados de Entrada* ----------

$f_s := 20000$ ----------> Frequência de chaveamento

$V_i := 311V$ ----------> Tensão de entrada de pico

$d := 0.8$ ----------> Razão cíclica

$V_o := V_i \cdot d = 248.8\,V$ ----------> Tensão de saída de pico

$f_r := 60Hz$ ----------> Frequência da rede

$P_{tr} := 2000$ ----------> Potência do transformador

$T_s := \frac{1}{f_s} = 5 \times 10^{-5}$ ----------> Período de chaveamento

$\omega := 2 \cdot \pi \cdot f_r = 376.991 \cdot \frac{rad}{s}$ ----------> Frequência Angular

- *Correntes do circuito* ----------

$I_{op} := 15A$ ----------> Corrente de saída de pico

$I_{inp} := 12A$ ----------> Corrente de entrada de pico

- *Valores Adotados* ----------

$C_o := 160 \cdot 10^{-6} F$

$L_o := 700 \cdot 10^{-6} H$

$C_f := 7.5 \cdot 10^{-6} F$

$L_f := 300 \cdot 10^{-6} H$

- *Esforços* ----------

$I_{s_med} := I_{op} \cdot d = 12\,A$ ----------> Corrente média período chaveamento e no período da rede

$$I_{s_med_wt} := \frac{1}{2\cdot\pi}\cdot\int_{\frac{\pi}{2}}^{\pi+\frac{\pi}{2}} I_{op}\cdot d\cdot\sin\left(\omega t - \frac{\pi}{2}\right) d\omega t = 3.82\,A$$

$I_{s_rms} := I_{op}\cdot\sqrt{d} = 13.416\,A$ ----------> Corrente eficaz período chaveamento e no período da rede

$$I_{s_rms_wt} := \sqrt{\frac{1}{2\pi}\cdot\int_{\frac{\pi}{2}}^{\frac{\pi}{2}+\pi} \left(I_{op}\cdot\sqrt{d}\cdot\sin\left(\omega t - \frac{\pi}{2}\right)\right)^2 d\omega t} = 6.708\,A$$

- *Perdas nos Capacitores* ----------

---------- ***Capacitor de saída*** ----------

C4AQIBW5550A3NJ ----------> Modelo do capacitor (Filme)

KEMET ----------> Marca do capacitor

$RSE_{Co} := 3.6\,10^{-3}\,ohm$ ----------> Resis. série equiv. (datasheet)

$P_{Co} := RSE_{Co}\cdot\frac{I_{op}^2}{2} = 0.405\,W$ ----------> Perdas no Capacitor de saída

$P_Total_{Co} := 3\cdot P_{Co} = 1.215\,W$ ----------> Perdas Totais nos Capacitores de saída

---------- ***Capacitor de entrada*** ----------

C4AF1BU4750A12K ----------> Modelo do capacitor (Filme)

KAMET ----------> Marca do capacitor

$RSE_{Cf} := 6.4\cdot 10^{-3}\,ohm$ ----------> Resis. série equiv. (datasheet)

$P_{Cf} := RSE_{Cf}\cdot\frac{I_{inp}^2}{2} = 0.461\,W$ ----------> Perdas no Capacitor de entrada

- *Correntes Eficazes* ----------

$I_{orms} := \frac{I_{op}}{\sqrt{2}} = 10.607\,A$ ----------> Corrente de saída eficaz

$I_{inrms} := \frac{I_{inp}}{\sqrt{2}} = 8.485\,A$ ----------> Corrente de entrada eficaz

———————————————— *Indutor de saída* ————————————————

- *Parametros* ----------

$B_{max} := \frac{3500G \cdot T}{10^4 G} = 0.35 \cdot T$ ----------> Dens. de fluxo magnético em Tesla

$\mu_o := 4\pi \cdot 10^{-7} \frac{H}{m}$ ----------> Permeabilidade do ar

$k_w := 0.5$ ----------> Fator de ocupação do cobre dentro do carretel

$J_{max} := 450 \frac{A}{cm^2}$ ----------> Fator de ocupação da janela

$\mu_r := 3000$

- *Definição do Núcleo* ----------

$AeAw_{calculado} := \frac{L_o \cdot (I_{op} \cdot I_{orms})}{B_{max} \cdot J_{max} \cdot k_w} = 14.142 \cdot cm^4$ ----------> Prod das área mínima

Nucleo NEE-65/33/26

$Ae := 532mm^2$ ----------> Área efetiva do núcleo escolhido

$Aw := 370mm^2$ ----------> Área da janela do núcleo escolhido

$Ae \cdot Aw = 19.684 \cdot cm^4$ ----------> Produto das áreas do núcleo escolhido

- *Definição do Número de Espiras* ----------

$N_{cal} := \frac{L_o \cdot I_{op}}{B_{max} \cdot Ae} = 56.391$ ----------> Número de Espiras Mínimas

$N := 57$ ----------> Número de Espiras Escolhido

$$L_{final} := \frac{N \cdot B_{max} \cdot Ae}{I_{op}} = 7.076 \times 10^{-4} H$$ ----------> Indutância atualizada para N

- *Definição do Condutor* ----------

$$s_{fio.cal} := \frac{I_{orms}}{(J_{max})} = 0.024 \cdot cm^2$$ ----------> Área do condutor necessária

$$n_{cond.cal} := \frac{s_{fio.cal}}{0.004105 \cdot cm^2} = 5.742$$ ----------> Número de cond paralelos para 21AWG

$n_{cond.cal} := 5$

$$l_g := \frac{N^2 \cdot \mu_o \cdot Ae}{L_o} = 3.103 \cdot mm$$ ----------> Largura do GAP calculado

$l_g := 3mm$ ----------> Largura do GAP adotado

- *Indutância Real* ----------

$l_e := 147mm$ ----------> Comp. do caminho magnético (Le)

$$R_g := \frac{l_g}{\mu_o \cdot Ae} = 4.487 \times 10^6 \frac{1}{H}$$ ----------> Relutância do GAP

$$R_c := \frac{l_e}{Ae \cdot \mu_r \cdot \mu_o} = 7.33 \times 10^4 \frac{1}{H}$$ ----------> Relutância do núcleo

$R_{total} := R_g + R_c$ ----------> Relutância total

$$L_o := \frac{N^2}{R_{total}} = 7.124 \times 10^{-4} H$$ ----------> Indutância real

Possibilidade de execução:

$s_{fio_iso} := 0.005004 \cdot cm^2$ ----------> Área do fio isolado

$$Aw_{min} := \frac{N \cdot s_{fio_iso} \cdot n_{cond.cal}}{k_w} = 2.852 \cdot cm^2$$ ----------> Área da janela mínima

$$Exec := \frac{Aw_{min}}{Aw} = 0.771$$ ----------> Possibilidade de execução (deve ser menos que 1)

Exec = 0.771

---------- *Perdas no Cobre* ----------

$\rho_{fio} := 0.000561 \frac{\Omega}{cm}$ ----------> Comp. do caminho magnético (Le)

$R_{cobre} := \frac{\rho_{fio} \cdot l_e \cdot N}{n_{cond.cal}} = 0.094\,\Omega$ ----------> Resistência dos cond. do enrolamento

$P_{cobre} := R_{cobre} \cdot I_{op}^{2}$

$P_{cobre} = 21.153\,W$ ----------> Perdas nos cond. do enrolamento

---------- *Perdas no Núcleo* ----------

$V_{nucleo} := 78200 mm^3$ ----------> Volume do núcleo (Ve)

$V_{nucleo} := \frac{V_{nucleo}}{cm^3}$

$\Delta_{iLo} := \frac{I_{op} \cdot 23.5}{100} = 3.525\,A$

$\Delta B := B_{max} \cdot \frac{\Delta_{iLo}}{I_{op}} = 0.082\,T$ ----------> Variação calculada do fluxo magnético

$K_h := 4 \times 10^{-5}$ ----------> Coef. perdas por histerese

$K_f := 4 \times 10^{-10}$ ----------> Coef. perdas por parasitas

$P_{nucleo} := \left(\frac{\Delta B}{T}\right)^{2.4} \cdot \left(K_h \cdot f_s + K_f \cdot f_s^{2}\right) \cdot V_{nucleo} \cdot W = 0.187\,W$

$P_{nucleo} = 0.187\,W$ ----------> Perdas nos núcleos

---------- *Perdas Totais* ----------

$P_{total} := P_{cobre} + P_{nucleo}$

$P_{total} = 21.33977\,W$ ----------> Perdas totais no Indutor

Indutor de Entrada

- *Definição do Núcleo*

$$AeAw_{calculado} := \frac{L_f \cdot (I_{inp} \cdot I_{inrms})}{B_{max} \cdot J_{max} \cdot k_w} = 3.879 \cdot cm^4$$ ----------> Prod das área mínima

Nucleo NEE-55/28/21

$Ae := 354mm^2$ ----------> Área efetiva do núcleo escolhido

$Aw := 250mm^2$ ----------> Área da janela do núcleo escolhido

$Ae \cdot Aw = 8.85 \cdot cm^4$ ----------> Produto das áreas do núcleo escolhido

- *Definição do Número de Espiras*

$$N_{cal} := \frac{L_f \cdot I_{inp}}{B_{max} \cdot Ae} = 29.056$$ ----------> Número de Espiras Mínimas

$N := 29$ ----------> Número de Espiras Escolhido

$$L_{final} := \frac{N \cdot B_{max} \cdot Ae}{I_{inp}} = 2.994 \times 10^{-4} H$$ ----------> Indutância atualizada para N

- *Definição do Condutor*

$$s_{fio.cal} := \frac{I_{inrms}}{(J_{max})} = 0.019 \cdot cm^2$$ ----------> Área do condutor necessária

$$n_{cond.cal} := \frac{s_{fio.cal}}{0.004105 \cdot cm^2} = 4.593$$ ----------> Número de cond paralelos para 21AWG

$n_{cond.cal} := 5$

$$l_g := \frac{N^2 \cdot \mu_o \cdot Ae}{L_f} = 1.247 \cdot mm$$ ----------> Largura do GAP calculado

$l_g := 1.2mm$ ----------> Largura do GAP adotado

- *Indutância Real* ----------

$l_e := 120mm$ ----------> Comp. do caminho magnético (Le)

$R_g := \frac{l_g}{\mu_o \cdot Ae} = 2.698 \times 10^6 \frac{1}{H}$ ----------> Relutância do GAP

$R_c := \frac{l_e}{Ae \cdot \mu_r \cdot \mu_o} = 8.992 \times 10^4 \frac{1}{H}$ ----------> Relutância do núcleo

$R_{total} := R_g + R_c$ ----------> Relutância total

$L_c := \frac{N^2}{R_{total}} = 3.017 \times 10^{-4} H$ ----------> Indutância real

Possibilidade de execução:

$s_{fio_iso} := 0.005004 \cdot cm^2$ ----------> Área do fio isolado

$Aw_{min} := \frac{N \cdot s_{fio_iso} \cdot n_{cond.cal}}{k_w} = 1.451 \cdot cm^2$ ----------> Área da janela mínima

$Exec := \frac{Aw_{min}}{Aw} = 0.58$ ----------> Possibilidade de execução (deve ser menos que 1)

Exec = 0.58

---------- ***Perdas no Cobre*** ----------

$\rho_{fio} := 0.000561 \frac{\Omega}{cm}$ ----------> Comp. do caminho magnético (Le)

$R_{cobre} := \frac{\rho_{fio} \cdot l_e \cdot N}{n_{cond.cal}} = 0.039\,\Omega$ ----------> Resistência dos cond. do enrolamento

$P_{cobre} := R_{cobre} \cdot I_{inp}^2$

$P_{cobre} = 5.623\,W$ ----------> Perdas nos cond. do enrolamento

---------- *Perdas no Núcleo* ----------

$V_{nucleo} := 42500mm^3$ ----------> Volume do núcleo (Ve)

$V_{nucleo} := \frac{V_{nucleo}}{cm^3}$

$\Delta_{iL} := \frac{I_{inp} \cdot 3}{100} = 0.36\,A$

$\Delta B := B_{max} \cdot \frac{\Delta_{iL}}{I_{inp}} = 0.011\,T$ ----------> Variação calculada do fluxo magnético

$K_h := 4 \times 10^{-5}$ ----------> Coef. perdas por histerese

$K_f := 4 \times 10^{-10}$ ----------> Coef. perdas por parasitas

$P_{nucleo} := \left(\frac{\Delta B}{T}\right)^{2.4} \cdot \left(K_h \cdot f_s + K_f \cdot f_s^2\right) \cdot V_{nucleo} \cdot W = 7.27 \times 10^{-4}\,W$

$P_{nucleo} = 7.27 \times 10^{-4}\,W$ ----------> Perdas nos núcleos

---------- *Perdas Totais* ----------

$P_{total} := P_{cobre} + P_{nucleo}$

$P_{total} = 5.62329\,W$ ----------> Perdas totais no Indutor

- *Perdas IGBT* ----------

IXYH50N120C3D1 ----------> Modelo da chave

IXYS ----------> Marca da chave

---------- *Perdas de condução na Chave* ----------

$Ic_{avg_1} := \frac{I_{s_med_wt}}{A} = 3.82$ ----------> Esforço corrente média período da rede

$Ic_{rms_1} := \frac{I_{s_rms_wt}}{A} = 6.708$ ----------> Esforço corrente eficaz período da rede

$V_{ce0_1} := 2.2$ ----------> Tensão coletor-emissor datasheet Ic x Vce

$I_{c1} := 30$ $V_{ce1} := 3.25$ ----------> Datasheet Ic x Vce

$I_{c2} := 40$ $V_{ce2} := 3.75$

$R_{t_1} := \frac{V_{ce2} - V_{ce1}}{I_{c2} - I_{c1}} = 0.05$ ----------> Resistência datasheet Ic x Vce

$P_{con_S} := V_{ce0_1} \cdot Ic_{avg_1} + R_{t_1} \cdot Ic_{rms_1}^{2} = 10.653$

$P_{tot_con_S} := P_{con_S} \cdot 4 = 42.614$ ----------> Perdas totais nas chaves

---------- *Perdas de comutação na Chave* ----------

$E_{on} := 2.5 \cdot 10^{-3}$ ----------> Energia típica perdida na entrada da comut

$E_{off} := 1.2 \cdot 10^{-3}$ ----------> Energia típica perdida na saída da comut

$V_{data} := 600$ ----------> Tensão referência do gráfico de energia

$I_{data} := 20$ ----------> Corrente referência do gráfico de energia

$Rg_{data} := 5$ ----------> Resistência de gate do gráfico de energia

$Rg_{usado} := 10$ ----------> Resistência de gate utilizada no projeto

$Vge_{data} := 15$ ----------> Tensão gate-emissor do gráfico de energia

$Vge_{usado} := 15$ ----------> Tensão gate-emissor utilizada no projeto

$temp_{data} := 150$ ----------> Temp de junção do gráfico de energia

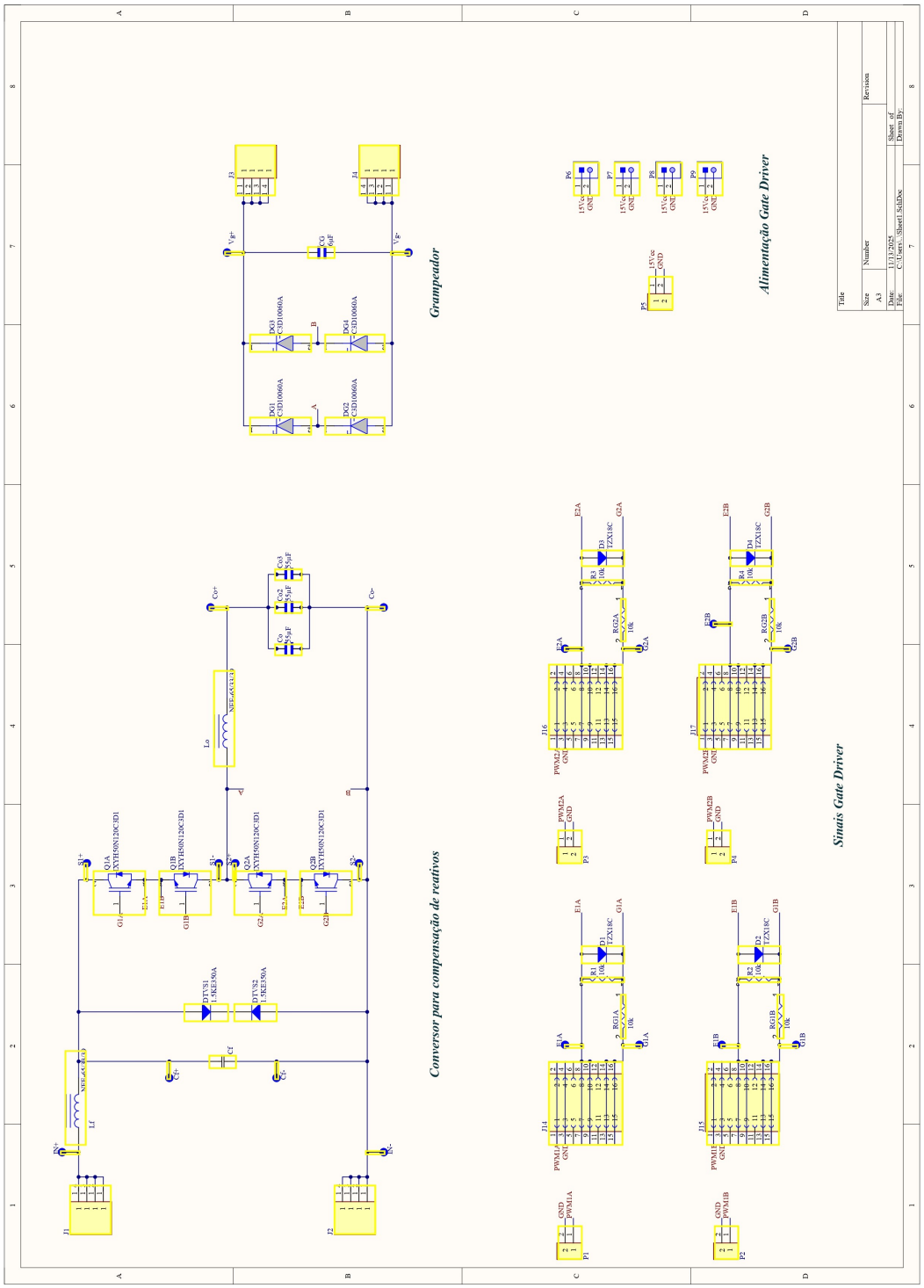
$temp_{usado} := 100$ ----------> Temp de junção utilizada no projeto

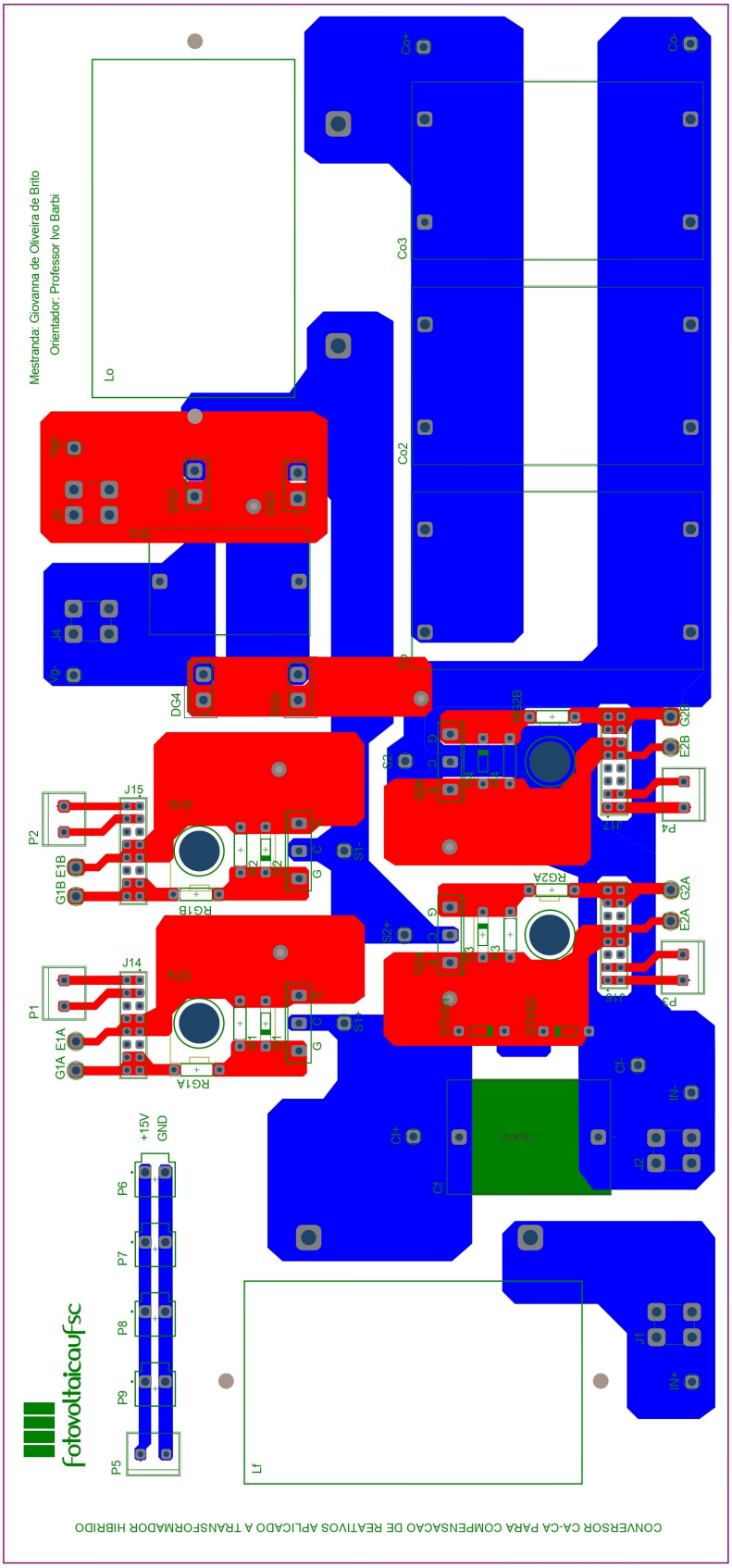
$$P_{com_S_ts}(\omega t) := f_s \cdot \left(E_{on} + E_{off}\right) \cdot \frac{V_i \cdot \sin(\omega t)}{V_{data}} \cdot \frac{Rg_{usado}}{Rg_{data}} \cdot \frac{Vge_{usado}}{Vge_{data}} \cdot \frac{temp_{usado}}{temp_{data}} \cdot \frac{I_{op} \cdot \sin(\omega t)}{I_{data}}$$

$$P_{com_S_rd} := \frac{1}{2\pi} \cdot \int_{0}^{\pi} P_{com_S_ts}(\omega t)\, d\omega t = 9.589\,W$$

$P_{tot_com_S} := \left(P_{com_S_rd} \cdot 4\right) = 38.357\,W$ ----------> Perdas totais de comutação

APÊNDICE C – ESQUEMÁTICO E PROJETO DA PCB: ESTÁGIO DE POTÊNCIA




Mestranda: Giovanna de Oliveira de Brito
Orientador: Professor Ivo Barbi
Co+
Co3
Co2
Lo
DG2
DG1
DG4
DG3
J15
J14
P1
P2
G1B E1B
G1A E1A
RG1B
RG1A
RG2B
RG2A
E2B G2B
E2A G2A
P4
P3
+15V
GND
P6
P7
P8
P9
P5
Lf
J1
IN+
fotovoltaicaufsc
CONVERSOR CA-CA PARA COMPENSACAO DE REATIVOS APLICADO A TRANSFORMADOR HIBRIDO

APÊNDICE D – PLANILHA: DETERMINAÇÃO DAS PERDAS DOS MOSFETS

Universidade Federal de Santa Catarina
Deparatamento de Engenharia Elética e Eletrônica

Grupo de pesquisas em Eletrônica de Potência
Fotovoltaica UFSC

Planilha Perdas MOSFET - Projeto CELESC

- *Dados de Entrada* ----------

$f_s := 20000$ ----------> Frequência de chaveamento

$V_i := 150 \cdot \sqrt{2}$ ----------> Tensão de entrada de pico

$d := 0.8$ ----------> Razão cíclica

$V_o := V_i \cdot d = 169.706$ ----------> Tensão de saída de pico

$f_r := 60Hz$ ----------> Frequência da rede

$P_{tr} := 2000$ ----------> Potência do transformador

$T_s := \frac{1}{f_s} = 5 \times 10^{-5}$ ----------> Período de chaveamento

$\omega := 2 \cdot \pi \cdot f_r = 376.991 \cdot \frac{rad}{s}$ ----------> Frequência Angular

- *Correntes do circuito* ----------

$I_{inp} := \frac{V_i \cdot d^2}{16.58} = 8.188$ ----------> Corrente de entrada de pico

---------- *Parametros do MOSFET* ----------

$R_{gs} := 6.8$ ----------> Resistencia de Gate

$R_{son} := 0.10$ ----------> Resistencia de condução do interrptor

$I_{d.Rson} := 21.6$ ----------> Corrente de condução Rson

$V_{ds.Rson} := 10$ ----------> Tensão de condução Rson

$V_{ds} := 15$ ----------> Tensão de gate

$t_{on} := 20 \cdot 10^{-9} + 25 \cdot 10^{-9} = 4.5 \times 10^{-8}$ ----------> Temp entrada condução

$t_{off} := 65 \cdot 10^{-9} + 12 \cdot 10^{-9} = 7.7 \times 10^{-8}$ ----------> Temp saida de condução

$Vdd := 400$ ----------> Tensão de boqueio

$Id := 34.1$ ----------> Corrente de condução

$Rgs_d := 3.3$

$$Ron := R_{son} \cdot \frac{I_{inp}}{I_{d.Rson}} \cdot \frac{V_{ds}}{V_{ds.Rson}} = 0.057$$ ----------> Resistencia de condução corrigida

---------- *Perdas de Condução* ----------

$$P_{con_S1} := \frac{Ron}{2\pi}\left[\int_0^{2\pi} \left(\sqrt{d} \cdot I_{inp} \cdot \sin(\omega t)\right)^2 d\omega t\right] = 1.525$$

$$P_{con_S2} := \frac{Ron}{2\pi}\left[\int_0^{2\pi} \left(\sqrt{1-d} \cdot I_{inp} \cdot \sin(\omega t)\right)^2 d\omega t\right] = 0.381$$

$P_{con.Total} := 2 \cdot P_{con_S1} + 2 \cdot P_{con_S2} = 3.813$ ----------> Perdas totais de condução

---------- *Perdas de Comutação* ----------

$$E(\alpha) := \frac{1}{2} \cdot V_i \cdot \sin(\alpha) \cdot I_{inp} \cdot \sin(\alpha) \cdot \left(t_{on} + t_{off}\right) \cdot \frac{\left(V_i \cdot \sin(\alpha) \cdot I_{inp} \cdot \sin(\alpha)\right)}{Vdd \cdot Id} \cdot \frac{R_{gs}}{Rgs_d}$$

$$P_{com} := \frac{f_s}{2 \cdot \pi} \cdot \int_0^{\pi} E(\alpha)\, d\alpha = 0.104$$

$P_{com.Total} := 4 \cdot P_{com} = 0.417$ ----------> Perdas totais de Comutação

---------- *Perdas de totais* ----------

$P_{totais} := P_{con.Total} + P_{com.Total} = 4.23$

- *Cálculo Térmico* ----------

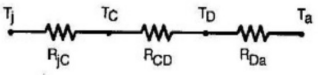


Fig. 5.25

Onde:

T_j - temperatura da junção (°C);
T_C - temperatura do encapsulamento (°C);
T_D - temperatura do dissipador (°C);
R_{jc} - resistência térmica junção-cápsula (°C/W);
R_{CD} - resistência térmica de contato entre o componente e o dissipador (°C/W) = 0,2 °C/W para encapsulamento T0-3 montado com pasta térmica;
R_{Da} - resistência térmica dissipador ambiente;
T_a - temperatura ambiente (°C).

$Tj_{max_int} := 175$ ----------> Temperatura de junção

$R_{ja} := 40$ ----------> Resis. term. junção e amb.

$T_a := 60$ ----------> Temperatura ambiente

$R_{jc} := 0.81$ ----------> Resis. term. junção e cap.

---------- *Temperatura sem dissipador* ----------

$T_{j_sd} := R_{ja} \cdot P_{totais} + T_a = 229.195$

---------- *Definindo dissipador* ----------

$T_{j_int} := \frac{40}{100} \cdot Tj_{max_int} = 70$ ----------> Temperatura de junção máxima Mosfer

$R_{ja_d} := \frac{T_{j_int} - T_a}{P_{totais}} = 2.364$ ----------> Resis. term. junção e amb. Tj_IGBT max

HS 271019 ----------> Código dissipador

$R_{cd} := 0.98$ ----------> Resis. term. do dissipador

$R_{da} := R_{ja_d} - R_{jc} - R_{cd} = 0.574$ ----------> Resis. term. do dissipador

---------- *Temperatura sem dissipador* ----------

$Tj_cd := \left(R_{jc} + R_{cd} + R_{da}\right) \cdot P_{totais} + T_a = 70$

APÊNDICE E – PLANILHA: DIMENSIONAMENTO DO CIRCUITO PARA MEDIÇÃO DA POTÊNCIA REATIVA



Universidade Federal de Santa Catarina
Deparatamento de Engenharia Elética e Eletrônica



Grupo de pesquisas em Eletrônica de Potência
Fotovoltaica UFSC

Dimencionamentos

- *Filtro Ativo Passa Baixa de Segunda Ordem* ----------

$f_o := 6$ --> Frequência de corte do filtro

$\omega_o := 2 \cdot \pi \cdot f_o = 37.699$

$\zeta := 0.7$ --> Fator de Amortecimento

$R_1 := 10000$

$R_2 := R_1$

Given

$$\omega_o = \frac{1}{\sqrt{R_1 \cdot R_2 \cdot C_1 \cdot C_2}}$$

$$\zeta = \frac{R_1 + R_2}{R_1 \cdot R_2 \cdot C_1} \cdot \frac{1}{2 \cdot \omega_o}$$

$$\text{Find}(C_1, C_2) \rightarrow \begin{pmatrix} 0.00000378940340694988913 4 \\ 0.00000185680766940544567 57 \end{pmatrix}$$

$j := \sqrt{-1}$

$$H(f) := \frac{\omega_o^{\,2}}{(2 \cdot \pi \cdot f \cdot j)^2 + 2 \cdot \zeta \cdot \omega_o \cdot (2 \cdot \pi \cdot f \cdot j) + \omega_o^{\,2}}$$

--> Fixando C2

$C_2 := 2.2 \times 10^{-6}$

Given

$$\omega_o = \frac{1}{\sqrt{R_1 \cdot R_2 \cdot C_1 \cdot C_2}}$$

$$\text{Find}(C_1) \rightarrow 0.000003198269685679854212 4$$

$C_1 := 3.3 \cdot 10^{-6}$

$\zeta := \frac{R_1 + R_2}{R_1 \cdot R_2 \cdot C_1} \cdot \frac{1}{2 \cdot \omega_o} = 0.804$

- *Defasador* ----------

$\omega := 2 \cdot \pi \cdot 60$

$C := 1 \cdot 10^{-6}$

$f := 0$

Given

$f = \frac{\omega \cdot R \cdot C - 1}{\omega \cdot R \cdot C + 1}$

$\text{Find}(R) \rightarrow \frac{25000}{3 \cdot \pi}$

$R := \frac{25000}{3 \cdot \pi} = 2.653 \times 10^3$

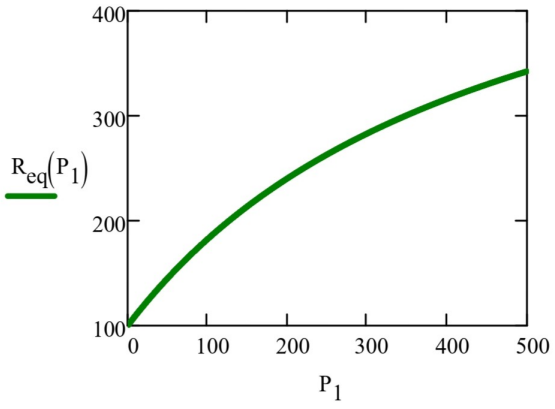
- *Teste Resistencias + Potênciometros* ----------

$R_1 := 100$

$R_2 := 470$

$R_{eq}(P_1) := R_1 + \left(\frac{R_2 \cdot P_1}{R_2 + P_1} \right)$

$P_1 := 0, 0.1 .. 500$



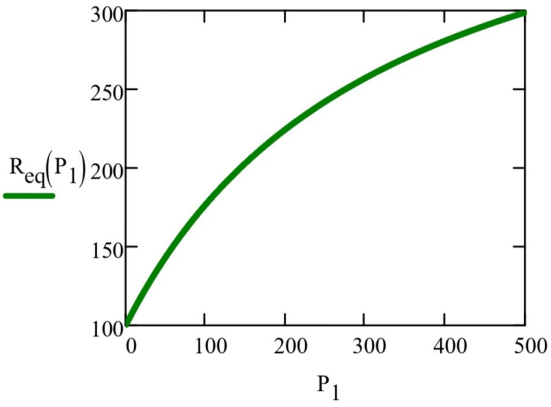
--> Dos resistores na saída do sensor de tensão: range 100 a 350

$R_1 := 100$

$R_2 := 330$

$$R_{eq}(P_1) := R_1 + \left(\frac{R_2 \cdot P_1}{R_2 + P_1} \right)$$

$P_1 := 0, 0.1 .. 500$



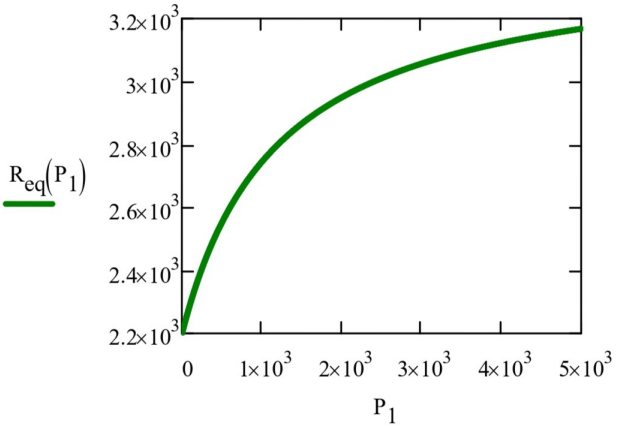
--> Dos resistores na saída do sensor de corrente: range 100 a 315

$R_1 := 2200$

$R_2 := 1200$

$$R_{eq}(P_1) := R_1 + \left(\frac{R_2 \cdot P_1}{R_2 + P_1} \right)$$

$P_1 := 0, 0.1 .. 5000$



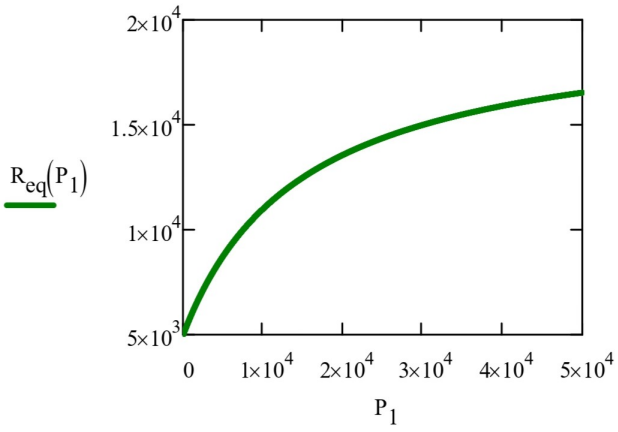
--> Dos resistores do defasador: 2.7kΩ projetado +-500Ω

$R_1 := 5000$

$R_2 := 15000$

$R_{eq}(P_1) := R_1 + \left(\frac{R_2 \cdot P_1}{R_2 + P_1} \right)$

$P_1 := 0, 1 .. 50000$



--> Dos resistores do filtro

-----> Com trimp = 0

$R_{1.1} := 5000$

$R_{2.1} := 10000$

$C_{1.1} := 3.3 \cdot 10^{-6}$

$C_{2.1} := 2.2 \times 10^{-6}$

$\omega_{o.1} := \frac{1}{\sqrt{R_{1.1} \cdot R_{2.1} \cdot C_{1.1} \cdot C_{2.1}}} = 52.486$

$\zeta_1 := \frac{R_{1.1} + R_{2.1}}{R_{1.1} \cdot R_{2.1} \cdot C_{1.1}} \cdot \frac{1}{2 \cdot \omega_{o.1}} = 0.866$

$f_{o.1} := \frac{\omega_{o.1}}{2 \cdot \pi} = 8.353$

-----> Com trimpot + R2 = 10k

$$R_{1.2} := 10000$$

$$R_{2.2} := 10000$$

$$C_{1.2} := 3.3 \cdot 10^{-6}$$

$$C_{2.2} := 2.2 \times 10^{-6}$$

$$\omega_{o.2} := \frac{1}{\sqrt{R_{1.2} \cdot R_{2.2} \cdot C_{1.2} \cdot C_{2.2}}} = 37.113$$

$$\zeta_2 := \frac{R_{1.2} + R_{2.2}}{R_{1.2} \cdot R_{2.2} \cdot C_{1.2}} \cdot \frac{1}{2 \cdot \omega_{o.2}} = 0.816$$

$$f_{o.2} := \frac{\omega_{o.2}}{2 \cdot \pi} = 5.907$$

-----> Com trimpot + R2 = 20k

$$R_{1.3} := 16500$$

$$R_{2.3} := 10000$$

$$C_{1.3} := 3.3 \cdot 10^{-6}$$

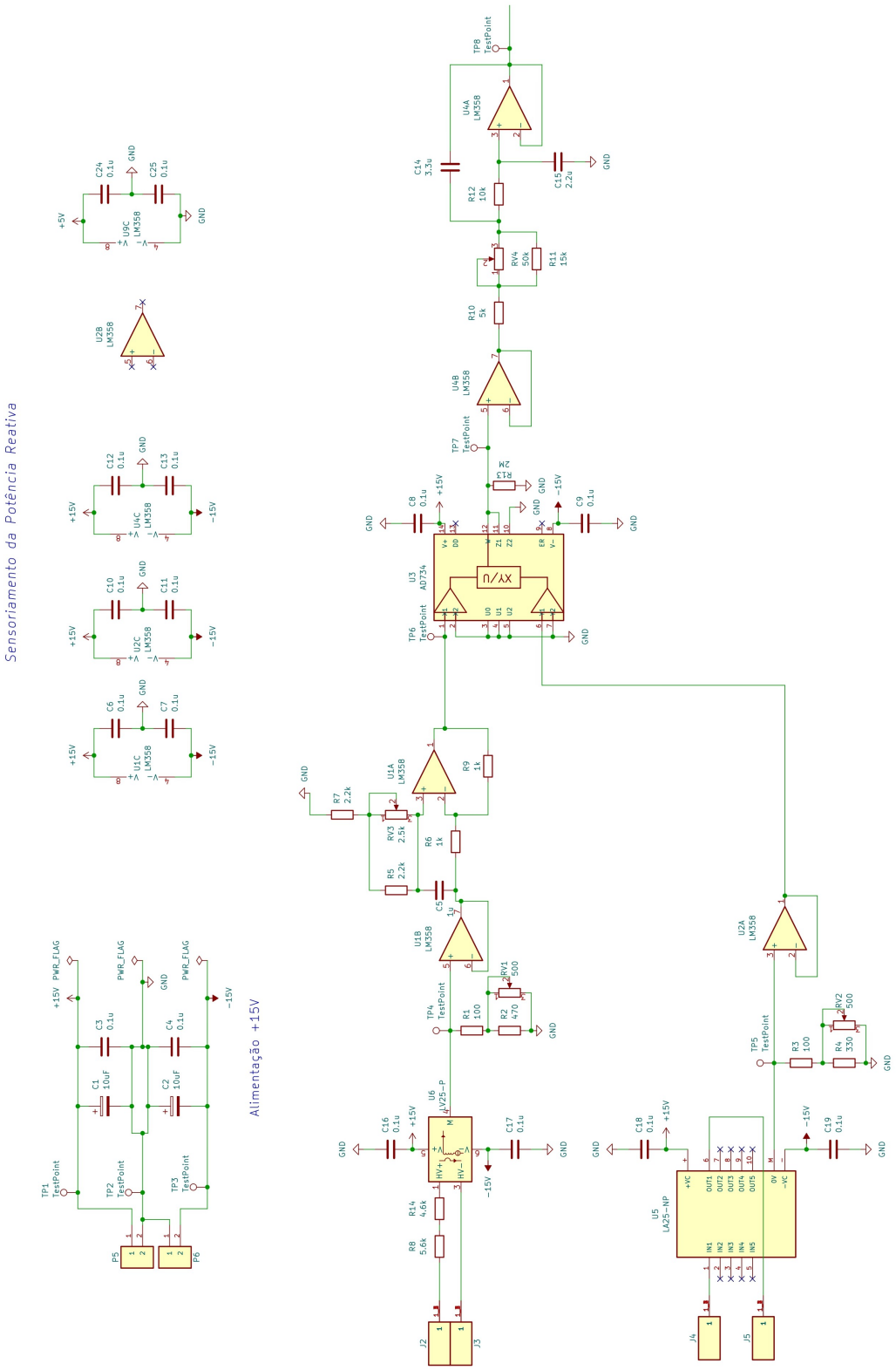
$$C_{2.3} := 2.2 \times 10^{-6}$$

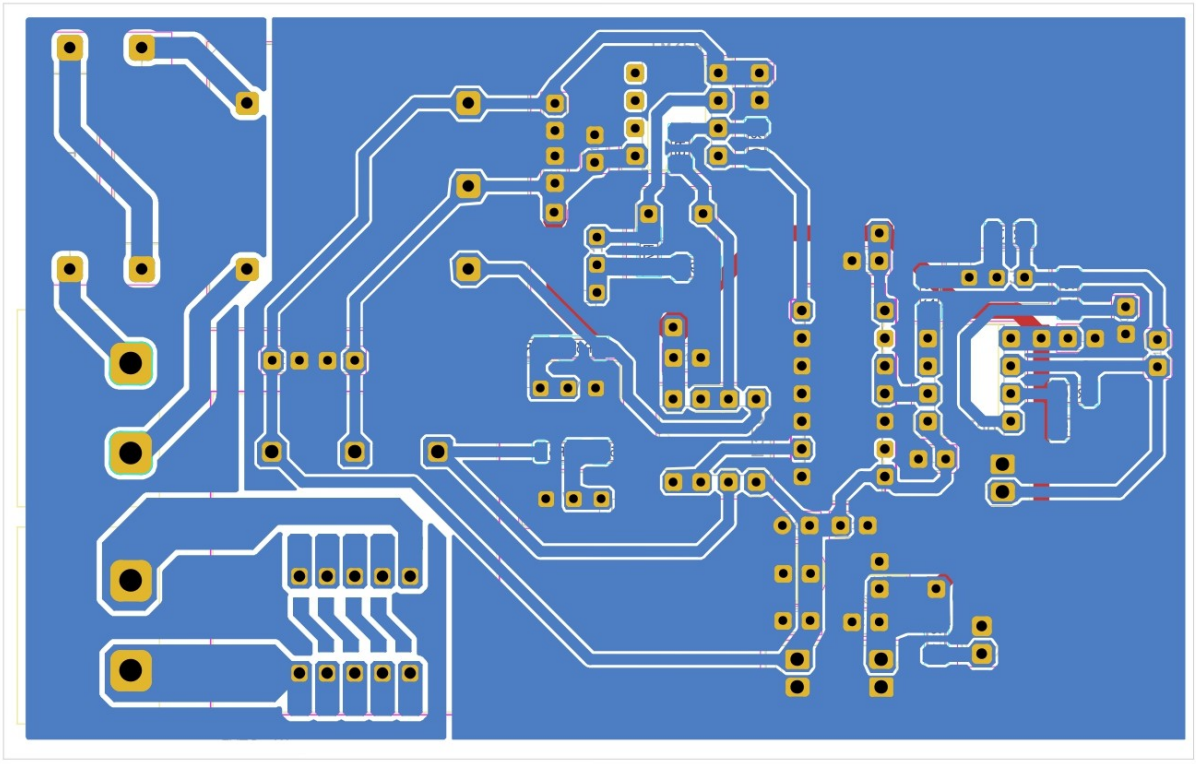
$$\omega_{o.3} := \frac{1}{\sqrt{R_{1.3} \cdot R_{2.3} \cdot C_{1.3} \cdot C_{2.3}}} = 28.893$$

$$\zeta_3 := \frac{R_{1.3} + R_{2.3}}{R_{1.3} \cdot R_{2.3} \cdot C_{1.3}} \cdot \frac{1}{2 \cdot \omega_{o.3}} = 0.842$$

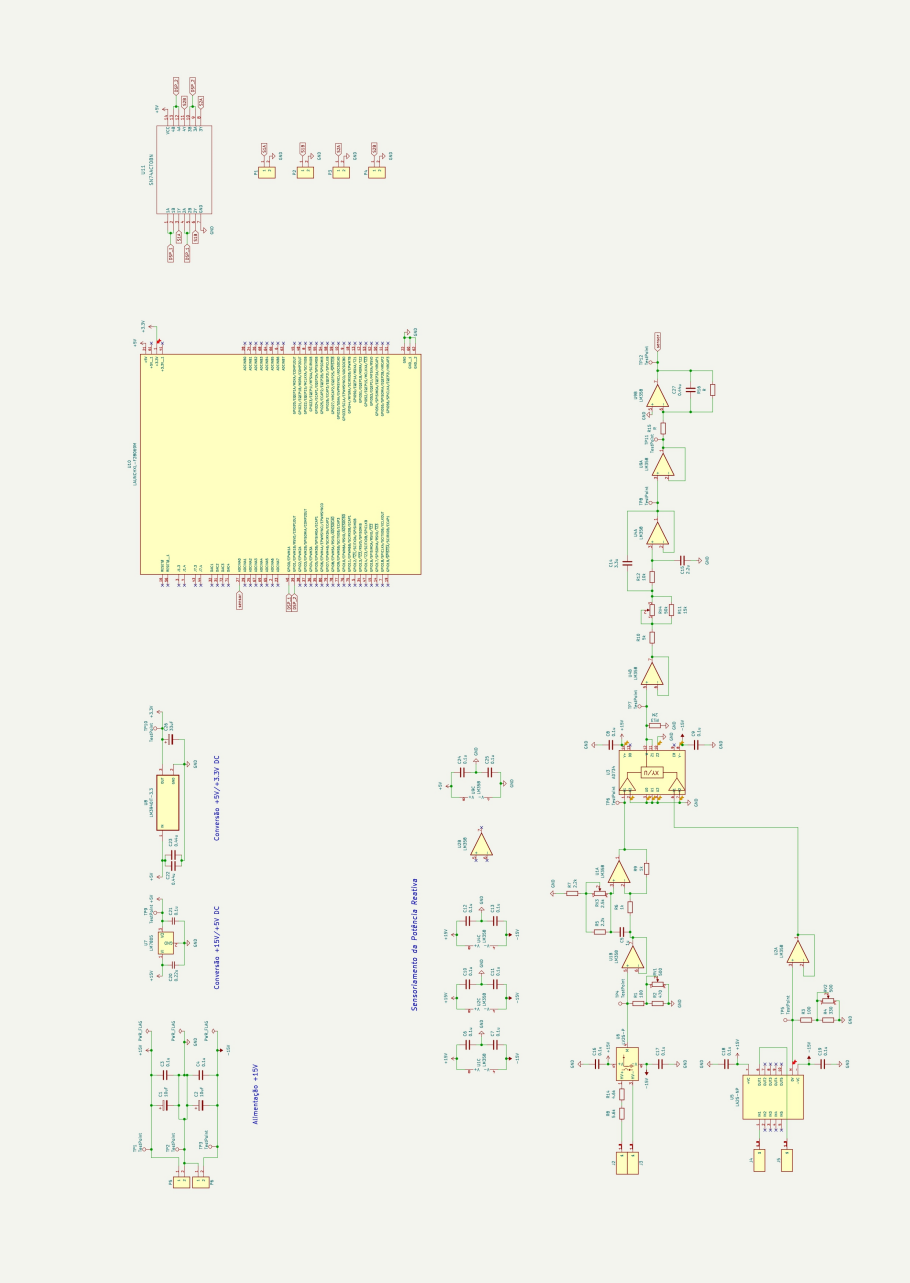
$$f_{o.3} := \frac{\omega_{o.3}}{2 \cdot \pi} = 4.598$$

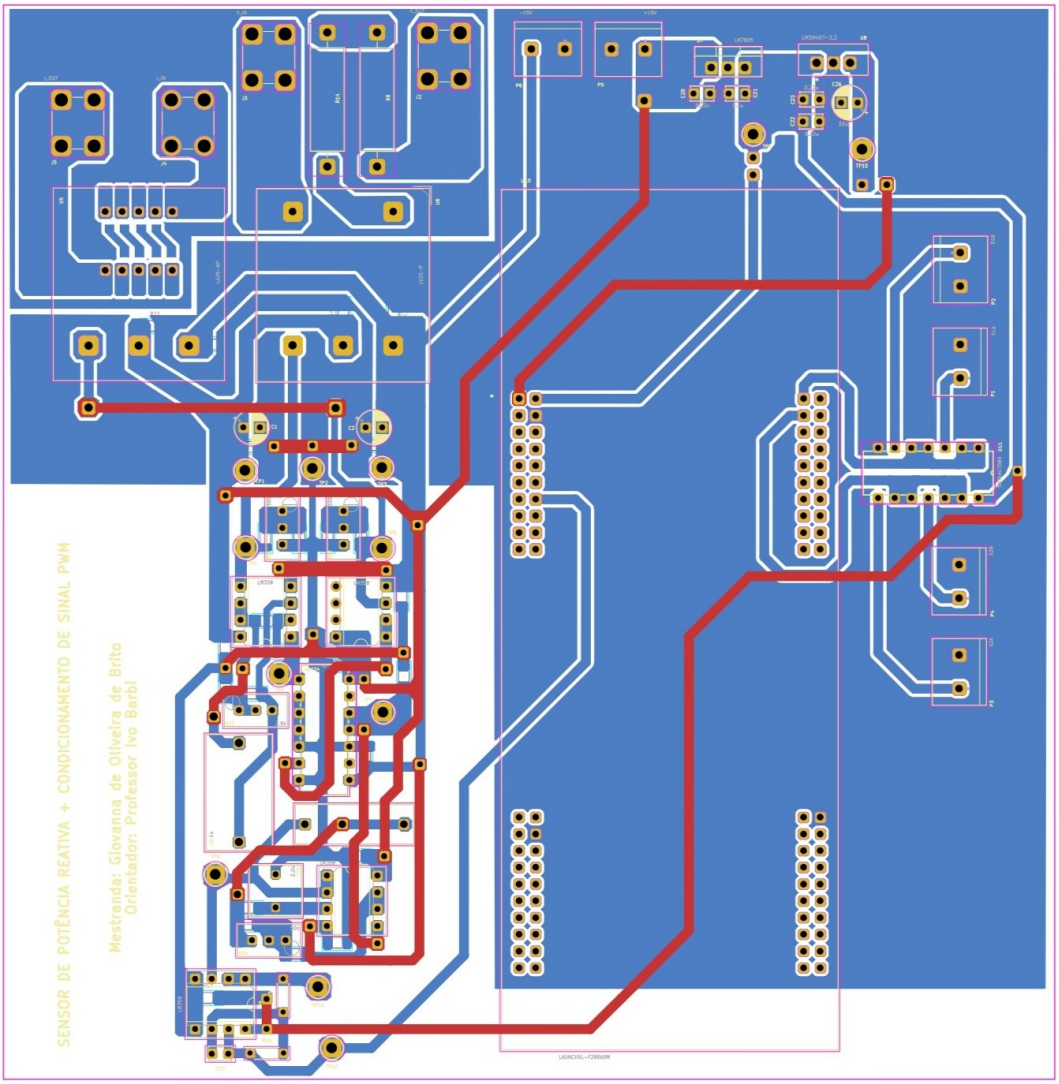
APÊNDICE F – ESQUEMÁTICO E PROJETO DA PCB: CIRCUITO PARA MEDIÇÃO DA POTÊNCIA REATIVA





APÊNDICE G – ESQUEMÁTICO E PROJETO DA PCB: CIRCUITO PARA CONDICIONAMENTO DE SINAIS COM CIRCUITO DE MEDIÇÃO




SENSOR DE POTÊNCIA REATIVA + CONDICIONAMENTO DE SINAL PWM
Mestranda: Giovanna de Oliveira de Brito
Orientador: Professor Ivo Barbi

APÊNDICE H – CÓDIGO FONTE DO DSP

```
    #include "F2806x_Device.h"


/**
 * main.c
 */

void DelayUs(Uint16);

void InitSysCtrl(void);
void InitPieCtrl(void);
void InitWatchdog(void);
void InitGpio(void);
void InitAdc(void);
void InitEPwm(void);

interrupt void adca1_isr(void);

Uint16 PERIOD = 4500; //3018 = 30kHz; 1812 = 50kHz
Uint16 Duty = 0x0;
Uint16 Duty_test = 3150; // D=0.7
Uint16 Duty_min = 800; // D=0.6
Uint16 Duty_max = 3600; // D=0.8
Uint16 toogle = 0;
Uint16 Duty_sat = 4500;
//Uint16 Duty_Buff[199];
//Uint16 cBuff = 0;


int32   Duty_int = 0;


float32 qref_min = 500.0;
float32 qref_max = 500.0;

//filter variables
float32  qfi_n = 0.0;
```

```
float32  qfi_n1 = 0.0;
float32  qfo_n = 0.0;
float32  qfo_n1 = 0.0;


//Controller variables
float32   qsensor = 0.0;
float32   erro_n1 = 0.0;
float32   erro_n2 = 0.0;
float32   erro_n = 0.0;
float32   y_n1 = 0.0;
float32   y_n2 = 0.0;
float32   y_n = 0.0;
float32   qref = 100.0;

float32     k_p = 0.3; //
float32     k_i = 0.015; // (0.134)

Uint16  en_qloop = 0;

Uint16  counter_q = 0;
Uint16  counter_r = 0;

// Register ADC.
Uint16  adcA0 = 0;

float32   A0Off =  0.0; //


// dead time
Uint16 tdead = 1;

int main(void)
{
    InitSysCtrl();
    InitWatchdog();
    InitGpio();
    InitAdc();
    InitEPwm();
```

```
    DINT;
    InitPieCtrl();

    // Disable CPU interrupts and clear all CPU interrupt flags
    IER = 0x0000;
    IFR = 0x0000;

    // Map ISR functions
    EALLOW;
    PieVectTable.ADCINT1 = &adca1_isr;            // Function for ADCA interrupt 1
    EDIS;

    IER |= M_INT1;          // Enable group 1 interrupts
    EINT;

    // Enable PIE interrupt
    PieCtrlRegs.PIEIER1.bit.INTx1 = 1; //ADCINT1 interrupt

    EALLOW;
    SysCtrlRegs.PCLKCR0.bit.TBCLKSYNC = 1;
    EDIS;

    //Duty = PERIOD>>1;
    Duty_sat = PERIOD; // Duty_sat limit the duty cycle
    Duty = Duty_test;

    while(1)
    {
        ;
        asm(" NOP");
        asm(" NOP");
    }
}

interrupt void adca1_isr(void)
{
    //DelayUs(tdead);
```

```
    asm(" NOP");
    asm(" NOP");

    // Q controller
    if (counter_q >= 9)
    {

    // ADC current filter
    adcA0 = (AdcResult.ADCRESULT0); // Current sensor

    qfo_n = (float32)adcA0;

/*
    //1st order filter digital 25kHz (s/wz+1)/(s/wp+1)
    ifi_n = (float32)adcA0; // Offset sensor ACS712; 2.5V = 0A

    ifo_n = -0.222*ifo_n1+0.65*ifi_n+0.572*ifi_n1;// ifin0 = ifin_n; ifin1 = ifin_n
    ifo_n1 = ifo_n;    // ifout0 = ifout_n; ifout1 = ifout_n-1 (input filter)
    ifi_n1 = ifi_n;
*/
    // Current Controller KI(s+wz)/(s+wp)
    qsensor = qfo_n - A0Off; // 4*ifo_n (previous value)

    if (qsensor < 0)
        qsensor = 0.0;   //lower limiter

    if (en_qloop == 1)  //  Enable Q controller
    {
    erro_n = qref - qsensor;
    y_n = y_n1 + k_p*(erro_n - erro_n1) + k_i*(erro_n + erro_n1);//

    if (y_n < 0.1){
        y_n = 0.0;
    }
    if (y_n >= (float32)PERIOD){
        y_n = (float32)PERIOD;
    }

    erro_n2 = erro_n1;
```

```
    erro_n1 = erro_n;
    y_n2 = y_n1;
    y_n1 = y_n;

    Duty =  (Uint16)y_n;     //duty set
    }

    counter_q = 0;  // reset counter q
    }
        else
            ++counter_q;


/*
    // Q reference generator
    if (counter_r < 10000)
        qref = qref_min;
        else
        qref = qref_max;
    ++counter_r;
    if (counter_r > 20000)
        counter_r = 0;
*/


/*
   if (counter_r < 2000)  // 400 to 60hz
        Duty_test = Duty_min;
        else
            Duty_test = Duty_max;
    ++counter_r;
    if (counter_r > 4000)
    {
        counter_r = 0;
        GpioDataRegs.GPATOGGLE.bit.GPIO2 = 0B01;
    }
*/
```

```
    // Limit of duty cycle

    if (Duty > Duty_max)
        Duty = Duty_max;

    if (Duty < Duty_min)
        Duty = Duty_min;

    //EPwm1Regs.TBPRD = PERIOD; // command to change switching period for test

    // limiter of duty due to qsensor
    if (qsensor > 10000)
        Duty = 0;

    EPwm1Regs.CMPA.half.CMPA = Duty;
    //EPwm1Regs.CMPB = Duty>>1;
    //EPwm1Regs.CMPA.half.CMPA = Duty_test;
    //EPwm1Regs.CMPB = Duty_test>>1;
/*
    if (cBuff++ > 3)
    {
        Duty_Buff[counter++] = (Uint16)iref;

        if (counter > 199)
            counter = 0;
        cBuff = 0;

    }
*/

    PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;

    AdcRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;


}
```

ANEXO A – ESQUEMÁTICO: GATE DRIVER

