

TIAGO KOMMERS JAPPE

**ANÁLISE DO RETIFICADOR BOOST
MONOFÁSICO SOB INTERRUPÇÕES
INSTANTÂNEAS DA TENSÃO DE ALIMENTAÇÃO**

FLORIANÓPOLIS

2009

UNIVERSIDADE FEDERAL DE SANTA CATARINA

**PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

**ANÁLISE DO RETIFICADOR BOOST
MONOFÁSICO SOB INTERRUPÇÕES
INSTANTÂNEAS DA TENSÃO DE ALIMENTAÇÃO**

Dissertação submetida à
Universidade Federal de Santa Catarina
como parte dos requisitos para a
obtenção do grau de Mestre em Engenharia Elétrica

TIAGO KOMMERS JAPPE

Florianópolis, Março 2009

ANÁLISE DO RETIFICADOR BOOST MONOFÁSICO SOB INTERRUPÇÕES INSTANTÂNEAS DA TENSÃO DE ALIMENTAÇÃO

Tiago Kommers Jappe

‘Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em *Eletrônica de Potência e Acionamento Elétrico*, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.’

Samir Ahmad Mussa, Dr.
Orientador

Kátia Campos de Almeida, Ph.D
Coordenadora do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:

Samir Ahmad Mussa, Dr.
Presidente

Ivo Barbi, Dr. Ing.

Marcelo Lobo Heldwein, Dr. Sc.

Cícero Marcos Tavares Cruz, Dr.

A Graciele, por seu carinho, apoio e amor.
Pelas alegrias compartilhadas nos
agradáveis momentos que passamos
juntos e pela compreensão nos instantes
de renúncia que este trabalho exigiu.

Aos meus pais, Eumidio e Milda pelo apoio, amor, educação e compreensão incondicionais em todos os momentos da minha vida, e sem os quais nada teria sido possível.

Meus irmãos Jeferson, Emerson e
Ronaldo pelo companheirismo e amizade.

Minha prima Santa Edi Nehring pelo
incentivo na vida acadêmica.

AGRADECIMENTOS

Ao Professor Samir Ahmad Mussa, pela orientação, paciência, motivação e apoio no desenvolvimento deste trabalho.

Aos membros da banca, professores Ivo Barbi, Marcelo Lobo Heldwein e Cícero Marcos Tavares Cruz pelas valiosas e indispensáveis contribuições e revisões na composição deste trabalho.

O professor Ivo Barbi pelas sugestões e participação na orientação deste trabalho.

Aos professores do Instituto de Eletrônica de Potência da Universidade Federal de Santa Catarina: Ivo Barbi, Arnaldo José Perin, Denizar Cruz Martins, Ênio Valmor Kassick, João Carlos dos Santos Fagundes, Marcelo Lobo Heldwein, Samir Ahmad Mussa e Hari Bruno Mohr, pelos ensinamentos transmitidos durante a minha estada no INEP.

A toda minha família que se privou da minha presença em vários momentos importantes e nem por isso deixou de me incentivar e apoiar.

Aos meus colegas de mestrado: Bruno S. Dupczak, Gabriel Tibola, Gierry Waltrich, Gláucio R. T. Hax, Gustavo Ceretta Flores, Mateus C. Maccarini, Roberto F. Coelho, Rodrigo da Silva e Roniere H. Oliveira, jovens brilhantes de futuro promissor, pelo convívio e amizade.

Ao bolsista de iniciação científica Andre Luis Pesco Alcalde, pelo auxílio na implementação experimental em FPGA.

Aos técnicos e funcionários do INEP, pelo profissionalismo e presteza com que exemplarmente atuam.

A todos aqueles aos quais não mencionei, não por falta de merecimento mas, por minha ineptidão em fazê-lo com tão poucas palavras.

Ao povo brasileiro que, através do CAPES, por meio de bolsa, ajudou a viabilizar economicamente a realização deste trabalho.

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

ANÁLISE DO RETIFICADOR BOOST MONOFÁSICO SOB INTERRUPÇÕES INSTANTÂNEAS DA TENSÃO DE ALIMENTAÇÃO

Tiago Kommers Jappe

Março 2009

Orientador: Samir Ahmad Mussa, Dr. Eng.

Área de Concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: FPGA, controle digital, conversor boost PFC, fundamentos de tensão, interrupção instantânea da tensão.

Número de Páginas: xvii + 162.

RESUMO: Os fenômenos de qualidade de energia elétrica, caracterizados pela variação instantânea do valor eficaz da tensão de alimentação, são os distúrbios mais onerosos e frequentes nos sistemas elétricos. A interrupção instantânea de energia elétrica, cujo intervalo é menor que o *hold-up time* da fonte de alimentação, atua nocivamente na operação do pré-regulador com alto fator de potência. O conversor boost, operando com a técnica de controle por valores médios instantâneos, pode vir a danificar sua integridade quando submetido a interrupções instantâneas da tensão de alimentação. Durante este distúrbio, ocorre a saturação da ação de controle aplicada ao modulador PWM, em função da dinâmica associada a cada controlador presente nas três malhas de controle. Assim, após o retorno da energia, a corrente de entrada assume valores extremamente elevados, vindo danificar a integridade do interruptor do conversor (MOSFET ou IGBT). Este trabalho avalia o comportamento dos controladores quando o conversor boost é submetido a interrupções instantâneas da tensão da rede de alimentação. Através desta análise, é proposta uma estratégia de proteção para a operação do conversor quando emprega-se a técnica de controle por valores médios instantâneos da corrente, através de controladores analógicos e digitais. A técnica do autocontrole da corrente também é analisada quando o conversor boost é submetido a interrupções instantâneas da tensão de alimentação. Os controladores discretos são implementados através de dispositivo FPGA, através de controladores discretos em hardware. Resultados de simulação, assim como resultados experimentais em um conversor boost monofásico em MCC, demonstram e validam o estudo apresentado.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

DIGITAL CONTROL BY FPGA APPLIED IN PFC BOOST CONVERTER UNDER INSTANTANEOUS POWER INTERRUPTION

Tiago Kommers Jappe

March 2009

Advisor: Samir Ahmad Mussa, Dr. Eng.

Area of Concentration: Power Electronics.

Keywords: FPGA, discrete-time control, voltage sags, PFC boost converter

Number of Pages: xvii + 162.

ABSTRACT: Power quality disturbances, such as voltage sags and instantaneous power interruptions are, probably, the most frequent and damaging phenomena in electric power systems. Assuming that the instantaneous power interruption interval is smaller than the hold-up time of power supply, hence the PFC boost converter, operating with average current mode control, can be permanently damage under instantaneous power interruption. During these disturbances, the controllers saturate, due to the dynamics of all controllers in three control loops. After power returns, the transitory AC current is larger than the steady state current and can damage the switching power device (MOSFET or IGBT). This work, analyses the controllers when the converter operates at instantaneous power interruption. Thus a control strategy is proposed to improve the survivability of the switching power supply, when average current mode control is employed, through analog or discrete control. The self-current control technique behavior is also investigated at instantaneous power interruption. The discrete-time controllers are implemented in FPGA. Simulation and experimental results, in single-phase CCM PFC boost converter, confirm and validate the analysis.

SIMBOLOGIA E ABREVIATURAS

SÍMBOLOS UTILIZADOS NOS EQUACIONAMENTOS

Símbolo	Significado
$A(\omega t)$	Sinal de referência senoidal no multiplicador
$B(\omega t)$	Sinal resultante da malha de tensão de saída injetado no multiplicador
$B_{\text{auto}}[k]$	Resposta do controlador malha de tensão de saída para o autocontrole discreto
$C(\omega t)$	Sinal resultante da malha de tensão de entrada <i>feedforward</i> injetado no multiplicador
$C_{iL}(s)$	Controlador analógico da malha de corrente no indutor
$C_{iL}[z]$	Controlador discreto da malha de corrente no indutor
C_o	Capacitância equivalente na saída do conversor boost
$C_{VDC}(s)$	Controlador analógico da malha de tensão de saída do conversor
$C_{V_o}[z]$	Controlador discreto da malha de tensão de saída do conversor
D	Razão cíclica
$d(t)$	Razão cíclica instantânea
D_{boost}	Diodo Boost
f_a	Frequência de amostragem
f_{CRUZ}	Frequência de cruzamento
f_p	Frequência de pólo
f_{rede}	Frequência da tensão da rede de alimentação
f_s	Frequência de comutação do conversor
f_{zero}	Frequência de zero do controlador
$G_{iD}(s)$	Função de transferência analógica da corrente no indutor pela razão cíclica
$G_{iD}[z]$	Função de transferência digital da corrente no indutor pela razão cíclica
$G_{\text{instrument}}$	Ganho do sistema de instrumentação
$G_{VI}(s)$	Função de transferência analógica da tensão de saída pela corrente no indutor
$G_{VI}[z]$	Função de transferência digital da tensão de saída pela corrente no indutor
i_C	Corrente no capacitor
$I_C(t)$	Corrente instantânea no capacitor
I_{CA_max}	Corrente CA máxima na entrada do conversor
I_D	Corrente no diodo boost
i_L	Corrente no indutor
$i_L(\omega t)$	Corrente no indutor Boost
$I_{L.trans.MAX}$	Corrente máxima no transdutor hall
$i_M(\omega t)$	Corrente de referência para o controlador de corrente
I_p	Corrente de pico no indutor
I_{ref}	Corrente de referência
I_s	Corrente no interruptor controlado
K_{i_i}	Ganho da Instrumentação malha de corrente.
K_{inst}	Ganho sistema de intrumentação
K_{iV}	Ganho da Instrumentação malha de tensão de saída
K_p	Ganho proporcional
K_{p_auto}	Ganho proporcional da técnica do autocontrole da corrente
K_{pIL}	Ganho proporcional do controlador de corrente

K_{pVO}	Ganho proporcional do controlador da tensão de saída
L_{boost}	Indutor boost
P	Potência nominal
R_E	Impedância equivalente conversor boost
R_o	Resistência de carga
R_{shunt}	Resistor Shunt
S	Interruptor controlado em alta frequência
T_A	Período de amostragem
T_s	Intervalo de condução do interruptor
V_{0_min}	Valor mínimo da tensão de saída
$V_{CA.trans.MAX}$	Tensão máxima na entrada do conversor.
V_{cap}	Tensão instantânea no capacitor C_o
$V_{CC.trans.MAX}$	Tensão máxima na saída do conversor.
V_{in}	Tensão de entrada
$V_{in}(\omega t)$	Tensão instantânea de entrada do conversor
V_{in_min}	Valor mínimo da tensão de entrada
$v_L(t)$	Tensão no indutor
V_o	Tensão de saída
V_p	Valor de pico da tensão de alimentação
V_{srr}	Tensão dente-de-serra
β	Razão entre tensão de saída e tensão de entrada do conversor
$\Delta t_{interrp}$	Intervalo de interrupção de energia

ACRÔNIMOS E ABREVIATURAS

Símbolo	Significado
AD	<i>Analog-to-Digital</i>
ADC	<i>Analog-to-Digital Converter</i>
CA	Corrente alternada
CBEMA	<i>Computer Business Equipment Manufacturer's Association</i>
CC	Corrente contínua
CI	Circuito Integrado
DSP	Processador Digital de Sinal (<i>Digital Signal Processor</i>)
FPGA	<i>Field Programmable Gate Array</i>
FTMA	Função de transferência de malha aberta
IGBT	<i>Insulated Gate Bipolar Transistor</i>
ITIC	<i>Information Technology Industry Council</i>
MCC	Modo de condução contínua da corrente
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>
OCC	Técnica de controle por portadora programada (<i>One Cycle Control</i>)
PI	Proporcional - Integral
PWM	Modulação por largura de pulso (<i>Pulse Width Modulation</i>)
SPI	<i>Serial Peripheral Interface</i>
VTCD	Variação de tensão com curto intervalo de duração
ZOH	<i>Zero order Hold</i>

SÍMBOLOS UTILIZADOS PARA UNIDADES DE GRANDEZAS ELÉTRICAS

Símbolo	Significado
A	Amperè - corrente elétrica
H	Henry - indutância
Hz	Hertz - frequência
Ω	Ohm - resistência
V	Volts - tensão ou potencial elétrico
W	Watt - potência

SUMÁRIO

INTRODUÇÃO GERAL	1
1 QUALIDADE DE ENERGIA ELÉTRICA	7
1.1 Introdução.....	7
1.2 Aspectos básicos de qualidade de energia elétrica	7
1.2.1 Elevação de tensão.....	10
1.2.2 Afundamento de tensão	11
1.2.3 Interrupção da tensão de alimentação.....	12
1.3 Fenômenos de variação de tensão com curto intervalo de duração com característica instantânea	13
1.4 Curvas CBEMA/ITIC.....	15
1.5 Norma SEMI F-47	16
1.6 TELEBRÁS 240-510-723	17
1.7 Conclusão	18
2 ANÁLISE, PROJETO E CONTROLE DO RETIFICADOR BOOST ATRAVÉS DA TÉCNICA DE CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS DA CORRENTE NO INDUTOR	20
2.1 Introdução.....	20
2.2 Projeto do retificador boost.	20
2.2.1 Determinação do indutor boost	24
2.2.2 Determinação do capacitor de saída	28
2.3 Estratégia para o controle do retificador boost.....	31
2.3.1 Malha de controle da corrente no indutor boost.....	34
2.3.2 Malha de controle da tensão de saída	37
2.3.3 Malha de controle da tensão de entrada (<i>Feedforward</i>).....	39
2.4 Projeto de controle do conversor empregando controlador analógico.	41
2.4.1 Projeto da malha de corrente no indutor.....	42
2.4.2 Projeto da malha da tensão de saída	46
2.4.3 Projeto da malha de tensão de entrada (<i>Feedforward</i>).....	48

2.5 Projeto de controle do conversor empregando controlador discreto	50
2.5.1 Descrição do sistema de instrumentação e aquisição de dados	52
2.5.2 Projeto da malha de corrente no indutor.....	53
2.5.3 Projeto da malha de tensão de saída	58
2.6 Conclusão	61
3 ANÁLISE DA OPERAÇÃO DO RETIFICADOR BOOST SOB INTERRUPÇÕES INSTANTÂNEAS DA TENSÃO DE ALIMENTAÇÃO E ESTRATÉGIA DE PROTEÇÃO.....	63
3.1 Introdução.....	63
3.2 Descrição da operação do conversor boost quando submetido a interrupções instantâneas da tensão de alimentação.....	63
3.2.1 Controlador <i>feedforward</i>	68
3.2.2 Controlador da malha de tensão de saída	69
3.2.3 Controlador da malha de corrente no indutor.....	70
3.2.4 Corrente transitória no retorno de energia após a interrupção instantânea.....	72
3.3 Estratégias de proteção do retificador boost com controlador analógico.....	73
3.4 Estratégias de proteção do retificador boost com controlador discreto.....	75
3.4.1 Estratégia anti-wind-up do integrador	76
3.5 Conclusão	82
4 TÉCNICA DE CONTROLE POR REALIMENTAÇÃO DIRETA APLICADA AO RETIFICADOR BOOST.....	84
4.1 Introdução.....	84
4.2 A técnica do autocontrole da corrente no indutor.....	85
4.2.1 A técnica do autocontrole	85
4.2.2 Projeto de controle discreto da malha de corrente.....	93
4.2.3 Projeto de controle discreto da malha de tensão de saída	96
4.3 Descrição da operação do conversor boost sob interrupções instantâneas da tensão de alimentação com a técnica do autocontrole.....	97
4.4 Conclusão	99
5 ESTUDO DO DISPOSITIVO FPGA E CONVERSOR AD	101
5.1 Introdução.....	101
5.2 O dispositivo FPGA	102

5.3 Atribuições no controle do retificador boost.....	104
5.4 Conversor analógico-digital AD7367.....	108
5.5 Descrição da máquina de estados síncrona.....	110
5.5.1 Comunicação SPI	111
5.5.2 Controlador PI	116
5.5.3 Modulador PWM digital.....	120
5.5.4 Resultados experimentais da máquina de estados	124
5.6 Conclusão	127
6 SIMULAÇÕES E RESULTADOS EXPERIMENTAIS	128
6.1 Introdução.....	128
6.2 Estratégia de controle por valores médios instantâneos da corrente no indutor.....	128
6.2.1 Controlador analógico	129
6.2.2 Controlador discreto em FPGA	136
6.2.3 Estratégia de proteção.....	143
6.3 Técnica do autocontrole da corrente.....	145
6.4 Conclusão	153
CONSIDERAÇÕES FINAIS	155
REFERÊNCIAS BIBLIOGRÁFICAS	160

INTRODUÇÃO GERAL

O conceito de desenvolvimento sustentável é fundamentado na ideologia de que a geração atual da humanidade deve empregar os bens naturais de forma consciente e racional, sem comprometer a capacidade de atender às necessidades das futuras gerações. Desta forma, a energia elétrica, sendo uma das bases indispensáveis para o desenvolvimento de qualquer sociedade, deve ser utilizada de forma eficiente e racional.

Neste contexto, o processamento de energia elétrica deve ser realizado, maximizando a eficiência e o rendimento. Assim, conceitos vinculados à qualidade de energia, tais como elevado fator de potência e baixa distorção harmônica, tornam-se fatores primordiais desde o processo de geração até o consumo final da energia elétrica.

No entanto, há uma série de fenômenos associados à energia elétrica cuja ocorrência vem a afetar a operação nominal dos equipamentos conectados à rede de alimentação, prejudicando e até mesmo danificando sua integridade. Dentre estes fenômenos, destacam-se os componentes harmônicos, interrupções transitórias, afundamentos ou elevações de tensão da rede elétrica, assim como os transientes impulsivos.

Com relação aos métodos empregados para a correção do fator de potência, bem como a minimização dos componentes harmônicos destacam-se, basicamente duas alternativas, conforme sugerido em [1]. Uma alternativa é a utilização de métodos corretivos que são empregados em um sistema elétrico já existente, sem que seja necessária a substituição de qualquer equipamento do sistema. Nesta opção, destacam-se os filtros ativos de potência, que possibilitam a correção de fator de potência bem como a redução do conteúdo harmônico [2, 3]. A outra alternativa é a utilização de um estágio de correção de fator de potência conectado internamente ao equipamento. Desta forma, o equipamento que até então possuía a característica de carga não-linear, passa a comportar-se como uma carga resistiva ao sistema elétrico. Neste contexto, destacam-se os conversores pré-reguladores para correção do fator de potência. Na extensa diversidade de equipamentos eletroeletrônicos que possuem estágio de correção de fator de potência em alta frequência, o conversor boost é uma topologia exaustivamente empregada.

Com relação à estratégia de operação do conversor boost, destaca-se a técnica de controle por valores médios instantâneos da corrente no indutor como uma estratégia extremamente difundida e consolidada em aplicações monofásicas e trifásicas, nos inúmeros trabalhos já realizados [4-7]. Nesta técnica, a imposição do formato senoidal para a corrente de entrada é realizada com a utilização do próprio sinal da tensão de alimentação. Desta forma, a corrente de entrada do conversor será uma imagem da tensão de alimentação, consolidando elevado fator de potência para o equipamento.

Contudo, há muitas outras estratégias para o controle do conversor boost que possibilitam elevado fator de potência e corrente de entrada com formato senoidal. Destacam-se as técnicas do autocontrole da corrente [8-10] e a da portadora programada (“One Cycle Control”) [11, 12]. A ausência do monitoramento da tensão de alimentação é uma das particularidades destas técnicas de controle. Assim, mesmo com a ausência deste sinal de referência, é possível obter corrente senoidal e em fase com a tensão de alimentação, garantindo elevado fator de potência e reduzido conteúdo harmônico.

Com relação aos métodos de implementação das técnicas de controle em conversores estáticos de potência, classificam-se duas possibilidades, ou seja, as metodologias que empregam controladores analógicos ou que utilizam controladores discretos.

A técnica de controle por valores médios instantâneos é geralmente implementada através de controlador analógico com o auxílio do CI da família UC3854 [4-6]. O controlador discreto para esta técnica de controle, por sua vez, também já foi alvo de intensa investigação, resultando em diversos trabalhos [1, 7]. A implementação dos controladores discretos é efetivada, geralmente, através de processadores numéricos (DSP microcontrolador). Assim, a estratégia de controle obedece a um encadeamento lógico sequencial. O encadeamento lógico sequencial é definido como a execução de uma rotina de software ordenadamente, ou seja, passo a passo sistematicamente, cuja sequência serial, bem como a frequência de transição, é determinada pelo ciclo de clock do processador.

A técnica de controle denominada por Autocontrole da corrente, ou emulação de resistência, geralmente é implementada com auxílio de processadores numéricos. A opção pela implementação através de controle discreto é em função de que até o momento não há um CI comercial dedicado para esta técnica de controle. No entanto não há qualquer empecilho para a implementação com auxílio de controladores analógicos. Em [8], por

exemplo, é apresentado o princípio de funcionamento desta técnica de controle, bem como resultados experimentais, utilizando diretamente componentes analógicos.

É importante enfatizar que as citações anteriores de implementações de controladores discretos estão associadas à utilização de processadores numéricos. Assim, a lei de controle é executada através de uma rotina lógica sequencial. As implicações da utilização de controladores discretos na operação de conversores de potência foram avaliados em [1, 2, 7]. Destacam-se como o principal inconveniente as características inerentes ao controle discreto, como os atrasos de amostragem, bem como os atrasos computacionais e, além disso, os erros de quantização. Estas implicações, intrínsecas ao controle discreto, geralmente restringem a liberdade no projeto dos controladores.

Atualmente observa-se a crescente utilização de dispositivos de lógica programável no campo da eletrônica de potência [13-15]. A flexibilidade de implementação, bem como a possibilidade de síntese dos controladores em hardware justifica emprego dos dispositivos FPGA (*Field Programmable Gate Array*) no controle de conversores estáticos. Ressalta-se que ao momento que o controlador é implementado em hardware em um FPGA, fragmentos da lei de controle podem ser executados em paralelo, maximizando a resposta dinâmica. Desta forma, diferentemente dos controladores discretos em software, não há uma rotina de software que deve ser executada. Assim, a construção de uma máquina de estados, internamente ao FPGA possibilita o encadeamento lógico, evitando que a lei de controle seja executada equivocadamente. Além disso, controladores discretos em hardware apresentam maior imunidade a ruídos do que controladores analógicos.

Em função da descrição do conversor bem como das técnicas de controle e as devidas implementações práticas, indaga-se qual o comportamento que os conversores estáticos de potência apresentam quando submetidos a perturbações na tensão de alimentação. Assim, ressaltam-se novamente os fenômenos vinculados à qualidade de energia elétrica e, mais especificamente, ao distúrbio da variação de tensão com curto intervalo de duração (VTCD). Estas variações podem manifestar-se através de elevação (sobretensão) ou redução (afundamento) do valor eficaz da tensão de alimentação. Além disso, o distúrbio da interrupção do fornecimento de energia durante um curto intervalo de tempo também é classificado como VTCD, uma vez que a interrupção de energia é vinculada diretamente com a redução do valor eficaz da tensão da rede elétrica. Em ambientes industriais, a ocorrência destes fenômenos acarreta em elevados prejuízos

financeiros, uma vez que resultam na parada da produção e até mesmo em danos aos equipamentos. Conforme [16] os conversores indiretos de frequência para acionamento de máquinas elétricas são equipamentos sensíveis aos afundamentos de tensão e às interrupções transitórias. Como exemplo da ação nociva do VTCD, em [17] é apresentado o inversor de frequência submetido ao fenômeno do afundamento de tensão, cuja consequência é a restrição da faixa de vetores de tensão disponíveis para serem sintetizados pelo controlador, em função da redução do valor da tensão do barramento CC e, desta forma, prejudicando a execução do controle de posição de uma máquina de indução. No entanto, o estudo realizado tinha como foco as implicações onerosas da parada de produção e não diretamente a integridade do conversor estático.

Assim, em [18] é apresentada a operação do conversor boost PFC submetido a interrupções instantâneas da tensão de alimentação. Na ocorrência do distúrbio da interrupção de energia os controladores entram em saturação e, quando a energia retorna, a corrente de entrada pode assumir valores extremamente elevados. Em função da elevada magnitude da corrente transitória, os componentes semicondutores poderão ser danificados. Destaca-se que a estratégia de controle avaliada é a técnica de controle por valores médios instantâneos da corrente no indutor.

É importante destacar também que há inúmeras soluções para amenizar a ação de distúrbios VTCD em equipamentos eletroeletrônicos. Neste contexto, destacam-se os sistemas UPS, restauradores dinâmicos de tensão e reguladores de tensão. Embora estes dispositivos apresentem elevada eficiência e robustez, o custo é muito elevado. Portanto, é possível agregar internamente ao pré-regulador da fonte de alimentação estratégias de minimização da ação de fenômenos VTCD na operação dos conversores CA-CC com elevado fator de potência.

Assim sendo, com o intuito de maximizar a sustentabilidade da operação do conversor sob interrupções instantâneas da tensão de alimentação, é necessária a implementação de estratégias de proteção do pré-regulador boost com alto fator de potência. O objetivo principal deste trabalho é analisar a influência das interrupções instantâneas da tensão de alimentação sobre a operação do estágio pré-regulador de uma fonte de alimentação. O foco é o retificador boost monofásico unidirecional, cuja topologia é resultante da associação do retificador em ponte completa conectado ao conversor CC-CC boost. Através desta investigação, serão propostas metodologias para a proteção da

operação do conversor quando submetido aos distúrbios de tensão de alimentação, principalmente afundamentos de tensão de alimentação e interrupções instantâneas de energia elétrica. Além disso, será avaliado o comportamento das técnicas de controle com realimentação direta, ou seja, a técnica do Autocontrole da corrente no indutor, quando submetidos a interrupções instantâneas da tensão da rede elétrica. A implementação dos controladores discretos será através do dispositivo FPGA.

O capítulo 1 apresenta os distúrbios de qualidade de energia elétrica, especificamente os fenômenos caracterizados pela alteração instantânea do valor eficaz da tensão de alimentação. A frequência de ocorrência destes distúrbios que justifica os elevados prejuízos financeiros decorrentes da ação destes fenômenos de qualidade de energia elétrica será abordada. Além disso, as normas regulamentadoras que tangem à construção e operação de fontes de alimentação sob afundamentos de tensão e interrupções instantâneas de energia também serão avaliadas.

O capítulo 2, por sua vez, apresenta a análise e projeto de conversor boost com elevado fator de potência através da técnica de controle por valores médios instantâneos. Após a determinação das funções de transferência para cada malha de controle, é apresentada a metodologia de projeto, tanto para controladores analógicos quanto para controladores discretos.

A operação do retificador boost, operando com a técnica de controle por valores médios instantâneos, sob interrupções instantâneas da tensão de alimentação, é investigada no capítulo 3. Após esta análise, são propostas estratégias de proteção do conversor que limitam a corrente transitória na entrada do conversor após o retorno da energia.

O capítulo 4 propõe o projeto de controle, no tempo discreto, da técnica do autocontrole da corrente no indutor. Após o projeto dos controladores, é investigado o comportamento do retificador boost, operando com o autocontrole, sob interrupções instantâneas da tensão de alimentação.

O dispositivo FPGA, bem como suas implicações e características, é analisado no capítulo 5. A máquina de estados síncrona, que foi implementada internamente ao FPGA, possibilita o encadeamento lógico da estratégia de controle do conversor. A sequência coerente de amostragem das variáveis, processamento da lei de controle e finalmente modulação PWM são descritas no decorrer deste capítulo, demonstrando a implementação da lei de controle do retificador boost em dispositivo de lógica programável.

Finalmente, o capítulo 6 apresenta os principais resultados de simulação, bem como os resultados experimentais para o conversor boost monofásico com elevado fator de potência sob interrupções instantâneas da tensão de alimentação. Destaca-se que a implementação experimental foi efetivada com auxílio de controladores analógicos (CI UC3854) e controladores discretos (FPGA) para o conversor monofásico operando no modo de condução contínua da corrente no indutor e potência nominal de 600 W.

1 QUALIDADE DE ENERGIA ELÉTRICA

1.1 Introdução

Neste capítulo serão apresentados os aspectos básicos de qualidade de energia elétrica, enfatizando os fenômenos vinculados às variações de tensão de curta duração (VTCD). O conceito geral, as principais características, as implicações econômicas e, além disso, dados estatísticos vinculados à frequência de ocorrência destes fenômenos no sistema elétrico também serão analisados neste capítulo. Da mesma forma, as normas técnicas que norteiam o projeto de fontes de alimentação, bem como os principais requisitos para operação destes conversores sob o ponto de vista da qualidade de energia elétrica, igualmente serão expostas.

1.2 Aspectos básicos de qualidade de energia elétrica

Para a definição da expressão “qualidade de energia elétrica” é necessário avaliar inicialmente alguns conceitos. O princípio da conservação de energia afirma que a energia total em um sistema isolado, ou seja, o sistema que não troca matéria e/ou energia com o exterior, mantém-se constante. Desta forma, a energia não é perdida, ocorrendo somente a transformação da energia de uma modalidade para outra, como, por exemplo, de energia elétrica em energia mecânica. Em eletrodinâmica, a quantidade de energia elétrica transformada em outra modalidade de energia (térmica, mecânica) que gere trabalho, por unidade de tempo, é denominada potência elétrica. A potência elétrica, por sua vez, é resultante do produto entre tensão e corrente elétrica. Portanto, energia elétrica é diretamente proporcional aos sinais de tensão e corrente elétrica em função do tempo. Em consequência disso, a “qualidade de energia elétrica” é vinculada com a “qualidade” dos sinais de tensão e corrente.

Na visão do consumidor de energia elétrica, a tensão é imposta pelo barramento do sistema elétrico nacional. A corrente elétrica, por sua vez, é dependente da característica da carga, cuja responsabilidade é do consumidor. Assim, independente da carga, para a existência de qualidade na energia elétrica é fundamental que o sinal de tensão esteja

dentro da faixa de amplitude, frequência e forma de onda recomendada pela legislação do setor de energia.

Portanto, a qualidade de energia elétrica é vinculada diretamente com a qualidade da tensão de alimentação [19]. É necessário enfatizar que, em situações onde a carga alimentada possui característica não-linear, as correntes drenadas irão atuar de forma nociva na qualidade da energia, degradando até mesmo as características da tensão. Além disso, a terminologia “qualidade de energia elétrica” pode significar o desenvolvimento de técnicas ou meios para a minimização ou até mesmo erradicação de problemas de qualidade de energia elétrica. Estes fenômenos podem ser definidos como qualquer perturbação na energia, sendo por tensão, corrente ou frequência, evento este que resulte na falha ou mau funcionamento de qualquer equipamento conectado à rede.

No processamento eletrônico da energia elétrica, os componentes harmônicos são, geralmente, o principal foco de estudo. As influências dos mesmos sobre máquinas e equipamentos eletroeletrônicos, bem como as técnicas de mitigação destes distúrbios são o principal objetivo das análises. No entanto, há outros fenômenos que atuam nocivamente na operação de equipamentos eletroeletrônicos, destacando os fenômenos de variação transitória da tensão de alimentação. Esta perturbação na tensão elétrica caracteriza-se por elevação, redução e até mesmo a interrupção do fornecimento de energia elétrica durante um determinado intervalo de tempo.

A razão para o estudo dos fenômenos associados às perturbações na tensão de alimentação, de particularidade instantânea, é em função do grande volume de ocorrência destes, bem como a complexa detecção e atuação das devidas proteções. Outro fator preponderante para o estudo destes fenômenos são prejuízos financeiros decorrentes na interrupção da produção industrial. No ano de 2001, por exemplo, as variações de tensão em curto intervalo de tempo (VTCD) foram responsáveis por um prejuízo estimado entre 104 bilhões a 164 bilhões de dólares somente na economia dos EUA [20].

Assim, conhecer os fenômenos de qualidade de energia elétrica e organizá-los hierarquicamente é uma abordagem que deve ser efetivada. Em [19] é proposta a classificação dos distúrbios de qualidade de energia segundo a amplitude, intervalo da ocorrência e da influência na envoltória senoidal. Esta classificação é a mesma que foi proposta em [21].

A Figura 1.1 apresenta a classificação dos fenômenos de qualidade de energia elétrica [21], enfatizando as variações de tensão de curta duração (VTCD), com característica instantânea.

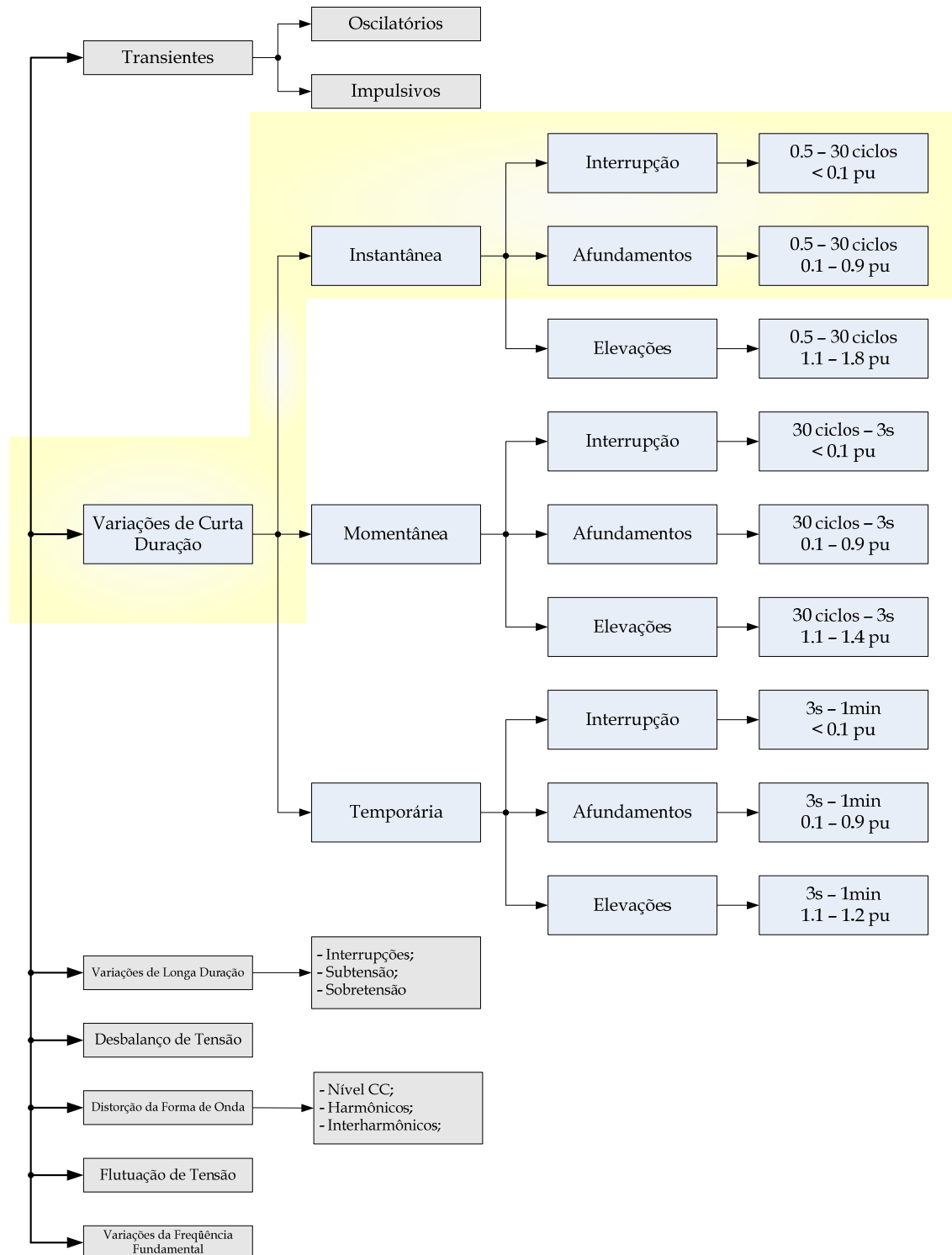


Figura 1.1 – Fenômenos de qualidade de energia elétrica, ênfase nos VTCD.

Assim, conclui-se que os fenômenos de variação de tensão de curta duração (VTCD) são classificados segundo o intervalo de ocorrência desta perturbação e, na sequência, conforme a amplitude do distúrbio. A seguir, será apresentado o conceito, assim como a origem e as principais implicações, de cada fenômeno VTCD.

1.2.1 Elevação de tensão

A variação da tensão de alimentação de um equipamento para um valor superior ao valor nominal, durante um determinado intervalo de tempo, é definida como o fenômeno de elevação de tensão ou sobretensão. Destaca-se que o intervalo de ocorrência deste fenômeno determina se o caráter é instantâneo (0,5 ciclos até 30 ciclos), momentâneo (30 ciclos até 3 segundos) ou temporário (3 segundos até 1 minuto). A Figura 1.2 apresenta a característica do fenômeno de sobretensão instantâneo (0,5 ciclos até 30 ciclos), ou seja, considerando somente um ciclo da tensão de alimentação. Desta forma, durante o intervalo de um ciclo de tensão de alimentação, o valor eficaz apresentou um sobresinal quando comparado ao valor nominal.

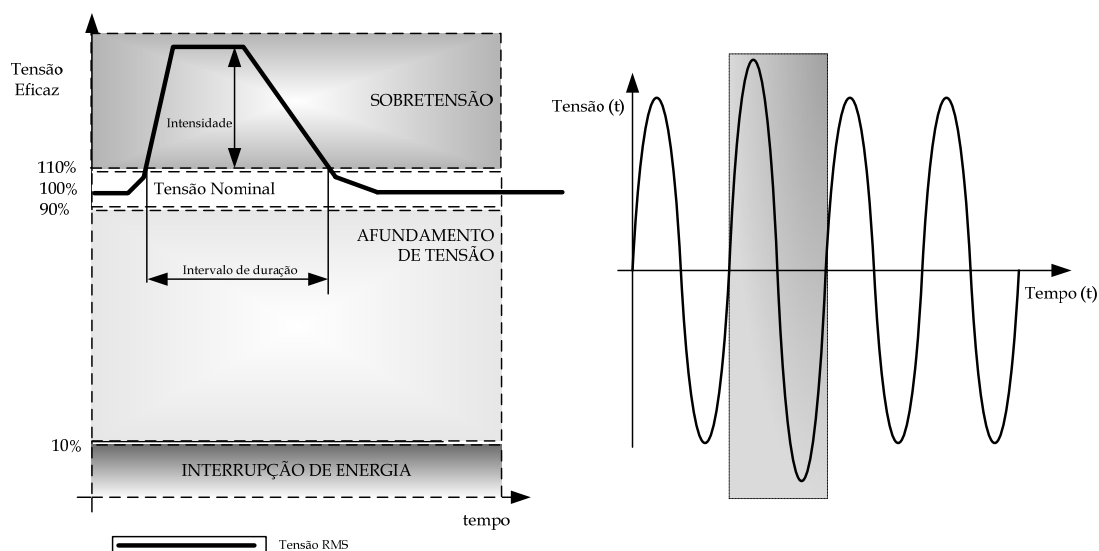


Figura 1.2 – VTCD: Elevação da tensão.

A origem deste fenômeno é vinculada geralmente à energização de bancos de capacitores, quando cargas com elevada potência são desconectadas do sistema elétrico, assim como o rompimento de elo fusível, conforme descrito em [19]. Além disso, as

descargas atmosféricas e fenômenos como ferro-ressonância podem gerar sobretensão em redes de transmissão e distribuição de energia elétrica.

A proteção comumente empregada para solucionar este distúrbio é a conexão de um dispositivo ceifador no estágio de entrada da fonte de alimentação. Geralmente é empregado o dispositivo varistor que entra em curto circuito se a tensão nos terminais exceder ao valor nominal, possibilitando a desconexão do equipamento da rede de alimentação defeituosa. Na ausência de dispositivos de proteção contra sobretensão, a principal implicação é que a fonte de alimentação do equipamento seja danificada.

1.2.2 Afundamento de tensão

O fenômeno do afundamento de tensão significa a redução do valor eficaz para os índices entre $0,9 pu$ e $0,1 pu$ do valor nominal da tensão de alimentação. A amplitude deste fenômeno é caracterizada pelo valor remanescente da tensão aplicada sobre o equipamento. Desta forma, a perturbação que aplicar somente 30% do valor nominal da tensão sobre a carga, determina que a magnitude do afundamento de tensão seja de $0,3 pu$. A Figura 1.3 exibe o comportamento da tensão eficaz, bem como da tensão instantânea, durante o distúrbio do afundamento de tensão.

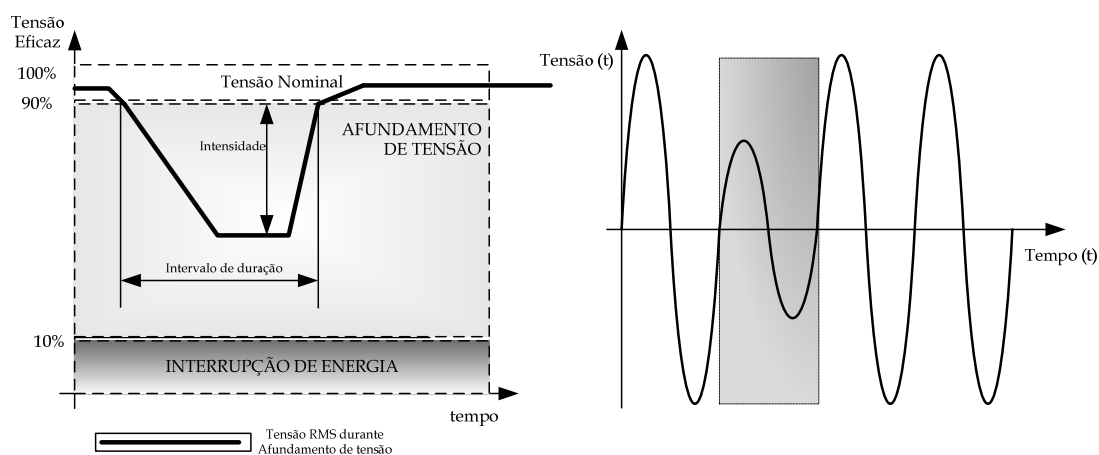


Figura 1.3 – VTCD: Afundamento de tensão.

Assim, como para o fenômeno da elevação da tensão, o intervalo de ocorrência do distúrbio determina a natureza do mesmo entre instantâneo (0,5 ciclos até 30 ciclos), momentâneo (30 ciclos até 3 segundos) ou temporário (3 segundos até 1 minuto).

A origem deste fenômeno é geralmente associada aos seguintes fatores:

- Falhas (curtocircuito) no sistema elétrico. Destaca-se que a intensidade do afundamento da tensão depende do tipo e localização do curto-circuito [19];
- Energização de cargas com elevada potência onde são drenadas correntes elétricas de elevada amplitude;
- Falha de elementos de conexão com a rede elétrica (conectores ou bornes).
- Descargas atmosféricas na rede primária de alimentação.

As principais implicações nocivas vinculadas à ocorrência de afundamentos de tensão, em ambientes industriais são:

- A ação de afundamento de tensão não acarreta na parada da produção, no entanto, influencia no processo de produção (perda de sincronismo, perda de torque, redução de velocidade, etc).
- O distúrbio determina a parada da produção.

Sob o ponto de vista do conversor boost PFC, a influência nociva dos distúrbios do afundamento de tensão é diretamente a sobrecorrente drenada, em função da redução da tensão de alimentação. Geralmente os semicondutores são projetados para a operação do conversor sob tensão universal de energia, contudo se a tensão da rede de alimentação for menor que a tensão mínima de projeto, o equipamento poderá ser danificado ou, ainda, a atuação da proteção de sobrecorrente (rompimento de elo fusível).

1.2.3 Interrupção da tensão de alimentação

O fenômeno da interrupção da tensão é dado pela redução do valor da tensão de alimentação abaixo de $0,1pu$ do valor nominal. Assim como para os demais distúrbios VTCD citados anteriormente, o intervalo de ocorrência do fenômeno define a característica instantânea (0,5 ciclos até 30 ciclos), momentânea (30 ciclos até 3 segundos) ou temporária (3 segundos até 1 minuto). O distúrbio da interrupção da tensão de alimentação é vinculado diretamente ao fenômeno do afundamento de tensão, uma vez que a diferença entre os mesmos é o valor da tensão remanescente aplicada sobre o equipamento.

A Figura 1.4 apresenta a tensão eficaz e a tensão instantânea para o distúrbio da interrupção com característica instantânea da tensão de alimentação. Desta forma, conclui-se que este distúrbio é diretamente vinculado ao fenômeno do afundamento de tensão, pois o valor eficaz desta grandeza é menor que 10% do valor nominal, ou seja, afundamento de

tensão com magnitude de $0,1pu$. Como existe a conexão entre ambos os distúrbios a origem da interrupção instantânea é a mesma do afundamento de tensão.

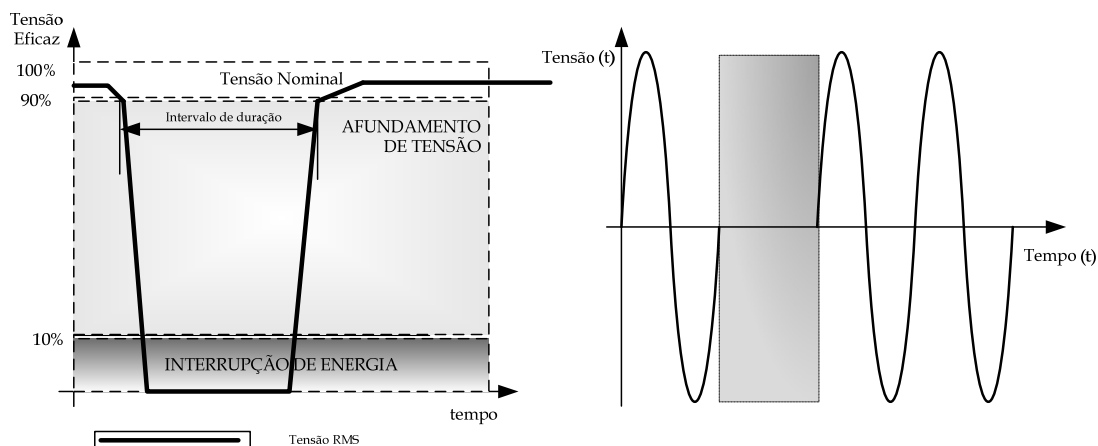


Figura 1.4 - VTCD: Interrupção da tensão de alimentação.

O fenômeno da interrupção instantânea da tensão, em primeira instância, pode ser julgado como inofensivo à integridade dos conversores estáticos, uma vez que, a interrupção de energia acarretaria somente o desligamento do equipamento. Contudo, o principal inconveniente está associado ao instante em que a energia retorna. Caso a proteção de subtensão não haja atuado ainda e os controladores estejam em estado de saturação, é provável que a corrente transitória de retorno assuma valores extremamente elevados. Assim, o instante de retorno de energia poderá prejudicar a integridade do equipamento e, em consequência, os componentes semicondutores poderão ser danificados.

1.3 Fenômenos de variação de tensão com curto intervalo de duração com característica instantânea

O conceito do fenômeno da variação de tensão com curto intervalo de duração (VTCD) de característica instantânea, é dado por qualquer perturbação no valor eficaz da tensão da rede elétrica durante um intervalo inferior a 30 ciclos da rede de alimentação. A alteração do valor eficaz da grandeza pode ser por redução, elevação ou até mesmo por interrupção do fornecimento de energia. Neste momento, o principal objetivo é a investigação acerca de distúrbios caracterizados pela interrupção instantânea, ou seja, nas quais durante um determinado intervalo de tempo o fornecimento de energia é

interrompido. A Figura 1.5 apresenta exemplos de distúrbios de interrupção instantânea de energia demonstrando a extensa diversidade destes fenômenos.

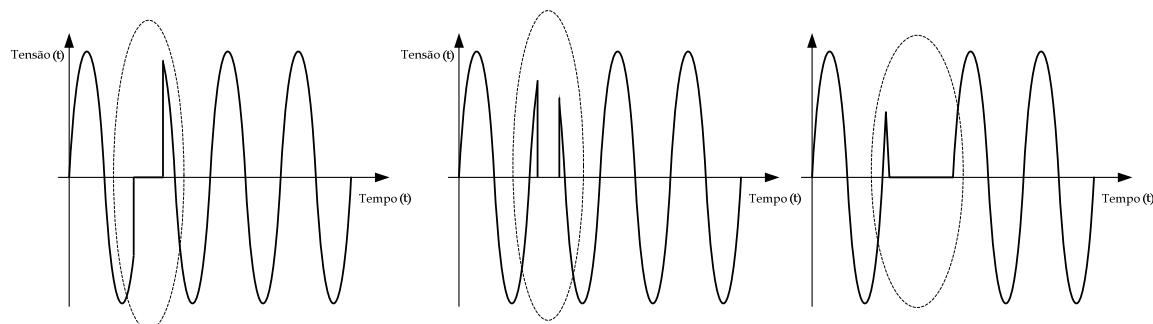


Figura 1.5 – Distúrbios de interrupção instantânea da tensão de alimentação.

Em função das informações vinculadas aos fenômenos VTCD que foram exibidas anteriormente, instintivamente indaga-se qual é a frequência de ocorrência destes distúrbios na rede de alimentação comercial. Com base nos dados de ocorrência destes fenômenos, é possível avaliar a extensão e dimensão das avarias causadas pelos distúrbios VTCD. Desta forma, consultando a literatura foram obtidos alguns dados estatísticos vinculados ao registro destes eventos. Assim, a Tabela 2.1 apresenta o registro de distúrbios de VTCD para a Europa Ocidental no ano de 1980 [22]. As informações apresentam o registro destes fenômenos há aproximadamente três décadas atrás, contudo, a origem dos mesmos é associada a fatores que até hoje não se alteraram. Ressalta-se que a origem dos VTCD com característica instantânea é vinculada a faltas no sistema elétrico (curtocircuito), bem como descargas atmosféricas e energização de cargas de elevada potência.

Tabela 2.1 - Registro de Distúrbios da Tensão pela intensidade e duração na Europa Ocidental

Registro de Distúrbios da Tensão pela intensidade e duração na Europa Ocidental. Ano 1980					
Tensão Remanescente durante o Distúrbio	Duração do Distúrbio				Total/Ano
	10 – 100ms	0,1 – 0,5s	0,5 – 1s	1 – 3s	
161 – 230V	61	66	12	6	145
90 – 161V	8	36	4	1	49
0 – 92V	2	17	3	2	24
Zero Volt	0	12	24	5	41

É necessário enfatizar que grande volume das informações encontradas na literatura, com relação ao monitoramento de VTCD, é geralmente associados a sistemas em tensão primária. A principal justificativa para os elevados índices de VTCD na rede primária é associada à elevada extensão das linhas de transmissão e, conseqüentemente, estas estruturas estão mais suscetíveis a intempéries e ações externas (manobras, curto-circuito). Em [19] é analisada a influência de fenômenos VTCD na rede primária refletidos para o lado de baixa tensão e desta forma, é possível co-relacionar distúrbios na rede primária com o sistema de distribuição de energia elétrica.

1.4 Curvas CBEMA/ITIC

Em 1978, Thomas Key, ao estudar a confiabilidade do fornecimento de energia em instalações militares concluiu que os distúrbios VTCD poderiam interferir na operação dos computadores. A partir deste estudo foi elaborada uma curva que determinava a faixa de variação do valor eficaz da tensão de suprimento a um determinado equipamento. Neste instante foi definida a curva CBEMA (*Computer Business Equipment Manufacturer's Association*), inicialmente relacionada a computadores, mas estendida também a outros equipamentos eletroeletrônicos. Em outras palavras, afirma-se que, se a tensão de fornecimento estiver dentro dos limites recomendados pela curva, não deverá ocorrer falha ou mau funcionamento do equipamento que está sendo suprido. No ano de 2000 a curva CBEMA foi reavaliada e a partir disso passou a ser denominada de curva ITIC (*Information Technology Industry Council*), também denominada por CBEMA/ITIC. A principal alteração foi que os índices de tolerância a afundamentos de tensão da curva ITIC passaram a ser mais rígidos quando comparados aos da antiga curva CBEMA. Esta restrição significa que os equipamentos devem ser robustos e permanecer em operação mesmo sob condições adversas de magnitude da tensão eficaz nominal.

A Figura 1.6 apresenta a curva CBEMA/ITIC, destacando a região de tolerância para a tensão de suprimento dos equipamentos. É importante ressaltar que a suportabilidade de um equipamento é vinculada à intensidade da tensão aplicada em função do intervalo de ocorrência do fenômeno. Assim, a curva CBEMA/ITIC determina a faixa da tensão eficaz de suprimento a um determinado equipamento. Desta forma, a fonte de alimentação, que compõe qualquer equipamento eletroeletrônico, deve ser projetada e deve operar satisfatoriamente dentro dos limites estabelecidos por estas curvas. As curvas

de tolerância apresentam ainda outra informação importantíssima, que é o intervalo de *hold-up time* de uma fonte de alimentação. Conforme a curva ITIC, o *hold-up time* de uma fonte de alimentação deve ser no mínimo de 20 ms.

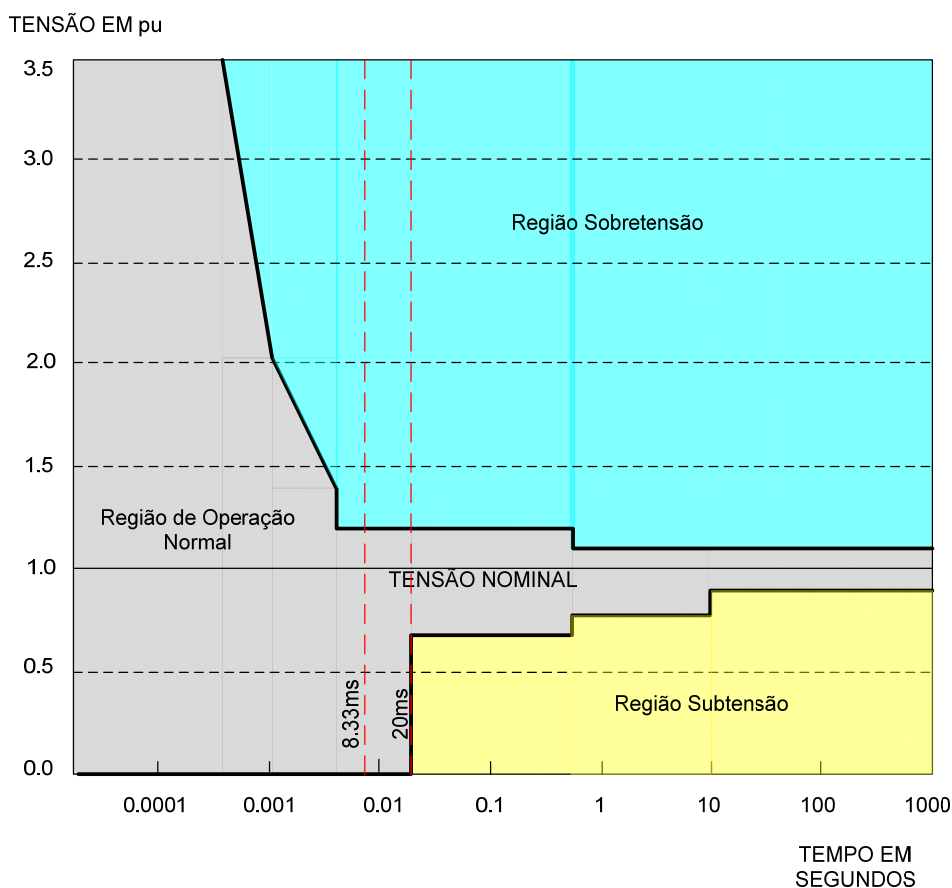


Figura 1.6 – Curva de Susceptibilidade CBEMA/ITIC.

1.5 Norma SEMI F-47

A suscetibilidade de um determinado equipamento é definida como a tolerância máxima que este equipamento pode suportar sem a perda de suas características originais, seja por eventos aplicados de forma repetitiva ou não. Desta forma a curva SEMI F-47, estabelece uma região de sobreposição entre a suscetibilidade que é inerente ao equipamento com a severidade do distúrbio de afundamento de tensão, conforme a Figura 1.7. Mesmo que esta norma seja empregada para avaliar o comportamento de equipamentos eletroeletrônicos sob afundamentos de tensão, é possível relacionar com o distúrbio da interrupção instantânea, uma vez que a magnitude do distúrbio define a sua característica.

Além disso, a curva SEMI F-47 pode ser interpretada como um caso específico da curva CBEMA/ITIC, abordando especificamente distúrbio de afundamento de tensão e interrupções de energia.

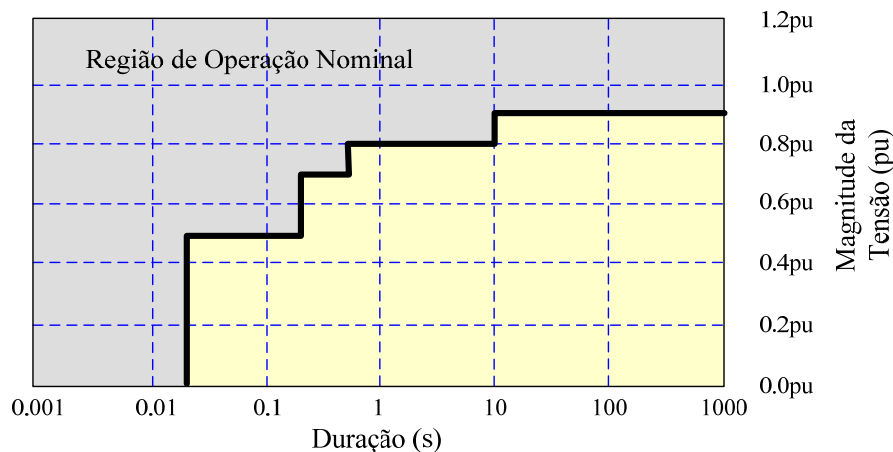


Figura 1.7 – Curva SEMI F-47.

Ao analisar a recomendação proposta pela curva SEMI F-47, é possível concluir as seguintes especificações de operação para a fonte de alimentação:

- Capacidade de suportar afundamentos e até mesmo interrupção de até 20 ms;
- Tolerância a afundamentos até 0,5 pu com duração de 20 até 200 ms;
- Tolerância a afundamentos até 0,7 pu com duração de 200 até 500 ms;
- Tolerância a afundamentos até 0,8 pu com duração de 500 ms até 10 s;
- Tolerância a afundamentos em até 0,9 pu a partir de 10 segundos de duração.

1.6 TELEBRÁS 240-510-723

Esta norma descreve as características técnicas mínimas que devem ser atendidas para unidades retificadoras (UR) com tecnologia de chaveamento em alta frequência em fontes de telecomunicações. Em [4] é apresentada uma descrição completa desta norma, contudo, neste momento, serão destacados somente os principais aspectos vinculados com a norma e os fenômenos de qualidade de energia elétrica.

- Tensão de entrada nominal de 220 V ou 127 V em CA, com variação de $\pm 15\%$;
- A fonte não pode danificar-se quando submetida à plena carga e tensão de entrada inferior a 30% do valor nominal;

- Considerando distorção harmônica de tensão de entrada em 2% a DHT da corrente não pode exceder a 15% para qualquer condição de carga;
- Em fontes sem ventilação forçada e com potência maior ou igual a 576 W, o FP de ser maior que 0,92, sendo desejável FP maior que 0,97. O valor do FP deve ser medido sob:
 - UR em condição de carga;
 - Corrente de saída variando de 50% a 100%;
 - Tensão e frequência de entrada em valores nominais;
- A fonte não deve ser sensível a transientes de tensão inferiores a 30 ms;
- A corrente de surto na entrada no instante de ligamento deve ser limitada a 5 vezes a corrente nominal de entrada sendo desejável o valor de 2 vezes a corrente nominal;

1.7 Conclusão

Este capítulo apresentou a interpretação e também o conceito da expressão “qualidade de energia elétrica” e, além disso, quais os principais distúrbios que ocorrem no sistema elétrico, cuja ocorrência vêm a interferir na operação de máquinas e equipamentos eletroeletrônicos. Os fenômenos de variação transitória do valor eficaz da tensão de alimentação foram definidos e classificados segundo o intervalo de ocorrência e amplitude da tensão resultante. O foco da investigação foram os distúrbios denominados por afundamentos de tensão e as interrupções instantâneas de energia. O intervalo de duração destes distúrbios é inferior a 30 ciclos da rede de alimentação definindo, desta forma, sua característica instantânea. A frequência de ocorrência dos fenômenos de variação de tensão com curto intervalo de duração justifica os elevados prejuízos financeiros decorrentes da ação destes distúrbios no sistema elétrico.

Além disso, este capítulo também apresentou normas regulamentadoras relacionadas à suportabilidade e consequente suscetibilidade de equipamentos eletrodomésticos frente a distúrbios na tensão de alimentação. Neste caso, as normas CBEMA/ITIC e também SEMI F-47 foram investigadas. Ademais, a norma TELEBRÁS 240-510-723, que determina as especificações mínimas a serem atendidas por fontes de alimentação aplicadas em sistemas de telecomunicações, também foi analisada nos aspectos de qualidade de energia elétrica.

Portanto, com o domínio das implicações de distúrbios de qualidade de energia elétrica sobre a fonte de alimentação dos equipamentos eletroeletrônicos e, além disso, com base nos requisitos das normas regulamentadoras será apresentado no próximo capítulo o estudo do conversor boost operando como pré-regulador com alto fator de potência de uma fonte de alimentação.

2 ANÁLISE, PROJETO E CONTROLE DO RETIFICADOR BOOST ATRAVÉS DA TÉCNICA DE CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS DA CORRENTE NO INDUTOR

2.1 Introdução

Este capítulo aborda o estudo da técnica de controle por valores médios instantâneos da corrente no indutor que possibilita a operação adequada do retificador boost, ou seja, permite que a corrente de entrada seja senoidal e em fase com a tensão de alimentação. Inicialmente, é necessário determinar os elementos de potência do conversor (indutor boost e capacitor C_o), visto que estes elementos determinam o ponto de operação da topologia. Em consequência disto, a parte inicial deste capítulo apresenta o dimensionamento do indutor boost, bem como do capacitor de saída do conversor. É importante ressaltar que o capacitor de saída do conversor será dimensionado sob a ótica do critério de *hold-up time*, assim como investigados no capítulo 1.

Após o projeto dos elementos de potência, será realizada a determinação das funções de transferências que possibilitam o projeto dos controladores. Ao momento em que as funções de transferência hajam sido determinadas, a metodologia de projeto dos controladores será apresentada. Destaca-se que a metodologia de projeto de controle irá abordar tanto a determinação dos controladores analógicos quanto em situações que sejam empregados controladores discretos. Ressalta-se que o conversor boost que emprega o controlador discreto necessita de um sistema de condicionamento e aquisição de dados. Desta forma, neste capítulo serão apresentadas também algumas características básicas do sistema de instrumentação para o projeto dos controladores discretos.

2.2 Projeto do retificador boost.

A topologia empregada é composta pelo retificador em onda completa com o conversor CC-CC boost conectado em cascata, cuja união das estruturas resulta no retificador boost unidirecional, assim como apresentada na Figura 2.1. Com relação a esta topologia, é possível afirmar que a mesma está consolidada em aplicações para correção de

fator de potência em sistemas CA-CC monofásicos, em função do elevado volume de informações já investigadas [4, 6, 7, 10, 11].

Com relação ao modo de operação deste conversor, conforme [23], para a potência nominal acima de 600W é desaconselhável a utilização de conversores PFC operando no modo de condução descontínua, em virtude do elevado valor da corrente de pico no interruptor. Desta forma, neste trabalho, a operação do conversor é outorgada no modo de condução contínua da corrente do indutor (*MCC*), em função do nível de potência processada. Com relação aos objetivos almejados para a operação do retificador boost, é desejável:

- ✓ Tensão de saída regulada;
- ✓ Baixa distorção harmônica da corrente de entrada;
- ✓ Corrente CA e tensão de entrada em fase;
- ✓ Elevado fator de potência para o conversor;

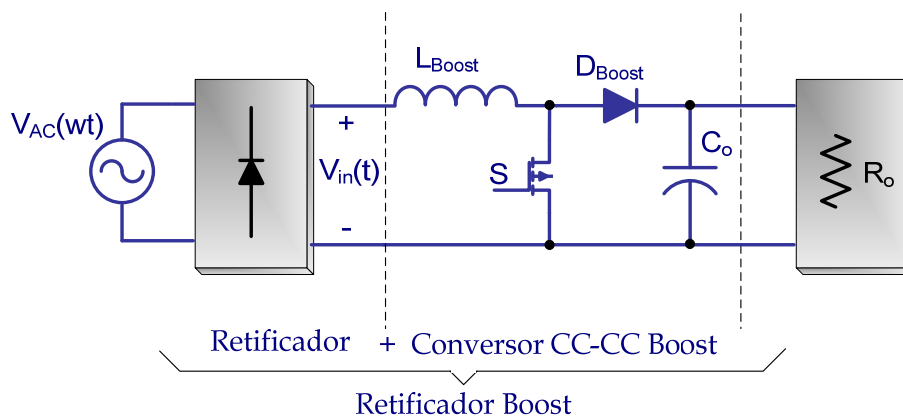


Figura 2.1 – Retificador Boost

A tensão de saída do estágio retificador e conseqüentemente a tensão de entrada do conversor CC-CC boost é dada por:

$$V_{in}(\omega t) = V_p \cdot |\text{sen}(\omega t)| \quad (2.1)$$

Para a determinação do modelo equivalente do conversor, algumas hipóteses simplificativas foram adotadas [24]:

- ✓ Em função da frequência de comutação do conversor ser maior que a frequência da tensão de alimentação ($f_s \gg 100 \cdot f_{rede}$) então, a tensão de entrada do conversor boost é definida como constante em cada intervalo de comutação.

- ✓ Os dispositivos semicondutores são considerados ideais, ou seja, apresentam impedância infinita quando em estado de bloqueio e impedância nula quando em condução.
- ✓ As resistências intrínsecas dos componentes, assim como as resistências parasitas, estão sendo rejeitadas e desprezadas nesta abordagem inicial.
- ✓ A tensão no capacitor C_o , de saída do conversor, é considerada constante e isenta de ondulações.

Ao aplicar estas hipóteses simplificativas, é possível obter o seguinte circuito equivalente do conversor, conforme a Figura 2.2.(a):

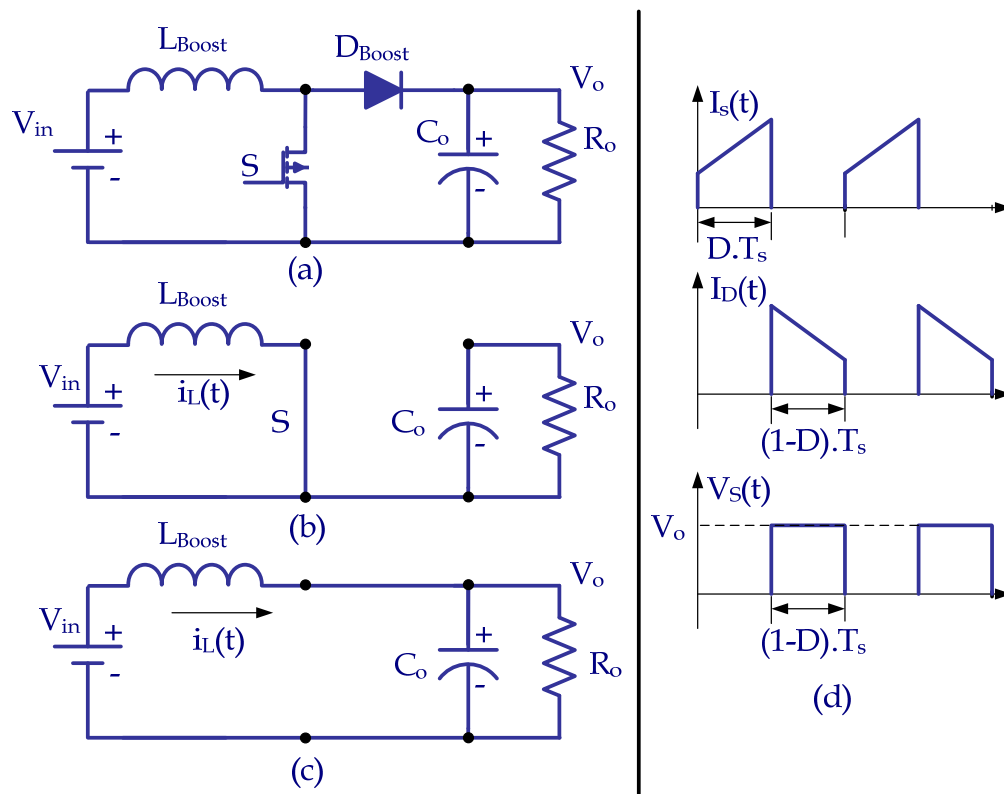


Figura 2.2 –(a) Modelo Equivalente do Retificador Boost, (b) Interruptor em condução e (c) Interruptor Bloqueado. Principais formas de ondas nos interruptores.

A Figura 2.2.(b), por sua vez, apresenta o conversor durante a etapa em que o interruptor está em condução. Assim, é possível extrair a seguinte relação:

$$\langle v_L(t) \rangle_{t \leq D \cdot T_s} = V_{in} \cdot d(t) \quad (2.2)$$

A Figura 2.2.(c), no entanto, apresenta a etapa de operação do conversor, quando o interruptor está bloqueado. Desta forma, a tensão instantânea no indutor é dada por:

$$\langle v_L(t) \rangle_{t>D.T_s} = (V_{in} - V_o)(1 - d(t)) \quad (2.3)$$

Agrupando, manipulando e simplificando as relações (2.2) e (2.3), portanto:

$$\langle v_L(t) \rangle = 0 = V_{in} \cdot D + (V_{in} - V_o) \cdot (1 - D) \quad (2.4)$$

$$\langle v_L(t) \rangle = 0 = V_{in} - V_o \cdot (1 - D) \quad (2.5)$$

Considerando que no modelo CC a tensão média no indutor é nula, desta forma é possível determinar o ganho estático do conversor como:

$$\frac{V_o}{V_{in}} = \frac{1}{1 - D} \quad (2.6)$$

A expressão (2.6) apresentou a característica estática do conversor, no entanto indaga-se o comportamento que o conversor apresentará quando a tensão de entrada deixar de apresentar a característica contínua e adquira agora o comportamento da tensão senoidal retificada. Desta forma, isolando a razão cíclica $D(t)$ da expressão (2.6) e agregando o comportamento senoidal da tensão de entrada do retificador boost, tem-se:

$$D(\omega t) = 1 - \frac{V_p}{V_o} \cdot \text{sen}(\omega t) \quad (2.7)$$

Definindo o coeficiente entre a tensão de saída do conversor e o valor máximo da tensão de alimentação como:

$$\beta = \frac{V_p}{V_o} \quad (2.8)$$

A Figura 2.3 demonstra o comportamento da razão cíclica para diferentes valores do coeficiente β . Teoricamente, se a tensão de entrada fosse igual à tensão de saída do conversor ($\beta = 1$), a razão cíclica seria zero em $\omega t = 90^\circ$ e máxima nos extremos de 0° e 180° . O valor de β nominal que será empregado neste trabalho é dado por:

$$\beta = \frac{V_p}{V_o} \rightarrow \beta = \frac{220\sqrt{2}}{400} \rightarrow \beta = 0,777 \quad (2.9)$$

Desta forma, neste trabalho, em função das especificações de projeto e, além disso, com o conversor operando com a técnica de controle por valores médios instantâneos da corrente no indutor, o valor mínimo da razão cíclica aplicada ao modulador de PWM é dado por:

$$D_{\min} = 1 - \beta \rightarrow D_{\min} = 1 - 0,777 \rightarrow D_{\min} = 0,223 \quad (2.10)$$

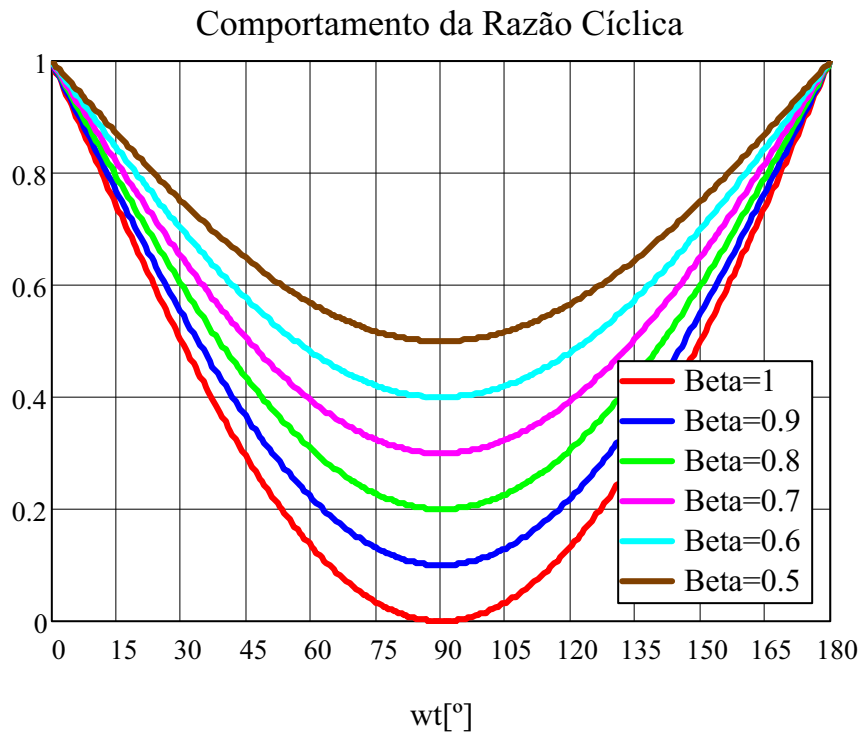


Figura 2.3 – Comportamento da razão cíclica em função do tempo.

2.2.1 Determinação do indutor boost

Avaliando a Figura 2.2.(b), ou seja, quando o interruptor está em condução, a tensão aplicada sob o indutor boost é a própria tensão de alimentação do conversor desta forma:

$$v_L(\omega t) = V_p \cdot \text{sen}(\omega t) \quad (2.11)$$

Como:

$$v_L(\omega t) = L \cdot \frac{d}{dt} i_L(\omega t) \quad (2.12)$$

Então:

$$L \cdot \frac{d}{dt} i_L(\omega t) = V_p \cdot \text{sen}(\omega t) \quad (2.13)$$

Considerando:

$$L \cdot \frac{d}{dt} i_L(\omega t) = L \cdot \frac{\Delta i_L}{\Delta t} = V_p \cdot \text{sen}(\omega t) \quad (2.14)$$

Como o instante de tempo Δt é o próprio tempo de condução do interruptor no período de comutação, em consequência, é o período que a tensão de entrada é aplicada sob o interruptor, então:

$$\Delta t = D \cdot T_s \quad (2.15)$$

Então substituindo (2.15) em (2.14):

$$L \cdot \frac{\Delta i_L}{D(\omega t) \cdot T_s} = V_p \cdot \text{sen}(\omega t) \quad (2.16)$$

Rearranjando a expressão (2.16) e considerando o comportamento da razão cíclica conforme (2.7), tem-se:

$$L \cdot \frac{\Delta i_L}{T_s \cdot V_p} = \text{sen}(\omega t) \cdot (1 - \beta \cdot \text{sen}(\omega t)) \quad (2.17)$$

Portanto a ondulação no indutor normalizada ($\overline{\Delta i_L}$) é dada por:

$$L \cdot \frac{\Delta i_L}{T_s \cdot V_p} = \overline{\Delta i_L} \quad (2.18)$$

Assim:

$$L \cdot \frac{\Delta i_L}{T_s \cdot V_p} = \overline{\Delta i_L} = \text{sen}(\omega t) - \beta \cdot \text{sen}^2(\omega t) \quad (2.19)$$

A Figura 2.4 (a) apresenta a ondulação relativa do indutor boost, conforme a relação (2.19), para diversos valores do coeficiente β . Teoricamente, se a tensão de saída e a tensão de entrada do conversor fossem idênticas, a ondulação relativa da corrente do indutor seria nula em $\omega t = 0^\circ$, $\omega t = 90^\circ$ e $\omega t = 180^\circ$. Enquanto que ainda considerando β unitário, o valor da máxima ondulação está situado nos ângulos de 30° e 150° , respectivamente. Além disso, conclui-se, que conforme o incremento de β , o ponto com maior ondulação converge para o ângulo de $\omega t = 90^\circ$. Para o caso hipotético de que a tensão de saída fosse muito superior à tensão de entrada ($\beta = 0,0001$) a máxima ondulação relativa seria unitária e estaria localizada em $\omega t = 90^\circ$.

No projeto do indutor boost, deve ser empregado o coeficiente ($\overline{\Delta i_L}$) que exibe o valor máximo da ondulação relativa para o valor nominal de β . Desta forma, a Figura 2.4 (b) apresenta os valores de $\overline{\Delta i_{L_{MAX}}}$ que devem ser empregados para o dimensionamento do indutor boost para uma série de valores de β .

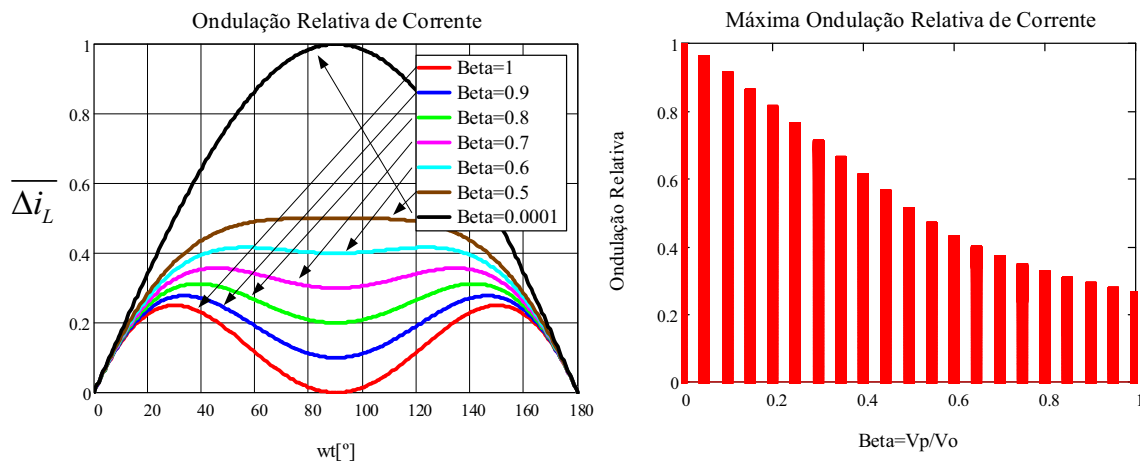


Figura 2.4 – (a)Ondulação Relativa e (b)máxima ondulação relativa

Relacionando a Figura 2.4(a) e a Figura 2.4(b), é possível obter a Figura 2.5, que determina a ondulação da corrente no indutor para uma série de valores de β e valores de ωt . Através desta superfície de ondulação relativa é possível avaliar o comportamento da ondulação da corrente do indutor para diferentes pontos de operação do conversor. Através

desta análise, é possível justificar como a ondulação no indutor boost é diferente conforme o ponto de operação do retificador. Nos próximos capítulos, será demonstrado como a variação paramétrica do indutor boost influencia na operação do conversor quando submetido a interrupções instantâneas da tensão de alimentação.

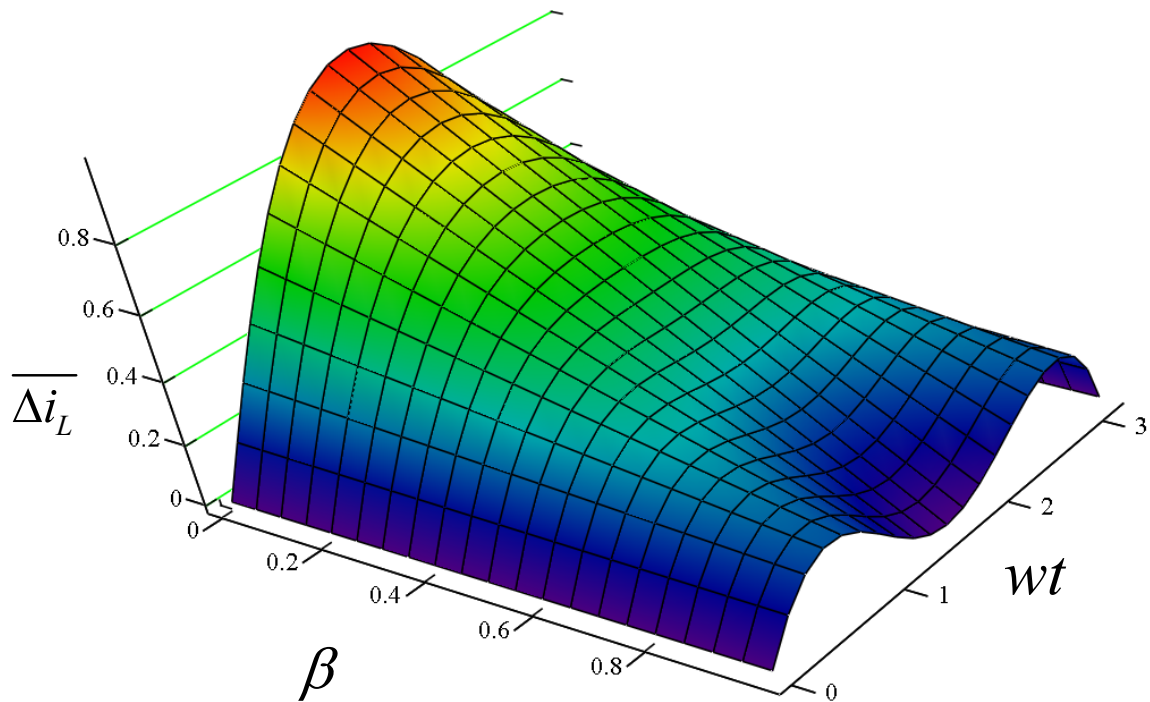


Figura 2.5 – Superfície de ondulação relativa da corrente no indutor boost.

Portanto, a determinação do valor de indutância boost que respeite os requisitos de projeto para máxima ondulação, no valor nominal de β , é dada por:

$$L_{boost} = \frac{\overline{\Delta i_L} \cdot V_p}{\Delta i_L \cdot I_p \cdot f_s} \quad (2.20)$$

Onde:

L_{boost} → é o valor da indutância do retificador boost [H];

V_p → valor de pico da tensão de entrada do retificador [V];

I_p → valor de pico da corrente de entrada do conversor [A];

f_s → frequência de comutação do conversor [Hz];

$\overline{\Delta i_L}$ → coeficiente máximo de ondulação relativa para β nominal, extraído da Figura 2.4.(b);

Δi_L → valor da ondulação máxima de projeto.

O valor de indutância que será empregado neste trabalho é dado pelas seguintes especificações:

Tabela 2.1- Especificações para dimensionamento do indutor L_{boost}

Potência Nominal	600 W
Tensão Eficaz de Entrada	220 V
Frequência de Comutação	50 kHz
Coeficiente de Ondulação máxima para $\beta = 0,777$	0,322
Valor percentual da ondulação máxima	25%

Considerando que o valor da ondulação máxima foi extraído da Figura 2.4(b), uma vez que a determinação de β é:

$$\beta = \frac{V_p}{V_o} \rightarrow \beta = \frac{220\sqrt{2}}{400} \rightarrow \beta = 0,777 \quad (2.21)$$

Para o valor de β nominal e extraído o coeficiente de $\overline{\Delta i_L} = 0,322$.

Uma vez que a corrente de pico de entrada é dada por:

$$I_p = \frac{2.P}{V_p} \quad (2.22)$$

Portanto:

$$L_{boost} = \frac{0,322.220\sqrt{2}}{0,25.50 \times 10^3} \cdot \frac{220\sqrt{2}}{600.2} \rightarrow L_{boost} = 2 \text{ mH} \quad (2.23)$$

2.2.2 Determinação do capacitor de saída

Em sistemas CA-CC monofásicos, a potência instantânea de entrada é pulsada enquanto que a potência drenada pela carga é constante. Assim, como as potências instantâneas de entrada e de saída são instantaneamente diferentes, é necessário empregar um elemento que possa armazenar energia, garantindo que as potências médias entre

entrada e saída sejam idênticas. Na prática, emprega-se um capacitor de elevada capacitância conectado em paralelo com a carga, com o objetivo de suprir a tensão do barramento CC com a mínima ondulação e possibilitando o equilíbrio entre as potências médias de entrada e saída do conversor. Em função disto, neste momento será apresentada a metodologia para o dimensionamento do capacitor de saída do conversor.

Quando o retificador *boost* é empregado como pré-regulador de uma fonte de alimentação, o capacitor de saída C_o é responsável diretamente pelo *hold time* do segundo estágio e, conseqüentemente, da carga. O intervalo de *hold up* é definido como o período em que a fonte de alimentação permanece em operação nominal (plena carga) sob interrupções transitórias da tensão de alimentação. Para determinar o valor adequado do capacitor C_o , emprega-se o modelo equivalente apresentado na Figura 2.6.

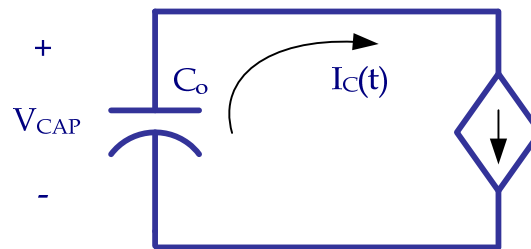


Figura 2.6 – Circuito equivalente para determinação do capacitor C_o .

Analisando a Figura 2.6, chega-se às seguintes relações matemáticas:

$$I_c(t) = \frac{P_{out}}{\eta \cdot V_{cap}(t)} \quad (2.24)$$

$$I_c(t) = -C_o \cdot \frac{d}{dt}(V_{cap}(t)) \quad (2.25)$$

Igualando as relações (2.24) e (2.25), tem-se:

$$-\frac{P_{out}}{\eta \cdot V_{cap}(t)} = C_o \cdot \frac{d}{dt}(V_{cap}(t)) \quad (2.26)$$

Rearranjando a relação (2.26), encontra-se:

$$-\frac{P_{out}}{\eta} = C_o \cdot \frac{d}{dt}(V_{cap}(t)) \cdot V_{cap}(t) \quad (2.27)$$

Para solucionar a relação (2.27), aplica-se integração em ambos os lados da equação, no intervalo de $t = 0$ até $t = t_{\text{interrp}}$, assim:

$$\int_0^{t_{\text{interrp}}} -\frac{P_{\text{out}}}{\eta} dt = \int_0^{t_{\text{interrp}}} C_o \cdot \frac{d}{dt} (V_{\text{cap}}(t)) \cdot V_{\text{cap}}(t) dt \quad (2.28)$$

Após as devidas manipulações matemáticas, obtém-se:

$$-\frac{P_{\text{out}}}{\eta} t_{\text{interrp}} = \frac{C_o}{2} \cdot (V_{\text{cap}})^2 \Big|_0^{t_{\text{interrp}}} \quad (2.29)$$

A tensão no capacitor, ou seja, V_{cap} , é definida como a diferença entre a tensão máxima e a tensão mínima de saída do conversor, desta forma:

$$V_{\text{cap}} = V_{0_min} - V_o \quad (2.30)$$

Substituindo (2.30) em (2.29), tem-se:

$$-\frac{P_{\text{out}}}{\eta} t_{\text{interrp}} = \frac{C_o}{2} \cdot (V_{0_min}^2 - V_o^2) \quad (2.31)$$

Manipulando adequadamente a equação (2.31), obtém-se a expressão que permitir o dimensionamento do capacitor de saída do conversor, sob os critérios de *hold-up time*.

$$C_o = \frac{2 \cdot P \cdot \Delta t_{\text{interrp}}}{(V_o)^2 - (V_{o_min})^2} \quad (2.32)$$

Onde:

P → Potência nominal do conversor [W];

$\Delta t_{\text{interrp}}$ → Intervalo de *hold-up time* [s];

V_o → Tensão de saída nominal [V];

V_{o_min} → Tensão mínima de *hold-up time*. Neste caso foi adotado como 85% do valor nominal da tensão de saída (V_o), [V];

Tabela 2.2– Especificações para dimensionamento do capacitor de saída

Potência Nominal	600 W
Intervalo de Hold-time	30×10^{-3} s
Tensão Nominal de saída	400 V
Mínima Tensão de saída	85% de V_o

Empregando a equação (2.32), juntamente com as informações apresentadas na Tabela 2.2, o dimensionamento do capacitor C_o que será empregado neste trabalho é dado por:

$$C_o = \frac{2.600.30 \times 10^{-3}}{(400)^2 - (400.0,85)^2} \rightarrow C_o = 810 \mu F \quad (2.33)$$

Valor adotado:

$$C_o = 1000 \mu F / 500 V \quad (2.34)$$

É importante enfatizar que as especificações adotadas na Tabela 2.2 seguem as recomendações da norma da Telebrás 240-510-723.

2.3 Estratégia para o controle do retificador boost

Em [5] é apresentada a definição, bem como a aplicação, da técnica de controle por valores médios instantâneos da corrente no indutor, no controle do retificador boost. Basicamente, é definido que esta técnica consiste no monitoramento e o consequente controle da corrente no indutor através da comutação em alta frequência do interruptor, possibilitando que esta grandeza siga uma referência senoidal com o mínimo de erro.

A estrutura de controle do conversor pode ser interpretada como a disposição e união de diferentes blocos que possibilitam a operação satisfatória da topologia frente aos pré-requisitos definidos de projeto. Os principais requisitos, já mencionados, para a operação do conversor são: (a) corrente de entrada com mesmo formato que a tensão de entrada, resultando em elevado fator de potência; e (b) tensão de saída regulada conforme as especificações de projeto.

Em função disto, instintivamente, observam-se as variáveis que almeja-se controlar (tensão de saída e corrente no indutor), em função da variável de controle: no caso do

conversor boost, esta grandeza é a razão cíclica. Assim, aponta-se a presença de três malhas de controle. A malha externa é responsável pela regulação da tensão de saída do conversor. A malha interna, por sua vez, propicia a imposição do formato senoidal para a corrente no indutor. E, finalmente, a malha *feedforward*, que possibilita que o conversor opere com entrada universal da tensão de alimentação (80 V até 240 V). As disposições das malhas de controle, bem como as variáveis monitoradas, estão sendo apresentadas na Figura 2.7.

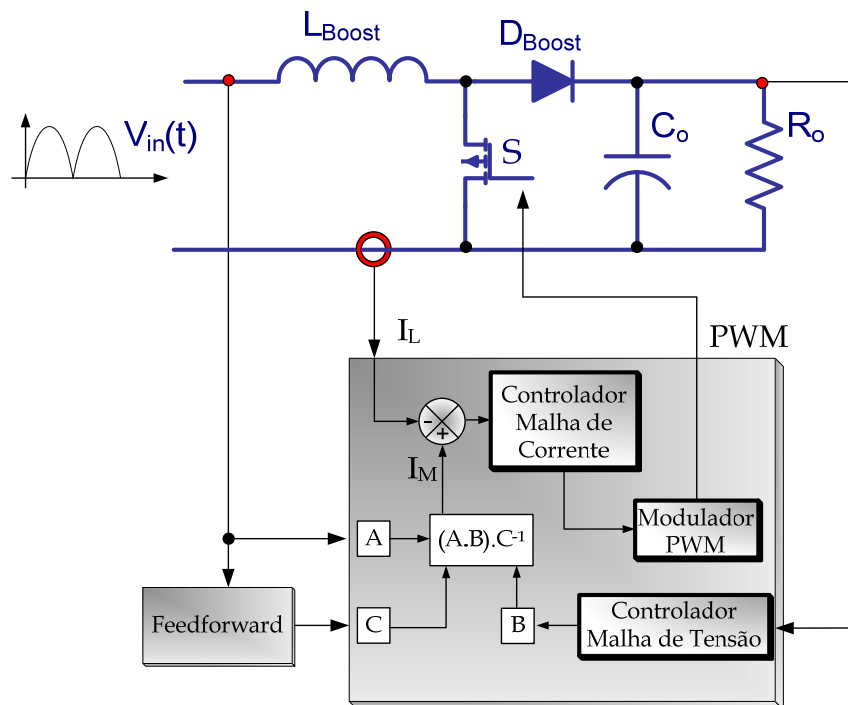


Figura 2.7 – Estratégia de Controle do Conversor Boost através da técnica por valores médios instantâneos da corrente no indutor.

Assim, analisando-se a definição da técnica de controle por valores médios, juntamente com os requisitos de operação do conversor, alguns aspectos devem ser destacados:

- A malha de controle da corrente no indutor deve apresentar uma dinâmica extremamente rápida, uma vez que, o controlador deve impor o seguimento da referência senoidal para a corrente. Portanto, o sistema controlado deve possuir a capacidade de sintetizar a corrente no indutor conforme a referência senoidal com o mínimo erro possível [5].

- A malha de tensão de saída, por sua vez, deve atuar na amplitude da referência de corrente, possibilitando o controle da energia transferida entre fonte e de alimentação na entrada e a carga conectada na saída da topologia. Desta forma, conclui-se que a dinâmica da malha de controle da tensão de saída deve ser suficientemente lenta que minimize ao máximo as ondulações na referência senoidal.
- A malha de tensão *feedforward* deve impor a amplitude do sinal de referência senoidal, ou seja, com a função semelhante ao sinal resultante da malha de tensão de saída. Contudo, a ação de *feedforward* é responsável pela rejeição a perturbações do valor eficaz da tensão de entrada do conversor. Em função disso, a dinâmica associada a esta malha de controle deve ser extremamente lenta, evitando o aparecimento de ondulações na corrente do indutor.
- Portanto, as dinâmicas associadas entre as malhas de controle da tensão de saída com a malha de corrente no indutor devem ser desacopladas, evitando que ocorra a interferência de uma com a outra.

O sinal resultante do controlador da tensão de saída, assim como do controlador *feedforward*, ou seja, sinais $B(\omega t)$ e $C(\omega t)$ respectivamente, determinam a amplitude do sinal de referência para a corrente no indutor. O formato senoidal para a referência da corrente é resultante da imagem da tensão retificada na entrada do conversor, ou seja, o sinal $A(\omega t)$. Estes três sinais realizam a seguinte relação matemática:

$$i_M(\omega t) = \frac{A(\omega t).B(\omega t)}{C(\omega t)} \quad (2.35)$$

Onde:

$i_M(\omega t) \rightarrow$ Sinal de referência para a corrente no indutor.

Em função destas considerações, a disposição apresentada na Figura 2.7 pode ser reestruturada, sob o ponto de vista das dinâmicas associadas com cada malha de controle e, além disso, sob a conexão dos sinais resultantes de cada controlador, concluindo, assim, na ação de controle aplicada ao conversor, conforme a Figura 2.8.

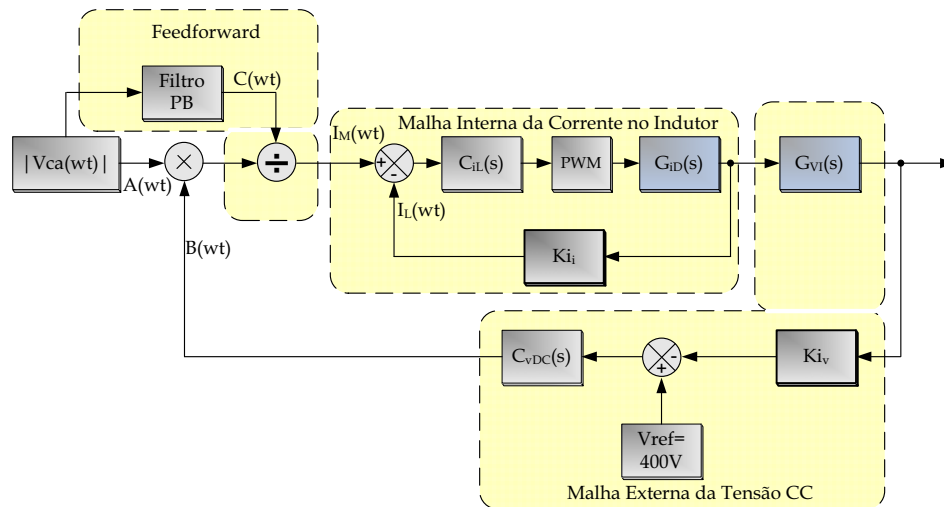


Figura 2.8 – Diagrama de blocos da estratégia de controle do retificador boost.

Onde:

$|V_{ca}(\omega t)| \rightarrow$ Módulo da tensão de entrada do conversor;

$C_{iL}(s) \rightarrow$ Controlador da malha de corrente;

PWM \rightarrow Modulador PWM;

$G_{iD}(s) \rightarrow$ Função de transferência para o controle da corrente no indutor;

$K_{iI} \rightarrow$ Ganho do sistema de instrumentação da malha de corrente;

$G_{vI}(s) \rightarrow$ Função de transferência para o controle da tensão de saída;

$K_{iV} \rightarrow$ Ganho do sistema de instrumentação da malha de tensão de saída;

$C_{vDC}(s) \rightarrow$ Controlador da malha de tensão de saída;

Uma vez que a descrição da estratégia de controle do conversor tenha sido efetivada, o próximo passo é a obtenção das funções de transferência para cada malha de controle, assim como o procedimento de projeto dos controladores adequadamente.

2.3.1 Malha de controle da corrente no indutor boost

Adotando as hipóteses simplificativas idênticas às que foram outorgadas no projeto do retificador boost, é possível obter um circuito equivalente do conversor, conforme exibido na Figura 2.9.

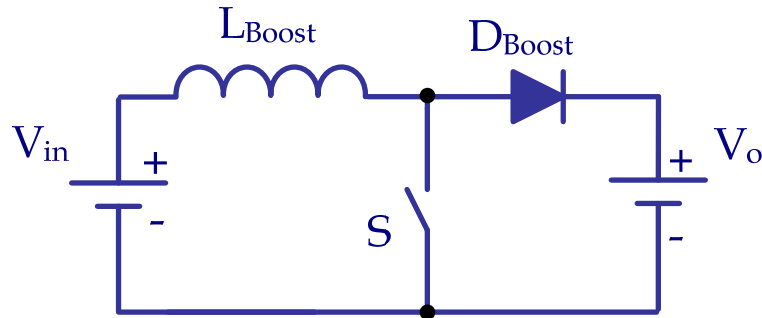


Figura 2.9 - Modelo equivalente do conversor CA-CC boost PFC.

Com o interruptor S em condução no intervalo $t < D.T_s$, tem-se:

$$\langle v_L(t) \rangle_{t \leq D.T_s} = V_{in} \cdot d(t) \quad (2.36)$$

Com interruptor bloqueado, ou seja, quando $t = (1 - D).T_s$:

$$\langle v_L(t) \rangle_{t > D.T_s} = (V_{in} - V_o)(1 - d(t)) \quad (2.37)$$

Ambas as etapas descritas anteriormente ocorrem em um período de comutação desta forma, reunindo (2.36) e (2.37), encontra-se:

$$\langle v_L(t) \rangle_{t=T_s} = V_{in} \cdot d(t) + (V_{in} - V_o)(1 - d(t)) \quad (2.38)$$

Simplificando (2.38), tem-se:

$$\langle v_L(t) \rangle_{t=T_s} = V_{in} - V_o(1 - d(t)) \quad (2.39)$$

Como:

$$v_L(t) = L_{boost} \frac{d}{dt} i_L(t) \quad (2.40)$$

Portanto:

$$L_{boost} \frac{d}{dt} i_L(t) = V_{in} - V_o(1 - d(t)) \quad (2.41)$$

Ao aplicar uma perturbação na razão cíclica, refletirá uma perturbação na corrente do indutor; desta forma:

$$d(t) = D + \hat{d}(t) \quad (2.42)$$

$$i_L(t) = I_L + \hat{i}_L(t) \quad (2.43)$$

Ao substituir (2.42) e (2.43) em (2.41), tem-se:

$$L_{boost} \frac{d}{dt} [I_L + \hat{i}_L(t)] = V_{in} - V_o + V_o \cdot D + V_o \cdot \hat{d}(t) \quad (2.44)$$

Empregando somente os termos *CA* de primeira ordem, então a relação (2.44) fica resumida somente a:

$$L_{boost} \frac{d}{dt} \hat{i}_L(t) = V_o \cdot \hat{d}(t) \quad (2.45)$$

Como o intuito é obter uma relação que vincule a corrente do conversor com a razão cíclica, então, ao aplicar a transformada de Laplace em (2.45), tem-se:

$$s \cdot L_{boost} \cdot I_L(s) = V_o \cdot D(s) \quad (2.46)$$

Portanto a função de transferência que determina a malha de controle de corrente do conversor é dada por:

$$\frac{I_L(s)}{D(s)} = G_{ID}(s) = \frac{V_o}{s \cdot L_{boost}} \quad (2.47)$$

É importante ressaltar que a função de transferência apresentada em (2.47) é uma versão simplificada, uma vez que uma série de hipóteses simplificativas foram adotadas. A principal consideração simplificativa foi que a tensão de saída, V_o , é constante e isenta de ondulações. Em [5, 25] foi determinada a função de transferência para a malha de corrente considerando a ondulação da tensão de saída. O resultado obtido foi uma relação matemática que é dependente de alguns parâmetros do conversor (C_o e R_o) e, além disso, dependente do ponto de operação, ou seja, da razão cíclica $D(t)$. Contudo, ainda em [5, 25] é apresentada a análise comparativa entre ambas as funções de transferência, ou seja, entre a versão simplificada e a versão aperfeiçoada. A conclusão proposta foi que, em altas frequências, ambas as relações são similares e, desta forma, a versão simplificada pode ser utilizada sem comprometer a performance geral de operação do conversor.

A função de transferência simplificada é dada por uma relação de primeira ordem com o pólo na origem: desta forma apresenta o decréscimo de -20 dB/dec e margem de fase igual a 90° .

A Figura 2.10 apresenta o comportamento da função de transferência $G_{ID}(s)$ no domínio da frequência, apresentando tanto o comportamento da magnitude quanto da fase. Assim, ao primeiro instante, conclui-se que o sistema é estável, com frequência de cruzamento do ganho que depende da tensão de saída (V_o) e da indutância de entrada (L_{boost}). Geralmente a frequência de cruzamento é localizada na faixa de dezenas de quilohertz.

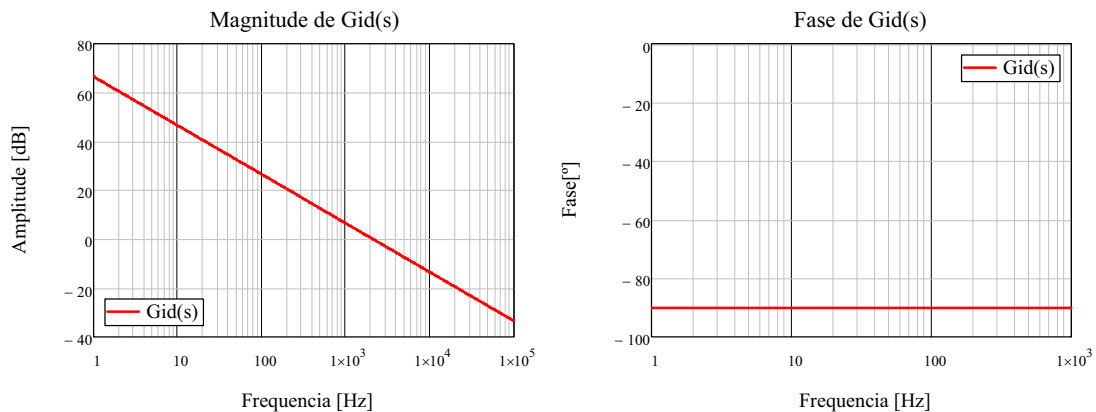


Figura 2.10 – Diagrama de Bode da função de transferência $G_{ID}(s)$.

2.3.2 Malha de controle da tensão de saída

A grandeza elétrica que possibilita diretamente o controle da tensão de saída e em consequência realiza também a transferência de energia da fonte para a carga é a corrente no indutor. Assim, ao controlar o valor médio desta corrente, é possível controlar a tensão de saída. Em função disso, é necessário elaborar a função de transferência que relacione a tensão de saída entregue à carga em função da corrente no indutor. Desta forma, a Figura 2.11 demonstra o circuito equivalente do conversor que possibilita a determinação da função de transferência $G_{VI}(s)$. Destaca-se que a fonte de corrente representa a corrente média no diodo boost (I_D).

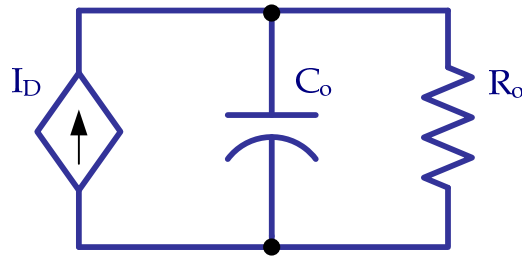


Figura 2.11 – Circuito equivalente para determinação de $G_{VI}(s)$

A corrente média no diodo boost é dada pela soma entre a corrente no capacitor bem como a corrente na carga, ou seja:

$$i_D = i_C + i_o \quad (2.48)$$

Como já foi mencionado, o objetivo é encontrar uma relação que vincule a tensão de saída com a corrente no indutor. Desta maneira, a relação existente entre a corrente no diodo boost com a corrente no indutor é dada por:

$$i_D = i_L(1-D) \quad (2.49)$$

Além disso, a corrente no capacitor é dada por:

$$i_C = C_o \cdot \frac{d}{dt} v_{C_o}(t) \quad (2.50)$$

Portanto, substituindo (2.49) e (2.50) em (2.48), encontra-se:

$$i_L(1-D) = C_o \cdot \frac{d}{dt} v_{C_o}(t) + \frac{1}{R_o} v_{C_o}(t) \quad (2.51)$$

Aplicando a transformada de Laplace em (2.51):

$$I_L(s) \cdot (1-D) = C_o \cdot s \cdot V_o(s) + \frac{1}{R_o} \cdot V_o(s) \quad (2.52)$$

Manipulando a equação (2.52), encontra-se:

$$G_{VI}(s) = \frac{V_o(s)}{I_L(s)} = \frac{(1-D) \cdot R_o}{R_o C_o s + 1} \quad (2.53)$$

O digrama assintótico da expressão (2.53) está apresentado na Figura 2.12, demonstrando que o sistema naturalmente apresenta uma resposta mais lenta do que planta relacionada à malha de corrente. O principal inconveniente da tensão de saída está vinculada à ondulação de 120 Hz. Desta forma, o controlador deve ser projetado com o intuito de atenuar esta ondulação, impedindo que sejam reproduzidas ondulações na envoltória senoidal da corrente de entrada.

Nesta abordagem, foi desprezado o valor da resistência série do capacitor, ou seja, o valor R_{se} do capacitor eletrolítico. Em [25] é apresentada a função de transferência que considera a influência do valor de R_{se} no modelo equivalente. A consequência disso é a inserção de um zero no sistema. A localização deste zero é muito superior ao pólo formado por R_o e C_o e, em consequência, o pólo é dominante ao zero na descrição da dinâmica do sistema. Portanto, neste trabalho, o efeito do zero vinculado ao R_{se} será desprezado e, por conseguinte, a tensão de saída V_o terá uma resposta lenta frente às variações da corrente de entrada.

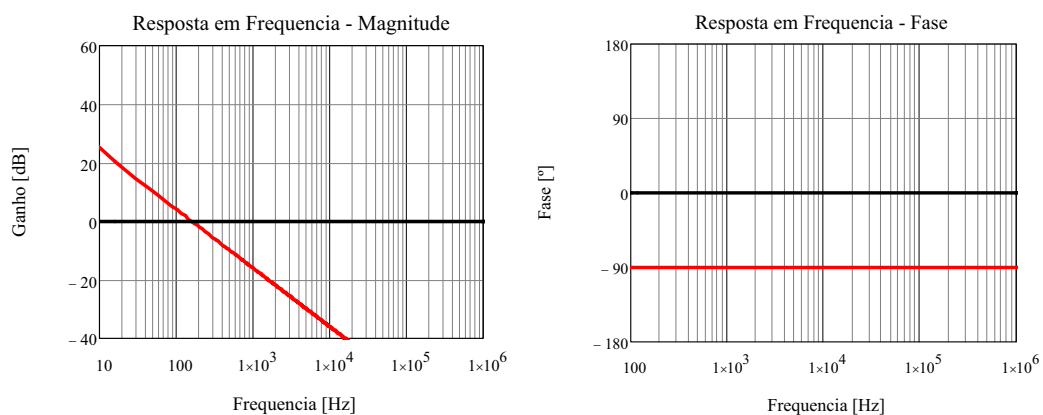


Figura 2.12 - Diagrama de Bode da função de transferência $G_{VI}(s)$

2.3.3 Malha de controle da tensão de entrada (*Feedforward*)

Na teoria de controle, a estratégia do controlador *feedforward* é antecipar o efeito de perturbações que vão atingir o processo através do sensoriamento e compensação antecipada aos distúrbios. Assim, os elementos do controle *feedforward* captam a presença de perturbações e tomam ações corretivas através do ajuste de parâmetros do sistema que compensam quaisquer efeitos que a perturbação irá provocar no processo [26].

Assim, o controle da tensão de entrada, também denominado de controle *feedforward* tem como função rejeitar somente as perturbações da tensão de entrada do conversor [6]. O foco principal é eliminar perturbações de flutuação transitória do valor eficaz da tensão de alimentação, evitando que estas perturbações interfiram nas dinâmicas das malhas de tensão de saída e da corrente no indutor. Além disso, o controlador *feedforward* permite que o conversor opere com tensão de alimentação universal, ou seja, tensão eficaz de 80 V até 240 V.

A idéia básica é vincular que o sinal resultante do controlador *feedforward* possua uma relação de proporcionalidade com o valor eficaz da tensão de alimentação, atuando na magnitude da referência senoidal que será injetada no controlador da corrente. Para o controlador analógico [6], é sugerida a utilização de filtro passa-baixa com frequência de corte entre 12 Hz e 20 Hz, conforme a Figura 2.13. Desta forma, é extraído o valor médio da tensão de entrada do conversor, cujo valor representa uma conexão proporcional ao valor eficaz da tensão de alimentação.

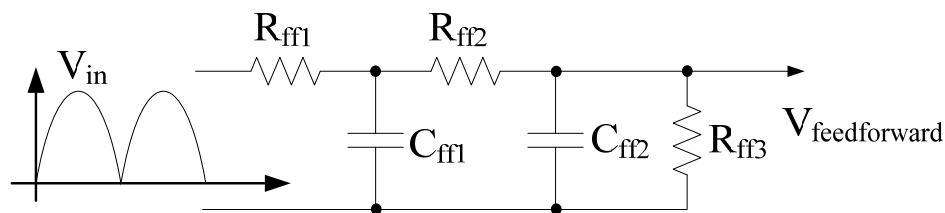


Figura 2.13 – Filtro PB empregado no controle *feedforward* da tensão de entrada.

O dimensionamento dos dispositivos do filtro PB é efetivado com o auxílio das seguintes expressões:

$$V_{C_ff1} \approx 7,5V = \frac{0,9.V_{in_min} \cdot (R_{ff2} + R_{ff3})}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (2.54)$$

$$V_{C_ff2} \approx 1,4V = \frac{0,9.V_{in_min} \cdot R_{ff3}}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (2.55)$$

A metodologia sugerida pela UNITRODE [6] recomenda que R_{ff1} seja de aproximadamente 1 M Ω . O projeto dos capacitores também segue a recomendação da

UNITRODE, cuja sugestão é que a frequência de corte do pólo seja de $f_p = 18 \text{ Hz}$; desta forma:

$$C_{ff1} = \frac{1}{2\pi \cdot f_p \cdot R_{ff2}} \quad (2.56)$$

$$C_{ff2} = \frac{1}{2\pi \cdot f_p \cdot R_{ff3}} \quad (2.57)$$

Para o controlador discreto, adota-se estratégia semelhante, com o emprego de filtro de média móvel, cuja resposta também representa um sinal proporcional à tensão de alimentação do conversor.

2.4 Projeto de controle do conversor empregando controlador analógico.

O controlador analógico é implementado, neste trabalho, com auxílio do CI UC3854B. Em [6] é apresentada a metodologia para determinação dos elementos de controle para conversor boost PFC monofásico, empregando o CI UC3854. Aparentemente, não há alterações significativas entre ambas as versões: entretanto, as diferenças básicas entre os CIs são justamente as particularidades que determinam qual o comportamento que os controladores apresentarão quando submetidos a interrupções instantâneas da tensão de alimentação. A descrição das principais alterações que ocorreram de uma versão para a outra é apresentada em [27].

Tabela 2.3– Especificações para projeto dos controladores com o CI UC3854B

Potência nominal	600 W
Tensão eficaz de entrada	220 V
Tensão nominal de saída	400 V
Frequência de Comutação	50 kHz
Indutor Boost	2 mH
Capacitor de saída	1000 μF

Desta forma, levando em conta as tais implicações e, além disso, com o intuito de limitar a corrente transitória de interrupção de energia, é sugerida a seguinte metodologia de projeto.

2.4.1 Projeto da malha de corrente no indutor

A Figura 2.14 apresenta os componentes que devem ser dimensionados para a malha de controle da corrente no indutor. A função de transferência para o controle da corrente no indutor agrega, neste caso, o valor da resistência shunt (R_{shunt}), assim como da portadora dente-de-serra do modulador PWM. Desta forma, a expressão (2.47) é descrita por:

$$\frac{I_L(s)}{D(s)} = G_{ID}(s) = \frac{V_O}{s \cdot L_{boost}} \cdot \frac{R_{shunt}}{V_{srr}} \quad (2.58)$$

O resistor shunt deve ser dimensionado cuidadosamente, devendo possuir baixa resistência, uma vez que não deve comprometer o rendimento do conversor. Geralmente empregam-se dispositivos com resistência na faixa de $10 \text{ m}\Omega$ até 1Ω . O dimensionamento deste dispositivo pode ser efetivado da seguinte forma:

$$R_{shunt} = \frac{1}{I_{CA_max}} \quad (2.59)$$

Onde:

I_{CA_max} → Corrente CA máxima na entrada do conversor.

Neste trabalho, o valor outorgado para o resistor shunt foi de $50 \text{ m}\Omega$.

$$R_{shunt} = 50 \text{ m}\Omega \quad (2.60)$$

O sinal para referência senoidal da corrente, o sinal $A(\omega t)$, é uma imagem da tensão resultante da ponte retificadora e, desta forma, apresenta a imagem do valor absoluto de uma forma de onda senoidal. Ressalta-se que este sinal apresenta característica de fonte de corrente, cuja amplitude deve operar na faixa de $100 \mu\text{A}$ até $600 \mu\text{A}$, como sugerido pelo fabricante do CI UC3854B. Desta forma, a determinação de R_{VAC} é dada por:

$$R_{VAC} = \frac{V_{in_MAX}}{I_{ref}} \quad (2.61)$$

Como sugestão de projeto, recomenda-se empregar o valor de $I_{ref} \approx 400 \mu A$, uma vez que nesta amplitude o multiplicador apresenta característica linear e ganho unitário. A limitação da amplitude do sinal $I_M(t)$ é o dobro da magnitude da corrente I_{ref} . Desta forma, há a proteção para o valor de pico da corrente em situações em que os controladores estão em estado de saturação [28].

Os resistores R_{MO} e R_{MI} devem ser iguais e são dimensionados da seguinte forma:

$$R_{MO} = R_{CI} = \frac{1,12 \cdot R_{VAC}}{2 \cdot V_{in_min}} \quad (2.62)$$

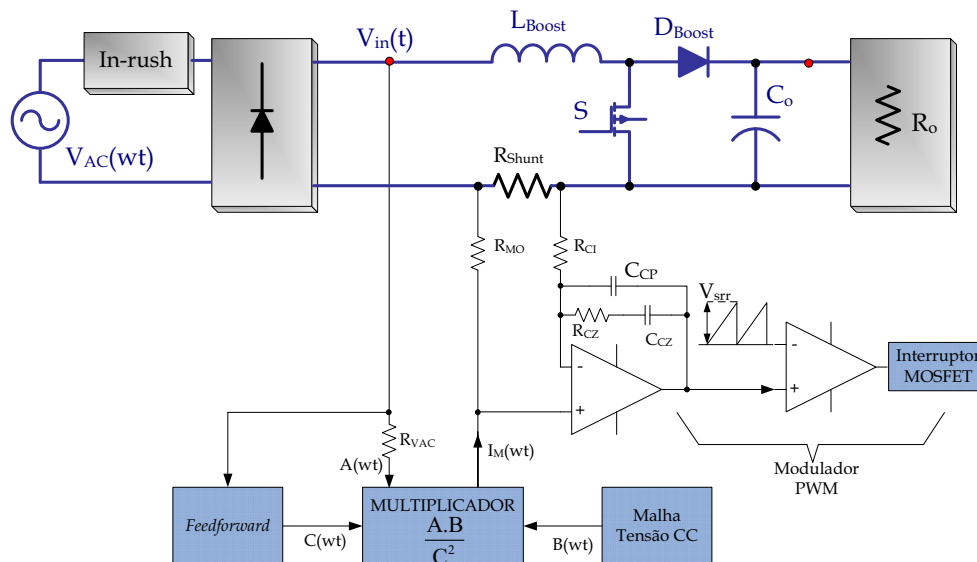


Figura 2.14 – Projeto da malha de corrente através de controlador analógico.

Até então, os elementos que foram dimensionados faziam parte do controle da corrente no indutor: contudo, representavam somente os elementos de interface e condicionamento de sinal. Assim sendo, neste momento será apresentado o dimensionamento dos elementos que realmente compõem o controlador de corrente. Neste caso, o controlador geralmente empregado é o compensador avanço-atraso de fase [4, 5], dimensionado segundo os critérios esboçados na Figura 2.15.

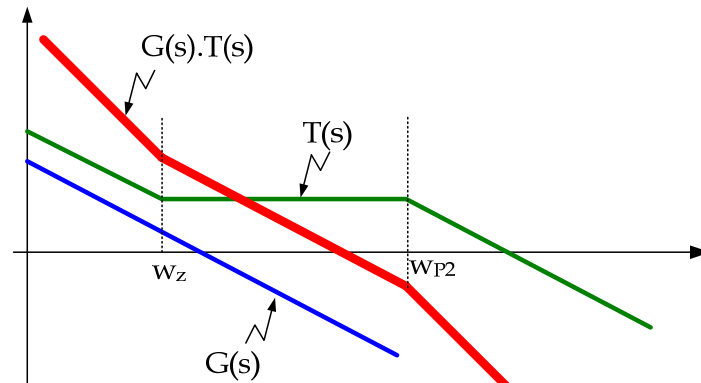


Figura 2.15 – Diagrama assintótico do projeto do controlador malha de corrente.

A função de transferência do compensador avanço-atraso de fase é dada por:

$$T(s) = \frac{K_{av_at}}{s} \cdot \frac{s + \omega_z}{s + \omega_p} = \frac{1}{R_{CI} \cdot C_{CP}} \cdot \frac{\left(s + \frac{1}{R_{CZ} \cdot C_{CZ}} \right)}{\left(s + \frac{C_{CZ} + C_{CP}}{R_{CZ} \cdot C_{CZ} \cdot C_{CP}} \right)} \quad (2.63)$$

O coeficiente K_{av_at} em (2.63) é o ganho do compensador avanço-atraso de fase, expresso da seguinte forma:

$$K_{av_at} = \frac{1}{R_{CI} \cdot C_{CP}} \quad (2.64)$$

A frequência do zero do controlador, por sua vez, é dada por:

$$\omega_z = \frac{1}{R_{CZ} \cdot C_{CZ}} \quad (2.65)$$

E as frequências dos pólos são:

$$\begin{aligned} \omega_{p1} &= 0 \\ \omega_{p2} &= \frac{C_{CZ} + C_{CP}}{R_{CZ} \cdot C_{CZ} \cdot C_{CP}} \end{aligned} \quad (2.66)$$

A metodologia de projeto, sugerida pelo fabricante do CI UC3854B, recomenda o seguinte procedimento:

O ganho G_{CA} possibilita a interface entre as grandezas elétricas do conversor com as grandezas internas do CI, sendo definido como o ganho proporcional ao controlador de corrente, conforme:

$$G_{CA} = \frac{5,2 \cdot L_{boost}}{V_o \cdot R_{shunt}} \cdot \frac{1}{T_S} \quad (2.67)$$

Onde:

$T_S \rightarrow$ Período de comutação.

O componente resistivo R_{CZ} determina o zero do controlador e é definido por:

$$R_{CZ} = G_{CA} \cdot R_{CI} \quad (2.68)$$

Para a frequência de corte da malha de corrente, é sugerido o valor entre 5 kHz até 10 kHz: desta forma, apresenta uma resposta dinâmica aceitável [6], sendo dimensionada conforme:

$$f_{ci} = \frac{V_o \cdot R_{shunt}}{V_{srr} \cdot 2\pi \cdot L_{boost}} \cdot \frac{R_{CZ}}{R_{CI}} \quad (2.69)$$

E finalmente os capacitores que compõem o zero e o pólo do compensador:

$$C_{CZ} = \frac{1}{2\pi \cdot f_{ci} \cdot R_{CZ}} \quad (2.70)$$

$$C_{CP} = \frac{1}{2\pi \cdot f_s \cdot R_{CZ}} \quad (2.71)$$

Aplicando-se a metodologia descrita acima e, além disso, levando-se em consideração as especificações outorgadas na Tabela 2.3, determinam-se os parâmetros citados na Tabela 2.4, ou seja, os componentes da malha de controle da corrente no indutor.

O diagrama de Bode da função de transferência em malha aberta, ou seja, a FTMA(s) da malha de controle da corrente, está apresentada na Figura 2.16. O sistema apresentado é estável, possuindo elevada atenuação das altas frequências, em consequência, evita ondulações na corrente no indutor. A tabela 2.5 demonstra as

principais informações da frequência de cruzamento, assim como da margem de fase do sistema projetado.

Tabela 2.4 – Parâmetros da malha de corrente no indutor com controlador analógico.

R_{shunt}	0,05 Ω
R_{vac_1}	680 k Ω
R_{vac_2}	150 k Ω
R_{mo}	1,2 k Ω
R_{ci}	1,2 k Ω
R_{cz}	18 k Ω
C_{cz}	1 nF
C_{cp}	150 pF

Tabela 2.5 – Características da malha de corrente no indutor com controlador analógico.

Frequência de Cruzamento	6 kHz
Margem de Fase	32°

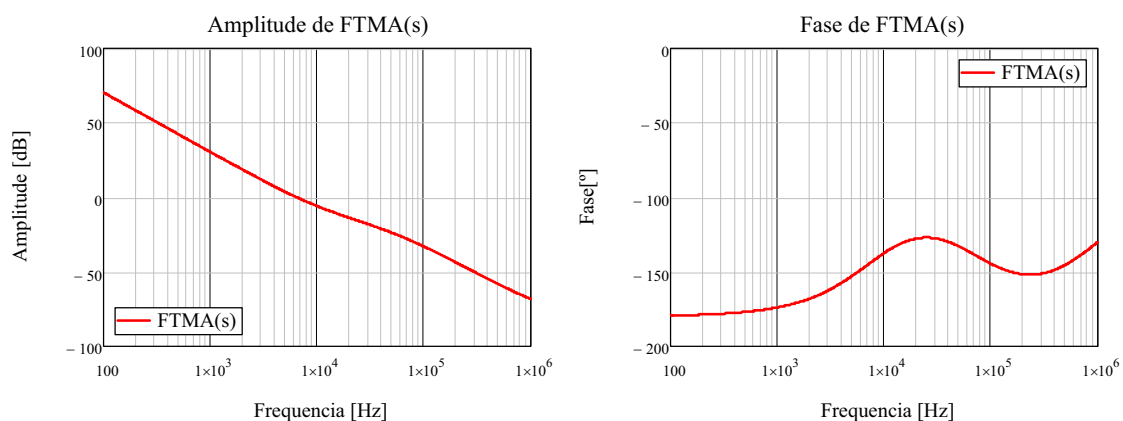


Figura 2.16 – Resposta em frequência para a FTMA(s) na malha de corrente do indutor com controlador analógico.

2.4.2 Projeto da malha da tensão de saída

O controlador da malha de tensão de saída deve responder frente a distúrbios de carga de tal forma que esta dinâmica não influencie na envoltória senoidal da corrente de entrada. A UNITRODE [6] recomenda a utilização do controlador proporcional com filtro, com o intuito de rejeitar as ondulações de 120 Hz presentes na tensão de saída do conversor. A frequência de corte do filtro deve ser, aproximadamente, de 12 a 20 Hz. A Figura 2.17 apresenta os componentes externos ao CI UC3854B que devem ser dimensionados para possibilitar a regulação da tensão de saída do conversor.

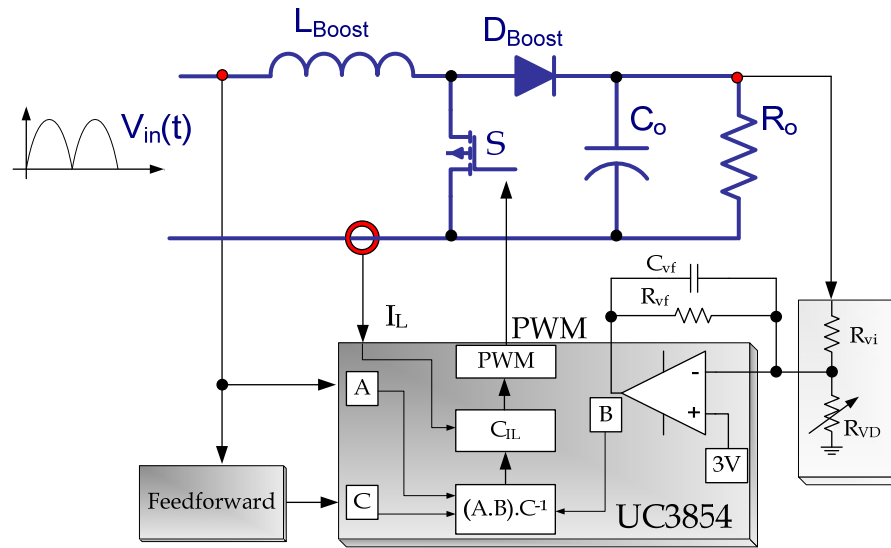


Figura 2.17 – Controlador da malha de tensão de saída.

O valor de R_{Vi} é, geralmente, atribuído em um valor extremamente elevado. Neste caso, foi definido como:

$$R_{Vi} = 820 \text{ k}\Omega \quad (2.72)$$

O resistor R_{VD} , por sua vez, é definido como:

$$R_{VD} = \frac{R_{Vi} \cdot V_{ref}}{V_o - V_{ref}} \quad (2.73)$$

Onde:

V_{ref} → referência interna ao CI UC3854B igual a 3V;

V_o → valor nominal da tensão de saída do conversor;

E finalmente o resistor do filtro do controlador, definido conforme:

$$R_{VF} = \frac{1}{2\pi \cdot f_{VI} \cdot C_{VF}} \quad (2.74)$$

Aplicando as expressões matemáticas apresentadas acima, determinam-se os parâmetros do controlador da malha de tensão de saída quando emprega-se controlador analógico, com auxílio do CI UC3854B.

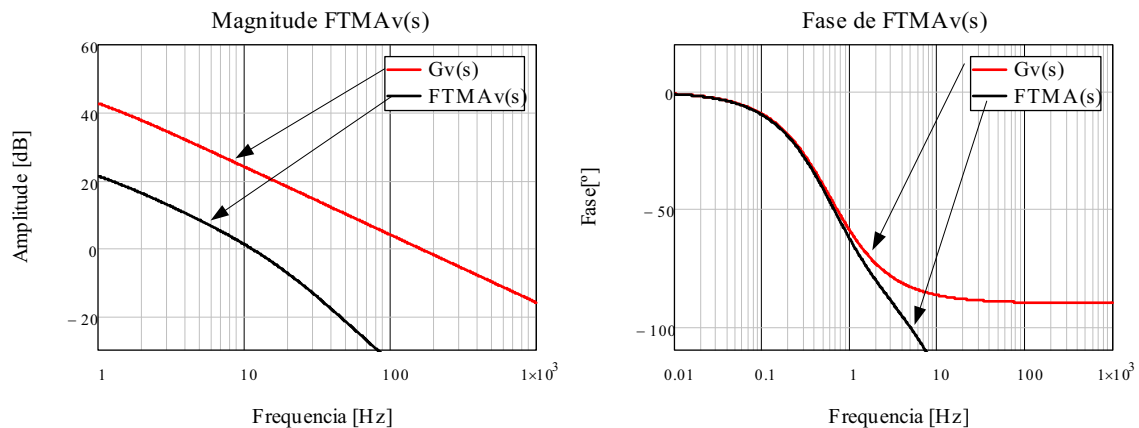


Figura 2.18 - Resposta em frequência para a $FTMA(s)$ da malha de tensão de saída com controlador analógico

Tabela 2.6 – Parâmetros da malha de controle tensão CC com controlador analógico.

R_{VI}	820 k Ω
R_{VD}	20 k Ω
R_{VF}	100 k Ω
C_{VF}	100 nF

2.4.3 Projeto da malha de tensão de entrada (*Feedforward*)

Como afirmado anteriormente, a malha de controle da tensão de entrada permite a rejeição de perturbações no valor eficaz da tensão de alimentação. Além disto, possibilita também a operação do conversor com entrada de tensão universal (80 V até 240 V). A Figura 2.19 apresenta a disposição da rede RC que compõe o banco de filtros passa-baixa do controlador *feedforward*. O sinal de entrada deste controlador é o valor absoluto da tensão de alimentação. A metodologia apresentada neste instante é baseada nas recomendações da UNITRODE [6].

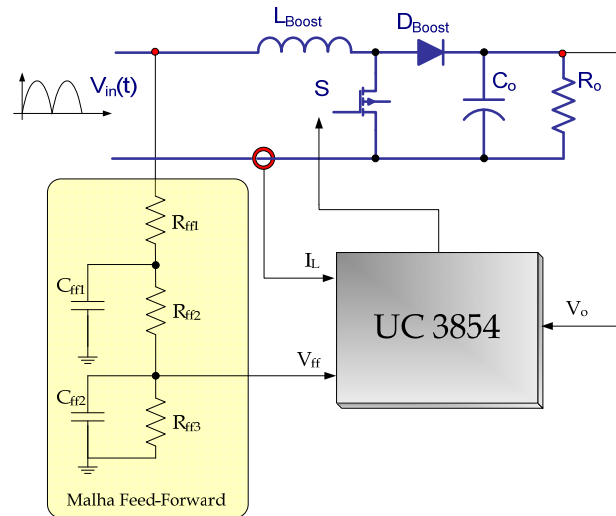


Figura 2.19 – Rede RC para a Malha Feedforward

O projeto dos resistores é efetivado considerando-se o valor mínimo da tensão de entrada que o conversor boost deverá operar em plena carga. Portanto:

$$V_{C_ff1} \approx 7,5V = \frac{0,9 \cdot V_{in_min} \cdot (R_{ff2} + R_{ff3})}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (2.75)$$

$$V_{C_ff2} \approx 1,4V = \frac{0,9 \cdot V_{in_min} \cdot R_{ff3}}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (2.76)$$

Onde:

V_{in_min} → mínimo valor eficaz da tensão de entrada [V].

A frequência de corte do pólo é sugerida em $f_p = 18 \text{ Hz}$, desta forma:

$$C_{ff1} = \frac{1}{2\pi \cdot f_p \cdot R_{ff2}} \quad (2.77)$$

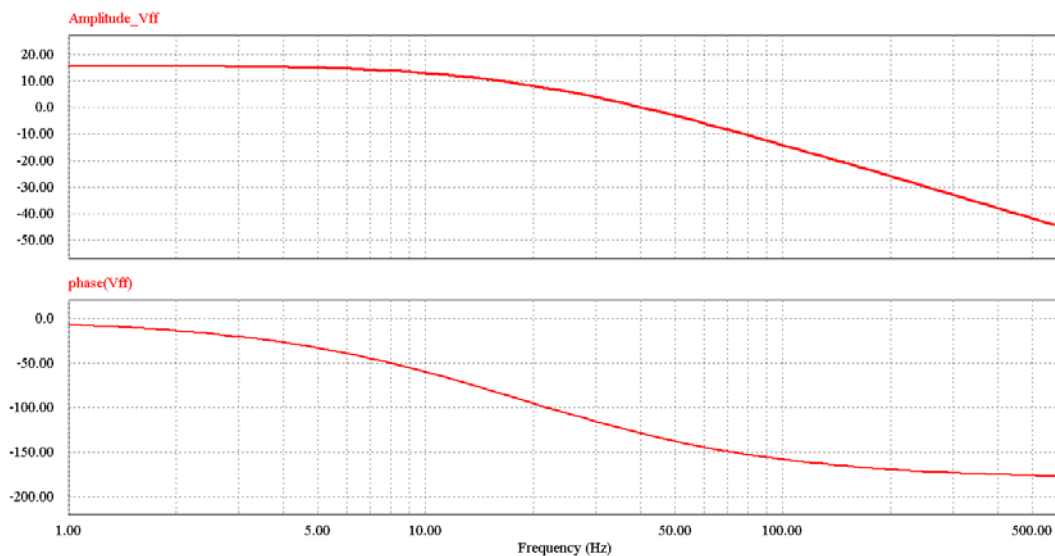
$$C_{ff2} = \frac{1}{2\pi \cdot f_p \cdot R_{ff3}} \quad (2.78)$$

Aplicando-se a metodologia descrita anteriormente, determinam-se os seguintes parâmetros para o controlador *feedforward* da tensão de alimentação:

Tabela 2.7 – Parâmetros da malha de controle feedforward com controlador analógico.

R_{ff1}	910 k Ω
R_{ff2}	91 k Ω
R_{ff3}	20 k Ω
C_{ff1}	100 nF
C_{ff2}	470 nF

A Figura 2.20 apresenta o diagrama de Bode do controlador *feedforward* projetado levando-se em consideração os parâmetros da Tabela 2.6. A resposta é extremamente lenta com o intuito de não influenciar na dinâmica da malha de controle da corrente. É importante ressaltar que o sinal resultante do controlador *feedforward* é inserido no CI UC3854B onde é elevado ao quadrado internamente, resultando, desta forma, no sinal $C(\omega t)$.


Figura 2.20 - Resposta em frequência (magnitude e fase) do controlador *feedforward*.

2.5 Projeto de controle do conversor empregando controlador discreto

Esta seção abordará a metodologia de projeto para a determinação dos controladores discretos, tanto para a malha de corrente quanto para a malha de tensão de saída. Contudo, inicialmente será apresentado brevemente o sistema de instrumentação e aquisição de dados que foi empregado neste trabalho. As implicações inerentes ao emprego de controladores discretos no controle de conversores estáticos não serão abordadas neste

trabalho, contudo, estas serão consideradas e diretamente empregadas na determinação dos parâmetros do controlador. Maiores informações, com relação à influência e características peculiares dos controladores discretos na operação de conversores estáticos podem ser consultadas em [1, 2, 7]. Assim, a Figura 2.21 apresenta sumariamente, através de diagrama de blocos, a disposição das malhas de controle, bem como as características inerentes ao controle em tempo discreto (*ZOH, delay*).

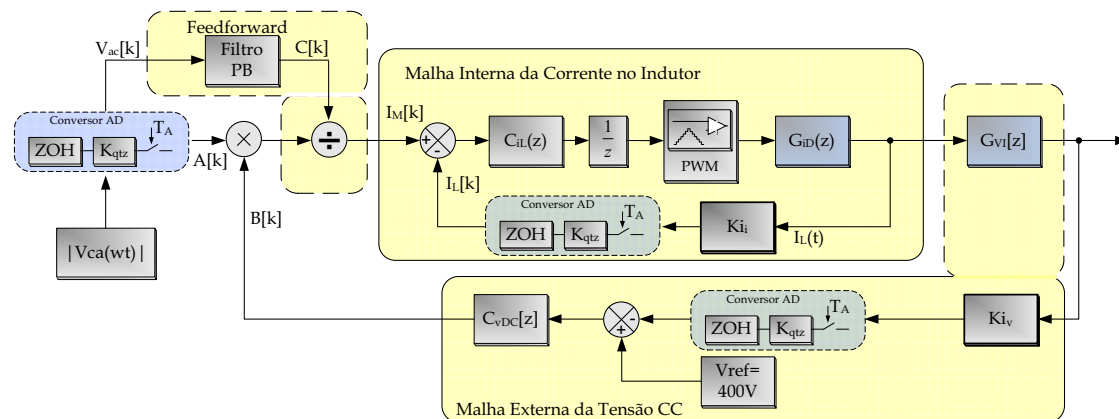


Figura 2.21 – Diagrama de Blocos para o controle discreto do retificador *boost*.

Onde:

$|V_{ca}(\omega t)| \rightarrow$ Módulo da tensão de entrada do conversor;

$C_{iL}(z) \rightarrow$ Controlador digital da malha de corrente;

PWM \rightarrow Modulador PWM digital;

$G_{iD}(z) \rightarrow$ Função de transferência discreta para o controle da corrente no indutor;

$K_{iI} \rightarrow$ Ganho do sistema de instrumentação da malha de corrente;

$G_{vI}(z) \rightarrow$ Função de transferência discreta para o controle da tensão de saída;

$K_{iV} \rightarrow$ Ganho do sistema de instrumentação da malha de tensão de saída;

$C_{vDC}(z) \rightarrow$ Controlador digital da malha de tensão de saída;

ZOH \rightarrow Zero Order Hold;

$K_{QTZ} \rightarrow$ Ganho relacionado à quantização do conversor AD;

$Z^{-1} \rightarrow$ delay unitário;

2.5.1 Descrição do sistema de instrumentação e aquisição de dados

No decorrer do projeto de desenvolvimento dos controladores analógicos, os elementos que compõem o controlador e o condicionamento de sinal foram avaliados conjuntamente. Desta forma, não há uma distinção significativa entre sistema de controle e de instrumentação. Contudo, em ocasiões que se empregam controladores discretos, o sistema de instrumentação e o sistema de controle são distintos. O motivo desta separação é em função de que o controlador discreto é dado diretamente por uma equação matemática, enquanto o sistema de instrumentação e aquisição de dados são elementos externos ao processador numérico. A Figura 2.22 apresenta o sistema de condicionamento de sinal que foi projetado. Destaca-se que as três grandezas elétricas amostradas foram: tensão de entrada, corrente no indutor e tensão de saída do conversor. Através de transdutores de efeito hall, as variáveis foram amostradas e condicionadas de acordo com as especificações de entrada do conversor AD. Para o projeto dos controladores é imprescindível saber o ganho de realimentação respectivo à cada malha, ou seja, à cada variável que está sendo monitorada. Desta forma, para a corrente no indutor, foi definido que a máxima corrente seria o próprio valor de fundo de escala do transdutor, dada por:

$$I_{L.trans.MAX} = 15 \text{ A} \quad (2.79)$$

A máxima tensão de alimentação, cujo projeto de instrumentação atribui na tensão de fundo de escala do conversor AD, é dada por:

$$V_{CA.trans.MAX} = 240 \cdot \sqrt{2} \text{ V} \quad (2.80)$$

E por fim, a máxima tensão de saída, a qual foi configurada para representar o fundo de escala do conversor AD, é definida por:

$$V_{CC.trans.MAX} = 490 \text{ V} \quad (2.81)$$

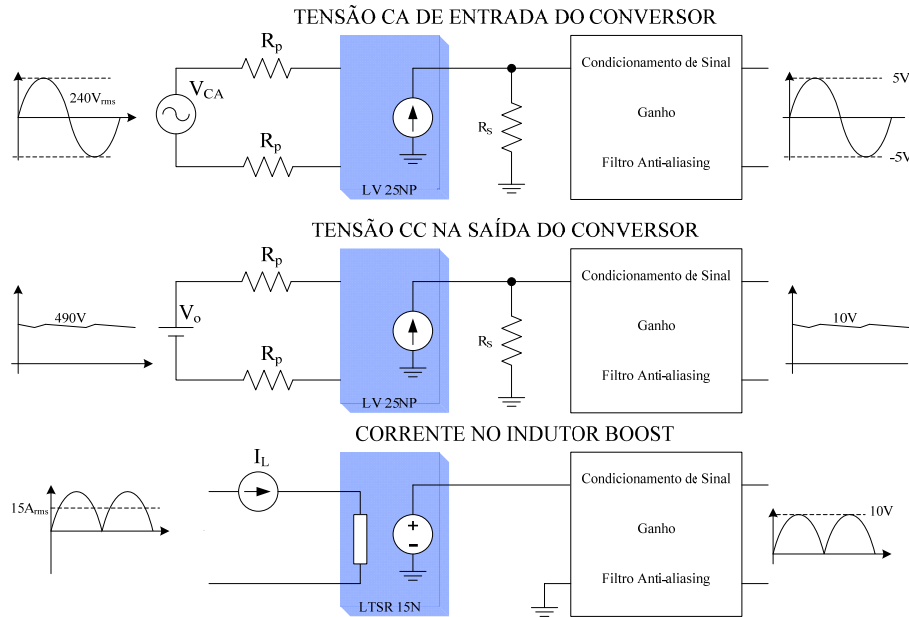


Figura 2.22 – Sistema de Instrumentação para controlador discreto em FPGA

2.5.2 Projeto da malha de corrente no indutor

A Figura 2.23 apresenta, através de diagrama de blocos, os elementos que compõem a malha de controle discreto da corrente no indutor. Destaca-se que os dispositivos inerentes do controle digital, como o conversor AD, ZOH, quantizador e atrasos computacionais também estão devidamente contabilizados na análise.

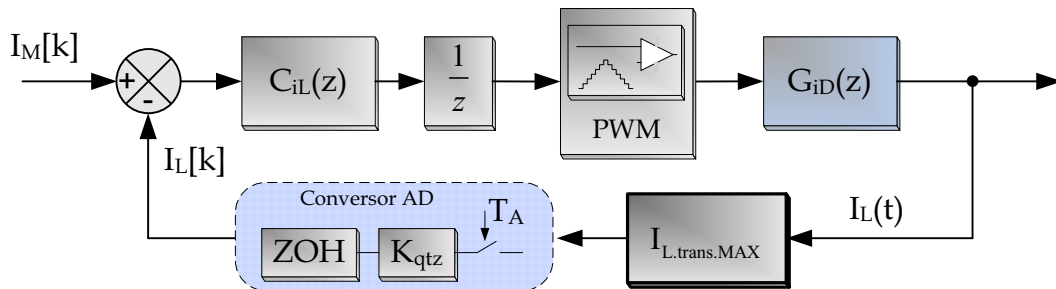


Figura 2.23 – Diagrama de Blocos para o controle discreto da corrente no indutor.

A função de transferência que vincula a corrente no indutor com a razão cíclica já foi determinada anteriormente, no entanto, neste momento, esta relação está rerepresentada para facilitar o encadeamento lógico da metodologia proposta.

$$\frac{I_L(s)}{D(s)} = G_{ID}(s) = \frac{V_o}{s \cdot L_{boost}} \quad (2.82)$$

Aplicando o método de discretização de Tustin [29], é possível representar a função de transferência no domínio da frequência para o plano z complexo diretamente: desta forma, a relação (2.82) é dada por:

$$\frac{I_L[z]}{D[z]} = G_{ID}[z] = \frac{V_O}{L_{boost}} \cdot \frac{T_A}{2} \cdot \frac{z+1}{z-1} \quad (2.83)$$

Agregando a função de transferência discretizada às demais implicações inerentes do controle discreto (ZOH), bem como os ganhos associados ao modulador PWM e ao sistema de aquisição de dados, tem-se:

$$FTLA[z] = \frac{V_O}{L_{boost}} \cdot \frac{T_A}{2} \cdot \frac{z+1}{z-1} \cdot z^{-\frac{3}{2}} \cdot \frac{1}{I_{L.trans.MAX}} \cdot C_{IL}[z] \quad (2.84)$$

A expressão (2.84) representa a $FTLA[z]$, ou seja, a função de transferência de laço aberto para o controle da corrente no indutor através de controlador discreto. O compensador empregado é o controlador Proporcional-Integral, cuja equação é dada por:

$$C_{IL}[z] = PI[z] = K_{pIL} \frac{z - e^{-2\pi f_{ZERO} \cdot T_A}}{z - 1} \quad (2.85)$$

Onde:

$T_A \rightarrow$ Período de amostragem;

$K_{pIL} \rightarrow$ Ganho Proporcional do PI discreto;

$f_{zero} \rightarrow$ Frequência do zero do compensador.

A resposta em frequência para a $FTMA[z]$, assim como o procedimento de alocação do zero do controlador PI $[z]$, é dada pela Figura 2.24.

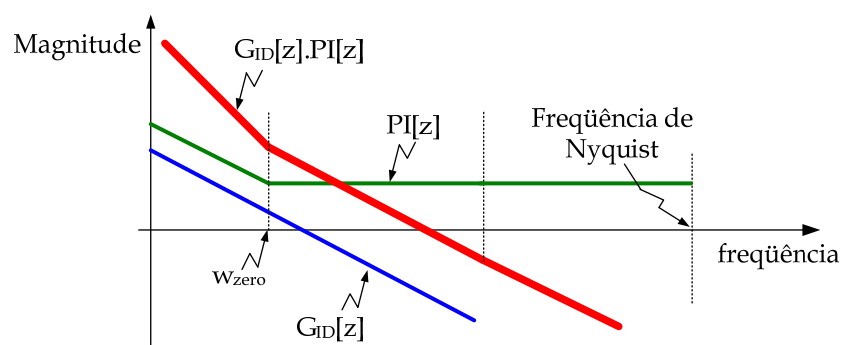


Figura 2.24 – Diagrama assintótico para $FTMA[z]$ malha de corrente no indutor.

A alocação do zero do controlador discreto foi definida como:

$$f_{zero} \approx 20 \cdot f_{rede} \quad (2.86)$$

O ganho K_{pLL} , por sua vez, foi dimensionado respeitando a condição de módulo, ou seja, igualando a FTMA[z] a 1:

$$1 = \frac{V_O}{L_{boost}} \cdot \frac{T_A}{2} \cdot \frac{z+1}{z-1} \cdot z^{-\frac{3}{2}} \cdot \frac{1}{I_{L.trans.MAX}} \cdot K_{pLL} \frac{z - e^{-2\pi f_{ZERO} T_A}}{z-1} \quad (2.87)$$

Considerando:

$$z-1 = \left| e^{j2\pi f_{CRUZ} T_A} - 1 \right| \quad (2.88)$$

Onde:

$f_{CRUZ} \rightarrow$ Frequência de cruzamento desejável para a malha de corrente. Neste caso foi outorgado o valor de 8kHz como a frequência de cruzamento desejável.

Isolando K_{pLL} da expressão (2.87) e considerando (2.88) válido, obtém-se:

$$K_{pLL} = \frac{1}{\frac{V_O}{L_{boost}} \cdot \frac{T_A}{2} \cdot \frac{\left| e^{j2\pi f_{CRUZ} T_A} + 1 \right|}{\left| e^{j2\pi f_{CRUZ} T_A} - 1 \right|} \cdot \left| e^{j2\pi f_{CRUZ} T_A} \right|^{-\frac{3}{2}} \cdot \frac{1}{I_{L.trans.MAX}} \cdot \frac{\left| e^{j2\pi f_{ZERO} T_A} - e^{-2\pi f_{ZERO} T_A} \right|}{\left| e^{j2\pi f_{CRUZ} T_A} - 1 \right|}} \quad (2.89)$$

Portanto:

$$K_{pLL} \approx 3,98 \quad (2.90)$$

A Figura 2.25 apresenta o diagrama de Bode do controlador PI discreto, assim como da função de transferência em malha aberta. Observa-se que o sistema projetado é estável, apresentando elevada atenuação para as altas frequências, em consequência, as altas frequências não influenciarão na envoltória senoidal da corrente. É importante destacar que no diagrama da fase do sistema, na frequência de 50kHz, ocorre a frequência de Nyquist e, desta forma, o sistema de projeto de controle não é mais válido [29].

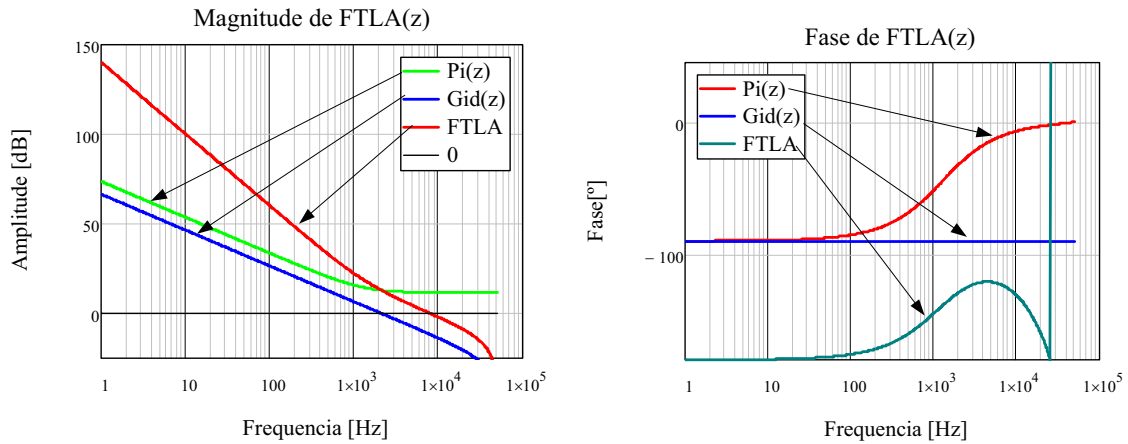


Figura 2.25 – Resposta em frequência dos elementos do controle da corrente no indutor, através de controle discreto.

As principais características do sistema de controle projetado para a malha de corrente no indutor, quando se emprega controlador discreto, estão expostas na Tabela 2.7.

Tabela 2.8 – Características da malha de corrente no indutor com controlador discreto.

Frequência de Cruzamento	8kHz
Margem de Fase	52°

A equação diferenças representa a sequência de operações matemáticas que devem ser efetivadas internamente ao processador. Assim sendo, a equação diferenças do controlador PI discreto (2.85) é dada por:

$$u[k] = u[k-1] + K_{pIL} \cdot error[k] - K_{pIL} \cdot e^{-2\pi f_{ZERO} \cdot T_A} \cdot error[k-1] \quad (2.91)$$

Na implementação prática, geralmente, a equação (2.91) é simplificada da seguinte forma:

$$u[k] = u[k-1] + A \cdot error[k] - B \cdot error[k-1] \quad (2.92)$$

Onde:

$$A = K_{pIL}$$

$$B = K_{pIL} \cdot e^{-2\pi f_{ZERO} \cdot T_A}$$

A expressão relacionada à equação diferenças do controlador PI pode ser representada através de diagrama de blocos, para auxiliar na compreensão do sistema.

Assim sendo, a Figura 2.26 apresenta o controlador PI através de diagrama de blocos da expressão (2.92).

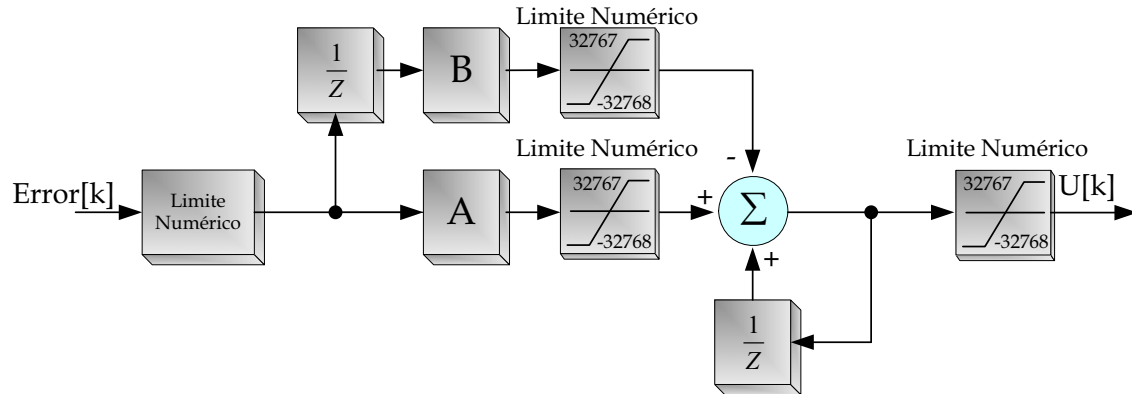


Figura 2.26 – Diagrama de blocos do controlador PI discreto.

A implementação em processadores numéricos determina geralmente a utilização de formato numérico em ponto fixo. As implicações do emprego desta representação numérica, no controle de conversores estáticos, é analisada em [1, 7]. Contudo neste instante somente será apresentado o procedimento de conversão para a representação de 16 bits.

O coeficiente A:

$$A_{15} = K_{pLL} \cdot 2^{15} \rightarrow 3,98 \cdot 2^{15} \rightarrow A_{15} = 130417 \quad (2.93)$$

O coeficiente B:

$$B_{15} = K_{pLL} \cdot e^{-2\pi f_{ZERO} \cdot T_A} \cdot 2^{15} \rightarrow 3,67 \cdot 2^{15} \rightarrow B_{15} = 120490 \quad (2.94)$$

Contudo, estes valores devem estar na faixa de 2^{16} (-32768 até 32767). Desta forma, é necessária escalonar estes valores em outra base numérica. Neste caso, foi adotada a base Q_{13} , em função de que $Q_{15} = Q_2 \cdot Q_{13}$, portanto:

$$A_{13} = K_{pLL} \cdot 2^{13} \rightarrow 3,98 \cdot 2^{13} \rightarrow A_{13} = 32605 \quad (2.95)$$

$$B_{13} = K_{pLL} \cdot e^{-2\pi f_{ZERO} \cdot T_A} \cdot 2^{13} \rightarrow 3,67 \cdot 2^{13} \rightarrow B_{13} = 30123 \quad (2.96)$$

2.5.3 Projeto da malha de tensão de saída

A função de transferência que relaciona a tensão de saída com a corrente no indutor já foi determinada anteriormente. No entanto, neste momento esta relação será reapresentada para facilitar o encadeamento lógico da metodologia proposta.

$$G_{VI}(s) = \frac{V_o(s)}{I_L(s)} = \frac{(1-D) \cdot R_o}{R_o C_o s + 1} \quad (2.97)$$

Aplicando o método de discretização de Tustin [29], é possível representar a função de transferência no domínio da frequência para o plano z complexo diretamente: desta forma, a expressão (2.97) fica:

$$G_{VI}[z] = \frac{V_o[z]}{I_L[z]} = \frac{R_o \cdot T_A (z+1)(1-D)}{2 \cdot R_o C_o (z-1) + T_A (z+1)} \quad (2.98)$$

Agregando na função de transferência (2.98) o ganho de realimentação, determina-se a função de transferência em malha aberta para o controle da tensão de saída, conforme:

$$FTMA_{VO}[z] = \frac{R_o \cdot T_A (z+1)(1-D)}{2 \cdot R_o C_o (z-1) + T_A (z+1)} \cdot \frac{G_{instrument}}{V_{CC.trans.MAX}} \cdot C_{VO}[z] \quad (2.99)$$

Onde:

T_A → Período de amostragem;

R_o → Resistência de carga;

C_o → Capacitância de saída do conversor;

$G_{instrument}$ → Ganho do sistema de instrumentação e condicionamento de sinal;

$V_{CC.trans.MAX}$ → Tensão máxima na saída do conversor boost;

$C_{VO}[z]$ → controlador da malha de tensão de saída.

A representação da $FTMA_{VO}$ da malha de controle da tensão de saída está apresentada na Figura 2.27, através de diagrama de blocos. Como afirmado na seção 2.3.2, a dinâmica da malha de tensão deve ser extremamente lenta para que não influencie na envoltória senoidal da corrente no indutor. No caso do controlador discreto da malha de tensão, foi definida a utilização do controlador PI para garantir erro nulo em regime permanente. Assim sendo, o controlador PI deve ser projetado para responder com o

intuito de rejeitar as perturbações de carga, sem influenciar na dinâmica da malha de corrente.

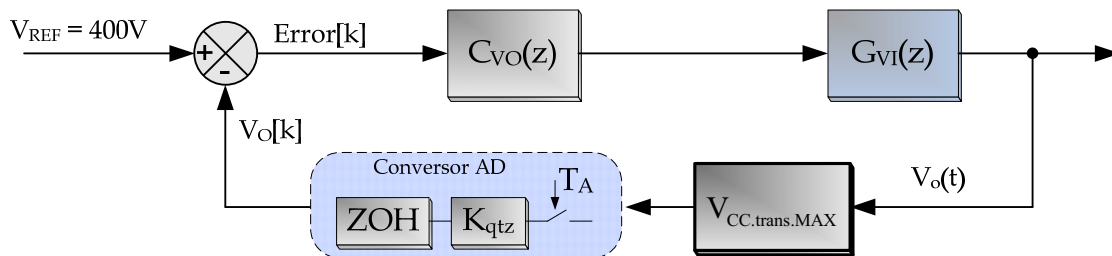


Figura 2.27 - Diagrama de blocos para o controle discreto da tensão de saída.

A metodologia de projeto do controlador PI discreto $C_{VO}[z]$ é semelhante ao projeto do controlador PI da malha de corrente: contudo, neste caso, o zero do controlador foi alocado aproximadamente em 20Hz. A Figura 2.28 apresenta o diagrama assintótico da planta que representa a malha de controle da tensão de saída, assim como do controlador PI discreto projetado neste caso. É importante enfatizar que no projeto deste controlador, é imprescindível inserir nesta abordagem as implicações intrínsecas de controladores discretos. Destaca-se que, neste caso, o PI discreto é projetado com as especificações semelhantes ao controlador proporcional do controle analógico de regulação da tensão de saída do conversor.

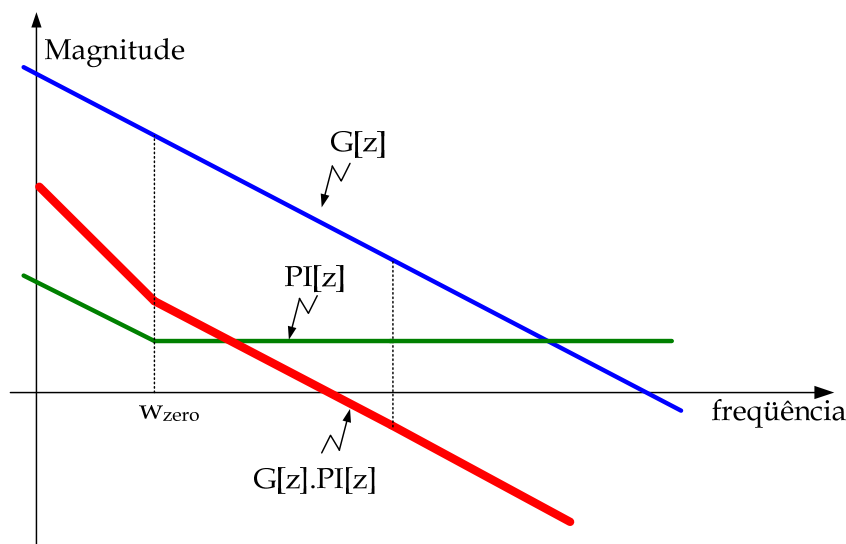


Figura 2.28 – Diagrama assintótico para a FTMA[z] da malha de tensão de saída.

O controlador PI, responsável pelo controle da tensão de saída do conversor é dado por:

$$C_{VO}[z] = K_{pVO} \frac{z - e^{-2\pi f_{ZERO} \cdot T_A}}{z - 1} \quad (2.100)$$

Onde:

T_A → Período de amostragem;

K_{pVO} → Ganho Proporcional do PI discreto;

f_{zero} → Frequência do zero do compensador .

A frequência do zero do controlador PI discreto é semelhante ao controlador analógico: desta forma, tem-se:

$$f_{zero} = 20\text{Hz} \quad (2.101)$$

A frequência de cruzamento desejável para a malha de tensão de saída é de aproximadamente $f_{CRUZ} = 15\text{Hz}$. O ganho proporcional do controlador PI, por sua vez, é definido quando a função de transferência de malha aberta é igualada a 1 e isolando K_{pVO} :

$$1 = \frac{R_o \cdot T_A (z+1)(1-D)}{2 \cdot R_o C_o (z-1) + T_A (z+1)} \cdot \frac{G_{instrument}}{V_{CC,trans.MAX}} \cdot K_{pVO} \frac{z - e^{-2\pi f_{ZERO} \cdot T_A}}{z - 1} \quad (2.102)$$

Desta forma:

$$K_{pVO} = \frac{1}{\frac{R_o \cdot T_A |e^{j \cdot 2\pi \cdot f_{CRUZ} \cdot T_A} + 1|}{2 \cdot R_o C_o |e^{j \cdot 2\pi \cdot f_{CRUZ} \cdot T_A} - 1| + T_A |e^{j \cdot 2\pi \cdot f_{CRUZ} \cdot T_A} + 1|} \cdot \frac{10}{490} \cdot \frac{|e^{j \cdot 2\pi \cdot f_{CRUZ} \cdot T_A} - e^{-2\pi f_{ZERO} \cdot T_A}|}{|e^{j \cdot 2\pi \cdot f_{CRUZ} \cdot T_A} - 1|}} \quad (2.103)$$

Determinando:

$$K_{pVO} = 2,88 \quad (2.104)$$

O diagrama de Bode do sistema de controle projetado, para a malha de tensão na saída do conversor boost, está apresentado na Figura 2.29. Destaca-se que o sistema é estável, apresentando elevada atenuação para frequências acima de 15 Hz: desta forma, a ondulação de 120 Hz presente naturalmente na tensão de saída do conversor não irá

interferir significativamente na envoltória senoidal da corrente no indutor. As especificações básicas do sistema de controle projetado estão expostas na Tabela 2.8.

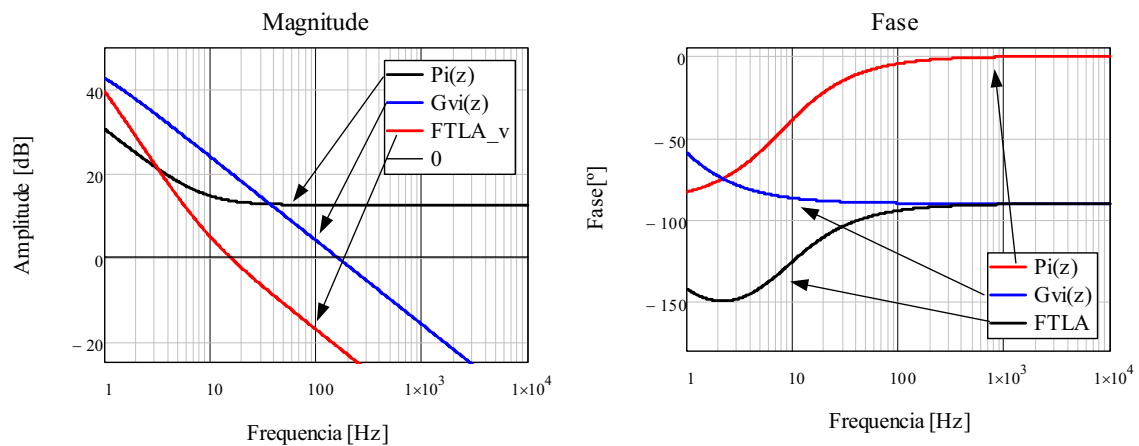


Figura 2.29 - Resposta em frequência dos elementos do controle da tensão de saída através de controle discreto.

Tabela 2.9 – Características da malha tensão de saída com controlador discreto.

Frequência de Cruzamento	16 Hz
Margem de Fase	65°

A conversão dos parâmetros do controlador PI, da tensão de saída, para o formato numérico de ponto fixo é semelhante ao procedimento descrito para o controlador da corrente.

2.6 Conclusão

Este capítulo apresentou o projeto dos elementos de potência do conversor (indutor boost e capacitor C_o), assim como o projeto do sistema de controle do conversor.

A superfície de ondulação relativa do indutor boost foi devidamente determinada e, como consequência, exibe o comportamento do conversor sob diferentes pontos de operação. Esta informação é de suma importância quando for analisado o conversor sob interrupções instantâneas da tensão de alimentação, uma vez que ocorre variação paramétrica do indutor boost. O capacitor de saída do conversor foi projetado segundo as especificações de *hold-up*, possibilitando que o conversor possa suprir potência nominal para a carga mesmo em ocasiões de interrupção na tensão de alimentação.

As funções de transferência, respectivas às três malhas de controle, foram devidamente determinadas no decorrer deste capítulo. Destaca-se que algumas hipóteses simplificativas foram adotadas durante o processo de determinação das funções de transferências. No entanto, mesmo com a adoção destas simplificações, o resultado obtido é válido para o objetivo proposto neste trabalho.

Com relação ao projeto dos controladores, enfatiza-se que, tanto a possibilidade de utilização de controlador analógico (CI UC3854B), como a de controlador discreto (DSP ou FPGA), foram abordadas neste capítulo. Destaca-se que o controle da corrente no indutor *boost* é efetivado, neste momento, somente através da técnica de controle por valores médios instantâneos da corrente. Para o controlador analógico, a metodologia empregada é um procedimento clássico sugerido pelo fabricante do CI UC3854. Para o controlador discreto, a metodologia de projeto foi efetivada baseada na resposta em frequência e, contudo, foi realizada diretamente no plano discreto. Este procedimento de projeto de controle digital é extremamente simples de ser implementado, pois agrega as características da metodologia clássica de controle em resposta em frequência juntamente com as implicações inerentes ao controle discreto.

Na sequência do trabalho, serão demonstrados resultados de simulação e também resultados experimentais que demonstram e validam a metodologia de projeto apresentada neste momento. No entanto, o próximo capítulo abordará especificadamente o comportamento dos controladores quando o conversor é submetido a interrupções instantâneas da tensão de alimentação. Com esta investigação, serão observados cada um dos controladores que foram minuciosamente projetados até então neste capítulo.

3 ANÁLISE DA OPERAÇÃO DO RETIFICADOR BOOST SOB INTERRUPÇÕES INSTANTÂNEAS DA TENSÃO DE ALIMENTAÇÃO E ESTRATÉGIA DE PROTEÇÃO

3.1 Introdução

Neste capítulo será analisada a operação do retificador boost sob interrupções instantâneas da tensão de alimentação. O objetivo principal é descrever qual o comportamento da corrente transitória no retorno da energia na entrada do conversor, quando a topologia é submetida a interrupções instantâneas da tensão de alimentação. Evidentemente, a análise da corrente transitória será realizada considerando que o retificador esteja operando com a técnica de controle por valores médios instantâneos da corrente do indutor. Desta forma, inicialmente será apresentada a visão geral dos principais sinais dos controladores e, assim que ocorre o fenômeno de interrupção instantânea da tensão de alimentação, os controladores alteram seu comportamento e tendem para o estado de saturação. Como consequência deste estado de saturação, no retorno da energia a corrente elétrica poderá assumir valores extremamente elevados o que pode implicar em danos aos componentes semicondutores. Posteriormente à análise do comportamento dos controladores sob interrupções instantâneas, será apresentada a estratégia de proteção. Destaca-se que a estratégia de proteção é válida no emprego de controladores analógicos (UC3854B), assim como quando for utilizado controlador discreto (DSP ou FPGA). Resultados de simulação finalizam e concluem a proposta deste capítulo.

3.2 Descrição da operação do conversor boost quando submetido a interrupções instantâneas da tensão de alimentação

A Figura 3.1 apresenta a disposição dos controladores para o controle do conversor boost com elevado fator de potência através da técnica de controle por valores médios instantâneos da corrente.

Em operação nominal, o controlador da malha de tensão de saída responde de tal forma que gera um sinal $B(t)$ diretamente proporcional ao sinal de referência para o

formato senoidal de corrente. É importante destacar que o sinal $A(t)$ é responsável pelo formato senoidal que a corrente deverá assumir após a sintetização dos controladores. Enfatiza-se também que o controlador da malha de tensão de saída possibilita a regulação da tensão conforme a imposição do sinal de referência para perturbações de carga.

O sinal resultante do controlador *feedforward*, sinal $C(t)$, por sua vez, resulta em um valor proporcional da tensão eficaz na entrada do conversor. A magnitude do sinal $I_M(t)$ é definida pela razão do sinal resultante do controlador da tensão de saída pelo sinal resultante do controlador da tensão de entrada (*feedforward*). Este sinal $I_M(t)$ representa o formato e amplitude que a corrente no indutor deverá possuir, ou seja, é o sinal de referência para o controlador da malha de corrente.

Na sequência, o sinal $I_M(t)$ é subtraído do sinal da corrente instantânea no indutor, cujo erro resultante é injetado no controlador de corrente. O objetivo do controlador de corrente é possibilitar que a corrente no indutor seja igual à referência dada pelo sinal $I_M(t)$. O sinal resultante do controlador da corrente então representa a resposta conjunta de todos os controladores. E, finalmente, o sinal resultante do controlador da corrente é injetado no modulador PWM. A comparação entre o sinal de entrada do modulador e a portadora dente-de-serra determinará o valor da razão cíclica. Portanto, conclui-se que a razão cíclica é a única variável passível de controle que atuará no conversor e, desta forma, o tempo de condução do interruptor representa a resposta global de todos os controladores para a situação instantânea das variáveis amostradas.

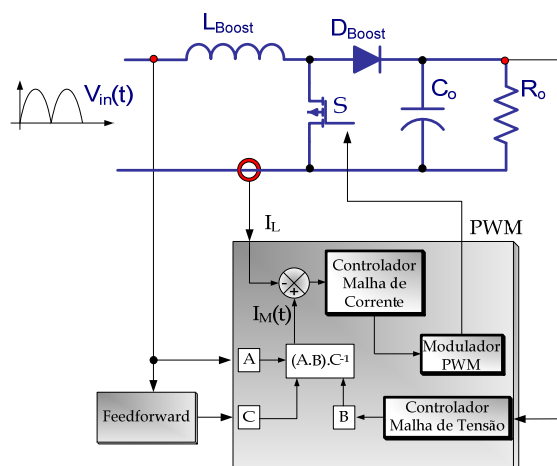


Figura 3.1 –Estratégia de controle por valores médios instantâneos da corrente.

Quando ocorre qualquer perturbação, tanto de carga quanto de variação no valor eficaz da tensão de alimentação, os sinais dos controladores reagem com o intuito de rejeitar estas perturbações. A consequência é o deslocamento do ponto de operação do conversor até que todas as referências tenham sido seguidas.

Na situação hipotética em que o conversor esteja operando em plena carga, ou seja, que o conversor esteja em operação nominal - Figura 3.2 ($t < t_o$), abruptamente a tensão de alimentação é interrompida ($t_o < t < t_1$) e, desta forma, não ocorre transferência de energia da fonte para a carga. Como consequência, a tensão do barramento CC começa a decair no decorrer do intervalo da interrupção de energia. O controlador da malha de tensão observando que a tensão de saída está menor que o valor de referência, reage com o incremento da magnitude do sinal $B(t)$. O controlador *feedforward*, semelhantemente reage com o distúrbio da interrupção da tensão de alimentação. Contudo, o comportamento do sinal $C(t)$ é antagônico ao comportamento do sinal $B(t)$. Como a estrutura do controlador *feedforward* é dada por um banco de filtros passivos sintonizados, com a interrupção da tensão de alimentação a tensão resultante do filtro começa a decrescer ($t_1 < t < t_2$). Assim, a razão que existe entre os sinais $B(t)$ e $C(t)$ acarreta no crescimento abrupto do valor que proporciona a magnitude da corrente de referência $I_M(t)$.

No instante ($t_2 < t < t_3$), a interrupção da tensão de alimentação ainda permanece, e a consequência deste fenômeno é que os controladores entram em modo de saturação. É importante ressaltar que os intervalos de tempo vinculados aos fenômenos anteriormente descritos, ocorrem antes da atuação da proteção de subtensão e, além disso, estes intervalos estão contidos no *hold-up time*, ou seja, a carga continua drenando potência do conversor.

No instante $t = t_3$, a energia retorna e, em função de que os controladores estão em estado de saturação, a corrente no indutor assume valor de pico extremamente elevado quando comparado ao valor nominal. Uma vez que a amplitude da corrente transitória assume valor superior ao valor máximo de projeto, geralmente os componentes semicondutores são danificados instantaneamente ao retorno da energia. O interruptor controlado de potência (MOSFET ou IGBT) é mais suscetível a estes distúrbios, uma vez que sua localização na topologia determina este inconveniente. Além disso, após o retorno da energia, os sinais $B(t)$ e $C(t)$ convergem aos valores nominais de projeto; contudo o

intervalo de convergência ($t_3 < t < t_4$) demanda alguns ciclos da rede de alimentação. Esta sobrecarga no componente semiconductor pode acarretar a atuação da proteção de sobrecorrente (rompimento de elo fusível), assim como causar a inutilização permanente do dispositivo, instantes após o retorno da energia.

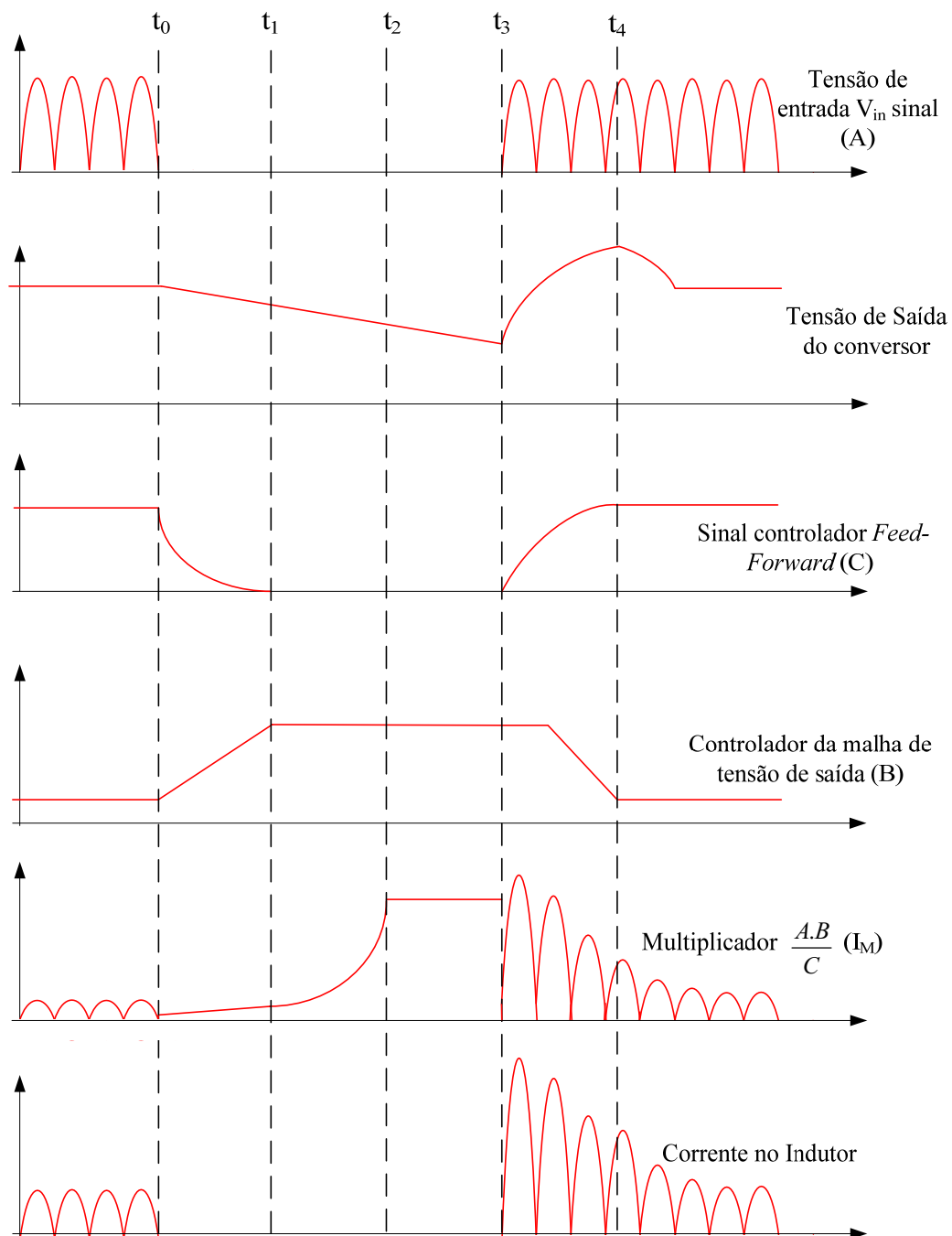


Figura 3.2 – Principais sinais vinculados ao controle do conversor, quando submetido à interrupção instantânea da tensão de alimentação.

Outro fenômeno que ocorre é a saturação do indutor boost no instante de retorno da energia. Em função de que a ação de controle está no estado de saturação, o intervalo de condução do interruptor é máximo durante dezenas de milissegundos. Em [25] é apresentado o estudo do indutor boost não-linear e como a variação da indutância interfere no projeto dos controladores.

A expressão que relaciona a corrente no indutor boost com a razão cíclica (3.1) determinada no capítulo 2 é dada por:

$$\frac{I_L(s)}{D(s)} = G_{ID}(s) = \frac{V_o}{s.L_{boost}} \quad (3.1)$$

Portanto, o ganho do sistema é inversamente proporcional à magnitude do indutor boost. Com o indutor em estado de saturação, a indutância resultante é inferior ao valor nominal de projeto. Desta forma, a redução da indutância significa no incremento do ganho do sistema. A Figura 3.3 apresenta o incremento do ganho do sistema para uma série de valores de indutâncias resultantes.

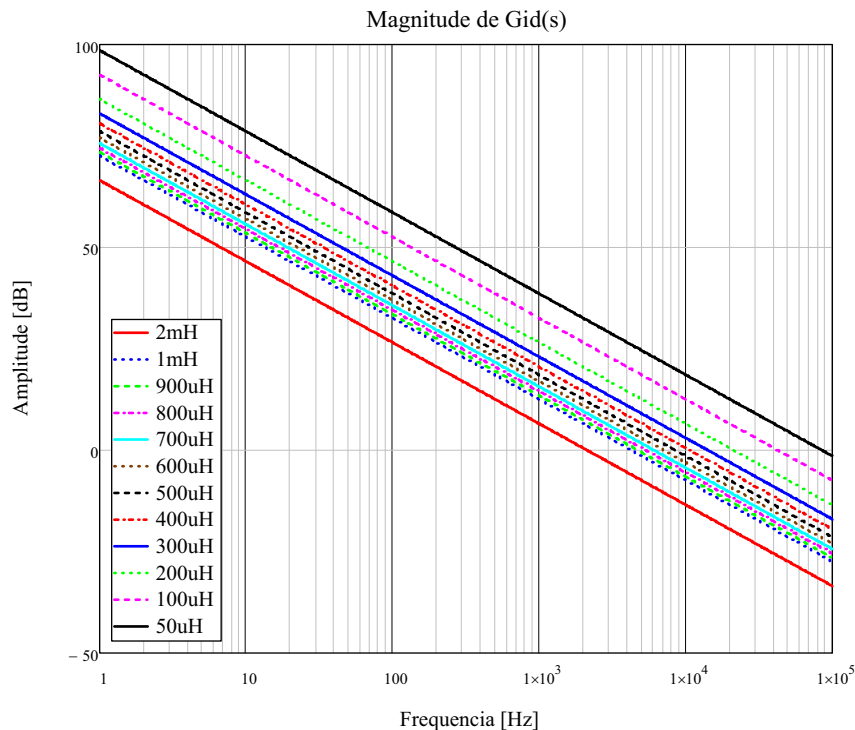


Figura 3.3 – Magnitude da função de transferência da corrente no indutor com o efeito de saturação do indutor boost.

A principal consequência da variação paramétrica do indutor é vinculada ao ponto de operação em que o controlador foi projetado previamente. Com as alterações paramétricas, o controlador deixa de exercer sua função a contento daquilo que foi estipulado previamente. A Figura 3.4 apresenta o deslocamento do ponto de operação da função de transferência em malha aberta da corrente no indutor, com o controlador discreto projetado no capítulo 2.

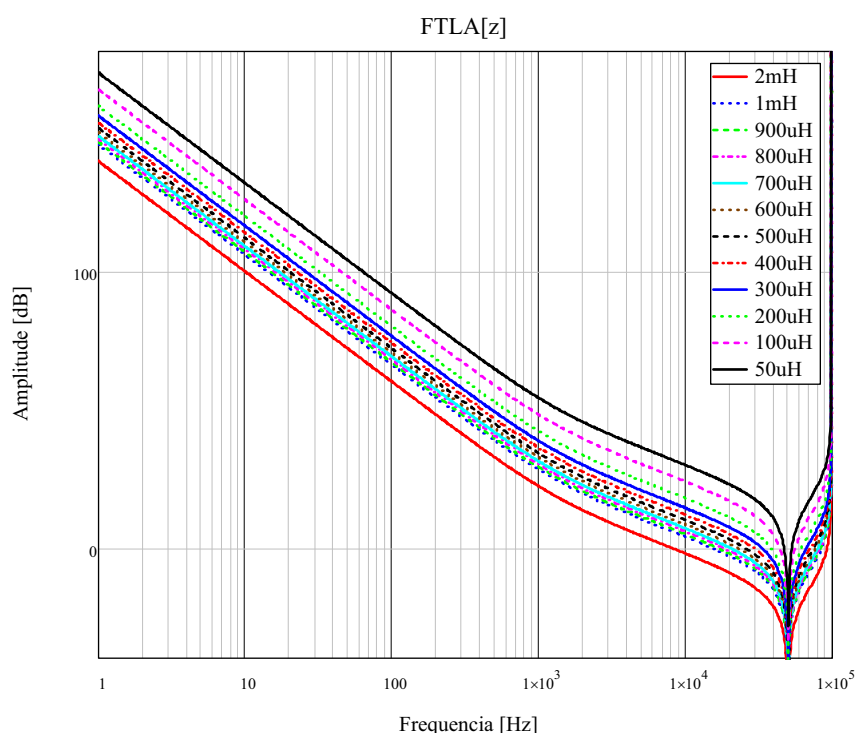


Figura 3.4 – Função de transferência de malha aberta, com controlador discreto, e variação paramétrica do indutor boost.

3.2.1 Controlador *feedforward*

Como foi investigado nos capítulos antecessores, o controlador *feedforward* da tensão de entrada tem com função principal a rejeição de perturbações no valor eficaz da tensão de alimentação. A arquitetura deste controlador é composta de filtros passa-baixa passivos, com a frequência de corte na faixa de 12 Hz até 20 Hz. Desta forma, o sinal resultante deste controlador representa um valor CC proporcional ao valor eficaz da tensão de alimentação, conforme a Figura 3.5.

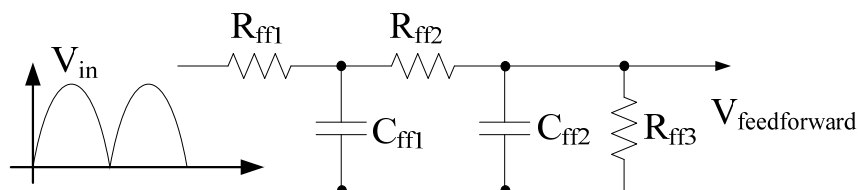


Figura 3.5 – Arquitetura do controlador feedforward da tensão de entrada.

A Figura 3.6, por sua vez, apresenta o sinal resultante do controlador da tensão de alimentação quando o conversor é submetido ao distúrbio da interrupção de energia. Em função da dinâmica associada a este controlador, a resposta é lenta comparativamente a dinâmica da malha de corrente, demandando aproximadamente 50 ms para que o sinal seja nulo. É importante enfatizar que o CI UC3854 suspende seu funcionamento quando a tensão do sinal *feedforward* for menor que 1 V. Através desta informação, é possível concluir que o conversor irá operar adequadamente até interrupções de aproximadamente 20 ms.

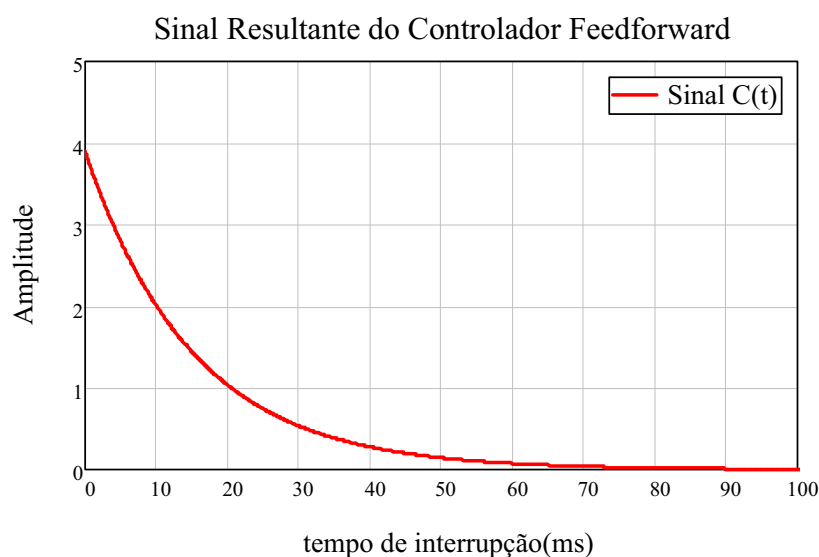


Figura 3.6 – Sinal resultante do controlador feedforward sob interrupção instantânea da tensão de alimentação.

3.2.2 Controlador da malha de tensão de saída

A Figura 3.7 apresenta o sinal resultante do controlador da malha de tensão quando o conversor é submetido ao distúrbio da interrupção instantânea da tensão de alimentação. O eixo da abscissa representa o intervalo de interrupção enquanto o eixo das ordenadas

representa a ação de controle. Neste caso, foi outorgado que o sinal resultante do controlador da malha de tensão apresentasse ganho unitário quando operando em regime permanente; no entanto, este valor pode variar conforme a metodologia de projeto que seja aplicada. Além disso, é importante enfatizar que o ponto de saturação da ação de controle foi fixada em 5,6V, em função de que este valor é o ponto de saturação do CI UC3854B.

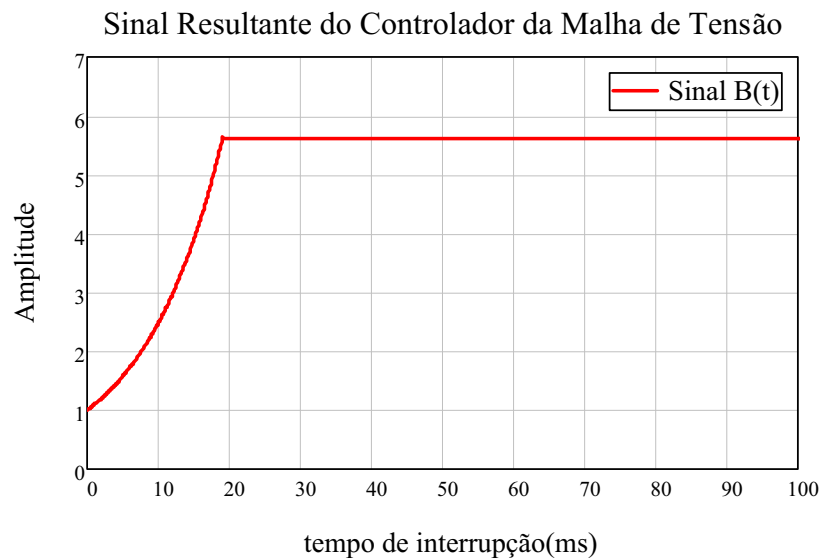


Figura 3.7 – Sinal resultante do controlador da malha de tensão de saída sob interrupção instantânea da tensão da rede de alimentação.

3.2.3 Controlador da malha de corrente no indutor

O controlador de corrente é projetado com uma dinâmica extremamente rápida comparada aos demais controladores. O objetivo principal é de que este controlador possa impor a corrente no indutor boost conforme o sinal de referência. No entanto, este sinal de referência é resultante dos controladores da tensão de alimentação e da tensão de saída. O multiplicador analógico, que está presente no CI UC3854B, executa a seguinte expressão:

$$I_M(t) = \frac{A(t).B(t)}{C(t)} \quad (3.2)$$

Onde:

$I_M(t)$ → sinal de referência para o controlador de corrente.

No entanto, sob interrupções instantâneas da tensão de alimentação, o ponto de operação do conversor é alterado e, desta forma, a resposta dos sinais B(t) e C(t) é

diferente do que em regime permanente. Com o intuito de elucidar esta afirmação, a Figura 3.8 exibe a ação de controle referente ao controlador *feedforward* e o controlador da tensão de saída do conversor e, além disso, a razão entre ambos os sinais. Em regime permanente, a razão entre os sinais B(t) e C(t) é inferior a 1V; contudo, quando ocorre a interrupção da energia, o sinal resultante impõe elevada magnitude para o sinal de referência senoidal (sinal A(t)), conforme a Figura 3.9. Em regime permanente, o sinal de referência para a corrente, empregando o CI UC3854, é um sinal de aproximadamente $500 \mu A$.

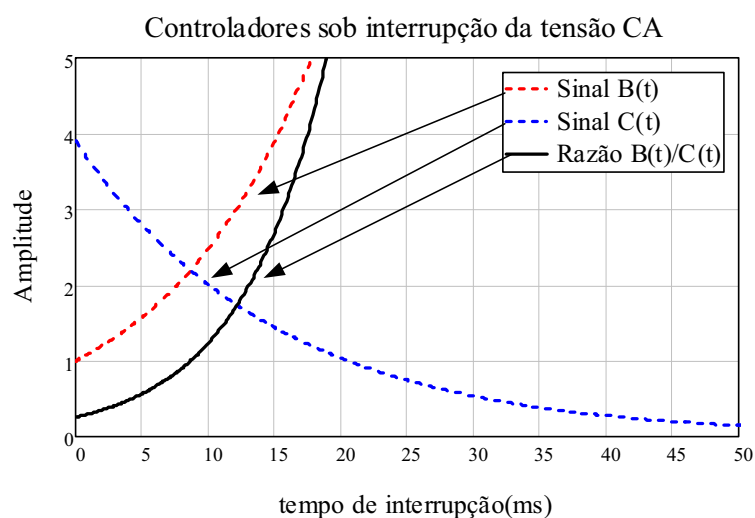


Figura 3.8 – Ação resultante dos controladores das tensões de entrada e saída e a razão entre ambos os sinais.

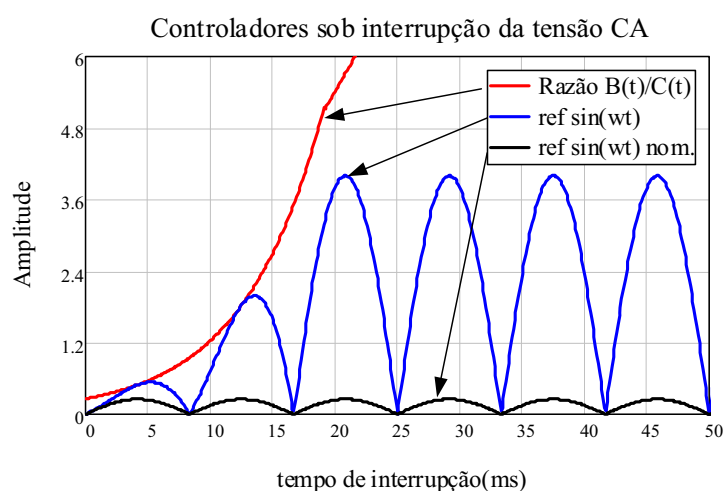


Figura 3.9 – Sinal de referência para o controlador de corrente após a interrupção de energia.

3.2.4 Corrente transitória no retorno de energia após a interrupção instantânea

A corrente transitória, após o retorno da energia elétrica, quando ocorre uma interrupção instantânea, é um fenômeno nocivo para a integridade do conversor boost. Este distúrbio de qualidade de energia elétrica, que pode aparentemente representar ação inofensiva à integridade do conversor, na verdade é um fenômeno extremamente maléfico. A magnitude da corrente é elevada, sendo diversas vezes superior ao valor estimado no projeto dos interruptores. No caso do conversor boost, o interruptor que opera em alta frequência é o dispositivo que sofre as consequências do distúrbio. Uma vez que a ação de controle está em modo de saturação, toda a corrente transitória fluirá pelo interruptor, podendo vir a danificá-lo. A Figura 3.10 demonstra um circuito ideal, sem ação de saturação dos controladores, para a corrente transitória após diversos intervalos de interrupção da tensão de alimentação. Desta forma, demonstra-se que, para intervalos de interrupção inferiores ao *hold-up time* da fonte de alimentação, a corrente transitória adquire magnitude extremamente elevada no retorno da energia. Neste caso, em regime permanente a corrente é de aproximadamente 4 A de pico; contudo, para uma interrupção de 16,66 ms, a corrente transitória de retorno da energia é superior a 60 A.

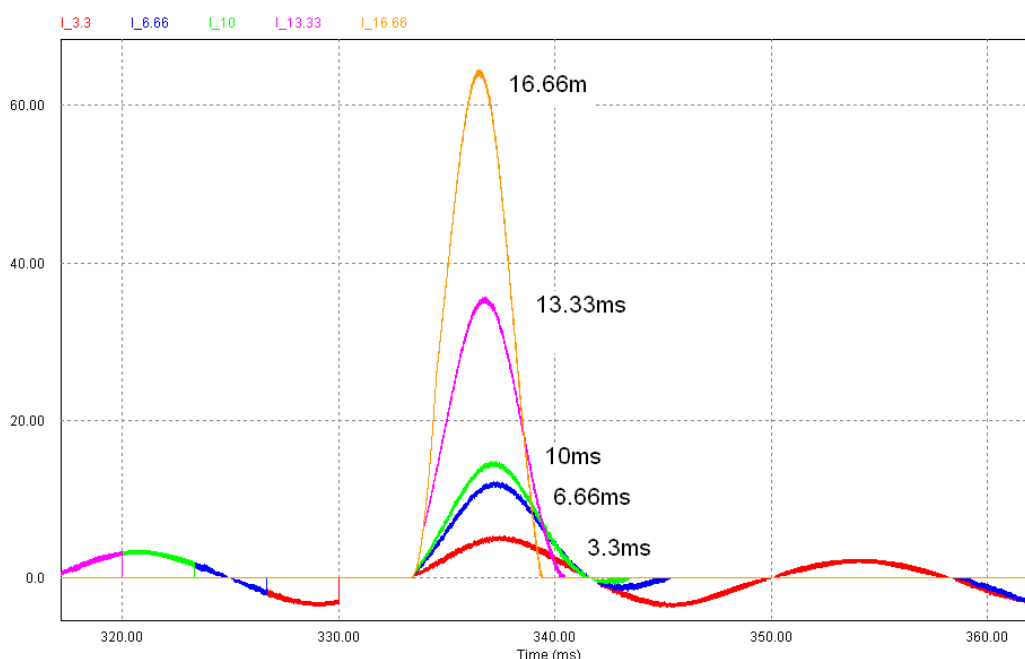


Figura 3.10 – Corrente CA de retorno de energia para uma série de intervalo de interrupções.

3.3 Estratégias de proteção do retificador boost com controlador analógico

A idéia básica da estratégia é a limitação da resposta dos controladores, desta forma, limitando o valor máximo da corrente na entrada do conversor no instante de retorno de energia. Esta estratégia é extremamente simples de ser implementada, uma vez que não necessita de drásticas alterações no sistema de controle que é empregado usualmente. A Figura 3.11 apresenta a estratégia de proteção que pode ser efetivada para que o conversor possa operar adequadamente quando submetido a interrupções instantâneas da tensão de alimentação. Destaca-se que são empregados somente elementos de saturação na saída dos controladores *feedforward* da tensão de entrada e também do controlador da malha de tensão de saída.

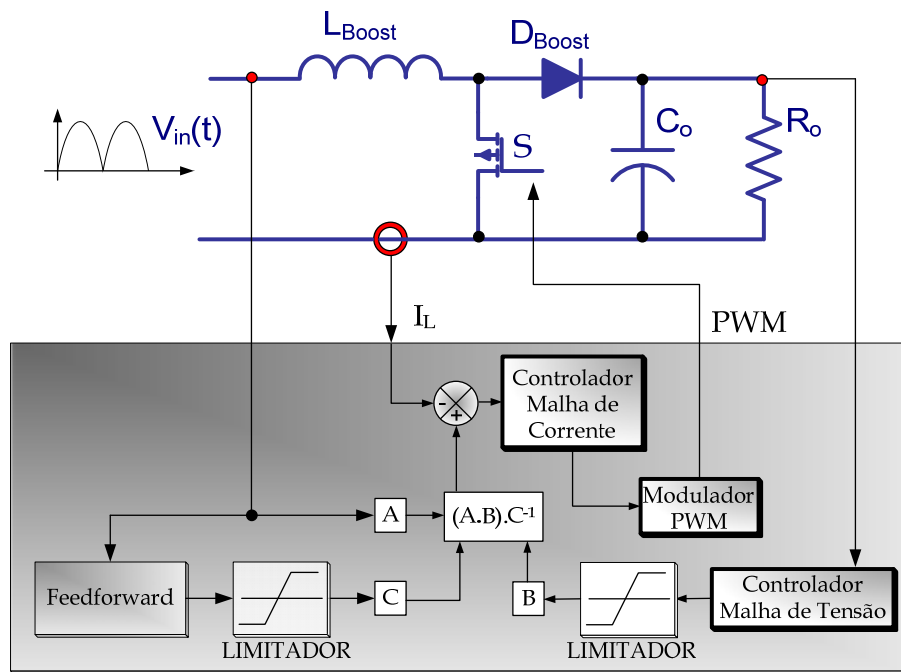


Figura 3.11 – Estratégia de proteção do conversor com a limitação dos controladores.

Para o controlador *feedforward*, o saturador é implementado com o intuito de garantir um valor mínimo de operação, independente do intervalo de interrupção da tensão de alimentação. No controlador da malha de tensão de saída, por sua vez, é empregado saturador que limita o valor máximo de resposta.

Em uma situação hipotética em que o retificador boost esteja operando em plena carga, ou seja, que o conversor esteja em operação nominal, conforme Figura 3.12 ($t < t_0$),

inesperadamente a tensão de alimentação é interrompida ($t = t_0$) e, conseqüentemente não há transferência de energia da fonte de alimentação para a carga. Assim, a tensão do barramento CC começa a decair no decorrer do intervalo da interrupção de energia. O controlador, analisando que a tensão de saída está menor que o valor de referência, reage com o incremento da magnitude do sinal $B(t)$. O controlador *feedforward*, semelhantemente, reage com o distúrbio da interrupção da tensão de alimentação, reduzindo o valor do sinal $C(t)$.

No instante de tempo ($t = t_1$), a interrupção de energia ainda permanece, contudo os sinais resultantes dos controladores são saturados em um ponto de operação pré-estabelecido. Desta forma impede-se que estes sinais adquiram magnitude em um ponto de operação indesejável. Em função de que a razão que existe entre os sinais $B(t)$ e $C(t)$ determina a magnitude da corrente de referência $I_M(t)$, controlando a magnitude destes sinais é possível limitar a corrente transitória de retorno da energia.

Durante $t_1 < t \leq t_3$, os controladores permanecem em saturação no ponto pré-estabelecido pela estratégia de proteção. Caso não houvesse a estratégia de proteção, também ocorreria a saturação da ação de controle; contudo a magnitude que seria imposta ao sinal de referência senoidal seria extremamente elevada.

Em $t = t_3$, a energia retorna da interrupção instantânea. A ação de controle está em saturação, contudo, o sinal de referência para a corrente no indutor está com a magnitude limitada. O fenômeno da saturação do elemento magnético poderá ocorrer, mas, no entanto, através do projeto adequado do indutor este inconveniente pode ser minimizado. Portanto, esta estratégia de proteção é extremamente simples de ser implementada, uma vez que se dá somente com a adição de elementos que pré-estabeleçam a saturação dos controladores e, em conseqüência, viabilizem a proteção do conversor.

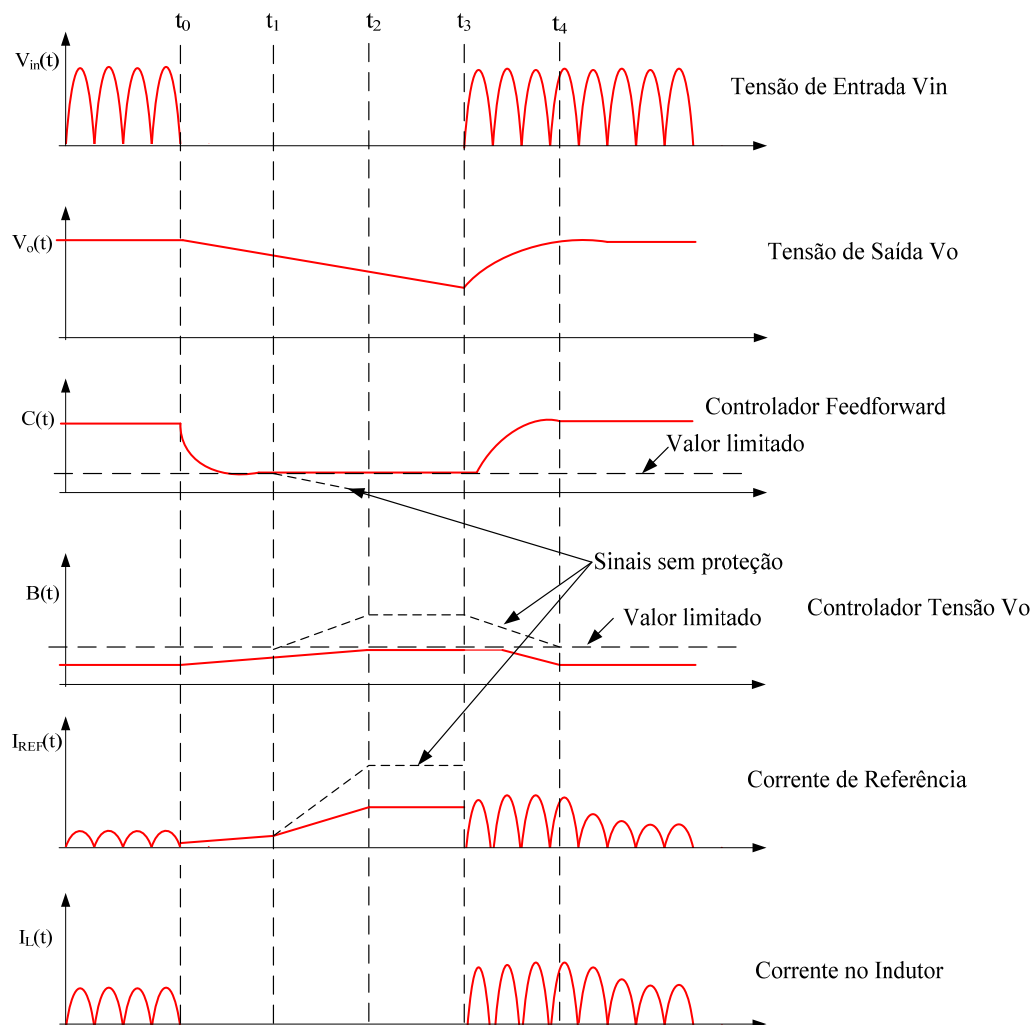


Figura 3.12 – Principais sinais vinculados à operação do conversor quando submetido à interrupção instantânea da tensão de alimentação, empregando estratégia de proteção.

3.4 Estratégias de proteção do retificador boost com controlador discreto

O controle do conversor boost, através de controlador discreto, apresenta uma série de peculiaridades inerentes à teoria de controle digital. Nestas características particulares, destaca-se uma série de inconvenientes no procedimento para determinação dos compensadores. As principais implicações são a limitação na liberdade de projeto dos controladores, fatores que influenciam na dinâmica do sistema. Contudo, há uma série de benefícios na utilização de processadores numéricos no controle de conversores estáticos de potência e, com certeza, o sistema de proteção é um ponto positivo neste contexto. A

implementação e ajuste dos sistemas de proteção, através de processadores numéricos, são extremamente simples e confiáveis.

Assim, neste momento será apresentada uma estratégia de proteção do retificador boost quando submetido a interrupções instantâneas da tensão de alimentação. Esta estratégia é extremamente simples de ser implementada, uma vez que empregará as características intrínsecas dos controladores discretos, sem alterações significativas.

3.4.1 Estratégia anti-wind-up do integrador

Quando o controlador é implementado através de processadores numéricos, a ação de controle é definida como uma rotina de software, ou seja, a equação diferenças é uma sequência de operações aritméticas. A equação diferenças que representa o controlador PI é dada por:

$$u[k] = u[k-1] + A.error[k] - B.error[k-1] \quad (3.3)$$

Assim, a saída do controlador, ou seja, o valor $u[k]$, é resultante das informações de erro no instante atual ($error[k]$) e do instante anterior ($error[k-1]$). Os dados pertinentes ao instante anterior ($[k-1]$) foram definidos no período de amostragem antecessor direto do período atual. Desta forma, a frequência de execução que a rotina de software é efetuada é a própria frequência de amostragem do conversor AD. A representação através de diagrama de blocos da equação diferenças do controlador PI é demonstrada na Figura 3.13(a), elucidando a expressão (3.3).

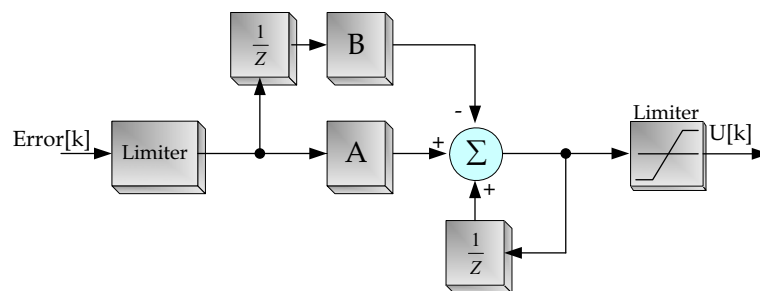


Figura 3.13 – (a) Controlador PI discreto (b) Controlador PI discreto com anti Wind-up.

Onde os coeficientes da equação são dados por:

$$A = K_p$$

$$B = K_p \cdot e^{-2\pi f_{ZERO} \cdot T_A}$$

Através da teoria de controle sabe-se que a ação integral é responsável pelo rastreamento do erro, resultando assim no erro nulo em regime permanente. Enquanto não ocorrer a convergência do erro nulo em regime, a ação integral permanecerá atuando diretamente no sistema. Em determinadas situações, o excesso de cálculo da ação integral faz com que o ponto de operação seja deslocado para um ponto muito distante do que foi projetado, podendo causar até mesmo a instabilidade do sistema. Portanto, a não convergência para o erro nulo irá refletir em uma sobrecarga de erro extremamente elevada. Este fenômeno é conhecido na teoria de controle discreto como *wind-up* da ação integral.

Na situação do conversor boost, submetido à interrupção instantânea da tensão de alimentação, o fenômeno da ação *wind-up* ocorre no controlador PI da malha de tensão de saída do conversor. Como não há transferência de energia da fonte de alimentação para a carga, a tensão no barramento CC decai. Naturalmente, o controlador da malha de tensão buscará o erro nulo; contudo, durante a interrupção, este anseio do controlador não é solucionado. A ação integral permanecerá incrementando o sinal de saída do controlador e, desta forma, acontece o fenômeno *wind-up* do PI.

Conforme as especificações de projeto, o controlador da malha de tensão de saída possui naturalmente a dinâmica lenta. Quando a energia retornar, o ponto de operação do controlador da malha de tensão de saída será muito distante do ponto de operação nominal de regime permanente. Este inconveniente resulta na elevada magnitude da corrente de referência da malha de corrente, uma vez que a convergência para o ponto de operação nominal demandará diversos ciclos da rede de alimentação.

Portanto, além da dinâmica extremamente lenta do controlador da malha da tensão, o fenômeno *wind-up* também contribui para o distúrbio de elevada corrente transitória no retorno da energia após a interrupção instantânea.

Com o intuito de limitar a corrente transitória no retorno da energia, é proposta uma estratégia de proteção com auxílio de um controlador PI com proteção anti *wind-up* da ação integral. Destaca-se a existência de diversas estratégias para evitar ou amenizar o fenômeno *wind-up* [29]. A idéia básica é limitar o excesso de cálculo vinculado à ação integral do controlador.

A Figura 3.14 apresenta, através de diagrama de blocos, uma arquitetura de controlador PI com proteção de anti *wind-up*. Esta topologia apresenta a limitação nas operações de multiplicação dos coeficientes A e B do controlador e, além disso, a saturação de saída do controlador ($u[k]$). Destaca-se que esta estratégia de proteção do PI anti *wind-up* é extremamente simples, uma vez que esta estrutura não apresenta alterações drásticas em relação à estrutura convencional.

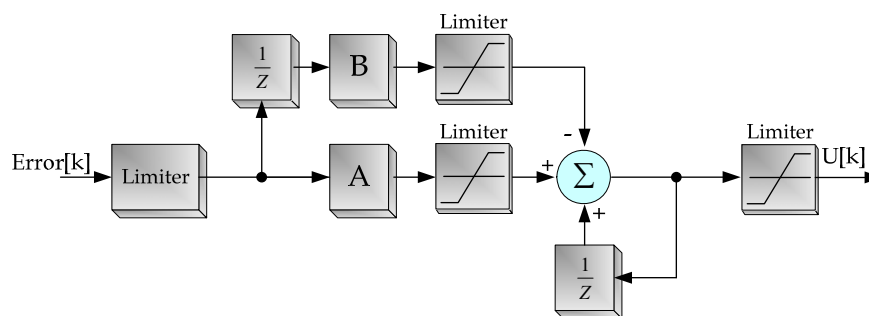


Figura 3.14 – Diagrama de blocos do controlador PI com anti *wind-up*.

Em ocasiões em que os controladores são implementados através de processadores numéricos, as operações aritméticas possuem naturalmente a limitação numérica, ou seja, caso seja empregada base numérica de 16 bits, os valores resultantes das operações devem estar na faixa de -32768 até 32767. Portanto, há naturalmente a limitação numérica. Assim, estendendo este artifício para o controlador PI, é extremamente simples de implementar a proteção anti *wind-up* no controlador, uma vez que somente é restrito à faixa de valores numéricos resultantes.

Exemplo de Projeto

Considerando as seguintes especificações:

Tabela 3.1 – Especificações de projeto.

Potência Nominal	600 W
Tensão Eficaz	220 V

A corrente CA de pico, para o conversor boost operando em regime permanente é dada por:

$$I_p = \frac{P}{V_{CA}} \cdot \sqrt{2} \rightarrow \frac{600}{220} \cdot \sqrt{2} \rightarrow I_p = 3,85A \quad (3.4)$$

Este valor de corrente, após passar pelo transdutor hall, condicionamento de sinal e conversor AD, será considerado um valor discreto no tempo na base de 16 bits, definido por:

$$I_{P_Q15} = \frac{I_P}{I_{L.trans.MAX}} \cdot 2^{15} \rightarrow \frac{3,85}{15} \cdot 2^{15} \rightarrow I_{P_Q15} = 8410 \quad (3.5)$$

Onde:

I_{P_Q15} → corrente de pico na base de 16 bits;

$I_{L.trans.MAX}$ → corrente máxima no transdutor hall, definida em 15A.

A corrente no indutor será limitada em aproximadamente 5A no valor de pico, ou seja, $I_{MAX} = 5A$. Assim, o valor de saturação do sinal de saída do controlador da malha de tensão de saída deverá ser limitado no valor máximo de:

$$B_{-Q15} = \frac{I_{MAX}}{I_{L.trans.MAX}} \cdot 2^{15} \rightarrow \frac{5}{15} \cdot 2^{15} \rightarrow B_{-Q15} = 10900 \quad (3.6)$$

A limitação da multiplicação do erro de entrada do PI pelos coeficientes A e B foi fixada como aproximadamente 1/3 do valor de limitação para a saída do controlador. Neste caso, foi estabelecido que o produto do valor do erro pelos coeficientes será limitado entre os valores de -9200 até 3000.

A Figura 3.15 apresenta o diagrama de blocos do controlador PI com proteção de anti *wind-up* projetado. Destaca-se que não há qualquer alteração significativa na arquitetura do controlador, uma vez que foram empregados os próprios limitadores de formato numérico para a restrição da faixa de valores que serão processados por este controlador.

Com o intuito de validar a metodologia de projeto, são apresentados alguns resultados de simulação, com o software PSIM, quando o conversor boost é submetido a interrupções instantâneas da tensão de alimentação. Neste caso, o intervalo de interrupção foi de aproximadamente 50 ms para elucidar a validade e robustez da estratégia de proteção proposta.

Sistema de Controle - Malha de Tensão anti wind-up

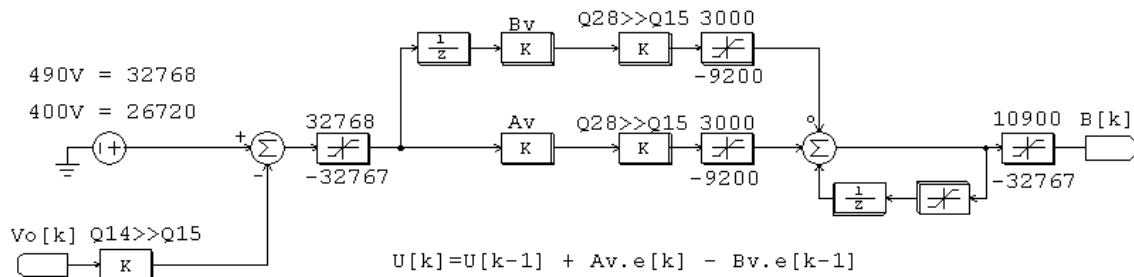


Figura 3.15 – Controlador PI com proteção anti wind-up avaliado em simulação.

Através do sistema de controle projetado no capítulo 2, para o controlador da malha de tensão de saída com controle digital e, além disso, agregando as informações de proteção anti *wind-up* descritas neste capítulo, são apresentados os resultados de simulação do controlador. A Figura 3.16 apresenta o sinal de tensão de saída, assim como de corrente de da rede com o conversor operando sem qualquer estratégia de proteção. Destaca-se que além da elevada sobretensão no barramento CC decorrente da interrupção da tensão de alimentação, a corrente transitória de retorno da energia também apresentou magnitude extremamente elevada quando comparada ao valor nominal de regime permanente.

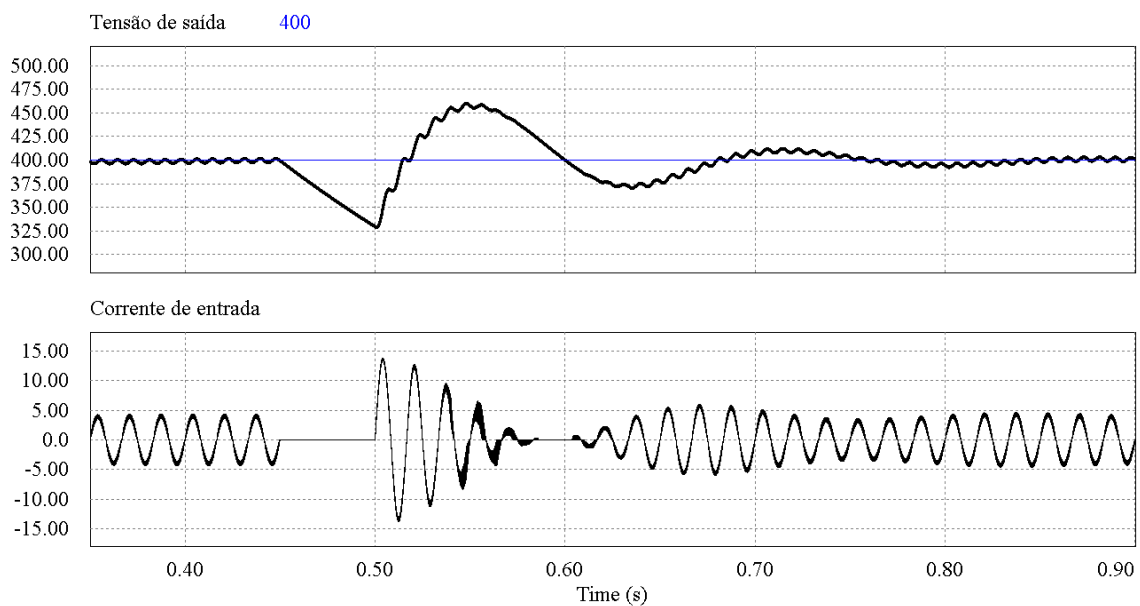


Figura 3.16 – Sem Proteção: (a) Tensão de saída e referência de 400V (b) e corrente de entrada com interrupção instantânea.

A Figura 3.17, por sua vez, apresenta o resultado de simulação da tensão do barramento CC, assim como da corrente de entrada, quando é empregado o controlador PI com anti *wind-up* no controle da tensão de saída do conversor. Independente do período de interrupção da rede de alimentação haverá a limitação da magnitude da corrente após o retorno da energia. Destaca-se que a amplitude do sinal de corrente ficou limitada em aproximadamente 5 A, conforme havia sido projetado. O único empecilho observado está na resposta da tensão do barramento CC quando a energia retornar. Uma vez que os controladores estão limitados numericamente, ressalta-se que a tensão de saída retorna ao valor nominal lentamente. Desta forma, conforme os requisitos de projeto para o controle de perturbação de carga, os parâmetros do PI anti *wind-up* devem ser analisados novamente.

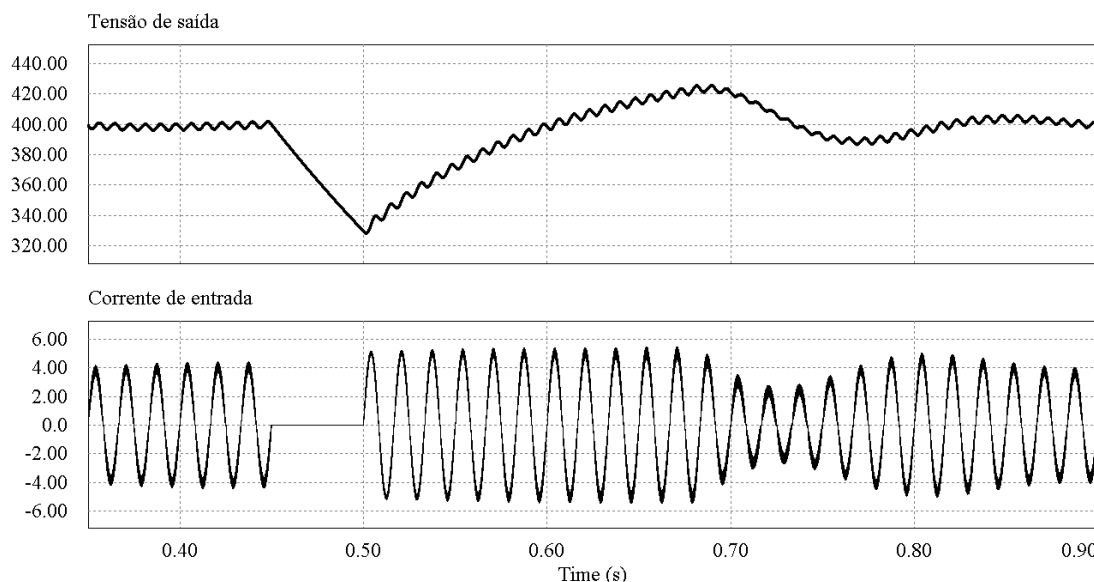


Figura 3.17 - Com Proteção: (a) Tensão de saída e referência de 400V (b) e corrente de entrada com interrupção instantânea.

Quando ocorre a interrupção da tensão de alimentação, a tensão no barramento CC decai e os controladores reagem com o intuito de solucionar esta perturbação. A ação integral provoca o fenômeno *wind-up* quando não consegue rastrear o ponto de convergência do controlador. Na ausência da limitação do fenômeno *wind-up*, o ponto de operação é deslocado para um ponto de instabilidade de controle do conversor. Assim, a Figura 3.18 apresenta os sinais internos ao controlador PI com anti *wind-up*, demonstrando os sinais quando emprega-se a limitação na resposta e também os sinais resultantes do

produto do erro pelos coeficientes sem qualquer limitação numérica. Observa-se que, sem artifícios de limitação, o valor resultante do produto do erro pelos coeficientes tenderá a pontos muito distantes do que em regime nominal e também em valores numéricos que repercutam em magnitude extremamente elevada da corrente CA no retorno da energia elétrica.

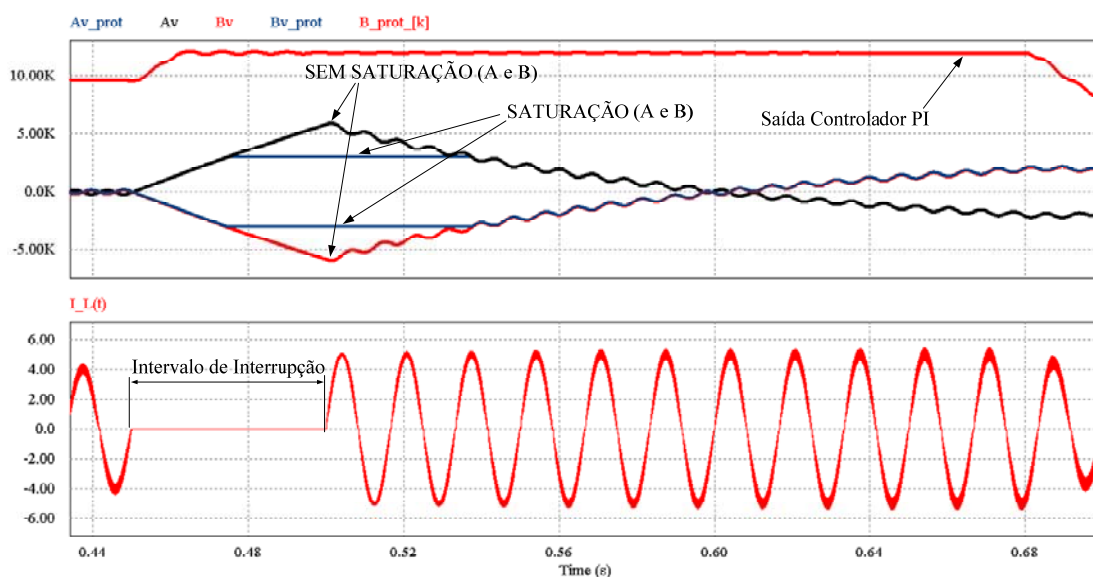


Figura 3.18 – Sinais no controlador PI com proteção anti wind-up e corrente CA sob interrupção instantânea.

3.5 Conclusão

Para a operação do retificador boost, através da técnica de controle por valores médios instantâneos da corrente, geralmente são necessárias três malhas de controle. Durante a interrupção instantânea da tensão de alimentação, os controladores alteram seu ponto de operação e tendem para o estado de saturação. Desta forma, este capítulo analisou sumariamente o comportamento de cada controlador durante e após a interrupção instantânea da tensão de alimentação. Para intervalos de interrupção inferiores ao *hold-up* da fonte de alimentação, a corrente pode assumir valores extremamente elevados quando comparados ao valor de regime permanente. A amplitude desta corrente transitória poderá resultar em que os componentes sejam danificados no retorno da energia. Além disto, como o ponto de operação dos controladores é deslocado durante a interrupção, a convergência para os devidos valores nominais implica que a corrente transitória possua magnitude elevada mesmo para alguns ciclos após o retorno da energia. Caso não haja

ocorrido qualquer avaria nos semicondutores no instante exato do retorno, poderá ocorrer a atuação da proteção de sobrecorrente da fonte de alimentação (rompimento elo-fusível).

Através da análise efetivada neste capítulo, contactou-se que, definindo limites para a resposta do controlador da malha de tensão de saída assim como do controlador *feedforward*, é possível limitar a magnitude da corrente no conversor. Destaca-se que, para o controlador da malha de tensão, a limitação da resposta é vinculada diretamente a um valor máximo de saturação enquanto que, para o controlador *feedforward*, a limitação é o valor mínimo de operação. Desta forma, controlando ambos os sinais resultantes dos controladores, é possível limitar a magnitude da corrente de referência que será sintetizada pelo controlador da corrente.

Na situação em que são empregados controladores discretos, a estratégia de proteção foi a utilização de controladores PI com proteção de anti *wind-up* da ação integral. O fenômeno *wind-up* ocorre quando a ação integral tenta rastrear o erro do sistema e não consegue convergência, causando, assim, o deslocamento do ponto de operação do controlador para regiões de instabilidade. Assim, para que o conversor possa operar satisfatoriamente sob interrupções instantâneas da tensão de alimentação é proposta uma estratégia de proteção. A idéia básica da estratégia de proteção para controlador discreto é idêntica à sugerida para o controlador analógico, ou seja, limitação de saída dos controladores. Contudo, neste caso, como o controlador da tensão de saída é uma equação matemática interna a um processador, foi implementada uma estratégia que limita o rastreamento do erro da ação integral. Empregando a estrutura clássica do controlador PI digital e alterando simplesmente a faixa de valores que resultam das operações matemáticas do controlador, foi implementado o PI com anti *wind-up* no controle da tensão de saída do retificador boost.

Desta forma, este capítulo propõe uma estratégia de proteção do conversor quando submetido a distúrbios da tensão de alimentação sem alterações significativas nos controladores usuais. Resultados de simulação foram apresentados para o intervalo de interrupção de 50 ms e validaram a estratégia de proteção, uma vez que a magnitude da corrente de retorno da energia ficou limitada ao valor estipulado, mesmo que para um intervalo de interrupção tão significativo.

4 TÉCNICA DE CONTROLE POR REALIMENTAÇÃO DIRETA APLICADA AO RETIFICADOR BOOST

4.1 Introdução

Como apresentado na introdução geral, uma abordagem para a classificação das técnicas de controle aplicadas ao conversor boost PFC é através da referência senoidal para o controle da corrente. Assim, sugere-se a classificação das técnicas de controle que necessitam de um sinal de referência e as técnicas que dispensam o emprego deste sinal de referência. A técnica de controle por valores médios instantâneos da corrente que foi investigada nos capítulos antecessores é considerada como controle por realimentação com referência, uma vez que utiliza o sinal da tensão de entrada como a imagem a ser sintetizada pela corrente. Por outro lado, a técnica de controle denominada de Autocontrole, assim como a técnica por portadora programada (“*One Cycle Control*”), são classificadas como técnicas por realimentação direta, uma vez que dispensam o monitoramento da tensão de entrada da topologia [8, 11]. A distinção entre as técnicas de controle, segundo o critério da necessidade de sinal de referência, está apresentada na Figura 4.1.

Desta forma, o objetivo neste momento é apresentar uma metodologia de projeto, bem como implementação através de controlador discreto das técnicas de controle com realimentação direta. Posteriormente ao projeto de controle, será avaliado, através de simulação, o comportamento quando o conversor é submetido a interrupções instantâneas da tensão de alimentação.

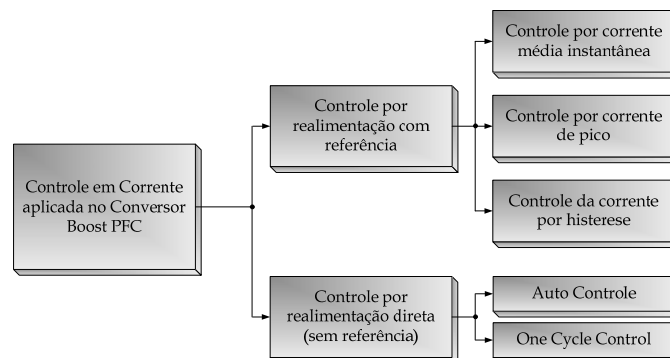


Figura 4.1 – Distinção entre as técnicas de controle da corrente no indutor.

4.2 A técnica do autocontrole da corrente no indutor

A técnica do autocontrole da corrente [9, 10], semelhante à técnica denominada por emulação de resistência [8], é uma estratégia que emprega as características intrínsecas do conversor e, através de modulação adequada, possibilita que a corrente de entrada do retificador possua formato senoidal e em fase com a tensão de alimentação. Em função disso, a técnica do autocontrole da corrente desprovê de um sinal de referência para o formato senoidal da corrente no indutor, diferentemente da técnica por valores médios instantâneos da corrente.

Neste momento, será apresentado o princípio de funcionamento da técnica de autocontrole e, posteriormente, o projeto de controle discreto da malha de corrente e também da malha de tensão de saída do conversor.

4.2.1 A técnica do autocontrole

O procedimento para determinação do princípio de funcionamento desta técnica de controle é apresentado a seguir, ou seja, através da análise da Figura 4.2.

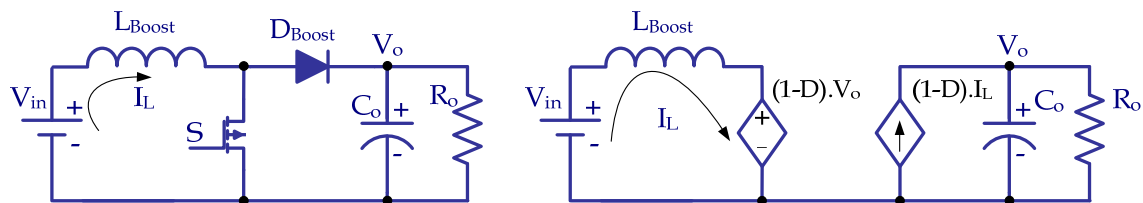


Figura 4.2 – Modelo por variáveis médias no controle do conversor boost através do autocontrole da corrente no indutor.

Considerando-se a frequência de comutação muito maior que a frequência da rede de alimentação e que o valor médio da corrente de entrada (I_{in}) é igual ao valor médio da corrente no indutor, ou seja:

$$I_{in} = I_L \quad (4.1)$$

Desta forma, a seguinte expressão é válida:

$$V_{in} = (1-D).V_o \cdot \left(\frac{I_{in}}{I_L} \right) \quad (4.2)$$

Assim, conclui-se que a relação entre a tensão de entrada com a corrente de entrada é dada por:

$$\frac{V_{in}}{I_{in}} = \frac{(1-D) \cdot V_o}{I_L} \quad (4.3)$$

Sob o ponto de vista da entrada da rede de alimentação, o conversor deve ser observado como uma carga linear, ou seja, simplesmente uma impedância fictícia, conforme exibido na Figura 4.3. Desta forma, a corrente de entrada é uma imagem da tensão de entrada, possibilitando a seguinte definição:

$$\frac{V_{in}}{I_{in}} = R_E \quad (4.4)$$

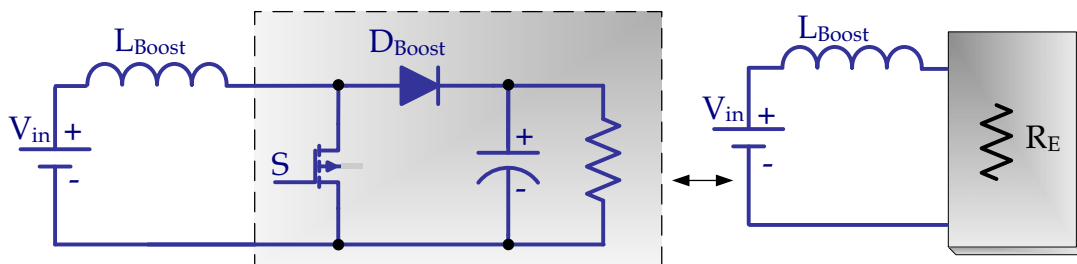


Figura 4.3 – Impedância fictícia.

Então, ao substituir (4.4) em (4.3), obtém-se o valor da impedância fictícia (R_E):

$$R_E = (1-D) \cdot \frac{V_o}{I_L} \quad (4.5)$$

Desta forma, a impedância fictícia leva em conta o ponto de operação do conversor, a tensão de saída do conversor e, além disso, a corrente no indutor boost.

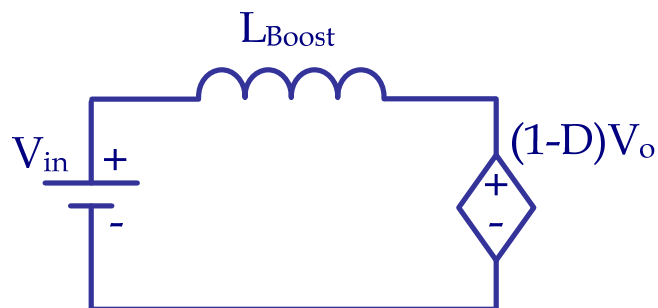


Figura 4.4 – Circuito Equivalente para a técnica do autocontrole da corrente.

Do circuito equivalente do conversor, apresentado na Figura 4.4, aplica-se a segunda lei de Kirchhoff, ou lei das malhas, determinando-se assim:

$$V_{in}(t) - v_L(t) - (1-D)V_o(t) = 0 \quad (4.6)$$

Substituindo (4.5) em (4.6) e aplicando a transformada de Laplace, tem-se a seguinte expressão:

$$V_{in}(s) = sL_{boost}I_L(s) + R_E I_L(s) \quad (4.7)$$

Manipulando adequadamente a expressão (4.7), determina-se a expressão que relaciona a corrente no indutor com a tensão de entrada do conversor, conforme:

$$\frac{I_L(s)}{V_{in}(s)} = \frac{1}{R_E} \cdot \frac{1}{1 + s \frac{L_{boost}}{R_E}} \quad (4.8)$$

A relação matemática (4.8) representa a função de transferência para o projeto do controle da corrente no indutor boost. Destaca-se que esta expressão é de primeira ordem cuja frequência do pólo é dada por:

$$f_{polo} = \frac{R_E}{2\pi L_{boost}} \quad (4.9)$$

O diagrama assintótico desta função de transferência está apresentado na Figura 4.5. Destaca-se que o sistema apresenta ganho linear e constante, até a frequência do pólo. Como a frequência do pólo é geralmente localizada na faixa de dezenas de quilohertz, o conversor pode operar em malha fechada com o comportamento de uma carga linear para o sistema elétrico, somente com a utilização de um controlador proporcional. A utilização do controlador proporcional tem o intuito de incrementar o ganho em faixa plana do sistema. Comparativamente com a técnica de controle por valores médios instantâneos, neste caso, a estrutura de controle é extremamente simples e de fácil implementação. Destaca-se que, para a técnica do autocontrole, não é necessário um sinal para a referência senoidal. Desta forma, a dinâmica do sistema é direta, seguindo o comportamento imposto pela tensão de entrada do conversor.

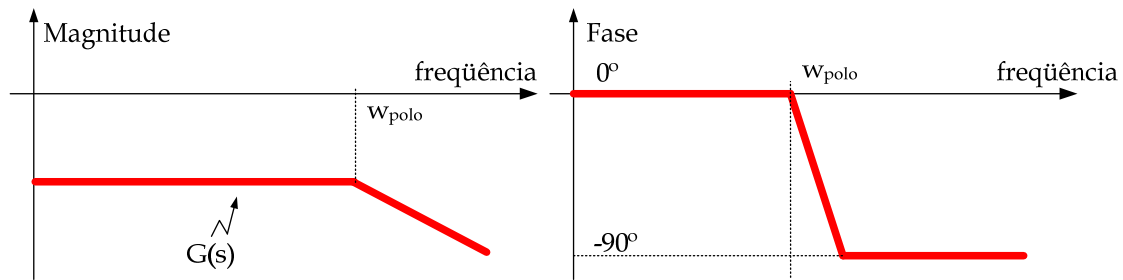


Figura 4.5 – Diagrama assintótico da função de transferência do autocontrole da corrente no indutor.

A representação através de diagrama de blocos da relação (4.8) é dada pela Figura 4.6. Destaca-se que esta representação é válida somente quando a tensão de saída V_o é considerada constante e isenta de ondulações [8].

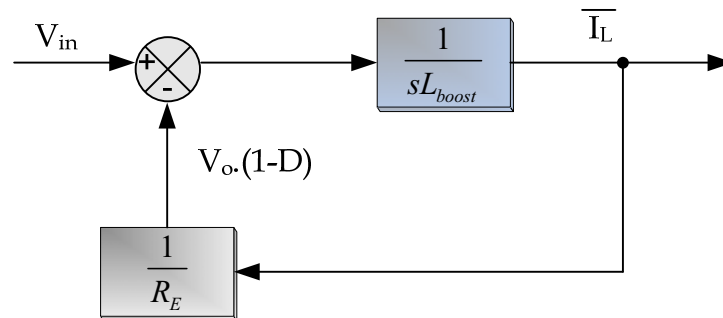


Figura 4.6 – Diagrama de blocos da função de transferência do autocontrole da corrente

Com o intuito de elucidar as expressões matemáticas citadas até então, é apresentado neste momento o procedimento de determinação da impedância fictícia, assim como da frequência do pólo, para as especificações de projeto, conforme a Tabela 4.1.

Tabela 4.1 – Requisitos de projeto para a técnica do autocontrole da corrente no indutor.

Potência Nominal	600 W
Tensão Eficaz de Entrada	220 V
Frequência de Comutação	50 kHz
Indutor Boost	2 mH
Capacitor de saída C_o	1000 μ F
Tensão Nominal de saída V_o	400 V

Conforme as especificações da Tabela 4.1, determina-se a impedância fictícia R_E :

$$R_E = \frac{V_{in}^2}{P} \rightarrow R_E = \frac{220^2}{600} \rightarrow R_E = 80,66 \, \Omega \quad (4.10)$$

A frequência do pólo é determinada por:

$$f_{polo} = \frac{R_E}{2\pi L_{boost}} \rightarrow f_{polo} = \frac{80,66}{2\pi \cdot 2 \times 10^{-3}} \rightarrow f_{polo} = 6,4 \, \text{kHz} \quad (4.11)$$

Com base nas especificações de projeto e da impedância fictícia, determina-se o diagrama de Bode de função de transferência do conversor boost controlado através de razão cíclica complementar, conforme Figura 4.7.

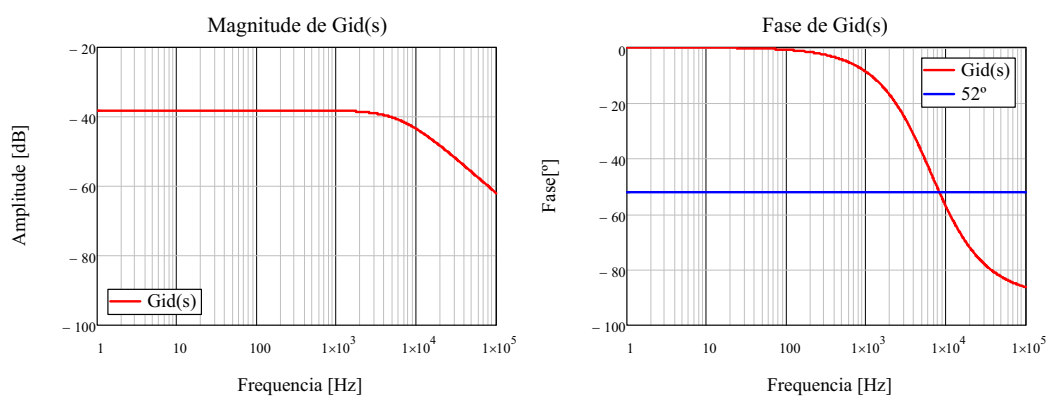


Figura 4.7 – Resposta em frequência da função de transferência do autocontrole.

Analisando-se a Figura 4.7, o comportamento do sistema é constante até a frequência do pólo, ou seja, até aproximadamente 6 kHz. Destaca-se que somente a utilização do controlador proporcional adequará o sistema para que a corrente possa apresentar formato senoidal e em fase com a tensão de alimentação. Em consequência da inserção do ganho do controlador, o conversor irá operar como uma carga linear ao sistema elétrico, e consolidando, assim, elevado fator de potência.

Exemplo de Projeto:

Com o intuito de demonstrar a relação direta desta técnica de controle e, além disso, comprovar que através de razão cíclica complementar é possível impor corrente senoidal na entrada do conversor, neste momento será apresentado um exemplo numérico para determinação de um ganho proporcional. É importante enfatizar que será determinado

somente o ganho proporcional para relacionar mutuamente a magnitude dos sinais pertinentes às variáveis de controle e modulação. Assim, a expressão (4.12) possibilita que a corrente no indutor boost tenha a magnitude compatível com os demais sinais de controle e modulação.

$$K_p = \frac{V_{srr}}{I_p \cdot K_{inst}} \quad (4.12)$$

Onde:

K_p → Controlador Proporcional

V_{srr} → Amplitude da portadora

K_{inst} → Ganho instrumentação da corrente

I_p → Valor de pico da corrente de entrada

Desta forma, a expressão (4.12) somente permite o equilíbrio entre a magnitude da corrente com a portadora triangular do modulador PWM. Para avaliar numericamente esta afirmação, serão consideradas as especificações da Tabela 4.1:

Assim, determinado o valor de pico da corrente de entrada do conversor:

$$I_p = \frac{2 \cdot P}{V_p} = \frac{2 \cdot 600}{220 \cdot \sqrt{2}} \approx 3,85 \text{ A} \quad (4.13)$$

E o ganho referente ao sistema de instrumentação é fixado, neste caso, em $K_{instr} = 0,025$. Portanto o ganho proporcional é dado por:

$$K_p = \frac{V_{srr}}{I_p \cdot K_{inst}} = \frac{1}{3,85 \cdot 0,025} \rightarrow K_p = 10 \quad (4.14)$$

A Figura 4.8 apresenta o circuito avaliado, através de simulação numérica, para demonstrar o princípio de funcionamento da técnica do autocontrole da corrente. Destaca-se que o ganho proporcional K_p foi projetado exclusivamente com o intuito de equilibrar a magnitude dos sinais.

A Figura 4.9, por sua vez, demonstra o resultado obtido, através de simulação, da corrente e tensão de entrada juntamente com a tensão de saída. Destaca-se que a corrente CA apresenta forma de onda idêntica à tensão de entrada do conversor, consolidando assim elevado fator de potência. Assim, através da determinação de somente do ganho

proporcional, foi possível escalonar adequadamente o sinal da corrente com o sinal da portadora triangular, resultando na sintetização da corrente CA análoga à tensão da rede de alimentação.

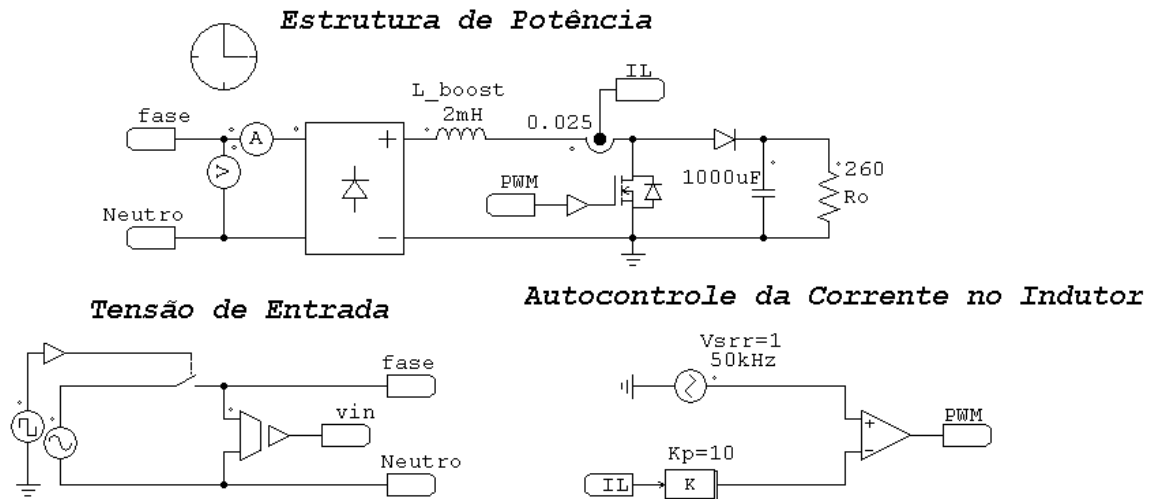


Figura 4.8 – Circuito para simulação da técnica do autocontrole da corrente no indutor.

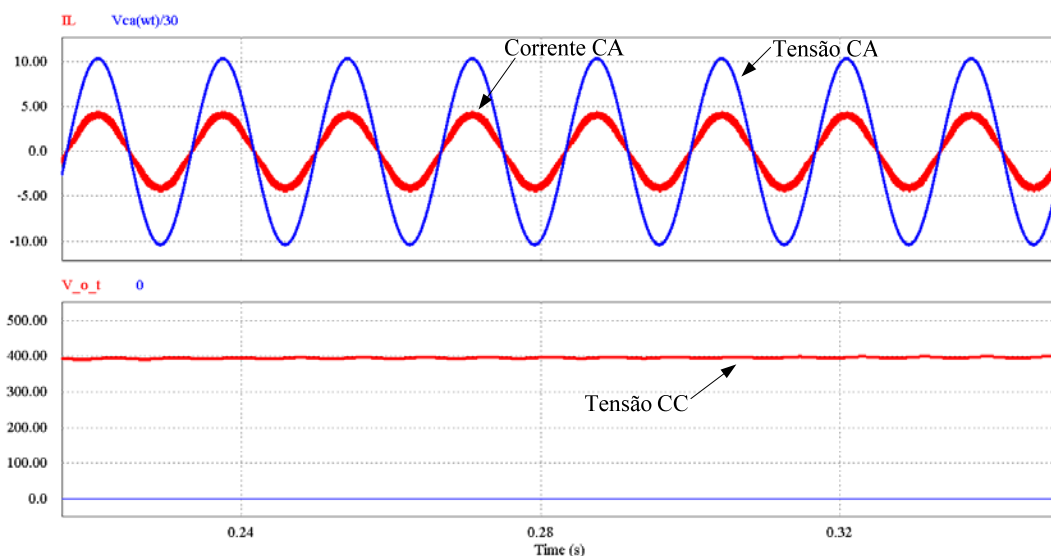


Figura 4.9 – Resultado de simulação para a técnica de autocontrole da corrente.

O espectro harmônico da corrente CA até a frequência de 3000 Hz é apresentado na Figura 4.10. Destaca-se que a corrente possui elevada amplitude na frequência fundamental de 60 Hz, conforme a imposição da tensão de entrada do conversor, não apresentando, assim, amplitude significativa para os componentes harmônicos indesejáveis.

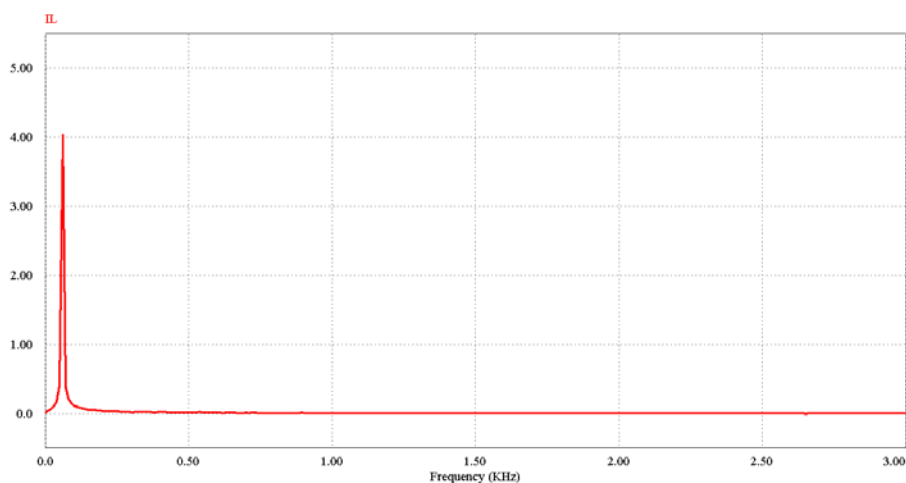


Figura 4.10 – Espectro harmônico da corrente no indutor empregando a técnica do autocontrole.

A técnica do autocontrole da corrente propicia que o conversor opere com uma carga linear ao sistema elétrico. Desta forma, a corrente que será drenada pelo retificador boost possuirá uma imagem da tensão de alimentação. Com o intuito de validar esta afirmação é apresentado na Figura 4.11, exemplo de simulação numérica, na situação hipotética que a tensão de entrada possui forma de onda triangular. O resultado obtido nesta situação é que a corrente apresentou o formato como uma imagem da tensão de alimentação, consolidando assim, a afirmação de que a técnica do autocontrole propicia que o conversor opere como uma carga linear ao sistema elétrico.

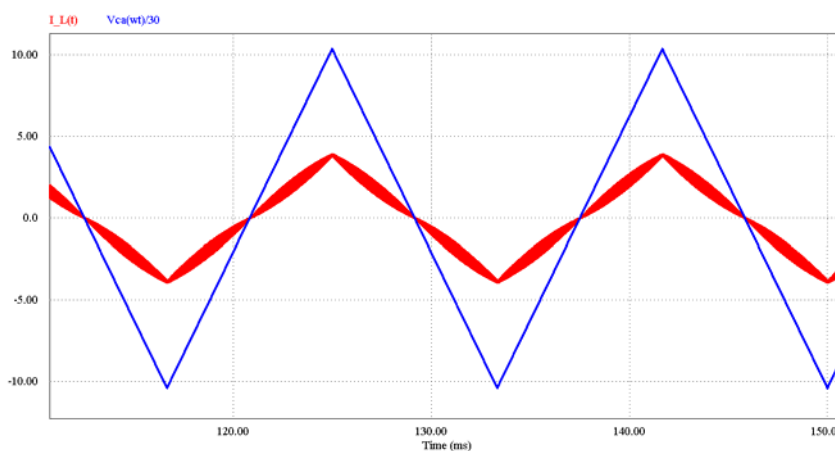


Figura 4.11 – Tensão e corrente de entrada para o conversor operando com a técnica do autocontrole da corrente, considerando a tensão com forma de onda triangular.

4.2.2 Projeto de controle discreto da malha de corrente

A função de transferência relacionada ao controle da corrente no indutor através da técnica do autocontrole já foi determinada anteriormente, no entanto neste momento, esta relação será reapresentada para facilitar o encadeamento lógico da metodologia proposta.

$$\frac{I_L(s)}{V_{in}(s)} = \frac{1}{R_E} \cdot \frac{1}{1 + s \frac{L_{boost}}{R_E}} \quad (4.15)$$

Aplicando o método de discretização por Tustin, relaciona-se a função de transferência no domínio da frequência, ou seja, no plano s, para o plano z diretamente. Assim sendo, a relação (4.15) fica representada por:

$$\frac{I_L(s)}{V_{in}(s)} = \frac{1}{R_E} \cdot \frac{1}{1 + \frac{2}{T_A} \cdot \frac{L_{boost}}{R_E} \cdot \frac{z-1}{z+1}} \quad (4.16)$$

$T_A \rightarrow$ Período de amostragem;

$R_E \rightarrow$ Impedância fictícia.

$L_{boost} \rightarrow$ Indutor boost;

É importante ressaltar que a resposta do sistema no tempo discreto é válida somente até a frequência de Nyquist, ou seja, até $T_A / 2$. Assim, para as mesmas especificações de projeto da Tabela 4.1, determina-se o diagrama de Bode discreto da função de transferência da planta (4.16), representado na Figura 4.12.

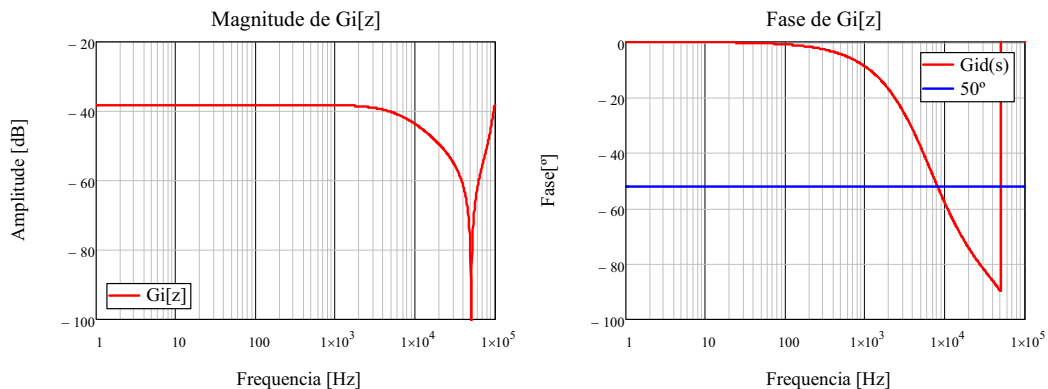


Figura 4.12 – Resposta em frequência da função de transferência no tempo discreto da técnica do autocontrole da corrente.

Agregando as implicações da implementação experimental, assim como as características intrínsecas dos controladores discretos (ZOH e quantizador), determina-se a função de transferência de malha aberta para o controle da corrente no indutor, conforme:

$$FTLA[z] = \frac{1}{R_E} \cdot \frac{1}{1 + \frac{2}{T_A} \cdot \frac{z-1}{z+1} \cdot \frac{L_{boost}}{R_E}} \cdot z^{-\frac{3}{2}} \cdot \frac{V_{CA.trans.MAX}}{I_{L.trans.MAX}} \cdot K_{p_auto} \quad (4.17)$$

A Figura 4.13 representa, através de diagrama de blocos, a função de transferência em malha aberta referente à expressão (4.17):

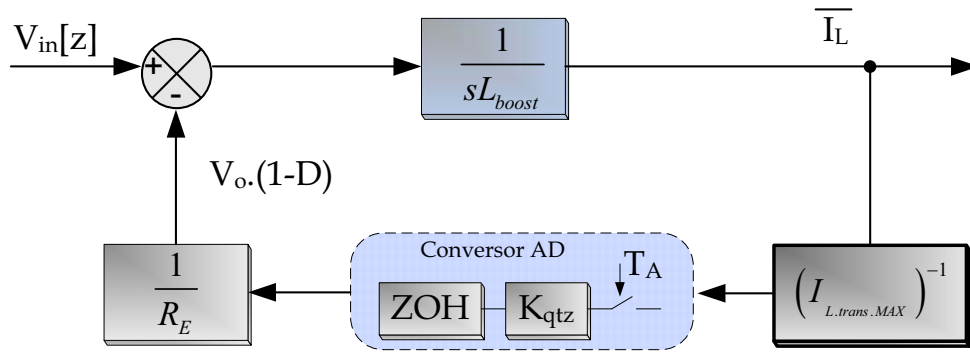


Figura 4.13 – Diagrama de blocos da função de transferência em malha aberta da técnica do autocontrole da corrente.

O ganho do controlador proporcional é definido quando a FTMA[z] é igualada a 1 e então isola-se K_{p_auto} , desta forma:

$$K_{p_auto} = \frac{1}{\frac{1}{R_E} \cdot \frac{1}{1 + \frac{2}{T_A} \cdot \left| \frac{e^{j \cdot 2\pi \cdot f_{POLO} \cdot T_A} - 1}{e^{j \cdot 2\pi \cdot f_{POLO} \cdot T_A} + 1} \right| \cdot \frac{L_{boost}}{R_E}} \cdot \left| e^{j \cdot 2\pi \cdot f_{POLO} \cdot T_A} \right|^{-\frac{3}{2}} \cdot \frac{V_{CA.trans.MAX}}{I_{L.trans.MAX}}} \quad (4.18)$$

Determinando:

$$K_{p_auto} = 10,15 \quad (4.19)$$

A Figura 4.14 apresenta o diagrama de Bode da planta relativa ao conversor, assim como da função de transferência em malha aberta, já empregando o controlador proporcional. Observa-se que o sistema projetado é naturalmente estável, necessitando

somente do controlador proporcional para elevação do ganho em faixa plana. É importante destacar que no diagrama da fase do sistema, na frequência de 50kHz, ocorre a frequência de Nyquist, desta forma, o sistema de projeto de controle não é mais válido [29]. As principais características do sistema projetado para o controle da corrente no indutor através da técnica do Autocontrole estão apresentadas na Tabela 4.2

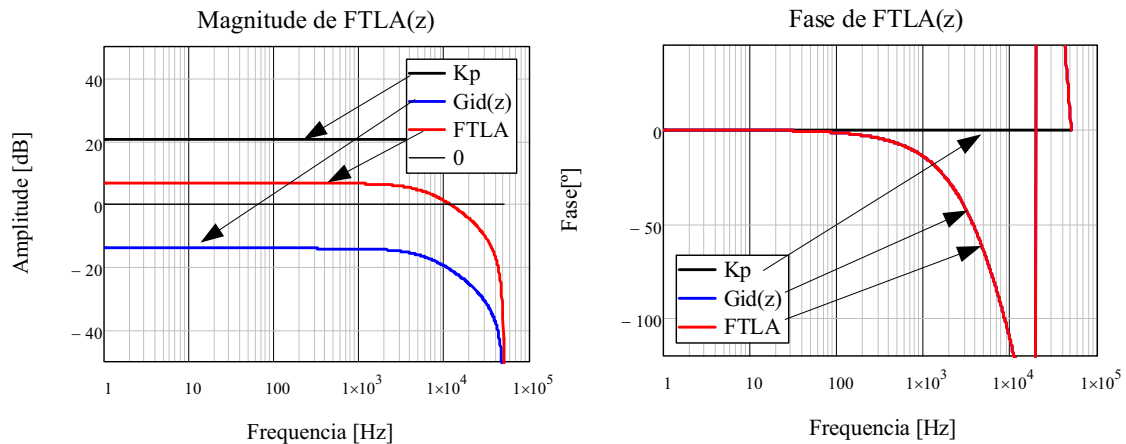


Figura 4.14 – Resposta em frequência da função de transferência em malha aberta para a técnica do autocontrole.

Tabela 4.2 – Características da malha de controle da corrente com controlador discreto.

Frequência de Cruzamento	10,78kHz
Margem de Fase	61°

A conversão do ganho do controlador para o formato de ponto fixo é semelhante ao procedimento descrito nos capítulos antecessores, sendo determinado da seguinte forma:

$$K_{p_auto} = 10,15 \rightarrow K_{15} = 10,15 \cdot 2^{15} \rightarrow K_{15} = 332595 \quad (4.20)$$

Como o valor resultante é maior que a excursão de 16 bits (-32768 até 32767) é preciso escalonar a constante com uma base numérica inferior. Neste caso, a base Q_{11} será empregada, pois $Q_{15} = Q_{11} \cdot Q_4$. Assim, a constante que será implementada no processador numérico, referente ao controlador proporcional da técnica do autocontrole da corrente, é:

$$K_{p_auto} = 10,15 \rightarrow K_n = \frac{10,15}{2^4} \cdot 2^{15} \rightarrow K_{11} = 20787 \quad (4.21)$$

4.2.3 Projeto de controle discreto da malha de tensão de saída

Empregando-se a técnica do autocontrole da corrente no indutor, a modulação do conversor é por razão cíclica complementar, ou seja, $(1-D)$ enquanto que para a técnica de valores médios instantâneos a modulação é por razão cíclica (D) . Assim, para o autocontrole da corrente, a resposta do controlador da malha de tensão é inversamente proporcional à magnitude da referência de corrente. Em [9, 30] é investigada a relação hiperbólica, assim como a relação inversamente proporcional da saída do controlador da malha de tensão com a corrente no indutor.

Contudo, neste momento é proposto o controle da tensão de saída do conversor semelhantemente ao procedimento empregado na técnica de controle por valores médios da corrente. Neste caso, a resposta do controlador da malha de tensão será somente escalonada de forma complementar, conforme a equação:

$$B_{\text{auto}}[k] = 32767 - B[k] \quad (4.22)$$

Onde:

$B[k] \rightarrow$ é a resposta do controlador PI da malha de tensão de saída;

$B_{\text{auto}}[k] \rightarrow$ sinal escalonado e resultante do controlador da malha de tensão.

Desta forma, a resposta do controlador da malha de tensão apresenta novamente a relação diretamente proporcional à magnitude da corrente no indutor. Com relação ao projeto do controlador PI, foi empregado o procedimento idêntico para a técnica de controle por valores médios instantâneos da corrente, conforme descrito no capítulo 2. Em função da estratégia de escalar o erro resultante do controlador da malha de tensão, a função de transferência que relaciona a tensão de saída com a corrente no indutor boost é idêntica para a técnica por valores médios instantâneos da corrente.

A Figura 4.15 apresenta a conexão do controlador da malha de tensão de saída, assim como o controlador proporcional da malha de corrente e o modulador PWM. É importante ressaltar que o sinal de saída do controlador da malha de tensão é inicialmente escalonado para posteriormente ser injetado no controlador de corrente.

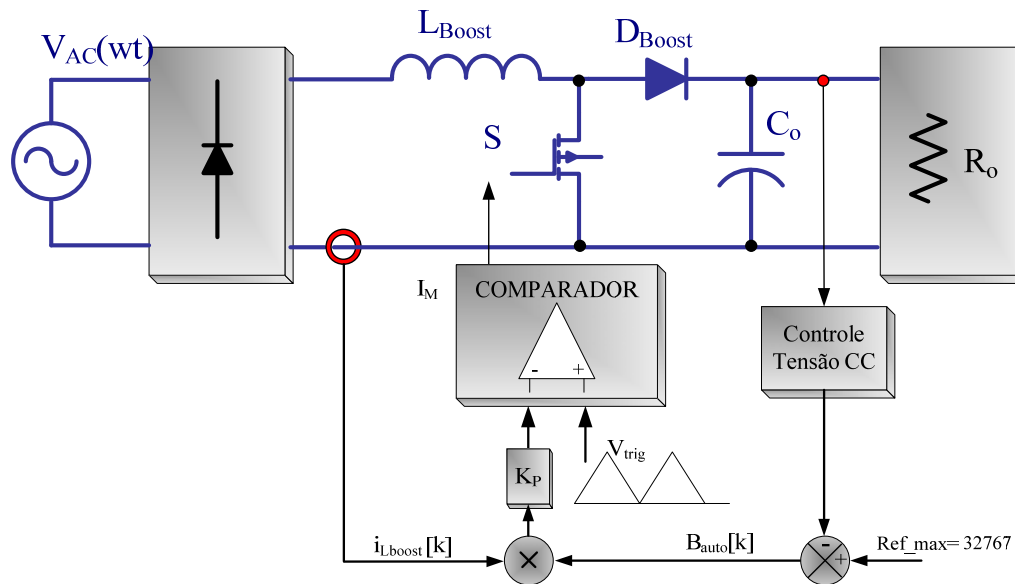


Figura 4.15 – Controle da tensão de saída através do autocontrole da corrente no indutor.

4.3 Descrição da operação do conversor boost sob interrupções instantâneas da tensão de alimentação com a técnica do autocontrole

A técnica do autocontrole da corrente no indutor apresenta uma dinâmica direta quando comparada com a técnica de controle por valores médios instantâneos da corrente. Esta dinâmica está associada com o controlador que é empregado em cada caso. O controlador PI, assim como avanço-atraso de fase, opera com informações do sistema antecessoras ao atual ciclo de comutação; desta forma, sempre há uma carga de erro associada. O controlador proporcional puro, por sua vez, apresenta uma dinâmica direta, sem a influência de ciclos anteriores.

Desta forma, quando o conversor boost opera através da técnica do autocontrole da corrente, sob interrupções instantâneas da tensão de alimentação, não ocorre o fenômeno de corrente transitória no retorno da energia, uma vez que não ocorre ação de saturação dos controladores. A Figura 4.16 apresenta os principais sinais, teóricos, vinculados à operação do conversor boost sob interrupção instantânea da tensão de alimentação, quando o retificador opera através da técnica do autocontrole da corrente.

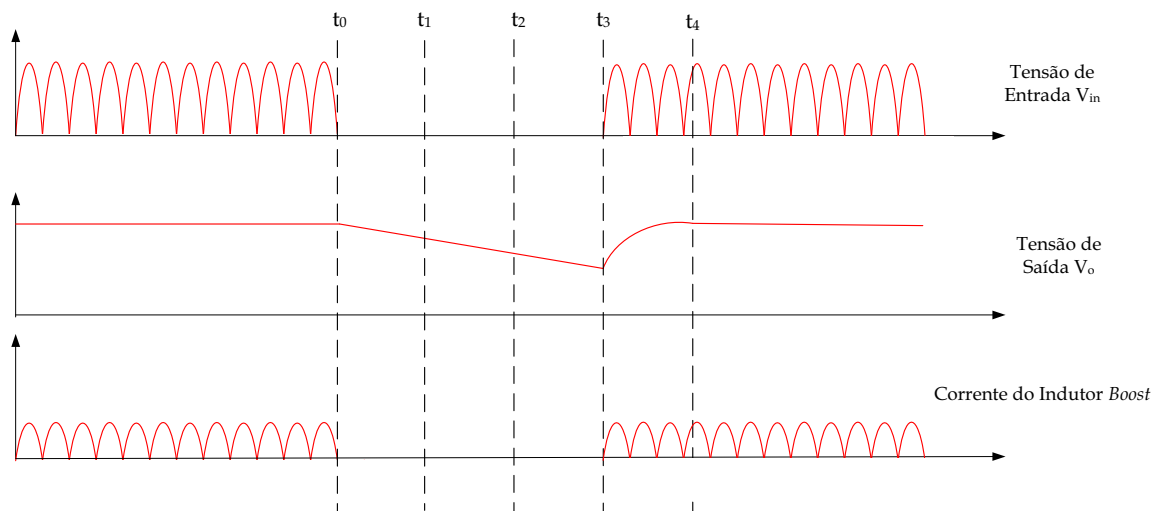


Figura 4.16 - Principais sinais vinculados ao controle do conversor, quando submetido à interrupção instantânea da tensão de alimentação, operando com o autocontrole.

Com o intuito de validar a metodologia de projeto do controlador da técnica do autocontrole da corrente, assim como demonstrar o comportamento do sistema sob interrupções instantâneas da tensão de alimentação, são apresentados alguns resultados de simulação. A Figura 4.17 apresenta os sinais de corrente e tensão de entrada para o intervalo de interrupção de 50 ms. Destaca-se que, após o retorno da energia, a corrente de entrada apresentou amplitude semelhante ao valor nominal de operação em plena carga. Mesmo que o intervalo de interrupção seja elevado quando comparado ao intervalo de *hold-up time* da fonte de alimentação, a técnica do autocontrole operou adequadamente quando submetido a este distúrbio.

No instante de retorno da energia, após a interrupção transitória, considerando-se que o conversor opera com a técnica de controle por valores médios instantâneos, pode ocorrer o fenômeno da saturação do indutor boost. Na técnica do autocontrole da corrente, por sua vez, este fenômeno não ocorre na mesma proporção, uma vez que a dinâmica do controlador proporcional impede a ação de saturação do controlador.

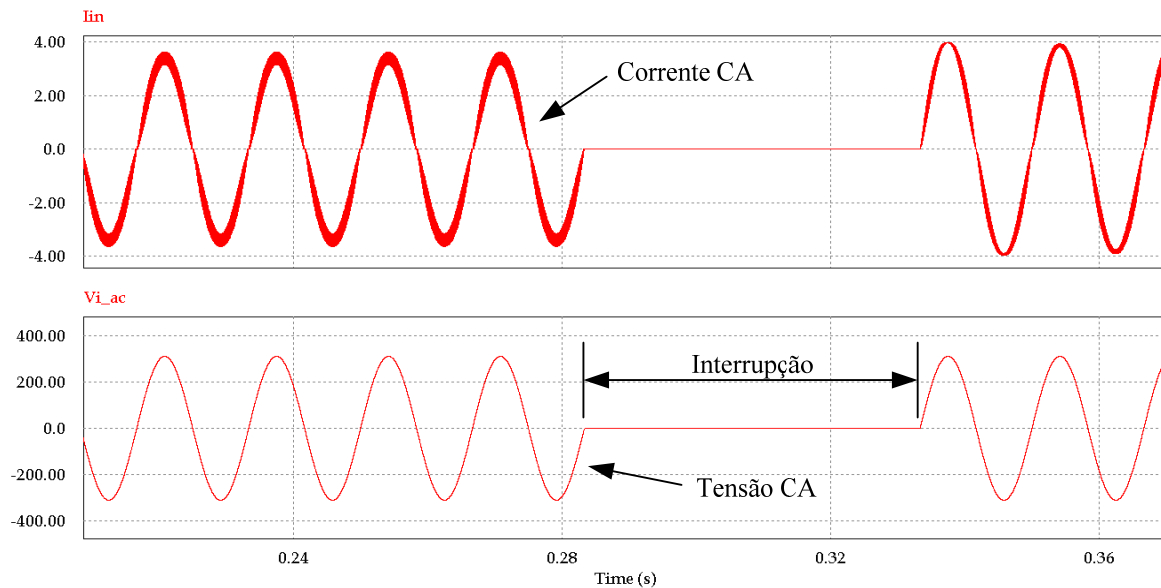


Figura 4.17 – Corrente e tensão de entrada do conversor operando com a técnica de autocontrole da corrente, para interrupção de 50 ms.

4.4 Conclusão

Este capítulo investigou a técnica do Autocontrole da corrente no indutor. O princípio de funcionamento desta técnica foi exibido, demonstrando que através da modulação adequada é possível que o retificador boost opere com o comportamento de uma carga linear, somente com o emprego do controlador proporcional. A metodologia de projeto de controle da corrente, empregando controle digital, foi elucidada. Posteriormente foi explanado o procedimento para o projeto da tensão de saída do conversor, quando a corrente no indutor está sendo controlada pela técnica do autocontrole.

Em função de que a técnica do autocontrole opere com razão cíclica complementar à resposta do controlador da malha de tensão é inversamente proporcional à amplitude da corrente no indutor. Contudo, neste trabalho, foi proposta uma estratégia para escalonar a saída do controlador da tensão de saída para que atuasse de forma linear e proporcional na corrente do indutor boost.

E, finalmente, foi investigado o comportamento do conversor submetido a interrupções instantâneas da tensão de alimentação quando operando através da técnica do autocontrole da corrente. Diferentemente da técnica por valores médios instantâneos da corrente no indutor, a técnica do autocontrole da corrente é naturalmente protegida contra o

distúrbio da interrupção instantânea da tensão de alimentação. A justificativa disso está relacionada ao controlador que é implementado em cada técnica de controle. O controlador proporcional não acumula erro proveniente de tempos antecessores ao tempo atual de correção. Desta forma, a cada ciclo de comutação a corrente é instantaneamente amostrada e corrigida. Para o controlador PI empregado na técnica de controle por valores médios sempre há a influência do erro no ciclo anterior.

Nos próximos capítulos, os resultados de simulação, assim como os resultados experimentais validarão a análise proposta neste capítulo. Desta forma, a operação do conversor empregando a técnica do autocontrole será comprovada tanto em regime permanente quanto em situações em que o conversor é submetido a interrupções instantâneas da tensão de alimentação. Destaca-se que a implementação desta técnica de controle será através de controle discreto, empregando neste caso um dispositivo FPGA.

5 ESTUDO DO DISPOSITIVO FPGA E CONVERSOR AD

5.1 Introdução

Este capítulo apresentará as principais informações relacionadas à utilização do dispositivo FPGA no controle discreto do conversor boost com elevado fator de potência. Destaca-se que através da utilização do FPGA foram implementadas as seguintes técnicas de controle discreto:

- Controle por valores médios instantâneos da corrente no indutor;
- Autocontrole da corrente no indutor.

É importante ressaltar que ambas as técnicas de controle foram implementadas com o intuito de investigar a influência dos distúrbios de interrupção instantânea da tensão de alimentação sob a operação do conversor.

Desta forma, este capítulo apresentará inicialmente o conceito, potencialidades e descrição da arquitetura interna do dispositivo FPGA. Com isto, é possível concluir que o controlador implementado em FPGA apresenta características peculiares de controle discreto, uma vez que é implementado através de hardware dedicado, diferentemente dos controladores discretos que são implementados com auxílio de processadores numéricos.

Posteriormente, serão apresentadas as atribuições do dispositivo no controle do retificador boost. Assim, será descrito sumariamente, o procedimento de leitura das grandezas elétricas pertinentes à execução da estratégia de controle do conversor. Em função do dispositivo FPGA não agregar em sua estrutura o periférico que execute a conversão entre sinais analógicos para sinais discretos, neste projeto foi empregado um conversor AD dedicado. O intuito deste capítulo é analisar as principais informações associadas ao controle discreto, sendo imprescindível que o conversor AD empregado também seja investigado.

Para que haja coerência lógica entre os diversos segmentos que compõem a estratégia de controle do conversor, é imprescindível a implementação de uma máquina de estados internamente ao dispositivo FPGA. Assim sendo, a constituição da máquina de estados síncrona implementada será descrita detalhadamente no decorrer deste capítulo. Resultados experimentais, com apresentação dos principais sinais de comunicação entre o

conversor AD e o FPGA, assim como os sinais de controle da máquina de estados, serão demonstrados ao final do capítulo, comprovando a metodologia proposta.

5.2 O dispositivo FPGA

O dispositivo FPGA (*Field Programmable Gate Array*) é um circuito integrado que pode ser configurado por software. Desta forma, é possível implementar circuitos digitais, tais como processadores numéricos, interfaces, controladores e decodificadores internamente em um único CI. Em função disto, o emprego de dispositivo de lógica programável no controle de conversores estáticos é muito interessante, possibilitando a implementação de circuitos de interface com periféricos digitais externos, processamento paralelo de rotinas lógicas, etc..

A arquitetura interna do dispositivo FPGA é composta por três conjuntos de elementos de configuração:

- Blocos de lógica configurável (CLB);
- Blocos de entrada e saída (IOB);
- Interconexão programável.

O bloco CLB (*Configuration Logical Blocks*) é constituído de vários circuitos lógicos idênticos, compostos por alguns flip-flop e elementos de lógica combinacional. Destaca-se que é através da interconexão destes blocos que é possível montar extensos e complexos circuitos lógicos. Portanto, realizando a associação destes blocos constrói-se a lógica que irá controlar o conversor boost.

O segundo bloco consiste de circuitos de interface entre as saídas dos blocos CLBs com o exterior do FPGA, chamados de IOBs (*Input Output Blocks*). Eles são constituídos por buffers bidirecionais com saída em alta-impedância. Através da programação adequada de um IOB, configura-se um pino do FPGA para funcionar como entrada, saída, bidirecional ou coletor-aberto.

E finalmente, o terceiro grupo é dado pelas interconexões programáveis. Os recursos de interconexões possuem trilhas para conectar as entradas e saídas dos CLBs e IOBs para as redes apropriadas. Geralmente, a configuração é estabelecida por programação interna das células de memória estática, que determinam funções lógicas e conexões internas implementadas no FPGA entre os CLBs e os IOBs. O processo de escolha das interconexões é chamado de roteamento.

A Figura 5.1 apresenta a arquitetura interna genérica de um dispositivo FPGA, sem a ação de roteamento do circuito lógico, enquanto na Figura 5.2 é apresentada a arquitetura após o processo de roteamento. É imprescindível afirmar que durante o projeto da lógica de controle do conversor, informações como a arquitetura não são relevantes no decorrer da execução do projeto. O software de compilação é responsável direto pela conexão, de forma eficiente e correta, dos blocos lógicos internos ao FPGA, sem que o usuário saiba o procedimento ou como os blocos foram rearranjados. Após a compilação do hardware, o software do compilador somente informa a porcentagem de elementos lógicos que foram empregados no projeto. Assim, ao término da compilação o FPGA é um CI que exercerá a atividade à qual o mesmo foi elaborado para desempenhar.

As informações relacionadas à arquitetura interna do dispositivo demonstram o princípio de funcionamento do FPGA, evidenciando que a lógica de controle do conversor, mesmo possuindo característica de controle discreto, apresenta também propriedades peculiares, uma vez que o controlador é implementado em hardware. Destaca-se que a principal característica de controladores discretos implementados através de FPGA é a capacidade de implementação de fragmentos da lei de controle em paralelo, fator que maximiza a resposta dinâmica do sistema em malha fechada.

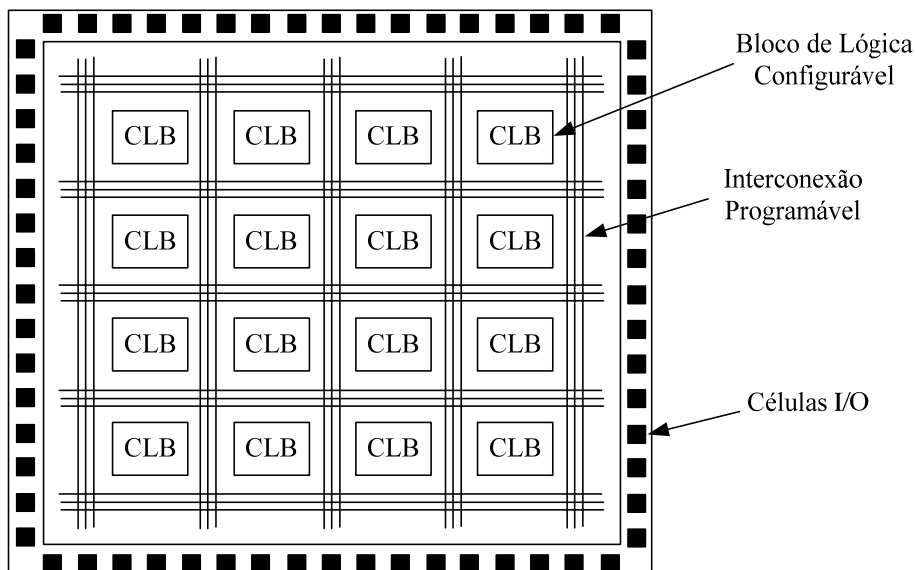


Figura 5.1 – Arquitetura genérica de um dispositivo FPGA.

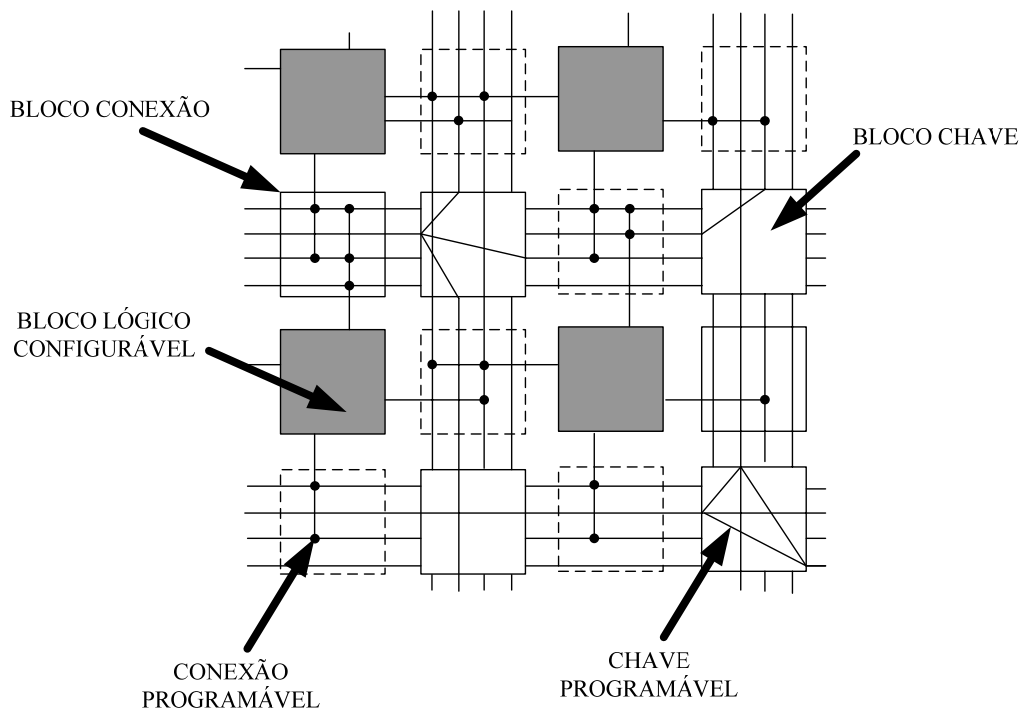


Figura 5.2 – Arquitetura interna de um dispositivo FPGA após o roteamento.

Com relação ao procedimento de criação e programação do dispositivo FPGA destacam-se as linguagens de descrição de hardware e também diagramas de circuitos lógicos. No desenvolvimento deste trabalho, foi adotada a metodologia de criação de hardware no FPGA através de diagramas de circuitos lógicos em função da simplicidade de compreensão e exemplificação propiciada.

Na sequência deste capítulo, serão apresentadas as atribuições do dispositivo FPGA no controle do conversor boost. Desta forma, será demonstrado como as variáveis pertinentes ao controle são monitoradas e como a lei de controle é manipulada através do hardware que é implementado internamente ao FPGA.

5.3 Atribuições no controle do retificador boost

O dispositivo FPGA possibilita o controle do retificador boost com elevado fator de potência. A gerência e controle do conversor AD, assim como a determinação do tempo de condução do interruptor do conversor, são de responsabilidade do FPGA.

A Figura 5.3 apresenta como as variáveis instantâneas de corrente no indutor, tensão de entrada e tensão de saída do conversor, são amostradas antes de serem disponibilizadas para a lei de controle interna ao FPGA. Desta forma, demonstra-se a

localização do dispositivo FPGA no controle do conversor e, além disso, apresentam-se também os circuitos auxiliares que compõem o sistema de instrumentação e aquisição de dados. O conversor AD, empregado neste projeto, é de 14 bits; desta forma os dados transmitidos ao FPGA possuem magnitude máxima de $2^{14} = 16384$, ou na faixa de -8192 até 8191 .

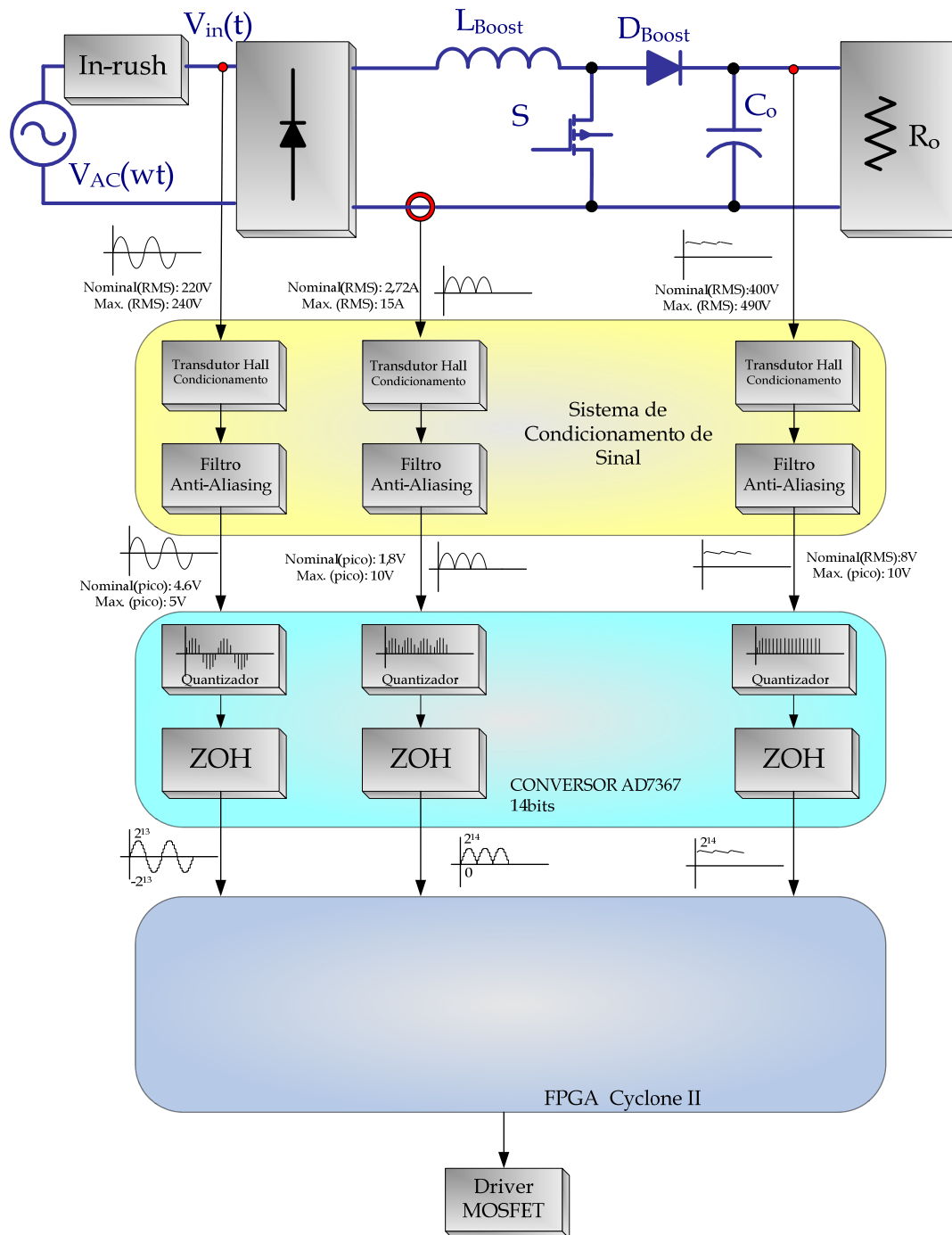


Figura 5.3 – Sistema de controle discreto do retificador boost, com auxílio do FPGA.

As principais vantagens do emprego do dispositivo FPGA no controle de conversores estáticos de potência estão relacionadas com o aumento da performance dinâmica dos controladores em malha fechada. A execução de operações matemáticas em paralelo, assim como, sistema de interface com transmissão e recepção de dados operando independentemente evidencia as potencialidades dos dispositivos FPGA.

Através de diagrama de blocos, é demonstrado o procedimento de implementação da técnica de controle por valores médios instantâneos, tanto para dispositivo FPGA quanto processador numérico. Assim, é possível comparar as características peculiares de cada dispositivo. A Figura 5.4 apresenta o diagrama de blocos da estratégia de controle por valores médios que é implementada em um processador numérico (DSP). Deste modo, observa-se o encadeamento sistemático de execução desta rotina matemática, pois as operações são executadas individualmente em sequência serial.

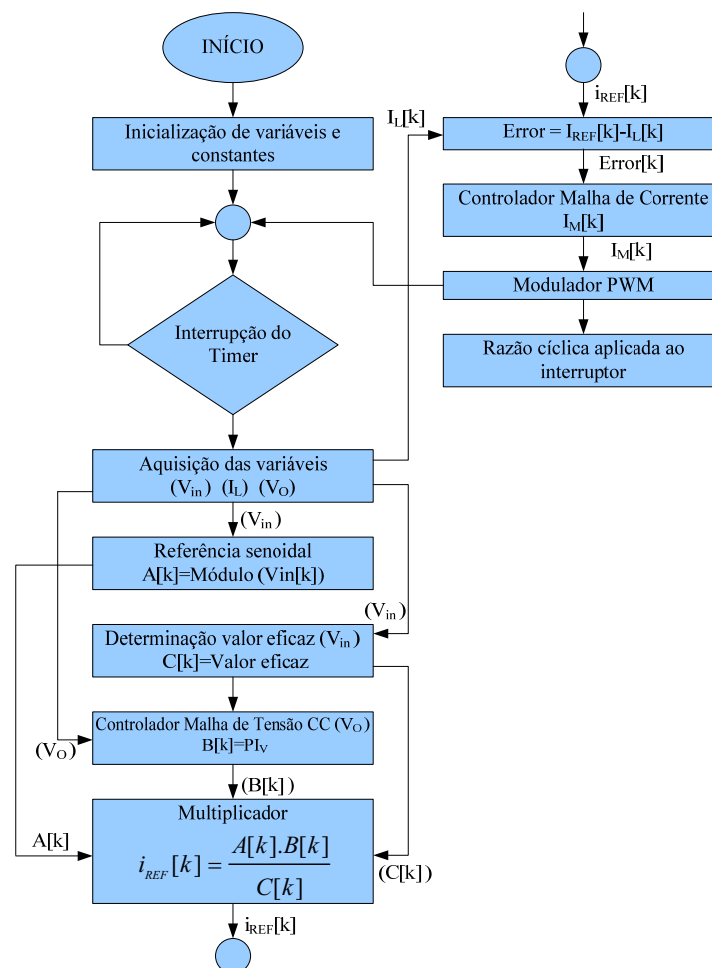


Figura 5.4 - Diagrama de blocos da técnica de controle em processador numérico.

A Figura 5.5, por sua vez, demonstra a implementação da técnica de controle por valores médios no FPGA. Observa-se que os controladores da malha de tensão de saída, controlador *feedforward*, assim como a determinação do módulo da tensão de entrada, operam independentemente e em paralelo. O resultado de cada controlador determina o sinal de referência para o controlador de corrente.

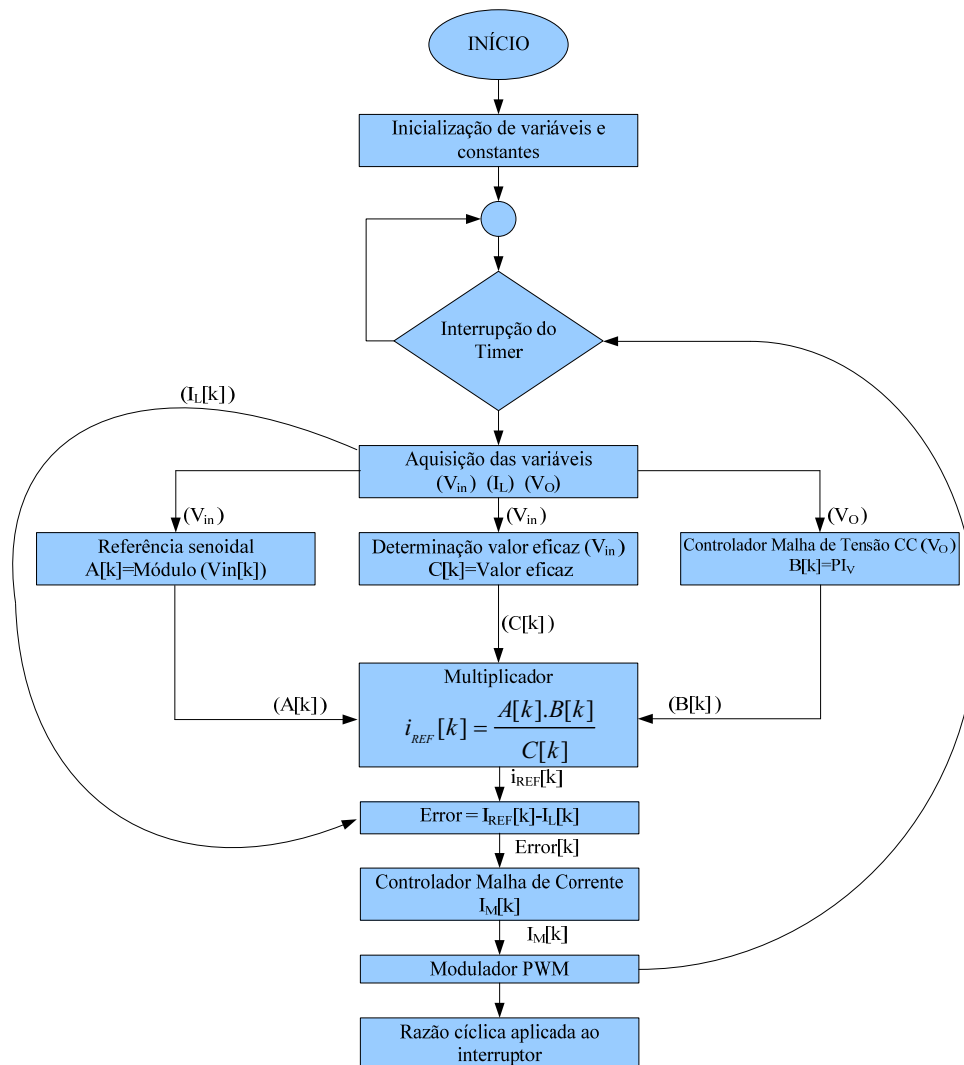


Figura 5.5 – Diagrama de blocos da técnica por valores médios instantâneos da corrente implementada em FPGA.

Outro aspecto imprescindível a ser analisado na comparação entre DSP e FPGA é o sistema de conversão das variáveis analógico-digital. Em processadores numéricos, geralmente, o ADC possui canais multiplexados. Desta forma, as variáveis amostradas e quantizadas não são de instantes de tempo simultâneos. Além disso, há a limitação com o

clock do processador na implementação de estratégias de múltiplas amostragens. No dispositivo FPGA tais inconvenientes podem ser facilmente solucionados pois diversos canais AD podem operar de forma independente e em paralelo. Além disso, não há limitação entre a frequência de amostragem e frequência de comutação no modulador PWM. Desta forma, analisando-se comparativamente ambos os dispositivos, e também os métodos de implementação das estratégias de controle, conclui-se que as potencialidades do FPGA determinam eficientemente a maximização da performance dinâmica do sistema de controle.

5.4 Conversor analógico-digital AD7367

O kit de desenvolvimento FPGA DE2 2C35F672C6 não dispõe de hardware específico para conversão de sinais analógicos para digitais, ou seja, conversor AD dedicado. Desta forma, no desenvolvimento deste trabalho, foi empregado o dispositivo AD7367 da *Analog Device* como conversor AD. As principais características deste componente são:

- Taxa máxima de conversão de 1MSPS;
- Resolução de 14 bits;
- Comunicação SPI;
- 2 *sample-and-hold* internos e independentes dispostos em 2 canais multiplexados para cada *sample-and-hold*;
- Tensão de entrada (± 5 V, ± 10 V ou 0 V até 10 V);

A Figura 5.6 apresenta o diagrama interno do conversor AD7367. Assim, é possível observar a arquitetura interna do dispositivo, destacando a presença de 2 *sample-and-hold* internos. Em consequência disso, cada *sample-and-hold* possui o sistema de comunicação SPI dedicada, possibilitando a operação independente e em paralelo de cada canal.

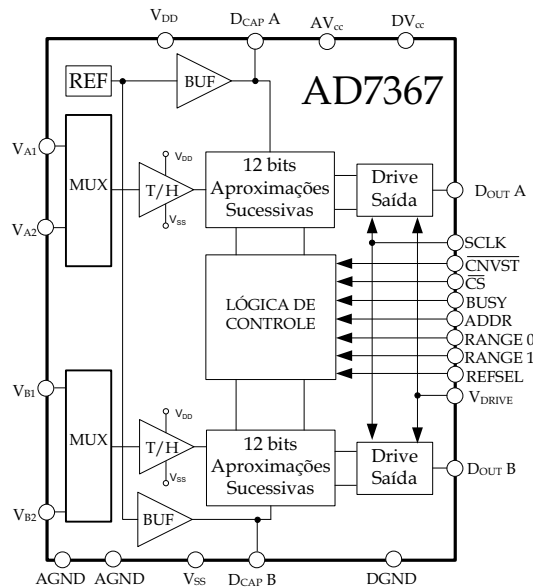


Figura 5.6 – Diagrama interno do conversor AD7367.

Há diversas e diferentes técnicas que realizam a conversão de sinais analógicos para dados digitais, sendo que cada técnica apresenta peculiaridades específicas. A técnica por aproximações sucessivas, mesmo sendo uma das mais simples, apresenta uma resposta satisfatória para a função que o AD7367 desempenhará no decorrer deste projeto.

Após a conversão da grandeza analógica para valores discretos, é necessária a transmissão destes dados para o FPGA. O conversor AD7367 emprega a transmissão serial dos dados, ou seja, SPI (*Serial Peripheral Interface*). O diagrama presente na Figura 5.7 exhibe a sequência dos sinais que possibilitam a transmissão correta dos dados.

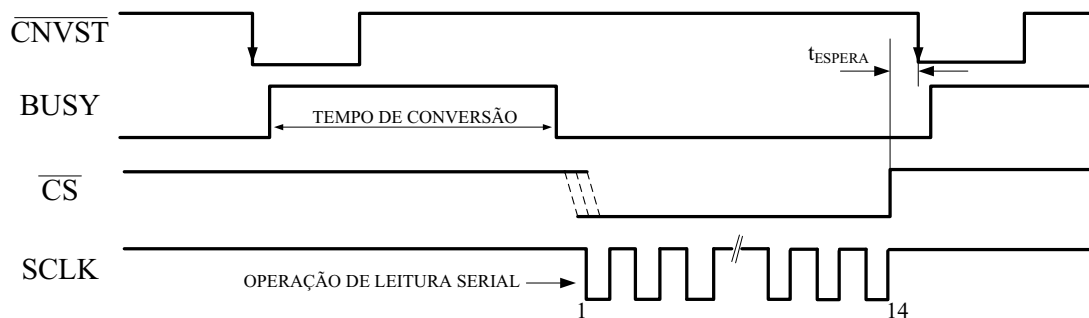


Figura 5.7 – Sinais vinculados a transmissão SPI entre o conversor AD e o FPGA.

A conversão do sinal analógico para digital se inicia a partir da borda de descida do sinal *cnvst*. Então, o conversor AD sinaliza o período de conversão através do sinal *BUSY*.

Quando o sinal *BUSY* volta para o nível lógico zero, os dados estão prontos para serem transmitidos, sendo que o bit mais significativo do resultado já está disponível na saída. Em seguida, o conversor AD utiliza o sinal de *clock* fornecido pelo dispositivo mestre (FPGA) para transmitir os 14 bits de dados, deslocando-os na borda de descida do *clock*, enquanto o mestre os lê entre a borda de subida e de descida.

5.5 Descrição da máquina de estados síncrona

A máquina de estados implementada internamente ao FPGA possibilita que a estratégia de controle seja executada coerentemente. Desta forma, há uma sequência lógica entre amostragem das variáveis pertinentes aos compensadores, execução da lei de controle e, finalmente, atuação do respectivo esforço de controle através de modulação PWM. Em função disso, a estratégia de operação do conversor pode ser dividida nos seguintes blocos:

- Comunicação SPI;
- Controladores PI;
- Modulador PWM.

O bloco denominado comunicação SPI, descreve todo o protocolo de interface entre o FPGA e o conversor AD. Os controladores PI, por sua vez, são as respectivas equações diferenças que determinam a ação de controle para operação do conversor. E, finalmente, o modulador PWM, que representa o meio pela qual a ação de controle é aplicada ao conversor.

A construção destes blocos é a partir de portas lógicas comuns, flip-flops e *Megafunctions* da Altera. As *Megafunctions* são blocos de grande utilidade na síntese de sistemas digitais que foram elaborados pela Altera de forma parametrizável, ou seja, o bloco possui uma funcionalidade que pode ser estendida para atender aos parâmetros do projeto do usuário, como número de bits, portas necessárias de entrada e saída, dentre outras configurações.

A Figura 5.8 exibe o diagrama de blocos teórico que representa a máquina de estados síncrona, juntamente com uma linha de tempo. Assim sendo, pode-se observar que as três aquisições e sistema de comunicação acontecem simultaneamente, ou seja, operam em paralelo. Após a aquisição dos dados, são executados os controladores. Primeiramente o controlador da malha de tensão de saída e posteriormente o compensador da corrente no

indutor. Com o término da execução da lei de controle, o sinal é disponibilizado ao modulador PWM para a determinação do tempo de condução do interruptor.

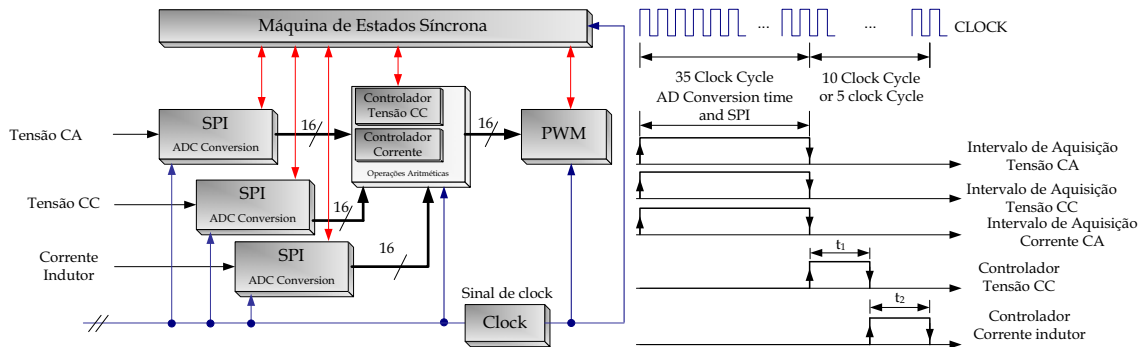


Figura 5.8 – Diagrama da máquina de estados síncrona implementada no FPGA.

A razão pela escolha da máquina de estados que necessita do sinal de *clock* para a operação (síncrona) é em função da base de tempo fixa, fator preponderante no intertravamento dos diversos segmentos que compõem a estrutura lógica.

A seguir, será apresentada sumariamente a arquitetura interna de cada bloco que compõe a complexa estrutura lógica da máquina de estados síncrona, ou seja, comunicação SPI, controladores PI e modulador PWM.

5.5.1 Comunicação SPI

A comunicação SPI (*Serial Peripheral Interface*) é o método empregado para a transmissão dos dados provenientes do conversor AD para o FPGA. Em função da potencialidade do dispositivo FPGA, neste projeto foram implementados 3 canais de comunicação SPI independentes operando em paralelo. Assim, há um canal SPI para cada conversor AD, ou seja, as três variáveis analógicas do conversor são amostradas no mesmo instante de tempo.

O FPGA atuará como mestre da comunicação, fornecendo os sinais de *clock* e a requisição de conversão *cnvst*, enquanto o sinal de controle enviado pelo conversor AD é o sinal de *busy*. A estrutura do bloco de recepção SPI pode ser dividida em duas partes: uma para geração dos sinais de controle e temporização e outra para a recepção dos dados, conforme mostrado na Figura 5.9.

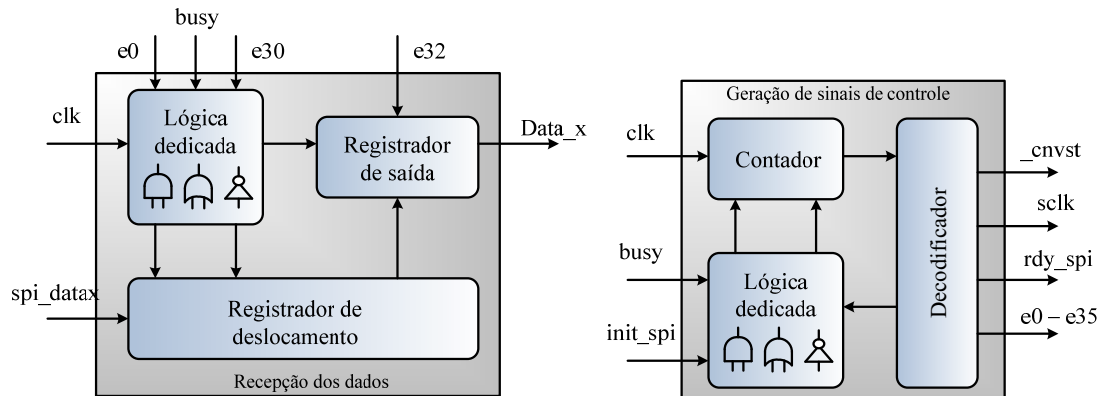


Figura 5.9 – Diagrama de blocos teórico da comunicação SPI.

Geração dos sinais de controle da comunicação SPI

O bloco de geração dos sinais de controle da comunicação SPI é composto basicamente de um contador e um decodificador. O contador possui entradas de habilitação de contagem, *clock* e um reset síncrono. Conectada à entrada de habilitação de contagem, há uma lógica criada para que haja estados de espera, como por exemplo, enquanto o sinal *busy* está em nível lógico alto respeitando as seguintes expressões lógicas:

$$cnt_en = \overline{(busy \otimes e1_spi)} \otimes \overline{(e35_spi \otimes Q_{FFD})} \quad (5.1)$$

$$Q_{FFD} = FFD(clr = init_spi / ena = e34_spi / clock = \overline{clk} / D = 1) \quad (5.2)$$

Em (5.1), a variável Q_{FFD} representa a saída Q do flip-flop D, demonstrado em (5.2) com as respectivas variáveis de entrada. A estrutura lógica implementada no software *Quartus II* pode ser vista na Figura 5.10.

A saída deste contador está ligada diretamente à entrada de um decodificador que gerará um sinal para cada nível da contagem ou para cada estado do sistema. Por sua vez, na saída do decodificador há uma lógica dedicada a cada um dos estados para que haja geração de estados de espera e de outros sinais, como o *clock* para comunicação SPI (*sclk*). A estrutura lógica que representa o decodificador da comunicação SPI está apresentada na Figura 5.11. Assim, demonstra-se o estado $e0_spi$, responsável pela geração do pulso de início de conversão, *cnvst*, o estado $e1_spi$, que desabilita o contador enquanto o sinal *busy* está em nível lógico alto. Os estados de $e2_spi$ a $e28_spi$ (apenas os pares) são utilizados

para a geração do *clock* para a comunicação SPI, através de uma porta lógica OU. Os estados subsequentes são responsáveis pelo armazenamento das variáveis nos registradores de saída e a geração do sinal de saída *rdy_spi*, que indica o fim da comunicação e a disponibilidade de novos dados.

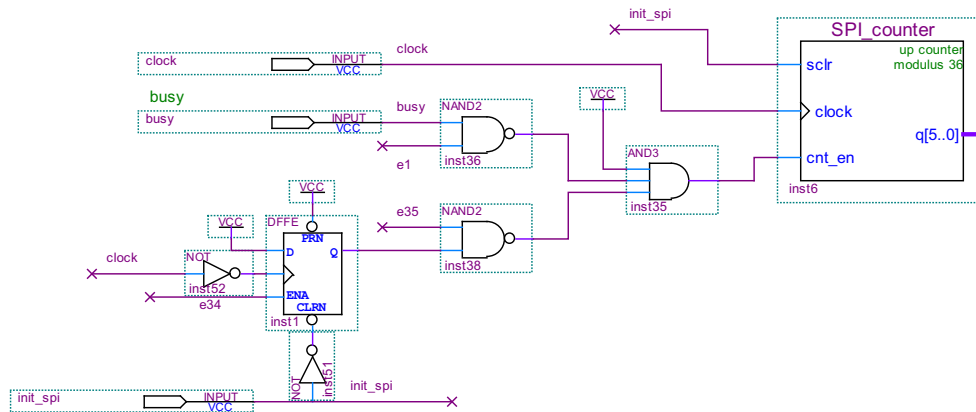


Figura 5.10 - Lógica de habilitação de contagem

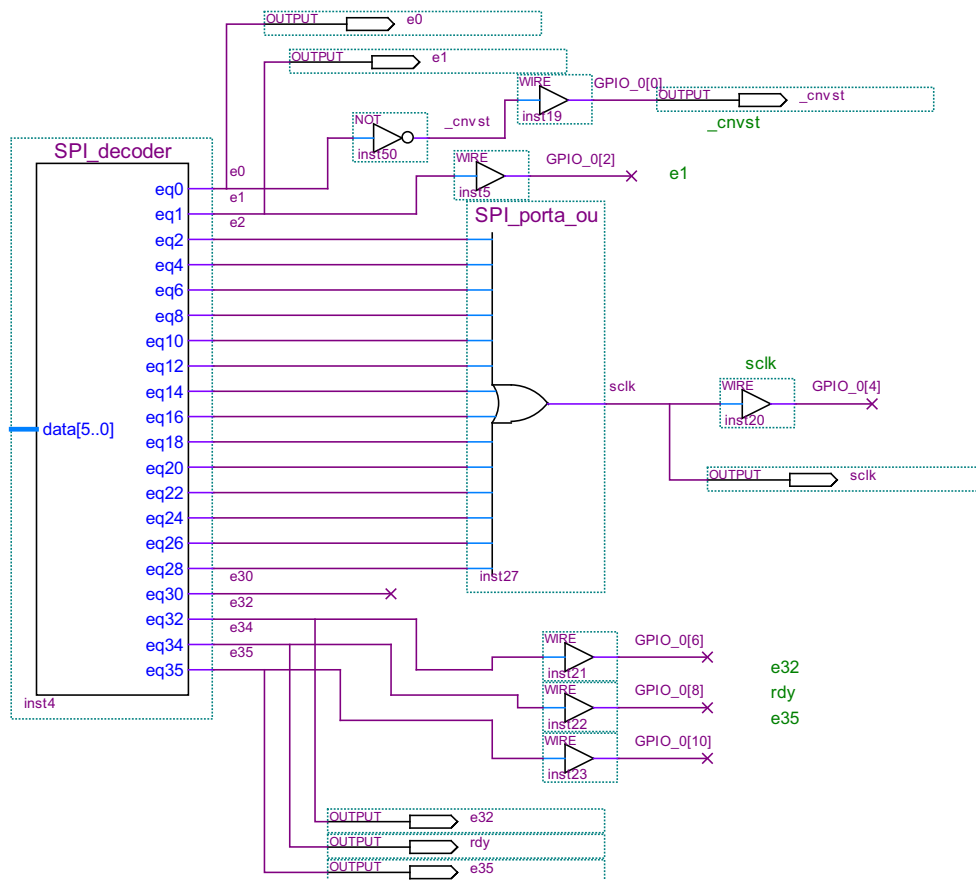


Figura 5.11 - Decodificador para geração dos sinais para cada estado.

Bloco de recepção dos dados SPI

A recepção dos dados transmitidos por SPI é realizada utilizando-se, neste caso, três registradores de deslocamento sincronizados com o sistema. Estes registradores são habilitados no momento em que o sinal *busy* vai ao nível lógico zero e posteriormente são desabilitados quando o número de pulsos de *clock* atinge 14. O sinal de habilitação *enable* é gerado pela lógica mostrada na Figura 5.12 e também pela expressão:

$$enable = Q_{FFT} = FFT(ena = (\overline{busy} \otimes e1_spi) \oplus (e30_spi) / clock = clk / T = 1) \quad (5.3)$$

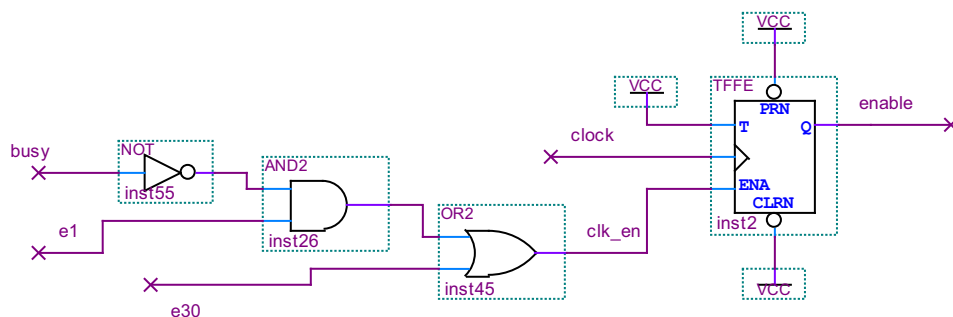


Figura 5.12 - Lógica para geração do sinal de enable para os registradores de deslocamento.

A estrutura dos registradores de deslocamento foi projetada de forma que o deslocamento dos dados ocorre no meio do nível lógico alto do sinal *sclk*, garantindo que os dados estarão válidos durante a recepção. Os dados do conversor AD são deslocados nas bordas de descida do sinal de clock *sclk*. Quando a recepção é finalizada, são concatenados aos 14 bits recebidos dois bits menos significativos iguais a zero e, então, este valor é armazenado nos registradores de saída através do estado *e32*. Estas operações são realizadas pelo diagrama mostrado na Figura 5.13.

O sistema de comunicação SPI implementado deve obedecer às restrições da comunicação com o conversor AD. Um diagrama completo da operação do bloco de comunicação SPI está apresentado na Figura 5.14. Observa-se que o tempo total para a comunicação é igual a 35 vezes o período do *clock* utilizado mais o tempo de conversão, representado pelo nível lógico alto do sinal *busy*.

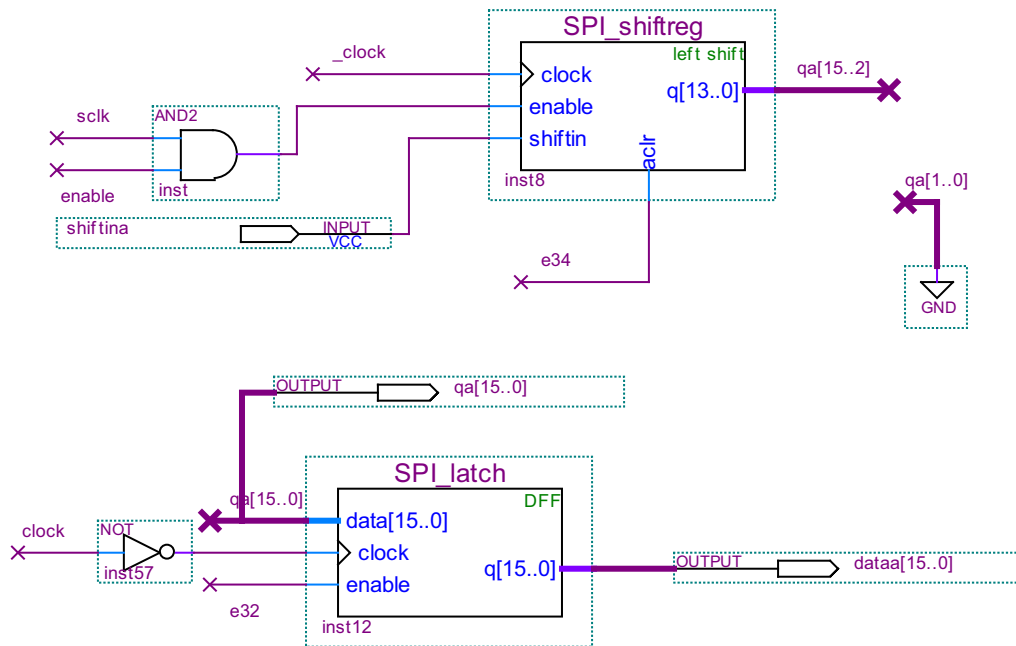


Figura 5.13 - Registrador de deslocamento e registrador de saída.

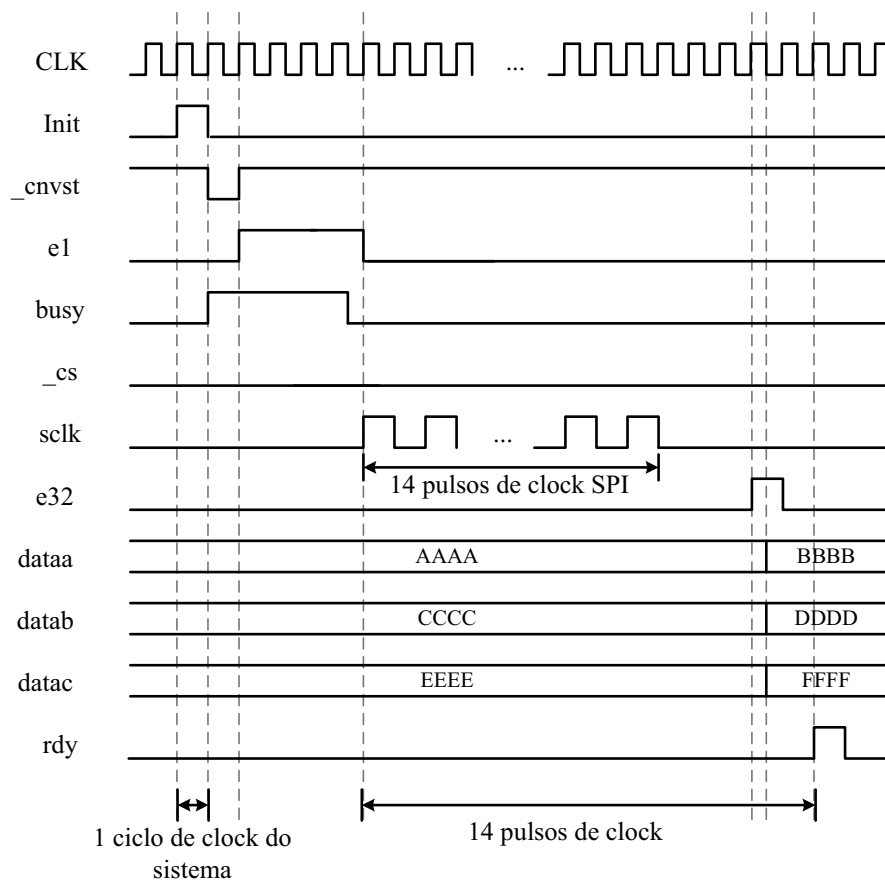


Figura 5.14 – Linha de tempo relacionando os sinais da comunicação SPI.

5.5.2 Controlador PI

O controlador PI é empregado como controlador da malha de corrente no indutor, assim como no controle da tensão na saída do conversor. A equação a diferenças que representa este controlador é dada por:

$$u[k] = u[k-1] + A.error[k] - B.error[k-1] \quad (5.4)$$

O valor dos coeficientes A e B foram definidos no capítulo de projeto dos controladores. A representação teórica da equação a diferenças, através de diagrama de blocos, deste controlador é apresentada na Figura 5.15. Destaca-se a presença dos elementos de limitação numérica na base de 16 bits.

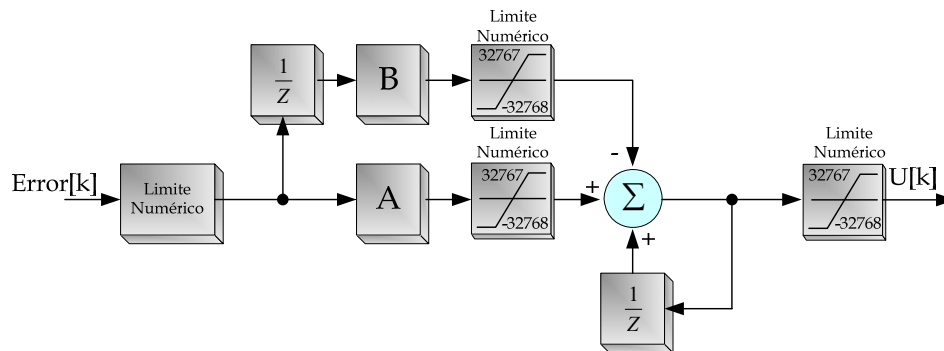


Figura 5.15 – Diagrama de blocos teórico de controlador PI discreto.

A Figura 5.16, por sua vez, apresenta o diagrama de blocos do controlador PI que será implementado internamente ao FPGA. O controlador PI pode ser dividido em várias partes sendo estas a multiplicação dos erros pelos ganhos A e B, a soma dos erros escalonados com a saída anterior, compondo o valor de saída do instante atual, e a máquina de estados, responsável pela temporização das operações do PI.

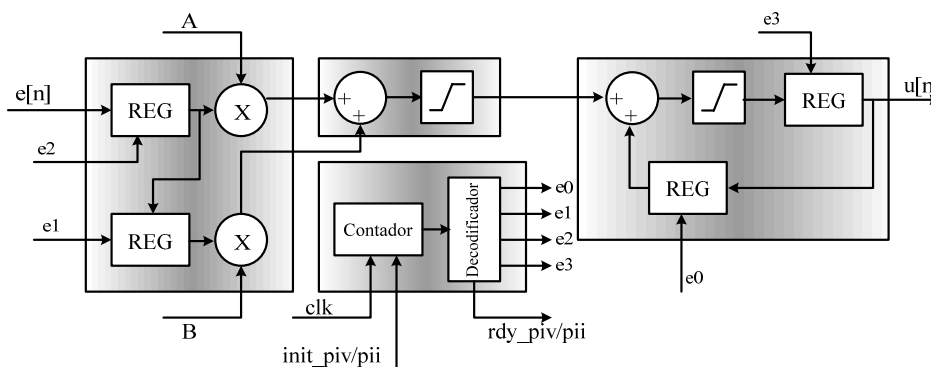


Figura 5.16 – Diagrama de blocos do controlador PI implementado no FPGA.

Na Figura 5.17 pode-se observar a estrutura da máquina de estados interna do controlador PI, sendo composta de um contador seguida de um decodificador, que gera um sinal diferente para cada um dos diferentes estados, conforme o valor de entrada. O funcionamento é baseado em cinco estados, que são:

- Armazenamento da saída anterior;
- Armazenamento do erro anterior;
- Atualização do valor do erro atual;
- Atualização do valor de saída atual;
- Espera.

Quando o contador recebe o sinal de reset, exibido no exterior como *init_pi*, seu valor de contagem vai à zero, ficando habilitado para contar novamente, utilizando o sinal de clock para incrementar até o quinto estado.

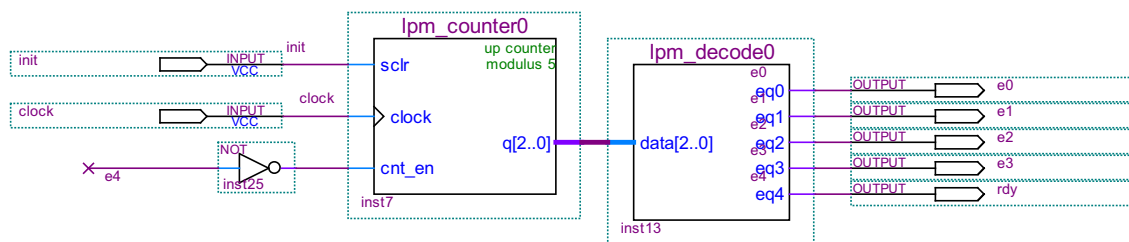


Figura 5.17 - Máquina de estados interna do controlador PI.

A sequência de estados corresponde a:

- e0_pi: armazena saída anterior;
- e1_pi: armazena erro anterior;
- e2_pi: atualiza entrada atual;
- e3_pi: atualiza saída atual;
- e4/rdy_pi: estado de espera.

É importante destacar que estes estados são apenas da máquina de estados do controlador PI, e não possuem ligações com o exterior do bloco. A Figura 5.18 apresenta o primeiro estágio do controlador PI, no qual se encontram os registradores de armazenamento do erro atual e anterior. O registrador de erro atual é ativado pelo sinal *e2_pi* e o de erro anterior pelo sinal *e1_pi*. Assim, como a saída do erro atual está ligada à entrada do registrador de erro anterior, fica assegurado que o valor de erro anterior é armazenado no respectivo registrador. As saídas destes registradores estão ligadas cada

uma a um multiplicador, que as multiplica pelas constantes de entrada A e B. O formato numérico do erro e das constantes é Q15, sendo que a saída representa os 16 bits mais significativos do resultado da multiplicação, sendo um valor também no formato Q15.

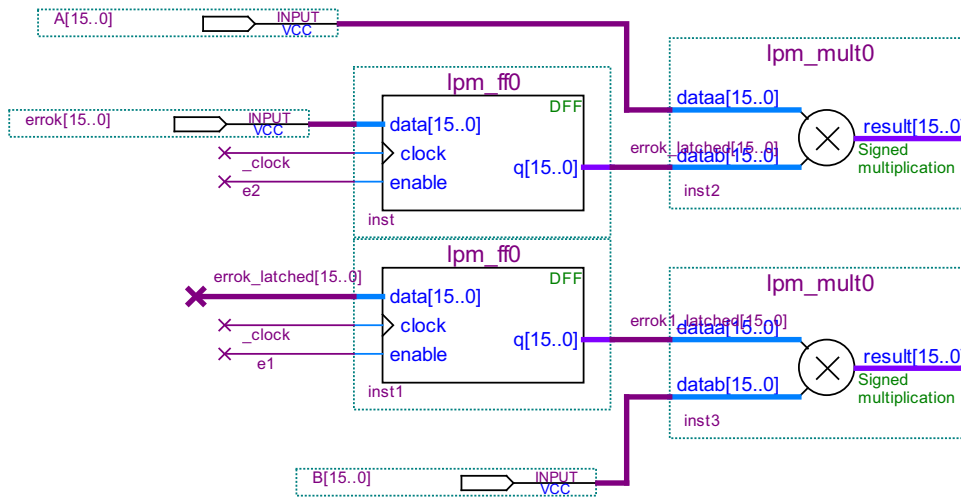


Figura 5.18 - Estágio de multiplicação pelas constantes A e B.

As saídas dos estágios de multiplicação devem ser somadas à saída do instante anterior do PI. Esta soma é feita em duas partes. Primeiro, somam-se as saídas dos multiplicadores, seguida de saturação, em caso de *overflow*, conforme a Figura 5.19. Em seguida, a saída do registrador que guarda a saída anterior, ativado pelo sinal *e0_pi*, é somada ao resultado da soma anterior, seguido de saturação para prevenir *overflow*, como mostrado na Figura 5.20. A saída atual é então armazenada no respectivo registrador, controlado pelo sinal *e3_pi* proveniente da máquina de estados do PI.

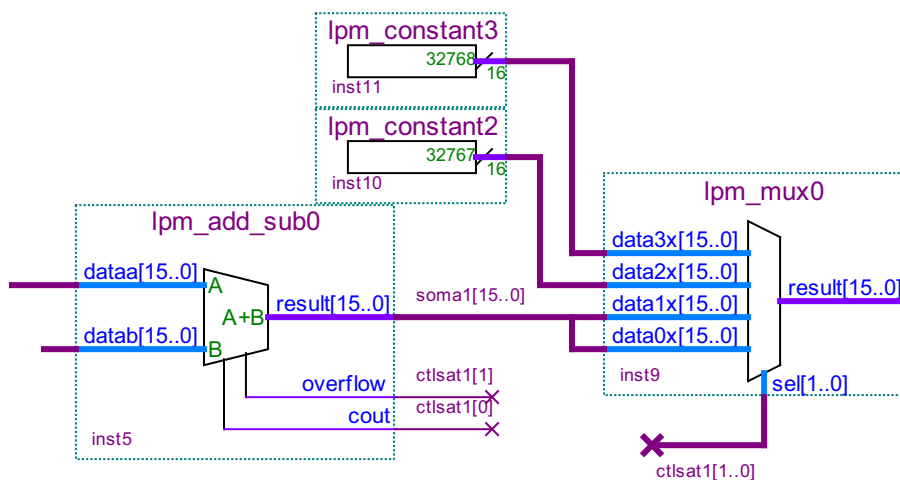


Figura 5.19 - Primeiro estágio de soma e saturação.

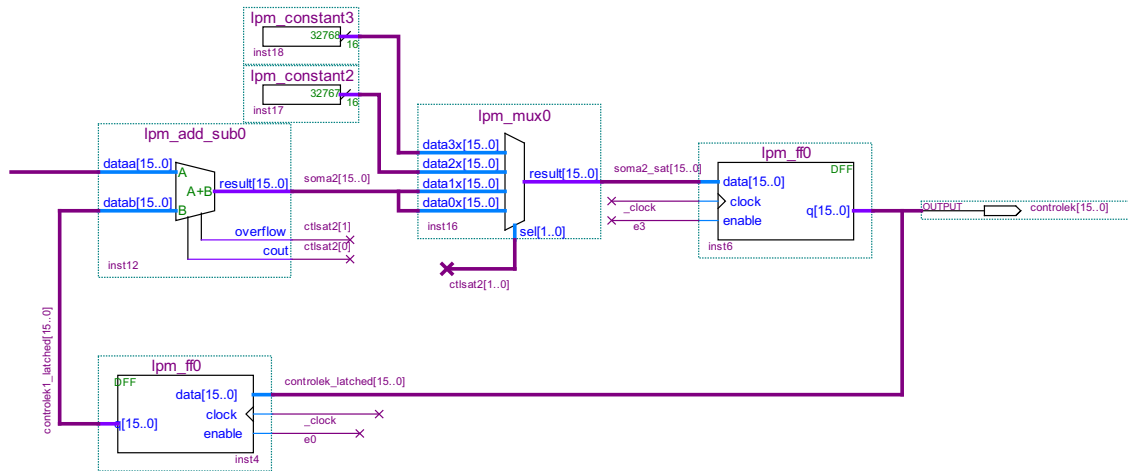


Figura 5.20 - Segundo estágio de soma e saturação, com armazenamento da saída anterior e da saída atual.

É importante enfatizar que, em todas as multiplicações, apenas os 16 bits mais significativos são utilizados, caracterizando a saída em Q15. A sequência de atualização dos valores, comandada pela máquina de estados do PI, é ilustrada na Figura 5.21.

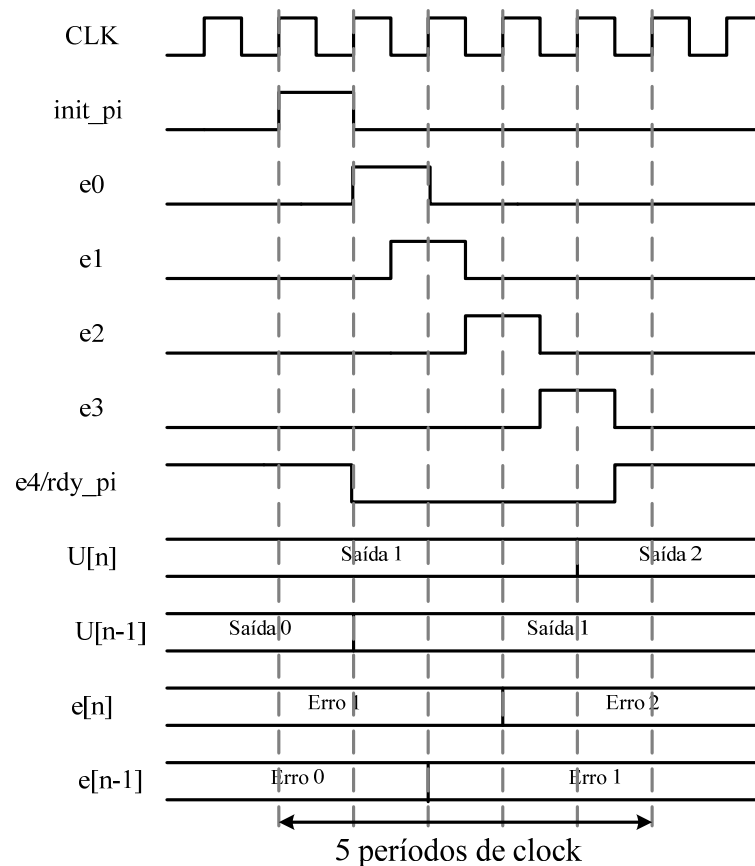


Figura 5.21 - Diagrama de temporização do bloco de controle PI.

A visão geral do controle da tensão na saída do conversor boost é dada pelos blocos apresentados na Figura 5.22, ilustrando o valor constante da referência, o cálculo do erro e o controlador PI.

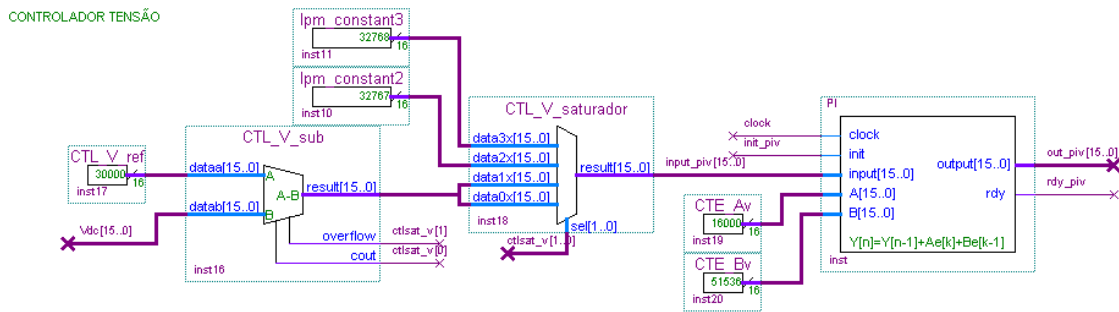


Figura 5.22 - Bloco de controle de tensão, com referência, cálculo de erro e cálculo do sinal de controle

5.5.3 Modulador PWM digital

A Figura 5.23 apresenta o diagrama teórico do modulador PWM digital (DPWM). Destaca-se que o sinal da portadora apresenta forma de onda triangular com limitação numérica de ponto fixo. Assim sendo, o sinal apresenta um formato “escada” em sua envoltória devido à resolução numérica vinculada ao modulador PWM digital.

Outro aspecto que deve ser enfatizado neste instante é a operação da frequência de amostragem como o dobro da frequência de atualização do modulador PWM. Esta característica determina a minimização do efeito computacional na dinâmica da lei de controle [1, 26], implicação nociva e intrínseca de sistemas de controle digital.

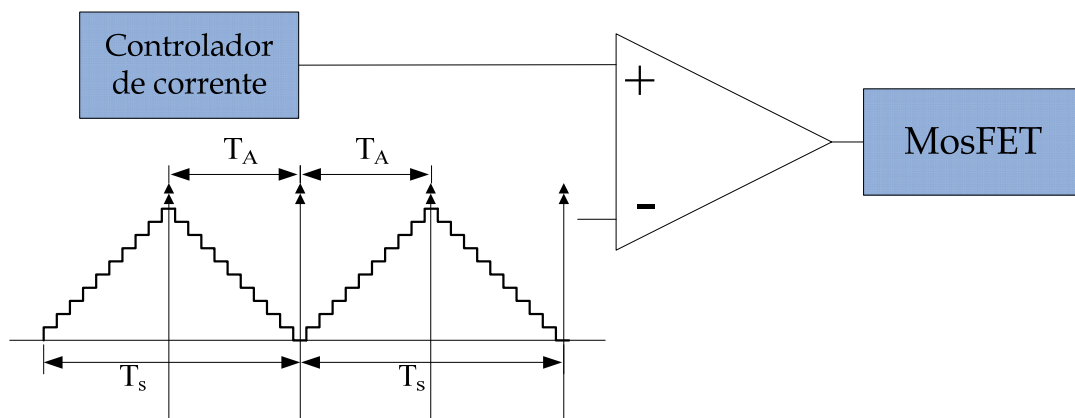


Figura 5.23 – Diagrama de blocos teórico do modulador PWM digital.

O periférico do modulador PWM, geralmente, já está implementado no interior do processador DSP. Assim para a realização da modulação de um sinal, é só realizar a atualização de um registrador do processador ao final das rotinas matemáticas relativas aos controladores. No entanto, para o dispositivo FPGA não há um periférico otimizado internamente para efetivar esta função. Desta forma, foi proposto um circuito lógico para realização do modulador PWM através de componentes lógicos básicos, contadores e registradores de deslocamento. A estrutura lógica proposta pode ser dividida em dois estágios, um para escalonamento do sinal modulante e outro para a efetiva modulação do sinal. O esquema de blocos do modulador é mostrado na Figura 5.24.

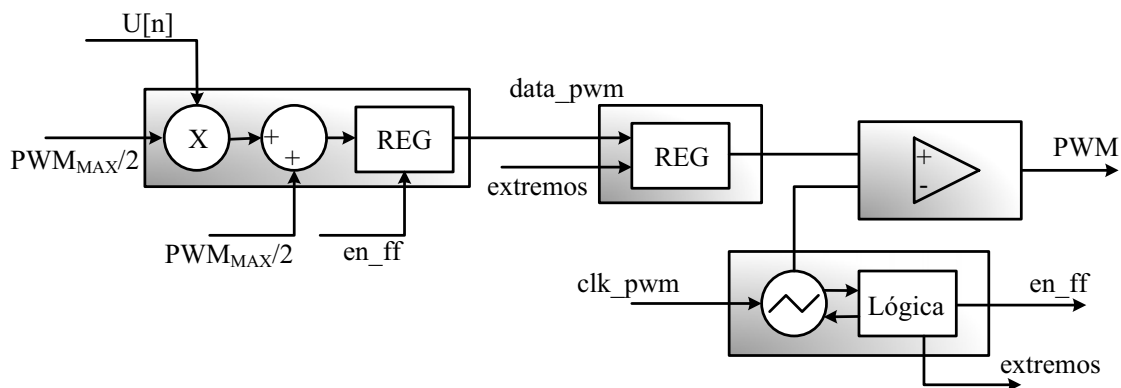


Figura 5.24 - Blocos esquemáticos do modulador PWM.

O sinal proveniente do controlador digital é um sinal cujos valores máximos e mínimos estão dentro do intervalo de uma variável de ponto fixo no formato Q15. Isto significa que o sinal varia de -32768 a 32767. Para que este sinal seja corretamente modulado, é necessário que a excursão máxima deste seja igual ou menor que a excursão máxima da portadora. Assim, é necessário escalonar o sinal de modo que este seja sempre positivo e limitado. Para isso, adiciona-se um pré-processamento antes do modulador propriamente dito, composto de um multiplicador, um somador e um registrador, conforme mostrado na Figura 5.25. O multiplicador e o somador têm a função de reproduzir a expressão:

$$pwm[k] = \frac{u_I[k] \cdot PWM_{MAX}}{2^{16}} + \frac{PWM_{MAX}}{2} \quad (5.5)$$

Onde PWM_{MAX} é o valor de pico da portadora, $u_l[k]$ é o sinal de saída do controlador no instante n , e $pwm[k]$ é o valor do sinal a ser modulado no instante k . Desta forma, garante-se que as condições para a correta modulação sejam cumpridas

ADEQUAÇÃO AO PWM

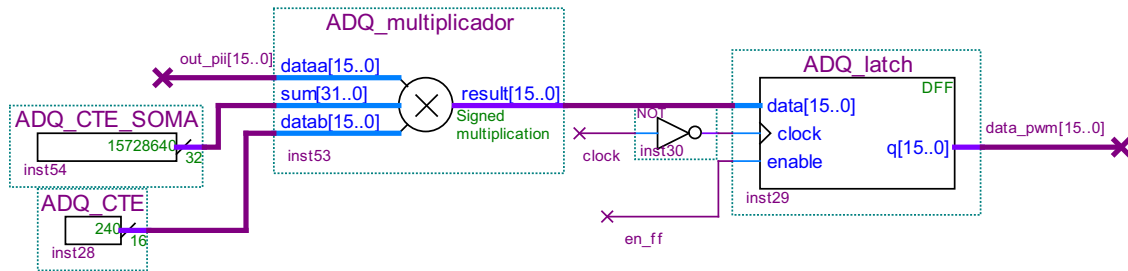


Figura 5.25 - Etapa de pré-processamento do sinal modulante.

A etapa de modulação é composta basicamente por uma comparação entre o sinal modulante e a portadora. Para isso, é necessário se ter um gerador de sinal de portadora e um comparador.

Para a geração do sinal de portadora triangular, é necessário se configurar um contador em modo de contagem de subida e descida. A frequência do sinal da portadora é dada pela frequência de *clock* utilizado neste contador dividido pelo dobro do valor máximo da portadora, PWM_{MAX} . Como a frequência de comutação, ou seja, frequência do sinal da portadora é de 50 kHz, a utilização de um sinal de *clock* do contador de 80 MHz limita o valor máximo de portadora a 800. A identificação do topo e da base da portadora triangular é feita por meio de uma lógica com comparadores, mostrada na Figura 5.26, que alterna o sinal de *up/down* do contador conforme os valores atingidos. Este mesmo sinal é invertido e utilizado para atualização do sinal modulante. A equação lógica dos sinais que descrevem a geração do sinal de *up/down* esta representada em:

$$extremos = \min_{PORTADORA} \oplus \max_{PORTADORA} \quad (5.6)$$

$$en_ff = \overline{extremos} \quad (5.7)$$

$$updown = Q_{FFT} = FFT(clock = \overline{clk_pwm} / T = 1 / ena = extremos) \quad (5.8)$$

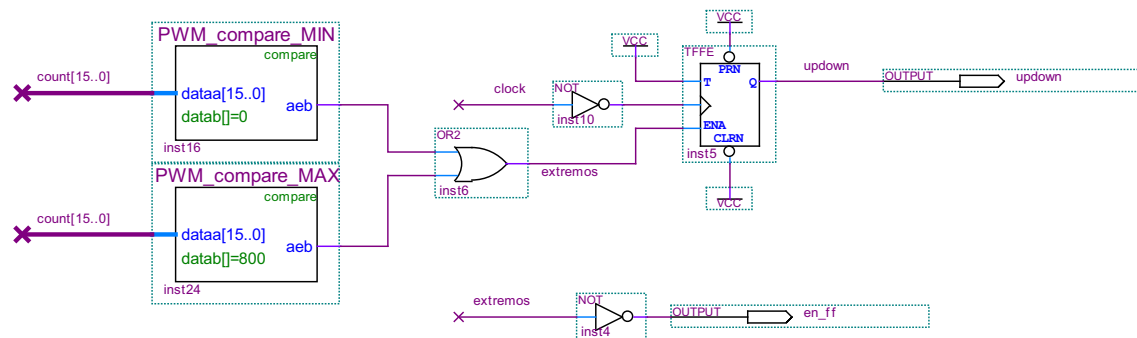


Figura 5.26 - Lógica para detecção de topo/base.

A Figura 5.27 mostra o estágio de modulação propriamente dito, com o registrador que armazena o valor do sinal modulante, bem como o contador que irá gerar o sinal de portadora e o comparador, cuja saída irá a nível lógico alto quando o valor do sinal modulante (razão cíclica) for maior que o valor do sinal da portadora.

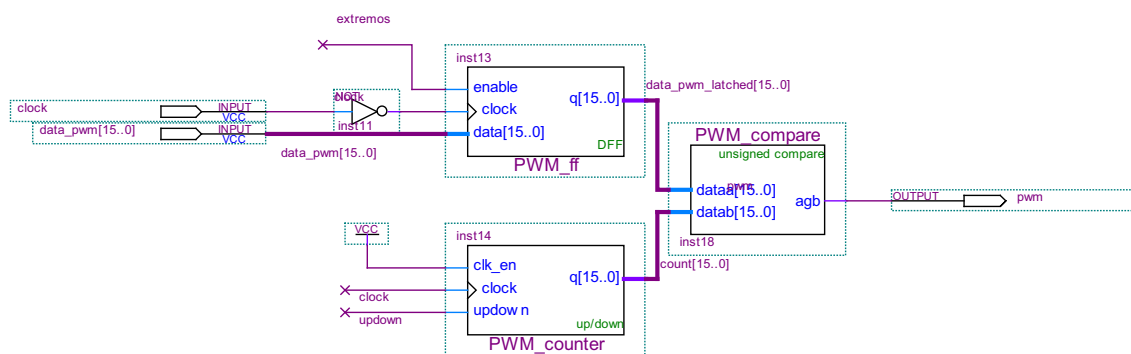


Figura 5.27 – Estágio de modulação PWM.

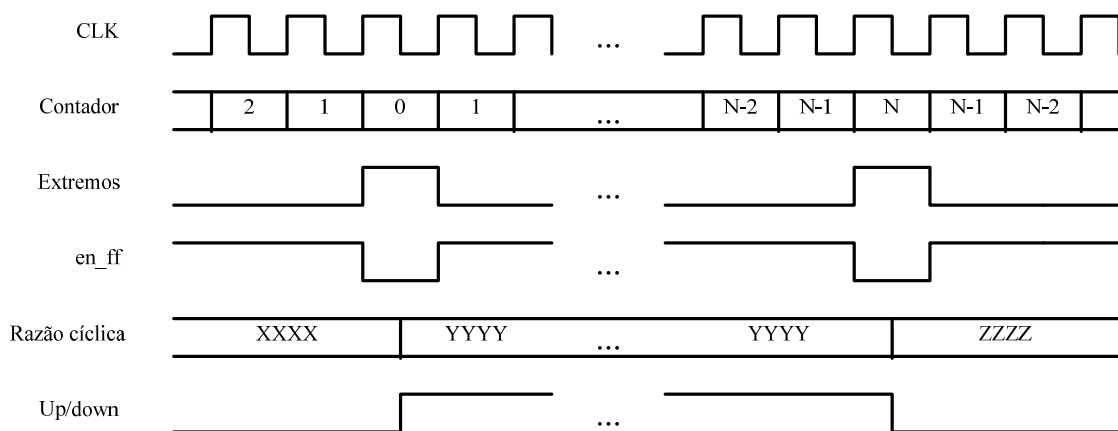


Figura 5.28 - Diagrama de temporização do modulador PWM.

E, finalmente, a Figura 5.28 mostra um diagrama de temporização do modulador PWM, com os respectivos sinais de controle, demonstrando a atualização dos valores de razão cíclica. O sinal *en_ff* impede que o valor de razão cíclica esteja variando no momento da atualização, o que poderia causar valores errôneos de razão cíclica ou saturação.

5.5.4 Resultados experimentais da máquina de estados

Para demonstrar a funcionalidade da extensa estrutura lógica descrita no decorrer deste capítulo serão demonstrados alguns resultados experimentais da máquina de estados. Os principais sinais entre a comunicação SPI, controladores PI e modulador PWM serão rapidamente apresentados.

A Figura 5.29 apresenta a medição do intervalo de tempo necessário para a comunicação SPI, excluindo-se o tempo de conversão, representado pelo sinal *busy*. Conforme determinado anteriormente, o número de ciclos necessários é igual a 35. Assim, utilizando o *clock* de 66,666 MHz, o tempo calculado é de 525 ns.

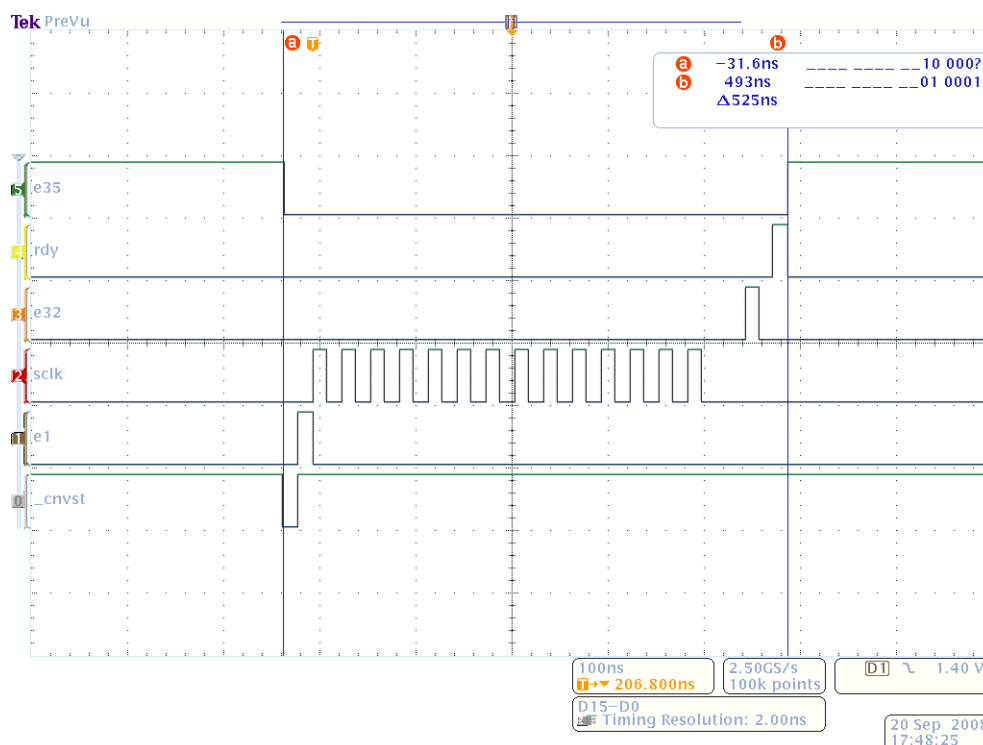


Figura 5.29 - Resultado experimental para o sistema de comunicação SPI.

A Figura 5.30 por sua vez, apresenta os principais sinais da máquina de estados interna ao controlador PI. Como afirmado anteriormente, seriam necessários 5 ciclos de

clock para a efetivar todos os cálculos matemáticos deste controlador. Assim como o *clock* utilizado é de 66,666 MHz, o tempo necessário é de 75 ns.

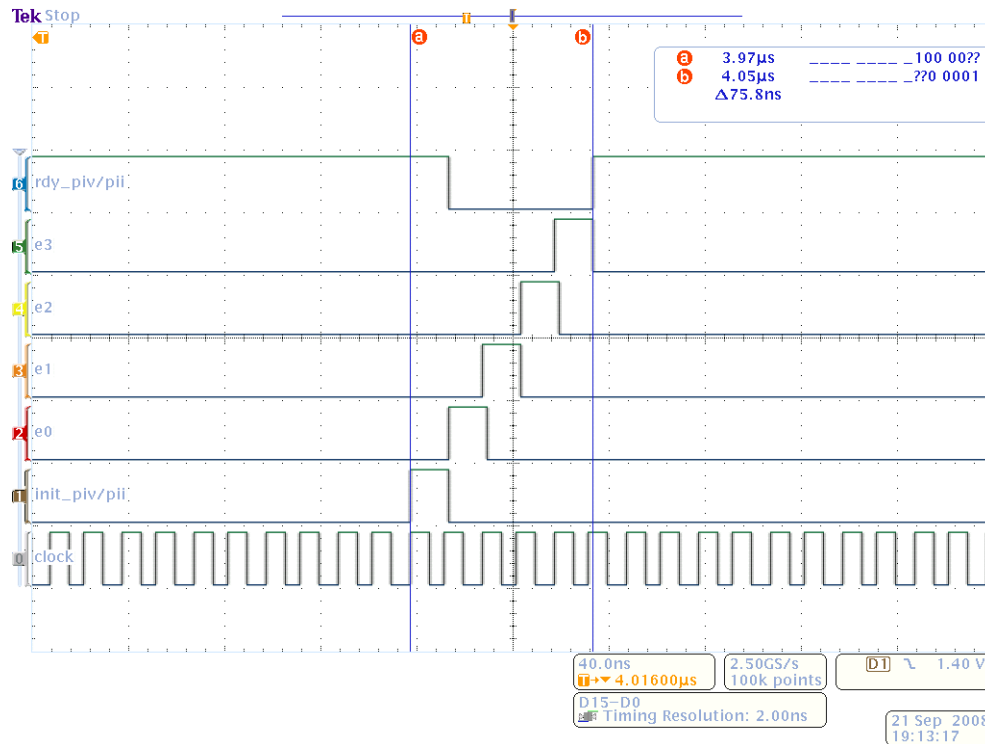


Figura 5.30 - Tempo necessário para realização do cálculo do controlador PI.

A Figura 5.31, por sua vez, apresenta os principais sinais relacionados ao modulador PWM implementado no FPGA. Neste caso, o sinal modulante era fixo, representando a razão cíclica igual a 0,25. A frequência de atualização da razão cíclica é de 50 kHz enquanto a frequência de amostragem é de 100 kHz. Além disto, observam-se os sinais que determinam se a portadora triangular está com o coeficiente angular positivo ou negativo, ou seja, o sinal *up/down*. O sinal *extremos*, por sua vez, determina o instante exato do valor mínimo da portadora triangular.

O sistema completo, com aquisição de dados, manipulação dos dados com o controlador, os controladores PI e também atualização do modulador PWM está apresentado na Figura 5.32. Assim é possível concluir que os sinais são gerados coerentemente em uma sequência lógica que propicia a corrente interpretação dos dados e também a utilização dos recursos inerentes do FPGA no controle do conversor.

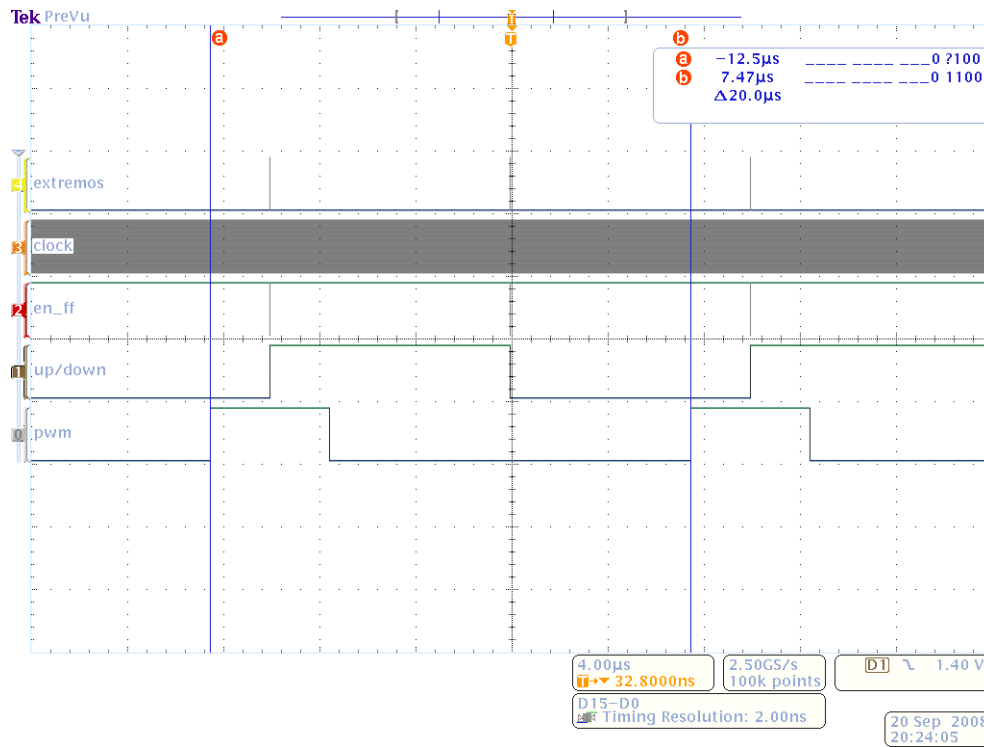


Figura 5.31 - Aquisição mostrando o período do PWM. Razão cíclica igual a 25%.

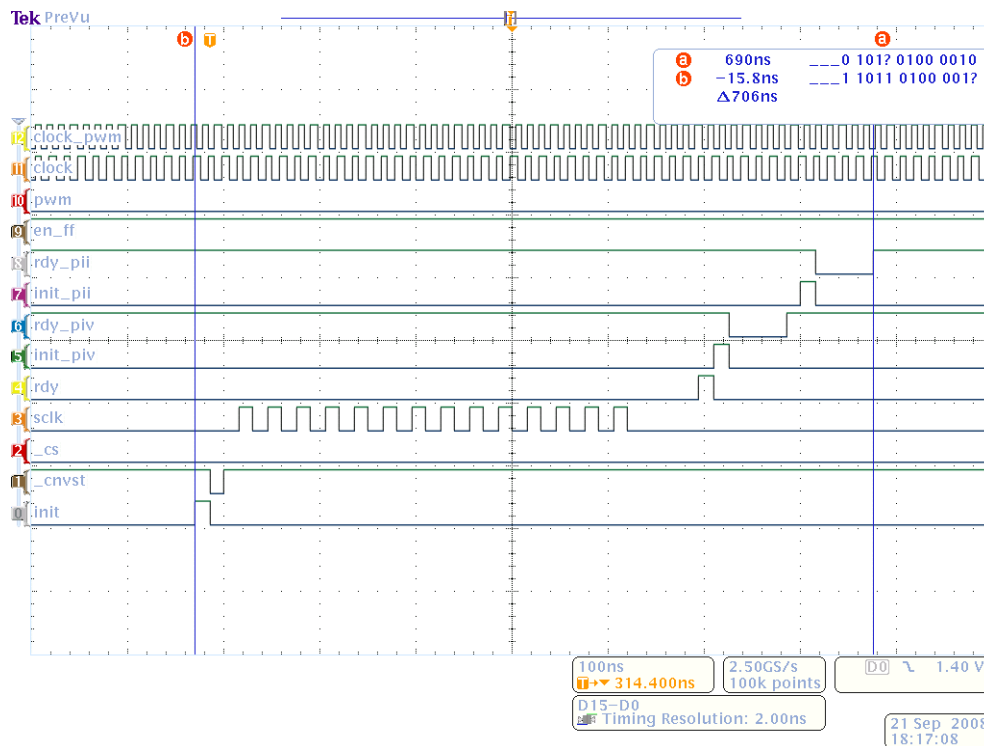


Figura 5.32 - Resultados experimentais do sistema completo, com medição de um período de aquisição e cálculo.

5.6 Conclusão

O FPGA é definido como um CI que é programável via software, resultando em um hardware dedicado que efetivará a função que for pré-estabelecida. O procedimento de criação deste hardware dedicado foi efetivado com diagramas de blocos, em função da facilidade de compreensão que os circuitos de lógica digital propiciam. Como apresentado no decorrer do capítulo, o dispositivo FPGA apresenta características peculiares para o controle de conversores estáticos de potência, uma vez que possibilita a execução de rotinas matemáticas em paralelo. Além disto, destaca-se a possibilidade de implementação de estratégias com múltiplas frequências de amostragem, o que implica na maximização da performance do sistema em malha fechada.

O dispositivo FPGA apresenta uma arquitetura lógica básica e, desta forma, não possui periféricos usualmente encontrados em processadores DSP, como conversor AD e modulador PWM. Desta forma, para a implementação das estratégias de controle do conversor boost, foi necessário empregar dispositivos AD dedicados, assim como a construção do modulador PWM através de lógica digital. Com relação ao conversor AD, neste trabalho foram implementados três canais AD operando de forma independente na aquisição, conversão e transmissão dos dados. Em consequência disso, foram utilizados dois CI para esta função, através do AD7367.

Para que a lei de controle opere adequadamente quando se emprega um dispositivo FPGA como meio de implementação de controlador discreto, o ideal é a construção de uma máquina de estados que possa organizar com coerência a sequência lógica da técnica de controle. Em função disto, uma extensa estrutura lógica foi implementada internamente ao FPGA, propiciando a coordenação entre amostragem dos sinais analógicos, processamento da lei de controle e finalmente, modulação PWM. Sistemáticamente, no decorrer deste capítulo, foram apresentados os circuitos digitais de cada fragmento da máquina de estados síncrona, bem como os respectivos sinais de controle.

Com o intuito de elucidar a operação adequada da estrutura de lógica para o controle do conversor, alguns resultados experimentais foram exibidos ao final do capítulo. Desta forma conclui-se que a estrutura de controle do conversor boost foi implementada adequadamente. Resultados experimentais serão apresentados no próximo capítulo demonstrando o conversor boost operando sob interrupções da tensão de alimentação.

6 SIMULAÇÕES E RESULTADOS EXPERIMENTAIS

6.1 Introdução

Nos capítulos antecessores, foram apresentados os projetos e as análises dos controladores quando o retificador boost com elevado fator de potência é submetido a interrupções instantâneas da tensão de alimentação. O projeto dos elementos de potência, assim como dos controladores discretos e analógicos, foram sumariamente analisados.

Assim sendo, apresentam-se, neste capítulo a simulação numérica do conversor e os resultados experimentais obtidos através de protótipos em laboratório. Para os ensaios em laboratório, foi empregada uma fonte CA programável modelo *Agilent* modelo 6813B que possibilitou a implementação dos distúrbios instantâneos da tensão de alimentação do retificador boost. Inicialmente, são demonstrados os resultados em regime permanente e posteriormente a resposta do conversor quando submetido a interrupções instantâneas da tensão de alimentação. Destaca-se que são apresentados resultados experimentais com o controlador analógico e digital para a técnica de controle por valores médios instantâneos da corrente no indutor.

A técnica do autocontrole foi implementada em protótipo em laboratório somente através de controle discreto. Além disso, a estratégia de proteção da técnica de controle por valores médios instantâneos foi empregada somente no controle discreto, em função da versatilidade inerente a este método de implementação.

6.2 Estratégia de controle por valores médios instantâneos da corrente no indutor

Para a técnica de controle por valores médios instantâneos da corrente no indutor, foram construídos dois protótipos em laboratório. As especificações quanto à frequência de comutação, potência nominal, tensão eficaz de entrada, tensão média de saída e as respectivas ondulações de corrente de entrada e tensão de saída são idênticas, conforme Tabela 6.1. Contudo cada conversor apresentou métodos antagônicos de implementação do controlador, ou seja, para um conversor empregou-se controle analógico enquanto para o

outro foi empregado controlador discreto. Destaca-se que o controlador discreto foi implementado através do dispositivo FPGA.

Tabela 6.1– Especificações do conversor boost PFC

Potência nominal	600 W
Tensão eficaz de entrada	220 V
Tensão nominal de saída	400 V
Frequência de Comutação	50 kHz
Indutor Boost	2 mH
Capacitor de saída	1000 μ F

6.2.1 Controlador analógico

Para a técnica de controle por valores médios instantâneos o controlador analógico é implementado com auxílio do CI UC3854B. A Figura 6.1 apresenta o resultado de simulação da corrente e tensão de entrada, assim como da tensão de saída do conversor operando em regime permanente. O valor de pico da corrente no indutor é de aproximadamente em 4 A, com envoltória senoidal. Assim, é possível concluir que o sistema de controle analógico para a técnica de controle por valores médios instantâneos da corrente opera adequadamente. É importante enfatizar que os resultados de simulação são determinados com o software *PSIM*® 6.0.

A Figura 6.2, Figura 6.4 e Figura 6.6, apresenta os resultados de simulação de corrente e tensão de entrada juntamente com a tensão de saída do conversor para diferentes intervalos de interrupção instantânea da rede de alimentação. Destaca-se que esta análise é efetivada sem a utilização da estratégia de proteção. A Figura 6.3, Figura 6.5 e Figura 6.7 apresentam os principais sinais de controle da técnica por valores médios instantâneos e observa-se como o ponto de operação do sistema de controle desloca-se com o intuito de rejeitar o distúrbio da interrupção instantânea da rede de alimentação. A consequência direta é a sobrecorrente transitória no instante de retorno da energia. Além disto, outro fenômeno observado é a sobretensão no barramento CC, decorrente da corrente transitória.

Com o incremento do intervalo de interrupção, observa-se que a corrente CA adquire valores extremamente elevados após o retorno da energia. Destaca-se que estes intervalos são inferiores ao valor de *hold-up* da fonte de alimentação e, em consequência,

teoricamente a fonte deve operar rejeitando tais distúrbios e disponibilizando energia para a carga.

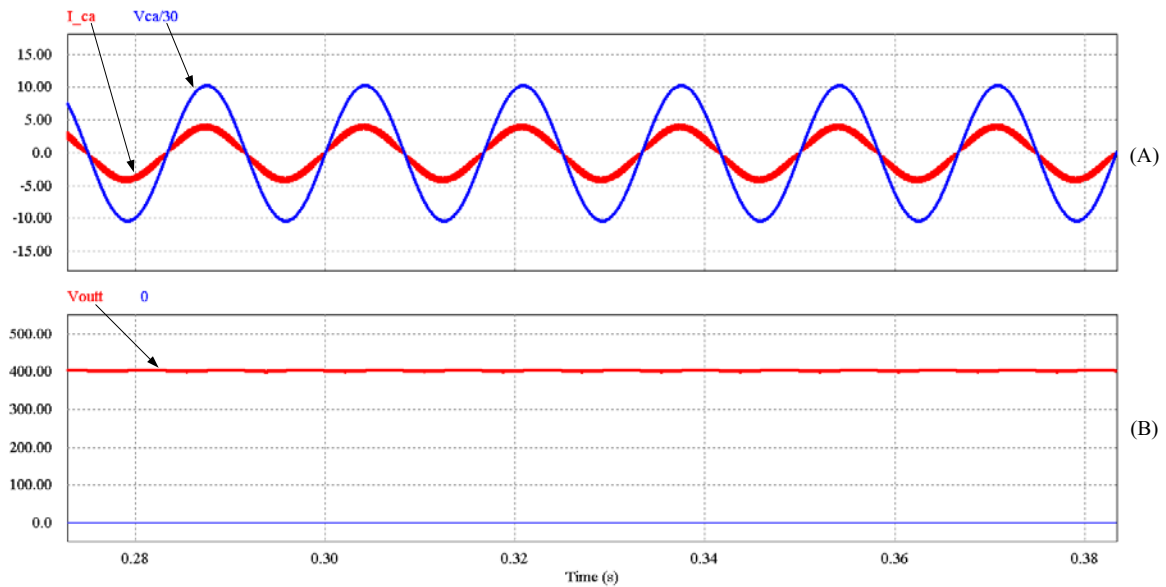


Figura 6.1 – Resultados de simulação para operação nominal, sem proteção: (a) corrente e tensão de entrada (b) tensão de saída.

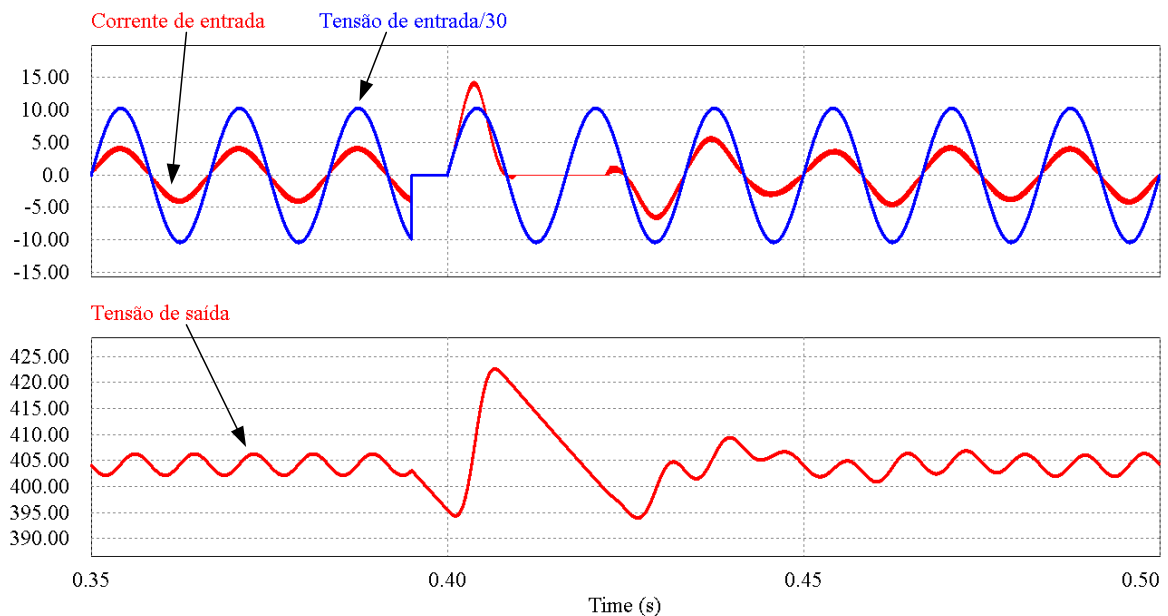


Figura 6.2 - Resultados de simulação para interrupção de 5ms, sem proteção: (a) corrente e tensão de entrada (b) tensão de saída.

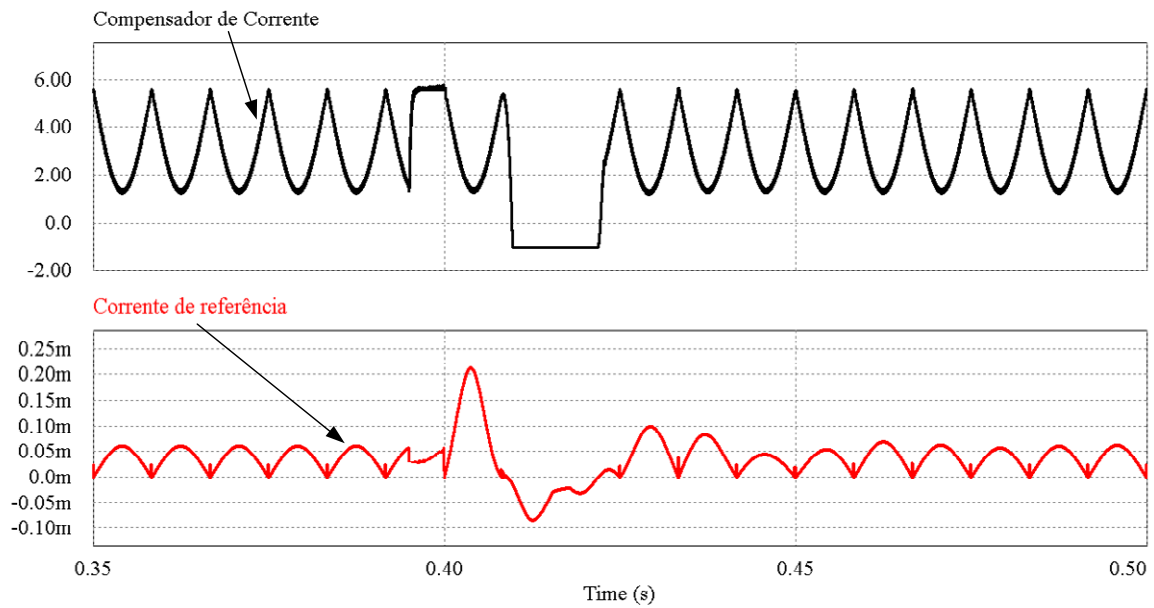


Figura 6.3 - Resultados de simulação para interrupção de 10ms, sem proteção. (a) sinal resultante do compensador de corrente (b) sinal de referência para este compensador

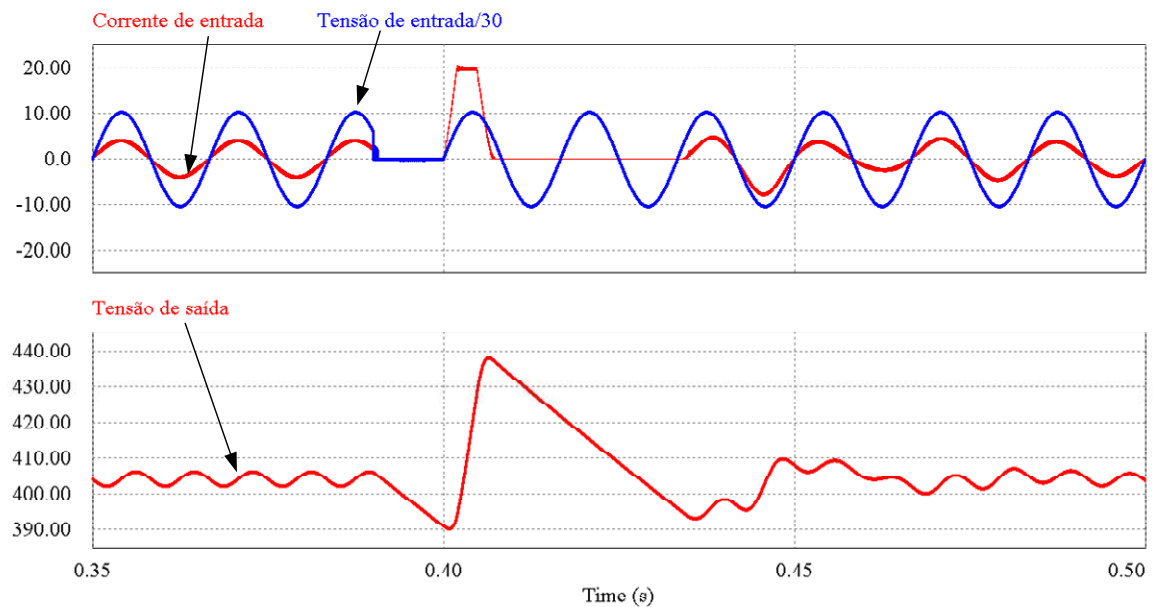


Figura 6.4 - Resultados de simulação para interrupção de 10ms, sem proteção: (a) corrente e tensão de entrada (b) tensão de saída.

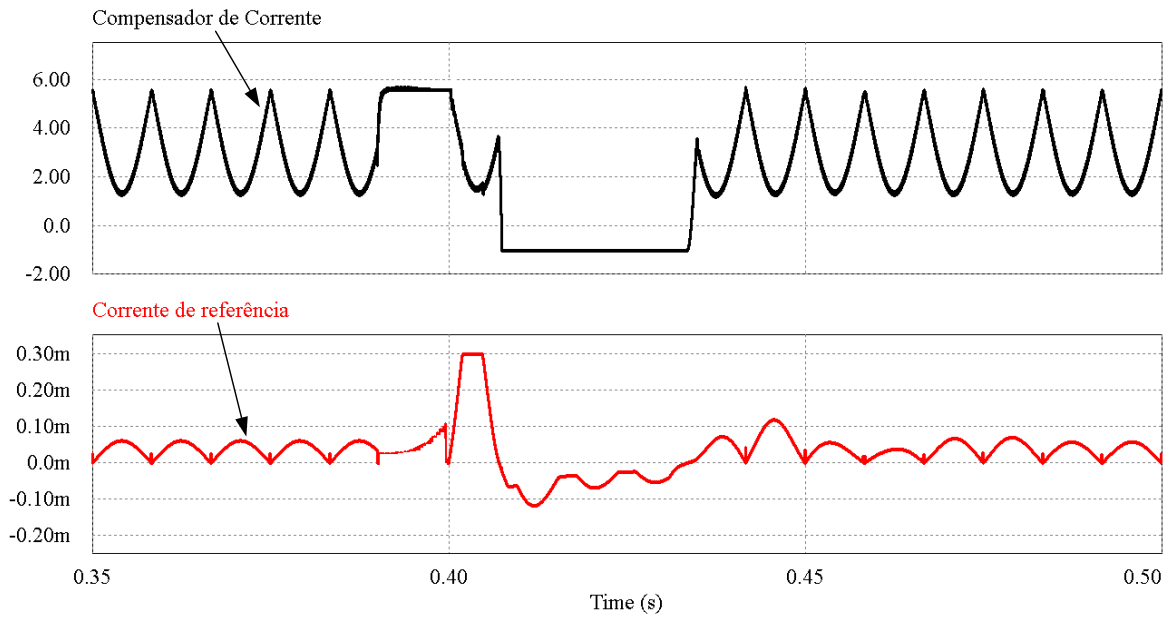


Figura 6.5 - Resultados de simulação para interrupção de 10ms, sem proteção. (a) sinal resultante do compensador de corrente (b) sinal de referência para este compensador.

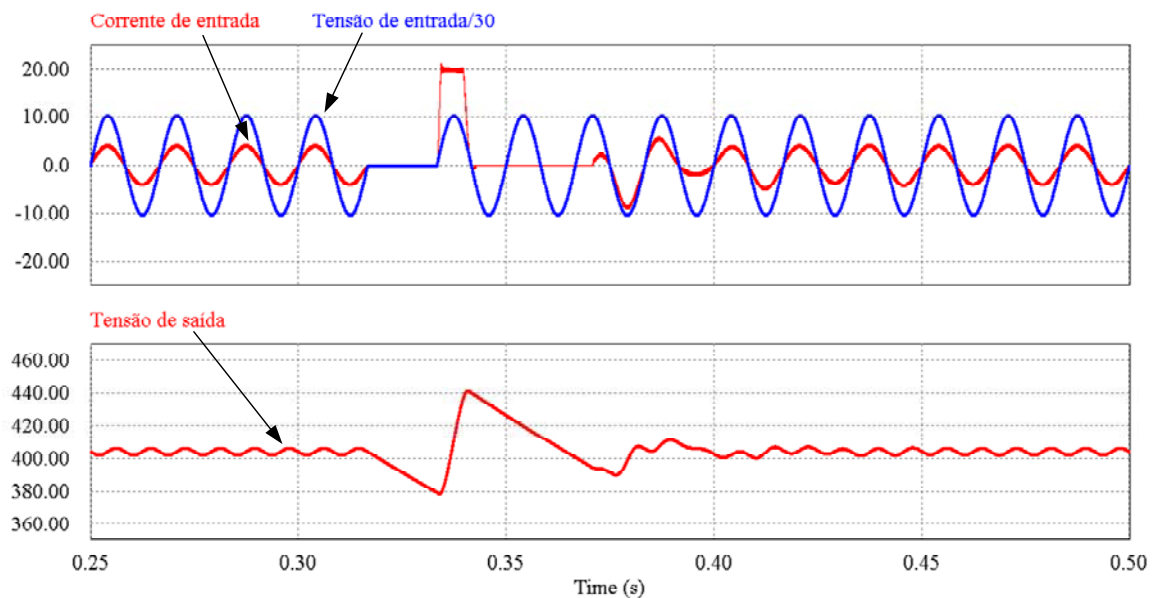


Figura 6.6 - Resultados de simulação para interrupção de 16,66ms sem proteção: (a) corrente e tensão de entrada (b) tensão de saída.

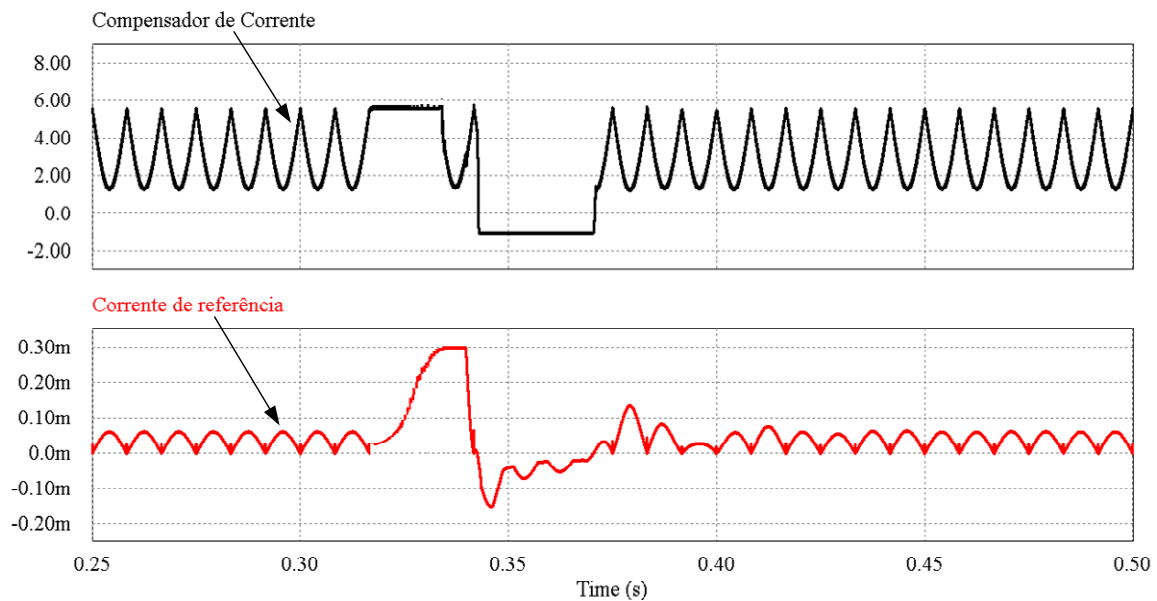


Figura 6.7 - Resultados de simulação para interrupção de 16,66ms, sem proteção. (a) sinal resultante do compensador de corrente (b) sinal de referência para este compensador.

A Figura 6.8, Figura 6.9, Figura 6.10 e Figura 6.11, por sua vez, apresentam os resultados experimentais para o conversor boost PFC operando com a técnica de controle por valores médios instantâneos da corrente no indutor, empregando controlador analógico. Em regime permanente, observa-se que a tensão de saída está regulada conforme o valor de referência. Além disso, a corrente de entrada está em fase com a tensão de alimentação, apresentando forma de onda senoidal, Figura 6.8. Contudo, com a aplicação de intervalos de interrupção instantânea da tensão de alimentação, a dinâmica dos controladores é alterada. Assim, para intervalos de interrupção inferiores ao *hold-up time* pré-estabelecido em projeto, observa-se que a corrente apresenta magnitude superior ao valor máximo de regime permanente. Para demonstrar a magnitude significativa da corrente após o retorno da energia, observa-se que para o intervalo de somente 16,66 ms (Figura 6.11), o valor de pico da corrente transitória foi de aproximadamente 20 A, enquanto que em regime permanente o valor de pico é de somente 4 A .

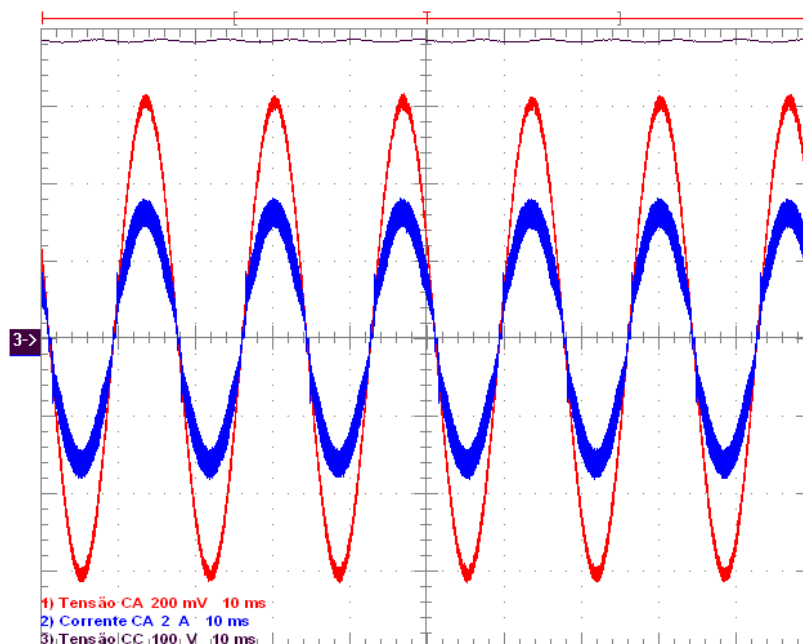


Figura 6.8 - Resultado experimental para técnica de controle por valores médios sem estratégia de proteção: em operação nominal. Corrente 2 A/Div; Barramento CC e tensão de entrada 100 V/Div.

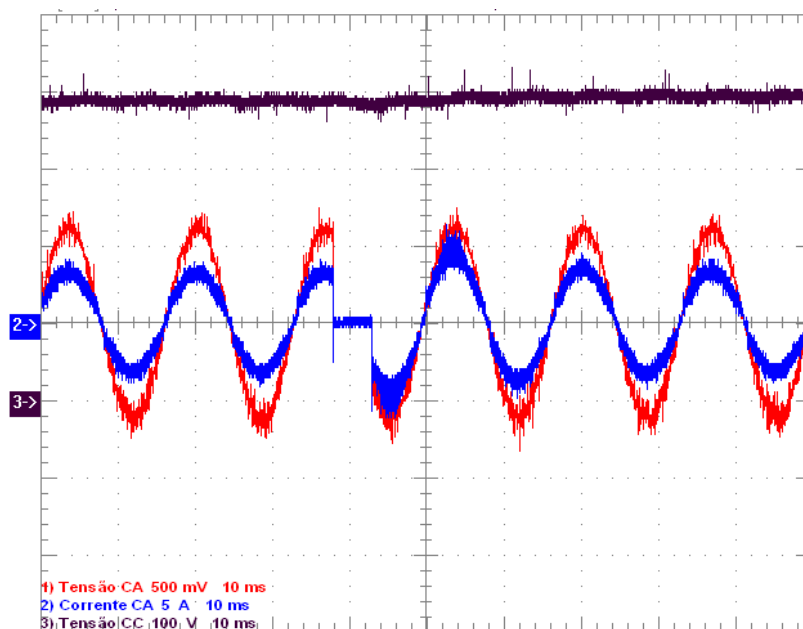


Figura 6.9 - Resultado experimental para técnica de controle por valores médios sem estratégia de proteção: interrupção de 5 ms. Corrente 5 A/Div; Barramento CC e tensão de entrada 100 V/Div.

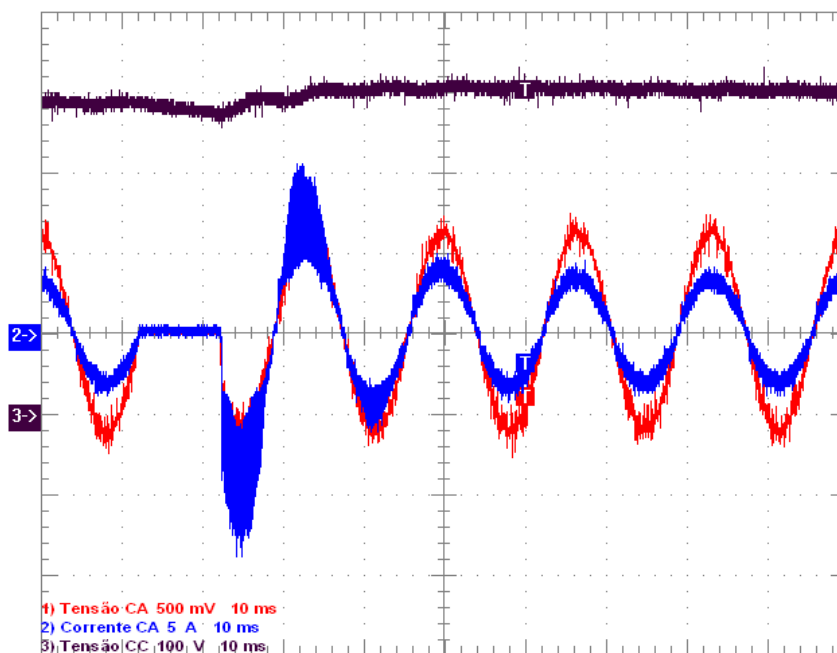


Figura 6.10 - Resultado experimental para técnica de controle por valores médios sem estratégia de proteção: interrupção de 10 ms. Corrente 5 A/Div Barramento CC e tensão de entrada 100 V/Div.

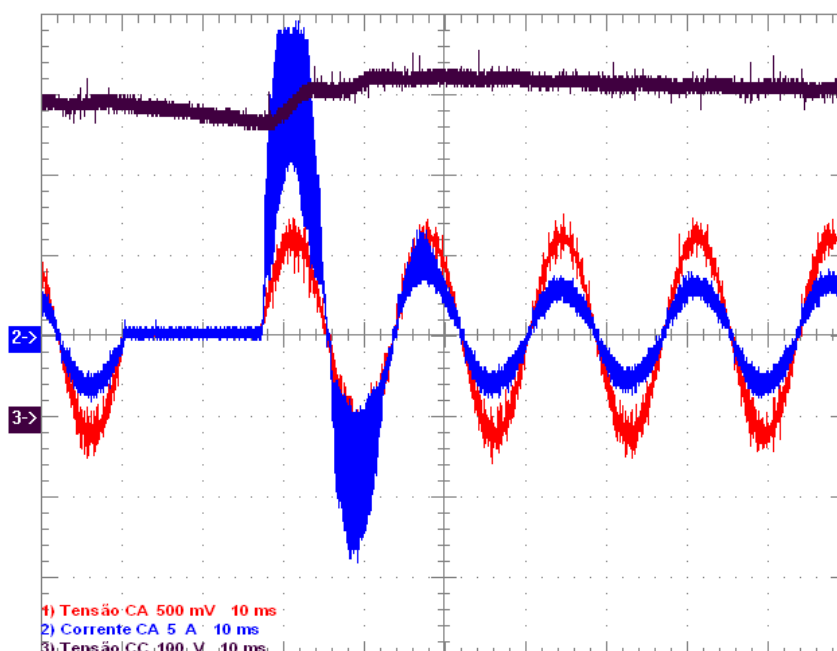


Figura 6.11 - Resultado experimental para técnica de controle por valores médios sem estratégia de proteção: interrupção de 16,66 ms. Corrente 5 A/Div; Barramento CC e tensão de entrada 100 V/Div.

É importante enfatizar que os resultados de simulação, assim como os resultados experimentais até então apresentados, foram para a técnica de controle por valores médios sem qualquer estratégia de limitação da corrente transitória. Destaca-se que os resultados experimentais, assim como os resultados de simulação, foram semelhantes, demonstrando que, com o incremento do tempo de interrupção, a magnitude da corrente transitória é nociva à integridade dos semicondutores do pré-regulador boost.

A saturação da ação de controle para os instantes de interrupção da tensão de alimentação provocaram também a saturação do indutor boost. Este fenômeno pode ser visualizado facilmente nos resultados experimentais, uma vez que a ondulação da corrente é alterada significativamente quando comparada ao valor em regime permanente. Tal inconveniente é nocivo para a integridade dos componentes semicondutores e, principalmente, para o interruptor controlado em alta frequência (MOSFET ou IGBT), uma vez que a ação de controle está em saturação e a corrente transitória circulará por este dispositivo.

6.2.2 Controlador discreto em FPGA

As especificações do conversor com controlador discreto são as mesmas que para o controlador analógico. Desta forma, é possível avaliar o comportamento do conversor quando as duas possibilidades de controladores são aplicadas. O objetivo neste instante é somente demonstrar que, independente do método de implementação dos controladores, o distúrbio da corrente transitória também incidirá no conversor quando ocorrem interrupções instantâneas da tensão de alimentação. Neste trabalho não serão abordados aspectos comparativos entre as dinâmicas e métodos de implementação dos controladores.

Inicialmente, são apresentados os resultados de simulação, com o controlador discreto sem estratégia de proteção. Na Figura 6.12 até a Figura 6.16 são apresentados os resultados de simulação para o conversor operando para uma série de distúrbios de interrupção instantânea da tensão de alimentação, através de controlador discreto. Destaca-se que a metodologia de projeto de controle que foi proposta no decorrer do trabalho obteve resultados satisfatórios, pois a corrente de entrada apresenta envoltória senoidal e a tensão de saída está regulada conforme a imposição da referência. Com relação aos intervalos de interrupção, destaca-se que foram analisados intervalos de 5 ms até 30 ms e

conforme o incremento no intervalo de interrupção a corrente de retorno apresenta maior magnitude.

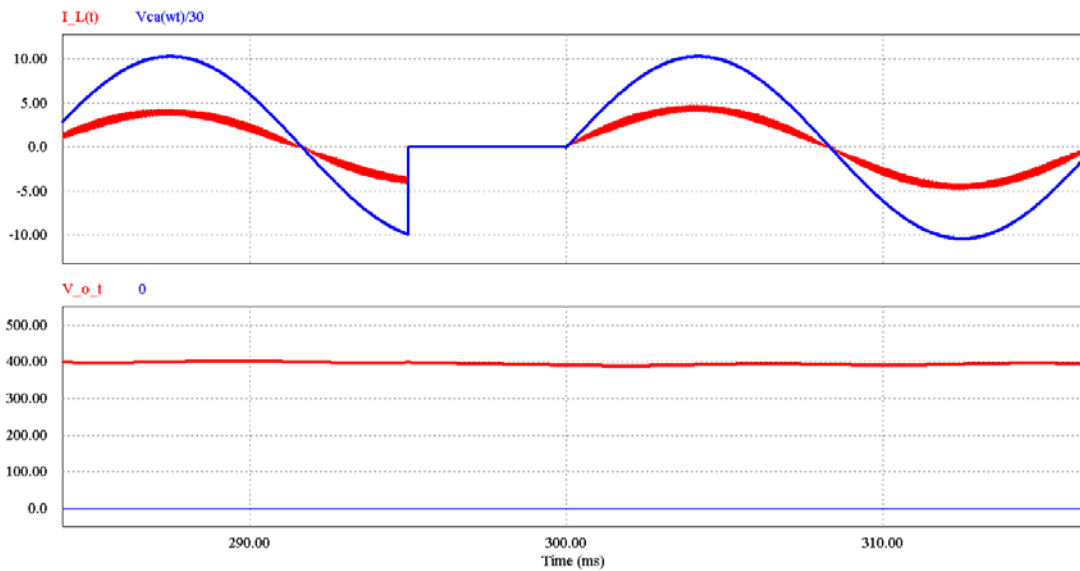


Figura 6.12 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 5ms.

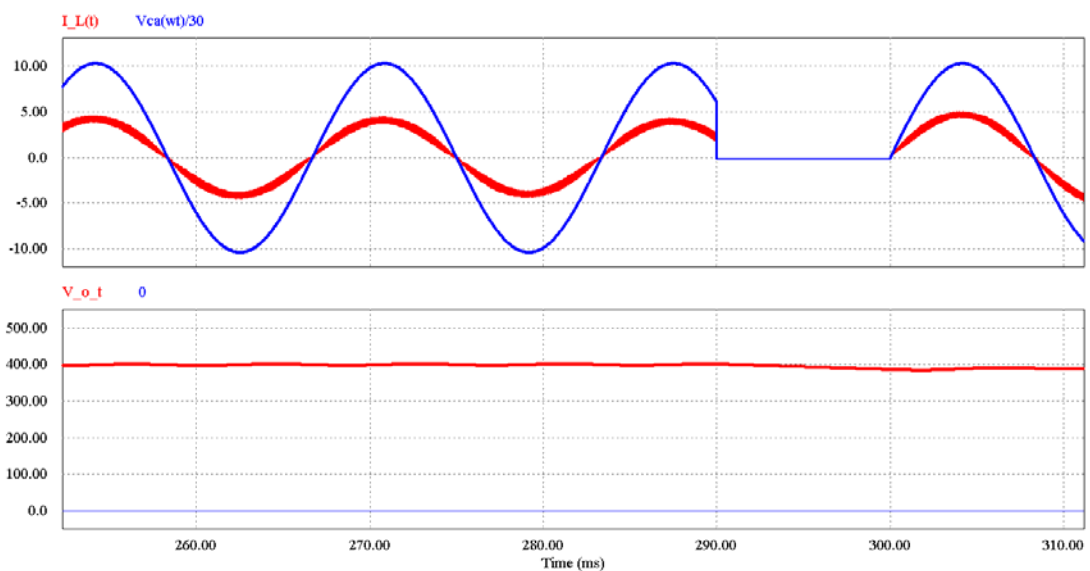


Figura 6.13 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 10ms.

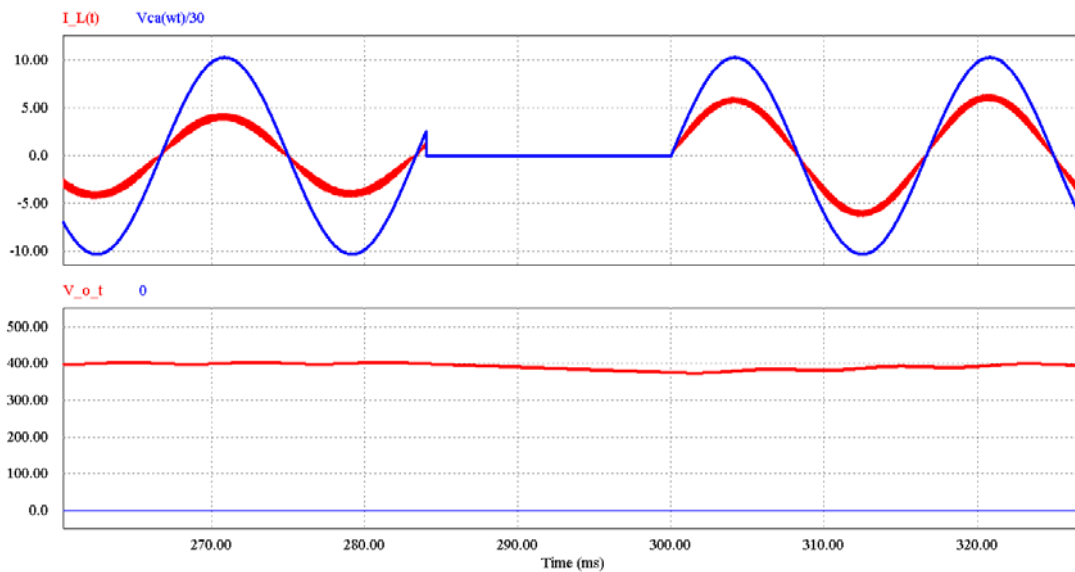


Figura 6.14 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 16,66ms.

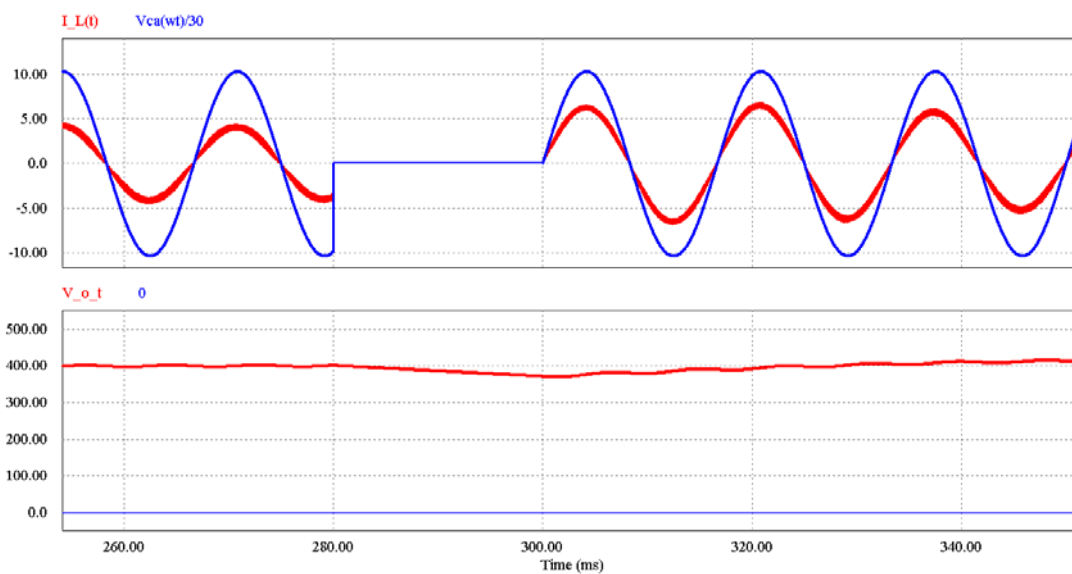


Figura 6.15 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 20ms.

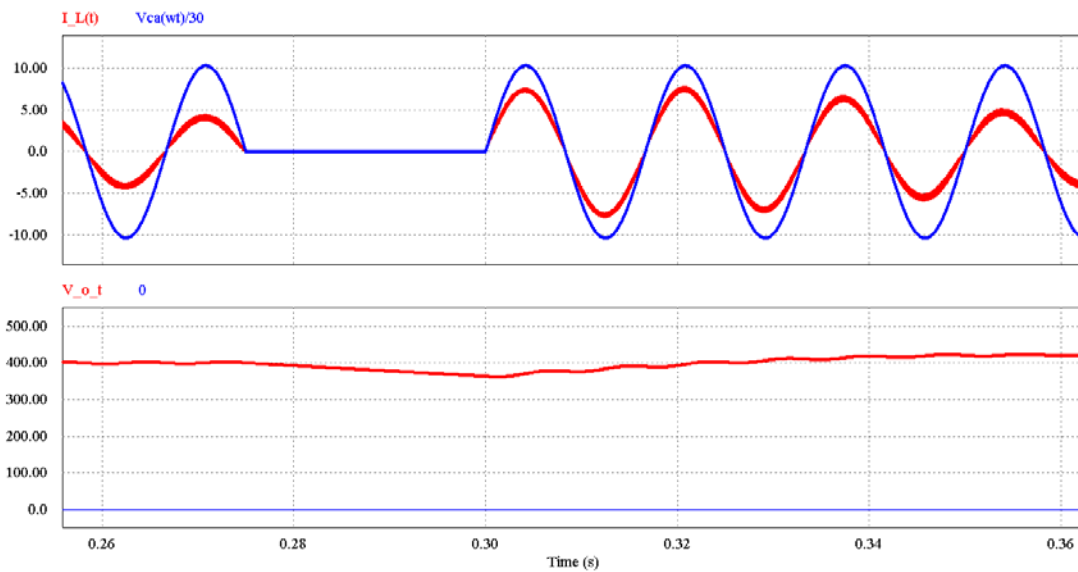


Figura 6.16 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 30ms.

Na sequência, da Figura 6.17 até a Figura 6.22, são apresentados os resultados experimentais para o conversor boost submetido a diferentes intervalos de interrupção da tensão de alimentação. Destaca-se que estes resultados foram obtidos através do controle implementado em FPGA; desta forma, a metodologia e o projeto da máquina de estados síncrona estão sendo validados experimentalmente. Com relação aos intervalos de interrupção, foram aplicados distúrbios de 5 ms até 30 ms semelhantemente aos resultados de simulação. Conforme o incremento do intervalo de interrupção, a corrente transitória de retorno de energia apresenta corrente de retorno elevada, provocando saturação do elemento magnético durante vários ciclos da rede de alimentação.

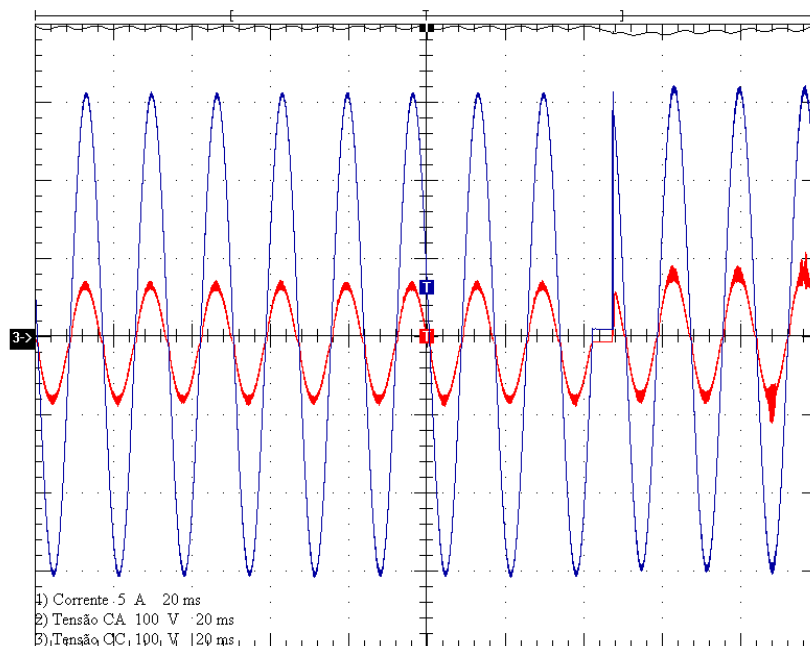


Figura 6.17 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 5 ms. Corrente 5A/Div; Barramento CC e tensão de entrada 100 V/Div.

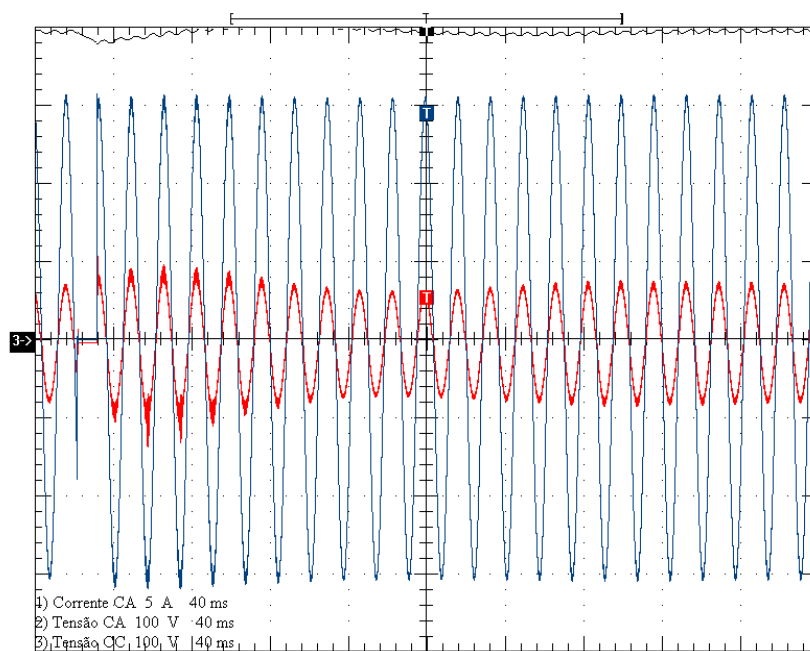


Figura 6.18 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 10 ms. Corrente 5A/Div; Barramento CC e tensão de entrada 100 V/Div.

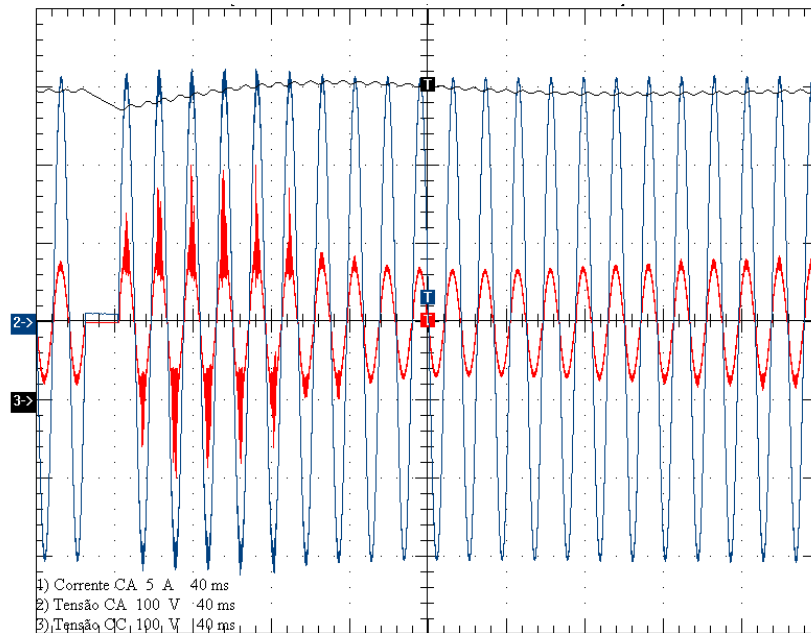


Figura 6.19 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 16,66 ms. Corrente 5A/Div; Barramento CC e tensão de entrada 100 V/Div.

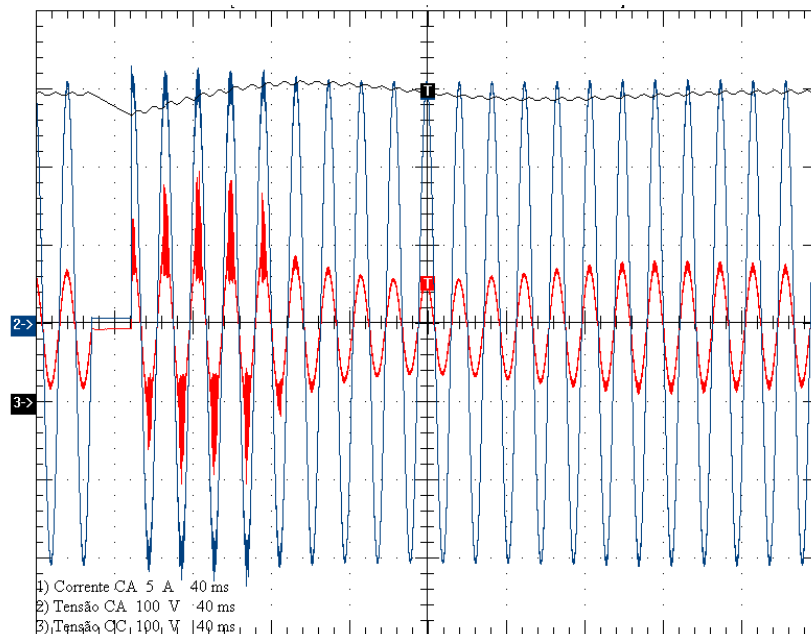


Figura 6.20 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 20 ms. Corrente 5A/Div; Barramento CC e tensão de entrada 100 V/Div.

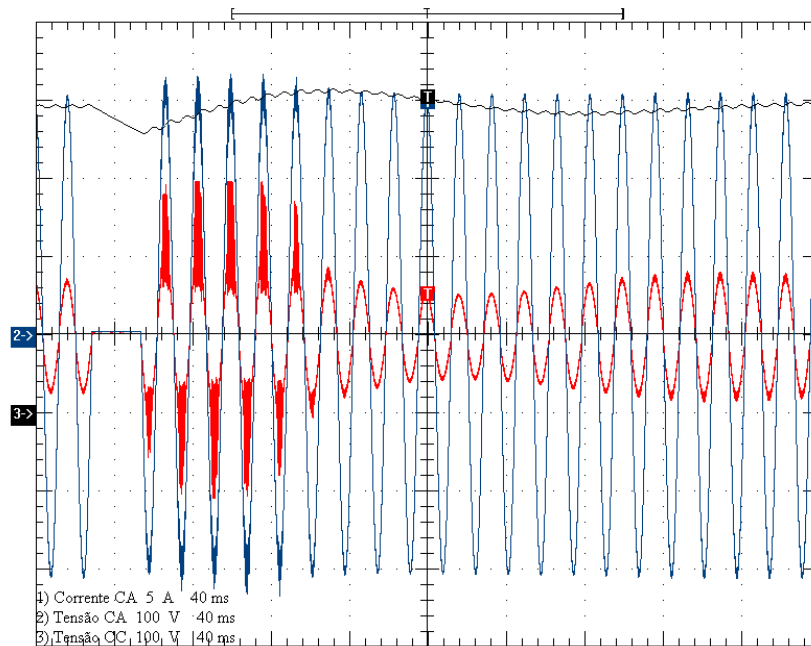


Figura 6.21 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 25 ms. Corrente 5A/Div; Barramento CC e tensão de entrada 100 V/Div.

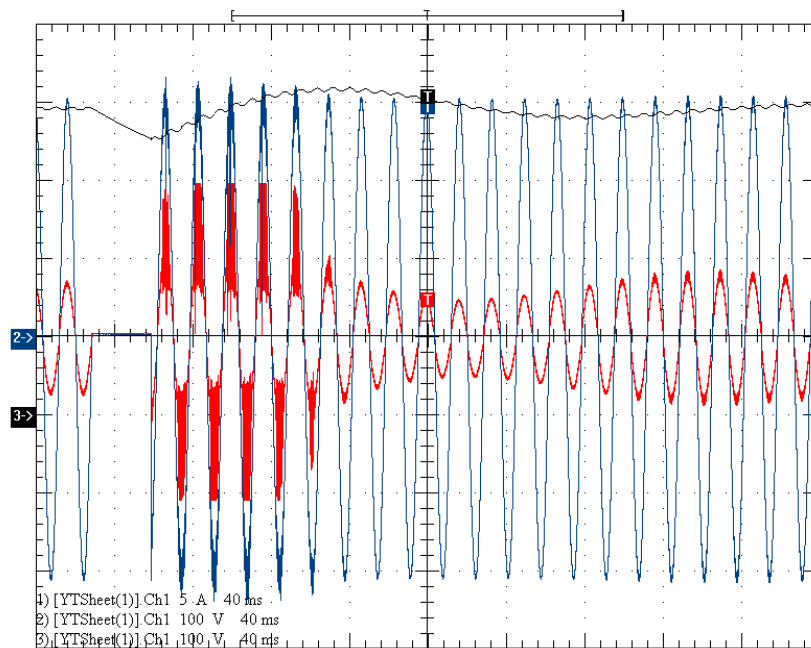


Figura 6.22 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, sem proteção: interrupção 30 ms. Corrente 5A/Div Barramento CC e tensão de entrada 100 V/Div.

Em sistemas de controle digital, as grandezas elétricas são representadas através de registradores numéricos com limite finito numericamente. No desenvolvimento do projeto deste conversor, foi definido que a corrente máxima que o transdutor hall de corrente indutor seria de 15 A. Desta forma, este valor de 15 A é o valor máximo que a corrente terá para o sistema de controle discreto, pois representa o valor de fundo de escala do registrador numérico. Esta característica é evidenciada quando o conversor boost é submetido a interrupções instantâneas da tensão de alimentação. Durante o distúrbio da tensão de entrada, os controladores reagem com o intuito de corrigir as especificações determinadas pelas devidas referências. No entanto, a magnitude do esforço de controle também apresenta a limitação numérica conforme a base numérica empregada. Assim o controlador irá impor somente o valor de 15 A para que a corrente no indutor quando ocorrer a interrupção da tensão de alimentação. Os resultados de simulação e também os resultados experimentais apresentados para o controle discreto do conversor demonstraram que a corrente após o retorno da energia era superior ao valor nominal do projeto, contudo é um valor inferior aos resultados encontrados no controlador analógico.

O fenômeno de saturação do controlador e, como consequência, a saturação do elemento magnético, também ocorreu para controlador discreto assim como no controle analógico. A consequência é a alteração da ondulação da corrente no indutor que contribui para picos de corrente elevado no interruptor boost.

Em uma abordagem geral, independente do método de implementação da técnica de controle por valores médios instantâneos, observa-se que, para intervalos de interrupção de tensão de alimentação inferiores ao *hold-up time*, a corrente CA de retorno é nociva aos componentes semicondutores. Assim sendo, uma estratégia de proteção deve ser implementada para possibilitar a rejeição de tais distúrbios na operação do conversor boost.

6.2.3 Estratégia de proteção

A estratégia de proteção foi apresentada no capítulo 3. O princípio de funcionamento é a limitação na magnitude dos sinais dos controladores durante os distúrbios de interrupção de energia. Assim, para o controlador da malha de tensão, é proposto a limitação do valor máximo, enquanto que, para o controlador *feedforward* é definido o valor mínimo de operação. Além disso, destaca-se que os controladores estão

sendo implementados através de controle discreto. Desta forma, durante a interrupção da tensão de alimentação, ocorre o fenômeno *wind-up* da ação integral no controlador da malha de tensão de saída.

Os resultados de simulação da estratégia de proteção já foram apresentados no decorrer do capítulo 3, demonstrando que esta estratégia limita o valor da corrente transitória independente do intervalo de interrupção. Neste momento, será apresentado o resultado experimental da estratégia de proteção. Nas Figura 6.23 e Figura 6.24 são apresentados a corrente e tensão de entrada juntamente com a tensão de saída do conversor para intervalos de interrupção de 16,66 ms e 30 ms respectivamente. Observa-se que independente do intervalo de interrupção de tensão, a corrente de retorno de energia ficou limitada conforme a imposição da estratégia de proteção. O único inconveniente que ocorreu é a deformação da forma de onda da corrente CA instante após o retorno da energia. Este fenômeno é relacionado à limitação da amplitude da corrente que será sintetizada pelo controlador de corrente, ocorrendo assim à representação de uma forma de onda senoidal com o pico ceifado.

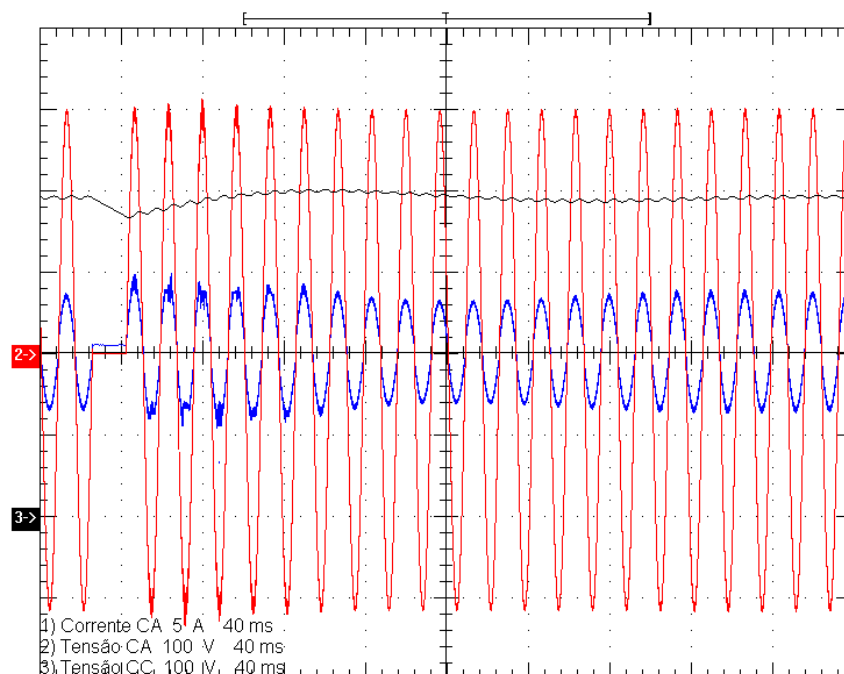


Figura 6.23 - Resultado experimental para a estratégia de proteção no intervalo de 16,67 ms. Corrente 5A/Div; Barramento CC e tensão de entrada 100 V/Div.

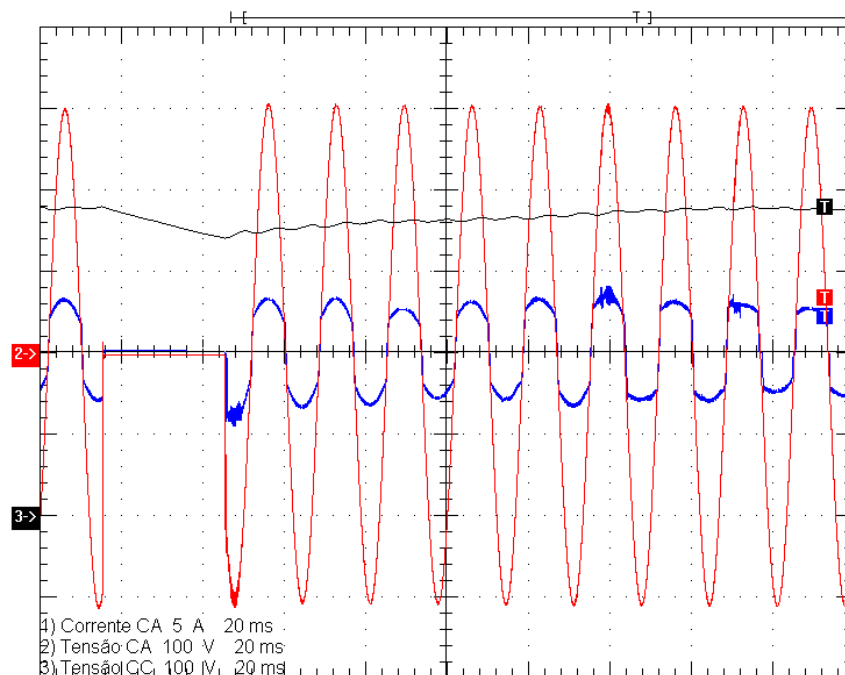


Figura 6.24 – Resultado experimental para a estratégia de proteção no intervalo de 30ms. Corrente 5A/Div Barramento CC e tensão de entrada 100 V/Div.

6.3 Técnica do autocontrole da corrente

A técnica do autocontrole da corrente possibilita que o conversor opere com uma carga linear ao sistema elétrico. Assim, a corrente CA na entrada do conversor irá apresentar o mesmo formato que o sinal da tensão da rede de alimentação, somente com a utilização do controlador proporcional. Com o intuito de validar a metodologia de controle desenvolvida no capítulo 4, é apresentado o resultado de simulação, Figura 6.25, assim como o resultado experimental para o conversor operando em regime permanente, Figura 6.26. Destaca-se que os resultados obtidos validam a metodologia de projeto proposta para a técnica do autocontrole da corrente através de controlador discreto.

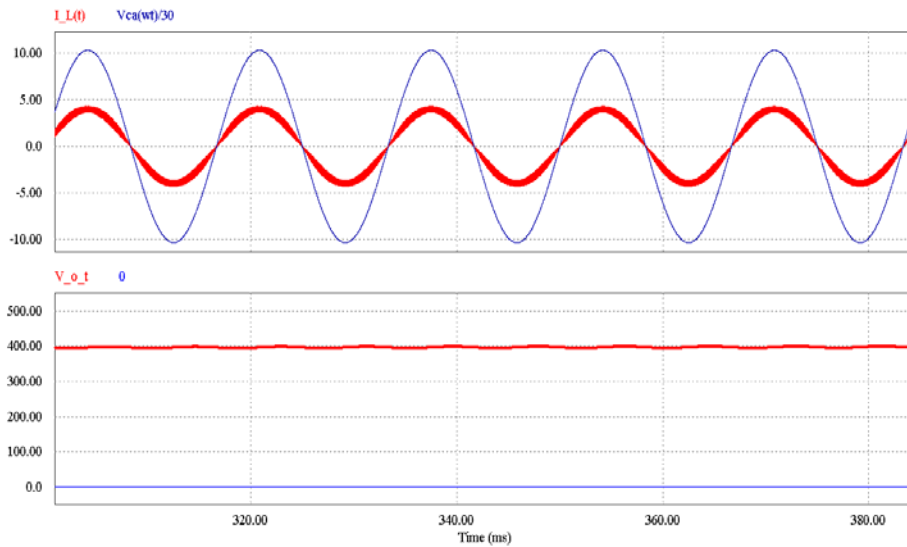


Figura 6.25 – Tensão e corrente de entrada e barramento CC para a técnica do autocontrole da corrente no indutor em regime permanente. Simulação.

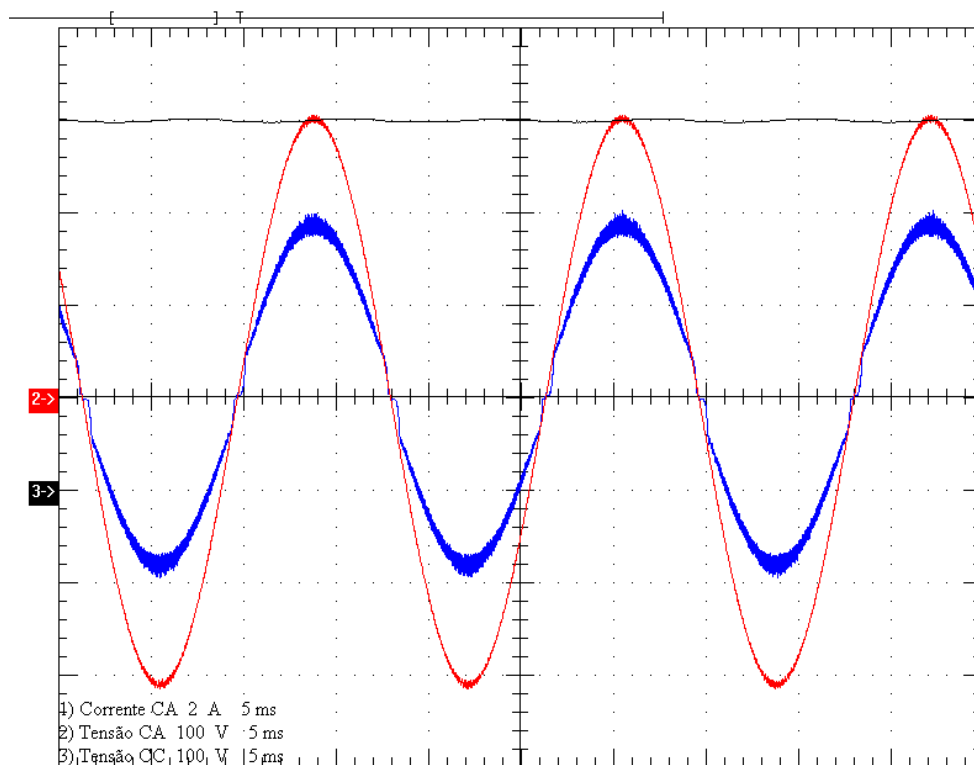


Figura 6.26 – Tensão e corrente de entrada e tensão no barramento CC para a técnica do autocontrole da corrente no indutor em regime permanente. Resultado experimental. Corrente 2A/Div; Barramento CC e tensão de entrada 100 V/Div.

Conforme apresentado no capítulo 4, o controlador empregado na técnica do autocontrole da corrente difere do controle utilizando na técnica por valores médios instantâneos da corrente. Desta forma, o comportamento do conversor frente a interrupções instantâneas da tensão de alimentação é diferente. Entre a Figura 6.27 e a Figura 6.32 são apresentados os resultados de simulação para a técnica do autocontrole da corrente, quando o conversor é submetido a distúrbios de interrupções instantâneas da tensão de alimentação. Desta forma, é possível avaliar que independentemente do intervalo de interrupção da tensão de alimentação, a técnica do autocontrole é naturalmente protegida contra estes distúrbios de qualidade de energia elétrica, pois no instante de retorno da energia a corrente CA não apresentou sobressinal.

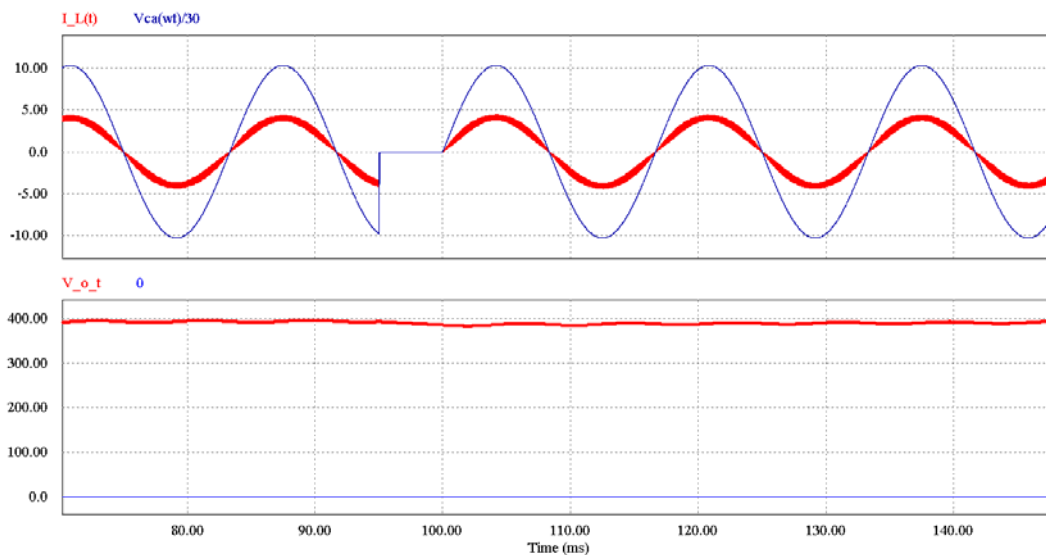


Figura 6.27 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole: interrupção 5 ms.

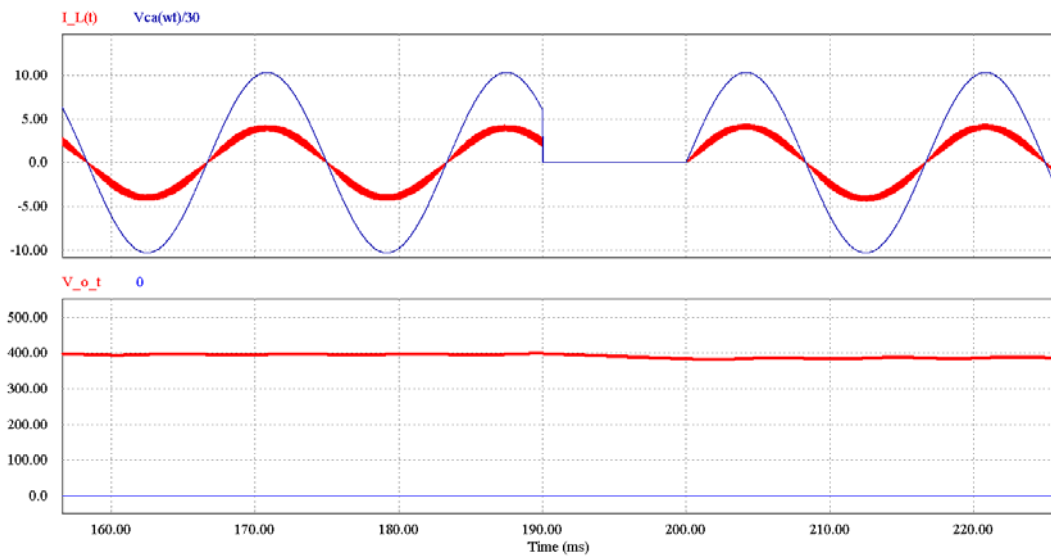


Figura 6.28 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole: interrupção 10 ms.

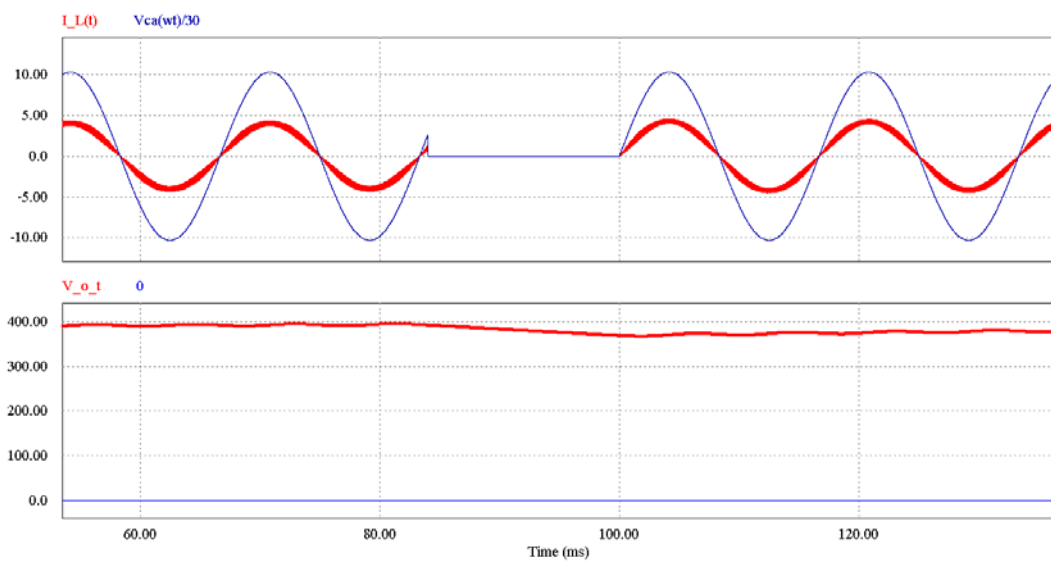


Figura 6.29 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole: interrupção 16,66 ms.

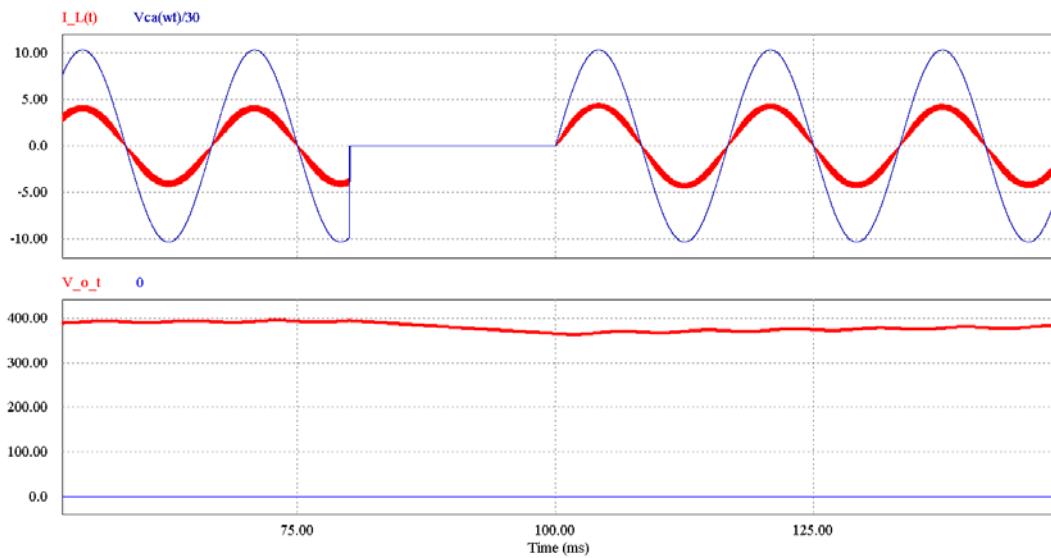


Figura 6.30 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole: interrupção 20 ms.

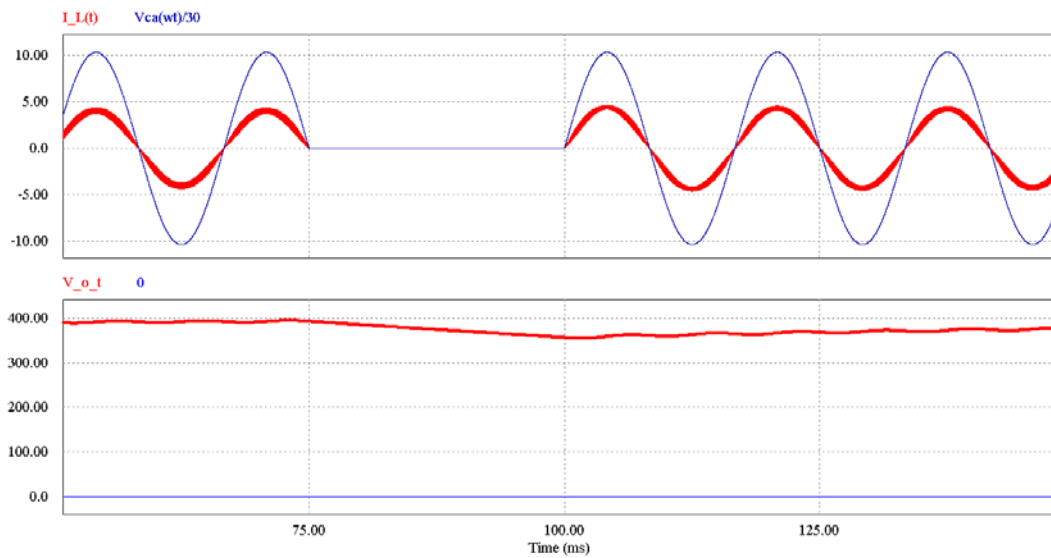


Figura 6.31 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole: interrupção 25 ms.

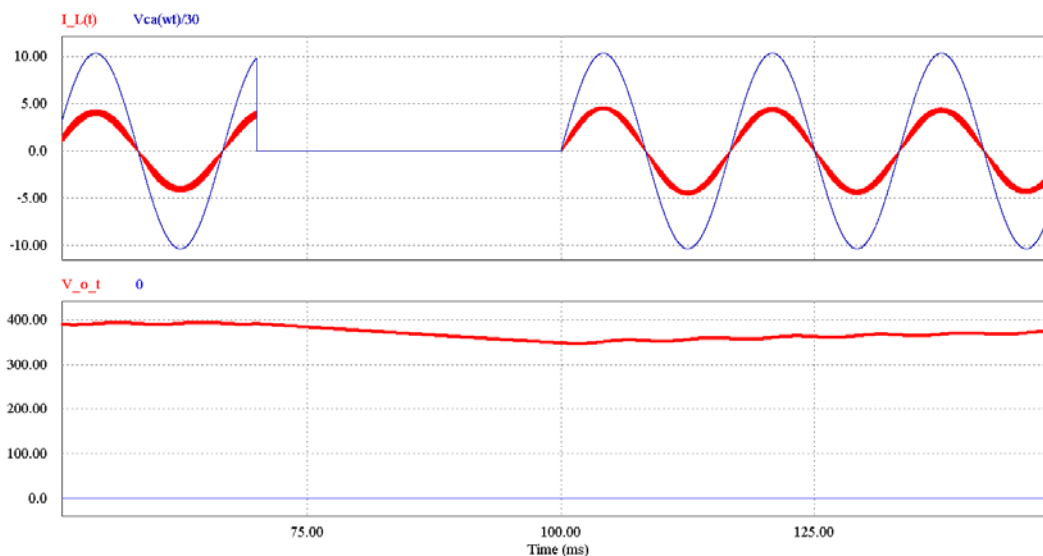


Figura 6.32 - Resultados de simulação de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole: interrupção 30 ms.

Os resultados experimentais para a técnica do autocontrole da corrente estão apresentados da Figura 6.33 até a Figura 6.38, para diversos intervalos de interrupção instantânea da tensão de alimentação. Destaca-se que a técnica do autocontrole da corrente foi implementada exclusivamente através de controlador discreto, no mesmo conversor em que foi testada a técnica de controle por valores médios instantâneos da corrente.

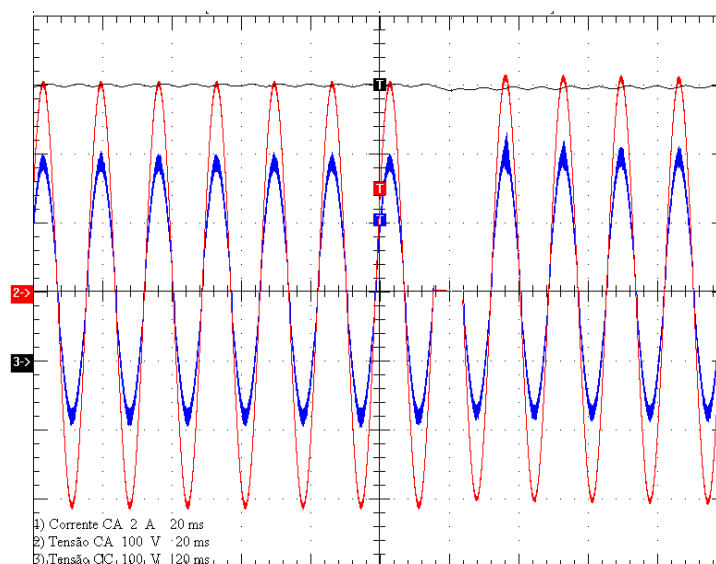


Figura 6.33 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole da corrente: interrupção 5 ms. Corrente 2A/Div; Barramento CC e tensão de entrada 100 V/Div.

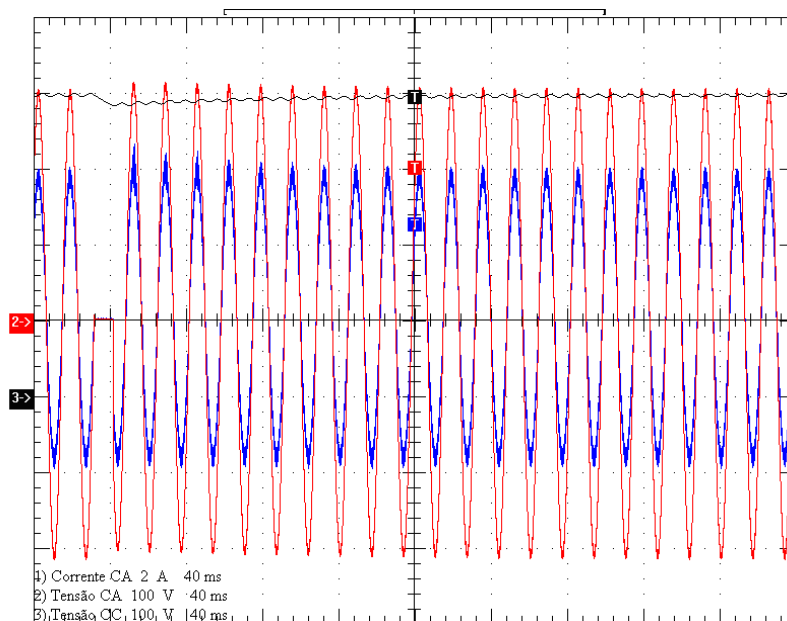


Figura 6.34 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole da corrente: interrupção 10 ms. Corrente 2A/Div; Barramento CC e tensão de entrada 100 V/Div.

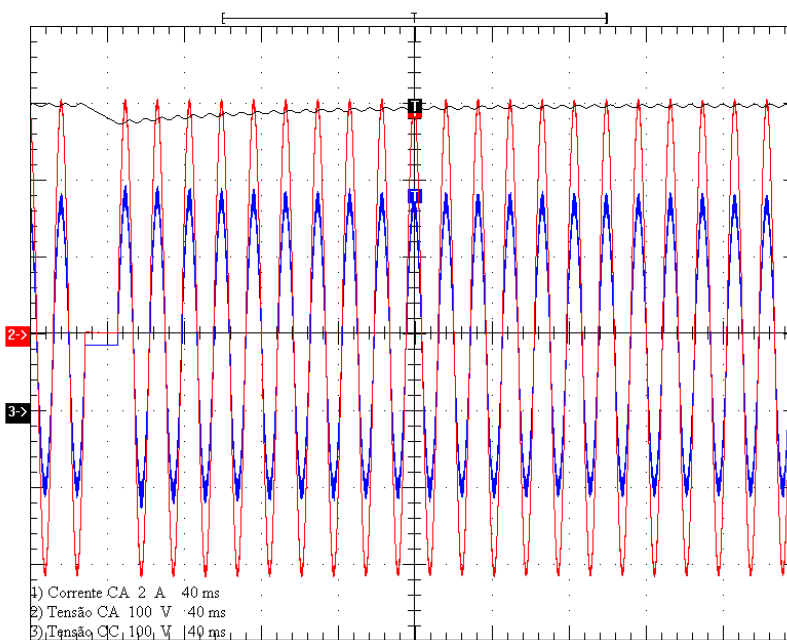


Figura 6.35 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole da corrente: interrupção 16,66 ms. Corrente 2A/Div; Barramento CC e tensão de entrada 100 V/Div.

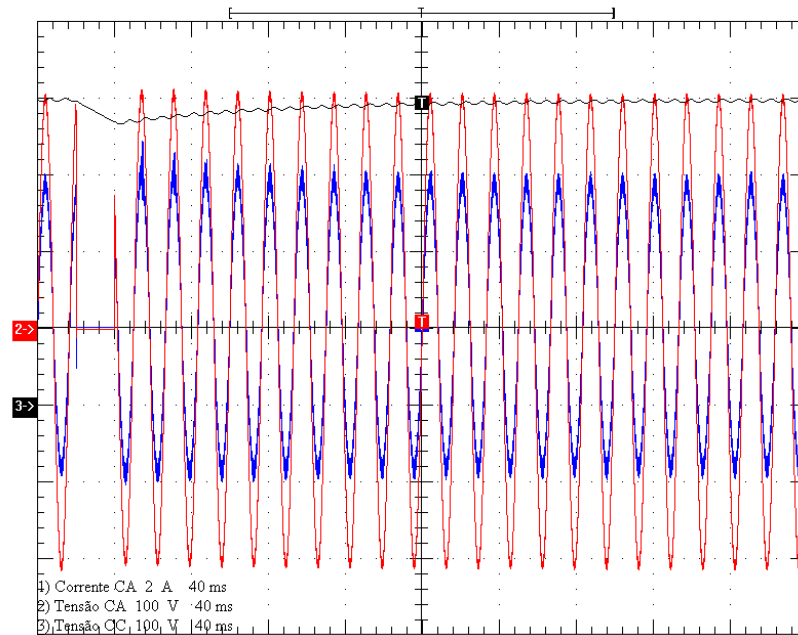


Figura 6.36 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole da corrente: interrupção 20 ms. Corrente 2A/Div; Barramento CC e tensão de entrada 100 V/Div.

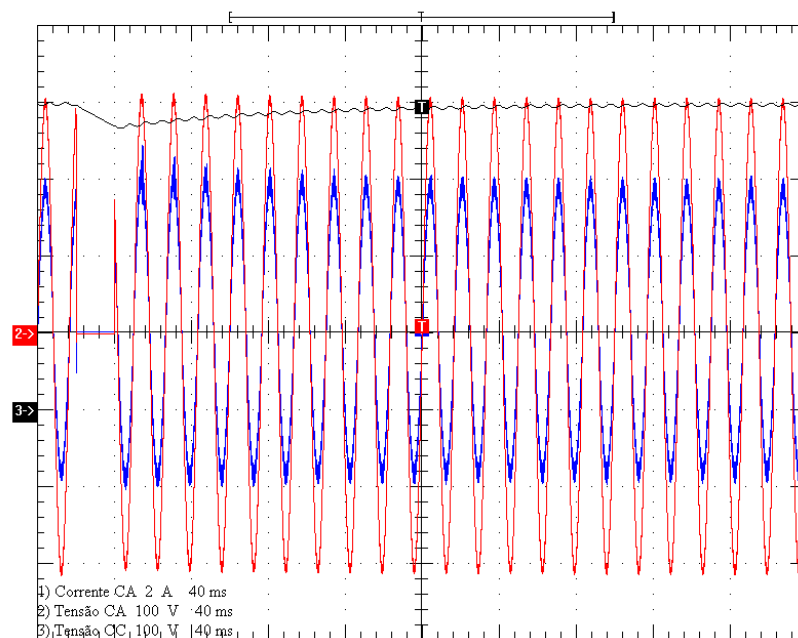


Figura 6.37 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole da corrente: interrupção 25 ms. Corrente 2A/Div; Barramento CC e tensão de entrada 100 V/Div.

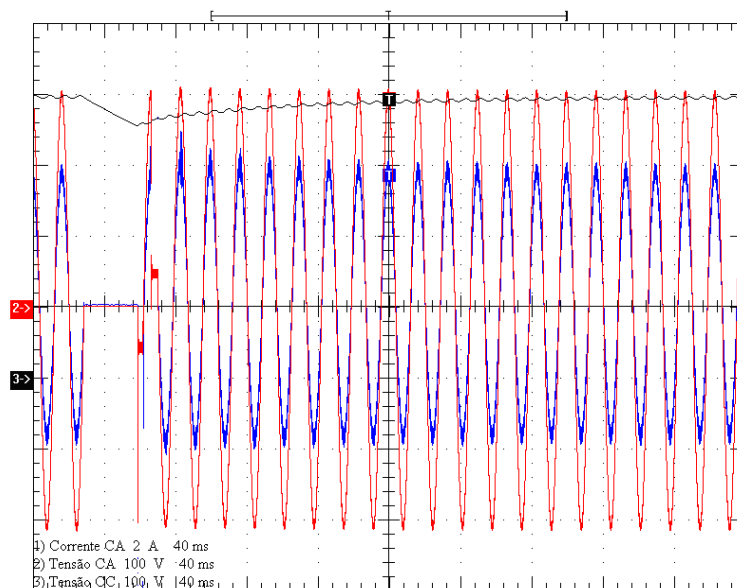


Figura 6.38 - Resultados experimentais de tensão de entrada, corrente no indutor e tensão de saída, técnica do autocontrole da corrente: interrupção 30 ms. Corrente 2A/Div; Barramento CC e tensão de entrada 100 V/Div.

Conforme demonstrado pelos resultados de simulação e também pelos resultados experimentais, a técnica do autocontrole é naturalmente protegida contra interrupções instantâneas da tensão de alimentação, validando como ponto positivo desta técnica de controle.

6.4 Conclusão

Este capítulo demonstrou os resultados de simulação e também os resultados experimentais para o conversor boost operando sob interrupções instantâneas da tensão de alimentação. O intuito principal é demonstrar a magnitude da corrente transitória após a interrupção de energia, quando o conversor opera com a técnica de controle por valores médios instantâneos da corrente. Destaca-se que, para esta técnica de controle, os compensadores foram implementados através de controlador discreto e também com controlador analógico.

Para o controlador analógico foi implementada a estrutura semelhante à arquitetura interna ao CI UC3854B. Os elementos de saturação, assim como o sistema de controle, foram projetados semelhantemente ao CI para que os resultados de simulação fossem fiéis aos resultados experimentais.

Para o controlador discreto, os circuitos de simulação também foram projetados como análogos à lei de controle discreta interna ao FPGA. Destaca-se que os elementos peculiares dos sistemas de controle discreto, como *ZOH*, quantização numérica em 16 bits, modulador PWM digital, foram todos considerados neste projeto.

Os resultados experimentais obtidos demonstraram que a corrente de entrada, após a interrupção instantânea da tensão de alimentação, pode adquirir magnitude elevada com relação ao valor nominal de regime permanente. Em consequência, após o retorno da energia, o pré-regulador de correção de fator de potência de uma fonte de alimentação, pode ser danificado permanentemente quando este conversor opera com auxílio de controlador UC3854B. No controle discreto, observou-se que a magnitude da corrente no retorno da energia é inferior à magnitude quando empregou-se controlador analógico. Esta característica é peculiar dos sistemas de controle discreto, uma vez que a corrente máxima que será manipulada pelos controladores representa um valor numérico finito determinado pelos registradores na base de 16 bits. No entanto, mesmo empregando controle discreto e sem qualquer estratégia de proteção a corrente transitória no retorno da energia, apresenta magnitude elevada quando comparado ao valor de regime permanente.

A estratégia de proteção proposta no capítulo 3 foi testada experimentalmente com controlador discreto na técnica de controle por valores médios instantâneos da corrente. No entanto, o inconveniente observado está na alteração da ondulação de corrente instantes após o retorno da energia elétrica e também pela alteração da envoltória da corrente. Contudo, este efeito é transitório e desaparecerá quando o conversor estiver operando em regime permanente.

A técnica do autocontrole da corrente no indutor também foi avaliada, tanto por simulação, quanto por validação experimental. Em função da dinâmica de controle que é empregada para esta técnica de controle, a resposta do conversor frente a distúrbios de interrupção instantânea da tensão de alimentação é diferente de quando o conversor opera com a técnica de controle por valores médios. Desta forma, os resultados de simulação e também os resultados experimentais demonstraram que a técnica do autocontrole da corrente é naturalmente protegida contra os distúrbios de interrupção instantânea da tensão de alimentação.

CONSIDERAÇÕES FINAIS

O retificador boost operando no modo de condução contínua da corrente é uma topologia exaustivamente empregada como pré-regulador PFC de fontes de alimentação. Os principais requisitos de operação são que a corrente de entrada seja senoidal e em fase com a tensão de alimentação e que, além disso, possua regulação da tensão na saída do conversor. Uma vez que os fenômenos de qualidade de energia elétrica, caracterizados pela variação instantânea do valor eficaz da tensão de alimentação, são os distúrbios mais onerosos e frequentes em ambientes industriais, este trabalho apresentou a análise da operação do conversor boost PFC sob interrupções instantâneas da tensão de alimentação.

As normas técnicas que regulamentam a operação de equipamentos eletroeletrônicos sob distúrbios no valor eficaz da tensão de alimentação determinam o intervalo mínimo de funcionamento do equipamento. Assim, estas regulamentações atribuíram o intervalo mínimo de *hold-up time* de uma fonte de alimentação. Desta forma, as interrupções instantâneas da tensão da rede, com intervalo inferior ao *hold-up time*, não devem influenciar a operação de qualquer equipamento eletroeletrônico.

O projeto do indutor, assim como o do capacitor de saída do conversor boost foi analisado criteriosamente no decorrer deste trabalho. Destaca-se que o projeto do capacitor de saída do conversor foi projetado respeitando o requisito do *hold-up time* da fonte de alimentação. Desta forma, quando a fonte de alimentação é submetida a interrupções instantâneas da tensão de alimentação, a operação do conversor, assim como o suprimento de energia elétrica para a carga, é mantida constante.

Com relação ao procedimento de implementação dos controladores na operação do conversor boost PFC, destacam-se duas alternativas, ou seja, controladores analógicos ou digitais. Com relação à técnica de controle por valores médios instantâneos da corrente, foi proposta uma metodologia de projeto de controle para ambas possibilidades de implementação. A metodologia de projeto, com auxílio do controlador analógico CI UC3854B, mesmo que já consolidada, foi rerepresentada neste trabalho, elucidando o fenômeno da interrupção da tensão de alimentação. O projeto do controlador discreto, por sua vez, foi efetivado diretamente no domínio discreto, ou seja, no plano z , através da

resposta em frequência. Esta metodologia é extremamente simples de ser implementada, pois agrega diversas semelhanças com a consagrada metodologia de projeto para controladores analógicos. Além disso, destaca-se que a metodologia de projeto de controle discreto proposta resulta diretamente nos coeficientes da equação diferenças implementada no processador numérico.

Após o projeto do sistema de potência, assim como do projeto de controle, foi investigado o comportamento do conversor frente a interrupções instantâneas da tensão de alimentação. Assim, observa-se que o conversor boost, operando com a técnica de controle por valores médios instantâneos, pode vir a danificar sua integridade quando submetido a distúrbio no valor eficaz da tensão de alimentação. Em função da dinâmica de cada controlador presente nas três malhas de controle, durante a interrupção instantânea de energia, ocorre o fenômeno da saturação da ação de controle aplicada ao modulador PWM. Assim, após o retorno da energia, a corrente de entrada assume valores extremamente elevados, vindo a danificar a integridade do interruptor do conversor (MOSFET ou IGBT). Como a ação de controle está em saturação, o indutor boost também irá entrar em estado de saturação. A consequência disso é a redução da indutância equivalente, causando o deslocamento do ponto de operação do conversor para uma região em que o controlador não opera adequadamente.

Com o conversor boost operando com a técnica de controle por valores médios instantâneos da corrente, observa-se que os sinais resultantes do controlador da malha de tensão no barramento CC, juntamente com o sinal do controlador *feedforward*, determinam a magnitude do sinal de referência senoidal para a corrente no indutor. Desta forma, quando ocorre o distúrbio da interrupção instantânea da tensão de alimentação, o sinal resultante destes controladores desloca-se para um ponto de operação que provoca a saturação do controlador. Assim, controlando a magnitude resultante do controlador da malha de tensão de saída e também do controlador *feedforward* é possível limitar a corrente transitória após o retorno da energia.

Como demonstrado no decorrer do trabalho, foi proposta uma estratégia de proteção para o conversor boost quando operando com a técnica de controle por valores médios da corrente no indutor. Não há alterações significativas no controle que é previamente recomendado pelo fabricante do CI UC3854. O procedimento básico é a limitação dos valores resultantes dos controladores da tensão de saída e da tensão na

entrada do retificador. Para o controlador da tensão no barramento CC, é sugerida a limitação em um valor pré-estabelecido, evitando que a magnitude deste sinal seja muito elevada. Para o controlador *feedforward* da tensão de alimentação, é proposta a limitação em um valor mínimo de operação, evitando que este sinal seja nulo quando o conversor sofre a interrupção instantânea da tensão de alimentação.

Para o controlador discreto implementado em FPGA, também foi proposta uma estratégia de proteção quando o conversor opera com a técnica de controle por valores médios instantâneos da corrente no indutor. O princípio desta estratégia de proteção é semelhante à que foi proposta para o controlador analógico, ou seja, é a limitação da resposta dos controladores. Para o controlador da malha de tensão do barramento CC foi sugerido o controlador PI discreto com proteção anti *wind-up* da ação integral.

A técnica do autocontrole da corrente também foi investigada neste trabalho. O controlador empregado com esta técnica de controle é somente o ganho proporcional que incrementa o ganho em faixa plana do sistema. Como a dinâmica do controlador proporcional é diferente da dinâmica associada ao controlador PI ou avanço-atraso de fase, o comportamento do conversor frente a interrupções da tensão de alimentação é diferente da técnica do autocontrole para a técnica por valores médios instantâneos da corrente. Assim, após a apresentação de uma metodologia de projeto de controle discreto para o autocontrole da corrente, investigou-se o comportamento do conversor frente a distúrbios da tensão eficaz de entrada. Os resultados obtidos demonstraram que a técnica do autocontrole é naturalmente protegida contra interrupções instantâneas de tensão de alimentação, em função da dinâmica associada ao controlador.

Os controladores discretos implementados no controle do conversor boost foram efetivados com auxílio do dispositivo FPGA. Este dispositivo é definido como um CI que é programável via software, resultando em um hardware dedicado que irá efetivar a função que for pré-estabelecida. As principais aplicações são na implementação de sistemas de interface com periféricos externos e possibilidade de execução de fragmentos da lei de controle em paralelo, maximizando a resposta dinâmica dos sistemas de controle. Assim sendo, este CI é empregado no controle de conversores estáticos de potência em função das suas potencialidades e versatilidades com muito sucesso.

Para que a lei de controle opere adequadamente quando se emprega um dispositivo FPGA como meio de implementação de controlador discreto, o ideal é a construção de

uma máquina de estados que possa organizar com coerência a sequência lógica da técnica de controle. Desta forma, foi implementada uma máquina de estados que possibilitou a coordenação entre amostragem dos sinais analógicos, processamento da lei de controle e finalmente, a modulação PWM.

Os resultados de simulação foram efetivados com o intuito de validar a metodologia de projeto de controle, assim como demonstrar a magnitude da corrente transitória após a interrupção de energia. Assim sendo, para o controlador analógico, foi implementada a estrutura de controle semelhante à arquitetura interna ao CI UC3854B. Os elementos de saturação, assim como o sistema de controle, foram projetados semelhantemente ao CI para que os resultados de simulação fossem fiéis aos resultados experimentais. Para o sistema de controle discreto, os circuitos de simulação também foram projetados com o análogo à lei de controle discreta interna ao FPGA. Destaca-se que os elementos peculiares dos sistemas de controle discreto, como *ZOH*, quantização numérica em 16 bits, modulador PWM digital, foram todos considerados neste projeto. Assim sendo, os resultados de simulação, tanto para o controlador analógico quanto para o controlador discreto, foram praticamente idênticos aos resultados experimentais.

Com relação aos resultados experimentais, observou-se que a corrente *CA*, após a interrupção instantânea da tensão de alimentação, pode adquirir magnitude extremamente elevada com relação ao valor nominal de regime permanente. Assim sendo, este distúrbio de qualidade de energia elétrica, pode vir a danificar permanentemente o pré-regulador de correção de fator de potência de uma fonte de alimentação, quando este conversor opera com auxílio de controlador UC3854B. Quando a técnica de controle por valores médios instantâneos da corrente foi implementada através de controlador discreto, observou-se que a magnitude da corrente no retorno da energia é inferior à magnitude quando empregou-se controlador analógico. A justificativa disto está associada ao valor de fundo de escala do transdutor de corrente e, desta forma, o valor numérico máximo interno ao FPGA é a magnitude da corrente que pode ser sintetizada pelo controlador. Contudo, sem qualquer estratégia de proteção, independente do meio de implementação do controlador, a corrente transitória no retorno da energia, apresenta magnitude extremamente elevada.

A estratégia de proteção que foi sugerida neste trabalho apresentou-se satisfatória para o controle do valor eficaz da corrente de entrada do conversor. No entanto, o inconveniente observado está na alteração da ondulação de corrente instantes após o

retorno da energia elétrica. Em função da saturação da ação de controle, mesmo que com a magnitude abaixo do valor sem proteção, mesmo assim o elemento magnético também entra em estado de saturação. Contudo, este inconveniente pode ser minimizado com o projeto adequado do indutor boost, sugerindo que o elemento possua um entreferro substancial.

A técnica do autocontrole da corrente no indutor também foi investigada neste trabalho. Em função da dinâmica de controle que é empregada para esta técnica de controle, a resposta do conversor frente a distúrbios de interrupção instantânea da tensão de alimentação é diferente de quando o conversor opera com a técnica de controle por valores médios. Assim sendo, tanto por resultados de simulação quanto por resultados experimentais, é possível concluir que a técnica do autocontrole da corrente é naturalmente protegida contra os distúrbios de interrupção instantânea da tensão de alimentação.

Como sugestões para trabalhos futuros, os seguintes tópicos são propostos:

- Investigação de técnicas de controle preditivo na estratégia de proteção do conversor, quando submetido a interrupções instantâneas da tensão de alimentação.
- Técnicas de controle adaptativo e controle robusto, em função da variação paramétrica do conversor quando submetido a distúrbios no valor eficaz da tensão de alimentação.
- Análise criteriosa no dimensionamento e projeto do indutor boost, para minimizar os efeitos de saturação no instante de retorno da energia.
- Extensão deste distúrbio na operação de outras topologias de conversores boost.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] MUSSA, Samir, A. *Controle de um Conversor CA-CC trifásico PWM de três níveis com fator de Potência unitário utilizando DSP*. Florianópolis, 2003. Tese (Doutorado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [2] ORTMANN, Márcio S. *Filtro Ativo Trifásico com Controle Vetorial utilizando DSP: Projeto e Implementação*. Florianópolis, 2008. Dissertação (Mestrado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [3] POTTKER, Fabiana. *Correção do Fator de Potência para Instalações de Baixa Potência Empregando Filtros Ativos*. Florianópolis, 2000. Tese (Doutorado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [4] ALVES, A. *Estudo, Projeto e Implementação de unidades retificadoras -48V/10A para telecomunicações utilizando circuito de supervisão microcontrolados*. Florianópolis, 2002. Dissertação (Mestrado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [5] SOUZA, Alexandre F. *Retificadores Monofásicos de Alto Fator de Potência com Reduzidas Perdas de Condução e Comutação Suave*. Florianópolis, 1998. Tese (Doutorado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [6] TODD, C. Philip, *UC3854 Controlled Power Factor Correction Circuit Design*, UNITRODE Application Note U-134, Merrimack, NH, EUA, 1996.
- [7] TOMASELLI, Luis, C. *Controle de um pré-regulador com alto fator de potência utilizando o controlador DSP TMS320f243*. Florianópolis, 2001. Dissertação (Mestrado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [8] BEN-YAAKOV, Sam; ZELTSER, Ilya. *The Dynamics of a PWM Boost Converter with Resistive Input*. IEEE Transactions on Industrial Electronics, vol.46, no.3, Junho 1999.

-
- [9] BORGONOVO, Deivis. *Análise, Modelagem e Controle de Retificadores PWM Trifásicos*. Florianópolis, 2005. Tese (Doutorado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [10] REMOR, José P. *Autocontrole de Corrente Aplicado ao Conversor Boost Monofásico, para Correção do Fator de Potência*. Florianópolis, 2004. Dissertação (Mestrado em Engenharia Elétrica Centro Tecnológico, Universidade Federal de Santa Catarina).
- [11] LARICO, Hugo R. E. *Conversor Boost Controlado em Corrente Aplicado ao Retificador Monofásico*. Florianópolis, 2007. Dissertação (Mestrado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [12] SMEDLEY, Keyue M. CÚK Slobodan. *One Cycle Control of Switching Converters*. IEEE Transactions on Power Electronics, vol. 10, no. 6, Novembro 1995.
- [13] LENTIJO, S. PYTEL, S. MONTI, A. et al. *FPGA Based Sliding Mode Control for High Frequency Power Converters*. 35th Annual IEEE Power Electronics Specialists Conference. PESC 2004. Aachen, Germany, 2004.
- [14] VAN DEN KEYBUS, J. BOLSENS, B. DE BRABANDERE, K. et al. *DSP and FPGA based platform for rapid prototyping of power electronic converters and its application to a sampled-data three-phase dual-band hysteresis current controller*. 33rd Annual IEEE Power Electronics Specialists Conference. PESC 2002. Cairns, Australia 2002.
- [15] Zhang, W. Feng, G. Liu, Y.-F. Wu, B. *A New Duty Cycle Parallel Control Method and FPGA Implementation for AC-DC Converters with Power Factor Correction (PFC)*. 20th Applied Power Electronics Conference and Exposition. APEC 2005.
- [16] STOCKMAN, Kurt; DIDDEN, Marcel; D'HULSTER, Frederik; BELMANS, Ronnie. *Embedded Solutions to Protect Textile Processes against Voltage Sags*. IEEE Industry Applications Magazine. Setembro, 2004 .
- [17] BOLLEN, M.H.J. *Understanding power quality problems: voltage sags and interruptions*. IEEE PRESS, New York, 2000.
- [18] LEE, Hai-Don; CHOE, Gyu-Ha. *A study of the Operation Characteristics of PFC at Instantaneous Power Interrupt*. IEEE Industrial Electronics Society Conference. 2004.

-
- [19] DUGAN, R. C, McGRANAGHAN, M. F. SANTOSO, S. et al. *Electrical Power Systems Quality*. 2. ed. McGraw-Hill. 2004.
- [20] HERTEM, D. V. et.al. *Choosing the correct mitigation Method Against Voltage Dips and Interruptions: A customer-Based approach*. IEEE Transactions on Power Delivery. Vol.22, no.1. Janeiro 2007.
- [21] INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, IEEE - Recommended Practices for Harmonic Control in Electric Power System, IEEE 519, 1992.
- [22] BERGH, M. Van Den; SUGRUE E. *Programmable Power Sources/Analyzer Provides Cost Effective Harmonics & Dips/Interrupt Test*. 7th International Symposium Electromagnetic Compatibility and Electromagnetic Ecology, 2007.
- [23] SMEDLEY. K. M, LAI, Z. *A Family of Continuous-Conduction-Mode Power-Factor-Correction Controllers Based on the General Pulse-Width Modulator*. IEEE Transactions on Power Electronics. Vol.13, no.3. Maio 1998.
- [24] ERICKSON, R. *Fundamentals of Power Electronics*. Chapman & Hall, 1997.
- [25] JÚNIOR, Teodoro E. T. *Análise e Projeto de Compensadores para o Conversor Boost*. Florianópolis, 1994. Dissertação (Mestrado em Engenharia Elétrica). Centro Tecnológico, Universidade Federal de Santa Catarina.
- [26] SEBORG, Dale. E; EDGAR, Thomas, F; MELLICHAMP, Duncan, A. *Process Dynamics and Control*. 2º Ed. John Wiley.2004.
- [27] UNITRODE Application Note DN-39.
- [28] DIXON, L. *High Power Factor Switching Preregulator Design Optimization*. UNITRODE Power Supply Seminar SEM-700.
- [29] ASTROM, K. J. WITTENMARK, B. *Computer Controlled Systems: Theory and Design*, Prentice Hall, Englewood Cliffs, NJ, 1984.
- [30] BORGONOVO, D. MUSSA, S. HELDWEIN, M.L. *Application of the NIOS II Processor-FPGA on the Digital Control of a Single-Phase PFC Rectifier*. 11th IEEE Workshop on Control and Modeling for Power Electronics. Zurique. Suíça Agosto,2008.